

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社
問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RA*-A0090A/J	Rev.	第1版
題名	CANFD の記述訂正と仕様の追記		情報分類	技術情報	
適用製品	RA6T2 グループ	対象ロット等 全ロット	関連資料	Renesas RA6T2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.30	

本ドキュメントでは、CANFD における訂正およびメッセージバッファ RAM の仕様を追記します。

訂正前

28.2.57 CFDGLOCKK : グローバルロックキーレジスタ

(中略)

LOCK[15:0]ビット (ロックキー)

キーロック解除シーケンスを LOCK[15:0]ビットに書き込み、CANFD モジュールを FIFO OTB 禁止および RAM テストモードに設定する必要があります。

訂正後

28.2.57 CFDGLOCKK : グローバルロックキーレジスタ

(中略)

LOCK[15:0]ビット (ロックキー)

キーロック解除シーケンスを LOCK[15:0]ビットに書き込み、CANFD モジュールを RAM テストモードに設定する必要があります。

訂正前

28.3.3.5 CAN チャネルバスオフ状態

(中略)

BOM	BOEF ビットの設定	BORF ビットの設定
00b	常に設定（バスオフ開始時）	常に設定（バスオフ終了時）
00b CFDC0CTR.RTBO が 1 にセット	常に設定（バスオフ開始時）	ソフトウェアによって CFDC0CTR.RTBO が 1 にセットされる前に通常のバスオフ復帰が発生した場合のみ
01b	常に設定（バスオフ開始時）	設定しない
10b	常に設定（バスオフ開始時）	常に設定（バスオフ終了時）
11b	常に設定（バスオフ開始時）	ソフトウェアが Halt 要求を発行する前に通常のバスオフ復帰が発生した場合のみ

ソフトウェアプロシージャの効率を良くするには、バスオフ復帰シーケンスの終了を待つ**必要があります**。

訂正後

28.3.3.5 CAN チャネルバスオフ状態

(中略)

BOM	BOEF ビットの設定	BORF ビットの設定
00b	常に設定（バスオフ開始時）	常に設定（バスオフ終了時）
00b CFDC0CTR.RTBO が 1 にセット	常に設定（バスオフ開始時）	ソフトウェアによって CFDC0CTR.RTBO が 1 にセットされる前に通常のバスオフ復帰が発生した場合のみ
01b	常に設定（バスオフ開始時）	設定しない
10b	常に設定（バスオフ開始時）	常に設定（バスオフ終了時）
11b	常に設定（バスオフ開始時）	ソフトウェアが Halt 要求を発行する前に通常のバスオフ復帰が発生した場合のみ

ソフトウェアプロシージャの効率を良くするには、バスオフ復帰シーケンスの終了を待つ**必要がありません**。

訂正前

28.6.2.1 FIFO バッファの構成

(中略)

(3) FIFO 容量の構成

(中略)

RX メッセージバッファおよび FIFO バッファに割り当てられる RAM は、**64 データバイト**の 16 メッセージに制限されます。

(中略)

(4) FIFO ペイロードサイズの構成

(中略)

RX メッセージバッファおよび FIFO バッファに割り当てられる RAM は、**64 データバイト**の 16 メッセージに制限されます。

訂正後

28.6.2.1 FIFO バッファの構成

(中略)

(3) FIFO 容量の構成

(中略)

RX メッセージバッファおよび FIFO バッファに割り当てられる RAM は、**64 データバイト(ID 等を含めて 76 バイト)**の 16 メッセージに制限されます。

(中略)

(4) FIFO ペイロードサイズの構成

(中略)

RX メッセージバッファおよび FIFO バッファに割り当てられる RAM は、**64 データバイト(ID 等を含めて 76 バイト)**の 16 メッセージに制限されます。

訂正前

28.9.2.1 RAM テストモード

(中略)

MB RAM の pn および CFDGTSTCFG.RTMPS[3:0]の値は、次の方法で計算されます。

pn = ceil (総 RAM サイズ[バイト]／ページ当たりバイト数)

- MB RAM :

pn = ceil (2328 / 256) = 10 ページ

CFDGTSTCFG.RTMPS[3:0] = 0～9 (0 と 9 を含む)

訂正後

28.9.2.1 RAM テストモード

(中略)

MB RAM の pn および CFDGTSTCFG.RTMPS[3:0]の値は、次の方法で計算されます。

pn = ceil (総 RAM サイズ[バイト]／ページ当たりバイト数)

- MB RAM :

pn = ceil (2328 / 256) = 10 ページ

CFDGTSTCFG.RTMPS[3:0] = 0～9 (0 と 9 を含む)

(最後のページの 24 バイト以上はアクセスしないでください。)

訂正前

(28.10 章は記載なし)

訂正後

28.10 RAM 領域構成

CANFD で使用される RA 領域(以後は MRAM)は、図 28.55 に示すように、以下のグループに分割出来ます。

AFL ルールテーブル領域

PFL ルールテーブル領域

メッセージバッファ^{*1} 領域 (RX MB +FIFO buffer)

OTB 領域

THL 領域

TX MB 領域

物理的には、RAM は、メッセージバッファ RAM^{*2}(RX MB、RX FIFO、Common FIFO^{*3}、TX MB、THL、OTB、AFL ルールテーブル、PFL ルールテーブル)です。

*1: 以後、MBとする

*2: 以後、MRAMとする

*3: 以後、共通FIFOまたはCFIFOとする

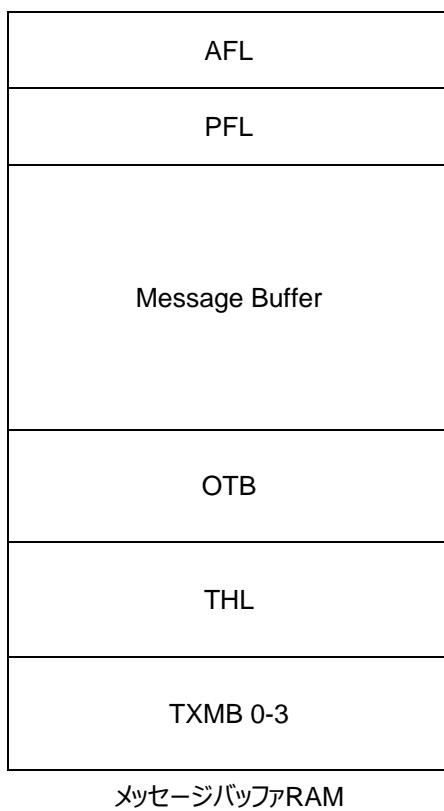


図 28.55 RAM 領域グループ化

MRAM 領域は 0x0000 番地の TX MB 領域から配置されます。TX MB 領域に続き、THL 領域が配置され、更に THL 領域に続き OTB 領域が配置されます。TX MB、THL、OTB 領域のサイズは固定値です。OTB 領域に続き、メッセージバッファ領域が配置されます。メッセージバッファ領域のサイズは、RXMB、RXFIFO、CFIFO の構成に依存します。全ての領域が構成されると、RXMB 領域に続いて RXFIFO 領域が配置され、その後に CFIFO 領域が配置されます。

MRAM の構成は、以下のように計算されます。

$$\begin{aligned} \text{MRAM_cfg} = & \text{RXMB_MRAM_cfg} + \text{RXFIFO_MRAM_cfg} + \text{CFIFO_MRAM_cfg} + \\ & \text{TXMB_MRAM_cfg} + \text{THL_MRAM_cfg} + \text{OTB_MRAM_cfg} + \\ & \text{AFL_MRAM_cfg} + \text{PFL_MRAM_cfg} \end{aligned}$$

$$\text{RXMB_MRAM_cfg} = (12 \text{ バイト} + \text{CFDRMNB.RMPLS}) * \text{CFDRMNB.NRXMB}$$

$$\text{RXFIFO_MRAM_cfg} = \text{SUM}((12 \text{ バイト} + \text{CFDRFCCa.RFPLS}) * \text{CFDRFCCa.RFDC})$$

$$\text{CFIFO_MRAM_cfg} = (12 \text{ バイト} + \text{CFDCFCC.CFPLS}) * \text{CFDCFCC.CFDC}$$

$$\text{TXMB_MRAM_cfg} = 304 \text{ バイト}$$

$$\text{THL_MRAM_cfg} = 64 \text{ バイト}$$

$$\text{OTB_MRAM_cfg} = 160 \text{ バイト}$$

$$\text{PFL_MRAM_cfg} = 72 \text{ バイト}$$

$$\text{AFL_MRAM_cfg} = 512 \text{ バイト}$$

“a” は、RX FIFO のインデックス = [0…no_of_RFIFOs-1]

no_of_RFIFOs : 構成された RX FIFO の数

注: CFDRFCCa.RFDC, CFDCFCC.CFDC, CFDRMNB.RMPLS, CFDRMNB.NRXMB, CFDRFCCa.RFPLS and CFDCFCC.CFPLS に関して、指定された数を使用しなければなりません。

表 28.30 は、AFL エントリ、OTB バッファ、TX/RX メッセージバッファ、RX/共通 FIFO、PFL エントリに使用される各種 RAM 領域の計算を示します。

表 28.30 MRAM 領域計算

RAM 名称	RAM 属性	RAM 領域計算方法	RAM 値
AFL	平均 ルールエントリ		32
	ルールエントリのバイト数	固定値	16
	AFL 領域のバイト数	平均ルールエントリ * ルールエントリのバイト数	512
PFL	平均 ルールエントリ		2
	ルールエントリのバイト数	固定値	36
	PFL 領域のバイト数	平均ルールエントリ * ルールエントリのバイト数	72
TX MB	TXMB 数	固定値	4
	各 TXMB での必要バイト数	固定値	76
	TXMB 領域のバイト数	TXMB 数 * 各 TXMB での必要バイト数	304
THL	1 THL バッファ内のエントリ数	固定値	8
	各 THL エントリの必要バイト数	固定値	8
	THL 領域のバイト数	1 THL バッファ内のエントリ数 * 各 THL エントリの必要バイト数	64
OTB	平均バッファ数		2
	OTB エントリのバイト数	固定値	80
	OTB 領域のバイト数	平均バッファ数 * OTB エントリのバイト数	160
メッセージ バッファ	RXMB 数	固定値	32
	RXFIFO 数	固定値	2
	CFIFO 数	固定値	1
	平均 RXMB メッセージ数および FIFO バッファ数		16
	各保持メッセージのバイト数	固定値	-
	平均メッセージバッファのバイト数		76
	メッセージ一時保存領域のバイト数	平均 RXMB メッセージ数および FIFO バッファ数 * 平均メッセージバッファのバイト数	1216
	メッセージ RAM のバイト数	メッセージ一時保存領域のバイト数 + OTB 領域のバイト数 + THL 領域のバイト数 + TX MB 領域のバイト数 + PFL 領域のバイト数 + AFL 領域のバイト数	2328

28.10.1 例

図 28.56 に一つの構成例を示します。

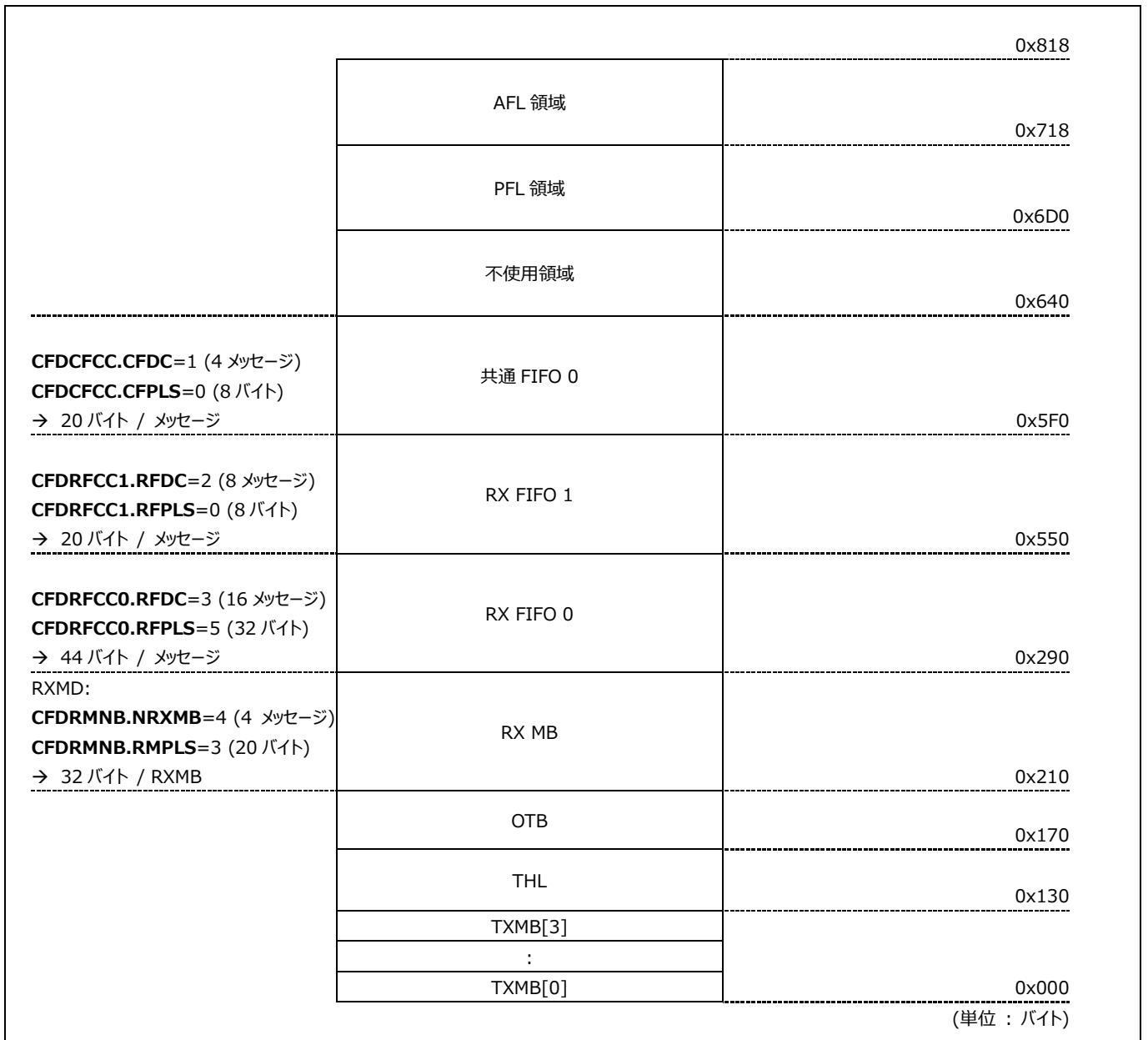


図 28.56: RX MB + FIFO バッファ RAM 領域構成例

28.10.2 OTB 領域

OTB領域は、THLバッファ領域の次に配置されています。OTBはCANFDにおいて特殊な用途に使用されます。RAM領域のこのセクションは、RAMテストモードにおいてCPUのみがアクセス出来ます。バッファとしては80バイトが必要で、平均バッファ数は2です。そのためOTBのために必要な全バイト数は、 $2 * 80$ バイトになります。

28.10.3 RAM初期化サイクル

RAM 初期化のサイクル数および RAM のページ数は、以下に示す通りです。

MRAM 領域サイズ	RAM 初期化 サイクル	RAM テスト RTMPS 範囲 (*1)
2328	584	0x0 .. 0x9

(pclk サイクル)