

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

マイクロコンピュータ技術情報

〒100-0004

東京都千代田区大手町 2 丁目 6 番 2 号

(日本ビル)

TEL (03)5201-5197 (ダイヤルイン)

株式会社 日立製作所 半導体グループ

題 目	WCR1 の設定と挿入ウェイトについて		発行番号	TN-SH7-224A		
			分 類	1. 仕様変更 ② ドキュメント訂正追加等 3. 使用上の注意事項		
適 用 製 品	HD6417750	対象ロット等	関連資料	SH7750 ハードウェアマニュアル	Rev.	有効期限
	HD6417750S	全ロット			第 1- 3 版	永年

1. MPX インタフェース設定時のアイドルステート挿入サイクルに関して、
ハードウェアマニュアルに誤記がありましたので、表 1 のように訂正致します。

(修正点)

ライトアクセスの後に別エリアの MPX アドレス出力が続く場合、WCR1 設定が 0 であれば、
アイドルサイクルは挿入されません。

表 1. アクセス間のアイドル挿入

前アクセス	後アクセス				同一エリア				別エリア			
	リード		ライト		リード		ライト		MPX		MPX	
	CPU	DMA	CPU	DMA	CPU	DMA	CPU	DMA	アドレス出力	アドレス出力	アドレス出力	アドレス出力
リード			M	M	M	M	M	M	M	M	M	M
ライト					M	M	M	M	[注 2]		M	
DMA リード (メモリ デバイス)			M	M	M	M	M	M			M	M
DMA ライト (デバイス メモリ)	D	D	D	D*	D	D	D	D			D	D

M, D : WCR1 によるアイドルウェイトが必ず挿入される

(M(1):MPX アクセス時 WCR1 が 0 設定でも 1 サイクルを挿入)

M : AnIW2 ~ AnIW0 の設定によるアイドルサイクル(Area0 ~ Area6)

D : DMAIW2 ~ DMAIW0 設定によるアイドルサイクル

*: デバイス切り替わり時に挿入

表 1 中の DMA は DMA シングルアドレス転送を示す。DMA デュアル転送は CPU に準ずる。

[注 1] シンクロナス DRAM を RAS ダウンモードで使用する場合、DMAIW2 ~ 0 ビット=000,
A3IW2 ~ 0 ビット=000 に設定して下さい。

[注2]注意事項

MPX インタフェースでライトアクセス後の同一エリアへのアクセス(リード・ライト共)の間にも WCR1 のアイドルウェイトが挿入される場合があります。

以下に同一エリアへのアクセスでアイドルウェイトが挿入される具体的な条件を示します。

- (a) シンクロナス DRAM を RAS ダウンモードに設定
- (b) 内蔵 DMAC によりシンクロナス DRAM をアクセス

上記(a)かつ(b)の使用条件下**以外**では MPX インタフェースのライトアクセスと続く同一エリアアクセスとの間でもアイドルウェイトが挿入されます。

また、上記条件下でもシンクロナス DRAM へのパイプラインアクセス状況により、MPX インタフェースライトアクセス後の同一エリアアクセスにアイドルウェイトが挿入される場合があります。WCR1 レジスタの設定が0の場合はアイドルウェイトは挿入されません。

パワーオンリセット後のアイドルステート挿入サイクル数としては、デフォルト値である最大値(15)が設定されていますので必ず最適値を設定するようにして下さい。