

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
株式会社 ルネサス テクノロジ
問合せ窓口 <http://japan.renesas.com/inquiry>
E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-SH7-A587A/J	Rev.	第1版
題名	SH7720 ハードウェアマニュアルの訂正について(4)		情報分類	技術情報	
適用製品	HD6417720	対象ロット等 全ロット	関連資料	SH7720 ハードウェアマニュアル Rev2.00 (RJJ09B0027-0200)	

SH7720 ハードウェアマニュアル Rev2.00 において下記の訂正がございます。
ご理解、ご了承頂きたくお願い致します。

1. P8-5「表8.2 割り込み要求要因とIPRA～IPRJ」のレジスタ名「IPRD」の変更。

(誤) ビット15～12「USBF (USBF_SPD)」
(正) ビット15～12「予約*」

2. P8-7「8.3.4 割り込み要求レジスタ0 (IRR0)」のビット7 変更。

(誤) 「USBF_SPDR」 USBF_SPD 割り込み要求
(正) 「リザーブビット」 読み出すと常に0 が読み出されます。書き込む値も0 にしてください。

3. P8-21「表8.3 割り込み例外処理要因と優先順位 (IRQ モード時)」の「USBF_SPD」削除

(誤)

割り込み要因		例外コード*1	割り込み 優先順位 (初期値)	IPR (ビット番号)	IPR 設定 ユニット内の 優先順位
USBF	USBF_SPD	H'6E0*3	0-15 (0)	IPRD (15-12)	-

(正)

割り込み要因		例外コード*1	割り込み 優先順位 (初期値)	IPR (ビット番号)	IPR 設定 ユニット内の 優先順位
-	-	-	-	-	-

4. P8-23「表8.4 割り込み例外処理要因と優先順位 (IRL モード時)」の「USBF_SPD」削除

(誤)

割り込み要因		例外コード*1	割り込み 優先順位 (初期値)	IPR (ビット番号)	IPR 設定 ユニット内の 優先順位
USBF	USBF_SPD	H'6E0*3	0-15 (0)	IPRD (15-12)	-

(正)

割り込み要因		例外コード*1	割り込み 優先順位 (初期値)	IPR (ビット番号)	IPR 設定 ユニット内の 優先順位
-	-	-	-	-	-

5. P25-5「25.3.1 割り込みフラグレジスタ0 (IFR0)」の変更。
 - (誤) 各フラグが1 セットされ、IER0 の対応するビットで割り込みが許可されていれば、ISR0 の対応ビットにより割り当てられたINT 端子から割り込み要求が出力されます。
 - (正) 各フラグが1 セットされ、IER0 の対応するビットで割り込みが許可されていれば、ISR0 の対応ビットにより割り当てられた割り込み要求が出力されます。

6. P25-7「25.3.2 割り込みフラグレジスタ1 (IFR1)」の変更。
 - (誤) 各フラグが1 セットされ、IER1 の対応するビットで割り込みが許可されていればISR1 の対応ビットにより割り当てられたINT 端子から割り込み要求が出力されます。
 - (正) 各フラグが1 セットされ、IER1 の対応するビットで割り込みが許可されていればISR1 の対応ビットにより割り当てられた割り込み要求が出力されます。

7. P25-8「25.3.3 割り込みフラグレジスタ2 (IFR2)」の変更。
 - (誤) 各フラグが1 セットされ、IER2の対応するビットで割り込みが許可されていればISR2 の対応ビットにより割り当てられたINT 端子から割り込み要求が出力されます。
 - (正) 各フラグが1 セットされ、IER2の対応するビットで割り込みが許可されていればISR2 の対応ビットにより割り当てられた割り込み要求が出力されます。

8. P25-9「25.3.4 割り込みフラグレジスタ3 (IFR3)」の変更。
 - (誤) 各フラグが1 セットされ、IER3 の対応するビットで割り込みが許可されていればISR3 の対応ビットにより割り当てられたINT 端子から割り込み要求が出力されます。
 - (正) 各フラグが1 セットされ、IER3 の対応するビットで割り込みが許可されていればISR3 の対応ビットにより割り当てられた割り込み要求が出力されます。

9. P25-10「25.3.5 割り込みフラグレジスタ4 (IFR4)」の変更。
 - (誤) フラグが1 セットされ、IER4 の対応するビットで割り込みが許可されていればISR4 の対応ビットにより割り当てられたINT 端子から割り込み要求が出力されます。
 - (正) フラグが1 セットされ、IER4 の対応するビットで割り込みが許可されていればISR4 の対応ビットにより割り当てられた割り込み要求が出力されます。

10. P25-11「25.3.6 割り込み選択レジスタ0 (ISR0)」の変更。
 - (誤) 割り込みフラグレジスタ0 の各割り込み要求を出力するINT 端子を設定します。対応するビットに0 をセットするとINT0N 端子から割り込み要求が出力され、1 をセットするとINT1N 端子から割り込み要求が出力されます。初期値では、割り込みフラグレジスタ0 の各割り込み要因はINT0N 端子から出力されます。
 - (正) 割り込みフラグレジスタ0 の示すINTCの割り込み要求を選択します。対応するビットに0 をセットするとUSBF10割り込み要求が選択され、1 をセットするとUSBF11割り込み要求が選択されます。初期値では、割り込みフラグレジスタ0 の各割り込み要因はUSBF10割り込みを選択します。

11. P25-11「25.3.7 割り込み選択レジスタ1 (ISR1)」の変更。

- (誤) 割り込みフラグレジスタ1の各割り込み要求を出力するINT端子を設定します。対応するビットに0をセットするとINTON端子から割り込み要求が出力され、1をセットするとINT1N端子から割り込み要求が出力されます。初期値では、割り込みフラグレジスタ1の各割り込み要因はINT1N端子から出力されます。
- (正) 割り込みフラグレジスタ1の示すINTCの割り込み要求を選択します。対応するビットに0をセットするとUSBFI0割り込み要求が選択され、1をセットするとUSBFI1割り込み要求が選択されます。初期値では、割り込みフラグレジスタ1の各割り込み要因はUSBFI1割り込みを選択します。

12. P25-12「25.3.8 割り込み選択レジスタ2 (ISR2)」の変更。

- (誤) 割り込みフラグレジスタ2の各割り込み要求を出力するINT端子を設定します。対応するビットに0をセットするとINTON端子から割り込み要求が出力され、1をセットするとINT1N端子から割り込み要求が出力されます。初期値では、割り込みフラグレジスタ2の各割り込み要因はINT1N端子から出力されます。
- (正) 割り込みフラグレジスタ2の示すINTCの割り込み要求を選択します。対応するビットに0をセットするとUSBFI0割り込み要求が選択され、1をセットするとUSBFI1割り込み要求が選択されます。初期値では、割り込みフラグレジスタ2の各割り込み要因はUSBFI1割り込みを選択します。

13. P25-12「25.3.9 割り込み選択レジスタ3 (ISR3)」の変更。

- (誤) 割り込みフラグレジスタ3の各割り込み要求を出力するINT端子を設定します。対応するビットに0をセットするとINTON端子から割り込み要求が出力され、1をセットするとINT1N端子から割り込み要求が出力されます。初期値では、割り込みフラグレジスタ3の各割り込み要因はINTON端子から出力されます。
- (正) 割り込みフラグレジスタ3の示すINTCの割り込み要求を選択します。対応するビットに0をセットするとUSBFI0割り込み要求が選択され、1をセットするとUSBFI1割り込み要求が選択されます。初期値では、割り込みフラグレジスタ3の各割り込み要因はUSBFI0割り込みを選択します。

14. P25-13「25.3.10 割り込み選択レジスタ4 (ISR4)」の変更。

- (誤) 割り込みフラグレジスタ4の各割り込み要求を出力するINT端子を設定します。対応するビットに0をセットするとINTON端子から割り込み要求が出力され、1をセットするとINT1N端子から割り込み要求が出力されます。初期値では、割り込みフラグレジスタ4の各割り込み要因はINTON端子から出力されます。
- (正) 割り込みフラグレジスタ4の示すINTCの割り込み要求を選択します。対応するビットに0をセットするとUSBFI0割り込み要求が選択され、1をセットするとUSBFI1割り込み要求が選択されます。初期値では、割り込みフラグレジスタ4の各割り込み要因はUSBFI0割り込みを選択します。

15. P25-13「25.3.11 割り込みイネーブルレジスタ0 (IER0)」の変更。

- (誤) 各割り込みに対応するビットに1が設定されていて、割り込みフラグが1にセットされると、割り込み選択レジスタ0で設定されたINTN端子がローアサートされ、割り込み要求が発行されます。
- (正) 各割り込みに対応するビットに1が設定されていて、割り込みフラグが1にセットされると、割り込み選択レジスタ0で設定された割り込み要求が発行されます。

16. P25-14「25.3.12 割り込みイネーブルレジスタ1 (IER1)」の変更。
- (誤) 各割り込みに対応するビットに1が設定されていて、割り込みフラグが1にセットされると、割り込み選択レジスタ1で設定されたINTN端子がローアサートされ、割り込み要求が発行されます。
 - (正) 各割り込みに対応するビットに1が設定されていて、割り込みフラグが1にセットされると、割り込み選択レジスタ1で設定された割り込み要求が発行されます。
17. P25-14「25.3.13 割り込みイネーブルレジスタ2 (IER2)」の変更。
- (誤) 各割り込みに対応するビットに1が設定されていて、割り込みフラグが1にセットされると、割り込み選択レジスタ2で設定されたINTN端子がローアサートされ、割り込み要求が発行されます。
 - (正) 各割り込みに対応するビットに1が設定されていて、割り込みフラグが1にセットされると、割り込み選択レジスタ2で設定された割り込み要求が発行されます。
18. P25-15「25.3.14 割り込みイネーブルレジスタ3 (IER3)」の変更。
- (誤) 各割り込みに対応するビットに1が設定されていて、割り込みフラグが1にセットされると、割り込み選択レジスタ3で設定されたINTN端子がローアサートされ、割り込み要求が発行されます。
 - (正) 各割り込みに対応するビットに1が設定されていて、割り込みフラグが1にセットされると、割り込み選択レジスタ3で設定された割り込み要求が発行されます。
19. P25-15「25.3.15 割り込みイネーブルレジスタ4 (IER4)」の変更。
- (誤) 各割り込みに対応するビットに1が設定されていて、割り込みフラグが1にセットされると、割り込み選択レジスタ4で設定されたINTN端子がローアサートされ、割り込み要求が発行されます。
 - (正) 各割り込みに対応するビットに1が設定されていて、割り込みフラグが1にセットされると、割り込み選択レジスタ4で設定された割り込み要求が発行されます。
20. P25-42「25.14 EP4 アイソクロナスアウト転送の動作 (SOF 正常時)」
P25-43「25.15 EP4 アイソクロナスアウト転送の動作 (SOF 破損時)」
P25-45「25.16 EP5 アイソクロナスイン転送の動作 (SOF 正常時)」
P25-46「25.17 EP5 アイソクロナスイン転送の動作 (SOF 破損時)」の変更。
- (誤) INTN
 - (正) 割り込み要求
21. P37-17「37.2 レジスタビット一覧」の「IRR0」のビット7変更。
- (誤) USBF_SPDR
 - (正) -
22. P37-18「37.2 レジスタビット一覧」の「IPRD」のビット15~12変更。
- (誤) USBF (USBF_SPD)
 - (正) -

以上