

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア  
ルネサス エレクトロニクス株式会社

問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

| 製品分類 | MPU & MCU                                                                                                                                                                                         | 発行番号   | TN-RA*-A0083A/J | Rev.    | 第1版 |
|------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------|-----------------|---------|-----|
| 題名   | HOCOクロック制御用HOCOCR2レジスタを追加                                                                                                                                                                         |        | 情報分類            | 技術情報    |     |
| 適用製品 | RA6M1 group, RA6M2 group, RA6M3 group, RA6M4 group, RA6M5 group, RA6E1 group, RA6E2 group, RA6T1 group, RA6T2 group, RA4M1 group, RA4M2 group, RA4M3 group, RA4E1 group, RA4E2 group, RA4W1 group | 対象ロット等 | 関連資料            | 末尾の表を参照 |     |
|      |                                                                                                                                                                                                   | 全ロット   |                 |         |     |

HOCO クロック制御用の HOCOCR2 レジスタを追加し、HOCOCR2 レジスタに関する機能の説明を修正します。

表 1 適用製品表

| 製品                                                      | RA6M4      | RA6M5 | RA6E1 | RA6E2 | RA6T2 | RA4M2 | RA4M3 | RA4E1 | RA4E2 | RA6M1     | RA6M2 | RA6M3 | RA6T1 | RA4M1 | RA4W1 |
|---------------------------------------------------------|------------|-------|-------|-------|-------|-------|-------|-------|-------|-----------|-------|-------|-------|-------|-------|
| CPU                                                     | Cortex-M33 |       |       |       |       |       |       |       |       | Cortex-M4 |       |       |       |       |       |
| 1. HOCOCR2 レジスタを追加                                      | ✓          | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓         | ✓     | ✓     | ✓     | ✓     | ✓     |
| 2. CGFSAR.NONSEC02 ビットに関する記述を修正                         | ✓          | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | -         | -     | -     | -     | -     | -     |
| 3. HOCOCR レジスタに関する記述を修正                                 | ✓          | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓         | ✓     | ✓     | ✓     | ✓     | ✓     |
| 4. クロック発生回路章のシステムクロック(ICLK)の説明を変更                       | ✓          | ✓     | ✓     | ✓     | -     | ✓     | ✓     | ✓     | ✓     | ✓         | ✓     | ✓     | ✓     | -     | -     |
| 5. クロック発生回路章のシステムクロック(ICLK)の説明を変更                       | ✓          | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓         | ✓     | ✓     | ✓     | ✓     | ✓     |
| 6. クロック発生回路章の周辺モジュールクロック(PCLKA、PCLKB、PCLKC、PCLKD)の説明を変更 | ✓          | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓         | ✓     | ✓     | ✓     | ✓     | ✓     |
| 7. クロック発生回路章の FlashIF クロック(FCLK)の説明を変更                  | ✓          | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓         | ✓     | ✓     | ✓     | ✓     | ✓     |
| 8. クロック発生回路章の外部バスクロック(BCLK)の説明を変更                       | ✓          | ✓     | -     | -     | -     | -     | -     | -     | -     | ✓         | ✓     | ✓     | -     | -     | -     |
| 9. クロック発生回路章の外部端子出力クロック(CLKOUT)の説明を変更                   | ✓          | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓         | ✓     | ✓     | ✓     | ✓     | ✓     |
| 10. オプション機能選択レジスタ 1 の HOCOEN ビットに関する記述を修正               | ✓          | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓         | ✓     | ✓     | ✓     | ✓     | ✓     |
| 11. PRCR.PCR0 ビットで保護されるレジスタに HOCOCR2 レジスタを追加            | ✓          | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓     | ✓         | ✓     | ✓     | ✓     | ✓     | ✓     |

# 1. HOCOCR2 レジスタを追加

## ● (RA6M4, RA6M5, RA6E1, RA6E2, RA6T2, RA4M2, RA4M3, RA4E1, RA4E2)

HOCOCR2：高速オンチップオシレータコントロールレジスタ2

Base address: SYSC = 0x4001\_E000

Offset address: 0x037

Bit position: 7 6 5 4 3 2 1 0

Bit field: 

|   |   |   |   |   |   |             |  |
|---|---|---|---|---|---|-------------|--|
| — | — | — | — | — | — | HCFRQ0[1:0] |  |
|---|---|---|---|---|---|-------------|--|

Value after reset: 0 0 0 0 0 0 0/1 0/1  
(注 1) (注 1)

| ビット | シンボル        | 機能                                                            | R/W |
|-----|-------------|---------------------------------------------------------------|-----|
| 1:0 | HCFRQ0[1:0] | HOCO周波数設定0<br>00: 16MHz<br>01: 18MHz<br>10: 20MHz<br>11: 設定禁止 | R/W |
| 7:2 | —           | 読むと 0 が読めます。書く場合、0 としてください。                                   | R/W |

注. 本レジスタに書く場合は、PRCR.PRC0ビットに1を設定してから書き込んでください。

注. セキュリティ属性がセキュアに設定されている場合、

- セキュアアクセスと非セキュアリードアクセスが許可されています。
- 非セキュアライトアクセスは無視されます。TrustZoneアクセスエラーは発生しません。

セキュリティ属性が非セキュアに設定されている場合、

- セキュアアクセスと非セキュアアクセスが許可されています。

注1. HCFRQ0[1:0]ビットのリセット後の値は、OFS1.HOCOFRQ0[1:0]ビットに依存します。

HOCOCR2 レジスタは、HOCO クロックを制御します。

HOCOCR.HCSTP ビットが 0 (HOCO 動作)のとき、HOCOCR2 レジスタへの書き込みは禁止です。

## ● (RA6M1, RA6M2, RA6M3, RA6T1)

HOCOCR2：高速オンチップオシレータコントロールレジスタ2

Base address: SYSC = 0x4001\_E000

Offset address: 0x037

Bit position: 7 6 5 4 3 2 1 0

Bit field: 

|   |   |   |   |   |   |             |  |
|---|---|---|---|---|---|-------------|--|
| — | — | — | — | — | — | HCFRQ0[1:0] |  |
|---|---|---|---|---|---|-------------|--|

Value after reset: 0 0 0 0 0 0 0/1 0/1  
(注 1) (注 1)

| ビット   | シンボル        | ビット名       | 機能                                              | R/W |
|-------|-------------|------------|-------------------------------------------------|-----|
| b1:b0 | HCFRQ0[1:0] | HOCO周波数設定0 | 00: 16MHz<br>01: 18MHz<br>10: 20MHz<br>11: 設定禁止 | R/W |
| b7:b2 | —           | —          | 読むと 0 が読めます。書く場合、0 としてください。                     | R/W |

注. 本レジスタに書く場合は、PRCR.PRC0ビットに1を設定してから書き込んでください。

注1. HCFRQ0[1:0]ビットのリセット後の値は、OFS1.HOCOFRQ0[1:0]ビットに依存します。

HOCOCR2 レジスタは、HOCO クロックを制御します。

HOCOCR.HCSTP ビットが 0 (HOCO 動作)のとき、HOCOCR2 レジスタへの書き込みは禁止です。

● (RA4M1, RA4W1)

HOCOCR2：高速オンチップオシレータコントロールレジスタ2

Base address: SYSC = 0x4001\_E000

Offset address: 0x037

Bit position: 7 6 5 4 3 2 1 0

|            |   |   |             |   |   |   |  |
|------------|---|---|-------------|---|---|---|--|
| Bit field: | — | — | HCFRQ1[2:0] | — | — | — |  |
|------------|---|---|-------------|---|---|---|--|

Value after reset: 0 0 0/1 0/1 0/1<sup>1</sup> 0 0 0

(注 1) (注 1)

| ビット   | シンボル        | ビット名       | 機能                                                                  | R/W |
|-------|-------------|------------|---------------------------------------------------------------------|-----|
| b2:b0 | —           | —          | 読むと0が読めます。書く場合、0としてください。                                            | R/W |
| b5:b3 | HCFRQ1[2:0] | HOCO周波数設定1 | 000: 24MHz<br>010: 32MHz<br>100: 48MHz<br>101: 64MHz<br>上記以外の値は設定禁止 | R/W |
| b7:b6 | —           | —          | 読むと0が読めます。書く場合、0としてください。                                            | R/W |

注. 本レジスタに書く場合は、PRCR.PRC0ビットに1を設定してから書き込んでください。

注1. HCFRQ1[2:0]ビットのリセット後の値は、OFS1.HOCOFrq1[2:0]ビットに依存します。

HOCOCR2 レジスタは、HOCO クロックを制御します。

HOCOCR.HCSTP ビットが 0 (HOCO 動作)のとき、HOCOCR2 レジスタへの書き込みは禁止です。

## 2. CGFSAR.NONSEC02 ビットに関する記述を修正

- (RA6M4, RA6M5, RA6E1, RA6E2, RA4M2, RA4M3, RA4E1, RA4E2) 8.2.1 CGFSAR :クロック発生機能セキュリティ属性レジスタ

[修正前]

| ビット | シンボル     | 機能                                                                                     | R/W |
|-----|----------|----------------------------------------------------------------------------------------|-----|
| 2   | NONSEC02 | 非セキュア属性ビット02<br>対象レジスタ：HOCOCR、FLLCR1、FLLCR2、HOCOUTCR<br>対象要素：HOCO<br>0：セキュア<br>1：非セキュア | R/W |

(中略)

### NONSEC02ビット（非セキュア属性ビット02）

本ビットはHOCOCR、FLLCR1、FLLCR2、HOCOUTCRレジスタのセキュリティ属性を制御します。

[修正後]

| ビット | シンボル     | 機能                                                                                                      | R/W |
|-----|----------|---------------------------------------------------------------------------------------------------------|-----|
| 2   | NONSEC02 | 非セキュア属性ビット02<br>対象レジスタ：HOCOCR、 <b>HOCOCR2</b> 、FLLCR1、FLLCR2、HOCOUTCR<br>対象要素：HOCO<br>0：セキュア<br>1：非セキュア | R/W |

(中略)

### NONSEC02ビット（非セキュア属性ビット02）

本ビットはHOCOCR、**HOCOCR2**、FLLCR1、FLLCR2、HOCOUTCRレジスタのセキュリティ属性を制御します。

- (RA6T2) 8.2.1 CGFSAR :クロック発生機能セキュリティ属性レジスタ

[修正前]

| ビット | シンボル     | 機能                                                                       | R/W |
|-----|----------|--------------------------------------------------------------------------|-----|
| 2   | NONSEC02 | 非セキュア属性ビット02<br>対象レジスタ：HOCOCR、HOCOUTCR<br>対象要素：HOCO<br>0：セキュア<br>1：非セキュア | R/W |

(中略)

### NONSEC02ビット（非セキュア属性ビット02）

本ビットはHOCOCR、HOCOUTCRレジスタのセキュリティ属性を制御します。

[修正後]

| ビット | シンボル     | 機能                                                                                        | R/W |
|-----|----------|-------------------------------------------------------------------------------------------|-----|
| 2   | NONSEC02 | 非セキュア属性ビット02<br>対象レジスタ：HOCOCR、 <b>HOCOCR2</b> 、HOCOUTCR<br>対象要素：HOCO<br>0：セキュア<br>1：非セキュア | R/W |

(中略)

### NONSEC02ビット（非セキュア属性ビット02）

本ビットはHOCOCR、**HOCOCR2**、HOCOUTCRレジスタのセキュリティ属性を制御します。

### 3. HOCOCR レジスタに関する記述を修正

- (RA6M4, RA6M5) 8.2.12 HOCOCR：高速オンチップオシレータコントロールレジスタ
- (RA6E1, RA4M2, RA4M3, RA4E1) 8.2.11 HOCOCR：高速オンチップオシレータコントロールレジスタ
- (RA6T2) 8.2.10 HOCOCR：高速オンチップオシレータコントロールレジスタ
- (RA6E2, RA4E2) 8.2.9 HOCOCR：高速オンチップオシレータコントロールレジスタ

[修正前]

| ビット | シンボル  | 機能                                      | R/W |
|-----|-------|-----------------------------------------|-----|
| 0   | HCSTP | HOCO 停止<br>0: HOCO動作 (注2)<br>1: HOCO 停止 | R/W |
| 7:1 | —     | 読むと0が読めます。書く場合、0としてください。                | R/W |

注. 本レジスタに書く場合は、PRCR.PRC0ビットに1を設定してから書き込んでください。

注. セキュリティ属性がセキュアに設定されている場合、

- セキュアアクセスと非セキュアリードアクセスが許可されています。
- 非セキュアライトアクセスは無視されます。TrustZoneアクセスエラーは発生しません。

セキュリティ属性が非セキュアに設定されている場合、

- セキュアアクセスと非セキュアアクセスが許可されています。

注1. OFS1.HOCOENビットが0のとき、HCSTPビットのリセット後の値は0になります。OFS1.HOCOEN ビットが1のとき、このビットのリセット後の値は1になります。

注2. HOCO (HCSTP = 0) を動作させる前に、OFS1.HOCOFREQ[1:0]ビットを最適な値に設定してください。

[修正後]

| ビット | シンボル  | 機能                                           | R/W |
|-----|-------|----------------------------------------------|-----|
| 0   | HCSTP | HOCO 停止<br>0: HOCO動作 (注2) (注3)<br>1: HOCO 停止 | R/W |
| 7:1 | —     | 読むと0が読めます。書く場合、0としてください。                     | R/W |

注. 本レジスタに書く場合は、PRCR.PRC0ビットに1を設定してから書き込んでください。

注. セキュリティ属性がセキュアに設定されている場合、

- セキュアアクセスと非セキュアリードアクセスが許可されています。
- 非セキュアライトアクセスは無視されます。TrustZoneアクセスエラーは発生しません。

セキュリティ属性が非セキュアに設定されている場合、

- セキュアアクセスと非セキュアアクセスが許可されています。

注1. OFS1.HOCOENビットが0のとき、HCSTPビットのリセット後の値は0になります。OFS1.HOCOEN ビットが1のとき、このビットのリセット後の値は1になります。

注2. HOCO (HCSTP = 0) を動作させる前に、OFS1.HOCOFREQ[1:0]ビットを最適な値に設定してください。

注3. OFS1.HOCOFREQ[1:0]ビットの値は、リセット後にHOCOCR2.HCFREQ[1:0]ビットに自動的に転送されますので、HOCO周波数は、HOCOCR2.HCFREQ[1:0]で設定することもできます。

● (RA6M1, RA6M2, RA6M3, RA6T1) 9.2.10 高速オンチップオシレータコントロールレジスタ (HOCOCR)

[修正前]

| ビット   | シンボル  | ビット名    | 機能                           | R/W |
|-------|-------|---------|------------------------------|-----|
| b0    | HCSTP | HOCO 停止 | 0: HOCO動作 (注2)<br>1: HOCO 停止 | R/W |
| b7:b1 | —     | 予約ビット   | 読むと0が読めます。書く場合、0としてください。     | R/W |

注1. OFS1.HOCOEN ビットが0 のとき、HCSTP ビットのリセット後の値は0 になります。OFS1.HOCOEN ビットが1 のとき、本ビットのリセット後の値は1 になります。

注2 HOCO を使用する場合 (HCSTP = 0) 、OFS1.HOCOFRQ0[1:0] ビットを最適な値に設定する必要があります。

[修正後]

| ビット   | シンボル  | ビット名    | 機能                                | R/W |
|-------|-------|---------|-----------------------------------|-----|
| b0    | HCSTP | HOCO 停止 | 0: HOCO動作 (注2) (注3)<br>1: HOCO 停止 | R/W |
| b7:b1 | —     | 予約ビット   | 読むと0が読めます。書く場合、0としてください。          | R/W |

注1. OFS1.HOCOEN ビットが0 のとき、HCSTP ビットのリセット後の値は0 になります。OFS1.HOCOEN ビットが1 のとき、本ビットのリセット後の値は1 になります。

注2 HOCO を使用する場合 (HCSTP = 0) 、OFS1.HOCOFRQ0[1:0] ビットを最適な値に設定する必要があります。

注3 OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されますので、HOCO周波数は、HOCOCR2.HCFRQ0[1:0]で設定することもできます。

● (RA4M1) 8.2.9 高速オンチップオシレータコントロールレジスタ (HOCOCR)

(RA4W1) 9.2.9 高速オンチップオシレータコントロールレジスタ (HOCOCR)

[修正前]

| ビット   | シンボル  | ビット名    | 機能                                | R/W |
|-------|-------|---------|-----------------------------------|-----|
| b0    | HCSTP | HOCO 停止 | 0: HOCO動作 (注2) (注3)<br>1: HOCO 停止 | R/W |
| b7:b1 | —     | 予約ビット   | 読むと0が読めます。書く場合、0としてください。          | R/W |

注. HOCOCR.HCSTP = 0 およびOSCSF.HOCOSF = 0 (HOCO は安定待機時間カウント中) の状態にあるとき、OPCCR.OPCM[1:0] ビットへの書き込みは禁止されています。

注. OPCCR.OPCMTSF = 1、SOPCCR.SOPCMTSF = 1 (動作電力制御モードの遷移中)、またはFLSTOP.CFLSTOPF = 1 (フラッシュの遷移中) の状態にあるとき、HCSTP ビットへの書き込みは禁止されています。

注1. OFS1.HOCOEN ビットが0 のとき、HCSTP ビットのリセット後の値は0 になります。OFS1.HOCOEN ビットが1 のとき、HCSTP ビットのリセット後の値は1 になります。

注2. HOCO の動作周波数が48MHz の場合、HOCO 動作時のVCC は1.8V 以上 ( $VCC \geq 1.8V$ ) である必要があります。

HOCO の動作周波数が64MHz の場合、HOCO 動作時のVCC は2.4V 以上 ( $VCC \geq 2.4V$ ) である必要があります。

注3. HOCO を使用する場合 (HCSTP = 0) 、OFS1.HOCOFRQ1 ビットを最適な値に設定する必要があります。Low-voltage モードの間中は、HOCOCR.HCSTP は常に0 でなければいけません。

[修正後]

| ビット   | シンボル  | ビット名    | 機能                                     | R/W |
|-------|-------|---------|----------------------------------------|-----|
| b0    | HCSTP | HOCO 停止 | 0: HOCO動作 (注2) (注3) (注4)<br>1: HOCO 停止 | R/W |
| b7:b1 | —     | 予約ビット   | 読むと0が読めます。書く場合、0としてください。               | R/W |

注. HOCOCR.HCSTP = 0 およびOSCSF.HOCOSF = 0 (HOCO は安定待機時間カウント中) の状態にあるとき、OPCCR.OPCM[1:0] ビットへの書き込みは禁止されています。

注. OPCCR.OPCMTSF = 1、SOPCCR.SOPCMTSF = 1 (動作電力制御モードの遷移中)、またはFLSTOP.CFLSTOPF = 1 (フラッシュの遷移中) の状態にあるとき、HCSTP ビットへの書き込みは禁止されています。

注1. OFS1.HOCOEN ビットが0 のとき、HCSTP ビットのリセット後の値は0 になります。OFS1.HOCOEN ビットが1 のとき、HCSTP ビットのリセット後の値は1 になります。

注2. HOCO の動作周波数が48MHz の場合、HOCO 動作時のVCC は1.8V 以上 ( $VCC \geq 1.8V$ ) である必要があります。

HOCO の動作周波数が64MHz の場合、HOCO 動作時のVCC は2.4V 以上 ( $VCC \geq 2.4V$ ) である必要があります。

注3. HOCO を使用する場合 (HCSTP = 0) 、OFS1.HOCOFRQ1 ビットを最適な値に設定する必要があります。Low-voltage モードの間中は、HOCOCR.HCSTP は常に0 でなければいけません。

注4 OFS1.HOCOFRQ1[2:0]ビットの値は、リセット後にHOCOCR2.HCFRQ1[2:0]ビットに自動的に転送されますので、HOCO周波数は、HOCOCR2.HCFRQ1[2:0]で設定することもできます。

#### 4. FLLCR2. FLLCNTL[10:0]ビットに関する記述を修正

- (RA6M4, RA6M5) 8.2.15 FLLCR2：FLL コントロールレジスタ 2
- (RA6E1, RA4M2, RA4M3, RA4E1) 8.2.14 FLLCR2：FLL コントロールレジスタ 2
- (RA6E2, RA4E2) 8.2.12 FLLCR2：FLL コントロールレジスタ 2

[修正前]

| ビット   | シンボル          | 機能                                                                                                                                                                                                                                             | R/W |
|-------|---------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|
| 10:0  | FLLCNTL[10:0] | FLL 通倍制御<br>OFS1.HOCOFREQ[1:0]ビットが 00b (16 MHz) の場合、これらのビットは 0x1E9 にする必要があります。<br>OFS1.HOCOFREQ[1:0]ビットが 01b (18 MHz) の場合、これらのビットは 0x226 にする必要があります。<br>OFS1.HOCOFREQ[1:0]ビットが 10b (20 MHz) の場合、これらのビットは 0x263 にする必要があります。<br>上記以外は設定しないでください。 | R/W |
| 15:11 | —             | 読むと0が読めます。書く場合、0としてください。                                                                                                                                                                                                                       | R/W |

[修正後]

| ビット   | シンボル          | 機能                                                                                                                                                                                                                                             | R/W |
|-------|---------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|
| 10:0  | FLLCNTL[10:0] | FLL 通倍制御<br>OFS1.HOCOFREQ[1:0]ビットが 00b (16 MHz) の場合、これらのビットは 0x1E9 にする必要があります。<br>OFS1.HOCOFREQ[1:0]ビットが 01b (18 MHz) の場合、これらのビットは 0x226 にする必要があります。<br>OFS1.HOCOFREQ[1:0]ビットが 10b (20 MHz) の場合、これらのビットは 0x263 にする必要があります。<br>上記以外は設定しないでください。 | R/W |
| 15:11 | —             | 読むと0が読めます。書く場合、0としてください。                                                                                                                                                                                                                       | R/W |

注1 OFS1.HOCOFREQ[1:0]ビットの値は、リセット後にHOCOCR2.HCFREQ[1:0]ビットに自動的に転送されますので、HOCO周波数は、HOCOCR2.HCFREQ[1:0]で設定することもできます。

- (RA6M1, RA6M2, RA6M3) 9.2.14 FLLCR2：FLL コントロールレジスタ 2
- (RA6T1) 8.2.12 FLLCR2：FLL コントロールレジスタ 2

[修正前]

| ビット    | シンボル          | ビット名     | 機能                                                                                                                                                                                                                                                | R/W |
|--------|---------------|----------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|
| b10:b0 | FLLCNTL[10:0] | FLL 通倍制御 | ・OFS1.HOCOFREQ[1:0]ビットが 00b (16 MHz) の場合、<br>これらのビットは 0x1E9 にする必要があります。<br>・OFS1.HOCOFREQ[1:0]ビットが 01b (18 MHz) の場合、<br>これらのビットは 0x226 にする必要があります。<br>・OFS1.HOCOFREQ[1:0]ビットが 10b (20 MHz) の場合、<br>これらのビットは 0x263 にする必要があります。<br>上記以外は設定しないでください。 | R/W |
| 15:11  | —             | 予約ビット    | 読むと0が読めます。書く場合、0としてください。                                                                                                                                                                                                                          | R/W |

[修正後]

| ビット    | シンボル          | ビット名     | 機能                                                                                                                                                                                                                                                | R/W |
|--------|---------------|----------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|
| b10:b0 | FLLCNTL[10:0] | FLL 通倍制御 | ・OFS1.HOCOFREQ[1:0]ビットが 00b (16 MHz) の場合、<br>これらのビットは 0x1E9 にする必要があります。<br>・OFS1.HOCOFREQ[1:0]ビットが 01b (18 MHz) の場合、<br>これらのビットは 0x226 にする必要があります。<br>・OFS1.HOCOFREQ[1:0]ビットが 10b (20 MHz) の場合、<br>これらのビットは 0x263 にする必要があります。<br>上記以外は設定しないでください。 | R/W |
| 15:11  | —             | 予約ビット    | 読むと0が読めます。書く場合、0としてください。                                                                                                                                                                                                                          | R/W |

注1 OFS1.HOCOFREQ[1:0]ビットの値は、リセット後にHOCOCR2.HCFREQ[1:0]ビットに自動的に転送されますので、HOCO周波数は、HOCOCR2.HCFREQ[1:0]で設定することもできます。

## 5. クロック発生回路章のシステムクロック(ICLK)の説明を変更

- (RA6M4, RA6M5, RA6E2, RA4M3, RA4E2,  
RA6E1, RA4M2, RA4E1) 8.7.1 システムクロック (ICLK)  
(RA6T2) 8.6.1 システムクロック (ICLK)

[修正前]

### システムクロック(ICLK)

ICLKの周波数は、SCKDIVCR.ICK[2:0]ビット、SCKSCR.CKSEL[2:0]ビット、PLLCCR.PLLMUL[5:0]ビット、PLLCCR.PLIDIV[1:0]ビット、OFS1.HOCOFRQ0[1:0]ビットで設定します。

[修正後]

### システムクロック(ICLK)

ICLKの周波数は、SCKDIVCR.ICK[2:0]ビット、SCKSCR.CKSEL[2:0]ビット、PLLCCR.PLLMUL[5:0]ビット、PLLCCR.PLIDIV[1:0]ビット、OFS1.HOCOFRQ0[1:0]ビットで設定します。OFS1 レジスタは非セキュア開発者用で、OFS1\_SEC レジスタは、セキュア開発者用です。適用される設定値は、OFS1\_SELレジスタの対応ビットの設定値により決まります。なお、OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。

- (RA6M1, RA6T1) 9.7.1 システムクロック (ICLK)

[修正前]

ICLK の周波数は下記のビットで設定します。

- SCKDIVCR.ICK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよびPLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

[修正後]

ICLK の周波数は下記のビットで設定します。

- SCKDIVCR.ICK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよびPLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。

- (RA6M2, RA6M3) 9.7.1 システムクロック (ICLK)

[修正前]

周波数は下記のビットで指定します。

- SCKDIVCR.ICK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよびPLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

[修正後]

周波数は下記のビットで指定します。

- SCKDIVCR.ICK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよびPLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。



● (RA4M1) 8.7.1 システムクロック (ICLK)

[修正前]

ICLK の周波数は、下記ビットで設定します。

- SCKDIVCR.ICK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR2.PLLMUL[4:0] ビットおよび PLLCCR2. PLODIV[1:0] ビット
- OFS1.HOCOFRQ1[2:0] ビット

[修正後]

ICLK の周波数は、下記ビットで設定します。

- SCKDIVCR.ICK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR2.PLLMUL[4:0] ビットおよび PLLCCR2. PLODIV[1:0] ビット
- OFS1.HOCOFRQ1[2:0] ビット

OFS1.HOCOFRQ1[2:0]ビットの値は、リセット後にHOCOFRQ2.HCFRQ1[2:0]ビットに自動的に転送されるため、HOCOFRQ2.HCFRQ1[2:0]ビットで設定することも可能です。

● (RA4W1) 9.8.1 システムクロック (ICLK)

[修正前]

ICLK の周波数は、SCKDIVCR.ICK[2:0] ビット、SCKSCR.CKSEL[2:0] ビット、PLLCCR2.PLLMUL[4:0] ビット、PLLCCR2. PLODIV[1:0] ビット、およびOFS1.HOCOFRQ1[2:0] ビットで設定します。

[修正後]

ICLK の周波数は、SCKDIVCR.ICK[2:0] ビット、SCKSCR.CKSEL[2:0] ビット、PLLCCR2.PLLMUL[4:0] ビット、PLLCCR2. PLODIV[1:0] ビット、およびOFS1.HOCOFRQ1[2:0] ビットで設定します。

OFS1.HOCOFRQ1[2:0]ビットの値は、リセット後にHOCOFRQ2.HCFRQ1[2:0]ビットに自動的に転送されるため、HOCOFRQ2.HCFRQ1[2:0]ビットで設定することも可能です。

## 6. クロック発生回路章の周辺モジュールクロック(PCLKA、PCLKB、PCLKC、PCLKD)の説明を変更

- (RA6M4, RA6M5, RA6E1, RA6E2,  
RA4M3, RA4E1, RA4E2) 8.7.2 周辺モジュールクロック (PCLKA、PCLKB、PCLKC、PCLKD)
- (RA6T2) 8.6.2 周辺モジュールクロック (PCLKA、PCLKB、PCLKC、PCLKD)

### [修正前]

各クロックの周波数は、それぞれ以下のビットで設定します。

- SCKDIVCR.PCKA[2:0]ビット、SCKDIVCR.PCKB[2:0]ビット、SCKDIVCR.PCKC[2:0]ビット、SCKDIVCR.PCKD[2:0]ビット
- SCKSCR.CKSEL[2:0]ビット
- PLLCCR.PLLMUL[5:0]ビットおよびPLLCCR.PLIDIV[1:0]ビット
- OFS1.HOCOFRQ0[1:0]ビット

### [修正後]

各クロックの周波数は、それぞれ以下のビットで設定します。

- SCKDIVCR.PCKA[2:0]ビット、SCKDIVCR.PCKB[2:0]ビット、SCKDIVCR.PCKC[2:0]ビット、SCKDIVCR.PCKD[2:0]ビット
- SCKSCR.CKSEL[2:0]ビット
- PLLCCR.PLLMUL[5:0]ビットおよびPLLCCR.PLIDIV[1:0]ビット
- OFS1.HOCOFRQ0[1:0]ビット(注1)

注1. OFS1 レジスタは非セキュア開発者用で、OFS1\_SEC レジスタは、セキュア開発者用です。適用される設定値は、OFS1\_SELLレジスタの対応ビットの設定値により決まります。OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。

- (RA4M2) 8.7.2 周辺モジュールクロック (PCLKA、PCLKB、PCLKC、PCLKD)

### [修正前]

各クロックの周波数は、それぞれ以下のビットで設定します。

- SCKDIVCR.PCKA[2:0]ビット、SCKDIVCR.PCKB[2:0]ビット、SCKDIVCR.PCKC[2:0]ビット、およびSCKDIVCR.PCKD[2:0]ビット
- SCKSCR.CKSEL[2:0]ビット
- PLLCCR.PLLMUL[5:0]ビットおよびPLLCCR.PLIDIV[1:0]ビット
- OFS1.HOCOFRQ0[1:0]ビット

### [修正後]

各クロックの周波数は、それぞれ以下のビットで設定します。

- SCKDIVCR.PCKA[2:0]ビット、SCKDIVCR.PCKB[2:0]ビット、SCKDIVCR.PCKC[2:0]ビット、およびSCKDIVCR.PCKD[2:0]ビット
- SCKSCR.CKSEL[2:0]ビット
- PLLCCR.PLLMUL[5:0]ビットおよびPLLCCR.PLIDIV[1:0]ビット
- OFS1.HOCOFRQ0[1:0]ビット(注1)

注1. OFS1 レジスタは非セキュア開発者用で、OFS1\_SEC レジスタは、セキュア開発者用です。適用される設定値は、OFS1\_SELLレジスタの対応ビットの設定値により決まります。OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。

● **(RA6M1, RA6T1)** 9.7.2 周辺モジュールクロック (PCLKA, PCLKB, PCLKC, PCLKD)

[修正前]

各クロックの周波数は下記のビットで設定します。

- SCKDIVCR.PCKA[2:0] ビット、SCKDIVCR.PCKB[2:0] ビット、SCKDIVCR.PCKC[2:0] ビット、および SCKDIVCR.PCKD[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよび PLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

[修正後]

各クロックの周波数は下記のビットで設定します。

- SCKDIVCR.PCKA[2:0] ビット、SCKDIVCR.PCKB[2:0] ビット、SCKDIVCR.PCKC[2:0] ビット、および SCKDIVCR.PCKD[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよび PLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット<sup>(注1)</sup>

注1. OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCCR2.HCFRQ0[1:0]ビットで設定することも可能です。

● **(RA6M2, RA6M3)** 9.7.2 周辺モジュールクロック (PCLKA, PCLKB, PCLKC, PCLKD)

[修正前]

周波数は下記のビットで指定します。

- SCKDIVCR.PCKA[2:0] ビット、SCKDIVCR.PCKB[2:0] ビット、SCKDIVCR.PCKC[2:0] ビット、および SCKDIVCR.PCKD[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよび PLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

[修正後]

周波数は下記のビットで指定します。

- SCKDIVCR.PCKA[2:0] ビット、SCKDIVCR.PCKB[2:0] ビット、SCKDIVCR.PCKC[2:0] ビット、および SCKDIVCR.PCKD[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよび PLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット<sup>(注1)</sup>

注1. OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCCR2.HCFRQ0[1:0]ビットで設定することも可能です。

● **(RA4M1)** 8.7.2 周辺モジュールクロック (PCLKA, PCLKB, PCLKC, PCLKD)  
● **(RA4W1)** 9.8.2 周辺モジュールクロック (PCLKA, PCLKB, PCLKC, PCLKD)

[修正前]

各クロックの周波数は、下記ビットで設定します。

- SCKDIVCR.PCKA[2:0] ビット SCKDIVCR.PCKB[2:0] ビット、SCKDIVCR.PCKC[2:0] ビット、および SCKDIVCR.PCKD[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR2.PLLMUL[4:0] ビットおよび PLLCCR2.PLODIV[1:0] ビット
- OFS1.HOCOFRQ1[2:0] ビット

[修正後]

各クロックの周波数は、下記ビットで設定します。

- SCKDIVCR.PCKA[2:0] ビット SCKDIVCR.PCKB[2:0] ビット、SCKDIVCR.PCKC[2:0] ビット、および SCKDIVCR.PCKD[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR2.PLLMUL[4:0] ビットおよび PLLCCR2.PLODIV[1:0] ビット
- OFS1.HOCOFRQ1[2:0] ビット<sup>(注1)</sup>

注1. OFS1.HOCOFRQ1[2:0]ビットの値は、リセット後にHOCOCCR2.HCFRQ1[2:0]ビットに自動的に転送されるため、HOCOCCR2.HCFRQ1[2:0]ビットで設定することも可能です。

## 7. クロック発生回路章の FlashIF クロック(FCLK)の説明を変更

- (RA6M4, RA6M5, RA6E1, RA6E2, RA4M2, RA4M3, RA4E1, RA4E2) 8.7.3 FlashIF クロック (FCLK)
- (RA6T2) 8.6.3 FlashIF クロック (FCLK)

### [修正前]

FCLKの周波数は、以下のビットで設定します。

- SCKDIVCR.FCK[2:0]ビット
- SCKSCR.CKSEL[2:0]ビット
- PLLCCR.PLLMUL[5:0]ビットおよびPLLCCR.PLIDIV[1:0]ビット
- OFS1.HOCOFRQ0[1:0]ビット

### [修正後]

FCLKの周波数は、以下のビットで設定します。

- SCKDIVCR.FCK[2:0]ビット
- SCKSCR.CKSEL[2:0]ビット
- PLLCCR.PLLMUL[5:0]ビットおよびPLLCCR.PLIDIV[1:0]ビット
- OFS1.HOCOFRQ0[1:0]ビット<sup>(注1)</sup>

注1. OFS1 レジスタは非セキュア開発者用で、OFS1\_SEC レジスタは、セキュア開発者用です。適用される設定値は、OFS1\_SELLレジスタの対応ビットの設定値により決まります。OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。

- (RA6M1, RA6T1) 9.7.3 フラッシュインタフェースクロック (FCLK)

### [修正前]

FCLK の周波数は下記のビットで設定します。

- SCKDIVCR.FCK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよび PLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

### [修正後]

FCLK の周波数は下記のビットで設定します。

- SCKDIVCR.FCK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよび PLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット<sup>(注1)</sup>

注1. OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。

- (RA6M2, RA6M3) 9.7.3 フラッシュインタフェースクロック (FCLK)

### [修正前]

周波数は下記のビットで指定します。

- SCKDIVCR.FCK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよびPLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

### [修正後]

周波数は下記のビットで指定します。

- SCKDIVCR.FCK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよびPLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット<sup>(注1)</sup>

注1. OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、

HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。

- (RA4M1) 8.7.3 フラッシュインタフェースクロック (FCLK)
- (RA4W1) 9.8.3 フラッシュインタフェースクロック (FCLK)

[修正前]

FCLK の周波数は、下記ビットで設定します。

- SCKDIVCR.FCK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR2.PLLMUL[4:0] ビットおよびPLLCCR2.PLODIV[1:0] ビット
- OFS1.HOCOFRQ1[2:0] ビット

[修正後]

FCLK の周波数は、下記ビットで設定します。

- SCKDIVCR.FCK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR2.PLLMUL[4:0] ビットおよびPLLCCR2.PLODIV[1:0] ビット
- OFS1.HOCOFRQ1[2:0] ビット<sup>(注1)</sup>

注1. OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、  
HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。

## 8. クロック発生回路章の外部バスクロック(BCLK)の説明を変更

### ● (RA6M4, RA6M5) 8.7.4 外部バスクロック (BCLK)

[修正前]

周波数は下記のビットで指定します。

- SCKDIVCR.BCK[2:0]ビット
- SCKSCR.CKSEL[2:0]ビット
- PLLCCR.PLLMUL[5:0]ビットおよびPLLCCR.PLIDIV[1:0]ビット
- OFS1.HOCOFRQ0[1:0]ビット

[修正後]

周波数は下記のビットで指定します。

- SCKDIVCR.BCK[2:0]ビット
- SCKSCR.CKSEL[2:0]ビット
- PLLCCR.PLLMUL[5:0]ビットおよびPLLCCR.PLIDIV[1:0]ビット
- OFS1.HOCOFRQ0[1:0]ビット<sup>(注1)</sup>

注1. OFS1 レジスタは非セキュア開発者用で、OFS1\_SEC レジスタは、セキュア開発者用です。適用される設定値は、OFS1\_SELレジスタの対応ビットの設定値により決まります。OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。

### ● (RA6M1) 9.7.4 外部バスクロック (BCLK)

[修正前]

BCLK の周波数は下記のビットで設定します。

- SCKDIVCR.BCK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよびPLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

[修正後]

BCLK の周波数は下記のビットで設定します。

- SCKDIVCR.BCK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよびPLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット<sup>(注1)</sup>

注1. OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。

### ● (RA6M2, RA6M3) 9.7.4 外部バスクロック (BCLK)

[修正前]

周波数は下記のビットで指定します。

- SCKDIVCR.BCK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよびPLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

[修正後]

周波数は下記のビットで指定します。

- SCKDIVCR.BCK[2:0] ビット
- SCKSCR.CKSEL[2:0] ビット
- PLLCCR.PLLMUL[5:0] ビットおよびPLLCCR.PLIDIV[1:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット<sup>(注1)</sup>

注1. OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで設定することも可能です。

## 9. クロック発生回路章の外部端子出力クロック(CLKOUT)の説明を変更

- (RA6M4, RA6T2) 8.7.13 外部端子出力クロック (CLKOUT)
- (RA6M5) 8.7.17 外部端子出力クロック (CLKOUT)
- (RA6E2, RA4E2) 8.7.12 外部端子出力クロック (CLKOUT)
- (RA4M3) 8.7.11 外部端子出力クロック (CLKOUT)

[修正前]

CLKOUTクロックの周波数はそれぞれ、次のようなビットで指定されます。

- CKOCR.CKODIV[2:0]ビットまたはCKOCR.CKOSEL[2:0]ビット
- OFS1.HOCOFRQ0[1:0]ビット

[修正後]

CLKOUTクロックの周波数はそれぞれ、次のようなビットで指定されます。

- CKOCR.CKODIV[2:0]ビットまたはCKOCR.CKOSEL[2:0]ビット
- OFS1.HOCOFRQ0[1:0]ビット<sup>(注1)</sup>

注1. OFS1 レジスタは非セキュア開発者用で、OFS1\_SEC レジスタは、セキュア開発者用です。適用される設定値は、OFS1\_SELLレジスタの対応ビットの設定値により決まります。OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで指定することも可能です。

- (RA6E1, RA4M2, RA4E1) 8.7.11 外部端子出力クロック (CLKOUT)

[修正前]

CLKOUT クロックの周波数はそれぞれ、次のようなビットで指定されます。

- CKOCR.CKODIV[2:0]またはCKOCR.CKOSEL[2:0]
- OFS1.HOCOFRQ0[1:0]ビット

[修正後]

CLKOUT クロックの周波数はそれぞれ、次のようなビットで指定されます。

- CKOCR.CKODIV[2:0]またはCKOCR.CKOSEL[2:0]
- OFS1.HOCOFRQ0[1:0]ビット<sup>(注1)</sup>

注1. OFS1 レジスタは非セキュア開発者用で、OFS1\_SEC レジスタは、セキュア開発者用です。適用される設定値は、OFS1\_SELLレジスタの対応ビットの設定値により決まります。OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで指定することも可能です。

- (RA6M1, RA6T1) 9.7.12 クロック／ブザー出力クロック (CLKOUT)

[修正前]

CLKOUT の周波数は下記のビットで設定します。

- CKOCR.CKODIV[2:0] ビットまたはCKOCR.CKOSEL[2:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

[修正後]

CLKOUT の周波数は下記のビットで設定します。

- CKOCR.CKODIV[2:0] ビットまたはCKOCR.CKOSEL[2:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット<sup>(注1)</sup>

注1. OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで指定することも可能です。

- **(RA6M2)** 9.7.13 クロック／ブザー出力クロック (CLKOUT)
- **(RA6M3)** 9.7.14 クロック／ブザー出力クロック (CLKOUT)

[修正前]

周波数は下記のビットで指定します。

- CKOCR.CKODIV[2:0] ビットまたはCKOCR.CKOSEL[2:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット

[修正後]

周波数は下記のビットで指定します。

- CKOCR.CKODIV[2:0] ビットまたはCKOCR.CKOSEL[2:0] ビット
- OFS1.HOCOFRQ0[1:0] ビット<sup>(注1)</sup>

注1. OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ0[1:0]ビットで指定することも可能です。

- **(RA4M1)** 8.7.12 クロック／ブザー出力クロック (CLKOUT)
- **(RA4W1)** 9.8.12 クロック／ブザー出力クロック (CLKOUT)

[修正前]

CLKOUT の周波数は、下記 ビットで指定します。

- CKOCR.CKODIV[2:0] ビットまたはCKOCR.CKOSEL[2:0] ビット
- PLLCCR2.PLLMUL[4:0] ビットおよびPLLCCR2.PLODIV[1:0] ビット
- OFS1.HOCOFRQ1[2:0] ビット

[修正後]

CLKOUT の周波数は、下記 ビットで指定します。

- CKOCR.CKODIV[2:0] ビットまたはCKOCR.CKOSEL[2:0] ビット
- PLLCCR2.PLLMUL[4:0] ビットおよびPLLCCR2.PLODIV[1:0] ビット
- OFS1.HOCOFRQ1[2:0] ビット<sup>(注1)</sup>

注1. OFS1.HOCOFRQ1[2:0]ビットの値は、リセット後にHOCOCR2.HCFRQ1[2:0]ビットに自動的に転送されるため、HOCOCR2.HCFRQ1[2:0]ビットで指定することも可能です。



## 10. オプション機能選択レジスタ1のHOCOENビットに関する記述を修正

- (RA6M4, RA6M5) 6.2.4 OFS1, OFS1\_SEC, OFS1\_SEL : オプション機能選択レジスタ1  
(RA4M3) 6.2.3 OFS1, OFS1\_SEC, OFS1\_SEL : オプション機能選択レジスタ1

[修正前]

### HOCOEN ビット (HOCO 発振有効)

HOCOEN ビットは、リセット後、HOCO 発振を有効にするか無効にするかを選択します。本ビットを0 にすることにより、CPU が動作する前にHOCO の発振を開始することができ、発振安定の待ち時間を減らすことができます。

注. HOCOEN ビットを0 にしても、システムクロックソースはHOCO に切り替わりません。クロックソース選択ビット (SCKSCR.CKSEL[2:0]) を設定することによってのみ、システムクロックソースはHOCO に切り替わります。HOCO クロックを使用する場合は、HOCO 周波数設定0 ビット (OFS1.HOCOFRQ0[1:0]) を最適な値に設定してください。

[修正後]

### HOCOEN ビット (HOCO 発振有効)

HOCOEN ビットは、リセット後、HOCO 発振を有効にするか無効にするかを選択します。本ビットを0 にすることにより、CPU が動作する前にHOCO の発振を開始することができ、発振安定の待ち時間を減らすことができます。

注. HOCOEN ビットを0 にしても、システムクロックソースはHOCO に切り替わりません。クロックソース選択ビット (SCKSCR.CKSEL[2:0]) を設定することによってのみ、システムクロックソースはHOCO に切り替わります。HOCO クロックを使用する場合は、HOCO 周波数設定0 ビット (OFS1.HOCOFRQ0[1:0]<sup>\*1</sup>) を最適な値に設定してください。

注1. OFS1 レジスタは非セキュア開発者用で、OFS1\_SEC レジスタは、セキュア開発者用です。適用される設定値は、OFS1\_SELレジスタの対応ビットの設定値により決まります。OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、OFS1.HOCOEN=1.であるときは、HOCOCR2.HCFRQ0[1:0]ビットで指定することも可能です。

- (RA6E1, RA6E2, RA4E2) 6.2.4 OFS1, OFS1\_SEC, OFS1\_SEL : オプション機能選択レジスタ 1  
(RA6T2, RA4M2, RA4E1) 6.2.3 OFS1, OFS1\_SEC, OFS1\_SEL : オプション機能選択レジスタ 1

[修正前]

### HOCOEN ビット (HOCO 発振有効)

HOCOENビットは、リセット後、HOCO発振を有効にするか無効にするかを選択します。本ビットを0にすることにより、CPUが動作する前にHOCOの発振を開始でき、発振安定の待ち時間を減らすことができます。

注. HOCOENビットを0にしても、システムクロックソースはHOCOに切り替わりません。クロックソース選択ビット (SCKSCR.CKSEL[2:0]) を設定することによってのみ、システムクロックソースはHOCOに切り替わります。HOCO クロックを使用する場合は、OFS1.HOCOFRQ0[1:0] を最適な値に設定してください。

[修正後]

### HOCOEN ビット (HOCO 発振有効)

HOCOENビットは、リセット後、HOCO発振を有効にするか無効にするかを選択します。本ビットを0にすることにより、CPUが動作する前にHOCOの発振を開始することができ、発振安定の待ち時間を減らすことができます。

注. HOCOENビットを0にしても、システムクロックソースはHOCOに切り替わりません。クロックソース選択ビット (SCKSCR.CKSEL[2:0]) を設定することによってのみ、システムクロックソースはHOCOに切り替わります。HOCO クロックを使用する場合は、OFS1.HOCOFRQ0[1:0]<sup>\*1</sup> を最適な値に設定してください。

注1. OFS1 レジスタは非セキュア開発者用で、OFS1\_SEC レジスタは、セキュア開発者用です。適用される設定値は、OFS1\_SELレジスタの対応ビットの設定値により決まります。OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、OFS1.HOCOEN=1.であるときは、HOCOCR2.HCFRQ0[1:0]ビットで指定することも可能です。

● (RA6M1, RA6M2, RA6T1) 7.2.2 オプション機能選択レジスタ1 (OFS1)

[修正前]

**HOCOEN** ビット (**HOCO** 発振有効)

リセット後、HOCO 発振を有効にするか無効にするかを選択します。このビットを0 にすることにより、

CPU が動作する前にHOCO の発振を開始することができ、発振安定の待ち時間を減らすことができます。

注. HOCOENビットを0 にしても、システムクロックソースはHOCO に切り替わりません。クロックソース選択ビット (SCKSCR.CKSEL[2:0]) を設定することによってのみ、システムクロックソースはHOCO に切り替わります。HOCO クロックを使用する場合は、OFS1.HOCOFRQ0[1:0] ビットを最適な値に設定してください。

[修正後]

**HOCOEN** ビット (**HOCO** 発振有効)

リセット後、HOCO 発振を有効にするか無効にするかを選択します。このビットを0 にすることにより、

CPU が動作する前にHOCO の発振を開始することができ、発振安定の待ち時間を減らすことができます。

注. HOCOENビットを0 にしても、システムクロックソースはHOCO に切り替わりません。クロックソース選択ビット (SCKSCR.CKSEL[2:0]) を設定することによってのみ、システムクロックソースはHOCO に切り替わります。HOCO クロックを使用する場合は、OFS1.HOCOFRQ0[1:0] ビット<sup>\*1</sup>を最適な値に設定してください。

注1. OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、OFS1.HOCOEN=1.であるときは、HOCOCR2.HCFRQ0[1:0]ビットで指定することも可能です。

● (RA6M3) 7.2.2 オプション機能選択レジスタ1 (OFS1)

[修正前]

**HOCOEN** ビット (**HOCO** 発振有効)

リセット後、HOCO 発振を有効にするか無効にするかを選択します。このビットを0 にすることにより、

CPU が動作する前にHOCO の発振を開始することができ、発振安定の待ち時間を減らすことができます。

注. HOCOENビットを0 にしても、システムクロックソースはHOCO に切り替わりません。クロックソース選択ビット (SCKSCR.CKSEL[2:0]) を設定することによってのみ、システムクロックソースはHOCO に切り替わります。HOCO を使用する場合は、OFS1.HOCOFRQ0[1:0] ビットを最適な値に設定してください。

[修正後]

**HOCOEN** ビット (**HOCO** 発振有効)

リセット後、HOCO 発振を有効にするか無効にするかを選択します。このビットを0 にすることにより、

CPU が動作する前にHOCO の発振を開始することができ、発振安定の待ち時間を減らすことができます。

注. HOCOENビットを0 にしても、システムクロックソースはHOCO に切り替わりません。クロックソース選択ビット (SCKSCR.CKSEL[2:0]) を設定することによってのみ、システムクロックソースはHOCO に切り替わります。HOCO を使用する場合は、OFS1.HOCOFRQ0[1:0] ビット<sup>\*1</sup>を最適な値に設定してください。

注1. OFS1.HOCOFRQ0[1:0]ビットの値は、リセット後にHOCOCR2.HCFRQ0[1:0]ビットに自動的に転送されるため、OFS1.HOCOEN=1.であるときは、HOCOCR2.HCFRQ0[1:0]ビットで指定することも可能です。

- (RA4M1) 6.2.2 オプション機能選択レジスタ 1 (OFS1)
- (RA4W1) 7.2.2 オプション機能選択レジスタ 1 (OFS1)

[修正前]

**HOCOEN** ビット (**HOCO** 発振有効)

リセット後、HOCO 用発振許可ビットを有効にするか無効にするかを選択します。本ビットを0 にすることにより、CPU が動作する前にHOCO の発振を開始することができ、発振安定の待ち時間を減らすことができます。

注. HOCOENビットを0 にしても、システムクロックソースはHOCO に切り替わりません。クロックソース選択ビット (SCKSCR.CKSEL[2:0]) を設定することによってのみ、システムクロックソースはHOCO に切り替わります。HOCO クロックを使用する場合は、OFS1.HOCOFRQ1 ビットを最適な値に設定してください。

[修正後]

**HOCOEN** ビット (**HOCO** 発振有効)

リセット後、HOCO 用発振許可ビットを有効にするか無効にするかを選択します。本ビットを0 にすることにより、CPU が動作する前にHOCO の発振を開始することができ、発振安定の待ち時間を減らすことができます。

注. HOCOENビットを0 にしても、システムクロックソースはHOCO に切り替わりません。クロックソース選択ビット (SCKSCR.CKSEL[2:0]) を設定することによってのみ、システムクロックソースはHOCO に切り替わります。HOCO クロックを使用する場合は、OFS1.HOCOFRQ1 ビット<sup>\*1</sup>を最適な値に設定してください。

注1. OFS1.HOCOFRQ1[2:0]ビットの値は、リセット後にHOCOCR2.HCFRQ1[2:0]ビットに自動的に転送されるため、OFS1.HOCOEN=1.であるときは、HOCOCR2.HCFRQ1[2:0]ビットで指定することも可能です。

# 11. PRCR.PCR0ビットで保護されるレジスタにHOCOCR2レジスタを追加。

- (RA6M4, RA6E1) 表 12.1 PRCR レジスタのビットと保護されるレジスタの対応関係

[修正前]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                                                          |
|-----------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PCR0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ :<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, BCKCR, MOSCCR, HOCOCR, MOCOCR, FLLCR1, FLLCR2, CKOCR, TRCKCR, OSTDCR, OSTDSR, PLL2CCR, PLL2CR, EBCKOCR, MOCOUTCR, HOCOUTCR, USBCKDIVCR, OCTACKDIVCR, USBCKCR, OCTACKCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR</li> </ul> |

[修正後]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                                                                            |
|-----------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PCR0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, BCKCR, MOSCCR, HOCOCR, <b>HOCOCR2</b>, MOCOCR, FLLCR1, FLLCR2, CKOCR,<br/>TRCKCR, OSTDCR, OSTDSR, PLL2CCR, PLL2CR, EBCKOCR, MOCOUTCR, HOCOUTCR, USBCKDIVCR, OCTACKDIVCR, USBCKCR, OCTACKCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR</li> </ul> |

- (RA6M5) 表 12.1 PRCR レジスタのビットと保護されるレジスタの対応関係

[修正前]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                                                                                                                        |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PCR0      | <ul style="list-style-type: none"> <li>● クロック発生回路に関連レジスタ :<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, BCKCR, MOSCCR, HOCOCR, MOCOCR, FLLCR1, FLLCR2, CKOCR, OSTDCR, OSTDSR, PLL2CCR, PLL2CR, EBCKOCR, MOCOUTCR, HOCOUTCR, USBCKDIVCR, OCTACKDIVCR, CANFDCKDIVCR, USB60CKDIVCR, CECKDIVCR, USBCKCR, OCTACKCR, CANFDCKCR, USB60CKCR, CECKCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR</li> </ul> |

[修正後]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                                                                                                                                                          |
|-----------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PCR0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ :<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, BCKCR, MOSCCR, HOCOCR, <b>HOCOCR2</b>, MOCOCR, FLLCR1, FLLCR2, CKOCR,<br/><b>TRCKCR</b>, OSTDCR, OSTDSR, PLL2CCR, PLL2CR, EBCKOCR, MOCOUTCR, HOCOUTCR, USBCKDIVCR, OCTACKDIVCR, CANFDCKDIVCR, USB60CKDIVCR, CECKDIVCR, USBCKCR, OCTACKCR, CANFDCKCR, USB60CKCR, CECKCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR</li> </ul> |

- (RA6E2, RA4E2) 表 11.1 PRCR レジスタのビットと保護されるレジスタの対応関係

[修正前]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                                                            |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PCR0      | <ul style="list-style-type: none"> <li>● クロック発生回路に関連するレジスタ :<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, MOSCCR, HOCOCR, MOCOCR, FLLCR1, FLLCR2, CKOCR, OSTDCR, OSTDSR, MOCOUTCR, HOCOUTCR, USBCKDIVCR, I3CKDIVCR, CANFDCKDIVCR, CECKDIVCR, USBCKCR, I3CKCR, CANFDCKCR, CECKCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR</li> </ul> |

[修正後]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                                                                                |
|-----------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PCR0      | <ul style="list-style-type: none"> <li>● クロック発生回路に関連するレジスタ :<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, MOSCCR, HOCOCR, <b>HOCOCR2</b>, MOCOCR, FLLCR1, FLLCR2, CKOCR, OSTDCR,<br/>OSTDSR, MOCOUTCR, HOCOUTCR, USBCKDIVCR, I3CKDIVCR, CANFDCKDIVCR, CECKDIVCR, USBCKCR, I3CKCR, CANFDCKCR, CECKCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR</li> </ul> |

● (RA4M2, RA4M3, RA4E1) 表 12.1 PRCR レジスタのビットと保護されるレジスタの対応関係

[修正前]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                   |
|-----------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ :<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, MOSCCR, HOCOCR, MOCOCR, FLLCR1, FLLCR2, CKOCR, TRCKCR, OSTDCR, OSTDSR, PLL2CCR, PLL2CR, MOCOUTCR, HOCOUTCR, USBCKDIVCR, USBCKCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR</li> </ul> |

[修正後]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                                   |
|-----------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ :<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, MOSCCR, HOCOCR, <b>HOCOCR2</b>, MOCOCR, FLLCR1, FLLCR2, CKOCR, TRCKCR, OSTDCR, OSTDSR, PLL2CCR, PLL2CR, MOCOUTCR, HOCOUTCR, USBCKDIVCR, USBCKCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR</li> </ul> |

● (RA6T2) 表 11.1 PRCR レジスタのビットと保護されるレジスタの対応関係

[修正前]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                                                     |
|-----------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ :<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, MOSCCR, HOCOCR, MOCOCR, CKOCR, OSTDCR, OSTDSR, PLL2CCR, PLL2CR, MOCOUTCR, HOCOUTCR, SCISPICKDIVCR, CANFDCKDIVCR, GPTCKDIVCR, IICCKDIVCR, SCISPICKCR, CANFDCKCR, GPTCKCR, IICCKCR, MOSCWTCR, MOMCR, LOCOCR, LOCOUTCR</li> </ul> |

[修正後]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                                          |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ :<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, MOSCCR, HOCOCR, <b>HOCOCR2</b>, MOCOCR, FLLCR1, FLLCR2, CKOCR, <b>TRCKCR</b>, OSTDCR, OSTDSR, PLL2CCR, PLL2CR, MOCOUTCR, HOCOUTCR, USBCKDIVCR, USBCKCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR</li> </ul> |

● (RA6M1) 表 13.1 PRCR レジスタのビットと保護されるレジスタの対応関係

[修正前]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                  |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ :<br/>SCKDIVCR, SCKDIVCR2, SCKSCR, PLLCCR, PLLCR, BCKCR, MOSCCR, HOCOCR, MOCOCR, CKOCR, TRCKCR, OSTDCR, OSTDSR, EBCKOCR, MOCOUTCR, HOCOUTCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR, HOCOWTCR, FLLCR1, FLLCR2</li> </ul> |

[修正後]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                                  |
|-----------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ :<br/>SCKDIVCR, SCKDIVCR2, SCKSCR, PLLCCR, PLLCR, BCKCR, MOSCCR, HOCOCR, <b>HOCOCR2</b>, MOCOCR, CKOCR, TRCKCR, OSTDCR, OSTDSR, EBCKOCR, MOCOUTCR, HOCOUTCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR, HOCOWTCR, FLLCR1, FLLCR2</li> </ul> |

## ● (RA6M2, RA6M3)

表 13.1 PRCR レジスタのビットと保護されるレジスタの対応関係

[修正前]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                          |
|-----------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ：<br/>SCKDIVCR, SCKDIVCR2, SCKSCR, PLLCCR, PLLCR, BCKCR, MOSCCR, HOCOCR, MOCOCR, CKOCR, TRCKCR, OSTDCR, OSTDSR, EBCKOCR, SDCKOCR, MOCOUTCR, HOCOUTCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR, HOCOWTCR, FLLCR1, FLLCR2</li> </ul> |

[修正後]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                                          |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ：<br/>SCKDIVCR, SCKDIVCR2, SCKSCR, PLLCCR, PLLCR, BCKCR, MOSCCR, HOCOCR, <b>HOCOCR2</b>, MOCOCR, CKOCR, TRCKCR, OSTDCR, OSTDSR, EBCKOCR, SDCKOCR, MOCOUTCR, HOCOUTCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR, HOCOWTCR, FLLCR1, FLLCR2</li> </ul> |

## ● (RA6T1)

表 12.1 PRCR レジスタのビットと保護されるレジスタの対応関係

[修正前]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                      |
|-----------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ：<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, MOSCCR, HOCOCR, MOCOCR, CKOCR, TRCKCR, OSTDCR, OSTDSR, MOCOUTCR, HOCOUTCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR, HOCOWTCR, FLLCR1, FLLCR2</li> </ul> |

[修正後]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                      |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ：<br/>SCKDIVCR, SCKSCR, PLLCCR, PLLCR, MOSCCR, HOCOCR, <b>HOCOCR2</b>, MOCOCR, CKOCR, TRCKCR, OSTDCR, OSTDSR, MOCOUTCR, HOCOUTCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR, HOCOWTCR, FLLCR1, FLLCR2</li> </ul> |

## ● (RA4M1)

表 12.1 PRCR レジスタのビットと保護されるレジスタの対応関係

[修正前]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                            |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ：<br/>SCKDIVCR, SCKSCR, PLLCR, PLLCCR2, MEMWAIT, MOSCCR, HOCOCR, MOCOCR, CKOCR, TRCKCR, OSTDCR, OSTDSR, SLCDCKCR, EBCKOCR, MOCOUTCR, HOCOUTCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR, HOCOWTCR, USBCKCR</li> </ul> |

[修正後]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                                                            |
|-----------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | <ul style="list-style-type: none"> <li>● クロック発生回路関連レジスタ：<br/>SCKDIVCR, SCKSCR, PLLCR, PLLCCR2, MEMWAIT, MOSCCR, HOCOCR, <b>HOCOCR2</b>, MOCOCR, CKOCR, TRCKCR, OSTDCR, OSTDSR, SLCDCKCR, EBCKOCR, MOCOUTCR, HOCOUTCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR, HOCOWTCR, USBCKCR</li> </ul> |

## ● (RA4W1) 表 13.1 PRCR レジスタのビットと保護されるレジスタの対応関係

[修正前]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                     |
|-----------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | ● クロック発生回路関連レジスタ：<br>SCKDIVCR, SCKSCR, PLLCR, PLLCCR2, BCKCR, MEMWAIT, MOSCCR, HOCOCR, MOCOCR, CKOCR,<br>TRCKCR, OSTDCR, OSTDSR, SLCDCKCR, EBCKOCR, MOCOUTCR, HOCOUTCR, MOSCWTCR, MOMCR,<br>SOSCCR, SOMCR, LOCCR, LOCOUTCR, HOCOWTCR, USBCKCR |

[修正後]

| PRCR レジスタ | 保護されるレジスタ                                                                                                                                                                                                                                                         |
|-----------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| PRC0      | ● クロック発生回路関連レジスタ：<br>SCKDIVCR, SCKSCR, PLLCR, PLLCCR2, BCKCR, MEMWAIT, MOSCCR, HOCOCR, <b>HOCOCR2</b> , MOCOCR,<br>CKOCR,<br>TRCKCR, OSTDCR, OSTDSR, SLCDCKCR, EBCKOCR, MOCOUTCR, HOCOUTCR, MOSCWTCR, MOMCR,<br>SOSCCR, SOMCR, LOCCR, LOCOUTCR, HOCOWTCR, USBCKCR |

## 関連資料表

| 製品         | 資料名                                            |
|------------|------------------------------------------------|
| RA6M4 グループ | Renesas RA6M4 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20 |
| RA6M5 グループ | Renesas RA6M5 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20 |
| RA6E1 グループ | Renesas RA6E1 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 |
| RA6E2 グループ | Renesas RA6E2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 |
| RA6T2 グループ | Renesas RA6T2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.30 |
| RA4M2 グループ | Renesas RA4M2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20 |
| RA4M3 グループ | Renesas RA4M3 グループ ユーザーズマニュアル ハードウェア編 Rev.1.30 |
| RA4E1 グループ | Renesas RA4E1 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 |
| RA4E2 グループ | Renesas RA4E2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 |
| RA6M1 グループ | Renesas RA6M1 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 |
| RA6M2 グループ | Renesas RA6M2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 |
| RA6M3 グループ | Renesas RA6M3 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 |
| RA6T1 グループ | Renesas RA6T1 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 |
| RA4M1 グループ | Renesas RA4M1 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 |
| RA4W1 グループ | Renesas RA4W1 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 |