

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RX*-A021A/J	Rev.	第1版
題名	メインクロック発振器および PLL のウェイトコントロールレジスタの設定およびクロック発振安定待機時間の仕様追加・変更		情報分類	技術情報	
適用製品	RX630 グループ、RX63N グループ、RX631 グループ、RX63T グループ	対象ロット等	関連資料	適用製品のユーザーズマニュアル ハードウェア編 (本資料の最後に記載しております)	
		全ロット			

上記適用製品において、メインクロック発振器および PLL の、ウェイトコントロールレジスタの設定およびクロック発振安定待機時間について、以下の通り詳細仕様の追加および仕様変更があります。

- (1)クロック発振安定待機時間についての詳細仕様追加
 - (2)クロック発振安定待機時間の電気的特性値の変更
- 以下に内容を示します。

(1) クロック発振安定待機時間についての詳細仕様追加

ウェイトコントロールレジスタの設定：

メインクロック発振器および PLL のウェイトコントロールレジスタには、次表に示す待機時間を満足する値を設定してください。記号は電気的特性の記号を使用しています。

発振させるクロック		ウェイトコントロールレジスタ	待機時間
メインクロック		MOSCWTCR.MSTS[4:0]	待機時間 $\geq t_{MAINOSC} \times f_{MAIN}$ [サイクル]
PLLクロック	メインクロック発振安定後に PLL を動作させるとき	PLLWTCR.PSTS[4:0]	待機時間 $\geq t_{PLL1} \times f_{PLL}$ [サイクル]
	メインクロック発振安定を待たずに PLL を動作させるとき		待機時間 $\geq (t_{MAINOSC} + t_{PLL1}) \times f_{PLL}$ [サイクル]

クロック発振安定待機時間：

メインクロック発振器および PLL の発振を開始させた後は、次表に示す発振安定待機時間を経過するまで待つてから、クロックを使用してください。記号は電気的特性の記号を使用しています。

使用するクロック	発振安定待機時間		
	記号	内容	
メインクロック	$t_{MAINOSCWT}$	MOSCWTCR.MSTS[4:0]ビットで選択した待機時間を n とすると、 $t_{MAINOSC} + \frac{n+16384}{f_{MAIN}}$	
PLLクロック	メインクロック発振安定後に PLL を動作させたとき	t_{PLLWT1}	PLLWTCR.PSTS[4:0]ビットで選択した待機時間を n とすると、 $t_{PLL1} + \frac{n+131072}{f_{PLL}}$
	メインクロック発振安定を待たずに PLL を動作させたとき	t_{PLLWT2}	PLLWTCR.PSTS[4:0]ビットで選択した待機時間を n とすると、 $t_{MAINOSC} + t_{PLL1} + \frac{n+131072}{f_{PLL}}$

(2) 発振安定待機時間の電気的特性値の変更

電気的特性「クロックタイミング」の、メインクロックおよびPLLクロックの発振安定時間、発振安定待機時間を以下のように変更します。

メインクロック

項目	記号	min	typ	max	単位
メインクロック発振安定時間	tMAINOSC	-	-	(注1)	ms
メインクロック発振安定待機時間	tMAINOSCWT	-	-	(注2)	ms

注1. メインクロックを使用する場合は、発振子メーカーに発振評価を依頼してください。発振安定時間については、発振子メーカーの評価結果を参照してください。

注2. MOSCWTCR.MSTS[4:0]ビットで選択したサイクル数を n とすると、以下の式で算出されます。

$$t_{MAINOSCWT} = t_{MAINOSC} + \frac{n+16384}{f_{MAIN}}$$

PLL クロック

項目	記号	min	typ	max	単位
PLL クロック発振安定時間	tPLL1	-	-	500	μs
PLL クロック発振安定待機時間	tPLLWT1	-	-	(注1)	ms
PLL クロック発振安定時間	tPLL2	-	-	tMAINOSC + tPLL1	ms
PLL クロック発振安定待機時間	tPLLWT2	-	-	(注1)	ms

注1. PLLWTCR.PSTS[4:0]ビットで選択したサイクル数を n とすると、以下の式で算出されます。

$$t_{PLLWT1} = t_{PLL1} + \frac{n+131072}{f_{PLL}}$$

$$t_{PLLWT2} = t_{PLL2} + \frac{n+131072}{f_{PLL}} = t_{MAINOSC} + t_{PLL1} + \frac{n+131072}{f_{PLL}}$$

【適用製品及び関連資料】

ファミリ	グループ	関連資料	Rev.	管理番号
RX	RX630	RX630 グループユーザーズマニュアル ハードウェア編	1.20	R01UH0040JJ0120
	RX63N、RX631	RX63N グループ、RX631 グループユーザーズマニュアル ハードウェア編	1.00	R01UH0041JJ0100
	RX63T	RX63T グループユーザーズマニュアル ハードウェア編	1.00	R01UH0238JJ0100

以上