

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

MESC TECHNICAL NEWS

No.M32R-21-0002

M32Rファミリソフトウェアマニュアル 追加情報 (Rev.C)

1998年5月に発行されました「M32Rファミリソフトウェアマニュアル」(印刷番号: HU-078B)に、一部内容の訂正がありましたのでお知らせいたします。本マニュアルをご使用の際は、留意のほどよろしく願いいたします。添付の正誤表 (Rev.C) には、同マニュアルの正誤表 (Rev.B) [ニュースNo.M32R-12-9807] の内容も記載しています (Rev.Cで追加した内容は左端に 印で示しています)。

なお、「M32Rファミリソフトウェアマニュアル」(印刷番号: HU-078A) から (印刷番号: HU-078B) への改訂にて反映されました正誤表 (Rev.A) [ニュースNo.M32R-02-9711] の内容は、添付の正誤表 (Rev.C) には含まれておりません。

添付資料: M32Rファミリソフトウェアマニュアル正誤表 (Rev.C)
.....3枚

ページ	箇所		内容
1-2	1.1 CPUレジスタ 2行目	(誤) (正)	アキュムレータは64ビット アキュムレータは56ビット
1-6	1.4 アキュム レータ	(誤) (正)	アキュムレータ(ACC)は、DSP機能用命令で使用される64ビットのレジスタです。 アキュムレータ(ACC)は、DSP機能用命令で使用される56ビットのレジスタです。読み出し時や書き込み時には64ビットのレジスタとして扱われ、読み出し時にはビット8の値が符号拡張されます。書き込み時には、ビット0~7は無視されます。
2-4	2.1.3 演算命令 下6行目	(誤) (正)	ADDV3 Add 3-operand ADDV3 Add 3-operand with overflow checking
3-10	ADDV3 命令フルネーム	(誤) (正)	ADDV3 Add 3-operand ADDV3 Add 3-operand with overflow checking
3-59	NEG 【動作】	(誤) (正)	Rdest = 0 - Rsrc; Rdest = 0 - (signed) Rsrc;
3-61	NOT 【動作】	(誤) (正)	符号反転 論理否定
3-67	RACH 【機能補足説明】	(誤) (正)	<p>ステップ1</p> <p>bit8 ~ bit63にしたがってアキュムレータの値が変化します。</p> <p>正の値</p> <p>負の値</p> <p>ステップ1</p> <p>bit8 ~ bit63にしたがってアキュムレータの値が変化します。</p> <p>正の値</p> <p>負の値</p>

ページ	箇所	内容						
3-79	SRL3 【動作】	(誤) Rdest = (signed) Rsrc >> (imm16 & 31);						
		(正) Rdest = (unsigned) Rsrc >> (imm16 & 31);						
3-86	SUBV 【動作】	(誤) Rdest = Rdest - Rsrc;						
		(正) Rdest = (signed) Rdest - (signed) Rsrc;						
3-88	TRAP	(誤) 【動作】 トラップの発生 call_trap_handler(imm4); 【機能】 指定された番号のトラップを発生します。						
		(正) 【動作】 トラップの発生 BPC = PC + 4; BSM = SM; BIE = IE; BC = C ; IE = 0; C = 0; call_trap_handler(imm4); 【機能】 指定された番号のトラップを発生します。 IEおよびCビットを"0"にクリアします。						
付録-2	BL pcdisp24 動作	(誤) R14=PC+4,PC=PC+((s24)pcdisp24<<20						
		(正) R14=PC+4,PC=PC+((s24)pcdisp24<<2)						
付録-2	BNC pcdisp24 動作	(誤) if(!C) PC=PC+((s24)pcdisp24<<20						
		(正) if(!C) PC=PC+((s24)pcdisp24<<2)						
付録-4	TRAP #n	(誤) <table border="0" style="width: 100%; border-collapse: collapse;"> <tr> <td style="border-bottom: 1px solid black; width: 50%; text-align: left;">動作</td> <td style="border-bottom: 1px solid black; width: 50%; text-align: right;">条件ビット(C)</td> </tr> <tr> <td>trap</td> <td style="text-align: right;">-</td> </tr> </table>	動作	条件ビット(C)	trap	-		
		動作	条件ビット(C)					
trap	-							
(正) <table border="0" style="width: 100%; border-collapse: collapse;"> <tr> <td style="border-bottom: 1px solid black; width: 50%; text-align: left;">動作</td> <td style="border-bottom: 1px solid black; width: 50%; text-align: right;">条件ビット(C)</td> </tr> <tr> <td>PSW[BSM,BIE,BC] = PSW[SM,IE,C] 変化</td> <td></td> </tr> <tr> <td>PSW[SM,IE,C] = PSW[SM,0,0]</td> <td></td> </tr> <tr> <td>Call trap-handler number-n</td> <td></td> </tr> </table>	動作	条件ビット(C)	PSW[BSM,BIE,BC] = PSW[SM,IE,C] 変化		PSW[SM,IE,C] = PSW[SM,0,0]		Call trap-handler number-n	
動作	条件ビット(C)							
PSW[BSM,BIE,BC] = PSW[SM,IE,C] 変化								
PSW[SM,IE,C] = PSW[SM,0,0]								
Call trap-handler number-n								

ページ	箇所	内容
付録-10	付表3.1 ステージにおける命令 処理	(誤)
		(正)

命令	各ステージにおける実行サイクル数				
	IF	D	E	MEM	WB
ロード命令(LD, LDB, LDUB, LDH, LDUH, LOCK)	R(注1)	1	1	R(注1)	1
ストア命令(ST, STB, STH, UNLOCK)	R(注1)	1	1	W(注1)	(1)(注2)
乗算命令(MUL)	R(注1)	1	3	-	1
除算 / 剰余命令(DIV, DIVU, REM, REMU)	R(注1)	1	37	-	1
上記以外の命令(DSP機能用命令を含む)	R(注1)	1	1	-	1

注1. R, Wで示される実行サイクル数は、M32Rファミリ各機種のユーザーズマニュアルを参照ください。

注2. ストア命令のうち、レジスタ間接 + レジスタ更新のアドレッシングモードを持つもののみWBステージに1サイクル必要です(それ以外は必要ありません)。

命令	各ステージにおける実行サイクル数				
	IF	D	E	MEM	WB
ロード命令(LD, LDB, LDUB, LDH, LDUH, LOCK)	R(注)	1	1	R(注)	1
ストア命令(ST, STB, STH, UNLOCK)	R(注)	1	1	W(注)	-
乗算命令(MUL)	R(注)	1	3	-	1
除算 / 剰余命令(DIV, DIVU, REM, REMU)	R(注)	1	37	-	1
上記以外の命令(DSP機能用命令を含む)	R(注)	1	1	-	1

注. R, Wで示される実行サイクル数は、M32Rファミリ各機種のユーザーズマニュアルを参照ください。