

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

# RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル  
株式会社 ルネサス テクノロジ  
問合せ窓口 E-mail: support\_apl@renesas.com

製品分類	MPU&MCU	発行番号	TN-16C-134A/JA	Rev.	第1版
題名	R8C/14,15 グループ チップセレクト付クロック同期形シリアル I/O スレーブデバイスとして送信を行う際の注意事項		情報分類	使用上の注意事項	
適用製品	R8C/14,15 グループ	対象ロット等	関連資料	---	

## 1.注意事項

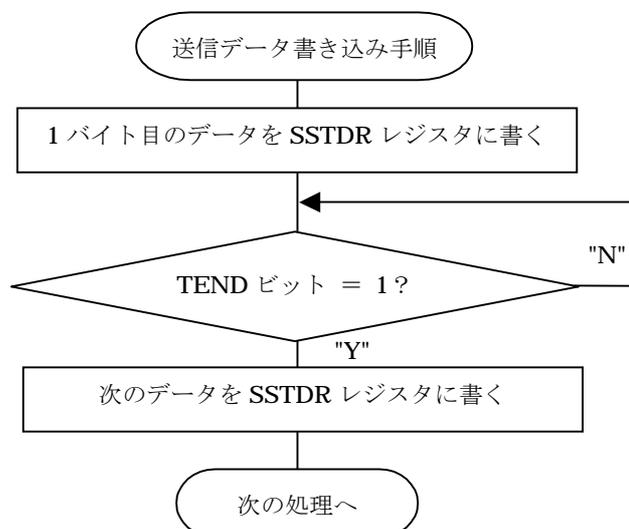
チップセレクト付クロック同期形シリアルI/Oでスレーブデバイスとして送信を行う際、データをSSTDRレジスタに書き込むと送信条件が整い、転送クロックを待ちます。さらに、転送クロックが入力される前に次のデータをSSTDRレジスタに書き込むと、次の現象が起こります。

- ・SSTDR レジスタにデータを書くたびに SSTRSR レジスタに転送され、最後に書いたデータが SSTRSR レジスタに残ります（前に書いたデータは失われます）。
- ・SSTDR レジスタにデータを書くたびに TDRE ビットは“1”になり、TIE ビットが“1”の場合、送信データエンプティ (TXI) 割り込み要求が発生します。

## 2.対策

チップセレクト付クロック同期形シリアル I/O でスレーブデバイスとして送信を行う場合は、次の手順で送信データを書いてください。

- (1) 1 バイト目のデータを SSTDR レジスタに書く
- (2) SSSR レジスタの TEND ビットが“1”であることを確認後、次のデータを SSTDR レジスタに書く



3.現象

3.1 発生条件

次の条件が揃ったとき、現象が起こります。

- ・SS イネーブルレジスタの TE ビットが “1”
- ・SSCRH レジスタの MSS ビットが “0” (スレーブデバイスとして動作)
- ・転送クロック停止中に、SSTDR レジスタに 2 回以上書く

3.2 現象

上記 3.1 の条件の場合、次の現象が起こります。

- ・1 バイト目のデータ書き込み後、データは SSTRSR レジスタに転送され、TDRE ビットは “1” になり、TXI 割り込み要求が発生する。
- ・2 バイト目以降のデータ書き込み後も、データは SSTRSR レジスタに転送され、TDRE ビットは “1” になり、TXI 割り込み要求が発生する。

図 1.に転送クロックが入力される前に、2 バイト目のデータを SSTDR レジスタに書いた場合の動作を示します。

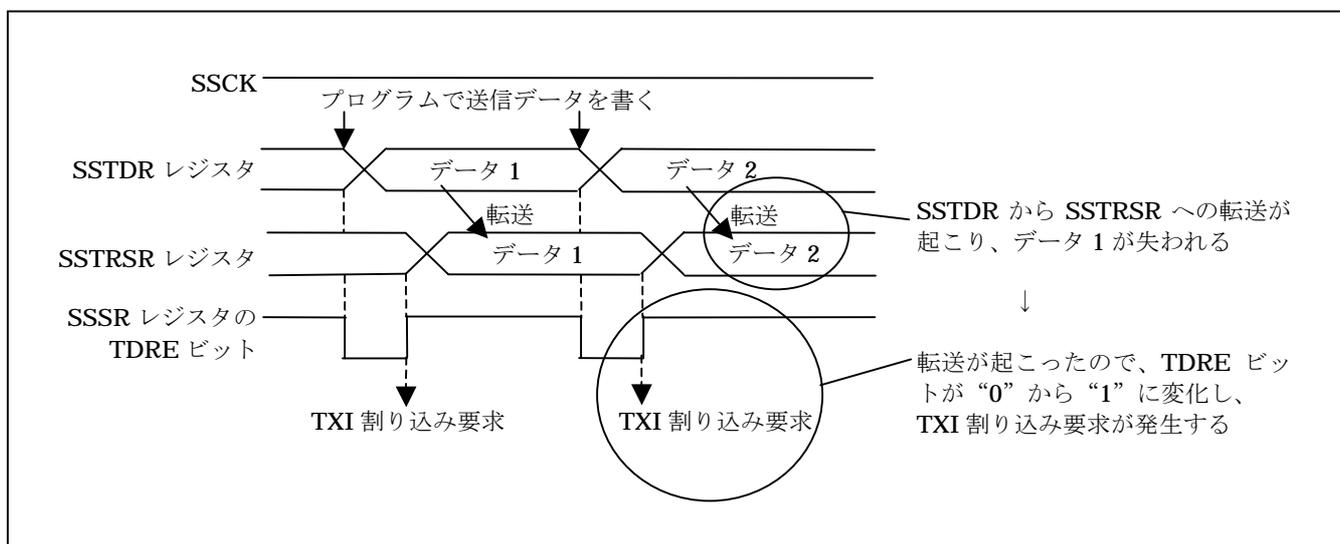


図 1. 転送クロックが入力される前に、2 バイト目のデータを SSTDR レジスタに書いた場合の動作