

# RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753  
 ルネサス エレクトロニクス株式会社  
 問合せ窓口 <http://japan.renesas.com/contact/>  
 E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-SH7-A839A/J	Rev.	第1版
題名	SH7734 ユーザーズマニュアル ハードウェア編の機能名・端子名 訂正(概要・PFC)		情報分類	技術情報	
適用製品	SH7734	対象ロット等	関連資料	SH7734 ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0233JJ0100)	
		全ロット			

SH7734 のユーザーズマニュアルに関して、機能名・端子名および IO についての誤記訂正があります。  
 下記において、訂正後の網掛け部分が訂正箇所となります。

## 【訂正内容】

- 「1.16.2 BGA440 対応ピン機能表」の「表 1.4 ピン機能表 (BGA440)」に関する誤記訂正  
 1-A. p1-52,p1-53 「NandFlash\_A (ForBoot)」の端子名に関する誤記訂正

<訂正前>

信号名	機能 1			機能 2			機能 5			機能 6		
	モジュール	端子名	IO	モジュール	端子名		モジュール	端子名	IO	モジュール	端子名	IO
D0		D0	IO	SDHI0_A	SD0_DAT0_A		NandFlash_A	FD0_A	IO	-		
D1		D1	IO	(ForBoot)	SD0_DAT1_A		(ForBoot)	FD1_A	IO			
D2		D2	IO		SD0_DAT2_A			FD2_A	IO			
D3		D3	IO		SD0_DAT3_A			FD3_A	IO			
D4		D4	IO		SD0_CD_A			FD4_A	IO			
D5		D5	IO		SD0_WP_A			FD5_A	IO			
D6		D6	IO		RSPI_RSPC_A			FD6_A	IO			
D7		D7	IO		RSPI_SSL#_A			FD7_A	IO			
D13		D13	IO	SCIF2_B	RX2_B		FRB#_A	I			ET0_ETXD6_B	O
D14		D14	IO	(SC2mirror)	TX2_B		FSE#_A	O			ET0_TX_CLK_B	I

<訂正後>

信号名	機能 1			機能 2		機能 5			機能 6		
	モジュール	端子名	IO	モジュール	端子名	モジュール	端子名	IO	モジュール	端子名	IO
D0		D0	IO	SDHI0_A	SD0_DAT0_A	FLCTL_A	NAF0_A	IO			
D1		D1	IO	(ForBoot)	SD0_DAT1_A	(ForBoot)	NAF1_A	IO			
D2		D2	IO		SD0_DAT2_A		NAF2_A	IO			
D3		D3	IO		SD0_DAT3_A		NAF3_A	IO			
D4		D4	IO		SD0_CD_A		NAF4_A	IO			
D5		D5	IO		SD0_WP_A		NAF5_A	IO			
D6		D6	IO		RSPI_RSPC_A		NAF6_A	IO			
D7		D7	IO		RSPI_SSL#_A		NAF7_A	IO			
D13		D13	IO	SCIF2_B	RX2_B	FRB_A		I		ET0_ETXD6_B	O
D14		D14	IO	(SC2mirror)	TX2_B					ET0_TX_CLK_B	I

1-B. p1-56,p1-57,p1-58 「モジュール DU0」の IO に関する誤記訂正

<訂正前>

信号名	機能 1			機能 2		機能 5			機能 6		
	モジュール	端子名	IO	モジュール	端子名	モジュール	端子名	IO	モジュール	端子名	IO
DU0_DR0	DU0	DU0_DR0	IO	SCIF0_B	SCIF_CLK_B	MTU2	TCLKA_A	I	HIF_B	HIFD00	IO
DU0_DR1		DU0_DR1	IO		SCK0_B	Common	TCLKB_A	I		HIFD01	IO
DU0_DR2		DU0_DR2	IO		RX0_B	(Mirror_A)	TCLKC_A	I		HIFD02	IO
DU0_DR3		DU0_DR3	IO		TX0_B		TCLKD_A	I		HIFD03	IO
DU0_DR4	DU0	DU0_DR4	IO	SCIF0_C	CTS0#_C	MTU2	TIOC0A_A	IO	HIF_B	HIFD04	IO
DU0_DR5		DU0_DR5	IO	(SC0mirror)	RTS0#_C	/CH0	TIOC0B_A	IO		HIFD05	IO
DU0_DR6		DU0_DR6	IO	SCIF1_C	SCK1_C		TIOC0C_A	IO		HIFD06	IO
DU0_DR7		DU0_DR7	IO	(SC1mirror)	RX1_C		TIOC0D_A	IO		HIFD07	IO
DU0_DG0		DU0_DG0	IO		TX1_C	MTU2	TIOC1A_A	IO		HIFD08	IO
DU0_DG1		DU0_DG1	IO		CTS1#_C	/CH1	TIOC1B_A	IO		HIFD09	IO
DU0_DG2		DU0_DG2	IO		RTS1#_C	MTU2	TIOC2A_A	IO		HIFD10	IO
DU0_DG3		DU0_DG3	IO	SCIF2_C	SCK2_C	/CH2	TIOC2B_A	IO		HIFD11	IO
DU0_DG4		DU0_DG4	IO	(SC2mirror)	RX2_C	MTU2	TIOC3A_A	IO		HIFD12	IO
DU0_DG5		DU0_DG5	IO		TX2_C	/CH3	TIOC3B_A	IO		HIFD13	IO
DU0_DG6		DU0_DG6	IO	SCIF3_C	RX3_C		TIOC3C_A	IO		HIFD14	IO
DU0_DG7		DU0_DG7	IO	(SC3mirror)	TX3_C		TIOC3D_A	IO		HIFD15	IO
DU0_DB0		DU0_DB0	IO	SCIF4_C	RX4_C	MTU2	TIOC4A_A	IO		HIFCS	I
DU0_DB1		DU0_DB1	IO	(SC4mirror)	TX4_C	/CH4	TIOC4B_A	IO		HIFRS	I
DU0_DB2		DU0_DB2	IO	SCIF5_B	RX5_B		TIOC4C_A	IO		HIFWR	I
DU0_DB3		DU0_DB3	IO	(SC5mirror)	TX5_B		TIOC4D_A	IO		HIFRD	I
DU0_DB4		DU0_DB4	IO	-	-					HIFINT	O
DU0_DB5		DU0_DB5	IO		-					HIFDREQ	O
DU0_DB6		DU0_DB6	IO		-					HIFRDY	O
DU0_DB7		DU0_DB7	IO		-					HIFEBL_B	I
DU0_DISP		DU0_DISP	IO		CAN0_TX_B	SSI_B	SSI_SCK0_B	IO			
DU0_CDE		DU0_CDE	IO	-	-	(mirror)	AUDIO_CLKA_B	I			
						LCDC	LCD_VCPWC_B	O			
						(mirror)					

<訂正後>

信号名	機能 1			機能 2		
	モジュール	端子名	IO	モジュール	端子名	
DU0_DR0	DU0	DU0_DR0	○	SCIF0_B	SCIF_CLK_B	
DU0_DR1		DU0_DR1	○		SCK0_B	
DU0_DR2		DU0_DR2	○		RX0_B	
DU0_DR3		DU0_DR3	○		TX0_B	
DU0_DR4	DU0	DU0_DR4	○	SCIF0_C	CTS0#_C	
DU0_DR5		DU0_DR5	○	(SC0mirror)	RTS0#_C	
DU0_DR6		DU0_DR6	○	SCIF1_C	SCK1_C	
DU0_DR7		DU0_DR7	○	(SC1mirror)	RX1_C	
DU0_DG0		DU0_DG0	○		TX1_C	
DU0_DG1		DU0_DG1	○		CTS1#_C	
DU0_DG2		DU0_DG2	○		RTS1#_C	
DU0_DG3		DU0_DG3	○		SCIF2_C	SCK2_C
DU0_DG4		DU0_DG4	○	(SC2mirror)	RX2_C	
DU0_DG5		DU0_DG5	○		TX2_C	
DU0_DG6		DU0_DG6	○		SCIF3_C	RX3_C
DU0_DG7		DU0_DG7	○		(SC3mirror)	TX3_C
DU0_DB0		DU0_DB0	○	SCIF4_C	RX4_C	
DU0_DB1		DU0_DB1	○	(SC4mirror)	TX4_C	
DU0_DB2		DU0_DB2	○	SCIF5_B	RX5_B	
DU0_DB3		DU0_DB3	○	(SC5mirror)	TX5_B	
DU0_DB4	DU0_DB4	○	-	-		
DU0_DB5	DU0_DB5	○	-	-		
DU0_DB6	DU0_DB6	○	-	-		
DU0_DB7	DU0_DB7	○	-	-		
DU0_DISP	DU0_DISP	○	-	CAN0_TX_B		
DU0_CDE	DU0_CDE	○	-	-		

機能 5			機能 6		
モジュール	端子名	IO	モジュール	端子名	IO
MTU2 Common (Mirror_A)	TCLKA_A	I	HIF_B	HIFD00	IO
	TCLKB_A	I		HIFD01	IO
	TCLKC_A	I		HIFD02	IO
	TCLKD_A	I		HIFD03	IO
MTU2 /CH0	TIOC0A_A	IO	HIF_B	HIFD04	IO
	TIOC0B_A	IO		HIFD05	IO
	TIOC0C_A	IO		HIFD06	IO
	TIOC0D_A	IO		HIFD07	IO
MTU2 /CH1	TIOC1A_A	IO	HIF_B	HIFD08	IO
	TIOC1B_A	IO		HIFD09	IO
MTU2 /CH2	TIOC2A_A	IO	HIF_B	HIFD10	IO
	TIOC2B_A	IO		HIFD11	IO
MTU2 /CH3	TIOC3A_A	IO	HIF_B	HIFD12	IO
	TIOC3B_A	IO		HIFD13	IO
	TIOC3C_A	IO		HIFD14	IO
	TIOC3D_A	IO		HIFD15	IO
MTU2 /CH4	TIOC4A_A	IO	HIF_B	HIFCS	I
	TIOC4B_A	IO		HIFRS	I
	TIOC4C_A	IO		HIFWR	I
	TIOC4D_A	IO		HIFRD	I
-			HIFINT		
-			HIFDREQ		
-			HIFRDY		
-			HIFEBL_B		
SSI_B (mirror)	SSI_SCK0_B	IO			
	AUDIO_CLKA_B	I			
LCDC (mirror)	LCD_VCPWC_B	O			

1-C. p1-58,p1-59 「NandFlash\_B (mirror)」の端子名に関する誤記訂正

<訂正前>

信号名	機能 1			機能 2		機能 5			機能 6		
	モジュール	端子名	IO	モジュール	端子名	モジュール	端子名	IO	モジュール	端子名	IO
VI1_CLK_A	VIN1(YUV)	VI1_CLK_A	I	H-UDI	AUDCK	NandFlash_B	FD0_B	IO		LCD_DATA0_B	O
VI1_0_A	(Mirror_A)	VI1_0_A	I		AUDSYNC	(mirror)	FD1_B	IO		LCD_DATA1_B	O
VI1_1_A		VI1_1_A	I		AUDATA0		FD2_B	IO		LCD_DATA2_B	O
VI1_2_A		VI1_2_A	I		AUDATA1		FD3_B	IO		LCD_DATA3_B	O
VI1_3_A		VI1_3_A	I		AUDATA2		FD4_B	IO		LCD_DATA4_B	O
VI1_4_A		VI1_4_A	I		AUDATA3		FD5_B	IO		LCD_DATA5_B	O
VI1_5_A		VI1_5_A	I		AUDATA4		FD6_B	IO		LCD_DATA6_B	O
VI1_6_A		VI1_6_A	I		AUDATA5		FD7_B	IO		LCD_DATA7_B	O
AUDIO_CLKC		AUDIO_CLKC	I		SCIF1	SCK1_E	NandFlash_B	FRB#_B		I	
AUDIO_CLKOUT		AUDIO_CLKOUT	O	(SC1mirror)	TX1_E	(mirror)	FSE#_B	O		LCD_M_DISP_B	O

<訂正後>

信号名	機能 1			機能 2		機能 5			機能 6		
	モジュール	端子名	IO	モジュール	端子名	モジュール	端子名	IO	モジュール	端子名	IO
VI1_CLK_A	VIN1(YUV)	VI1_CLK_A	I	H-UDI	AUDCK	NandFlash_B	NAF0_B	IO		LCD_DATA0_B	O
VI1_0_A	(Mirror_A)	VI1_0_A	I		AUDSYNC	(mirror)	NAF 1_B	IO		LCD_DATA1_B	O
VI1_1_A		VI1_1_A	I		AUDATA0		NAF 2_B	IO		LCD_DATA2_B	O
VI1_2_A		VI1_2_A	I		AUDATA1		NAF 3_B	IO		LCD_DATA3_B	O
VI1_3_A		VI1_3_A	I		AUDATA2		NAF 4_B	IO		LCD_DATA4_B	O
VI1_4_A		VI1_4_A	I		AUDATA3		NAF 5_B	IO		LCD_DATA5_B	O
VI1_5_A		VI1_5_A	I		AUDATA4		NAF 6_B	IO		LCD_DATA6_B	O
VI1_6_A		VI1_6_A	I		AUDATA5		NAF 7_B	IO		LCD_DATA7_B	O
AUDIO_CLKC		AUDIO_CLKC	I		SCIF1	SCK1_E	NandFlash_B	FRB#_B		I	
AUDIO_CLKOUT		AUDIO_CLKOUT	O	(SC1mirror)	TX1_E	(mirror)				LCD_M_DISP_B	O

2.p37-15 「37.2.9 周辺機能選択レジスタ 1(IPSR1)」に関する誤記訂正

<訂正前>

ビット名称	機能 1 (設定値=H'0)	機能 2 (設定値=H'1)	機能 3 (設定値=H'2)	機能 4 (設定値=H'3)	機能 5 (設定値=H'4)
IP1[22:20]	D0	SD0_DAT0_A	MMC_D0_A	ST1_D[3]	FD0_A
IP1[25:23]	D1	SD0_DAT1_A	MMC_D1_A	ST1_D[4]	FD1_A
IP1[28:26]	D2	SD0_DAT2_A	MMC_D2_A	ST1_D[5]	FD2_A
IP1[31:29]	D3	SD0_DAT3_A	MMC_D3_A	ST1_D[6]	FD3_A

<訂正後>

ビット名称	機能 1 (設定値=H'0)	機能 2 (設定値=H'1)	機能 3 (設定値=H'2)	機能 4 (設定値=H'3)	機能 5 (設定値=H'4)
IP1[22:20]	D0	SD0_DAT0_A	MMC_D0_A	ST1_D[3]	NAF0_A
IP1[25:23]	D1	SD0_DAT1_A	MMC_D1_A	ST1_D[4]	NAF 1_A
IP1[28:26]	D2	SD0_DAT2_A	MMC_D2_A	ST1_D[5]	NAF 2_A
IP1[31:29]	D3	SD0_DAT3_A	MMC_D3_A	ST1_D[6]	NAF 3_A

3. p37-16 「37.2.10 周辺機能選択レジスタ 2(IPSR2)」に関する誤記訂正

<訂正前>

ビット名称	機能 1 (設定値=H'0)	機能 2 (設定値=H'1)	機能 3 (設定値=H'2)	機能 4 (設定値=H'3)	機能 5 (設定値=H'4)	機能 6 (設定値=H'5)
IP2[2:0]	D4	SD0_CD_A	MMC_D4_A	ST1_D[7]	FD4_A	設定不可
IP2[4:3]	D5	SD0_WP_A	MMC_D5_A	FD5_A	設定不可	設定不可
IP2[7:5]	D6	RSPI_RSPCK_A	MMC_D6_A	QSPCLK_A	FD6_A	設定不可
IP2[10:8]	D7	RSPI_SSL#_A	MMC_D7_A	QSSL_A	FD7_A	設定不可
IP2[27:25]	D13	RX2_B	設定禁止	FRB#_A	ET0_ETXD6_B	設定不可
IP2[30:28]	D14	TX2_B	設定禁止	FSE#_A	ET0_TX_CLK_B	設定不可

<訂正後>

ビット名称	機能 1 (設定値=H'0)	機能 2 (設定値=H'1)	機能 3 (設定値=H'2)	機能 4 (設定値=H'3)	機能 5 (設定値=H'4)	機能 6 (設定値=H'5)
IP2[2:0]	D4	SD0_CD_A	MMC_D4_A	ST1_D[7]	NAF 4_A	設定禁止
IP2[4:3]	D5	SD0_WP_A	MMC_D5_A	NAF 5_A	設定禁止	設定禁止
IP2[7:5]	D6	RSPI_RSPCK_A	MMC_D6_A	QSPCLK_A	NAF 6_A	設定禁止
IP2[10:8]	D7	RSPI_SSL#_A	MMC_D7_A	QSSL_A	NAF 7_A	設定禁止
IP2[27:25]	D13	RX2_B	設定禁止	FRB#_A	ET0_ETXD6_B	設定禁止
IP2[30:28]	D14	TX2_B	設定禁止	設定禁止	ET0_TX_CLK_B	設定禁止

4. p37-23 「37.2.17 周辺機能選択レジスタ 9(IPSR9)」に関する誤記訂正

<訂正前>

ビット名称	機能 1 (設定値=H'0)	機能 2 (設定値=H'1)	機能 3 (設定値=H'2)	機能 4 (設定値=H'3)
IP9[1:0]	VI1_CLK_A	設定不可	FD0_B	LCD_DATA0_B
IP9[3:2]	VI1_0_A	設定不可	FD1_B	LCD_DATA1_B
IP9[5:4]	VI1_1_A	設定不可	FD2_B	LCD_DATA2_B
IP9[7:6]	VI1_2_A	設定不可	FD3_B	LCD_DATA3_B
IP9[9:8]	VI1_3_A	設定不可	FD4_B	LCD_DATA4_B
IP9[11:10]	VI1_4_A	設定不可	FD5_B	LCD_DATA5_B
IP9[13:12]	VI1_5_A	設定不可	FD6_B	LCD_DATA6_B
IP9[15:14]	VI1_6_A	設定不可	FD7_B	LCD_DATA7_B

<訂正後>

ビット名称	機能 1 (設定値=H'0)	機能 2 (設定値=H'1)	機能 3 (設定値=H'2)	機能 4 (設定値=H'3)
IP9[1:0]	VI1_CLK_A	設定禁止	NAF 0_B	LCD_DATA0_B
IP9[3:2]	VI1_0_A	設定禁止	NAF 1_B	LCD_DATA1_B
IP9[5:4]	VI1_1_A	設定禁止	NAF 2_B	LCD_DATA2_B
IP9[7:6]	VI1_2_A	設定禁止	NAF 3_B	LCD_DATA3_B
IP9[9:8]	VI1_3_A	設定禁止	NAF 4_B	LCD_DATA4_B
IP9[11:10]	VI1_4_A	設定禁止	NAF 5_B	LCD_DATA5_B
IP9[13:12]	VI1_5_A	設定禁止	NAF 6_B	LCD_DATA6_B
IP9[15:14]	VI1_6_A	設定禁止	NAF 7_B	LCD_DATA7_B

5.p37-24 「37.2.18 周辺機能選択レジスタ 10(IPSR10)」に関する誤記訂正

<訂正前>

ビット名称	機能 1 (設定値=H'0)	機能 2 (設定値=H'1)	機能 3 (設定値=H'2)	機能 4 (設定値=H'3)	機能 5 (設定値=H'4)	機能 6 (設定値=H'5)
IP10[18:16]	AUDIO_CLKC	SCK1_D	設定不可	HCTS0#_C	FRB#_B	LCD_VEPWC_B
IP10[21:19]	AUDIO_CLKOUT	TX1_D	設定不可	HRTS0#_C	FSE#_B	LCD_M_DISP_B

<訂正後>

ビット名称	機能 1 (設定値=H'0)	機能 2 (設定値=H'1)	機能 3 (設定値=H'2)	機能 4 (設定値=H'3)	機能 5 (設定値=H'4)	機能 6 (設定値=H'5)
IP10[18:16]	AUDIO_CLKC	SCK1_E	設定禁止	HCTS0#_C	FRB#_B	LCD_VEPWC_B
IP10[21:19]	AUDIO_CLKOUT	TX1_E	設定禁止	HRTS0#_C	設定禁止	LCD_M_DISP_B

6. p37-26,p37-27,p37-28,p37-30,p37-31 「表 37.3 機能から見たレジスタ対応表」

<訂正前>

GPIO-周辺 切り替え (GP 設定値 = 0)	GPIO-周辺切り替え						GPIO- 周辺 切り替え 信号	周辺 切り替え 信号
	周辺モジュール (GP 設定値=1)							
	IP 切り替え							
	機能 1 IP 設定値=0	機能 2 IP 設定値=1	機能 3 IP 設定値=2	機能 4 IP 設定値=3	機能 5 IP 設定値=4	機能 6 IP 設定値=5		
GP-0-27	D0	SD0_DAT0_A	MMC_D0_A	ST1_D[3]	FD0_A	設定不可	GP0[27]	IP1[22:20]
GP-0-28	D1	SD0_DAT1_A	MMC_D1_A	ST1_D[4]	FD1_A	設定不可	GP0[28]	IP1[25:23]
GP-0-29	D2	SD0_DAT2_A	MMC_D2_A	ST1_D[5]	FD2_A	設定不可	GP0[29]	IP1[28:26]
GP-0-30	D3	SD0_DAT3_A	MMC_D3_A	ST1_D[6]	FD3_A	設定不可	GP0[30]	IP1[31:29]
GP-0-31	D4	SD0_CD_A	MMC_D4_A	ST1_D[7]	FD4_A	設定不可	GP0[31]	IP2[2:0]
GP-1-8	D13	RX2_B	設定禁止	FRB#_A	ET0_ETXD6_B	設定不可	GP1[8]	IP2[27:25]
GP-1-9	D14	TX2_B	設定禁止	FSE#_A	ET0_TX_CLK_B	設定不可	GP1[9]	IP2[30:28]
GP-1-25	D5	SD0_WP_A	MMC_D5_A	FD5_A	設定不可	設定不可	GP1[25]	IP2[4:3]
GP-1-28	D6	RSPI_RSPCK_A	MMC_D6_A	QSPCLK_A	FD6_A	設定不可	GP1[28]	IP2[7:5]
GP-1-29	D7	RSPI_SSL#_A	MMC_D7_A	QSSL_A	FD7_A	設定不可	GP1[29]	IP2[10:8]
GP3-31	VI1_CLK_A	設定禁止	FD0_B	LCD_DATA0_B	設定不可	設定不可	GP3[31]	IP9[1:0]
GP4-4	VI1_4_A	設定禁止	FD5_B	LCD_DATA5_B	設定不可	設定不可	GP4[4]	IP9[11:10]
GP4-5	VI1_5_A	設定禁止	FD6_B	LCD_DATA6_B	設定不可	設定不可	GP4[5]	IP9[13:12]
GP4-6	VI1_6_A	設定禁止	FD7_B	LCD_DATA7_B	設定不可	設定不可	GP4[6]	IP9[15:14]
GP4-8	VI1_0_A	設定禁止	FD1_B	LCD_DATA1_B	設定不可	設定不可	GP4[8]	IP9[3:2]
GP4-9	VI1_1_A	設定禁止	FD2_B	LCD_DATA2_B	設定不可	設定不可	GP4[9]	IP9[5:4]
GP4-10	VI1_2_A	設定禁止	FD3_B	LCD_DATA3_B	設定不可	設定不可	GP4[10]	IP9[7:6]
GP4-11	VI1_3_A	設定禁止	FD4_B	LCD_DATA4_B	設定不可	設定不可	GP4[11]	IP9[9:8]
GP4-20	AUDIO_CLKC	SCK1_E	設定禁止	HCTS0#_C	FRB#_B	LCD_VEPWC_B	GP4[20]	IP10[18:16]
GP4-21	AUDIO_CLKOUT	TX1_E	設定禁止	HRTS0#_C	FSE#_B	LCD_M_DISP_B	GP4[21]	IP10[21:19]

<訂正後>

GPIO-周辺 切り替え (GP 設定値 = 0)	GPIO-周辺切り替え						GPIO- 周辺 切り替え 信号	周辺 切り替え 信号
	周辺モジュール (GP 設定値=1)							
	IP 切り替え							
	機能 1 IP 設定値=0	機能 2 IP 設定値=1	機能 3 IP 設定値=2	機能 4 IP 設定値=3	機能 5 IP 設定値=4	機能 6 IP 設定値=5		
GP-0-27	D0	SD0_DAT0_A	MMC_D0_A	ST1_D[3]	NAF0_A	設定禁止	GP0[27]	IP1[22:20]
GP-0-28	D1	SD0_DAT1_A	MMC_D1_A	ST1_D[4]	NAF 1_A	設定禁止	GP0[28]	IP1[25:23]
GP-0-29	D2	SD0_DAT2_A	MMC_D2_A	ST1_D[5]	NAF 2_A	設定禁止	GP0[29]	IP1[28:26]
GP-0-30	D3	SD0_DAT3_A	MMC_D3_A	ST1_D[6]	NAF 3_A	設定禁止	GP0[30]	IP1[31:29]
GP-0-31	D4	SD0_CD_A	MMC_D4_A	ST1_D[7]	NAF 4_A	設定禁止	GP0[31]	IP2[2:0]
GP-1-8	D13	RX2_B	設定禁止	FRB _A	ET0_ETXD6_B	設定禁止	GP1[8]	IP2[27:25]
GP-1-9	D14	TX2_B	設定禁止	設定禁止	ET0_TX_CLK_B	設定禁止	GP1[9]	IP2[30:28]
GP-1-25	D5	SD0_WP_A	MMC_D5_A	NAF 5_A	設定不可	設定禁止	GP1[25]	IP2[4:3]
GP-1-28	D6	RSPI_RSPCK_A	MMC_D6_A	QSPCLK_A	NAF 6_A	設定禁止	GP1[28]	IP2[7:5]
GP-1-29	D7	RSPI_SSL#_A	MMC_D7_A	QSSL_A	NAF 7_A	設定禁止	GP1[29]	IP2[10:8]
GP-3-31	VI1_CLK_A	設定禁止	NAF 0_B	LCD_DATA0_B	設定禁止	設定禁止	GP3[31]	IP9[1:0]
GP-4-4	VI1_4_A	設定禁止	NAF 5_B	LCD_DATA5_B	設定禁止	設定禁止	GP4[4]	IP9[11:10]
GP-4-5	VI1_5_A	設定禁止	NAF 6_B	LCD_DATA6_B	設定禁止	設定禁止	GP4[5]	IP9[13:12]
GP-4-6	VI1_6_A	設定禁止	NAF 7_B	LCD_DATA7_B	設定禁止	設定禁止	GP4[6]	IP9[15:14]
GP-4-8	VI1_0_A	設定禁止	NAF 1_B	LCD_DATA1_B	設定禁止	設定禁止	GP4[8]	IP9[3:2]
GP-4-9	VI1_1_A	設定禁止	NAF 2_B	LCD_DATA2_B	設定禁止	設定禁止	GP4[9]	IP9[5:4]
GP-4-10	VI1_2_A	設定禁止	NAF 3_B	LCD_DATA3_B	設定禁止	設定禁止	GP4[10]	IP9[7:6]
GP-4-11	VI1_3_A	設定禁止	NAF 4_B	LCD_DATA4_B	設定禁止	設定禁止	GP4[11]	IP9[9:8]
GP-4-20	AUDIO_CLKC	SCK1_E	設定禁止	HCTS0#_C	FRB _B	LCD_VEPWC_B	GP4[20]	IP10[18:16]
GP-4-21	AUDIO_CLKOUT	TX1_E	設定禁止	HRTS0#_C	設定禁止	LCD_M_DISP_B	GP4[21]	IP10[21:19]

以上。