

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

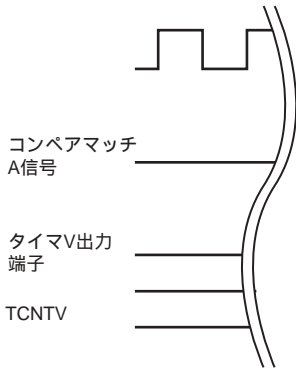
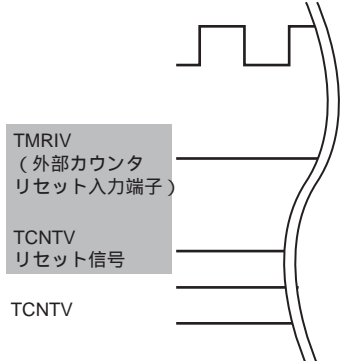
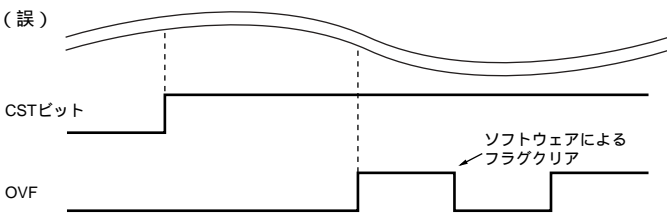
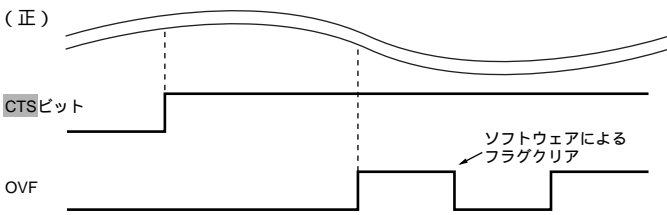
# RENESAS TECHNICAL UPDATE

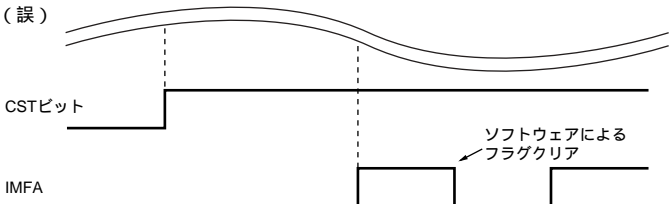
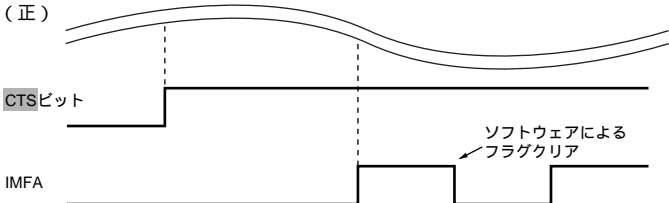
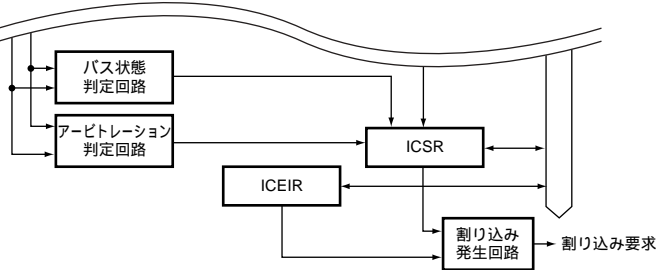
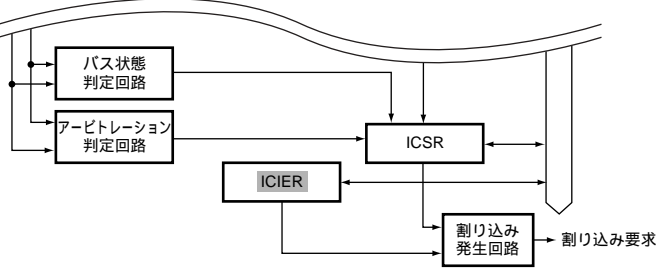
〒100-0004 東京都千代田区大手町 2-6-2 日本ビル  
株式会社 ルネサス テクノロジ  
問合せ窓口 E-mail: csc@renesas.com

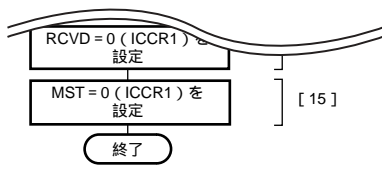
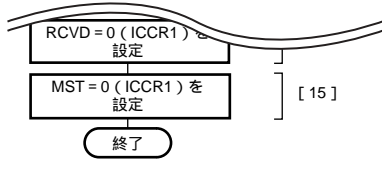
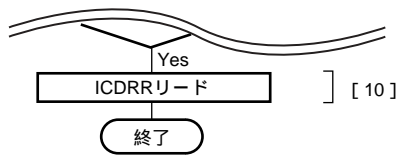
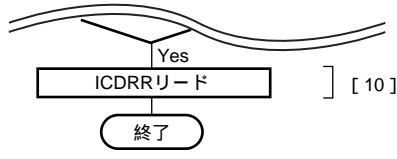
製品分類	MPU&MCU	発行番号	TN-H8*-268A/JA	Rev.	第1版
題名	H8/300H Tiny シリーズ H8/36912 グループ、H8/36902 グループハードウェアマニュアル 第1版発行時の訂正および、追加箇所		情報分類	ドキュメント訂正追加等	
適用製品	H8/36912 グループ、H8/36902 グループ	対象ロット等	関連資料	H8/36912 グループ、H8/36902 グループハードウェアマニュアル 第1版 RJJ09B0085-0100H	
		全ロット			

ルネサス 16 ビットシングルチップマイクロコンピュータ H8/300H Tiny シリーズ、H8/36912 グループ、H8/36902 グループ (H8/36912F、H8/36902F、H8/36912、H8/36911、H8/36902、H8/36901、H8/36900) ハードウェアマニュアル第1版  
におきまして訂正および、追加した箇所がありますので、ご連絡させていただきます。

項 目	ページ	修正箇所																				
5. クロック発振器 5.2 レジスタの説明 5.2.1 RC コントロールレジスタ (RCCR)	5-3	<p>(誤)</p> <table border="1"> <thead> <tr> <th>ビット</th> <th>ビット名</th> <th>初期値</th> <th>R/W</th> <th>説 明</th> </tr> </thead> <tbody> <tr> <td>4-2</td> <td>-</td> <td>すべて1</td> <td>-</td> <td>リザーブビット 読み出すと常に1が読み出されます。</td> </tr> </tbody> </table> <p>(正)</p> <table border="1"> <thead> <tr> <th>ビット</th> <th>ビット名</th> <th>初期値</th> <th>R/W</th> <th>説 明</th> </tr> </thead> <tbody> <tr> <td>4-2</td> <td>-</td> <td>すべて0</td> <td>-</td> <td>リザーブビット 読み出すと常に0が読み出されます。</td> </tr> </tbody> </table>	ビット	ビット名	初期値	R/W	説 明	4-2	-	すべて1	-	リザーブビット 読み出すと常に1が読み出されます。	ビット	ビット名	初期値	R/W	説 明	4-2	-	すべて0	-	リザーブビット 読み出すと常に0が読み出されます。
ビット	ビット名	初期値	R/W	説 明																		
4-2	-	すべて1	-	リザーブビット 読み出すと常に1が読み出されます。																		
ビット	ビット名	初期値	R/W	説 明																		
4-2	-	すべて0	-	リザーブビット 読み出すと常に0が読み出されます。																		
7. ROM 7.3.1 ブートモード 表 7.3 ビットレート自動合わせ込みが可能な システムクロック周波数	7-7	<p>(誤)</p> <table border="1"> <thead> <tr> <th>ホストのビットレート</th> <th>LSI のシステムクロック周波数範囲</th> </tr> </thead> <tbody> <tr> <td>9600bps</td> <td>8 ~ 10MHz</td> </tr> <tr> <td>4800bps</td> <td>4 ~ 10MHz</td> </tr> <tr> <td>2400bps</td> <td>2 ~ 10MHz</td> </tr> </tbody> </table> <p>(正)</p> <table border="1"> <thead> <tr> <th>ホストのビットレート</th> <th>LSI のシステムクロック周波数範囲</th> </tr> </thead> <tbody> <tr> <td>9600bps</td> <td>8 MHz (内部 RC クロック)</td> </tr> <tr> <td>4800bps</td> <td>8 MHz (内部 RC クロック)</td> </tr> <tr> <td>2400bps</td> <td>8 MHz (内部 RC クロック)</td> </tr> </tbody> </table>	ホストのビットレート	LSI のシステムクロック周波数範囲	9600bps	8 ~ 10MHz	4800bps	4 ~ 10MHz	2400bps	2 ~ 10MHz	ホストのビットレート	LSI のシステムクロック周波数範囲	9600bps	8 MHz (内部 RC クロック)	4800bps	8 MHz (内部 RC クロック)	2400bps	8 MHz (内部 RC クロック)				
ホストのビットレート	LSI のシステムクロック周波数範囲																					
9600bps	8 ~ 10MHz																					
4800bps	4 ~ 10MHz																					
2400bps	2 ~ 10MHz																					
ホストのビットレート	LSI のシステムクロック周波数範囲																					
9600bps	8 MHz (内部 RC クロック)																					
4800bps	8 MHz (内部 RC クロック)																					
2400bps	8 MHz (内部 RC クロック)																					

項目	ページ	修正箇所
<p>11. タイマV                      11.4 動作説明                      11.4.1 タイマVの動作                      図 11.8 TMRIV 入力によるクリア                      タイミング</p>	<p>11-9</p>	<p>(誤)</p>  <p>コンペアマッチ A信号</p> <p>タイマV出力 端子</p> <p>TCNTV</p> <p>(正)</p>  <p>TMRIV (外部カウンタ リセット入力端子)</p> <p>TCNTV リセット信号</p> <p>TCNTV</p>
<p>12. タイマW                      12.4 動作説明                      12.4.1 通常動作</p>	<p>12-12</p>	<p>(誤)</p> <p>TCNT はフリーランニングカウンタ動作または周期カウンタ動作します。TCNT はリセット直後はフリーランニングカウンタの設定となっており、TMRW の CST ビットを 1 にセット...</p> <p>(正)</p> <p>TCNT はフリーランニングカウンタ動作または周期カウンタ動作します。TCNT はリセット直後はフリーランニングカウンタの設定となっており、TMRW の <b>CTS</b> ビットを 1 にセット...</p>
<p>図 12.2 フリーランニングカウンタの動作</p>		<p>(誤)</p>  <p>CSTビット</p> <p>OVF</p> <p>ソフトウェアによる フラグクリア</p> <p>(正)</p>  <p>CTSビット</p> <p>OVF</p> <p>ソフトウェアによる フラグクリア</p>

項目	ページ	修正箇所																																																		
<p>図 12.3 周期カウンタの動作</p>	<p>12-12</p>	<p>(誤)</p>  <p>(正)</p> 																																																		
<p>15. I<sup>2</sup>C バスインタフェース 2 (IIC2) 15.1 特長 図 15.1 I<sup>2</sup>C バスインタフェース 2 のブロック図</p>	<p>15-2</p>	<p>(誤)</p>  <p>(正)</p> 																																																		
<p>15.3.1 I<sup>2</sup>C バスコントロールレジスタ 1 (ICCR1)</p>	<p>15-4</p>	<p>(誤)</p> <table border="1" data-bbox="646 1469 1449 1648"> <thead> <tr> <th>ビット</th> <th>ビット名</th> <th>初期値</th> <th>R/W</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>3</td> <td>CKS3</td> <td>0</td> <td>R/W</td> <td>転送クロック選択 3~0</td> </tr> <tr> <td>2</td> <td>CKS2</td> <td>0</td> <td>R/W</td> <td>マスタモードのときのみ有効。必要な転送レートに合わせて設定してください。転送レートについては、「表 15.2 転送レート」を参照してください。</td> </tr> <tr> <td>1</td> <td>CKS1</td> <td>0</td> <td>R/W</td> <td></td> </tr> <tr> <td>0</td> <td>CKS0</td> <td>0</td> <td>R/W</td> <td></td> </tr> </tbody> </table> <p>(正)</p> <table border="1" data-bbox="646 1693 1449 1917"> <thead> <tr> <th>ビット</th> <th>ビット名</th> <th>初期値</th> <th>R/W</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>3</td> <td>CKS3</td> <td>0</td> <td>R/W</td> <td>転送クロック選択 3~0</td> </tr> <tr> <td>2</td> <td>CKS2</td> <td>0</td> <td>R/W</td> <td>マスタモードのとき、必要な転送レート (表 17.2 参照) に合わせて設定してください。スリープモードでは送信モード時のデータセットアップ時間の確保に使用されます。この時間は CKS3=0 の時 10T<sub>cyc</sub>、CKS3=1 の時 20T<sub>cyc</sub> となります。</td> </tr> <tr> <td>1</td> <td>CKS1</td> <td>0</td> <td>R/W</td> <td></td> </tr> <tr> <td>0</td> <td>CKS0</td> <td>0</td> <td>R/W</td> <td></td> </tr> </tbody> </table>	ビット	ビット名	初期値	R/W	説明	3	CKS3	0	R/W	転送クロック選択 3~0	2	CKS2	0	R/W	マスタモードのときのみ有効。必要な転送レートに合わせて設定してください。転送レートについては、「表 15.2 転送レート」を参照してください。	1	CKS1	0	R/W		0	CKS0	0	R/W		ビット	ビット名	初期値	R/W	説明	3	CKS3	0	R/W	転送クロック選択 3~0	2	CKS2	0	R/W	マスタモードのとき、必要な転送レート (表 17.2 参照) に合わせて設定してください。スリープモードでは送信モード時のデータセットアップ時間の確保に使用されます。この時間は CKS3=0 の時 10T <sub>cyc</sub> 、CKS3=1 の時 20T <sub>cyc</sub> となります。	1	CKS1	0	R/W		0	CKS0	0	R/W	
ビット	ビット名	初期値	R/W	説明																																																
3	CKS3	0	R/W	転送クロック選択 3~0																																																
2	CKS2	0	R/W	マスタモードのときのみ有効。必要な転送レートに合わせて設定してください。転送レートについては、「表 15.2 転送レート」を参照してください。																																																
1	CKS1	0	R/W																																																	
0	CKS0	0	R/W																																																	
ビット	ビット名	初期値	R/W	説明																																																
3	CKS3	0	R/W	転送クロック選択 3~0																																																
2	CKS2	0	R/W	マスタモードのとき、必要な転送レート (表 17.2 参照) に合わせて設定してください。スリープモードでは送信モード時のデータセットアップ時間の確保に使用されます。この時間は CKS3=0 の時 10T <sub>cyc</sub> 、CKS3=1 の時 20T <sub>cyc</sub> となります。																																																
1	CKS1	0	R/W																																																	
0	CKS0	0	R/W																																																	

項目	ページ	修正箇所																				
<p>15.4.8 使用例 図 15.18 マスタ受信モードのフローチャート例</p>	<p>15-26</p>	<p>(誤)</p>  <p>[ 15 ]</p> <p>【注】 * [ 1 ] ~ [ 3 ] の処理中に割り込みが入らないようにしてください。</p> <p>(正)</p>  <p>[ 15 ]</p> <p>【注】 1バイト受信の場合は [ 1 ] の後 [ 2 ] ~ [ 6 ] を省略し、 [ 7 ] の処理へジャンプします。 [ 8 ] はICDRRダミーリードとなります。 * [ 1 ] ~ [ 3 ] の処理中に割り込みが入らないようにしてください。</p>																				
<p>図 15.20 スレーブ受信モードフローチャート例</p>	<p>15-28</p>	<p>(誤)</p>  <p>[ 10 ]</p> <p>(正)</p>  <p>[ 10 ]</p> <p>【注】 1バイト受信の場合は [ 1 ] の後 [ 2 ] ~ [ 6 ] を省略し、 [ 7 ] の処理へジャンプします。 [ 8 ] はICDRRダミーリードとなります。</p>																				
<p>17. バンドギャップ回路、パワーオンリセット &amp; 低電圧検出回路 17.2 レジスタの説明 17.2.1 低電圧検出コントロールレジスタ (LVDCR)</p>	<p>17-3</p>	<p>(誤)</p> <table border="1" data-bbox="635 1326 1452 1541"> <thead> <tr> <th>ビット</th> <th>ビット名</th> <th>初期値</th> <th>R/W</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>7</td> <td>LVDE</td> <td>1*</td> <td>R/W</td> <td>LVD イネーブル 0 : 低電圧検出回路は未使用 (スタンバイ状態) 1 : 低電圧検出回路を使用 本レジスタの BGR E ビットが 0 のとき、LVDE ビットの設定にかかわらず、LVD がスタンバイ状態になります。</td> </tr> </tbody> </table> <p>(正)</p> <table border="1" data-bbox="635 1590 1452 1733"> <thead> <tr> <th>ビット</th> <th>ビット名</th> <th>初期値</th> <th>R/W</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>7</td> <td>LVDE</td> <td>1*</td> <td>R/W</td> <td>LVD イネーブル 0 : 低電圧検出回路は未使用 (スタンバイ状態) 1 : 低電圧検出回路を使用</td> </tr> </tbody> </table>	ビット	ビット名	初期値	R/W	説明	7	LVDE	1*	R/W	LVD イネーブル 0 : 低電圧検出回路は未使用 (スタンバイ状態) 1 : 低電圧検出回路を使用 本レジスタの BGR E ビットが 0 のとき、LVDE ビットの設定にかかわらず、LVD がスタンバイ状態になります。	ビット	ビット名	初期値	R/W	説明	7	LVDE	1*	R/W	LVD イネーブル 0 : 低電圧検出回路は未使用 (スタンバイ状態) 1 : 低電圧検出回路を使用
ビット	ビット名	初期値	R/W	説明																		
7	LVDE	1*	R/W	LVD イネーブル 0 : 低電圧検出回路は未使用 (スタンバイ状態) 1 : 低電圧検出回路を使用 本レジスタの BGR E ビットが 0 のとき、LVDE ビットの設定にかかわらず、LVD がスタンバイ状態になります。																		
ビット	ビット名	初期値	R/W	説明																		
7	LVDE	1*	R/W	LVD イネーブル 0 : 低電圧検出回路は未使用 (スタンバイ状態) 1 : 低電圧検出回路を使用																		
<p>17.3 動作説明 17.3.2 低電圧検出回路 (2) 低電圧検出割り込み回路 (LVDI : 検知電圧は内部発生の場合)</p>	<p>17-7</p>	<p>6 行目</p> <p>(誤)</p> <p>...また、LVDE を一度スタンバイ状態にして再度動作させる場合は、LVDE ビットを 1 にセットし、必要に応じて VDII を 0 ライトし、基準電圧および...</p> <p>(正)</p> <p>...また、LVDE を一度スタンバイ状態にして再度動作させる場合は、LVDE ビットを 1 にセットし、必要に応じて VDDII を 1 ライトし、基準電圧および...</p>																				

項目	ページ	修正箇所																																																																
(3) 低電圧検出割り込み回路 (LVDI: 検知電圧に ExtU、ExtD 端子 入力使用の場合)	17-8	4 行目 (誤) ...を 1 にセットする必要があります。外部比較電圧を使用する場合は、LVDCR の VDDII を 0 ライトし、検出回路が安定するまでの時間 $t_{LVDON}$ (50 $\mu$ s) ソフトウェア... (正) ...を 1 にセットする必要があります。外部比較電圧を使用する場合は、LVDCR の VDDII を 0 ライトし、検出回路が安定するまでの時間 $t_{LVDON}$ (50 $\mu$ s) ソフトウェア...																																																																
20. 電気的特性 20.2 電気的特性 (F-ZTAT™ 版) 20.2.2 DC 特性 表 20.2 DC 特性 (1) 20.3 電気的特性 (マスク ROM 版) 20.3.2 DC 特性 表 20.12 DC 特性 (1)	20-4 20-5 20-18 20-19	(誤) <table border="1"> <thead> <tr> <th rowspan="2">項目</th> <th rowspan="2">記号</th> <th rowspan="2">適用端子</th> <th rowspan="2">測定条件</th> <th colspan="3">規格値</th> </tr> <tr> <th>Min</th> <th>Typ</th> <th>Max</th> </tr> </thead> <tbody> <tr> <td rowspan="2">入力 High レベル電圧</td> <td rowspan="2">VIH</td> <td rowspan="2">PB3 ~ PB0</td> <td>Vcc=4.0 ~ 5.5V</td> <td>AVcc x 0.7</td> <td></td> <td>AVcc + 0.3</td> </tr> <tr> <td></td> <td>AVcc x 0.8</td> <td></td> <td>AVcc + 0.3</td> </tr> <tr> <td rowspan="2">入力 Low レベル電圧</td> <td rowspan="2"></td> <td rowspan="2">PB3 ~ PB0</td> <td>Vcc=4.0 ~ 5.5V</td> <td>- 0.3</td> <td></td> <td>AVcc x 0.3</td> </tr> <tr> <td></td> <td>- 0.3</td> <td></td> <td>AVcc x 0.2</td> </tr> </tbody> </table> (正) <table border="1"> <thead> <tr> <th rowspan="2">項目</th> <th rowspan="2">記号</th> <th rowspan="2">適用端子</th> <th rowspan="2">測定条件</th> <th colspan="3">規格値</th> </tr> <tr> <th>Min</th> <th>Typ</th> <th>Max</th> </tr> </thead> <tbody> <tr> <td rowspan="2">入力 High レベル電圧</td> <td rowspan="2">VIH</td> <td rowspan="2">PB3 ~ PB0</td> <td>AVcc=4.0 ~ 5.5V</td> <td>AVcc x 0.7</td> <td></td> <td>AVcc + 0.3</td> </tr> <tr> <td>AVcc=3.0 ~ 5.5V</td> <td>AVcc x 0.8</td> <td></td> <td>AVcc + 0.3</td> </tr> <tr> <td rowspan="2">入力 Low レベル電圧</td> <td rowspan="2"></td> <td rowspan="2">PB3 ~ PB0</td> <td>AVcc=4.0 ~ 5.5V</td> <td></td> <td></td> <td>AVcc x 0.3</td> </tr> <tr> <td>AVcc=3.0 ~ 5.5V</td> <td></td> <td></td> <td>AVcc x 0.2</td> </tr> </tbody> </table>	項目	記号	適用端子	測定条件	規格値			Min	Typ	Max	入力 High レベル電圧	VIH	PB3 ~ PB0	Vcc=4.0 ~ 5.5V	AVcc x 0.7		AVcc + 0.3		AVcc x 0.8		AVcc + 0.3	入力 Low レベル電圧		PB3 ~ PB0	Vcc=4.0 ~ 5.5V	- 0.3		AVcc x 0.3		- 0.3		AVcc x 0.2	項目	記号	適用端子	測定条件	規格値			Min	Typ	Max	入力 High レベル電圧	VIH	PB3 ~ PB0	AVcc=4.0 ~ 5.5V	AVcc x 0.7		AVcc + 0.3	AVcc=3.0 ~ 5.5V	AVcc x 0.8		AVcc + 0.3	入力 Low レベル電圧		PB3 ~ PB0	AVcc=4.0 ~ 5.5V			AVcc x 0.3	AVcc=3.0 ~ 5.5V			AVcc x 0.2
項目	記号	適用端子					測定条件	規格値																																																										
			Min	Typ	Max																																																													
入力 High レベル電圧	VIH	PB3 ~ PB0	Vcc=4.0 ~ 5.5V	AVcc x 0.7		AVcc + 0.3																																																												
				AVcc x 0.8		AVcc + 0.3																																																												
入力 Low レベル電圧		PB3 ~ PB0	Vcc=4.0 ~ 5.5V	- 0.3		AVcc x 0.3																																																												
				- 0.3		AVcc x 0.2																																																												
項目	記号	適用端子	測定条件	規格値																																																														
				Min	Typ	Max																																																												
入力 High レベル電圧	VIH	PB3 ~ PB0	AVcc=4.0 ~ 5.5V	AVcc x 0.7		AVcc + 0.3																																																												
			AVcc=3.0 ~ 5.5V	AVcc x 0.8		AVcc + 0.3																																																												
入力 Low レベル電圧		PB3 ~ PB0	AVcc=4.0 ~ 5.5V			AVcc x 0.3																																																												
			AVcc=3.0 ~ 5.5V			AVcc x 0.2																																																												
表 20.2 DC 特性 (2) 表 20.12 DC 特性 (2)	20-8 20-22	(誤) <table border="1"> <thead> <tr> <th rowspan="2">項目</th> <th rowspan="2">記号</th> <th rowspan="2">適用端子</th> <th rowspan="2">測定条件</th> <th colspan="3">規格値</th> </tr> <tr> <th>Min</th> <th>Typ</th> <th>Max</th> </tr> </thead> <tbody> <tr> <td rowspan="2">入力 High レベル 許容電流 (総和)</td> <td rowspan="2">  - IOH  </td> <td rowspan="2">全出力端子</td> <td rowspan="2">Vcc=4.0 ~ 5.5V</td> <td></td> <td></td> <td>50.0</td> </tr> <tr> <td></td> <td></td> <td>8.0</td> </tr> </tbody> </table> (正) <table border="1"> <thead> <tr> <th rowspan="2">項目</th> <th rowspan="2">記号</th> <th rowspan="2">適用端子</th> <th rowspan="2">測定条件</th> <th colspan="3">規格値</th> </tr> <tr> <th>Min</th> <th>Typ</th> <th>Max</th> </tr> </thead> <tbody> <tr> <td rowspan="2">入力 High レベル 許容電流 (総和)</td> <td rowspan="2">  - IOH  </td> <td rowspan="2">全出力端子</td> <td rowspan="2">Vcc=4.0 ~ 5.5V</td> <td></td> <td></td> <td>TBD</td> </tr> <tr> <td></td> <td></td> <td>8.0</td> </tr> </tbody> </table>	項目	記号	適用端子	測定条件	規格値			Min	Typ	Max	入力 High レベル 許容電流 (総和)	- IOH	全出力端子	Vcc=4.0 ~ 5.5V			50.0			8.0	項目	記号	適用端子	測定条件	規格値			Min	Typ	Max	入力 High レベル 許容電流 (総和)	- IOH	全出力端子	Vcc=4.0 ~ 5.5V			TBD			8.0																								
項目	記号	適用端子					測定条件	規格値																																																										
			Min	Typ	Max																																																													
入力 High レベル 許容電流 (総和)	- IOH	全出力端子	Vcc=4.0 ~ 5.5V			50.0																																																												
						8.0																																																												
項目	記号	適用端子	測定条件	規格値																																																														
				Min	Typ	Max																																																												
入力 High レベル 許容電流 (総和)	- IOH	全出力端子	Vcc=4.0 ~ 5.5V			TBD																																																												
						8.0																																																												
C. 型名一覧	付録-40	(誤) <table border="1"> <thead> <tr> <th>製品分類</th> <th>製品型名</th> <th>マーク型名</th> <th>パッケージ (コード)</th> </tr> </thead> <tbody> <tr> <td rowspan="2">H8/36902 マスク ROM 版</td> <td rowspan="2">HD64336902G</td> <td>HD64336912G(***) FH</td> <td>LQFP-32</td> </tr> <tr> <td>HD64336912G(***) TP</td> <td>SOP-32 (FP-32D)</td> </tr> </tbody> </table> (正) <table border="1"> <thead> <tr> <th>製品分類</th> <th>製品型名</th> <th>マーク型名</th> <th>パッケージ (コード)</th> </tr> </thead> <tbody> <tr> <td rowspan="2">H8/36902 マスク ROM 版</td> <td rowspan="2">HD64336902G</td> <td>HD64336902G(***) FH</td> <td>LQFP-32</td> </tr> <tr> <td>HD64336902G(***) TP</td> <td>SOP-32 (FP-32D)</td> </tr> </tbody> </table>	製品分類	製品型名	マーク型名	パッケージ (コード)	H8/36902 マスク ROM 版	HD64336902G	HD64336912G(***) FH	LQFP-32	HD64336912G(***) TP	SOP-32 (FP-32D)	製品分類	製品型名	マーク型名	パッケージ (コード)	H8/36902 マスク ROM 版	HD64336902G	HD64336902G(***) FH	LQFP-32	HD64336902G(***) TP	SOP-32 (FP-32D)																																												
製品分類	製品型名	マーク型名	パッケージ (コード)																																																															
H8/36902 マスク ROM 版	HD64336902G	HD64336912G(***) FH	LQFP-32																																																															
		HD64336912G(***) TP	SOP-32 (FP-32D)																																																															
製品分類	製品型名	マーク型名	パッケージ (コード)																																																															
H8/36902 マスク ROM 版	HD64336902G	HD64336902G(***) FH	LQFP-32																																																															
		HD64336902G(***) TP	SOP-32 (FP-32D)																																																															