

SRAM:TSOP 製品の後工程生産拠点変更、および製品型名統合に関するご案内

(管理番号 : CST-R2-AJ092 Rev.1.0)

2016 年 8 月 5 日

お客様 各位

拝啓

貴社益々ご清栄のこととお慶び申し上げます。平素は格別のご高配を賜り、厚く御礼申し上げます。

貴社への出荷履歴を確認しましたところ、本通知書に記載されている変更の対象となる製品が含まれておりますので、ご案内いたします。内容ご確認いただき、趣旨ご理解の上、早期ご承認を賜りますよう宜しくお願い申し上げます。

敬具

- 変更の概要:**
1. TSOP 製品の後工程拠点（組立・選別テスト）変更（アセンブリ材料変更を伴います）
 2. 製品型名統合(-5SR, -7SI, -7SR 品の生産中止および上位互換製品-5SI 品への集約)

- 変更の目的:**
1. 生産設備老朽化に伴う後工程拠点の変更、および実装信頼性の向上を目的としたアセンブリ材料の変更
 2. 生産効率化による長期安定供給を目的とした製品型名統合

変更後製品の識別方法: パッケージ表面にマーキングされている表示内容により、変更前後での製品識別が可能です。

- 変更による影響:**
- ・ リードフレーム母材変更(42Alloy→Cu)に伴い、防湿梱包性能を MSL2→3 に変更します。
 - ・ 後工程生産拠点変更に伴い、梱包仕様を変更します。
 - ・ -5SI 品の電気的特性は、-5SR, -7SI, -7SR 品に対して完全上位互換です。

- スケジュール:**
1. TSOP 製品の後工程拠点（組立・選別テスト）変更について（生産中止品は除く）
 信頼性保証サンプルの提出予定時期 : 2016 年 10 月（一部の製品は 2016 年 11 月）
 変更後製品の量産開始予定時期 : 2016 年 12 月
 変更前製品の生産終了予定時期 : 2017 年 6 月
 2. 製品型名統合 : -5SR, -7SR, -7SI 品の生産中止について
 保守取り纏め予定時期 : 2017 年 6 月
 最終ご注文期限 : 2017 年 12 月
 最終出荷予定時期 : 2018 年 12 月

補足情報: 本通知書 3～5 ページ、および、別紙（CST-R2-AJ092 補足資料）をご参照ください。

お問い合わせ先: ルネサス エレクトロニクス株式会社 第二ソリューション事業本部
 A & P・ソリューション事業部 アナログ & パワーソリューション第三部

添付資料: 別紙 : CST-R2-AJ092 補足資料

本内容に関するお問い合わせは、弊社販売員もしくは弊社販売特約店にご連絡いただきますよう、お願い申し上げます。

お客様ご回答欄（メールもしくは郵送にてご返答ください）

☐ 受領しました

貴社名: _____

☐ 承諾します

ご担当者名/役職名: _____

☐ 承諾しません（コメント欄に理由を記載下さい）

メールアドレス: _____

お電話番号: _____

注記：本通知書（PCN）の発行日より 30 日以内に受領のご返事をいただけなかった場合、弊社（ルネサス）は、ご案内の変更内容につき、お客様の承諾がいただけたものと判断いたします。お客様から 30 日の期限内に PCN 受領のご返事をいただいた場合、PCN 受領日もしくは信頼性保証サンプルの受領日から起算しさらに 90 日の期間内において、お客様はルネサスに対し、変更内容に対する異議・不服を申し出できるものとします。PCN 受領日もしくは信頼性保証サンプルの受領日から 90 日以内に異議等の申し出が無かった場合、ルネサスは、ご案内の変更内容につき、お客様の承諾がいただけたものと判断いたします。また、変更内容をご承諾いただけない場合、お客様はルネサスに対し、変更前製品の最終購入（LTB: Last Time Buy）についての所要数提示と発注手続きをいただくものとします。

コメント

サイン

1. 変更の背景

このたび弊社では、SRAM の TSOP パッケージ製品に関して、生産設備老朽化に伴う後工程（組立・選別テスト）生産拠点変更と、実装信頼性の向上を目的としたアセンブリ材料の変更、および、生産効率化による長期安定供給を目的とした製品型名統合を進めさせて頂く運びとなりました。趣旨ご理解の上、変更後製品の早期ご承認を賜りますよう、何卒よろしくお願い申し上げます。

2. 変更内容

- (1) 現在の後工程（組立・選別テスト）拠点である“Renesas Semiconductor Beijing”から、組立拠点は“Amkor Technology Malaysia”に移管し、選別テスト拠点は“Powertech Technology Inc.”に移管いたします。
- (2) アセンブリ材料の変更に関しては、
 - (a) 実装信頼性の向上を目的として、リードフレーム母材の材質を、42Alloy から Cu に変更いたします。それに伴い、防湿梱包性能が MSL2 から MSL3 に変更になります。
(Cu 母材適用済みの既存製品は、フレーム母材の材質と MSL の変更なし。)
 - (b) リードめっき材料を、Sn-Cu から Sn に変更いたします。
(Sn めっき適用済みの既存製品は、めっき材料の変更なし。)
- (3) -5SR, -7SI, -7SR 品の生産中止に関して、
 - (a) 256Kb～4Mb 低消費電力 SRAM の、-5SR, -7SI, -7SR 品を生産中止とし、-5SI 品へ統合いたします。
 - (b) 統合後の-5SI 品の電気的特性(DC/AC)は、-5SR, -7SI, -7SR 品に対して完全上位互換です。
 - (c) 統合後の-5SI 品は、-5SR, -7SI, -7SR 品に対して、上記(1)と(2)に記載の通り、後工程工場とアセンブリ材料が変更になります。
- (4) 変更前後において、
 - (a) ウエハプロセス（前工程）およびマスクバージョンは、変更ありません。
 - (b) パッケージの外形寸法とピン配置は、同等です（実装コンパチブル）。
 - (c) 製品の信頼性、および品質レベルは同等です。
 - (d) 製品の電気的特性(DC/AC)は、同等です。（-5SR, -7SI, -7SR の生産中止品を除く）
 - (e) 梱包仕様に関して、変更がございます（トレイ品、テープ&リール品ともに）。詳細は、別紙をご参照ください。

変更前後での比較

項目		変更前	変更後
組立	拠点名称	Renesas Semiconductor Beijing	Amkor Technology Malaysia
	所在地（国名）	中国	マレーシア
	材料	リードフレーム母材	Cu or 42Alloy (*)
		リード外装めっき	Sn or Sn-Cu (*)
	パッケージ表面： マーキング原産国表示		CHINA MALAYSIA
選別テスト	拠点名称	Renesas Semiconductor Beijing	Powertech Technology Inc.
	所在地（国名）	中国	台湾
防湿梱包性能		MSL 3 or 2 (*)	MSL 3
梱包仕様	トレイ品	別紙をご参照ください。	別紙をご参照ください。
	テープ&リール品	別紙をご参照ください。	別紙をご参照ください。

(*) 変更前の製品には、アセンブリ材料が複数存在しております。詳細につきましては、別紙（CST-R2-AJ092 補足資料）をご参照ください。

3. ご承認に関するサンプルおよび資料のご案内

信頼性保証サンプル	2016 年 10 月よりご提供予定。（ただし、R1RP0416DSB, R1RW0416DSB, R1LV1616HSA は、2016 年 11 月よりご提供予定。）
信頼性資料	2016 年 10 月よりご提出予定。（ただし、R1RP0416DSB, R1RW0416DSB, R1LV1616HSA は、2016 年 11 月よりご提出予定。）

4. 変更後製品の識別方法

パッケージ表面にマーキングされている表示内容により、変更前後での製品識別が可能です。
詳細は、別紙（CST-R2-AJ092 補足資料）をご参照ください。

5. スケジュール

- (1) TSOP 製品の後工程拠点（組立・選別テスト）変更について（ただし、生産中止品は除く）
 信頼性保証サンプルの提出予定時期：2016 年 10 月（一部の製品は 2016 年 11 月）
 変更後製品の量産開始予定時期：2016 年 12 月
 変更前製品の生産終了予定時期：2017 年 6 月

- (2) 製品型名統合：-5SR, -7SR, -7SI 品の生産中止について
 保守取り纏め予定時期：2017 年 6 月
 最終ご発注期限：2017 年 12 月
 最終出荷予定時期：2018 年 12 月

6. 補足情報

別紙（CST-R2-AJ092 補足資料）をご参照ください。

7. 対象製品リスト

パッケージ タイプ	メモリ容量 電源電圧	発注型名	
		変更前	変更後
28pin-TSOP(I)	256Kb 5V	R1LP5256ESA-5SI, -5SR, -7SI, -7SR#B0	R1LP5256ESA-5SI#B1
		R1LP5256ESA-5SI, -5SR, -7SI, -7SR#S0	R1LP5256ESA-5SI#S1
	256Kb 3V	R1LV5256ESA-5SI, -5SR, -7SI, -7SR#B0	R1LV5256ESA-5SI#B1
		R1LV5256ESA-5SI, -5SR, -7SI, -7SR#S0	R1LV5256ESA-5SI#S1
32pin-TSOP(I)	1Mb 5V	R1LP0108ESF-5SI, -5SR, -7SI, -7SR#B0	R1LP0108ESF-5SI#B1
		R1LP0108ESF-5SI, -5SR, -7SI, -7SR#S0	R1LP0108ESF-5SI#S1
	1Mb 3V	R1LV0108ESF-5SI, -5SR, -7SI, -7SR#B0	R1LV0108ESF-5SI#B1
		R1LV0108ESF-5SI, -5SR, -7SI, -7SR#S0	R1LV0108ESF-5SI#S1
32pin-sTSOP	1Mb 5V	R1LP0108ESA-5SI, -5SR, -7SI, -7SR#B0	R1LP0108ESA-5SI#B1
		R1LP0108ESA-5SI, -5SR, -7SI, -7SR#S0	R1LP0108ESA-5SI#S1
	1Mb 3V	R1LV0108ESA-5SI, -5SR, -7SI, -7SR#B0	R1LV0108ESA-5SI#B1
		R1LV0108ESA-5SI, -5SR, -7SI, -7SR#S0	R1LV0108ESA-5SI#S1
	2Mb 3V	R1LV0208BSA-5SI, -7SI#B0	R1LV0208BSA-5SI#B1
		R1LV0208BSA-5SI, -7SI#S0	R1LV0208BSA-5SI#S1
32pin-TSOP(II)	4Mb 5V	R1LP0408DSB-5SI, -5SR, -7SI, -7SR#B0	R1LP0408DSB-5SI#B1
		R1LP0408DSB-5SI, -5SR, -7SI, -7SR#S0	R1LP0408DSB-5SI#S1
44pin-TSOP(II)	2Mb 3V	R1LV0216BSB-5SI, -7SI#B0	R1LV0216BSB-5SI#B1
		R1LV0216BSB-5SI, -7SI#S0	R1LV0216BSB-5SI#S1
	4Mb Fast 5V	R1RP0416DSB-0PI, -0PR, -2LR, -2PI, -2PR, -2SR#D0	R1RP0416DSB-0PI, -0PR, -2LR, -2PI, -2PR, -2SR#D1
		R1RP0416DSB-2LR, -2PR#S0	R1RP0416DSB-2LR, -2PR#S1
	4Mb Fast 3V	R1RW0416DSB-0PI, -0PR, -2LR, -2PI, -2PR, -2SR, -2UR#D0	R1RW0416DSB-0PI, -0PR, -2LR, -2PI, -2PR, -2SR, -2UR#D1
		R1RW0416DSB-0PI, -0PR, -2PI, -2PR#S0	R1RW0416DSB-0PI, -0PR, -2PI, -2PR#S1
48pin-TSOP(I)	16Mb 3V	R1LV1616HSA-4SI, -5SI#B0	R1LV1616HSA-4SI, -5SI#B1
		R1LV1616HSA-4SI, -5SI#S0	R1LV1616HSA-4SI, -5SI#S1
	32Mb 3V	R1LV3216RSA-5SI#B0	R1LV3216RSA-5SI#B1
		R1LV3216RSA-5SI#S0	R1LV3216RSA-5SI#S1

発注型名の末尾の、#B0 および#B1 と、#D0 および#D1 はトレイ梱包を表します。

#S0 および#S1 はテープ&リール梱包を表します。

別紙：CST-R2-AJ092 補足資料

(SRAM:TSOP製品の後工程生産拠点変更、および製品型名統合)

本別紙は、CST-R2-AJ092（SRAM:TSOP製品の後工程生産拠点変更、および製品型名統合に関するご案内）の補足資料として、変更前後での比較について記載しております。誠に恐縮ではございますが、主旨ご理解の上、変更後製品の早期ご承認を賜ります様、ご協力の程よろしくお願い申し上げます。

目次

1. 対象型名リスト	pp.2-3
2. 変更前後の比較	pp.4-16
3. 256Kb～4Mb低消費電力SRAMの型名統合内容	pp.17-18
4. 256Kb～4Mb低消費電力SRAMのデータシート電气的特性比較	pp.19-32
5. 梱包仕様の変更内容	p.33-34
6. 出荷梱包ラベル仕様	p.35
7. 移管先拠点の概要	p.35

1. 対象型名リスト

(1) 28pin-TSOP(I), 32pin-TSOP(I), 32pin-sTSOP パッケージ品

パッケージ タイプ	メモリ容量、 電源電圧	語 構成	発注型名		梱包仕様	変更前後 比較表の 参照ページ
			変更前	変更後		
28pin- TSOP(I)	256Kb 5V	x8	R1LP5256ESA-5SI#B0	R1LP5256ESA-5SI#B1	トレイ	p.4, p.17, pp.19-20
			R1LP5256ESA-5SR#B0			
			R1LP5256ESA-7SI#B0			
			R1LP5256ESA-7SR#B0			
	256Kb 3V	x8	R1LP5256ESA-5SI#S0	R1LP5256ESA-5SI#S1	テープ&リール	p.5, p.17, pp.21-22
			R1LP5256ESA-5SR#S0			
			R1LP5256ESA-7SI#S0			
			R1LP5256ESA-7SR#S0			
32pin- TSOP(I)	1Mb 5V	x8	R1LP0108ESF-5SI#B0	R1LP0108ESF-5SI#B1	トレイ	p.6, p.17, pp.23-24
			R1LP0108ESF-5SR#B0			
			R1LP0108ESF-7SI#B0			
			R1LP0108ESF-7SR#B0			
	1Mb 3V	x8	R1LP0108ESF-5SI#S0	R1LP0108ESF-5SI#S1	テープ&リール	p.7, p.17, pp.25-26
			R1LP0108ESF-5SR#S0			
			R1LP0108ESF-7SI#S0			
			R1LP0108ESF-7SR#S0			
32pin- sTSOP	1Mb 5V	x8	R1LP0108ESA-5SI#B0	R1LP0108ESA-5SI#B1	トレイ	p.8, p.18, pp.23-24
			R1LP0108ESA-5SR#B0			
			R1LP0108ESA-7SI#B0			
			R1LP0108ESA-7SR#B0			
	1Mb 3V	x8	R1LP0108ESA-5SI#S0	R1LP0108ESA-5SI#S1	テープ&リール	p.9, p.18, pp.25-26
			R1LP0108ESA-5SR#S0			
			R1LP0108ESA-7SI#S0			
			R1LP0108ESA-7SR#S0			
	2Mb 3V	x8	R1LV0108ESA-5SI#B0	R1LV0108ESA-5SI#B1	トレイ	p.10, p.18, pp.27-28
			R1LV0108ESA-5SR#B0			
			R1LV0108ESA-7SI#B0			
			R1LV0108ESA-7SR#B0			
	2Mb 3V	x8	R1LV0108ESA-5SI#S0	R1LV0108ESA-5SI#S1	テープ&リール	p.10, p.18, pp.27-28
			R1LV0108ESA-5SR#S0			
			R1LV0108ESA-7SI#S0			
			R1LV0108ESA-7SR#S0			
	2Mb 3V	x8	R1LV0208BSA-5SI#B0	R1LV0208BSA-5SI#B1	トレイ	p.10, p.18, pp.27-28
			R1LV0208BSA-5SR#B0			
			R1LV0208BSA-7SI#B0			
			R1LV0208BSA-7SR#B0			
	2Mb 3V	x8	R1LV0208BSA-5SI#S0	R1LV0208BSA-5SI#S1	テープ&リール	p.10, p.18, pp.27-28
			R1LV0208BSA-5SR#S0			
			R1LV0208BSA-7SI#S0			
			R1LV0208BSA-7SR#S0			

(2) 32pin-TSOP(II), 44pin-TSOP(II), 48pin-TSOP(I) パッケージ品

パッケージ タイプ	メモリ容量、 電源電圧	語 構成	発注型名		梱包仕様	変更前後 比較表の 参照ページ
			変更前	変更後		
32pin- TSOP(II)	4Mb 5V	x8	R1LP0408DSB-5SI#B0	R1LP0408DSB-5SI#B1	トレイ	p.11, p.18, pp.29-30
			R1LP0408DSB-5SR#B0			
			R1LP0408DSB-7SI#B0			
			R1LP0408DSB-7SR#B0			
			R1LP0408DSB-5SI#S0	R1LP0408DSB-5SI#S1	テープ&リール	
			R1LP0408DSB-5SR#S0			
			R1LP0408DSB-7SI#S0			
			R1LP0408DSB-7SR#S0			
44pin- TSOP(II)	2Mb 3V	x16	R1LV0216BSB-5SI#B0	R1LV0216BSB-5SI#B1	トレイ	p.12, p.18, pp.31-32
			R1LV0216BSB-7SI#B0			
			R1LV0216BSB-5SI#S0	R1LV0216BSB-5SI#S1	テープ&リール	
			R1LV0216BSB-7SI#S0			
	4Mb Fast 5V	x16	R1RP0416DSB-0PI#D0	R1RP0416DSB-0PI#D1	トレイ	p.13
			R1RP0416DSB-0PR#D0	R1RP0416DSB-0PR#D1	トレイ	
			R1RP0416DSB-2LR#D0	R1RP0416DSB-2LR#D1	トレイ	
			R1RP0416DSB-2LR#S0	R1RP0416DSB-2LR#S1	テープ&リール	
			R1RP0416DSB-2PI#D0	R1RP0416DSB-2PI#D1	トレイ	
			R1RP0416DSB-2PR#D0	R1RP0416DSB-2PR#D1	トレイ	
			R1RP0416DSB-2PR#S0	R1RP0416DSB-2PR#S1	テープ&リール	
			R1RP0416DSB-2SR#D0	R1RP0416DSB-2SR#D1	トレイ	
	4Mb Fast 3V	x16	R1RW0416DSB-0PI#D0	R1RW0416DSB-0PI#D1	トレイ	p.14
			R1RW0416DSB-0PI#S0	R1RW0416DSB-0PI#S1	テープ&リール	
			R1RW0416DSB-0PR#D0	R1RW0416DSB-0PR#D1	トレイ	
			R1RW0416DSB-0PR#S0	R1RW0416DSB-0PR#S1	テープ&リール	
			R1RW0416DSB-2LR#D0	R1RW0416DSB-2LR#D1	トレイ	
			R1RW0416DSB-2PI#D0	R1RW0416DSB-2PI#D1	トレイ	
			R1RW0416DSB-2PI#S0	R1RW0416DSB-2PI#S1	テープ&リール	
			R1RW0416DSB-2PR#D0	R1RW0416DSB-2PR#D1	トレイ	
			R1RW0416DSB-2PR#S0	R1RW0416DSB-2PR#S1	テープ&リール	
			R1RW0416DSB-2SR#D0	R1RW0416DSB-2SR#D1	トレイ	
			R1RW0416DSB-2UR#D0	R1RW0416DSB-2UR#D1	トレイ	
			48pin- TSOP(I)	16Mb 3V	x16	
R1LV1616HSA-4SI#S0	R1LV1616HSA-4SI#S1	テープ&リール				
R1LV1616HSA-5SI#B0	R1LV1616HSA-5SI#B1	トレイ				
R1LV1616HSA-5SI#S0	R1LV1616HSA-5SI#S1	テープ&リール				
32Mb 3V	x16	R1LV3216RSA-5SI#B0		R1LV3216RSA-5SI#B1	トレイ	p.16
		R1LV3216RSA-5SI#S0		R1LV3216RSA-5SI#S1	テープ&リール	

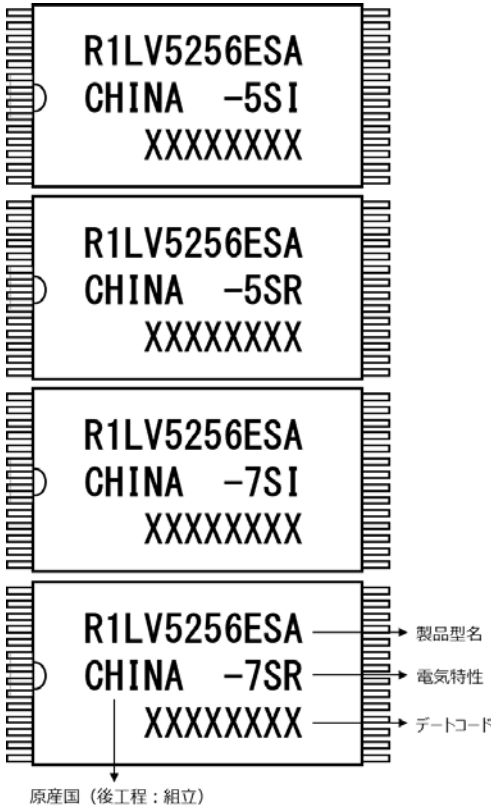
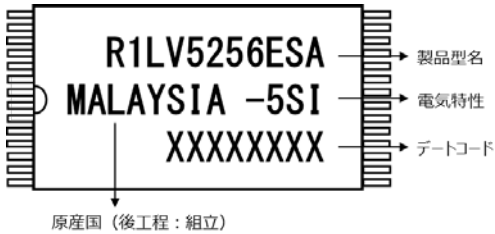
2. 変更前後の比較

(1) 28pin-TSOP(I) 256Kb(5V) 製品型名: R1LP5256ESA

項目		変更前	変更後
発注型名		R1LP5256ESA-5SI/-5SR/-7SI/-7SR#B0 (トレイ品)	R1LP5256ESA-5SI#B1 (トレイ品)
		R1LP5256ESA-5SI/-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1LP5256ESA-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(1)28-8x11.8-0.55	P-TSOP(1)28-8x11.8-0.55
パッケージ表面仕様		原産国 (後工程：組立)	
アセンブリ材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂ペースト	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP I package size: 8mm x 11.8mm)	JEDEC Tray ルネサスロゴ無し (TSOP I package size: 8mm x 11.8mm)
	収納数	234pcs/tray	234pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚 + 1枚 (フタ)	10枚 + 1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボステーブ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

・トレイ、およびエンボステープの変更内容については、33～34ページをご参照ください。

(2) 28pin-TSOP(I) 256Kb(3V) 製品型名： R1LV5256ESA

項目		変更前	変更後
発注型名		R1LV5256ESA-5SI/-5SR/-7SI/-7SR#B0 (トレイ品)	R1LV5256ESA-5SI#B1 (トレイ品)
		R1LV5256ESA-5SI/-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1LV5256ESA-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(1)28-8x11.8-0.55	P-TSOP(1)28-8x11.8-0.55
パッケージ表面仕様			
アセンブリ材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂ペースト	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP I package size: 8mm x 11.8mm)	JEDEC Tray ルネサスロゴ無し (TSOP I package size: 8mm x 11.8mm)
	収納数	234pcs/tray	234pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚 + 1枚 (フタ)	10枚 + 1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボスステップ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

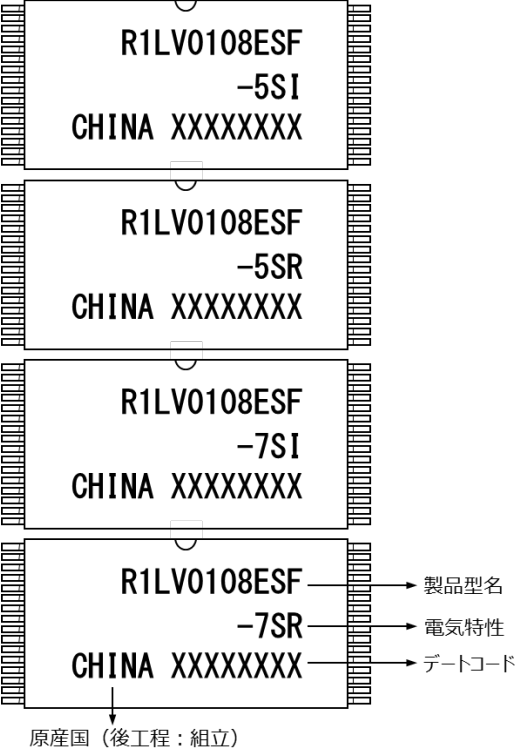
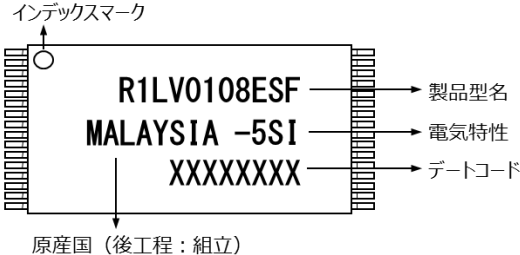
・トレイ、およびエンボスステップの変更内容については、33～34ページをご参照ください。

(3) 32pin-TSOP(I) 1Mb(5V) 製品型名： R1LP0108ESF

項目		変更前	変更後
発注型名		R1LP0108ESF-5SI/-5SR/-7SI/-7SR#B0 (トレイ品)	R1LP0108ESF-5SI#B1 (トレイ品)
		R1LP0108ESF-5SI/-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1LP0108ESF-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(1)32-8x18.4-0.50	P-TSOP(1)32-8x18.4-0.50
パッケージ表面仕様			
アセンブリ材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂ペースト	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP I package size: 8mm x 18.4mm)	JEDEC Tray ルネサスロゴ無し (TSOP I package size: 8mm x 18.4mm)
	収納数	156pcs/tray	156pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚 + 1枚 (フタ)	10枚 + 1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボスステップ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

・トレイ、およびエンボスステップの変更内容については、33～34ページをご参照ください。

(4) 32pin-TSOP(I) 1Mb(3V) 製品型名： R1LV0108ESF

項目		変更前	変更後
発注型名		R1LV0108ESF-5SI/-5SR/-7SI/-7SR#B0 (トレイ品)	R1LV0108ESF-5SI#B1 (トレイ品)
		R1LV0108ESF-5SI/-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1LV0108ESF-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(1)32-8x18.4-0.50	P-TSOP(1)32-8x18.4-0.50
パッケージ表面仕様			
アセンブリ材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂ペースト	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP I package size: 8mm x 18.4mm)	JEDEC Tray ルネサスロゴ無し (TSOP I package size: 8mm x 18.4mm)
	収納数	156pcs/tray	156pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚 + 1枚 (フタ)	10枚 + 1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボスステップ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

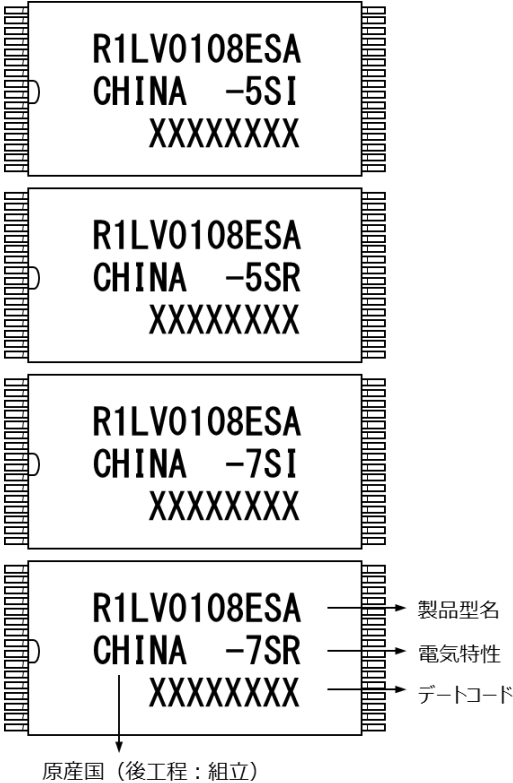
・トレイ、およびエンボスステップの変更内容については、33～34ページをご参照ください。

(5) 32pin-sTSOP 1Mb(5V) 製品型名： R1LP0108ESA

項目		変更前	変更後
発注型名		R1LP0108ESA-5SI/-5SR/-7SI/-7SR#B0 (トレイ品)	R1LP0108ESA-5SI#B1 (トレイ品)
		R1LP0108ESA-5SI/-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1LP0108ESA-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(1)32-8x11.8-0.50	P-TSOP(1)32-8x11.8-0.50
パッケージ表面仕様			
アセンブリ材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂ペースト	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP I package size: 8mm x 11.8mm)	JEDEC Tray ルネサスロゴ無し (TSOP I package size: 8mm x 11.8mm)
	収納数	234pcs/tray	234pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚 + 1枚 (フタ)	10枚 + 1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボスステップ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

・トレイ、およびエンボスステップの変更内容については、33～34ページをご参照ください。

(6) 32pin-sTSOP 1Mb(3V) 製品型名： R1LV0108ESA

項目		変更前	変更後
発注型名		R1LV0108ESA-5SI/-5SR/-7SI/-7SR#B0 (トレイ品)	R1LV0108ESA-5SI#B1 (トレイ品)
		R1LV0108ESA-5SI/-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1LV0108ESA-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(1)32-8x11.8-0.50	P-TSOP(1)32-8x11.8-0.50
パッケージ表面仕様		 製品型名 電気特性 データコード 原産国 (後工程：組立)	 製品型名 電気特性 データコード 原産国 (後工程：組立)
アセンブリ材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂ペースト	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP I package size: 8mm x 11.8mm)	JEDEC Tray ルネサスロゴ無し (TSOP I package size: 8mm x 11.8mm)
	収納数	234pcs/tray	234pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚 + 1枚 (フタ)	10枚 + 1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボスステップ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

・トレイ、およびエンボスステップの変更内容については、33～34ページをご参照ください。

(7) 32pin-sTSOP 2Mb(3V) x8 製品型名： R1LV0208BSA

項目		変更前	変更後
発注型名		R1LV0208BSA-5SI/-7SI#B0 (トレイ品)	R1LV0208BSA-5SI#B1 (トレイ品)
		R1LV0208BSA-5SI/-7SI#S0 (Tape & Reel品)	R1LV0208BSA-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(1)32-8x11.8-0.50	P-TSOP(1)32-8x11.8-0.50
パッケージ表面仕様			
アセンブリ材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂ペースト	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP I package size: 8mm x 11.8mm)	JEDEC Tray ルネサスロゴ無し (TSOP I package size: 8mm x 11.8mm)
	収納数	234pcs/tray	234pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚 + 1枚 (フタ)	10枚 + 1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボステープ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

・トレイ、およびエンボステープの変更内容については、33～34ページをご参照ください。

(8) 32pin-TSOP(II) 4Mb(5V) 製品型名： R1LP0408DSB

項目		変更前	変更後
発注型名		R1LP0408DSB-5SI/-5SR/-7SI/-7SR#B0 (トレイ品)	R1LP0408DSB-5SI#B1 (トレイ品)
		R1LP0408DSB-5SI/-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1LP0408DSB-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(2)32-10.16x20.95-1.27	P-TSOP(2)32-10.16x20.95-1.27
パッケージ表面仕様			
アセンブリ材料	リードフレーム材質	Cu	Cu
	リードめっき材	純Sn	純Sn
	ダイボンディング材	樹脂ペースト	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP II package size: 10.16mm x 20.95mm)	JEDEC Tray ルネサスロゴ無し (TSOP II package size: 10.16mm x 20.95mm)
	収納数	117pcs/tray	117pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚+1枚 (フタ)	10枚+1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボスステップ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 3	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国表示は変更)

・トレイ、およびエンボスステップの変更内容については、33～34ページをご参照ください。

(9) 44pin-TSOP(II) 2Mb(3V) x16 製品型名： R1LV0216BSB

項目		変更前	変更後
発注型名		R1LV0216BSB-5SI/-7SI#B0 (トレイ品)	R1LV0216BSB-5SI#B1 (トレイ品)
		R1LV0216BSB-5SI/-7SI#S0 (Tape & Reel品)	R1LV0216BSB-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(2)44-10.16x18.41-0.80	P-TSOP(2)44-10.16x18.41-0.80
パッケージ表面仕様			
アセンブリ材料	リードフレーム材質	Cu	Cu
	リードめっき材	純Sn	純Sn
	ダイボンディング材	樹脂ペースト	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP II package size: 10.16mm x 18.41mm)	JEDEC Tray ルネサスロゴ無し (TSOP II package size: 10.16mm x 18.41mm)
	収納数	135pcs/tray	135pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚 + 1枚 (フタ)	10枚 + 1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボスステップ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 3	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国表示は変更)

・トレイ、およびエンボスステップの変更内容については、33～34ページをご参照ください。

(10) 44pin-TSOP(II) 4Mb Fast 5V 製品型名： R1RP0416DSB

項目		変更前	変更後
発注型名		R1RP0416DSB-0PI/-0PR/-2LR/-2PI/-2PR/-2SR#D0 (トレイ品)	R1RP0416DSB-0PI/-0PR/-2LR/-2PI/-2PR/-2SR#D1 (トレイ品)
		R1RP0416DSB-2LR/-2PR#S0 (Tape & Reel品)	R1RP0416DSB-2LR/-2PR#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(2)44-10.16x18.41-0.80	P-TSOP(2)44-10.16x18.41-0.80
パッケージ表面仕様 (電気特性の表示内容は 変更無し。図は一例)			
アセンブリ 材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂フィルム	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP II package size: 10.16mm x 18.41mm)	JEDEC Tray ルネサスロゴ無し (TSOP II package size: 10.16mm x 18.41mm)
	収納数	135pcs/tray	135pcs/tray
	トレイへの IC収納順序	トレイの切欠きが左下になる状態にして、 右下から上方向へ配置	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置
	トレイ段数 (Max.)	8枚+1枚 (フタ)	10枚+1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボステープ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

・トレイ、およびエンボステープの変更内容については、33～34ページをご参照ください。

(11) 44pin-TSOP(II) 4Mb Fast 3V 製品型名： R1RW0416DSB

項目		変更前	変更後
発注型名		R1RW0416DSB-0PI/-OPR/-2LR/-2PI/-2PR/-2SR/-2UR#D0 (トレイ品)	R1RW0416DSB-0PI/-OPR/-2LR/-2PI/-2PR/-2SR/-2UR#D1 (トレイ品)
		R1RW0416DSB-0PI/-OPR/-2PI/-2PR#S0 (Tape & Reel品)	R1RW0416DSB-0PI/-OPR/-2PI/-2PR#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(2)44-10.16x18.41-0.80	P-TSOP(2)44-10.16x18.41-0.80
パッケージ表面仕様 (電気特性の表示内容は 変更無し。図は一例)			
アセンブリ 材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂フィルム	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP II package size: 10.16mm x 18.41mm)	JEDEC Tray ルネサスロゴ無し (TSOP II package size: 10.16mm x 18.41mm)
	収納数	135pcs/tray	135pcs/tray
	トレイへの IC収納順序	トレイの切欠きが左下になる状態にして、 右下から上方向へ配置	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置
	トレイ段数 (Max.)	8枚+1枚 (フタ)	10枚+1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボステーブ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

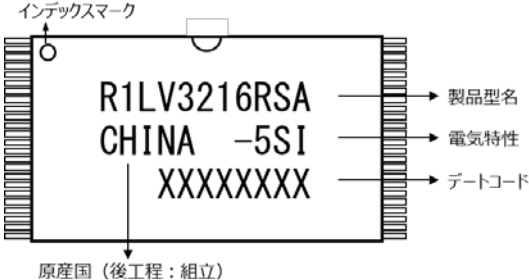
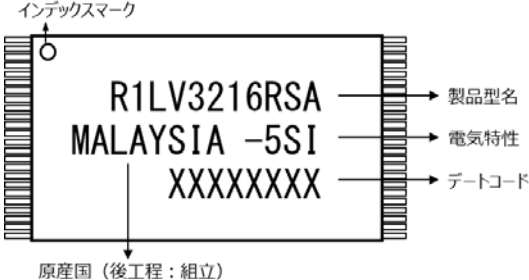
・トレイ、およびエンボステーブの変更内容については、33～34ページをご参照ください。

(12) 48pin-TSOP(I) 16Mb 3V 製品型名：R1LV1616HSA

項目		変更前	変更後
発注型名		R1LV1616HSA-4SI/-5SI#B0 (トレイ品)	R1LV1616HSA-4SI/-5SI#B1 (トレイ品)
		R1LV1616HSA-4SI/-5SI#S0 (Tape & Reel品)	R1LV1616HSA-4SI/-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(1)48-12x18.4-0.50	P-TSOP(1)48-12x18.4-0.50
パッケージ表面仕様 (電気特性の表示内容は 変更無し)		インデックスマーク 製品型名 電気特性 データコード 原産国 (後工程：組立)	インデックスマーク 製品型名 電気特性 データコード 原産国 (後工程：組立)
アセンブリ 材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂フィルム	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP I package size: 12mm x 18.4mm)	JEDEC Tray ルネサスロゴ無し (TSOP I package size: 12mm x 18.4mm)
	収納数	96pcs/tray	96pcs/tray
	トレイへの IC収納順序	トレイの切欠きが左下になる状態にして、 右下から上方向へ配置	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置
	トレイ段数 (Max.)	8枚+1枚 (フタ)	10枚+1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボスステップ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	347mm x 368mm x 54mm	362mm x 340mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

・トレイ、およびエンボスステップの変更内容については、33～34ページをご参照ください。

(13) 48pin-TSOP(I) 32Mb 3V 製品型名： R1LV3216RSA

項目		変更前	変更後
発注型名		R1LV3216RSA-5SI#B0 (トレイ品)	R1LV3216RSA-5SI#B1 (トレイ品)
		R1LV3216RSA-5SI#S0 (Tape & Reel品)	R1LV3216RSA-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(1)48-12x18.4-0.50	P-TSOP(1)48-12x18.4-0.50
パッケージ表面仕様		インデックスマーク 	インデックスマーク 
アセンブリ材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂フィルム	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP I package size: 12mm x 18.4mm)	JEDEC Tray ルネサスロゴ無し (TSOP I package size: 12mm x 18.4mm)
	収納数	96pcs/tray	96pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚+1枚 (フタ)	10枚+1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボステープ	現行仕様	新仕様
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	347mm x 368mm x 54mm	362mm x 340mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

・トレイ、およびエンボステープの変更内容については、33～34ページをご参照ください。

3. 256Kb～4Mb低消費電力SRAMの型名統合内容

対象となる発注型名と、型名ごとの統合内容（アクセスタイム、動作温度範囲）を、下記に示します。
-5SR, -7SI, -7SR品は生産中止とし、上位互換品の-5SI品に統合いたします。

(1) 28pin-TSOP(I), 32pin-TSOP(I)

パッケージ タイプ	メモリ容量, 電源電圧	語 構成	変更前			変更後		
			発注型名	アクセ ス タイム	動作 温度 範囲	発注型名	アクセ ス タイム	動作 温度 範囲
28pin- TSOP(I)	256Kb 5V	x8	R1LP5256ESA-5SI#B0 R1LP5256ESA-5SI#S0	55ns	-40℃ ～85℃	R1LP5256ESA-5SI#B1 R1LP5256ESA-5SI#S1	55ns	-40℃ ～85℃
			R1LP5256ESA-5SR#B0 R1LP5256ESA-5SR#S0		-0℃ ～70℃			
			R1LP5256ESA-7SI#B0 R1LP5256ESA-7SI#S0	70ns	-40℃ ～85℃			
			R1LP5256ESA-7SR#B0 R1LP5256ESA-7SR#S0		0℃ ～70℃			
	256Kb 3V	x8	R1LV5256ESA-5SI#B0 R1LV5256ESA-5SI#S0	55ns	-40℃ ～85℃	R1LV5256ESA-5SI#B1 R1LV5256ESA-5SI#S1	55ns	-40℃ ～85℃
			R1LV5256ESA-5SR#B0 R1LV5256ESA-5SR#S0		-0℃ ～70℃			
			R1LV5256ESA-7SI#B0 R1LV5256ESA-7SI#S0	70ns	-40℃ ～85℃			
			R1LV5256ESA-7SR#B0 R1LV5256ESA-7SR#S0		0℃ ～70℃			
32pin- TSOP(I)	1Mb 5V	x8	R1LP0108ESF-5SI#B0 R1LP0108ESF-5SI#S0	55ns	-40℃ ～85℃	R1LP0108ESF-5SI#B1 R1LP0108ESF-5SI#S1	55ns	-40℃ ～85℃
			R1LP0108ESF-5SR#B0 R1LP0108ESF-5SR#S0		-0℃ ～70℃			
			R1LP0108ESF-7SI#B0 R1LP0108ESF-7SI#S0	70ns	-40℃ ～85℃			
			R1LP0108ESF-7SR#B0 R1LP0108ESF-7SR#S0		0℃ ～70℃			
	1Mb 3V	x8	R1LV0108ESF-5SI#B0 R1LV0108ESF-5SI#S0	55ns	-40℃ ～85℃	R1LV0108ESF-5SI#B1 R1LV0108ESF-5SI#S1	55ns	-40℃ ～85℃
			R1LV0108ESF-5SR#B0 R1LV0108ESF-5SR#S0		-0℃ ～70℃			
			R1LV0108ESF-7SI#B0 R1LV0108ESF-7SI#S0	70ns	-40℃ ～85℃			
			R1LV0108ESF-7SR#B0 R1LV0108ESF-7SR#S0		0℃ ～70℃			

(注) #B0：トレイ梱包、#S0：テープ&リール梱包 [変更前製品]， #B1：トレイ梱包、#S1：テープ&リール梱包 [変更後製品]

(2) 32pin-sTSOP, 32pin-TSOP(II), 44pin-TSOP(II)

パッケージ タイプ	メモリ容量, 電源電圧	語 構成	変更前			変更後		
			発注型名	アクセ ス タイム	動作 温度 範囲	発注型名	アクセ ス タイム	動作 温度 範囲
32pin- sTSOP	1Mb 5V	x8	R1LP0108ESA-5SI#B0 R1LP0108ESA-5SI#S0	55ns	-40℃ ～85℃	R1LP0108ESA-5SI#B1 R1LP0108ESA-5SI#S1	55ns	-40℃ ～85℃
			R1LP0108ESA-5SR#B0 R1LP0108ESA-5SR#S0		-0℃ ～70℃			
			R1LP0108ESA-7SI#B0 R1LP0108ESA-7SI#S0	70ns	-40℃ ～85℃			
			R1LP0108ESA-7SR#B0 R1LP0108ESA-7SR#S0		0℃ ～70℃			
	1Mb 3V	x8	R1LV0108ESA-5SI#B0 R1LV0108ESA-5SI#S0	55ns	-40℃ ～85℃	R1LV0108ESA-5SI#B1 R1LV0108ESA-5SI#S1	55ns	-40℃ ～85℃
			R1LV0108ESA-5SR#B0 R1LV0108ESA-5SR#S0		-0℃ ～70℃			
			R1LV0108ESA-7SI#B0 R1LV0108ESA-7SI#S0	70ns	-40℃ ～85℃			
			R1LV0108ESA-7SR#B0 R1LV0108ESA-7SR#S0		0℃ ～70℃			
	2Mb 3V	x8	R1LV0208BSA-5SI#B0 R1LV0208BSA-5SI#S0	55ns	-40℃ ～85℃	R1LV0208BSA-5SI#B1 R1LV0208BSA-5SI#S1	55ns	-40℃ ～85℃
			R1LV0208BSA-7SI#B0 R1LV0208BSA-7SI#S0	70ns				
32pin- TSOP(II)	4Mb 5V	x8	R1LP0408DSB-5SI#B0 R1LP0408DSB-5SI#S0	55ns	-40℃ ～85℃	R1LP0408DSB-5SI#B1 R1LP0408DSB-5SI#S1	55ns	-40℃ ～85℃
			R1LP0408DSB-5SR#B0 R1LP0408DSB-5SR#S0		-0℃ ～70℃			
			R1LP0408DSB-7SI#B0 R1LP0408DSB-7SI#S0	70ns	-40℃ ～85℃			
			R1LP0408DSB-7SR#B0 R1LP0408DSB-7SR#S0		0℃ ～70℃			
44pin- TSOP(II)	2Mb 3V	x16	R1LV0216BSB-5SI#B0 R1LV0216BSB-5SI#S0	55ns	-40℃ ～85℃	R1LV0216BSB-5SI#B1 R1LV0216BSB-5SI#S1	55ns	-40℃ ～85℃
			R1LV0216BSB-7SI#B0 R1LV0216BSB-7SI#S0	70ns				

(注) #B0 : トレイ梱包、#S0 : テープ&リール梱包 [変更前製品], #B1 : トレイ梱包、#S1 : テープ&リール梱包 [変更後製品]

4. 256Kb～4Mb低消費電力SRAMのデータシート電氣的特性比較

(1)-a. データシート電氣的特性 DC項目：256Kb(5V) R1LP5256ESA

対象型名

項目	変更前	変更後
発注型名	R1LP5256ESA-5SI, -5SR, -7SI, -7SR#B0	R1LP5256ESA-5SI#B1
	R1LP5256ESA-5SI, -5SR, -7SI, -7SR#S0	R1LP5256ESA-5SI#S1

DC動作条件

項目	Symbol	変更前	Symbol	変更後
動作電源電圧	Vcc	4.5V～5.5V	Vcc	←
動作温度範囲	Ta	5SR, 7SR	Ta	-40℃～85℃
		0℃～70℃		
		5SI, 7SI		-40℃～85℃
入力電圧 (High)	VIH	2.2V(min.) / Vcc+0.3V(max.)	VIH	←
入力電圧 (Low)	VIL	-0.3V(min.) / 0.8V(max.)	VIL	←

DC特性

項目	Symbol	変更前		Symbol	変更後	
動作電流	Icc1(TTL入力,Min.Cycle)	35mA(max.) / 25mA(typ.)		Icc1(TTL入力,Min.Cycle)	←	
	Icc2(MOS入力,Cycle=1us)	4mA(max.) / 2mA(typ.)		Icc2(MOS入力,Cycle=1us)	←	
スタンバイ電流	ISB(TTL入力)	3mA(max.)		ISB(TTL入力)	←	
	ISB1(MOS入力)	～25℃	2uA(max.) / 0.6uA(typ.)	ISB1(MOS入力)	～25℃	←
		～40℃	3uA(max.)		～40℃	←
		～70℃	8uA(max.)		～70℃	←
		～85℃ (5SI, 7SIのみ)	10uA(max.)		～85℃	←
出力電圧 (High)	VOH	IOH=-1mA	2.4V(min.)	VOH	IOH=-1mA	←
	VOH2	IOH=-0.1mA	Vcc-0.5V(min.)	VOH2	IOH=-0.1mA	←
出力電圧 (Low)	VOL	IOL=2mA	0.4V(max.)	VOL	IOL=2mA	←

容量

項目	Symbol	変更前	Symbol	変更後
Input capacitance	C in	6pF(max.)	C in	←
Input/Output capacitance	C I/O	8pF(max.)	C I/O	←

データ保持特性

項目	Symbol	変更前		Symbol	変更後	
データ保持電圧	VDR	2.0V(min.)		VDR	←	
データ保持電流	IccDR(Vcc=3.0V)	～25℃	2uA(max.) / 0.6uA(typ.)	IccDR(Vcc=3.0V)	～25℃	←
		～40℃	3uA(max.)		～40℃	←
		～70℃	8uA(max.)		～70℃	←
		～85℃ (5SI, 7SIのみ)	10uA(max.)		～85℃	←
Chip deselect time to data retention	tCDR	0ns(min.)		tCDR	←	
Operation recovery time	tR	5ms(min.)		tR	←	

(1)-b. データシート電気的特性 AC項目： 256Kb(5V) R1LP5256ESA

対象型名

項目	変更前	変更後
発注型名	R1LP5256ESA-5SI, -5SR, -7SI, -7SR#B0	R1LP5256ESA-5SI#B1
	R1LP5256ESA-5SI, -5SR, -7SI, -7SR#S0	R1LP5256ESA-5SI#S1

AC特性
リードサイクル

項目	Symbol	変更前		Symbol	変更後
Read cycle time	tRC	5SI, 5SR	55ns(min.)	tRC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address access time	tAA	5SI, 5SR	55ns(max.)	tAA	55ns(max.)
		7SI, 7SR	70ns(max.)		
Chip select access time	tACS	5SI, 5SR	55ns(max.)	tACS	55ns(max.)
		7SI, 7SR	70ns(max.)		
Output enable to output valid	tOE	5SI, 5SR	30ns(max.)	tOE	30ns(max.)
		7SI, 7SR	35ns(max.)		
Output hold from address change	tOH	5SI, 5SR	10ns(min.)	tOH	←
		7SI, 7SR	10ns(min.)		
Chip select to output in low-Z	tCLZ	5SI, 5SR	5ns(min.)	tCLZ	←
		7SI, 7SR	5ns(min.)		
Output enable to output in low-Z	tOLZ	5SI, 5SR	5ns(min.)	tOLZ	←
		7SI, 7SR	5ns(min.)		
Chip deselect to output in high-Z	tCHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tCHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

ライトサイクル

項目	Symbol	変更前		Symbol	変更後
Write cycle time	tWC	5SI, 5SR	55ns(min.)	tWC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address valid to end of write	tAW	5SI, 5SR	50ns(min.)	tAW	50ns(min.)
		7SI, 7SR	65ns(min.)		
Chip select to end of write	tCW	5SI, 5SR	50ns(min.)	tCW	50ns(min.)
		7SI, 7SR	65ns(min.)		
Write pulse width	tWP	5SI, 5SR	40ns(min.)	tWP	40ns(min.)
		7SI, 7SR	50ns(min.)		
Address setup time	tAS	5SI, 5SR	0ns(min.)	tAS	←
		7SI, 7SR	0ns(min.)		
Write recovery time	tWR	5SI, 5SR	0ns(min.)	tWR	←
		7SI, 7SR	0ns(min.)		
Data to write time overlap	tDW	5SI, 5SR	25ns(min.)	tDW	25ns(min.)
		7SI, 7SR	30ns(min.)		
Data hold from write time	tDH	5SI, 5SR	0ns(min.)	tDH	←
		7SI, 7SR	0ns(min.)		
Output enable from end of write	tOW	5SI, 5SR	5ns(min.)	tOW	←
		7SI, 7SR	5ns(min.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Write to output in high-Z	tWHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tWHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

(2)-a. データシート電気的特性 DC項目： 256Kb(3V) R1LV5256ESA

対象型名

項目	変更前	変更後
発注型名	R1LV5256ESA-5SI, -5SR, -7SI, -7SR#B0	R1LV5256ESA-5SI#B1
	R1LV5256ESA-5SI, -5SR, -7SI, -7SR#S0	R1LV5256ESA-5SI#S1

DC動作条件

項目	Symbol	変更前		Symbol	変更後	
動作電源電圧	Vcc	2.7V~3.6V		Vcc	←	
動作温度範囲	Ta	5SR, 7SR	0℃~70℃	Ta	-40℃~85℃	
		5SI, 7SI	-40℃~85℃			
入力電圧 (High)	VIH	2.0V(min.) / Vcc+0.3V(max.)		VIH	←	
入力電圧 (Low)	VIL	-0.3V(min.) / 0.6V(max.)		VIL	←	

DC特性

項目	Symbol	変更前		Symbol	変更後	
動作電流	Icc1(TTL入力,Min.Cycle)	25mA(max.) / 14mA(typ.)		Icc1(TTL入力,Min.Cycle)	←	
	Icc2(MOS入力,Cycle=1us)	5mA(max.) / 2mA(typ.)		Icc2(MOS入力,Cycle=1us)	←	
スタンバイ電流	ISB(TTL入力)	0.33mA(max.)		ISB(TTL入力)	←	
	ISB1(MOS入力)	~25℃	2uA(max.) / 0.6uA(typ.)	ISB1(MOS入力)	~25℃	←
		~40℃	3uA(max.)		~40℃	←
		~70℃	8uA(max.)		~70℃	←
		~85℃ (5SI, 7SIのみ)	10uA(max.)		~85℃	←
出力電圧 (High)	VOH	IOH=-0.5mA	2.4V(min.)	VOH	IOH=-0.5mA	←
	VOH2	IOH=-0.05mA	Vcc-0.5V(min.)	VOH2	IOH=-0.05mA	←
出力電圧 (Low)	VOL	IOL=1mA	0.4V(max.)	VOL	IOL=1mA	←

容量

項目	Symbol	変更前	Symbol	変更後
Input capacitance	C in	6pF(max.)	C in	←
Input/Output capacitance	C I/O	8pF(max.)	C I/O	←

データ保持特性

項目	Symbol	変更前		Symbol	変更後	
データ保持電圧	VDR	2.0V(min.)		VDR	←	
データ保持電流	IccDR(Vcc=3.0V)	~25℃	2uA(max.) / 0.6uA(typ.)	IccDR(Vcc=3.0V)	~25℃	←
		~40℃	3uA(max.)		~40℃	←
		~70℃	8uA(max.)		~70℃	←
		~85℃ (5SI, 7SIのみ)	10uA(max.)		~85℃	←
Chip deselect time to data retention	tCDR	0ns(min.)		tCDR	←	
Operation recovery time	tR	5ms(min.)		tR	←	

(2)-b. データシート電気的特性 AC項目： 256Kb(3V) R1LV5256ESA

対象型名

項目	変更前	変更後
発注型名	R1LV5256ESA-5SI, -5SR, -7SI, -7SR#B0	R1LV5256ESA-5SI#B1
	R1LV5256ESA-5SI, -5SR, -7SI, -7SR#S0	R1LV5256ESA-5SI#S1

AC特性
リードサイクル

項目	Symbol	変更前		Symbol	変更後
Read cycle time	tRC	5SI, 5SR	55ns(min.)	tRC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address access time	tAA	5SI, 5SR	55ns(max.)	tAA	55ns(max.)
		7SI, 7SR	70ns(max.)		
Chip select access time	tACS	5SI, 5SR	55ns(max.)	tACS	55ns(max.)
		7SI, 7SR	70ns(max.)		
Output enable to output valid	tOE	5SI, 5SR	30ns(max.)	tOE	30ns(max.)
		7SI, 7SR	35ns(max.)		
Output hold from address change	tOH	5SI, 5SR	10ns(min.)	tOH	←
		7SI, 7SR	10ns(min.)		
Chip select to output in low-Z	tCLZ	5SI, 5SR	5ns(min.)	tCLZ	←
		7SI, 7SR	5ns(min.)		
Output enable to output in low-Z	tOLZ	5SI, 5SR	5ns(min.)	tOLZ	←
		7SI, 7SR	5ns(min.)		
Chip deselect to output in high-Z	tCHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tCHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

ライトサイクル

項目	Symbol	変更前		Symbol	変更後
Write cycle time	tWC	5SI, 5SR	55ns(min.)	tWC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address valid to end of write	tAW	5SI, 5SR	50ns(min.)	tAW	50ns(min.)
		7SI, 7SR	65ns(min.)		
Chip select to end of write	tCW	5SI, 5SR	50ns(min.)	tCW	50ns(min.)
		7SI, 7SR	65ns(min.)		
Write pulse width	tWP	5SI, 5SR	40ns(min.)	tWP	40ns(min.)
		7SI, 7SR	50ns(min.)		
Address setup time	tAS	5SI, 5SR	0ns(min.)	tAS	←
		7SI, 7SR	0ns(min.)		
Write recovery time	tWR	5SI, 5SR	0ns(min.)	tWR	←
		7SI, 7SR	0ns(min.)		
Data to write time overlap	tDW	5SI, 5SR	25ns(min.)	tDW	25ns(min.)
		7SI, 7SR	30ns(min.)		
Data hold from write time	tDH	5SI, 5SR	0ns(min.)	tDH	←
		7SI, 7SR	0ns(min.)		
Output enable from end of write	tOW	5SI, 5SR	5ns(min.)	tOW	←
		7SI, 7SR	5ns(min.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Write to output in high-Z	tWHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tWHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

(3)-a. データシート電気的特性 DC項目： 1Mb(5V) R1LP0108ESF, R1LP0108ESA

対象型名

項目	変更前	変更後
発注型名	R1LP0108ESF-5SI, -5SR, -7SI, -7SR#B0	R1LP0108ESF-5SI#B1
	R1LP0108ESF-5SI, -5SR, -7SI, -7SR#S0	R1LP0108ESF-5SI#S1
	R1LP0108ESA-5SI, -5SR, -7SI, -7SR#B0	R1LP0108ESA-5SI#B1
	R1LP0108ESA-5SI, -5SR, -7SI, -7SR#S0	R1LP0108ESA-5SI#S1

DC動作条件

項目	Symbol	変更前	Symbol	変更後
動作電源電圧	Vcc	4.5V~5.5V	Vcc	←
動作温度範囲	Ta	5SR, 7SR0℃~70℃	Ta	-40℃~85℃
		5SI, 7SI-40℃~85℃		
入力電圧 (High)	VIH	2.2V(min.) / Vcc+0.3V(max.)	VIH	←
入力電圧 (Low)	VIL	-0.3V(min.) / 0.8V(max.)	VIL	←

DC特性

項目	Symbol	変更前	Symbol	変更後
動作電流	Icc1(TTL入力,Min.Cycle)	35mA(max.) / 25mA(typ.)	Icc1(TTL入力,Min.Cycle)	←
	Icc2(MOS入力,Cycle=1us)	5mA(max.) / 2mA(typ.)	Icc2(MOS入力,Cycle=1us)	←
スタンバイ電流	ISB(TTL入力)	3mA(max.)	ISB(TTL入力)	←
	ISB1(MOS入力)	~25℃2uA(max.) / 0.6uA(typ.)	ISB1(MOS入力)	~25℃←
		~40℃3uA(max.)		~40℃←
		~70℃8uA(max.)		~70℃←
		~85℃ (5SI, 7SIのみ)10uA(max.)		~85℃←
出力電圧 (High)	VOH	IOH=-1mA2.4V(min.)	VOH	IOH=-1mA←
	VOH2	IOH=-0.1mAVcc-0.5V(min.)	VOH2	IOH=-0.1mA←
出力電圧 (Low)	VOL	IOL=2mA0.4V(max.)	VOL	IOL=2mA←

容量

項目	Symbol	変更前	Symbol	変更後
Input capacitance	C in	8pF(max.)	C in	←
Input/Output capacitance	C I/O	10pF(max.)	C I/O	←

データ保持特性

項目	Symbol	変更前	Symbol	変更後
データ保持電圧	VDR	2.0V(min.)	VDR	←
データ保持電流	IccDR(Vcc=3.0V)	~25℃2uA(max.) / 0.6uA(typ.)	IccDR(Vcc=3.0V)	~25℃←
		~40℃3uA(max.)		~40℃←
		~70℃8uA(max.)		~70℃←
		~85℃ (5SI, 7SIのみ)10uA(max.)		~85℃←
Chip deselect time to data retention	tCDR	0ns(min.)	tCDR	←
Operation recovery time	tR	5ms(min.)	tR	←

(3)-b. データシート電気的特性 AC項目： 1Mb(5V) R1LP0108ESF, R1LP0108ESA

対象型名

項目	変更前	変更後
発注型名	R1LP0108ESF-5SI, -5SR, -7SI, -7SR#B0	R1LP0108ESF-5SI#B1
	R1LP0108ESF-5SI, -5SR, -7SI, -7SR#S0	R1LP0108ESF-5SI#S1
	R1LP0108ESA-5SI, -5SR, -7SI, -7SR#B0	R1LP0108ESA-5SI#B1
	R1LP0108ESA-5SI, -5SR, -7SI, -7SR#S0	R1LP0108ESA-5SI#S1

AC特性
リードサイクル

項目	Symbol	変更前		Symbol	変更後
Read cycle time	tRC	5SI, 5SR	55ns(min.)	tRC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address access time	tAA	5SI, 5SR	55ns(max.)	tAA	55ns(max.)
		7SI, 7SR	70ns(max.)		
Chip select access time	tACS1 / tACS2	5SI, 5SR	55ns(max.)	tACS1 / tACS2	55ns(max.)
		7SI, 7SR	70ns(max.)		
Output enable to output valid	tOE	5SI, 5SR	30ns(max.)	tOE	30ns(max.)
		7SI, 7SR	35ns(max.)		
Output hold from address change	tOH	5SI, 5SR	5ns(min.)	tOH	5ns(min.)
		7SI, 7SR	10ns(min.)		
Chip select to output in low-Z	tCLZ1 / tCLZ2	5SI, 5SR	5ns(min.)	tCLZ1 / tCLZ2	5ns(min.)
		7SI, 7SR	10ns(min.)		
Output enable to output in low-Z	tOLZ	5SI, 5SR	5ns(min.)	tOLZ	←
		7SI, 7SR	5ns(min.)		
Chip deselect to output in high-Z	tCHZ1 / tCHZ2	5SI, 5SR	0ns(min.) / 20ns(max.)	tCHZ1 / tCHZ2	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

ライトサイクル

項目	Symbol	変更前		Symbol	変更後
Write cycle time	tWC	5SI, 5SR	55ns(min.)	tWC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address valid to end of write	tAW	5SI, 5SR	50ns(min.)	tAW	50ns(min.)
		7SI, 7SR	55ns(min.)		
Chip select to end of write	tCW	5SI, 5SR	50ns(min.)	tCW	50ns(min.)
		7SI, 7SR	55ns(min.)		
Write pulse width	tWP	5SI, 5SR	45ns(min.)	tWP	45ns(min.)
		7SI, 7SR	50ns(min.)		
Address setup time	tAS	5SI, 5SR	0ns(min.)	tAS	←
		7SI, 7SR	0ns(min.)		
Write recovery time	tWR	5SI, 5SR	0ns(min.)	tWR	←
		7SI, 7SR	0ns(min.)		
Data to write time overlap	tDW	5SI, 5SR	25ns(min.)	tDW	25ns(min.)
		7SI, 7SR	30ns(min.)		
Data hold from write time	tDH	5SI, 5SR	0ns(min.)	tDH	←
		7SI, 7SR	0ns(min.)		
Output enable from end of write	tOW	5SI, 5SR	5ns(min.)	tOW	←
		7SI, 7SR	5ns(min.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Write to output in high-Z	tWHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tWHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

(4)-a. データシート電気的特性 DC項目： 1Mb(3V) R1LV0108ESF, R1LV0108ESA

対象型名

項目	変更前	変更後
発注型名	R1LV0108ESF-5SI, -5SR, -7SI, -7SR#B0	R1LV0108ESF-5SI#B1
	R1LV0108ESF-5SI, -5SR, -7SI, -7SR#S0	R1LV0108ESF-5SI#S1
	R1LV0108ESA-5SI, -5SR, -7SI, -7SR#B0	R1LV0108ESA-5SI#B1
	R1LV0108ESA-5SI, -5SR, -7SI, -7SR#S0	R1LV0108ESA-5SI#S1

DC動作条件

項目	Symbol	変更前	Symbol	変更後
動作電源電圧	Vcc	2.7V~3.6V	Vcc	←
動作温度範囲	Ta	5SR, 7SR0℃~70℃	Ta	-40℃~85℃
		5SI, 7SI-40℃~85℃		
入力電圧 (High)	VIH	2.0V(min.) / Vcc+0.3V(max.)	VIH	←
入力電圧 (Low)	VIL	-0.3V(min.) / 0.6V(max.)	VIL	←

DC特性

項目	Symbol	変更前	Symbol	変更後
動作電流	Icc1(TTL入力,Min.Cycle)	25mA(max.) / 15mA(typ.)	Icc1(TTL入力,Min.Cycle)	←
	Icc2(MOS入力,Cycle=1us)	5mA(max.) / 2mA(typ.)	Icc2(MOS入力,Cycle=1us)	←
スタンバイ電流	ISB(TTL入力)	0.33mA(max.)	ISB(TTL入力)	←
	ISB1(MOS入力)	~25℃2uA(max.) / 0.6uA(typ.)	ISB1(MOS入力)	~25℃←
		~40℃3uA(max.)		~40℃←
		~70℃8uA(max.)		~70℃←
		~85℃(5SI, 7SIのみ)10uA(max.)		~85℃←
出力電圧 (High)	VOH	IOH=-0.5mA2.4V(min.)	VOH	IOH=-0.5mA←
	VOH2	IOH=-0.05mAVcc-0.5V(min.)	VOH2	IOH=-0.05mA←
出力電圧 (Low)	VOL	IOL=2mA0.4V(max.)	VOL	IOL=2mA←

容量

項目	Symbol	変更前	Symbol	変更後
Input capacitance	C in	8pF(max.)	C in	←
Input/Output capacitance	C I/O	10pF(max.)	C I/O	←

データ保持特性

項目	Symbol	変更前	Symbol	変更後
データ保持電圧	VDR	2.0V(min.)	VDR	←
データ保持電流	IccDR(Vcc=3.0V)	~25℃2uA(max.) / 0.6uA(typ.)	IccDR(Vcc=3.0V)	~25℃←
		~40℃3uA(max.)		~40℃←
		~70℃8uA(max.)		~70℃←
		~85℃(5SI, 7SIのみ)10uA(max.)		~85℃←
Chip deselect time to data retention	tCDR	0ns(min.)	tCDR	←
Operation recovery time	tR	5ms(min.)	tR	←

(4)-b. データシート電気的特性 AC項目： 1Mb(3V) R1LV0108ESF, R1LV0108ESA

対象型名

項目	変更前	変更後
発注型名	R1LV0108ESF-5SI, -5SR, -7SI, -7SR#B0	R1LV0108ESF-5SI#B1
	R1LV0108ESF-5SI, -5SR, -7SI, -7SR#S0	R1LV0108ESF-5SI#S1
	R1LV0108ESA-5SI, -5SR, -7SI, -7SR#B0	R1LV0108ESA-5SI#B1
	R1LV0108ESA-5SI, -5SR, -7SI, -7SR#S0	R1LV0108ESA-5SI#S1

AC特性
リードサイクル

項目	Symbol	変更前		Symbol	変更後
Read cycle time	tRC	5SI, 5SR	55ns(min.)	tRC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address access time	tAA	5SI, 5SR	55ns(max.)	tAA	55ns(max.)
		7SI, 7SR	70ns(max.)		
Chip select access time	tACS1 / tACS2	5SI, 5SR	55ns(max.)	tACS1 / tACS2	55ns(max.)
		7SI, 7SR	70ns(max.)		
Output enable to output valid	tOE	5SI, 5SR	30ns(max.)	tOE	30ns(max.)
		7SI, 7SR	35ns(max.)		
Output hold from address change	tOH	5SI, 5SR	5ns(min.)	tOH	5ns(min.)
		7SI, 7SR	10ns(min.)		
Chip select to output in low-Z	tCLZ1 / tCLZ2	5SI, 5SR	5ns(min.)	tCLZ1 / tCLZ2	5ns(min.)
		7SI, 7SR	10ns(min.)		
Output enable to output in low-Z	tOLZ	5SI, 5SR	5ns(min.)	tOLZ	←
		7SI, 7SR	5ns(min.)		
Chip deselect to output in high-Z	tCHZ1 / tCHZ2	5SI, 5SR	0ns(min.) / 20ns(max.)	tCHZ1 / tCHZ2	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

ライトサイクル

項目	Symbol	変更前		Symbol	変更後
Write cycle time	tWC	5SI, 5SR	55ns(min.)	tWC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address valid to end of write	tAW	5SI, 5SR	50ns(min.)	tAW	50ns(min.)
		7SI, 7SR	55ns(min.)		
Chip select to end of write	tCW	5SI, 5SR	50ns(min.)	tCW	50ns(min.)
		7SI, 7SR	55ns(min.)		
Write pulse width	tWP	5SI, 5SR	45ns(min.)	tWP	45ns(min.)
		7SI, 7SR	50ns(min.)		
Address setup time	tAS	5SI, 5SR	0ns(min.)	tAS	←
		7SI, 7SR	0ns(min.)		
Write recovery time	tWR	5SI, 5SR	0ns(min.)	tWR	←
		7SI, 7SR	0ns(min.)		
Data to write time overlap	tDW	5SI, 5SR	25ns(min.)	tDW	25ns(min.)
		7SI, 7SR	30ns(min.)		
Data hold from write time	tDH	5SI, 5SR	0ns(min.)	tDH	←
		7SI, 7SR	0ns(min.)		
Output enable from end of write	tOW	5SI, 5SR	5ns(min.)	tOW	←
		7SI, 7SR	5ns(min.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Write to output in high-Z	tWHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tWHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

(5)-a. データシート電気的特性 DC項目： 2Mb(3V) x8 R1LV0208BSA

対象型名

項目	変更前	変更後
発注型名	R1LV0208BSA-5SI, -7SI#B0	R1LV0208BSA-5SI#B1
	R1LV0208BSA-5SI, -7SI#S0	R1LV0208BSA-5SI#S1

DC動作条件

項目	Symbol	変更前	Symbol	変更後
動作電源電圧	Vcc	2.7V~3.6V	Vcc	←
動作温度範囲	Ta	-40℃~85℃	Ta	←
入力電圧 (High)	VIH	2.0V(min.) / Vcc+0.3V(max.)	VIH	←
入力電圧 (Low)	VIL	-0.3V(min.) / 0.6V(max.)	VIL	←

DC特性

項目	Symbol	変更前		Symbol	変更後	
動作電流	Icc1(TTL入力,Min.Cycle)	25mA(max.) / 15mA(typ.)		Icc1(TTL入力,Min.Cycle)	←	
	Icc2(MOS入力,Cycle=1us)	5mA(max.) / 2mA(typ.)		Icc2(MOS入力,Cycle=1us)	←	
スタンバイ電流	ISB(TTL入力)	0.33mA(max.)		ISB(TTL入力)	←	
	ISB1(MOS入力)	~25℃	2uA(max.) / 1uA(typ.)	ISB1(MOS入力)	~25℃	←
		~40℃	3uA(max.)		~40℃	←
		~70℃	8uA(max.)		~70℃	←
		~85℃	10uA(max.)		~85℃	←
出力電圧 (High)	VOH	IOH=-0.5mA	2.4V(min.)	VOH	IOH=-0.5mA	←
	VOH2	IOH=-0.05mA	Vcc-0.5V(min.)	VOH2	IOH=-0.05mA	←
出力電圧 (Low)	VOL	IOL=2mA	0.4V(max.)	VOL	IOL=2mA	←

容量

項目	Symbol	変更前	Symbol	変更後
Input capacitance	C in	8pF(max.)	C in	←
Input/Output capacitance	C I/O	10pF(max.)	C I/O	←

データ保持特性

項目	Symbol	変更前		Symbol	変更後	
データ保持電圧	VDR	2.0V(min.)		VDR	←	
データ保持電流	IccDR(Vcc=3.0V)	~25℃	2uA(max.) / 1uA(typ.)	IccDR(Vcc=3.0V)	~25℃	←
		~40℃	3uA(max.)		~40℃	←
		~70℃	8uA(max.)		~70℃	←
		~85℃	10uA(max.)		~85℃	←
Chip deselect time to data retention	tCDR	0ns(min.)		tCDR	←	
Operation recovery time	tR	5ms(min.)		tR	←	

(5)-b. データシート電気的特性 AC項目： 2Mb(3V) x8 R1LV0208BSA

対象型名

項目	変更前	変更後
発注型名	R1LV0208BSA-5SI, -7SI#B0	R1LV0208BSA-5SI#B1
	R1LV0208BSA-5SI, -7SI#S0	R1LV0208BSA-5SI#S1

AC特性
リードサイクル

項目	Symbol	変更前		Symbol	変更後
Read cycle time	tRC	5SI	55ns(min.)	tRC	55ns(min.)
		7SI	70ns(min.)		
Address access time	tAA	5SI	55ns(max.)	tAA	55ns(max.)
		7SI	70ns(max.)		
Chip select access time	tACS1 / tACS2	5SI	55ns(max.)	tACS1 / tACS2	55ns(max.)
		7SI	70ns(max.)		
Output enable to output valid	tOE	5SI	30ns(max.)	tOE	30ns(max.)
		7SI	35ns(max.)		
Output hold from address change	tOH	5SI	10ns(min.)	tOH	←
		7SI	10ns(min.)		
Chip select to output in low-Z	tCLZ1 / tCLZ2	5SI	10ns(min.)	tCLZ1 / tCLZ2	←
		7SI	10ns(min.)		
Output enable to output in low-Z	tOLZ	5SI	5ns(min.)	tOLZ	←
		7SI	5ns(min.)		
Chip deselect to output in high-Z	tCHZ1 / tCHZ2	5SI	0ns(min.) / 20ns(max.)	tCHZ1 / tCHZ2	0ns(min.) / 20ns(max.)
		7SI	0ns(min.) / 25ns(max.)		
Output disable to output in high-Z	tOHZ	5SI	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI	0ns(min.) / 25ns(max.)		

ライトサイクル

項目	Symbol	変更前		Symbol	変更後
Write cycle time	tWC	5SI	55ns(min.)	tWC	55ns(min.)
		7SI	70ns(min.)		
Address valid to end of write	tAW	5SI	50ns(min.)	tAW	50ns(min.)
		7SI	55ns(min.)		
Chip select to end of write	tCW	5SI	50ns(min.)	tCW	50ns(min.)
		7SI	55ns(min.)		
Write pulse width	tWP	5SI	45ns(min.)	tWP	45ns(min.)
		7SI	50ns(min.)		
Address setup time	tAS	5SI	0ns(min.)	tAS	←
		7SI	0ns(min.)		
Write recovery time	tWR	5SI	0ns(min.)	tWR	←
		7SI	0ns(min.)		
Data to write time overlap	tDW	5SI	25ns(min.)	tDW	25ns(min.)
		7SI	30ns(min.)		
Data hold from write time	tDH	5SI	0ns(min.)	tDH	←
		7SI	0ns(min.)		
Output enable from end of write	tOW	5SI	5ns(min.)	tOW	←
		7SI	5ns(min.)		
Output disable to output in high-Z	tOHZ	5SI	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI	0ns(min.) / 25ns(max.)		
Write to output in high-Z	tWHZ	5SI	0ns(min.) / 20ns(max.)	tWHZ	0ns(min.) / 20ns(max.)
		7SI	0ns(min.) / 25ns(max.)		

(6)-a. データシート電気的特性 DC項目： 4Mb(5V) x8 R1LP0408DSB

対象型名

項目	変更前	変更後
発注型名	R1LP0408DSB-5SI, -5SR, -7SI, -7SR#B0	R1LP0408DSB-5SI#B1
	R1LP0408DSB-5SI, -5SR, -7SI, -7SR#S0	R1LP0408DSB-5SI#S1

DC動作条件

項目	Symbol	変更前		Symbol	変更後
動作電源電圧	Vcc	4.5V~5.5V		Vcc	←
動作温度範囲	Ta	5SR, 7SR	0℃~70℃	Ta	-40℃~85℃
		5SI, 7SI	-40℃~85℃		
入力電圧 (High)	VIH	2.2V(min.) / Vcc+0.3V(max.)		VIH	←
入力電圧 (Low)	VIL	-0.3V(min.) / 0.8V(max.)		VIL	←

DC特性

項目	Symbol	変更前		Symbol	変更後	
動作電流	Icc(TTL入力)	10mA(max.) / 5mA(typ.)		Icc(TTL入力)	←	
	Icc1(TTL入力,Min.Cycle)	25mA(max.) / 15mA(typ.)		Icc1(TTL入力,Min.Cycle)	←	
	Icc2(MOS入力,Cycle=1us)	5mA(max.) / 3mA(typ.)		Icc2(MOS入力,Cycle=1us)	←	
スタンバイ電流	ISB(TTL入力)	0.5mA(max.) / 0.1mA(typ.)		ISB(TTL入力)	←	
	ISB1(MOS入力)	~25℃	2.5uA(max.) / 0.8uA(typ.)	ISB1(MOS入力)	~25℃	←
		~40℃	3uA(max.) / 1uA(typ.)		~40℃	←
		~70℃	8uA(max.)		~70℃	←
		~85℃ (5SI, 7SIのみ)	10uA(max.)		~85℃	←
出力電圧 (High)	VOH	IOH=-1mA	2.4V(min.)	VOH	IOH=-1mA	←
	VOH2	IOH=-0.1mA	Vcc-0.5V(min.)	VOH2	IOH=-0.1mA	←
出力電圧 (Low)	VOL	IOL=2.1mA	0.4V(max.)	VOL	IOL=2.1mA	←

容量

項目	Symbol	変更前	Symbol	変更後
Input capacitance	C in	8pF(max.)	C in	←
Input/Output capacitance	C I/O	10pF(max.)	C I/O	←

データ保持特性

項目	Symbol	変更前		Symbol	変更後	
データ保持電圧	VDR	2.0V(min.)		VDR	←	
データ保持電流	IccDR(Vcc=3.0V)	~25℃	2.5uA(max.) / 0.8uA(typ.)	IccDR(Vcc=3.0V)	~25℃	←
		~40℃	3uA(max.) / 1uA(typ.)		~40℃	←
		~70℃	8uA(max.)		~70℃	←
		~85℃ (5SI, 7SIのみ)	10uA(max.)		~85℃	←
Chip deselect time to data retention	tCDR	0ns(min.)		tCDR	←	
Operation recovery time	tR	5ms(min.)		tR	←	

(6)-b. データシート電気的特性 AC項目： 4Mb(5V) x8 R1LP0408DSB

対象型名

項目	変更前	変更後
発注型名	R1LP0408DSB-5SI, -5SR, -7SI, -7SR#B0	R1LP0408DSB-5SI#B1
	R1LP0408DSB-5SI, -5SR, -7SI, -7SR#S0	R1LP0408DSB-5SI#S1

AC特性
リードサイクル

項目	Symbol	変更前		Symbol	変更後
Read cycle time	tRC	5SI, 5SR	55ns(min.)	tRC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address access time	tAA	5SI, 5SR	55ns(max.)	tAA	55ns(max.)
		7SI, 7SR	70ns(max.)		
Chip select access time	tACS	5SI, 5SR	55ns(max.)	tACS	55ns(max.)
		7SI, 7SR	70ns(max.)		
Output enable to output valid	tOE	5SI, 5SR	25ns(max.)	tOE	25ns(max.)
		7SI, 7SR	35ns(max.)		
Chip select to output in low-Z	tCLZ	5SI, 5SR	10ns(min.)	tCLZ	←
		7SI, 7SR	10ns(min.)		
Output enable to output in low-Z	tOLZ	5SI, 5SR	5ns(min.)	tOLZ	←
		7SI, 7SR	5ns(min.)		
Chip deselect to output in high-Z	tCHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tCHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Output hold from address change	tOH	5SI, 5SR	10ns(min.)	tOH	←
		7SI, 7SR	10ns(min.)		

ライトサイクル

項目	Symbol	変更前		Symbol	変更後
Write cycle time	tWC	5SI, 5SR	55ns(min.)	tWC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Chip select to end of write	tCW	5SI, 5SR	50ns(min.)	tCW	50ns(min.)
		7SI, 7SR	60ns(min.)		
Address setup time	tAS	5SI, 5SR	0ns(min.)	tAS	←
		7SI, 7SR	0ns(min.)		
Address valid to end of write	tAW	5SI, 5SR	50ns(min.)	tAW	50ns(min.)
		7SI, 7SR	60ns(min.)		
Write pulse width	tWP	5SI, 5SR	40ns(min.)	tWP	40ns(min.)
		7SI, 7SR	50ns(min.)		
Write recovery time	tWR	5SI, 5SR	0ns(min.)	tWR	←
		7SI, 7SR	0ns(min.)		
Write to output in high-Z	tWHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tWHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Data to write time overlap	tDW	5SI, 5SR	25ns(min.)	tDW	25ns(min.)
		7SI, 7SR	30ns(min.)		
Data hold from write time	tDH	5SI, 5SR	0ns(min.)	tDH	←
		7SI, 7SR	0ns(min.)		
Output enable from end of write	tOW	5SI, 5SR	5ns(min.)	tOW	←
		7SI, 7SR	5ns(min.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

(7)-a. データシート電気的特性 DC項目： 2Mb(3V) x16 R1LV0216BSB

対象型名

項目	変更前	変更後
発注型名	R1LV0216BSB-5SI, -7SI#B0	R1LV0216BSB-5SI#B1
	R1LV0216BSB-5SI, -7SI#S0	R1LV0216BSB-5SI#S1

DC動作条件

項目	Symbol	変更前	Symbol	変更後
動作電源電圧	Vcc	2.7V~3.6V	Vcc	←
動作温度範囲	Ta	-40℃~85℃	Ta	←
入力電圧 (High)	VIH	2.2V(min.) / Vcc+0.3V(max.)	VIH	←
入力電圧 (Low)	VIL	-0.3V(min.) / 0.6V(max.)	VIL	←

DC特性

項目	Symbol	変更前		Symbol	変更後	
動作電流	Icc1(TTL入力,Min.Cycle)	25mA(max.) / 15mA(typ.)		Icc1(TTL入力,Min.Cycle)	←	
	Icc2(MOS入力,Cycle=1us)	5mA(max.) / 2mA(typ.)		Icc2(MOS入力,Cycle=1us)	←	
スタンバイ電流	ISB(TTL入力)	0.5mA(max.)		ISB(TTL入力)	←	
	ISB1(MOS入力)	~25℃	2uA(max.) / 1uA(typ.)	ISB1(MOS入力)	~25℃	←
		~40℃	3uA(max.)		~40℃	←
		~70℃	8uA(max.)		~70℃	←
		~85℃	10uA(max.)		~85℃	←
出力電圧 (High)	VOH	IOH=-0.5mA	2.4V(min.)	VOH	IOH=-0.5mA	←
	VOH2	IOH=-0.05mA	Vcc-0.5V(min.)	VOH2	IOH=-0.05mA	←
出力電圧 (Low)	VOL	IOL=2mA	0.4V(max.)	VOL	IOL=2mA	←

容量

項目	Symbol	変更前	Symbol	変更後
Input capacitance	C in	8pF(max.)	C in	←
Input/Output capacitance	C I/O	10pF(max.)	C I/O	←

データ保持特性

項目	Symbol	変更前		Symbol	変更後	
データ保持電圧	VDR	2.0V(min.)		VDR	←	
データ保持電流	IccDR(Vcc=3.0V)	~25℃	2uA(max.) / 1uA(typ.)	IccDR(Vcc=3.0V)	~25℃	←
		~40℃	3uA(max.)		~40℃	←
		~70℃	8uA(max.)		~70℃	←
		~85℃	10uA(max.)		~85℃	←
Chip deselect time to data retention	tCDR	0ns(min.)		tCDR	←	
Operation recovery time	tR	5ms(min.)		tR	←	

(7)-b. データシート電気的特性 AC項目： 2Mb(3V) x16 R1LV0216BSB

対象型名

項目	変更前	変更後
発注型名	R1LV0216BSB-5SI, -7SI#B0	R1LV0216BSB-5SI#B1
	R1LV0216BSB-5SI, -7SI#S0	R1LV0216BSB-5SI#S1

AC特性
リードサイクル

項目	Symbol	変更前		Symbol	変更後
Read cycle time	tRC	5SI	55ns(min.)	tRC	55ns(min.)
		7SI	70ns(min.)		
Address access time	tAA	5SI	55ns(max.)	tAA	55ns(max.)
		7SI	70ns(max.)		
Chip select access time	tACS	5SI	55ns(max.)	tACS	55ns(max.)
		7SI	70ns(max.)		
Output enable to output valid	tOE	5SI	30ns(max.)	tOE	30ns(max.)
		7SI	35ns(max.)		
Output hold from address change	tOH	5SI	10ns(min.)	tOH	←
		7SI	10ns(min.)		
LB#,UB# access time	tBA	5SI	55ns(max.)	tBA	55ns(max.)
		7SI	70ns(max.)		
Chip select to output in low-Z	tCLZ	5SI	10ns(min.)	tCLZ	←
		7SI	10ns(min.)		
LB#,UB# enable to low-Z	tBLZ	5SI	10ns(min.)	tBLZ	←
		7SI	10ns(min.)		
Output enable to output in low-Z	tOLZ	5SI	5ns(min.)	tOLZ	←
		7SI	5ns(min.)		
Chip deselect to output in high-Z	tCHZ	5SI	0ns(min.) / 20ns(max.)	tCHZ	0ns(min.) / 20ns(max.)
		7SI	0ns(min.) / 25ns(max.)		
LB#,UB# disable to high-Z	tBHZ	5SI	0ns(min.) / 20ns(max.)	tBHZ	0ns(min.) / 20ns(max.)
		7SI	0ns(min.) / 25ns(max.)		
Output disable to output in high-Z	tOHZ	5SI	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI	0ns(min.) / 25ns(max.)		

ライトサイクル

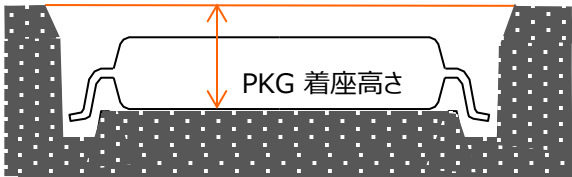
項目	Symbol	変更前		Symbol	変更後
Write cycle time	tWC	5SI	55ns(min.)	tWC	55ns(min.)
		7SI	70ns(min.)		
Address valid to end of write	tAW	5SI	50ns(min.)	tAW	50ns(min.)
		7SI	55ns(min.)		
Chip select to end of write	tCW	5SI	50ns(min.)	tCW	50ns(min.)
		7SI	55ns(min.)		
Write pulse width	tWP	5SI	45ns(min.)	tWP	45ns(min.)
		7SI	50ns(min.)		
LB#,UB# valid to end of write	tBW	5SI	50ns(min.)	tBW	50ns(min.)
		7SI	55ns(min.)		
Address setup time	tAS	5SI	0ns(min.)	tAS	←
		7SI	0ns(min.)		
Write recovery time	tWR	5SI	0ns(min.)	tWR	←
		7SI	0ns(min.)		
Data to write time overlap	tDW	5SI	25ns(min.)	tDW	25ns(min.)
		7SI	30ns(min.)		
Data hold from write time	tDH	5SI	0ns(min.)	tDH	←
		7SI	0ns(min.)		
Output enable from end of write	tOW	5SI	5ns(min.)	tOW	←
		7SI	5ns(min.)		
Output disable to output in high-Z	tOHZ	5SI	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI	0ns(min.) / 25ns(max.)		
Write to output in high-Z	tWHZ	5SI	0ns(min.) / 20ns(max.)	tWHZ	0ns(min.) / 20ns(max.)
		7SI	0ns(min.) / 25ns(max.)		

5. 梱包仕様の変更内容

(1) トレイ変更内容

- ・ トレイにおけるパッケージの着座高さを変更になります。下記の表をご参照ください。
- ・ JEDEC規定寸法（外形寸法、ポケットピッチ等）の変更はございません。

	パッケージ タイプ	変更前		変更後	
		トレイ型名	パッケージ着座高さ (mm)	トレイ型名	パッケージ着座高さ (mm)
トレイ	28pin-TSOP(I), 32pin-sTSOP	L196-10	2.0	EA50813	1.85
	32pin-TSOP(I)	L196-20	2.1	EA50820	1.5
	32pin-TSOP(II)	L196-93	2.0	EA80817	2.0
	44pin-TSOP(II)	L196-92	2.0	EA80815	2.0
	48pin-TSOP(I)	L196-126	2.0	EA51220	1.5



トレイポケット断面図

(2) 「トレイへのIC収納順序」の変更内容

- ・ R1RP0416DSB, R1RW0416DSB, R1LV1616HSA のトレイ納入品につきましては、JEDECTレイへのICの収納順序が変更になります。下記をご参照ください。
- ・ 上記以外の製品につきましては、ICの収納順序は変更ございません。
(現状すでに、下記の図の「変更後」と同じ収納順序になっております。)

	変更前	変更後
トレイへの IC収納順序		
対象型名	R1RP0416DSB-xxx #D0 R1RW0416DSB-xxx #D0 R1LV1616HSA-xxx #B0	R1RP0416DSB-xxx #D1 R1RW0416DSB-xxx #D1 R1LV1616HSA-xxx #B1

(3) テープ&リール変更内容

- ・ エンボステープにおけるパッケージの着座高さが変更になります。下記の表をご参照ください。
- ・ エンボステープ幅、エンボステープピッチの変更はございません。
- ・ リール径の変更はございません。

	パッケージ タイプ	変更前		変更後	
		エンボス型名	パッケージ着座高さ (mm)	エンボス型名	パッケージ着座高さ (mm)
エンボス キャリア テープ	28pin-TSOP(I), 32pin-sTSOP	MTE2412H-28P2C-A	1.3	TSOP28	1.4
	32pin-TSOP(I)	MTE3212H-32P3H-A	1.25	TSOP32-1	1.4
	32pin-TSOP(II)	MTE3216H-50P3W	1.2	TSOP32-6	1.3
	44pin-TSOP(II)	MTE3216H-28P3Y	1.2	TSOP44-3	1.3
	48pin-TSOP(I)	TE3216-16P	1.2	TSOP48-3	1.2



エンボステープ ポケット断面図

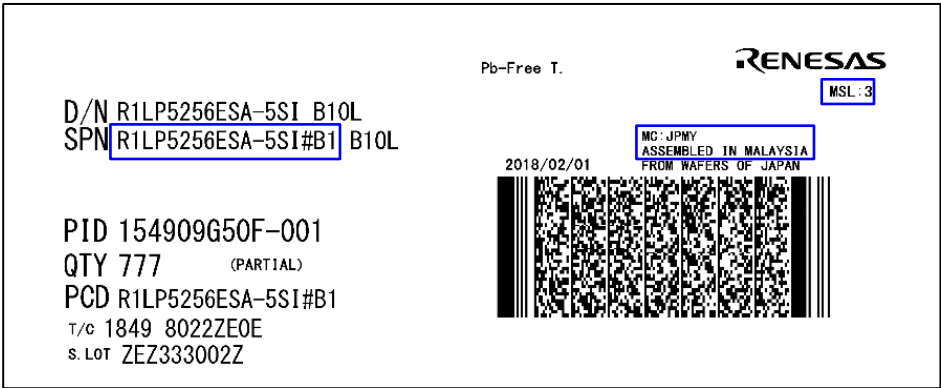
6. 出荷梱包ラベル仕様

- ラベルフォーマット自体の変更はございません。
- 「発注型名」、「原産国表示」、「MSL表示」の記載内容が変更になります。下記のラベル例をご参照ください。
(R1LV0216BSB と R1LP0408DSB については、MSL:3 から変更ございません。)

変更前



変更後



7. 移管先拠点の概要

項目	組立拠点	選別テスト拠点
会社名	Amkor Technology Malaysia Sdn,Bhd.	Powertech Technology Inc.
生産国	マレーシア	台湾
所在地	15km, Jalan Klang-Banting, 42507 Telok Panglima Garang, Kuala Langat, Selangor Darul Ehsan, Malaysia	No.10, Datong Rd., Hsinchu Industrial Park, Hukou, Hsinchu 30352, Taiwan

以上