

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

インフォメーション

QDRTM II+ / DDR II+ SRAM の特徴 (QDR II / DDR II との比較)

(メモ)

CMOSデバイスの一般的注意事項

入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力ノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

はじめに

対象者 この資料は、QDR II+ / DDR II+ SRAM および QDR II / DDR II SRAM を使用してアプリケーション・システムを設計するユーザを対象とします。

目的 この資料は、QDR II+ / DDR II+ SRAM の特徴を QDR II / DDR II SRAM との比較を通して理解していただくことを目的とします。各製品の詳細な数値等はそれぞれのデータ・シートを参照してください。

読み方 この資料の読者には、電気、論理回路とメモリ製品の一般的な知識を必要とします。各製品の機能の詳細はそれぞれのデータ・シートを参照してください。また、他社の製品については、他社ウェブ・サイト等を参照してください。なお、この資料に記載している動作例は参考例を示したもので、記載されているデータなどは保証値ではありません。参考値として使用してください。

凡例 データ表記の重み : 左が上位桁、右が下位桁
XXX# (端子, 信号名称のあとに#): アクティブ・ロウの表記
注 : 本文中につけた注の説明
注意 : 気をつけて読んでいただきたい内容
備考 : 本文中の補足説明

対象製品 この資料では、次に挙げる当社製の QDR II+ / DDR II+ SRAM 製品を対象としています。

容量 (ビット)	機能
72M	DDR II+ SRAM 2.0 & 2.5 CLOCK CYCLES READ LATENCY 2-WORD BURST OPERATION
	DDR II+ SRAM SEPARATE I/O 2.5 CLOCK CYCLES READ LATENCY 2-WORD BURST OPERATION
	QDR II+ SRAM 2.0 & 2.5 CLOCK CYCLES READ LATENCY 4-WORD BURST OPERATION

関連資料 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

ドキュメント名	資料番号
μPD44646092A, 44646182A, 44646362A, 44646093A, 44646183A, 44646363A DATA SHEET	M19060
μPD44646187A DATA SHEET	M19062
μPD44647094A, 44647184A, 44647364A, 44647096A, 44647186A, 44647366A DATA SHEET	M19063

構成 このマニュアルは、次の内容で構成しています。

1. 概要
2. QDR II SRAM / DDR II SRAM との仕様の比較
3. 個々の相違点から見た QDR II+ SRAM / DDR II+ SRAM

QDR RAMとQuad Data Rate RAMは、サイプレスセミコンダクタ社，ルネサステクノロジ社，IDT 社，NEC エレクトロニクス，サムスン電子社により開発された製品の新しいシリーズを含みます。

- 本資料に記載されている内容は2009年5月現在のもので、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。また、当社製品は耐放射線設計については行っておりません。当社製品をお客様の機器にご使用の際には、当社製品の不具合の結果として、生命、身体および財産に対する損害や社会的損害を生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E0710J

目 次

1. 概 要	8
1.1 仕様の違いと市場の棲み分けについて	8
2. QDR II SRAM / DDR II SRAM との仕様の比較	9
3. 個々の相違点から見た QDR II+ SRAM / DDR II+ SRAM	10
3.1 リード・レイテンシー (RL)	10
3.2 最高動作周波数	11
3.3 機能とバス幅の種類	11
3.4 C 端子, C#端子と QVLD 端子	12
3.5 ODT (On Die Termination) 機能	13
3.6 出力電源電圧 VDDQ	13
3.7 DDR II+ SRAM でのバースト・シーケンス	13

図の目次

図番号	タイトル, ページ
3 - 1	リード・レイテンシーの比較 (QDR Burst 長: 4 の場合) 10
3 - 2	QDR II と QDR II+ のリード・タイミングの比較..... 11

表の目次

表番号	タイトル, ページ
2 - 1	QDR II+ SRAM / DDR II+ SRAM と QDR II SRAM / DDR II SRAM の主な仕様の相違点 9
3 - 1	RL と最高動作周波数の関係 10
3 - 2	端子配置の例 (18M DDR II+ SRAM, Common I/O, Burst: 2 の端子配置) 12
3 - 3	端子配置の例 (18M DDR II SRAM, Common I/O, Burst: 2 の端子配置) 12
3 - 4	出力電源電圧のサポート 13

1. 概 要

QDR SRAM / DDR SRAM は、ネットワーク市場からの高性能な SRAM の要求を受け、QDR のコンソーシアムによって策定された、高性能 SRAM の仕様であり、現在デファクト・スタンダードとしてネットワーク基幹系装置等で使用されています。NEC エレクトロニクスは QDR II SRAM / DDR II SRAM 仕様の策定からコンソーシアムに参加しており、18Mbit、36Mbit と製品出荷を行い、長期に渡る生産実績を誇っています。

インターネット社会の進展により、ネットワーク市場では更なるセットの高性能化が求められており、現在のスタンダードである QDR II SRAM / DDR II SRAM 仕様よりさらに高性能な SRAM 製品を望まれています。QDR コンソーシアムではこの要求に応えるべく、QDR II SRAM / DDR II SRAM 仕様を進化させた、QDR II+ SRAM / DDR II+ SRAM 仕様を策定しました。

QDR II+ SRAM / DDR II+ SRAM 仕様は QDR II SRAM / DDR II SRAM 仕様をベースとして改良し、より高性能な SRAM 仕様となっています。したがって、QDR II SRAM / DDR II SRAM 仕様と互換の部分もありますが、変更された部分があります。

この資料は QDR II+ SRAM / DDR II+ SRAM 仕様を、QDR II SRAM / DDR II SRAM 仕様との違いを中心に説明しながら、NEC エレクトロニクスが開発している QDR II+ SRAM / DDR II+ SRAM 仕様の SRAM 製品について説明したものです。

1.1 仕様の違いと市場の棲み分けについて

QDR II+ SRAM / DDR II+ SRAM と QDR II SRAM / DDR II SRAM の最大の違いは、最大動作周波数です。QDR II SRAM / DDR II SRAM 仕様では 333 MHz (NEC エレクトロニクス製品の場合、300 MHz が最大動作周波数) ですが、QDR II+ SRAM / DDR II+ SRAM 仕様では 500 MHz となっています。

QDR II+ SRAM / DDR II+ SRAM 仕様は、QDR II SRAM / DDR II SRAM 仕様と同様に、ネットワーク市場での採用を目標に策定された仕様であり、お互いに市場が競合しています。

ただし、QDR II+ SRAM / DDR II+ SRAM は、QDR II SRAM / DDR II SRAM の上位互換ではありませんので、QDR II SRAM / DDR II SRAM の代わりに QDR II+ SRAM / DDR II+ SRAM を載せ替えても動作しません。載せ替えて使用するためには QDR II SRAM / DDR II SRAM に対応した FPGA や NPU を、QDR II+ SRAM / DDR II+ SRAM に対応した FPGA や NPU に変更するか、QDR II SRAM / DDR II SRAM に対応した ASIC を、QDR II+ SRAM / DDR II+ SRAM に対応するよう修正した上で、セットのチューニングを行う必要があります。よって、QDR II+ SRAM / DDR II+ SRAM は QDR II SRAM / DDR II SRAM を採用したセットに対して、そのまま置き換えることはできません。

QDR II SRAM / DDR II SRAM を採用中でありながら、新規のセットでは QDR II+ SRAM / DDR II+ SRAM の採用に踏み切るかどうかは、新規セットでの性能向上のために、より高い動作周波数を必要とするかどうかにかかっています。

つまり、QDR II+ SRAM / DDR II+ SRAM を採用するかどうかは、セットの高性能化にとって SRAM の最大動作周波数が重要であるかどうかによって決まる可能性が高いと言えます。ロジックを変更する等のコストや手間をかけてでもセットの高性能化のために最大動作周波数が重要であると判断すれば QDR II+ SRAM / DDR II+ SRAM を新規採用、最大動作周波数は重要でなく従来資産を流用したい場合には QDR II SRAM / DDR II SRAM を継続採用という形で、市場で棲み分けると考えています。

2. QDR II SRAM / DDR II SRAMとの仕様の比較

QDR II+ SRAM / DDR II+ SRAM と QDR II SRAM / DDR II SRAM の主な仕様の比較を表 2 - 1 に示します。

現在 QDR II SRAM / DDR II SRAM を採用中だが、新規セットでは QDR II+ SRAM / DDR II+ SRAM の採用を検討したいといった場合には、参考にして下さい。3. 個々の相違点から見た QDR II+ SRAM / DDR II+ SRAM ではこの表の各項目およびそれ以外の相違点について、更に詳細に説明します。

なお、QDR II+ SRAM / DDR II+ SRAM および QDR II SRAM / DDR II SRAM の詳細な機能や特性に関しては、各々の製品のデータ・シートをご覧ください。

表 2 - 1 QDR II+ SRAM / DDR II+ SRAM と QDR II SRAM / DDR II SRAM の主な仕様の相違点

	QDR II/ DDR II			QDR II+/DDR II+			備考
最大動作周波数	333 MHz (リード・レイテンシー 1.5 cycle)			400 MHz (リード・レイテンシー 2.0 cycle) 500 MHz (リード・レイテンシー 2.5 cycle)			QDR II+/DDR II+はリード・レイテンシーによって品名が異なります。
機能の種類		Burst 長			Burst 長		
		4	2		4	2	
	QDR II	対応	対応	QDR II+	対応	未対応	
	DDR II, Common I/O	対応	対応	DDR II+, Common I/O	未対応	対応	
	DDR II, Separate I/O	未対応	対応	DDR II+, Separate I/O	未対応	対応	
バス幅	x8/x9/x18/x36			x18/x36			
QVLD 端子	無			有			
C/C#端子	有			無			
ODT 機能	無			有 (ベンダー・オプション)			ODT 機能の一部にベンダー・オプションがあります。
V _{DDQ} 電源電圧	1.5 V または 1.8 V			1.5 V *1.8 V はベンダー・オプション			QDR II+/DDR II+の 1.8 V はベンダー・オプションです。

3. 個々の相違点から見たQDR II+ SRAM / DDR II+ SRAM

3.1 リード・レイテンシー (RL)

リード・コマンドの発行から期待アドレスのデータが出力されるまで（読み出しまで）にかかるクロック数をリード・レイテンシー（RL）と呼びます。QDR II SRAM / DDR II SRAM では RL は 1.5 cycle でしたが、QDR II+ SRAM / DDR II+ SRAM では、RL を 2.0 cycle と 2.5 cycle の 2 つに設定しています。

表 3 - 1 に RL と最高動作周波数の関係を示します。アドレス入力からデータ出力までのスピード（イニシャルアクセス）に対して QDR II SRAM / DDR II SRAM は RL = 1.5 のため最高周波数は 300 MHz でしたが、QDR II+ SRAM / DDR II+ SRAM は、RL = 2.0, 2.5 を準備しているため最高周波数を 500 / 400 MHz まで対応することが可能となります。

QDR Burst 長: 4 の場合のリード・レイテンシーの比較を図 3 - 1 に、QDR II と QDR II+ のリード・タイミングの比較を図 3 - 2 に示します。

なお、NEC エレクトロニクスでは、2.0 cycle と 2.5 cycle の 2 種類の RL をそれぞれ別の製品として製品化しており、製品名で判別できるようになっています。

表 3 - 1 RL と最高動作周波数の関係

	RL (Cycle)	最高動作周波数 (MHz)	イニシャルアクセス (ns)
QDR II+ SRAM DDR II+ SRAM	2.5	500	5.0
	2.0	400	5.0
QDR II SRAM DDR II SRAM	1.5	300	5.0

図 3 - 1 リード・レイテンシーの比較 (QDR Burst 長: 4 の場合)

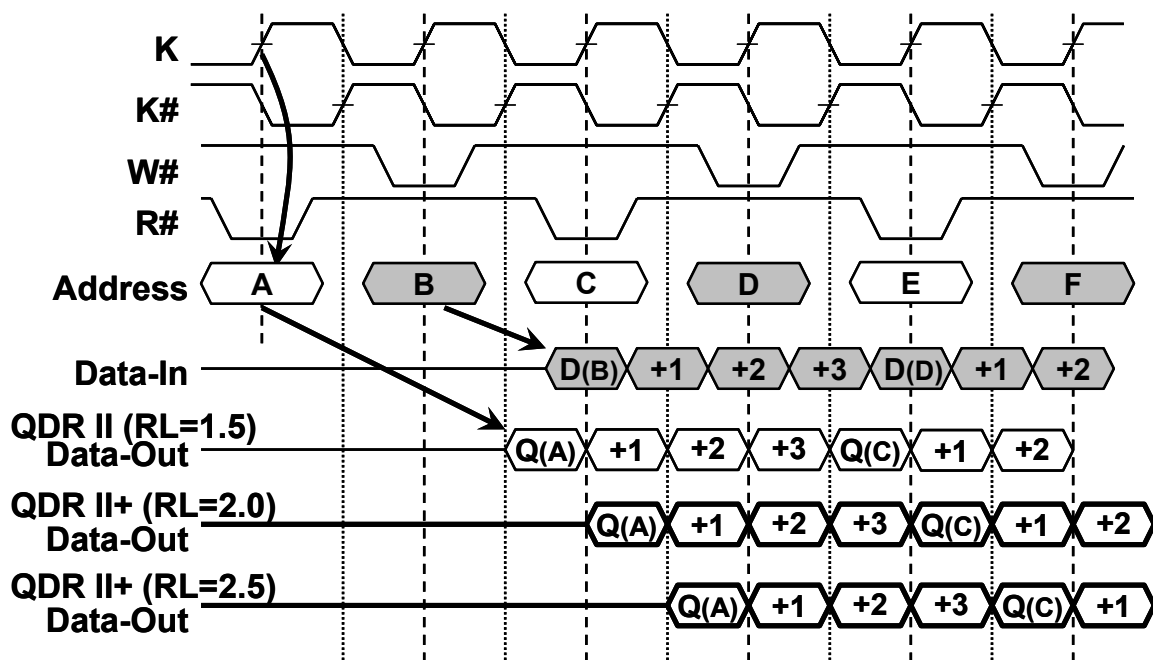
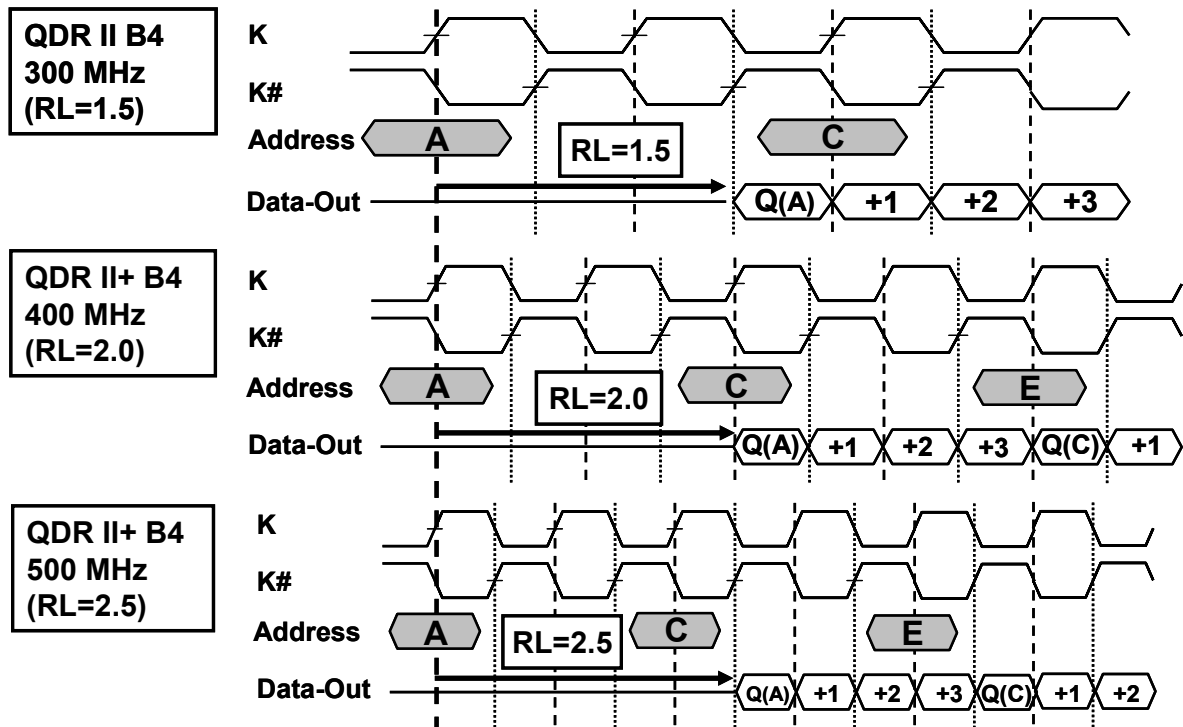


図 3 - 2 QDR II と QDR II+ のリード・タイミングの比較



3.2 最高動作周波数

表 3 - 1 のように、QDR II SRAM / DDR II SRAM では最高動作周波数は 333 MHz (NEC エレクトロニクスの製品レベルでは 300 MHz) でしたが、QDR II+ SRAM / DDR II+ SRAM では RL = 2.0 cycle で 400 MHz, RL = 2.5 cycle で 500 MHz となっています。従って QDR II SRAM / DDR II SRAM に比べ、最高動作周波数が RL = 2.0 cycle では約 1.2 倍, RL = 2.5 cycle では約 1.5 倍となっており、転送レートの向上が図られています。

3.3 機能とバス幅の種類

QDR II SRAM / DDR II SRAM では、表 2 - 1 に示したような 5 種類の機能と 4 種類のバス幅のマトリックスとなる多くの製品群をご用意しています。しかし一部のお客様では、選択肢が多すぎてどれを使用すれば良いか迷ってしまうといった場合もあり、QDR II+ SRAM / DDR II+ SRAM では、機能を QDR II+, Burst 長: 4 と DDR II+, Common I/O, Burst 長: 2 と DDR II+, Separate I/O, Burst 長: 2 の 3 種類に、バス幅を x18 と x36 の 2 種類に絞っています。

3.4 C端子, C#端子とQVLD端子

QDR II SRAM / DDR II SRAM には, C 端子, C#端子が存在します。これらは出力クロック端子ですが, QDR II SRAM / DDR II SRAM にはエコー・クロック出力として CQ 端子, CQ#端子も存在します。高速動作するシステムを設計する際, CQ 端子, CQ#端子を使用する方が良かったため, C 端子, C#端子はあまり使用されていませんでした。このため, QDR II+ SRAM / DDR II+ SRAM ではC 端子 (P6), C#端子 (R6) を廃止し, これらの端子配置を QVLD 端子 (P6) と ODT 端子 (R6) (またはNC 端子) に変更しました。

QVLD 端子は QDR II+ SRAM / DDR II+ SRAM で新しく設けられた端子です。(QDR II SRAM / DDR II SRAM には存在しません。) この端子は, 有効データの半サイクル前に, エコー・クロックのエッジで立ち上がります。

ODT 端子 (R6) については3.5 ODT (On Die Termination) 機能で説明します。

表 3 - 2 端子配置の例 (18M DDR II+ SRAM, Common I/O, Burst: 2 の端子配置)

	1	2	3	4	5	6	7	8	9	10	11
A	CQ#	V _{SS}	NC	R,W#	BW2#	K#	BW1#	LD#	A	V _{SS}	CQ
B	NC	DQ27	DQ18	A	BW3#	K	BW0#	A	NC	NC	DQ8
C	NC	NC	DQ28	V _{SS}	A	A0	A	V _{SS}	NC	DQ17	DQ7
D	NC	DQ29	DQ19	V _{SS}	V _{SS}	V _{SS}	V _{SS}	V _{SS}	NC	NC	DQ16
E	NC	NC	DQ20	V _{DDQ}	V _{SS}	V _{SS}	V _{SS}	V _{DDQ}	NC	DQ15	DQ6
F	NC	DQ30	DQ21	V _{DDQ}	V _{DD}	V _{SS}	V _{DD}	V _{DDQ}	NC	NC	DQ5
G	NC	DQ31	DQ22	V _{DDQ}	V _{DD}	V _{SS}	V _{DD}	V _{DDQ}	NC	NC	DQ14
H	DLL#	V _{REF}	V _{DDQ}	V _{DDQ}	V _{DD}	V _{SS}	V _{DD}	V _{DDQ}	V _{DDQ}	V _{REF}	ZQ
J	NC	NC	DQ32	V _{DDQ}	V _{DD}	V _{SS}	V _{DD}	V _{DDQ}	NC	DQ13	DQ4
K	NC	NC	DQ23	V _{DDQ}	V _{DD}	V _{SS}	V _{DD}	V _{DDQ}	NC	DQ12	DQ3
L	NC	DQ33	DQ24	V _{DDQ}	V _{SS}	V _{SS}	V _{SS}	V _{DDQ}	NC	NC	DQ2
M	NC	NC	DQ34	V _{SS}	V _{SS}	V _{SS}	V _{SS}	V _{SS}	NC	DQ11	DQ1
N	NC	DQ35	DQ25	V _{SS}	A	A	A	V _{SS}	NC	NC	DQ10
P	NC	NC	DQ26	A	A	QVLD	A	A	NC	DQ9	DQ0
R	TDO	TCK	A	A	A	ODT	A	A	A	TMS	TDI

表 3 - 3 端子配置の例 (18M DDR II SRAM, Common I/O, Burst: 2 の端子配置)

	1	2	3	4	5	6	7	8	9	10	11
A	CQ#	V _{SS}	NC	R,W#	BW2#	K#	BW1#	LD#	A	V _{SS}	CQ
B	NC	DQ27	DQ18	A	BW3#	K	BW0#	A	NC	NC	DQ8
C	NC	NC	DQ28	V _{SS}	A	A0	A	V _{SS}	NC	DQ17	DQ7
D	NC	DQ29	DQ19	V _{SS}	V _{SS}	V _{SS}	V _{SS}	V _{SS}	NC	NC	DQ16
E	NC	NC	DQ20	V _{DDQ}	V _{SS}	V _{SS}	V _{SS}	V _{DDQ}	NC	DQ15	DQ6
F	NC	DQ30	DQ21	V _{DDQ}	V _{DD}	V _{SS}	V _{DD}	V _{DDQ}	NC	NC	DQ5
G	NC	DQ31	DQ22	V _{DDQ}	V _{DD}	V _{SS}	V _{DD}	V _{DDQ}	NC	NC	DQ14
H	DLL#	V _{REF}	V _{DDQ}	V _{DDQ}	V _{DD}	V _{SS}	V _{DD}	V _{DDQ}	V _{DDQ}	V _{REF}	ZQ
J	NC	NC	DQ32	V _{DDQ}	V _{DD}	V _{SS}	V _{DD}	V _{DDQ}	NC	DQ13	DQ4
K	NC	NC	DQ23	V _{DDQ}	V _{DD}	V _{SS}	V _{DD}	V _{DDQ}	NC	DQ12	DQ3
L	NC	DQ33	DQ24	V _{DDQ}	V _{SS}	V _{SS}	V _{SS}	V _{DDQ}	NC	NC	DQ2
M	NC	NC	DQ34	V _{SS}	V _{SS}	V _{SS}	V _{SS}	V _{SS}	NC	DQ11	DQ1
N	NC	DQ35	DQ25	V _{SS}	A	A	A	V _{SS}	NC	NC	DQ10
P	NC	NC	DQ26	A	A	C	A	A	NC	DQ9	DQ0
R	TDO	TCK	A	A	A	C#	A	A	A	TMS	TDI

3.5 ODT (On Die Termination) 機能

QDR II+ SRAM / DDR II+ SRAM は、QDR II SRAM / DDR II SRAM には無かった ODT 機能を搭載可能な仕様となっています。QDR II SRAM / DDR II SRAM では IC の外部に終端抵抗を搭載するのが一般的でしたが、QDR II+ SRAM / DDR II+ SRAM では、この ODT 機能を有効とすることで、チップ内部での終端が可能になりました。

ODT 機能は ODT 端子 (R6) への処理によって ON/OFF を切り替えることが可能です。ODT 端子 (R6) の入力レベルが LOW または OPEN の場合に ODT 機能は OFF し、HIGH の場合に ODT 機能が ON します。ODT 機能が ON の場合、終端抵抗 R_{TT} は RQ (ZQ 端子 - GND 間に接続した抵抗) の 60% の抵抗値 ($RQ = 250 \Omega$ の場合、 $R_{\text{TT}} = 150 \Omega$) となります。

例外として、ODT 機能を搭載している製品であっても、一部の製品 (他社製品) では ODT 機能が常時 ON 状態で OFF することができず、終端抵抗値を R6 端子の入力レベルで変更するだけのものがあり注意が必要ですが、R6 端子に HIGH が入力する回路構成にしておけば一般的な ODT 機能と同じく終端抵抗 R_{TT} が RQ (ZQ 端子 - GND 間に接続した抵抗) の 60% の抵抗値 ($RQ = 250 \Omega$ の場合、 $R_{\text{TT}} = 150 \Omega$) となりますので、R6 端子に HIGH が入力する回路構成にしておくことをお勧めします。

ODT 機能の対象端子は、BWx と DQn/Dn になります。

3.6 出力電源電圧 V_{DDQ}

QDR II SRAM / DDR II SRAM では、出力電源電圧 V_{DDQ} は $1.5 \text{V} \pm 0.1 \text{V}$ と $1.8 \text{V} \pm 0.1 \text{V}$ のいずれかを選択して使用することが可能です。しかし、より高い動作周波数での動作のために仕様策定された QDR II+ SRAM / DDR II+ SRAM では、 $1.5 \text{V} \pm 0.1 \text{V}$ を標準とし、 $1.8 \text{V} \pm 0.1 \text{V}$ をベンダー・オプションとしています。従って、ベンダーによっては $1.8 \text{V} \pm 0.1 \text{V}$ をサポートしていない場合がありますので、 $1.8 \text{V} \pm 0.1 \text{V}$ で使用される場合には、採用するベンダーの製品が $1.8 \text{V} \pm 0.1 \text{V}$ をサポートしているか確認する必要があります。なお、 $1.5 \text{V} \pm 0.1 \text{V}$ で使用される場合には、標準でサポートされていますので、サポートの確認の必要はありません。

NEC エレクトロニクスの QDR II+ SRAM / DDR II+ SRAM では、 $1.5 \text{V} \pm 0.1 \text{V}$ と $1.8 \text{V} \pm 0.1 \text{V}$ の両方をサポートしていますので、そういった心配をすることなく、安心してお使いいただけます。

表 3-4 出力電源電圧のサポート

	出力電源電圧 V_{DDQ}	
	$1.8 \text{V} \pm 0.1 \text{V}$	$1.5 \text{V} \pm 0.1 \text{V}$
QDR II+ SRAM DDR II+ SRAM	ベンダー・オプション	対応
QDR II SRAM DDR II SRAM	対応	対応

3.7 DDR II+ SRAMでのバースト・シーケンス

DDR II+ SRAM では、DDR II SRAM でサポートしていたリニア・バースト・アドレスを削除しました。このため DDR II SRAM では A0 であった C6 端子は、DDR II+ SRAM では NC 端子となっています。

(メモ)

(メ モ)

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係，技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00～12:00，午後 1:00～5:00)

電 話 : 044-435-9494

E-mail : info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか，NECエレクトロニクスの販売特約店へお申し付けください。
