

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

# SH7670 CPUボード M3A-HS71

ユーザーズマニュアル

ルネサス32 ビットRISC マイクロコンピュータ

SuperH RISC engine ファミリ / SH7670 シリーズ

## 本資料ご利用に際しての留意事項

### 本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続きを行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認頂きますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意下さい。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会下さい。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないで下さい。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
  - 1) 生命維持装置。
  - 2) 人体に埋め込み使用するもの。
  - 3) 治療行為（患部切り出し、薬剤投与等）を行なうもの。
  - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願い致します。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断り致します。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会下さい。

# 目次

---

第1章 概要 .....	1-1
1.1 概要 .....	1-2
1.2 構成図.....	1-2
1.3 外部仕様 .....	1-3
1.4 SH7670 CPUボードブロック図 .....	1-5
1.5 外観 .....	1-6
1.6 SH7670 CPUボードメモリマッピング.....	1-7
1.7 絶対最大定格 .....	1-8
1.8 動作条件 .....	1-8
第2章 機能仕様 .....	2-1
2.1 機能概略 .....	2-2
2.2 CPU.....	2-3
2.2.1 SH7670概要 .....	2-3
2.2.2 SH7670 CPUボードで使用するSH7670端子機能一覧.....	2-3
2.2.3 SH7670CPUボードで使用するSH7670のマルチプレクス端子 .....	2-11
2.3 メモリ.....	2-15
2.3.1 SH7670内蔵RAM .....	2-15
2.3.2 フラッシュメモリインタフェース .....	2-15
2.3.3 外部SDRAMインタフェース .....	2-17
2.3.4 外部EEPROMインタフェース .....	2-20
2.4 USBインタフェース.....	2-21
2.5 シリアルポートインタフェース .....	2-22
2.6 STインタフェース.....	2-23
2.7 LANインタフェース .....	2-24
2.8 入出力ポート .....	2-26
2.9 電源回路.....	2-28
2.10 クロックモジュール .....	2-29
2.11 リセットモジュール .....	2-30
2.12 割り込みスイッチ.....	2-31
2.13 E10A-USBインタフェース .....	2-32
第3章 操作仕様 .....	3-1
3.1 SH7670 CPUボードコネクタ概要.....	3-2
3.1.1 LANコネクタ (J1) .....	3-3
3.1.2 USBコネクタ (J3) .....	3-4
3.1.3 拡張コネクタ (J5,J6,J8,J9,J11,J12,J13) .....	3-5
3.1.4 STIFコネクタ (J7,J10) .....	3-9
3.1.5 外部電源供給コネクタ (J14,J18) .....	3-11
3.1.6 電源コネクタ (J15) .....	3-12
3.1.7 H-UDIコネクタ (J16) .....	3-13
3.1.8 UARTコネクタ (J20) .....	3-14

---

3.2 スイッチ、LED概要 .....	3-15
3.2.1 ジャンパ（JP1～JP7） .....	3-16
3.2.2 スイッチ、LED機能 .....	3-18
3.3 SH7670 CPUボード外形寸法 .....	3-21

---

付録 .....	A-1
----------	-----

---

接続図

第1章  
概要

---

## 1.1 概要

SH7670 CPUボードは、ルネサステクノロジオリジナルマイクロコンピュータSH7670の機能・性能評価及び、アプリケーションソフトウェアの開発・評価を行なうためのCPU評価ボードです。以下にSH7670 CPUボードの特徴を示します。

ボード型名：M3A-HS71

<SH7670 CPUボードの特徴>

- 外部メモリとして、64Mビット（8Mバイト）品のフラッシュメモリを1個（16ビットバス接続）、256Mビット（32Mバイト）品のSDRAMを2個（32ビットバス接続）搭載しています。
- SH7670周辺機能インタフェースとして、USBコネクタ、LANコネクタを標準搭載しています。また、MPEGトランスポートストリームインタフェース（STIF）用コネクタとして、汎用20ピンMIL規格コネクタを設けています。
- SH7670のデータバス、アドレスバス、内蔵周辺機能の端子はすべて拡張コネクタに接続しています。（拡張ボード接続用、計測器を用いた信号モニタリング用）
- ルネサステクノロジ製オンチップエミュレータE10A-USB（AUD機能なし：14ピンコネクタ）の使用が可能です。

## 1.2 構成図

図1.2.1にSH7670 CPUボードを用いたシステム構成例を示します。

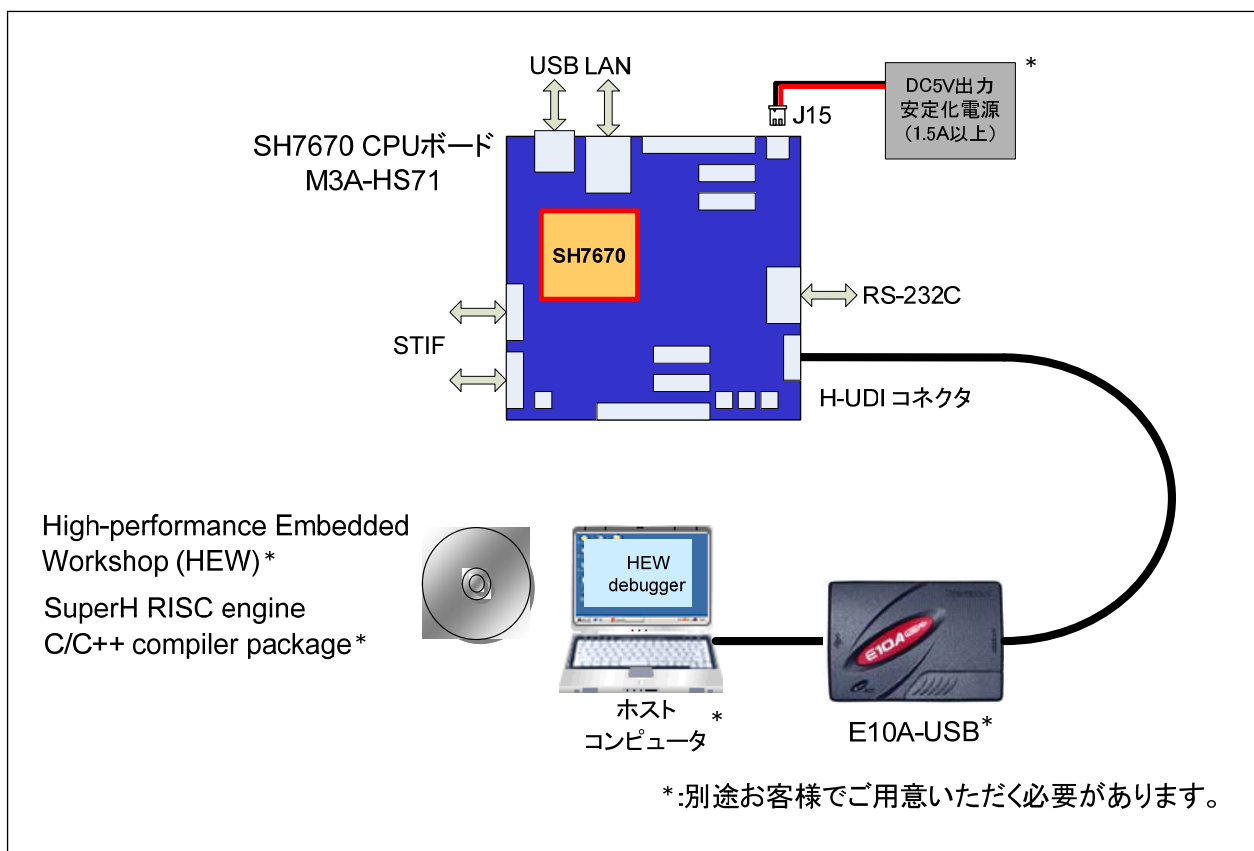


図1.2.1 SH7670 CPUボードシステム構成例



## 1.3 外部仕様

表1.3.1と表1.3.2にSH7670 CPUボードの外部仕様を示します。

表1.3.1 SH7670 CPUボード外部仕様一覧 (1)

No.	項目	内容
1	CPU	SH7670 <ul style="list-style-type: none"> <li>● 入力 (XIN) クロック : 16.67MHz</li> <li>● バスクロック : 最大66.67MHz</li> <li>● CPUクロック : 最大200MHz</li> <li>● 内蔵メモリ               <ul style="list-style-type: none"> <li>・ RAM : 32Kバイト</li> <li>・ 命令キャッシュ : 8Kバイト</li> <li>・ オペランドキャッシュ : 8Kバイト</li> </ul> </li> </ul> 電源電圧 : 内部 : 1.2V、I/O : 3.3V 256ピンBGA 0.8mmピッチ (パッケージコード : PRBG0256GA-A)
2	外部メモリ	以下のメモリを搭載 <ul style="list-style-type: none"> <li>● SDRAM               <ul style="list-style-type: none"> <li>・ EDS2516APTA-75 (エルピーダ製) × 2 : 64Mバイト</li> <li>・ 32ビットバス幅</li> </ul> </li> <li>● フラッシュメモリ               <ul style="list-style-type: none"> <li>・ S29GL064A90TFIR4 : 8Mバイト</li> <li>・ 16ビットデータバス幅固定</li> </ul> </li> <li>● EEPROM (IIC3)               <ul style="list-style-type: none"> <li>・ HN58X24128FPIE × 1 : 16Kバイト</li> </ul> </li> </ul>
3	Ether	<ul style="list-style-type: none"> <li>● パルストランス内蔵RJ-45LANコネクタ (8ピン、RJ-45)</li> <li>● Realtek製PHY-LSI RTL8201CP-VD-LF実装</li> </ul>
4	USB	<ul style="list-style-type: none"> <li>● USBコネクタ</li> </ul> ⇒ シリーズAソケット標準搭載。(ホスト/ファンクション評価用にMini-AB/Mini-Bコネクタ実装が可能な基板パターン) <ul style="list-style-type: none"> <li>● VBUS電源制御あり</li> </ul>
5	各種コネクタ/ スルーホール	<ul style="list-style-type: none"> <li>● H-UDIコネクタ (14ピン)</li> <li>● シリアルポートコネクタ (D-sub 9ピン)</li> <li>● 20ピンMIL規格コネクタ               <ul style="list-style-type: none"> <li>・ SH7670拡張コネクタ : 4個</li> <li>・ SH7670 ST I/Fコネクタ : 2個</li> </ul> </li> <li>● 40ピンMIL規格コネクタ               <ul style="list-style-type: none"> <li>・ SH7670拡張コネクタ : 2個</li> </ul> </li> </ul>
6	LED	<ul style="list-style-type: none"> <li>● Power LED (1個)</li> <li>● ユーザLED (SH7670のポート端子と接続) : 4個</li> <li>● Ethernet通信状況LED (5個)</li> </ul>

表1.3.2 SH7670 CPUボード外部仕様一覧 (2)

No.	項目	内容
7	スイッチ	<ul style="list-style-type: none"><li>● リセットスイッチ：1個</li><li>● NMIスイッチ：1個</li><li>● IRQ0スイッチ：1個</li><li>● テストスイッチ：1個</li><li>● モード設定用ディップスイッチ：1個（5極）</li><li>● ユーザ用ディップスイッチ：1個（4極）</li><li>● PHYコントローラ動作モード用スイッチ：1個（6極）</li></ul>
8	外形寸法	<ul style="list-style-type: none"><li>● 寸法：145mm×150mm</li><li>● 実装形態：4層 両面実装</li><li>● 基板構成：1枚</li></ul>

1.4 SH7670 CPUボードブロック図

図1.4.1にSH7670 CPUボードのシステムブロック図を示します。

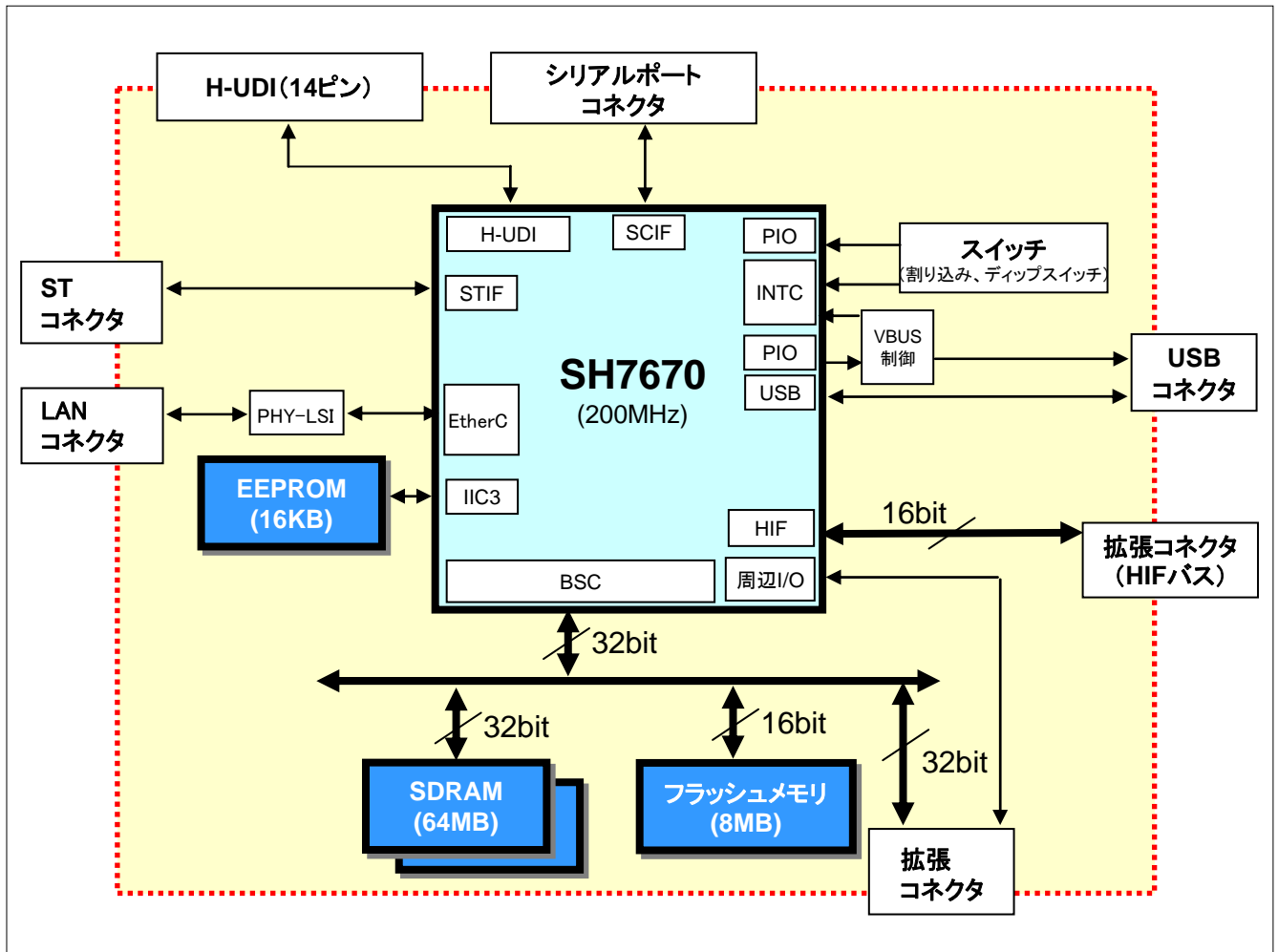


図1.4.1 SH7670 CPUボードシステムブロック図

1.5 外観

図1.5.1にSH7670 CPUボードの外観（部品配置イメージ図）を示します。

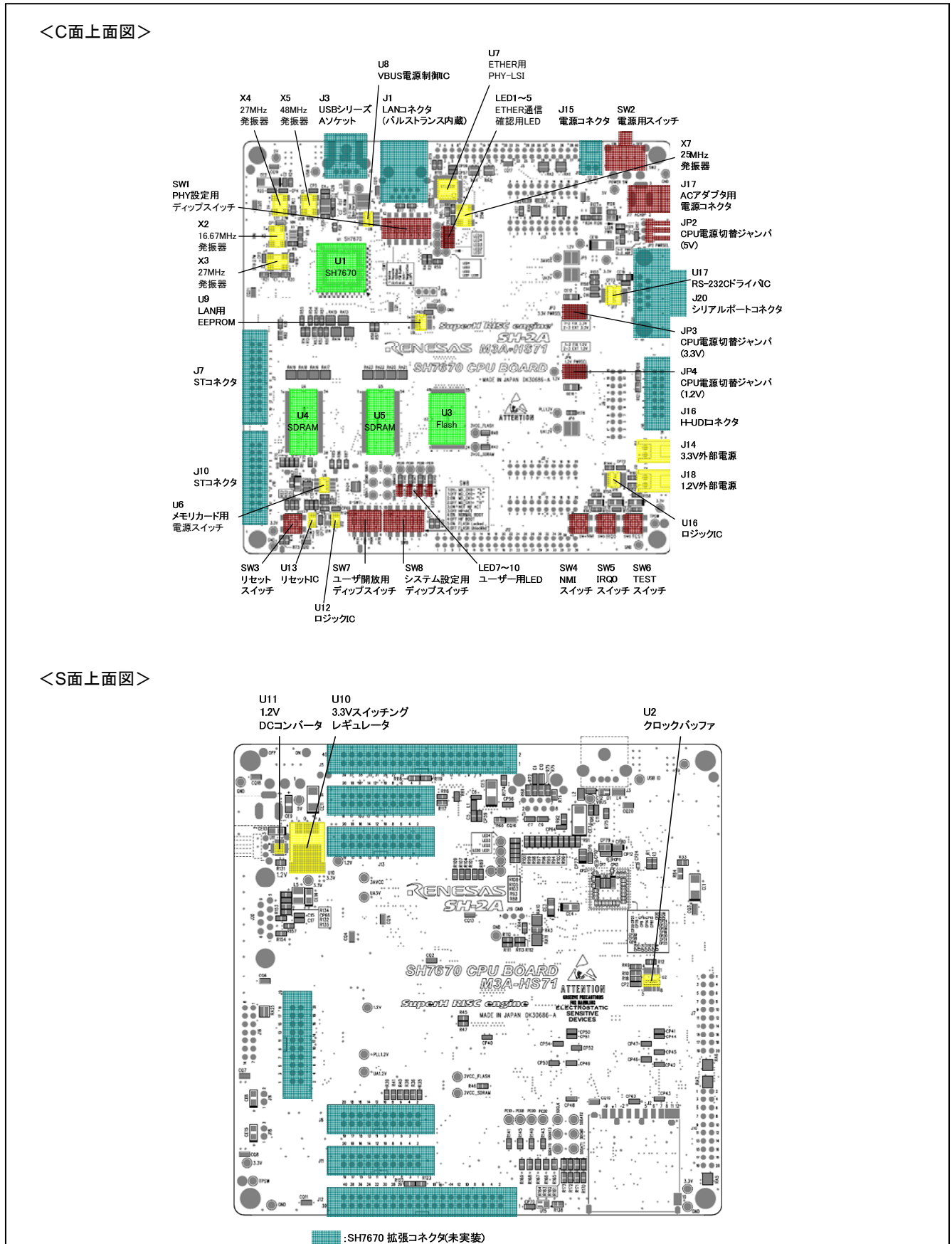


図1.5.1 SH7670 CPUボード外観図

## 1.6 SH7670 CPUボードメモリマッピング

図1.6.1にSH7670 CPUボードでのSH7670メモリマッピングを示します。

論理アドレス	SH7670論理空間	SH7670 CPUボードメモリマッピング
H'0000 0000 H'007F FFFF	CS0空間 : 64MB	フラッシュメモリ (8MB) 16ビットバス
		ユーザ領域
H'0400 0000	予約領域	予約領域 (使用禁止)
H'0800 0000	予約領域	予約領域 (使用禁止)
H'0C00 0000	CS3空間 : 64MB	SDRAM (64MB) 32ビットバス
H'0FFF FFFF H'1000 0000	CS4空間 : 64MB	ユーザ領域
H'1400 0000	CS5空間 : 64MB	ユーザ領域
H'1800 0000	CS6空間 : 64MB	ユーザ領域
H'1C00 0000	予約領域	予約領域 (使用禁止)
H'2000 0000	CS0~CS6空間 (キャッシュ無効空間)	CS0~CS6空間 (キャッシュ無効空間)
H'8000 0000	予約領域 (使用禁止)	予約領域 (使用禁止)
H'FFF8 0000	内蔵RAM (32KB)	内蔵RAM (32KB)
H'FFF8 8000 H'FFF8 FFFF	内蔵RAM 予約	内蔵RAM 予約
H'FFFC 0000 H'FFFF FFFF	内蔵周辺モジュール	内蔵周辺モジュール

図1.6.1 SH7670 CPUボードメモリマッピング

## 1.7 絶対最大定格

表1.7.1にSH7670 CPUボードの絶対最大定格を示します。

表1.7.1 SH7670 CPUボードの絶対最大定格

記号	項目	定格値	備考
VCC	5V系電源電圧	-0.3V~6.0V	VSS基準
3VCC	3.3V系電源電圧	-0.3V~4.6V	VSS基準
1.2VCC	1.2V系電源電圧	-0.3V~1.7V	VSS基準
Topr	動作周囲温度	-10°C~55°C	結露なきこと、腐蝕性ガス環境は不可
Tstr	保存周囲温度	-20°C~60°C	結露なきこと、腐蝕性ガス環境は不可

注：周囲温度とはボードに限りなく近い部分の空気の温度のことを言います。

## 1.8 動作条件

表1.8.1にSH7670 CPUボードの動作条件を示します。

表1.8.1 SH7670 CPUボードの動作条件

記号	項目	定格値	備考
VCC	5V系電源電圧	4.75V~5.25V	VSS基準
3VCC	3.3V系電源電圧	3.0V~3.6V	VSS基準
1.2VCC	1.2V系電源電圧	1.1V~1.3V	VSS基準
-	ボード最大消費電流	1.5A以内	
Topr	動作周囲温度	0°C~40°C	結露なきこと、腐蝕性ガス環境は不可

第2章  
機能仕様

---

## 2.1 機能概略

表2.1.1にSH7670 CPUボードの機能モジュール一覧を示します。

表2.1.1 SH7670 CPUボードの機能モジュール一覧

見出し	機能	内容
2.2	CPU	SH7670 <ul style="list-style-type: none"> <li>● 入力 (XIN) クロック : 16.67MHz</li> <li>● バスクロック : 66.67MHz</li> <li>● CPUクロック : 最大200MHz</li> </ul>
2.3	メモリ	以下のメモリを搭載 <ul style="list-style-type: none"> <li>● SDRAM : 最大64Mバイト <ul style="list-style-type: none"> <li>・ EDS2516APTA-75 ×2 : 64Mバイト</li> <li>・ 32ビットバス幅</li> </ul> </li> <li>● フラッシュメモリ <ul style="list-style-type: none"> <li>・ S29GL064A90TFIR4 ×1 : 8Mバイト</li> <li>・ 16ビットデータバス幅固定</li> </ul> </li> <li>● EEPROM <ul style="list-style-type: none"> <li>・ HN58X24128FPIE ×1 : 16Kバイト</li> </ul> </li> </ul>
2.4	USBインタフェース	USBコネクタを実装
2.5	シリアルポートインタフェース	SH7670のSCIF0をシリアルポートコネクタに接続
2.6	STインタフェース	SH7670のSTインタフェース信号をSTコネクタに接続(チャンネル1,2)
2.7	LANインタフェース	SH7670のイーサネットコントローラをPHY LSIIに接続
2.8	入出力ポート	SH7670の入出力ポートと接続
2.9	電源	SH7670 CPUボードのシステム電源の制御
2.10	クロックモジュール	クロック制御
2.11	リセットモジュール	SH7670 CPUボードに実装されているデバイスのリセット制御
2.12	割り込みスイッチ	SH7670のNMI端子、IREQ0端子にスイッチを接続
2.13	E10A-USBインタフェース	SH7670 H-UDIインタフェース
—	操作仕様	コネクタ、スイッチ、LED <ul style="list-style-type: none"> <li>● SH7670拡張コネクタ</li> <li>● スイッチ、LED</li> <li>● H-UDIコネクタ</li> </ul> 第3章にて詳細に説明



## 2.2 CPU

## 2.2.1 SH7670概要

SH7670 CPUボードにはCPUクロック最大200MHzで動作する32ビットRISCマイクロコンピュータSH7670を実装しています。

## 2.2.2 SH7670 CPUボードで使用するSH7670端子機能一覧

表2.2.1～表2.2.8にSH7670 CPUボードで使用するSH7670端子機能選択一覧を示します。

表2.2.1 SH7670 CPUボードで使用するSH7670端子機能選択一覧 (1)

分類	使用端子名	入出力	名称	SH7670 CPUボードの機能	接続先
クロック	EXTAL	入力	外部クロック	発振器より16.67MHzを入力します。	発振器に接続
	XTAL	出力	クリスタル		水晶発振子を接続
	CKIO	出力	システムクロック	クロック出力	CKIOは、分岐して以下に接続しています。 ・SDRAMに接続 ・拡張コネクタに接続
動作モード	MD_BW	入力	モード設定	CS0空間のバス幅を16ビットに設定。MD_BW="L"	GNDIに接続
	MD_CLK1 MD_CLK0	入力	クロック モード設定	クロックモードの切り換えを行います。  クロックモード0： MD_CLK0="L",MD_CLK1="L" クロックモード1： MD_CLK0="H",MD_CLK1="L" クロックモード3： MD_CLK0="H",MD_CLK1="H"  MD_CLK0およびMD_CLK1の切り換えはディップスイッチSWで行います。	・モード設定用ディップスイッチに接続 MD_CLK0, MD_CLK1
システム制御	RES#	入力	パワーオン リセット	パワーオン時及びリセットSWを押したときパワーオンリセット状態になります。	リセット回路に接続
バス制御	CS0#	出力	チップセレクト	チップセレクト信号 CS0#	NORフラッシュメモリのCE#信号に接続(U3-26)
	CS3#	出力	チップセレクト	チップセレクト信号 CS3#	・SDRAMのCS#端子に接続(U4-19,U5-19) ・拡張コネクタに接続(J9-11),
	CS4#	出力	チップセレクト	チップセレクト信号 CS4#(PB06/CS4#)	拡張コネクタに接続(J9-5)
	CS5#	出力	チップセレクト	チップセレクト信号 CS5#(PB05/CS5#/CE1A#/IRQ3/TEND1)	拡張コネクタに接続(J8-11)
	CS6#	出力	チップセレクト	チップセレクト信号 CS6#(PB03/CS6#/CE1B#/IRQ1/DREQ1)	拡張コネクタに接続(J9-7)
	CKE	出力	CKイネーブル	CKイネーブル信号 CKE	・SDRAMのCKE#端子に接続(U4-37,U5-37) ・拡張コネクタに接続(J9-14)

表2.2.2 SH7670 CPUボードで使用するSH7670端子機能選択一覧 (2)

分類	使用端子名	入出力	名称	SH7670 CPUボードの機能	接続先
	RAS#	出力	RAS	RAS信号 RAS#	<ul style="list-style-type: none"> <li>SDRAMのRAS#端子に接続 (U4-18,U5-18)</li> <li>拡張コネクタに接続(J9-12)</li> </ul>
	CAS#	出力	CAS	CAS信号 CAS#	<ul style="list-style-type: none"> <li>SDRAMのCAS#端子に接続 (U4-17,U5-17)</li> <li>拡張コネクタに接続(J9-13)</li> </ul>
	RD/WR#	出力	リードライト	リードライト信号 RD/WR#	<ul style="list-style-type: none"> <li>SDRAMのWE#端子に接続 (U4-16,U5-16)</li> <li>拡張コネクタに接続(J9-15)</li> </ul>
	RD#	出力	読み出し	リード信号 RD#	<ul style="list-style-type: none"> <li>NORフラッシュメモリのOE#信号に接続(U3-28)</li> <li>拡張コネクタに接続(J12-5)</li> </ul>
	WE0#/DQMLL	出力	最下位バイト書き込み/最下位バイト選択	D7-D0を選択します。 WE0#/DQMLL(WE0#/DQMLL)	<ul style="list-style-type: none"> <li>NORフラッシュメモリのWE#端子に接続(U3-11)</li> <li>SDRAMのDQML端子に接続 (U5-15)</li> <li>拡張コネクタに接続(J9-19)</li> </ul>
	WE1#/DQMLU	出力	3バイト目書き込み/3バイト目選択	D15-D8を選択します。 DQMLU(WE1#/DQMLU/WE#)	<ul style="list-style-type: none"> <li>SDRAMのDQMU端子に接続 (U5-39)</li> <li>拡張コネクタに接続(J9-18)</li> </ul>
	WE2#/DQMUL	出力	2バイト目書き込み/2バイト目選択	D23-D16を選択します。 DQMUL(WE2#/DQMUL/ICIOR D#)	<ul style="list-style-type: none"> <li>SDRAMのDQMU端子に接続 (U4-15)</li> <li>拡張コネクタに接続(J9-17)</li> </ul>
	WE3#/DQMUU	出力	最上位バイト書き込み/最上位バイト選択	D31-D24を選択します。 DQMUU(WE3#/DQMUU/ICIO WR#)	<ul style="list-style-type: none"> <li>SDRAMのDQML端子に接続 (U4-39)</li> <li>拡張コネクタに接続(J9-16)</li> </ul>
	WAIT#	入力	ウェイト	WAIT# : PB00/WAIT#/SDA	拡張コネクタに接続(J9-10)
アドレスバス	A25-A00	出力	アドレスバス	26ビットアドレスバス	<ul style="list-style-type: none"> <li>A25-A00 拡張コネクタに接続(J12)</li> <li>A22-A01 FLASHに接続(U3)</li> <li>A16-A02 SDRAMに接続(U4,U5)</li> </ul>
データバス	D31-D00	出力	データバス	32ビットデータバス	<ul style="list-style-type: none"> <li>D15-D00 FLASHに接続(U3)</li> <li>D31-D00 SDRAM(U4,U5)</li> <li>拡張コネクタに接続(J5)</li> </ul>

表2.2.3 SH7670 CPUボードで使用するSH7670端子機能選択一覧 (3)

分類	使用端子名	入出力	名称	SH7670 CPUボードの機能	接続先
INTC	IRQ	入力	割り込み要求	レベル、エッジ入力の選択が可能な割り込み要求端子です。 各IRQ端子は以下に接続しています。 ・ IRQ7#(PD07/IRQ7#/SDCLK) ・ IRQ6#(PD06/IRQ6#/SDCMD) ・ IRQ5#(PD05/IRQ5#/SDCD) ・ IRQ4#(PD04/IRQ4#/SDWP) ・ IRQ3#(PD03/IRQ3#/SDDATA3) ・ IRQ2#(PD02/IRQ2#/SDDATA2) ・ IRQ1#(PD01/IRQ1#/SDDATA1) ・ IRQ0#(PD00/IRQ0#/SDDATA0) ・ IRQ3(PB05/CS5#/CE1A#/IRQ3/TEND1) ・ IRQ2(PB04/CE2A#/IRQ2/DACK1) ・ IRQ1(PB03/CS6#/CE1B#/IRQ1/DREQ1) ・ IRQ0(PB02/CE2B#/IRQ0)	・ 拡張コネクタに接続 IRQ7#(J8-12) IRQ6#(J8-13) IRQ5#(J8-14) IRQ4#(J8-15) IRQ3#(J8-16) IRQ2#(J8-17) IRQ1#(J8-18) IRQ0#(J8-19) IRQ3(J8-11) IRQ2(J9-6) IRQ1(J9-7) IRQ0(J9-8) ・ プッシュ スイッチに接続 IRQ0(SW5) ・ VBUSに接続 IRQ1(U8-2)
DMAC	DREQ1 DREQ0	入力	DMA転送要求	外部からのDMA転送要求入力端子 DREQ1(PB03/CS6#/CE1B#/IRQ1/DREQ1) DREQ0(PF09/ST0_VLD/DREQ0)	・ 拡張コネクタに接続 DREQ1(J9-7) ・ STコネクタに接続 DREQ1(J7-16)
	DACK1 DACK0	出力	DMA転送要求 受け付け	外部からのDMA転送要求に対する、要求受け付け出力端子 DACK1(PB04/CE2A#/IRQ2/DACK1) DACK0(PF10/ST0_SYC//DACK0)	・ 拡張コネクタに接続 DACK1(J9-6) ・ STコネクタに接続 DACK0(J7-15)
	TEND1 TEND0	出力	DMA転送終了 出力	DMA転送終了出力信号 TEND1(PB05/CS5#/CE1A#/IRQ3/TEND1) TEND0(PF11/ST0_PWM/TEND0)	・ 拡張コネクタに接続 TEND1(J8-11) ・ STコネクタに接続 TEND0(J7-17)
Ether	CRS	入力	キャリアセンス	キャリアセンス端子です。 CRS(PC15/CRS)	PHY-LSIIに接続(U7-23)
	COL	入力	コリジョン	衝突検出端子です。 COL(PC14/COL)	PHY-LSIIに接続(U7-1)
	MII_TXD3 MII_TXD2 MII_TXD1 MII_TXD0	出力	送信データ	4ビットの送信データ端子です。 MII_TXD3(PC07/MII_TXD3) MII_TXD2(PC06/MII_TXD2) MII_TXD1(PC05/MII_TXD1) MII_TXD0(PC04/MII_TXD0)	PHY-LSIIに接続 MII_TXD3(U7-3) MII_TXD2(U7-4) MII_TXD1(U7-5) MII_TXD0(U7-6)
	TX_EN	出力	送信イネーブル	MII_TXD3-0上に送信データが準備できたことを示します。 TX_EN(PC12/TX_EN)	PHY-LSIIに接続(U7-2)
	TX_CLK	入力	送信クロック	TX_EN, TX_ER, MII_TXD3-0の参照タイミング入力です。 TX_CLK(PC13/TX_CLK)	PHY-LSIIに接続(U7-7)
	TX_ER	出力	送信エラー	送信中のエラーをPHY-LSIIに通知する端子です。 TX_ER(PC11/TX_ER)	拡張コネクタに接続 (J11-6)
	MII_RXD3 MII_RXD2 MII_RXD1 MII_RXD0	入力	受信データ	4ビットの受信データ端子です。 MII_RXD3(PC03/MII_RXD3) MII_RXD2(PC02/MII_RXD2) MII_RXD1(PC01/MII_RXD1) MII_RXD0(PC00/MII_RXD0)	PHY-LSIIに接続 MII_RXD3(U7-18) MII_RXD2(U7-19) MII_RXD1(U7-20) MII_RXD0(U7-21)
	RX_DV	入力	受信データ バリッド	MII_RXD3-0上に有効な受信データがあることを示します。 RX_DV(PC08/RX_DV)	PHY-LSIIに接続(U7-22)

表2.2.4 SH7670 CPUボードで使用するSH7670端子機能選択一覧 (4)

分類	使用端子名	入出力	名称	SH7670 CPUボードの機能	接続先
Ether	RX_CLK	入力	受信クロック	RX_DV,RX_ER,MII_RXD3-0の参照タイミング入力です。 RX_CLK(PC10/RX_CLK)	PHY-LSIIに接続(U7-16)
	RX_ER	入力	受信エラー	受信中に発生したエラー状態を認識する端子です。 RX_ER : (PC09/RX_ER)	PHY-LSIIに接続(U7-24)
	MDC	出力	管理用クロック	MDIOによる転送情報の参照タイミング入力です。 MDC : (PC17/MDC)	PHY-LSIIに接続(U7-25)
	MDIO	入出力	管理用データ入出力	管理情報を交換するための双方向端子です。 MDIO(PC16/MDIO)	PHY-LSIIに接続(U7-26)
	WOL	出力	MAGICパケット受信	Magic Packet™* 受信を示す端子です。 WOL(PC20/WOL)	拡張コネクタに接続(J11-3)
	LNKSTA	入力	リンクステータス	PHY-LSIからのリンク状態入力端子です。 LNKSTA(PC18/LNKSTA)	拡張コネクタに接続(J11-4)
	EXOUT	出力	汎用出力	外部出力用端子です。 EXOUT(PC19/EXOUT)	拡張コネクタに接続(J11-5)
STIF	ST_CLKOUT	出力	クロック出力	データクロック出力 ST_CLKOUT	STコネクタに接続(J7-2,J10-2)
	ST1_CLKIN ST0_CLKIN	入力	クロック入力	データクロック入力 ST1_CLKIN(ST1_CLKIN/SSISCK1) ST0_CLKIN(ST0_CLKIN/SSISCK0)	・ STコネクタに接続 ST1_CLKIN(J10-1) ST0_CLKIN(J7-1)
	ST1_SYC ST0_SYC	入出力	同期信号	同期信号 ST1_SYC(PE10/ST1_SYC/CTS2) ST0_SYC(PF10/ST0_SYC/DACK0)	・ STコネクタに接続 ST1_SYC(J10-15) ST0_SYC(J7-15)
	ST1_REQ ST0_REQ	入出力	リクエスト	リクエスト信号 ST1_REQ(PE08/ST1_REQ/TxD2) ST0_REQ(PF08/ST0_REQ)	・ STコネクタに接続 ST1_REQ(J10-18) ST0_REQ(J7-18)
	ST1_VLD ST0_VLD	入出力	データイネーブル	データイネーブル ST1_VLD(PE09/ST1_VLD/SCK2) ST0_VLD(PF09/ST0_VLD/DREQ0)	・ STコネクタに接続 ST1_VLD(J10-16) ST0_VLD(J7-16)
	ST1_D7 ST1_D6 ST1_D5 ST1_D4 ST1_D3 ST1_D2 ST1_D1 ST1_D0 ST0_D7 ST0_D6 ST0_D5 ST0_D4 ST0_D3 ST0_D2 ST0_D1 ST0_D0	入出力	データ	データ(シリアルモード時0を使用) ST1_D7(PE07/ST1_D7/SSIWS1) ST1_D6(PE06/ST1_D6/SSIDATA1) ST1_D5(PE05/ST1_D5/RTS1) ST1_D4(PE04/ST1_D4/CTS1) ST1_D3(PE03/ST1_D3/SCK1) ST1_D2(PE02/ST1_D2/RxD1) ST1_D1(PE01/ST1_D1/TxD1) ST1_D0(PE00/ST1_D0/RxD2) ST0_D7(PF07/ST0_D7/SSIWS0) ST0_D6(PF06/ST0_D6/SSIDATA0) ST0_D5(PF05/ST0_D5/RTS0) ST0_D4(PF04/ST0_D4/CTS0) ST0_D3(PF03/ST0_D3/SCK0) ST0_D2(PF02/ST0_D2/RxD0) ST0_D1(PF01/ST0_D1/TxD0) ST0_D0(PF00/ST0_D0)	・ STコネクタに接続 ST1_D7(J10-11) ST1_D6(J10-6) ST1_D5(J10-12) ST1_D4(J10-5) ST1_D3(J10-13) ST1_D2(J10-4) ST1_D1(J10-14) ST1_D0(J10-3) ST0_D7(J7-11) ST0_D6(J7-6) ST0_D5(J7-12) ST0_D4(J7-5) ST0_D3(J7-13) ST0_D2(J7-4) ST0_D1(J7-14) ST0_D0(J7-3)

表2.2.5 SH7670 CPUボードで使用するSH7670端子機能選択一覧 (5)

分類	使用端子名	入出力	名称	SH7670 CPUボードの機能	接続先
STIF	ST1_VCO_CLKIN, ST0_VCO_CLKIN	入力	VCX0クロック	VCX0クロック ST1_VCO_CLKIN (ST1_VCO_CLKIN/AUDIO_CLK)	・ STコネクタに接続 ST1_VCO_CLKIN (J10-19) ST0_VCO_CLKIN (J7-19)
	ST1_PWM ST0_PWM	出力	PWM出力	PWM出力 ST1_PWM(PE11/ST1_PWM/RTS2) ST0_PWM(PF11/ST0_PWM/TEND0)	・ STコネクタに接続 ST1_PWM(J10-17) ST0_PWM(J7-17)
USB	DP	入出力	USB D+データ	USBバスのD+データです。	USBに接続(J3-3)
	DM	入出力	USB D-データ	USBバスのD-データです。	USBに接続(J3-2)
	VBUS	入力	VBUS入力	USBバスのVbusに接続してください。	USBに接続(J3-1)
	REFRIN	入力	リファレンス 入力	5.6kΩ ±1%抵抗を介してUSBAPVssに接続。	USBに接続
	USB_X1 USB_X2	入力 /出力	USB用水晶発振 子/外部クロック 入力	USB用水晶発振子を接続します。 またUSB_X1は外部クロックを入力することも できます。	USB用発振器 (48MHz)を接続(X5)
	AV33	入力	USB アナログ端子 電源	トランシーバ部 アナログ端子電源	3.3Vに接続
	AG33	入力	USB アナログ端子 GND	トランシーバ部 アナログ端子GND	GNDに接続
	DV33	入力	USB デジタル端子 電源	トランシーバ部 デジタル端子電源	3.3Vに接続
	DG33	入力	USB デジタル端子 GND	トランシーバ部 デジタル端子GND	GNDに接続
	AV12	入力	USB アナログコア 電源	トランシーバ部 アナログコア電源	1.2Vに接続
	AG12	入力	USB アナログコア GND	トランシーバ部 アナログコアGND	GNDに接続
	DV12	入力	USB デジタル端子 電源	トランシーバ部 デジタル端子電源	1.2Vに接続
	DG12	入力	USB デジタル端子 GND	トランシーバ部 デジタル端子GND	GNDに接続
		UV12	入力	USB デジタルコア 電源	トランシーバ部 デジタルコア電源
	UG12	入力	USB デジタルコア GND	トランシーバ部 デジタルコアGND	GNDに接続

表2.2.6 SH7670 CPUボードで使用するSH7670端子機能選択一覧 (6)

分類	使用端子名	入出力	名称	SH7670 CPUボードの機能	接続先			
HIF	HIFD15- HIFD00	入出力	HIFデータバス	HIFへのアドレス/データ/コマンド入出力です。 HIFD15(PG15/HIFD15) HIFD14(PG14/HIFD14) HIFD13(PG13/HIFD13) HIFD12(PG12/HIFD12) HIFD11(PG11/HIFD11) HIFD10(PG10/HIFD10) HIFD09(PG09/HIFD09) HIFD08(PG08/HIFD08) HIFD07(PG07/HIFD07) HIFD06(PG06/HIFD06) HIFD05(PG05/HIFD05) HIFD04(PG04/HIFD04) HIFD03(PG03/HIFD03) HIFD02(PG02/HIFD02) HIFD01(PG01/HIFD01) HIFD00(PG00/HIFD00)	・拡張コネクタに接続 HIFD15(J13-4) HIFD14(J13-5) HIFD13(J13-6) HIFD12(J13-7) HIFD11(J13-8) HIFD10(J13-9) HIFD09(J13-10) HIFD08(J13-11) HIFD07(J13-12) HIFD06(J13-13) HIFD05(J13-14) HIFD04(J13-15) HIFD03(J13-16) HIFD02(J13-17) HIFD01(J13-18) HIFD00(J13-19)			
				HIFCS#	入力	HIFチップ セレクト	HIFへのチップセレクト入力です。 HIFCS#(PG23/HIFCS#)	拡張コネクタに接続 (J8-3)
				HIFRS	入力	HIFレジスタ セレクト	HIFへのアクセス種別切り替え指示です。 HIFRS(PG22/HIFRS)	拡張コネクタに接続 (J8-4)
				HIFWR#	入力	HIFライト	ライトストロープ信号です。 HIFWR#(PG21/HIFWR#)	拡張コネクタに接続 (J8-5)
				HIFRD#	入力	HIFリード	リードストロープ信号です。 HIFRD#(PG20/HIFRD#)	拡張コネクタに接続 (J13-3)
				HIFINT#	出力	HIF割込み	HIFから外部デバイスへの割込み要求です。 HIFINT#(PG19/HIFINT#)	拡張コネクタに接続 (J8-6)
				HIFMD	入力	HIFモード	HIFブートモードを指定します。 RES#端子によるパワーオンリセット時のみ有効HIFMD(HIFMD/PA25/A25)	モード設定用ディップ スイッチに接続 (SW8-7)
				HIFDREQ	出力	HIFDMAC転 送要求	外部デバイスに対してHIFRAMへのDMAC転送 を要求します。 HIFDREQ(PG18/HIFDREQ)	拡張コネクタに接続 (J8-7)
				HIFEBL	入力	HIF端子 イネーブル	ハイレベルを入力することで、本端子以外のHIF 端子を活性化します。 HIFEBL(PG16/HIFEBL)	拡張コネクタに接続 (J8-9)
				HIFRDY	出力	HIFブート レディ	本LSI内部で、HIFモジュールへのリセットが解 除され、外部デバイスからHIFモジュールへのア クセスを受け付け可能になったことを示す。 HIFRDY(PG17/HIFRDY)	拡張コネクタに接続 (J8-8)

表2.2.7 SH7670 CPUボードで使用するSH7670端子機能選択一覧 (7)

分類	使用端子名	入出力	名称	SH7670 CPUボードの機能	接続先
IIC3	SCL	入出力	シリアル クロック	シリアルクロック入出力端子です。 SCL(PB01/IOIS16#/SCL)	<ul style="list-style-type: none"> <li>EEPROMに接続 (U9-6)</li> <li>拡張コネクタに接続 (J9-9)</li> </ul>
	SDA	入出力	シリアルデータ	シリアルデータ入出力端子です。 SDA(PB00/WAIT#/SDA)	<ul style="list-style-type: none"> <li>EEPROMに接続 (U9-5)</li> <li>拡張コネクタに接続 (J9-10)</li> </ul>
SCIF	TXD2 TXD1 TXD0	出力	送信データ	送信データ用の端子です。 TXD2(PE08/ST1_REQ/TxD2) TXD1(PE01/ST1_D1/TxD1) TXD0(PF01/ST0_D1/TxD0)	<ul style="list-style-type: none"> <li>STコネクタに接続 TXD2(J10-18) TXD1(J10-14) TXD0(J7-14)</li> <li>TxD0はシリアルコネクタにも接続</li> </ul>
	RXD2 RXD1 RXD0	入力	受信データ	受信データ用の端子です。 RXD2(PE00/ST1_D0/RxD2) RXD1(PE02/ST1_D2/RxD1) RXD0(PF02/ST0_D2/RxD0)	<ul style="list-style-type: none"> <li>STコネクタに接続 RXD2(J10-3) RXD1(J10-4) RXD0(J7-4)</li> <li>RxD0はシリアルコネクタにも接続</li> </ul>
	SCK2 SCK1 SCK0	入出力	シリアル クロック	クロック入力端子です。 SCK2(PE09/ST1_VLD/SCK2) SCK1(PE03/ST1_D3/SCK1) SCK0(PF03/ST0_D3/SCK0)	<ul style="list-style-type: none"> <li>STコネクタに接続 SCK2(J10-16) SCK1(J10-13) SCK0(J7-13)</li> </ul>
	RTS2# RTS1# RTS0#	出力	送信要求	モデムコントロール端子です。 RTS2#(PE11/ST1_PWM/RTS2#) RTS1#(PE05/ST1_D5/RTS1#) RTS0#(PF05/ST0_D5/RTS0#)	<ul style="list-style-type: none"> <li>STコネクタに接続 RTS2#(J10-17) RTS1#(J10-12) RTS0#(J7-12)</li> </ul>
	CTS2# CTS1# CTS0#	入力	送信可	モデムコントロール端子です。 CTS2#(PE10/ST1_SYC/CTS2#) CTS1#(PE04/ST1_D4/CTS1#) CTS0#(PF04/ST0_D4/CTS0#)	<ul style="list-style-type: none"> <li>STコネクタに接続 CTS2#(J10-15) CTS1#(J10-5) CTS0#(J7-5)</li> </ul>
	SSIDATA1 SSIDATA0	入出力	SSIデータ入出力	シリアルデータ入出力端子です。 SSIDATA1(PE06/ST1_D6/SSIDATA1) SSIDATA0(PF06/ST0_D6/SSIDATA0)	<ul style="list-style-type: none"> <li>拡張コネクタに接続 SSIDATA1(J11-18) SSIDATA0(J11-19)</li> </ul>
SSISCK1 SSISCK0	入出力	SSIクロック 入出力	シリアルクロック入出力端子です。 SSISCK1(ST1_CLKIN/SSISCK1) SSISCK0(ST0_CLKIN/SSISCK0)	<ul style="list-style-type: none"> <li>拡張コネクタに接続 SSISCK1(J11-14) SSISCK0(J11-15)</li> </ul>	
SSIWS1 SSIWS0	入出力	SSIクロック LR入出力	ワード選択入出力端子です。 SSIWS1(PE07/ST1_D7/SSIWS1) SSIWS0(PF07/ST0_D7/SSIWS0)	<ul style="list-style-type: none"> <li>拡張コネクタに接続 SSIWS1(J11-16) SSIWS0(J11-17)</li> </ul>	
AUDIO_CLK	入力	SSIオーディオ用 外部クロック	オーディオ用外部クロックを入力します。 AUDIO_CLK (ST1_VCO_CLKIN/AUDIO_CLK)	<ul style="list-style-type: none"> <li>拡張コネクタに接続 (J11-13)</li> </ul>	

表2.2.8 SH7670 CPUボードで使用するSH7670端子機能選択一覧 (8)

分類	使用端子名	入出力	名称	SH7670 CPUボードの機能	接続先
IOポート	PB06,PB07,P C11,PC19	入力	ディップスイッチ用 入力ポート	ユーザ用ディップスイッチに割当	ユーザ用ディップスイッ チに接続(SW7)
	PB04	出力	イネーブル(VBUS)	VBUS電源制御ICに接続	VBUS電源制御ICに接続 (U8-1)
	PB05	出力	イネーブル (LTC1470)	メモリカード電源制御IC LTC1470 に接続	メモリカード電源制御IC LTC1470に接続(U6-4)

【注】\* Magic Packet™は、Advanced Micro Devices,Incの登録商標です。



## 2.2.3 SH7670CPUボードで使用するSH7670のマルチプレクス端子

表2.2.9～表2.2.15にSH7670CPUボードで使用するSH7670のマルチプレクス端子の機能選択一覧を示します。

これらの端子は初期値がポート入力端子に設定されていますので、周辺機能（I/Oポートは除く）を使用するためには、ポートコントロールレジスタのMDビットを設定する必要があります。

表2.2.9 SH7670のマルチプレクス端子の機能選択一覧（BSC）

周辺機能	使用端子名	SH7670ポートコントロールレジスタ		SH7670 マルチプレクス端子名
		レジスタ名	MDビット設定値	
BSC	A25	PACRH2	PA25MD0 = B'1	PA25/A25
	A24	PACRH2	PA24MD0 = B'1	PA24/A24
	A23	PACRH1	PA23MD0 = B'1	PA23/A23
	A22	PACRH1	PA22MD0 = B'1	PA22/A22
	A21	PACRH1	PA21MD0 = B'1	PA21/A21
	A20	PACRH1	PA20MD0 = B'1	PA20/A20
	A19	PACRH1	PA19MD0 = B'1	PA19/A19
	A18	PACRH1	PA18MD0 = B'1	PA18/A18
	A17	PACRH1	PA17MD0 = B'1	PA17/A17

表2.2.10 SH7670のマルチプレクス端子の機能選択一覧（SCIF）

周辺機能	使用端子名	SH7670ポートコントロールレジスタ		SH7670 マルチプレクス端子名
		レジスタ名	MDビット設定値	
SCIF	RxD0	PFCRL1	PF2MD[1:0] = B'10	PF02/ST0_D2/RxD0
	TxD0	PFCRL1	PF1MD[1:0] = B'10	PF01/ST0_D1/TxD0

表2.2.11 SH7670のマルチプレクス端子の機能選択一覧（Ether）

周辺機能	使用端子名	SH7670ポートコントロールレジスタ		SH7670 マルチプレクス端子名
		レジスタ名	MDビット設定値	
Ether	MDC	PCCR11	PC17MD0 = B'1	PC17/MDC
	MDIO	PCCR11	PC16MD0 = B'1	PC16/MDIO
	CRS	PCCRL2	PC15MD0 = B'1	PC15/CRS
	COL	PCCRL2	PC14MD0 = B'1	PC14/COL
	TX_EN	PCCRL2	PC12MD0 = B'1	PC12/TX_EN
	TX_CLK	PCCRL2	PC13MD0 = B'1	PC13/TX_CLK
	TX_ER	PCCRL2	PC11MD0 = B'1	PC11/TX_ER
	RX_DV	PCCRL2	PC8MD0 = B'1	PC08/RX_DV
	RX_CLK	PCCRL2	PC10MD0 = B'1	PC10/RX_CLK
	RX_ER	PCCRL2	PC9MD0 = B'1	PC09/RX_ER
	MII_TXD0	PCCRL1	PC4MD0 = B'1	PC04/MII_TXD0
	MII_TXD1	PCCRL1	PC5MD0 = B'1	PC05/MII_TXD1
	MII_TXD2	PCCRL1	PC6MD0 = B'1	PC06/MII_TXD2
	MII_TXD3	PCCRL1	PC7MD0 = B'1	PC07/MII_TXD3
	MII_RXD0	PCCRL1	PC0MD0 = B'1	PC00/MII_RXD0
	MII_RXD1	PCCRL1	PC1MD0 = B'1	PC01/MII_RXD1
	MII_RXD2	PCCRL1	PC2MD0 = B'1	PC02/MII_RXD2
	MII_RXD3	PCCRL1	PC3MD0 = B'1	PC03/MII_RXD3

表2.2.12 SH7670のマルチプレクス端子の機能選択一覧 (STIF)

周辺機能	使用端子名	SH7670ポートコントロールレジスタ		SH7670 マルチプレクス端子名
		レジスタ名	MDビット設定値	
STIF	ST0_D7	PFCRL1	PF7MD[1:0] = B'01	PF07/ST0_D7/SSIWS0
	ST0_D6	PFCRL1	PF6MD[1:0] = B'01	PF06/ST0_D6/SSIDATA0
	ST0_D5	PFCRL1	PF5MD[1:0] = B'01	PF05/ST0_D5/RTS0#
	ST0_D4	PFCRL1	PF4MD[1:0] = B'01	PF04/ST0_D4/CTS0#
	ST0_D3	PFCRL1	PF3MD[1:0] = B'01	PF03/ST0_D3/SCK0
	ST0_D2	PFCRL1	PF2MD[1:0] = B'01	PF02/ST0_D2/RxD0
	ST0_D1	PFCRL1	PF1MD[1:0] = B'01	PF01/ST0_D1/TxD0
	ST0_D0	PFCRL1	PF0MD0 = B'1	PF00/ST0_D0
	ST0_SYC	PFCRL2	PF10MD[1:0] = B'01	PF10/ST0_SYC/DACK0
	ST0_VLD	PFCRL2	PF9MD[1:0] = B'01	PF09/ST0_VLD/DREQ0
	ST0_PWM	PFCRL2	PF11MD[1:0] = B'01	PF11/ST0_PWM/TEND0
	ST0_REQ	PFCRL2	PF8MD0 = B'1	PF08/ST0_REQ
	ST0_CLKIN	PFCRL2	PF13MD[1:0] = B'01	ST0_CLKIN/SSISCK0
	ST1_D7	PECRL1	PE7MD[1:0] = B'01	PE07/ST1_D7/SSIWS1
	ST1_D6	PECRL1	PE6MD[1:0] = B'01	PE06/ST1_D6/SSIDATA1
	ST1_D5	PECRL1	PE5MD[1:0] = B'01	PE05/ST1_D5/RTS1#
	ST1_D4	PECRL1	PE4MD[1:0] = B'01	PE04/ST1_D4/CTS1#
	ST1_D3	PECRL1	PE3MD[1:0] = B'01	PE03/ST1_D3/SCK1
	ST1_D2	PECRL1	PE2MD[1:0] = B'01	PE02/ST1_D2/RxD1
	ST1_D1	PECRL1	PE1MD[1:0] = B'01	PE01/ST1_D1/TxD1
	ST1_D0	PECRL1	PE0MD[1:0] = B'01	PE00/ST1_D0/RxD2
	ST1_SYC	PECRL2	PE10MD[1:0] = B'01	PE10/ST1_SYC/CTS2#
	ST1_VLD	PECRL2	PE9MD[1:0] = B'01	PE09/ST1_VLD/SCK2
	ST1_PWM	PECRL2	PE11MD[1:0] = B'01	PE11/ST1_PWM/RTS2#
	ST1_REQ	PECRL2	PE8MD[1:0] = B'01	PE08/ST1_REQ/TxD2
	ST1_CLKIN	PECRL2	PE13MD[1:0] = B'01	ST1_CLKIN/SSISCK1
	ST1_VCO_CLKIN	PECRL2	PE12MD[1:0] = B'01	ST1_VCO_CLKIN/AUDIO_CLK

表2.2.13 SH7670のマルチプレクス端子の機能選択一覧 (HIF)

周辺機能	使用端子名	SH7670ポートコントロールレジスタ		SH7670 マルチプレクス端子名
		レジスタ名	MDビット設定値	
HIF	HIFD15	PGCRL2	PG15MD0 = B'1	PG15/HIFD15
	HIFD14	PGCRL2	PG14MD0 = B'1	PG14/HIFD14
	HIFD13	PGCRL2	PG13MD0 = B'1	PG13/HIFD13
	HIFD12	PGCRL2	PG12MD0 = B'1	PG12/HIFD12
	HIFD11	PGCRL2	PG11MD0 = B'1	PG11/HIFD11
	HIFD10	PGCRL2	PG10MD0 = B'1	PG10/HIFD10
	HIFD09	PGCRL2	PG09MD0 = B'1	PG09/HIFD09
	HIFD08	PGCRL2	PG08MD0 = B'1	PG08/HIFD08
	HIFD07	PGCRL1	PG07MD0 = B'1	PG07/HIFD07
	HIFD06	PGCRL1	PG06MD0 = B'1	PG06/HIFD06
	HIFD05	PGCRL1	PG05MD0 = B'1	PG05/HIFD05
	HIFD04	PGCRL1	PG04MD0 = B'1	PG04/HIFD04
	HIFD03	PGCRL1	PG03MD0 = B'1	PG03/HIFD03
	HIFD02	PGCRL1	PG02MD0 = B'1	PG02/HIFD02
	HIFD01	PGCRL1	PG01MD0 = B'1	PG01/HIFD01
	HIFD00	PGCRL1	PG00MD0 = B'1	PG00/HIFD00
	HIFCS#	PGCRH2	PG23MD0 = B'1	PG23/HIFCS#
	HIFRS	PGCRH2	PG22MD0 = B'1	PG22/HIFRS
	HIFWR#	PGCRH2	PG21MD0 = B'1	PG21/HIFWR#
	HIFRD#	PGCRH2	PG20MD0 = B'1	PG20/HIFRD#
	HIFINT#	PGCRH2	PG19MD0 = B'1	PG19/HIFINT#
	HIFDREQ	PGCRH2	PG18MD0 = B'1	PG18/HIFDREQ
	HIFRDY	PGCRH2	PG17MD0 = B'1	PG17/HIFRDY
	HIFEBL	PGCRH2	PG16MD0 = B'1	PG16/HIFEBL

表2.2.14 SH7670のマルチプレクス端子の機能選択一覧 (IIC3)

周辺機能	使用端子名	SH7670ポートコントロールレジスタ		SH7670 マルチプレクス端子名
		レジスタ名	MDビット設定値	
IIC3	SCL	PBCRL1	PB1MD[1:0] = B'10	PB01/IOIS16#/SCL
	SDA	PBCRL1	PB0MD[1:0] = B'10	PB00/WAIT#/SDA

表2.2.15 SH7670のマルチプレクス端子の機能選択一覧（参考例）

周辺機能	使用端子名	SH7670ポートコントロールレジスタ		SH7670 マルチプレクス端子名
		レジスタ名	MDビット設定値	
BSC	BS#	PBCRL1	PB7MD0 = B'1	PB07/BS#
	CS4#	PBCRL1	PB6MD0 = B'1	PB06/CS4#
	CS5B#/CE1A#	PBCRL1	PB5MD[1:0] = B'01	PB05/CS5#/CE1A#/IRQ3/TEND1
	CE2A#	PBCRL1	PB4MD[1:0] = B'01	PB04/CE2A#/IRQ2/DACK1
	CS6#/CE1B#	PBCRL1	PB3MD[1:0] = B'01	PB03/CS6#/CE1B#/IRQ1/DREQ1
	CE2B#	PBCRL1	PB2MD[1:0] = B'01	PB02/CE2B#/IRQ0
	IOIS16#	PBCRL1	PB1MD[1:0] = B'01	PB01/IOIS16#/SCL
	WAIT#	PBCRL1	PB0MD[1:0] = B'01	PB00/WAIT#/SDA
SCIF	RTS2#	PECRL2	PE11MD[1:0] = B'10	PE11/ST1_PWM/RTS2#
	CTS2#	PECRL2	PE10MD[1:0] = B'10	PE10/ST1_SYC/CTS2#
	SCK2	PECRL2	PE9MD[1:0] = B'10	PE09/ST1_VLD/SCK2
	TxD2	PECRL2	PE8MD[1:0] = B'10	PE08/ST1_REQ/TxD2
	RTS1#	PECRL1	PE5MD[1:0] = B'10	PE05/ST1_D5/RTS1#
	CTS1#	PECRL1	PE4MD[1:0] = B'10	PE04/ST1_D4/CTS1#
	SCK1	PECRL1	PE3MD[1:0] = B'10	PE03/ST1_D3/SCK1
	RxD1	PECRL1	PE2MD[1:0] = B'10	PE02/ST1_D2/RxD1
	TxD1	PECRL1	PE1MD[1:0] = B'10	PE01/ST1_D1/TxD1
	RxD2	PECRL1	PE0MD[1:0] = B'10	PE00/ST1_D0/RxD2
	RTS0#	PFCRL1	PF5MD[1:0] = B'10	PF05/ST0_D5/RTS0 #
	CTS0#	PFCRL1	PF4MD[1:0] = B'10	PF04/ST0_D4/CTS0#
	SCK0	PFCRL1	PF3MD[1:0] = B'10	PF03/ST0_D3/SCK0
	DMAC	TEND0	PFCRL2	PF11MD[1:0] = B'10
DACK0		PFCRL2	PF10MD[1:0] = B'10	PF10/ST0_SYC/DACK0
DREQ0		PFCRL2	PF9MD[1:0] = B'10	PF09/ST0_VLD/DREQ0
TEND1		PBCRL1	PB5MD[1:0] = B'11	PB05/CS5#/CE1A#/IRQ3/TEND1
DACK1		PBCRL1	PB4MD[1:0] = B'11	PB04/CE2A#/IRQ2/DACK1
DREQ1		PBCRL1	PB3MD[1:0] = B'11	PB03/CS6#/CE1B#/IRQ1/DREQ1
SSI	SSIWS1	PECRL1	PE7MD[1:0] = B'10	PE07/ST1_D7/SSIWS1
	SSIDATA1	PECRL1	PE6MD[1:0] = B'10	PE06/ST1_D6/SSIDATA1
	SSISCK1	PECRL2	PE13MD[1:0] = B'10	ST1_CLKIN/SSISCK1
	SSIWS0	PFCRL1	PF7MD[1:0] = B'10	PF07/ST0_D7/SSIWS0
	SSIDATA0	PFCRL1	PF6MD[1:0] = B'10	PF06/ST0_D6/SSIDATA0
	SSISCK0	PFCRL2	PF13MD[1:0] = B'10	ST0_CLKIN/SSISCK0
	AUDIO_CLK	PECRL2	PE12MD[1:0] = B'10	ST1_VCO_CLKIN/AUDIO_CLK
INTC	IRQ7#	PDCRL1	PD7MD[1:0] = B'01	PD07/IRQ7#/SDCLK
	IRQ6#	PDCRL1	PD6MD[1:0] = B'01	PD06/IRQ6#/SDCMD
	IRQ5#	PDCRL1	PD5MD[1:0] = B'01	PD05/IRQ5#/SDCD
	IRQ4#	PDCRL1	PD4MD[1:0] = B'01	PD04/IRQ4#/SDWP
	IRQ3#	PDCRL1	PD3MD[1:0] = B'01	PD03/IRQ3#/SDDAT3
	IRQ2#	PDCRL1	PD2MD[1:0] = B'01	PD02/IRQ2#/SDDAT2
	IRQ1#	PDCRL1	PD1MD[1:0] = B'01	PD01/IRQ1#/SDDAT1
	IRQ0#	PDCRL1	PD0MD[1:0] = B'01	PD00/IRQ0#/SDDAT0
	IRQ3	PBCRL1	PB5MD[1:0] = B'10	PB05/CS5#/CE1A#/IRQ3/TEND1
	IRQ2	PBCRL1	PB4MD[1:0] = B'10	PB04/CE2A#/IRQ2/DACK1
	IRQ1	PBCRL1	PB3MD[1:0] = B'10	PB03/CS6#/CE1B#/IRQ1/DREQ1
	IRQ0	PBCRL1	PB2MD[1:0] = B'10	PB02/CE2B#/IRQ0

## 2.3 メモリ

SH7670 CPUボードには、SH7670内蔵RAM (32Kバイト)、外部フラッシュメモリ、外部SDRAM、外部EEPROMを実装しています。

以下にその詳細を示します。

### 2.3.1 SH7670内蔵RAM

SH7670は、32KバイトのRAM、8Kバイトの命令キャッシュ、8Kバイトのオペランドキャッシュを内蔵しています。

### 2.3.2 フラッシュメモリインタフェース

SH7670 CPUボードには、ユーザプログラムの保存用に表2.3.1に示すフラッシュメモリを標準実装しています。ブートするフラッシュメモリは、外部バス16ビットモード固定、電源電圧は、3.3V単一で動作します。

また、フラッシュメモリのライトプロテクトの有効、無効はディップスイッチにより操作できます。

図2.3.1にフラッシュメモリインタフェースブロック図を示します。また、表2.3.2にSH7670バスクロックが66.67MHz動作時のバスステートコントローラの設定例 (ライト/リード) を示します。

表2.3.1 フラッシュメモリ概要

型名	バスサイズ	容量	アクセス時間
S29GL064A90TFIR4	16ビットモード	8Mバイト (16ビット×4Mワード×1個)	90ns

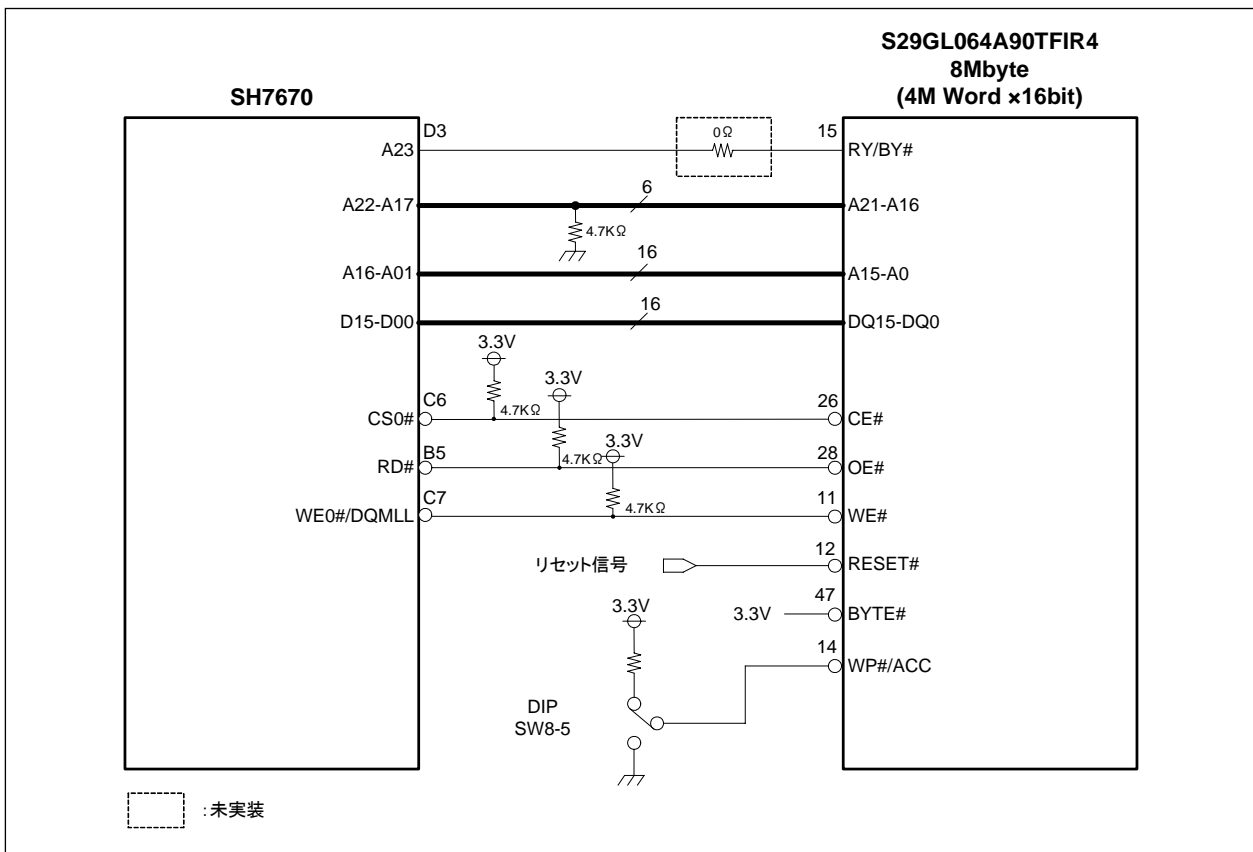


図2.3.1 フラッシュメモリインタフェースブロック図

表2.3.2 バスステートコントローラ設定例（フラッシュメモリ ライト・リード）

ユーザ領域	対象デバイス	バスステートコントローラ設定
CS0	S29GL064A90TFIR4	<p>CS0空間バスコントロールレジスタ：CS0BCR</p> <p>初期値：H'36DB 0600（MD_BW="L"時）</p> <p>推奨設定値：H'1000 0400</p> <ul style="list-style-type: none"> <li>・ライト-リード/ライト-ライトサイクル間アイドル指定 IWW[2:0] = B'001；1アイドルサイクル挿入</li> <li>・データバス指定 BSZ[1:0] = B'10；16ビットバス幅</li> </ul> <p>CS0空間ウェイトコントロールレジスタ：CS0WCR</p> <p>初期値：H'0000 0500</p> <p>推奨設定値：H'0000 0AC1</p> <ul style="list-style-type: none"> <li>・アドレス, CS0#アサート→RD#, WEn#アサート遅延サイクル SW[1:0] = B'01；1.5サイクル</li> <li>・アクセスウェイトサイクル数指定 WR[3:0] = B'0110；5サイクル</li> <li>・RD#, WEn#ネゲート→アドレス, CS0#ネゲート遅延サイクル HW[1:0] = B'01；1.5サイクル</li> </ul>

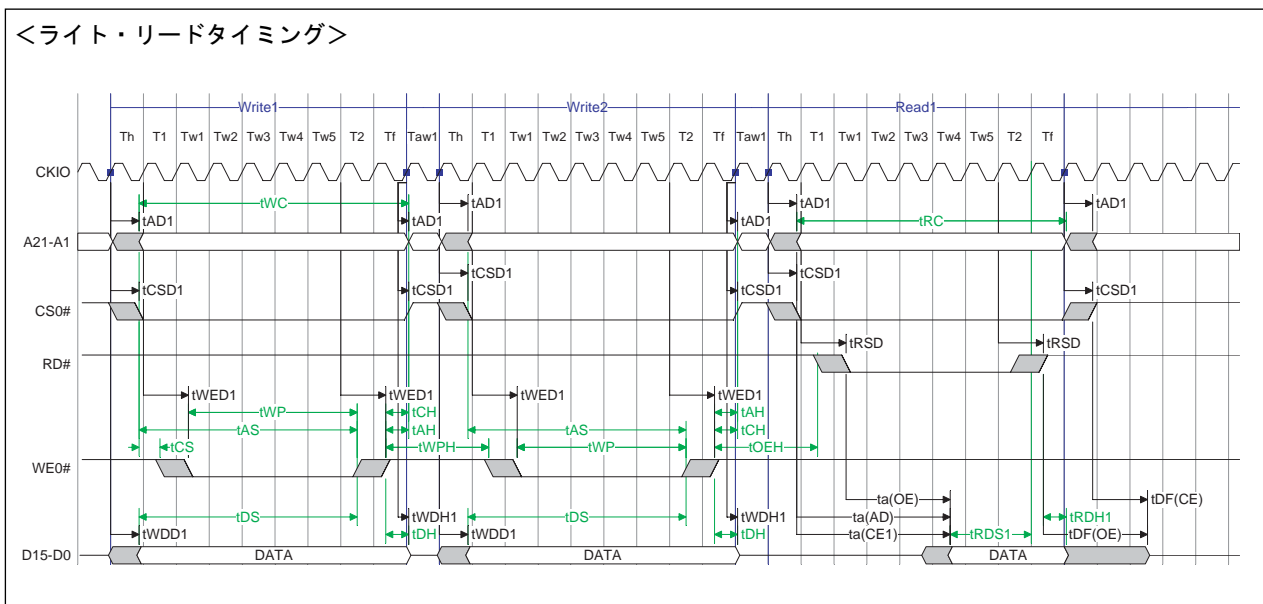


図2.3.2 フラッシュメモリリード・ライトアクセスタイミング例

## 2.3.3 外部SDRAMインターフェース

SH7670 CPUボードには、外部SDRAMとして、32MバイトのSDRAM 2個を標準実装しています。SH7670 内蔵バスステートコントローラを使いSDRAMを制御します。

SDRAMへのアクセスは32ビットバスアクセスです。

表2.3.3にSH7670 CPUボードで使用しているSDRAMの仕様を、また、図2.3.3にSDRAMインターフェースブロック図を示します。

表2.3.3 使用しているSDRAM仕様

仕様	内容
形名	EDS2516APTA-75
構成	32Mバイト（16ビットバス幅）×2個
容量	64Mバイト
アクセス時間	5.4ns
CASレイテンシ	2（バスクロック66.67MHz時）
リフレッシュ間隔	64ms毎の8192リフレッシュサイクル
ロウアドレス	A11- A0
カラムアドレス	A8 - A0
バンク数	BA0, BA1で制御する4バンク動作

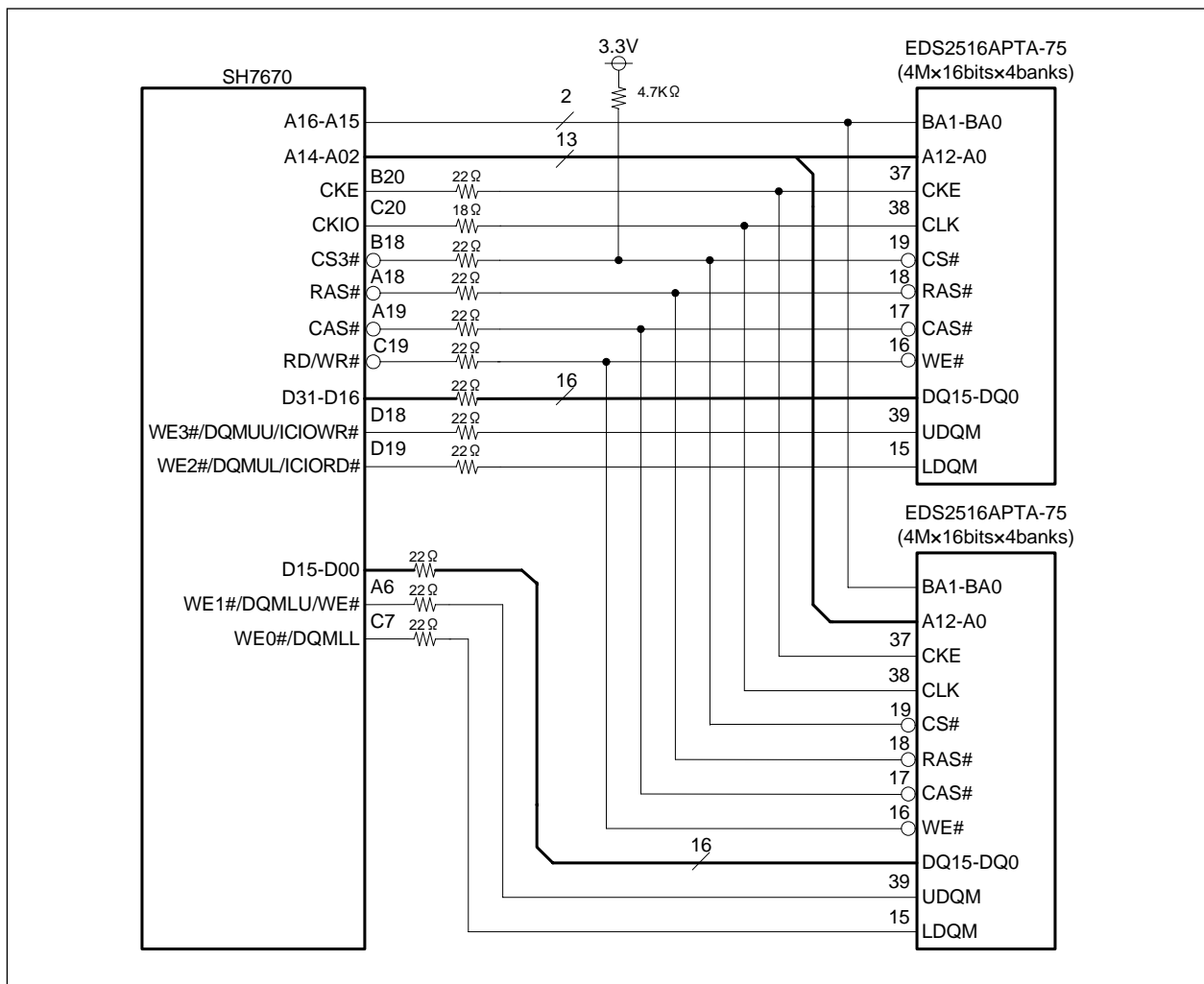


図2.3.3 外部SDRAMインターフェースブロック図

表2.3.4にSH7670バスクロックが66.67MHz時のバスステートコントローラの設定例を示します。

表2.3.4 バスステートコントローラ設定例 (SDRAM リード・ライト)

ユーザ領域	対象デバイス	バスステートコントローラ設定
CS3	EDS2516APTA-75	<p>CS3空間バスコントロールレジスタ : CS3BCR  初期値 : H'36DB 0600  推奨設定値 : H'0000 4600 (32バス幅時)</p> <ul style="list-style-type: none"> <li>メモリ指定 TYPE[2:0] = B'100 ; SDRAM</li> <li>データバス指定 BSZ[1:0] = B'11 ; 32ビットバス幅</li> </ul> <p>CS3空間ウェイトコントロールレジスタ : CS3WCR  初期値 : H'0000 0500, 推奨設定値 : H'0000 2892</p> <ul style="list-style-type: none"> <li>プリチャージ完了待ちサイクル数 WTRP[1:0] = B'01 ; 1サイクル</li> <li>ACTVコマンド→READ (A) /WRITE (A) コマンド間ウェイトサイクル数 WTRCD[1:0] = B'10 ; 2サイクル</li> <li>エリア3CASレイテンシ A3CL[1:0] = B'01 ; 2サイクル</li> <li>プリチャージ起動待ちサイクル数 TRWL[1:0] = B'10 ; 2サイクル</li> <li>REFコマンド/セルフリフレッシュ解除→ACTV/REF/MRSコマンド間アイドルサイクル WTRC[1:0] = B'10 ; 5サイクル</li> </ul> <p>SDRAMコントロールレジスタ : SDCR  初期値 : H'0000 0000, 推奨設定値 : H'0000 0811</p> <ul style="list-style-type: none"> <li>リフレッシュ制御 RFSH = B'1 ; リフレッシュを行う</li> <li>リフレッシュ制御 RMODE = B'0 ; オートリフレッシュ</li> <li>バンクアクティブモード BACTV = B'0 ; オートプリチャージモード</li> <li>エリア3ロウアドレスビット数 A3ROW[1:0] = B'01 ; 13ビット</li> <li>エリア3コラムアドレスビット数 A3COL[1:0] = B'01 ; 9ビット</li> </ul> <p>リフレッシュタイムコントロール/ステータスレジスタ : RTCSR  初期値 : H'0000 0000, 推奨設定値 : H'A55A 0010</p> <ul style="list-style-type: none"> <li>クロックセレクト CKS[2:0] = B'010 ; Bφ/16</li> <li>リフレッシュ回数 RRC[2:0] = B'000 ; 1回</li> </ul> <p>リフレッシュタイムコンスタントレジスタ : RTCOR  初期値 : H'0000 0000, 推奨設定値 : H'A55A 0020</p> <p>※クロックセレクトをBφ/16に設定した場合のリフレッシュ要求間隔は以下のとおりです。</p> <p>1サイクル : 240 nsec (66.67MHz/16=4.17MHz)  本SDRAMのリフレッシュ要求間隔 : 7.8μsec / 回  7.8usec /240nsec = 32(0x20)サイクル / リフレッシュ回数</p>





## 2.3.4 外部EEPROMインタフェース

SH7670 CPUボードには、標準で128k-bitのEEPROMを実装しています。EEPROMの制御は、SH7670に内蔵されているI<sup>2</sup>Cバスインタフェースで行います。

表2.3.5にEEPROM仕様概要を、図2.3.5にEEPROMインタフェースブロック図を示します。

表2.3.5 EEPROM仕様概要

型名	インタフェース	容量	パッケージ
HN58X24128FPIE	2線式シリアル(I <sup>2</sup> C)	128k-bit(16k-word × 8-bit)	8ピン SOP

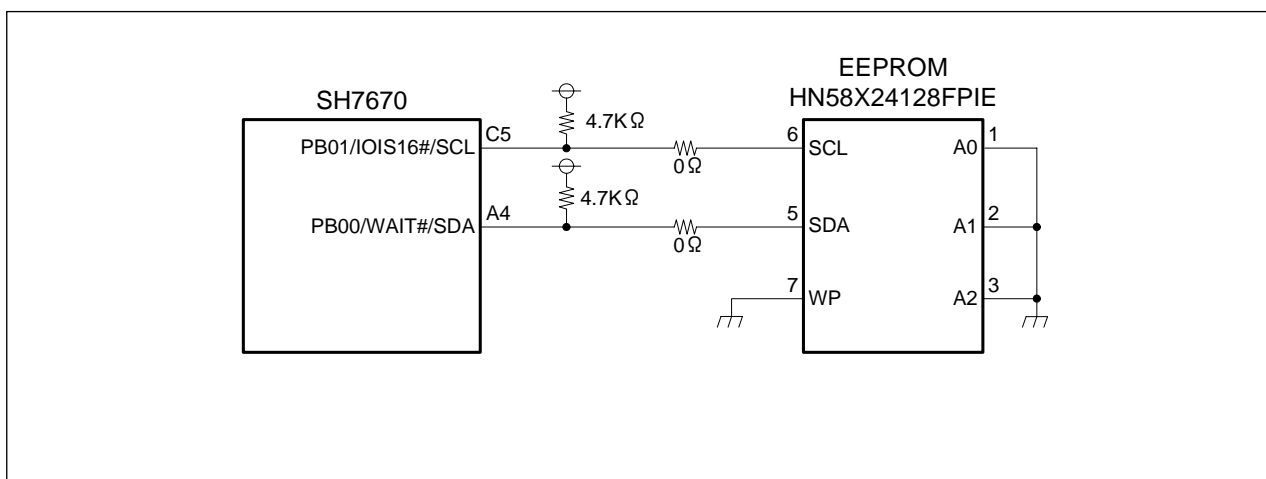


図2.3.5 EEPROMインタフェースブロック図



## 2.5 シリアルポートインタフェース

SH7670 CPUボードに搭載のSH7670には、UARTを内蔵しています。SH7670 CPUボードでは、SCIFチャンネル0をシリアルポートコネクタに接続しています。シリアルポートインタフェースを使用する場合は、ST ch.0は使用できません。

図2.5.1に、SH7670 CPUボードにおけるシリアルポートインタフェースブロック図を示します。

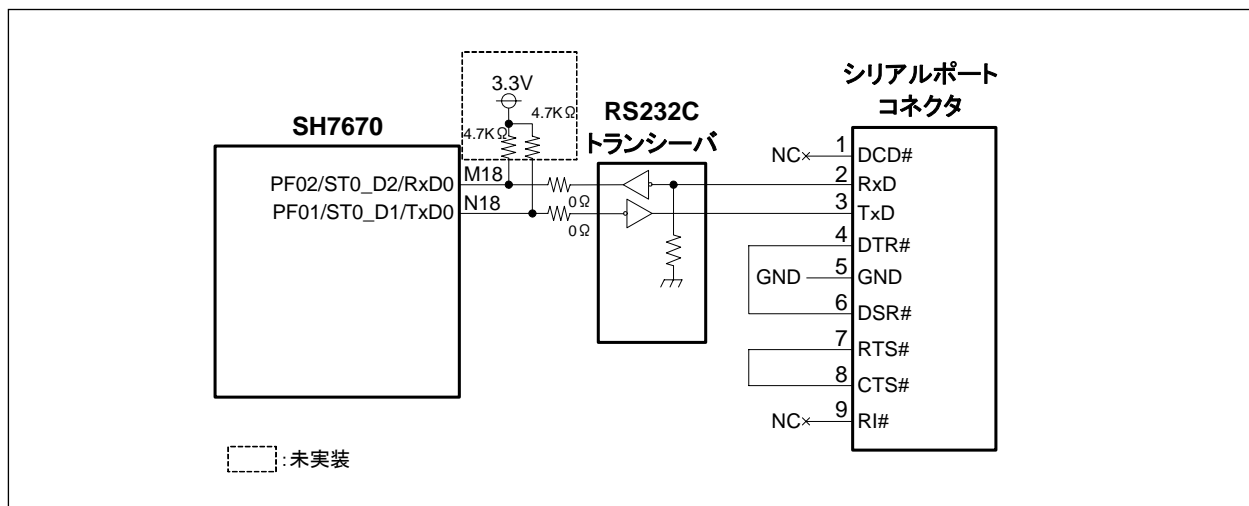


図2.5.1 シリアルポートインタフェースブロック図

## 2.6 STインタフェース

SH7670 CPUボードには、STコネクタを実装しています。STインタフェースを使用する場合は、シリアルポートインタフェースを使用できません。

図2.6.1にSTインタフェースブロック図を示します。

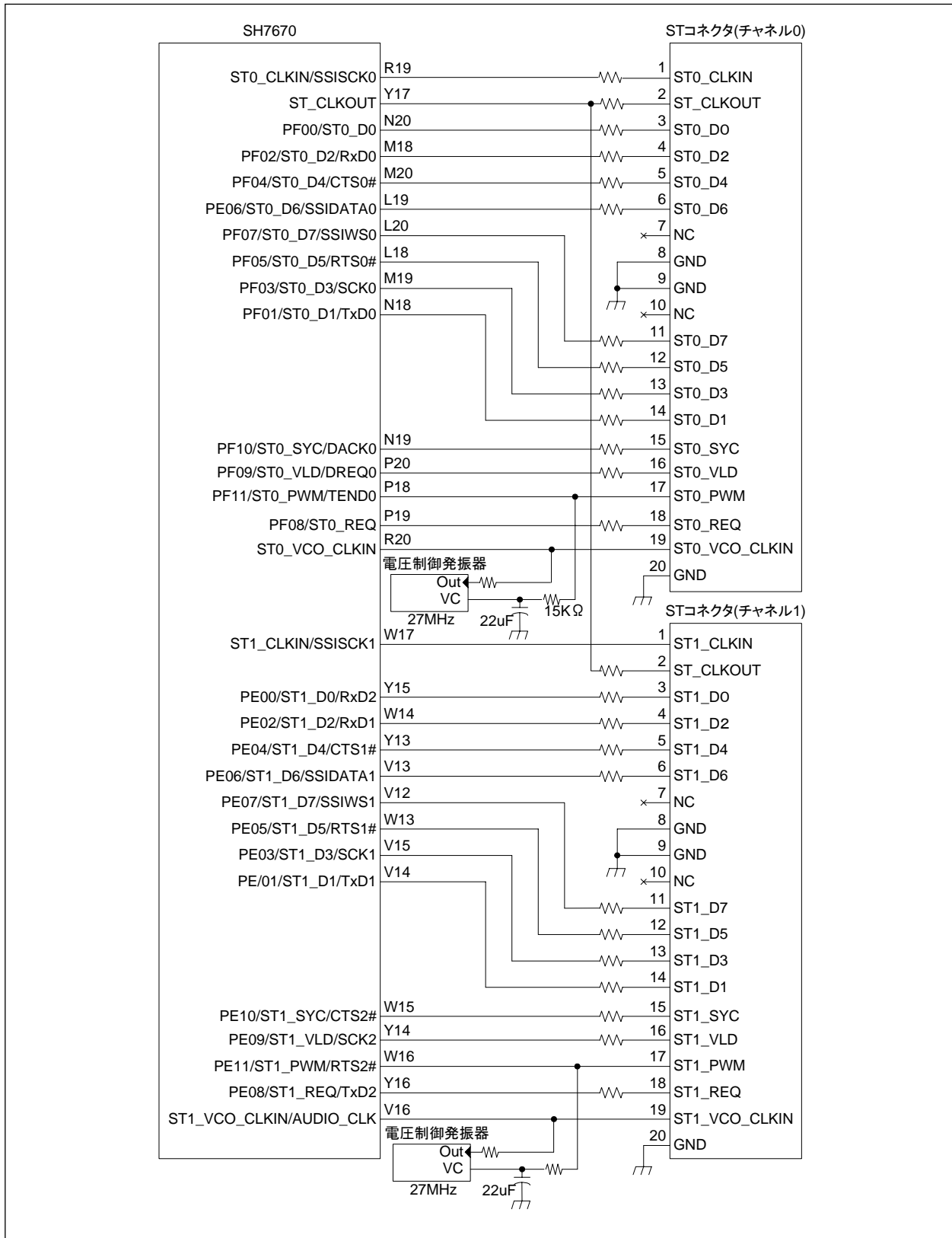


図2.6.1 STインタフェースブロック図

## 2.7 LANインタフェース

SH7670 CPUボードに搭載のSH7670は、IEEE802.3のMAC層規格に準拠したイーサネットコントローラを内蔵しています。PHYアドレスは、PHYA00-PHYA04端子の外付け回路での端子処理によりH'01に固定しています。

図2.7.1に、SH7670 CPUボードにおけるLANインタフェースブロック図を示します。

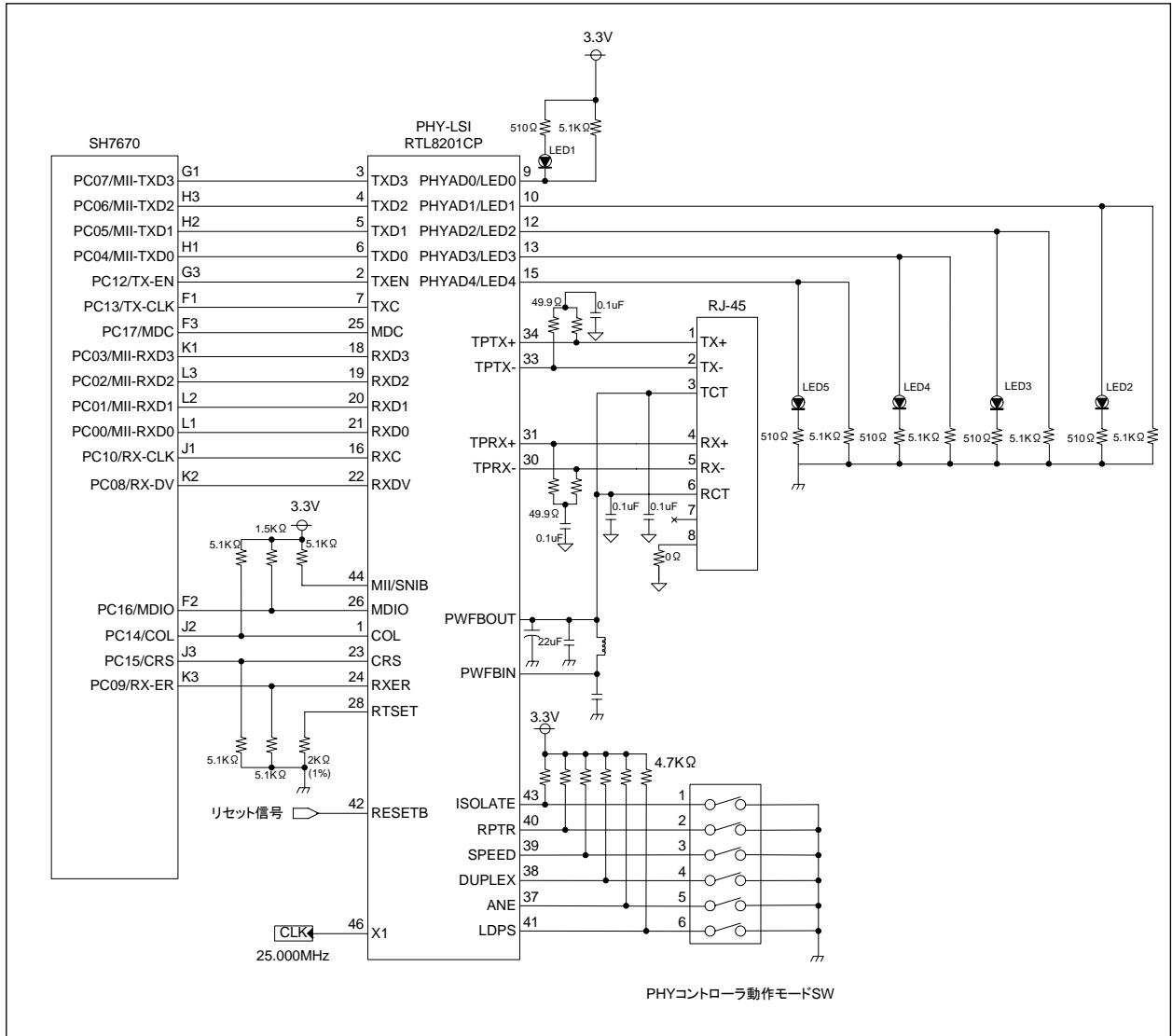


図2.7.1 LANインタフェースブロック図

SH7670 CPUボードに搭載されているPHYコントローラ動作モードSW（SW1）は、EthernetのPHYコントローラの動作モードを決定するスイッチです。本スイッチはONでLow(0V)、OFFでHigh(3.3V)になります。

表2.7.1に、PHYコントローラ動作モードSW機能説明を示します。

表2.7.1 PHYコントローラ動作モードSW機能説明

番号	設定		機能	初期値
SW1-1 ISOLATE	ON	ISOLATE = "L"	Isolate Disable	初期値
	OFF	ISOLATE = "H"	Isolate Enable	
SW1-2 RPTR	ON <sup>注</sup>	RPTR = "L"	Repeater mode Disable	初期値
	OFF	RPTR = "H"	Repeater mode Enable	
SW1-3 SPEED	ON	SPEED = "L"	100Mbps Disable	初期値
	OFF	SPEED = "H"	100Mbps Enable	
SW1-4 DUPLEX	ON	DUPLEX = "L"	Full Duplex Disable	初期値
	OFF	DUPLEX = "H"	Full Duplex Enable	
SW1-5 ANE	ON	ANE = "L"	Auto-negotiation Disable	初期値
	OFF	ANE = "H"	Auto-negotiation Enable	
SW1-6 LDPS	ON	LDPS = "L"	LDPS mode Disable	初期値
	OFF	LDPS "H"	LDPS mode Enable	

注：10Base-Tの半二重モード時は、SW1-2をRepeater mode Disableに設定してください。

LED1～5は、EthernetのPHYコントローラのステータスを示します。これにより、Ethernetの通信状態を確認することが出来ます。

表2.7.2に、Ethernet通信状態一覧表を示します。

表2.7.2 Ethernet通信状態一覧表

番号	点灯/消灯	説明
LED1 LINK	点灯	EthernetはLINK UPしています。
	消灯	EthernetはLINK UPしていません。
LED2 DUPLEX	点灯	Ethernetは全二重です。
	消灯	Ethernetは半二重です。
LED3 10ACT	点灯	Ethernetは10BASE-Tで接続されています。
	消灯	Ethernetは10BASE-Tで接続されていません。
LED4 100ACT	点灯	Ethernetは100BASE-Tで接続されています。
	消灯	Ethernetは100BASE-Tで接続されていません。
LED5 COLLISION	点灯	Ethernetの通信でCOLLISIONが発生しています。
	消灯	Ethernetの通信でCOLLISIONは発生していません。

## 2.8 入出力ポート

SH7670 CPUボードでは、SH7670の入出力ポートを拡張コネクタに接続しています。

また、一部の入出力ポートは、ディップスイッチとLEDに接続しており、お客様が自由に使用することができます。

図2.8.1に入出力ポートブロック図を、表2.8.1にSWの機能一覧を示します。また、表2.8.2に入出力ポート機能表を示します。

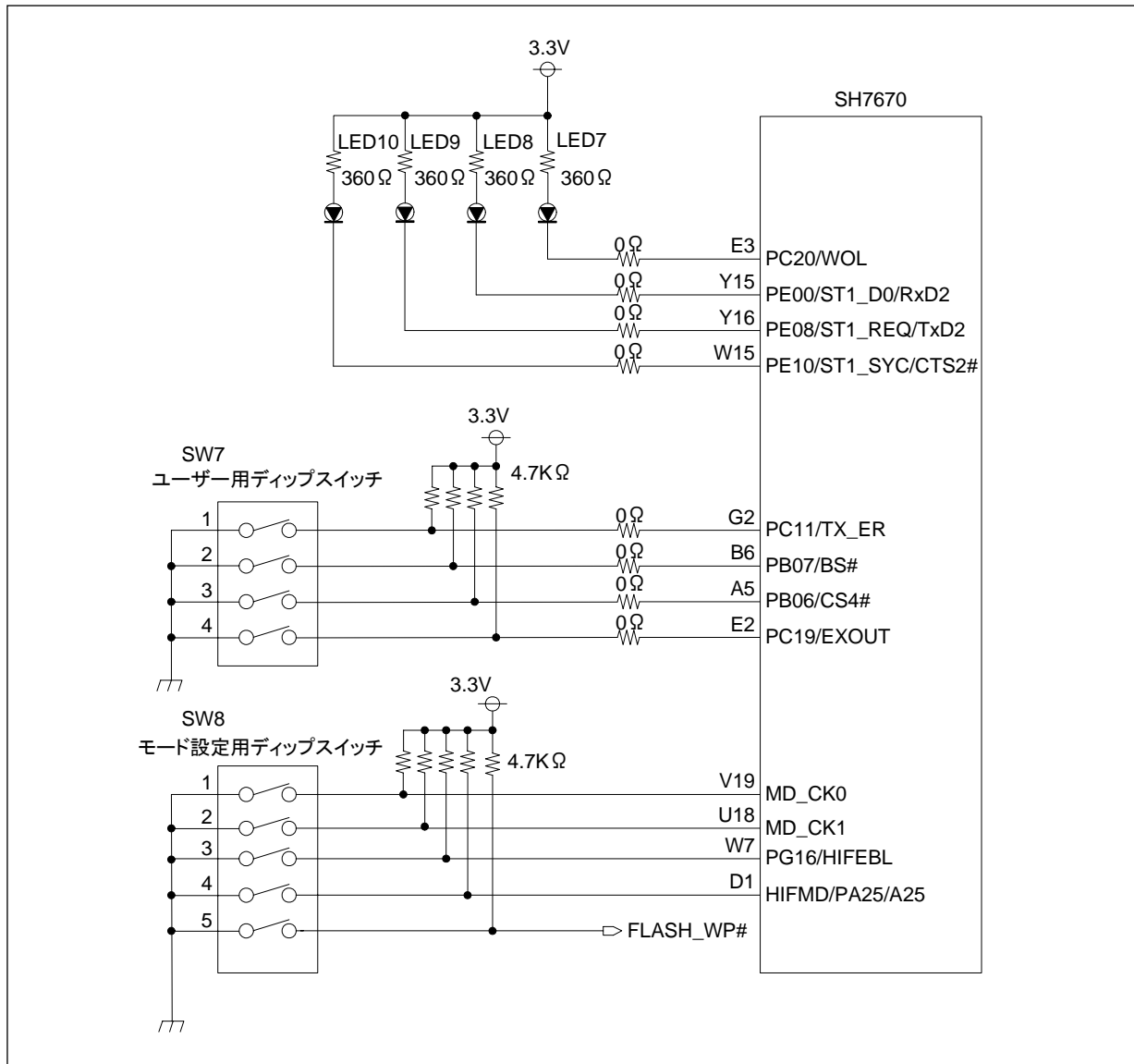


図2.8.1 入出力ポートブロック図



表2.8.1 スイッチSW8 機能一覧表

番号	設定		機能		
			モード	MD_CK0	MD_CK1
SW1	OFF	MD_CK0 = "H"	0	L	L
MD_CK0	ON	MD_CK0 = "L"			
SW2	OFF	MD_CK1 = "H"	1	H	L
MD_CK1	ON	MD_CK1 = "L"			
SW3	OFF	HIFEBL = "H"	HIF端子を活性化		
HIFEBL	ON	HIFEBL = "L"	HIF端子を活性化解除		
SW4	OFF	HIFMD = "H"	ホストインターフェイス(HIF)から起動する		
HIFMD	ON	HIFMD = "L"	ホストインターフェイス(HIF)から起動しない		
SW5	OFF	FLASH_WP# = "H"	フラッシュメモリをライトプロテクト解除		
FLASH_WP#	ON	FLASH_WP# = "L"	フラッシュメモリをライトプロテクト		

表2.8.2 入出力ポート機能表

SH7670 I/Oポート名	SH7670 CPUボードでの接続
PA17-PA23	フラッシュメモリ、拡張コネクタ
PA24-PA25	拡張コネクタ
PB00-PB01	EEPROM、拡張コネクタ
PB02	SW、拡張コネクタ
PB03-PB04	USB(VBUS)、拡張コネクタ
PB05	拡張コネクタ
PB06-PB07	SW、拡張コネクタ
PC00-PC10,PC12-PC18	PHY-LSI、拡張コネクタ
PC11,PC19	SW、拡張コネクタ
PC20	LED、拡張コネクタ
PD00-PD07	拡張コネクタ
PE01-07,PE09,PE11	STコネクタ、拡張コネクタ
PE00,PE08,PE10	LED、STコネクタ、拡張コネクタ
PF01-PF02	RS232C、STコネクタ、拡張コネクタ
PF00,PF03-PF11	STコネクタ、拡張コネクタ
PG00-PG15,PG17-PG23	拡張コネクタ(HIF)
PG16	SW、拡張コネクタ(HIF)

## 2.9 電源回路

SH7670 CPUボードでは、5V電源をボードに入力し、レギュレータを用いて3.3Vと1.2Vを生成しています。

使用しているレギュレータは、出力電圧可変タイプを用いていますので、抵抗値を変更することにより任意の電圧値を生成することが可能です。

図2.9.1に、SH7670 CPUボードの電源回路ブロック図を示します。

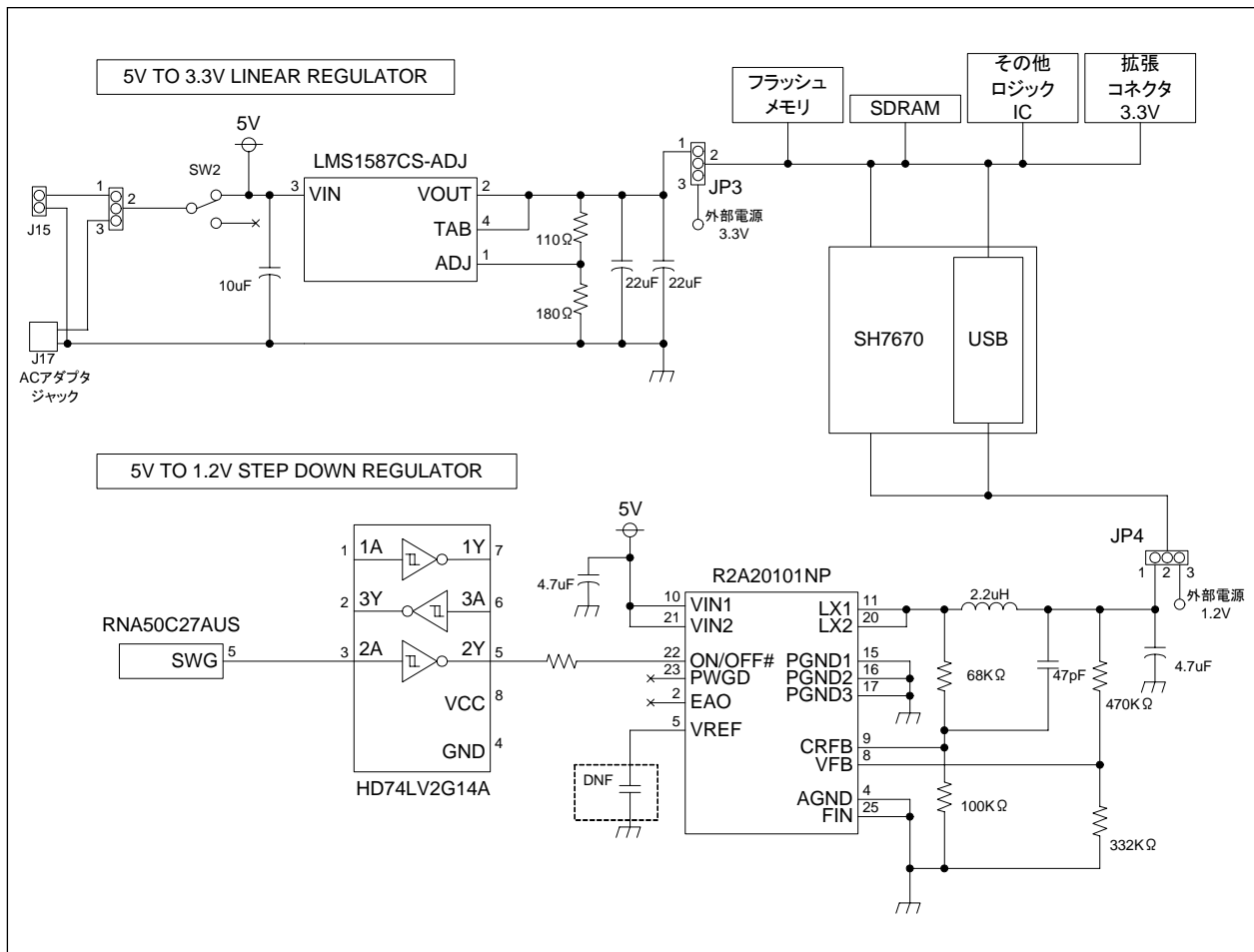


図2.9.1 電源回路ブロック図

## 2.10 クロックモジュール

SH7670 CPUボードのクロックモジュールは、2つのブロックにより構成されています。

- 発振器からの出力をSH7670 EXTALに接続
- セラミック発振子をEXTAL, XTALに接続

本ボードには16.67MHzの発振器が接続されています。

また、SH7670からのバスクロック出力は、ダンピング抵抗を介してSDRAMに接続されています。

拡張コネクタに拡張ボードを接続する場合、安定したクロック信号を供給するため、PLL内蔵のクロックバッファを実装することを推奨します。

図2.10.1にクロックモジュールブロック図を示します。

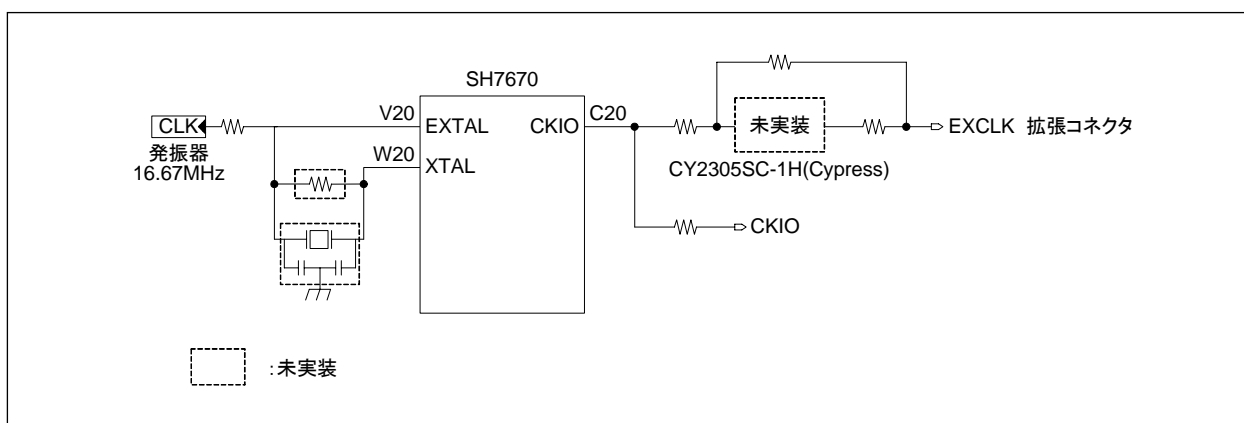


図2.10.1 クロックモジュールブロック図



## 2.12 割り込みスイッチ

SH7670 CPUボードでは、SH7670のNMI端子、およびIRQ0端子にプッシュスイッチを接続しています。

テストスイッチは、TP端子にジャンパ配線等を行うことで、お客様が自由に使用できます。

図2.12.1に割り込みスイッチブロック図を示します。

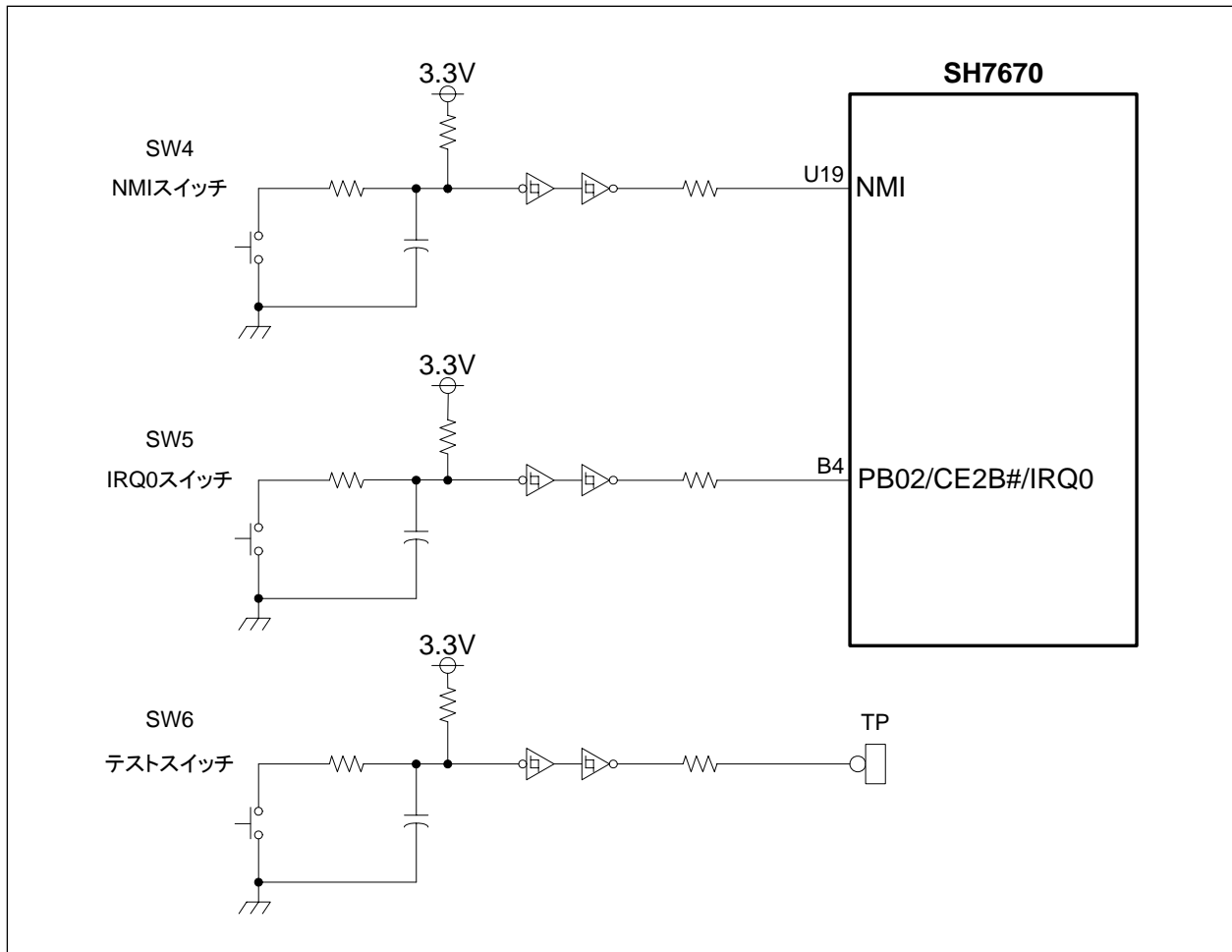


図2.12.1 割り込みスイッチブロック図

## 2.13 E10A-USBインタフェース

SH7670 CPUボードには、E10A-USBと接続するための、14ピンのH-UDIコネクタを実装しています。

図2.13.1にE10A-USBインタフェースブロック図を示します。

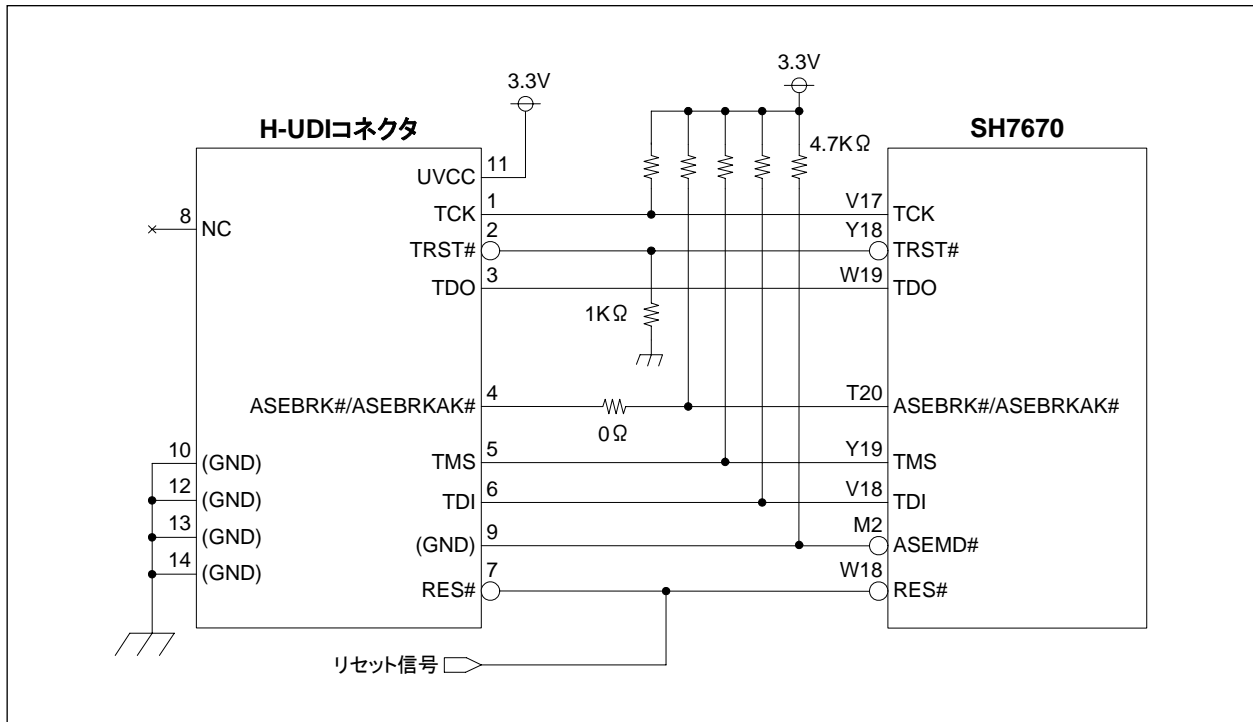


図2.13.1 E10A-USBインタフェースブロック図

第3章  
操作仕様

---

# 3

## 3.1 SH7670 CPUボードコネクタ概要

図3.1.1にSH7670 CPUボードコネクタ配置図を示します。

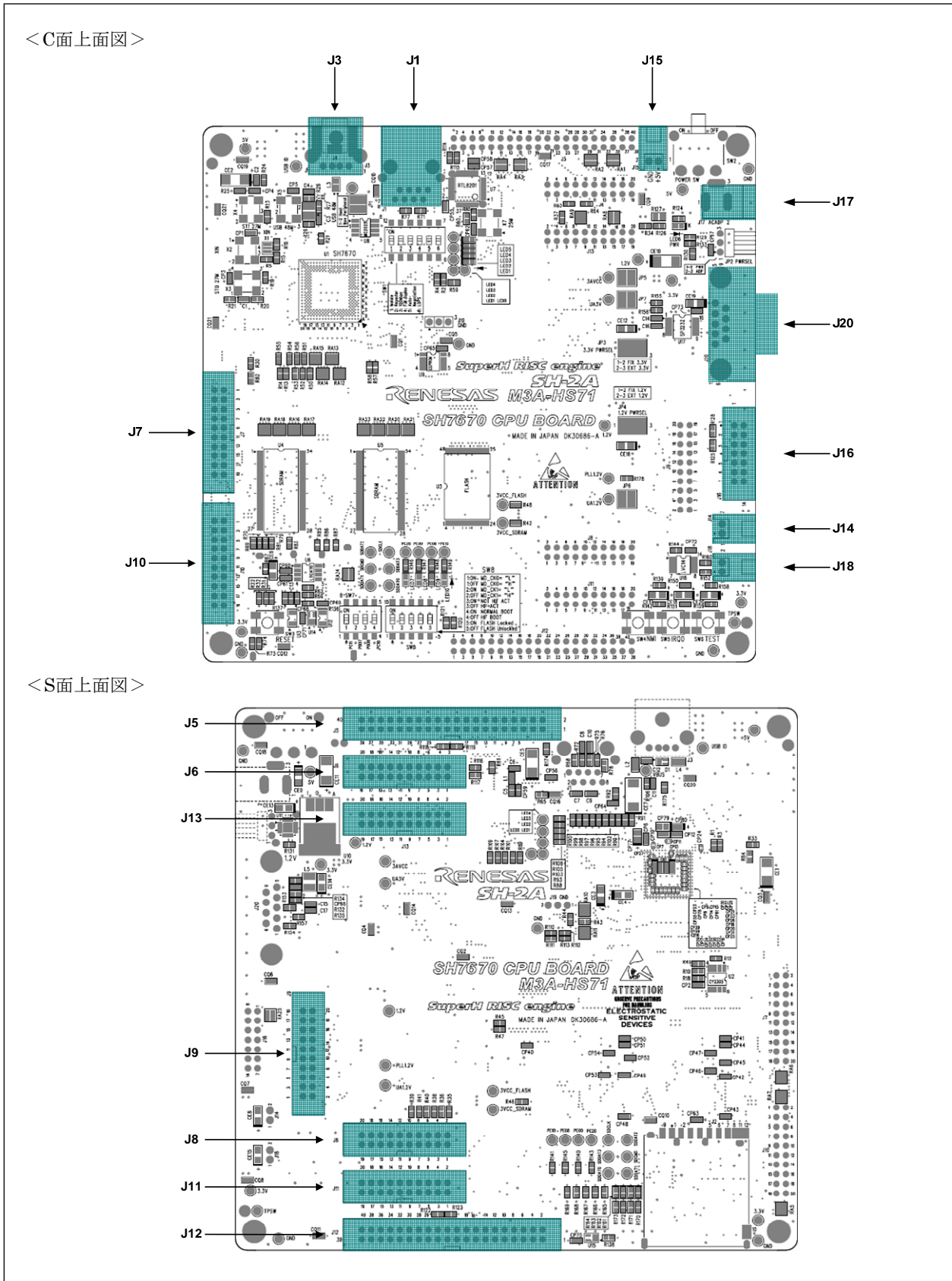


図3.1.1 SH7670 CPUボードコネクタ配置図



## 3.1.1 LANコネクタ (J1)

SH7670 CPUボードには、LANコネクタ(J1)を実装しています。

図3.1.2にLANコネクタ端子配置図 (J1) を示します。

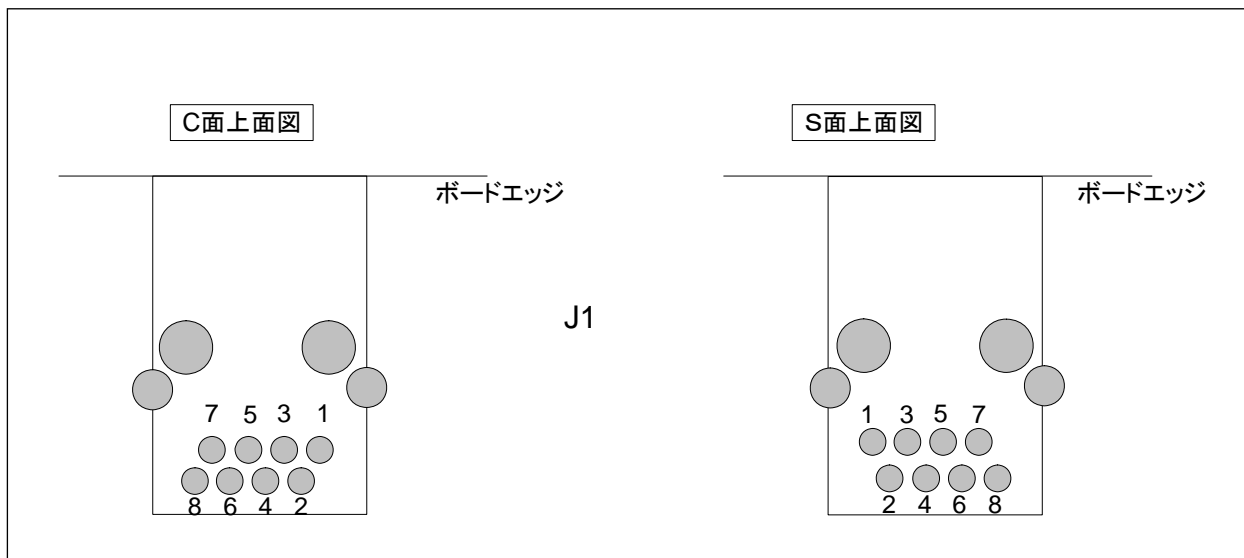


図3.1.2 LANコネクタ端子配置図 (J1)

表3.1.1にLANコネクタ端子配置表 (J1) を示します。

表3.1.1 LANコネクタ端子配置表 (J1)

ピン	信号名	ピン	信号名
1	TD+	2	TD-
3	TCT	4	RD+
5	RD-	6	RCT
7	NC	8	NC

## 3.1.2 USBコネクタ (J3)

SH7670 CPUボードには、USBコネクタを実装しています。

図3.1.3にUSBコネクタ端子配置図を示します。

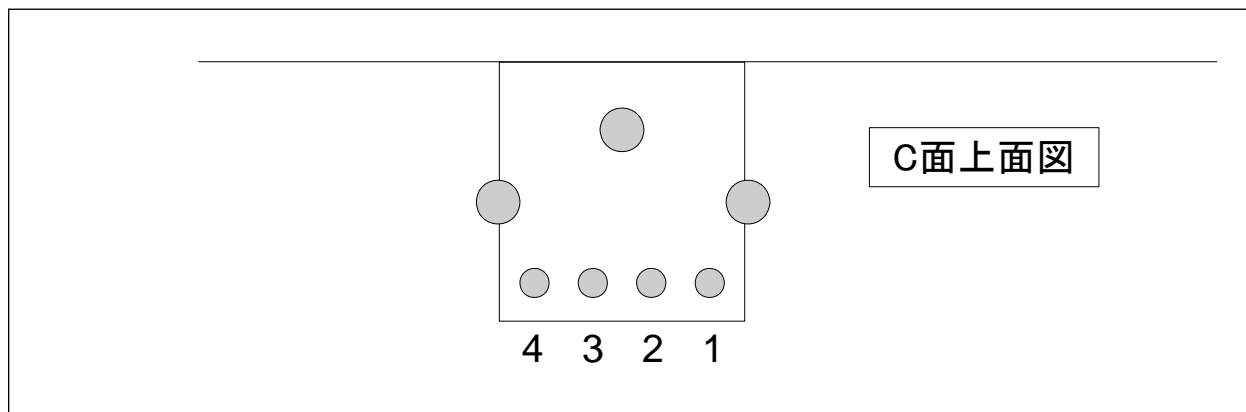


図3.1.3 USBコネクタ端子配置図 (J3)

表3.1.2にUSBコネクタ端子配置表 (J3) を示します。

表3.1.2 USBコネクタ端子配置表 (J3)

ピン	信号名	ピン	信号名
1	VBUS	2	DM
3	DP	4	GND

3.1.3 拡張コネクタ (J5,J6,J8,J9,J11,J12,J13)

SH7670 CPUボードには、SH7670の入出力端子が接続された拡張コネクタ実装用のスルーホールを設けています。

J5,J6,J8,J9,J11,J12,J13にはMIL規格コネクタを実装することができ、拡張基板との接続、SH7670のバス信号のモニタリング等に利用できます。

図3.1.4に拡張コネクタ端子配置図を示します。

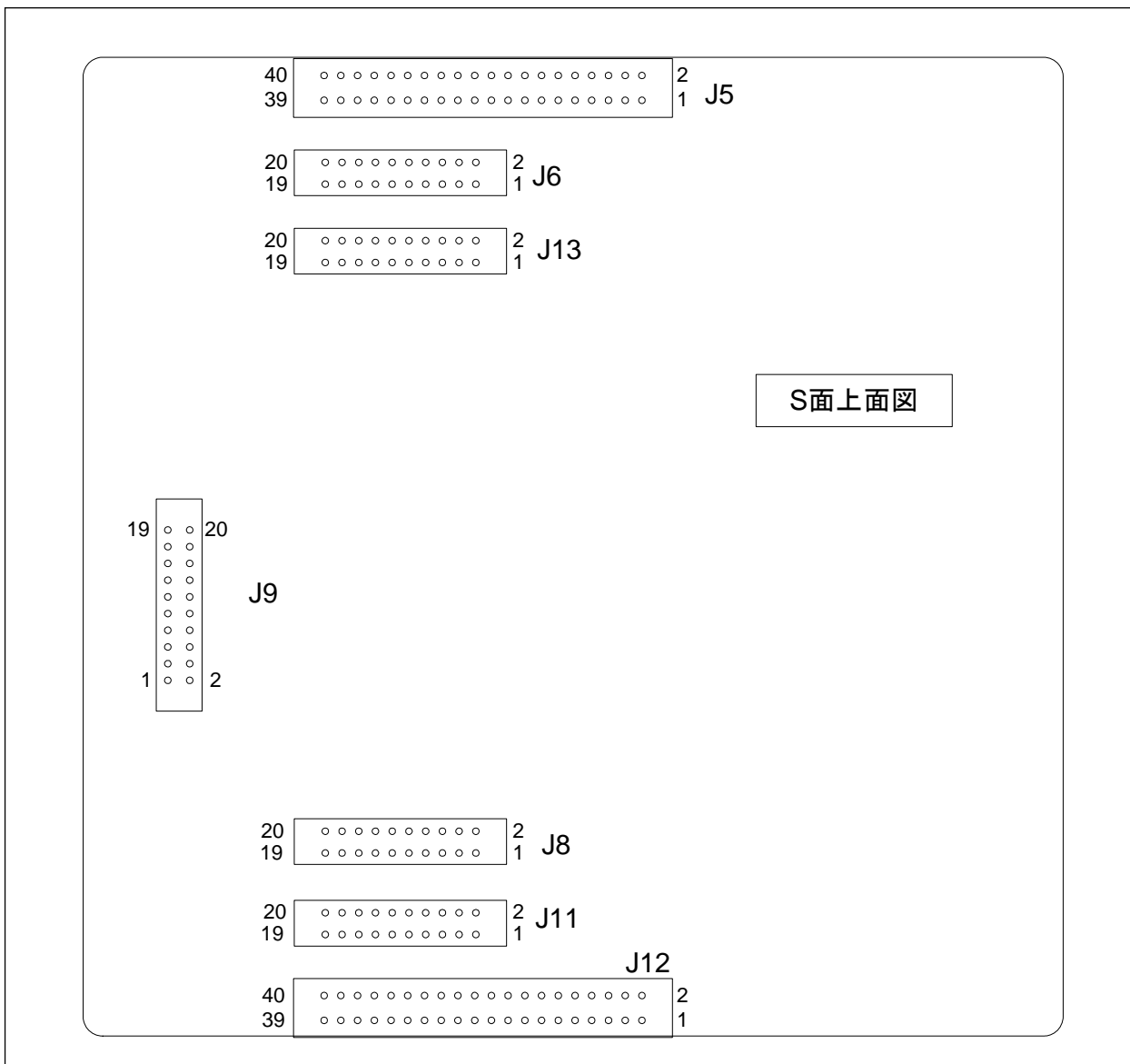


図3.1.4 拡張コネクタ端子配置図

表3.1.3～表3.1.9に拡張コネクタ端子配置表 (J5,J6,J8,J9,J11,J12,J13) を示します。

表3.1.3 拡張コネクタ端子配置表 (J5)

ピン	信号名	ピン	信号名
1	+5V	2	+5V
3	NC	4	D31
5	D30	6	D29
7	D28	8	D27
9	D26	10	D25
11	D24	12	D23
13	D22	14	D21
15	D20	16	D19
17	D18	18	D17
19	D16	20	GND
21	+5V	22	+5V
23	NC	24	D15
25	D14	26	D13
27	D12	28	D11
29	D10	30	D09
31	D08	32	D07
33	D06	34	D05
35	D04	36	D03
37	D02	38	D01
39	D00	40	GND

表3.1.4 拡張コネクタ端子配置表 (J6)

ピン	信号名	ピン	信号名
1	+1.2V	2	+1.2V
3	PC17/MDC	4	PC16/MDIO
5	PC15/CRS	6	PC14/COL
7	PC13/TX_CLK	8	PC12/TX_EN
9	PC10/RX_CLK	10	PC09/RX_ER
11	PC08/RX_DV	12	PC07/MII_TXD3
13	PC06/MII_TXD2	14	PC05/MII_TXD1
15	PC04/MII_TXD0	16	PC03/MII_RXD3
17	PC02/MII_RXD2	18	PC01/MII_RXD1
19	PC00/MII_RXD0	20	GND

表3.1.5 拡張コネクタ端子配置表 (J8)

ピン	信号名	ピン	信号名
1	NC	2	NC
3	PG23/HIFCS#	4	PG22/HIFRS
5	PG21/HIFWR#	6	PG19/HIFINT#
7	PG18/HIFDREQ	8	PG17/HIFRDY
9	PG16/HIFEBL	10	NC
11	PB05/CS5#/CE1A#/IRQ3/TEND1	12	PD07/IRQ7#/SDCLK
13	PD06/IRQ6#/SDCMD	14	PD05/IRQ5#/SDCD
15	PD04/IRQ4#/SDWP	16	PD03/IRQ3#/SDDAT3
17	PD02/IRQ2#/SDDAT2	18	PD01/IRQ1#/SDDAT1
19	PD00/IRQ0#/SDDAT0	20	GND

表3.1.6 拡張コネクタ端子配置表 (J9)

ピン	信号名	ピン	信号名
1	NC	2	NC
3	CKIO	4	PB07/BS#
5	PB06/CS4#	6	PB04/CE2A#/IRQ2/DACK1
7	PB03/CS6#/CE1B#/IRQ1/DREQ1	8	PB02/CE2B#/IRQ0
9	PB01/IOIS16#/SCL	10	PB00/WAIT#/SDA
11	CS3#	12	RAS#
13	CAS#	14	CKE
15	RD/WR#	16	WE3#/DQM0U/ICIOWR#
17	WE2#/DQMUL/ICIORD#	18	WE1#/DQMLU/WE#
19	WE0#/DQMLL	20	GND

表3.1.7 拡張コネクタ端子配置表 (J11)

ピン	信号名	ピン	信号名
1	NC	2	NC
3	PC20/WOL	4	PC18/LNKSTA
5	PC19/EXOUT	6	PC11/TX_ER
7	NC	8	NC
9	NC	10	NC
11	NC	12	NC
13	ST1_VCO_CLKIN/AUDIO_CLK	14	ST1_CLKIN/SSISCK1
15	ST0_CLKIN/SSISCK0	16	PE07/ST1_D7/SSIWS1
17	PF07/ST0_D7/SSIWS0	18	PE06/ST1_D6/SSIDATA1
19	PF06/ST0_D6/SSIDATA0	20	GND

表3.1.8 拡張コネクタ端子配置表 (J12)

ピン	信号名	ピン	信号名
1	+3.3V	2	+3.3V
3	RES#	4	RESET_IN#
5	RD#	6	CS0#
7	WDTOVF#	8	NC
9	NC	10	NC
11	HIFMD/PA25/A25	12	PA24/A24
13	PA23/A23	14	PA22/A22
15	PA21/A21	16	PA20/A20
17	PA19/A19	18	PA18/A18
19	PA17/A17	20	GND
21	+3.3V	22	+3.3V
23	A16	24	A15
25	A14	26	A13
27	A12	28	A11
29	A10	30	A09
31	A08	32	A07
33	A06	34	A05
35	A04	36	A03
37	A02	38	A01
39	A00	40	GND

表3.1.9 拡張コネクタ端子配置表 (J13)

ピン	信号名	ピン	信号名
1	NC	2	NC
3	PG20/HIFRD#	4	PG15/HIFD15
5	PG14/HIFD14	6	PG13/HIFD13
7	PG12/HIFD12	8	PG11/HIFD11
9	PG10/HIFD10	10	PG09/HIFD09
11	PG08/HIFD08	12	PG07/HIFD07
13	PG06/HIFD06	14	PG05/HIFD05
15	PG04/HIFD04	16	PG03/HIFD03
17	PG02/HIFD02	18	PG01/HIFD01
19	PG00/HIFD00	20	GND

### 3.1.4 STIFコネクタ (J7,J10)

SH7670 CPUボードには、SH7670出力端子が接続されたSTIFコネクタを設けています。

J7,J10はMIL規格コネクタを実装することができます。

図3.1.5にSTIFコネクタ端子配置図を示します。

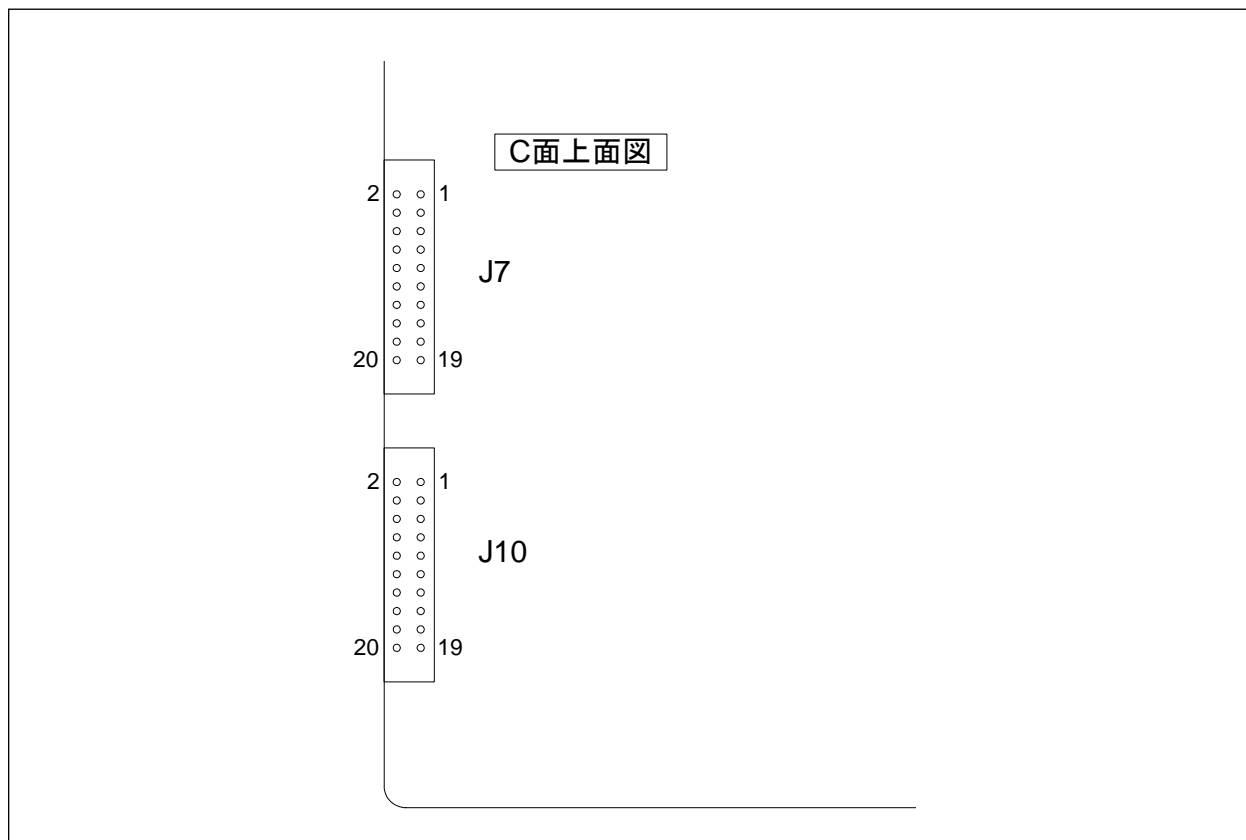


図3.1.5 STIFコネクタ端子配置図

表3.1.10にSTIFコネクタ端子配置表 (J7) を示します。

表3.1.10 STIFコネクタ端子配置表 (J7)

ピン	信号名	ピン	信号名
1	ST0_CLKIN/SSISCK0	2	ST_CLKOUT
3	PF00/ST0_D0	4	PF02/ST0_D2/RxD0
5	PF04/ST0_D4/CTS0#	6	PF06/ST0_D6/SSIDATA0
7	NC	8	GND
9	GND	10	NC
11	PF07/ST0_D7/SSIWS0	12	PF05/ST0_D5/RTS0#
13	PF03/ST0_D3/SCK0	14	PF01/ST0_D1/TxD0
15	PF10/ST0_SYC/DACK0	16	PF09/ST0_VLD/DREQ0
17	PF11/ST0_PWM/TEND0	18	PF08/ST0_REQ
19	ST0_VCO_CLKIN	20	GND

表3.1.11にSTIFコネクタ端子配置表 (J10) を示します。

表3.1.11 STコネクタ端子配置表 (J10)

ピン	信号名	ピン	信号名
1	ST1_CLKIN/SSISCK1	2	ST_CLKOUT
3	PE00/ST1_D0/RxD2	4	PE02/ST1_D2/RxD1
5	PE04/ST1_D4/CTS1#	6	PE06/ST1_D6/SSIDATA1
7	NC	8	GND
9	GND	10	NC
11	PE07/ST1_D7/SSIWS1	12	PE05/ST1_D5/RTS1#
13	PE03/ST1_D3/SCK1	14	PE01/ST1_D1/TxD1
15	PE10/ST1_SYC/CTS2#	16	PE09/ST1_VLD/SCK2
17	PE11/ST1_PWM/RTS2#	18	PE08/ST1_REQ/TxD2
19	ST1_VCO_CLKIN/AUDIO_CLK	20	GND



## 3.1.5 外部電源供給コネクタ (J14,J18)

SH7670 CPUボードには、SH7670用の外部電源供給用コネクタ (J14 : 3.3V供給、J18 : 1.2V供給) 端子のスルーホールを設けています。

図3.1.6に外部電源コネクタ端子配置図 (J14,J18) を示します。

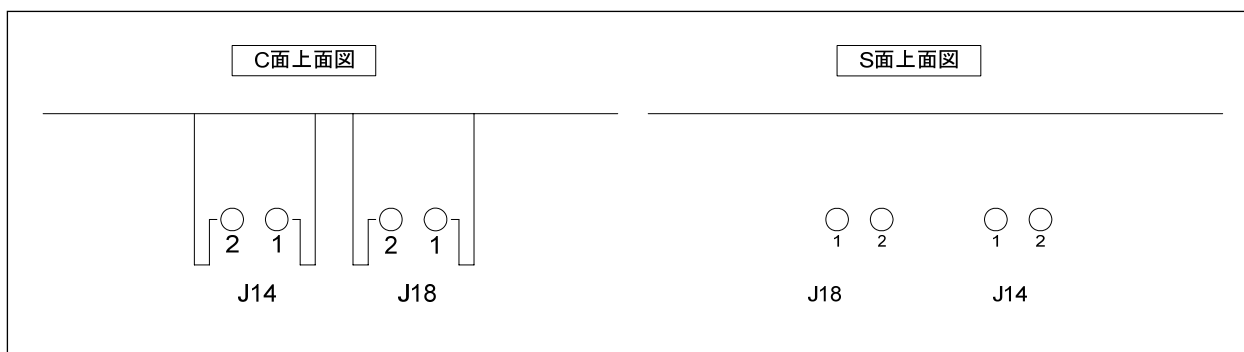


図3.1.6 外部電源コネクタ端子配置図 (J14,J18)

表3.1.12、表3.1.13に外部電源コネクタ端子配置表を示します。

表3.1.12 外部電源コネクタ端子配置表 (J14)

ピン	信号名	ピン	信号名
1	+3.3V	2	GND

表3.1.13 外部電源コネクタ端子配置表 (J18)

ピン	信号名	ピン	信号名
1	+1.2V	2	GND

## 3.1.6 電源コネクタ (J15)

SH7670 CPUボードには、電源供給用コネクタを実装しています。

図3.1.7に電源コネクタ端子配置図 (J15) を示します。

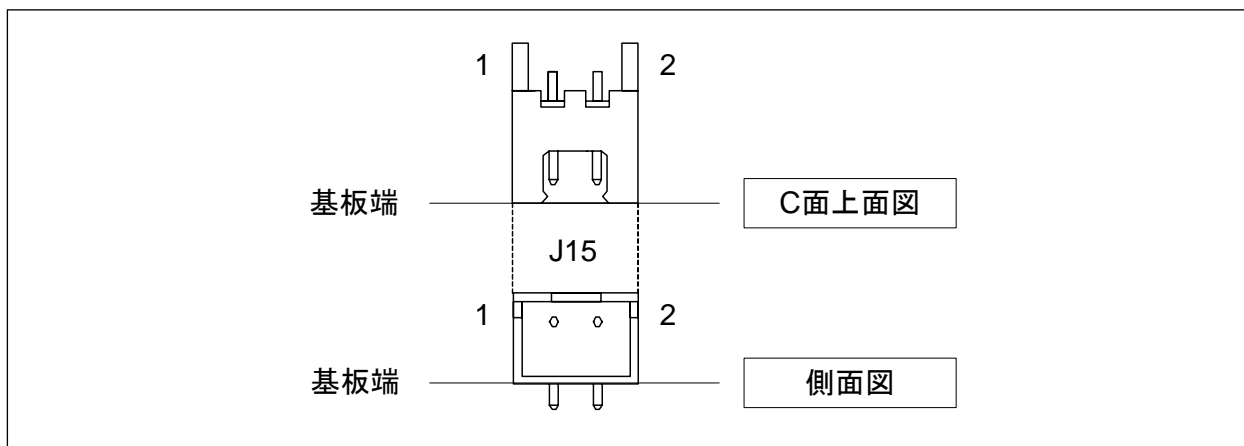


図3.1.7 電源コネクタ端子配置図 (J15)

表3.1.14に電源コネクタ端子配置表 (J15) を示します。

表3.1.14 電源コネクタ端子配置表 (J15)

ピン	信号名	ピン	信号名
1	+5V	2	GND

## 3.1.7 H-UDIコネクタ (J16)

SH7670 CPUボードには、E10A-USBエミュレータ接続用のH-UDI (J16) コネクタを実装しています。

図3.1.8にH-UDIコネクタ端子配置図(J16)を示します。

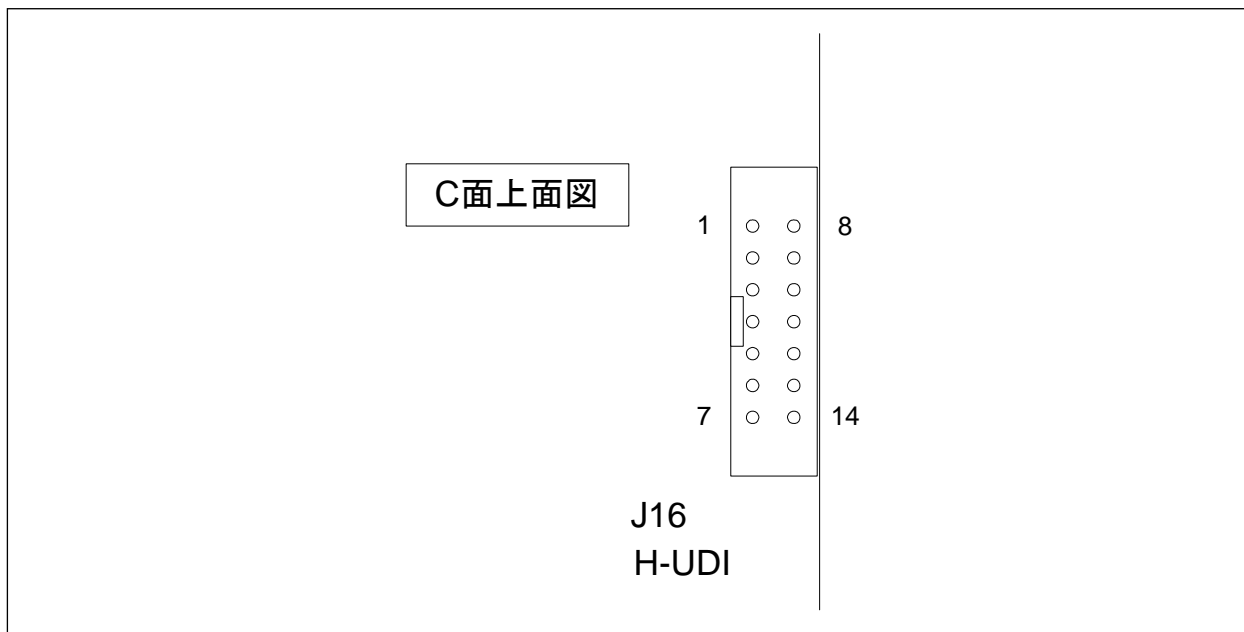


図3.1.8 H-UDIコネクタ端子配置図(J16)

表3.1.15にH-UDIコネクタ端子配置表 (J16) を示します。

表3.1.15 H-UDIコネクタ端子配置表 (J16)

ピン	信号名	ピン	信号名
1	TCK	2	TRST#
3	TDO	4	N.C.
5	TMS	6	TDI
7	RESET#	8	N.C.
9	(GND) ASEMD#	10	GND
11	UVCC	12	GND
13	GND	14	GND

## 3.1.8 UARTコネクタ (J20)

SH7670 CPUボードには、UARTコネクタ(J20)を実装しています。

図3.1.9にUARTコネクタ端子配置図 (J20) を示します。

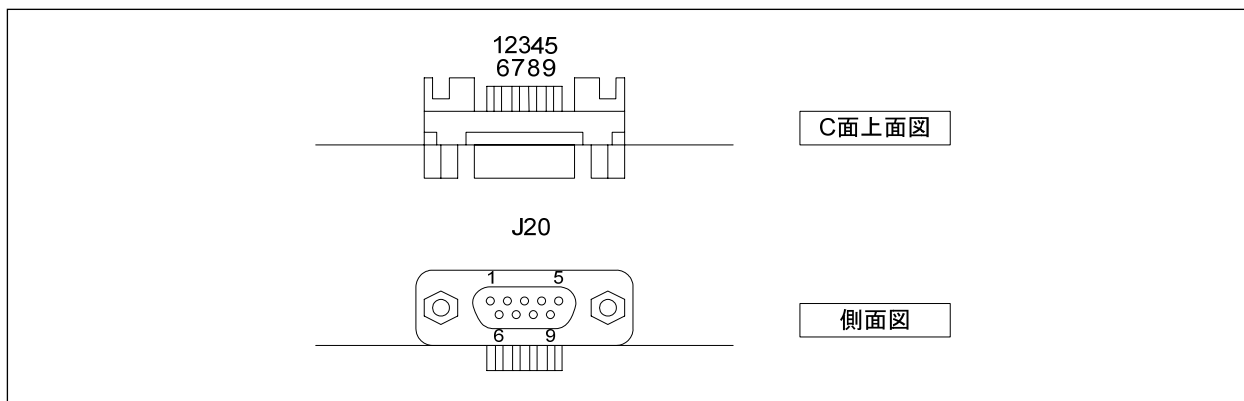


図3.1.9 UARTコネクタ端子配置図 (J20)

表3.1.16にUARTコネクタ端子配置表 (J20) を示します。

表3.1.16 UARTコネクタ端子配置表 (J20)

ピン	信号名	ピン	信号名
1	NC	2	RXD (PF02/ST0_D2/RXD0)
3	TXD (PF01/ST0_D1/TXD0)	4	DTR#
5	GND	6	DSR#
7	RTS#	8	CTS#
9	NC		

4-6ピン、7-8ピンは、ループバック接続。

# 3

## 3.2 スイッチ、LED概要

SH7670 CPUボードには、操作性部品としてスイッチとLEDを実装しています。図3.2.1にSH7670 CPUボード操作部品配置図を示します。

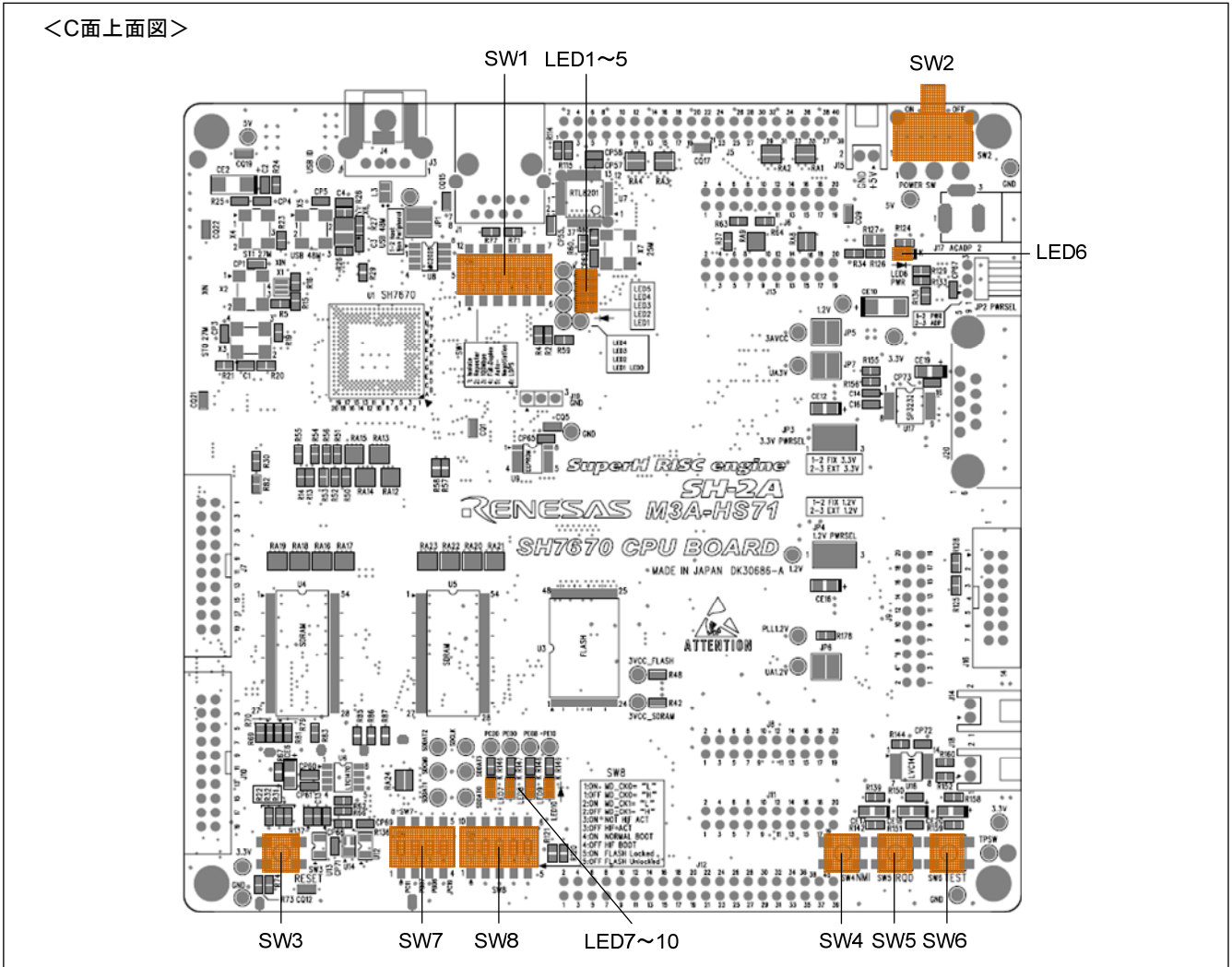


図3.2.1 SH7670 CPUボード操作部品配置図

## 3.2.1 ジャンパ (JP1~JP7)

SH7670 CPUボードには、ジャンパを7個実装しています。

図3.2.2にSH7670 CPUボードジャンパ配置図 (JP1~JP7)、表3.2.1~表3.2.3にSH7670 CPUボードジャンパ設定一覧 (JP1~JP7) を示します。

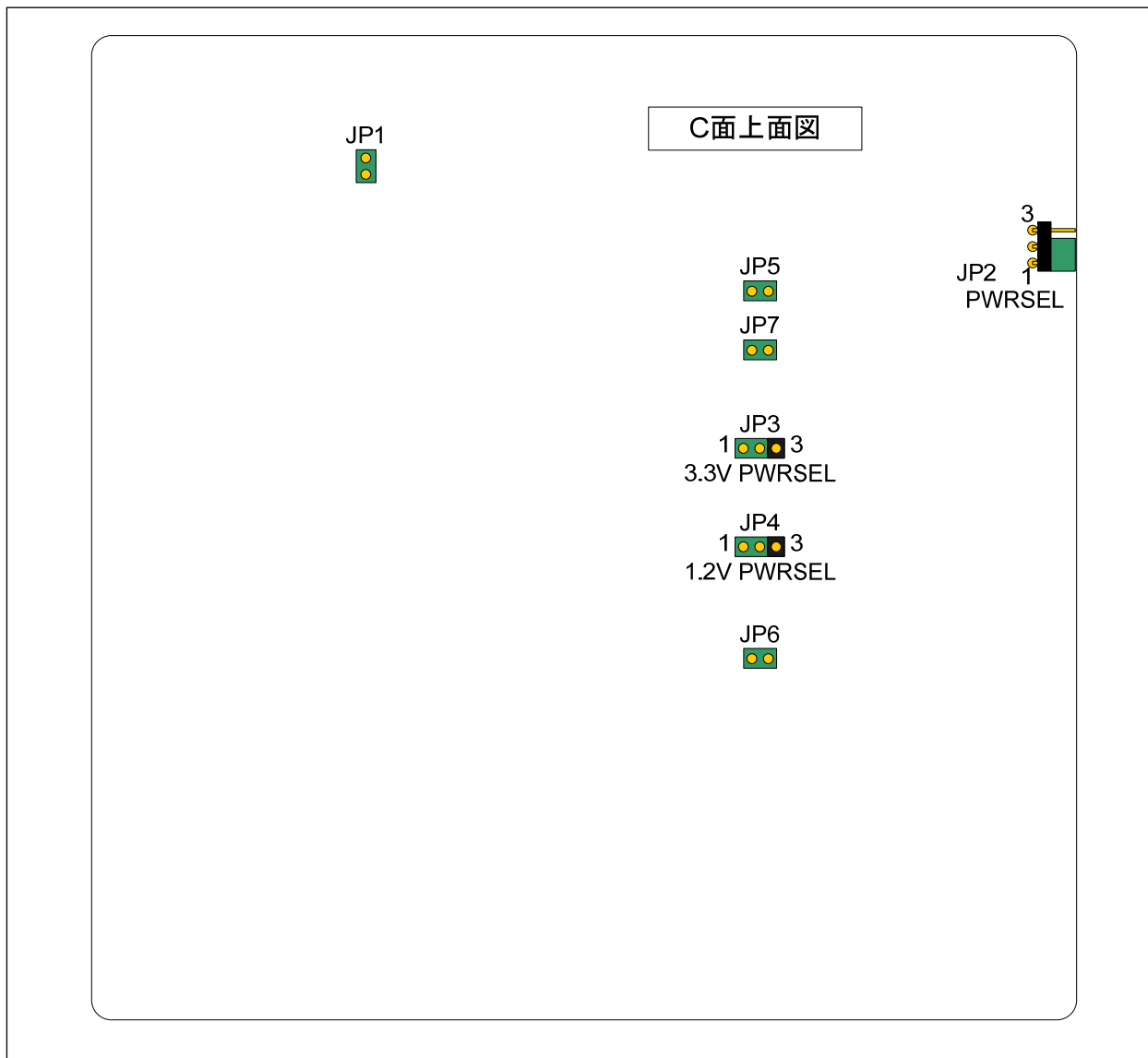


図3.2.2 SH7670 CPUボードジャンパ配置図 (JP1~JP7)

表3.2.1 USBモジュール用ジャンパ設定一覧 (JP1)

ジャンパ	設定	機能
JP1	1-2	USB ホストモード[VBUS電源供給する]
	None (開放)	USB ファンクションモード[VBUS電源供給しない]

表3.2.2 SH7670用電源切り換え用ジャンパ設定一覧 (JP2,JP3,JP4)

ジャンパ	設定	機能
JP2 PWRSEL	1-2	外部電源電圧 (J15から供給)
	2-3	外部電源電圧 (J17から供給)
JP3 3.3V PWRSEL	1-2	3.3V固定電源電圧 (U10から供給)
	2-3	外部電源電圧 (J14から供給)
JP4 1.2V PWRSEL	1-2	1.2V固定電源電圧 (U11から供給)
	2-3	外部電源電圧 (J18から供給)

表3.2.3 アナログ電源用ジャンパ設定一覧 (JP5,JP6,JP7)

ジャンパ	設定	機能
JP5	1-2	PHYアナログ3.3V用電源 (AVDD33) を供給する
	None (開放)	PHYアナログ3.3V用電源 (AVDD33) を供給しない
JP6	1-2	USBアナログ1.2V用電源 (AV12) を供給する
	None (開放)	USBアナログ1.2V用電源 (AV12) を供給しない
JP7	1-2	USBアナログ3.3V用電源 (AV33) を供給する
	None (開放)	USBアナログ3.3V用電源 (AV33) を供給しない

■は初期設定です。

注：ジャンパはSH7670 CPUボード動作中に設定変更しないでください。必ず電源をオフにした状態で設定変更してください。

## 3.2.2 スイッチ、LED機能

SH7670 CPUボードには、スイッチを8個、LEDを10個実装しています。

図3.2.3にSH7670 CPUボードの実装スイッチ、LED端子配置図を、表3.2.4にSH7670 CPUボード実装スイッチ一覧を示します。

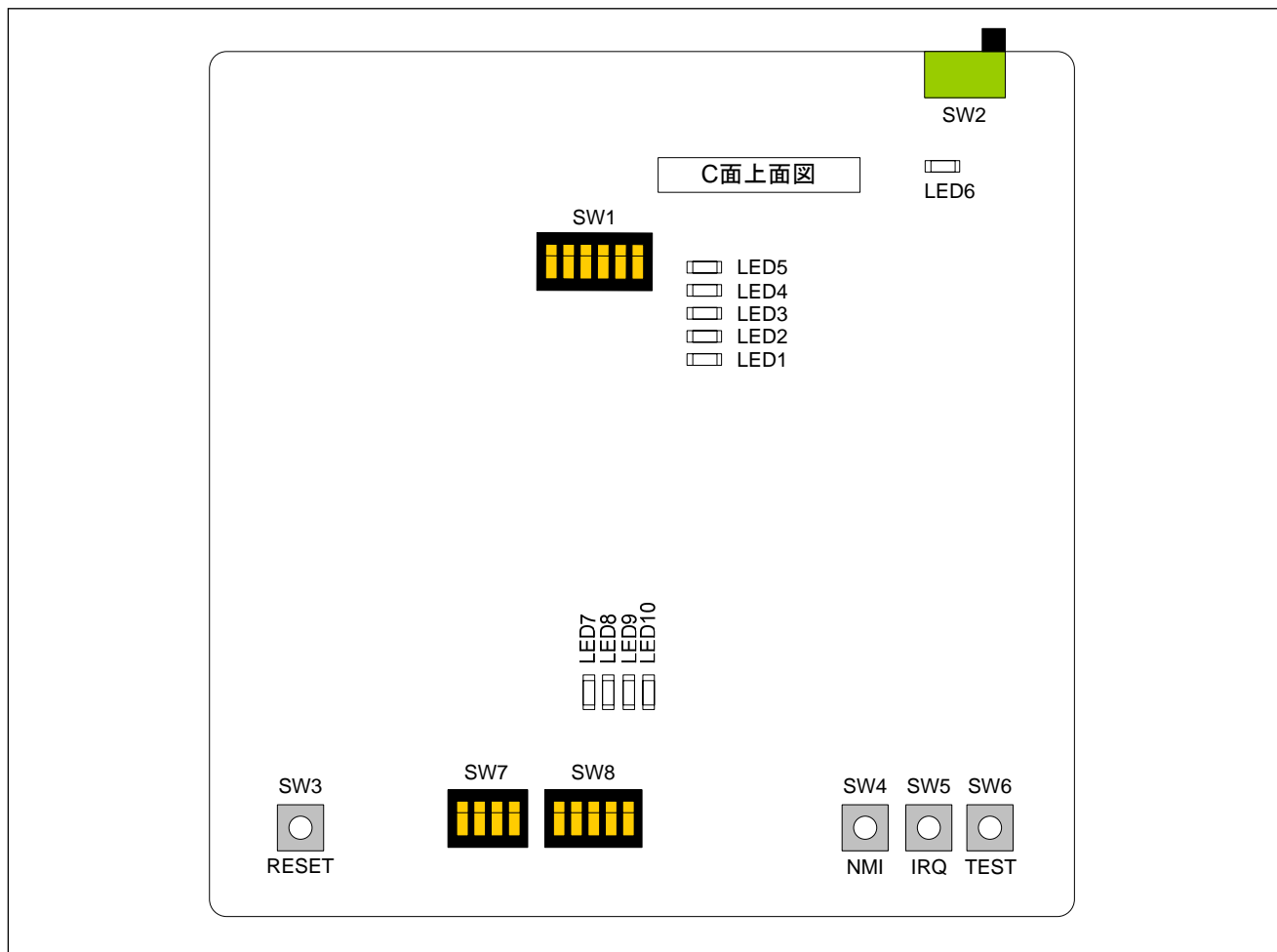


図3.2.3 SH7670 CPUボード実装スイッチ、LED端子配置図

表3.2.4 SH7670 CPUボード実装スイッチ一覧表

番号	機能	備考
SW1	PHYコントローラ動作設定用スイッチ	機能一覧は、表3.2.6を参照してください。
SW2	システム電源オン・オフスイッチ	—
SW3	システムリセット入力スイッチ	詳細は、 <a href="#">2.12章</a> を参照してください
SW4	NMI割り込みスイッチ	詳細は、 <a href="#">2.13章</a> を参照ください。
SW5	IRQ0スイッチ	詳細は、 <a href="#">2.13章</a> を参照ください。
SW6	TESTスイッチ	詳細は、 <a href="#">2.13章</a> を参照ください。
SW7	ユーザ用ディップスイッチ (4極) 1 PC11/TX_ER 2 PB07/BS# 3 PB06/CS4# 4 PC19/EXOUT 4極全てOFF : "H", ON : "L"	PB06,PB07,PC11,PC19は、プルアップされています。詳細は、 <a href="#">2.9章</a> を参照ください。
SW8	データモード設定用スイッチ	機能一覧は、表3.2.5を参照してください。



表3.2.5にスイッチSW8の機能一覧を示します。

表3.2.6にスイッチSW1の機能一覧を示します。

■は初期設定です。

表3.2.5 データモード設定用スイッチ機能説明

番号	設定		機能			
			モード	MD_CK0	MD_CK1	
SW8-1	OFF	MD_CK0 = "H"	0	L	L	
MD_CK0	ON	MD_CK0 = "L"				
SW8-2	OFF	MD_CK1 = "H"	1	H	L	
MD_CK1	ON	MD_CK1 = "L"				
SW8-3	OFF	HIFEBL = "H"	HIF端子を活性化			
HIFEBL	ON	HIFEBL = "L"	HIF端子を活性化解除			
SW8-4	OFF	HIFMD = "H"	ホストインターフェイス(HIF)から起動する			
HIFMD	ON	HIFMD = "L"	ホストインターフェイス(HIF)から起動しない			
SW8-5	OFF	FLASH_WP# = "H"	フラッシュメモリをライトプロテクト解除			
FLASH_WP#	ON	FLASH_WP# = "L"	フラッシュメモリをライトプロテクト			

表3.2.6 PHYコントローラ動作モード設定用スイッチ機能説明

番号	設定		機能
SW1-1	ON	ISOLATE = "L"	Isolate Disable
ISOLATE	OFF	ISOLATE = "H"	Isolate Enable
SW1-2	ON	RPTR = "L"	Repeater mode Disable
RPTR	OFF	RPTR = "H"	Repeater mode Enable
SW1-3	ON	SPEED = "L"	100Mbps Disable
SPEED	OFF	SPEED = "H"	100Mbps Enable
SW1-4	ON	DUPLEX = "L"	Full Duplex Disable
DUPLEX	OFF	DUPLEX = "H"	Full Duplex Enable
SW1-5	ON	ANE = "L"	Auto-negotiation Disable
ANE	OFF	ANE = "H"	Auto-negotiation Enable
SW1-6	ON	LDPS = "L"	LDPS mode Disable
LDPS	OFF	LDPS "H"	LDPS mode Enable

表3.2.7にSH7670 CPUボードの実装LED一覧を示します。

表3.2.7 SH7670 CPUボード実装LED一覧表

番号	色	機能
LED1	黄	ETHER通信状況LED (PHY-LSIのPHYAD0/LED0が"L"出力時に点灯)
LED2	黄	ETHER通信状況LED (PHY-LSIのPHYAD1/LED1が"L"出力時に点灯)
LED3	黄	ETHER通信状況LED (PHY-LSIのPHYAD2/LED2が"L"出力時に点灯)
LED4	黄	ETHER通信状況LED (PHY-LSIのPHYAD3/LED3が"L"出力時に点灯)
LED5	黄	ETHER通信状況LED (PHY-LSIのPHYAD4/LED4が"L"出力時に点灯)
LED6	青	電源用LED (5V電源供給時に点灯)
LED7	黄	ユーザ用LED (PC20/WOLが"L"出力時に点灯)
LED8	黄	ユーザ用LED (PE00/ST1_D0/RxD2が"L"出力時に点灯)
LED9	黄	ユーザ用LED (PE08/ST1_REQ/TxD2が"L"出力時に点灯)
LED10	黄	ユーザ用LED (PE10/ST1_SYC/CTS2#が"L"出力時に点灯)



\*空きページです\*

付録  
接続図

---

\* 空きページです \*

# SH7670 CPU board M3A-HS71 SCHEMATICS

## TITLE

INDEX  
 SH7670  
 FLASH/SDRAM  
 Memory Card Slot, USB Ether, EEPROM  
 Other Connectors  
 H-UDI, Reset, Power  
 Switch, Holes

## PAGE

1  
 2  
 3  
 4  
 5  
 6  
 7

### Note:

VCC = Digital 5V  
 3VCC = 3.3V  
 3VCC\_CPU = 3.3V  
 SDVCC = 3.3V  
 1.2VCC = 1.2V  
 3AVCC = Analog 3.3V  
 UA3V = USB Analog 3.3V  
 UA1.2V = USB Analog 1.2V

R = Fixed Resistors  
 RA = Resister Array  
 VR = Resistor Potentiometers  
 C = Ceramic Caps  
 CE = Electrolytic Caps  
 CP = Decoupling Caps

 :not mounted

CHANGE	Ver.1.00		RENESAS SOLUTIONS CORPORATION				M3A-HS71		
			SCALE		DRAWN	CHECKED	DESIGNED	APPROVED	INDEX ( 1 / 7 )
			DATE	07-12-18					DK30686-A



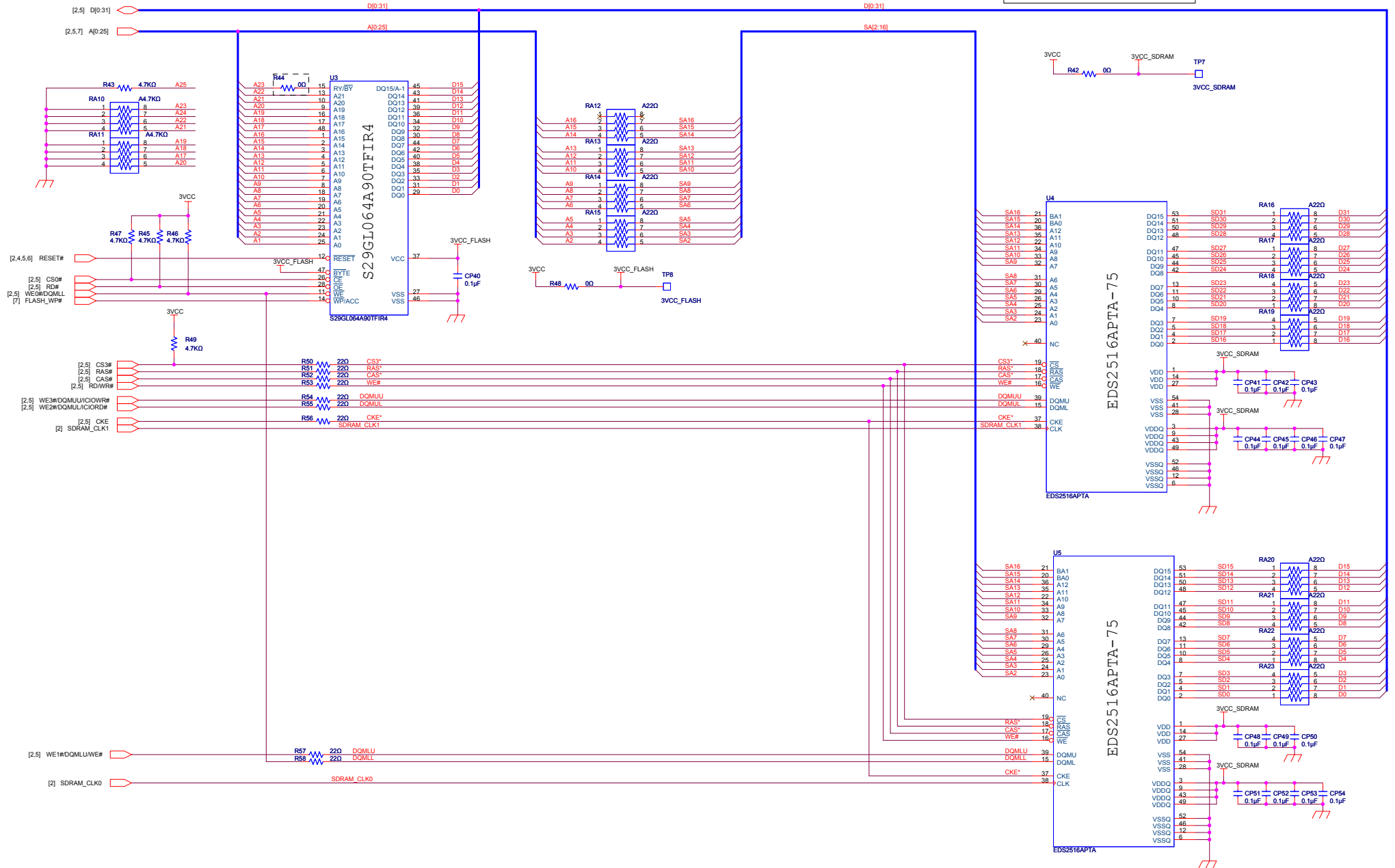


FLASH

FLASH CS0  
16bit access = 8MByte

SDRAM

SDRAM  
32bit access = 64MB

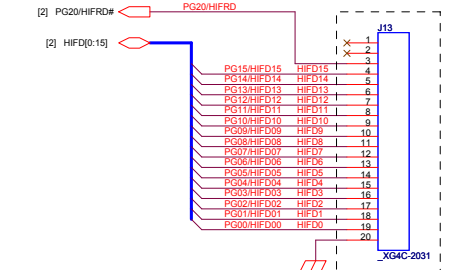
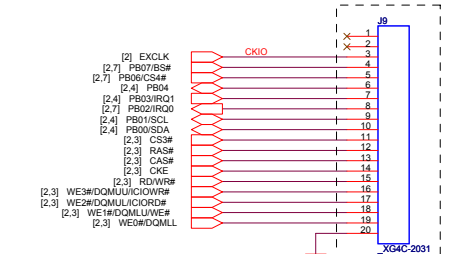
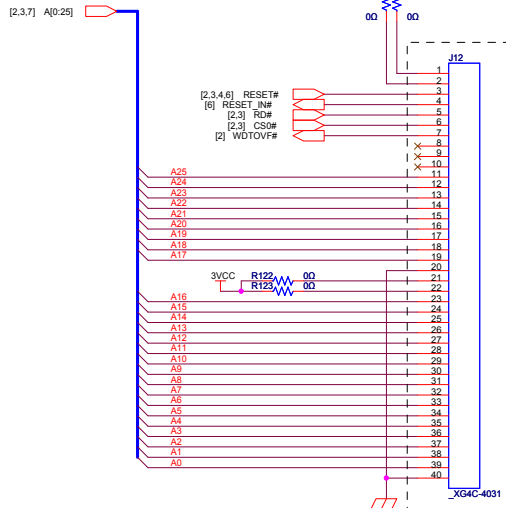
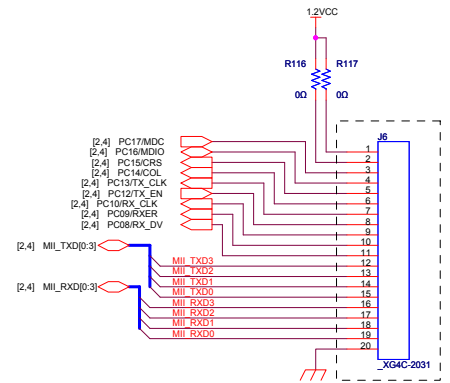
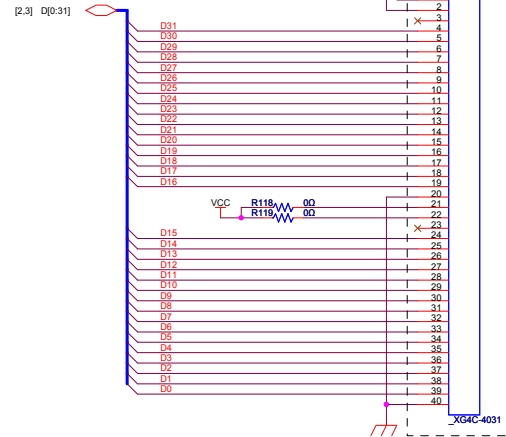
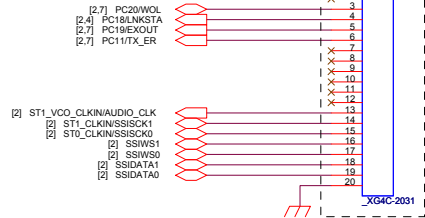
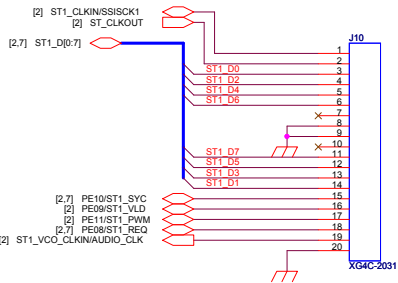
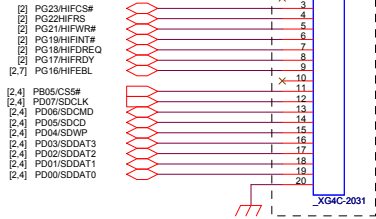
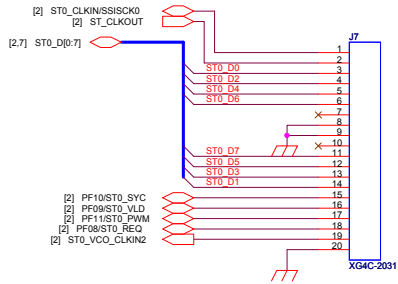


CHANGE	RENESAS SOLUTIONS CORPORATION				M3A-HS71	
	DRAWN				FLASH/SDRAM	
	CHECKED				( 3 / 7 )	
	DESIGNED				DK30686-A	
SCALE		APPROVED				
DATE		07-12-18				



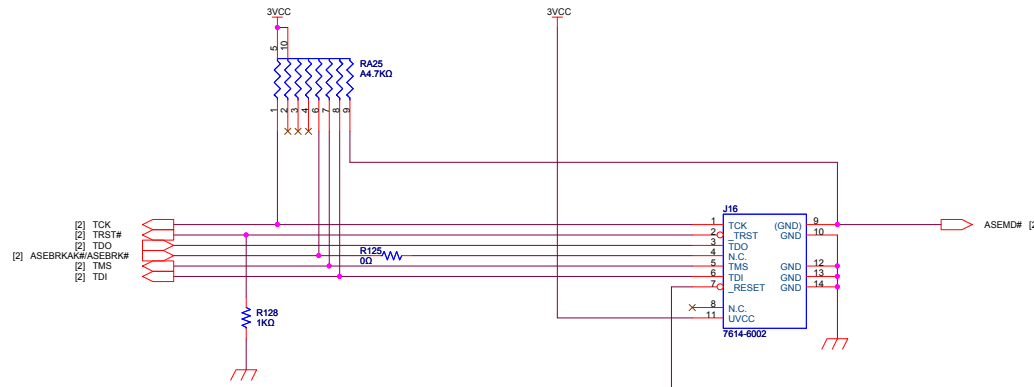
ST Connector

SH7670 Extension Connector

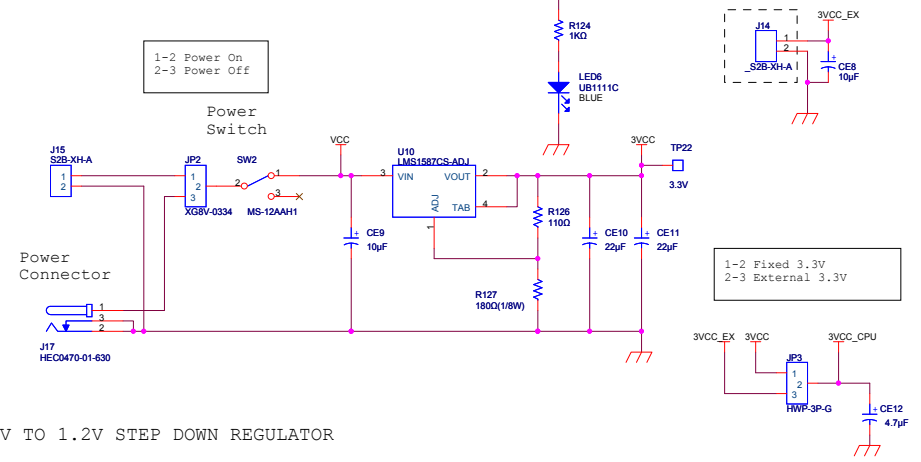


CHANGE	Ver.1.00	RENESAS SOLUTIONS CORPORATION				M3A-HS71	
		SCALE	DRAWN	CHECKED	DESIGNED	APPROVED	Connectors2
		DATE	07-12-18				( 5 / 7 )
DK30686-A							

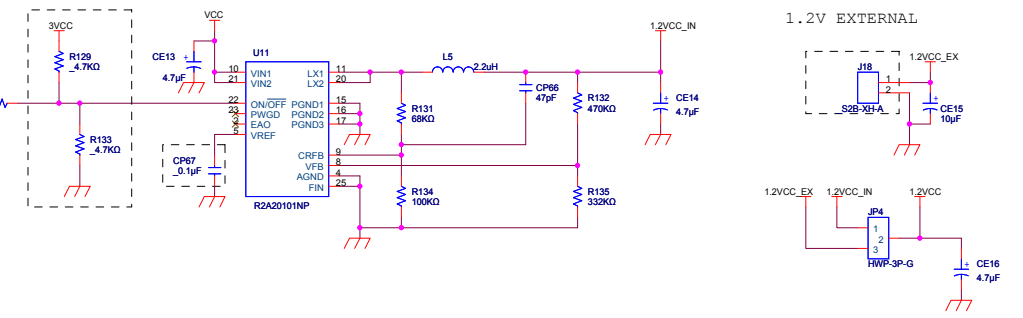
# H-UDI Interface



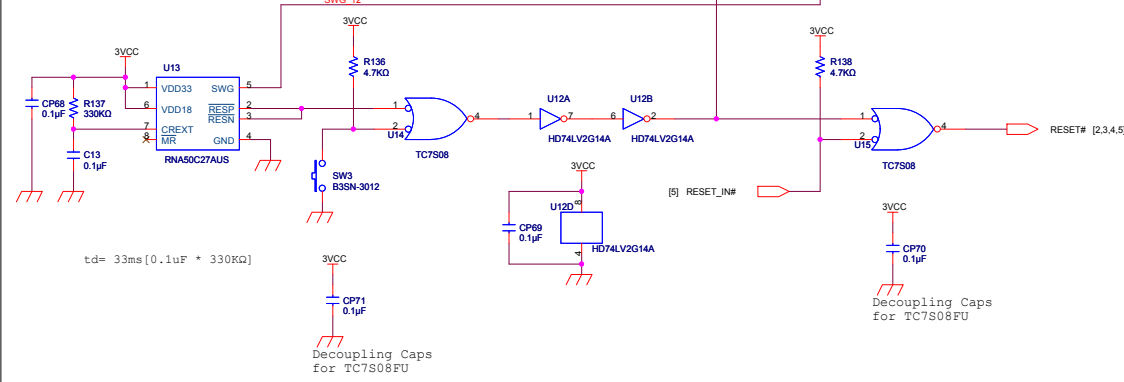
## 5V To 3.3V Linear Regulator



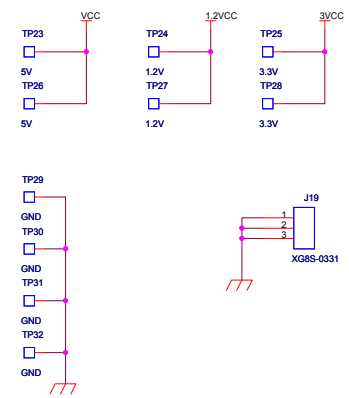
## 5V TO 1.2V STEP DOWN REGULATOR



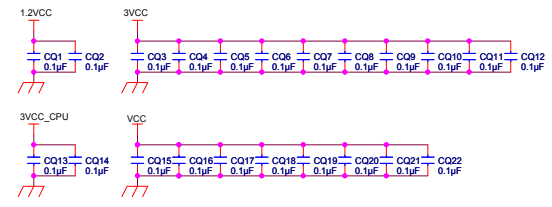
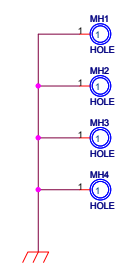
## Power On Reset



## POWER TEST PIN



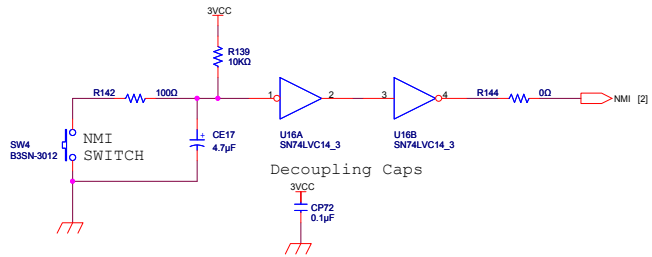
Board fixed hole.



CHANGE  
 R127 1/10W -> 1/8W (size:1608 -> 2012)  
 R137 33KR -> 330KR  
 Add CQ1 ~ CQ22  
 Ver.1.00

SCALE		RENESAS SOLUTIONS CORPORATION				M3A-HS71
DATE		DRAWN	CHECKED	DESIGNED	APPROVED	H-UDI, Power, Reset ( 6 / 7 )
07-12-18						DK30686-A

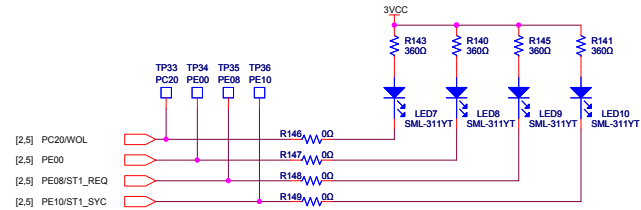
NMI SWITCH CIRCUIT



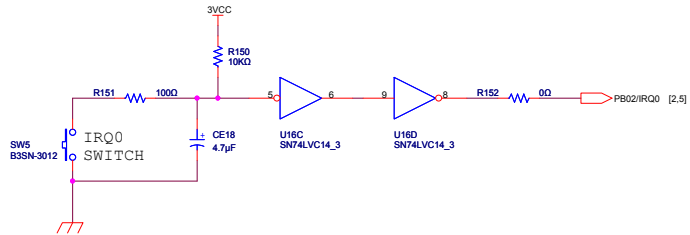
Decoupling Caps



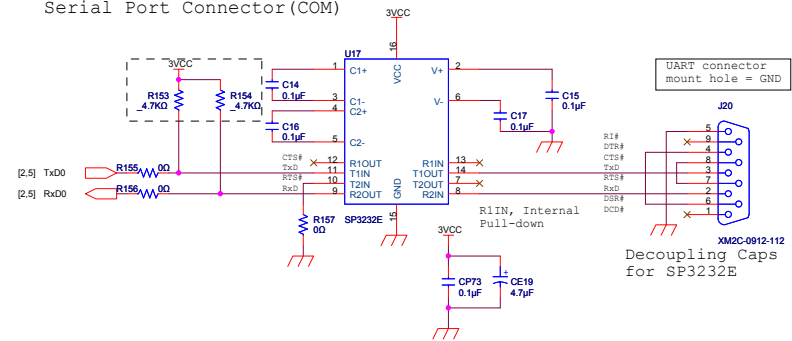
User Port



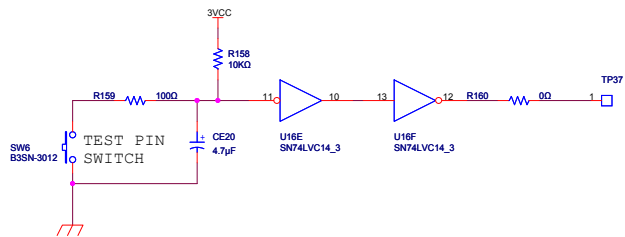
IRQ SWITCH CIRCUIT



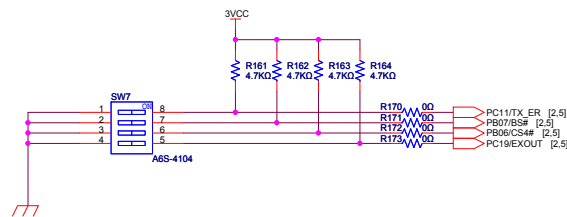
Serial Port Connector (COM)



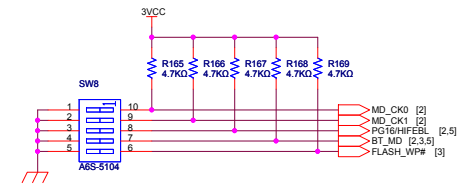
TEST PIN SWITCH CIRCUIT



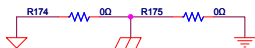
UserSwitch



Mode Switch



AGND-GND



CHANGE	R144, R140, R145, R141 : 330R -> 360R		RENESAS SOLUTIONS CORPORATION				M3A-HS71
	SCALE		DRAWN	CHECKED	DESIGNED	APPROVED	Switch, Holes ( 7 / 7 )
	DATE	07-12-18					DK30686-A

\* 空きページです \*



\* 空きページです \*



---

SH7670 CPU ボード  
ユーザーズマニュアル  
M3A-HS71

発行年月日      2008.05.07

Rev. 1.01

発行              株式会社 ルネサス テクノロジ  
                    株式会社 ルネサス ソリューションズ

SH7670 CPU ボード  
M3A-HS71  
ユーザーズマニュアル



ルネサスエレクトロニクス株式会社  
神奈川県川崎市中原区下沼部1753 〒211-8668

RJJ11J0031-0101