

RZ/T2L グループ

Renesas Starter Kit+ for RZ/T2L

ユーザーズマニュアル

RZ/T シリーズ（リアルタイム制御）

RZ ファミリ

64-Bit & 32-Bit Arm[®]-Based High-End MPUs

本資料に記載の全ての情報は本資料発行時点のものであり、ルネサス エレクトロニクスは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス エレクトロニクスのホームページなどにより公開される最新情報をご確認ください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因しまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレストシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ放射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

免責事項

本製品を使用することにより、お客様は以下の条件に同意するものとします。

本製品に瑕疵がないことは保証されておらず、本製品の結果とパフォーマンスに関するすべてのリスクはお客様が負うものとします。本製品は、明示的であるか黙示的であるかを問わず、いかなる種類の保証もなく、「現状有姿」で当社により提供されます。これには、満足できる品質、特定の目的への適合性、所有権、および知的財産権の非侵害に関する黙示の保証が含まれますが、これらに限定されません。当社またはその関連会社は、いかなる場合も、利益の損失、データの損失、契約の損失、事業の損失、評判または信用の損害、経済的損失、再プログラミングまたはリコールの費用（前述の損失が直接的または間接的なものであるかどうかにかかわらず）に対して責任を負わないものとします。また、当社またはその関連会社が損害の可能性について知らされていたとしても、当社またはその関連会社は、本製品の使用に起因または関連して生じるその他の直接的または間接的な特別、偶発的または結果的な損害について責任を負わないものとします。

注意事項

本製品を取り扱う場合は、次の注意事項を順守してください。

本製品は、周囲温度および湿度条件下の実験室環境での使用のみを目的としています。この機器と高感度機器間には、安全な距離を置いてください。実験室、教室、研究エリア、または同様のそのようなエリアの外での使用は、電磁両立性指令の保護要件への適合を無効にし、起訴につながる可能性があります。

本製品は、無線周波数エネルギーを生成、使用、および放射する可能性があり、無線通信に有害な干渉を引き起こす可能性があります。しかしながら、特定の実装環境で干渉が起こらないという保証はありません。本装置をオンオフすることにより無線やテレビ受信に有害な干渉を及ぼしていると判断される場合は、下記の対策を講じて干渉を補正してください。

- ・接続されたケーブルが機器を横切らないようにする
 - ・受信アンテナの向きを変える
 - ・機器と受信機との距離を広げる
 - ・受信機が接続されているものとは異なる回路のコンセントに機器を接続する
 - ・使用していないときは、機器の電源をオフする
 - ・販売店または経験豊富なラジオ/テレビ技術者に相談する
- 注：可能な限り、シールドされたインターフェイスケーブルを使用することを推奨します

本製品は、特定のEMC現象の影響を受けやすい可能性があります。それらを軽減するために、以下の対策を講じることが推奨されます。

- ・使用中は、製品から10メートル以内で携帯電話を使用しない
- ・機器を取り扱う際は、ESDに関する注意事項を順守する

本製品は、最終製品の理想的なリファレンスデザインではなく、最終製品の規制基準を満たしていません。

このマニュアルの使い方

1. 目的と対象者

このマニュアルは、RSK+ハードウェア概要と電気的特性をユーザに理解していただくためのマニュアルです。様々な周辺装置を使用して、RSK+プラットフォーム上のサンプルコードを設計するユーザを対象としています。

このマニュアルは、RSK+製品の機能概観を含みますが、組み込みプログラミングまたはハードウェア設計ガイドのためのマニュアルではありません。

このマニュアルを使用する場合、注意事項を十分確認の上、使用してください。注意事項は、各章の本文中、各章の最後、注意事項の章に記載しています。

改訂記録は旧版の記載内容に対して訂正または追加した主な箇所をまとめたものです。改訂内容すべてを記録したものではありません。詳細は、このマニュアルの本文でご確認ください。

RSK+RZT2L では次のドキュメントを用意しています。ドキュメントは最新版を使用してください。最新版はルネサスエレクトロニクスのホームページに掲載されています。

| ドキュメントの種類 | 記載内容 | 資料名 | 資料番号 |
|-----------------------|---|---|-------------------------|
| ユーザーズマニュアル | CPU ボードハードウェア仕様の説明 | Renesas Starter Kit+ for RZ/T2L ユーザーズマニュアル | R20UT5164JJ (本マニュアル) |
| クイックスタートガイド | A4 紙一枚の簡単なセットアップガイド | Renesas Starter Kit+ for RZ/T2L クイックスタートガイド | R20UT5235JJ |
| ユーザーズマニュアル ハードウェア編 | ハードウェアの仕様（ピン配置、メモリマップ、周辺機能の仕様、電気的特性、タイミング）と動作説明 | RZ/T2L グループ ユーザーズマニュアル ハードウェア編 | R01UH0985JJ |

2. 略語および略称の説明

| 略語／略称 | 英語名 | 備考 |
|------------------------|---|-------------------------------|
| ADC | Analog-to-Digital Converter | A/D コンバータ |
| bps | bits per second | 転送速度を表す単位、ビット/秒 |
| CAN | Controller Area Network | コントローラエリアネットワーク |
| CPU | Central Processing Unit | 中央処理装置 |
| DIP | Dual In-line Package | 電子部品パッケージの一種 |
| DNF | Do Not Fit | 未実装 |
| EEPROM | Electrically Erasable Programmable Read Only Memory | 不揮発性メモリの一種 |
| ESC | EtherCAT Slave Controller | EtherCAT スレーブコントローラ |
| ESD | Electrostatic Discharge | 静電気放電 |
| EtherCAT | Ethernet for Control Automation Technology | 産業用イーサネット |
| GPT | General PWM Timer | ジェネラル PWM タイマ |
| I ² C (IIC) | Philips™ Inter-Integrated Circuit Connection Bus | フィリップス社が提唱したシリアル通信方式 |
| J-Link® | SEGGER debug probe | SEGGER 社デバッグプローブ(エミュレータ) |
| J-Link® OB | SEGGER On-board debug probe | SEGGER 社オンボードデバッグプローブ(エミュレータ) |
| IRQ | Interrupt Request | 割り込み要求 |
| LCD | Liquid Crystal Display | 液晶ディスプレイ |
| LED | Light Emitting Diode | 発光ダイオード |
| MAC | Media Access Control | メディアアクセス制御 |
| MCU | Micro controller Unit | マイクロコントローラユニット |
| MPU | Micro Processor Unit | マイクロプロセッサユニット |
| MTU | Multi-Function Timer Pulse Unit | マルチファンクションタイマパルスユニット |
| n/a (NA) | Not Applicable | 未対応 |
| n/c (NC) | Not Connected | 未接続 |
| NMI | Non-maskable Interrupt | ノンマスクابل割り込み |
| PC | Personal Computer | パーソナルコンピュータ |
| PCB | Printed Circuit Board | プリント基板 |
| POE | Port Output Enable | ポートアウトプットイネーブル |
| POEG | Port Output Enable for GPT | GPT 用ポートアウトプットイネーブル |
| PWM | Pulse Width Modulation | パルス幅変調 |
| RAM | Random Access Memory | ランダムアクセスメモリ |
| RGMI | Reduced Gigabit Media-Independent Interface | 論理層と物理層をつなぐ インタフェース |
| RMII | Reduced Media-Independent Interface | 論理層と物理層をつなぐ インタフェース |
| ROM | Read Only Memory | リードオンリーメモリ |
| RSK+ | Renesas Starter Kit+ | ルネサススタータキット |
| SCI | Serial Communications Interface | シリアルコミュニケーションインタフェース |
| SPI | Serial Peripheral Interface | シリアルペリフェラルインタフェース |
| UART | Universal Asynchronous Receiver/Transmitter | 調歩同期式シリアルインタフェース |
| USB | Universal Serial Bus | シリアルバス規格の一種 |

すべての商標および登録商標は、それぞれの所有者に帰属します。

目次

| | |
|--|----|
| 1. 概要 | 9 |
| 1.1 目的 | 9 |
| 1.2 特徴 | 9 |
| 1.3 ボード仕様 | 10 |
| 2. 電源 | 12 |
| 2.1 供給電源仕様 | 12 |
| 2.2 電源投入、遮断方法 | 12 |
| 2.3 電流測定用コネクタ | 12 |
| 3. ボードレイアウト | 13 |
| 3.1 コンポーネントレイアウト | 13 |
| 3.2 ボード寸法 | 15 |
| 3.3 部品配置 | 15 |
| 4. 接続関係 | 16 |
| 4.1 ボード内部の接続関係 | 16 |
| 4.2 デバッグ環境の接続 | 17 |
| 5. RZ/T2L 端子機能一覧 | 18 |
| 6. コンフィグレーション用回路 | 30 |
| 6.1 コンフィグレーション用回路の種類 | 30 |
| 6.2 スイッチによるコンフィグレーション | 31 |
| 6.2.1 モード設定スイッチ SW4 | 31 |
| 6.2.2 信号機能選択スイッチ SW5~SW8 | 31 |
| 6.3 ジャンパによるコンフィグレーション | 34 |
| 6.3.1 I/O 電源選択ジャンパ CN17, CN32 | 34 |
| 6.3.2 デバッグ機能選択ジャンパ J9 | 34 |
| 6.3.3 RS485 インタフェース通信方式選択ジャンパ CN21, CN22 | 34 |
| 6.3.4 USB シリアル変換信号選択ジャンパ CN34, CN35 | 34 |
| 6.3.5 XSPI1 CS0 信号選択ジャンパ CN33 | 35 |
| 6.3.6 LED 制御ポート接続ジャンパ CN18, CN23 | 35 |
| 6.3.7 電流測定用ジャンパ CN2, CN4, CN24~CN26 | 35 |
| 6.4 オプションリンクによるコンフィグレーション | 36 |
| 6.4.1 ソルダブリッジおよびトレースカットによる設定 | 36 |
| 6.4.2 0Ω 抵抗による設定 | 37 |
| 7. ユーザ回路 | 40 |
| 7.1 リセット回路 | 40 |
| 7.2 クロック回路 | 40 |
| 7.3 スイッチ | 41 |
| 7.4 LED | 42 |
| 7.5 ポテンショメータ | 42 |
| 7.6 Pmod™ | 43 |
| 7.7 Grove® | 45 |
| 7.8 QWIIC® | 47 |
| 7.9 mikroBUS™ | 48 |
| 7.10 USB シリアル変換 | 49 |
| 7.11 CAN | 50 |
| 7.12 Ethernet, EtherCAT | 51 |
| 7.13 USB | 54 |
| 7.14 メモリ | 55 |

| | |
|---|----|
| 7.15 RS485 インタフェース | 58 |
| 7.16 シリアルホストインタフェース | 59 |
| 7.17 ピンヘッダ | 60 |
| 7.18 アプリケーションヘッダ | 61 |
| | |
| 8. コード開発 | 66 |
| 8.1 概要 | 66 |
| 8.2 モードサポート | 66 |
| 8.3 アドレス空間 | 66 |
| | |
| 9. 使用上の注意 | 67 |
| 9.1 制限事項 | 67 |
| 9.1.1 制限事項 1 RZ/T2L モード設定に関する制限事項 | 67 |
| | |
| 10. サポート | 69 |
| | |
| 11. 付録 | 70 |

1. 概要

1.1 目的

本 RSK+はルネサスマイクロプロセッサ用の評価ツールです。本マニュアルは、RSK+ハードウェアの技術的要素を詳しく解説し、クイックスタートガイドでは、ソフトウェアのインストール、デバッグ環境を説明しています。

1.2 特徴

本 RSK+は以下の特徴を含みます：

- ルネサスマイクロプロセッサのプログラミング
- ユーザコードのデバッグ
- スイッチ、LED、ポテンショメータ等のユーザ回路
- サンプルアプリケーション

RSK+はマイクロプロセッサの動作に必要な回路を全て備えています。

1.3 ボード仕様

ボード仕様を表 1-1、表 1-2 に示します。

表 1-1: ボード仕様表(1)

| 項目 | 仕様 |
|--------------------------------|---|
| マイクロプロセッサ | 型番: R9A07G074M04GBG ^{*1} |
| | パッケージ: 196-pin FBGA |
| | 内蔵メモリ: RAM 1MB |
| オンボードメモリ | OctaFlash: 512Mbit |
| | HyperRAM: 64Mbit |
| | QSPI Serial Flash: 128Mbit |
| | I ² C EEPROM: 16Kbit |
| 入力クロック | RZ/T2L メイン用: 25MHz |
| | RL78/G1C メイン用: 12MHz |
| 電源 | 電源コネクタ: 5 V 入力 |
| | USB Type-C コネクタ: 5 V 入力 |
| | 電源 IC: 5V 入力, 3.3V 出力 |
| | 電源 IC: 5V 入力, 1.8V 出力 |
| | 電源 IC: 5V 入力, 1.1V 出力 |
| | 電源 IC: 5V 入力, 1.0V 出力 (EtherPHY 用) |
| デバッグインタフェース | MIPI-10: 1.27mm ピッチ、10 ピンボックスヘッダ |
| | MIPI-20: 1.27mm ピッチ、20 ピンボックスヘッダ |
| | Mictor-38: 0.64mm ピッチ、38 ピンボックスヘッダ |
| | J-Link [®] OB: USB-MicroB |
| スライドスイッチ | 電源スイッチ: 単極双投式 x 1 |
| ディップスイッチ | モード設定: 8 極 x 1 |
| | 信号選択: 10 極 x 4 |
| | ユーザスイッチ: 4 極 x 1 |
| プッシュスイッチ | リセットスイッチ x 1 |
| | ユーザスイッチ x 3 |
| ポテンショメータ(AD 変換用) | 単回転タイプ(10kΩ) |
| LED | 電源用: (緑) x 1 |
| | ユーザ用: (緑) x 3, (黄) x 1, (赤) x 2、このうち(緑) x 3, (赤) x 1 は Ether-CAT ステータスと兼用 |
| | Ethernet ステータス用: (緑) x 3、(黄) x 3 (RJ-45 内蔵) |
| | J-Link [®] OB ステータス用: (黄) x 1 |
| EtherCAT 2port, Ethernet 1port | コネクタ: RJ-45 x 3 |
| | PHY: シングルチャネル PHY x 3 |
| CAN | コネクタ ² : 2.54mm ピッチ, 3 ピン x 1 |
| | CAN トランシーバ x 1 |
| USB | USB Function: USB-MiniB |
| | USB Host: USB-TypeA |
| RS485 | コネクタ ² : 10 ピン x 1 |
| | RS485 トランシーバ x 1 |
| USB シリアル変換インタフェース | コネクタ: USB-MiniB |
| | ドライバ: RL78/G1C マイクロコントローラ(型番 R5F10JBCAFP) |

^{*1}: 本製品搭載のデバイスでは OTP の評価は出来ません。

^{*2}: 製品にコネクタは実装されていません。

表 1-2: ボード仕様表(2)

| 項目 | 仕様 |
|-----------------------|---|
| Pmod™ | PMOD-2A、6A: 12 ピンコネクタ |
| | PMOD-3A: 12 ピンコネクタ |
| mikroBUS™ | 2.54mm ピッチ、8 ピン x 2 (J21、J22) |
| Grove® | 2.00mm ピッチ、4 ピン x 2 (J27、J28) |
| QWIIC® | 1.00mm ピッチ、4 ピン x 1 (J30) |
| Serial Host Interface | 2.54mm ピッチ、14 ピン x 1 (CN27) |
| ピンヘッダ | 2.54mm ピッチ、20 ピン x 2 (CN1、CN3)*1 |
| | 2.54mm ピッチ、14 ピン x 1 (CN28) |
| アプリケーションヘッダ*1 | 2.54 mm ピッチ、26 ピン x 2 (JA1、JA2)、50 ピン x 1 (JA3)、24 ピン x 2 (JA5、JA6) |

*1: 製品にコネクタは実装されていません。

2. 電源

2.1 供給電源仕様

本ボードは USB Type-C コネクタ (CN5) とバレル型電源ジャック (CN6) を搭載しており、これらのどちらか一方から電源を供給することができます。供給電源の仕様を表 2-1 に示します。

表 2-1 供給電源仕様

| コネクタ | 仕様および供給電圧 |
|------|-----------------------------|
| CN5 | USB Type-C VBUS (5V DC) |
| CN6 | 2.0mm センタープラスのバレル、5V DC 入力* |

*: Renesas Starter Kit には 12V 電源を供給する製品もありますが本ボードの供給電圧は 5V です。誤って 12V 電源を接続しないでください。また CN6 から電源供給する場合は必ず 15W 以上供給可能な安定化された電源をご使用ください。

2.2 電源投入、遮断方法

本ボードには電源スイッチ (POWER_SW スライドスイッチ) が搭載されています。電源投入時は、電源スイッチが OFF の状態で CN5 または CN6 に電源を接続し、電源スイッチを ON して電源供給を開始してください。電源供給を終了する場合は、電源スイッチを OFF した後、CN5 または CN6 から電源を取り外してください。電源スイッチの配置と操作方法を図 2-1 に示します。

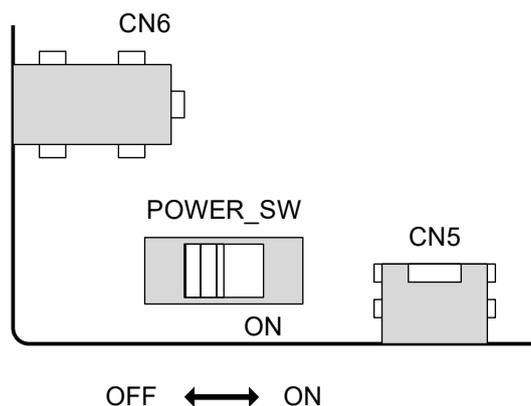


図 2-1 電源スイッチの配置と操作方法

2.3 電流測定用コネクタ

本ボードは電流測定用のコネクタを搭載しており、当該コネクタの 1-2 ピン間に電流計を挿入することで電流値を測定することができます。電流測定用コネクタ一覧を表 2-2 に示します。

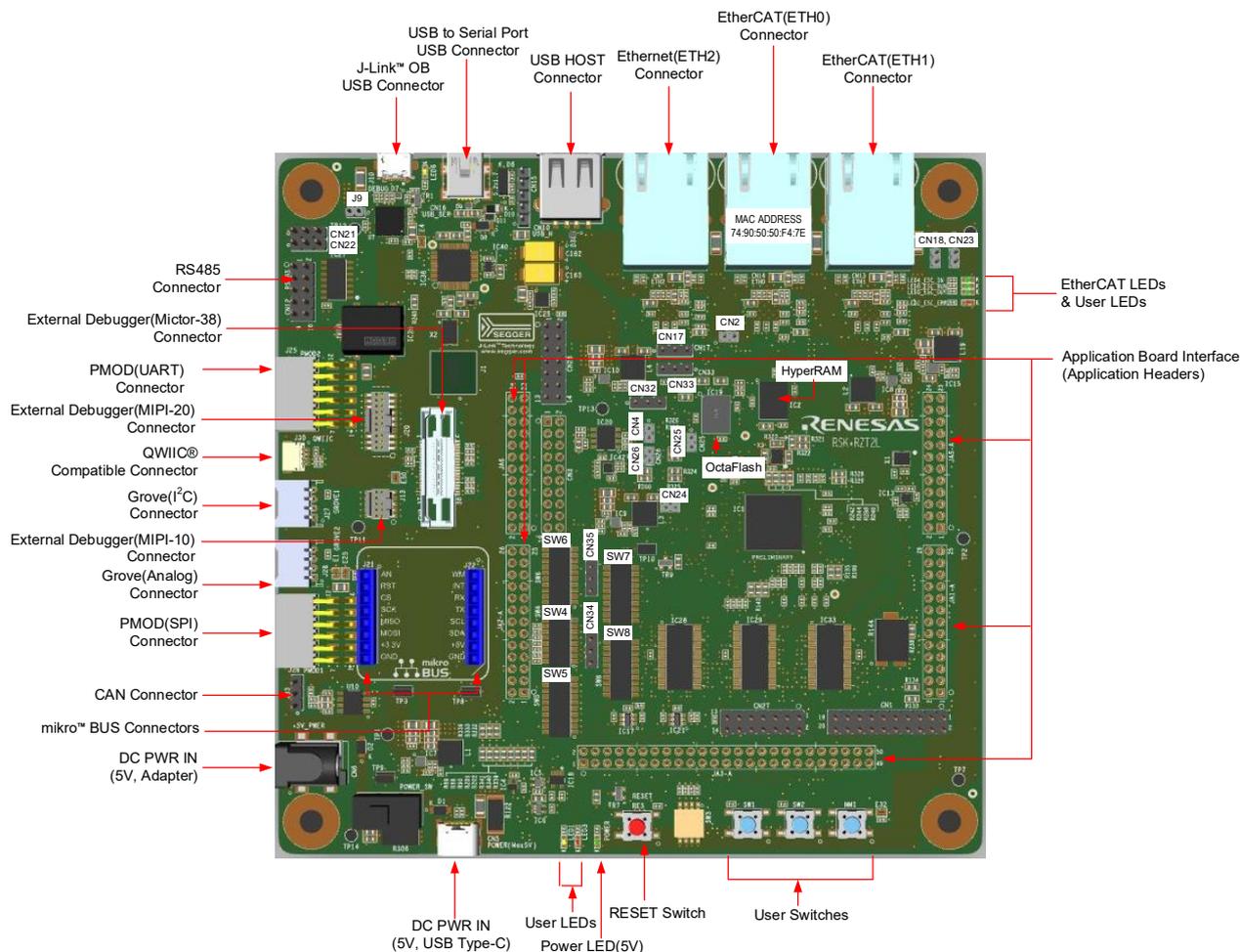
表 2-2 電流測定用コネクタ一覧

| コネクタ | 用途 |
|------|--|
| CN24 | RZ/T2L の 1.1V 電源に供給される電源 (VCC11_RZCORE) の電流測定用 |
| CN25 | RZ/T2L の 1.8V 電源に供給される電源 (CPU1V8) の電流測定用 |
| CN26 | RZ/T2L の 3.3V 電源に供給される電源 (CPU3V3) の電流測定用 |
| CN2 | RZ/T2L の VCC1833_2 電源に供給される電源 (CPU_VCC1833_2) の電流測定用 |
| CN4 | RZ/T2L の VCC1833_3 電源に供給される電源 (CPU_VCC1833_3) の電流測定用 |

3. ボードレイアウト

3.1 コンポーネントレイアウト

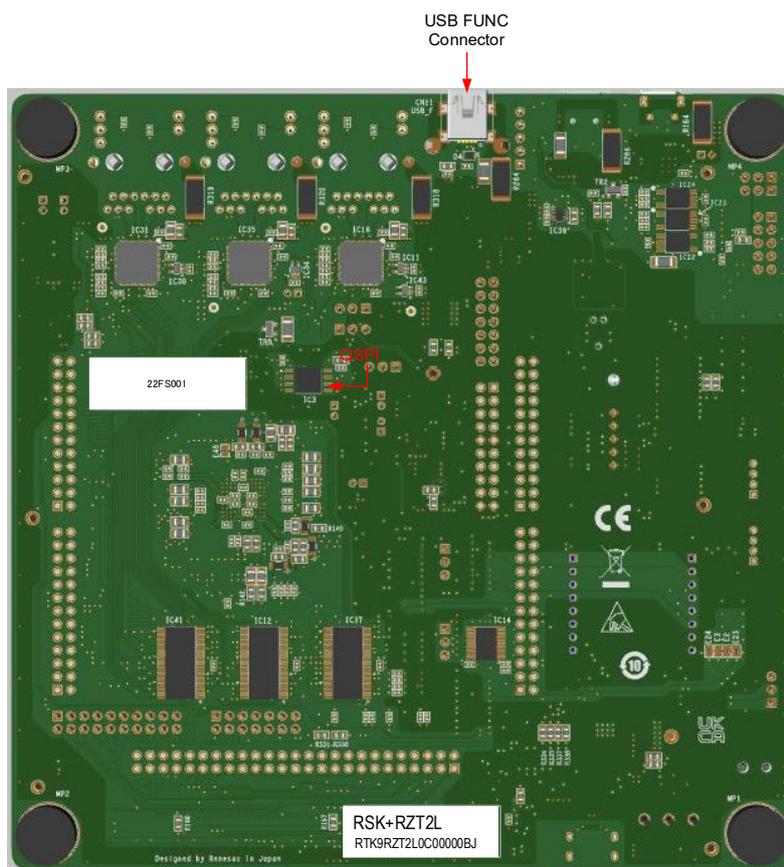
本ボードのコンポーネントレイアウトを図 3-1、図 3-2 に示します。



*1:各機能の詳細は第 7 章を参照してください。

*2:記載されている MAC アドレスは 1 例です。Ethernet ソフトウェアを実行する場合、ユニークな MAC アドレスを使用してください。

図 3-1: ボードレイアウト(部品面)



*1: シリアル番号(22FS001)は一例です。

図 3-2: ボードレイアウト(ハンダ面)

3.2 ボード寸法

本ボードの寸法およびコネクタ位置を図 3-3 に示します。アプリケーションヘッダのスルーホールは、2.54mm のピッチのメッシュ上に配置されています。

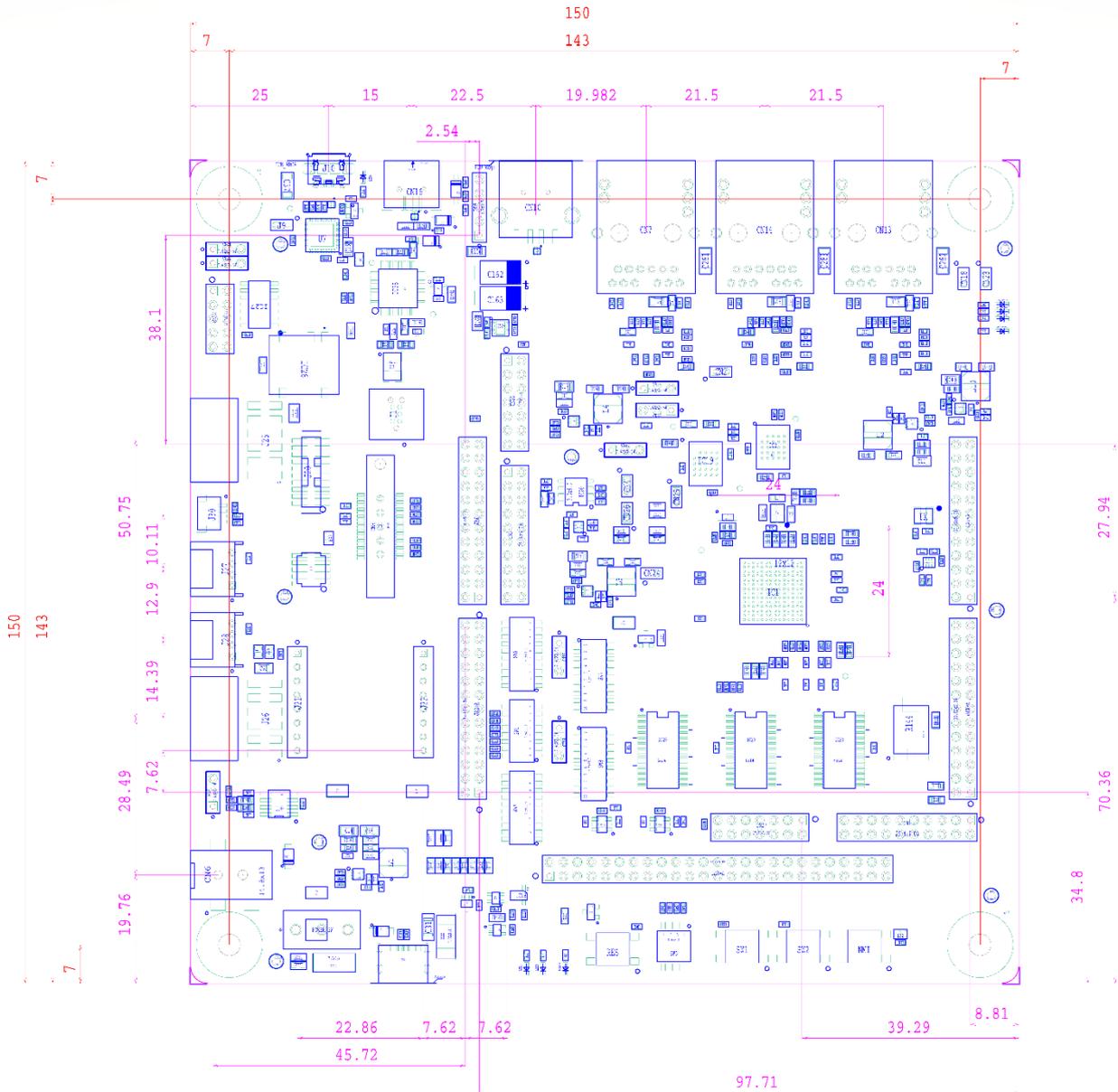


図 3-3: ボード寸法図 (単位: mm)

3.3 部品配置

本ボードの部品配置については「11 付録」を参照してください。

4. 接続関係

4.1 ボード内部の接続関係

本ボードの各コンポーネントと RZ/T2L の接続関係を図 4-1 に示します。

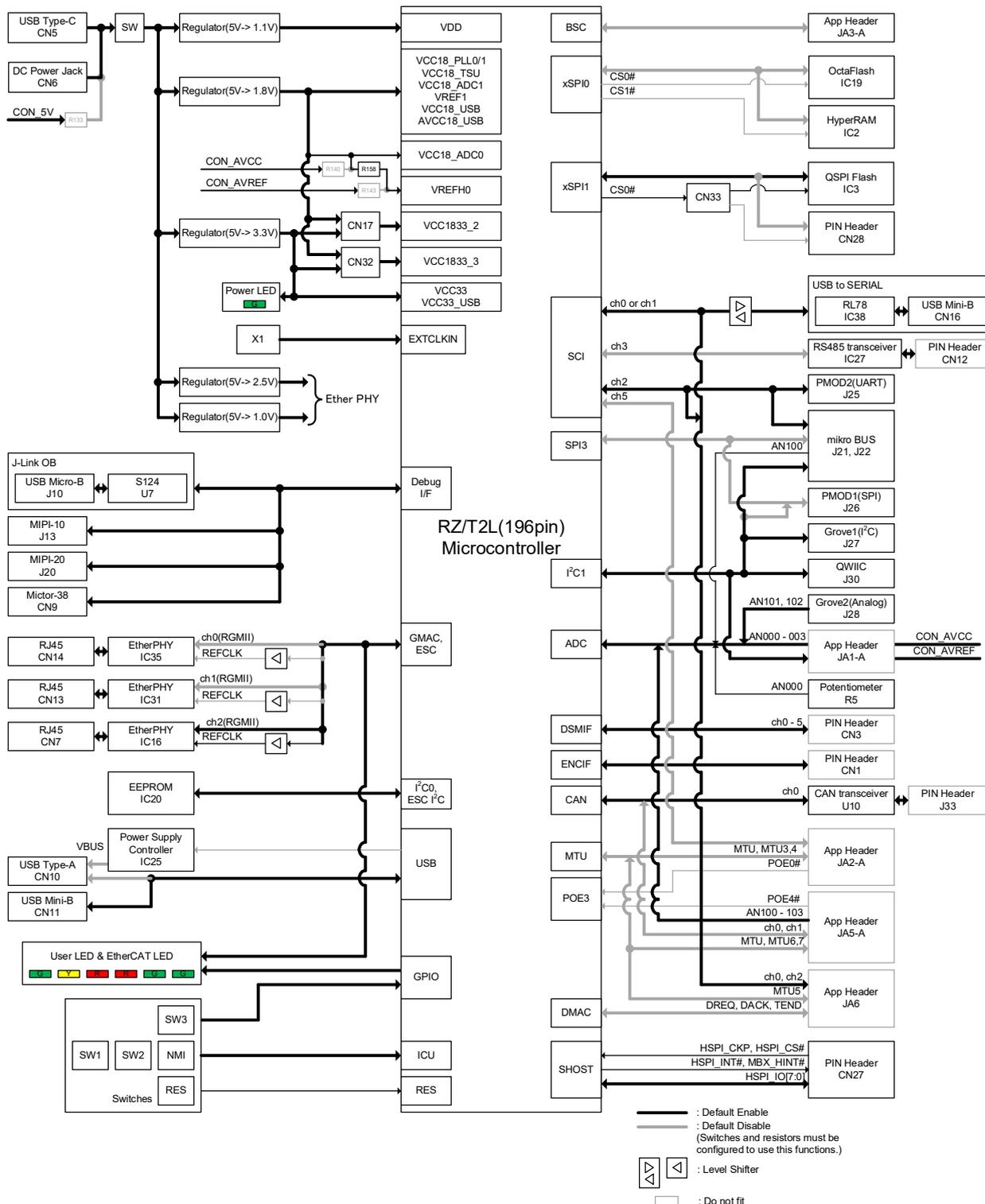


図 4-1: ボード内部の接続関係

4.2 デバッグ環境の接続

本ボードとエミュレータおよびホスト PC 間の接続を図 4-2 に、本ボード上の J-Link® OB を使用する場合のホスト PC との接続を図 4-3 に示します。

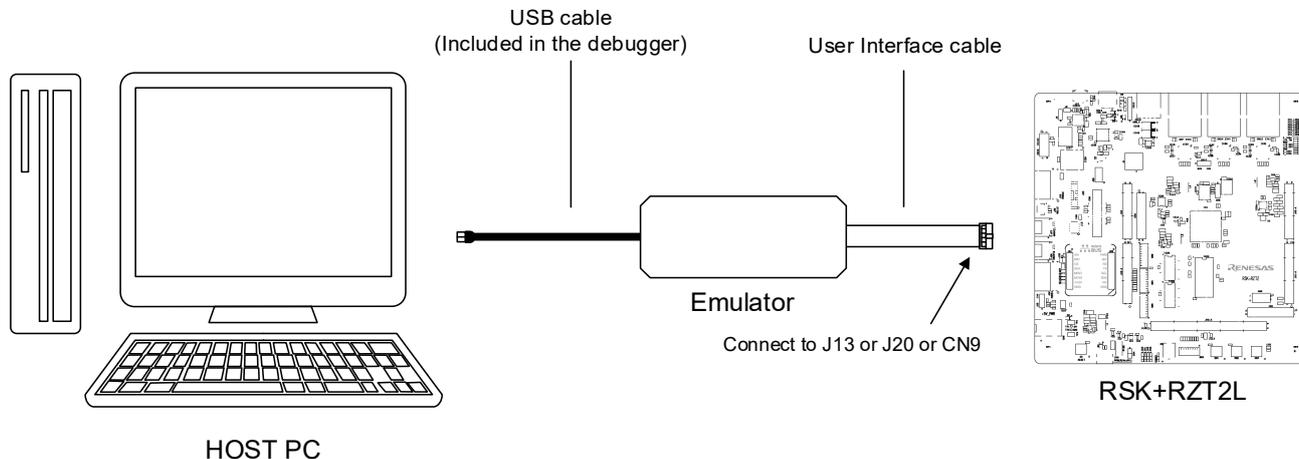


図 4-2: デバッグ環境の接続関係(エミュレータ)

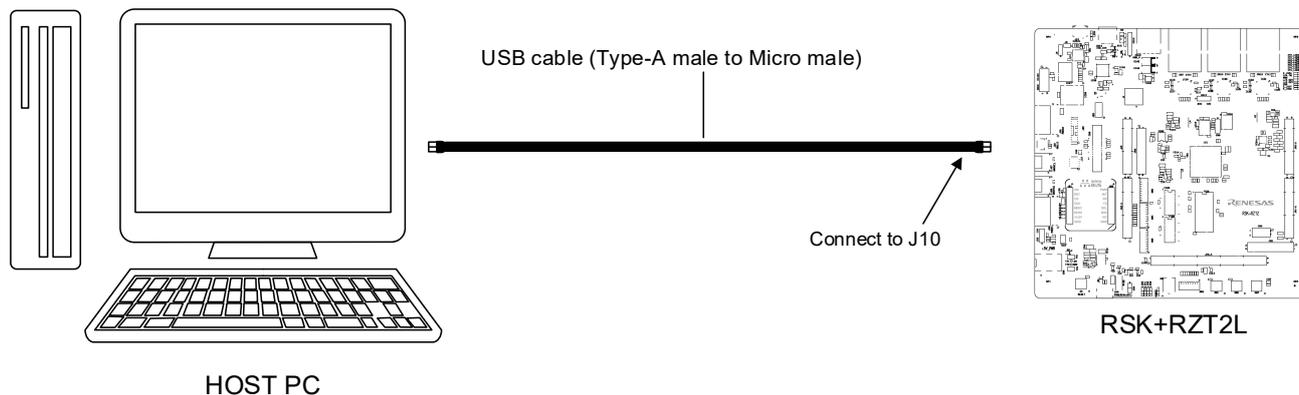


図 4-3: デバッグ環境の接続関係(J-Link® OB)

5. RZ/T2L 端子機能一覧

本ボードで使用する RZ/T2L の端子機能一覧を表 5-1～表 5-12 に示します。表中の**太字の青文字テキスト**は、本ボード出荷時の設定とその設定で使用可能な機能を示します。

表 5-1 RZ/T2L 端子機能選択一覧 (1)

| 端子 | 端子名 | 使用機能 | 説明 | コネクタ | 備考 |
|-----|---|----------------------------|--------------------------------------|----------------------------|--|
| A1 | VSS | | | | |
| A2 | P01_3/AH#/MTIOC4D/GTIOC3B/ETH2_TXD2/IRQ2/POUTZ | P01_3 | PMOD2 の GPIO | J25-9 | CN17:1-2, SW4-6:OFF |
| | | AH# | JA3-A の ALE | JA3-A-46 | CN17:1-2, SW4-6:OFF R330 未実装 R331 実装 |
| | | ETH2_TXD2 | Ethernet Port の RGMII TXD2 | — | CN17:2-3, SW4-6:ON |
| A3 | P00_3/RD/WR#/MTIC5W/SS2#/CTS2#/RTS2#/ETH2_REFCLK/RMII2_REFCLK/IRQ1/SI1#/HDSL1_CLK1 | RTS2# | PMOD2 の RTS | J25-4 | CN17:1-2, SW4-6:OFF |
| | | RD/WR# | JA3-A の WR | JA3-A-26 | CN17:1-2, SW4-6:OFF |
| | | ETH2_REFCLK | Ethernet Port の XTAL1 | — | CN17:2-3, SW4-6:ON |
| A4 | P24_1/D13/CAS#/MTIOC0C/POE8#/GTETRG/ETH2_RXCLK/MCLK5 | MCLK5 | ピンヘッダ CN3 の MCLK5 | CN3-3 | CN17:1-2, SW4-6:OFF |
| | | ETH2_RXCLK | Ethernet Port の RGMII RXCLK | — | CN17:2-3, SW4-6:ON |
| A5 | P22_3/D10/MTIOC8D/GTETRGSB/RXD5/SCL5/MISO5/USB_VBUSEN/SPI_SSL00/ENCIFDI1 | GMAC_RESET_OUT# | Ethernet Port の PHY リセット | — | SW8-1:ON, SW8-2:OFF, SW8-3:OFF |
| | | BSC_D10 | JA3-A の D10 | JA3-A-31 | SW8-2:ON, SW8-1:OFF, SW8-3:OFF |
| | | USB_VBUSEN | USB ホスト時の VBUS 制御 | — | SW8-3:ON, SW8-1:OFF, SW8-2:OFF |
| A6 | P22_2/TRACECLK/D9/MTIOC8C/GTE TRGSA/SPI_SSL12/MCLK1/IRQ4/ENCIFDO1 | TRACECLK | デバッグインタフェースの TRACE_CLK | J20-12, CN9-6 | SW8-10:ON |
| | | D9 | JA3-A の D9 | JA3-A-30 | SW8-10:OFF |
| | | MCLK1 | ピンヘッダ CN3 の MCLK1 | CN3-15 | SW8-10:OFF |
| A7 | P21_6/TRACEDATA5/D5/TEND/MTIOC7B/GTIOC16B/CTS0#/ESC_LINKACT0/MDAT2/IRQ9/HSPI_IO4 | P21_6/ESC_LIN_KACT0 | LED4_ESC_IN 制御 | — | SW8-10:OFF, CN23:short |
| | | TRACEDATA5 | デバッグインタフェースの TRACEDATA5 | CN9-20 | SW8-10:ON |
| | | D5 | JA3-A の D5 | JA3-A-22 | SW8-10:OFF |
| | | HSPI_IO4 | シリアルホストインタフェースの IO4 | CN27-8 | SW8-10:OFF |
| A8 | P21_1/TRACEDATA0/D0/MTIOC6A/GTIOC14A/CMTW0_TIC0/SCK5/IIC_SCL1/ESC_SYNC0/ESC_SYNC1/SPI_SSL20/MCLK0/HSPI_INT# | TRACEDATA0 | デバッグインタフェースの TRACEDATA0 | J20-14, CN9-38 | SW8-10:ON |
| | | D0 | JA3-A の D0 | JA3-A-17 | SW8-10:OFF |
| | | MTIOC6A/GTIOC14A | JA5-A の M2_Toggle | JA5-A-15 | SW8-10:OFF |
| | | IIC_SCL1 | Grove1, QWIIC, mikroBUS の SCL | J27-1, J30-4, J22-5 | SW8-10:OFF |
| | | | PMOD1 の SCL | J26-3 | SW8-10:OFF E2:Short, E23:Open |
| | | MCLK0 | ピンヘッダ CN3 の MCLK0 | CN3-17 | SW8-10:OFF |
| A9 | P20_4/MDV3/GMAC_PTPOUT0/ESC_LINKACT1 | MDV3 | MDV3 設定入力 | — | |
| | | P20_4/ESC_LIN_KACT1 | LED5_ESC_OUT 制御 | — | |
| A10 | VSS | | | | |
| A11 | AN100 | AN100 | mikroBUS の AN, JA5-A の ADC4 | J21-1, JA5-A-1 | |
| A12 | AN002 | AN002 | JA1-A の ADC2 | JA1-A-11 | |

表 5-2 RZ/T2L 端子機能選択一覧 (2)

| 端子 | 端子名 | 使用機能 | 説明 | コネクタ | 備考 |
|-----|---|------------|----------------------------|----------|--|
| A13 | AN000 | AN000 | ポテンショメータ入力 | — | R238 実装 |
| | | | JA1-A の ADC0 | JA1-A-9 | R238 未実装 |
| A14 | VSS | | | | |
| B1 | P01_7/TRACEDATA1/A19/MTIOC1B/GTIOC9B/SCK1/ETH2_TXER/CANRX0/SPI_RSPCK3/ADTRG0#/ENCIFOE0 | A19 | JA3-A の A19 | JA3-A-40 | SW5-4:ON, SW5-1:OFF, SW5-2:OFF, SW5-3:OFF, SW5-5:OFF |
| | | SPI_RSPCK3 | PMOD1 の SCK | J26-4 | SW5-2:ON, SW5-1:OFF, SW5-3:OFF, SW5-4:OFF, SW5-5:OFF, E24:Short, E3:Open |
| | | CANRX0 | CAN インタフェースの RX | — | SW5-1:ON, SW5-2:OFF, SW5-3:OFF, SW5-4:OFF, SW5-5:OFF |
| | | | JA5-A の CAN1RX | JA5-A-6 | SW5-5:ON, SW5-1:OFF, SW5-2:OFF, SW5-3:OFF, SW5-4:OFF |
| | | SPI_RSPCK3 | mikroBUS の SCK | J21-4 | SW5-3:ON, SW5-1:OFF, SW5-2:OFF, SW5-4:OFF, SW5-5:OFF |
| B2 | P01_5/WE0#/DQMLL/CS0#/MTIOC4A/GTIOC2A/ETH2_TXD0/SPI_RSPCK1/TST_OUT0/HDSL0_SMPL | WE0#/DQMLL | JA3-A の LWRn/DQML | JA3-A-48 | CN17:1-2, SW4-6:OFF |
| | | ETH2_TXD0 | Ethernet Port の RGMII TXD0 | — | CN17:2-3, SW4-6:ON |
| B3 | P01_2/CS2#/MTIOC4B/GTIOC2B/ETH2_TXD3/IRQ2/POUTB | P01_2 | PMOD2 の RESET | J25-8 | CN17:1-2, SW4-6:OFF |
| | | ETH2_TXD3 | Ethernet Port の RGMII TXD3 | — | CN17:2-3, SW4-6:ON |
| B4 | P00_1/A13/MTIC5U/RXD2/SCL2/MISO2/ETH2_RXDV/MCLK0/IRQ0 | RXD2 | JA6 の SCiBRX | JA6-7 | CN17:1-2, SW4-6:OFF |
| | | ETH2_RXDV | Ethernet Port の RGMII RXDN | — | CN17:2-3, SW4-6:ON |
| B5 | P23_7/D11/BS/MTIOC0A/GTETRGA/SCK1/ETH2_RXD0/MCLK4 | P23_7 | JA1-A の IO_6 | JA1-A-21 | CN17:1-2, SW4-6:OFF |
| | | ETH2_RXD0 | Ethernet Port の RGMII RXD0 | — | CN17:2-3, SW4-6:ON |
| B6 | P21_7/TRACEDATA6/D6/DREQ/MTIOC7C/GTIOC17A/DE0/MCLK3/IRQ10/HSPI_IO5 | TRACEDATA6 | デバッグインタフェースの TRACEDATA6 | CN9-18 | SW8-10:ON |
| | | D6 | JA3-A の D6 | JA3-A-23 | SW8-10:OFF |
| | | MCLK3 | ピンヘッダ CN3 の MCLK3 | CN3-7 | SW8-10:OFF |
| | | HSPI_IO5 | シリアルホストインタフェースの HSPI_IO5 | CN27-7 | SW8-10:OFF |
| B7 | P21_5/TRACEDATA4/D4/MTIOC7A/GTIOC16A/CMTW1_TOIC1/CTS5#/SPI_MISO0/MCLK2/IRQ6/ADTRG1#/HSPI_IO3/ENCIFDI0 | TRACEDATA4 | デバッグインタフェースの TRACEDATA4 | CN9-22 | SW8-10:ON |
| | | D4 | JA3-A の D4 | JA3-A-21 | SW8-10:OFF |
| | | MCLK2 | ピンヘッダ CN3 の MCLK2 | CN3-13 | SW8-10:OFF |
| | | HSPI_IO3 | シリアルホストインタフェースの HSPI_IO3 | CN27-9 | SW8-10:OFF |

表 5-3 RZ/T2L 端子機能選択一覧 (3)

| 端子 | 端子名 | 端子機能 | 説明 | コネクタ | 備考 |
|-----|---|----------------------|--|---------------------------|--|
| B8 | P21_2/TRACEDATA1/D1/MTIOC6B/GTIOC14B/GTIOC15A/CMTW0_TIC1/RXD5/SCL5/MISO5/IIC_SDA1/ESC_SYNC0/ESC_SYNC1/SPI_MISO2/MDAT0/HSPI_CS# | TRACEDATA1 | デバッグインタフェースの TRACEDATA1 | CN9-28 J20-16 | SW8-10:ON SW8-10:ON R42:未実装, R43:実装 |
| | | D1 | JA3-A の D1 | JA3-A-18 | SW8-10:OFF |
| | | IIC_SDA1 | Grove1, QWIIC, mikroBUS の SDA | J27-2, J30-3, J22-6 | SW8-10:OFF |
| | | | PMOD1 の SDA | J26-4 | SW8-10:OFF E3:Short, E24:Open |
| | | MDAT0 HSPI_CS# | ピンヘッダ CN3 の MDAT0 シリアルホストインタフェースの CS# | CN3-18 CN27-4 | SW8-10:OFF SW8-10:OFF |
| B9 | VSS | | | | |
| B10 | AN103 | AN103 | JA5-A の ADC7 | JA5-A-4 | |
| B11 | AN101 | AN101 | Grove2 の AN101, JA5-A の ADC5 | J28-1, JA5-A-2 | |
| B12 | AN001 | AN001 | JA1-A の ADC1 | JA1-A-10 | |
| B13 | VSS | | | | |
| B14 | P18_6/TRACECLK/A15/MTIC5W/SCK4/DE4/IIC_SCL2/GMAC_PTPOUT2/SPI_MISO2/XSPI1_IO7/IRQ11ADTRG0#/HSPI_CK/SIO0#/HDSL0_CLK1 | MTIC5W | JA6 の M1_Win | JA6-16 | SW8-9:OFF |
| | | XSPI1_IO7 | 拡張 SPI コネクタの IO7 | CN28-5 | SW8-9:ON |
| | | HSPI_CK | シリアルホストインタフェースの CK | CN27-3 | |
| C1 | P02_1/MDW/A17/DE1/GMAC_PTPOUT1/ESC_SYNC0/ESC_SYNC1/HDSL0_MISO1 | MDW | MDW 設定入力 | — | |
| | | A17 | JA3-A の A17 | JA3-A-38 | |
| C2 | P01_6/TRACEDATA0/A20/MTIOC1A/MTIOC3A/GTIOC0A/GTIOC9A/CTS1#/GMAC_PTPTRG1/ESC_LATCH1/ESC_LATCH0/ESC_PHYLINK0/CANTXD P1/SIO0#/HDSL0_CLK1 | P01_6 | SW3-1 入力 | — | |
| | | MTIOC1A/ /GTIOC0A | JA2-A の M1_EncZ | JA2-A-23 | R195:実装, R196:未実装 |
| | | A20 | JA3-A の A20 | JA3-A-41 | R196:実装, R195:未実装 |
| C3 | P01_1/CKE/MTIOC3D/GTIOC1B/GTE TRGC/DE2/GMAC_MDC/ESC_MDC/ESC_PHYLINK2/MDAT1/POUTA | P01_1 | JA1-A の IO_0 | JA1-A-15 | CN17:1-2, SW4-6:OFF |
| | | GMAC_MDC | Ethernet Port の MDC | — | CN17:2-3, SW4-6:ON |
| C4 | P00_2/RD#/MTIC5V/TXD2/SDA2/MOSI2/ETH2_TXEN/USB_OVRCUR/TST_OUT1/HDSL0_MOSI2 | RD# | JA3-A の RDn | JA3-A-25 | CN17:1-2, SW4-6:OFF |
| | | TXD2 | JA6 の SCiBTX | JA6-8 | CN17:1-2, SW4-6:OFF |
| | | ETH2_TXEN | Ethernet Port の RGMII TXEN | — | CN17:2-3, SW4-6:ON |
| C5 | P24_2/D14/RAS#/MTIOC0D/GTETRGD/TXD1/SDA1/MOSI1/ETH2_RXD2/MDAT5 | TXD1 | USB シリアル変換の TXD | — | CN17:1-2, SW4-6:OFF, CN34:2-3 |
| | | MDAT5 | ピンヘッダ CN3 の MDAT5 | CN3-4 | CN17:1-2, SW4-6:OFF |
| | | ETH2_RXD2 | Ethernet Port の RGMII RXD2 | — | CN17:2-3, SW4-6:ON |
| C6 | P22_0/TRACEDATA7/D7/MTIOC7D/GTIOC17B/DE5/MDAT3/IRQ15/HSPI_IO6 | TRACEDATA7 | デバッグインタフェースの TRACEDATA7 | CN9-16 | SW8-10:ON |
| | | D7 | JA3-A の D7 | JA3-A-24 | SW8-10:OFF |
| | | MDAT3 | ピンヘッダ CN3 の MDAT3 | CN3-8 | SW8-10:OFF |
| | | HSPI_IO6 | シリアルホストインタフェースの IO6 | CN27-6 | SW8-10:OFF |
| C7 | P21_3/TRACEDATA2/D2/MTIOC6C/GTIOC14B/GTIOC15A/TXD5/SDA5/MOSI5/ESC_LED RUN/ESC_LED STER/SPI_SSL33/MCLK1 NMI/HSPI_IO2 | TRACEDATA2 | デバッグインタフェースの TRACEDATA2 | J20-18, CN9-26 | SW8-10:ON |
| | | D2 | JA3-A の D2 | JA3-A-19 | SW8-10:OFF |
| | | P21_3/ESC_LED RUN | LED0_ESC_RUN 制御 | — | SW8-10:OFF, CN18:Short |
| | | HSPI_IO2 | シリアルホストインタフェースの IO2 | CN27-10 | SW8-10:OFF |
| C8 | P20_3/MDV2/GMAC_PTPOUT1/ESC_LEDERR/CANTX1 | MDV2 | MDV2 設定入力 | — | |
| | | P20_3/ESC_LEDERR | LED2_ESC_ERR 制御 | — | |

表 5-4 RZ/T2L 端子機能選択一覧 (4)

| 端子 | 端子名 | 端子機能 | 説明 | コネクタ | 備考 |
|-----|---|------------|---------------------------------|-------------------|--|
| C9 | VSS | | | | |
| C10 | AN102 | AN102 | Grove2 の AN102, JA5-A の ADC6 | J28-2, JA5-A-3 | |
| C11 | AN003 | AN003 | JA1-A の ADC3 | JA1-A-12 | |
| C12 | AVCC18_TSU | | | | |
| C13 | P18_5/TRACECTL/RAS#/MTIC5V/RXD4/SCL4/MISO4/ETH2_COL/CANRX0/SPI_MOSI2/XSPI1_IO6/HSPI_IO0/TS_T_OUT0/HDSL0_SMPL | MTIC5V | JA6 の M1_Vin | JA6-15 | SW8-9:OFF |
| | | XSPI1_IO6 | 拡張 SPI コネクタの IO6 | CN28-6 | SW8-9:ON |
| | | HSPI_IO0 | シリアルホストインタフェースの IO0 | CN27-12 | |
| C14 | P18_4/CAS#/MTIC5U/TXD4/SDA4/MOSI4/ETH2_RXER/CANTX0/SPI_RSPCK2/XSPI1_IO5/IRQ1/HSPI_IO1/DUEI0/HDSL0_LINK | MTIC5U | JA6 の M1_Uin | JA6-14 | SW8-9:OFF |
| | | XSPI1_IO5 | 拡張 SPI コネクタの IO5 | CN28-7 | SW8-9:ON |
| | | HSPI_IO1 | シリアルホストインタフェースの IO1 | CN27-11 | |
| D1 | P02_3/A15/AH#/MTIOC2B/POE11#/GTIOC10B/SS1#/CTS1#/RTS1#/ETH2_COL/CANRX1/SPI_SSL30/IRQ15/ENCIFDOO | A15 | JA3-A の A15 | JA3-A-16 | SW6-7:ON, SW6-5:OFF, SW6-6:OFF, SW6-8:OFF |
| | | CANRX1 | JA5-A の CAN2RX | JA5-A-8 | SW6-8:ON, SW6-5:OFF, SW6-6:OFF, SW6-7:OFF |
| | | SPI_SSL30 | PMOD1 の SS, mikroBUS の CS | J26-1, J21-3 | SW6-6:ON, SW6-5:OFF, SW6-7:OFF, SW6-8:OFF |
| | | IRQ15 | EtherCAT Port1 の MDINT | — | SW6-5:ON, SW6-6:OFF, SW6-7:OFF, SW6-8:OFF |
| D2 | P02_0/TRACEDATA2/A18/MTIOC3C/GTIOC0B/GTADSMLO/RXD1/SCL1/MISO1/ETH2_CRG/USB_OTGID/CANTX1/SPI_MISO3/IRQ4/ENCIFCKO | A18 | JA3-A の A18 | JA3-A-39 | SW5-8:ON, SW5-6:OFF, SW5-7:OFF, SW5-9:OFF |
| | | CANTX1 | JA5-A の CAN2TX | JA5-A-7 | SW5-9:ON, SW5-6:OFF, SW5-7:OFF, SW5-8:OFF |
| | | SPI_MISO3 | mikroBUS の MISO | J21-5 | SW5-7:ON, SW5-6:OFF, SW5-8:OFF, SW5-9:OFF |
| | | | PMOD1 の MISO | J26-3 | SW5-7:ON, SW5-6:OFF, SW5-8:OFF, SW5-9:OFF, E23:Short, E2:Open |
| | | IRQ4 | EtherCAT Port0 の MDINT | — | SW5-6:ON, SW5-7:OFF, SW5-8:OFF, SW5-9:OFF |
| D3 | P01_0/CAS#/MTIOC3C/MTIOC4C/GTIOC0B/GTIOC3A/CTS2#/GMAC_MDIO/ESC_MDIO/MCLK1/IRQ13 | CTS2# | PMOD2 の CTS | J25-1 | CN17:1-2, SW4-6:OFF |
| | | GMAC_MDIO | Ethernet Port の MDIO | — | CN17:2-3, SW4-6:ON |
| D4 | P00_6/CS5#/MTIOC3A/MTIOC3B/GTIOC0A/GTIOC1A/ETH2_TXCLK/MDAT0 | CS5# | JA3-A の CSa | JA3-A-27 | CN17:1-2, SW4-6:OFF |
| | | ETH2_TXCLK | Ethernet Port の RGMII TXCLK | — | CN17:2-3, SW4-6:ON |
| D5 | P24_0/D12/CKE/DREQ/MTIOC0B/GTETRGB/RXD1/SCL1/MISO1/ETH2_RXD1/MDAT4 | P24_0 | JA1-A の IO_7 | JA1-A-22 | CN17:1-2, SW4-6:OFF |
| | | RXD1 | USB シリアル変換の RXD | — | CN17:1-2, SW4-6:OFF, CN35:2-3 |
| | | ETH2_RXD1 | Ethernet Port の RGMII RXD1 | — | CN17:2-3, SW4-6:ON |

表 5-5 RZ/T2L 端子機能選択一覧 (5)

| 端子 | 端子名 | 端子機能 | 説明 | コネクタ | 備考 |
|-----|---|---------------------|----------------------------|-------------------|---|
| D6 | P22_1/TRACECTL/D8/POE4#/GTETR GB/SS4#/CTS4#/RTS4#/ESC_LINKA CT2/SPI_MOSI0/IRQ13/HSPI_IO7 | TRACECTL | デバッグインタフェースの TRACECTL | CN9-36 | SW8-10:ON |
| | | D8 | JA3-A の D8 | JA3-A-29 | SW8-10:OFF, SW8-4:ON, SW8-5:OFF |
| | | POE4# | JA5-A の M2_POE | JA5-A-16 | SW8-10:OFF, SW8-4:ON, SW8-5:OFF |
| | | HSPI_IO7 | シリアルホストインタフェース の IO7 | CN27-5 | SW8-10:OFF, SW8-4:ON, SW8-5:OFF |
| | | IRQ13 | Ethernet Port の MDINT | — | SW8-10:OFF, SW8-5:ON, SW8-4:OFF |
| D7 | P21_4/TRACEDATA3/D3/MTIOC6D/G TIOC15B/SS5#/CTS5#/RTS5#/GMAC _PTPOUT1/ESC_SYNC0/ESC_SYNC 1/SPI_SSL02/MDAT1/MBX_HINT#/EN CIFD00 | TRACEDATA3 | デバッグインタフェースの TRACEDATA3 | J20-20, CN9-24 | SW8-10:ON |
| | | D3 | JA3-A の D3 | JA3-A-20 | SW8-10:OFF |
| | | MDAT1 | ピンヘッダ CN3 の MDAT1 | CN3-16 | SW8-10:OFF |
| | | MBX_HINT# | シリアルホストインタフェース の HINT# | CN27-13 | SW8-10:OFF |
| D8 | VCC33 | | | | |
| D9 | VREFH1 | | | | |
| D10 | VREFH0 | | | | |
| D11 | VSS | | | | |
| D12 | P18_2/BS/MTIOC4B/MTIOC4D/GTIO C2B/GTIOC3B/SCK0/IIC_SDA2/GMA C_PTPOUT3/XSPI1_CS0# | MTIOC4B | JA2-A の M1_WP | JA2-A-17 | SW8-9:OFF, R338:実装, R337:未実装 |
| | | GTIOC2B | JA2-A の M1_VN | JA2-A-16 | SW8-9:OFF, R337:実装, R338:未実装 |
| | | XSPI1_CS0# | QSPI の CS# | — | SW8-9:ON, CN33:1-2 |
| | | | 拡張 SPI コネクタの CS | CN28-4 | SW8-9:ON, CN33:2-3 |
| D13 | P18_3/CKE/MTIOC4B/MTIOC4D/GTIO C2B/GTIOC3B/CMTW1_TIC1/DE3/E TH2_CRS/CANRXDP1/XSPI1_IO4/IR Q0 | P18_3 | mikroBUS の RST | J21-2 | SW8-9:OFF, R89:実装, R88:未実装, R90:未実装 |
| | | MTIOC4D/GTIO C3B | JA2-A の M1_WN | JA2-A-18 | SW8-9:OFF |
| | | DE3 | RS485 の DE | — | SW8-9:OFF, R88:実装, R89:未実装, R90:未実装 |
| | | | ピンヘッダ CN1 の ENCIFOE1 | CN1-3 | SW8-9:OFF, R90:実装, R88:未実装, R89:未実装 |
| | | XSPI1_IO4 | 拡張 SPI コネクタの IO4 | CN28-8 | SW8-9:ON |
| D14 | P18_1/WE1#/DQMLU/MTIOC3D/GTIO C1B/SS3#/CTS3#/RTS3#/IRQ10/ADT RG1# | P18_1 | LED3 制御 | — | SW7-10:ON, SW7-7:OFF, SW7-8:OFF, SW7-9:OFF |
| | | MTIOC3D/GTIO C1B | JA2-A の M1_UN | JA2-A-14 | SW7-9:ON, SW7-7:OFF, SW7-8:OFF, SW7-10:OFF |
| | | IRQ10 | PMOD1 の INT | J26-7 | SW7-7:ON, SW7-8:OFF, SW7-9:OFF, SW7-10:OFF |
| | | ADTRG1# | JA1-A の ADTRG | JA1-A-8 | SW7-8:ON, SW7-7:OFF, SW7-9:OFF, SW7-10:OFF |

表 5-6 RZ/T2L 端子機能選択一覧 (6)

| 端子 | 端子名 | 端子機能 | 説明 | コネクタ | 備考 |
|-----|---|------------------|-----------------------------------|-------------------------------------|--|
| E1 | P02_5/TDI/WE1#/DQMLU/SCK5/SPI_SSL31 | TDI | デバッグインタフェースの TDI | J13-8, J20-8, CN9-19 | |
| E2 | P02_2/A16/MTIOC2A/POE10#/GTIOC10A/RTCAT1HZ/TXD1/SDA1/MOSI1/CANTX0/SPI_MOSI3/IRQ14/ENCIFDI0 | A16 | JA3-A の A16 | JA3-A-37 | SW6-3:ON, SW6-1:OFF, SW6-2:OFF, SW6-4:OFF |
| | | CANTX0 | CAN インタフェースの TX | — | SW6-1:ON, SW6-2:OFF, SW6-3:OFF, SW6-4:OFF |
| | | | JA5-A の CAN1TX | JA5-A-5 | SW6-4:ON, SW6-1:OFF, SW6-2:OFF, SW6-3:OFF |
| | | SPI_MOSI3 | PMOD1 の MOSI, mikroBUS の MOSI | J26-2, J21-6 | SW6-2:ON, SW6-1:OFF, SW6-3:OFF, SW6-4:OFF |
| E3 | P02_4/TDO/WE0#/DQMLL/DE1/SPI_SSL33 | TDO | デバッグインタフェースの TDO | J13-6, J20-6, CN9-11 | |
| E4 | P01_4/WE1#/DQMLU/POE0#/ETH2_TXD1/IRQ3/DUEI0/HDSL0_LINK | P01_4 | PMOD2 の GPIO | J25-10 | CN17:1-2, SW4-6:OFF |
| | | WE1#/DQMLU | JA3-A の HWRn / DQMH | JA3-A-47 | CN17:1-2, SW4-6:OFF |
| | | ETH2_TXD1 | Ethernet Port の RGMII TXD1 | — | CN17:2-3, SW4-6:ON |
| E5 | P00_0/D15/SCK2/DE2/ETH2_RXD3/DUEI1/HDSL0_SEL1 | SCK2 | JA6 の SCiBCK | JA6-10 | CN17:1-2, SW4-6:OFF |
| | | ETH2_RXD3 | Ethernet Port の RGMII RXD3 | — | CN17:2-3, SW4-6:ON |
| E6 | VCC1833_2 | | | | |
| E7 | VDD | | | | |
| E8 | VDD | | | | |
| E9 | VCC18_ADC1 | | | | |
| E10 | VCC18_ADC0 | | | | |
| E11 | VSS | | | | |
| E12 | P17_4/TRACECLK/DACK/MTIOC3C/GTIOC0A/GTETRRGB/CTS3#/ETH2_TXER/ESC_PHYLINK2/SPI_SSL32/SPI_RSPCK0/XSPI1_IO3/HDSL1_CLK2 | XSPI1_IO3 | QSPI および拡張 SPI コネクタの IO3 | CN28-9 | SW8-9:ON |
| | | HDSL1_CLK2 | ピンヘッダ CN1 の HDSL1_CLK2 | CN1-16 | SW8-9:OFF |
| E13 | P17_7/RD#/DACK/MTIOC4A/MTIOC4C/GTIOC2A/GTIOC3A/RXD3/SCL3/MISO3/XSPI1_CKP | MTIOC4A/GTIOC2A | JA2-A の M1_VP | JA2-A-15 | SW8-9:OFF, R341:実装, R339:実装, R340:未実装 |
| | | RXD3 | ピンヘッダ CN1 の RXD3 | CN1-5 | SW8-9:OFF, R340:実装, R339:未実装, R341:未実装 |
| | | | RS485 の RXD | — | SW8-9:OFF, R245:実装 |
| | | XSPI1_CKP | QSPI および拡張 SPI コネクタの CKP | CN28-3 | SW8-9:ON |

表 5-7 RZ/T2L 端子機能選択一覧 (7)

| 端子 | 端子名 | 端子機能 | 説明 | コネクタ | 備考 |
|-----|---|-------------------|----------------------------------|-----------------------------|---|
| E14 | P18_0/WE0#/DQMLL/MTIOC4A/MTIOC4C/GTIOC2A/GTIOC3A/TXD3/SDA3/MOSI3/XSPI1_IO0 | MTIOC4C | JA2-A の M1_VN | JA2-A-16 | SW8-9:OFF, R335:実装, R333:未実装 , R334:未実装, R336:未実装 |
| | | GTIOC3A | JA2-A の M1_WP | JA2-A-17 | SW8-9:OFF, R336:実装, R333:未実装 , R334:未実装, R335:未実装 , R338:未実装 |
| | | TXD3 | ピンヘッダ CN1 の TXD3 | CN1-4 | SW8-9:OFF, R333:実装, R332:未実装, R334:未実装, R335:未実装 , R336:未実装 |
| | | | RS485 の TXD | — | SW8-9:OFF, R334:実装, R333:未実装 , R335:未実装 , R336:未実装 |
| | | XSPI1_IO0 | QSPI および拡張 SPI コネクタの IO0 | CN28-12 | SW8-9:ON |
| F1 | P04_1/CKIO/TXD3/SDA3/MOSI3/IIC_SDA2/SPI_MOSI0 | P04_1 | SW3-2 入力 | — | R197:実装 , R198:未実装 |
| | | CKIO | JA3-A の SDCLK | JA3-A-44 | R198:実装, R197:未実装 |
| F2 | P02_7/TCK/TXD5/SDA5/MOSI | TCK | デバッグインタフェースの TCK | J13-4, J20-4, CN9-15 | |
| F3 | P02_6/TMS/RXD5/SCL5/MISO5 | TMS | デバッグインタフェースの TMS | J13-2, J20-2, CN9-17 | |
| F4 | TRST# | TRST# | デバッグインタフェースの TRST# | — | |
| F5 | VCC33 | | | | |
| F6 | VDD | | | | |
| F7 | VSS | | | | |
| F8 | VSS | | | | |
| F9 | VDD | | | | |
| F10 | VCC33 | | | | |
| F11 | P17_0/MDD/SS0#/CTS0#/RTS0#/ESC_IRQ/SPI_SSL01/XSPI1_IO1/HDSL1_MISO2 | MDD | MDD 設定入力 | — | |
| | | XSPI1_IO1 | QSPI および拡張 SPI コネクタの IO1 | CN28-11 | SW8-9:ON |
| F12 | P17_6/RD/WR#/MTIOC3B/GTIOC1A/SCK3/XSPI1_DS | P17_6 | LED1 制御 | — | SW7-6:ON , SW7-4:OFF , SW7-5:OFF |
| | | MTIOC3B/GTIOC1A | mikroBUS の PWM | J22-1 | SW7-4:ON, SW7-5:OFF , SW7-6:OFF |
| | | | JA2-A の M1_UP | JA2-A-13 | SW7-5:ON, SW7-4:OFF , SW7-6:OFF |
| F13 | P17_3/TRACECTL/DREQ/POE0#/GTETRG/CANRX1/SPI_SSL31/XSPI1_IO2/ADTRG1# | POE0#/GTETRG | JA2-A の M1_POE | JA2-A-24 | SW8-9:OFF |
| | | XSPI1_IO2 | QSPI および拡張 SPI コネクタの IO2 | CN28-10 | SW8-9:ON |
| F14 | P17_5/RSTOUT#/TEND/MTIOC3A/GTIOC0B/GTETRG/USB_OVRCUR | USB_OVRCUR | USB ホストインタフェースの OVRCUR 入力 | — | |
| G1 | P06_0/A12/GTIOC16A/CMTW1_TOC0/SS4#/CTS4#/RTS4#/ETH1_TXD3/CANRX1/SPI_SSL23/HDSL0_MOSI1 | P06_0 | PMOD1 の RESET | J26-8 | SW8-8:OFF |
| | | A12 | JA3-A の A12 | JA3-A-13 | SW8-8:OFF |
| | | ETH1_TXD3 | EtherCAT Port1 の RMI TXD3 | — | SW8-8:ON |

表 5-8 RZ/T2L 端子機能選択一覧 (8)

| 端子 | 端子名 | 端子機能 | 説明 | コネクタ | 備考 |
|-----|---|-------------------|----------------------------|----------|--------------------------------------|
| G2 | P05_6/A13/GTIOC14A/CMTW1_TIC0/ ETH1_RXER/SPI_SSL22/IRQ12/HDSL L1_MOSI2 | P05_6 | PMOD1 の GPIO | J26-10 | SW8-8:OFF |
| | | A13 | JA3-A の A13 | JA3-A-14 | SW8-8:OFF |
| | | ETH1_RXER | EtherCAT Port1 の RMI RXER | — | SW8-8:ON |
| G3 | P05_5/A14/GTIOC14B/CMTW0_TO C1/ESC_PHYLINK1/SPI_RSPCK2/HDS L1_LINK | A14 | JA3-A の A14 | JA3-A-15 | SW7-2:ON, SW7-1:OFF, SW7-3:OFF |
| | | ESC_PHYLINK1 | EtherCAT Port1 の LINK | — | SW7-1:ON, SW7-2:OFF, SW7-3:OFF |
| | | HDSL1_LINK | ピンヘッダ CN1 の HDSL1_LINK | CN1-10 | SW7-3:ON, SW7-1:OFF, SW7-2:OFF |
| G4 | BSCANP | BSCANP | GROUND 接続 | — | |
| G5 | VDD | | | | |
| G6 | VSS | | | | |
| G7 | VSS | | | | |
| G8 | VSS | | | | |
| G9 | VSS | | | | |
| G10 | VDD | | | | |
| G11 | P16_1/CS2#/CMTW0_TO C1/RXD0/SC L0/MISO0/SPI_MISO3/XSPI0_RESE T0#/MDAT3/ADTRG0#/ENCIFOE0/HD SL1_SEL1 | P16_1 | JA1-A の IO_5 | JA1-A-20 | CN32:1-2, SW4-7:OFF |
| | | RXD0 | USB シリアル変換の RXD | — | CN32:1-2, SW4-7:OFF, CN35:1-2 |
| | | XSPI0_RESETO # | OctaFlash への RESET# | — | CN32:2-3, SW4-7:ON |
| G12 | P16_0/TXD0/SDA0/MOSI0/ETH2_RE FCLK/SPI_MOSI3/XSPI0_CS1#/MCL K3/ENCIFCK0/HDSL0_MOSI2 | P16_0 | JA1-A の IO_4 | JA1-A-19 | CN32:1-2, SW4-7:OFF |
| | | TXD0 | USB シリアル変換の TXD | — | CN32:1-2, SW4-7:OFF, CN34:1-2 |
| | | XSPI0_CS1# | HyperRAM への CS# | — | CN32:2-3, SW4-7:ON |
| G13 | P16_2/CTS0#/USB_EXICEN/SPI_RS PCK3/SPI_SSL03/XSPI0_RESE T1#/NMI/ENCIFCK1/HDSL1_MISO1 | NMI | NMI SW および JA2-A の NMI | JA2-A-3 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_RESE T1# | HyperRAM への RESET# | — | CN32:2-3, SW4-7:ON |
| G14 | P16_3/CS3#/GTADSMP1/SCK0/ETH2 _RXER/SPI_SSL30/XSPI0_RSTO0#/I RQ7/ENCIFOE1/HDSL1_MOSI1 | IRQ7 | SW2 および JA2-A の IRQb | JA2-A-9 | |
| H1 | P06_4/A7/GTIOC11A/ETH1_TXCLK/S PI_MOSI1/HDSL0_SEL2 | A7 | JA3-A の A7 | JA3-A-8 | SW8-8:OFF |
| | | ETH1_TXCLK | EtherCAT Port1 の RMI TXCLK | — | SW8-8:ON |
| H2 | P06_2/MD1/A9/ETH1_TXD1/CANRXD P1 | MD1 | MD1 設定入力 | — | |
| | | A9 | JA3-A の A9 | JA3-A-10 | SW8-8:OFF |
| | | ETH1_TXD1 | EtherCAT Port1 の RMI TXD1 | — | SW8-8:ON |
| H3 | P06_1/A10/GTIOC16B/CTS4#/ETH1 REFCLK/RMI1_REFCLK/CANTX1/SP I_SSL22/HDSL0_CLK2 | A10 | JA3-A の A10 | JA3-A-10 | SW8-8:OFF |
| | | ETH1_REFCLK | EtherCAT Port1 の REFCLK | — | SW8-8:ON |
| H4 | P05_7/MD2/A11/CMTW1_TO C1/ETH1_TXD2/SPI_SSL23 | MD2 | MD2 設定入力 | — | |
| | | P05_7 | PMOD1 の GPIO | J26-9 | SW8-8:OFF |
| | | A11 | JA3-A の A11 | JA3-A-12 | SW8-8:OFF |
| | | ETH1_TXD2 | EtherCAT Port1 の RMI TXD2 | — | SW8-8:ON |
| H5 | VDD | | | | |
| H6 | VSS | | | | |
| H7 | VSS | | | | |
| H8 | VSS | | | | |
| H9 | VSS | | | | |
| H10 | VDD | | | | |
| H11 | P15_6/D14/SPI_SSL12/XSPI0_IO7/M DAT2 | D14 | JA3-A の D14 | JA3-A-35 | CN32:1-2, SW4-7:OFF |
| | | MDAT2 | ピンヘッダ CN3 の MDAT2 | CN3-14 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_IO7 | OctaFlash, HyperRAM の IO7 | — | CN32:2-3, SW4-7:ON |

表 5-9 RZ/T2L 端子機能選択一覧 (9)

| 端子 | 端子名 | 端子機能 | 説明 | コネクタ | 備考 |
|-----|---|--------------------|--------------------------------|-----------------|---|
| H12 | P15_5/D13/XSPI0_IO6/MCLK2 IRQ7 | D13 | JA3-A の D13 | JA3-A-34 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_IO6 | OctaFlash, HyperRAM の IO6 | — | CN32:2-3, SW4-7:ON |
| H13 | P15_4/D12/MTIOC8D/XSPI0_IO5/MD AT1/IRQ3 | D12 | JA3-A の D12 | JA3-A-33 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_IO5 | OctaFlash, HyperRAM の IO5 | — | CN32:2-3, SW4-7:ON |
| H14 | P15_7/TEND/CTS5#/SPI_SSL13/XSPI0_CS0# | TEND | JA6 の TEND | JA6-3 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_CS0# | OctaFlash の CS# | — | CN32:2-3, SW4-7:ON |
| J1 | P06_7/A4/GTIOC12B/ETH1_RXD1/SPI_SSL11/DUE11/HDSL1_LINK | A4 | JA3-A の A4 | JA3-A-5 | SW8-8:OFF |
| | | DUE11 | ピンヘッダ CN1 の DUE11 | CN1-6 | SW8-8:OFF |
| | | ETH1_RXD1 | EtherCAT Port1 の RMII RXD1 | — | SW8-8:ON |
| J2 | P06_5/A6/GTIOC11B/ETH1_TXEN/SPI_MISO1/HDSL0_MISO2 | A6 | JA3-A の A6 | JA3-A-7 | SW8-8:OFF |
| | | ETH1_TXEN | EtherCAT Port1 の RMII TXEN | — | SW8-8:ON |
| J3 | P06_6/A5/GTIOC12A/ETH1_RXD0/SPI_SSL10/HDSL1_SMPL | A5 | JA3-A の A5 | JA3-A-6 | SW8-8:OFF |
| | | HDSL1_SMPL | ピンヘッダ CN1 の HDSL1_SMPL | CN1-11 | SW8-8:OFF |
| | | ETH1_RXD0 | EtherCAT Port1 の RMII RXD0 | — | SW8-8:ON |
| J4 | P06_3/MD0/A8/DE4/ETH1_TXD0/CAN_TXDP1 | MD0 | MD0 設定入力 | — | |
| | | A8 | JA3-A の A8 | JA3-A-9 | SW8-8:OFF |
| | | ETH1_TXD0 | EtherCAT Port1 の RMII TXD0 | — | SW8-8:ON |
| J5 | VCC33 | | | | |
| J6 | VDD | | | | |
| J7 | VSS | | | | |
| J8 | VSS | | | | |
| J9 | VDD | | | | |
| J10 | VCC1833_3 | | | | |
| J11 | P15_3/D11/MTIOC8C/XSPI0_IO4/MCLK1/NMI | D11 | JA3-A の D11 | JA3-A-32 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_IO4 | OctaFlash, HyperRAM の IO4 | — | CN32:2-3, SW4-7:ON |
| J12 | P15_0/A23/CKE/RXD5/SCL5/MISO5/SPI_MOSI1/XSPI0_IO1 | CKE | JA3-A の ALE/SDCKE | JA3-A-46 | CN32:1-2, SW4-7:OFF, R330:実装, R331:未実装 |
| | | RXD5 | JA2-A の SCLaRX | JA2-A-8 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_IO1 | OctaFlash, HyperRAM の IO1 | — | CN32:2-3, SW4-7:ON |
| J13 | P15_1/A24/CAS#/MTIOC0C/TXD5/SDA5/MOSI5/SPI_SSL10/XSPI0_IO2 | CAS# | JA3-A の CAS | JA3-A-49 | CN32:1-2, SW4-7:OFF |
| | | TXD5 | JA2-A の SCLaTX | JA2-A-6 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_IO2 | OctaFlash, HyperRAM の IO2 | — | CN32:2-3, SW4-7:ON |
| J14 | P15_2/A25/RAS#/MTIOC0D/SS5#/CTS5#/RTS5#/SPI_SSL11/XSPI0_IO3 | RAS# | JA3-A の RAS | JA3-A-49 | CN32:1-2, SW4-7:OFF |
| | | CTS5#/RTS5# | JA2-A の CTSaRTSa | JA2-A-12 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_IO3 | OctaFlash, HyperRAM の IO3 | — | CN32:2-3, SW4-7:ON |
| K1 | P07_0/A3/GTIOC13A/ETH1_RXD2/TST_OUT1/HDSL1_SMPL | A3 | JA3-A の A3 | JA3-A-4 | SW8-8:OFF |
| | | TST_OUT1 | ピンヘッダ CN1 の TST_OUT1 | CN1-9 | SW8-8:OFF |
| | | ETH1_RXD2 | EtherCAT Port1 の RMII RXD2 | — | SW8-8:ON |
| K2 | P07_2/A1/GTIOC17A/ETH1_RXDV/HDSL1_SEL1 | A1 | JA3-A の A3 | JA3-A-4 | SW8-8:OFF |
| | | HDSL1_SEL1 | ピンヘッダ CN1 の HDSL1_SEL1 | CN1-12 | SW8-8:OFF |
| | | ETH1_RXDV | EtherCAT Port1 の RMII RXDV | — | SW8-8:ON |
| K3 | P07_3/A0/GTIOC17B/ETH1_RXCLK/SPI_SSL00/HDSL1_MISO1 | A0 | JA3-A の A0 | JA3-A-1 | SW8-8:OFF |
| | | HDSL1_MISO1 | ピンヘッダ CN1 の HDSL1_MISO1 | CN1-13 | SW8-8:OFF |
| | | ETH1_RXCLK | EtherCAT Port1 の RMII RXCLK | — | SW8-8:ON |

表 5-10 RZ/T2L 端子機能選択一覧 (10)

| 端子 | 端子名 | 端子機能 | 説明 | コネクタ | 備考 |
|-----|---|-----------------|--|--------------|------------------------------|
| K4 | P07_1/A2/TIOC13B/ETH1_RXD3/SI1#/HDSL1_CLK1 | A2 | JA3-A の A2 | JA3-A-3 | SW8-8:OFF |
| | | SI1#/HDSL1_CLK1 | ピンヘッダ CN1 の SI1#/HDSL1_CLK1 | CN1-8 | SW8-8:OFF |
| | | ETH1_RXD3 | EtherCAT Port1 の RMII RXD3 | — | SW8-8:ON |
| K5 | P09_0/CS0#/MTIOC4A/MTIOC7A/GTIOC6A/RXD3/SCL3/MISO3/GMAC_MDIO/ESC_MDIO | MTIOC7A/GTIOC6A | JA5-A の M2_VP | JA5-A-21 | SW8-7:OFF |
| | | ESC_MDIO | EtherCAT Port0, Port1 の MDIO | — | SW8-7:ON |
| K6 | VDD | | | | |
| K7 | VDD | | | | |
| K8 | VDD | | | | |
| K9 | VCC33 | | | | |
| K10 | VCC1833_3 | | | | |
| K11 | P14_2/MTIOC8B/GTIOC8B/ETH2_CR S/SPI_SSL10/XSPI0_ECS0#/IRQ6/POUTA/HDSL0_CLK2 | P14_2/IRQ6 | SW1 入力および JA1-A の IRQd/IRQAEC/M2_HSIN0 | JA1-A-23 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_ECS0# | OctaFlash の ECS# | — | CN32:2-3, SW4-7:ON |
| K12 | P14_7/A22/BS/SCK5/SPI_MISO1/XSPI0_IO0 | A22 | JA3-A の A22 | JA3-A-43 | CN32:1-2, SW4-7:OFF |
| | | SCK5 | JA2-A の SClACK | JA2-A-10 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_IO0 | OctaFlash, HyperRAM の IO0 | — | CN32:2-3, SW4-7:ON |
| K13 | P14_4/BS/MTIOC0B/ESC_IRQ/SPI_SSL13/XSPI0_DS/POUTZ/HDSL0_MISO2 | P14_4 | JA1-A の IO_3 | JA1-A-18 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_DS | OctaFlash, HyperRAM の DS | — | CN32:2-3, SW4-7:ON |
| K14 | P14_6/A21/XSPI0_CKP | A21 | JA3-A の A21 | JA3-A-42 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_CKP | OctaFlash, HyperRAM の CKP | — | CN32:2-3, SW4-7:ON |
| L1 | VSS | | | | |
| L2 | P08_5/MTIOC3C/MTIOC6B/GTIOC5A/RXD2/SCL2/MISO2/ETH0_RXDV/MCLK2 IRQ5 | MTIOC6B/GTIOC5A | JA5-A の M2_UP | JA5-A-19 | SW8-7:OFF |
| | | RXD2 | PMOD2, mikroBUS の RXD | J25-3, J22-3 | SW8-7:OFF |
| | | ETH0_RXDV | EtherCAT Port0 の RMII RXDV | — | SW8-7:ON |
| L3 | P08_4/CS5#/MTIOC3A/MTIOC6A/GTIOC4A/SCK2/ETH0_RXD3/CANTXDP1/SPI_SSL32/IRQ14/HDSL1_MOSI1 | MTIOC3A/GTIOC4A | JA6 の M1_Toggle | JA6-13 | SW8-7:OFF |
| | | HDSL1_MOSI1 | ピンヘッダ CN1 の HDSL1_MOSI1 | CN1-6 | SW8-7:OFF |
| | | ETH0_RXD3 | EtherCAT Port0 の RMII RXD3 | — | SW8-7:ON |
| L4 | P09_4/GTADSMP0/TXD4/SDA4/MOSI4/ETH0_TXD2/SPI_SSL21/HDSL1_MISO2 | HDSL1_MISO2 | ピンヘッダ CN1 の HDSL1_MISO2 | CN1-18 | SW8-7:OFF |
| | | ETH0_TXD2 | EtherCAT Port0 の RMII TXD2 | — | SW8-7:ON |
| L5 | P10_1/POE10#/CTS3#/ETH0_RXD0/SPI_RSPCK1/IRQ10/ENCIFDI1 | ENCIFDI1 | ピンヘッダ CN1 の ENCIFDI1 | CN1-5 | SW8-7:OFF, R339:実装, R340:未実装 |
| | | ETH0_RXD0 | EtherCAT Port0 の RMII RXD0 | — | SW8-7:ON |
| L6 | VCC33 | | | | |
| L7 | P07_4/USB_VBUSIN/IRQ1/ADTRG0#/HDSL1_SEL2 | USB_VBUSIN | USB ファンクションの VBUSIN | CN11-1 | R199:実装, R200:未実装 |
| | | IRQ1 | JA2-A の IRQa/WKUP/M1_HSIN0 | JA2-A-7 | R200:実装, R199:未実装 |
| L8 | VDD | | | | |
| L9 | P13_2/TRACEDATA6/D9/MTIOC0A/GTIOC10A/POE8#/SS1#/CTS1#/RTS1#/IIC_SCL0/GMAC_PTPOUT2/ESC_I2CCLK/SPI_MISO0/MCLK4/IRQ5 | ESC_I2CCLK | EEPROM と JA1-A の SCL | JA1-A-26 | R324:実装, R325:未実装 |
| L10 | P13_3/TRACEDATA7/D8/RD#/MTIOC0B/MTIOC0C/GTIOC10B/CMTW1_TO C0/CTS1#/IIC_SDA0/GMAC_PTPOUT3/ESC_I2CDATA/SPI_RSPCK0/MDAT4 | ESC_I2CDATA | EEPROM と JA1-A の SDA | JA1-A-25 | R326:実装, R327:未実装 |
| | | MDAT4 | ピンヘッダ CN3 の MDAT4 | CN3-6 | R327:実装, R326:未実装 |

表 5-11 RZ/T2L 端子機能選択一覧 (11)

| 端子 | 端子名 | 端子機能 | 説明 | コネクタ | 備考 |
|-----|--|------------------|-------------------------------------|-----------------------|---------------------------------------|
| L11 | P13_7/MTCLKC/GMAC_PTPTRG1/ESC_LATCH0/ESC_LATCH1/SPI_MOSI1/XSPI0_ECS1#/MBX_HINT#/HDSL0_SEL1 | MTCLKC | JA5-A の M2_TRCCLK | JA5-A-17 | |
| L12 | P13_5/MTCLKA/IIC_SCL2/GMAC_PTPTRG0/ESC_LATCH0/ESC_LATCH1/SPI_RSPCK1/XSPI0_WP1# | MTCLKA | JA2-A の M1_TRCCLK | JA2-A-25 | |
| L13 | P14_3/MTIOC0A/ETH2_COL/SPI_SS L11/XSPI0_RST01#/POUTB/HDSL0_SEL2 | P14_3 | SW3-4 入力と JA1-A の IO_2 | JA1-A-17 | |
| L14 | P14_5/CS3#/POE8#/XSPI0_CKN/IRQ15/HSPI_INT# | CS3# | JA3-A の CSb | JA3-A-28 | CN32:1-2, SW4-7:OFF |
| | | XSPI0_CKN | HyperRAM の CK# | — | CN32:2-3, SW4-7:ON |
| M1 | P08_7/WAIT#/MTIOC3D/MTIOC6D/GTIOC5B/TXD2/SDA2/MOSI2/GMAC_MDC/ESC_MDC/SPI_SSL13/MDAT2/I RQ8 | MTIOC6D/GTIO C5B | JA5-A の M2_UN | JA5-A-20 | SW8-7:OFF |
| | | TXD2 | PMOD2 と mikroBUS の TXD | J25-2, J22-4 | SW8-7:OFF |
| | | ESC_MDC | EtherCAT Port0, Port1 の MDC | — | SW8-7:ON |
| M2 | P08_6/MTIOC3B/MTIOC6C/GTIOC4B /CMTW1_TIC1/SCK3/ETH0_RXCLK/I RQ9 | IRQ9 | PMOD2, mikroBUS および拡張 SPI コネクタの INT | J25-7, J22-2, CN28-13 | SW8-7:OFF |
| | | ETH0_RXCLK | EtherCAT Port0 の RMII RXCLK | — | SW8-7:ON |
| M3 | P09_1/MTIOC4C/MTIOC7B/GTIOC7A /GTETRGSA/DE3/ETH0_REFCLK/RM IIO_REFCLK/GMAC_PTPOUT0/ESC_ SYNC0/ESC_SYNC1/SPI_SSL10 | MTIOC7B/GTIO C7A | JA5-A の M2_WP | JA5-A-23 | SW8-7:OFF |
| | | ETH0_REFCLK | EtherCAT Port0 の REFCLK | — | SW8-7:ON |
| M4 | P09_7/DACK/GTIOC15B/RXD4/SCL4/ MIS04/ETH0_TXCLK/USB_OVRCUR/ CANTXDP0/SPI_SSL00/IRQ12/ENCIF OE1 | DACK | JA6 の DACK | JA6-2 | SW8-7:OFF |
| | | IRQ12 | 拡張 SPI コネクタの IRQ12 | CN28-2 | SW8-7:OFF, R202:実装, R201:未実装 |
| | | ENCIFOE1 | ピンヘッダ CN1 の ENCIFOE1 | CN1-3 | SW8-7:OFF, R201:実装, R202:未実装, R90:未実装 |
| M5 | P10_2/MTIC5U/TXD0/SDA0/MOSI0/E TH0_RXD1 | TXD0 | JA6 の SCICtX | JA6-9 | SW8-7:OFF |
| | | ETH0_RXD1 | EtherCAT Port0 の RMII RXD1 | — | SW8-7:ON |
| M6 | VSS | | | | |
| M7 | MDX | MDX | MDX 設定入力 | — | |
| M8 | VCC18_PLL1 | | | | |
| M9 | VSS | | | | |
| M10 | VCC33_USB | | | | |
| M11 | VSS_USB | | | | |
| M12 | P13_4/A0/WAIT#/MTIOC0D/GTIOC8B /ESC_RESETOU#/SPI_SSL12 | WAIT# | JA3-A の CSc/Wait | JA3-A-45 | R329:実装, R328:未実装 |
| | | ESC_RESETOU T# | EtherCAT Port0, Port1 の RESET# | — | R328:実装, R329:未実装 |
| M13 | P13_6/MTCLKB/GMAC_PTPOUT0/ES C_SYNC0/ESC_SYNC1/XSPI0_WP0# | MTCLKB | JA2-A の M1_TRDCLK | JA2-A-26 | |
| M14 | P14_1/MTIOC8A/GTIOC8A/GMAC_P TPTRG1/ESC_LATCH0/ESC_LATCH 1/SPI_MISO1/XSPI0_INT1#/HDSL0_ MOSI1 | P14_1 | SW3-3 および JA1-A の IO_1 入 力 | JA1-A-16 | |
| N1 | P09_2/RAS#/DACK/MTIOC4B/MTIOC 7C/GTIOC6B/RTCAT1HZ/ETH0_RXE R/IRQ0/HDSL1_CLK2 | MTIOC7C/GTIO C6B | JA5-A の M2_VN | JA5-A-22 | SW8-7:OFF |
| | | ETH0_RXER | EtherCAT Port0 の RMII RXER | — | SW8-7:ON |
| N2 | P09_3/CS3#/MTIOC4D/MTIOC7D/GTI OC7B/GTETRGSB/CMTW0_TOC0/SS 5#/CTS5#/RTS5#/ETH0_TXD3/USB_ VBUSEN/CANTXDP0/MCLK3/IRQ12/ HDSL1_SEL2 | MTIOC7D/GTIO C7B | JA5-A の M2_Wn | JA5-A-24 | SW8-7:OFF |
| | | HDSL1_SEL2 | ピンヘッダ CN1 の HDSL1_SEL2 | CN1-17 | SW8-7:OFF |
| | | ETH0_TXD3 | EtherCAT Port0 の RMII TXD3 | — | SW8-7:ON |

表 5-12 RZ/T2L 端子機能選択一覧 (12)

| 端子 | 端子名 | 端子機能 | 説明 | コネクタ | 備考 |
|-----|---|---------------------|-------------------------------------|-----------------------|-------------------------------------|
| N3 | P09_5/DREQ/GTADSML1/CMTW0_TOC0/DE5/IIC_SCL1/ETH0_TXD1/USB_VBUSEN/CANRX0/IRQ14/HDSL1_MOSI2 | DREQ | JA6 の DREQ | JA6-1 | SW8-7:OFF |
| | | HDSL1_MOSI2 | ピンヘッダ CN1 の HDSL1_MOSI2 | CN1-19 | SW8-7:OFF |
| | | ETH0_TXD1 | EtherCAT Port0 の RMII TXD1 | — | SW8-7:ON |
| N4 | P10_0/POE11#/CMTW0_TIC0/SCK4/IC_SDA1/ETH0_TXEN/USB_EXICEN/CANTX0/IRQ15/ENCIFDO1 | ENCIFDO1 | ピンヘッダ CN1 の ENCIFDO1 | CN1-4 | SW8-7:OFF, R332:実装, R333:未実装 |
| | | ETH0_TXEN | EtherCAT Port0 の RMII TXEN | — | SW8-7:ON |
| N5 | RES# | RES# | リセット入力 | — | |
| N6 | EXTCLKIN | EXTCLKIN | 水晶発振器接続 | — | R252:実装, E46:Open |
| | | | 外部クロック入力 | JA2-A-2 | R252:未実装, E46:Short |
| N7 | VSS | | | | |
| N8 | VCC18_PLL0 | | | | |
| N9 | VSS_USB | | | | |
| N10 | VSS_USB | | | | |
| N11 | AVCC18_USB | | | | |
| N12 | VSS_USB | | | | |
| N13 | VSS_USB | | | | |
| N14 | P14_0/MTCLKD/GMAC_PTPOUT1/ESC_SYNC0/ESC_SYNC1/XSPI0_INT0#/HDSL0_MISO1 | MTCLKD | JA5-A の M2_TRDCLK | JA5-A-18 | |
| P1 | VSS | | | | |
| P2 | P09_6/GTIOC15A/CMTW0_TIC1/CTS5#/ETH0_TXD0/USB_EXICEN/CANRXDP0/MDAT3/IRQ13/ENCIFCK1 | ENCIFCK1 | ピンヘッダ CN1 の ENCIFCK1 | CN1-2 | SW8-7:OFF |
| | | ETH0_TXD0 | EtherCAT Port0 の RMII TXD0 | — | SW8-7:ON |
| P3 | P10_3/MTIC5V/RTCAT1HZ/RXD0/SC_L0/MISO0/ETH0_RXD2/IRQ8 | IRQ8 | JA5-A の IRQe/M2_EncZ/M2HSIN1 | JA5-A-9 | SW8-7:OFF |
| | | RXD0 | JA6 の SCICRX | JA6-12 | SW8-7:OFF |
| | | ETH0_RXD2 | EtherCAT Port0 の RMII RXD2 | — | SW8-7:ON |
| P4 | P10_4/D15/MTIC5W/SCK0/ESC_PHYLINK0/SPI_SSL01/MBX_HINT#/IRQ11 | D15 | JA3-A の D15 | JA3-A-36 | R322:実装, R321:未実装, R323:未実装 |
| | | SCK0 | JA6 の SCICCK | JA6-11 | R323:実装, R321:未実装, R322:未実装 |
| | | ESC_PHYLINK0 | EtherCAT Port0 の PHYLINK | — | R321:実装, R322:未実装, R323:未実装 |
| P5 | VSS | | | | |
| P6 | EXTAL | EXTAL | 水晶振動子接続 | — | |
| P7 | XTAL | XTAL | | | |
| P8 | VSS | | | | |
| P9 | USB_DM | USB_DM | USB DM 入出力 | CN10-2, CN11-2 | |
| P10 | USB_DP | USB_DP | USB DP 入出力 | CN10-3, CN11-3 | |
| P11 | VCC18_USB | | | | |
| P12 | USB_RREF | USB_RREF | USB リファレンス入力 | — | |
| P13 | VSS_USB | | | | |
| P14 | VSS | | | | |

6. コンフィグレーション用回路

6.1 コンフィグレーション用回路の種類

RZ/T2L は一つの端子に複数の機能が割り当てられており選択して使用する必要があるため、本ボードでは以下の方法で使用する機能を選択します。

(1) スイッチ

機能選択用としてディップスイッチ SW4～SW8 を搭載しています。

(2) ジャンパ

機能選択用として CN2, CN4, CN17, CN18, CN21～CN26, CN32～CN35, J9 を搭載しています。

(3) オプションリンク

オプションリンクには以下のものがあります。

・ソルダーブリッジとトレースカット

ソルダーブリッジは、2つのパッドで構成され、出荷時は絶縁されていますがこのパッドの間をハンダなどで接続することで導通させることができます。トレースカットは2つのパッド間を細い銅のトレースで接続したもので、パッド間のトレースを切断することで絶縁することができます。



図 6-1: ソルダーブリッジとトレースカット

・0Ω抵抗

0Ω抵抗は出荷時の状態から実装/未実装を変更することで使用する機能を選択することができます。

次のセクション以降では、複数の機能を持つ RZ/T2L 信号がスイッチ、ジャンパおよびオプションリンクの設定によってどの周辺機能を有効/無効にするかを示します。RZ/T2L 以外の IC およびヘッダの接続情報も含まれます。表中の**太字の青文字テキスト**は、本ボード出荷時の初期状態を示します。各スイッチ、ジャンパおよびオプションリンクの位置は「**3.3 部品配置**」を参照してください。

ハンダ実装された部品を取外す場合、当該部品付近の部品への損傷を回避するためにハンダコテを 5 秒以上あてないようにしてください。

オプションリンクを変更する場合、信号の競合や短絡がないように関連するオプションリンクも必ず確認してください。RZ/T2L の多くのピンは複数の機能を持っており、周辺機能のいくつかは排他的に使用されます。詳細情報については RZ/T2L グループ ユーザーズマニュアル ハードウェア編および CPU ボード回路図を参照してください。

6.2 スイッチによるコンフィグレーション

本ボードは、機能選択用としてディップスイッチ SW4～SW8 を搭載しています。以下に各スイッチにより設定される機能を説明します。

6.2.1 モード設定スイッチ SW4

SW4 では RZ/T2L のモード端子設定を行います。SW4 の設定を表 6-1 に示します。

表 6-1 モード設定スイッチ SW4 の機能

| 番号 | 設定 | | 機能 | |
|------------------|-----------|--------------------------|--|---|
| | OFF | ON | MD[2:0] | Operating mode |
| SW4-1 MD0 | OFF | MD0 = 'H' | MD2, MD1, MD0 の組み合わせで RZ/T2L の動作モードを選択。 | |
| | ON | MD0 = 'L' | 0 (L,L,L) | xSPI0 boot mode (x1 boot serial flash) |
| SW4-2 MD1 | OFF | MD1 = 'H' | 1 (L,L,H) | xSPI0 boot mode (x8 boot serial flash) *3 |
| | ON | MD1 = 'L' | 2 (L,H,L) | 16-bit bus boot mode (NOR flash) *1 |
| SW4-3 MD2 | OFF | MD2 = 'H' | 3 (L,H,H) | Serial host interface boot mode |
| | ON | MD2 = 'L' | 4 (H,L,L) | xSPI1 boot mode (x1 boot serial flash) |
| | | | 5 (H,L,H) | SCI (UART) boot mode |
| | | | 6 (H,H,L) | USB boot mode |
| | | | 7 (H,H,H) | Reserved (setting prohibited) |
| | | | | |
| SW4-4 MDW | OFF | MDW = 'H' | ATCM wait cycle = 1 wait | |
| ON | MDW = 'L' | ATCM wait cycle = 0 wait | | |
| SW4-5 MDD | OFF | MDD = 'H' | JTAG mode = JTAG authentication by Hash mode | |
| | ON | MDD = 'L' | JTAG mode = Normal mode | |
| SW4-6 MDV2 *2 | OFF | MDV2 = 'H' | VCC1833_2 = 3.3V (CN17 : 1-2 short) | |
| | ON | MDV2 = 'L' | VCC1833_2 = 1.8V (CN17 : 2-3 short) | |
| SW4-7 MDV3 *2 | OFF | MDV3 = 'H' | VCC1833_3 = 3.3V (CN32 : 1-2 short) | |
| | ON | MDV3 = 'L' | VCC1833_3 = 1.8V (CN32 : 2-3 short) | |
| SW4-8 | 未使用 | | - (出荷時 = OFF) | |

*1 : NOR flash 非搭載のため設定禁止。

*2 : SW4-6, SW4-7 で設定する MDV2, MDV3 と CN17, CN32 で選択する VCC1833_2, VCC1833_3 への供給電圧は一致していなければなりません。そうでなければ、デバイスの誤動作または永続的な損傷が生じる可能性があります。

*3 : OctaFlash 搭載のため設定禁止。

6.2.2 信号機能選択スイッチ SW5～SW8

SW5 では P01_7 および P02_0 の機能を選択します。SW5～SW8 の設定を表 6-2～表 6-5 に示します。

表 6-2 SW5 の信号線機能選択

| 番号 | 設定 | | | | | 機能 |
|-----------------|-----|-----|-----|-----|-----|---|
| | -1 | -2 | -3 | -4 | -5 | |
| SW5-1～ SW5-5 | ON | OFF | OFF | OFF | OFF | P01_7 を CAN インタフェースの CAN_RX_OB として使用 |
| | OFF | ON | OFF | OFF | OFF | P01_7 を PMOD1 の SCK として使用 |
| | OFF | OFF | ON | OFF | OFF | P01_7 を mikroBUS の SPI_RSPCK3 として使用 |
| | OFF | OFF | OFF | ON | OFF | P01_7 を JA3-A の BSC_A19 として使用 |
| | OFF | OFF | OFF | OFF | ON | P01_7 を JA5-A の CAN_RX0 JA5 として使用 |
| SW5-6～ SW5-9 | ON | OFF | OFF | OFF | | P02_0 を EtherCAT Port0 の ETH0_INT# として使用 |
| | OFF | ON | OFF | OFF | | P02_0 を PMOD1、mikroBUS の SPI_MISO3 として使用 |
| | OFF | OFF | ON | OFF | | P02_0 を JA3-A の BSC_A18 として使用 |
| | OFF | OFF | OFF | ON | | P02_0 を JA5-A の CAN_TX1_JA5 として使用 |
| SW5-10 | 未使用 | | | | | - (出荷時 = OFF) |

SW6 では P02_2 および P02_3 の機能を選択します。

表 6-3 SW6 の信号線機能選択

| 番号 | 設定 | | | | 機能 |
|------------------|------------|------------|------------|------------|---|
| | -1 | -2 | -3 | -4 | |
| SW6-1~ SW6-4 | ON | OFF | OFF | OFF | P02_2 を CAN インタフェースの CAN_TX_OB として使用 |
| | OFF | ON | OFF | OFF | P02_2 を PMOD1 と mikroBUS の SPI_MOSI3 として使用 |
| | OFF | OFF | ON | OFF | P02_2 を JA3-A の BSC_A16 として使用 |
| | OFF | OFF | OFF | ON | P02_2 を JA5-A の CAN_TX0_JA5 として使用 |
| SW6-5~ SW6-8 | -5 | -6 | -7 | -8 | |
| | ON | OFF | OFF | OFF | P02_3 を EtherCATPort1 の ETH1_INT#として使用 |
| | OFF | ON | OFF | OFF | P02_3 を PMOD1 と mikroBUS の SPI_SSL30 として使用 |
| | OFF | OFF | ON | OFF | P02_3 を JA3-A の BSC_A15 として使用 |
| | OFF | OFF | OFF | ON | P02_3 を JA5-A の CAN_RX1_JA5 として使用 |
| SW6-9, SW6-10 | 未使用 | | | | -(出荷時 = OFF) |

SW7 では P05_5、P17_6 および P18_1 の機能を選択します。

表 6-4 SW7 の信号線機能選択

| 番号 | 設定 | | | | 機能 |
|------------------|------------|------------|------------|-----------|---|
| | -1 | -2 | -3 | | |
| SW7-1~ SW7-3 | ON | OFF | OFF | | P05_5 を EtherCAT Port1 の ETH1_LINK として使用 |
| | OFF | ON | OFF | | P05_5 を JA3-A の BSC_A14 として使用 |
| | OFF | OFF | ON | | P05_5 をピンヘッダ CN1 の HDLSL1_LINK として使用 |
| SW7-4~ SW7-6 | -4 | -5 | -6 | | |
| | ON | OFF | OFF | | P17_6 を mikroBUS の MIK_PWM として使用 |
| | OFF | ON | OFF | | P17_6 を JA2-A の M1_UP として使用 |
| | OFF | OFF | ON | | P17_6 をユーザ LED 制御用の LED1 として使用 |
| SW7-7~ SW7-10 | -7 | -8 | -9 | -10 | |
| | ON | OFF | OFF | OFF | P18_1 を PMOD1 の IRQ10 として使用 |
| | OFF | ON | OFF | OFF | P18_1 を JA1-A の ADTRG1#として使用 |
| | OFF | OFF | ON | OFF | P18_1 を JA2-A の M1_UN として使用 |
| | OFF | OFF | OFF | ON | P18_1 をユーザ LED 制御用の LED3 として使用 |

SW8 では P22_3 およびトレース信号として使用しなかった場合 (TRACE_OPTION_SEL=H 時) の P22_1 の機能と、バススイッチ IC を使用した信号機能オプションを選択します。

表 6-5 SW8 の信号線機能選択

| 番号 | 設定 | | | 機能 |
|-----------------|-----|-----|-----|---|
| | -1 | -2 | -3 | |
| SW8-1~ SW8-3 | ON | OFF | OFF | P22_3 を Ethernet Port の GMAC_RESETOUT# として使用 |
| | OFF | ON | OFF | P22_3 を JA3-A の BSC_D10 として使用 |
| | OFF | OFF | ON | P22_3 を USB ホスト機能使用時の USB_VBUSEN として使用 |
| SW8-4, SW8-5 | ON | OFF | / | P22_1 をシリアルホストインタフェース、JA5-A および JA3-A の HSPI_IO7_M2POE_BSC_D08 として使用 (SW8-10=OFF:TRACE_OPTION_SEL=H 時) |
| | OFF | ON | | P22_1 を Ethernet Port の ETH2_INT# として使用 (SW8-10=OFF:TRACE_OPTION_SEL=H 時) |
| SW8-6 | 未使用 | | | - (出荷時 = OFF) |
| SW8-7 | OFF | | | ECAT0_OPTION_SEL = 'H' バススイッチ IC33 で ETH0 関連信号以外を選択 |
| | ON | | | ECAT0_OPTION_SEL = 'L' バススイッチ IC33 で ETH0 関連信号を選択 |
| SW8-8 | OFF | | | ECAT1_OPTION_SEL = 'H' バススイッチ IC41 で ETH1 関連信号以外を選択 |
| | ON | | | ECAT1_OPTION_SEL = 'L' バススイッチ IC41 で ETH1 関連信号を選択 |
| SW8-9 | OFF | | | XSPI1_OPTION_SEL = 'H' バススイッチ IC37 で XSPI1 関連信号以外を選択 |
| | ON | | | XSPI1_OPTION_SEL = 'L' バススイッチ IC37 で XSPI1 関連信号を選択 |
| SW8-10 | OFF | | | TRACE_OPTION_SEL = 'H' バススイッチ IC12 で TRACE 関連信号以外を選択 |
| | ON | | | TRACE_OPTION_SEL = 'L' バススイッチ IC12 で TRACE 関連信号を選択 |

6.3 ジャンパによるコンフィグレーション

本ボードは、機能選択用としてジャンパ CN2, CN4, CN17, CN18, CN21~CN26, CN32~CN35, J9 を搭載しています。以下に各ジャンパにより設定される機能を説明します。

6.3.1 I/O 電源選択ジャンパ CN17, CN32

CN17 と CN32 は RZ/T2L の I/O 電源ドメインへの供給電源を選択します。CN17, CN32 で選択する VCC1833_2, VCC1833_3 への供給電圧と SW4-6, SW4-7 で設定する MDV2, MDV3 は一致していなければなりません。そうでなければ、デバイスの誤動作または永続的な損傷が生じる可能性があります。

表 6-6 I/O 電源選択ジャンパ CN17, CN32

| 番号 | 設定 | 機能 |
|------|----------|---|
| CN17 | 1-2 ショート | VCC1833_2 に 3.3V 電源を供給 (SW4-6 : OFF、MDV2 = 'H') |
| | 2-3 ショート | VCC1833_2 に 1.8V 電源を供給 (SW4-6 : ON、MDV2 = 'L') |
| CN32 | 1-2 ショート | VCC1833_3 に 3.3V 電源を供給 (SW4-7 : OFF、MDV3 = 'H') |
| | 2-3 ショート | VCC1833_3 に 1.8V 電源を供給 (SW4-7 : ON、MDV3 = 'L') |

6.3.2 デバッグ機能選択ジャンパ J9

J9 はオンボードデバッグ機能 J-Link® OB の有効/無効を選択します。

表 6-7 デバッグ機能選択ジャンパ J9

| 番号 | 設定 | 機能 |
|----|------|---|
| J9 | オープン | オンボードデバッグ機能 J-Link® OB 有効 |
| | ショート | オンボードデバッグ機能 J-Link® OB 無効 デバッグ時は J13, J20, CN9 の何れかに外部エミュレータを接続してください。 |

6.3.3 RS485 インタフェース通信方式選択ジャンパ CN21, CN22

CN21, CN22 は RS485 インタフェースの通信方式を選択します。

表 6-8 RS485 インタフェース通信方式選択ジャンパ CN21, CN22

| 番号 | 設定 | 機能 |
|---------------|----------|-------|
| CN21, CN22 | 1-2 ショート | 全二重通信 |
| | 2-3 ショート | 半二重通信 |

6.3.4 USB シリアル変換信号選択ジャンパ CN34, CN35

CN34, CN35 は USB シリアル変換インタフェースで使用する信号を選択します。

表 6-9 USB シリアル変換信号選択ジャンパ CN34, CN35

| 番号 | 設定 | 機能 |
|---------------|----------|--|
| CN34, CN35 | 1-2 ショート | 送信データ信号として TXD0_P16_0_JA1 を、受信データ信号として RXD0_P16_1_JA1 使用 (SCI ch0 を使用) |
| | 2-3 ショート | 送信データ信号として TXD1_MDAT5 を、受信データ信号として RXD1_P24_0_JA1 使用 (SCI ch1 を使用) |

6.3.5 XSPI1 CS0 信号選択ジャンパ CN33

CN33 は XSPI1 の CS0#信号の接続先を選択します。

表 6-10 XSPI1_CS0#選択ジャンパ CN33

| 番号 | 設定 | 機能 |
|------|----------|--|
| CN33 | 1-2 ショート | XSPI1_CS0#を QuadSPI FLASH (IC3) の CS#に接続 |
| | 2-3 ショート | XSPI1_CS0#を拡張 SPI コネクタ (CN28) の CS#に接続 |

6.3.6 LED 制御ポート接続ジャンパ CN18, CN23

CN18, CN23 は LED 制御用ポートの接続/切断を選択します。

表 6-11 LED 制御ポート接続ジャンパ CN18, CN23

| 番号 | 設定 | 機能 |
|------|------|-----------------------------|
| CN18 | ショート | P21_3 を LED0_ESC_RUN に接続 |
| | オープン | P21_3 を LED0_ESC_RUN に接続しない |
| CN23 | ショート | P21_6 を LED4_ESC_IN に接続 |
| | オープン | P21_6 を LED4_ESC_IN に接続しない |

6.3.7 電流測定用ジャンパ CN2, CN4, CN24~CN26

CN2, CN4, CN24~CN26 はターゲットデバイス (RZ/T2L) 電流測定用のジャンパです。電流値を測定する場合は、該当するジャンパの 1-2 ピン間に電流計を挿入します。

表 6-12 電流測定用のジャンパ CN2, CN4, CN24~CN26

| 番号 | 機能 | 機能 |
|------|--------------------|---|
| CN2 | VCC1833_2 の電流測定 | 出荷時はショート。電流測定時は当該ジャンパをオープンにし、1-2 ピン間に電流計を挿入 |
| CN4 | VCC1833_3 の電流測定 | |
| CN24 | VCC11_RVCORE の電流測定 | |
| CN25 | CPU1V8 の電流測定 | |
| CN26 | CPU3V3 の電流測定 | |

6.4 オプションリンクによるコンフィグレーション

6.4.1 ソルダブリッジおよびトレースカットによる設定

本ボードは、機能選択用としてソルダブリッジ E1～E3、E46 トレースカット E4、E23～E25、E30、E32 を搭載しています。表 6-13 に各ソルダブリッジ、トレースカットの設定内容を示します。

表 6-13: ソルダブリッジおよびトレースカットの設定内容

| 番号 | 設定 | 機能 |
|-----|------|--|
| E1 | オープン | PMOD1(J26)を 3.3V で使用 |
| | ショート | PMOD1(J26)を 5.0V で使用 (この場合、E25 はオープンにしてください) |
| E2 | オープン | PMOD1(J26)を I ² C インタフェースで使用しない |
| | ショート | PMOD1(J26)を I ² C インタフェースで使用 (この場合、E23 はオープンにしてください) |
| E3 | オープン | PMOD1(J26)を I ² C インタフェースで使用しない |
| | ショート | PMOD1(J26)を I ² C インタフェースで使用する (この場合、E24 はオープンにしてください) |
| E4 | オープン | 設定禁止 |
| | ショート | J-Link [®] OB 回路に 3.3V 電源を供給 |
| E23 | オープン | PMOD1 (J26)を SPI インタフェースで使用しない |
| | ショート | PMOD1(J26)を SPI インタフェースで使用 (この場合、E2 はオープンにしてください) |
| E24 | オープン | PMOD1 (J26)を SPI インタフェースで使用しない |
| | ショート | PMOD1 (J26)を SPI インタフェースで使用 (この場合、E3 はオープンにしてください) |
| E25 | オープン | PMOD1 (J26)を 5.0V で使用 |
| | ショート | PMOD1 (J26)を 3.3V で使用 (この場合、E1 はオープンにしてください) |
| E30 | オープン | 設定禁止 |
| | ショート | J13-9 ピンを GROUND に接続 (外部エミュレータを使用) |
| E32 | オープン | NMI 入力として JA2-A-3 ピンを使用*1 |
| | ショート | NMI 入力として SW_NMI スイッチを使用*1 |
| E46 | オープン | JA2-A からの外部クロック入力を使用しない |
| | ショート | JA2-A からの外部クロック入力を使用 (R252 は未実装にしてください) |

*1: CN32 が 1-2 ショート (VCC1833_3 には 3.3V 電源供給) されている必要があります。

6.4.2 0Ω抵抗による設定

本ボードには以下に示す 0Ω 抵抗が用意されており、出荷時の状態から実装/未実装を変更することで使用する機能を選択することができます。表 6-14、表 6-15、表 6-16 に 0Ω 抵抗の設定内容を示します。

表 6-14: 電源、クロック、リセット関連の 0Ω 抵抗設定内容

| 番号 | 設定 | | 機能 |
|------------|------|------|---|
| R140 | 実装 | | JA1-A にアナログ電源 (CON_AVCC) を供給する |
| | 未実装 | | JA1-A にアナログ電源 (CON_AVCC) を供給しない |
| R142 | 実装 | | JA1-A にアナログ GROUND (CON_AVSS) を供給する |
| | 未実装 | | JA1-A にアナログ GROUND (CON_AVSS) を供給しない |
| R143 | 実装 | | JA1-A にアナログリファレンス電圧 (CON_AVREF) を供給する |
| | 未実装 | | JA1-A にアナログリファレンス電圧 (CON_AVREF) を供給しない |
| R133 | 実装 | | JA1-A に 5V 電源 (CON_5V) を供給する |
| | 未実装 | | JA1-A に 5V 電源 (CON_5V) を供給しない |
| R134 | 実装 | | JA1-A に 3.3V 電源 (CON_3V3) を供給する |
| | 未実装 | | JA1-A に 3.3V 電源 (CON_3V3) を供給しない |
| R52, R53 | R52 | R53 | |
| | 実装 | 未実装 | 3.3V 電源用レギュレータを RL78G1C で制御する |
| | 未実装 | 実装 | 設定禁止 |
| R54, R55 | R54 | R55 | |
| | 実装 | 未実装 | 1.8V 電源用レギュレータを RL78G1C で制御する |
| | 未実装 | 実装 | 設定禁止 |
| R56, R57 | R56 | R57 | |
| | 実装 | 未実装 | 1.1V 電源用レギュレータを RL78G1C で制御する |
| | 未実装 | 実装 | 設定禁止 |
| R58, R59 | R58 | R59 | |
| | 実装 | 未実装 | 1.0V 電源用レギュレータを RL78G1C で制御する |
| | 未実装 | 実装 | 設定禁止 |
| R280, R281 | R280 | R281 | |
| | 実装 | 未実装 | 2.5V 電源用レギュレータを RL78G1C で制御する |
| | 未実装 | 実装 | 設定禁止 |
| R252*1 | 実装 | | RZ/T2L のクロックとして発振器 X1 を使用 |
| | 未実装 | | RZ/T2L のクロックとして JA2-A-2 の CON_EXTAL を使用*2 |
| R37, R40 | R37 | R40 | |
| | 実装 | 未実装 | TRST#の要因に RESET_SW#を含めない |
| | 未実装 | 実装 | TRST#の要因に RESET_SW#を含める |

*1: 抵抗値は 18Ω です。

*2: E46 をショートする必要があります。

表 6-15: デバッグインタフェース関連の 0Ω 抵抗設定内容

| 番号 | 設定 | | 機能 |
|----------|-----|-----|-------------------------------|
| R42, R43 | R42 | R43 | |
| | 実装 | 未実装 | コネクタ J20-16 ピンに TRST_OUT# を接続 |
| | 未実装 | 実装 | コネクタ J20-16 ピンに TRACE_D1 を接続 |

表 6-16: 信号線機能選択用の 0Ω 抵抗設定内容

| 番号 | 設定 | | | 機能 | |
|---------------------------------|------|------|------|---|---|
| R195, R196 | R195 | R196 | | | |
| | 実装 | 未実装 | | P01_6 を JA2-A の M1_ENCZ として使用*9 | |
| | 未実装 | 実装 | | P01_6 を JA3-A の BSC_A20 として使用*9 | |
| R197, R198 | R197 | R198 | | | |
| | 実装 | 未実装 | | P04_1 を SW3-2 からの入力として使用 | |
| | 未実装 | 実装 | | P04_1 を JA3-A の BSC_CKIO として使用 | |
| R199, R200 | R199 | R200 | | | |
| | 実装 | 未実装 | | P07_4 を USB ファンクションインタフェースの USB_VBUSIN として使用 | |
| | 未実装 | 実装 | | P07_4 を JA2-A の IRQ1 として使用 | |
| R321, R322, R323 | R321 | R322 | R323 | | |
| | 実装 | 未実装 | 未実装 | | P10_4 を EtherCAT Port0 の ETH0_LINK として使用 |
| | 未実装 | 実装 | 未実装 | | P10_4 を JA3-A の BSC_D15 として使用 |
| | 未実装 | 未実装 | 実装 | | P10_4 を JA6 の SCK0 として使用 |
| R324, R325 | R324 | R325 | | | |
| | 実装 | 未実装 | | P13_2 を EEPROM 制御用および JA1-A の ESC_I2CCLK として使用 | |
| | 未実装 | 実装 | | P13_2 をピンヘッダ CN3 の MCLK4 として使用 | |
| R326, R327 | R326 | R327 | | | |
| | 実装 | 未実装 | | P13_3 を EEPROM 制御用および JA1-A の ESC_I2CDATA として使用 | |
| | 未実装 | 実装 | | P13_3 をピンヘッダ CN3 の MDAT4 として使用 | |
| R328, R329 | R328 | R329 | | | |
| | 実装 | 未実装 | | P13_4 を EtherCAT Port0 および Port1 の ESC_RESETOUT#として使用 | |
| | 未実装 | 実装 | | P13_4 を JA3-A の BSC_WAIT#として使用 | |
| R88, R89, R90 | R88 | R89 | R90 | | |
| | 実装 | 未実装 | 未実装 | | P18_3 を RS485 インタフェースの RS485_DE3 として使用*1 |
| | 未実装 | 実装 | 未実装 | | P18_3 を mikroBUS の MB_RST#として使用*1 |
| | 未実装 | 未実装 | 実装 | | P18_3 をピンヘッダ CN1 の CN1_3PIN として使用*1*3 |
| R201, R202 | R201 | R202 | | | |
| | 実装 | 未実装 | | P09_7 をピンヘッダ CN1 の CN1_3PIN として使用*2*3 | |
| | 未実装 | 実装 | | P09_7 を拡張 SPI コネクタ CN28 の IRQ12 として使用*2 | |
| R330, R331 | R330 | R331 | | | |
| | 実装 | 未実装 | | P15_0 を JA3-A の JA3_46PIN として使用*4 | |
| | 未実装 | 実装 | | P01_3 を JA3-A の JA3_46PIN として使用*5 | |
| R332, R333 | R332 | R333 | | | |
| | 実装 | 未実装 | | P10_0 をピンヘッダ CN1 の CN1_4PIN として使用*2 | |
| | 未実装 | 実装 | | P18_0 をピンヘッダ CN1 の CN1_4PIN として使用*1*6 | |
| R334, R335, R336 | R334 | R335 | R336 | | |
| | 実装 | 未実装 | 未実装 | | P18_0 を RS485 インタフェースの RS485_TXD3 として使用*1*6 |
| | 未実装 | 実装 | 未実装 | | P18_0 を JA2-A の JA2_16PIN として使用*1*6*7 |
| | 未実装 | 未実装 | 実装 | | P18_0 を JA2-A の JA2_17PIN として使用*1*6*8 |
| R337, R338 | R337 | R338 | | | |
| | 実装 | 未実装 | | P18_2 を JA2-A の JA2_16PIN として使用*1*7 | |
| | 未実装 | 実装 | | P18_2 を JA2-A の JA2_17PIN として使用*1*8 | |
| R339, R340, R341, R245 | R339 | R340 | R341 | R245 | |
| | 実装 | 未実装 | 未実装 | 実装 | P10_1 をピンヘッダ CN1 の CN1_5PIN*2、 P17_7 を RS485 の RXD として使用*1 |
| | 実装 | 未実装 | 実装 | 未実装 | P10_1 をピンヘッダ CN1 の CN1_5PIN*2、 P17_7 を JA2-A の JA2_15PIN として使用*1 |
| | 未実装 | 実装 | 未実装 | 未実装 | P17_7 をピンヘッダ CN1 の CN1_5PIN として使用*1 |
| R238 | 実装 | | | | AN000 をポテンショメータ R144 の入力として使用 |
| | 未実装 | | | | AN000 を JA1-A の 9 ピンアナログ入力として使用 |

*1 : SW8-9 = OFF (XSPI1_OPTION_SEL = 'H') に設定されている必要があります。

*2 : SW8-7 = OFF (ECAT0_OPTION_SEL = 'H') に設定されている必要があります。

*3 : 同時に設定できません。

*4 : CN32 が 1-2 ショート (VCC1833_3 には 3.3V 電源供給) されている必要があります。

*5 : CN17 が 1-2 ショート (VCC1833_2 には 3.3V 電源供給) されている必要があります。

*6 : 同時に設定できません。

- *7 : 同時に設定できません。
- *8 : 同時に設定できません。
- *9 : SW3-1 = OFF に設定されている必要があります。

7. ユーザ回路

本章では、ボード上の回路について機能毎に説明します。

信号接続を示す表の「コンフィグレーション用回路設定」欄に**太字の青文字テキスト**で記載された内容は本ボード出荷時の初期状態を示します。コンフィグレーション用回路の詳細は6章に記載していますのであわせてご確認ください。

7.1 リセット回路

ボード上はパワーオンリセット IC と RES スイッチによってリセット信号を生成することが可能です。リセット回路の回路構成を図 7-1 に示します。

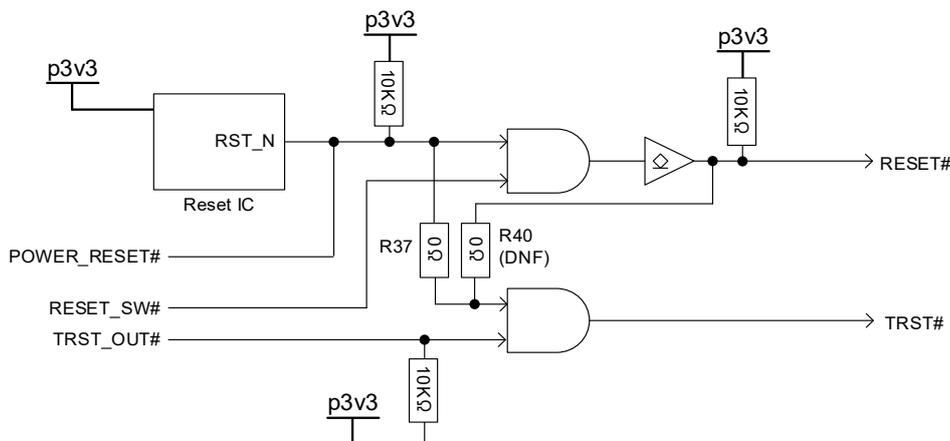


図 7-1 リセット回路

7.2 クロック回路

本ボードの RZ/T2L 用クロック回路を図 7-2 に示します。また本ボード上の発振子一覧を表 7-1 に示します。

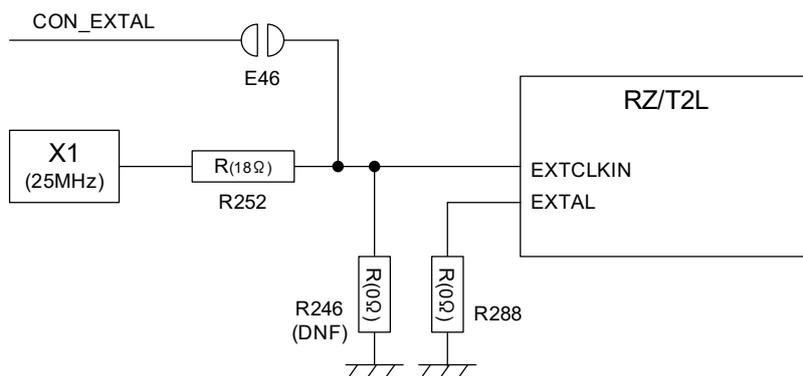


図 7-2 クロック回路

表 7-1 発振子一覧

| 発振子 | 機能/用途 | 出荷時の状態 | 周波数 |
|-----|-----------------------|--------|-------|
| X1 | RZ/T2L 用メインクロック (発振器) | 実装済み | 25MHz |
| X2 | RL78/G1C 用メインクロック | 実装済み | 12MHz |

7.3 スイッチ

本ボードは、2.2章で記載した電源スイッチの他に4個のプッシュスイッチと6個のDIPスイッチを搭載しています。4個のプッシュスイッチの機能と信号接続を表7-2に、またユーザコントロール用に用意されているDIPスイッチSW3の機能と信号接続を表7-3に示します。

DIPスイッチのうちSW4はRZ/T2Lのモード設定用、SW5～SW8は信号線の機能選択用です。本ボードのコンフィグレーション回路として6.2章で説明していますのでそちらをご確認ください。

表 7-2 プッシュスイッチの信号接続

| スイッチ | 機能/用途 | MPU | | コンフィグレーション用 回路設定 |
|------|------------------------|---------|-----|-----------------------------------|
| | | ポート | ピン | |
| RES | リセットスイッチ | RES#*1 | N5 | - |
| SW1 | ユーザコントロール用スイッチ、IRQ6に接続 | P14_2*2 | K11 | CN32:1-2, SW4-7:OFF |
| SW2 | ユーザコントロール用スイッチ、IRQ7に接続 | P16_3 | G14 | - |
| NMI | ユーザコントロール用スイッチ、NMIに接続 | P16_2*2 | G13 | CN32:1-2, SW4-7:OFF, E32 Short |

*1: リセット回路を経由して接続されています。

*2: バススイッチ IC を経由して接続されています。

表 7-3 ユーザコントロール用 DIP スイッチ SW3 の信号接続

| スイッチ | 機能/用途 | MPU | | コンフィグレーション用 回路設定 |
|-------|-----------------------|---------|-----|---------------------|
| | | ポート | ピン | |
| SW3-1 | ユーザコントロール用に P01_6 に接続 | P01_6 | C2 | - |
| SW3-2 | ユーザコントロール用に P04_1 に接続 | P04_1*1 | F1 | R197:実装 |
| SW3-3 | ユーザコントロール用に P14_1 に接続 | P14_1 | M14 | - |
| SW3-4 | ユーザコントロール用に P14_3 に接続 | P14_3 | L13 | - |

*1: 機能選択用 0Ω 抵抗を経由して接続されています。

7.4 LED

本ボードは 14 個の LED を搭載しています。各 LED の機能、発色および接続を表 7-4 に示します。

表 7-4 LED の信号接続

| LED | 発色 | 機能/用途 | MPU | | コンフィグレーション用 回路設定 |
|--------------|-----------|--|---------------------|-----|---------------------------|
| | | | ポート | ピン | |
| POWER | 緑(Green) | 3.3V 電源ラインのインジケータ | - | - | - |
| LED0_ESC_RUN | 緑(Green) | ユーザ LED / EtherCAT LED(RUN) | P21_3 ^{*1} | C7 | SW8-10:OFF, CN18:Short |
| LED1 | 黄(Yellow) | ユーザ LED | P17_6 ^{*2} | F12 | SW7-6:ON |
| LED2_ESC_ERR | 赤(Red) | ユーザ LED / EtherCAT LED(ERR) | P20_3 | C8 | - |
| LED3 | 赤(Red) | ユーザ LED | P18_1 ^{*2} | D14 | SW7-10:ON |
| LED4_ESC_IN | 緑(Green) | ユーザ LED / EtherCAT LED(IN: LINKACT0) | P21_6 ^{*1} | A7 | SW8-10:OFF, CN23:Short |
| LED5_ESC_OUT | 緑(Green) | ユーザ LED / EtherCAT LED(OUT: LINKACT1) | P20_4 | A9 | - |
| LED6 | 黄(Yellow) | J-Link® OB のインジケータ | - | - | - |
| CN14 内蔵 LED | 緑(Green) | EtherCAT Port 0 LED(Link) | - | - | - |
| CN14 内蔵 LED | 黄(Yellow) | EtherCAT Port 0 LED(Activity) | - | - | - |
| CN13 内蔵 LED | 緑(Green) | EtherCAT Port 1 LED(Link) | - | - | - |
| CN13 内蔵 LED | 黄(Yellow) | EtherCAT Port 1 LED(Activity) | - | - | - |
| CN7 内蔵 LED | 緑(Green) | Ethernet Port LED(Link) | - | - | - |
| CN7 内蔵 LED | 黄(Yellow) | Ethernet Port LED(Activity) | - | - | - |

*1: バススイッチ IC を経由して接続されています。出荷時の設定で P21_3 は LED0_ESC_RUN 制御に、P21_6 は LED4_ESC_IN 制御に使用できます。

*2: ディップスイッチ SW7 を経由して接続されています。出荷時の設定で P17_6 は LED1 制御に、P18_1 は LED3 制御に使用できます。

7.5 ポテンショメータ

本ボードでは、RZ/T2L の AN000 (A13 ピン) に 10KΩ 単回転ポテンショメータが接続されており、ADC の評価が可能です。ポテンショメータの回路構成を図 7-3 に示します。

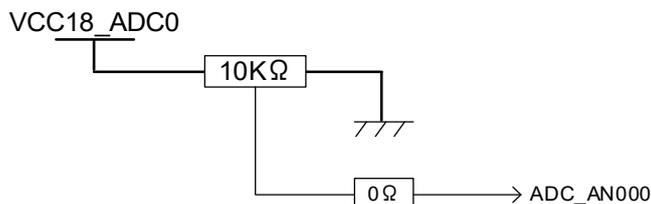


図 7-3 ポテンショメータ

ポテンショメータは簡易的にマイクロプロセッサに変換アナログ入力供給をするために備え付けられています。A/D コンバータの精度は保証できませんので、予めご了承ください。

7.6 Pmod™

本ボードは Digilent Pmod™ インタフェース用のコネクタ 2 個を搭載しており、互換性のある Pmod™ モジュールを接続して評価することができます。PMD1(J26)は Pmod™ インタフェースの Type2A、6A に、PMD2(J25)は Type3A に対応しています。Pmod™ インタフェース回路構成を図 7-4 に、信号接続を表 7-5、表 7-6 に示します。

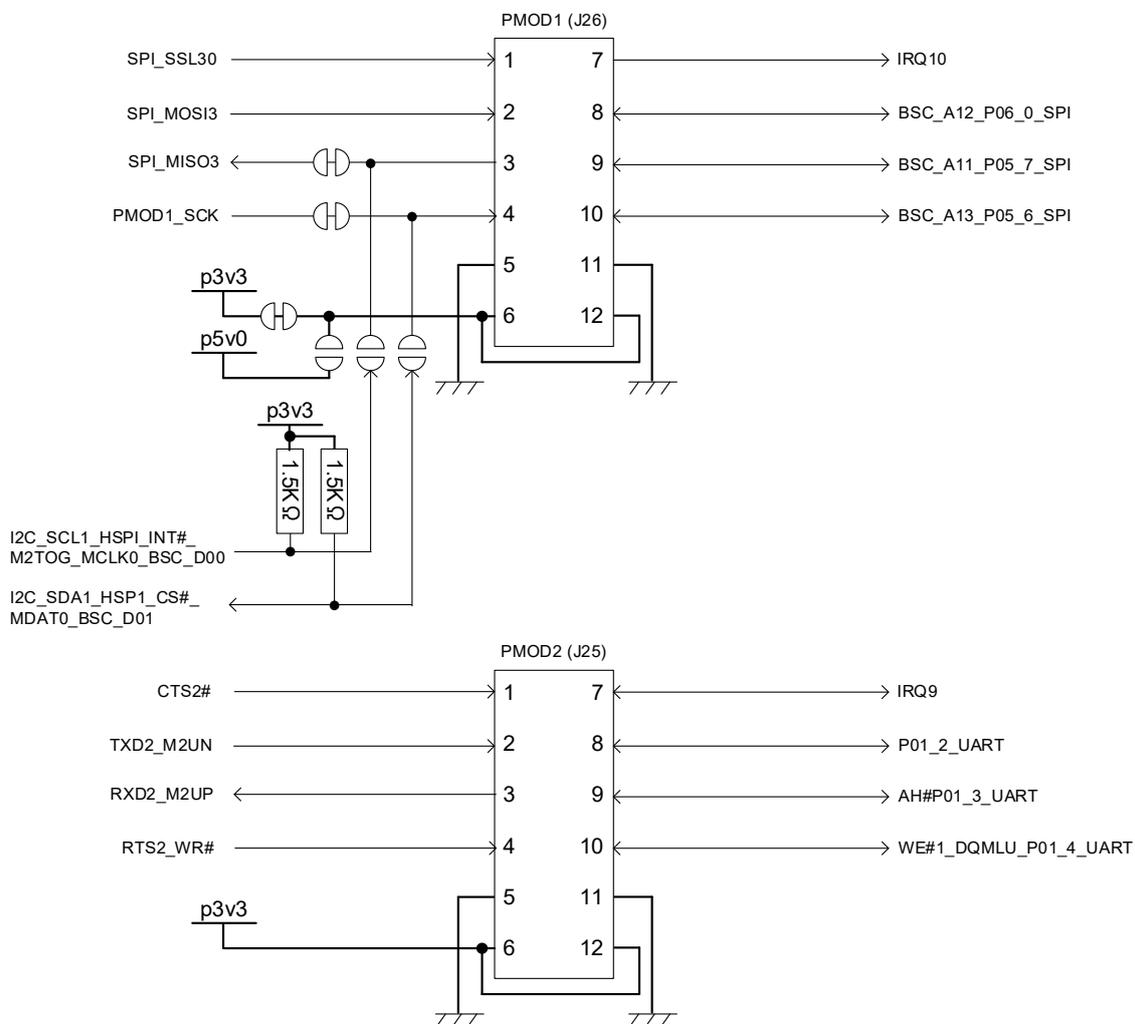


図 7-4 Pmod™ インタフェース回路

表 7-5 PMOD1 コネクタ(J26) の信号接続

| ピン | 信号名 | MPU | | コンフィグレーション用回路設定 |
|----|--|-----------------------|-----|------------------------------|
| | | ポート | ピン | |
| 1 | SPI SSL30 | P02 3 ^{*1} | D1 | SW6-6:ON |
| 2 | SPI MOSI3 | P02 2 ^{*1} | E2 | SW6-2:ON |
| 3 | SPI MISO3 | P02 0 ^{*1} | D2 | SW5-7:ON, E23 Short |
| | I2C_SCL1_HSPI_INT#_M2TOG_MCLK0_BSC_D00 | P21 1 ^{*2,3} | A8 | SW8-10:OFF , E2 Short |
| 4 | PMOD1_SCK | P01 7 ^{*1} | B1 | SW5-2:ON, E24 Short |
| | I2C_SDA1_HSP1_CS#_MDAT0_BSC_D01 | P21 2 ^{*3} | B8 | SW8-10:OFF , E3 Short |
| 5 | GROUND | - | - | - |
| 6 | p3v3 | - | - | E1 Open, E25 Short |
| | p5v0 ^{*3} | | | E1 Short, E25 Open |
| 7 | IRQ10 | P18 1 ^{*1} | D14 | SW7-7:ON |
| 8 | BSC_A12_P06_0_SPI | P06 0 ^{*2} | G1 | SW8-8:OFF |
| 9 | BSC_A11_P05_7_SPI | P05 7 ^{*2} | H4 | SW8-8:OFF |
| 10 | BSC_A13_P05_6_SPI | P05 6 ^{*2} | G2 | SW8-8:OFF |
| 11 | GROUND | - | - | - |
| 12 | p3v3 | - | - | E1 Open, E25 Short |
| | p5v0 ^{*3} | | | E1 Short, E25 Open |

*1: ディップスイッチ SW5, SW6, SW7 を経由して接続されています。

*2: バススイッチ IC を経由して接続されています。

*3: 機能を変更するにはソルダーブリッジジャンパの設定変更が必要です。

表 7-6 PMOD2 コネクタ(J25) の信号接続

| ピン | 信号名 | MPU | | コンフィグレーション用回路設定 |
|----|-----------------------|---------------------|----|---------------------|
| | | ポート | ピン | |
| 1 | CTS2# | P01 0 ^{*1} | D3 | CN17:1-2, SW4-6:OFF |
| 2 | TXD2_M2UN | P08 7 ^{*1} | M1 | SW8-7:OFF |
| 3 | RXD2_M2UP | P08 5 ^{*1} | L2 | SW8-7:OFF |
| 4 | RTS2_WR# | P00 3 ^{*1} | A3 | CN17:1-2, SW4-6:OFF |
| 5 | GROUND | - | - | - |
| 6 | p3v3 | - | - | - |
| 7 | IRQ9 | P08 6 ^{*1} | M2 | SW8-7:OFF |
| 8 | P01_2_UART | P01 2 ^{*1} | B3 | CN17:1-2, SW4-6:OFF |
| 9 | AH#P01_3_UART | P01 3 ^{*1} | A2 | CN17:1-2, SW4-6:OFF |
| 10 | WE#1_DQMLU_P01_4_UART | P01 4 ^{*1} | E4 | CN17:1-2, SW4-6:OFF |
| 11 | GROUND | - | - | - |
| 12 | p3v3 | - | - | - |

*1: バススイッチ IC を経由して接続されています。

Digilent Pmod™ ピン配置は、通常のコネクタピン配置とは異なるため注意が必要です。Pmod™ コネクタのピン配置を図 7-5 に示します。詳細は Digilent Pmod™ Interface Specification を参照してください。

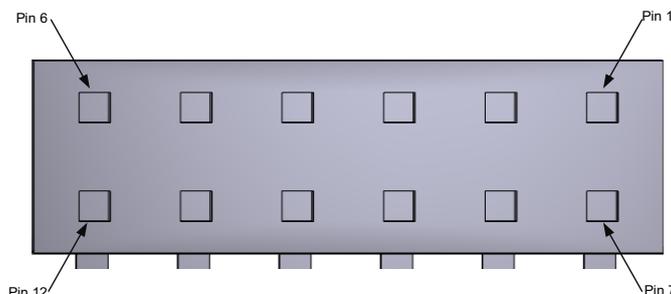


図 7-5 Digilent Pmod™ ピン配置 (挿入方向の視点)

7.7 Grove®

本ボードには、Grove®インタフェース用のコネクタを2個実装しており、互換性のある Grove®モジュールを接続して評価することができます。Grove®インタフェース回路構成を図 7-6 に、コネクタピン配置を図 7-7 に、信号接続を表 7-7、表 7-8 に示します。

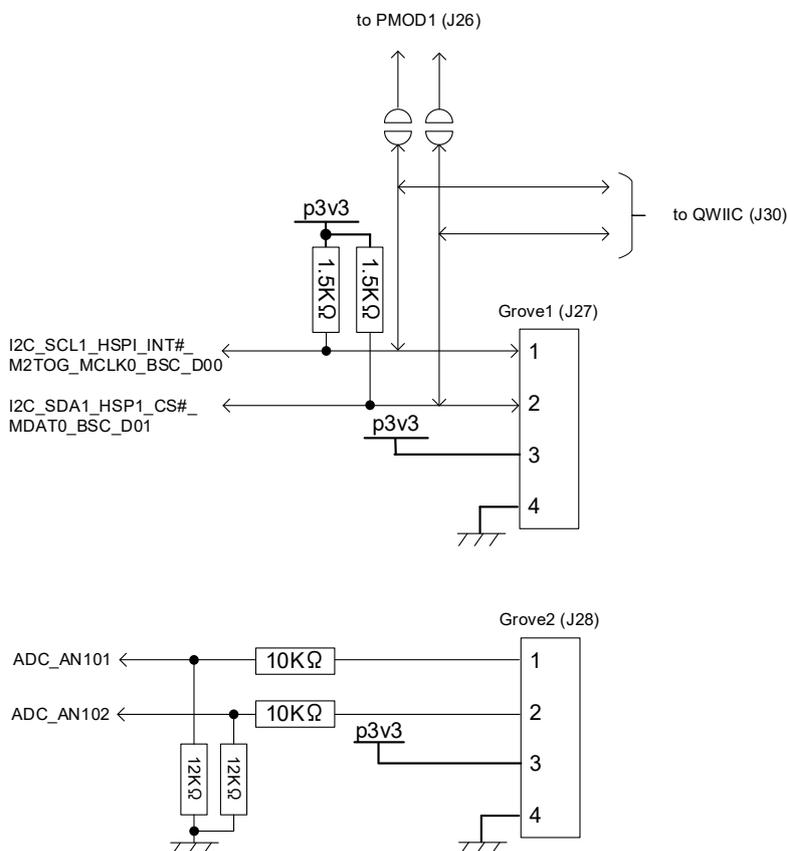


図 7-6 Grove®インタフェース回路

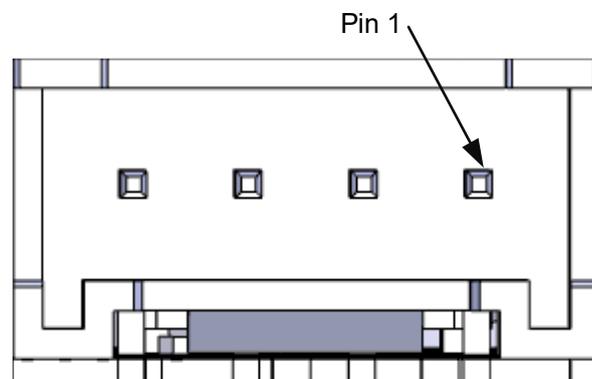


図 7-7 Grove®コネクタピン配置 (挿入方向の視点)

表 7-7 Grove[®]1 コネクタ (J27) の信号接続

| ピン | 信号名 | MPU | | コンフィグレーション用 回路設定 |
|----|--|---------|----|---------------------|
| | | ポート | ピン | |
| 1 | I2C_SCL1_HSPI_INT#_M2TOG_MCLK0_BSC_D00 | P21_1*1 | A8 | SW8-10:OFF |
| 2 | I2C_SDA1_HSPI_CS#_MDAT0_BSC_D01 | P21_2*1 | B8 | SW8-10:OFF |
| 3 | p3v3 | - | - | - |
| 4 | GROUND | - | - | - |

*1: バススイッチ IC を経由して接続されており、QWIIC[®]他と共用です。

表 7-8 Grove[®]2 コネクタ (J28) の信号接続

| ピン | 信号名 | MPU | | コンフィグレーション用 回路設定 |
|----|-----------|-------|-----|---------------------|
| | | ポート | ピン | |
| 1 | ADC_AN101 | AN101 | B11 | - |
| 2 | ADC_AN102 | AN102 | C10 | - |
| 3 | p3v3 | - | - | - |
| 4 | GROUND | - | - | - |

7.8 QWIIC®

本ボードには、QWIIC®インタフェース用のコネクタを装備しており、互換性のある QWIIC®モジュールを接続して評価することができます。QWIIC®のピン配置を図 7-8 に、信号接続を表 7-9 に示します。

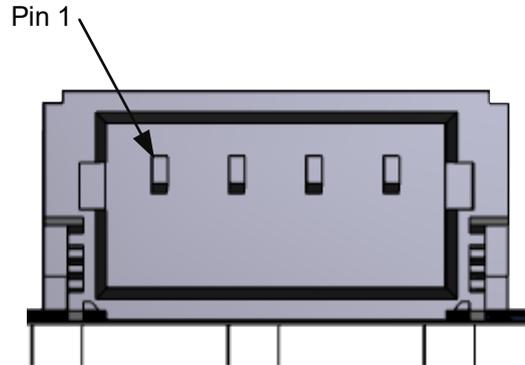


図 7-8 QWIIC®コネクタピン配置（挿入方向の視点）

表 7-9 QWIIC®コネクタ(J30) の信号接続

| ピン | 信号名 | MPU | | コンフィグレーション用 回路設定 |
|----|--|---------------------|----|---------------------|
| | | ポート | ピン | |
| 1 | GROUND | - | - | - |
| 2 | p3v3 | - | - | - |
| 3 | I2C_SDA1_HSP1_CS#_MDAT0_BSC_D01 | P21_2* ¹ | B8 | SW8-10:OFF |
| 4 | I2C_SCL1_HSPI_INT#_M2TOG_MCLK0_BSC_D00 | P21_1* ¹ | A8 | SW8-10:OFF |

*1: バススイッチ IC を経由して接続されており、Grove®2 他と共用です。

7.9 mikroBUS™

本ボードには、mikroBUS™インタフェース用のコネクタを装備しており、互換性のある mikroBUS™モジュールを接続して評価することができます。mikroBUS™インタフェース回路構成を図 7-9 に、信号接続を表 7-10、表 7-11 に示します。

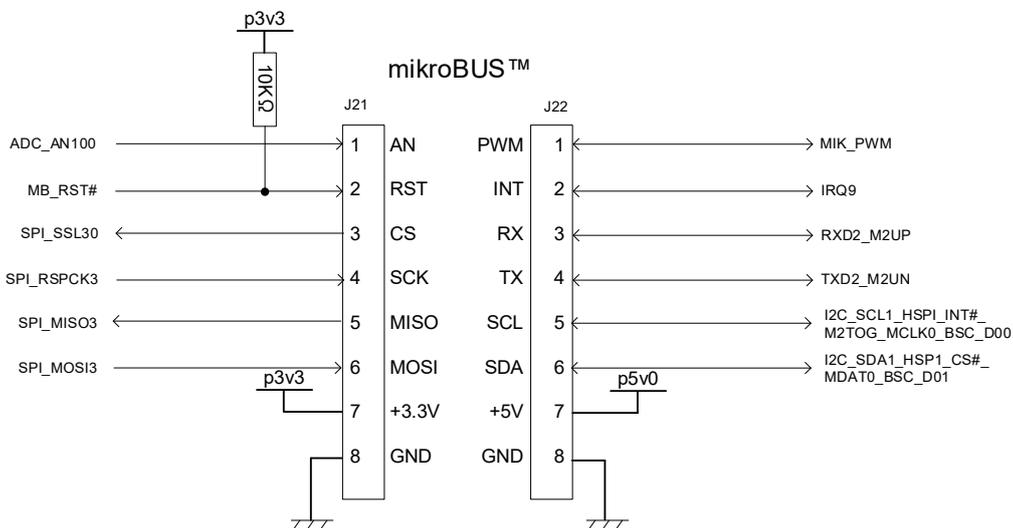


図 7-9 mikroBUS™ インタフェース回路

表 7-10 mikroBUS™コネクタ(J21) の信号接続

| ピン | 信号名 | MPU | | コンフィグレーション用回路設定 |
|----|------------|---------|-----|-------------------|
| | | ポート | ピン | |
| 1 | ADC_AN100 | AN100 | A11 | - |
| 2 | MB_RST# | P18_3*1 | D13 | SW8-9:OFF, R89 実装 |
| 3 | SPI_SSL30 | P02_3*2 | D1 | SW6-6:ON |
| 4 | SPI_RSPCK3 | P01_7*2 | B1 | SW5-3:ON |
| 5 | SPI_MISO3 | P02_0*2 | D2 | SW5-7:ON |
| 6 | SPI_MOSI3 | P02_2*2 | E2 | SW6-2:ON |
| 7 | p3v3 | - | - | - |
| 8 | GROUND | - | - | - |

*1: バススイッチ IC を経由して接続されており、Grove®2 他と共用です。

*2: ディップスイッチ SW5, SW6, SW8 を経由して接続されています。

表 7-11 mikroBUS™コネクタ(J22) の信号接続

| ピン | 信号名 | MPU | | コンフィグレーション用回路設定 |
|----|--|---------|-----|-----------------|
| | | ポート | ピン | |
| 1 | MIK_PWM | P17_6*1 | F12 | SW7-4:ON |
| 2 | IRQ9 | P08_6*2 | M2 | SW8-7:OFF |
| 3 | RXD2_M2UP | P08_5*2 | L2 | SW8-7:OFF |
| 4 | TXD2_M2UN | P08_7*2 | M1 | SW8-7:OFF |
| 5 | I2C_SCL1_HSPI_INT#_M2TOG_MCLK0_BSC_D00 | P21_1*2 | A8 | SW8-10:OFF |
| 6 | I2C_SDA1_HSP1_CS#_MDAT0_BSC_D01 | P21_2*2 | B8 | SW8-10:OFF |
| 7 | p5v0 | - | - | - |
| 8 | GROUND | - | - | - |

*1: ディップスイッチ SW7 を経由して接続されています。

*2: バススイッチ IC を経由して接続されており、Grove®2 他と共用です。

7.10 USB シリアル変換

本ボードは、ターミナル出力用 USB コネクタ (CN16) と USB シリアル変換用の RL78/G1C を搭載しています。USB シリアル変換回路の構成を **図 7-10** に、RZ/T2L の信号接続を **表 7-12** に示します。

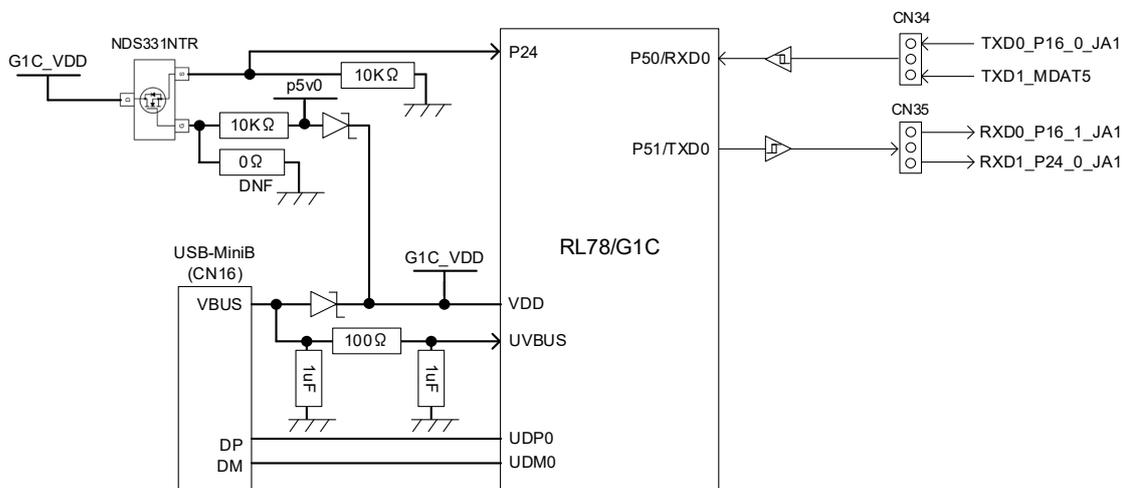


図 7-10 USB シリアル変換回路

表 7-12 USB シリアル変換信号接続

| 信号名 | 機能/用途 | MPU | | コンフィグレーション用回路設定 |
|----------------|------------------------|---------------------|-----|-------------------------------|
| | | ポート | ピン | |
| TXD0_P16_0_JA1 | USB シリアル変換用 UART データ送信 | P16_0 ^{*1} | G12 | CN32:1-2, SW4-7:OFF, CN34:1-2 |
| TXD1_MDAT5 | | P24_2 ^{*1} | C5 | CN17:1-2, SW4-6:OFF, CN34:2-3 |
| RXD0_P16_1_JA1 | USB シリアル変換用 UART データ受信 | P16_1 ^{*1} | G11 | CN32:1-2, SW4-7:OFF, CN35:1-2 |
| RXD1_P24_0_JA1 | | P24_0 ^{*1} | D5 | CN17:1-2, SW4-6:OFF, CN35:2-3 |

*1: バススイッチ IC を経由して接続されています。

初めてターミナル出力用の USB コネクタ (CN16) を PC に接続した場合、PC はドライバを検索します。ドライバは PC に標準にインストールされているものを使用します。ドライバがインストールされない場合は以下よりドライバインストーラをダウンロードしてください。

<https://www.renesas.com/document/rsk-usb-serial-driver?language=ja>

7.11 CAN

本ボードには CAN トランシーバ(U10) および CAN インタフェースコネクタ (J33) が搭載されており、RZ/T2L の CAN モジュール機能を評価できます。CAN インタフェースの回路構成を **図 7-11** に、信号接続を **表 7-13** に示します。

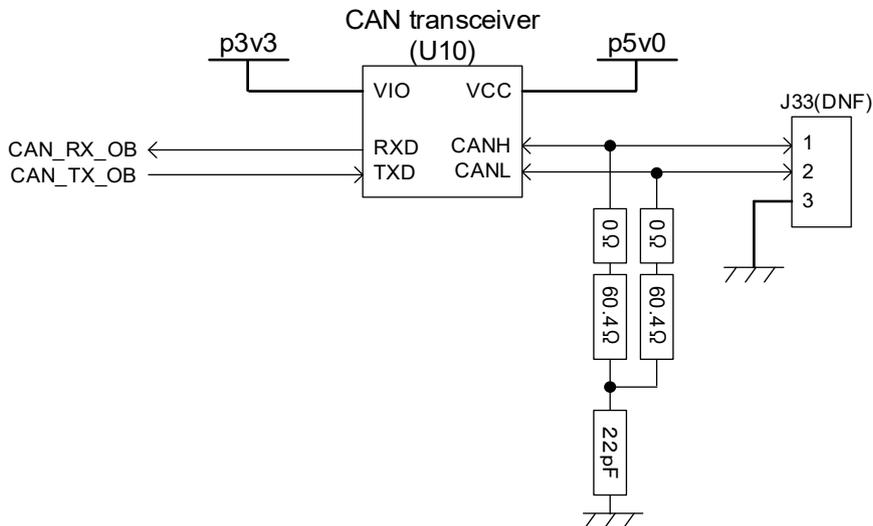


図 7-11 CAN インタフェース回路構成

表 7-13 CAN 信号接続

| 信号名 | 機能/用途 | MPU | | コンフィグレーション用 回路設定 |
|-----------|-----------|---------|----|---------------------|
| | | ポート | ピン | |
| CAN_TX_OB | CAN データ送信 | P02_2*1 | E2 | SW6-1:ON |
| CAN_RX_OB | CAN データ受信 | P01_7*1 | B1 | SW5-1:ON |

*1: ディップスイッチ SW5 および SW6 を経由して接続されています。

7.12 Ethernet, EtherCAT

Ethernet ソフトウェアを実行する場合、ユニークな MAC アドレスを使用してください。他のルネサスハードウェアとの接続の際に互換性を保証するために、ルネサスから提供されるユニークな MAC アドレスシールが CPU ボード（部品面）に貼付されています。

EtherCAT スレーブコントローラソフトウェアを実行する場合、EtherCAT ID 番号が必要です。必要に応じて SW3 をご利用ください。

本ボードには 3 つの Ethernet PHY デバイスと Ethernet コネクタ（CN7, CN13, CN14）が搭載されており、RZ/T2L の Ethernet, EtherCAT の評価が可能です。Ethernet, EtherCAT の回路構成を **図 7-12** に、信号接続を **表 7-14**、**表 7-15**、**表 7-16** に、PHY のハードウェアストラッピングによる初期設定を **表 7-17** に示します。

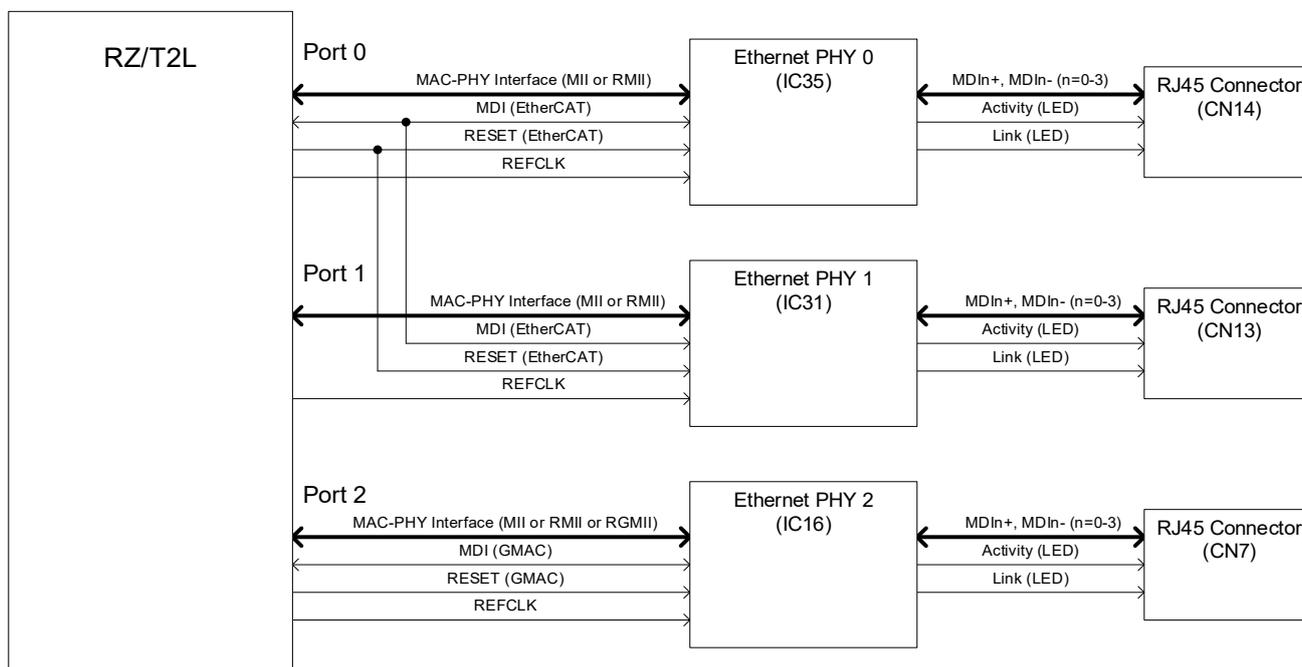


図 7-12 Ethernet, EtherCAT 回路構成

表 7-14 EtherCAT Port0 (ETH0) 信号接続

| 信号名 | 機能/用途 | MPU | | コンフィグレーション用 回路設定 |
|---------------|---------------------------|---------|-----|---------------------|
| | | ポート | ピン | |
| ETH0_TXCLK | MII: Port0 送信クロック | P09_7*1 | M4 | SW8-7:ON |
| ETH0_TXEN | MII: Port0 送信データ有効/無効エラー | P10_0*1 | N4 | SW8-7:ON |
| ETH0_TXD0 | MII: Port0 送信データ 0 | P09_6*1 | P2 | SW8-7:ON |
| ETH0_TXD1 | MII: Port0 送信データ 1 | P09_5*1 | N3 | SW8-7:ON |
| ETH0_TXD2 | MII: Port0 送信データ 2 | P09_4*1 | L4 | SW8-7:ON |
| ETH0_TXD3 | MII: Port0 送信データ 3 | P09_3*1 | N2 | SW8-7:ON |
| ETH0_RXCLK | MII: Port0 受信クロック | P08_6*1 | M2 | SW8-7:ON |
| ETH0_RXDV | MII: Port0 受信データ有効/無効エラー | P08_5*1 | L2 | SW8-7:ON |
| ETH0_RXD0 | MII: Port0 受信データ 0 | P10_1*1 | L5 | SW8-7:ON |
| ETH0_RXD1 | MII: Port0 受信データ 1 | P10_2*1 | M5 | SW8-7:ON |
| ETH0_RXD2 | MII: Port0 受信データ 2 | P10_3*1 | P3 | SW8-7:ON |
| ETH0_RXD3 | MII: Port0 受信データ 3 | P08_4*1 | L3 | SW8-7:ON |
| ETH0_REFCLK | MII: Port0 クロック出力 (25MHz) | P09_1*1 | M3 | SW8-7:ON |
| ETH0_RXER | MII: Port0 受信データエラー | P09_2*1 | N1 | SW8-7:ON |
| ETH0_INT# | PHY0 割込み入力 | P02_0*2 | D2 | SW5-6:ON |
| ETH0_LINK | EtherCAT PHY0 リンクステータス | P10_4*3 | P4 | R321:実装 |
| ESC_MDC | EtherCAT MDI:クロック | P08_7*1 | M1 | SW8-7:ON |
| ESC_MDIO | EtherCAT MDI:データ | P09_0*1 | K5 | SW8-7:ON |
| ESC_RESETOUT# | EtherCAT リセット出力 | P13_4*3 | M12 | R328:実装 |

*1: バススイッチ IC を経由して接続されています。

*2: ディップスイッチ SW5 を経由して接続されています。

*3: 機能選択用 0Ω 抵抗を經由して接続されています。

表 7-15 EtherCAT Port1 (ETH1) 信号接続

| 信号名 | 機能/用途 | MPU | | コンフィグレーション用 回路設定 |
|---------------|---------------------------|---------|-----|---------------------|
| | | ポート | ピン | |
| ETH1_TXCLK | MII: Port1 送信クロック | P06_4*1 | H1 | SW8-8:ON |
| ETH1_TXEN | MII: Port1 送信データ有効/無効エラー | P06_5*1 | J2 | SW8-8:ON |
| ETH1_TXD0 | MII: Port1 送信データ 0 | P06_3*1 | J4 | SW8-8:ON |
| ETH1_TXD1 | MII: Port1 送信データ 1 | P06_2*1 | H2 | SW8-8:ON |
| ETH1_TXD2 | MII: Port1 送信データ 2 | P05_7*1 | H4 | SW8-8:ON |
| ETH1_TXD3 | MII: Port1 送信データ 3 | P06_0*1 | G1 | SW8-8:ON |
| ETH1_RXCLK | MII: Port1 受信クロック | P07_3*1 | K3 | SW8-8:ON |
| ETH1_RXDV | MII: Port1 受信データ有効/無効エラー | P07_2*1 | K2 | SW8-8:ON |
| ETH1_RXD0 | MII: Port1 受信データ 0 | P06_6*1 | J3 | SW8-8:ON |
| ETH1_RXD1 | MII: Port1 受信データ 1 | P06_7*1 | J1 | SW8-8:ON |
| ETH1_RXD2 | MII: Port1 受信データ 2 | P07_0*1 | K1 | SW8-8:ON |
| ETH1_RXD3 | MII: Port1 受信データ 3 | P07_1*1 | K4 | SW8-8:ON |
| ETH1_REFCLK | MII: Port1 クロック出力 (25MHz) | P06_1*1 | H3 | SW8-8:ON |
| ETH1_RXER | MII: Port1 受信データエラー | P05_6*1 | G2 | SW8-8:ON |
| ETH1_INT# | PHY1 割込み入力 | P02_3*2 | D1 | SW6-5:ON |
| ETH1_LINK | EtherCAT PHY1 リンクステータス | P05_5*2 | G3 | SW7-1:ON |
| ESC_MDC | EtherCAT MDI:クロック | P08_7*1 | M1 | SW8-8:ON |
| ESC_MDIO | EtherCAT MDI:データ | P09_0*1 | K5 | SW8-8:ON |
| ESC_RESETOUT# | EtherCAT リセット出力 | P13_4*3 | M12 | R328:実装 |

*1: バススイッチ IC を経由して接続されています。

*2: ディップスイッチ SW6 および SW7 を経由して接続されています。

*3: 機能選択用 0Ω 抵抗を經由して接続されています。

表 7-16 Ethernet Port (ETH2) 信号接続

| 信号名 | 機能/用途 | MPU | | コンフィグレーション用回路設定 |
|-----------------|-----------------------------|---------|----|----------------------|
| | | ポート | ピン | |
| ETH2_TXCLK | RGMII: Port2 送信クロック | P00_6*1 | D4 | CN17:2-3, SW4-6:ON |
| ETH2_TXEN | RGMII: Port2 送信データ有効/無効エラー | P00_2*1 | C4 | CN17:2-3, SW4-6:ON |
| ETH2_TXD0 | RGMII: Port2 送信データ 0 | P01_5*1 | B2 | CN17:2-3, SW4-6:ON |
| ETH2_TXD1 | RGMII: Port2 送信データ 1 | P01_4*1 | E4 | CN17:2-3, SW4-6:ON |
| ETH2_TXD2 | RGMII: Port2 送信データ 2 | P01_3*1 | A2 | CN17:2-3, SW4-6:ON |
| ETH2_TXD3 | RGMII: Port2 送信データ 3 | P01_2*1 | B3 | CN17:2-3, SW4-6:ON |
| ETH2_RXCLK | RGMII: Port2 受信クロック | P24_1*1 | A4 | CN17:2-3, SW4-6:ON |
| ETH2_RXDV | RGMII: Port2 受信データ有効/無効エラー | P00_1*1 | B4 | CN17:2-3, SW4-6:ON |
| ETH2_RXD0 | RGMII: Port2 受信データ 0 | P23_7*1 | B5 | CN17:2-3, SW4-6:ON |
| ETH2_RXD1 | RGMII: Port2 受信データ 1 | P24_0*1 | D5 | CN17:2-3, SW4-6:ON |
| ETH2_RXD2 | RGMII: Port2 受信データ 2 | P24_2*1 | C5 | CN17:2-3, SW4-6:ON |
| ETH2_RXD3 | RGMII: Port2 受信データ 3 | P00_0*1 | E5 | CN17:2-3, SW4-6:ON |
| ETH2_REFCLK | RGMII: Port2 クロック出力 (25MHz) | P00_3*1 | A3 | CN17:2-3, SW4-6:ON |
| ETH2_INT# | PHY2 割込み入力 | P22_1*2 | D6 | SW8-10:OFF, SW8-5:ON |
| GMAC_MDC | GMAC MDI:クロック | P01_1*1 | C3 | CN17:2-3, SW4-6:ON |
| GMAC_MDIO | GMAC MDI:データ | P01_0*1 | D3 | CN17:2-3, SW4-6:ON |
| GMAC_RESET OUT# | GMAC リセット出力 | P22_3*2 | A5 | SW8-1:ON |

*1: バススイッチ IC を経由して接続されています。

*2: ディップスイッチ SW8 を経由して接続されています。

表 7-17 PHY のハードウェアストラッピングによる初期設定

| PHY 初期設定項目 | PHY 初期設定内容 |
|-------------------------------|---|
| CLKOUT | Disable |
| Managed or Unmanaged | Unmanaged Mode |
| CLK Delay | 2.0ns |
| link advertisement | PHY0, PHY1: 10BT, HDX forced mode, autoneg OFF PHY2: 10/100/1000 FDX/HDX, autoneg ON |
| MAC interface | RGMII mode |
| Select GMII/MII or RGMII/RMII | PHY0, PHY1: MII / RMII PHY2: MII / RMII / RGMII mode |
| PHY Address | PHY0 (IC35): 0 PHY1 (IC31): 1 PHY2 (IC16): 2 |
| Enable Forced 1000BT mode | Not set |

7.13 USB

本ボードは USB TypeA コネクタ (CN10) と Mini B コネクタ (CN11) を搭載しており、RZ/T2L の USB 機能をホスト/ファンクションのいずれかで使用することができます (同時使用はできません)。USB の回路構成を **図 7-13** に、信号接続を表 **7-18** に示します。

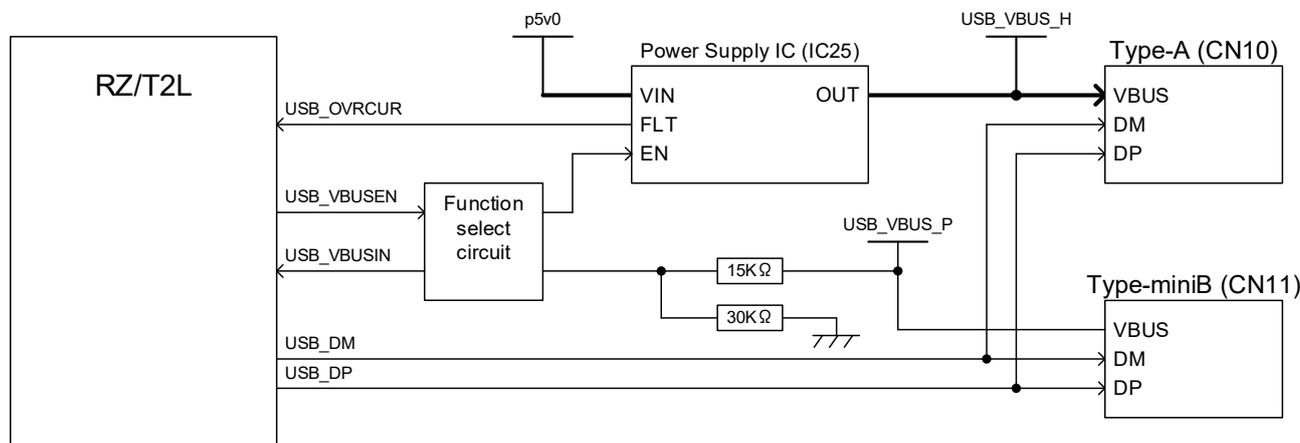


図 7-13 USB 回路構成

表 7-18 USB 信号接続

| 信号名 | 機能/用途 | MPU | | コンフィグレーション用回路設定 |
|------------|--------------------|---------|-----|-----------------|
| | | ポート | ピン | |
| USB_DP | D+データ入出力 | USB_DP | P10 | - |
| USB_DM | D-データ入出力 | USB_DM | P9 | - |
| USB_VBUSIN | USB ケーブルの接続/切断検出信号 | P07_4*1 | L7 | R199:実装 |
| USB_VBUSEN | VBUS パワーイネーブル信号 | P22_3*2 | A5 | SW8-3:ON |
| USB_OVRCUR | オーバカレント信号 | P17_5 | F14 | - |

*1: 機能選択用 0Ω 抵抗を経由して接続されています。

*2: ディップスイッチ SW8 を経由して接続されています。

7.14 メモリ

本ボードはメモリとして OctaFlash、HyperRAM、Quad SPI Flash および EEPROM を搭載しています。また xSPI1 には拡張 SPI コネクタ (CN28) も接続しています。

メモリの回路構成を **図 7-14** に、メモリの一覧を表 7-19 に、各メモリへの信号接続を表 7-20、表 7-21、表 7-22 に、拡張 SPI コネクタへの信号接続を表 7-23 に示します。

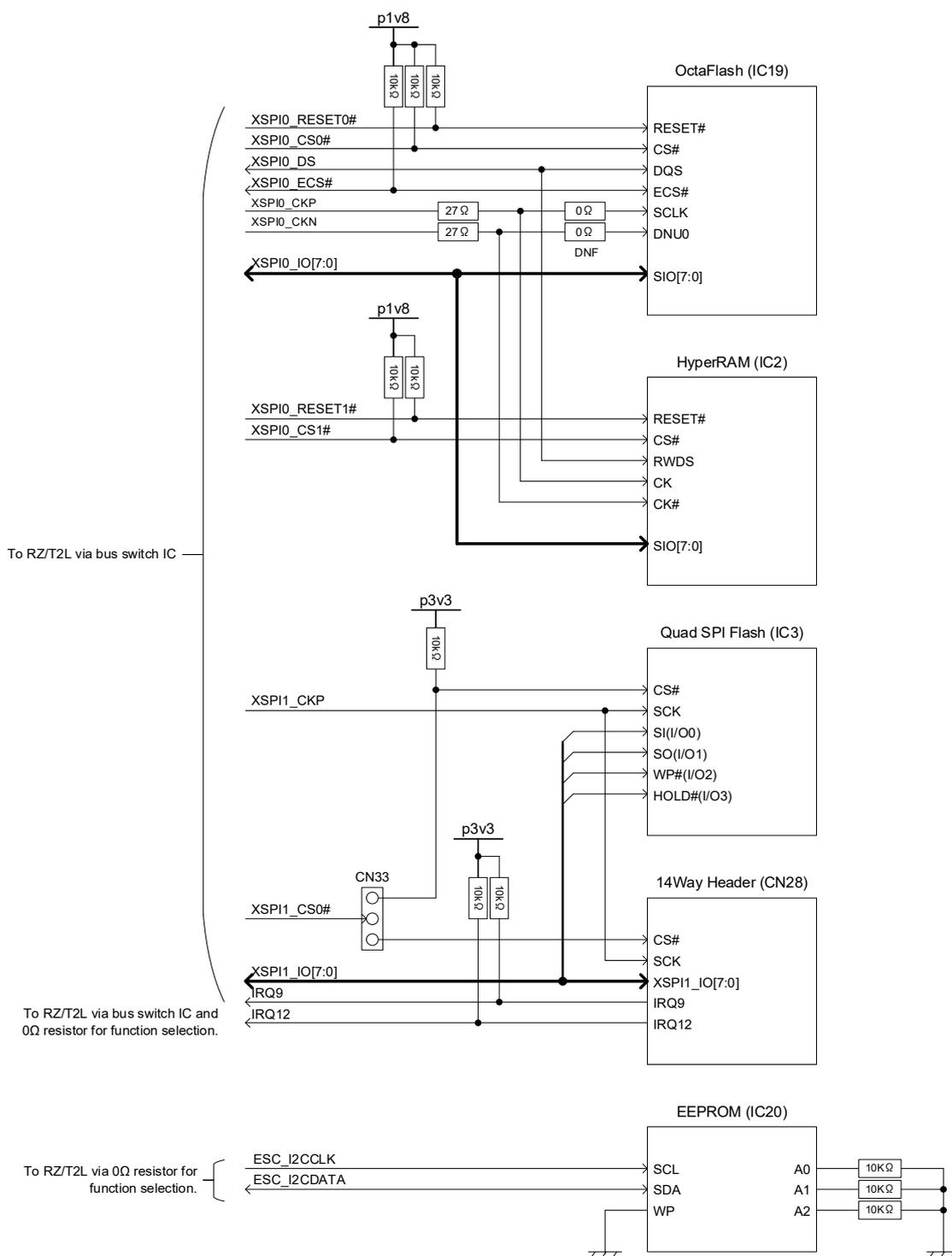


図 7-14 メモリ回路構成

表 7-19 メモリー一覧

| デバイス | ロケーション | コントローラ | アドレス空間 |
|---------------------------|--------|----------------|---------------------------------|
| OctaFlash (512Mbits) | IC19 | XSPI0_CS0 | 60000000h - 63FFFFFFh (64Mbyte) |
| HyperRAM (64Mbits) | IC2 | XSPI0_CS1 | 64000000h - 647FFFFFFh (8Mbyte) |
| Quad SPI Flash (128Mbits) | IC3 | XSPI1_CS0*1 | 68000000h - 68FFFFFFh (16Mbyte) |
| EEPROM (16Kbits) | IC20 | I2C / EtherCAT | - |

*1: ヘッダ CN28 にも接続されています。

表 7-20 OctaFlash, HyperRAM への信号接続

| 信号名 | 機能/用途 | MPU | | コンフィグレーション用 回路設定 |
|---------------|-------------------|----------|-----|---------------------|
| | | ポート | ピン | |
| XSPI0_RESET0# | XSPI0 CS0 用リセット出力 | P16_1 *1 | G11 | CN32:2-3, SW4-7:ON |
| XSPI0_CS0# | XSPI0 CS0 出力 | P15_7 *1 | H14 | CN32:2-3, SW4-7:ON |
| XSPI0_DS | XSPI0 DS 入出力 | P14_4 *1 | K13 | CN32:2-3, SW4-7:ON |
| XSPI0_ECS# | XSPI0 ECS 入力 | P14_2 *1 | K11 | CN32:2-3, SW4-7:ON |
| XSPI0_CKP | XSPI0 CKP 出力 | P14_6 *1 | K14 | CN32:2-3, SW4-7:ON |
| XSPI0_CKN | XSPI0 CKN 出力 | P14_5 *1 | L14 | CN32:2-3, SW4-7:ON |
| XSPI0_RESET1# | XSPI0 CS1 用リセット出力 | P16_2 *1 | G13 | CN32:2-3, SW4-7:ON |
| XSPI0_CS1# | XSPI0 CS1 出力 | P16_0 *1 | G12 | CN32:2-3, SW4-7:ON |
| XSPI0_IO7 | XSPI0 データ 7 入出力 | P15_6 *1 | H11 | CN32:2-3, SW4-7:ON |
| XSPI0_IO6 | XSPI0 データ 6 入出力 | P15_5 *1 | H12 | CN32:2-3, SW4-7:ON |
| XSPI0_IO5 | XSPI0 データ 5 入出力 | P15_4 *1 | H13 | CN32:2-3, SW4-7:ON |
| XSPI0_IO4 | XSPI0 データ 4 入出力 | P15_3 *1 | J11 | CN32:2-3, SW4-7:ON |
| XSPI0_IO3 | XSPI0 データ 3 入出力 | P15_2 *1 | J14 | CN32:2-3, SW4-7:ON |
| XSPI0_IO2 | XSPI0 データ 2 入出力 | P15_1 *1 | J13 | CN32:2-3, SW4-7:ON |
| XSPI0_IO1 | XSPI0 データ 1 入出力 | P15_0 *1 | J12 | CN32:2-3, SW4-7:ON |
| XSPI0_IO0 | XSPI0 データ 0 入出力 | P14_7 *1 | K12 | CN32:2-3, SW4-7:ON |

*1: バススイッチ IC を経由して接続されています。

表 7-21 Quad SPI Flash への信号接続

| 信号名 | 機能/用途 | MPU | | コンフィグレーション用 回路設定 |
|------------|-----------------|----------|-----|---------------------|
| | | ポート | ピン | |
| XSPI1_CS0# | XSPI1 CS0 出力 | P18_2 *1 | D12 | SW8-9:ON, CN33:1-2 |
| XSPI1_CKP | XSPI1 CKP 出力 | P17_7 *1 | E13 | SW8-9:ON |
| XSPI1_IO3 | XSPI1 データ 3 入出力 | P17_4 *1 | E12 | SW8-9:ON |
| XSPI1_IO2 | XSPI1 データ 2 入出力 | P17_3 *1 | F13 | SW8-9:ON |
| XSPI1_IO1 | XSPI1 データ 1 入出力 | P17_0 *1 | F11 | SW8-9:ON |
| XSPI1_IO0 | XSPI1 データ 0 入出力 | P18_0 *1 | E14 | SW8-9:ON |

*1: バススイッチ IC を経由して接続されています。

表 7-22 EEPROM への信号接続

| 信号名 | 機能/用途 | MPU | | コンフィグレーション用 回路設定 |
|-------------|----------------------|----------|-----|---------------------|
| | | ポート | ピン | |
| ESC_I2CCLK | EtherCAT I2CCLK 出力 | P13_2 *1 | L9 | R324:実装 |
| ESC_I2CDATA | EtherCAT I2CDATA 入出力 | P13_3 *1 | L10 | R326:実装 |

*1: 機能選択用 0Ω 抵抗を經由して接続されています。

表 7-23 拡張 SPI コネクタ (CN28) の信号接続

| ピン | 信号名 | MPU | | コンフィグレーション用 回路設定 |
|----|------------|-----------|-----|---------------------|
| | | ポート | ピン | |
| 1 | GROUND | - | - | - |
| 2 | IRQ12 | P09_7*1*2 | M4 | SW8-7:OFF, R202:実装 |
| 3 | XSPI1_CKP | P17_7*1 | E13 | SW8-9:ON |
| 4 | XSPI1_CS0# | P18_2*1 | D12 | SW8-9:ON, CN33:2-3 |
| 5 | XSPI1_IO7 | P18_6*1 | B14 | SW8-9:ON |
| 6 | XSPI1_IO6 | P18_5*1 | C13 | SW8-9:ON |
| 7 | XSPI1_IO5 | P18_4*1 | C14 | SW8-9:ON |
| 8 | XSPI1_IO4 | P18_3*1 | D13 | SW8-9:ON |
| 9 | XSPI1_IO3 | P17_4*1 | E12 | SW8-9:ON |
| 10 | XSPI1_IO2 | P17_3*1 | F13 | SW8-9:ON |
| 11 | XSPI1_IO1 | P17_0*1 | F11 | SW8-9:ON |
| 12 | XSPI1_IO0 | P18_0*1 | E14 | SW8-9:ON |
| 13 | IRQ9 | P08_6*1 | M2 | SW8-7:OFF |
| 14 | p3v3 | - | - | - |

*1: バススイッチ IC を経由して接続されています。

*2: 機能選択用 0Ω 抵抗を經由して接続されています。

7.15 RS485 インタフェース

本ボードには RS485 トランシーバ(IC27)と RS485 インタフェースコネクタ (CN12) が搭載されています。RS485 インタフェースの回路構成を図 7-15 に、コネクタの信号接続を表 7-24 に、使用するポートを表 7-25 に示します。

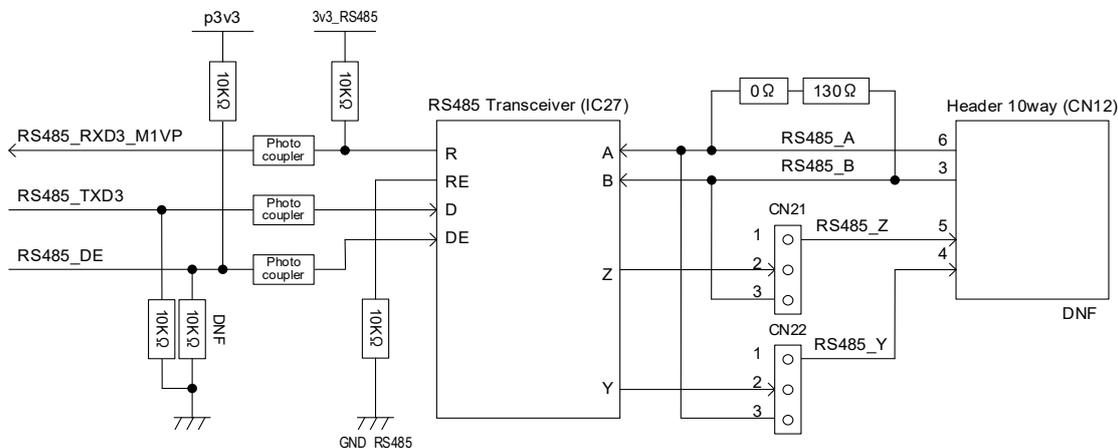


図 7-15 RS485 インタフェース回路構成

表 7-24 RS485 インタフェースコネクタ(CN12)の信号接続

| ピン | 信号名 | ピン | 信号名 |
|----|---------|----|---------|
| 1 | NC | 2 | NC |
| 3 | RS485_B | 4 | RS485_Y |
| 5 | RS485_Z | 6 | RS485_A |
| 7 | NC | 8 | NC |
| 9 | NC | 10 | NC |

表 7-25 RS485 インタフェースで使用するポート

| 信号名 | 機能/用途 | MPU | | コンフィグレーション用回路設定 |
|-----------------|------------------|-----------|-----|---------------------------|
| | | ポート | ピン | |
| RS485_RXD3_M1VP | SCI3 データ受信 | P17_7*1*2 | E13 | SW8-9:OFF, R245:実装 |
| RS485_DE3 | SCI3 ドライバイネーブル信号 | P18_3*1*2 | D13 | SW8-9:OFF, R88:実装 |
| RS485_TXD3 | SCI3 データ送信 | P18_0*1*2 | E14 | SW8-9:OFF, R334:実装 |

*1: バススイッチ IC を経由して接続されています。
 *2: 機能選択用 0Ω 抵抗を經由して接続されています。

7.16 シリアルホストインタフェース

本ボードには、シリアルホストインタフェース用のコネクタ（CN27）を搭載しており、外部のホスト CPU に接続することで RZ/T2L のシリアルホストインタフェースの評価が可能です。シリアルホストインタフェースコネクタ（CN27）の信号接続を表 7-26 に示します。

表 7-26 シリアルホストインタフェースコネクタ(CN27)の信号接続

| ピン | 信号名 | MPU | | コンフィグレーション用 回路設定 |
|----|--|-----------|-----|----------------------|
| | | ポート | ピン | |
| 1 | GROUND | - | - | - |
| 2 | I2C_SCL1_HSPI_INT#_M2TOG_MCLK0_BSC_D00 | P21_1*1 | A8 | SW8-10:OFF |
| 3 | P18_6 | P18_6 | B14 | - |
| 4 | I2C_SDA1_HSP1_CS#_MDAT0_BSC_D01 | P21_2*1 | B8 | SW8-10:OFF |
| 5 | HSPI_IO7_M2POE_BSC_D08 | P22_1*1*2 | D6 | SW8-10:OFF, SW8-4 ON |
| 6 | HSPI_IO6_MDAT3_BSC_D07 | P22_0*1 | C6 | SW8-10:OFF |
| 7 | HSPI_IO5_MCLK3_BSC_D06 | P21_7*1 | B6 | SW8-10:OFF |
| 8 | ESC_LINKACT0_HSPI_IO4_BSC_D05 | P21_6*1 | A7 | SW8-10:OFF |
| 9 | HSPI_IO3_MCLK2_BSC_D04 | P21_5*1 | B7 | SW8-10:OFF |
| 10 | ESC_LED0_RUN_HSPI_IO2_BSC_D02 | P21_3*1 | C7 | SW8-10:OFF |
| 11 | P18_4 | P18_4 | C14 | - |
| 12 | P18_5 | P18_5 | C13 | - |
| 13 | MBX_HINT#_MDAT1_BSC_D03 | P21_4*1 | D7 | SW8-10:OFF |
| 14 | p3v3 | - | - | - |

*1: バススイッチ IC を経由して接続されています。

*2: ディップスイッチ SW8 を経由して接続されています。

7.17 ピンヘッダ

本ボードは、これまでに記載したものに追加して CN1 と CN3 の 2 つのピンヘッダを搭載しています。それぞれのピンヘッダの信号接続を表 7-27、表 7-28 に示します。

表 7-27 ピンヘッダ (CN1) の信号接続

| ピン | 機能名 | MPU | | コンフィグレーション用 回路設定 |
|----|-----------------|-----------|-----|---------------------|
| | | ポート | ピン | |
| 1 | GROUND | - | - | - |
| 2 | ENCIFCK1 | P09_6*2 | P2 | SW8-7:OFF |
| 3 | ENCIFOE1 | P09_7*1*2 | M4 | SW8-7:OFF, R201:実装 |
| | DE3 | P18_3*1*2 | D13 | SW8-9:OFF, R90:実装 |
| 4 | ENCIFDO1 | P10_0*1*2 | N4 | SW8-7:OFF, R332:実装 |
| | TXD3 | P18_0*1*2 | E14 | SW8-9:OFF, R333:実装 |
| 5 | ENCIFDI1 | P10_1*1*2 | L5 | SW8-7:OFF, R339:実装 |
| | RXD3 | P17_7*1*2 | E13 | SW8-9:OFF, R340:実装 |
| 6 | DUEI1 | P06_7*2 | J1 | SW8-8:OFF |
| 7 | GROUND | - | - | - |
| 8 | SI1#/HDSL1_CLK1 | P07_1*2 | K4 | SW8-8:OFF |
| 9 | TST_OUT1 | P07_0*2 | K1 | SW8-8:OFF |
| 10 | HDSL1_LINK | P05_5*3 | G3 | SW7-3:ON |
| 11 | HDSL1_SMPL | P06_6*2 | J3 | SW8-8:OFF |
| 12 | HDSL1_SEL1 | P07_2*2 | K2 | SW8-8:OFF |
| 13 | HDSL1_MISO1 | P07_3*2 | K3 | SW8-8:OFF |
| 14 | HDSL1_MOSI1 | P08_4*2 | L3 | SW8-7:OFF |
| 15 | GROUND | - | - | - |
| 16 | HDSL1_CLK2 | P17_4*2 | E12 | SW8-9:OFF |
| 17 | HDSL1_SEL2 | P09_3*2 | N2 | SW8-7:OFF |
| 18 | HDSL1_MISO2 | P09_4*2 | L4 | SW8-7:OFF |
| 19 | HDSL1_MOSI2 | P09_5*2 | N3 | SW8-7:OFF |
| 20 | 3.3V | - | - | - |

*1: 機能選択用 0Ω 抵抗を経由して接続されています。

*2: バススイッチ IC を経由して接続されています。

*3: ディップスイッチ SW7 を経由して接続されています。

表 7-28 ピンヘッダ (CN3) の信号接続

| ピン | 機能名 | MPU | | コンフィグレーション用 回路設定 |
|----|--------|---------|-----|---------------------|
| | | ポート | ピン | |
| 1 | 5V | - | - | - |
| 2 | 3.3V | - | - | - |
| 3 | MCLK5 | P24_1*2 | A4 | CN17:1-2, SW4-6:OFF |
| 4 | MDAT5 | P24_2*2 | C5 | CN17:1-2, SW4-6:OFF |
| 5 | MCLK4 | P13_2*1 | L9 | R325:実装 |
| 6 | MDAT4 | P13_3*1 | L10 | R327:実装 |
| 7 | MCLK3 | P21_7*2 | B6 | SW8-10:OFF |
| 8 | MDAT3 | P22_0*2 | C6 | SW8-10:OFF |
| 9 | GROUND | - | - | - |
| 10 | GROUND | - | - | - |
| 11 | 5V | - | - | - |
| 12 | 3.3V | - | - | - |
| 13 | MCLK2 | P21_5*2 | B7 | SW8-10:OFF |
| 14 | MDAT2 | P15_6*2 | H11 | CN32:1-2, SW4-7:OFF |
| 15 | MCLK1 | P22_2*2 | A6 | SW8-10:OFF |
| 16 | MDAT1 | P21_4*2 | D7 | SW8-10:OFF |
| 17 | MCLK0 | P21_1*2 | A8 | SW8-10:OFF |
| 18 | MDAT0 | P21_2*2 | B8 | SW8-10:OFF |
| 19 | GROUND | - | - | - |
| 20 | GROUND | - | - | - |

*1: 機能選択用 0Ω 抵抗を経由して接続されています。

*2: バススイッチ IC を経由して接続されています。

7.18 アプリケーションヘッダ

本ボードは、JA1-A, JA2-A, JA3-A, JA5-A, JA6 の5つのアプリケーションヘッダを搭載しています。出荷時は未実装です。各アプリケーションヘッダの信号接続を表 7-29～表 7-33 に示します。

表 7-29 アプリケーションヘッダ (JA1-A)の信号接続

| ピン | 機能名 | 信号名 | MPU | | コンフィグレーション 用回路設定 |
|----|--------------------------|----------------------|---------------------|-----|-------------------------------------|
| | | | ポート | ピン | |
| 1 | 5V | CON_5V | - | - | - |
| 2 | 0V | GROUND | - | - | - |
| 3 | 3.3V | CON_3V3 | - | - | - |
| 4 | 0V | GROUND | - | - | - |
| 5 | AVCC | CON_AVCC | - | - | - |
| 6 | AVSS | CON_AVSS | - | - | - |
| 7 | AVREF | CON_AVREF | - | - | - |
| 8 | ADTRG | ADTRG1# | P18_1* ³ | D14 | SW7-8:ON |
| 9 | ADC0 | ADC_AN000 | - | A13 | - |
| 10 | ADC1 | ADC_AN001 | - | B12 | - |
| 11 | ADC2 | ADC_AN002 | - | A12 | - |
| 12 | ADC3 | ADC_AN003 | - | C11 | - |
| 13 | DAC0 | NC | NC | NC | - |
| 14 | DAC1 | NC | NC | NC | - |
| 15 | IO_0 | P01_1_JA1 | P01_1* ¹ | C3 | CN17:1-2, SW4-6:OFF |
| 16 | IO_1 | P14_1_JA1_DIP_SW3_18 | P14_1 | M14 | - |
| 17 | IO_2 | P14_3_JA1_DIP_SW4_18 | P14_3 | L13 | - |
| 18 | IO_3 | P14_4_JA1 | P14_4* ¹ | K13 | CN32:1-2, SW4-7:OFF |
| 19 | IO_4 | TXD0_P16_0_JA1 | P16_0* ¹ | G12 | CN32:1-2, SW4-7:OFF |
| 20 | IO_5 | RXD0_P16_1_JA1 | P16_1* ¹ | G11 | CN32:1-2, SW4-7:OFF |
| 21 | IO_6 | P23_7_JA1 | P23_7* ¹ | B5 | CN17:1-2, SW4-6:OFF |
| 22 | IO_7 | RXD1_P24_0_JA1 | P24_0* ¹ | D5 | CN17:1-2, SW4-6:OFF |
| 23 | IRQd / IRQAEC / M2_HSin0 | SW1_IRQ6 | P14_2* ¹ | K11 | CN32:1-2, SW4-7:OFF |
| 24 | IIC_EX | NC | NC | NC | - |
| 25 | IIC_SDA | ESC_I2CDATA | P13_3* ² | L10 | R326:実装 |
| 26 | IIC_SCL | ESC_I2CCLK | P13_2* ² | L9 | R324:実装 |

*1: バススイッチ IC を経由して接続されています。

*2: 機能選択用 0Ω 抵抗を經由して接続されています。

*3: ディップスイッチ SW7 を經由して接続されています。

表 7-30 アプリケーションヘッダ (JA2-A)の信号接続

| ピン | 機能名 | 信号名 | MPU | | コンフィグレーション用 回路設定 |
|----|----------------------|------------------|-----------|-----|---------------------|
| | | | ポート | ピン | |
| 1 | RESET | RESET# | - | N5 | - |
| 2 | EXTAL | CON_EXTAL | - | N6 | R252:未実装, E46:Short |
| 3 | NMI | SW_NMI_NMI_JA2 | P16_2*1 | G13 | CN32:1-2, SW4-7:OFF |
| 4 | Vss1 | GROUND | - | - | - |
| 5 | WDT_OVF | NC | NC | NC | - |
| 6 | SCIaTX | CAS#_TXD5 | P15_1*1 | J13 | CN32:1-2, SW4-7:OFF |
| 7 | IRQa/WKUP/M1_HSIN0 | IRQ1 | P07_4*2 | L7 | R200:実装 |
| 8 | SCIaRX | CKE_RXD5 | P15_0*1 | J12 | CN32:1-2, SW4-7:OFF |
| 9 | IRQb/M1_HSIN1 | SW2_IRQ7 | P16_3 | G14 | - |
| 10 | SCIaCK | A22_SCK5 | P14_7*1 | K12 | CN32:1-2, SW4-7:OFF |
| 11 | M1_UD | NC | NC | NC | - |
| 12 | CTSaRTSa | RAS#_CTS5#/RTS5# | P15_2*1 | J14 | CN32:1-2, SW4-7:OFF |
| 13 | M1_UP | M1_UP | P17_6*3 | F12 | SW7-5:ON |
| 14 | M1_UN | M1_UN | P18_1*3 | D14 | SW7-9:ON |
| 15 | M1_VP | JA2_15PIN | P17_7*1*2 | E13 | SW8-9:OFF, R341:実装 |
| 16 | M1_VN | JA2_16PIN | P18_0*1*2 | E14 | SW8-9:OFF, R335:実装 |
| | | | P18_2*1*2 | D12 | SW8-9:OFF, R337:実装 |
| 17 | M1_WP | JA2_17PIN | P18_2*1*2 | D12 | SW8-9:OFF, R338:実装 |
| | | | P18_0*1*2 | E14 | SW8-9:OFF, R336:実装 |
| 18 | M1_WN | MB_RST#_M1WN_DE3 | P18_3*1 | D13 | SW8-9:OFF |
| 19 | TimerOut0 | NC | NC | NC | - |
| 20 | TimerOut1 | NC | NC | NC | - |
| 21 | TimerIn0 | NC | NC | NC | - |
| 22 | TimerIn1 | NC | NC | NC | - |
| 23 | IRQc/M1_EncZ/1_HSIN2 | M1_ENCZ | P01_6*2 | C2 | R195:実装 |
| 24 | M1_POE | M1_POE | P17_3*1 | F13 | SW8-9:OFF |
| 25 | M1_TRCCLK | M1_TRCCLK 33 | P13_5 | L12 | - |
| 26 | M1_TRDCLK | M1_TRDCLK 33 | P13_6 | M13 | - |

*1: バススイッチ IC を経由して接続されています。

*2: 機能選択用 0Ω 抵抗を經由して接続されています。

*3: ディップスイッチ SW7 を經由して接続されています。

表 7-31 アプリケーションヘッダ (JA3-A)の信号接続

| ピン | 機能名 | 信号名 | MPU | | コンフィグレーション用 回路設定 |
|----|-----------|--|-----------|-----|------------------------------|
| | | | ポート | ピン | |
| 1 | A0 | BSC_A00_33_HDSL1_MISO1 | P07_3*1 | K3 | SW8-8:OFF |
| 2 | A1 | BSC_A01_HDSL1_SEL1 | P07_2*1 | K2 | SW8-8:OFF |
| 3 | A2 | BSC_A02_SI1#/HDSL1_CLK1 | P07_1*1 | K4 | SW8-8:OFF |
| 4 | A3 | BSC_A03_TST_OUT1 | P07_0*1 | K1 | SW8-8:OFF |
| 5 | A4 | BSC_A04_DUEI1 | P06_7*1 | J1 | SW8-8:OFF |
| 6 | A5 | BSC_A05_HDSL1_SMPL | P06_6*1 | J3 | SW8-8:OFF |
| 7 | A6 | BSC_A06 | P06_5*1 | J2 | SW8-8:OFF |
| 8 | A7 | BSC_A07 | P06_4*1 | H1 | SW8-8:OFF |
| 9 | A8 | BSC_A08 | P06_3*1 | J4 | SW8-8:OFF |
| 10 | A9 | BSC_A09 | P06_2*1 | H2 | SW8-8:OFF |
| 11 | A10 | BSC_A10 | P06_1*1 | H3 | SW8-8:OFF |
| 12 | A11 | BSC_A11_P05_7_SPI | P05_7*1 | H4 | SW8-8:OFF |
| 13 | A12 | BSC_A12_P06_0_SPI | P06_0*1 | G1 | SW8-8:OFF |
| 14 | A13 | BSC_A13_P05_6_SPI | P05_6*1 | G2 | SW8-8:OFF |
| 15 | A14 | BSC_A14 | P05_5*3 | G3 | SW7-2:ON |
| 16 | A15 | BSC_A15 | P02_3*3 | D1 | SW6-7:ON |
| 17 | D0 | I2C_SCL1_HSPI_INT#_M2TOG_MCLK0_BSC_D00 | P21_1*1 | A8 | SW8-10:OFF |
| 18 | D1 | I2C_SDA1_HSP1_CS#_MDAT0_BSC_D01 | P21_2*1 | B8 | SW8-10:OFF |
| 19 | D2 | ESC_LED0_RUN_HSPI_IO2_BSC_D02 | P21_3*1 | C7 | SW8-10:OFF |
| 20 | D3 | MBX_HINT#_MDAT1_BSC_D03 | P21_4*1 | D7 | SW8-10:OFF |
| 21 | D4 | HSPI_IO3_MCLK2_BSC_D04 | P21_5*1 | B7 | SW8-10:OFF |
| 22 | D5 | ESC_LINKACT0_HSPI_IO4_BSC_D05 | P21_6*1 | A7 | SW8-10:OFF |
| 23 | D6 | HSPI_IO5_MCLK3_BSC_D06 | P21_7*1 | B6 | SW8-10:OFF |
| 24 | D7 | HSPI_IO6_MDAT3_BSC_D07 | P22_0*1 | C6 | SW8-10:OFF |
| 25 | RDn | RD#_JA3_TXD2_JA6 | P00_2*1 | C4 | CN17:1-2, SW4-6:OFF |
| 26 | WR/SDWE | RTS2_WR# | P00_3*1 | A3 | CN17:1-2, SW4-6:OFF |
| 27 | CSa | CS5# | P00_6*1 | D4 | CN17:1-2, SW4-6:OFF |
| 28 | CSb | BSC_CS3#_33 | P14_5*1 | L14 | CN32:1-2, SW4-7:OFF |
| 29 | D8 | HSPI_IO7_M2POE_BSC_D08 | P22_1*1*3 | D6 | SW8-10:OFF, SW8-4:ON |
| 30 | D9 | MCLK1_BSC_D09 | P22_2*1 | A6 | SW8-10:OFF |
| 31 | D10 | BSC_D10 | P22_3*3 | A5 | SW8-2:ON |
| 32 | D11 | BSC_D11 | P15_3*1 | J11 | CN32:1-2, SW4-7:OFF |
| 33 | D12 | BSC_D12 | P15_4*1 | H13 | CN32:1-2, SW4-7:OFF |
| 34 | D13 | BSC_D13 | P15_5*1 | H12 | CN32:1-2, SW4-7:OFF |
| 35 | D14 | D14_MDAT2 | P15_6*1 | H11 | CN32:1-2, SW4-7:OFF |
| 36 | D15 | BSC_D15 | P10_4*2 | P4 | R322:実装 |
| 37 | A16 | BSC_A16 | P02_2*3 | E2 | SW6-3:ON |
| 38 | A17 | P02_1 BSC_A17 | P02_1 | C1 | - |
| 39 | A18 | BSC_A18 | P02_0*3 | D2 | SW5-8:ON |
| 40 | A19 | BSC_A19 | P01_7*3 | B1 | SW5-4:ON |
| 41 | A20 | BSC_A20 | P01_6*2 | C2 | R196:実装 |
| 42 | A21 | BSC_A21 | P14_6*1 | K14 | CN32:1-2, SW4-7:OFF |
| 43 | A22 | A22_SCK5 | P14_7*1 | K12 | CN32:1-2, SW4-7:OFF |
| 44 | SDCLK | BSC_CKIO | P04_1*2 | F1 | R198:実装 |
| 45 | CSs/Wait | BSC_WAIT# | P13_4*2 | M12 | R329:実装 |
| 46 | ALE/SDCKE | JA3_46PIN | P15_0*1*2 | J12 | CN32:1-2, SW4-7:OFF, R330:実装 |
| | | | P01_3*1*2 | A2 | CN17:1-2, SW4-6:OFF, R331:実装 |
| 47 | HWRn/DQMH | WE#1_DQMLU_P01_4_UART | P01_4*1 | E4 | CN17:1-2, SW4-6:OFF |
| 48 | LWRn/DQML | BSC_DQMLL_WE0# | P01_5*1 | B2 | CN17:1-2, SW4-6:OFF |
| 49 | CAS | CAS#_TXD5 | P15_1*1 | J13 | CN32:1-2, SW4-7:OFF |
| 50 | RAS | RAS#_CTS5#/RTS5# | P15_2*1 | J14 | CN32:1-2, SW4-7:OFF |

*1: バススイッチ IC を経由して接続されています。

*2: 機能選択用 0Ω 抵抗を経由して接続されています。

*3: ディップスイッチ SW5, SW6, SW7, SW8 を経由して接続されています。

表 7-32 アプリケーションヘッダ (JA5-A)の信号接続

| ピン | 機能名 | 信号名 | MPU | | コンフィグレーション用 回路設定 |
|----|----------------------|--|-----------|-----|----------------------|
| | | | ポート | ピン | |
| 1 | ADC4 | ADC_AN100 | - | A11 | - |
| 2 | ADC5 | ADC_AN101 | - | B11 | - |
| 3 | ADC6 | ADC_AN102 | - | C10 | - |
| 4 | ADC7 | ADC_AN103 | - | B10 | - |
| 5 | CAN1TX | CAN_TX0_JA5 | P02_2*2 | E2 | SW6-4:ON |
| 6 | CAN1RX | CAN_RX0_JA5 | P01_7*2 | B1 | SW5-5:ON |
| 7 | CAN2TX | CAN_TX1_JA5 | P02_0*2 | D2 | SW5-9:ON |
| 8 | CAN2RX | CAN_RX1_JA5 | P02_3*2 | D1 | SW6-8:ON |
| 9 | IRQe/M2_EncZ/M2HSIN1 | M2ENCZ_RXD0_JA6 | P10_3*1 | P3 | SW8-7:OFF |
| 10 | IRQf/M2_HSIN2 | NC | NC | NC | - |
| 11 | M2_UD | NC | NC | NC | - |
| 12 | M2_Uin | NC | NC | NC | - |
| 13 | M2_Vin | NC | NC | NC | - |
| 14 | M2_Win | NC | NC | NC | - |
| 15 | M2_Toggle | I2C_SCL1_HSPI_INT#_M2T OG_MCLK0_BSC_D00 | P21_1*1 | A8 | SW8-10:OFF |
| 16 | M2_POE | HSPI_IO7_M2POE_BSC_D 08 | P22_1*1*2 | D6 | SW8-10:OFF, SW8-4:ON |
| 17 | M2_TRCCLK | M2_MTCLKC | P13_7*3 | L11 | - |
| 18 | M2_TRDCLK | M2_TRDCLK | P14_0*3 | N14 | - |
| 19 | M2_UP | RXD2_M2UP | P08_5*1 | L2 | SW8-7:OFF |
| 20 | M2_Un | TXD2_M2UN | P08_7*1 | M1 | SW8-7:OFF |
| 21 | M2_VP | M2_VP | P09_0*1 | K5 | SW8-7:OFF |
| 22 | M2_Vn | M2_VN | P09_2*1 | N1 | SW8-7:OFF |
| 23 | M2_WP | M2_WP | P09_1*1 | M3 | SW8-7:OFF |
| 24 | M2_Wn | M2WN_HDSL1_SEL2 | P09_3*1 | N2 | SW8-7:OFF |

*1: バススイッチ IC を経由して接続されています。

*2: ディップスイッチ SW5, SW6, SW8 を経由して接続されています。

*3: レベルシフタ IC を経由して接続されています。

表 7-33 アプリケーションヘッダ (JA6)の信号接続

| ピン | 機能名 | 信号名 | MPU | | コンフィギュレーション 用回路設定 |
|----|-----------------|---------------------|---------|-----|----------------------|
| | | | ポート | ピン | |
| 1 | DREQ | DREQ_HDSL1_MOSI2 | P09_5*1 | N3 | SW8-7:OFF |
| 2 | DACK | DACK_ENCIFOE1_IRQ12 | P09_7*1 | M4 | SW8-7:OFF |
| 3 | TEND | TEND | P15_7*1 | H14 | CN32:1-2, SW4-7:OFF |
| 4 | STBYn | NC | NC | NC | - |
| 5 | RS232TX | NC | NC | NC | - |
| 6 | RS232RX | NC | NC | NC | - |
| 7 | SClBbRX | RXD2 | P00_1*1 | B4 | CN17:1-2, SW4-6:OFF |
| 8 | SClBbTX | RD#_JA3_TXD2_JA6 | P00_2*1 | C4 | CN17:1-2, SW4-6:OFF |
| 9 | SClCbTX | TXD0_JA6 | P10_2*1 | M5 | SW8-7:OFF |
| 10 | SClBbCK | SCK2 | P00_0*1 | E5 | CN17:1-2, SW4-6:OFF |
| 11 | SClCbCK | SCK0 | P10_4*2 | P4 | R323:実装 |
| 12 | SClCbRX | M2ENCZ_RXD0_JA6 | P10_3*1 | P3 | SW8-7:OFF |
| 13 | M1_Toggle | M1TOG_HDSL1_MOSI1 | P08_4*1 | L3 | SW8-7:OFF |
| 14 | M1_Uin | MTIOC5U | P18_4*1 | C14 | SW8-9:OFF |
| 15 | M1_Vin | MTIOC5V | P18_5*1 | C13 | SW8-9:OFF |
| 16 | M1_Win | MTIOC5W | P18_6*1 | B14 | SW8-9:OFF |
| 17 | EXT_USB_VBUS | NC | NC | NC | - |
| 18 | Reserved | NC | NC | NC | - |
| 19 | EXT_USB_BATT | NC | NC | NC | - |
| 20 | Reserved | NC | NC | NC | - |
| 21 | EXT_USB_CHG | NC | NC | NC | - |
| 22 | Reserved | NC | NC | NC | - |
| 23 | Unregulated_VCC | NC | NC | NC | - |
| 24 | Vss | GROUND | - | - | - |

*1: バススイッチ IC を経由して接続されています。

*2: 機能選択用 0Ω 抵抗を經由して接続されています。

8. コード開発

8.1 概要

このデバイスのコードをデバッグするには、いくつかの方法があります。

- CPU ボードに搭載されている Segger 開発ツール J-Link[®] OB を介して CPU ボードを PC に接続します。
- 各社エミュレータを介して CPU ボードを PC に接続します。

各エミュレータの詳細については、製造元の Web サイトを参照してください。

8.2 モードサポート

本 CPU ボードは、さまざまなブートモードをサポートします。モード設定の変更は 6.2.1 章に記載されています。マイクロプロセッサの動作モードやレジスタ等の詳細情報については、RZ/T2L グループユーザーズマニュアルハードウェア編を参照してください。

マイクロプロセッサの破損を避けるために、モード設定の変更は電源が投入されていない状態で行ってください。

8.3 アドレス空間

マイクロプロセッサの動作モードによるアドレス空間の詳細は RZ/T2L グループ ユーザーズマニュアルハードウェア編を参照してください。

9. 使用上の注意

9.1 制限事項

本ボードには表 9-1 に示す制限事項があります。制限事項の該当/非該当は管理番号で識別可能です。管理番号は図 9-1 に示す型名シールに記載されています。

表 9-1 RSK+RZT2L の制限事項

| No. | 管理番号 | 名称 | 制限事項概要 |
|-----|------|----------------------|---|
| 1 | 無し | RZ/T2L モード設定に関する制限事項 | 信号機能選択スイッチ SW8-8=ON 設定時、モード設定スイッチ SW4-1～SW4-3 の設定にかかわらず MD2～MD0 端子が”L”に設定される。 |

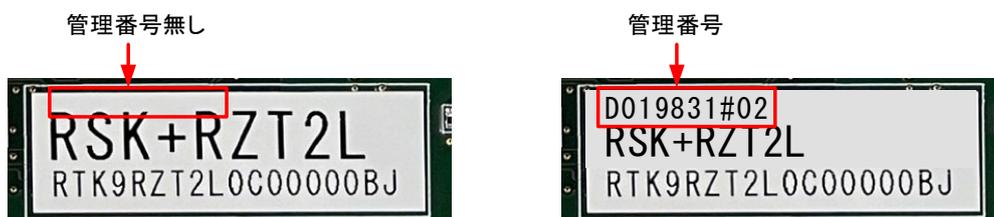


図 9-1 型名シール（ハンダ面に貼付）

9.1.1 制限事項 1 RZ/T2L モード設定に関する制限事項

内容

EtherCAT Port1 (ETH1)を使用するために信号機能選択スイッチ SW8-8 を ON（バススイッチ IC41 で ETH1 関連信号を選択）に設定してリセット解除した場合、モード設定スイッチ SW4-1～SW4-3 の設定にかかわらず MD2～MD0 端子が”L”になり RZ/T2L が xSPI0 boot mode (x1 boot serial flash)で起動します。

回避策

xSPI0 boot mode (x1 boot serial flash) 以外のブートモードで EtherCAT Port1 (ETH1)を使用する場合は、表 9-2 を参照して以下の(1)～(3)いずれかの回避策を実施してください。

表 9-2 各ブートモードと回避策

| MD[2:0] | ブートモード | 回避策 | 備考 |
|-----------|--|-------------------|-------------------|
| 0 (L,L,L) | xSPI0 boot mode (x1 boot serial flash) | 不要 ^{*1} | |
| 1 (L,L,H) | xSPI0 (x8 boot serial flash) | 非対応 ^{*2} | |
| 2 (L,H,L) | 16bit bus boot mode (NOR flash) | 非対応 ^{*2} | |
| 3 (L,H,H) | Serial host interface boot mode | (2) または (3) | |
| 4 (H,L,L) | xSPI1 boot mode (x1 boot serial flash) | (1) または (3) | (1)はデバッグ未接続時、適用不可 |
| 5 (H,L,H) | SCI (UART) boot mode | (2) または (3) | |
| 6 (H,H,L) | USB boot mode | (2) または (3) | |

*1: このブートモードでは回避策を実施する必要はありません。

*2: このブートモードは本ボードでは使用できません。

(1) デバッガを用いて、以下の手順を行う

- ① SW8-8 を OFF にした状態でデバッガを起動し、プログラムをダウンロード
- ② プログラム実行前に SW8-8 を ON に変更
- ③ プログラムを実行

ドキュメント R01AN6434EJXXXX に記載されている Appendix. How to Debug FSP Project with Flash Boot Mode も参照下さい。

(2) SW8-8 を OFF にした状態で起動し、PC から送信されるプログラムの受信待機中に SW8-8 を ON に変更する

(3) 抵抗 R27、R29、R30 を 1k Ω 品に取り換える

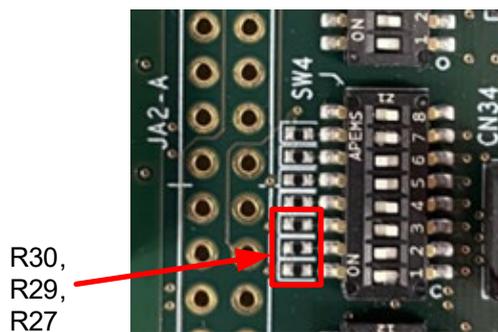


図 9-2 抵抗 R27、R29、R30 の実装位置

10. サポート

RZ/T2L マイクロプロセッサに関する情報は、RZ/T2L グループ ユーザーズマニュアル ハードウェア編を参照してください。

オンラインの技術サポート、情報等は <https://www.renesas.com/>より入手できます。

オンライン技術サポート

技術関連の問合せは、<https://www.renesas.com/support/contact.html> を通じてお願いいたします。
ルネサスのマイクロプロセッサに関する総合情報は、<https://www.renesas.com/>より入手可能です。

設計、製造情報

本ボードの設計製造情報「Renesas Starter Kit+ for RZ/T2L Design Package」は、<https://www.renesas.com/rskrzt2l> から入手できます。

- ファイル名 : rskplus-rzt2l-v2-designpackage.zip
- 内容

表 10-1: Renesas Starter Kit+ for RZ/T2L Design Package の内容

| ファイルタイプ | 内容 | ファイル/フォルダ名 |
|-------------|--------|--------------------------------------|
| ファイル (txt) | Readme | Readme for schematic.txt |
| ファイル (PDF) | 回路図 | rskplus-rzt2l-rev1.10-schematic.pdf |
| ファイル (PDF) | 設計図面 | rskplus-rzt2l-rev1.00-mechdwg.pdf |
| ファイル (PDF) | 3D 図面 | rskplus-rzt2l-rev1.00-3d.pdf |
| ファイル (xlsx) | BOM | rskplus-rzt2l-MP_rev1.10-BOM.xlsx |
| フォルダ | 製造ファイル | rskplus-rzt2l-Manufacturing Files |
| フォルダ | 設計ファイル | rskplus-rzt2l-Design Files - Cadence |

商標

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

ARM®および Cortex®は、Arm Limited の登録商標です。

Pmod™は、Digilent Inc.の商標です。Pmod インタフェース仕様は、Digilent Inc.の所有物です。Pmod 商標の使用に関する詳細については、[Pmod License Agreement](https://digilent.com/reference/media/pmod/pmod/pmod_license_agreement.pdf) をご覧ください。

https://digilent.com/reference/media/pmod/pmod/pmod_license_agreement.pdf

J-Link®は SEGGER Microcontroller GmbH の商標登録です。

mikroBUS™は MikroElektronika d.o.o の商標です。

Grove®は Seed Technology Co., Ltd の商標登録です。

QWIIC®は SparkFun ELECTRONICS の商標登録です。

著作権

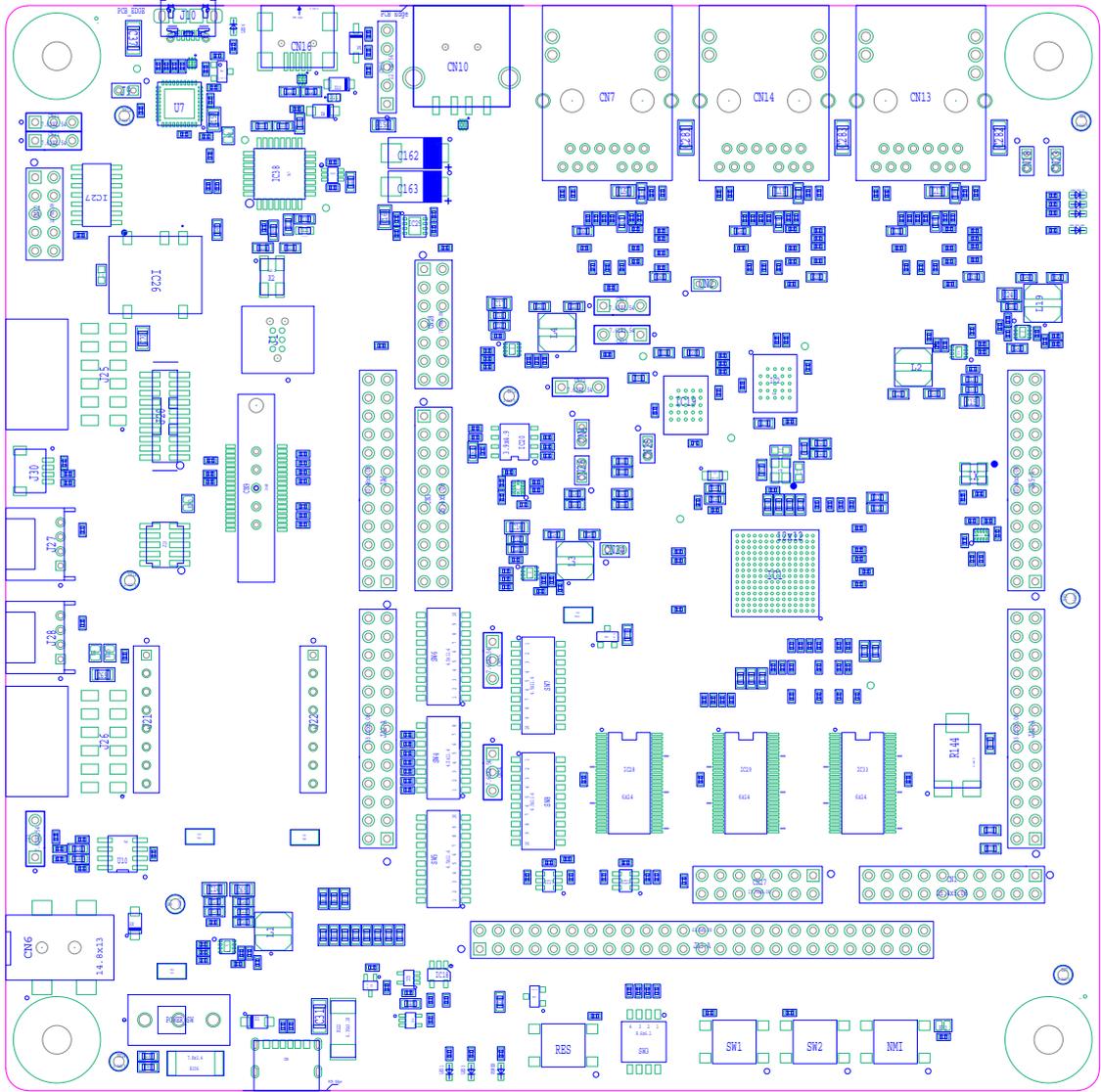
本書の内容の一部または全てを予告無しに変更することがあります。

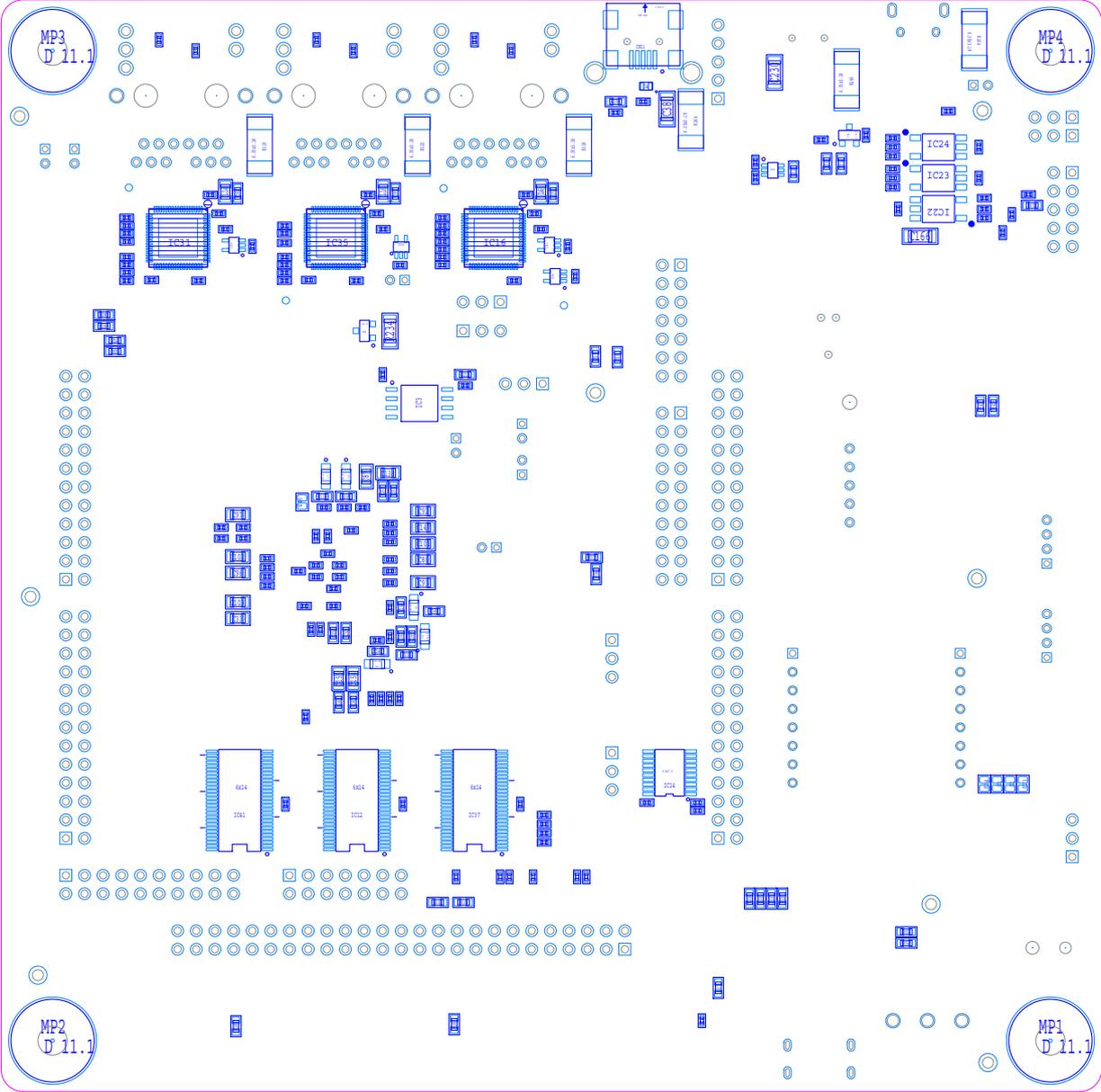
本書の著作権はルネサス エレクトロニクス株式会社にあり、ルネサス エレクトロニクス株式会社の書面での承諾無しに、本書の一部または全てを複製することを禁じます。

© 2024 Renesas Electronics Corporation. All rights reserved.

11. 付録

本ボード上の各コンポーネントの配置を示します。





| | |
|------|---|
| 改訂記録 | RZ/T2L グループ Renesas Starter Kit+ for RZ/T2L ユーザーズマニュアル |
|------|---|

| Rev. | 発行日 | 改訂内容 | |
|------|--------------|----------|---|
| | | ページ | ポイント |
| 1.00 | Dec 16, 2022 | — | 初版発行 |
| 1.10 | Mar 29, 2023 | 31 67 | ・表 6-1 に注釈 3 追加 ・9. 使用上の注意 を追加、これに伴い以降の章番号繰り下げ |
| 1.20 | Apr 28, 2023 | 5 69 | このマニュアルの使い方の表から回路図関連記載を削除 10 サポートに設計、製造情報を追加 |
| 1.21 | Jul 10, 2024 | 14 | 図 3-2 の誤記修正 |
| | | | |

RZ/T2L グループ

Renesas Starter Kit+ for RZ/T2L ユーザーズマニュアル

発行年月日 2022 年 12 月 16 日 Rev.1.00

2024 年 7 月 10 日 Rev.1.21

発行 ルネサス エレクトロニクス株式会社

〒135-0061 東京都江東区豊洲 3-2-24 (豊洲フォレシア)

RZ/T2L Group