

RL78 FAMILY

ハードウェアマニュアルガイド

電気的特性編

2023年7月
ルネサス エレクトロニクス株式会社

絶対最大定格①

マイコンを破壊させない電源電圧の範囲です。

マイコンを破壊させないREGC端子の入力電圧範囲です。

マイコンを破壊させない各端子の入力電圧範囲です。

電気特性に対する補足情報です。正しくお使いになるためには、こちらの条件も確認いただく必要があります。

項目	略号	条件	定格	単位
電源電圧	VDD		-0.5 ~ +6.5	V
	EVDD0, EVDD1	EVDD0 = EVDD1	-0.5 ~ +6.5	V
	EVSS0, EVSS1	EVSS0 = EVSS1	-0.5 ~ +0.3	V
REGC端子入力電圧	VIREGC	REGC	-0.3 ~ +2.1 かつ -0.3 ~ VDD + 0.3注1	V
入力電圧	Vi1	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P64-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120, P125-P127, P140-P147	-0.3 ~ EVDD0 + 0.3 かつ -0.3 ~ VDD + 0.3注2	V
	Vi2	P60-P63 (N-chオープン・ドレイン)	-0.3 ~ +6.5	V
	Vi3	P20-P27, P121-P124, P137, P150-P156, EXCLK, EXCLKS, RESET	-0.3 ~ VDD + 0.3注2	V

注1. REGC端子にはコンデンサ (0.47 ~ 1 μF) を介してVssに接続してください。この値は、REGC端子の絶対最大定格を規定するものです。電圧印加して使用しないでください。

注2. 6.5 V以下であること。

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を超えると、製品の品質を損なうおそれがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を超えない状態で、製品をご使用ください。

: 特性の保証値かつ
 ユーザが遵守するべき値
 : 特性の保証値
 : 説明対象

絶対最大定格②

マイコンを破壊させない
各端子の出力電圧範囲です。

マイコンを破壊させない
アナログ端子の入力電圧範囲です。

電気特性に対する補足情報
です。
正しくお使いになるためには、
こちらの条件も確認
いただく必要があります。

項目	略号	条件	定格	単位
出力電圧	VO1	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P60-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120, P125-P127, P130, P140-P147	-0.3 ~ EVDD0 + 0.3 かつ -0.3 ~ VDD + 0.3注2	V
	VO2	P20-P27, P121, P122, P150-P156	-0.3 ~ VDD + 0.3注2	V
アナログ入力電圧	VAI1	ANI16-ANI26	-0.3 ~ EVDD0 + 0.3 かつ -0.3 ~ AVREFP + 0.3注2, 3	V
	VAI2	ANI0-ANI14	-0.3 ~ VDD + 0.3 かつ -0.3 ~ AVREFP + 0.3注2, 3	V

注2. 6.5 V以下であること。

注3. A/D変換対象の端子は、AVREFP + 0.3を超えないでください。

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を超えると、製品の品質を損なうおそれがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を超えない状態で、製品をご使用ください。

- : 特性の保証値かつ
ユーザが遵守すべき値
- : 特性の保証値
- : 説明対象

絶対最大定格③

マイコンを破壊させない各端子のハイ・レベル出力時に流せる電流の上限値です。

マイコンを破壊させない各端子のロウ・レベル出力時に流せる電流の上限値です。

電気特性に対する補足情報です。正しくお使いになるためには、こちらの条件も確認いただく必要があります。

項目	略号	条件		定格	単位
ハイ・レベル出力電流	IOH1	1端子	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P64-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120, P125-P127, P130, P140-P147	-40	mA
		端子合計 - 170 mA	P00-P04, P07, P32-P37, P40-P47, P102-P106, P120, P125-P127, P130, P140-P145	-70	mA
			P05, P06, P10-P17, P30, P31, P50-P57, P64-P67, P70-P77, P80-P87, P90-P97, P100, P101, P110-P117, P146, P147	-100	mA
	IOH2	1端子	P20-P27, P121, P122, P150-P156	-5	mA
端子合計			-20	mA	
ロウ・レベル出力電流	IOL1	1端子	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P60-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120, P125-P127, P130, P140-P147	40注	mA
		端子合計 170 mA	P00-P04, P07, P32-P37, P40-P47, P102-P106, P120, P125-P127, P130, P140-P145	70	mA
			P05, P06, P10-P17, P30, P31, P50-P57, P60-P67, P70-P77, P80-P87, P90-P97, P100, P101, P110-P117, P146, P147	100	mA
	IOL2	1端子	P20-P27, P121, P122, P150-P156	10	mA
端子合計			20	mA	

注 下記のポートを40 mAポート出力制御レジスタ (PTDC) でIOL1 = 40.0 mAに選択した場合は80 mA (定格) です。
 64 ~ 100ピンかつフラッシュROM 384 ~ 768 Kバイト製品のP04, P10, P120
 100ピンのフラッシュROM 384 ~ 768 Kバイト製品のP110
 30 ~ 52ピン製品のP17, P51
 32 ~ 52ピン製品のP70

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を超えると、製品の品質を損なうおそれがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を超えない状態で、製品をご使用ください。

 : 特性の保証値かつユーザが遵守すべき値
 : 特性の保証値
 : 説明対象

絶対最大定格④

マイコンを動作させていない状態での保管可能な温度範囲です。

電気特性に対する補足情報です。
正しくお使いになるためには、こちらの条件も確認いただく必要があります。

項目	略号	条件	定格	単位	
動作周囲温度	TA	通常動作時	3C : 産業用途	-40 ~ +105	°C
			2D : 民生用途	-40 ~ +85	
		フラッシュ・メモリ・プログラミング時	3C : 産業用途	-40 ~ +105	
			2D : 民生用途	-40 ~ +85	
保存温度	Tstg		-65 ~ +150	°C	

注意

各項目のうち1項目でも、また一瞬でも絶対最大定格を超えると、製品の品質を損なうおそれがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を超えない状態で、製品をご使用ください。

- : 特性の保証値かつ
ユーザが遵守すべき値
- : 特性の保証値
- : 説明対象

発振回路特性

X1,XT1発振回路特性

スペックの前提条件です。
必ずご確認ください。

公称周波数1MHzから20MHz
のセラミック発振子または
水晶振動子を使用できます。
周波数許容偏差の考慮は不
要です。

30ピンから36ピン製品は
電源電圧条件が異なります。

37.2.1 X1発振回路特性

($T_A = -40 \sim +105^\circ\text{C}$, $1.6\text{ V} \leq V_{DD} \leq 5.5\text{ V}$, $V_{SS} = 0\text{ V}$)

項目	発振子	条件	MIN.	TYP.	MAX.	単位
X1クロック発振許容入力周期注	セラミック発振子／水晶振動子		0.05		1	μs

注 発振回路の許容範囲を示すものです。必ず実装回路上での評価を発振子メーカーに依頼し、発振特性を確認してご使用ください。また、命令実行時間は、AC特性を参照してください。

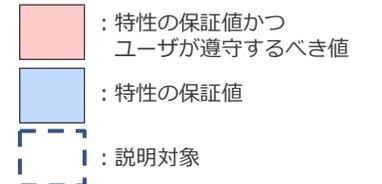
注意 リセット解除後は、高速オンチップ・オシレータ・クロックによりCPUが起動されるため、X1クロックの発振安定時間は発振安定時間カウンタ状態レジスタ（OSTC）でユーザにて確認してください。また使用する発振子で発振安定時間を十分に評価してから、OSTCレジスタ、発振安定時間選択レジスタ（OSTS）の発振安定時間を決定してください。

37.2.2 XT1発振回路特性

($T_A = -40 \sim +105^\circ\text{C}$, $2.4\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ (30～36ピン製品), $1.6\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ (40～128ピン製品), $V_{SS} = 0\text{ V}$)

項目	発振子	条件	MIN.	TYP.	MAX.	単位
XT1クロック発振周波数 (f_{XT})注	水晶振動子			32.768		kHz

注 発振回路の許容範囲を示すものです。必ず実装回路上での評価を発振子メーカーに依頼し、発振特性を確認してご使用ください。また、命令実行時間は、AC特性を参照してください。



発振回路特性

オンチップ・オシレータ特性

37.2.3 オンチップ・オシレータ特性

(TA = -40 ~ +105°C, 1.6 V ≤ VDD ≤ 5.5 V, VSS = 0 V)

項目	略号	条件			MIN.	TYP.	MAX.	単位
高速オンチップ・オシレータ・クロック周波数	fiH				1		32	MHz
高速オンチップ・オシレータ・クロック周波数精度注1	fiH	HIPREC = 1	+85 ~ +105°C	1.8 V ≤ VDD ≤ 5.5 V	-2.0		+2.0	%
				1.6 V ≤ VDD ≤ 5.5 V	-6.0		+6.0	%
			-20 ~ +85°C	1.8 V ≤ VDD ≤ 5.5 V	-1.0		+1.0	%
				1.6 V ≤ VDD ≤ 5.5 V	-5.0		+5.0	%
			-40 ~ -20°C	1.8 V ≤ VDD ≤ 5.5 V	-1.5		+1.5	%
				1.6 V ≤ VDD ≤ 5.5 V	-5.5		+5.5	%
		HIPREC = 0注4			-15		0	%
高速オンチップ・オシレータ・トリミング・レジスタ (HIOTRM) を調整すると、fiHを補正できます。HIOTRMの設定値を1変化させたときに変化する周波数精度を示しています。						0.05		%

高速オンチップ・オシレータのクロック周波数の精度範囲です。CPUと周辺機能の動作は、選択した動作クロックの精度に依存します。

高速オンチップ・オシレータ・トリミング・レジスタ (HIOTRM) を調整すると、fiHを補正できます。HIOTRMの設定値を1変化させたときに変化する周波数精度を示しています。

- 注1. テスト時の精度です。
 注2. 発振回路の特性だけを示すものです。命令実行時間は、AC特性を参照してください。
 注3. 評価による値です。
 注4. FRQSEL3 = 1に設定時

: 特性の保証値かつユーザが遵守すべき値
 : 特性の保証値
 : 説明対象

DC特性

端子特性①

各端子のハイ・レベル出力時に流せる電流の上限値です。この値を超えないように外部回路で電流を制限してください。

1端子に流せる電流の上限値です。

対象となる端子に流せる電流値の合計の上限値です。「デューティ ≤ 70%」は、電流を流せる期間の割合を示します。

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

(1/7)

項目	略号	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル許容出力電流 ^{注1}	IOH1	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P64-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120, P125-P127, P130, P140-P147 1端子			-10.0 ^{注2}	mA
		P00-P04, P07, P32-P37, P40-P47, P102-P106, P120, P125-P127, P130, P140-P145 合計 (デューティ ≤ 70% ^{時注3})	4.0 V ≤ EVDD0 ≤ 5.5 V		-55.0 ^{注4}	mA
			2.7 V ≤ EVDD0 < 4.0 V		-10.0	mA
			1.8 V ≤ EVDD0 < 2.7 V		-5.0	mA
			1.6 V ≤ EVDD0 < 1.8 V		-2.5	mA
		P05, P06, P10-P17, P30, P31, P50-P57, P64-P67, P70-P77, P80-P87, P90-P97, P100, P101, P110-P117, P146, P147 合計 (デューティ ≤ 70% ^{時注3})	4.0 V ≤ EVDD0 ≤ 5.5 V		-80.0 ^{注5}	mA
			2.7 V ≤ EVDD0 < 4.0 V		-19.0	mA
			1.8 V ≤ EVDD0 < 2.7 V		-10.0	mA
			1.6 V ≤ EVDD0 < 1.8 V		-5.0	mA
		全端子合計 (デューティ ≤ 70% ^{時注3})	1.6 V ≤ EVDD0 ≤ 5.5 V		-135.0 ^{注6}	mA

(注意、備考は次ページに続きます)

- : 特性の保証値かつユーザが遵守すべき値
- : 特性の保証値
- : 説明対象

DC特性

端子特性②

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

(1/7)

項目	略号	条件	MIN.	TYP.	MAX.	単位		
ハイ・レベル許容出力電流 ^{注1}	I _{OH2}	P20-P27, P121, P122, P150-P156 1端子	4.0 V ≤ V _{DD} ≤ 5.5 V			-3.0 ^{注2}	mA	
			2.7 V ≤ V _{DD} < 4.0 V			-1.0 ^{注2}	mA	
			1.8 V ≤ V _{DD} < 2.7 V			-1.0 ^{注2}	mA	
			1.6 V ≤ V _{DD} < 1.8 V			-0.5 ^{注2}	mA	
	全端子合計 (デューティ ≤ 70%時 ^{注3})			4.0 V ≤ V _{DD} ≤ 5.5 V			-20.0	mA
				2.7 V ≤ V _{DD} < 4.0 V			-10.0	mA
				1.8 V ≤ V _{DD} < 2.7 V			-5.0	mA
				1.6 V ≤ V _{DD} < 1.8 V			-5.0	mA

VDDの条件によって流せる電流値が異なります。

デューティ > 70%の条件で使用する場合は、流せる電流値が小さくなります。流せる平均電流は変わりません。

産業用途向けの製品を-40°C ~ 105°Cの温度範囲で使用する場合は、電流値が異なります。

注1. EVDD0, EVDD1, VDD端子から出力端子に流れ出しても、デバイスの動作を保証する電流値です。

注2. ただし、合計の電流値を超えないでください。

注3. デューティ ≤ 70%の条件での出力電流の値です。

デューティ > 70%に変更した出力電流の値は、次の計算式で求めることができます（デューティ比をn%に変更する場合）。

・ 端子合計の出力電流 = (I_{OH} × 0.7) / (n × 0.01)

<計算例> I_{OH} = -10.0 mAの場合、n = 80%

端子合計の出力電流 = (-10.0 × 0.7) / (80 × 0.01) ≒ -8.7 mA

ただし、1端子あたりに流せる電流は、デューティによって変わることはありません。また、絶対最大定格以上の電流は流せません。

注4. 産業用途向け (R7F100Gxx3Cxx) の85°C ~ 105°Cは-30 mAです。

注5. 産業用途向け (R7F100Gxx3Cxx) の85°C ~ 105°Cは-50 mAです。

注6. 産業用途向け (R7F100Gxx3Cxx) の-40°C ~ 85°Cは-100 mA, 85°C ~ 105°Cは-60 mAです。

注意 P00, P02-P04, P10-P15, P17, P34, P42-P45, P50, P52-P55, P71, P72, P74, P80-P83, P96, P120, P142-P144は、N-chオープン・ドレイン・モード時には、ハイ・レベル出力しません。

特性の保証値かつ
ユーザが遵守すべき値

特性の保証値

説明対象

DC特性

端子特性③

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

(2/7)

各端子のロウ・レベル出力時に流せる電流の上限値です。この特性を満たすように外部回路で電流を制限してください。

1端子に流せる電流の上限値です。

対象となる端子に流せる電流値の合計の上限値です。「デューティ ≤ 70%」は、電流を流せる期間の割合を示します。

項目	略号	条件	MIN.	TYP.	MAX.	単位
ロウ・レベル許容出力電流 ^{注1}	IOL1	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P64-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120, P125-P127, P130, P140-P147 1端子			20.0 注2, 3	mA
		P60-P63 1端子			15.0 ^{注2}	mA
	P00-P04, P07, P32-P37, P40-P47, P102-P106, P120, P125-P127, P130, P140-P145 合計 (デューティ ≤ 70% ^{時注4})	4.0 V ≤ EVDD0 ≤ 5.5 V			70.0 ^{注5}	mA
		2.7 V ≤ EVDD0 < 4.0 V			15.0	mA
		1.8 V ≤ EVDD0 < 2.7 V			9.0	mA
		1.6 V ≤ EVDD0 < 1.8 V			4.5	mA
	P05, P06, P10-P17, P30, P31, P50-P57, P60-P67, P70-P77, P80-P87, P90-P97, P100, P101, P110-P117, P146, P147 合計 (デューティ ≤ 70% ^{時注4})	4.0 V ≤ EVDD0 ≤ 5.5 V			80.0 ^{注5}	mA
		2.7 V ≤ EVDD0 < 4.0 V			35.0	mA
		1.8 V ≤ EVDD0 < 2.7 V			20.0	mA
		1.6 V ≤ EVDD0 < 1.8 V			10.0	mA
全端子合計 (デューティ ≤ 70% ^{時注4})				150.0 注6	mA	

(注意、備考は次ページに続きます)

 : 特性の保証値かつ
 ユーザが遵守するべき値
 : 特性の保証値
 : 説明対象

DC特性

端子特性④

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V) (2/7)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
ロウ・レベル許容出力電流注1	IOL2	P20-P27, P121, P122, P150-P156 1端子	4.0 V ≤ VDD ≤ 5.5 V			8.5注2	mA
			2.7 V ≤ VDD < 4.0 V			1.5注2	mA
			1.8 V ≤ VDD < 2.7 V			0.6注2	mA
			1.6 V ≤ VDD < 1.8 V			0.4注2	mA
全端子合計 (デューティ ≤ 70%時注4)			4.0 V ≤ VDD ≤ 5.5 V			20	mA
			2.7 V ≤ VDD < 4.0 V			20	mA
			1.8 V ≤ VDD < 2.7 V			15	mA
			1.6 V ≤ VDD < 1.8 V			10	mA

VDDの条件によって流せる電流値が異なります。

40mAポート出力として使用する場合の特性です。

デューティ > 70%の条件で使用する場合は、流せる電流値が小さくなります。流せる平均電流は変わりません。

産業用途向けの製品を-40°C ~ 105°Cの温度範囲で使用する場合は、電流値が異なります。

注1. 出力端子からEVSS0, EVSS1, VSS端子に流れ込んでも、デバイスの動作を保証する電流値です。

注2. 合計の電流値を超えないください。

注3. 下記のポートを40.0 mAポート出力制御レジスタ (PTDC) でIOL1 = 40.0 mAに選択した場合は40 mA (max.) です。

64 ~ 100ピンかつフラッシュROM 384 ~ 768 Kバイト製品のP04, P10, P120

100ピンのフラッシュROM 384 ~ 768 Kバイト製品のP101

30 ~ 52ピン製品のP17, P51

32 ~ 52ピン製品のP70

注4. デューティ ≤ 70%の条件での電流の値です。

デューティ > 70%に変更した出力電流の値は、次の計算式で求めることができます (デューティ比をn%に変更する場合)。

・ 端子合計の出力電流 = (IOL × 0.7) / (n × 0.01)

<計算例> IOL = 10.0 mAの場合、n = 80%

端子合計の出力電流 = (10.0 × 0.7) / (80 × 0.01) ≒ 8.7 mA

ただし、1端子あたりに流せる電流は、デューティによって変わることはありません。また、絶対最大定格以上の電流は流せません。

注5. 産業用途向け (R7F100Gxx3Cxx) の85°C ~ 105°Cは40 mAです。

注6. 産業用途向け (R7F100Gxx3Cxx) の85°C ~ 105°Cは80 mAです。

備考 特に指定のないかぎり、兼用端子の特性はポート端子の特性と同じです。

特性の保証値かつ
ユーザが遵守すべき値

特性の保証値

説明対象

DC特性

端子特性⑤

($T_A = -40 \sim +105^\circ\text{C}$, $1.6\text{ V} \leq \text{EVDD0} = \text{EVDD1} \leq \text{VDD} \leq 5.5\text{ V}$, $\text{VSS} = \text{EVSS0} = \text{EVSS1} = 0\text{ V}$)

(3/7)

ポート・レジスタの読出し値が必ず"1"になる電圧範囲です。

TTL入力バッファに設定すると特性が変わります。

P60-P63は、6V耐圧の端子です。

項目	略号	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	VIH1	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P64-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120, P125-P127, P140-P147	0.8 EVDD0		EVDD0	V
	VIH2	P01, P03, P04, P10, P11, P13-P17, P43, P44, P53-P55, P80, P81, P142, P143	2.2		EVDD0	V
		TTL入力バッファ $4.0\text{ V} \leq \text{EVDD0} \leq 5.5\text{ V}$	2.0		EVDD0	V
		TTL入力バッファ $3.3\text{ V} \leq \text{EVDD0} < 4.0\text{ V}$	1.5		EVDD0	V
		TTL入力バッファ $1.6\text{ V} \leq \text{EVDD0} < 3.3\text{ V}$	0.7 VDD		VDD	V
	VIH3	P20-P27, P150-P156	0.7 VDD		VDD	V
	VIH4	P60-P63	0.7 EVDD0		6.0	V
	VIH5	P121-P124, P137, EXCLK, EXCLKS, RESET	0.8 VDD		VDD	V

注意 P00, P02-P04, P10-P15, P17, P34, P42-P45, P50, P52-P55, P71, P72, P74, P80-P83, P96, P120, P142-P144は、N-chオープン・ドレイン・モード時でもVIHの最大値 (MAX.) はEVDD0です。

- : 特性の保証値かつユーザが遵守すべき値
- : 特性の保証値
- : 説明対象

DC特性

端子特性⑥

ポート・レジスタの読出し値が必ず"0"になる電圧範囲です。

TTL入力バッファに設定すると特性が変わります。

($T_A = -40 \sim +105^\circ\text{C}$, $1.6\text{ V} \leq \text{EVDD0} = \text{EVDD1} \leq \text{VDD} \leq 5.5\text{ V}$, $\text{VSS} = \text{EVSS0} = \text{EVSS1} = 0\text{ V}$)

(3/7)

項目	略号	条件	MIN.	TYP.	MAX.	単位
ロウ・レベル入力電圧	VIL1	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P64-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120, P125-P127, P140-P147	0		0.2 EVDD0	V
	VIL2	TTL入力バッファ $4.0\text{ V} \leq \text{EVDD0} \leq 5.5\text{ V}$	0		0.8	V
		TTL入力バッファ $3.3\text{ V} \leq \text{EVDD0} < 4.0\text{ V}$	0		0.5	V
		TTL入力バッファ $1.6\text{ V} \leq \text{EVDD0} < 3.3\text{ V}$	0		0.32	V
	VIL3	P20-P27, P150-P156	0		0.3 VDD	V
	VIL4	P60-P63	0		0.3 EVDD0	V
	VIL5	P121-P124, P137, EXCLK, EXCLKS, RESET	0		0.2 VDD	V

- : 特性の保証値かつ
ユーザが遵守するべき値
- : 特性の保証値
- : 説明対象

DC特性

端子特性⑦

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

(4/7)

ハイ・レベル出力時に端子から出力される電圧値です。IOHの条件によって電圧値が異なります。

項目	略号	条件	MIN.	TYP.	MAX.	単位	
ハイ・レベル出力電圧	VOH1	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P64-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120, P125-P127, P130, P140-P147	4.0 V ≤ EVDD0 ≤ 5.5 V, IOH1 = -10.0 mA	EVDD0 -1.5			V
			4.0 V ≤ EVDD0 ≤ 5.5 V, IOH1 = -3.0 mA	EVDD0 -0.7			V
			2.7 V ≤ EVDD0 ≤ 5.5 V, IOH1 = -2.0 mA	EVDD0 -0.6			V
			1.8 V ≤ EVDD0 ≤ 5.5 V, IOH1 = -1.5 mA	EVDD0 -0.5			V
			1.6 V ≤ EVDD0 < 5.5 V, IOH1 = -1.0 mA	EVDD0 -0.5			V
	VOH2	P20-P27, P121, P122, P150-P156	4.0 V ≤ VDD ≤ 5.5 V, IOH2 = -3.0 mA	VDD -0.7			V
			2.7 V ≤ VDD < 4.0 V, IOH2 = -1.0 mA	VDD -0.5			V
			1.8 V ≤ VDD < 2.7 V, IOH2 = -1.0 mA	VDD -0.5			V
			1.6 V ≤ VDD < 1.8 V, IOH2 = -0.5 mA	VDD -0.5			V

注意 P00, P02-P04, P10-P15, P17, P34, P42-P45, P50, P52-P55, P71, P72, P74, P80-P83, P96, P120, P142-P144は、N-chオープン・ドレイン・モード時には、ハイ・レベル出力しません。

- : 特性の保証値かつユーザが遵守するべき値
- : 特性の保証値
- : 説明対象

DC特性

端子特性⑧

ロウ・レベル出力時に端子から出力される電圧値です。IOLの条件によって電圧値が異なります。

($T_A = -40 \sim +105^\circ\text{C}$, $1.6\text{ V} \leq \text{EVDD}_0 = \text{EVDD}_1 \leq \text{VDD} \leq 5.5\text{ V}$, $\text{VSS} = \text{EVSS}_0 = \text{EVSS}_1 = 0\text{ V}$)

(5/7)

項目	略号	条件	MIN.	TYP.	MAX.	単位		
ロウ・レベル出力電圧	VOL1	$4.0\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	IOL1 = 20.0 mA			1.3	V	
			IOL1 = 40.0 mA注			1.3	V	
		$4.0\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	IOL1 = 8.5 mA			0.7	V	
			IOL1 = 17.0 mA注			0.7	V	
		$2.7\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	IOL1 = 3.0 mA			0.6	V	
			IOL1 = 6.0 mA注			0.6	V	
		$2.7\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	IOL1 = 1.5 mA			0.4	V	
			IOL1 = 3.0 mA注			0.4	V	
		$1.8\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	IOL1 = 0.6 mA			0.4	V	
			IOL1 = 1.2 mA注			0.4	V	
		$1.6\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	IOL1 = 0.3 mA			0.4	V	
			IOL1 = 0.6 mA注			0.4	V	
		VOL2	P20-P27, P121, P122, P150-P156	$4.0\text{ V} \leq \text{VDD} \leq 5.5\text{ V}$, IOL2 = 8.5 mA			0.7	V
				$2.7\text{ V} \leq \text{VDD} < 4.0\text{ V}$, IOL2 = 1.5 mA			0.5	V
$1.8\text{ V} \leq \text{VDD} < 2.7\text{ V}$, IOL2 = 0.6 mA					0.4	V		
$1.6\text{ V} \leq \text{VDD} < 1.8\text{ V}$, IOL2 = 0.4 mA					0.4	V		
VOL3	P60-P63	$4.0\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$, IOL3 = 15.0 mA			2.0	V		
		$4.0\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$, IOL3 = 5.0 mA			0.4	V		
		$2.7\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$, IOL3 = 3.0 mA			0.4	V		
		$1.8\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$, IOL3 = 2.0 mA			0.4	V		
		$1.6\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$, IOL3 = 1.0 mA			0.4	V		

注 下記のポートを40.0 mAポート出力制御レジスタ (PTDC) でIOL1 = 40.0 mAに選択したときの特性です。
 64 ~ 100ピンかつフラッシュ ROM 384 ~ 768 Kバイト製品のP04, P10, P120
 100ピンのフラッシュ ROM 384 ~ 768 Kバイト製品のP101
 30 ~ 52ピン製品のP17, P51
 32 ~ 52ピン製品のP70

 : 特性の保証値かつユーザが遵守すべき値
 : 特性の保証値
 : 説明対象

DC特性

端子特性⑨

出力電流制御機能を有効にしたとき、流すことができる電流の値です。
なお、外部に抵抗を接続すると、その制限抵抗によって電流は制限されます。

($T_A = -40 \sim +105^\circ\text{C}$, $1.6\text{ V} \leq \text{EVDD0} = \text{EVDD1} \leq \text{VDD} \leq 5.5\text{ V}$, $\text{VSS} = \text{EVSS0} = \text{EVSS1} = 0\text{ V}$)

(6/7)

項目	略号	条件		MIN.	TYP.	MAX.	単位	
出力電流注	CCDIoL	P16, P17, P50, P51 P60-P63	CCSm = 01H	$4.0\text{ V} \leq \text{EVDD0} \leq 5.5\text{ V}$	1.0	1.8	2.6	mA
				$2.7\text{ V} \leq \text{EVDD0} < 4.0\text{ V}$	0.8	1.5	2.3	mA
			CCSm = 02H	$4.0\text{ V} \leq \text{EVDD0} \leq 5.5\text{ V}$	3.0	4.9	6.5	mA
				$3.0\text{ V} \leq \text{EVDD0} < 4.0\text{ V}$	2.7	4.3	5.9	mA
		CCSm = 03H	$4.0\text{ V} \leq \text{EVDD0} \leq 5.5\text{ V}$	6.6	10.0	13.2	mA	
			$3.3\text{ V} \leq \text{EVDD0} < 4.0\text{ V}$	6.0	9.1	12.1	mA	
P60-P63	CCSm = 04H	$4.0\text{ V} \leq \text{EVDD0} \leq 5.5\text{ V}$	10.2	15.0	19.8	mA		
		$3.3\text{ V} \leq \text{EVDD0} < 4.0\text{ V}$	9.4	13.8	18.2	mA		

注 出力電流制御機能を有効にした場合です。

-  : 特性の保証値かつ
ユーザが遵守するべき値
-  : 特性の保証値
-  : 説明対象

DC特性

端子特性⑩

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

(7/7)

入力端子にVDD/EVDD0と同じ電位を印可したときに、VSS/EVSS0側のトランジスタに流れる電流です。

入力端子にVSS/EVSS0と同じ電位を印可したときに、VDD/EVDD0側のトランジスタに流れる電流です。

プルアップ抵抗オプション・レジスタ (PUxx) で設定するプルアップ抵抗の抵抗値です。

項目	略号	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力 リーク電流	ILIH1	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P60-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120, P125-P127, P140-P147 Vi = EVDD0			0.5	μA
	ILIH2	P20-P27, P137, P150-P156, RESET Vi = VDD			0.5	μA
	ILIH3	P121-P124 (X1, X2, XT1, XT2, EXCLK, EXCLKS) Vi = VDD			0.5	μA
ロウ・レベル入力 リーク電流	ILIL1	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P60-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120, P125-P127, P140-P147 Vi = EVSS0			-0.5	μA
	ILIL2	P20-P27, P137, P150-P156, RESET Vi = VSS			-0.5	μA
	ILIL3	P121-P124 (X1, X2, XT1, XT2, EXCLK, EXCLKS) Vi = VSS			-0.5	μA
内蔵プルアップ抵抗	RU	P00-P07, P10-P17, P30-P37, P40-P47, P50-P57, P64-P67, P70-P77, P80-P87, P90-P97, P100-P106, P110-P117, P120-P122, P125-P127, P140-P147 Vi = EVSS0、入力ポート時	10	20	100	kΩ

: 特性の保証値かつ
 ユーザが遵守するべき値
 : 特性の保証値
 : 説明対象

DC特性

電源電流特性①

(1) 30～64ピン製品のフラッシュ ROM96～128 KBの製品

(TA = -40～+105°C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(1/4)

VDDとEVDDに流れる電流の合計値です。

動作モードは、CPUの動作状態を示します。

CPUの処理によって流れる電流の値が異なります。

フラッシュ動作モードによって流れる電流の値が異なります。

項目	略号	条件				MIN.	TYP.	MAX.	単位		
電源電流注1	IDD1	動作モード	HS (高速メイン)モード	fiH = 32 MHz注2	基本動作	VDD = 5.0 V		1.3	—	mA	
						VDD = 1.8 V		1.3	—		
				通常動作	VDD = 5.0 V		3.0	5.0	mA		
					VDD = 1.8 V		3.0	5.0			
				LS (低速メイン)モード	fiH = 24 MHz注2	通常動作	VDD = 5.0 V		2.3	3.8	mA
							VDD = 1.8 V		2.3	3.8	
		fiH = 16 MHz注2	通常動作		VDD = 5.0 V		1.7	2.7	mA		
					VDD = 1.8 V		1.7	2.7			
		fiM = 4 MHz注3	通常動作		VDD = 5.0 V		0.4	0.7	mA		
					VDD = 1.6 V		0.4	0.7			
		LP (低電力メイン)モード	fiM = 2 MHz注3	通常動作	VDD = 5.0 V		200	325	μA		
					VDD = 1.6 V		200	325			
fiM = 1 MHz注3	通常動作		VDD = 5.0 V		112	178	μA				
			VDD = 1.6 V		111	176					
HS (高速メイン)モード	fiMX = 20 MHz注4, 方形波入力	通常動作	VDD = 5.0 V		1.9	3.2	mA				
			VDD = 1.8 V		1.9	3.2					

(注意、備考は次ページに続きます)

- : 特性の保証値かつユーザが遵守するべき値
- : 特性の保証値
- : 説明対象

DC特性

電源電流特性②

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(1/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位	
電源電流 ^{注1}	IDD1	動作モード	LS (低速メイン)モード	f _{MX} = 20 MHz ^{注4} , 方形波入力	通常動作	VDD = 5.0 V		1.8	3.0	mA
						VDD = 1.8 V		1.7	3.0	
				f _{MX} = 20 MHz ^{注4} , 発振子接続	通常動作	VDD = 5.0 V		1.9	3.2	mA
						VDD = 1.8 V		1.9	3.2	
				f _{MX} = 10 MHz ^{注4} , 方形波入力	通常動作	VDD = 5.0 V		0.9	1.6	mA
						VDD = 1.8 V		0.9	1.6	
				f _{MX} = 10 MHz ^{注4} , 発振子接続	通常動作	VDD = 5.0 V		1.0	1.7	mA
						VDD = 1.8 V		1.0	1.7	
f _{MX} = 8 MHz ^{注4} , 方形波入力	通常動作	VDD = 5.0 V		0.8	1.3	mA				
		VDD = 1.8 V		0.7	1.3					
f _{MX} = 8 MHz ^{注4} , 発振子接続	通常動作	VDD = 5.0 V		0.9	1.4	mA				
		VDD = 1.8 V		0.8	1.4					

使用するCPUクロックによって流れる電流の値が異なります。

電源電流の規定条件です。

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。またMAX.値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵プルアップ/プルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注3. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

: 特性の保証値かつユーザが遵守すべき値
 : 特性の保証値
 : 説明対象

DC特性

電源電流特性③

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(2/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位	
電源電流 ^{注1}	IDD1	動作モード	サブシステム・クロック動作モード	fsUB = 32.768 kHz ^{注2} , 低速オンチップ・オシレータ動作	通常動作	TA = -40°C		3.2	5.5	μA
						TA = +25°C		3.5	5.8	
						TA = +50°C		3.8	8.5	
						TA = +70°C		4.4	13.8	
						TA = +85°C		5.3	22.1	
						TA = +105°C		7.7	40.9	
				fsUB = 32.768 kHz ^{注3} , 方形波入力	通常動作	TA = -40°C		3.2	5.6	μA
						TA = +25°C		3.4	5.7	
						TA = +50°C		3.7	8.5	
						TA = +70°C		4.3	13.7	
						TA = +85°C		5.2	21.4	
						TA = +105°C		7.6	39.0	
				fsUB = 32.768 kHz ^{注3} , 発振子接続	通常動作	TA = -40°C		3.2	5.2	μA
						TA = +25°C		3.4	5.4	
						TA = +50°C		3.7	7.7	
						TA = +70°C		4.3	13.4	
						TA = +85°C		5.2	20.9	
						TA = +105°C		7.7	38.5	

周囲温度によって大きく値が異なる場合は、規定条件に周囲温度が追加されます。

- 注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。またMAX.値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵プルアップ/プルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。
- 注2. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、サブシステム・クロックは停止時。
RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。
- 注3. 高速オンチップ・オシレータ、高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータは停止時。
低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

- : 特性の保証値かつユーザが遵守すべき値
- : 特性の保証値
- : 説明対象

DC特性

電源電流特性④

(4) 周辺機能 (全製品共通)

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

(1/2)

周辺機能を動作させたときに、VDDに流れる電流です。

ウォッチドッグ・タイマ動作電流には低速オンチップ・オシレータ・クロック動作電流も含まれています。

AVREFP端子に流れる電流です。

A/Dコンバータの+側の基準電圧、またはA/D変換対象として内部基準電圧を選択したときに流れる電流です。

A/D変換対象として温度センサ出力電圧を選択したときに流れる電流です。

項目	略号	条件	MIN.	TYP.	MAX.	単位
高速オンチップ・オシレータ動作電流	IFIH注1			380		μA
中速オンチップ・オシレータ動作電流	IFIM注1			20		μA
低速オンチップ・オシレータ動作電流	IFIL注1			0.3		μA
RTC動作電流	IRTC注1, 2, 3	fRTCCLK = 32.768 kHz		0.005		μA
		fRTCCLK = 128 Hz		0.002		μA
32ビット・インターバル・タイマ動作電流	IIT注1, 2, 4			0.04		μA
ウォッチドッグ・タイマ動作電流	IWDT注1, 2, 5	fil = 32.768 kHz(typ.)		0.32		μA
A/Dコンバータ動作電流	IADC注1, 6	最高速変換時		0.95	1.6	mA
			標準モード、AVREFP = VDD = 5.0 V			
		低電圧モード、AVREFP = VDD = 3.0 V		0.5	0.75	mA
AVREFP電流	IADREF注7	AVREFP = 5.0 V		52		μA
A/Dコンバータ内部基準電圧電流	IADREF注1			114		μA
温度センサ動作電流	ITMPS注1			110		μA

(注、備考は次ページに続きます)

- : 特性の保証値かつユーザが遵守すべき値
- : 特性の保証値
- : 説明対象

DC特性

電源電流特性⑤

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

(1/2)

TYP. 値は平均電流です。
MAX. 値は瞬間的に流れる
最大電流です。

IDD1, IDD2, IDD3に流れる電
流を含みません。

様々なシーケンサ処理コマ
ンドを実行したときの平均
電流です。

項目	略号	条件		MIN.	TYP.	MAX.	単位
D/Aコンバータ動作電流	IDAC注1, 8	1チャンネルあたり			150		μA
コンパレータ動作電流	ICMP注1, 9				6		μA
LVD動作電流	ILVD0注1, 10				0.02		μA
					0.02		μA
セルフ・プログラミング 動作電流	IFSP注1, 11				2.5	12.2	mA
データ・フラッシュ 書き換え動作電流	IBGO注1, 12				2.5	12.2	mA
SNOOZEモード・ シーケンサ動作電流	ISMS注1, 13	fIH = 32 MHz	30～64ピン製品のフラッシュ ROM96～ 128 KBの製品		1.1		mA
			30～64ピン製品のフラッシュ ROM192～ 256 KBの製品および80ピン製品のフラッ シュ ROM128～256 KBの製品		1.1		
			44～80ピン製品のフラッシュ ROM384～ 768 KBの製品および100～128ピン製品		1.4		
		fIL = 32.768 kHz	30～64ピン製品のフラッシュ ROM96～ 128 KBの製品		1.2		μA
			30～64ピン製品のフラッシュ ROM192～ 256 KBの製品および80ピン製品のフラッ シュ ROM128～256 KBの製品		1.2		
			44～80ピン製品のフラッシュ ROM384～ 768 KBの製品および100～128ピン製品		1.6		

(注、備考は次ページに続きます)

- : 特性の保証値かつ
ユーザが遵守すべき値
- : 特性の保証値
- : 説明対象

AC特性①

37.4 AC特性

($T_A = -40 \sim +105^\circ\text{C}$, $1.6\text{ V} \leq \text{EVDD0} = \text{EVDD1} \leq \text{VDD} \leq 5.5\text{ V}$, $\text{VSS} = \text{EVSS0} = \text{EVSS1} = 0\text{ V}$)

条件によって命令サイクルのMIN. 値およびMAX. 値が異なります。

備考)
動作周波数
= 1/ (命令サイクル)

項目	略号	条件		MIN.	TYP.	MAX.	単位		
命令サイクル (最小命令実行時間)	TCY	メイン・システム・クロック (fMAIN) 動作	HS (高速メイン) モード	$1.8\text{ V} \leq \text{VDD} \leq 5.5\text{ V}$	0.03125		1	μs	
				$1.6\text{ V} \leq \text{VDD} \leq 1.8\text{ V}$	0.25		1	μs	
			LS (低速メイン) モード	$1.8\text{ V} \leq \text{VDD} \leq 5.5\text{ V}$	0.04167		1	μs	
				$1.6\text{ V} \leq \text{VDD} \leq 1.8\text{ V}$	0.25		1	μs	
			LP (低電力メイン) モード	$1.6\text{ V} \leq \text{VDD} \leq 5.5\text{ V}$	0.5		1	μs	
			サブシステム・クロック (fSUB) 動作	$1.6\text{ V} \leq \text{VDD} \leq 5.5\text{ V}$	26.041	30.5	31.3	μs	
			セルフ・プログラミング時	HS (高速メイン) モード	$1.8\text{ V} \leq \text{VDD} \leq 5.5\text{ V}$	0.03125		1	μs
				$1.6\text{ V} \leq \text{VDD} \leq 1.8\text{ V}$	0.5		1	μs	
外部システム・クロック周波数	fEX		$1.8\text{ V} \leq \text{VDD} \leq 5.5\text{ V}$	1.0		20.0	MHz		
			$1.6\text{ V} \leq \text{VDD} < 1.8\text{ V}$	1.0		4.0	MHz		
	fEXS			32		38.4	kHz		
外部システム・クロック入力 ハイ、ロウ・レベル幅	tEXH, tEXL		$1.8\text{ V} \leq \text{VDD} \leq 5.5\text{ V}$	15			ns		
			$1.6\text{ V} \leq \text{VDD} < 1.8\text{ V}$	120			ns		

(注、備考は次ページに続きます)

- : 特性の保証値かつ
ユーザが遵守するべき値
- : 特性の保証値
- : 説明対象

AC特性②

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
Ti00-Ti07, Ti10-Ti17 入力ハイ・レベル幅、 ロウ・レベル幅	tTIH, tTIL		1/fMCK + 10			ns注
TO00-TO07, TO10-TO17 出力周波数	fTO	HS (高速メイン) モード 4.0 V ≤ EVDD0 ≤ 5.5 V			16	MHz
		LS (低速メイン) モード 2.7 V ≤ EVDD0 < 4.0 V			8	MHz
		1.8 V ≤ EVDD0 < 2.7 V			4	MHz
		1.6 V ≤ EVDD0 < 1.8 V			2	MHz
PCLBUZ0, PCLBUZ1 出力周波数	fPCL	HS (高速メイン) モード 4.0 V ≤ EVDD0 ≤ 5.5 V			16	MHz
		LS (低速メイン) モード 2.7 V ≤ EVDD0 < 4.0 V			8	MHz
		1.8 V ≤ EVDD0 < 2.7 V			4	MHz
		1.6 V ≤ EVDD0 < 1.8 V			2	MHz
割り込み入力ハイ・レベ ル幅、ロウ・レベル幅	fINTH, fINTL	INTP0 1.6 V ≤ VDD ≤ 5.5 V	1			μs
		INTP1-INTP11 1.6 V ≤ EVDD0 ≤ 5.5 V	1			μs
キー割り込み入力ハイ・ レベル、ロウ・レベル幅	fKRH, fKRL	KR0-KR7 1.8 V ≤ EVDD0 ≤ 5.5 V	250			ns
		1.6 V ≤ EVDD0 < 1.8 V	1			μs
RESET ロウ・レベル幅	fRSL		10			μs

電源電圧によって出力周波数のMIN. 値およびMAX. 値が異なります。

電源電圧によって出力周波数のMIN. 値およびMAX. 値が異なります

MIN. 値は、必ず検出できる幅を示します。MIN. 値以下の幅でも検出することがあります。

注 EVDD0 < VDDとなる低電圧インタフェース時は、次の条件も必要になります。

1.8 V ≤ EVDD0 < 2.7 V : MIN. 125 ns

1.6 V ≤ EVDD0 < 1.8 V : MIN. 250 ns

特性の保証値かつ
ユーザが遵守すべき値

特性の保証値

説明対象

周辺機能特性

シリアル・アレイ・ユニット①

37.5.1 シリアル・アレイ・ユニット

(1) 同電位通信 UARTモード時

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

RxDq端子に印可されるハイ・レベルがEVDDと同電位
のとき、この電気的特性が
適用されます。

周辺機能特性の規定条件で
す。

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LP (低電力メイン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
転送レート注1		1.6 V ≤ EVDD0 ≤ 5.5 V		fMCK/6注2		fMCK/6注2		fMCK/6	bps
		最大転送レート理論値 fMCK = fCLK注3		5.3		4		0.33	Mbps

注1. SNOOZEモードでの転送レートは、4800～9600 bpsとなります。

注2. EVDD0 < VDDとなる低電圧インタフェース時は、次の条件も必要になります。

2.4 V ≤ EVDD0 < 2.7 V : MAX. 2.6 Mbps

1.8 V ≤ EVDD0 < 2.4 V : MAX. 1.3 Mbps

1.6 V ≤ EVDD0 < 1.8 V : MAX. 0.6 Mbps

注3. CPU/周辺ハードウェア・クロック (fCLK) の最高動作周波数を次に示します。

HS (高速メイン) モード : 32 MHz (1.8 V ≤ VDD ≤ 5.5 V)

4 MHz (1.6 V ≤ VDD ≤ 5.5 V)

LS (低速メイン) モード : 24 MHz (1.8 V ≤ VDD ≤ 5.5 V)

4 MHz (1.6 V ≤ VDD ≤ 5.5 V)

LP (低電力メイン) モード : 2 MHz (1.6 V ≤ VDD ≤ 5.5 V)

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、RxDq端子は通常入力バッファを選択し、TxDq端子は通常出力モードを選択します。

特性の保証値かつ
ユーザが遵守すべき値

特性の保証値

説明対象

周辺機能特性

シリアル・アレイ・ユニット②

Slp端子に印可されるハイ・レベルがEVDDと同電位のとき、この電気的特性が適用されます。
CSI00は他チャネルより転送レートを速く設定できます。ただし、電源電圧の条件が異なります。

(2) 同電位通信、簡易SPI (CSI) モード時 (マスタ・モード、SCKp...内部クロック出力、CSI00のみ対応)

($T_A = -40 \sim +85^\circ\text{C}$, $2.7\text{ V} \leq \text{EVDD}_0 = \text{EVDD}_1 \leq \text{VDD} \leq 5.5\text{ V}$, $V_{SS} = \text{EVSS}_0 = \text{EVSS}_1 = 0\text{ V}$)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LP (低電力メイン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKpサイクル・タイム	tkCY1	$t_{kCY1} \geq 2/f_{CLK}$ $4.0\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	62.5		83.3		1000		ns
			83.3		125		1000		ns
SCKpハイ、ロウ・レベル幅	tkH1, tkL1	$4.0\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	tkCY1/2 -7		tkCY1/2 -10		tkCY1/2 -50		ns
		$2.7\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	tkCY1/2 -10		tkCY1/2 -15		tkCY1/2 -50		ns
Slpセットアップ時間 (対SCKp↑) 注1	tsIK1	$4.0\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	23		33		110		ns
		$2.7\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	33		50		110		ns
Slpホールド時間 (対SCKp↑) 注1	tkSI1	$2.7\text{ V} \leq \text{EVDD}_0 \leq 5.5\text{ V}$	10		10		10		ns
SCKp↓→SOp 出力遅延時間注2	tkSO1	$C = 20\text{ pF}$ 注3		10		10		10	ns

周辺機能特性の規定条件です。

注1. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↓”となります。

注2. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↑”となります。

注3. Cは、SCKp, SOp出力ラインの負荷容量です。

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、Slp端子は通常入力バッファを選択し、SOp端子とSCKp端子は通常出力モードを選択します。

特性の保証値かつ
ユーザが遵守するべき値

特性の保証値

説明対象

周辺機能特性

シリアル・アレイ・ユニット③

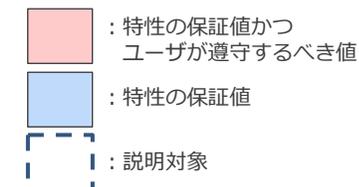
(5) 同電位通信、簡易I²Cモード時

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

(1/2)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LP (低電力メイン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLrクロック周波数	fSCL	2.7 V ≤ EVDD0 ≤ 5.5 V, Cb = 50 pF, Rb = 2.7 kΩ		1000注1		1000注1		400注1	kHz
		1.8 V ≤ EVDD0 ≤ 5.5 V, Cb = 100 pF, Rb = 3 kΩ		400注1		400注1		400注1	kHz
		1.8 V ≤ EVDD0 < 2.7 V, Cb = 100 pF, Rb = 5 kΩ		300注1		300注1		300注1	kHz
		1.6 V ≤ EVDD0 < 1.8 V, Cb = 100 pF, Rb = 5 kΩ		250注1		250注1		250注1	kHz
SCLr = "L" の ホールド・タイム	tLOW	2.7 V ≤ EVDD0 ≤ 5.5 V, Cb = 50 pF, Rb = 2.7 kΩ	475		475		1150		ns
		1.8 V ≤ EVDD0 ≤ 5.5 V, Cb = 100 pF, Rb = 3 kΩ	1150		1150		1150		ns
		1.8 V ≤ EVDD0 < 2.7 V, Cb = 100 pF, Rb = 5 kΩ	1550		1550		1550		ns
		1.6 V ≤ EVDD0 < 1.8 V, Cb = 100 pF, Rb = 5 kΩ	1850		1850		1850		ns
SCLr = "H" の ホールド・タイム	tHIGH	2.7 V ≤ EVDD0 ≤ 5.5 V, Cb = 50 pF, Rb = 2.7 kΩ	475		475		1150		ns
		1.8 V ≤ EVDD0 ≤ 5.5 V, Cb = 100 pF, Rb = 3 kΩ	1150		1150		1150		ns
		1.8 V ≤ EVDD0 < 2.7 V, Cb = 100 pF, Rb = 5 kΩ	1550		1550		1550		ns
		1.6 V ≤ EVDD0 < 1.8 V, Cb = 100 pF, Rb = 5 kΩ	1850		1850		1850		ns

(注、注意は次ページに、備考は次々ページにあります)



周辺機能特性

シリアル・アレイ・ユニット④

(5) 同電位通信、簡易I²Cモード時

(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

(2/2)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LP (低電力メイン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
データ・セットアップ 時間 (受信時)	t _{SU} : DAT	2.7 V ≤ EVDD0 ≤ 5.5 V, Cb = 50 pF, Rb = 2.7 kΩ	1/fMCK + 85注2		1/fMCK + 85注2		1/fMCK + 145注2		ns
		1.8 V ≤ EVDD0 ≤ 5.5 V, Cb = 100 pF, Rb = 3 kΩ	1/fMCK + 145注2		1/fMCK + 145注2		1/fMCK + 145注2		ns
		1.8 V ≤ EVDD0 < 2.7 V, Cb = 100 pF, Rb = 5 kΩ	1/fMCK + 230注2		1/fMCK + 230注2		1/fMCK + 230注2		ns
		1.6 V ≤ EVDD0 < 1.8 V, Cb = 100 pF, Rb = 5 kΩ	1/fMCK + 290注2		1/fMCK + 290注2		1/fMCK + 290注2		ns
データ・ホールド時間 (送信時)	t _{HD} : DAT	2.7 V ≤ EVDD0 ≤ 5.5 V, Cb = 50 pF, Rb = 2.7 kΩ	0	305	0	305	0	305	ns
		1.8 V ≤ EVDD0 ≤ 5.5 V, Cb = 100 pF, Rb = 3 kΩ	0	355	0	355	0	355	ns
		1.8 V ≤ EVDD0 < 2.7 V, Cb = 100 pF, Rb = 5 kΩ	0	405	0	405	0	405	ns
		1.6 V ≤ EVDD0 < 1.8 V, Cb = 100 pF, Rb = 5 kΩ	0	405	0	405	0	405	ns

注1. fMCK/4以下に設定してください。

注2. fMCK値は、SCLr = "L"とSCLr = "H"のホールド・タイムを超えない値に設定してください。

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタh (POMh) で、SDArは通常入力バッファ、N-chオープン・ドレイン出力 (VDD耐圧 (30~52ピン製品の場合) / EVDD耐圧 (64~128ピン製品の場合) モードを選択し、SCLrは通常出力モードを選択します。

 : 特性の保証値かつ
ユーザが遵守するべき値

 : 特性の保証値

 : 説明対象

周辺機能特性

シリアル・インタフェースUARTA

37.5.2 シリアル・インタフェースUARTA

($T_A = -40 \sim +105^\circ\text{C}$, $1.6\text{ V} \leq \text{EVDD0} = \text{EVDD1} \leq \text{VDD} \leq 5.5\text{ V}$, $\text{VSS} = \text{EVSS0} = \text{EVSS1} = 0\text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
転送レート			200	0	153600	Bps

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタh (POMh) で、RxDq端子は通常入力バッファを選択し、TxDq端子は通常出力モードを選択します。

	: 特性の保証値かつ ユーザが遵守するべき値
	: 特性の保証値
	: 説明対象

周辺機能特性

シリアル・インタフェースIICA

(1) I²C 標準モード

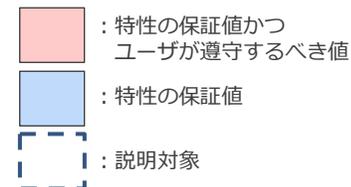
(TA = -40 ~ +105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
SCLA0クロック周波数	fSCL	標準モード : fCLK ≥ 1 MHz	0		100	kHz
リスタート・コンディションの セットアップ時間	tSU : STA		4.7			μs
ホールド時間注1	tHD : STA		4.0			μs
SCLA0 = “L”のホールド・タイム	tLOW		4.7			μs
SCLA0 = “H”のホールド・タイム	tHIGH		4.0			μs
データ・セットアップ時間 (受信時)	tSU : DAT		250			ns
データ・ホールド時間 (送信時)注2	tHD : DAT		0		3.45	μs
ストップ・コンディションの セットアップ時間	tSU : STO		4.0			μs
パス・フリー時間	tBUF		4.7			μs

注1. スタート・コンディション、リスタート・コンディション時は、この期間のあと最初のクロック・パルスが生成されます。

注2. tHD : DATの最大値 (MAX.) は、通常転送時の数値であり、ACK (アクノリッジ) タイミングでは、クロック・ストレッチが発生します。

注意 周辺I/Oリダイレクション・レジスタ (PIOR) のビット2 (PIOR2) が1の場合も、上記の値を適用できます。ただし、端子特性 (IOH1, IOL1, VOH1, VOL1) はリダイレクト先の値を満たしてください。



アナログ特性

A/Dコンバータ特性①

37.6.1 A/Dコンバータ特性

(1) 標準モード1, 2

($T_A = -40 \sim +105^\circ\text{C}$, $2.4\text{ V} \leq AV_{REFP} \leq V_{DD} \leq 5.5\text{ V}$, $V_{SS} = 0\text{ V}$ 、
 基準電圧 (+) = AV_{REFP} ($ADREFP1 = 0$, $ADREFP0 = 1$)、基準電圧 (-) = AV_{REFM} ($ADREFM = 1$)、
 変換対象 : ANI2-ANI14、内部基準電圧、温度センサ出力電圧)

10ビット分解能時の総合誤差 (LSB) は、
 $4 (= 2^{(12-10)})$
 で割った値です。

項目	略号	条件		MIN.	TYP.	MAX.	単位
分解能	RES			8		12	bit
変換クロック	fAD			1		32	MHz
総合誤差注1, 3, 4, 5	AINL	12ビット分解能	$4.5\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$			± 7.5	LSB
			$2.7\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$			± 9.0	LSB
			$2.4\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$			± 9.0	LSB
変換時間注6	tCONV	12ビット分解能	$4.5\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$	2.0			μs
			$2.7\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$	2.0			μs
			$2.4\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$	2.0			μs
ゼロスケール誤差注1, 2, 3, 4, 5	EZS	12ビット分解能	$4.5\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$			± 0.17	%FSR
			$2.7\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$			± 0.21	%FSR
			$2.4\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$			± 0.21	%FSR
フルスケール誤差注1, 2, 3, 4, 5	EFS	12ビット分解能	$4.5\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$			± 0.17	%FSR
			$2.7\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$			± 0.21	%FSR
			$2.4\text{ V} \leq AV_{REFP} = V_{DD} \leq 5.5\text{ V}$			± 0.21	%FSR

: 特性の保証値かつ
 ユーザが遵守するべき値
 : 特性の保証値
 : 説明対象

(注、注意は次ページに、備考は次々ページにあります)

アナログ特性

A/Dコンバータ特性②

($T_A = -40 \sim +105^\circ\text{C}$, $2.4\text{ V} \leq \text{AVREFP} \leq \text{VDD} \leq 5.5\text{ V}$, $\text{VSS} = 0\text{ V}$ 、
 基準電圧 (+) = AVREFP ($\text{ADREFP1} = 0$, $\text{ADREFP0} = 1$)、基準電圧 (-) = AVREFM ($\text{ADREFM} = 1$)、
 変換対象 : ANI2-ANI14、内部基準電圧、温度センサ出力電圧)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
積分直線性誤差注1, 4, 5	ILE	12ビット分解能	$4.5\text{ V} \leq \text{AVREFP} = \text{VDD} \leq 5.5\text{ V}$			± 3.0	LSB
			$2.7\text{ V} \leq \text{AVREFP} = \text{VDD} \leq 5.5\text{ V}$			± 3.0	LSB
			$2.4\text{ V} \leq \text{AVREFP} = \text{VDD} \leq 5.5\text{ V}$			± 3.0	LSB
微分直線性誤差注1	DLE	12ビット分解能	$4.5\text{ V} \leq \text{AVREFP} = \text{VDD} \leq 5.5\text{ V}$		± 1.0		LSB
			$2.7\text{ V} \leq \text{AVREFP} = \text{VDD} \leq 5.5\text{ V}$		± 1.0		LSB
			$2.4\text{ V} \leq \text{AVREFP} = \text{VDD} \leq 5.5\text{ V}$		± 1.0		LSB
アナログ入力電圧	VAIN		0		AVREFP	V	

選択したアナログ入力チャネルなど、条件によって特性が変わります。

注1. 量子化誤差 ($\pm 1/2$ LSB) を含みません。

注2. フルスケール値に対する比率 (%FSR) で表します。

注3. 変換対象に ANI16-31 を選択した場合、Max 値は次のようになります。

総合誤差 : Max 値に ± 3 LSB を加算してください

ゼロスケール誤差/フルスケール誤差 : Max 値に ± 0.04 %FSR を加算してください

注4. 基準電圧 (+) に VDD、基準電圧 (-) に VSS を選択した場合、Max 値は次のようになります。

総合誤差 : Max 値に ± 10 LSB を加算してください

ゼロスケール誤差/フルスケール誤差 : Max 値に ± 0.25 %FSR を加算してください

積分直線性誤差 : Max 値に ± 4 LSB を加算してください

注5. $\text{AVREFP} < \text{VDD}$ の場合、Max 値は次のようになります。

総合誤差/ゼロスケール誤差/フルスケール誤差 : Max 値に ± 0.75 LSB $\times (\text{VDD 電圧 (V)} - \text{AVREFP 電圧 (V)})$ を加算してください

積分直線性誤差 : Max 値に ± 0.2 LSB $\times (\text{VDD 電圧 (V)} - \text{AVREFP 電圧 (V)})$ を加算してください

注6. 変換対象に内部基準電圧、または温度センサ出力電圧を選択したときは、サンプリング時間を $5\ \mu\text{s}$ 以上にする必要があります。そのため、サンプリング時間が長い標準モード2を使用してください。

 : 特性の保証値かつユーザが遵守すべき値

 : 特性の保証値

 : 説明対象

アナログ特性

温度センサ／内部基準電圧、D/Aコンバータ特性

37.6.2 温度センサ／内部基準電圧特性

($T_A = -40 \sim +105^\circ\text{C}$, $1.8\text{ V} \leq V_{DD} \leq 5.5\text{ V}$, $V_{SS} = 0\text{ V}$)

A/D変換対象に指定できる温度センサ出力電圧の特性です。

A/Dコンバータの+側の基準電圧、またはA/D変換対象に指定できる内部基準電圧の特性です。

項目	略号	条件	MIN.	TYP.	MAX.	単位
温度センサ出力電圧	VTMPS25	ADSレジスタ = 80H設定、 $T_A = +25^\circ\text{C}$		1.05		V
内部基準電圧	VBGR	ADSレジスタ = 81H設定	1.42	1.48	1.54	V
温度係数	FVTMPS	温度センサ電圧の温度依存		-3.3		mV/°C
動作安定待ち時間	tAMP		5			μs

37.6.3 D/Aコンバータ特性

($T_A = -40 \sim +105^\circ\text{C}$, $1.6\text{ V} \leq EV_{DD0} = EV_{DD1} \leq V_{DD} \leq 5.5\text{ V}$, $V_{SS} = EV_{SS0} = EV_{SS1} = 0\text{ V}$)

設定した電圧が出力されるまでの時間です。

項目	略号	条件	MIN.	TYP.	MAX.	単位
分解能	RES				8	bit
総合誤差	AINL	Rload = 8 MΩ	$1.8\text{ V} \leq V_{DD} \leq 5.5\text{ V}$		±2.5	LSB
		Rload = 4 MΩ	$1.8\text{ V} \leq V_{DD} \leq 5.5\text{ V}$		±2.5	LSB
セットリング・タイム	tSET	Cload = 20 pF	$2.7\text{ V} \leq V_{DD} \leq 5.5\text{ V}$		3	μs
			$1.6\text{ V} \leq V_{DD} \leq 5.5\text{ V}$		6	μs

- : 特性の保証値かつユーザが遵守するべき値
- : 特性の保証値
- : 説明対象

アナログ特性

コンパレータ特性

37.6.4 コンパレータ特性

($T_A = -40 \sim +105^\circ\text{C}$, $1.6\text{ V} \leq \text{EVDD0} = \text{EVDD1} \leq \text{VDD} \leq 5.5\text{ V}$, $\text{VSS} = \text{EVSS0} = \text{EVSS1} = 0\text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力電圧範囲	IVREF	IVREF0 端子、IVREF1 端子入力 C0LVL, C1LVL = 0	0		$\text{VDD} - 1.4$ かつ EVDD0	V
		IVREF0 端子、IVREF1 端子入力 C0LVL, C1LVL = 1	1.4		EVDD0	V
	IVCMP	IVCMP0, IVCMP1 端子入力	-0.3		$\text{EVDD0} + 0.3$	V
出力遅延	td	VDD = 3.0 V, 入力スルーレート > 1 V/ μs	高速モード		1.5	μs
			低速モード		3.0	μs
オフセット電圧	—	高速モード			50	mV
		低速モード			40	mV
動作安定待ち時間	tcMP		30			μs
内部基準電圧	VBGR2		1.4		1.6	V

コンパレータ0の基準電圧として選択できる内部基準電圧の特性です。

: 特性の保証値かつ
 ユーザが遵守するべき値
 : 特性の保証値
 : 説明対象

アナログ特性

POR回路特性

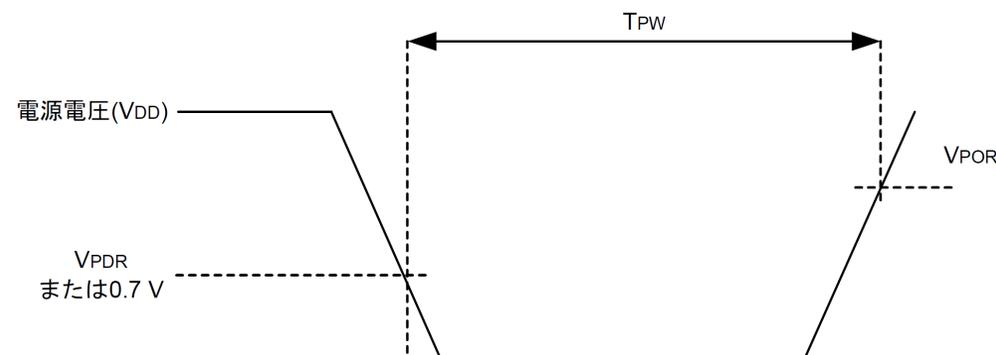
37.6.5 POR回路特性

(TA = -40 ~ +105°C, VSS = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
検出電圧	VPOR, VPDR		1.43	1.50	1.57	V
最小パルス幅注1	TPW		300			μs

300us未満の電源電圧変動は、リセットが発生しない場合があります。

注 VDDがVPDRを下回った場合に、PORによるリセット動作に必要な時間です。またSTOPモード時および、クロック動作ステータス制御レジスタ（CSC）のビット0（HIOSTOP）とビット7（MSTOP）の設定によりメイン・システム・クロック（fMAIN）を停止時は、VDDが0.7 Vを下回ってから、VPORを上回るまでのPORによるリセット動作に必要な時間です。



- : 特性の保証値かつユーザが遵守するべき値
- : 特性の保証値
- : 説明対象

アナログ特性

LVD回路特性

37.6.6 LVD回路特性

(1) LVD0 リセット・モード、割り込みモードのLVD検出電圧

($T_A = -40 \sim +105^\circ\text{C}$, $V_{PDR} \leq V_{DD} \leq 5.5\text{ V}$, $V_{SS} = 0\text{ V}$)

項目		略号	条件	MIN.	TYP.	MAX.	単位	
検出電圧	電源電圧レベル	VLVD00	電源立ち上がり時	3.84	3.96	4.08	V	
			電源立ち下がり時	3.76	3.88	4.00	V	
		VLVD01	電源立ち上がり時	2.88	2.97	3.06	V	
			電源立ち下がり時	2.82	2.91	3.00	V	
		VLVD02	電源立ち上がり時	2.59	2.67	2.75	V	
			電源立ち下がり時	2.54	2.62	2.70	V	
		VLVD03	電源立ち上がり時	2.31	2.38	2.45	V	
			電源立ち下がり時	2.26	2.33	2.40	V	
		VLVD04	電源立ち上がり時	1.84	1.90	1.95	V	
			電源立ち下がり時	1.80	1.86	1.91	V	
		VLVD05	電源立ち上がり時	1.64	1.69	1.74	V	
			電源立ち下がり時	1.60	1.65	1.70	V	
				tlw		500		μs
								500

VDD \geq VLVD0またはVDD < VLVD0の状態を検出するために必要な時間です。500us未満の電源電圧変動はLVDリセットや割り込み要求が発生しない場合があります。

VDD \geq VLVD0またはVDD < VLVD0の状態から、LVDリセットや割り込み要求が発生するまでの時間です。

最小パルス幅
検出遅延

: 特性の保証値かつユーザが遵守するべき値
 : 特性の保証値
 : 説明対象

アナログ特性

電源立ち上がり特性

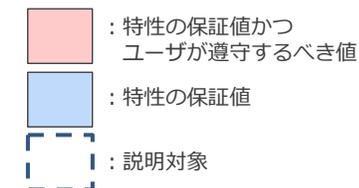
37.6.7 電源電圧立ち上がり特性

($T_A = -40 \sim +105^\circ\text{C}$, $V_{SS} = 0\text{ V}$)

電源を投入するときの規定です。リップル電圧の規定ではありません。

項目	略号	条件	MIN.	TYP.	MAX.	単位
電源電圧立ち上がり傾き	SVDD				54	V/ms

注意 VDDがAC特性に示す動作電圧範囲内に達するまで、LVD0回路か外部リセットで内部リセット状態を保ってください。



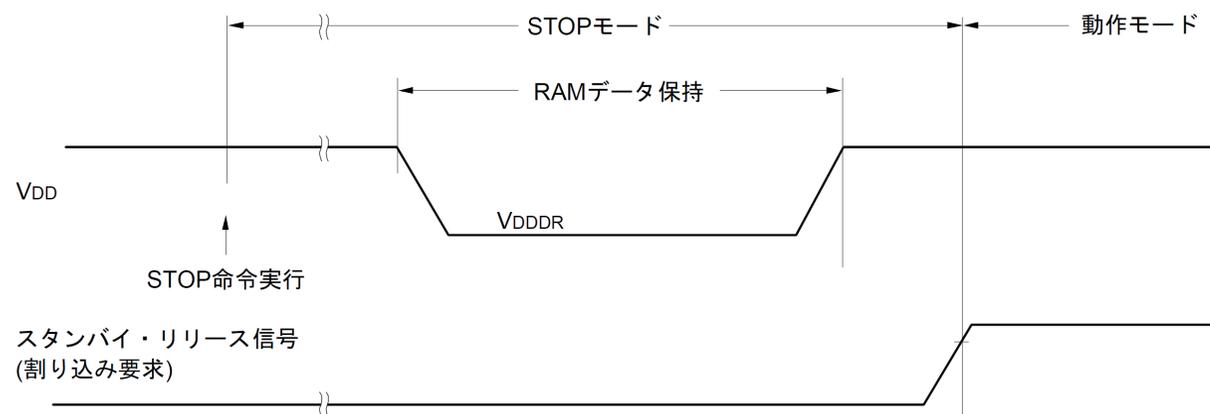
RAMデータ保持特性

37.7 RAMデータ保持特性

($T_A = -40 \sim +105^\circ\text{C}$, $V_{SS} = 0\text{V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	VDDDR		1.43注		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではRAMのデータを保持しますが、PORリセットがかかった場合のRAMのデータは保持されません。



- : 特性の保証値かつ
ユーザが遵守するべき値
- : 特性の保証値
- : 説明対象

フラッシュ・メモリ・プログラミング特性①

37.8 フラッシュ・メモリ・プログラミング特性

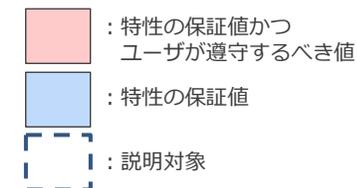
(TA = -40 ~ +105°C, 1.6 V ≤ VDD ≤ 5.5 V, VSS = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
CPU/周辺ハードウェアクロック周波数	fCLK		1		32	MHz
コード・フラッシュの書き換え回数注1, 2, 3	Cerwr	保持年数 : 20年 TA = 85°C	1000			回
データ・フラッシュの書き換え回数注1, 2, 3		保持年数 : 1年 TA = 25°C		1,000,000		
		保持年数 : 5年 TA = 85°C	100,000			
		保持年数 : 20年 TA = 85°C	10,000			

注1. 消去1回 + 消去後の書き込み1回を書き換え回数1回とする。保持年数は、1度書き換えた後、次に書き換えを行うまでの期間とする。

注2. フラッシュ・メモリ・プログラマ使用時およびセルフ・プログラミング機能を使用時

注3. この特性はフラッシュ・メモリの特性を示すものであり、当社の信頼性試験から得られた結果です。



フラッシュ・メモリ・プログラミング特性②

(1) コード・フラッシュ

(TA = -40 ~ +105°C, 1.6 V ≤ VDD ≤ 5.5 V, VSS = 0 V)

セルフ・プログラミング時におけるコード・フラッシュ・メモリの書き換え特性です。

項目	略号	fCLK = 1 MHz			fCLK = 2 MHz, 3 MHz			4 MHz ≤ fCLK < 8 MHz			8 MHz ≤ fCLK < 32 MHz			fCLK = 32 MHz			単位	
		MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.		
プログラム時間	4 バイト	tP4	—	74.7	656.5	—	51.0	464.6	—	41.7	384.8	—	37.1	346.2	—	34.2	321.9	μs
イレース時間	2 KB	tE2K	—	10.4	312.2	—	7.7	258.5	—	6.4	231.8	—	5.8	218.4	—	5.6	214.4	ms
ブランクチェック時間	4 バイト	tBC4	—	—	38.4	—	—	19.2	—	—	13.1	—	—	10.2	—	—	8.3	μs
	2 KB	tBC2K	—	—	2618.9	—	—	1309.5	—	—	658.3	—	—	332.8	—	—	234.1	μs
イレース処理強制停止時間		tSED	—	—	18.0	—	—	14.0	—	—	12.0	—	—	11.0	—	—	10.3	μs
セキュリティ設定時間		tAWSAS	—	18.2	526.2	—	14.4	469.2	—	12.5	441.1	—	11.6	427.1	—	11.3	422.6	ms
STOP 命令解除後プログラミング開始待ち時間		—	20	—	—	20	—	—	20	—	—	20	—	—	20	—	—	μs

注意 ソフトウェアによる命令実行からフラッシュメモリの各動作が起動するまでの時間は含みません。

- : 特性の保証値かつユーザが遵守すべき値
- : 特性の保証値
- : 説明対象

フラッシュ・メモリ・プログラミング特性③

(2) データ・フラッシュ

(TA = -40 ~ +105°C, 1.6 V ≤ VDD ≤ 5.5 V, VSS = 0 V)

セルフ・プログラミング時におけるデータ・フラッシュ・メモリの書き換え特性です。

項目	略号	fCLK = 1 MHz			fCLK = 2 MHz, 3 MHz			4 MHz ≤ fCLK < 8 MHz			8 MHz ≤ fCLK < 32 MHz			fCLK = 32 MHz			単位	
		MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.		
プログラム時間	1 バイト	tp4	—	74.7	656.5	—	51.0	464.6	—	41.7	384.8	—	37.1	346.2	—	34.2	321.9	μs
イレース時間	256 バイト	te2k	—	7.8	259.2	—	6.4	232.0	—	5.8	218.5	—	5.5	211.8	—	5.4	209.7	ms
ブランクチェック時間	1 バイト	tbc4	—	—	38.4	—	—	19.2	—	—	13.1	—	—	10.2	—	—	8.3	μs
	256 バイト	tbc2k	—	—	1326.1	—	—	663.1	—	—	335.1	—	—	171.2	—	—	121.0	μs
イレース処理強制停止時間		tSED	—	—	18.0	—	—	14.0	—	—	12.0	—	—	11.0	—	—	10.3	μs
STOP 命令解除後プログラミング開始待ち時間		—	20	—	—	20	—	—	20	—	—	20	—	—	20	—	—	μs
DFLEN = 1 設定後のリード開始待ち時間		—	0.25	—	—	0.25	—	—	0.25	—	—	0.25	—	—	0.25	—	—	μs

注意 ソフトウェアによる命令実行からフラッシュメモリの各動作が起動するまでの時間は含みません。

- : 特性の保証値かつユーザが遵守するべき値
- : 特性の保証値
- : 説明対象

専用フラッシュ・メモリ・プログラマ通信 (UART)

37.9 専用フラッシュ・メモリ・プログラマ通信 (UART)

($T_A = -40 \sim +105^\circ\text{C}$, $1.8\text{ V} \leq \text{EVDD0} = \text{EVDD1} \leq \text{VDD} \leq 5.5\text{ V}$, $\text{VSS} = \text{EVSS0} = \text{EVSS1} = 0\text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
転送レート		シリアル・プログラミング時	115,200		1,000,000	bps

専用フラッシュ・メモリ・プログラマ (PG-FP6) 使用時の転送レートです。

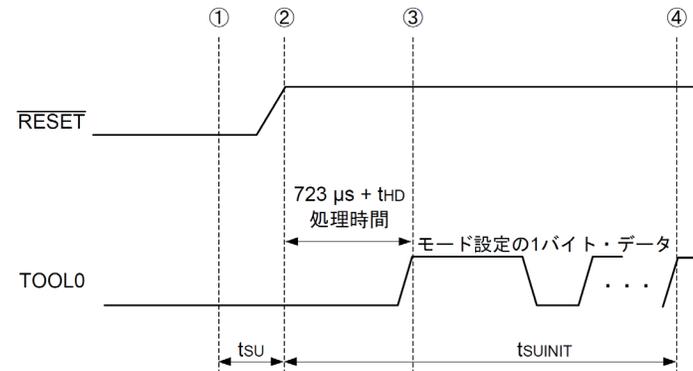
-  : 特性の保証値かつユーザが遵守するべき値
-  : 特性の保証値
-  : 説明対象

フラッシュ・メモリ・プログラミング・モードの 引き込みタイミング

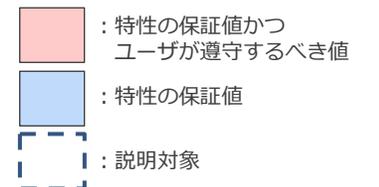
37.10 フラッシュ・メモリ・プログラミング・モードの引き込みタイミング

($T_A = -40 \sim +105^\circ\text{C}$, $1.8\text{ V} \leq \text{EVDD0} = \text{EVDD1} \leq \text{VDD} \leq 5.5\text{ V}$, $\text{VSS} = \text{EVSS0} = \text{EVSS1} = 0\text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
外部リセット解除から初期設定通信を完了する時間	tsUINIT	外部リセット解除前に POR, LVDリセットは解除			100	ms
TOOL0端子をロウ・レベルにしてから、外部リセットを解除するまでの時間	tsU	外部リセット解除前に POR, LVDリセットは解除	10			μs
外部リセット解除から、TOOL0端子をロウ・レベルにホールドする時間 (フラッシュ・ファーム処理時間を除く)	tHD	外部リセット解除前に POR, LVDリセットは解除	1			ms



- ① TOOL0端子にロウ・レベルを入力
- ② 外部リセットを解除 (その前にPOR, LVDリセットが解除されていること)
- ③ TOOL0端子のロウ・レベルを解除
- ④ UART受信によるボー・レート設定完了



Renesas.com