

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したものです。誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

IEBus™ (Inter Equipment Bus™) プロトコル・コントロール用LSI

μ PD72042Bは、IEBusのプロトコルをコントロールする、マイクロコンピュータ周辺用LSIです。

μ PD72042Bは、IEBusのレイヤ1, 2の処理をすべて行い、大量の送受信バッファを内蔵しているため、マイクロコンピュータはIEBusのアプリケーション処理に専念することができます。また、IEBus用ドライバ/レシーバを内蔵しているため、直接バスに接続することができます。

特 徴

- IEBusのレイヤ1, 2のプロトコル制御
 - ・ マルチマスタ方式
 - ・ 同報通信機能
 - ・ 伝送速度の異なる2種類の通信モードが選択可能
- マイクロコンピュータとのインタフェース方式
 - 3線 / 2線式シリアルI/O
 - LSB先頭で転送
- ウォッチドッグ・タイマによる暴走検出機能
- 低消費電力動作 (スタンバイ) モード
 - : 50 μ A (MAX.)
- 発振周波数 (f_x): 6 MHz, 6.29 MHz
 - ・ 発振周波数精度: $\pm 1.5\%$
- 動作電圧: 5 V $\pm 10\%$
- IEBus用ドライバ/レシーバ内蔵
- 送受信バッファ
 - 送信用: 33バイトFIFO
 - 受信用: 40バイトFIFO (複数フレームの受信データの格納可能)

	6 MHz時	6.29 MHz時
モード0	約3.9 Kbps	約4.1 Kbps
モード1	約17 Kbps	約18 Kbps

★ オーダ情報

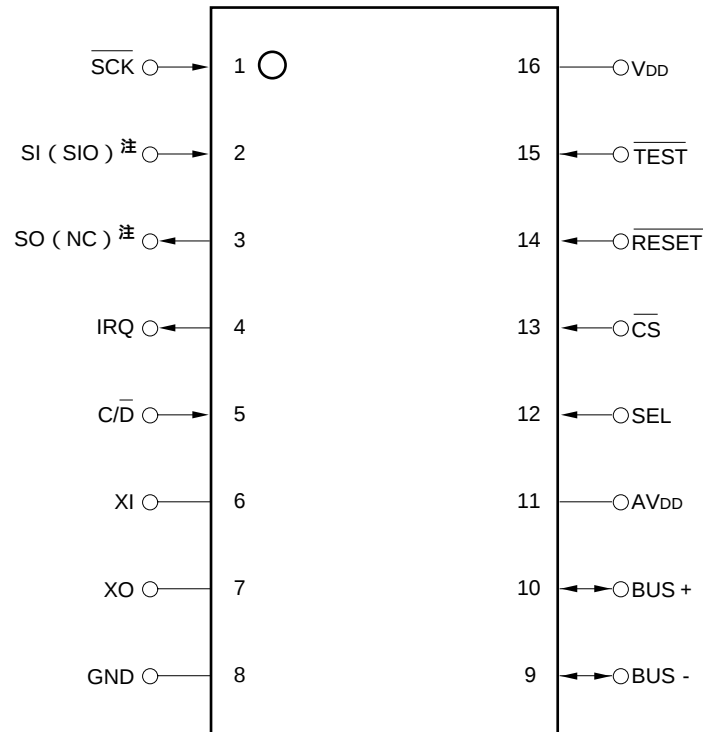
オーダ名称	パッケージ
μ PD72042BGT	16ピン・プラスチックSOP (9.53 mm (375))

本資料の内容は、予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。

端子接続図 (Top View)

・16ピン・プラスチックSOP (9.53 mm (375))

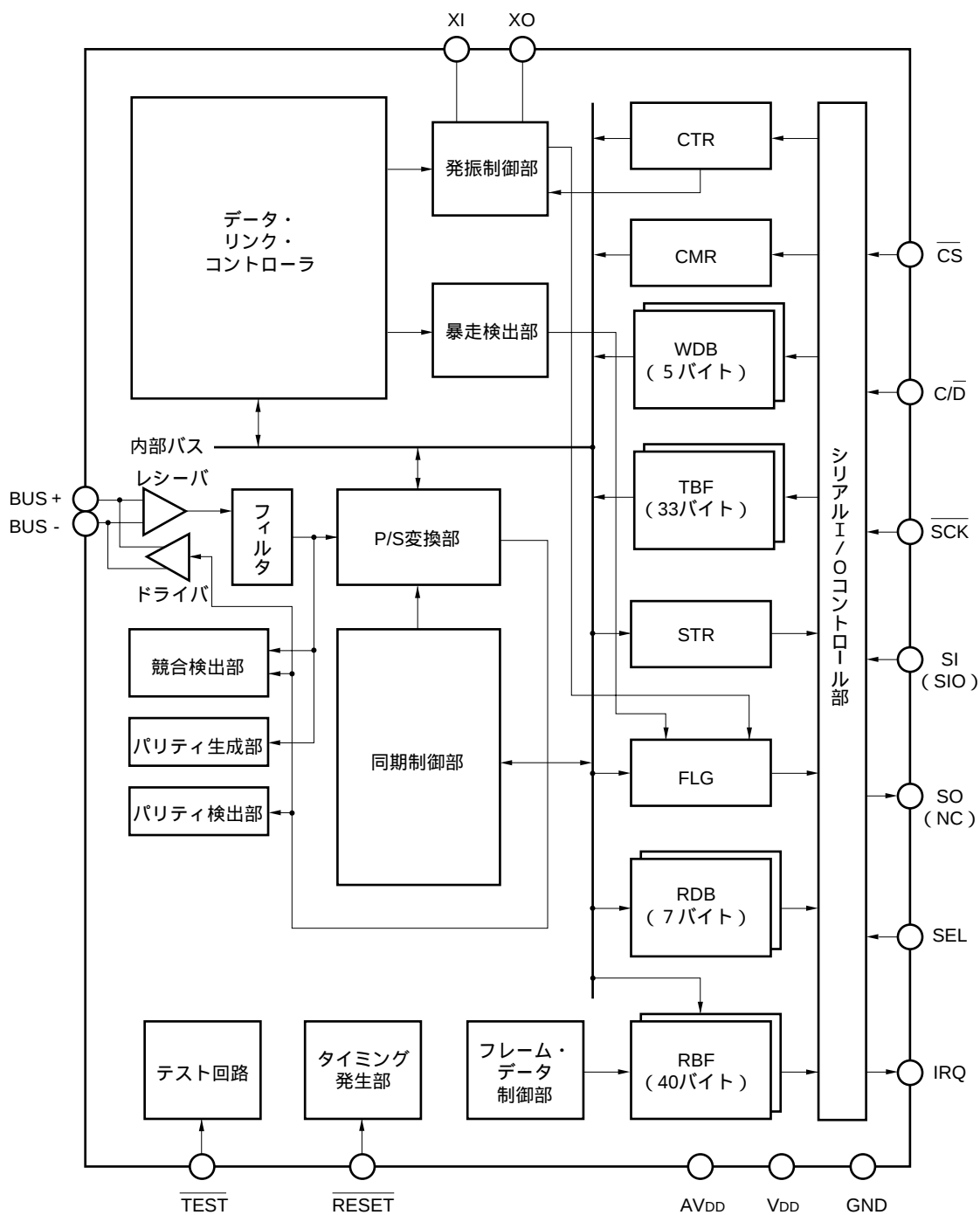
μ PD72042BGT



注 () 内は2線式シリアルI/O選択時

AVDD	: IEBus用正電源 (VDD端子と接続)
BUS -, BUS +	: IEBus入出力
C/D	: コマンド / データ切り替え入力
CS	: チップ・セレクト入力
GND	: グランド
IRQ	: 割り込み要求出力
NC	: ノー・コネクション
RESET	: リセット入力
SCK	: シリアル・クロック入力
SEL	: シリアル・モード選択
SI	: シリアル・データ入力
SIO	: シリアル・データ入出力
SO	: シリアル・データ出力
TEST	: テスト用入力 (VDD端子と接続)
VDD	: 正電源
XI, XO	: システム・クロック

ブロック図



備考 () 内は2線式シリアルI/O選択時

目 次

1 . 端子機能	...	6
1.1 端子機能一覧	...	6
2 . IEBus動作説明	...	8
2.1 概 要	...	8
2.2 IEBus通信プロトコル	...	9
2.2.1 バス占有権の決定（アービトレーション）	...	10
2.2.2 通信モード	...	10
2.2.3 通信アドレス	...	11
2.2.4 同報通信	...	11
2.3 伝送プロトコル	...	11
2.4 伝送データ（データ・フィールドの内容）	...	17
2.5 ビット・フォーマット	...	21
3 . マイクロコンピュータとのインタフェース	...	22
3.1 転送方式	...	22
3.2 データ転送フォーマット	...	23
3.2.1 3線式データ転送（SEL = “ 1 ”）	...	23
3.2.2 2線式データ転送（SEL = “ 0 ”）	...	25
3.3 マイクロコンピュータとの接続方法	...	27
3.4 スタンバイ・モード時の設定，解除	...	28
3.5 リセット・モード時の設定，解除	...	28
4 . レジスタ	...	29
5 . 通信時のタイミング例	...	59
6 . マイクロコンピュータの処理フロー例	...	67
6.1 通信フラグ	...	68
6.2 メイン・ルーチン	...	69
6.3 割り込みルーチン	...	70
6.4 各種処理ルーチン	...	72
6.4.1 μ PD72042Bの初期設定ルーチン	...	72
6.4.2 通信フラグ初期化ルーチン	...	72
6.4.3 コマンド処理ルーチン	...	73
6.4.4 マスタ通信処理ルーチン	...	73
6.4.5 スレーブ・データ送信処理ルーチン	...	77
6.4.6 送信処理ルーチン	...	80
6.4.7 受信処理ルーチン	...	81

7 . 電気的特性	...	82
8 . 外形図	...	86
9 . 半田付け推奨条件	...	87
付録A . μ PD72042A, 72042Bと μ PD6708との主な違い	...	88
付録B . IEBusプロトコル・アナライザ	...	88

1. 端子機能

1.1 端子機能一覧

端子番号	端子名 ^注	入出力 ^注	機 能	入出力形式 ^注	リセット時 [ハード、ソフトとも]
1	$\overline{\text{SCK}}$	入力	CPUとのインタフェース用シリアル・クロック入力端子です。	CMOS入力	入力
2	SI (SIO)	入力 (入出力)	CPUとのインタフェース用シリアル・データ (3線式は入力, 2線式は入出力) 端子です。	CMOS入力 (CMOS入出力)	入力
3	SO (NC)	出力 (なし)	CPUとのインタフェース用シリアル・データ出力端子です (3線式は出力, 2線式は接続しません)。	CMOS出力 (なし)	ハイ・インピーダンス
4	IRQ	出力	CPUに対して割り込み要求を行う出力端子です。リターン・コードおよび暴走検出時にハイ・レベルが8 μs以上出力されます。	CMOS出力	ロウ・レベル
5	$\text{C}/\overline{\text{D}}$	入力	コントロール・モードかデータ・リード/ライト・モードを選択する入力端子です。この端子をハイ・レベルにすると、内部レジスタのアドレスの設定とデータ・リード/ライトを選択することができます。またモードが切り替わると、シリアル・クロック・カウンタがリセットされます。	CMOS入力	入力
6 7	XI XO	-	システム・クロック用発振子接続端子です。 6 MHz, 6.29 MHzの水晶振動子または、セラミック発振子を使用してください。周波数精度は次のとおりです。 モード0, 1使用時: ±1.5 %	-	ハード時 (発振停止) XI = GND XO = ハイ・レベル ソフト時 (発振継続)
8	GND	-	グランド端子です。	-	-
9 10	BUS - BUS +	入出力	IEBusのバスに接続する入出力端子です。	-	ハイ・インピーダンス
11	AV _{DD}	-	IEBusのバス・ドライバ/レシーバ用正電源端子です。V _{DD} と接続して使用してください。	-	-
12	SEL	入力	3線式, または2線式シリアル/I/Oを選択する入力端子です。ハイ・レベルにすると3線式, ロウ・レベルにすると2線式を設定します。	CMOS入力	入力
13	$\overline{\text{CS}}$	入力	チップ・セレクト端子です。ロウ・レベルにするとシリアル・インタフェースが有効となります。また, ハイ・レベルにするとSO端子がハイ・インピーダンス状態となり, シリアル・クロック・カウンタがリセットされます。	CMOS入力	入力

注 () 内は2線式シリアル/I/O選択時の状態です。

端子番号	端子名	入出力	機能	入出力形式	リセット時 [ハード、ソフトとも]
14	RESET	入力	シリアル・リセット信号入力端子です。ロウ・レベル入力によりリセットがかかります。電源投入後、必ずロウ・レベルを一度入力してください。通常使用時はハイ・レベルを入力してください。	CMOS入力	入力
15	TEST	入力	ICテスト端子です。必ずV _{DD} 端子と直接接続して使用してください。	CMOS入力	-
16	V _{DD}	-	正電源入力端子です。	-	-

2 . IEBus動作説明

2.1 概 要

μ PD72042Bは、IEBusインタフェース用CMOS LSIです。

IEBusは、装置と装置との間のデータ伝送を行うことを目的とした、小規模のデジタル・データ伝送システム用のバスです。

μ PD72042Bは、装置内に内蔵されているマイクロコンピュータと接続して使用します。接続方法は、シリアル・インタフェース（SCK, SO, SI端子）を採用しています。このシリアル・インタフェースを介して、ホスト・コントローラ（マイクロコンピュータ）から、データ伝送を行うために必要なコマンドやデータを設定します。

データ送信時は、ホスト・コントローラからシリアル・インタフェースを介してμ PD72042Bにデータを設定することにより、BUS端子（BUS + , BUS - ）より信号が出力されます。また、BUS端子から受信したデータは、シリアル・インタフェースを介してホスト・コントローラより読み取ることができます。

2.2 IEBus通信プロトコル

IEBusの概要は、次のとおりです。

- ・通信方式：半2重非同期通信

- ・マルチマスタ方式

IEBusに接続しているすべてのユニットがほかのユニットへデータの伝送を実現できます。

- ・同報通信機能（1ユニット対複数ユニットの通信）

グループ同報通信：グループ・ユニットに対しての同報通信

一斉同報通信：すべてのユニットに対しての同報通信

- ・伝送速度の異なる2種類のモードが選択できます。

	$f_x = 6 \text{ MHz}$	$f_x = 6.29 \text{ MHz}$	最大伝送バイト数 (バイト/フレーム)
モード0	約3.9 Kbps	約4.1 Kbps	16
モード1	約17 Kbps	約18 Kbps	32

- ・アクセス制御：CSMA/CD（Carrier Sense Multiple Access with Collision Detection）

バス占有の優先順位は、次のとおりです。

同報通信が通常の通信（1ユニット対1ユニットの通信）より優先

マスタ・アドレスが小さい方が優先

- ・通信規模

ユニット数：最大50

ケーブル長：最長150 m（ツイスト・ペア・ケーブルを使用時 抵抗値0.1 Ω/m以下）

負荷容量：最大8000 pF BUS - とBUS + 間, $f_x = 6 \text{ MHz}$

最大7100 pF BUS - とBUS + 間, $f_x = 6.29 \text{ MHz}$

終端抵抗：120 Ω

注意 μ PD72042Bでは、保護抵抗としてBUS - , BUS + 端子に180 Ωの抵抗を直列に接続してください。

2.2.1 バス占有権の決定（アービトレーション）

IEBusに接続された装置は他の装置を制御するときに、バスを占有するための動作を行います。この動作のことを、アービトレーションと呼びます。

アービトレーションでは、複数のユニットが同時に送信を開始した場合に、それらの複数のユニットの中から1つのユニットに対し、バスを占有する許可を与える処理が行われます。

アービトレーションにより1装置のみがバス占有権を得るため、次のようなバス占有の優先条件が決められています。

備考 アービトレーションに負けた場合、自動的に再送信モードに入ることができます（再送信回数は、μ PD72042BではMCRレジスタで0-7回に設定可能です）。

（１）通信の種類による優先

同報通信（1ユニット対複数ユニットの通信）が通常通信（1ユニット対1ユニットの通信）より優先されます。

（２）マスタ・アドレスによる優先

通信種類が同じ場合には、マスタ・アドレスの最も小さいものが優先されます。

例 マスタ・アドレスは12ビットで構成され、000Hのユニットが最上位の優先順位を持ち、FFFHのユニットが最下位の優先順位を持ちます。

2.2.2 通信モード

IEBusには、伝送速度の異なる2種の通信モードが用意されています。各通信モードにおける伝送速度および1通信フレーム中の最大伝送バイト数は、表2-1に示すとおりです。

表2-1 各通信モードにおける伝送速度、最大伝送バイト数

通信モード	最大伝送バイト数（バイト／フレーム）	実効伝送速度 ^{注1} （Kbps）	
		f _x = 6 MHz ^{注2}	f _x = 6.29 MHz ^{注2}
0	16	約3.9	約4.1
1	32	約17	約18

注1．最大伝送バイト数を伝送したときの実効伝送速度

2．μ PD72042B使用時の発振周波数

注意1．IEBusに接続した各装置は、通信を行う前にあらかじめ通信モードを選択しておきます。また、マスタ・ユニットとその通信相手ユニット（スレーブ・ユニット）の通信モードが同一でないと、通信は正しく行われません。

2．f_x = 6 MHzとf_x = 6.29 MHzでは、通信モードが同一でも通信は正しく行われません。必ず同じ発振周波数で通信を行ってください。

2.2.3 通信アドレス

IEBusでは、各装置に12ビットの固有な通信アドレスが割り当てられます。通信アドレスは、次のように構成されます。

上位4ビット：グループ番号（各装置の所属するグループを識別する番号）

下位8ビット：ユニット番号（グループ内の各装置を識別する番号）

2.2.4 同報通信

通常の通信では、マスタ・ユニットとその通信相手局となるスレーブ・ユニットはともに1ユニットで、1対1の送信または受信が行われます。それに対し、同報通信ではスレーブ・ユニットが複数存在し、マスタ・ユニットは複数のスレーブ・ユニットに対して送信を行います。スレーブ・ユニットは複数存在するため、通信中スレーブ・ユニットからは、アクノリッジ信号は返されません。

また、同報通信を行うか通常の通信を行うかは、同報ビットによって決まります（同報ビットについては、2.3（1）**同報ビット**を参照してください）。

同報通信には、次の2種類があります。

（1）グループ同報通信

通信アドレスの上位4ビットのグループ番号が等しいグループ内の装置に対して同報通信を行います。

（2）一斉同報通信

グループ番号の値にかかわらずすべての装置に対して同報通信を行います。

グループ同報と一斉同報の識別は、スレーブ・アドレスの値で行われます（スレーブ・アドレスについては、2.3（3）**スレーブ・アドレス・フィールド**を参照してください）。

2.3 伝送プロトコル

IEBusの伝送信号フォーマットを図2 - 1に示します。

通信データは、通信フレームと呼ぶ一連の信号として伝送されます。1通信フレームで伝送可能なデータ数および伝送速度は、通信モードによって異なります。

図 2 - 1 伝送信号フォーマット

(f_x = 6 MHz時)

フィールド名	ヘッダ		マスタ・アドレス・フィールド		スレーブ・アドレス・フィールド			コントロール・フィールド			電文長フィールド			データ・フィールド						
ビット数	1	1	12	1	12	1	1	4	1	1	8	1	1	8	1	1	8	1	1	
	スタート・ビット	同報ビット	マスタ・アドレス	P	スレーブ・アドレス	P	A	コントロール・ビット	P	A	電文長ビット	P	A	データ・ビット	P	A		データ・ビット	P	A
伝送時間																				
モード 0	約7330 μs													約1590 × N μs						
モード 1	約2090 μs													約410 × N μs						

P : パリティ・ビット (1 ビット)

A : アクノリッジ・ビット (1 ビット)

A = 0 のとき : ACK

A = 1 のとき : NAK

N : データ・バイト数

備考 同報通信時には、アクノリッジ・ビットの値は無視されます。

(1) ヘッダ

ヘッダは、以下に説明するスタート・ビットおよび同報ビットで構成されています。

スタート・ビット

スタート・ビットは、データ伝送の始まりをほかのユニットに知らせるための信号です。

データ伝送を開始しようとするユニットは、決められた時間口・レベルの信号 (スタート・ビット) を出力し、同報ビットの出力へ移行します。

スタート・ビットを出力しようとしたとき、すでにほかのユニットがスタート・ビットを出力している場合には、スタート・ビットを出力しないでそのユニットのスタート・ビット出力終了を待ち、その終了タイミングに同期して同報ビット出力へ移行します。

送信を始めたユニット以外は、このスタート・ビットを検出し受信状態へ移行します。

同報ビット

同報ビットは、同報通信、または通常の通信の識別を行うビットです。

同報ビットが ' 0 ' の場合には同報通信を表し、' 1 ' の場合には通常の通信を表します。また同報通信には、グループ同報と一斉同報があり、これらの識別はスレーブ・アドレスの値によって行われます (スレーブ・アドレスについては、(3) スレーブ・アドレス・フィールドを参照してください) 。

同報通信の場合には通信相手局となるスレーブ・ユニットが複数存在するため、(2) 以降各フィールドでのアクノリッジ・ビットは返されません。

2 つ以上のユニットが同じタイミングで通信フレームの送出を開始した場合には、同報通信が通常の通信より優先し、アービトレーションに勝ち残ります。

(2) マスタ・アドレス・フィールド

マスタ・アドレス・フィールドは、自分のユニット・アドレス（マスタ・アドレス）をほかのユニットに送信するためのフィールドです。

マスタ・アドレス・フィールドはマスタ・アドレス・ビットとパリティ・ビットで構成されています。

マスタ・アドレスは12ビットで構成されておりMSBより出力されます。

2つ以上のユニットが、同じタイミングで同じ値の同報ビットの送信を開始した場合、アービトレーションの判定は、マスタ・アドレス・フィールドへ持ち越されます。

マスタ・アドレス・フィールドでは、1ビット送信するたびに自分が出力しているデータとバス上のデータとの比較を行います。比較の結果、自分の出力しているマスタ・アドレスとバス上のデータが異なった場合、アービトレーションに負けたと判断し、送信を中止し受信状態にまわります。

IEBusはワイアードANDで構成されているため、アービトレーションに参加しているユニット（アービトレーション・マスタ）の中で、最小のマスタ・アドレスを持つユニットがアービトレーションに勝ち残ります。

最終的に12ビットのマスタ・アドレス出力後、1つのユニットのみがマスタ・ユニットとして送信状態で残ります。

次に、このマスタ・ユニットはパリティ・ビット[※]を出力し、ほかのユニットに対してマスタ・アドレスを確定させ、スレーブ・アドレス・フィールド出力へ移行します。

注 パリティは偶数パリティを使用しており、マスタ・アドレス・ビット中の‘1’のビットの数が奇数のとき、パリティ・ビットが‘1’となります。

(3) スレーブ・アドレス・フィールド

スレーブ・アドレス・フィールドは、通信を行いたいユニット（スレーブ・ユニット）のアドレス（スレーブ・アドレス）を送信するためのフィールドとなります。

スレーブ・アドレス・フィールドはスレーブ・アドレス・ビット、パリティ・ビットおよびアクノリッジ・ビットで構成されています。

スレーブ・アドレスは12ビットで構成されMSBから出力されます。12ビットのスレーブ・アドレス送信後、スレーブ・アドレスが間違っ受受信されることを避けるため、パリティ・ビットを出力します。次に、スレーブ・ユニットがバス上に存在することを確認するために、マスタ・ユニットはスレーブ・ユニットからのアクノリッジ信号の検出を行います。アクノリッジ信号を検出した場合、コントロール・フィールド出力へ移行します。ただし、同報通信時には、アクノリッジ・ビットを検出せずに、コントロール・フィールド出力へ移行します。

スレーブ・ユニットは、スレーブ・アドレスが一致し、マスタ・アドレスとスレーブ・アドレスの両方のパリティが偶数であることを検出した場合、アクノリッジ信号を出力します。スレーブ・ユニットはパリティが奇数の場合、マスタ・アドレスまたはスレーブ・アドレスが正しく受信されなかったと判断し、アクノリッジ信号を出力しません。このとき、マスタ・ユニットは、待機（モニタ）状態になり通信が終了します。

また、同報通信の場合には、スレーブ・アドレスは次のようにグループ同報か、一斉同報かの識別に使用されます。

スレーブ・アドレスがFFFHのとき : 一斉同報通信

スレーブ・アドレスがFFFH以外のとき : グループ同報通信

備考 グループ同報通信時のグループ番号は、スレーブ・アドレスの上位4ビットの値になります。

(4) コントロール・フィールド

コントロール・フィールドは、次のデータ・フィールドの種類や方向を送信するためのフィールドです。

コントロール・フィールドはコントロール・ビット、パリティ・ビットおよびアクノリッジ・ビットで構成されています。

コントロール・ビットは4ビットで構成されMSBから出力されます。

コントロール・ビットに続いて、パリティ・ビットが出力されます。パリティが偶数でかつ、マスタ・ユニットの要求機能をスレーブが実行可能な場合は、スレーブ・ユニットはアクノリッジ信号を出力し、次の電文長フィールドへ移行します。ただし、パリティが偶数でもスレーブ・ユニットがマスタ・ユニットの要求を実行できない場合や、パリティが奇数の場合は、スレーブ・ユニットはアクノリッジ信号を出力せず、待機（モニタ）状態に戻ります。

マスタ・ユニットはアクノリッジ信号を確認後、次の電文長フィールドへ移行します。

アクノリッジ信号の確認ができない場合は、マスタ・ユニットは待機状態になり、通信が終了します。ただし同報通信の場合には、マスタ・ユニットはアクノリッジ信号を確認せずに、次の電文長フィールドへ移行します。

コントロール・ビットの内容については表2-3 コントロール・ビットの内容を参照してください。

(5) 電文長フィールド

電文長フィールドは、通信データのバイト数を指定するためのフィールドです。

電文長フィールドは、電文長ビットと、パリティ・ビット、およびアクノリッジ・ビットで構成されます。

電文長ビットは8ビットで構成され、MSBから出力されます。表2-2のように通信データのバイト数を表します。

表2-2 電文長ビットの内容

電文長ビット (16進)	送信データ・バイト数
01H	1 バイト
02H	2 バイト
:	:
:	:
FFH	255 バイト
00H	256 バイト

備考 通信モードにより、1 フレームの最大伝送バイト数以上を設定すると、複数フレームでの通信となります。その際、2 回目以降は、電文長ビットは残りの通信データのバイト数となります。

このフィールドの動作は、マスタ送信時（コントロール・ビットのビット3が1）とマスタ受信時（コントロール・ビットのビット3が0）で異なります。

マスタ送信時

電文長ビットおよびパリティ・ビットは、マスタ・ユニットが出力します。スレーブ・ユニットは、パリティが偶数であることを検出した場合、アクノリッジ信号を出力し、次のデータ・フィールドへ移行します。ただし、同報通信時では、スレーブ・ユニットはアクノリッジ信号を出力しません。

また、スレーブ・ユニットは、パリティが奇数の場合、電文長ビットが正しく受信されなかったと判断し、アクノリッジ信号を出力せず、待機（モニタ）状態に戻ります。このとき、マスタ・ユニットも待機状態に戻り、通信が終了します。

マスタ受信時

電文長ビットおよびパリティ・ビットは、スレーブ・ユニットが出力します。マスタ・ユニットは、パリティが偶数であることを検出した場合、アクノリッジ信号を出力します。

マスタ・ユニットは、パリティが奇数の場合、電文長ビットが正しく受信されなかったと判断し、アクノリッジ信号を出力せず、待機状態に戻ります。このとき、スレーブ・ユニットも待機状態に戻り、通信が終了します。

(6) データ・フィールド

データ・フィールドは、スレーブ・ユニットに対しデータを送受信するためのフィールドです。

マスタ・ユニットは、データ・フィールドを使用してスレーブ・ユニットにデータを送信したり、スレーブ・ユニットからデータを受信したりします。

データ・フィールドはデータ・ビット、パリティ・ビットおよびアクノリッジ・ビットで構成されています。

データ・ビットは8ビットで構成されMSBから出力されます。

データ・ビットに続きパリティ・ビットとアクノリッジ・ビットが、それぞれマスタ・ユニットおよびスレーブ・ユニットより出力されます。

同報通信は、マスタ・ユニットの送信動作のみに行われます。また、このときアクノリッジ信号は無視されます。

マスタ送信時とマスタ受信時の動作は次のようになります。

マスタ送信時

マスタ・ユニットからスレーブ・ユニットへ書き込みを行う場合、マスタ・ユニットは、スレーブ・ユニットに対してデータ・ビット、パリティ・ビットを送信します。スレーブ・ユニットはデータ・ビット、パリティ・ビットを受信し、パリティが偶数で、かつ受信バッファが空いていれば、アクノリッジ信号を出力します。パリティが奇数、または受信バッファが空いていない場合には、スレーブ・ユニットは対応するデータの受け付けを拒否し、アクノリッジ信号出力を行いません。

スレーブ・ユニットからアクノリッジ信号が出力されなかった場合、マスタ・ユニットは再び同じデータを送信します。この動作はスレーブ・ユニットからのアクノリッジ信号を検出するか、データが最大伝送バイト数を越えるまで続けられます。

パリティが偶数で、スレーブ・ユニットからアクノリッジ信号が出力された場合は、データに続きがあり、かつ最大伝送バイト数を越えていなければ、マスタ・ユニットは次のデータを送信します。

また、同報通信の場合では、スレーブ・ユニットからはアクノリッジ信号は出力されず、マスタ・ユニットはデータを1バイトごとに転送します。

マスタ受信時

マスタ・ユニットがスレーブ・ユニットから読み込みを行う場合、マスタ・ユニットはすべての読み込みビットに対応する同期信号を出力します。

スレーブ・ユニットは、データ、パリティ・ビットの内容をマスタ・ユニットからの同期信号に応じてバス上に出力します。

マスタ・ユニットは、スレーブ・ユニットの出力したデータ、パリティ・ビットを読み込み、パリティを確認します。

パリティが奇数の場合、または受信バッファが空いていない場合は、マスタ・ユニットはそのデータの受け付けを拒否し、アクノリッジ信号を出力しません。1通信フレームで送信可能な最大伝送バイト数以内であれば、マスタ・ユニットは同じデータの読み込み動作を繰り返します。

また、パリティが偶数で、かつ受信バッファが空いていれば、マスタ・ユニットはデータを受け付け、アクノリッジ信号を返します。1フレームで送信可能な最大バイト数以内であればマスタ・ユニットは次のデータを読み込みます。

(7) パリティ・ビット

パリティ・ビットは、伝送データに誤りがないことを確認するために使用されます。

パリティ・ビットは、マスタ・アドレス・ビット、スレーブ・アドレス・ビット、コントロール・ビット、電文長ビット、データ・ビットの各データに対して付加されます。

パリティは、偶数パリティです。データ中の「1」のビット数が奇数の場合は、パリティ・ビットは「1」となります。データ中の「1」の数が偶数の場合は、パリティ・ビットは「0」となります。

(8) アクノリッジ・ビット

通常の通信（1ユニット対1ユニット間の通信）においては、データを正しく受け付けたかを確認するために、次の箇所にアクノリッジ・ビットが付加されます。

- ・スレーブ・アドレス・フィールドの最後
- ・コントロール・フィールドの最後
- ・電文長フィールドの最後
- ・データ・フィールドの最後

アクノリッジ・ビットの定義は、次のとおりです。

- ・「0」：伝送データを認識したことを表します。（ACK）
- ・「1」：伝送データを認識しなかったことを表します。（NAK）

ただし、同報通信の場合には、アクノリッジ・ビットの内容は無視されます。

スレーブ・アドレス・フィールドの最後のアクノリッジ・ビット

スレーブ・アドレス・フィールドの最後のアクノリッジ・ビットは、次に示すいずれかの場合、NAKとなり、伝送は中止されます。

- ・マスタ・アドレス・ビットまたはスレーブ・アドレス・ビットのパリティが正しくない場合。
- ・タイミング・エラー（ビット・フォーマットにエラー）が発生した場合。
- ・スレーブ・ユニットが存在しなかった場合。

コントロール・フィールドの最後のアクノリッジ・ビット

コントロール・フィールドの最後のアクノリッジ・ビットは、次に示すいずれかの場合、NAKとなり、伝送は中止されます。

- ・コントロール・ビットのパリティが正しくない場合。
- ・スレーブ受信バッファ[※]が空でないのに、コントロール・ビットのビット3が‘1’（書き込み動作）の場合。
- ・スレーブ送信バッファ[※]が空なのに、コントロール・ビットがデータの読み込み（3H, 7H）の場合。
- ・ロックを設定されているのに、ロックを設定したユニット以外からコントロール・ビットの3H, 6H, 7H, AH, BH, EH, FHを要求した場合。
- ・ロックが設定されていないのに、コントロール・ビットがロック・アドレスの読み込み（4H）の場合。
- ・タイミング・エラーが発生した場合。
- ・未定義のコントロール・ビットの場合。

注 2.4（1）スレーブ・ステータス（SSR）の読み込み（コントロール・ビット：0H, 6H）参照。

電文長フィールドの最後のアクノリッジ・ビット

電文長フィールドの最後のアクノリッジ・ビットは、次に示すいずれかの場合、NAKとなり、伝送は中止されます。

- ・電文長ビットのパリティが正しくない場合。
- ・タイミング・エラーが発生した場合。

データ・フィールドの最後のアクノリッジ・ビット

データ・フィールドの最後のアクノリッジ・ビットは、次に示すいずれかの場合、NAKとなり、伝送は中止されます。

- ・データ・ビットのパリティが正しくない場合[※]。
- ・タイミング・エラーが前回のアクノリッジ・ビット伝送以降で発生した場合。
- ・受信バッファがいっぱいになり、それ以上のデータを受け付けることができない場合[※]。

注 この場合、送信側は1フレームで伝送可能な最大伝送バイト数以内であれば、最大伝送バイト数に達するまでそのデータ・フィールドの送信を再実行します。

2.4 伝送データ（データ・フィールドの内容）

データ・フィールドの内容は、コントロール・ビットで示されるデータになります。

表 2 - 3 コントロール・ビットの内容

	ビット 3 注 ¹	ビット 2	ビット 1	ビット 0	機能注 ²
0H	0	0	0	0	スレーブ・ステータス (SSR) の読み込み
1H	0	0	0	1	未定義
2H	0	0	1	0	未定義
3H	0	0	1	1	データ読み込みとロック
4H	0	1	0	0	ロック・アドレスの読み込み (下位 8 ビット)
5H	0	1	0	1	ロック・アドレスの読み込み (上位 4 ビット)
6H	0	1	1	0	スレーブ・ステータス (SSR) の読み込みとロック解除
7H	0	1	1	1	データ読み込み
8H	1	0	0	0	未定義
9H	1	0	0	1	未定義
AH	1	0	1	0	コマンド書き込みとロック
BH	1	0	1	1	データ書き込みとロック
CH	1	1	0	0	未定義
DH	1	1	0	1	未定義
EH	1	1	1	0	コマンド書き込み
FH	1	1	1	1	データ書き込み

注 1 . ビット 3 (MSB) の値により, 以後の電文長フィールドの電文長ビットおよびデータ・フィールドのデータの転送方向が変わります。

ビット 3 が ' 1 ' の場合 : マスタ・ユニットからスレーブ・ユニットへ転送

ビット 3 が ' 0 ' の場合 : スレーブ・ユニットからマスタ・ユニットへ転送

2 . 3H, 6H, AH, BHはロックの設定, および解除を指定するコントロール・ビットです。

1H, 2H, 8H, 9H, CH, DHの未定義値が送信された場合はアクノリッジを返しません。

マスタ・ユニットによりロックを設定されたユニットは, ロックを要求したマスタ・ユニット以外から受信したコントロール・ビットが表 2 - 4 以外の場合, 受け付けを拒否し, アクノリッジ・ビットを出力しません。

表 2 - 4 ロックされたスレーブ・ユニットに対するコントロール・フィールド

	ビット 3	ビット 2	ビット 1	ビット 0	機能
0H	0	0	0	0	スレーブ・ステータスの読み込み
4H	0	1	0	0	ロック・アドレスの読み込み (下位 8 ビット)
5H	0	1	0	1	ロック・アドレスの読み込み (上位 4 ビット)

(1) スレーブ・ステータス (SSR) の読み込み (コントロール・ビット : 0H, 6H)

マスタ・ユニットは, スレーブ・ステータスの読み込み (0H, 6H) を行うことにより, スレーブ・ユニットが, アクノリッジ・ビット (ACK) を返送しなかった理由を知ることができます。

スレーブ・ステータスは, スレーブ・ユニットが最後に行った通信結果に対して決定されます。

すべてのスレーブ・ユニットは, スレーブ・ステータスの情報を提供できます。

スレーブ・ステータスの意味を表 2 - 5 に示します。

図 2 - 2 スレーブ・ステータス (SSR) のビット構成

MSB				LSB			
ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0

表 2 - 5 スレーブ・ステータスの意味

ビット	値	意 味	
ビット 0 注1	0	スレーブ送信バッファが空	
	1	スレーブ送信バッファが空でない	
ビット 1 注2	0	スレーブ受信バッファが空	
	1	スレーブ受信バッファが空でない	
ビット 2	0	ユニットがロック状態でない	
	1	ユニットがロック状態である	
ビット 3	0	‘ 0 ’ 固定	
ビット 4 注3	0	スレーブ送信停止	
	1	スレーブ送信動作可能	
ビット 5	0	‘ 0 ’ 固定	
ビット 7	00	モード 0	ユニットがサポートしている 最高位のモードを表します注4
ビット 6	01	モード 1	
	10	将来の拡張用	
	11		

注 1 . スレーブ送信バッファとは、データ読み込み処理時（コントロール・ビット：3H, 7H）にアクセスされるバッファのことです。

μ PD72042Bでは、FLGレジスタのSTRQ = “ 1 ” のときのTBFに該当します。

2 . スレーブ受信バッファとは、データ書き込み処理時（コントロール・ビット：8H, AH, BH, EH, FH）にアクセスされるバッファのことです。

μ PD72042Bでは、FLGレジスタのSLRE = “ 1 ” のときのRBFに該当します。

3 . ビット 4 の値は、UAR1レジスタにより選択することができます。

4 . 現在、ビット 7 , 6 はハード上で ‘ 10 ’ に固定されています。

(2) データ・コマンド転送（コントロール・ビット：読み込み（3H, 7H）, 書き込み（AH, BH, EH, FH））

データ読み込み（3H, 7H）の場合、スレーブ・ユニットのデータ・バッファにあるデータが、マスタ・ユニットに読み込まれます。

データ書き込み（BH, FH）またはコマンド書き込み（AH, EH）の場合、スレーブ・ユニットが受信したデータはそのスレーブ・ユニットの動作規定に従って処理されます。

備考 1 . データとコマンドの選択は、ユーザがシステムに応じて自由に決めることができます。

2 . 3H, AH, BHは通信条件、状態によりロックが設定されることがあります。

(3) ロック・アドレスの読み込み (コントロール・ビット: 4H, 5H)

ロック・アドレスの読み込み処理時 (4H, 5H) には, ロック命令を発行したマスタ・ユニットのアドレス (12 ビット) が, 次に示すように 1 バイト単位に構成されて, 読み出されます。

図 2 - 3 ロック・アドレスの構成



(4) ロックの設定, 解除 (コントロール・ビット: 設定 (3H, AH, BH), 解除 (6H))

ロック機能は, メッセージを複数の通信フレームにわたって転送する場合に使用します。
 ロックを設定されたユニットは, ロックをかけたユニット以外からの受信は行いません。
 ロックの設定および解除は, 次のようにして行われます。

ロックの設定

ロックを指定したコントロール・ビット (3H, AH, BH) で, 電文長フィールドのアクノリッジ・ビット '0' の送受信終了後, 電文長ビットにて指定されたデータ・バイト数分のデータを送信, または受信を完了せずに通信フレームを終了した場合に, スレーブ・ユニットはマスタ・ユニットより, ロックが設定されます。また, このとき, スレーブ・ステータスを表すバイト中のロックに関するビット (ビット 2) が '1' にセットされます。

ロックの解除

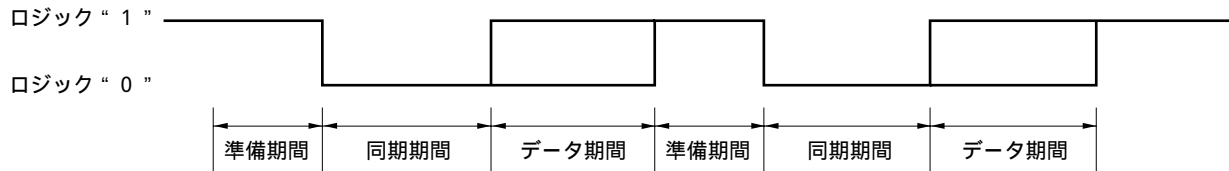
ロック指定したコントロール・ビット (3H, AH, BH) または, ロックの解除を指定したコントロール・ビット (6H) で, 1 通信フレーム内に, 電文長ビットで指定したデータ・バイト数分のデータを送信または受信完了後, スレーブ・ユニットは, マスタ・ユニットよりロックが解除されます。また, このとき, スレーブ・ステータスを表すバイト中のロックに関するビット (ビット 2) が '0' にリセットされます。

なお, 同報通信時にはロックの設定および解除は行われません。

2.5 ビット・フォーマット

IEBusの通信フレームを構成するビットのフォーマット（概念）を図2 - 4 に示します。

図2 - 4 IEBusのビット・フォーマット（概念）



ロジック “ 1 ” : バスの線間 (BUS + 端子とBUS - 端子) の電位差が20 mV以下 (ロウ・レベル) ロジック “ 0 ” : バスの線間 (BUS + 端子とBUS - 端子) の電位差が120 mV以上 (ハイ・レベル)

準備期間 : 最初以降のロウ・レベル (ロジック “ 1 ”) 期間

同期期間 : 次のハイ・レベル (ロジック “ 0 ”) 期間

データ期間 : ビットの値を表す期間 (ロジック “ 1 ” = ロウ・レベル, ロジック “ 0 ” = ハイ・レベル)

同期期間とデータ期間の長さは、ほぼ等しくなっています。

IEBusは、1 ビットごとに同期がとられています。また、ビット全体の時間と、そのビット内に割り当てられている期間の時間に関する仕様は、伝送ビットの種類、マスタ・ユニットかスレーブ・ユニットかの違いにより異なります。

3. マイクロコンピュータとのインタフェース

3.1 転送方式

マイクロコンピュータとのインタフェースは、3線、2線式シリアルI/Oの2種類がモード選択できます。

3線、2線式シリアルI/Oのモード選択は、SEL端子（12番ピン）の入力レベルによって行われます（3.3 マイクロコンピュータとの接続方法を参照してください）。

SEL ← “ 1 ” : 3線式シリアルI/O

SEL ← “ 0 ” : 2線式シリアルI/O

（1）3線式シリアルI/O（SEL ← “ 1 ”）

シリアル・クロック入力（ $\overline{\text{SCK}}$ ），シリアル・データ入力（ $\text{SI}^{\text{注1}}$ ），シリアル・データ出力（ $\text{SO}^{\text{注2}}$ ）の3線でデータのリード/ライトを行います。

（a）リード時の動作

$\overline{\text{SCK}}$ 端子の立ち下がりに同期して、SO端子からデータが出力されます。

（b）ライト時の動作

$\overline{\text{SCK}}$ 端子の立ち上がりでSI端子からデータが取り込まれます。このとき、SO端子からは“ 1 ”が出力されます。

（2）2線式シリアルI/O（SEL ← “ 0 ”）

シリアル・クロック入力（ $\overline{\text{SCK}}$ ），シリアル・データ入出力（ $\text{SIO}^{\text{注1}}$ ）の2線でデータのリード/ライトを行います。

（a）リード時の動作

SIO端子は出力状態となり、 $\overline{\text{SCK}}$ 端子の立ち下がりに同期して、データが出力されます。

（b）ライト時の動作

SIO端子は入力状態となり、 $\overline{\text{SCK}}$ 端子の立ち上がりでデータが取り込まれます。

注1．3線式のSI端子と2線式のSIO端子は共通です。

2．3線式のSO端子は、2線式ではハイ・インピーダンスとなりますのでGNDまたは V_{DD} に接続してください。

表 3 - 1 SIO (SI) , SO端子の入出力状態

RESET	CS	SEL	C/D	SI (SIO)	SO	状 態	
						3 線 / 2 線	動作モード
0	x	x	x	I	Hi-Z	-	リセット状態
1	1	x	x	I	Hi-Z	-	チップ非選択状態
1	0	1	1	I	O*	3 線式	コントロール・モード
			0				データ・ライト・モード
					O		データ・リード・モード
		0	1	I	Hi-Z	2 線式	コントロール・モード
			0				データ・ライト・モード
							データ・リード・モード

I : 入力状態

Hi-Z : ハイ・インピーダンス状態

O : 出力状態

x : Don't care

O* : “ 1 ” 出力状態

3.2 データ転送フォーマット

3.2.1 3線式データ転送 (SEL = “ 1 ”)

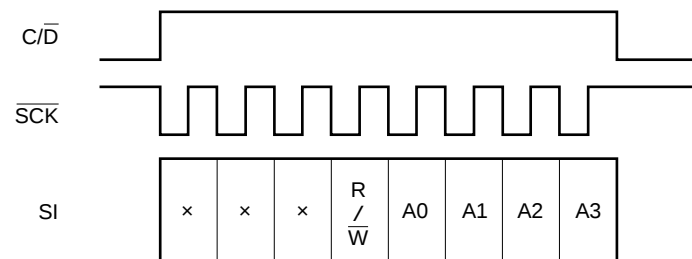
(1) コントロール・モード

C/D端子にハイ・レベルを入力した場合はコントロール・モードになり、データの転送制御が行われます。

データの転送制御では、次のことを行います。

レジスタのアドレス設定

レジスタのリード/ライト選択

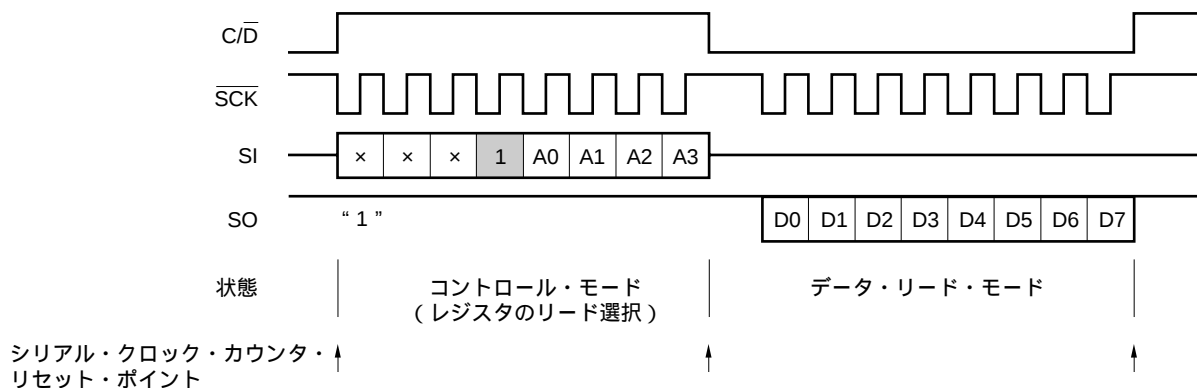


備考 リセット (RESET) 解除後は、アドレス0000B番地のレジスタのライト状態に設定されています。

注意 コントロール・モード中は、8発単位で最終のデータが取り込まれます (8発未満のデータは無視されます)。

(2) データ・リード・モード

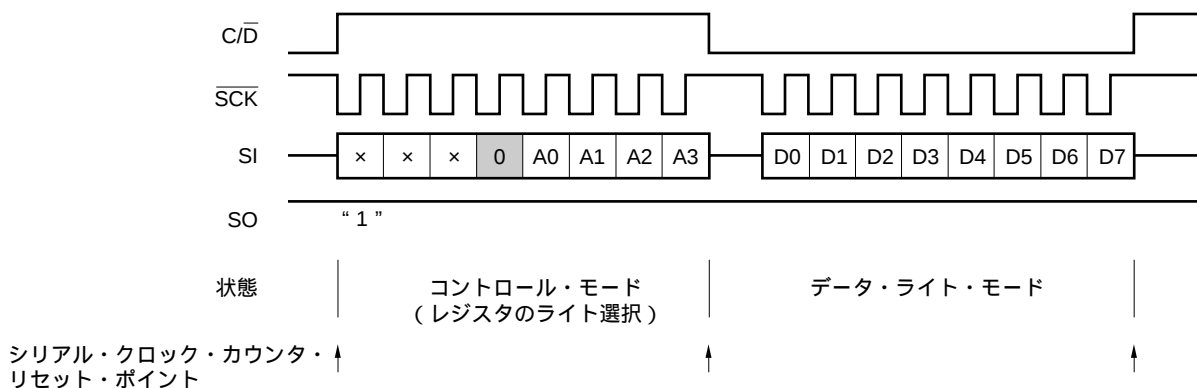
コントロール・モードで、レジスタの読み出しを選択したあと、 $\overline{C/D}$ 端子をロウ・レベルにするとデータ・リード・モードになります。データ・リード・モード中は、 $\overline{SCK}$ 端子の立ち下がりに同期してSO端子より読み出し用レジスタの内容が読み出されます。



注意 データ・リード・モード中に $\overline{C/D}$ 端子が立ち上がると、シリアル・クロック・カウンタはリセットされます。このため1バイト中の残りはリードできず、次の立ち上がりからはRBFは次のバイト、それ以外ははじめの1ビット目からのリードとなります。

(3) データ・ライト・モード

コントロール・モードで、レジスタの書き込みを選択したあと、 $\overline{C/D}$ 端子をロウ・レベルにするとデータ・ライト・モードになります。データ・ライト・モード中は、 $\overline{SCK}$ 端子の立ち上がりに同期してSI端子に書き込み用レジスタの値を設定します。



注意 レジスタ内容の実行は、8発目のクロック立ち上げ後すぐに動作を実行します。8発単位でTBFを除きオーバーライトされます（8発未満は無視されます）。

3.2.2 2線式データ転送 (SEL = “0”)

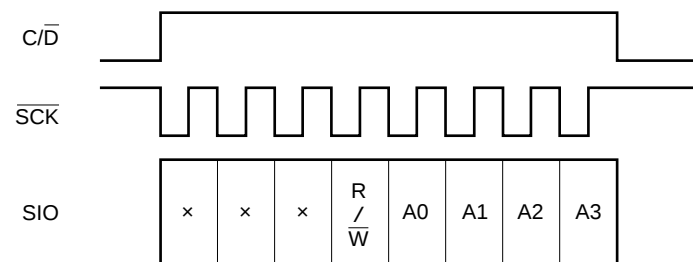
(1) コントロール・モード

C/D端子にハイ・レベルを入力した場合はコントロール・モードになり，データの転送制御が行われます。

データの転送制御では、次のことを行います。

レジスタのアドレス設定

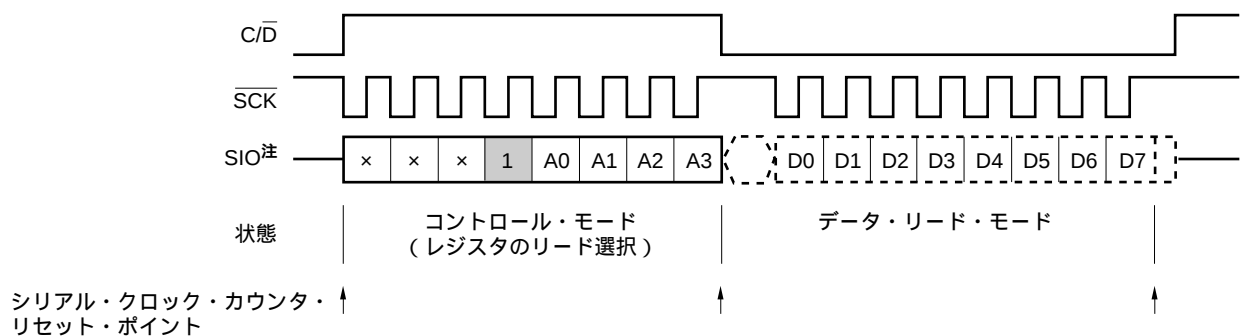
レジスタのリード / ライト選択



備考 リセット（RESET）解除後は，アドレス0000B番地のレジスタのライト状態に設定されています。

注意 コントロール・モード中は、8 発単位で最終のデータが取り込まれます（8 発未満のデータは無視されます）。

(2) データ・リード・モード



注 ——— SIO端子入力状態

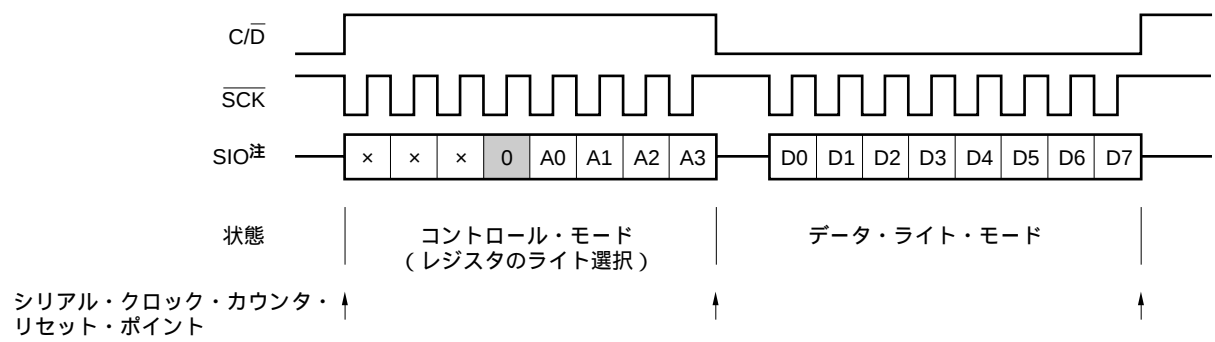
----- SIO端子出力状態

注意 1 データ・リード・モード中に $\overline{\text{C/D}}$ 端子が立ち上がると、シリアル・クロック・カウンタはリセットされます。このため 1 バイト中の残りはリードできず、次の立ち下がりからはRBFは次のバイト、それ以外ははじめの 1 ビット目からのリードとなります。

2. SIO端子はCMOS入出力なので、マイコン側との出力同士の衝突にはご注意ください。

また、マイコン側がN-chオープン・ドレイン出力時は、プルアップ抵抗が必要です。データ・リード・モード終了後の最後の出力がロウ・レベルですと定常的に電流が流れますのでご注意ください。

(3) データ・ライト・モード

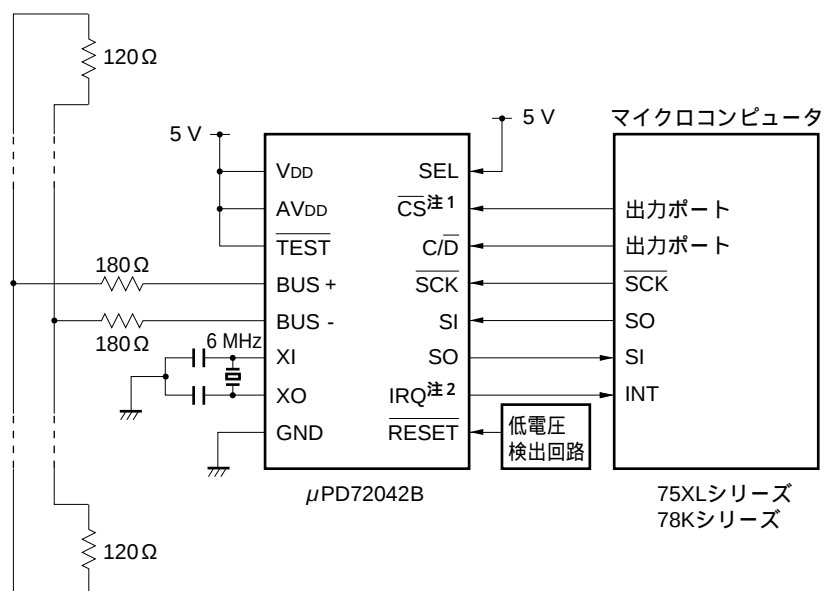


注 ——— SIO端子入力状態

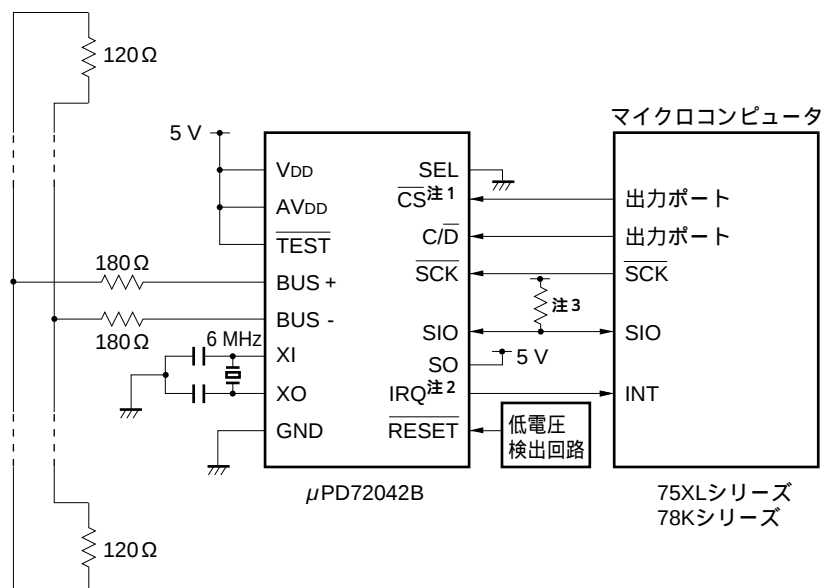
注意 レジスタ内容の実行は、8 発目のクロック立ち上げ後すぐに動作を実行します。8 発単位でTBFを除きオーバーライトされます（8 発未満は無視されます）。

3.3 マイクロコンピュータとの接続方法

(1) 3線式シリアルI/O時



(2) 2線式シリアルI/O時



注1．マイクロコンピュータからシリアルI/Oを介して μ PD72042Bだけを制御する場合には、 $\overline{\text{CS}}$ 端子はロウ・レベルに固定してください（GNDショート）。

2．ポーリングで割り込みを検出する（FLGレジスタの読み出し）場合は、IRQはオープンにできます。ただし、大量のデータ通信、高速通信などを行う場合は、データの取りこぼしを防ぐためにこのシステムを推奨します。

3．マイクロコンピュータ側がN-chオープン・ドレイン出力時には必要となります。
 μ PD72042BのSIO端子はCMOS入出力です。

3.4 スタンバイ・モード時の設定，解除

スタンバイ・モードに入るにはCTRレジスタのSTREQを 1 に設定します。発振端子のXI端子はGNDに，XO端子はハイ・レベルになります。

スタンバイ・モード中（FLGレジスタのSTMフラグが 1 ）は，次に示すレジスタだけしかアクセスすることができません。

スタンバイ・モードの解除は，CTRレジスタのSTREQに 0 を設定します。

書き込み可能：CTR（アドレス：0000B）

読み出し可能：FLG（アドレス：0001B）

注意 マイクロコンピュータがCTRレジスタのSTREQに 1 を設定してから， μ PD72042Bがスタンバイ・モードに入るまでの期間，シリアルI/Oを介してレジスタの読み出しをいっさい行わないでください。なお，この期間は最長で 1 通信フレーム期間になります。

3.5 リセット・モード時の設定，解除

ハード・リセット時は，レジスタ類を初期状態にしてスタンバイ・モードに入ります（その間は発振は停止したままです）。

ソフト・リセット時は，レジスタ類を初期状態にして動作を開始します。

4．レジスタ

マイクロコンピュータは、 μ PD72042B内のレジスタを読み書きすることによって、IEBusの通信動作を制御します。

レジスタは、40バイトの書き込み用レジスタ（その中の33バイトは送信バッファ）と49バイトの読み出し用レジスタ（その中の40バイトは受信バッファ）で構成されています。

表4 - 1 にレジスタの一覧表を示します。

表 4 - 1 μPD72042B レジスタ一覧

(a) 書き込み用レジスタ

	アドレス	名 称	上位 4 ビット				下位 4 ビット				注	参照頁
0H	0000	CTR	-	-	-	REEN	SRST	-	-	STREQ	A	p.31
1H	0001	CMR	0	LOCK	BUFC		COMC				C	p.32
			1	0	0	0	0	IRS	MFC	DERC		
2H	0010	UAR1	自局アドレス（下位 4 ビット）				条件コード				B	p.34
3H	0011	UAR2	自局アドレス（上位 8 ビット）								B	p.34
4H	0100	SAR1	スレーブ・アドレス（下位 4 ビット）				0	0	0	0	D	p.35
5H	0101	SAR2	スレーブ・アドレス（上位 8 ビット）								D	p.35
6H	0110	MCR	同報ビット		アービトレーション数		コントロール・ビット				D	p.36
7H	0111	-	-								-	-
8H	1000	-	-								-	-
EH	1110	TBF	送信データ・バイト数，送信データ								F	p.38

(b) 読み出し用レジスタ

	アドレス	名 称	上位 4 ビット				下位 4 ビット				注	参照頁
0H	0000	STR	TFL	TEP	RFL	REP	-				A	p.39
1H	0001	FLG	-	MARQ	STRQ	SLRE	CEX	RAW	STM	IRQ	A	p.40
2H	0010	RDR1	マスタ受信データ・バイト数								A	p.42
3H	0011	RDR2	スレーブ, 同報受信データ・バイト数								A	p.42
4H	0100	LOR1	ロック・アドレス (下位 8 ビット)								H	p.43
5H	0101	LOR2	ロック状態				ロック・アドレス (上位 4 ビット)				H	p.43
6H	0110	DAR1	同報先アドレス (下位 4 ビット)				-				E	p.44
7H	0111	DAR2	同報先アドレス (上位 8 ビット)								E	p.44
8H	1000	RCR	リターン・コード (MARC, SLRC)								A	p.45
EH	1110	RBF	送信元アドレス, 受信データ								G	p.57

注 μPD72042B内のレジスタの書き込み, 読み出し可能期間

A: 任意

B: システム・リセット解除後

C: FLGレジスタ (アドレス: 0001) のCEXが0の期間

D: FLGレジスタ (アドレス: 0001) のMARQが0の期間

E: RCRレジスタ (アドレス: 1000) のSLRCが1100 (同報受信エラー) 後

F: STRレジスタ (アドレス: 0000) のTFLが0の期間

G: STRレジスタ (アドレス: 0000) のREPが0の期間

H: CMRレジスタ (アドレス: 0001) のLOCKに1を設定後, FLGレジスタ (アドレス: 0001) のCEXが0になったとき

注意1. スタンバイ・モード (FLGレジスタのSTMが1) のときには, CTRレジスタへの書き込み (スタンバイ・モード解除含む), およびFLGレジスタの読み出しのみ可能です。

2. 空いているアドレスのアクセスは行わないでください。

3. スレーブ・ステータス (SSR) の読み込みは, マスタ側からコントロール・ビットを0Hまたは6Hにすることにより, RBFに入ります。

CTR	アドレス : 0000B (0H)
	リード/ライト : ライト
コントロール・レジスタ	リセット時 : × × × 00 × × 1B

μ PD72042Bの各種動作を制御する，1 バイトの書き込み用レジスタです。

b7	b6	b5	b4	b3	b2	b1	b0	
-	-	-	REEN	SRST	-	-	STREQ	CTR

【REEN】

REENに1を設定すると，FLGレジスタのSLREフラグがすぐに1になり，スレープ受信，同報受信が許可されます。

【SRST】

SRSTに1を設定すると，μ PD72042Bがすぐにリセットされます（ただし，STREQは書き込み値になります）。

【STREQ】

1 ...スタンバイ・モードを要求します。

0 ...スタンバイ・モードを抜けます。

・スタンバイ・モードの設定と解除

マイクロコンピュータからSTREQフラグに“1”を設定すると，μ PD72042Bにスタンバイ・モードの要求が行われます。μ PD72042Bは，スタンバイ・モード入力可能状態（キャリア・センス状態）になると，スタンバイ・モードに入り，BUS +，BUS - 端子はハイ・インピーダンス状態（論理“1”）になり，FLGレジスタのSTMフラグは“1”になります。スタンバイ・モード中は，発振が停止し，内部データが保持されたままで動作はすべて停止し，低消費電力動作となります。

また，スタンバイ・モードに入ってからマイクロコンピュータからSTREQフラグに“0”を設定すると，発振安定時間（約20 ms，fx = 6 MHz）経過後，スタンバイ・モードを抜け，スタンバイ・モードに入った直前の状態で動作を開始します。このとき，FLGレジスタのSTMフラグは“0”に変化します。

なお，スタンバイ・モード時には，マイクロコンピュータからは，CTRレジスタへの設定（スタンバイ・モードの解除），FLGレジスタの読み出しのみ可能です。

- 注意1**．SRSTフラグとSTREQフラグを同時に“1”に設定すると，ソフト・リセット後スタンバイ・モードに入ります（ハード・リセットと同じ状態になります）。ただし，スタンバイ・モード中にSRSTフラグを“1”に設定すると，ソフト・リセットは実行されますが，FLGレジスタには反映されません。
- 2**．マイクロコンピュータがSTREQフラグに1を設定してから，μ PD72042Bがスタンバイ・モードに入るまでの期間，シリアルI/Oを介してレジスタの読み出しをいっさい行わないでください。なお，この期間は最長で1通信フレーム期間になります。

CMR	アドレス : 0001B (1H)
	リード/ライト : ライト
コマンド・レジスタ	リセット時 : 00000000B

CMRは、通信制御、送受信バッファ制御、およびオプション機能設定などを行うコマンドを設定する、1バイトの書き込み用レジスタです。

マイクロコンピュータからCMRにデータを設定すると、FLGレジスタのCEXが1になります。そして、μ PD72042BがCMRに設定されたデータの処理を終了すると、CEXが0になります。

マイクロコンピュータで、FLGレジスタのCEXが0であることを確認したあと、CMRにデータの設定を行ってください。

次にCMRに設定するデータ内容について説明します。

(1) CMRのb7 (MSB) が0のとき

b7	b6	b5	b4	b3	b0	
0	LOCK	BUFC	COMC			CMR

【LOCK】：ロック状態設定コマンド

- 1...LOR1, LOR2に、ロック状態を表す値 (0001: ロックされている, 0000: ロックされていない) とロック・アドレスを出力します。ただし、ロックされていない場合にはロック・アドレスの値は無効になります。
- 0...LOR1, LOR2の内容は変化しません。

【BUFC】：送受信バッファ制御コマンド

- 00...送受信バッファは、変化しません。
- 01...送信バッファ (TBF) がクリアされます。
- 10...受信バッファ (RBF) がクリアされます。
- 11...受信バッファ (RBF) 中に記憶されている直前 (最新) の1通信フレーム分のデータがクリアされます^{注1}。

【COMC】：通信制御コマンド

- 0000...通信動作は変化しません。
- 0001...ロック状態を解除します。
- 1000...マスタ通信を要求します^{注2}。
- 1001...前のマスタ送信状態を継続して、マスタ通信を要求します^{注3}。
- 1010...マスタ通信をアボートします。
- 1011...スレーブ・データ送信を要求します^{注4}。
- 1100...前のスレーブ・データ送信状態を継続して、スレーブ・データ送信を継続します^{注5}。
- 1101...スレーブ・データ送信をアボートします。
- 1111...スレーブ受信、同報受信を禁止します。

注1．直前 (最新) の通信フレームのデータをマイクロコンピュータでRBFからすでに読み出している場合、またはCMRへのオプション機能の設定でMFC = 0の場合には、BUFC = 10でRBFをクリアしてください。

- 注2. MCRに設定したコントロール・ビットのMSBが1（マスタ送信）の場合には，コマンド設定前に，TBFに送信データ・バイト数と，少なくとも1バイトの送信データを設定しておいてください。
3. MCRに設定したコントロール・ビットのMSBが1（マスタ送信）の場合には，コマンド設定前に，TBFに少なくとも1バイトの送信データを設定しておいてください。ただし，すでにすべての送信データをTBFに設定してある場合には，その必要はありません。
4. コマンド設定前に，TBFに送信データ・バイト数と，少なくとも1バイトの送信データを設定しておいてください。
5. コマンド設定前に，TBFに少なくとも1バイトの送信データを設定しておいてください。ただし，すでにすべての送信データをTBFに設定してある場合には，その必要はありません。

（2）CMRのb7（MSB）が1のとき

オプション機能の設定を行います。

b7	b6	b5	b4	b3	b2	b1	b0	
1	0	0	0	0	IRS	MFC	DERC	CMR

【MFC】：複数フレーム格納選択

- 1 ...RBFに複数フレームのデータを格納します。
- 0 ...RBFに1フレームのデータのみ格納します。

【DERC】：同報受信選択

- 1 ...RCRレジスタのSLRC1100のリターン・コード（同報受信エラー）の発生を許可します。
- 0 ...RCRレジスタのSLRC1100のリターン・コード（同報受信エラー）の発生を禁止します。

【IRS】：割り込み発生条件選択

- 0 ...RCRレジスタの内容が変化するとき，割り込みを要求。
- 1 ...RCRが次に示す内容以外に変化したとき，割り込みを要求。
- MARC = 0000B（マスタ送信開始）
- MARC = 0100B（マスタ受信開始）
- SLRC = 0000B（スレーブ・データ送信開始）
- SLRC = 0100B（スレーブ受信開始）
- SLRC = 1000B（同報受信開始）

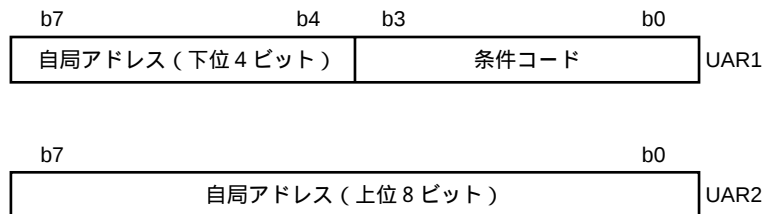
注意 オプション機能の設定は，μ PD72042Bのリセット解除後の初期設定で行ってください。

オプション機能の設定が行われるまでは，μ PD72042BはIEBusの通信を受け付けません。

UAR1	アドレス	: 0010B (2H) (UAR1)
UAR2		0011B (3H) (UAR2)
	リード/ライト	: ライト
自局ユニット・アドレス・レジスタ	リセット時	: 不定 (前のデータ保持)

自局ユニットのアドレス (12ビット) , および条件コードを設定するレジスタです。

UAR1, UAR2は, リセット解除後に設定を行ってください。



【自局アドレス】

自局アドレスは, マスタ・ユニットとして通信を行う場合にはマスタ・アドレスとして, スレーブとして通信を行う場合にはスレーブ・アドレスとして使用します。

【条件コード】

ビット位置	条件コード	条件設定内容
b3, b2	00	モード 0 で通信を行います。
	01	モード 1 で通信を行います。
	10	未定義
	11	
b0	0	スレーブ送信部停止
	1	スレーブ送信部動作可能

備考 条件コードのb1は使用していません (0 , 1 いずれかを設定してください) 。

SAR1	アドレス	: 0100B (4H) (SAR1)
SAR2		0101B (5H) (SAR2)
	リード/ライト	: ライト
スレーブ・アドレス・レジスタ	リセット時	: 不定 (前のデータ保持)

マスタ通信時の通信相手局のアドレス (スレーブ・アドレス) を設定するレジスタです。

SAR1, SAR2には, FLGレジスタのMARQが0の期間 (マスタ通信要求期間外) に設定を行ってください。

b7	b4	b3	b0	
スレーブ・アドレス (下位4ビット)	0	0	0	SAR1

b7	b0	
スレーブ・アドレス (上位8ビット)		SAR2

MCR	アドレス : 0110B (6H)
	リード/ライト : ライト
マスタ通信レジスタ	リセット時 : 不定 (前のデータ保持)

マスタ通信時の通信条件を設定するレジスタです。

MCRには、FLGレジスタのMARQが0の期間（マスタ通信要求期間外）に設定を行ってください。

b7	b6	b4	b3	b0
同報ビット	アービトレーション数	コントロール・ビット		MCR

【同報ビット】

同報通信，個別通信の選択を行います。

b7 = 0 : 同報通信

b7 = 1 : 個別通信

【アービトレーション数】（リトライ回数）

マスタ通信中にアービトレーションに負けた場合に、再度トライする最大回数を設定します。μ PD72042Bでは、このレジスタに設定されたトライ回数の範囲内で通信を自動的に再実行します。

b6	b5	b4	トライ回数
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

【コントロール・ビット】

コントロール・フィールドのコントロール・ビット（４ビット）の設定を行います。

・コントロール・ビットの内容

	ビット3 ^{注1}	ビット2	ビット1	ビット0	機能 ^{注2}
0H	0	0	0	0	スレーブ・ステータス（SSR）の読み込み
1H	0	0	0	1	未定義
2H	0	0	1	0	未定義
3H	0	0	1	1	データ読み込みとロック
4H	0	1	0	0	ロック・アドレスの読み込み（下位８ビット）
5H	0	1	0	1	ロック・アドレスの読み込み（上位４ビット）
6H	0	1	1	0	スレーブ・ステータス（SSR）の読み込みとロック解除
7H	0	1	1	1	データ読み込み
8H	1	0	0	0	未定義
9H	1	0	0	1	未定義
AH	1	0	1	0	コマンド書き込みとロック
BH	1	0	1	1	データ書き込みとロック
CH	1	1	0	0	未定義
DH	1	1	0	1	未定義
EH	1	1	1	0	コマンド書き込み
FH	1	1	1	1	データ書き込み

注１．ビット３（MSB）の値により，以後の電文長フィールドの電文長ビットおよびデータ・フィールドのデータの転送方向が変わります。

ビット３が「１」の場合：マスタ・ユニットからスレーブ・ユニットへ転送

ビット３が「０」の場合：スレーブ・ユニットからマスタ・ユニットへ転送

２．３H, 6H, AH, BHはロックの設定，および解除を指定するコントロール・ビットです。

1H, 2H, 8H, 9H, CH, DHの未定義値が送信された場合はアクノリッジを返しません。

TBF	アドレス : 1110B (EH)
	リード/ライト : ライト
送信バッファ	リセット時 : エンプティ

マスタ送信時およびスレーブ・データ送信時の送信データ・バイト数，送信データを記憶する33バイトの書き込み用のFIFOバッファです。

TBFは，マイクロコンピュータから，STRレジスタのTFLフラグが“ 0 ”（TBFがフルでない）のときに書き込み可能です。

マスタ送信時，スレーブ・データ送信時に，マイクロコンピュータからTBFに設定するデータのフォーマットは次のとおりです。

TBF	
1 バイト目	送信データ・バイト数
2 バイト目	1 バイト目の送信データ
3 バイト目	2 バイト目の送信データ
⋮	⋮
33 バイト目	⋮

【1 バイト目】：送信データ・バイト数

1 バイトから256 バイトまで設定可能です。

送信データ・バイト数	TBFの1 バイト目設定データ
1 バイト	01H
2 バイト	02H
⋮	⋮
255 バイト	FFH
256 バイト	00H

【2 バイト目以降】：送信データ

1 バイト目で設定した送信データ・バイト数分の送信データを2 バイト目以降に設定します。

STR	アドレス : 0000B (0H)
	リード/ライト : リード
ステータス・レジスタ	リセット時 : 0101 × × × B

TBFとRBFの状態を表す，1 バイトの読み出し用レジスタです。

b7	b6	b5	b4	b3	b2	b1	b0	
TFL	TEP	RFL	REP	-	-	-	-	STR

【TFL】

- 1 : TBFがフルである。
- 0 : TBFがフルでない。 ← マイクロコンピュータは，TBFにデータを設定可能

【TEP】

- 1 : TBFがエンプティである。 ← マイクロコンピュータは，TBFに最初のデータを設定可能
- 0 : TBFがエンプティでない。

【RFL】

- 1 : RBFがフルである。
- 0 : RBFがフルでない。

【REP】

- 1 : RBFがエンプティである。
- 0 : RBFがエンプティでない。 ← マイクロコンピュータは，RBFからデータを読み出し可能

FLG	アドレス : 0001B (1H)
	リード/ライト : リード
フラグ・レジスタ	リセット時 : 00000010B

通信状態，コマンド実行状態，割り込み状態など各種ステータスを表す，1 バイトの読み出し用レジスタです。

b7	b6	b5	b4	b3	b2	b1	b0	
-	MARQ	STRQ	SLRE	CEX	RAW	STM	IRQ	FLG

【MARQ】

- 1 ... マスタ・ユニットとしての通信要求期間中である。
- 0 ... マスタ・ユニットとしての通信要求期間中でない。← SAR1, SAR2, MCR の各レジスタの書き込み可能

MARQ フラグのセット，リセット条件は，次のとおりです。

- ・セット ... CMR レジスタの COMC に 1000 or 1001 を設定後，FLG レジスタの CEX フラグが 0 になったとき。
- ・リセット ... マスタ通信終了時。

【STRQ】

- 1 ... スレーブ・ユニットのデータ送信要求期間である。
- 0 ... スレーブ・ユニットのデータ送信要求期間でない。

STRQ フラグのセット，リセット条件は，次のとおりです。

- ・セット ... CMR レジスタの COMC に 1011 or 1100 を設定後，FLG レジスタの CEX フラグが 0 になったとき。
- ・リセット ... スレーブ・データ送信終了時。

【SLRE】

- 1 ... スレーブ受信，同報受信の許可期間である。
- 0 ... スレーブ受信，同報受信の禁止期間である。

SLRE のフラグのセット，リセット条件は，次のとおりです。

- ・セット ... CTR レジスタの REEN に 1 を設定したとき。
- ・リセット ... スレーブ受信，同報受信の終了（正常終了 or 途中終了）時，または CMR レジスタの COMC に 1111 を設定後，FLG レジスタの CEX が 0 になったとき。

SLRE = 0 の状態ではスレーブ・ステータスのビット 1 が，RBF の状態に関わらず 1 となり，マスタ局より，コントロール・ビット AH, BH, EH, FH による通信フレームの受信を行いません。

【CEX】

- 1 ...コマンドの実行中。
- 0 ...コマンドの実行終了。←CMRへのコマンド・コード設定可能

CEXフラグのセット，リセット条件は，次のとおりです。

- ・セット ...CMRにコマンド・コードを設定時。
- ・リセット... μ PD72042Bのコマンド処理終了後。

【RAW】

- 1 ... μ PD72042Bが暴走している。
- 0 ... μ PD72042Bが暴走していない。

RAWフラグは，ウォッチドッグ・タイマによる μ PD72042Bの内部マイクロプログラムの暴走検出フラグです。

RAWフラグが1になるとマイクロコンピュータに対して割り込みが要求され，IRQ端子より割り込みパルスが出力され，FLGレジスタのIRQフラグがセットされます。このとき，マイクロコンピュータから μ PD72042BのRESET端子をロウ・レベルにするか，またはCTRレジスタのSRSTフラグに“ 1 ”を設定するかしてリセットをかけてください。

【STM】

- 1 ...スタンバイ・モードである。
- 0 ...スタンバイ・モードでない。

【IRQ】

- 1 ...割り込み要求があった。
- 0 ...割り込み要求がない。

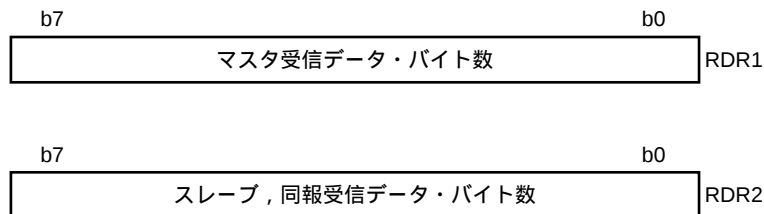
IRQフラグは，RCRレジスタの同一コードを含むリターン・コードの変化^注，またはRAWフラグが“ 0 ”から“ 1 ”への変化（暴走）時にセットされます。また，マイクロコンピュータから，IRQフラグが“ 1 ”の状態でFLGレジスタを読み出すと，IRQフラグがリセットされます。

リターン・コードの詳細はRCRレジスタを参照してください。

注 IRQフラグのセット条件は，CMRレジスタのIRS値によっても異なります。

RDR1	アドレス	: 0010B (2H) (RDR1)
RDR2		0011B (3H) (RDR2)
	リード/ライト	: リード
受信データ・レジスタ	リセット時	: 00H

RDR1, RDR2は、マスタ、スレーブ、同報の各受信フレームごとにRBFの格納した受信データ・バイト数を格納するレジスタです。



【RDR1】

RDR1は、マスタ受信時の通信フレームで、RBFに設定されたデータ・バイト数を表します。

RDR1に設定される値は、次のとおりです。

- ・マスタ通信要求 (COMC = 1000 or 1001) 時 ...RDR1 = 0
- ・マスタ受信開始 (MARC = 0100) 時 ...RDR1 = 3
- ・データを1バイト受信すること ...RDR1を1インクリメント

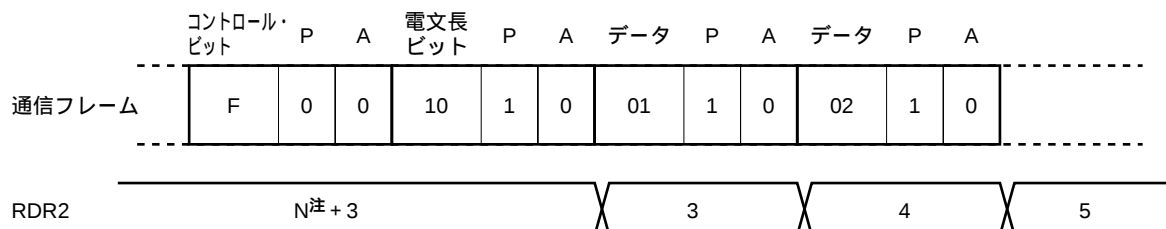
【RDR2】

RDR2は、スレーブ、同報受信時の通信フレームで、RBFに設定されたデータ・バイト数を表します。

RDR2に設定される値は、次のとおりです。

- ・スレーブ受信開始 (SLRC = 0100) 時 } ...RDR2 = 3
- ・同報受信開始 (SLRC = 1000) 時 }
- ・データを1バイト受信すること ...RDR2を1インクリメント

・RDR2の設定例

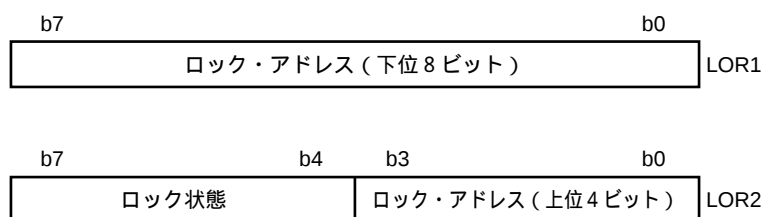


注 N: 前の通信フレームの受信データ・バイト数

LOR1	アドレス	: 0100B (4H) (LOR1)
LOR2		0101B (5H) (LOR2)
	リード/ライト	: リード
	リセット時	: 0×H (LOR2)
ロック・レジスタ		LOR1は不定

ロック状態を格納するレジスタです。

LOR1, LOR2は, CMRレジスタにロック状態設定コマンドを設定し (LOCK = 1), コマンド実行後, ロック状態, ロック・アドレスが格納されます。



【ロック状態】

0000 : ロックされていない。

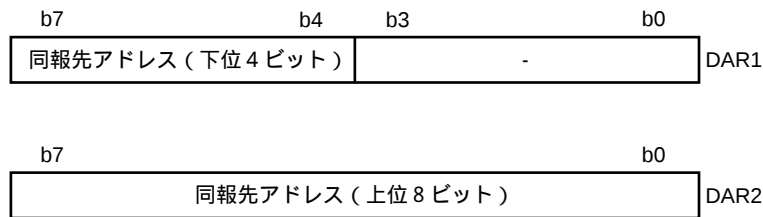
0001 : ロックされている。

備考 ロックされていない場合には, ロック・アドレスの値は無効となります。

DAR1	アドレス	: 0110B (6H) (DAR1) 上位 4 ビット
DAR2		0111B (7H) (DAR2)
	リード/ライト	: リード
同報先アドレス・レジスタ	リセット時	: 不定

同報受信エラー発生時の同報先アドレス（マスタ・アドレス）を格納するレジスタです。

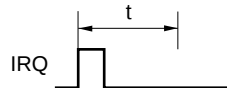
DAR1, DAR2は、同報受信エラー発生（RCRレジスタのSLRC = 1100）ごとに更新されます。そのため、同報受信エラー発生後、次に示す時間以内にDAR1, DAR2の内容をマイクロコンピュータで読み出してください。



・DAR1, DAR2の読み出し最短時間 (t : $f_x = 6 \text{ MHz}$ 時)

約5420 μs (モード0)

約1490 μs (モード1)



注意 1 . 上記時間以内にDAR1, DAR2のレジスタの読み出しをマイクロコンピュータで行えなかった場合には、新たな同報受信エラーの発生によりDAR1, DAR2が更新され、その更新された同報先アドレスが読み出される可能性がありますので注意してください。

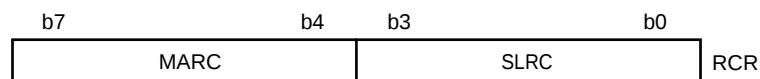
2 . DAR1, DAR2に同報先アドレスが格納されるのは、CMRレジスタのDERC（同報受信選択）が1のときです。

RCR	アドレス	: 1000B (8H)
	リード/ライト	: リード
リターン・コード・レジスタ	リセット時	: 11111111B

RCRは、IEBusの通信経過（リターン・コード）を表す1バイトの読み出し用のレジスタです。

RCRは、MARCとSLRCのリターン・コードから構成されています。MARCはマスタ送信時、マスタ受信時の通信経過を、SLRCはスレーブ・データ送信時、スレーブ受信時、同報受信時の通信経過をそれぞれ表し、RCRの内容が変化すると、CMRレジスタのIRSフラグへの設定内容に基づきマイクロコンピュータに対し割り込みが要求されます。

MARCおよびSLRCの各フラグはそれぞれ独立に設定されるため、マイクロコンピュータはマスタ通信時とスレーブ通信時のステータスを同時に読み出すことができます。



注意 暴走時のIRQセット時は、前回のRCR値を保持しています。

【MARC】

マスタ送信時、またはマスタ受信時に発生するリターン・コードです。

（a）マスタ送信

マスタ送信は、マイクロコンピュータから次に示す設定を行った場合に実行されます。

・マスタ送信の設定

MCRレジスタの下位4ビットに、マスタからスレーブにデータ転送のコントロール・ビット（1010 or 1011 or 1110 or 1111）を設定。

CMRレジスタのCOMCにマスタ通信を要求するコマンド（1000 or 1001）を設定。

マスタ送信時のMARCのリターン・コードの内容は、表4 - 2に示すとおりです。

表 4 - 2 マスタ送信時のMARCのリターン・コードの内容

MARC	内 容
0000	1. 意味... マスタ送信開始
	2. 発生条件... 通信フレーム中のマスタ・アドレス・フィールドを送信終了し、マスタ・ユニットとして勝ち残った場合。
0001	1. 意味... マスタ送信データ・エンプティ
	2. 発生条件... マスタ送信中で、次の送信データがTBFに設定されていない場合。
	3. マイクロコンピュータの処理... 次に示す時間以内にTBFに 1 バイト以上の送信データを設定しないと、送信が途中で終了してしまいます。 ・送信データ設定時間：約1570 μs (モード 0) 約390 μs (モード 1)
0010	1. 意味... マスタ送信正常終了
	2. 発生条件... 電文長ビットで指定した送信データ・バイト数分の送信を正しく終了した場合に発生します。このとき、FLGレジスタのMARQフラグが 1 から 0 に変化します。
0011	1. 意味... マスタ送信途中終了
	2. 発生条件... 下記のいずれかの場合に発生します。このとき、FLGレジスタのMARQが 1 から 0 に変化します。 ・マスタ・ユニットとしてのアービトレーションに負けた場合。 ・1 通信フレーム内で、スレーブ・アドレス・フィールド、コントロール・フィールド、電文長フィールドのいずれかの最後に、スレーブ・ユニットからNAKが返送されて、伝送を中止した場合（ただし、同報通信を除く）。 ・1 通信フレーム内で、電文長ビットで指定したデータ・バイト数分の送信を完了せず、通信を終了した場合。

(b) マスタ受信

マスタ受信は、マイクロコンピュータから次に示す設定を行った場合に実行されます。

・マスタ受信の設定

MCRレジスタの下位 4 ビットに、スレーブからマスタにデータ転送のコントロール・ビット (0000 or 0011 or 0100 or 0101 or 0110 or 0111) を設定。

CMRレジスタのCOMCにマスタ通信を要求するコマンド (1000 or 1001) を設定。

マスタ受信時のMARCのリターン・コードの内容は表 4 - 3 に示すとおりです。

表 4 - 3 マスタ受信時のMARCのリターン・コードの内容

MARC	内 容
0100	1. 意味... マスタ受信開始
	2. 発生条件 マスタ・ユニットとしてアービトレーションに勝ち残り，電文長フィールドまで正しく通信を行えた。 コントロール・フィールドの受信時に，RBFが受信可能状態 ^注 にある。 電文長フィールド終了後MARCに0000が設定され，RBFにスレーブ・アドレス，コントロール・ビットと電文長ビットの3バイトのデータが設定されます。ただしこの3バイトデータの設定時に，RBFがフルになる場合には，MARCには0001が設定されます。
	3. マイクロコンピュータの処理...RBFから，スレーブ・アドレス，コントロール・ビットと電文長ビットの3バイトのデータを読み出すことができます。
0101	1. 意味... マスタ受信バッファ・フル
	2. 発生条件...マスタ・ユニットとしてデータ受信中にRBFがフルとなり，受信データがRBFに設定不可能な場合。
	3. マイクロコンピュータの処理...次に示す時間以内にRBFから1バイト以上のデータを読み出さないと，このときの1バイトのデータを受信できずに，μ PD72042BはNAKを返送することになります。 ・受信データ読み出し時間：約1570 μs（モード0） 約390 μs（モード1）
0110	1. 意味... マスタ受信正常終了
	2. 発生条件...電文長ビットで指定されたデータ・バイト数分の受信を1通信フレーム内に正しく終了した場合に発生します。このとき，FLGレジスタのMARQフラグが1から0に変化します。
	3. マイクロコンピュータの処理...RBFから受信データを，RDR1からマスタ受信データ・バイト数を読み出すことができます。
0111	1. 意味... マスタ受信途中終了
	2. 発生条件...下記のいずれかの場合に発生します。このとき，FLGレジスタのMARQが1から0に変化します。 ・マスタ・ユニットとしてのアービトレーションに負けた場合。 ・1通信フレーム内で，スレーブ・アドレス・フィールド，コントロール・フィールドのいずれかの最後に，スレーブ・ユニットからNAKが返送されて，または，電文長フィールドの最後に，スレーブ・ユニットへNAKを送出して，伝送を中止した場合（ただし，同報通信を除く）。 ・1通信フレーム内で，電文長ビットで指定したデータ・バイト数分の受信を完了せず，通信を終了した場合。
	3. マイクロコンピュータの処理...RBFから受信データを，RDR1からマスタ受信データ・バイト数を読み出すことができます。

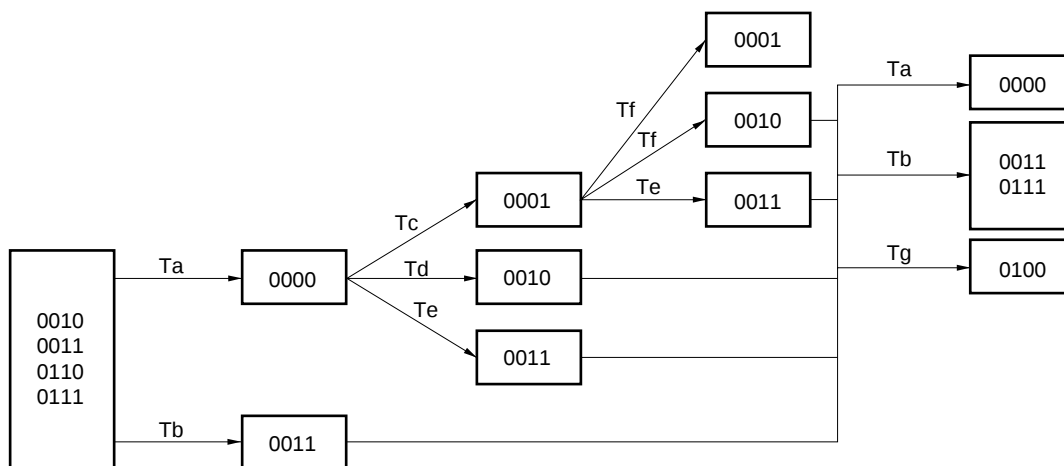
注 表 4 - 9 の注を参照してください。

【MARCの発生間隔】

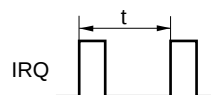
(a) マスタ送信時

マスタ送信，マスタ受信時
のリターン・コード

マスタ送信時のリターン・コード

マスタ送信，マスタ受信時
のリターン・コード表 4 - 4 マスタ送信時のリターン・コードの最短発生間隔 (t : $f_x = 6 \text{ MHz}$ 時)

期間	モード 0	モード 1
Ta	約2430 μs	約740 μs
Tb	約90 μs	約90 μs
Tc	約4710 μs	約1170 μs
Td	約6290 μs	約1570 μs
Te	約20 μs	約20 μs
Tf	約1570 μs	約390 μs
Tg	約7150 μs	約1920 μs



(b) マスタ受信時

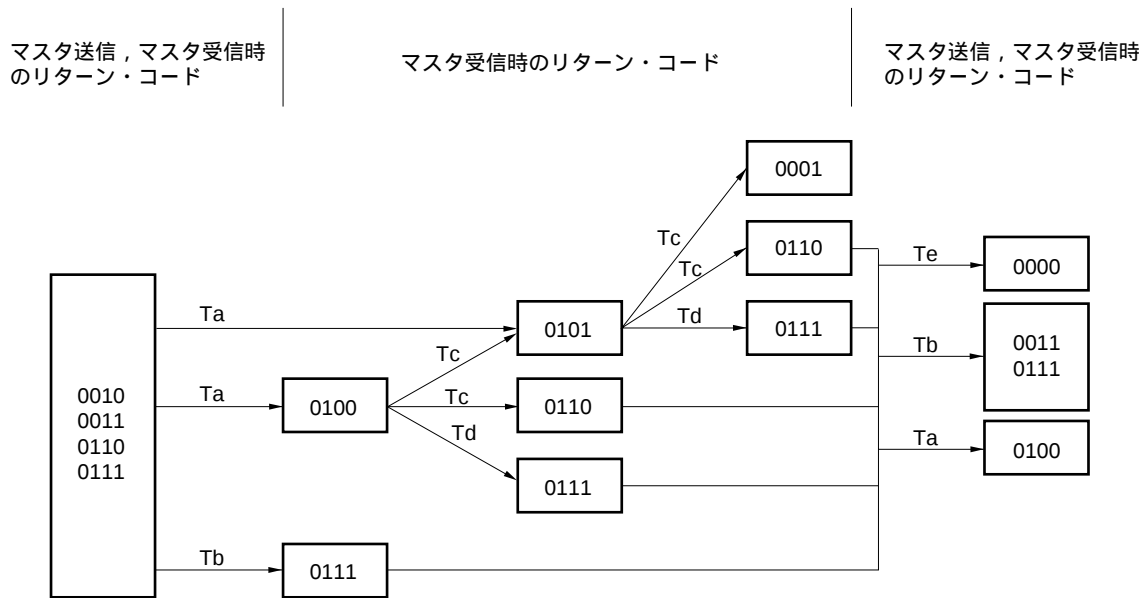
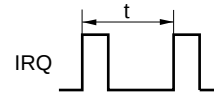


表 4 - 5 マスタ受信時のリターン・コードの最短発生間隔 (t : $f_x = 6 \text{ MHz}$ 時)

期間	モード 0	モード 1
Ta	約7150 μs	約1920 μs
Tb	約90 μs	約90 μs
Tc	約1570 μs	約390 μs
Td	約20 μs	約20 μs
Te	約2430 μs	約740 μs



【SLRC】

スレーブ・データ送信，スレーブ受信，同報受信時の通信ステータスを表します。

(a) スレーブ・データ送信

スレーブ・データ送信は，マイクロコンピュータから次に示す設定を行った場合に実行されます。

・スレーブ・データ送信の設定

マイクロコンピュータから，CMRレジスタのCOMCにスレーブ・データ送信を要求するコマンド（1011 or 1100）を設定。

表 4 - 6 スレーブ・データ送信時のSLRCのリターン・コードの内容

SLRC	内 容
0000	1．意味...スレーブ・データ送信開始
	2．発生条件...マスタ・ユニットから，データ送信を要求するコントロール・ビット（0011 or 0111）を受信した場合。
0001	1．意味...スレーブ送信データ・エンブティ
	2．発生条件...スレーブ・データ送信中で，次の送信データがTBFに設定されていない場合。
	3．マイクロコンピュータの処理...次に示す時間以内にTBFに1バイト以上の送信データを設定しないと，送信が途中で終了してしまいます。 ・送信データ設定時間：約1570 μs（モード0） 約390 μs（モード1）
0010	1．意味...スレーブ・データ送信正常終了
	2．発生条件...電文長ビットで指定した送信データ・バイト数分の送信を終了した場合に発生します。このとき，FLGレジスタのSTRQフラグが1から0に変化します。
0011	1．意味...スレーブ・データ送信途中終了
	2．発生条件...1通信フレーム内で，電文長ビットで指定したデータ・バイト数分の送信を完了せず，通信を終了した場合に発生します。このとき，FLGレジスタのSTRQフラグが1から0に変化します。

(b) スレーブ受信

同報ビットが1で、スレーブ・アドレスで自局のアドレスが指定された通信フレームを受信したときに行われます。

表4 - 7 にスレーブ受信時のSLRCのリターン・コードを示します。

表4 - 7 スレーブ受信時のSLRCのリターン・コードの内容

SLRC	内 容
0100	1. 意味...スレーブ受信開始
	2. 発生条件 マスタ・ユニットから、電文長フィールドまでの個別通信フレームを正しく受信した。 コントロール・フィールドの受信時に、RBFが受信可能状態 ^注 にある。 電文長フィールド終了後、SLRCに0100が設定され、RBFにマスタ・アドレス、コントロール・ビットと電文長ビットの3バイトのデータが設定されます。
	3. マイクロコンピュータの処理...RBFから、マスタ・アドレス、コントロール・ビットと電文長ビットの3バイトのデータを読み出すことができます。
0101	1. 意味...スレーブ受信バッファ・フル
	2. 発生条件...スレーブ・ユニットとしてデータ受信中にRBFがフルとなり、受信データがRBFに設定不可能な場合。
	3. マイクロコンピュータの処理...次に示す時間以内にRBFから1バイト以上のデータを読み出さないと、このときの1バイトのデータを受信できずに、μ PD72042BはNAKを返送することになります。 ・受信データ読み出し時間：約1570 μs (モード0) 約390 μs (モード1)
0110	1. 意味...スレーブ受信正常終了
	2. 発生条件...電文長ビットで指定されたデータ・バイト数分の受信を1通信フレーム内に正しく終了した場合に発生します。このとき、FLGレジスタのSLREフラグが1から0に変化します。
	3. マイクロコンピュータの処理...RBFから受信データを、RDR2からスレーブ受信データ・バイト数を読み出すことができます。
0111	1. 意味...スレーブ受信途中終了
	2. 発生条件...1通信フレーム内で、電文長ビットで指定されたデータ・バイト数分の受信を完了せずに、受信を終了した場合に発生します。このとき、FLGレジスタのSLREフラグが1から0に変化します。
	3. マイクロコンピュータの処理...RBFから受信データを、RDR2からスレーブ受信データ・バイト数を読み出すことができます。

注 表4 - 9の注を参照してください。

(c) 同報受信

同報ビットが0で、スレーブ・アドレスがFFH（一斉同報），または自局のグループ・アドレスが指定された通信フレームを受信したときに行われます。

表4 - 8に同報受信時のSLRCのリターン・コードを示します。

表4 - 8 同報受信時のSLRCのリターン・コードの内容

SLRC	内 容
1000	1. 意味...同報受信開始
	2. 発生条件 マスタ・ユニットから、電文長フィールドまでの同報通信フレームを正しく受信した。 コントロール・フィールドの受信時に、RBFが受信可能状態 ^注 にある。 電文長フィールド終了後、SLRCに1000が設定され、RBFにマスタ・アドレス、コントロール・ビットと電文長ビットの3バイトのデータが設定されます。
	3. マイクロコンピュータの処理...RBFから、マスタ・アドレス、コントロール・ビットと電文長ビットの3バイトのデータを読み出すことができます。
1001	1. 意味...同報受信バッファ・フル
	2. 発生条件...スレーブ・ユニットとしてデータ受信中にRBFがフルとなり、受信データがRBFに設定不可能な場合。
	3. マイクロコンピュータの処理...次に示す時間以内にRBFから1バイト以上のデータを読み出さないと、同報受信を途中で終了します。 ・受信データ読み出し時間：約1570 μs（モード0） 約390 μs（モード1）
1010	1. 意味...同報受信正常終了
	2. 発生条件...電文長ビットで指定されたデータ・バイト数分の受信を1通信フレーム内に正しく終了した場合に発生します。このとき、FLGレジスタのSLREフラグが1から0に変化します。
	3. マイクロコンピュータの処理...RBFから受信データを、RDR2から同報受信データ・バイト数を読み出すことができます。
1011	1. 意味...同報受信途中終了
	2. 発生条件...1通信フレーム内で、電文長ビットで指定されたデータ・バイト数分の受信を完了せずに、受信を終了した場合に発生します。このとき、FLGレジスタのSLREフラグが1から0に変化します。
	3. マイクロコンピュータの処理...RBFから受信データを、RDR2からスレーブ受信データ・バイト数を読み出すことができます。

注 表4 - 9の注を参照してください。

また、CMRレジスタへのオプション機能設定によりDERC = 1の場合に、同報受信時に動作するリターン・コードを表4 - 9に示します。

表4 - 9 オプション指定時 (DERC = 1) の同報受信のSLRCのリターン・コードの内容

SLRC	内 容
1100	1. 意味...同報受信エラー
	2. 発生条件...コントロール・フィールドの受信時に、RBFが受信可能状態 ^注 にない場合。 このときDAR2, DAR1に、同報先アドレスとしてこの通信フレームのマスタ・アドレスを設定します。
	3. マイクロコンピュータの処理...DAR1, DAR2から同報先アドレスを読み出すことができます。ただし、同報受信エラーが発生するごとにDAR1, DAR2のデータが更新されてしまうため、次に示す時間以内にDAR1, DAR2からデータを読み出してください。 ・読み出し時間：約5420 μs (モード0) 約1490 μs (モード1)

注 RBFの受信可能状態は、CMRへのオプション機能設定により次のように異なります。

(i) MFC = 0の場合

FLGレジスタのSLREフラグが1である (スレーブ受信、同報受信時のみ)。

かつ

RBFがエンプティである。

(ii) MFC = 1の場合

FLGレジスタのSLREフラグが1である (スレーブ受信、同報受信時のみ)。

かつ

RBFに4バイト以上の空きがある。

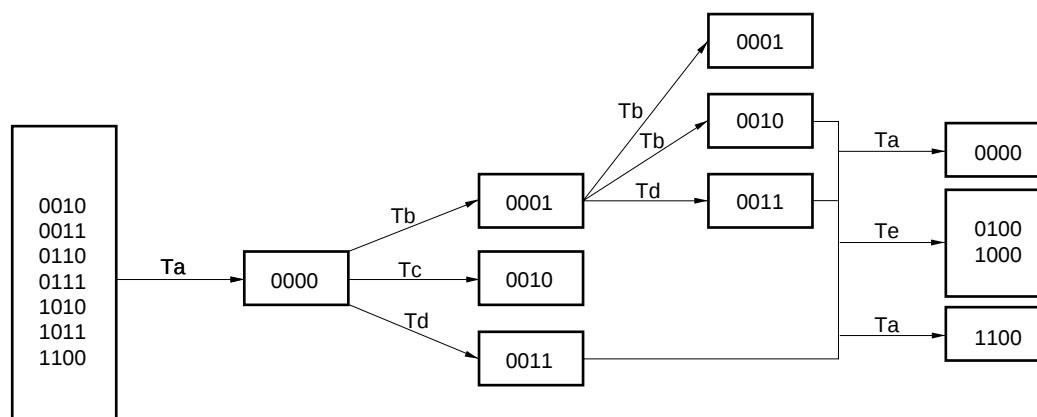
なお、RBFが受信可能状態である場合には、マスタ・ユニットからコントロール・ビット0000 or 0110で送信するスレーブ・ステータスのビット1が0になります。

【SLRCの発生間隔】

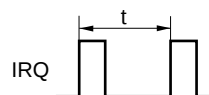
(a) スレープ・データ送信時

同報受信, スレープ・データ送信,
スレープ受信時のリターン・コード

スレープ・データ送信時のリターン・コード

同報受信, スレープ・データ送信,
スレープ受信時のリターン・コード表 4 - 10 スレープ・データ送信時のリターン・コードの最短発生間隔 (t : $f_x = 6 \text{ MHz}$ 時)

期間	モード 0	モード 1
Ta	約5420 μs	約1490 μs
Tb	約1570 μs	約390 μs
Tc	約3140 μs	約780 μs
Td	約20 μs	約20 μs
Te	約7150 μs	約1920 μs



(b) スレープ受信時

同報受信, スレープ・データ送信,
スレープ受信時のリターン・コード

スレープ受信時のリターン・コード

同報受信, スレープ・データ送信,
スレープ受信時のリターン・コード

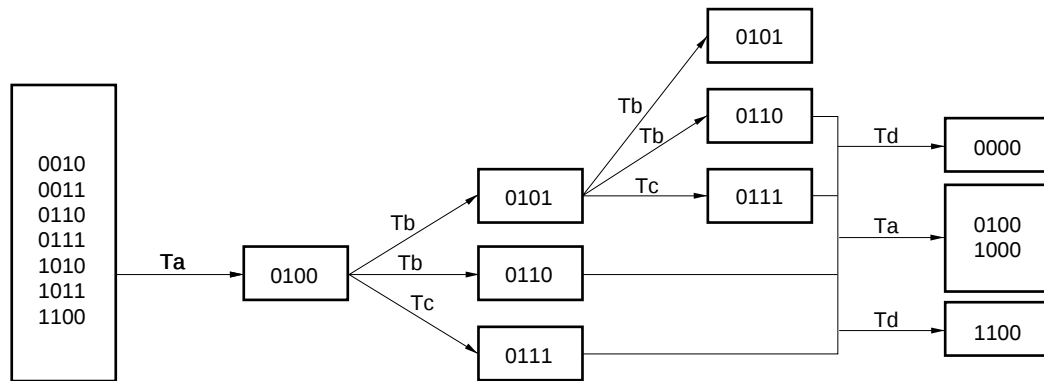
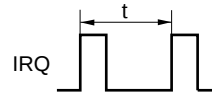


表 4 - 11 スレープ受信時のリターン・コードの最短発生間隔 (t : $f_x = 6 \text{ MHz}$ 時)

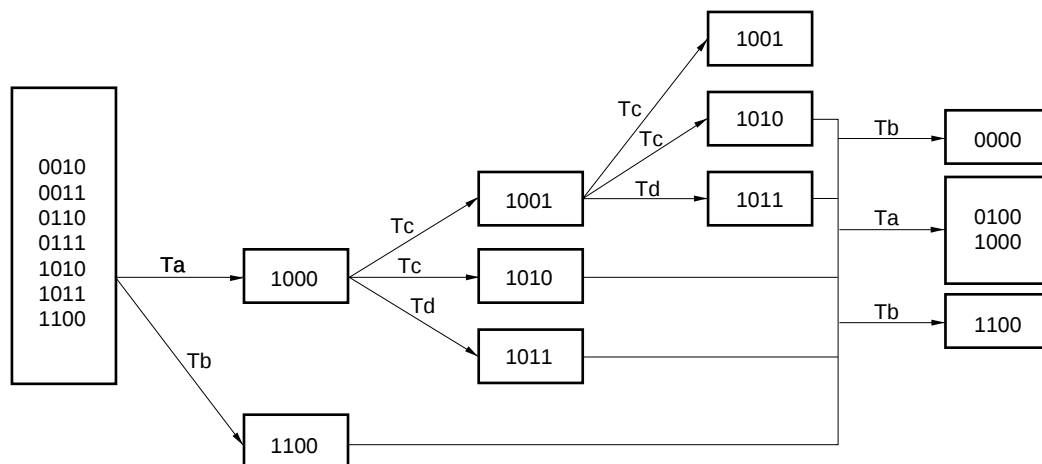
期間	モード 0	モード 1
Ta	約7150 μs	約1920 μs
Tb	約1570 μs	約390 μs
Tc	約20 μs	約20 μs
Td	約5420 μs	約1490 μs



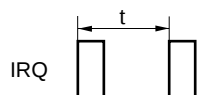
(c) 同報受信時

同報受信, スレープ・データ送信,
スレープ受信のリターン・コード

同報受信時のリターン・コード

同報受信, スレープ・データ送信,
スレープ受信のリターン・コード表 4 - 12 同報受信時のリターン・コードの最短発生間隔 ($t: f_x = 6 \text{ MHz}$ 時)

期間	モード 0	モード 1
Ta	約7150 μs	約1920 μs
Tb	約5420 μs	約1490 μs
Tc	約1570 μs	約390 μs
Td	約20 μs	約20 μs



RBF	アドレス : 1110B [EH]
	リード/ライト : リード
受信バッファ	リセット時 : 不定

マスタ受信時，スレーブ受信時，および同報受信時の送信元アドレス，コントロール・ビット，電文長ビット，および受信データを記憶する40バイトの読み出し用のFIFOバッファです。

RBFは，マイクロコンピュータから，STRレジスタのREPフラグが“ 0 ”（RBFがエンプティでない）のときに読み出し可能です。

RBFには，CMRへのオプション機能設定によりMFC=1の場合には，容量のサイズ内で通信フレームを記憶することもできます。

マスタ受信時，スレーブ受信時，および同報受信時に，RBFからマイクロコンピュータに読み出すデータのフォーマットは次のとおりです。

RBF		
	上位 4 ビット	下位 4 ビット
1 バイト目	送信元アドレス（上位 8 ビット）	
2 バイト目	送信元アドレス（下位 4 ビット）	コントロール・ビット
3 バイト目	電文長ビット	
4 バイト目	1 バイト目の受信データ	
5 バイト目	2 バイト目の受信データ	
	⋮	
	最終の受信データ	
	送信元アドレス（上位 8 ビット）	
	送信元アドレス（下位 4 ビット）	コントロール・ビット
	電文長ビット	
	1 バイト目の受信データ	
	2 バイト目の受信データ	
	⋮	
	最終の受信データ	
	⋮	
40 バイト目		

第 1 の
通信フレーム

第 2 の
通信フレーム

【1バイト目，2バイト目（上位4ビット）】：送信元アドレス

送信元アドレスは，マスタ受信時と，スレーブ受信，同報受信時で，次のように異なります。

・送信元アドレス

ケース	送信元アドレス
マスタ受信	スレーブ・アドレス
スレーブ受信	マスタ・アドレス
同報受信	

【2バイト目（下位4ビット）】：コントロール・ビット**【3バイト目】：電文長ビット****【4バイト目以降】：受信データ**

なお，受信データ・バイト数は，RDR1, RDR2の各レジスタに設定されます。

RDR1：マスタ受信時の受信データ・バイト数

RDR2：スレーブ受信，同報受信時の受信データ・バイト数

受信データ・バイト数は，通信フレーム内で，正しく受信したデータ・バイト数を表します。

したがって，正常に受信を終了したときのみ，通信フレーム内の電文長ビットと等しくなります。

5．通信時のタイミング例

各通信時における，内部レジスタの変化タイミング例について説明します。

次の7つのケースにおけるタイミング例を以降に示します。

(1) マスタ送信タイミング例 1

マスタ送信開始，送信正常終了のリターン・コード発生タイミング

(2) マスタ送信タイミング例 2

マスタ送信開始，送信データ・エンプティ，送信途中終了のリターン・コード発生タイミング

(3) スレーブ・データ送信タイミング例

スレーブ・データ送信開始，送信正常終了のリターン・コード発生タイミング

(4) マスタ受信タイミング例

マスタ受信開始，受信正常終了のリターン・コード発生タイミング

(5) スレーブ受信タイミング例 1

スレーブ受信開始，受信正常終了のリターン・コード発生タイミング

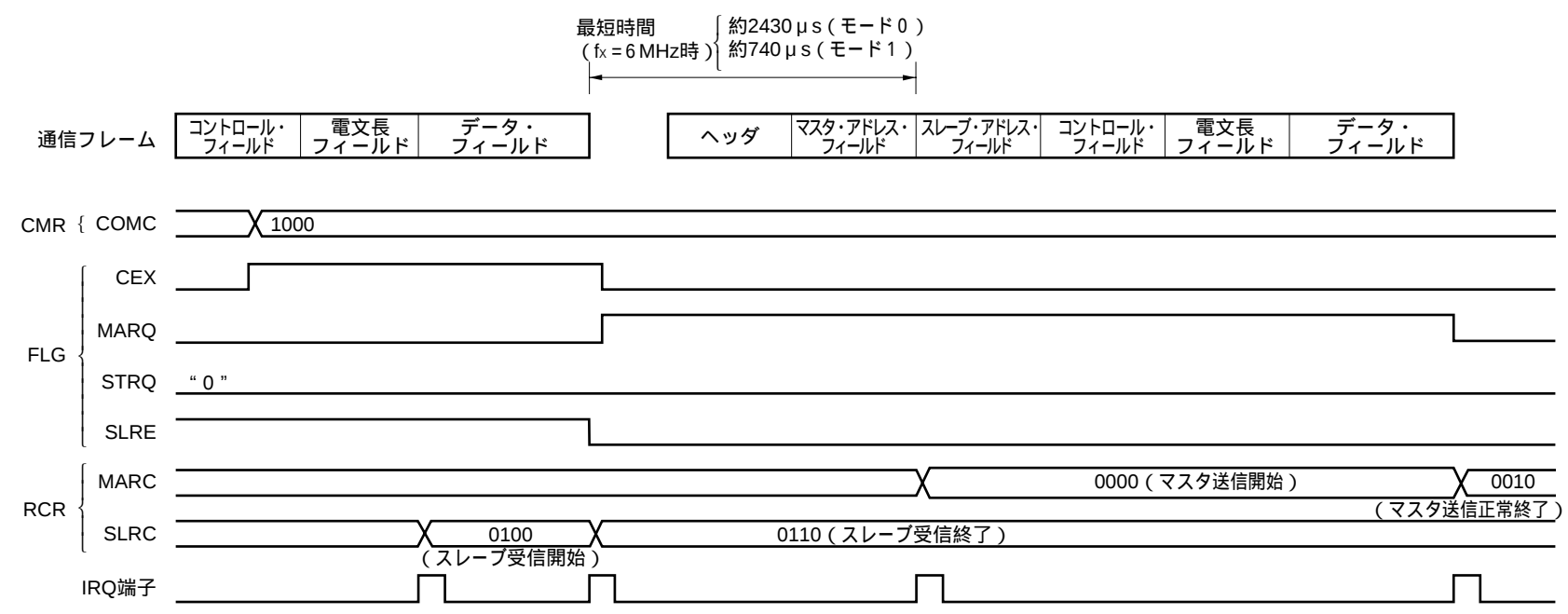
(6) スレーブ受信タイミング例 2

スレーブ受信開始，受信バッファ・フル，受信正常終了のリターン・コード発生タイミング

(7) 同報受信タイミング例

同報受信エラーのリターン・コード発生タイミング

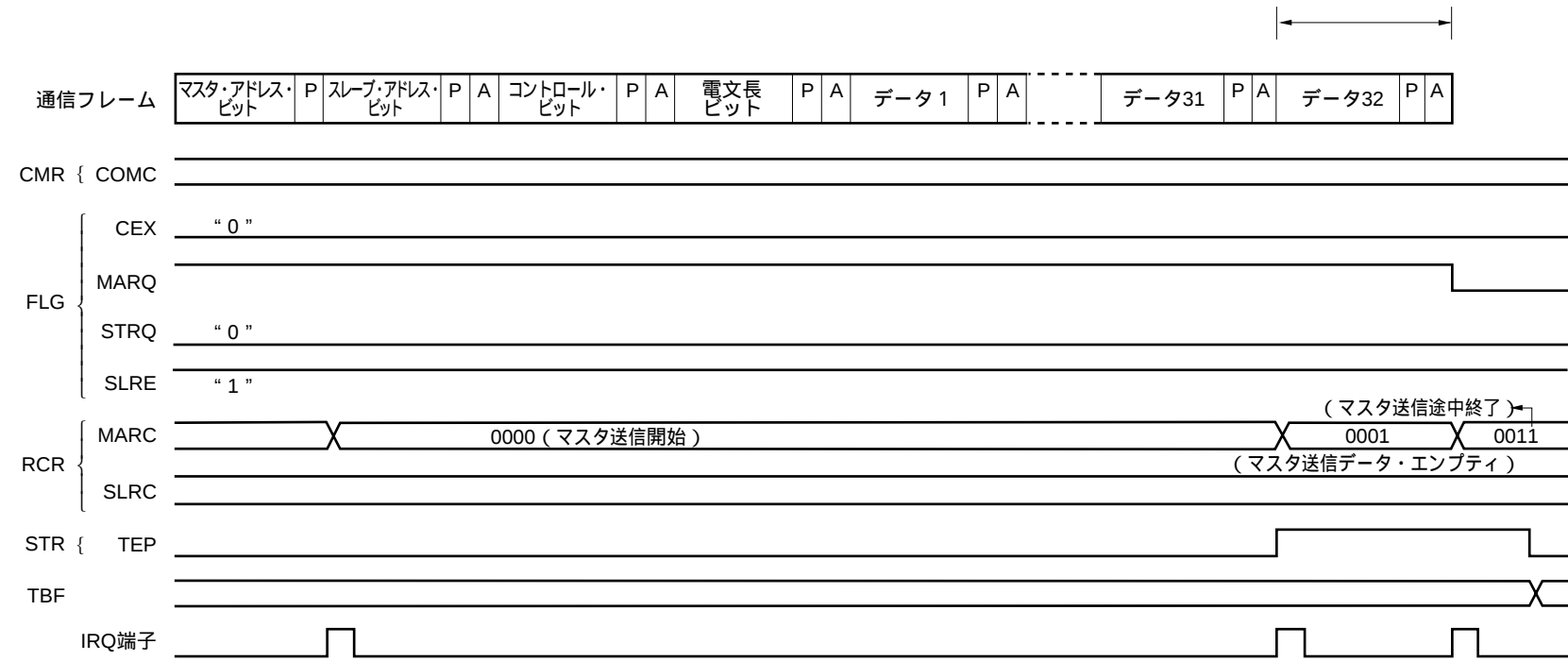
(1) マスタ送信タイミング例 1



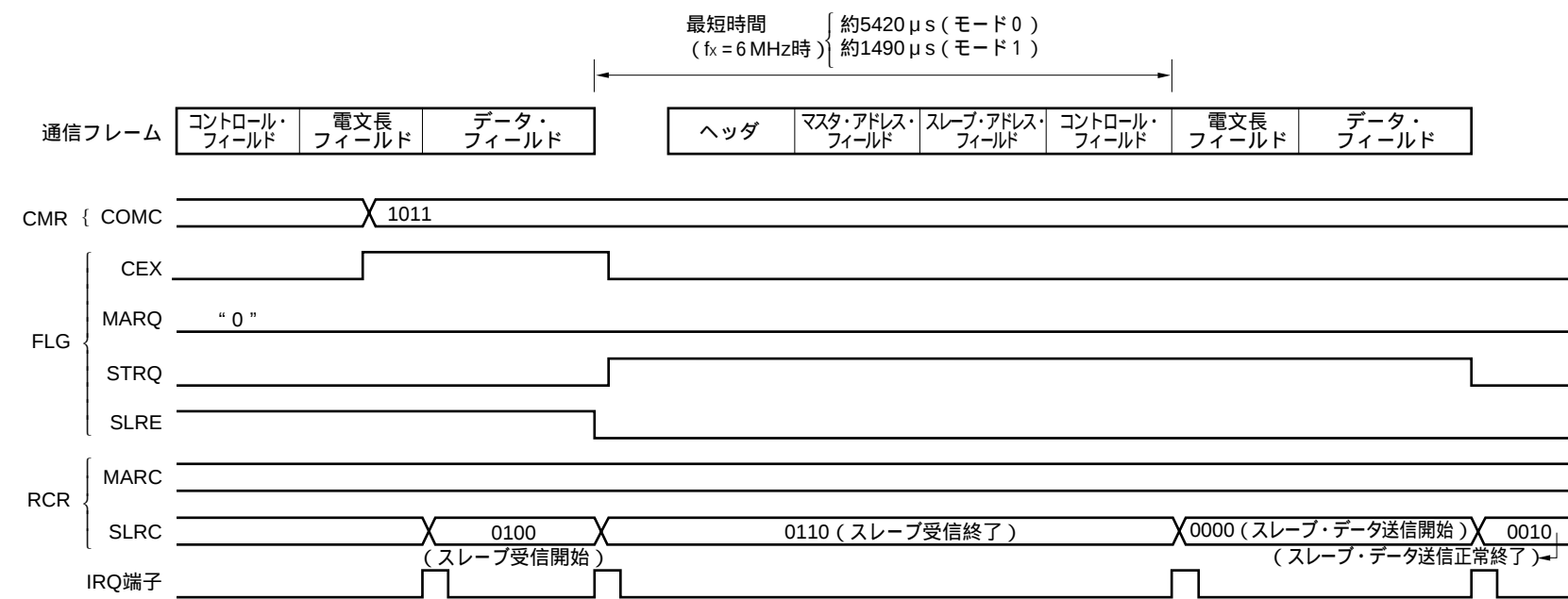
(2) マスタ送信タイミング例 2

最短時間
($f_x = 6 \text{ MHz}$ 時)

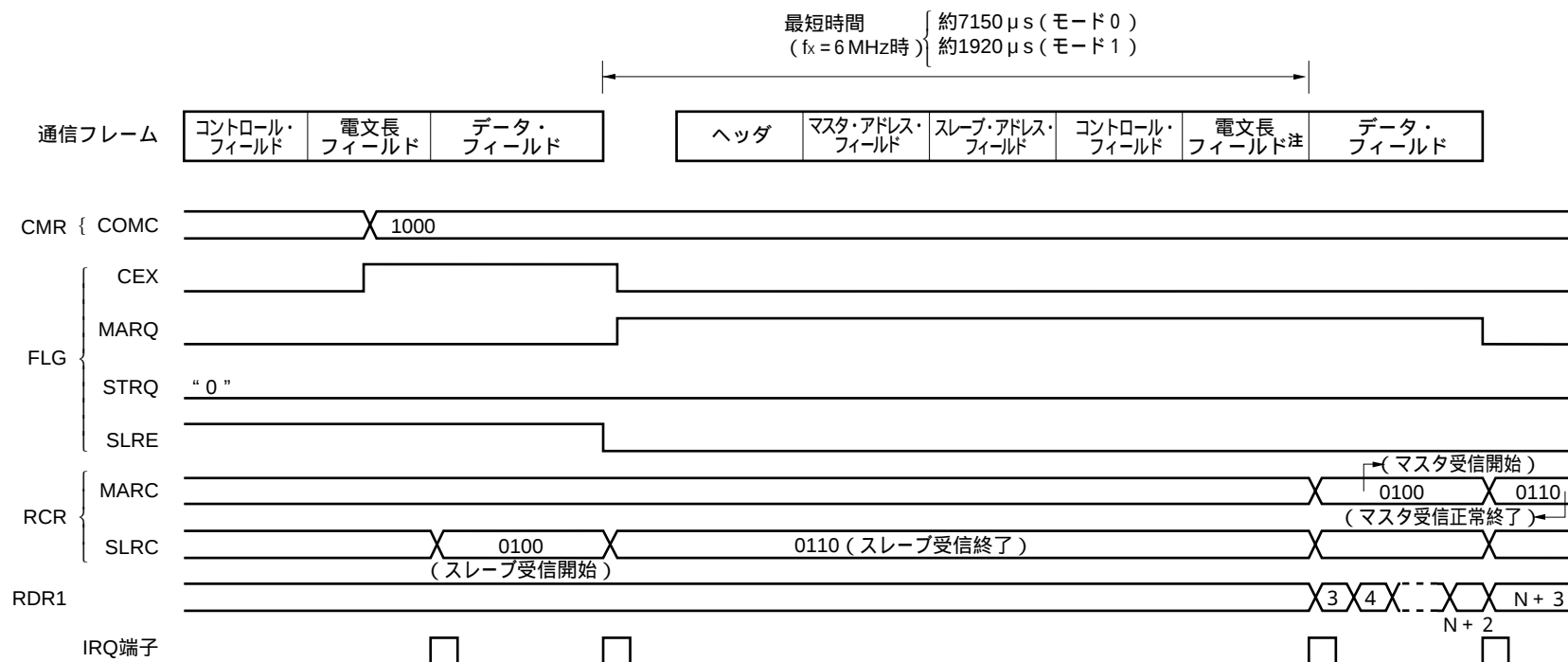
約 $1570 \mu\text{s}$ (モード 0)
約 $390 \mu\text{s}$ (モード 1)



(3) スレーブ・データ送信タイミング例

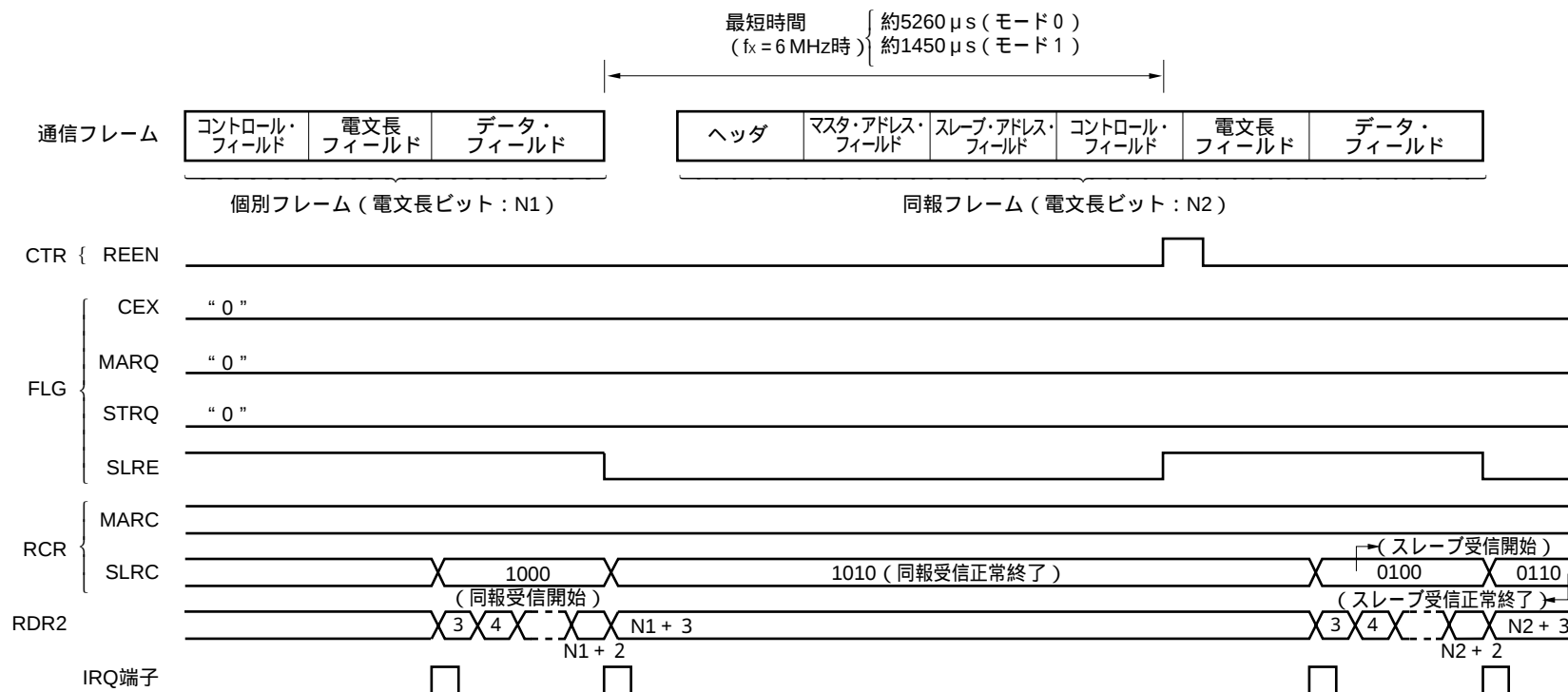


(4) マスタ受信タイミング例

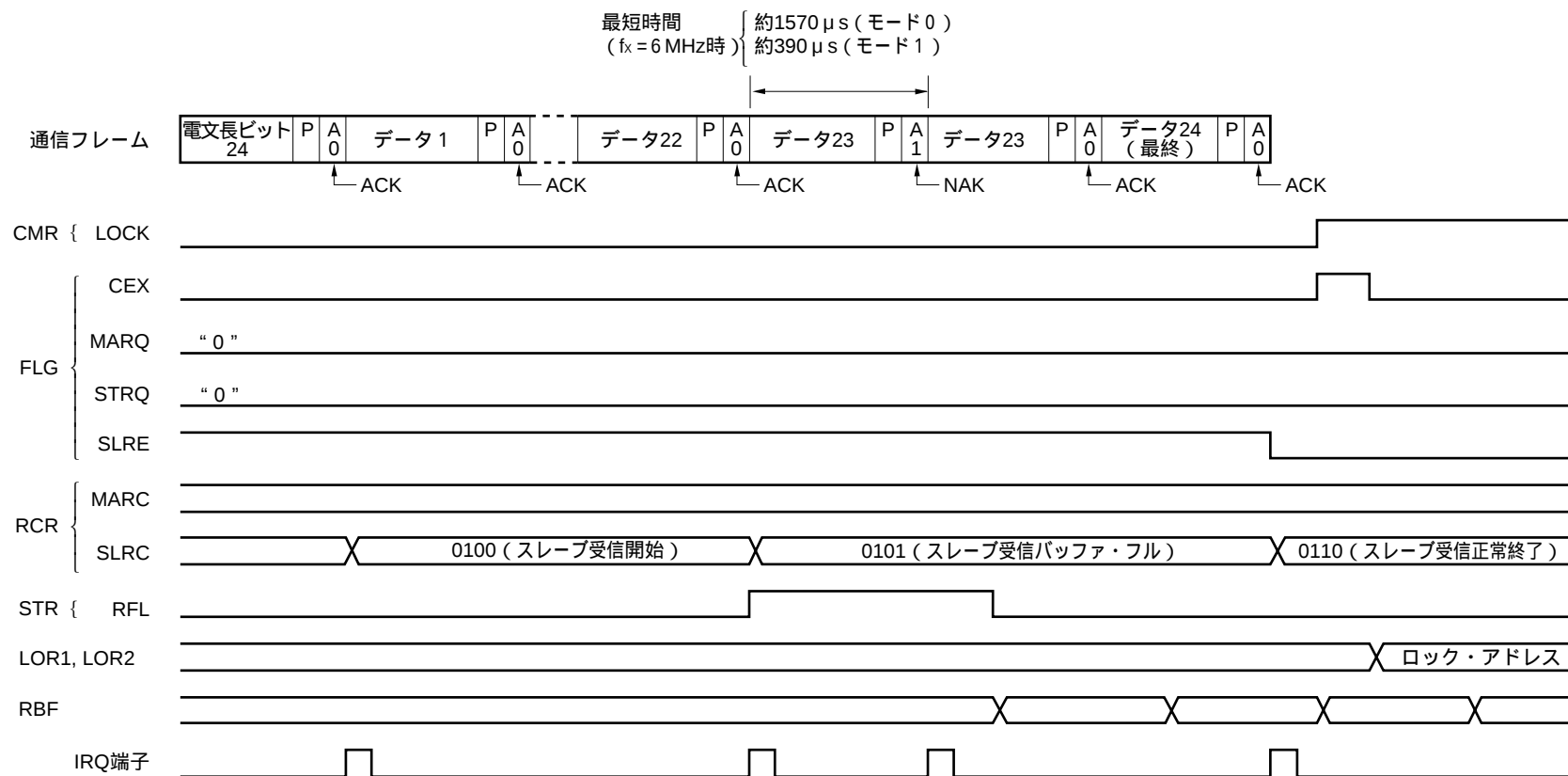


注 電文長ビット : N

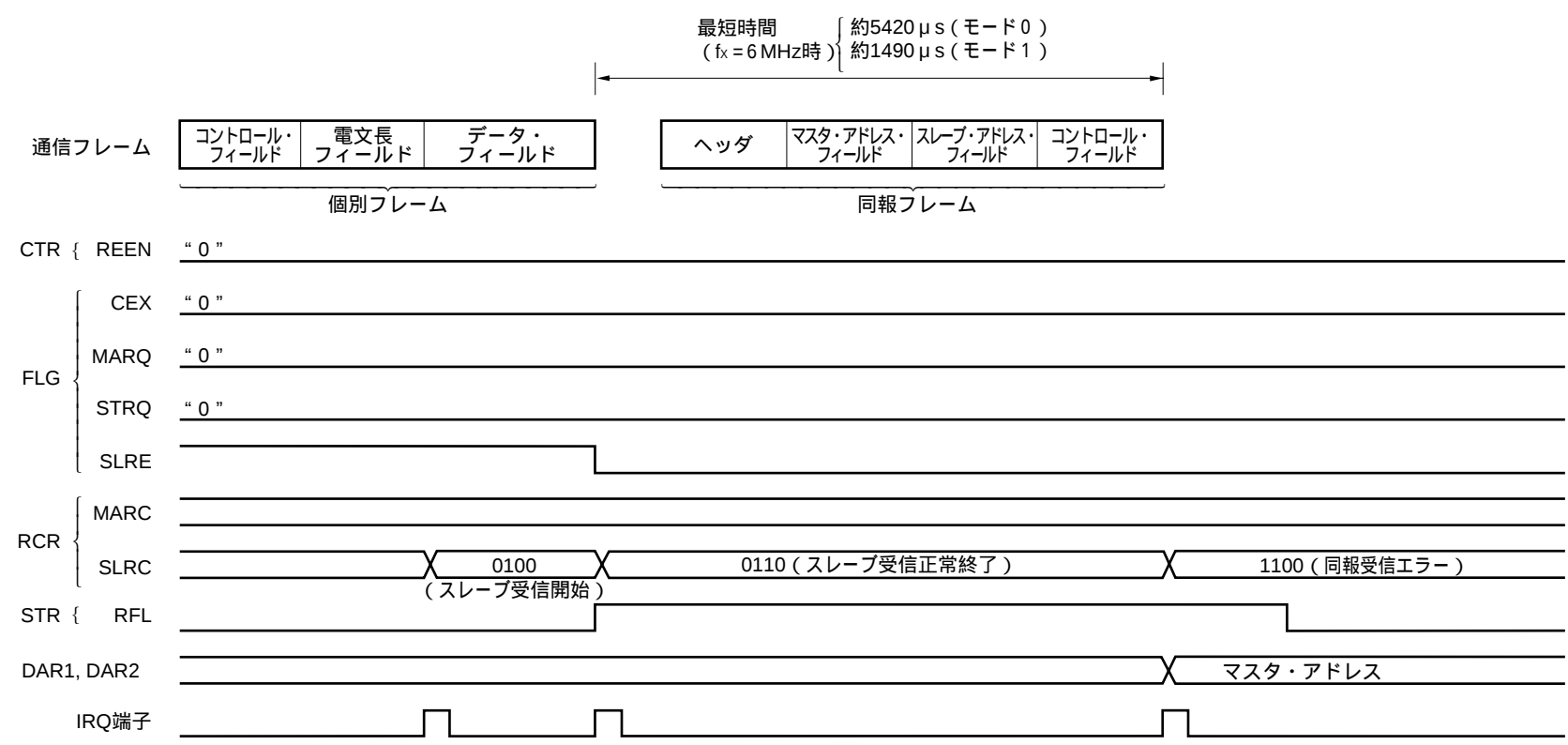
(5) スレーブ受信タイミング例 1



(6) スレーブ受信タイミング例2



(7) 同報受信タイミング例



6．マイクロコンピュータの処理フロー例

マイクロコンピュータから μ PD72042B を制御するための処理フローの一例について説明します。

この例でのマイクロコンピュータの処理フローは、主として次に示す 2 つのルーチンから構成されています。

- **メイン・ルーチン**

割り込みルーチンで設定された通信フラグに基づく各種処理を行います。

- **割り込みルーチン**

割り込み要求時に、 μ PD72042B の各種ステータスを読み出し、通信フラグの設定を行います。

6.1 通信フラグ

メイン・ルーチンと割り込みルーチンで使用している通信フラグの一覧について、表 6 - 1 に示します。なお、表 6 - 1 では、μ PD72042B内のレジスタに割り当てられているフラグ類は除いてあります。

表 6 - 1 通信フラグ一覧表

名 称	意 味
RAWF	暴走検出フラグ (1 : 暴走検出 , 0 : 暴走検出せず)
TRRQ	送信処理要求フラグ (1 : 要求あり , 0 : 要求なし)
TRCF	送信ステータス (TRC格納)
I	TBFに設定済みの送信データ・バイト数
RERQ ^注	受信処理要求フラグ (1 : 要求あり , 0 : 要求なし)
RECF ^注	受信ステータス (REC格納)
SIZE ^注	RBFより読み出し可能な受信データ・バイト数 (RDR1/RDR2格納)
PW ^注	RERQ , RECF , SIZEの書き込みポインタ
PR ^注	RERQ , RECF , SIZEの読み出しポインタ
J	RBFより実際に読み出した受信データ・バイト数
MCRQ	マスタ通信処理要求フラグ (1 : 要求あり , 0 : 要求なし)
SDRQ	スレーブ・データ送信処理要求フラグ (1 : 要求あり , 0 : 要求なし)
CORQ	コマンド処理要求フラグ (1 : 要求あり , 0 : 要求なし)
MTRQF	マスタ送信要求フラグ (1 : 要求あり , 0 : 要求なし)
MRRQF	マスタ受信要求フラグ (1 : 要求あり , 0 : 要求なし)
STRQF	スレーブ・データ送信要求フラグ (1 : 要求あり , 0 : 要求なし)
SLREF	スレーブ同報受信許可フラグ (1 : 許可 , 0 : 禁止)

注 RERQ, RECF, SIZEは、PW, PRでポインタ指定されるバッファに、対にして格納します。

・バッファの構成

ポインタ	RERQ	RECF	SIZE
0			
1			
⋮			

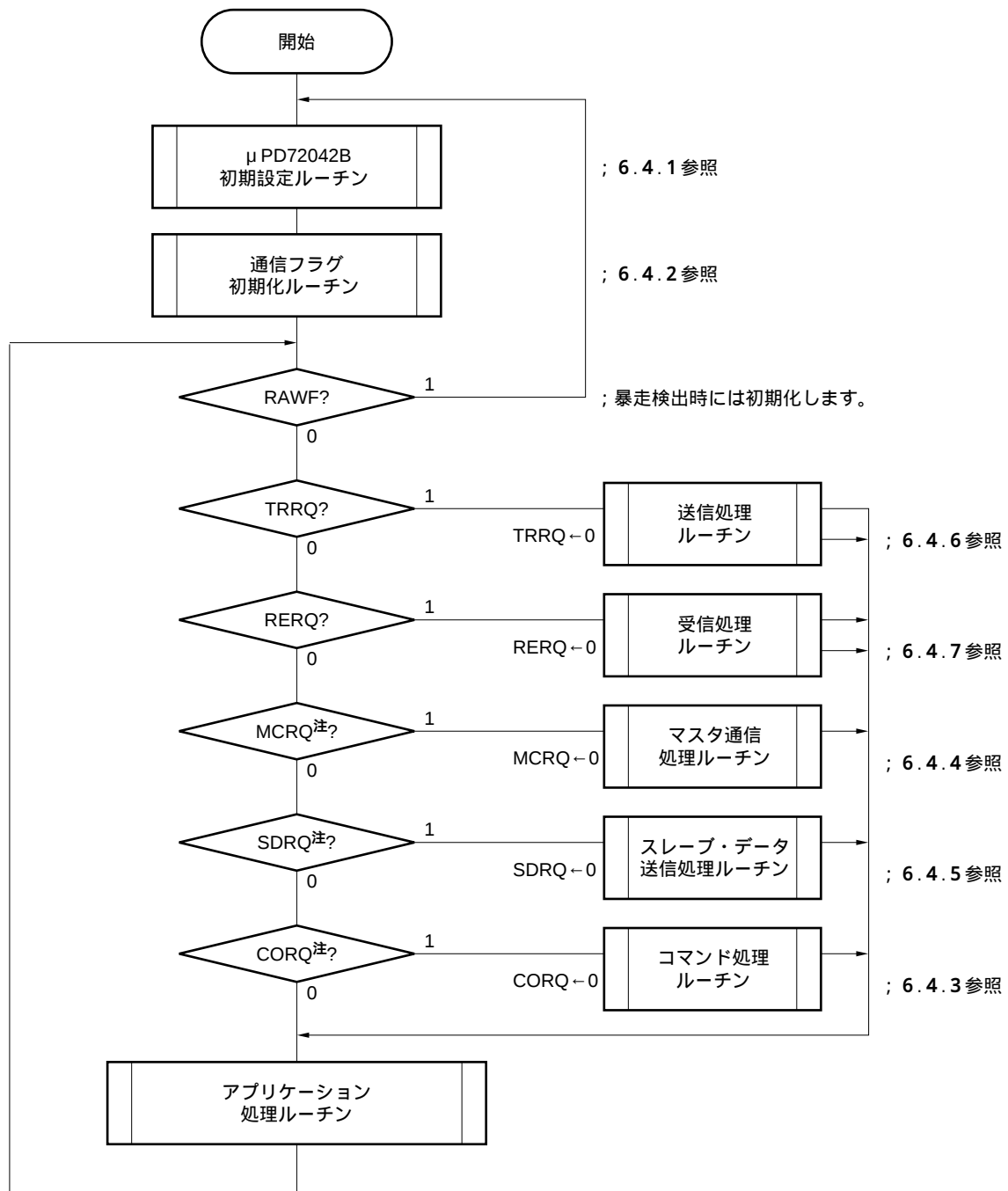
備考 書き込みポインタ (PW) で指定されるバッファ : RERQ_W, RECF_W, SIZE_W

読み出しポインタ (PR) で指定されるバッファ : RERQ_R, RECF_R, SIZE_R

6.2 メイン・ルーチン

メイン・ルーチンの処理フローを図6 - 1 に示します。

図6 - 1 メイン・ルーチンの処理フロー



6.3 割り込みルーチン

割り込みルーチンは、μ PD72042Bから割り込み要求があった場合に処理を行うルーチンです。

割り込みルーチンでは、μ PD72042Bからの割り込みを禁止し、μ PD72042Bのステータス（FLGレジスタ、RCRレジスタ）を読み出し、メイン・ルーチンで処理を行うための各種通信フラグの設定を行います。

なお、μ PD72042Bからの割り込み禁止期間中に新たに発生する割り込み要求に備えるため、割り込みフラグをクリアせずに、割り込みルーチン終了後に割り込みを検出できるようにしてください（図6 - 2 参照）。

図6 - 2 割り込み処理ルーチン時に割り込みが発生した場合の動作

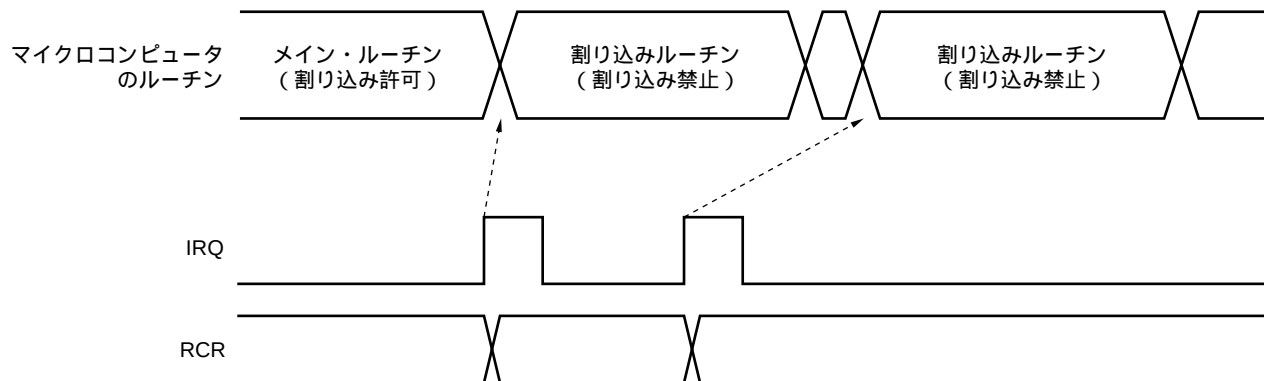
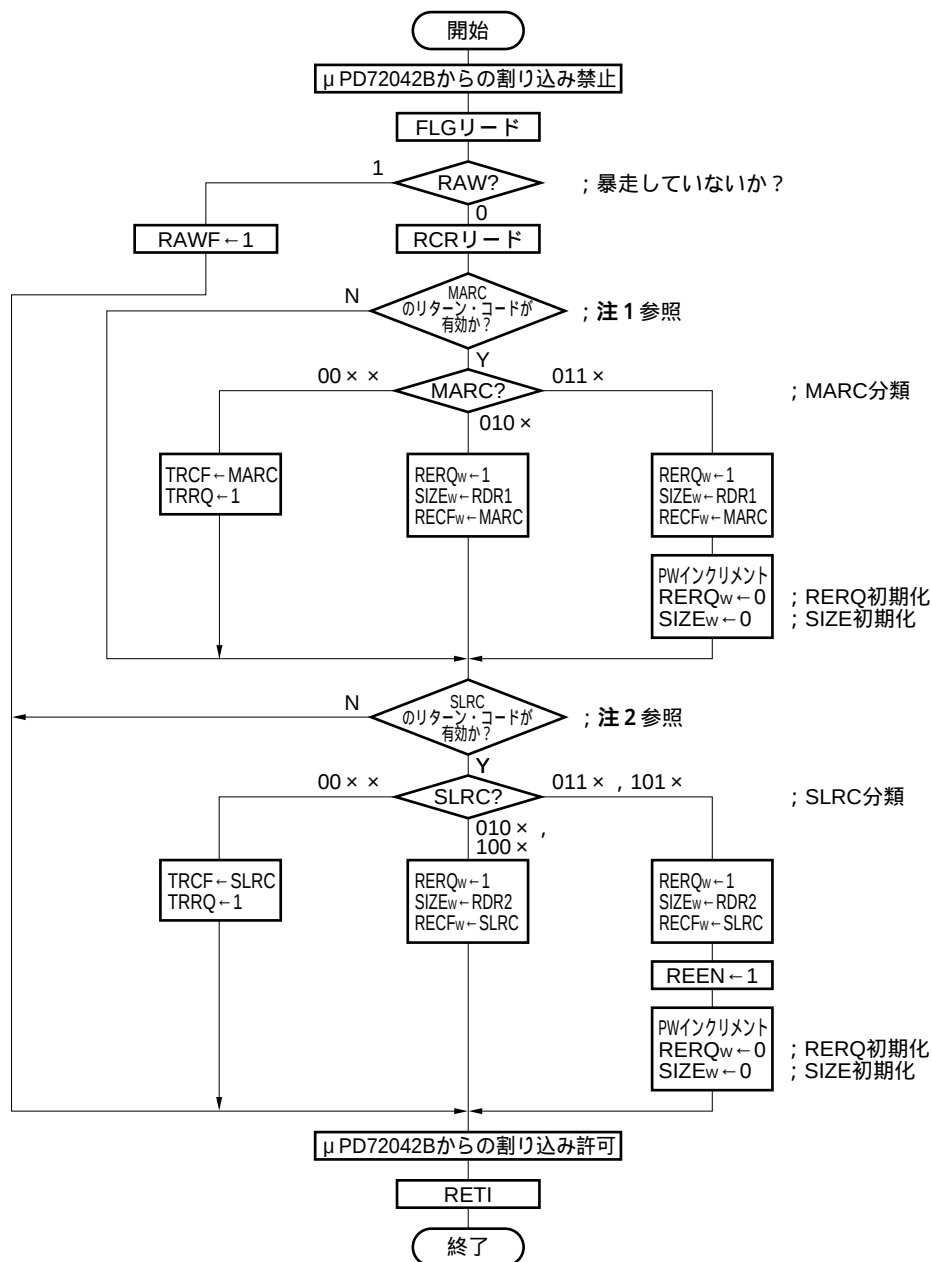


図 6 - 3 割り込みルーチンのフロー



注1．次の , , のいずれかの条件が成立した場合、MARCのリターン・コードが有効となります。

MARCに変化があった^{注3}

MTRQF = 1 かつ MARQ = 0

MRRQF = 1 かつ MARQ = 0

2．次の , , のいずれかの条件が成立した場合、SLRCのリターン・コードが有効となります。

SLRCに変化があった^{注3}

STRQF = 1 かつ STRQ = 0

SLREF = 1 かつ SLRE = 0

3．MARC = 0001, 0101とSLRC = 0001, 0101, 1001は同一コードが連続して発生する可能性があるため、それぞれ MARC = 1111, SLRC = 1111に置き換え、次に発生するMARC, SLRCの変化を検出します。

6.4 各種処理ルーチン

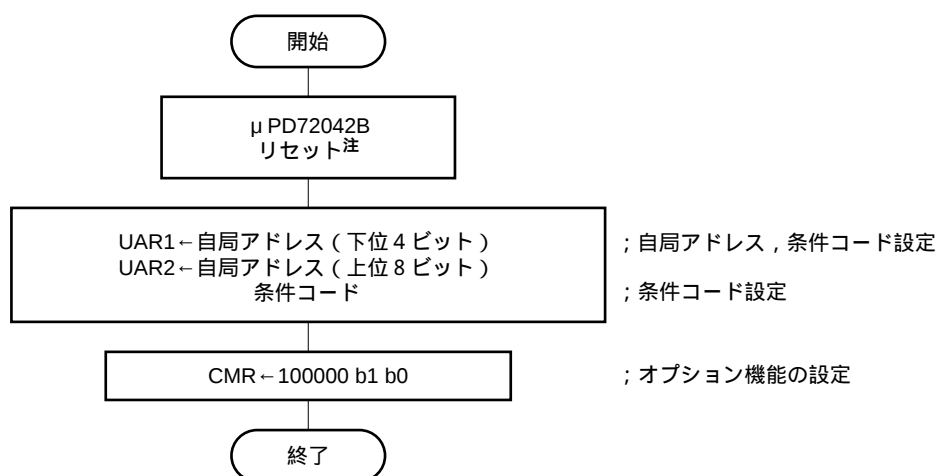
メイン・ルーチン内の各種処理ルーチンについて、説明します。

6.4.1 μPD72042Bの初期設定ルーチン

μPD72042Bの初期設定ルーチンは、μPD72042B起動時、または暴走検出時（RAW = 1）に実行するルーチンです。

図6 - 4に、μPD72042Bの初期設定ルーチンのフローを示します。

図6 - 4 μPD72042Bの初期設定ルーチン



注 リセットは、次の2種類があります。

RESET端子をロウ・レベルにする

CTRのSRSTを1に設定

ただし、のリセットの場合には同時にスタンバイ・モードに入るため、スタンバイ・モードの解除が必要です。

注意 IEBusの通信を正常に行うためには、上記の初期設定は必ず行ってください。

6.4.2 通信フラグ初期化ルーチン

表6 - 1に示した通信フラグの初期化を行うルーチンです。次に示す通信フラグが初期化されます。

RAWF ← 0
 TRRQ_w ← 0
 RERQ_w ← 0
 SIZE_w ← 0
 J ← 1
 PW ← 0
 PR ← 0
 MCRQ ← 0
 SDRQ ← 0
 CORQ ← 0

MTRQF ← 0
MRRQF ← 0
STRQF ← 0
SLREF ← 0

6.4.3 コマンド処理ルーチン

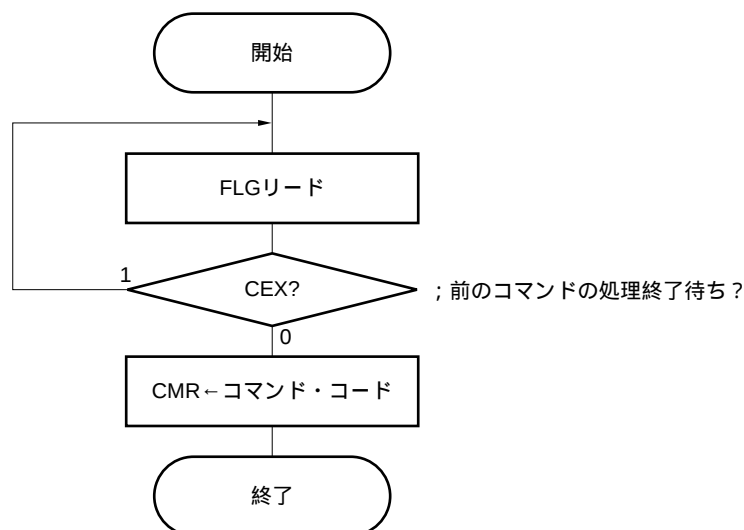
コマンド処理ルーチンは、アプリケーション処理ルーチンでCORQがセットされたときに実行する処理ルーチンです。

コマンド処理ルーチンでは、CMRレジスタにコマンド・コードを設定し、ロック状態設定、送受信バッファ制御、通信制御、およびオプション機能設定の処理を行います。

ただし、マスタ通信、スレーブ・データ送信要求のコマンドに関しては、6.4.4、6.4.5を参照してください。

図6-5に、コマンド処理ルーチンのフローを示します。

図6-5 コマンド処理ルーチン



6.4.4 マスタ通信処理ルーチン

マスタ通信処理ルーチンは、アプリケーション処理ルーチンでMCRQがセットされたときに実行する処理ルーチンです。

マスタ通信処理ルーチンは、次の3つの処理ルーチンから構成されています。

・マスタ送信処理ルーチン1

マスタ・ユニットになり、TBFの先頭データから送信を行うための処理ルーチンです。

・マスタ送信処理ルーチン2

直前のマスタ送信の途中終了した状態からマスタ送信を行うための処理ルーチンです。

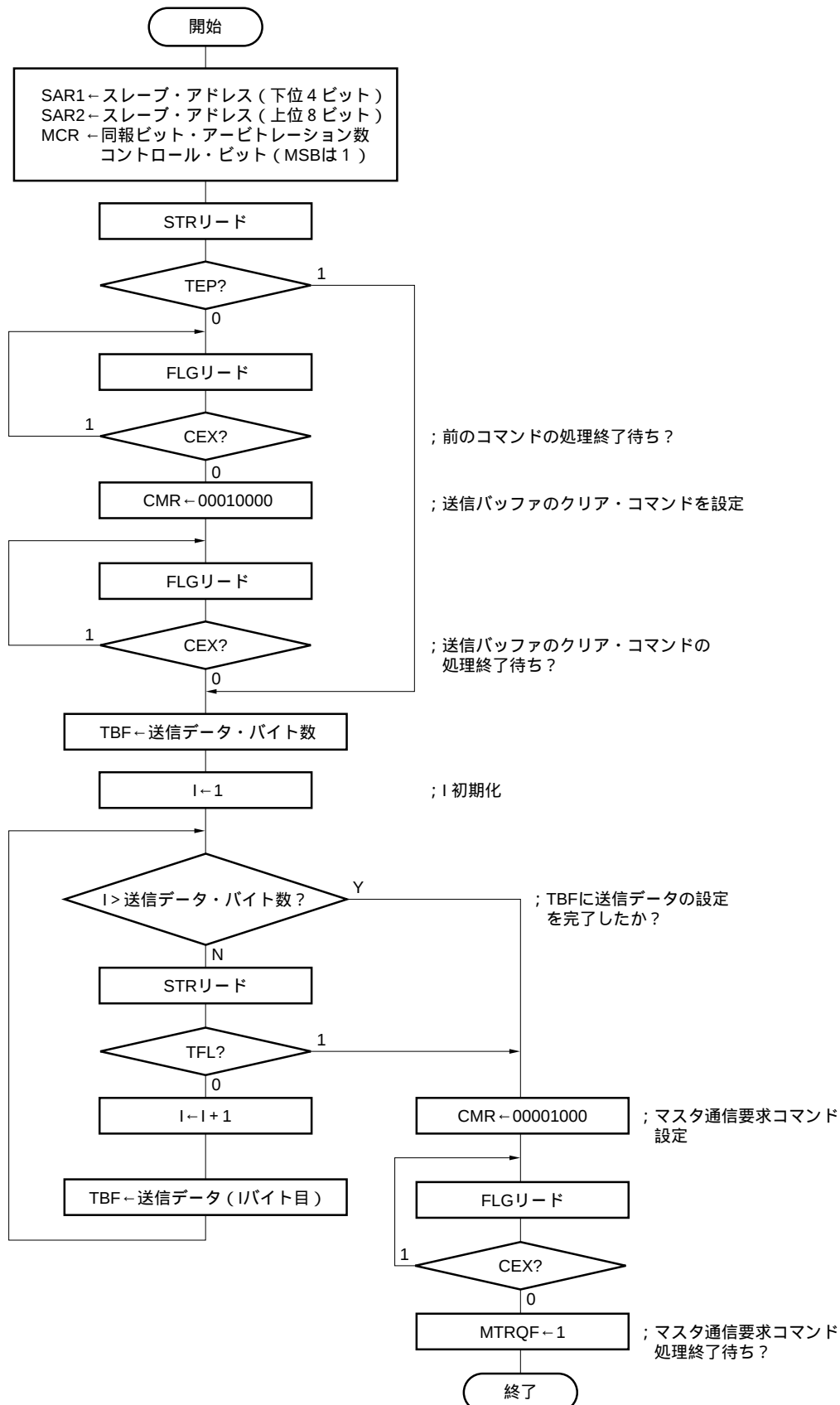
・マスタ受信処理ルーチン

マスタ・ユニットになり、スレーブ・ユニットからのデータの受信を行うための処理ルーチンです。

(1) マスタ送信処理ルーチン 1

図 6 - 6 に、マスタ送信処理ルーチン 1 のフローを示します。

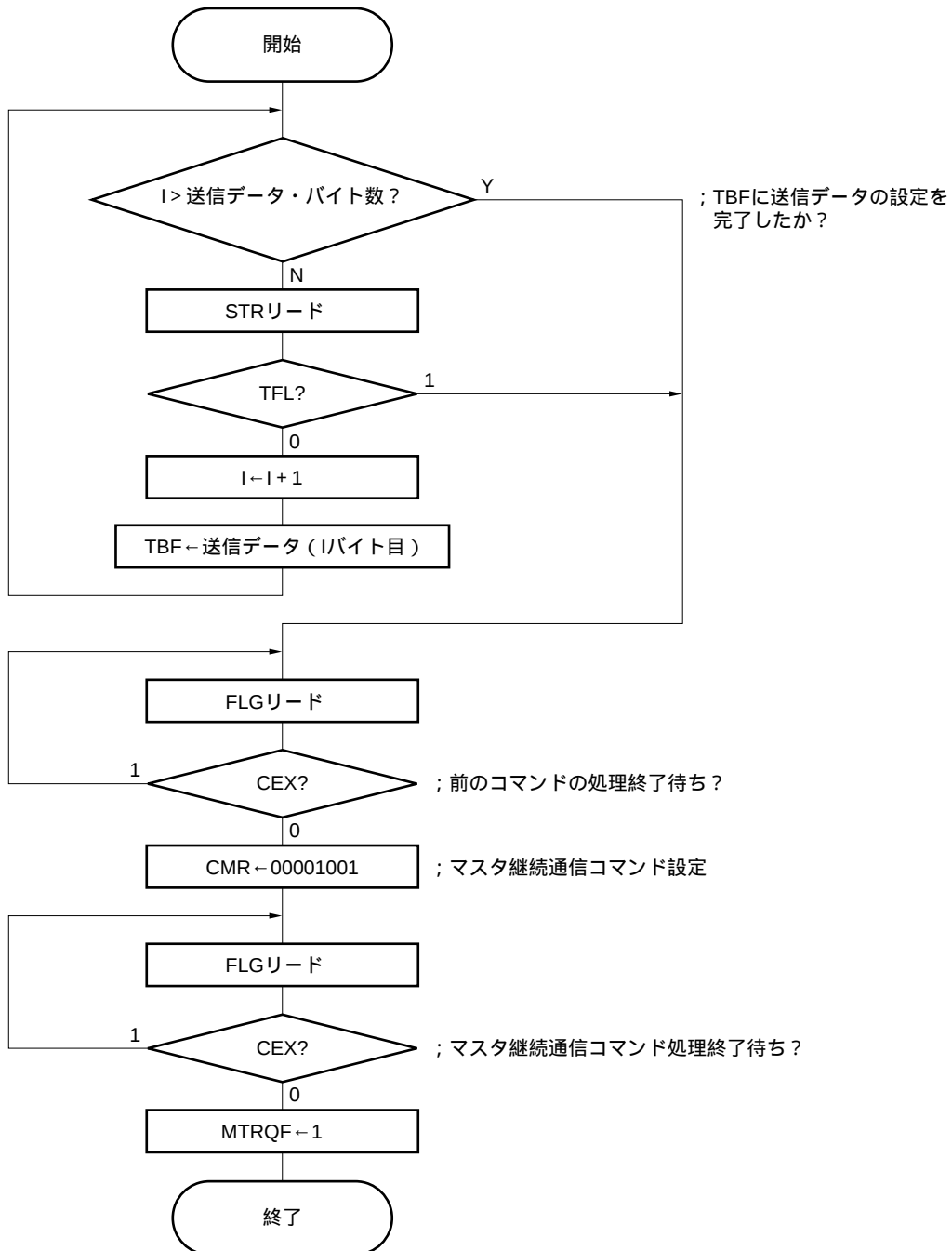
図 6 - 6 マスタ送信処理ルーチン 1 のフロー



(2) マスタ送信処理ルーチン2

図6-7に、マスタ送信処理ルーチン2のフローを示します。

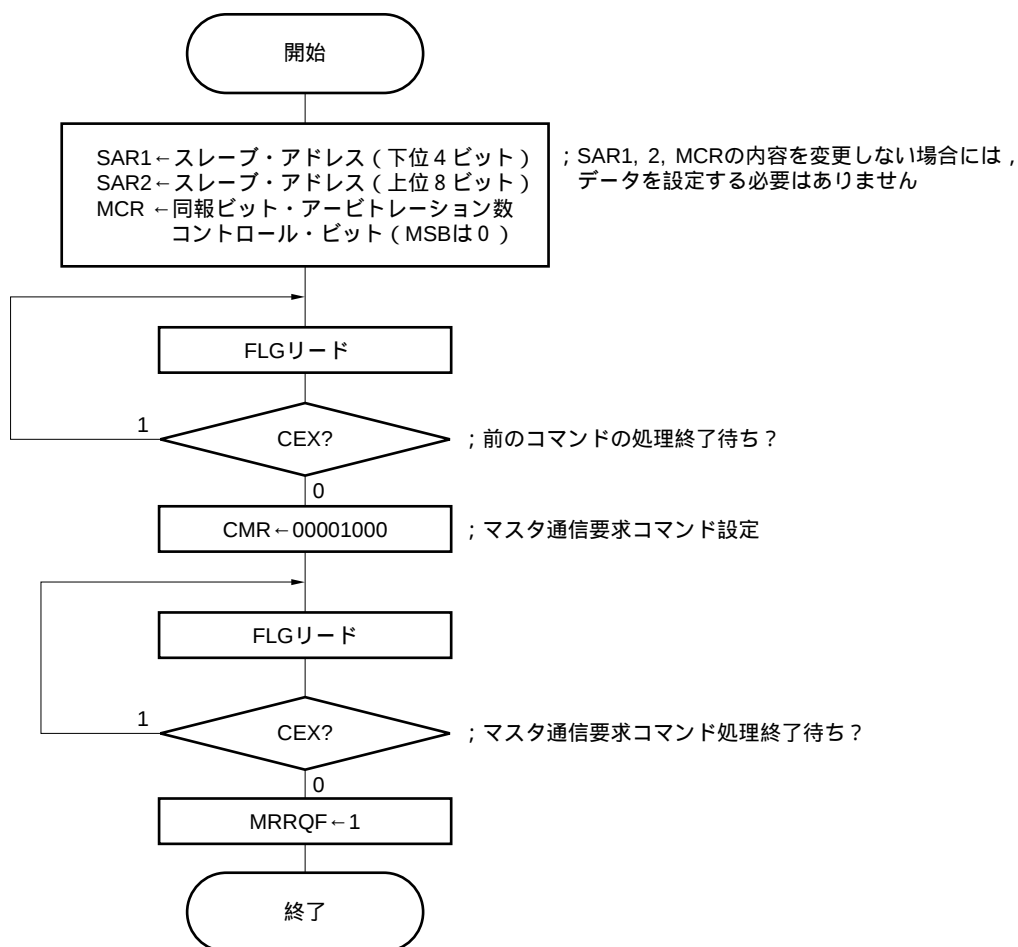
図6-7 マスタ送信処理ルーチン2のフロー



(3) マスタ受信処理ルーチン

図 6 - 8 に、マスタ受信処理ルーチンのフローを示します。

図 6 - 8 マスタ受信処理ルーチンのフロー



6.4.5 スレーブ・データ送信処理ルーチン

スレーブ・データ送信処理ルーチンは、アプリケーション処理ルーチンでSDRQがセットされたときに実行する処理ルーチンです。

スレーブ・データ送信処理ルーチンは、次の2つの処理ルーチンから構成されています。

- ・スレーブ・データ送信処理ルーチン 1

マスタ・ユニットからのデータ送信要求時に、TBFの先頭データから送信を行うための処理ルーチンです。

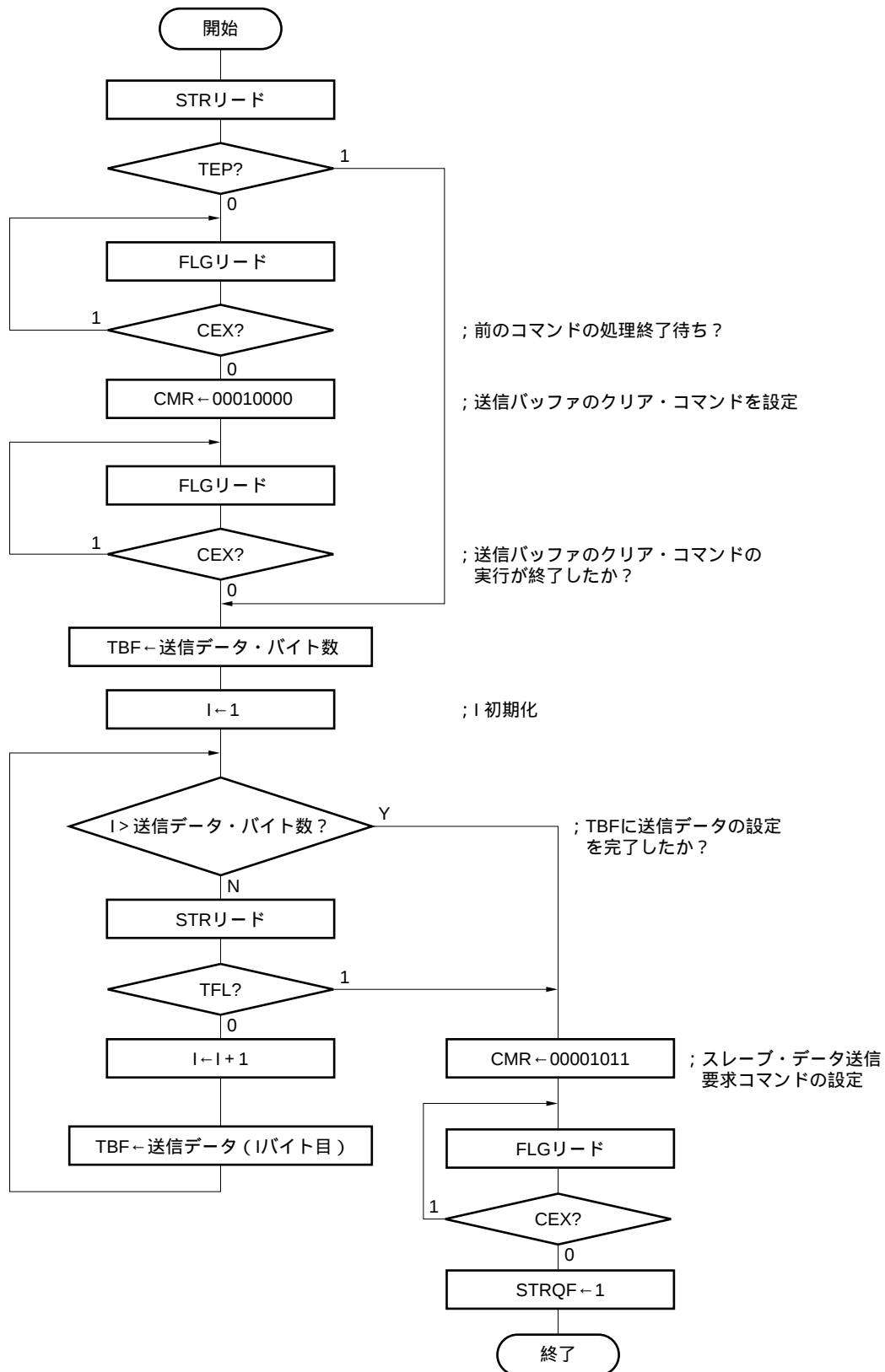
- ・スレーブ・データ送信処理ルーチン 2

直前のスレーブ・データ送信の途中終了した状態からスレーブ・データ送信を行うための処理ルーチンです。

(1) スレーブ・データ送信処理ルーチン 1

図6-9に、スレーブ・データ送信処理ルーチン1のフローを示します。

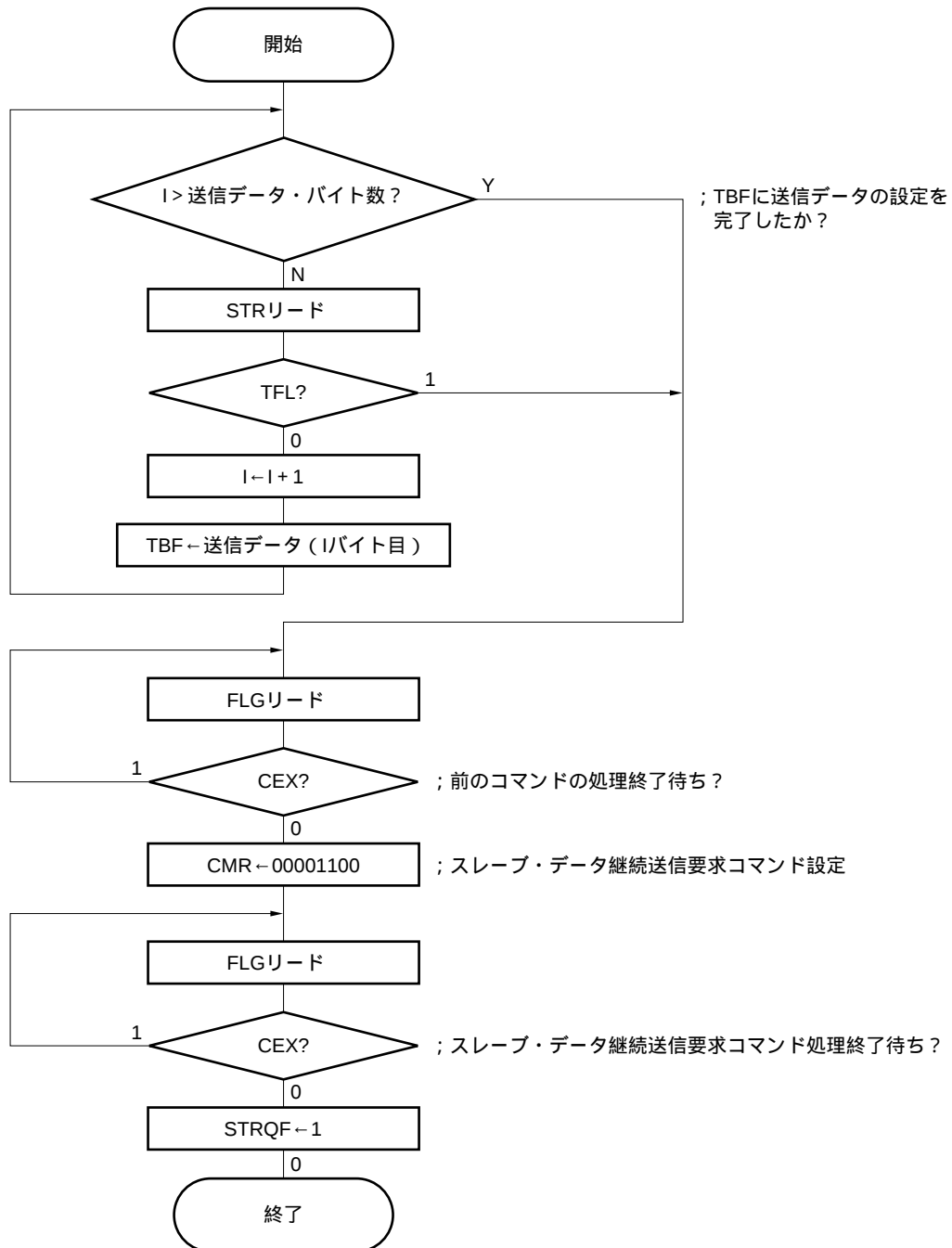
図 6 - 9 スレーブ・データ送信処理ルーチンのフロー



(2) スレーブ・データ送信処理ルーチン2

図6-10に、スレーブ・データ送信処理ルーチン2のフローを示します。

図6-10 スレーブ・データ送信処理ルーチン2のフロー

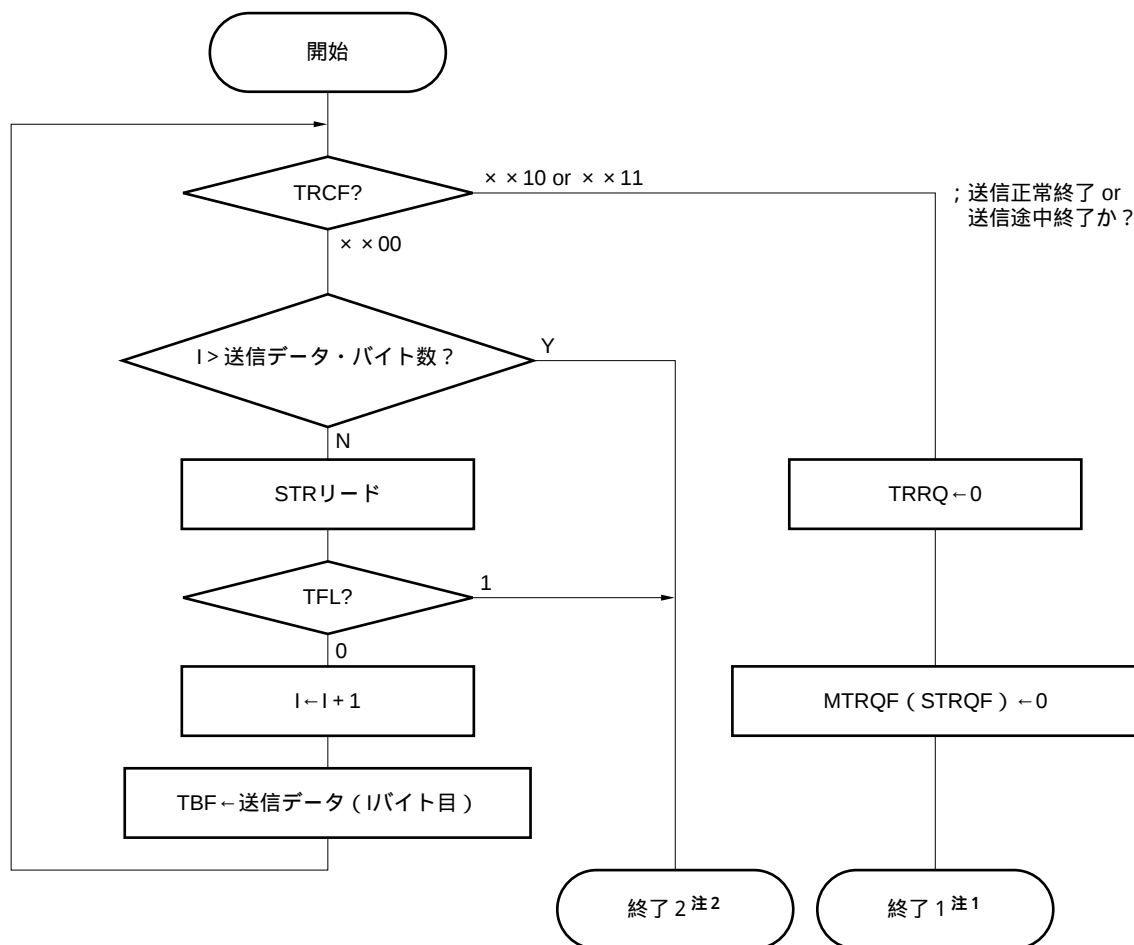


6.4.6 送信処理ルーチン

送信処理ルーチンは、マスタ送信処理ルーチン 1（6.4.4（1）参照）、マスタ送信処理ルーチン 2（6.4.4（2）参照）、スレーブ・データ送信処理ルーチン（6.4.5 参照）を行い、割り込みルーチンで TRRQ がセットされたときに実行する処理ルーチンです。

図 6 - 11 に、送信処理ルーチンのフローを示します。

図 6 - 11 送信処理ルーチンのフロー



注 1．通信フレームの送信処理を終了（正常終了 or 途中終了）したことを表します。

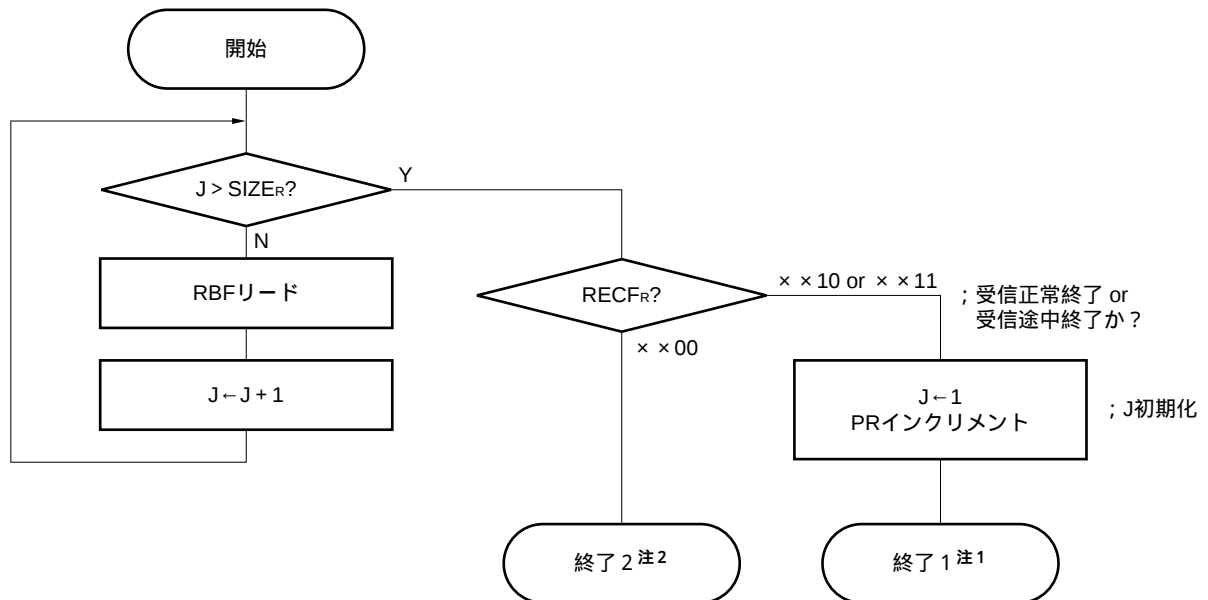
2．現状のTBFの状態における、送信データの設定を終了したことを表します。

6.4.7 受信処理ルーチン

受信処理ルーチンは、割り込みルーチンでRERQがセットされたときに実行する処理ルーチンです。

図6-12に、受信処理ルーチンのフローを示します。

図6-12 受信処理ルーチンのフロー



7. 電気的特性

絶対最大定格 ($T_A = 25$)

項 目	略 号	条 件	定 格	単 位
電源電圧	V_{DD}, AV_{DD}	$ V_{DD} - AV_{DD} < 0.5 V$	- 0.5 ~ + 7.0	V
ロジック入力電圧	V_I		- 0.5 ~ $V_{DD} + 0.3$	V
ロジック出力電圧	V_O		- 0.5 ~ $V_{DD} + 0.3$	V
バス入力電圧	V_{BI}		- 0.5 ~ + 6.0	V
バス出力電圧	V_{BO}		- 0.5 ~ + 6.0	V
動作周囲温度	T_A		- 40 ~ + 85	
保存温度	T_{STG}		- 65 ~ + 150	

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

DC特性 ($T_A = -40 \sim +85$, $V_{DD} = 5 V \pm 10 \%$)

★

項 目	略 号	条 件	MIN.	TYP.	MAX.	単 位
高レベル入力電圧	V_{IH}		$0.8V_{DD}$		V_{DD}	V
低レベル入力電圧	V_{IL}		0		$0.2V_{DD}$	V
高レベル出力電圧	V_{OH}	$I_{OH} = -400 \mu A$	$0.9V_{DD}$			V
低レベル出力電圧	V_{OL}	$I_{OL} = 2.5 mA$			0.4	V
高レベル入力リーク電流	I_{LH}	$V_I = V_{DD}$			10	μA
低レベル入力リーク電流	I_{LIL}	$V_I = 0 V$			- 10	μA
高レベル出力リーク電流	I_{LOH}	$V_O = V_{DD}$			10	μA
低レベル出力リーク電流	I_{LOL}	$V_O = 0 V$			- 10	μA
電源電流 (動作モード時)	I_{DD1}			3.5	10	mA
電源電流 (スタンバイ・モード時)	I_{DD2}				50	μA

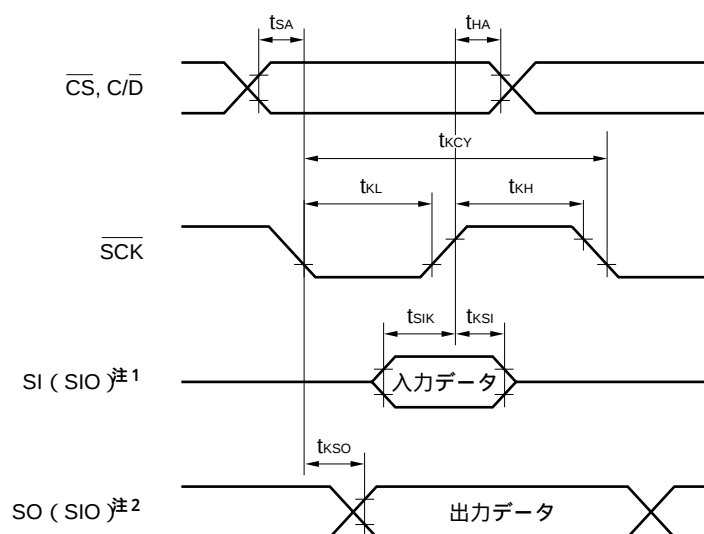
容量特性 ($T_A = 25$, $V_{DD} = 0 V$)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単 位
入力容量	C_i	$f_c = 1 MHz$ BUS + , BUS - 端子を除く 被測定端子以外は, 0 V			15	pF
入出力容量	C_{io}				15	pF

AC特性 ($T_A = -40 \sim +85$, $V_{DD} = 5V \pm 10\%$)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単 位
システム・クロック		$f_x = 6 \text{ MHz}$	5.91	6.00	6.09	MHz
		$f_x = 6.29 \text{ MHz}$	6.20	6.29	6.38	MHz
$\overline{\text{SCK}}$ サイクル・タイム	t_{KCY}		0.8			μs
$\overline{\text{SCK}}$ ハイ・レベル幅	t_{KH}		0.4			μs
$\overline{\text{SCK}}$ ロウ・レベル幅	t_{KL}		0.4			μs
$\text{SI}(\text{SIO})$ 注1 セットアップ・タイム	t_{SIK}	対 $\overline{\text{SCK}} \uparrow$	100			ns
$\text{SI}(\text{SIO})$ 注1 ホールド・タイム	t_{KSI}	対 $\overline{\text{SCK}} \uparrow$	400			ns
$\text{SI}(\text{SIO})$ 注2 出力遅延時間	t_{KSO}	対 $\overline{\text{SCK}} \downarrow$			300	ns
$\overline{\text{CS}}, \text{C}/\overline{\text{D}}$ セットアップ・タイム	t_{SA}	対 $\overline{\text{SCK}} \downarrow$	50			ns
$\overline{\text{CS}}, \text{C}/\overline{\text{D}}$ ホールド・タイム	t_{HA}	対 $\overline{\text{SCK}} \uparrow$	400			ns
IRQ 出力ハイ・レベル幅			8		11	μs
RESET ロウ・レベル幅			6			μs

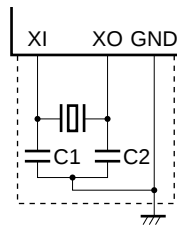
シリアル転送タイミング



注1 . 3 線式シリアルI/O時...SI
2 線式シリアルI/O時...SIO

注2 . 3 線式シリアルI/O時...SO
2 線式シリアルI/O時...SIO

システム・クロック発振回路図（外付け）



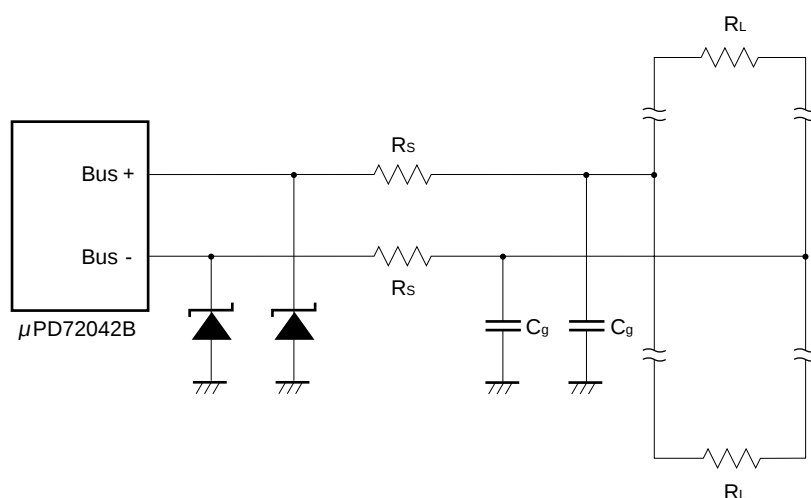
注意 システム・クロック発振回路を使用する場合は、配線容量などの影響を避けるために、図中の破線の部分を次のように配線してください。

- 配線は極力短くする。
- 他の信号線と交差させない。
- 変化する大電流が流れる線に接近させない。
- 発振回路のコンデンサの接地点は、常に V_{SS} と同電位になるようにする。
- 大電流が流れるグランド・パターンに接地しない。
- 発振回路から信号を取り出さない。

IEBusドライバ/レシーバ特性 ($T_A = -40 \sim +85$, $V_{DD} = 5V \pm 10\%$)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単位
ハイ・レベル出力電流	I_{OH}	$R_L = 60\ \Omega \pm 5\%$, $R = 180\ \Omega \pm 5\%$	2.73		6.22	mA
ロウ・レベル出力電流	I_{OL}				1.0	μA
同相出力電圧	V_{OCOM}	ハイ・レベル, ロウ・レベル時 $X = 1/2V_{DD}$	X - 0.25	$1/2V_{DD}$	X + 0.25	V
ハイ・レベル入力電圧	V_{IH}		120			mV
ロウ・レベル入力電圧	V_{IL}				20.0	mV
入力ヒステリシス電圧	V_{IHYS}			25		mV
ハイ・レベル同相入力電圧	V_{IHCOM}		1.00		V_{DD} - 1.0	V
ロウ・レベル同相入力電圧	V_{ILCOM}		0		V_{DD}	V
ドライバ出力抵抗	R_o	BUS+ ~ BUS- 間	100			k Ω
ドライバ出力容量	C_o	BUS+ ~ BUS- 間 , BUS+ ~ GND間 ,			25	pF
レシーバ入力容量	C_i	BUS- ~ GND間			25	pF

IEBusとの接続回路



備考 保護抵抗 $R_S = 180 \, \Omega \pm 5 \, \%$

終端抵抗 $R_L = 120 \, \Omega \pm 5 \, \%$

負荷容量 C_g

バス・ライン上の容量は、次の表に示す値以下で使用してください。

システム・クロックfx	Bus + とBus - 間の最大容量
6 MHz	8000 pF
6.29 MHz	7100 pF

ここで、Bus + とBus - 間の全負荷容量 C_T は、次の式で求められます。

$$C_T = \sum_{n=1}^N \frac{1}{2} C_g + C_w$$

C_w : 配線容量

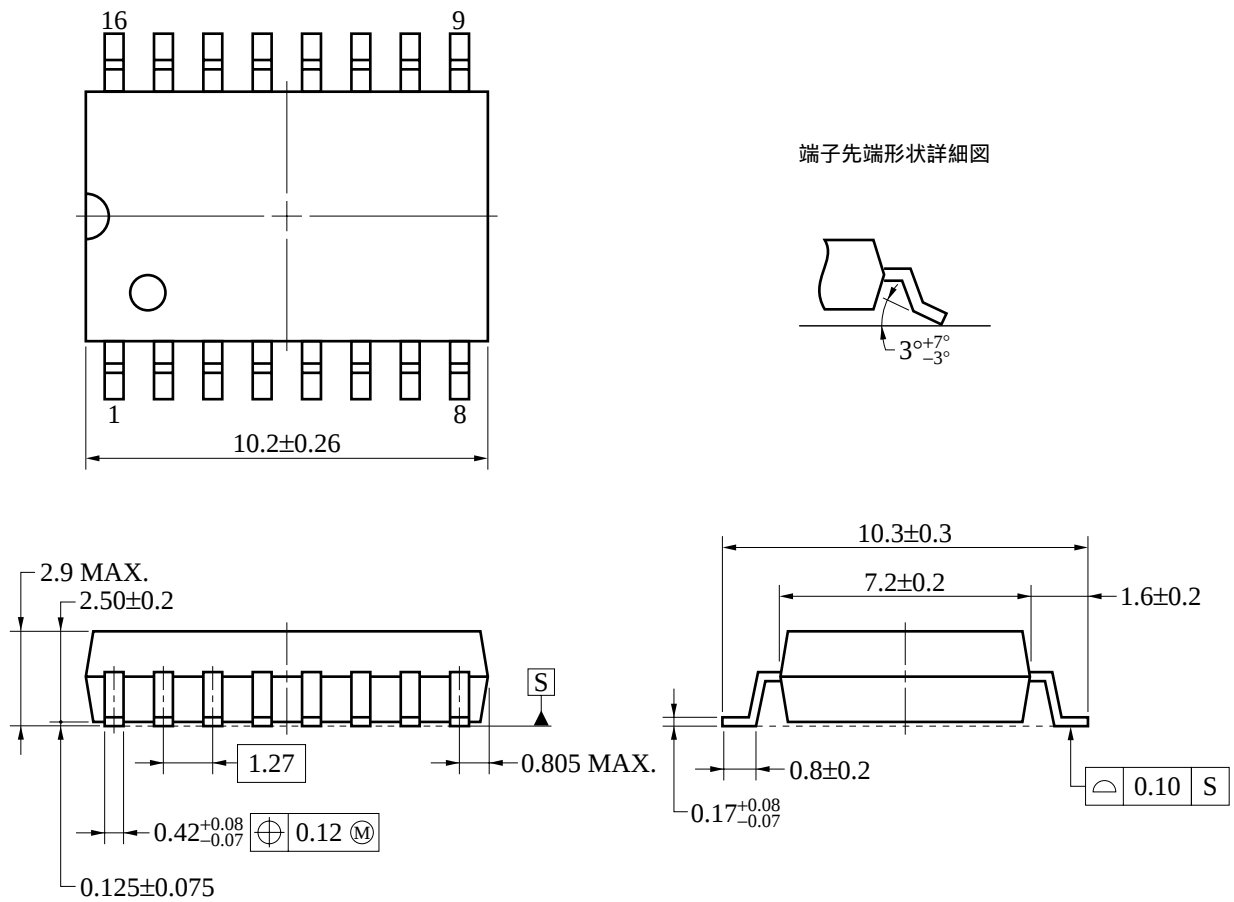
注意 1 . ここに示した回路定数は、IEBusのすべての装置が μ PD72042Bを使用している場合のものです。

2 . バス・ラインに接続する負荷容量は、ここに示した図のように、保護抵抗よりもバス・ライン側にて接続してください。

3 . バス・ライン上にはインダクタンスを挿入しないでください。

8. 外形図

16ピン・プラスチック SOP (9.53 mm (375)) 外形図 (単位: mm)



P16GT-50-375B-2

★ 9 . 半田付け推奨条件

この製品の半田付け実装は、次の推奨条件で実施してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

半田付け推奨条件の技術的内容については下記を参照してください。

「半導体デバイス実装マニュアル」(<http://www.ic.nec.co.jp/pkg/ja/jissou/index.html>)

表面実装タイプの半田付け条件

μPD72042BGT : 16ピン・プラスチックSOP (9.53 mm (375))

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度 : 235 , 時間 : 30秒以内 (210 以上) , 回数 : 2 回以内	IR35-00-2
VPS	パッケージ・ピーク温度 : 215 , 時間 : 40秒以内 (200 以上) , 回数 : 2 回以内	VP15-00-2
ウェーブ・ソルダリング	半田槽温度 : 260 以下 , 時間 : 10秒以内 , 回数 : 1 回 , 予備加熱温度 : 120 MAX. (パッケージ表面温度)	WS60-00-1
端子部分加熱	端子温度 : 300 以下 , 時間 : 3 秒以内 (デバイスの一辺当たり)	-

注意 半田付け方式の併用はお避けください (ただし、端子部分加熱方式は除く)。

付録A . μ PD72042A, 72042Bとμ PD6708との主な違い

品 名		μ PD72042A	μ PD72042B	μ PD6708
項 目	発振周波数 (f _κ)	6 MHz		12 MHz
	動作電圧 (V _{DD})	5 V ± 10 %		
動作周囲温度 (T _A)		- 40 ~ + 85		
IEBus	通信モード	モード 0 , 1		モード 0 , 1 , 2
	ドライバ / レシーバ	内蔵		
	送信用バッファ	33バイト		4バイト
	受信用バッファ	40バイト		20バイト
マイクロコンピュータとの インタフェース方式 ^注		シリアル・インタフェース (3 線式 / 2 線式)		シリアル・インタフェース (3 線式)
		MSBファースト	LSBファースト	MSBファースト
パッケージ		16ピン・プラスチックSOP (9.53 mm (375))		16ピン・プラスチックSOP (7.62 mm (300)) 16ピン・プラスチックDIP (7.62 mm (300))

注 コマンド / データおよび関連端子の設定方式が , μ PD72042A, 72042Bとμ PD6708では異なります。

付録B . IEBusプロトコル・アナライザ

IEBusの通信モニタ , 応用評価用として , IEBusプロトコル・アナライザを株式会社内藤電誠町田製作所より販売しています。機能内容の詳細およびご購入に関しては , 下記お問い合わせ先に連絡してください。

★ お問い合わせ先

株式会社内藤電誠町田製作所

〒222-0033 神奈川県横浜市港北区新横浜2-7-20 NKY新横浜ビル4F

TEL 045 (475) 4191

FAX 045 (475) 4091

CMOSデバイスの一般的注意事項

静電気対策（MOS全般）

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

未使用入力の処理（CMOS特有）

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

初期化以前の状態（MOS全般）

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

IEBus, Inter Equipment Busは、日本電気株式会社の商標です。

- 本資料の内容は予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。
- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 本資料に記載された回路、ソフトウェア、及びこれらに付随する情報は、半導体製品の動作例、応用例を説明するためのものです。従って、これら回路・ソフトウェア・情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

M7 98.8

— お問い合わせ先 —

【技術的なお問い合わせ先】

NEC半導体テクニカルホットライン
(電話：午前 9:00～12:00、午後 1:00～5:00)

電話 : 044-435-9494
FAX : 044-435-9608
E-mail : info@lsi.nec.co.jp

【営業関係お問い合わせ先】

システムLSI第一営業事業部

東京 (03)3798-6106, 6107, 6108, 6155
大阪 (06)6945-3178, 3200, 3208
名古屋 (052)222-2375
仙台 (022)267-8740
水戸 (029)226-1702
広島 (082)242-5504
鳥取 (0857)27-5313
松山 (089)945-4149

システムLSI第二営業事業部

東京 (03)3798-6110, 6111, 6112, 6151, 6156
名古屋 (052)222-2170, 2190
松本 (0263)35-1662
前橋 (027)243-6060
立川 (042)526-5981
静岡 (054)254-4794
金沢 (076)232-7303
福岡 (092)261-2806

【資料の請求先】

上記営業関係お問い合わせ先またはNEC特約店へお申しつけください。

【NECエレクトロニクス ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.ic.nec.co.jp/>