

R1RW0416D シリーズ

R10DS0282JJ0100

Rev.1.00

Nov.11.19

4M High Speed SRAM (256-kword × 16-bit)

概要

R1RW0416D シリーズは 256k ワード×16 ビット構成の 4M ビット高速スタティック RAM です。CMOS (6 トランジスタメモリセル) プロセス技術を採用し、高密度、高性能、低消費電力を実現しました。したがって R1RW0416D シリーズはキャッシュ、バッファメモリシステムに最適です。とくに、L-Version、S-Version は低消費電力でありバッテリーバックアップシステムに最適です。パッケージは 400-mil 44 ピンプラスチック SOJ と 400-mil 44 ピンプラスチック TSOPII を用意しています。

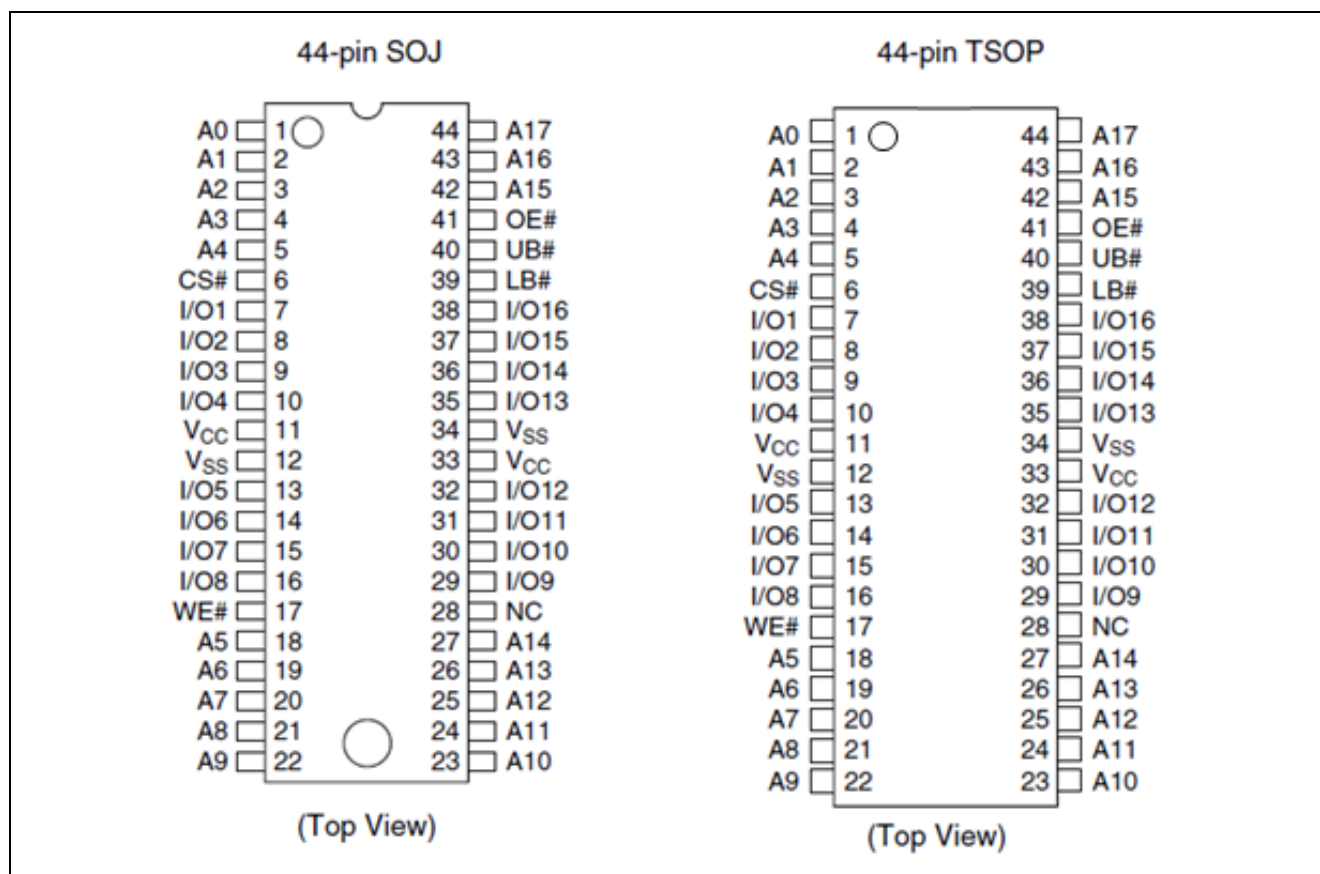
特長

- 単一 3.3V 電源 : 3.3V ± 0.3V
- アクセス時間 : 10ns/12ns (max)
- 完全なスタティックメモリです。
— クロック、タイミングストロブを必要としません。
- アクセスとサイクル時間が同じです。
- すべての入出力が TTL コンパチブルです。
- 動作電流 : 145mA/130mA (max)
- TTL スタンバイ電流 : 40mA (max)
- CMOS スタンバイ電流 : 5mA (max)
: 0.8mA (max) (L-version)
: 0.5mA (max) (S-version)
- データ保持電流 : 0.4mA (max) (L-version)
: 0.2mA (max) (S-version)
- データ保持電圧 : 2V (min) (L-version、S-version)
- センターV_{CC}、V_{SS} タイプピン配置。

製品ラインナップ

Type No.	Access time	Version	Package
R1RW0416DGE-2PR	12ns	Normal	400-mil 44-pin plastic SOJ
R1RW0416DGE-2LR	12ns	L-Version	
R1RW0416DSB-0PR	10ns	Normal	400-mil 44-pin plastic TSOPII
R1RW0416DSB-2PR	12ns	Normal	
R1RW0416DSB-2LR	12ns	L-Version	
R1RW0416DSB-2SR	12ns	S-Version	

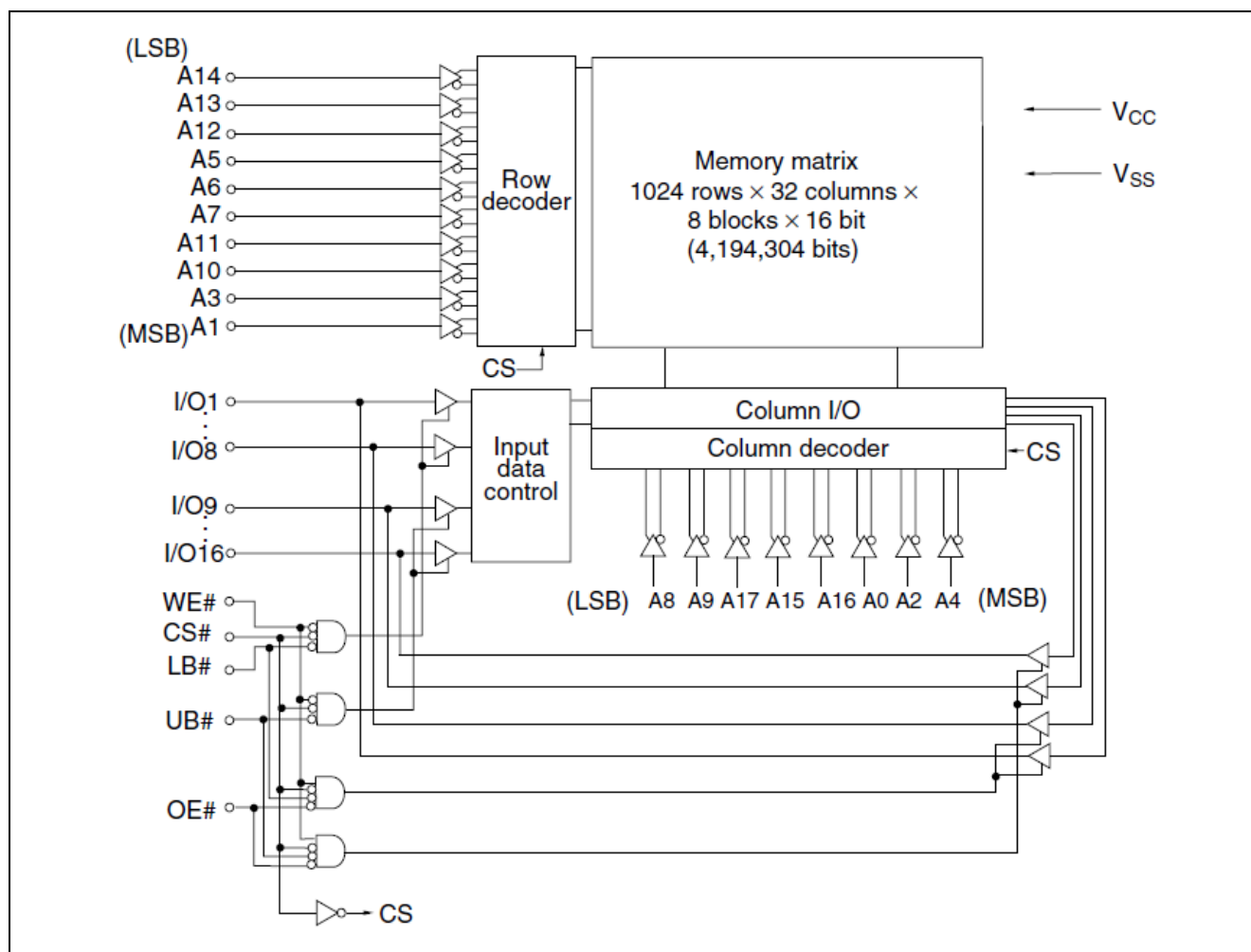
ピン配置



ピン説明

Pin name	Function
A0 to A17	Address input
I/O1 to I/O16	Data input/output
CS#	Chip select
OE#	Output enable
WE#	Write enable
UB#	Upper byte select
LB#	Lower byte select
V _{CC}	Power supply
V _{SS}	Ground
NC	No connection

ブロックダイアグラム



動作表

CS#	OE#	WE#	LB#	UB#	Mode	V _{CC} current	I/O1–I/O8	I/O9–I/O16	Ref. cycle
H	×	×	×	×	Standby	I _{SB} 、I _{SB1}	High-Z	High-Z	—
L	H	H	×	×	Output disable	I _{CC}	High-Z	High-Z	—
L	L	H	L	L	Read	I _{CC}	Output	Output	Read cycle
L	L	H	L	H	Lower byte read	I _{CC}	Output	High-Z	Read cycle
L	L	H	H	L	Upper byte read	I _{CC}	High-Z	Output	Read cycle
L	L	H	H	H	—	I _{CC}	High-Z	High-Z	—
L	×	L	L	L	Write	I _{CC}	Input	Input	Write cycle
L	×	L	L	H	Lower byte write	I _{CC}	Input	High-Z	Write cycle
L	×	L	H	L	Upper byte write	I _{CC}	High-Z	Input	Write cycle
L	×	L	H	H	—	I _{CC}	High-Z	High-Z	—

【注】 H : V_{IH}、L : V_{IL}、× : V_{IH} or V_{IL}

絶対最大定格

Parameter	Symbol	Value	Unit
Supply voltage relative to V _{SS}	V _{CC}	–0.5 to +4.6	V
Voltage on any pin relative to V _{SS}	V _T	–0.5*1 to V _{CC} + 0.5*2	V
Power dissipation	P _T	1.0	W
Operating temperature	T _{opr}	0 to +70	°C
Storage temperature	T _{stg}	–55 to +125	°C
Storage temperature under bias	T _{bias}	–10 to +85	°C

- 【注】 1. パルス幅 (under shoot) 6ns 以下の場合、–2.0V。
 2. パルス幅 (over shoot) 6ns 以下の場合、V_{CC} + 2.0V。

推奨 DC 動作条件

(Ta = 0 to +70°C)

Parameter	Symbol	Min	Typ	Max	Unit
Supply voltage	V _{CC} *3	3.0	3.3	3.6	V
	V _{SS} *4	0	0	0	V
Input voltage	V _{IH}	2.0	—	V _{CC} + 0.5*2	V
	V _{IL}	–0.5*1	—	0.8	V

- 【注】 1. パルス幅 (under shoot) 6ns 以下の場合、–2.0V。
 2. パルス幅 (over shoot) 6ns 以下の場合、V_{CC} + 2.0V。
 3. すべての V_{CC} ピンは同一の電位としてください。
 4. すべての V_{SS} ピンは同一の電位としてください。

DC 特性

(Ta = 0 to +70°C, V_{CC} = 3.3V ± 0.3V, V_{SS} = 0V)

Parameter		Symbol	Min	Max	Unit	Test conditions
Input leakage current		I _{LI}	—	2	μA	V _{IN} = V _{SS} to V _{CC}
Output leakage current		I _{LO}	—	2	μA	V _{IN} = V _{SS} to V _{CC}
Operating power supply current	10ns cycle	I _{CC}	—	145	mA	Min cycle CS# = V _{IL} , I _{OUT} = 0mA Other inputs = V _{IH} /V _{IL}
	12ns cycle	I _{CC}	—	130	mA	
Standby power supply current		I _{SB}	—	40	mA	Min cycle, CS# = V _{IH} , Other inputs = V _{IH} /V _{IL}
		I _{SB1}	—	5	mA	f = 0MHz V _{CC} ≥ CS# ≥ V _{CC} - 0.2V、
			—*1	0.8*1	mA	(1) 0V ≤ V _{IN} ≤ 0.2V or
			—*2	0.5*2	mA	(2) V _{CC} ≥ V _{IN} ≥ V _{CC} - 0.2V
Output voltage		V _{OL}	—	0.4	V	I _{OL} = 8mA
		V _{OH}	2.4	—	V	I _{OH} = -4mA

【注】 1. Lバージョンのみに適用。
2. Sバージョンのみに適用。

容量

(Ta = +25°C, f = 1.0MHz)

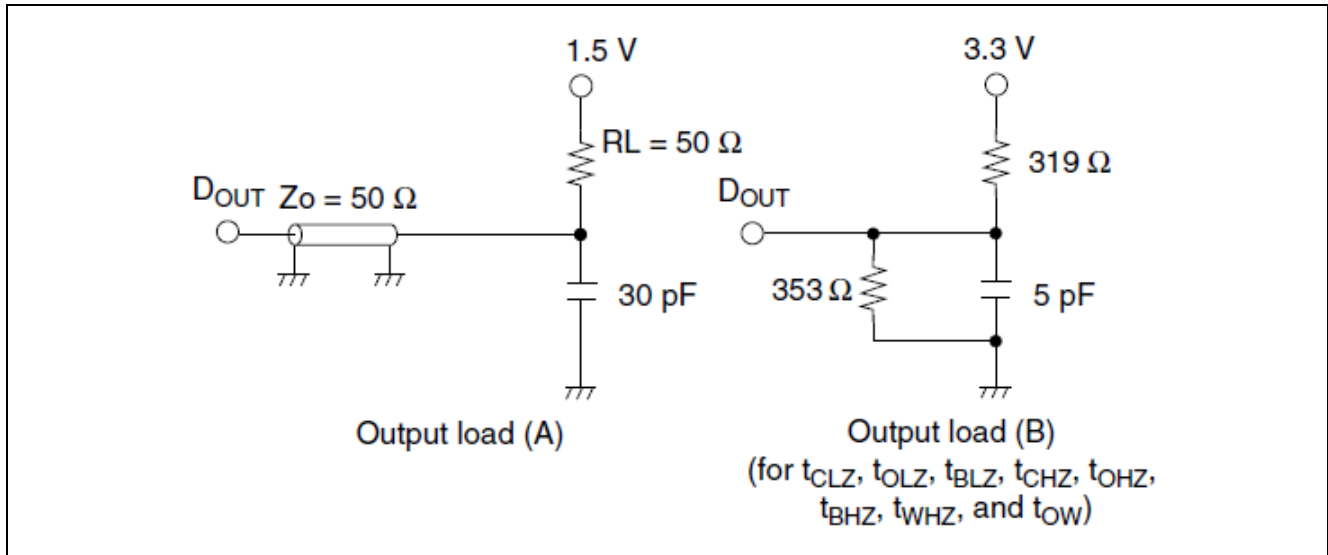
Parameter	Symbol	Min	Max	Unit	Test conditions
Input capacitance*1	C _{IN}	—	6	pF	V _{IN} = 0V
Input/output capacitance*1	C _{I/O}	—	8	pF	V _{I/O} = 0V

【注】 1. このパラメータは全数測定されたものではなく、サンプル値です。

AC 特性

測定条件 (Ta = 0 to +70°C, V_{CC} = 3.3V ± 0.3V, unless otherwise noted.)

- 入力パルスレベル : 3.0V / 0.0V
- 入力上昇／下降時間 : 3ns
- 入出力タイミング参照レベル : 1.5V
- 出力負荷 : 下図参照 (スコープ、ジグ容量含む)



リードサイクル

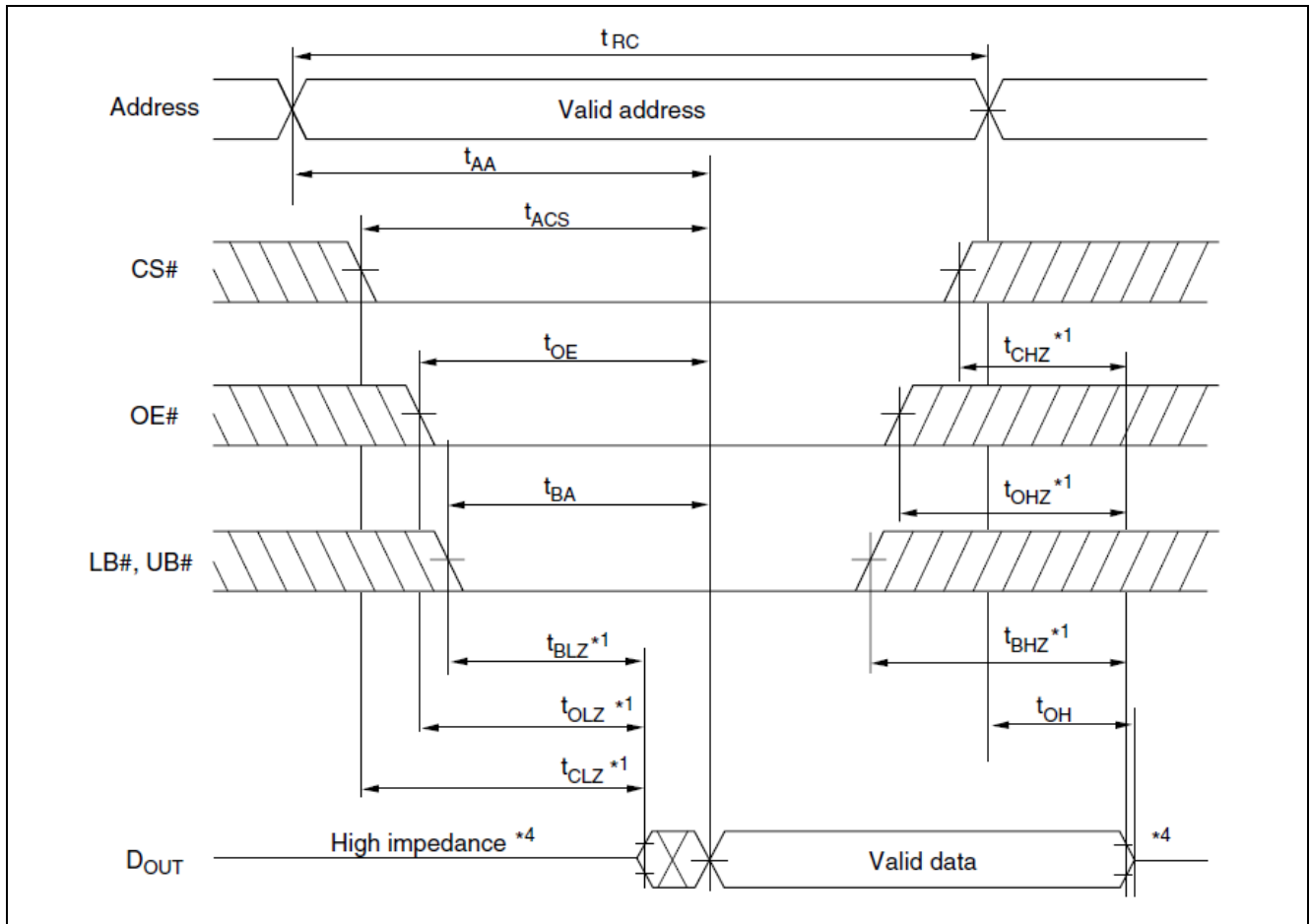
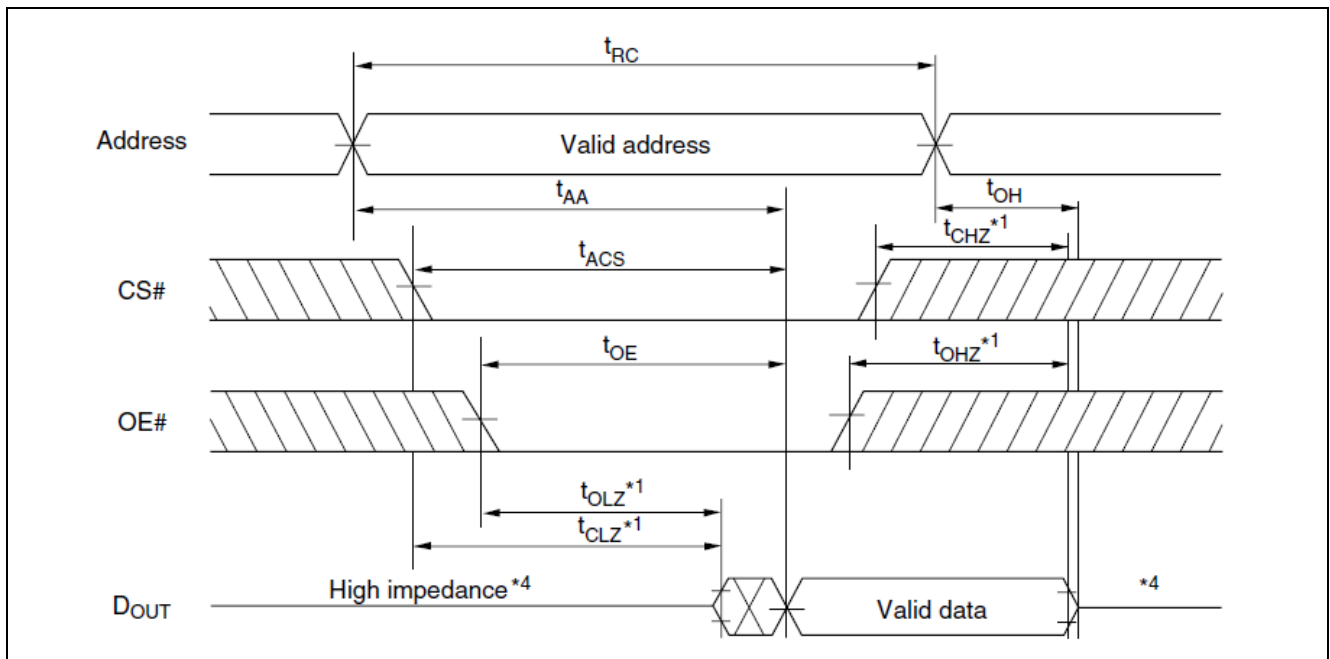
Parameter	Symbol	R1RW0416D				Unit	Notes
		10ns $\bar{P} \rightarrow \bar{Z} \rightarrow \bar{N}$		12ns $\bar{P} \rightarrow \bar{Z} \rightarrow \bar{N}$			
		Min	Max	Min	Max		
Read cycle time	t _{RC}	10	—	12	—	ns	
Address access time	t _{AA}	—	10	—	12	ns	
Chip select access time	t _{ACS}	—	10	—	12	ns	
Output enable to output valid	t _{OE}	—	5	—	6	ns	
Byte select to output valid	t _{BA}	—	5	—	6	ns	
Output hold from address change	t _{OH}	3	—	3	—	ns	
Chip select to output in low-Z	t _{CLZ}	3	—	3	—	ns	1
Output enable to output in low-Z	t _{OLZ}	0	—	0	—	ns	1
Byte select to output in low-Z	t _{BLZ}	0	—	0	—	ns	1
Chip deselect to output in high-Z	t _{CHZ}	—	5	—	6	ns	1
Output disable to output in high-Z	t _{OHZ}	—	5	—	6	ns	1
Byte deselect to output in high-Z	t _{BHZ}	—	5	—	6	ns	1

ライトサイクル

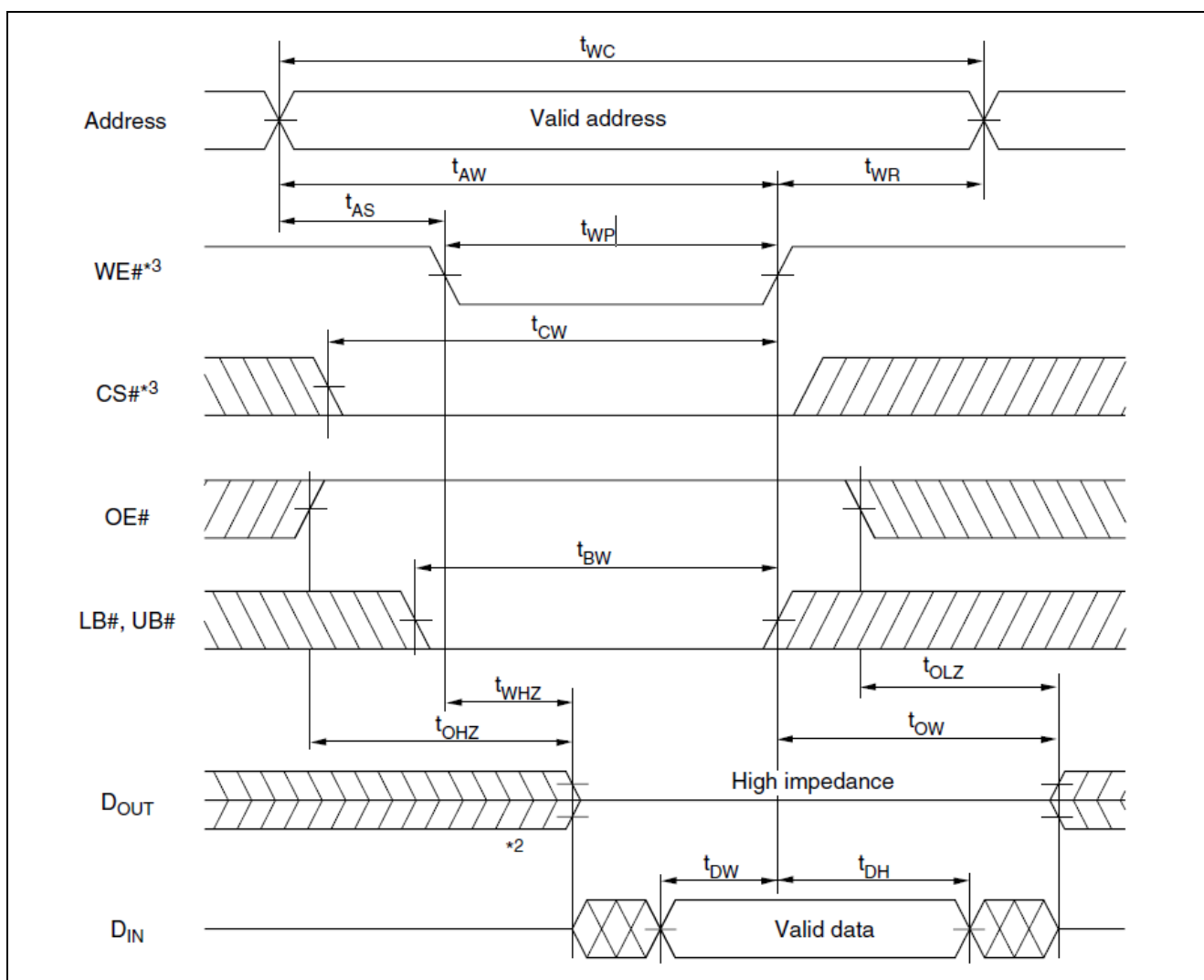
Parameter	Symbol	R1RW0416D				Unit	Notes
		10ns $\bar{H}^* - \bar{Z}^* \text{ } \bar{O} \bar{N}$		12ns $\bar{H}^* - \bar{Z}^* \text{ } \bar{O} \bar{N}$			
		Min	Max	Min	Max		
Write cycle time	t _{WC}	10	—	12	—	ns	
Address valid to end of write	t _{AW}	7	—	8	—	ns	
Chip select to end of write	t _{CW}	7	—	8	—	ns	8
Write pulse width	t _{WP}	7	—	8	—	ns	7
Byte select to end of write	t _{BW}	7	—	8	—	ns	
Address setup time	t _{AS}	0	—	0	—	ns	5
Write recovery time	t _{WR}	0	—	0	—	ns	6
Data to write time overlap	t _{DW}	5	—	6	—	ns	
Data hold from write time	t _{DH}	0	—	0	—	ns	
Write disable to output in low-Z	t _{OW}	3	—	3	—	ns	1
Output disable to output in high-Z	t _{OHZ}	—	5	—	6	ns	1
Write enable to output in high-Z	t _{WHZ}	—	5	—	6	ns	1

- 【注】
1. トランジションは、出力負荷回路 (B) によって定常状態の電圧から $\pm 200\text{mV}$ 変化するまでの時間で測定。このパラメータは全数測定されたものではなく、サンプル値です。
 2. CS#または LB#または UB#の low 遷移が WE#の low 遷移と同時、あるいは WE#の遷移後に生じる場合、出力は high-Z の状態が維持されます。
 3. アドレス遷移時は、WE#または CS#を high にする必要があります。
 4. CS#と OE#と LB#または UB#がこの期間中 low になると I/O 端子は出力状態になります。この間、出力に対し逆位相の信号を印加しないでください。
 5. t_{AS} は最も遅いアドレス遷移から、CS#と WE#と LB#または UB#の low 遷移のいずれか遅い遷移で規定します。
 6. t_{WR} は CS#と WE#と LB#または UB#の high 遷移のいずれか早い遷移から最初のアドレス遷移で規定します。
 7. 書き込みは、CS#が low、WE#が low、LB#または UB#が low のオーバーラップ中 (t_{WP}) に行われます。書き込み開始は、CS#の low 遷移、WE#の low 遷移、LB#または UB#の low 遷移のうち、最も遅い遷移点で始まります。書き込みの終了は、CS#の high 遷移、WE#の high 遷移、LB#または UB#の high 遷移のうち、最も早い遷移点で終わります。
 8. t_{CW} は、CS#の low 遷移から書き込み終了までの時間で規定されます。

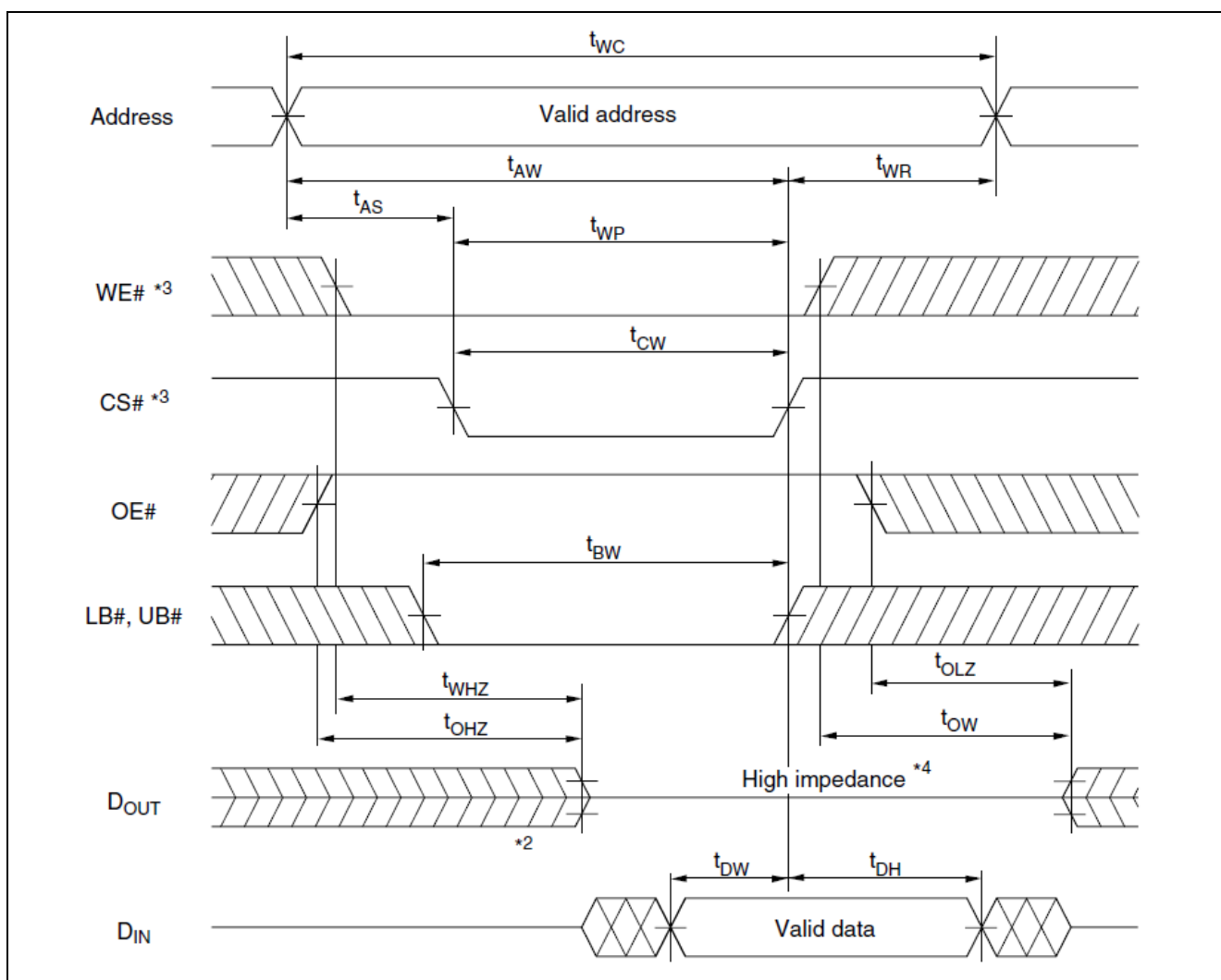
タイミング波形

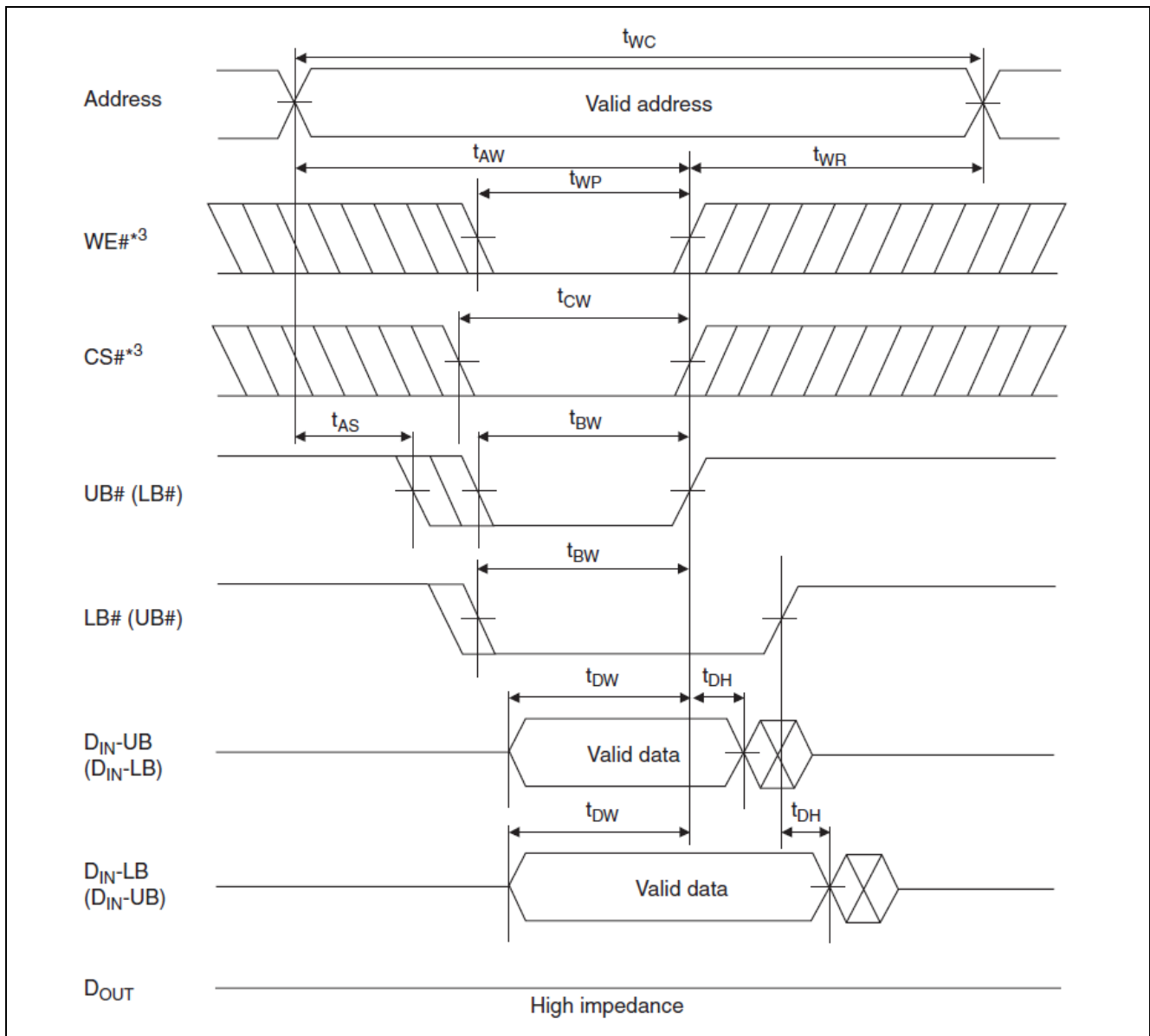
リードサイクル (1) ($WE\# = V_{IH}$)リードサイクル (2) ($WE\# = V_{IH}$, $LB\# = V_{IL}$, $UB\# = V_{IL}$)

ライトサイクル (1) (WE# Controlled)



ライトサイクル (2) (CS# Controlled)



ライトサイクル (3) (LB#, UB# Controlled, OE# = V_{IH})

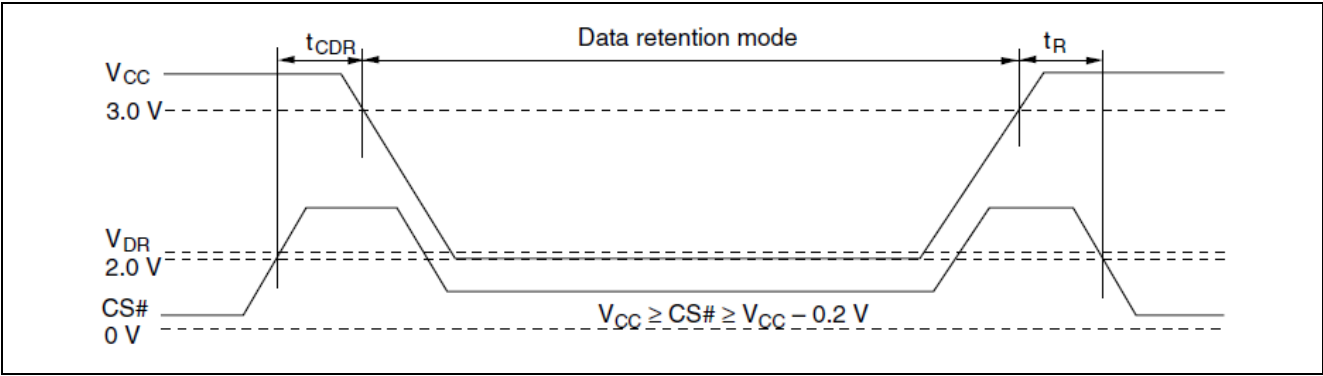
低電源電圧時データ保持特性

(Ta = 0 to +70°C)

この特性は L バージョン、S バージョンのみ保証します。

Parameter		Symbol	Min	Max	Unit	Test conditions
V _{CC} for data retention		V _{DR}	2.0	—	V	V _{CC} ≥ CS# ≥ V _{CC} - 0.2V、 (1) 0V ≤ V _{IN} ≤ 0.2V or (2) V _{CC} ≥ V _{IN} ≥ V _{CC} - 0.2V
Data retention current	L-version	I _{CCDR}	—	400	μA	V _{CC} = 3V V _{CC} ≥ CS# ≥ V _{CC} - 0.2V、 (1) 0V ≤ V _{IN} ≤ 0.2V or (2) V _{CC} ≥ V _{IN} ≥ V _{CC} - 0.2V
	S-Version	I _{CCDR}	—	200		
Chip deselect to data retention time		t _{CDR}	0	—	ns	See retention waveform
Operation recovery time		t _R	5	—	ms	

低電源電圧時データ保持タイミング波形



改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2019.11.11	－	初版

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしたします。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的・間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。