R1LV1616HBG-I シリーズ

Wide Temperature Range Version
16M SRAM (1-Mword×16-bit)

RJJ03C208-0102
Rev. 1.02
2020.02.20

概要

R1LV1616HBG-I シリーズは，1-M ワード × 16 ビット構成の 16M ビットスタティック RAM であり、1 ビットエラー訂正対応の ECC を内蔵しています。CMOS プロセス技術（6 トランジスタメモリセル）を採用し，高密度，高性能，低消費電力を実現しております。したがって，R1LV1616HBG-I シリーズはバッテリバックアップシステムに最適です。パッケージの種類は，高密度実装可能な 48 ボール FBGA が用意されております。

特長

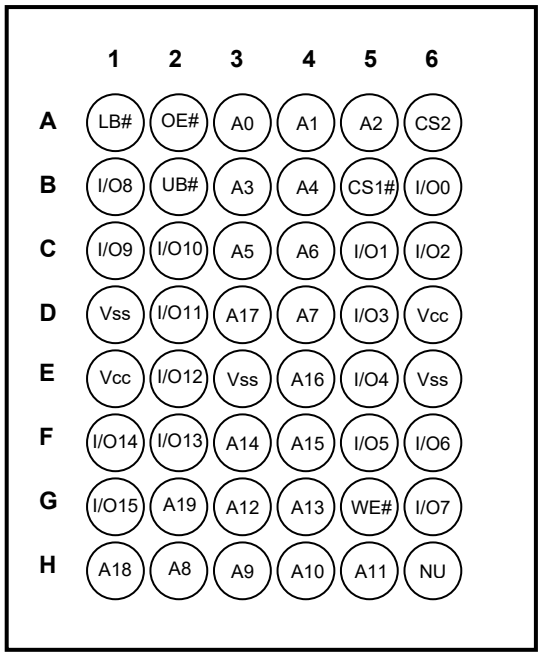
- 3.0V 単一電源：2.7V ～ 3.6V
- アクセス時間：45/55ns（max）
- 消費電力
  - 動作時：9mW/MHz（typ）
  - スタンバイ時：1.5µW（typ）
- 完全なスタティックメモリです。
  - クロック，タイミングストローブを必要としません。
- アクセスとサイクル時間が同じです。
- データ入力と出力が共通端子です。
  - スリーステート出力
- バッテリバックアップ動作が可能です。
  - 2 CS によるデータ保持動作
- 温度範囲：–40 ～ +85°C
- 1 ビットエラー訂正 ECC(error checking and correction)内蔵

製品ラインアップ

Type No.	Access time	Package
R1LV1616HBG-4SI	45 ns	48-ball plastic FBGA with 0.75 mm ball pitch
R1LV1616HBG-5SI	55 ns	PTBG0048HF(48FHJ)

ピン配置

48-ball FBGA



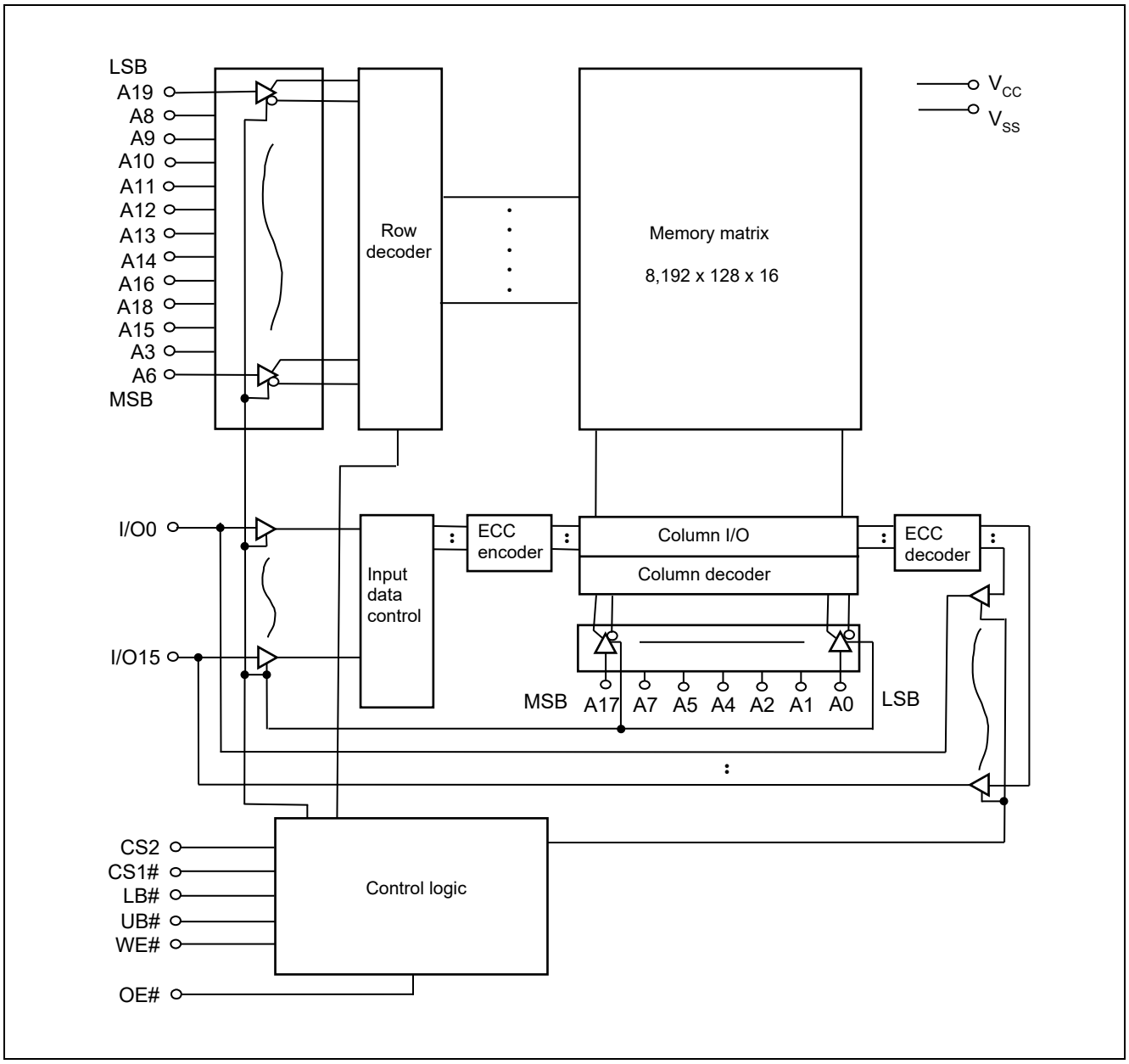
(Top view)

ピン説明

Pin name	Function
A0 to A19	Address input
I/O0 to I/O15	Data input/output
CS1# ($\overline{CS1}$)	Chip select 1
CS2	Chip select 2
WE# ($\overline{WE}$)	Write enable
OE# ($\overline{OE}$)	Output enable
LB# ($\overline{LB}$)	Lower byte select
UB# ($\overline{UB}$)	Upper byte select
V_{CC}	Power supply
V_{SS}	Ground
NU*1	Not used (test mode pin)

【注】 1.このピンはグランドに接続するか，オープンで使用してください。

ブロックダイアグラム


LSB
A19
A8
A9
A10
A11
A12
A13
A14
A16
A18
A15
A3
A6
MSB
Row decoder
Memory matrix
8,192 x 128 x 16
VCC
VSS
I/O0
I/O15
Input data control
ECC encoder
Column I/O
Column decoder
ECC decoder
MSB
A17
A7
A5
A4
A2
A1
A0
LSB
CS2
CS1#
LB#
UB#
WE#
OE#
Control logic

動作表

CS1#	CS2	WE#	OE#	UB#	LB#	I/O0 to I/O7	I/O8 to I/O15	Operation
H	×	×	×	×	×	High-Z	High-Z	Standby
×	L	×	×	×	×	High-Z	High-Z	Standby
×	×	×	×	H	H	High-Z	High-Z	Standby
L	H	H	L	L	L	Dout	Dout	Read
L	H	H	L	H	L	Dout	High-Z	Lower byte read
L	H	H	L	L	H	High-Z	Dout	Upper byte read
L	H	L	×	L	L	Din	Din	Write
L	H	L	×	H	L	Din	High-Z	Lower byte write
L	H	L	×	L	H	High-Z	Din	Upper byte write
L	H	H	H	×	×	High-Z	High-Z	Output disable

【注】 H: V_{IH}, L: V_{IL}, ×: V_{IH} or V_{IL}

絶対最大定格

Parameter	Symbol	Value	Unit
Power supply voltage relative to V_{SS}	V_{CC}	–0.5 to +4.6	V
Terminal voltage on any pin relative to V_{SS}	V_T	–0.5*1 to V_{CC} + 0.3*2	V
Power dissipation	P_T	1.0	W
Storage temperature range	Tstg	–55 to +125	°C
Storage temperature range under bias	Tbias	–40 to +85	°C

【注】 1. パルス半値幅 10ns 以下の場合，–2.0V(Min)。
2. 最大電圧+4.6V。

DC 動作条件

Parameter	Symbol	Min	Typ	Max	Unit	Note
Supply voltage	V_{CC}	2.7	3.0	3.6	V	
	V_{SS}	0	0	0	V	
Input high voltage	V_{IH}	2.2	—	V_{CC} + 0.3	V	
Input low voltage	V_{IL}	–0.3	—	0.6	V	1
Ambient temperature range	Ta	–40	—	+85	°C	

【注】 1. パルス半値幅 10ns 以下の場合，–2.0V(Min)。

DC 特性

Parameter	Symbol	Min	Typ	Max	Unit	Test conditions
Input leakage current	$\|I_{LI}\|$	—	—	1	μA	Vin = V_{SS} to V_{CC}
Output leakage current	$\|I_{LO}\|$	—	—	1	μA	CS1# = V_{IH} or CS2 = V_{IL} or OE# = V_{IH} or WE# = V_{IL} or LB# = UB# = V_{IH}, $V_{I/O}$ = V_{SS} to V_{CC}
Operating current	I_{CC}	—	—	20	mA	CS1# = V_{IL}, CS2 = V_{IH}, Others = V_{IH}/ V_{IL}, $I_{I/O}$ = 0 mA
Average operating current	I_{CC1} (READ)	—	22*1	35	mA	Min. cycle, duty = 100%, $I_{I/O}$ = 0 mA, CS1# = V_{IL}, CS2 = V_{IH}, WE# = V_{IH}, Others = V_{IH}/V_{IL}
	I_{CC1}	—	30*1	50	mA	Min. cycle, duty = 100%, $I_{I/O}$ = 0 mA, CS1# = V_{IL}, CS2 = V_{IH}, Others = V_{IH}/V_{IL}
	I_{CC2} (READ)	—	3*1	8	mA	Cycle time = 70 ns, duty = 100%, $I_{I/O}$ = 0 mA, CS1# = V_{IL}, CS2 = V_{IH}, WE# = V_{IH}, Others = V_{IH}/V_{IL} Address increment scan or decrement scan
	I_{CC2}	—	20*1	30	mA	Cycle time = 70 ns, duty = 100%, $I_{I/O}$ = 0 mA, CS1# = V_{IL}, CS2 = V_{IH}, Others = V_{IH}/V_{IL} Address increment scan or decrement scan
	I_{CC3}	—	3*1	8	mA	Cycle time = 1 μs, duty = 100%, $I_{I/O}$ = 0 mA, CS1# ≤ 0.2 V, CS2 ≥ V_{CC} − 0.2 V V_{IH} ≥ V_{CC} − 0.2 V, V_{IL} ≤ 0.2 V
Standby current	I_{SB}	—	0.1*1	0.5	mA	CS2 = V_{IL}
	I_{SB1}	—	0.5*1	8	μA	0 V ≤ Vin (1) 0 V ≤ CS2 ≤ 0.2 V or (2) CS1# ≥ V_{CC} − 0.2 V, CS2 ≥ V_{CC} − 0.2 V or (3) LB# = UB# ≥ V_{CC} − 0.2 V, CS2 ≥ V_{CC} − 0.2 V, CS1# ≤ 0.2 V Average value
Output high voltage	V_{OH}	2.4	—	—	V	I_{OH} = −1 mA
	V_{OH}	V_{CC} − 0.2	—	—	V	I_{OH} = −100 μA
Output low voltage	V_{OL}	—	—	0.4	V	I_{OL} = 2 mA
	V_{OL}	—	—	0.2	V	I_{OL} = 100 μA

【注】 1. Typ 値は，V_{CC} = 3.0V，Ta = +25°C における参考値。

容量

（Ta = +25°C，f = 1MHz）

Parameter	Symbol	Min	Typ	Max	Unit	Test conditions	Note
Input capacitance	Cin	—	—	8	pF	Vin = 0 V	1
Input/output capacitance	$C_{I/O}$	—	—	10	pF	$V_{I/O}$ = 0 V	1

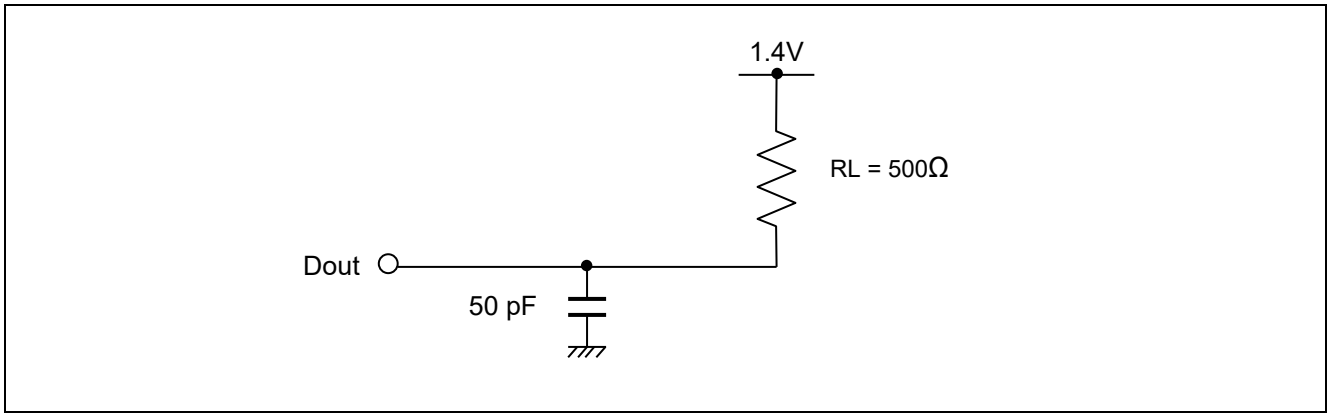
【注】 1. このパラメータは全数測定されたものではなく，サンプル値です。

AC 特性

（V_{CC} = 2.7V ～ 3.6V，Ta = –40 ～ +85°C）

測定条件

- 入力パルスレベル：V_{IL} = 0.4V, V_{IH} = 2.4V
- 入力上昇／下降時間：5ns
- 入出力タイミング参照レベル：1.4V
- 出力負荷：下図参照（スコープ，ジグ容量を含む）



リードサイクル

Parameter	Symbol	R1LV1616HBG-I				Unit	Notes
		-4SI		-5SI			
		Min	Max	Min	Max		
Read cycle time	t_{RC}	45	—	55	—	ns	
Address access time	t_{AA}	—	45	—	55	ns	
Chip select access time	t_{ACS1}	—	45	—	55	ns	
	t_{ACS2}	—	45	—	55	ns	
Output enable to output valid	t_{OE}	—	30	—	35	ns	
Output hold from address change	t_{OH}	10	—	10	—	ns	
LB#, UB# access time	t_{BA}	—	45	—	55	ns	
Chip select to output in low-Z	t_{CLZ1}	10	—	10	—	ns	2, 3
	t_{CLZ2}	10	—	10	—	ns	2, 3
LB#, UB# enable to low-Z	t_{BLZ}	5	—	5	—	ns	2, 3
Output enable to output in low-Z	t_{OLZ}	5	—	5	—	ns	2, 3
Chip deselect to output in high-Z	t_{CHZ1}	0	20	0	20	ns	1, 2, 3
	t_{CHZ2}	0	20	0	20	ns	1, 2, 3
LB#, UB# disable to high-Z	t_{BHZ}	0	15	0	20	ns	1, 2, 3
Output disable to output in high-Z	t_{OHZ}	0	15	0	20	ns	1, 2, 3

ライトサイクル

Parameter	Symbol	R1LV1616HBG-I				Unit	Notes
		-4SI		-5SI			
		Min	Max	Min	Max		
Write cycle time	t_{WC}	45	—	55	—	ns	
Address valid to end of write	t_{AW}	45	—	50	—	ns	
Chip selection to end of write	t_{CW}	45	—	50	—	ns	5
Write pulse width	t_{WP}	35	—	40	—	ns	4
LB#, UB# valid to end of write	t_{BW}	45	—	50	—	ns	
Address setup time	t_{AS}	0	—	0	—	ns	6
Write recovery time	t_{WR}	0	—	0	—	ns	7
Data to write time overlap	t_{DW}	25	—	25	—	ns	
Data hold from write time	t_{DH}	0	—	0	—	ns	
Output active from end of write	t_{OW}	5	—	5	—	ns	2
Output disable to output in high-Z	t_{OHZ}	0	15	0	20	ns	1, 2
Write to output in high-Z	t_{WHZ}	0	15	0	20	ns	1, 2

【注】 1. t_{CHZ}，t_{OHZ}，t_{WHZ}，t_{BHZ} は，出力閉回路条件になった時の時間で規定され，出力電圧レベルによっては判定しません。

2. このパラメータは全数測定されたものではなくサンプル値です。

3. 温度，電圧条件が同一の場合には，t_{HZ} max は t_{LZ} min より小さくなります。

4. 書き込みは，CS1#が Low，CS2 が High，WE#が Low，LB#または UB#が Low のオーバーラップ中（t_{WP}）に行われます。書き込み開始は，CS1#の Low 遷移，CS2 の High 遷移，WE#の Low 遷移，LB#または UB#の Low 遷移のうち，最も遅い遷移点で始まります。書き込み終了は，CS1#の High 遷移，CS2 の Low 遷移，WE#の High 遷移，LB#または UB#の High 遷移のうち，最も早い遷移点で終わります。t_{WP} は，書き込み開始から書き込み終了までの時間で測定されます。

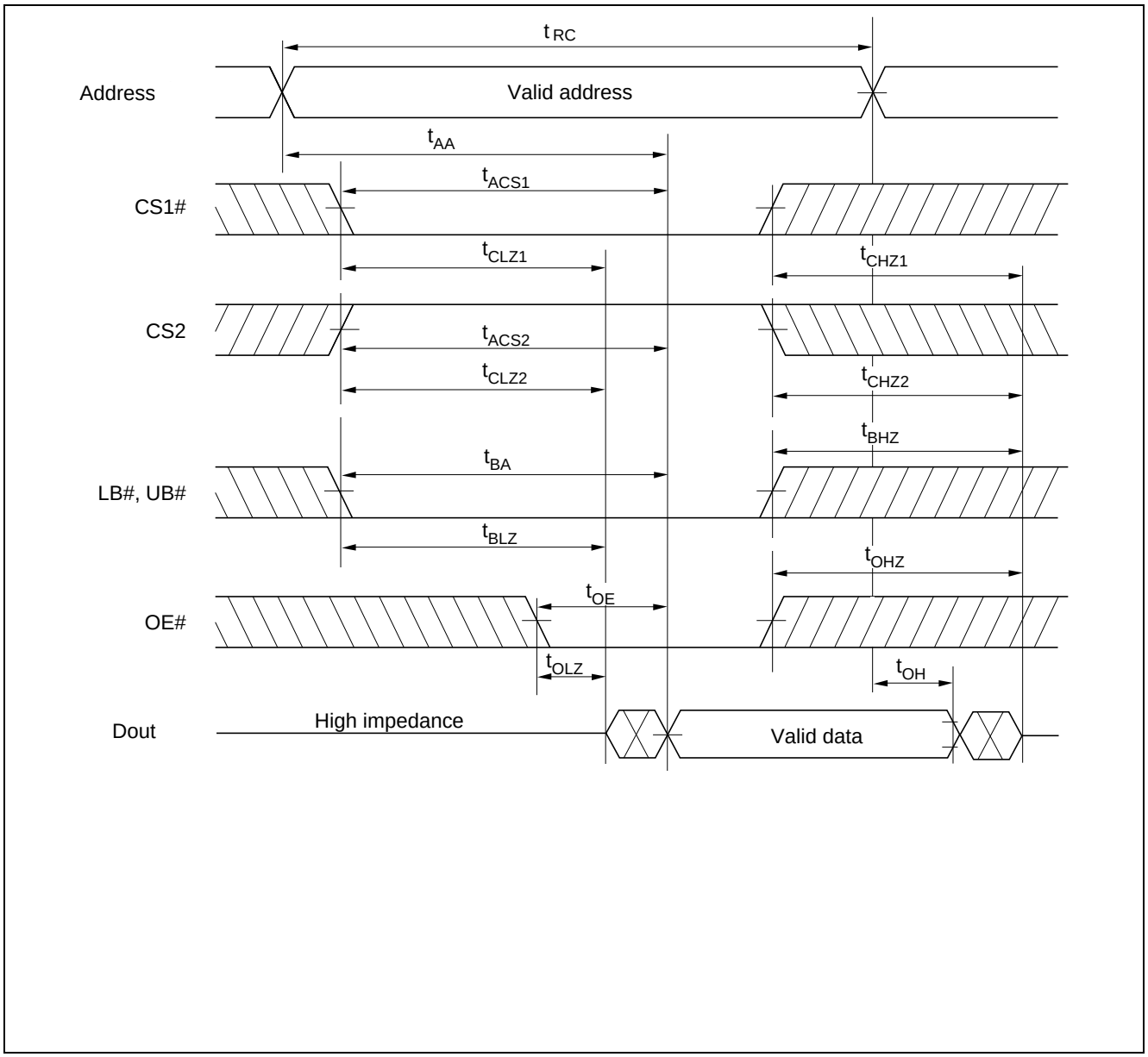
5. t_{CW} は，CS1#の Low 遷移と CS2 の High 遷移の遅い方から書き込み終了までの時間で測定されます。

6. t_{AS} は，アドレス変化から書き込み開始までの時間で規定されます。

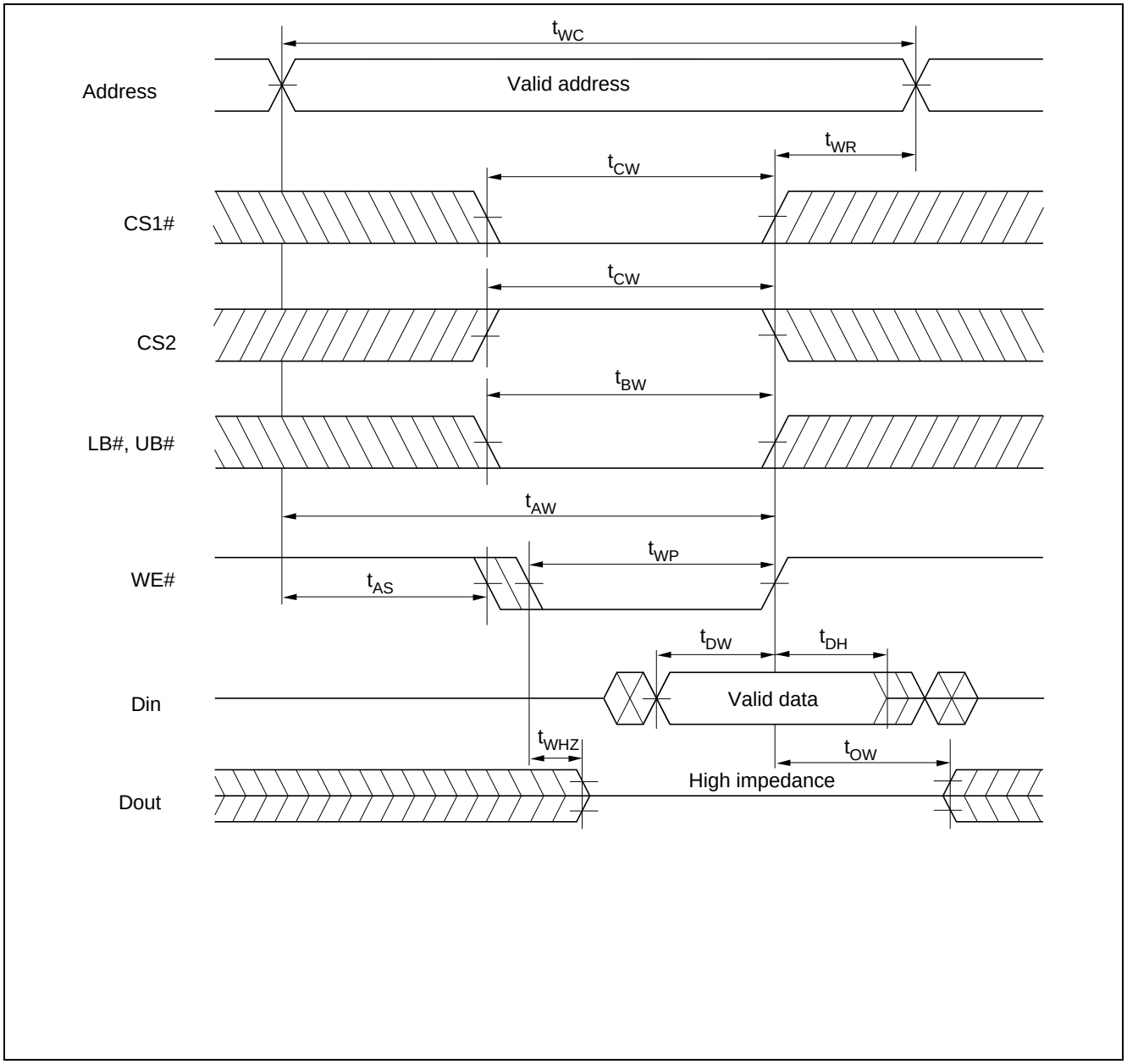
7. t_{WR} は，WE#または CS1#の High 遷移あるいは CS2 の Low 遷移のいずれか最も早い遷移から書き込みサイクルの終わりで規定されます。

タイミング波形

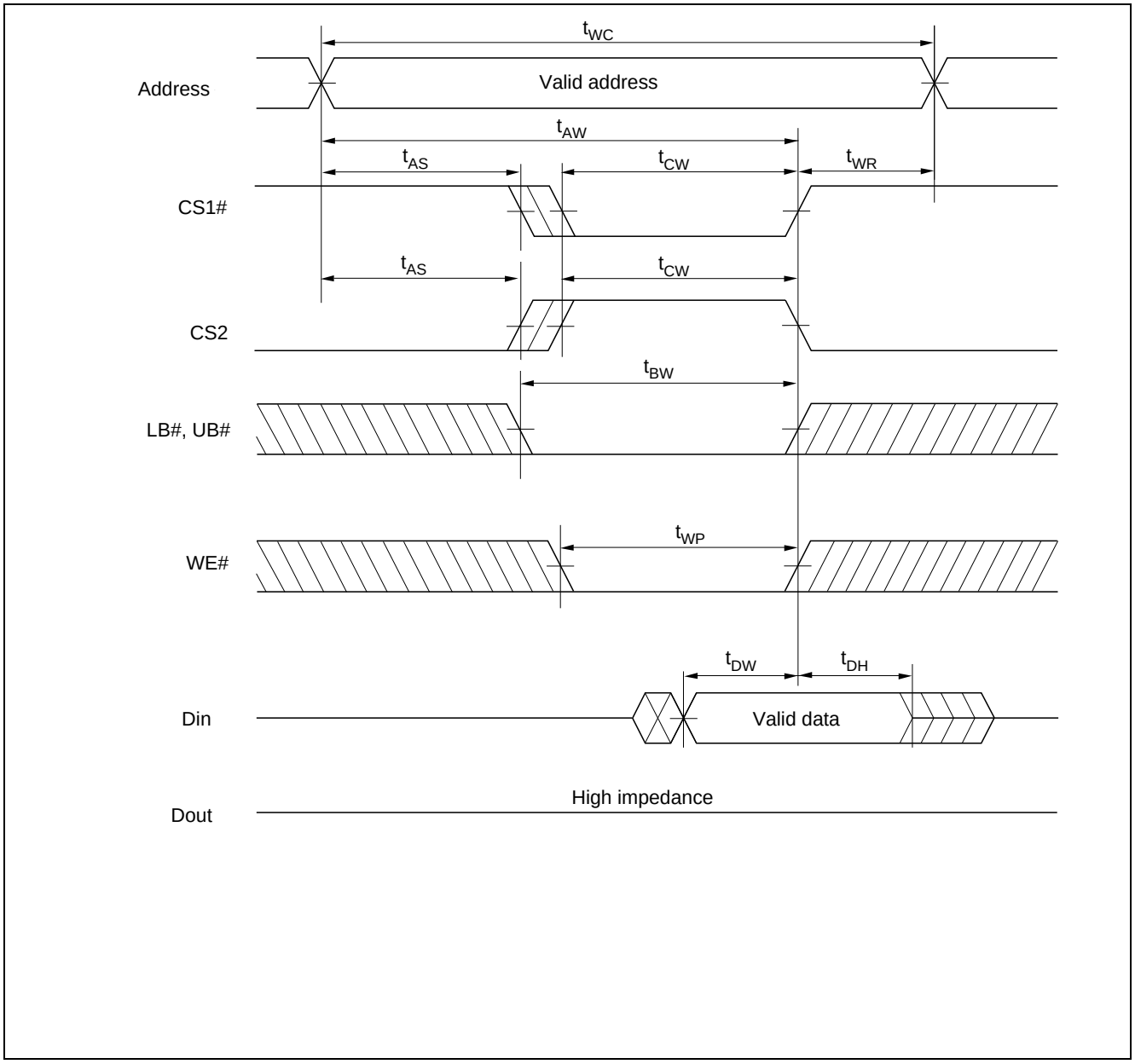
リードサイクル



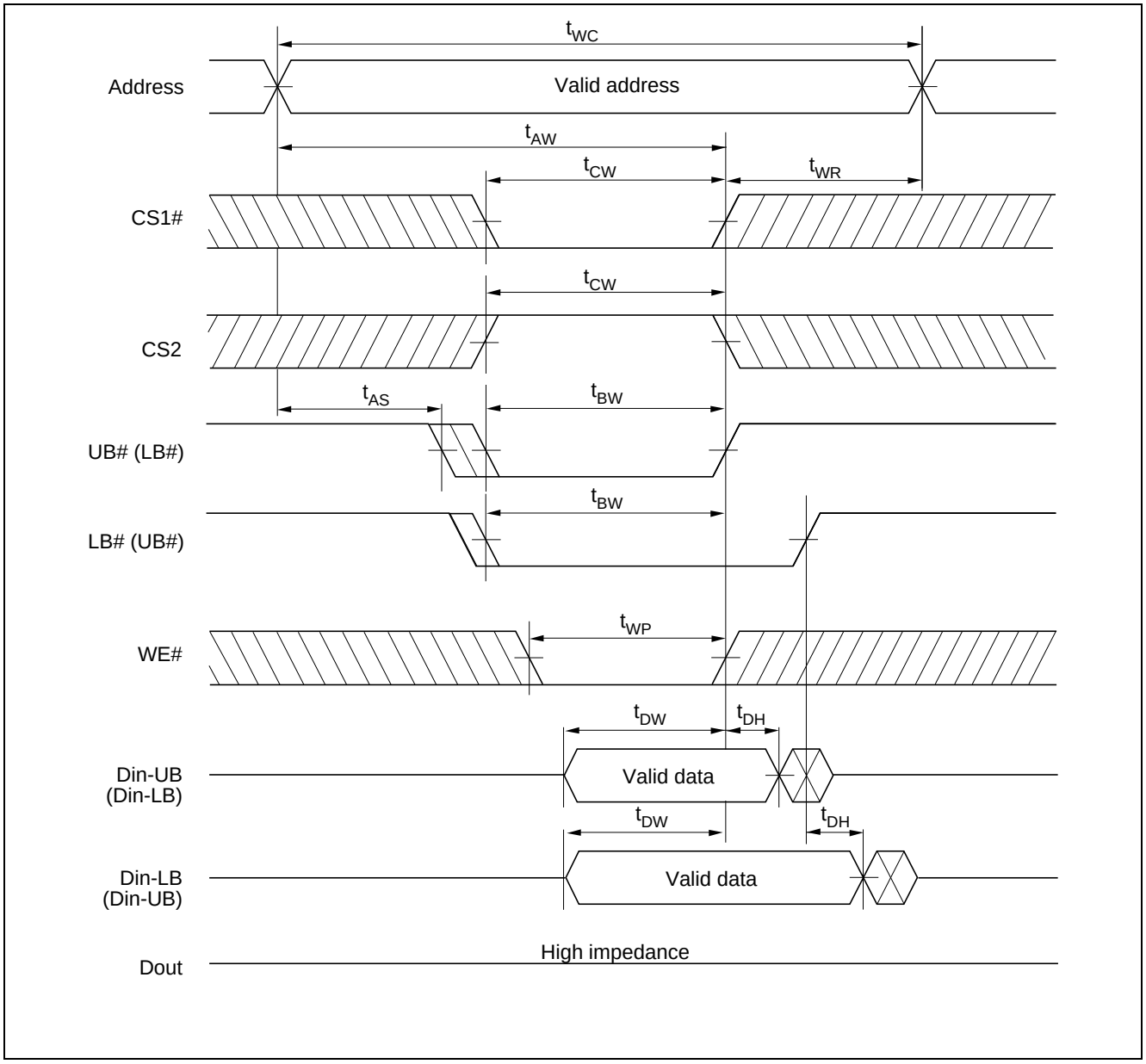
ライトサイクル(1) (WE# Clock)



ライトサイクル(2)　(CS1#, CS2 Clock, OE# = V_{IH})



ライトサイクル(3)　(LB#, UB# Clock, OE# = V_{IH})



低電源電圧時データ保持特性

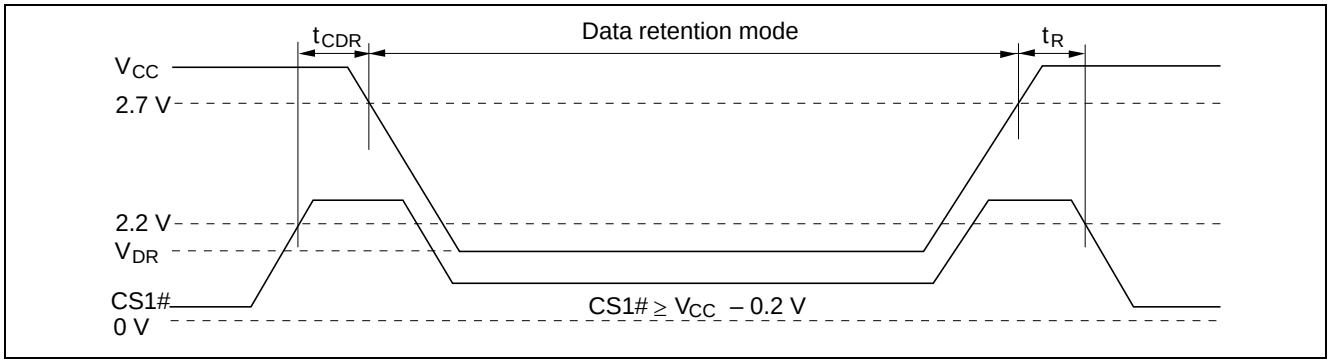
（Ta = –40～+85°C）

Parameter	Symbol	Min	Typ	Max	Unit	Test conditions*2
V_{CC} for data retention	V_{DR}	1.5	—	3.6	V	Vin ≥ 0 V (1) 0 V ≤ CS2 ≤ 0.2 V or (2) CS2 ≥ V_{CC} – 0.2 V, CS1# ≥ V_{CC} – 0.2 V or (3) LB# = UB# ≥ V_{CC} – 0.2 V, CS2 ≥ V_{CC} – 0.2 V, CS1# ≤ 0.2 V
Data retention current	I_{CCDR}	—	0.5*1	8	μA	V_{CC} = 3.0 V, Vin ≥ 0 V (1) 0 V ≤ CS2 ≤ 0.2 V or (2) CS2 ≥ V_{CC} – 0.2 V, CS1# ≥ V_{CC} – 0.2 V or (3) LB# = UB# ≥ V_{CC} – 0.2 V, CS2 ≥ V_{CC} – 0.2 V, CS1# ≤ 0.2 V Average value
Chip deselect to data retention time	t_{CDR}	0	—	—	ns	See retention waveforms
Operation recovery time	t_R	5	—	—	ms	

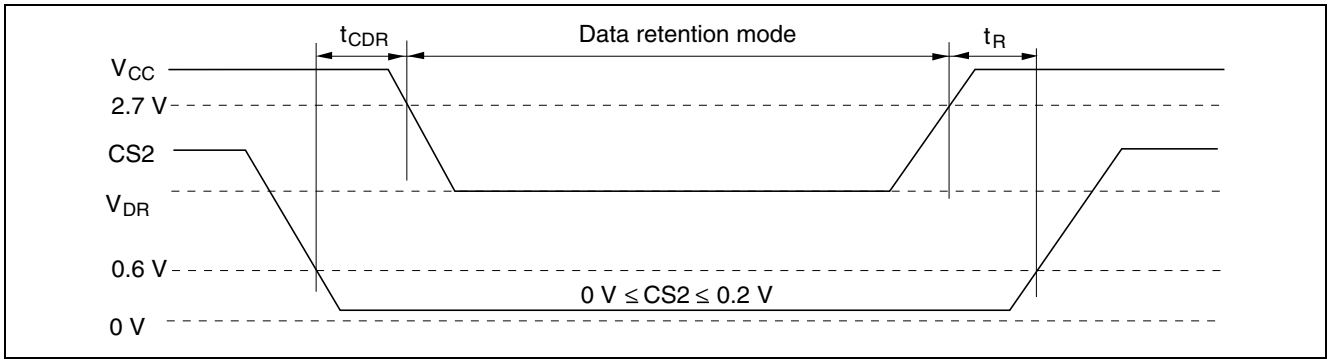
【注】 1. Typ 値は，V_{CC} = 3.0 V，Ta = +25°C における参考値。

2. CS2 は，アドレスバッファ，WE#バッファ，CS1#バッファ，OE#バッファ，LB#，UB#バッファ，Din バッファを制御します。CS2 がデータ保持モードを制御する場合，Vin レベル（アドレス，WE#，CS1#，OE#，LB#，UB#，I/O）は High-Z 状態にしてもかまいません。CS1#がデータ保持モードを制御する場合，CS2 は CS2 ≥ V_{CC} – 0.2 V または 0 V ≤ CS2 ≤ 0.2 V でなければなりません。他の入力レベル（アドレス，WE#，OE#，LB#，UB#，I/O）は High-Z 状態にしてもかまいません。

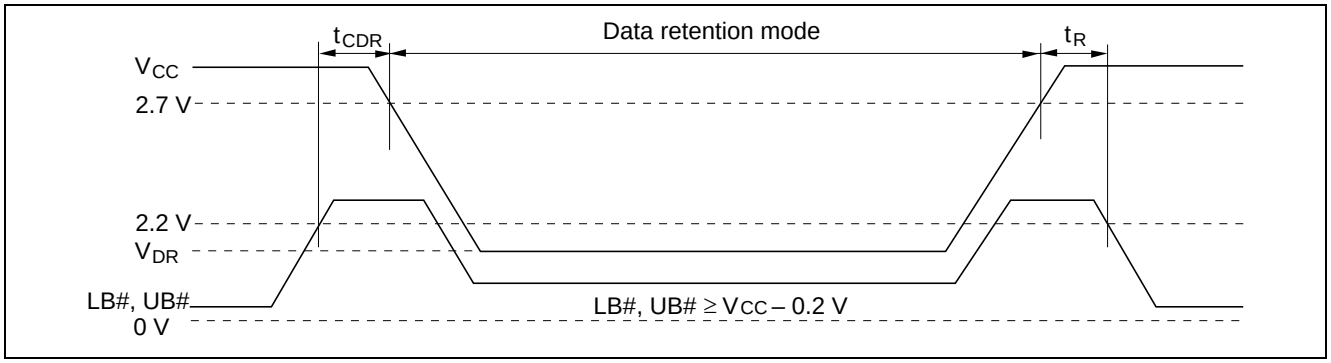
低電源電圧時データ保持タイミング波形(1) (CS1# Controlled)



低電源電圧時データ保持タイミング波形(2) (CS2 Controlled)



低電源電圧時データ保持タイミング波形(3) (LB#, UB# Controlled)



改訂記録	R1LV1616HBG-I シリーズ データシート

Rev.	発行日	改訂内容	
		ページ	ポイント
0.01	2005.04.29	—	初版発行
1.00	2005.09.21	—	暫定仕様の削除
1.01	2017.02.23	p.1,p.3	ECC 機能公開
1.02	2020.02.20	最終ページ	ご注意書きを最新版に更新

すべての商標および登録商標は，それぞれの所有者に帰属します。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

   標準水準：　コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

   高品質水準：輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

   当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒 135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

© 2020 Renesas Electronics Corporation. All rights reserved.