

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。



 バイポーラ・アナログ集積回路
 Bipolar Analog Integrated Circuit

μPC2742C, 2742D

国内BS/CSチューナ用 映像信号処理+QPSK復調LSI

μPC2742C, 2742Dは、国内BS, CS TV放送のFM復調出力信号に対し、映像信号処理および音声信号のQPSK (Quad Phase Shift Keying) 復調を行います。μPD6397, 6397Yと組み合わせることで、最適な映像、音声処理ブロックを構成することができます。

μPC2742C, 2742Dの映像信号処理部には、4.5 MHz LPF, エネルギー拡散信号除去を行うクランプ回路、ビデオ・アンプ、ノイズ・リダクション回路、C/N検出回路を内蔵しています。

音声処理部には、5.7 MHz BPF, QPSK復調器、ビット・クロック発振回路を内蔵しています。

また、C/N検出用として12.5 MHz BPFを内蔵し、MUSE信号にも対応しています。

特 徴

- CSチューナ対応 (BS-3, JC-SAT, スーパーバード) : μPC2742CGT, 2742DGT
- 5V単一電源
- 検波出力2系統内蔵 (JSBデコーダとMUSE-NTSCコンバータ用)
- C/N検出回路内蔵
- 内蔵フィルタ (4.5 MHz LPF, 5.7 MHz BPF, 12.5 MHz BPF) の無調整化
- オート・ノイズ・リダクション回路内蔵 (C/N値に応じて、自動的にノイズ・リダクションON/OFFを行うことができます)
- μPC2742CとμPC2742Dは、C/N出力 (34ピン) のC/N検出特性のカーブが異なります (15. 特性曲線 (参考値) 参照)。
- μPC2742C, 2742Dは、従来品μPC2742, 2742Bとピン・コンパチブルです。

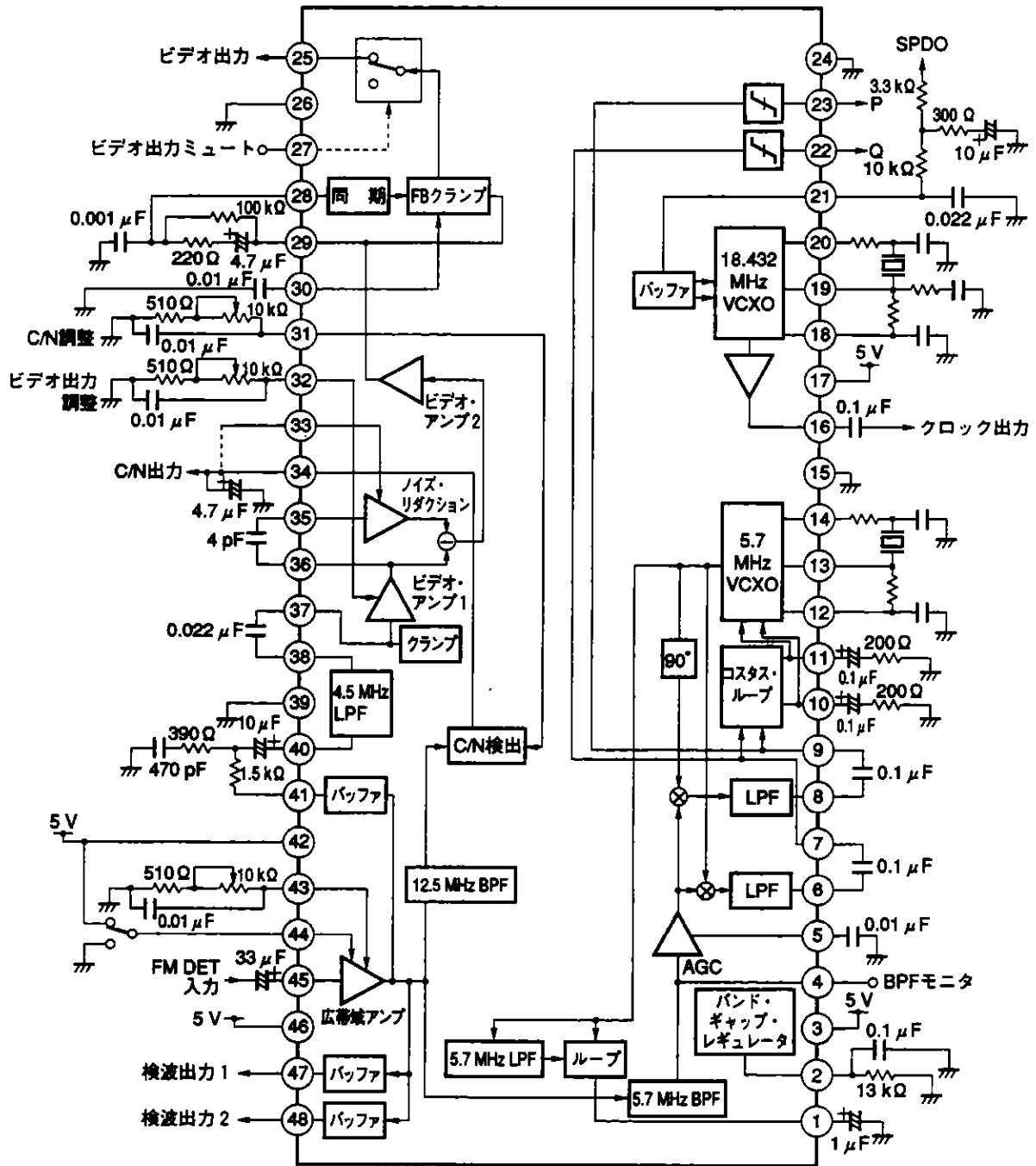
本資料の内容は、後日変更する場合があります。

オーダ情報

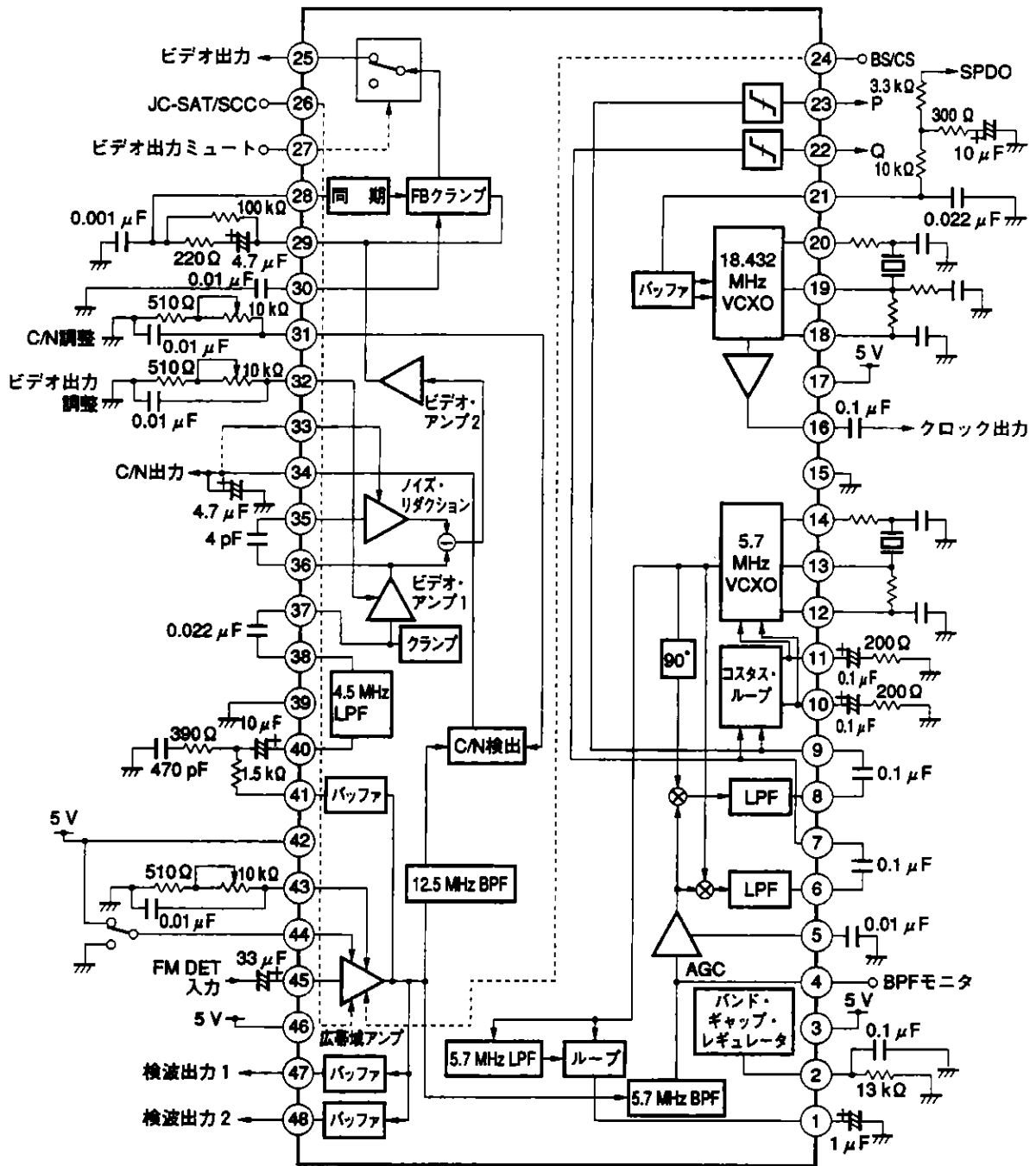
オーダ名称	パッケージ	チューナ対応
μPC2742CCU	48ピン・プラスチック・シュリンクDIP (600 mil)	BS専用品
μPC2742CGT	48ピン・プラスチック・シュリンクSOP (375 mil)	BS/CS対応品
μPC2742CGT-E1	48ピン・プラスチック・シュリンクSOP (375 mil) エンボス・キャリア・テーピング (1ピンがテープ引き出し方向) 収納量数1500個	◇
μPC2742CGT-E2	48ピン・プラスチック・シュリンクSOP (375 mil) エンボス・キャリア・テーピング (1ピンがテープ巻き込み方向) 収納量数1500個	◇
μPC2742DGT	48ピン・プラスチック・シュリンクSOP (375 mil)	◇
μPC2742DGT-E1	48ピン・プラスチック・シュリンクSOP (375 mil) エンボス・キャリア・テーピング (1ピンがテープ引き出し方向) 収納量数1500個	◇
μPC2742DGT-E2	48ピン・プラスチック・シュリンクSOP (375 mil) エンボス・キャリア・テーピング (1ピンがテープ巻き込み方向) 収納量数1500個	◇

ブロック図

(1) μPC2742CCU (BS専用)



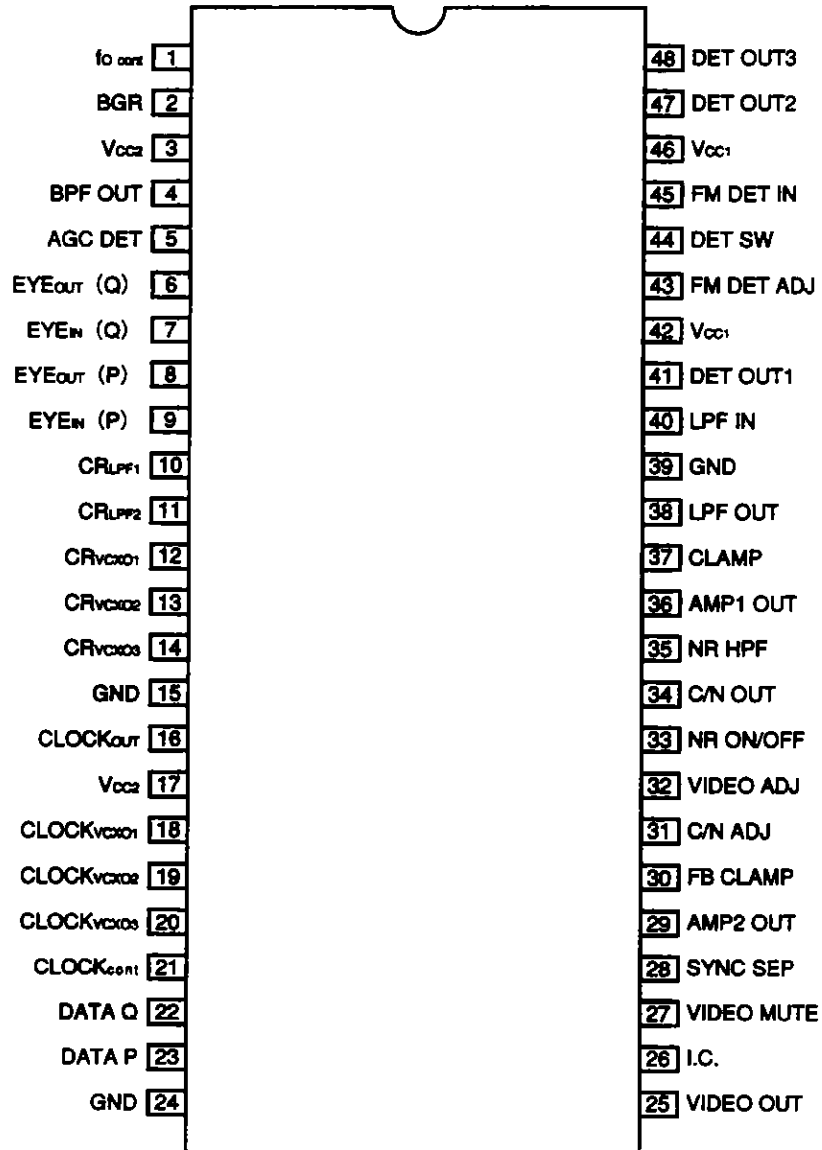
(2) μPC2742CGT, 2742DGT (BS/CS対応品)



端子接続図 (Top View)

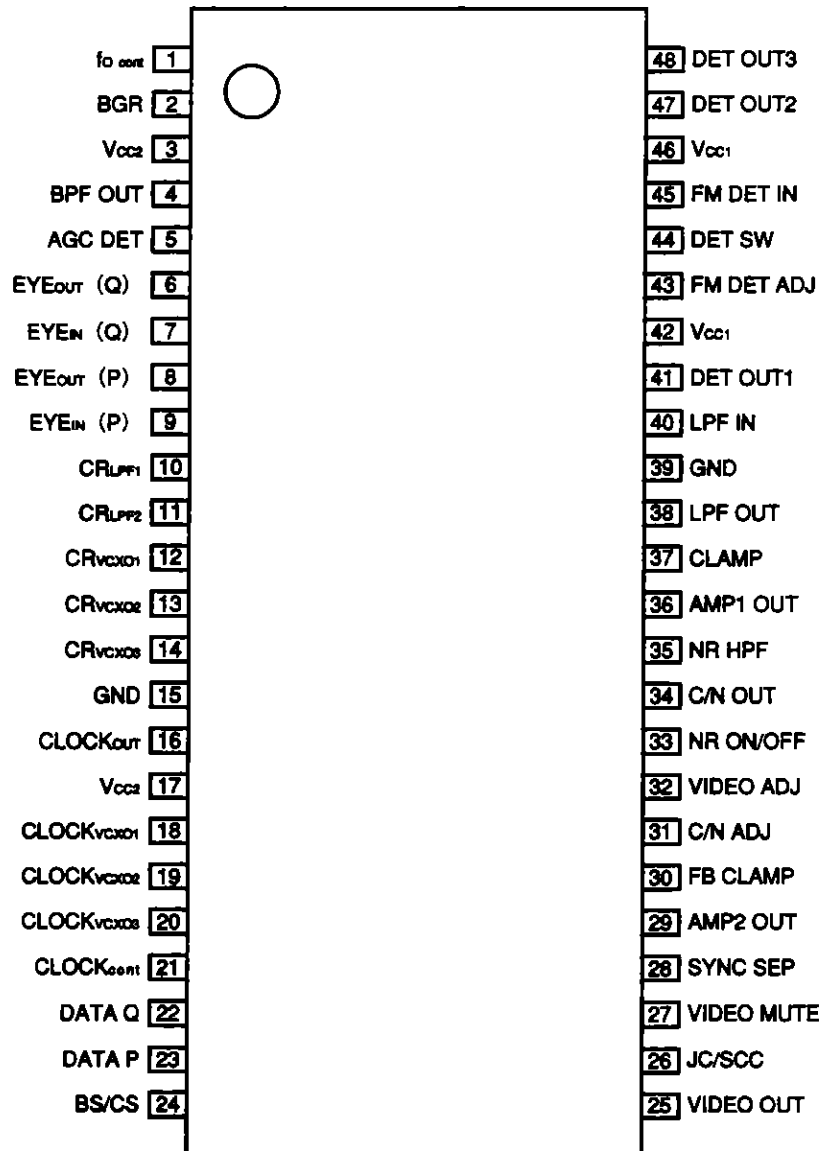
48ピン・プラスチック・シュリンクDIP (600 mil) (BS専用品)

μPC2742CCU



48ピン・プラスチック・シュリンクSOP (375 mil) (BS/CS対応品)

μPC2742CGT, 2742DGT



目 次

1. 端子名および端子機能説明 … 9
2. 電源について … 17
3. 調整方法 … 17
 - 3.1 検波出力レベル … 17
 - 3.2 ビデオ出力レベル … 17
 - 3.3 C/N出力レベル … 17
4. 広帯域アンプについて … 19
5. クランプ回路について … 20
6. ノイズ・リダクションについて … 21
7. アイ・パターン・モニタ方法 … 21
8. VCXOについて … 22
 - 8.1 水晶振動子について … 22
 - 8.2 5.7 MHz VCXO (参考資料) … 23
 - 8.2.1 外付け定数の決め方 … 23
 - 8.3 18.432 MHz VCXO (参考資料) … 25
 - 8.3.1 外付け定数の決め方 … 25
9. CLOCK_{com}端子の外付け定数決定方法 (参考資料) … 27
10. QPSK復調用ループ・フィルタについて … 27
11. 4.5 MHz LPF, 5.7 MHz BPF, 12.5 MHz BPFについて … 27
12. 外付け部品の精度について … 28
13. 電気的特性 … 29
14. μPC2742, 2742Bからの変更点 … 33
15. 特性曲線 (参考値) … 34
16. 外付け回路例 … 36
 - 16.1 75Ωドライバ外付け回路例 (ビデオ出力, 検波出力) … 36
 - 16.2 ディエンファシス回路例 … 37

16.3	3.58 MHzトラップ・フィルタ回路例（ノイズ・リダクション用）	…	37
16.4	QPSK部を使用しないときの外付け回路例	…	38
16.5	端子25から端子41を使用しないときの外付け回路例	…	38
16.6	端子28、29間の外付け回路（同期分離）の動作原理（参考資料）	…	39
17.	応用回路例	…	41
18.	外形図	…	42
19.	半田付け推奨条件	…	44

1. 端子名および端子機能説明

表 1-1 端子機能 (1/8)

端子番号	端子名	機能	内部等価回路
1	fo cont	4.5 MHz LPF, 5.7 MHz BPF, 12.5 MHz BPF無調整化のためのループ・フィルタ	<p>Vcc2 (端子 3)</p> <p>12 kΩ</p> <p>12 kΩ</p> <p>1</p>
2	BGR	レギュレータ端子 (外付け抵抗により一定電流を作ります。)	<p>10 kΩ</p> <p>1 kΩ</p> <p>0.5 kΩ</p> <p>2</p>
3	Vcc2	QPSK復調およびビット・クロック再生系電源 (+5V)	
4	BPF OUT	5.7 MHz BPF周波数特性モニタ端子	<p>220 μA</p> <p>4</p>
5	AGC DET	AGC検出	<p>Vcc2 (端子 3)</p> <p>5 kΩ</p> <p>5 kΩ</p> <p>5</p>

表1-1 端子機能 (2/8)

端子番号	端子名	機能	内部等価回路
6	EYEout (Q)	アイ・パターン出力 (Q)	
7	EYEin (Q)	アイ・パターン入力 (Q)	
8	EYEout (P)	アイ・パターン出力 (P)	端子6と同じ。
9	EYEin (P)	アイ・パターン入力 (P)	端子7と同じ。
10	CR _{LPP1}	QPSK復調用ループ・フィルタ	
11	CR _{LPP2}		
12	CR _{Vcx01}	5.7 MHz VCXO入力 1	

表1-1 端子機能 (3/8)

端子番号	端子名	機能	内部等価回路
13	CR _{Vcx02}	5.7 MHz VCXO入力2	
14	CR _{Vcx03}	5.7 MHz VCXO出力	
15	GND	QPSK復調およびクロック再生系GND	
16	CLOCK _{out}	クロック出力	
17	V _{cc2}	QPSK復調およびクロック再生系電源 (+5V)	
18	CLOCK _{Vcx01}	18.432 MHz VCXO入力1	

表 1-1 端子機能 (4/8)

端子番号	端子名	機能	内部等価回路
19	CLOCK _{Vcxos}	18.432 MHz VCXO入力 2	
20	CLOCK _{Vcxos}	18.432 MHz VCXO出力	端子16と同じ。
21	CLOCK _{cont}	PCM復調用LSIのSPDO端子との接続端子 (18.432 MHz VCXO制御)	
22	DATA Q	Data Q出力	
23	DATA P	Data P出力	端子22と同じ。
24	GND (μPC2742CCU)	グラウンドに接続してください	
	BS/CS (μPC2742DGT, 2742DGT)	BS/CS切り替え (0V: BS, 5V: CS)	
25	VIDEO OUT	ビデオ出力	

表1-1 端子機能 (5/8)

端子番号	端子名	機能	内部等価回路
26	I.C. (μPC2742CCU)	グラウンドに接続してください	
	JC/SCC (μPC2742DGT, 2742DGT)	JC-SAT/スーパーバード (SCC) 切り替え (0V: JC-SAT, 5V: SCC)	
27	VIDEO MUTE	ビデオ・ミュートON/OFF (0V: OFF, 5V: ON)	
28	SYNC SEP	同期分離入力	
29	AMP2 OUT	ビデオ・アンプ2出力	

表 1-1 端子機能 (6/8)

端子番号	端子名	機能	内部等価回路
30	FB CLAMP	フィードバック・クランプ・フィルタ	
31	C/N ADJ	C/N調整	
32	VIDEO ADJ	ビデオ出力調整	
33	NR ON/OFF	ノイズ・リダクションON/OFF (0V: ON, 5V: OFF)	
34	C/N OUT	C/N出力 (C/Nがよくなると出力電圧 が上がります。)	

注 μPC2742DGTの場合は55kΩ。

表1-1 端子機能 (7/8)

端子番号	端子名	機能	内部等価回路
35	NR HPF	ノイズ・リダクション用HPF 入力	
36	AMP1 OUT	ビデオ・アンプ1出力	
37	CLAMP	クランプ1入力	
38	LPF OUT	4.5 MHz LPF出力	
39	GND	ビデオ処理GND	
40	LPF IN	4.5 MHz LPF入力	

表 1-1 端子機能 (8/8)

端子番号	端子名	機能	内部等価回路
41	DET OUT1	広帯域アンプ出力1	
42	Vcc1	映像処理系電源 (+5V)	
43	FM DET ADJ	広帯域アンプ出力レベル調整	端子32と同じ。
44	DET SW	広帯域アンプ極性切り替え (0V:正転, 5V:反転)	
45	FM DET IN	FM検出入力	
46	Vcc1	映像処理系電源 (+5V)	
47	DET OUT2	広帯域アンプ出力2	
48	DET OUT3	広帯域アンプ出力3	端子47と同じ。

2. 電源について

μPC2742C, 2742Dは、5V単一電源です。

端 子	電 源
Vcc1 (42, 46)	映像処理系
Vcc2 (3, 17)	QPSK復調、ビット・クロック再生系

3. 調整方法

3.1 検波出力レベル

① 次の条件の信号を入力してください。

映像信号 : 白、100%
 音声副搬送波 : なし
 プリエンファシス : なし
 エネルギー拡散 : なし

② 外付けの75Ωドライバ (16.1 75Ωドライバ外付け回路例 (ビデオ出力, 検波出力) 参照) の出力レベルが、0.67 V_{pp} (75Ω抵抗終端時) になるよう調整してください。

3.2 ビデオ出力レベル

① 次の条件の信号を入力してください。

映像信号 : 白、100%
 音声副搬送波 : あり
 プリエンファシス : あり
 エネルギー拡散 : あり

② 外付けの75Ωドライバ (16.1 75Ωドライバ外付け回路例 (ビデオ出力, 検波出力) 参照) の出力レベルが、1.0 V_{pp} (75Ω抵抗終端時) になるよう調整してください。

3.3 C/N出力レベル

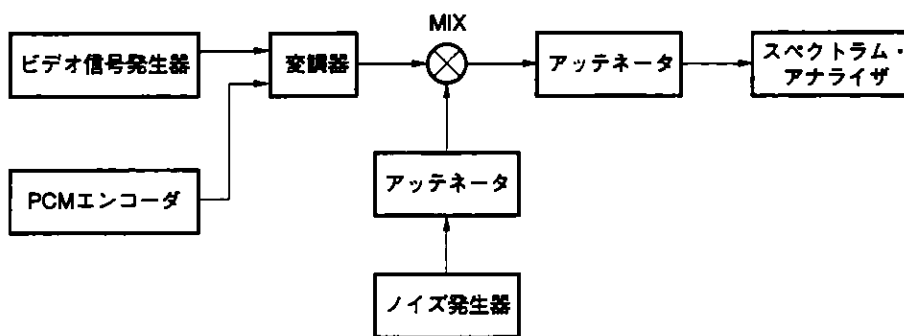
最初にC/Nを設定し、次にC/N出力レベルを調整してください。

μPC2742CCU, 2742CGTの場合 C/N = 14 dB, C/N出力レベル = 1.7 V

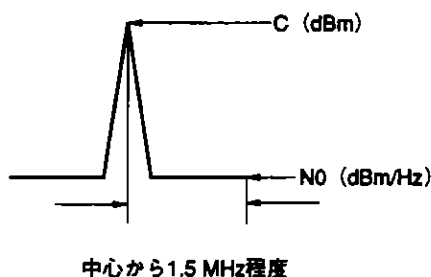
μPC2742DGTの場合 C/N = 15 dB, C/N出力レベル = 3.0 V

次の (1)、(2) に手順を示します。

(1) C/Nの設定方法



- ① 変調器からのBS-IF出力（ビデオ信号、音声副搬送波なし）をスペクトラム・アナライザに接続してください。
- ② スペクトラム・アナライザで搬送波のレベルC [dBm] と雑音電力密度（1 Hzあたりの雑音レベル）N0 [dBm/Hz] を測定してください。
 このとき、ビデオ・フィルタは30 kHz（スパンは5 MHz）です。また、N0の単位はdBm/Hzであることを確認してください。



- ③ 測定した値を次の式に代入して、C/N [dB] を計算してください。

$$C/N [dB] = C [dBm] - (N0 [dBm/Hz] + 74.3)$$

この式では、雑音電力密度から受信チャンネル帯域幅27 MHzあたりの雑音電力に換算するために、74.3 [dB] (27×10⁶ [倍]) を加えています。

- ④ 加えるノイズ量を変更し、C/Nを設定してください。

μPC2742CCU, 2742CGTの場合	C/N = 14 dB
μPC2742DGTの場合	C/N = 15 dB

備考 C/N比の設定を正確に行うためには、C/N = 12 dBでめだかノイズが出始めるので、なるべく画面上で判定してください（このときビデオ信号は、必ず標準カラー・バー信号を使用してください）。

(2) C/N出力レベルの調整方法

① 次の条件の信号を入力してください。

映像信号 : 標準カラー・バー信号
 音声副搬送波 : あり
 プリエンファシス : あり
 エネルギー拡散 : あり

② C/N出力レベル (端子34) を調整してください。

μPC2742CCU, 2742CGTの場合 C/N出力レベル = 1.7 V

μPC2742DGTの場合 C/N出力レベル = 3.0 V

4. 広帯域アンプについて

μPC2742CGT, 2742DGTは、端子24, 26の設定で、受信衛星に合わせたゲインの切り替えを行うことができます。

BS/CS (端子24)	JC-SAT/SCC (端子26)	広帯域アンプ・ゲイン
L (0V)	L (0V)	BS用
L (0V)	H (5V)	
H (5V)	L (0V)	JC-SAT用
H (5V)	H (5V)	スーパーバード (SCC) 用

5. クランプ回路について

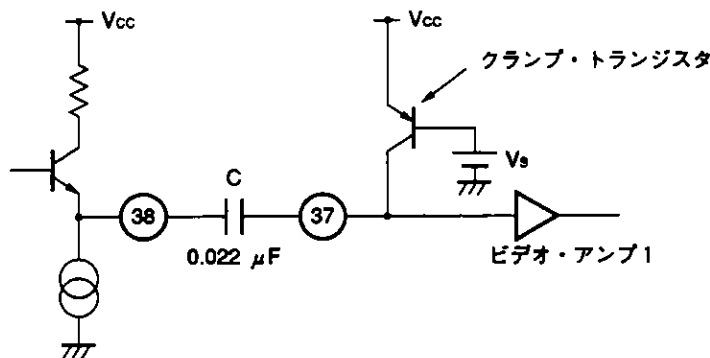
μPC2742C, 2742Dは、2段階のクランプを行っています。

1 段目	ソフト・クランプ
2 段目	フィードバック・クランプ

(1) ソフト・クランプ回路

ソフト・クランプ回路の構成を、図5-1に示します。

図5-1 ソフト・クランプ回路図

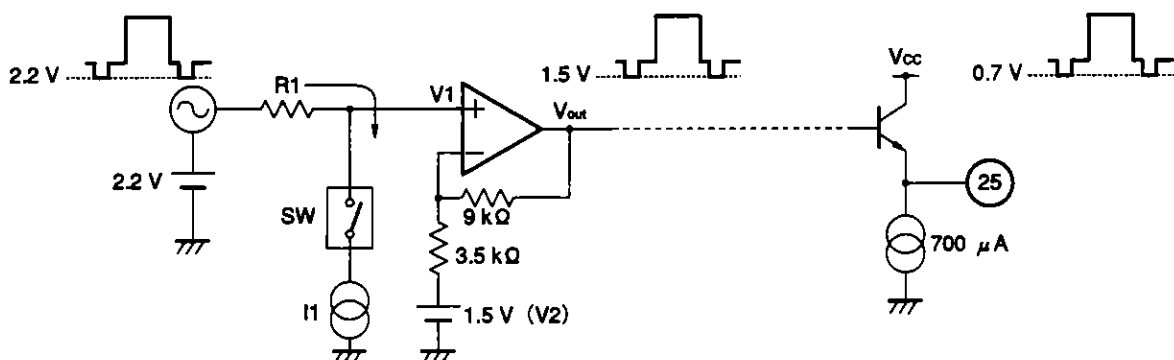


入力信号（端子38）の負ピークで、クランプ・トランジスタが順バイアスにドライブされ、コレクタ電流がクランプ電流としてCを充電します。

(2) フィードバック・クランプ回路

フィードバック・クランプ回路の構成を、図5-2に示します。

図5-2 フィードバック・クランプ回路図



この回路は、水平同期信号期間のみSWがオンになります。このときR1に電流I1が流れ、V1の電位が1.5 V (V2) に等しくなるように動作します。この動作により、Voutでのシンク・レベルが1.5 Vに固定され、正常な映像信号が出力されます。ただし、実際の映像信号出力（端子25）は、VoutからVbe 1個分下がった電圧になるので、シンク・レベルはおよそ0.7 Vになります。

6. ノイズ・リダクションについて

ノイズ・リダクションは、端子35、36間の外付けコンデンサとμPC2742C、2742D内部のインピーダンスで構成されたHPFによって行われます。このHPFは、4.5 MHz以上の周波数成分をノイズとして抜き取り、映像信号から引き算します。

ノイズ・リダクションのON/OFFは、端子33で行ってください。

NR ON/OFF (端子33)	ノイズ・リダクション
GND (0V)	ON
Vcc (5V)	OFF

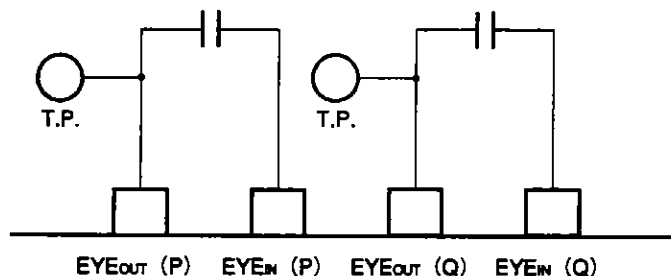
端子33とC/N出力（端子34）を接続すると、ノイズ・リダクションのON/OFFを自動的に行うことができます。C/Nが悪くなったとき、自動的にONになります。

クロマ信号（3.58 MHz成分）の減衰が気になる場合には、端子35、36間にトラップ・フィルタ（3.58 MHz）を構成することにより改善できます（16.3 3.58 MHzトラップ・フィルタ回路例（ノイズ・リダクション用）参照）。

7. アイ・パターン・モニタ方法

外付け回路を次のように構成することで、EYEOut (P) , EYEOut (Q) 端子からアイ・パターンのモニタができます。

図7-1 アイ・パターン・モニタ方法



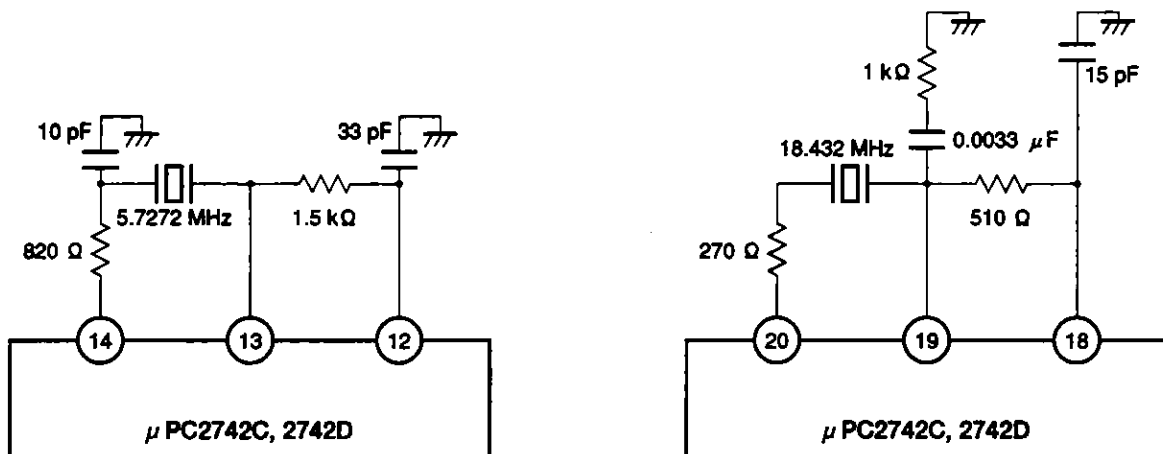
8. VCXOについて

8.1 水晶振動子について

	5.7272 MHz水晶振動子	18.432 MHz水晶振動子
公称発振周波数	5.727272 MHz	18.432 MHz
オーバートーン次数	基本波	
周波数許容偏差 (25 ± 5 °C)	±30 × 10 ⁻⁶	
周波数温度特性 (25 °C に対して)	±30 × 10 ⁻⁶	
等価直列抵抗	100 Ω 以下	50 Ω 以下
並列容量	7.0 pF 以下	
負荷容量	32 pF	35 pF

発振器外付け定数の例

水晶振動子にキンセキ株式会社製CX-49F型を使用した例です。



8.2 5.7 MHz VCXO (参考資料)

8.2.1 外付け定数の決め方

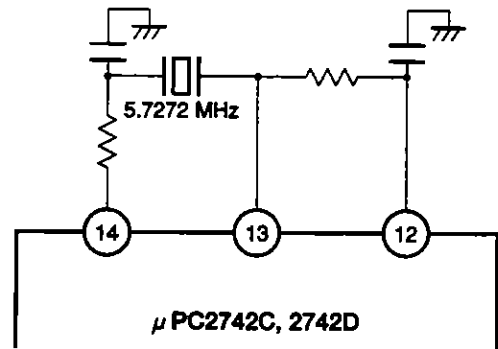
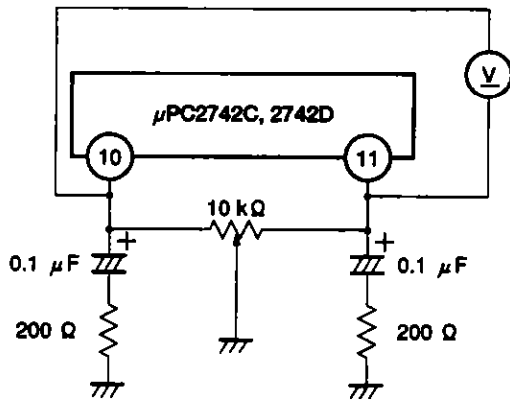
(1) 測定回路

5.7 MHz VCXOの制御特性の測定は、次の測定回路で行ってください。

図 8-1 5.7 MHz VCXO測定回路図

(a) CR_{LPF1} (端子10) - CR_{LPF2} (端子11) 差電圧

(b) CR_{VCXO3} (端子14) 発振周波数



5.7 MHz VCXOの発振周波数は、端子14をアクティブ・プローブで測定してください。

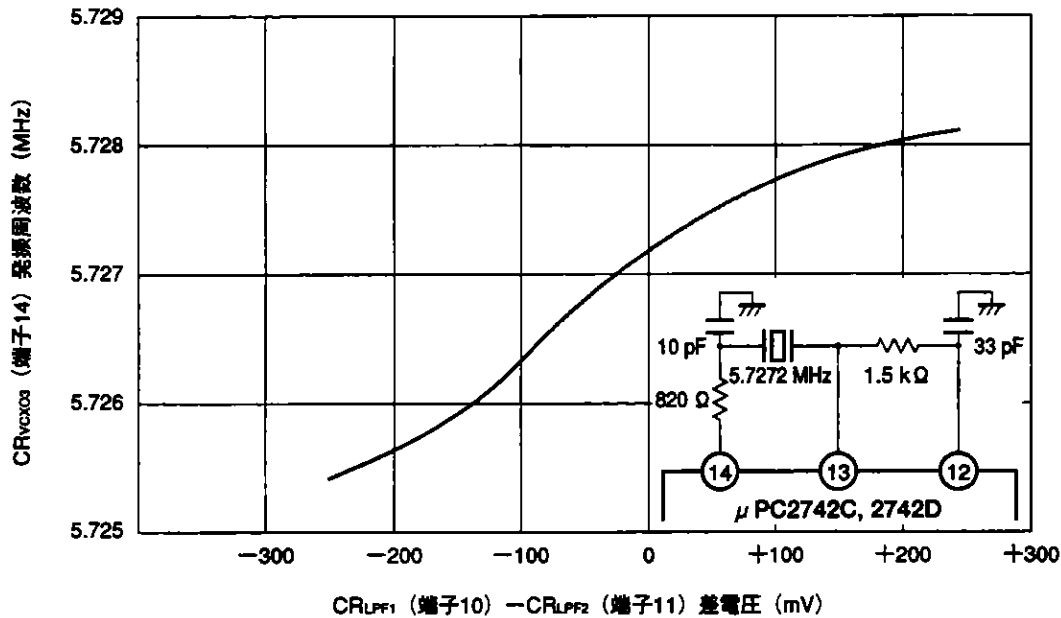
(2) 外付け定数の決め方

5.7 MHz VCXO回路は、CR_{LPF1}, CR_{LPF2}端子の電位差で発振周波数が決まります。CR_{VCXO3}端子の周波数の可変幅が5.7272 MHzを中心に±1 kHz以上になり、キャプチャ・レンジが±800 Hz以上になることを目安に外付け定数を決定してください。

- 注意 1. キャプチャ・レンジは、この制御特性カーブに依存します。端子10-端子11間の電圧を上げていったときと下げていったときの周波数が、必要キャプチャ・レンジ以上になるようにしてください（上下ともに中心周波数より1 kHz以上の幅をとることを目安にしてください）。
- 2. 温度特性、V_{CC}変動、外付け部品のばらつき、ICのばらつきにより、制御特性カーブは変化しますので、最終的には、これらの要因を考慮して、制御特性カーブの確認を行ってください。

- ① CR_LPF₁, CR_LPF₂端子の電位差が0Vのとき、発振周波数が5.7272 MHzになるように、CR_Vcxo₁ (端子12)、CR_Vcxo₂ (端子13)、CR_Vcxo₃ (端子14) の外付け抵抗を決定してください。
抵抗値、コンデンサ値を大きくすると発振周波数が下がり、小さくすると発振周波数が上がります。

図8-2 5.7 MHz VCXO制御特性 (参考値)



- ② 5.7 MHz VCXOの制御特性 (C_RL_PF₁, C_RL_PF₂端子の電位差対C_RV_CXO₃端子の周波数) を測定してください。
③ 図8-2のように、C_RV_CXO₃端子の周波数の上下の可変幅が、5.7272 MHzを中心にして±1 kHz以上とれているかを確認してください。

可変幅がとれない場合は、次のようにしてください。

- ・周波数が上がらない場合

CR_Vcxo₁, CR_Vcxo₂, CR_Vcxo₃端子の外付け定数 (特にコンデンサ値) を小さくしてください。

- ・周波数が下がらない場合

CR_Vcxo₁, CR_Vcxo₂, CR_Vcxo₃端子の外付け定数 (特にコンデンサ値) を大きくしてください。

- ④ FM DET IN (端子45) に、音声副搬送波5.727272 MHz±Δfで4相位相変調をかけた信号を入力してキャプチャ・レンジを測定し、±800 Hz以上あることを確認してください。

QPSK入力信号レベルは、BPF OUT (端子4) で測定し、400 mV_{pp}以下になるようにしてください。

- ⑤ 最終的には、温度特性、V_{cc}変動、外付け部品のばらつき、ICのばらつきを評価、考慮して、周波数のロックが外れないような外付け定数に決定してください。

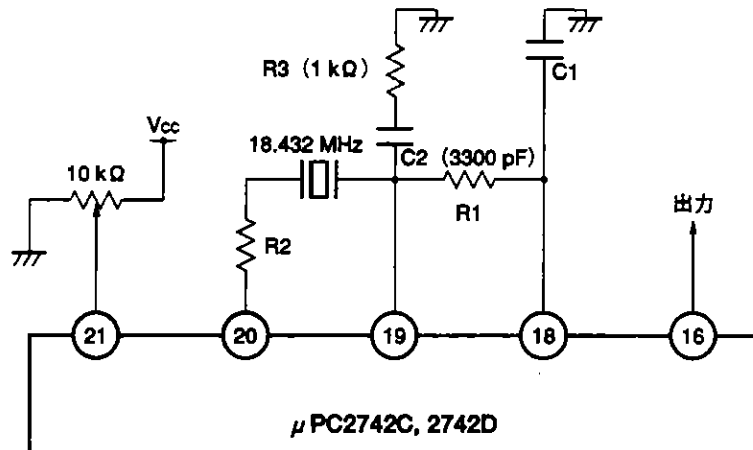
8.3 18.432 MHz VCXO (参考資料)

8.3.1 外付け定数の決め方

(1) 測定回路

18.432 MHz VCXOの制御特性の測定は、次の測定回路で行ってください。

図 8-3 18.432 MHz VCXO測定回路図



18.432 MHz VCXOの発振周波数は、端子16をアクティブ・プローブで測定してください。

(2) 外付け定数の決め方

18.432 MHz VCXO回路は、CLOCK_{com} (端子21) の電圧で発振周波数が決まります。CLOCK_{out} (端子16) の周波数の可変幅が18.432 MHzを中心に±3.5 kHz以上になることを目安に外付け定数を決定してください。

V_{cc} = 5 V時には、次のような値を目安にしてください。

表 8-1 端子21の印加電圧

端子21印加電圧	端子16発振周波数
2.50 V	18.432 MHz
2.1 V程度 (制御特性カーブ下限)	18.4285 MHz以下
2.9 V程度 (制御特性カーブ上限)	18.4355 MHz以上

注意 1. キャプチャ・レンジは、この制御特性カーブに依存します。端子21印加電圧を上げていったときと下げていったときの周波数が、必要キャプチャ・レンジ以上になるようにしてください (上下ともに中心周波数より3.5 kHz以上の幅をとることを目安にしてください)。

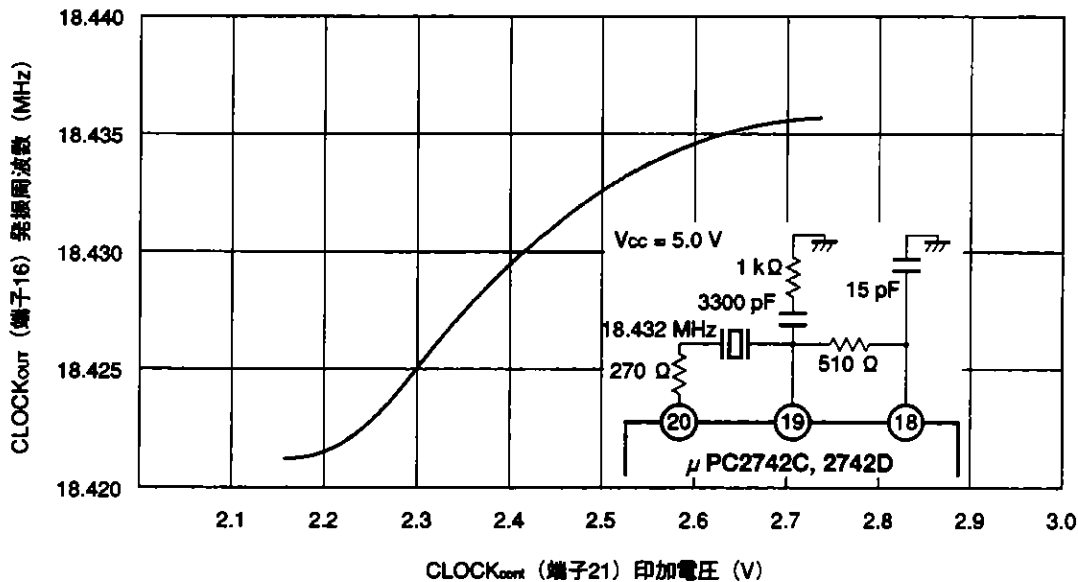
2. 端子21印加電圧を変化させたときに、端子16出力振幅が極端に変化していないか、確認してください。

3. 温度特性、V_{cc}変動、外付け部品のばらつき、ICのばらつきにより、制御特性カーブは変化しますので、最終的には、これらの要因を考慮して、制御特性カーブの確認を行ってください。

- ① CLOCK_{cont}端子に $\frac{1}{2}V_{CC}$ を印加したとき、発振周波数が18.432 MHzになるように、CLOCK_{Vcxo1}（端子18）、CLOCK_{Vcxo2}（端子19）、CLOCK_{Vcxo3}（端子20）の外付け抵抗を決定してください。

抵抗値、コンデンサ値を大きくすると発振周波数が下がり、小さくすると発振周波数が上がります。

図 8-4 18.432 MHz VCXOの制御特性 (V_{CC} = 5 V) (参考値)



- ② 18.432 MHz VCXOの制御特性 (CLOCK_{cont}端子の印加電圧対CLOCK_{out}端子の周波数)を測定してください。
 ③ 図 8-4 のように、CLOCK_{out}端子の周波数の上下の可変幅が、18.432 MHzを中心にして±3.5 kHz以上とれているかを確認してください。

可変幅がとれない場合は、表 8-2 の設定とC1, R1の調整を行ってください (図 8-3 18.432 MHz VCXO 測定回路図参照)。

表 8-2 外付け部品の設定値

外付け部品	設定値
R1	500 Ω 付近 (最小値390 Ω)
R2	200-300 Ω の間
R3	1 kΩ
C2	3300pF

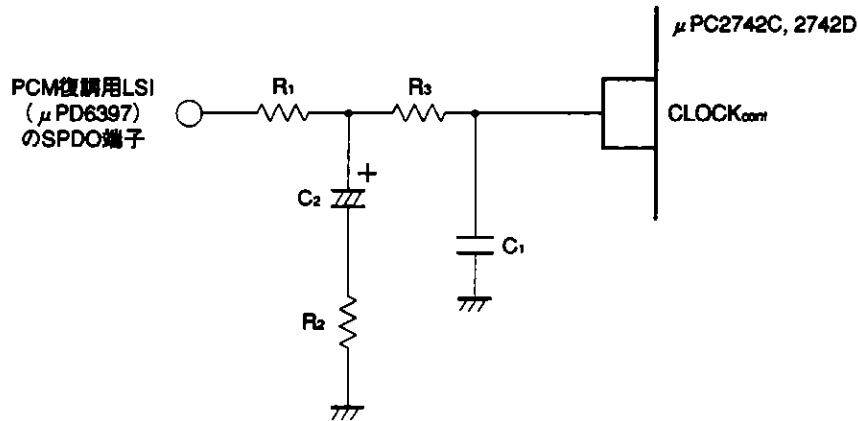
- ・周波数が上がらない場合
C1, R1とも値を小さくしてください。
- ・周波数が下がらない場合
C1, R1とも値を大きくしてください。

- ④ PCM処理LSI (たとえば μPD6397) のDATP端子に、512 kHz ± Δf の方形波を入力してキャプチャ・レンジを測定し、±2.5 kHz (Δfの値を36倍して18.432 MHzに対する値へ換算する) 以上あることを確認してください。
 ⑤ 最終的には、温度特性、V_{CC}変動、外付け部品のばらつき、ICのばらつきを評価、考慮して、周波数のロックが外れないような外付け定数に決定してください。

9. CLOCK_{cont}端子の外付け定数決定方法 (参考資料)

CLOCK_{cont}端子の外付け回路は、クロック再生PLLのループ・フィルタです。通常は図9-1の定数で問題ありませんが、キャプチャ・レンジが狭い場合は、R₁、R₂の定数を変更してください ($\frac{R_2}{R_1+R_2}$ を大きくします)。

図9-1 クロック再生PLLのループ・フィルタ



R₁ = 3.3 kΩ, R₂ = 300 Ω (E12系列の抵抗の場合: 330 Ω), R₃ = 10 kΩ, C₁ = 0.022 μF, C₂ = 10 μF

10. QPSK復調用ループ・フィルタについて

CR_LPF₁、CR_LPF₂端子の外付けコンデンサは、0.1 μFであれば電解コンデンサでもセラミック・コンデンサでもかまいません。

容量値は変えないでください。容量値を変化させると、次のようになります。

容量値→大: キャリア信号キャプチャ・レンジが狭くなり、規格値を満たせなくなります。

容量値→小: あまり小さくしすぎると、ビット・エラー・レート (B.E.R.) を劣化させることがあります。

11. 4.5 MHz LPF, 5.7 MHz BPF, 12.5 MHz BPFについて

μPC2742C, 2742D内蔵の4.5 MHz LPF, 5.7 MHz BPFおよび12.5 MHz BPFは、5.7 MHz VCXOの発振信号でカットオフ周波数と中心周波数 f_0 を自動調整しています。したがって、5.7 MHz VCXOが発振していないと内蔵フィルタは使用できません。

5.7 MHz BPFの動作範囲を次に示します。

QPSK入力信号レベルは、BPF OUT端子でモニタされています。

この範囲内でQPSK信号が入力されないと、5.7 MHz BPFが正常に動作せず、ビット・エラー・レートが劣化します。

表11-1 5.7 MHz BPFの動作範囲

	MIN.	TYP.	MAX.	単位
QPSK入力信号レベル	0.10	0.20	0.40	V _{pp}

12. 外付け部品の精度について

13. 電気的特性の規格を満足させるには、次の精度の部品を使用してください。

	高精度部品 CLOCK VCXO部 CARRIER VCXO部	一般精度部品
抵抗	絶対精度±2%	絶対精度±5%
コンデンサ	絶対精度±5%	絶対精度±10%
電解コンデンサ	—	絶対精度±20%

13. 電気的特性

絶対最大定格 (特に指定のないかぎり, $T_A = 25\text{℃} \pm 2\text{℃}$)

項 目	略 号	条 件	定 格	単 位
電源電圧 1	V _{CC1}		7.0	V
電源電圧 2	V _{CC2}		7.0	V
パッケージ許容損失 1 (μPC2742CCU)	P _{d1}		950	mW
パッケージ許容損失 2 (μPC2742CGT, μPC2742DGT)	P _{d2}	50×100×1.6 mmガラス・エ ポキシ基板実装時	650	mW
保存温度	T _{stg}		-40~+125	℃

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なうおそれがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

推奨動作範囲 (特に指定のないかぎり, $T_A = 25^\circ\text{C}$)

(1) μPC2742CCU

項目	略号	条件	MIN.	TYP.	MAX.	単位
電源電圧 1	V _{CC1}		4.5	5.0	5.5	V
電源電圧 2	V _{CC2}		4.5	5.0	5.5	V
動作周囲温度	T _A		-20		+75	°C
FM検波入力電圧	V _{DETn}	端子45, BS入力時	0.47	0.67	0.94	V _{PP}
4.5 MHz LPF入力電圧	V _{LPFn}	端子40		0.42		V _{PP}
ハイ・レベル入力電圧	V _H	端子27 ビデオ・ミュート, 端子44 極性切り替え	3.5	—	5.0	V
ロウ・レベル入力電圧	V _{IL27}	端子27 ビデオ・ミュート	0	—	1.0	V
	V _{IL44}	端子44 極性切り替え	0	—	0.5	V

(2) μPC2742CGT, 2742DGT*

項目	略号	条件	MIN.	TYP.	MAX.	単位
A	動作周囲温度	T _A 面積5300 mm ² 以上で厚さ1 mm以上の基板実装時	-20	+25	+70	°C
	電源電圧 1	V _{CC1}	4.5	5.0	5.5	V
	電源電圧 2	V _{CC2}	4.5	5.0	5.5	V
B	動作周囲温度	T _A 面積5300 mm ² 以上で厚さ1 mm以上の基板実装時	-20	+25	+75	°C
	電源電圧 1	V _{CC1}	4.5	5.0	5.25	V
	電源電圧 2	V _{CC2}	4.5	5.0	5.25	V
FM検波入力電圧	V _{DETn1}	端子45, BS選択時	0.47	0.67	0.94	V _{PP}
	V _{DETn2}	端子45, JC-SAT選択時	0.44	0.623	0.88	V _{PP}
	V _{DETn3}	端子45, スーパーバード選択時	0.50	0.709	1.00	V _{PP}
4.5 MHz LPF入力電圧	V _{LPFn}	端子40		0.42		V _{PP}
ハイ・レベル入力電圧	V _H	端子24 BS/CS切り替え, 端子26 JC/SCC切り替え, 端子27 ビデオ・ミュート, 端子44 極性切り替え	3.5	—	5.0	V
ロウ・レベル入力電圧	V _{IL24}	端子24 BS/CS切り替え	0	—	0.2	V
	V _{IL26}	端子26 JC/SCC切り替え				
	V _{IL27}	端子27 ビデオ・ミュート	0	—	1.0	V
	V _{IL44}	端子44 極性切り替え	0	—	0.5	V

注 電源電圧のMAX.値は動作周囲温度によって異なります。+70℃を越える場合は、Bの電源電圧で使用してください。

DC, AC特性 (特に指定のないかぎり, $T_A = 25 \pm 2 \text{ }^\circ\text{C}$, $RH \leq 70 \%$, $V_{CC1} = 5.0 \text{ V}$, $V_{CC2} = 5.0 \text{ V}$)
 (μPC2742CCU, 2742CGT, 2742DGT共通)

共通

項目	略号	測定条件	MIN.	TYP.	MAX.	単位
回路電流 1	I _{CC1}	無信号時 (V _{CC1} 回路電流), 映像信号処理部	—	50.0	56.5	mA
回路電流 2	I _{CC2}	無信号時 (V _{CC2} 回路電流), QPSK復調部	—	47.0	53.0	mA

QPSK復調部

項目	略号	測定条件	MIN.	TYP.	MAX.	単位
キャリア信号キャプチャ・レンジ	CR _{in}	音声副搬送波 $f_o = 5.7272 \text{ MHz} \pm \Delta f$ (5.7 MHz VCXO f_o 自動調整)	±600	±800	—	Hz
キャリア信号ロック・レンジ	LR _{in}	入力: 端子45検波入力	±700	±900	—	Hz
データ出力ハイ・レベル	V _{OH}	DATA P, DATA Q	3.8	4.2	5.0	V
データ出力ロウ・レベル	V _{OL}	DATA P, DATA Q	0	0.8	1.1	V
データ出力立ち上がり時間	t _r	DATA P, DATA Q, 負荷容量: 3 pF	—	100	200	ns
データ出力立ち下がり時間	t _f	DATA P, DATA Q, 負荷容量: 3 pF	—	100	200	ns
クロック再生キャプチャ・レンジ	CR1 (clock)	DATA P 512 kHz $\pm \Delta f$, $\Delta f \times 36$ 5V _{pp} 入力	±2.0	±2.5	—	kHz
クロック再生ロック・レンジ	LR1 (clock)	(18.432 MHz VCXO f_o 無調整)	±2.5	±3.0	—	kHz
クロック再生出力電圧	V _O (clock)	端子16クロック出力 (18.432 MHz)	0.5	0.7	—	V _{pp}
5.7 MHz BPF中心周波数	f _o (BPF)	5.7 MHz VCXO発振時 中心周波数	5.83	5.73	5.83	MHz
5.7 MHz BPF減衰量 1	G _{BPF1}	5.23 MHz/5.73 MHz ゲイン差 6.23 MHz/5.73 MHz ゲイン差 入力: 端子45検波入力 出力: 端子4 BPFモニタ	—	-2.2	-0.5	dB
5.7 MHz BPF減衰量 2	G _{BPF2}	4.73 MHz/5.73 MHz ゲイン差 6.73 MHz/5.73 MHz ゲイン差 入力: 端子45検波入力 出力: 端子4 BPFモニタ	—	-10.0	-8.0	dB
5.7 MHz BPF減衰量 3	G _{BPF3}	4.23 MHz/5.73 MHz ゲイン差 7.23 MHz/5.73 MHz ゲイン差 入力: 端子45検波入力 出力: 端子4 BPFモニタ	—	-22.0	-17.0	dB
5.7 MHz BPF減衰量 4	G _{BPF4}	3.58 MHz/5.73 MHz ゲイン差 入力: 端子45検波入力 出力: 端子4 BPFモニタ	—	-40.0	-33.0	dB

映像信号処理部

項目	略号	測定条件	MIN.	TYP.	MAX.	単位
検波出力電圧	V _{DETOUT}	端子47, 48出力電圧(負荷オープン時)、検波出力レベル調整後、 V _{in} = 0.67 V _{pp} , ゲイン切り替え: BS V _{in} = 0.623 V _{pp} , ゲイン切り替え: JC-SAT V _{in} = 0.709 V _{pp} , ゲイン切り替え: スーパーバード (V _{in} : 端子45検波入力電圧値)	1.20	1.34	1.50	V _{pp}
広帯域アンプ電圧利得	Av	ゲイン切り替え: BS選択, 検波出力レベル調整後	—	6	—	dB
広帯域アンプ 周波数特性	BW	入力: 端子45検波入力(0 dBm), 出力: 端子47検波出力1, 入力の周波数を変化させ、出力のゲインが3 dB下がった ときの入力周波数	20	36	—	MHz
4.5 MHz LPF+ビデオ・ アンプ1, 2周波数特性1	AvLPF ₁	0~4.2 MHz/100 kHzのゲイン差, 入力: 端子45検波入力, 出力: 端子25ビデオ出力	-1.0	0	+1.0	dB
4.5 MHz LPF+ビデオ・ アンプ1, 2周波数特性2	AvLPF ₂	4.5 MHz/100 kHzのゲイン差, 入力: 端子45検波入力, 出力: 端子25ビデオ出力	-3.5	-1.0	+0.5	dB
4.5 MHz LPF+ビデオ・ アンプ1, 2周波数特性3	AvLPF ₃	5.23 MHz/100 kHzのゲイン差, 入力: 端子45検波入力, 出力: 端子25ビデオ出力	—	-30	-15	dB
4.5 MHz LPF+ビデオ・ アンプ1, 2周波数特性4	AvLPF ₄	5.73 MHz/100 kHzのゲイン差, 入力: 端子45検波入力, 出力: 端子25ビデオ出力	—	-40	-30	dB
4.5 MHz LPF+ビデオ・ アンプ1, 2周波数特性5	AvLPF ₅	6.23 MHz/100 kHzのゲイン差, 入力: 端子45検波入力, 出力: 端子25ビデオ出力	—	-40	-30	dB
4.5 MHz LPF+ビデオ・ アンプ1, 2周波数特性6	AvLPF ₆	10 MHz/100 kHzのゲイン差, 入力: 端子45検波入力, 出力: 端子25ビデオ出力	—	-30	-20	dB
C/N出力電圧 (μPC2742CCU, 2742CGT)	V _{CN1}	C/N = 14 dB時に端子34のC/N出力を1.7 Vに調整後, C/N = 24 dB時の端子34のC/N出力電圧を測定する。	2.50	2.75	3.00	V
	V _{CN2}	C/N = 14 dB時に端子34のC/N出力を1.7 Vに調整後, C/N = 8 dB時の端子34のC/N出力電圧を測定する。	0.95	1.20	1.45	V
C/N出力電圧 (μPC2742DGT)	V _{CN3}	C/N = 15 dB時に端子34のC/N出力を3.0 Vに調整後, C/N = 8 dB時の端子34のC/N出力電圧を測定する。	1.25	1.50	1.75	V
	V _{CN4}	C/N = 15 dB時に端子34のC/N出力を3.0 Vに調整後, C/N = 14 dB時の端子34のC/N出力電圧を測定する。	2.70	2.80	2.90	V
	V _{CN5}	C/N = 15 dB時に端子34のC/N出力を3.0 Vに調整後, C/N = 20 dB時の端子34のC/N出力電圧を測定する。	3.75	4.00	4.25	V
ビデオ・アンプ1, 2 電圧利得	A _{VA}	ビデオ出力レベル調整後, 入力: 端子37クランプ1入力, 出力: 端子25ビデオ出力	—	13.5	—	dB
クランプ回路エネルギー 拡散信号除去比1		BS: 15 Hz対称三角波, 偏移600 kHz _{pp} /17 MHz _{pp} , 入力: 端子45検波入力, 出力: 端子25ビデオ出力	—	-59	-56	dB
クランプ回路エネルギー 拡散信号除去比2		スーパーバード: 30 Hz対称三角波, 偏移3.0 MHz _{pp} /18 MHz _{pp} , 入力: 端子45検波入力, 出力: 端子25ビデオ出力	—	-45	-42	dB
映像信号出力電圧	V _{VIDEO}	負荷オープン時, 映像信号レベル調整後	—	2.0	—	V _{pp}
ノイズ・リダクション ON入力電圧	V _{NRON}	ノイズ・リダクションOFF→ON時の端子33印加電圧	0	—	1.3	V
ノイズ・リダクション ON保持電圧	V _{NLON}	ノイズ・リダクションONが保持されている間の端子33印 加電圧	0	—	1.4	V
ノイズ・リダクション OFF入力電圧	V _{NROFF}	ノイズ・リダクションON→OFF時の端子33印加電圧	1.9	—	5.0	V
ノイズ・リダクション OFF保持電圧	V _{NLOFF}	ノイズ・リダクションOFFが保持されている間の端子33印 加電圧	1.8	—	5.0	V

14. μPC2742, 2742Bからの変更点

μPC2742C, 2742Dは、従来品μPC2742, 2742Bの特性改善品です。

変更内容、特性改善内容は次の表のとおりです。

表14-1 変更内容

変更したブロック	改善点	変更内容
広域帯アンプ	相互変調妨害比と周波数特性	出力段のドライブ電流アップとアンプ回路の回路変更
4.5 MHz LPF	映像出力S/Nとクロマ・リングング	回路定数
ビデオ・アンプ1		4.5 MHz LPFの回路変更に伴うゲインの低減

表14-2 特性改善内容

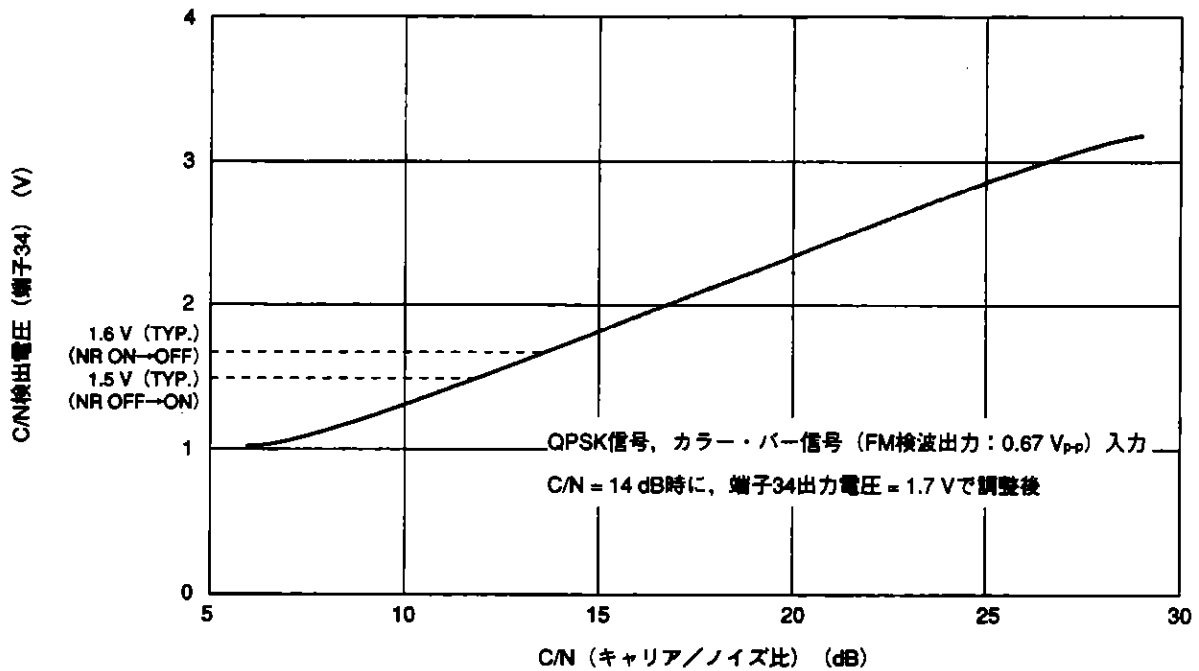
特性改善項目		条件	μPC2742, 2742B	μPC2742C, 2742D
広域帯アンプ	出力2, 3端子 (端子47, 48) ドライブ電流			
	色副搬送波と音声副搬送波との 相互変調妨害比	入力：45ピン、出力：47ピン、 2次ひずみを測定	実力値 52 dB (参考データ)	実力値 56 dB (参考データ)
	周波数特性	入力：45ピン、出力：47ピン、 -3 dBダウンのポイント	30 MHz (TYP.)	36 MHz (TYP.)
映像出力S/N	入力：45ピン、出力：25ピン、 プリエンファシスあり、 ディエンファシス回路のバッファTrなし	実力値 50 dB (参考データ)	実力値 51.5 dB (参考データ)	
4.5 MHz LPF+ビデオ・アンプ1、 2周波数特性 ²	4.5 MHz/100 kHz	-3.0 dB (MIN.) -0.5 dB (TYP.) +1.0 dB (MAX.)	-3.5 dB (MIN.) -1.0 dB (TYP.) +0.5 dB (MAX.)	

注 クロマ・リングング改善のため

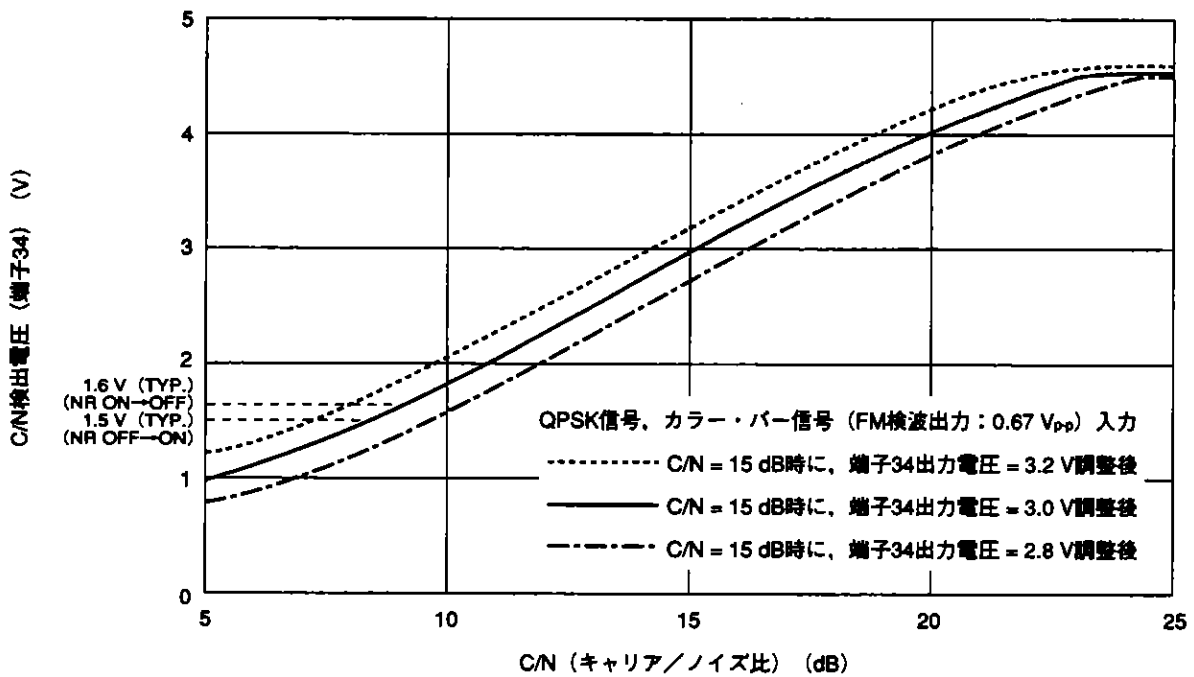
15. 特性曲線 (参考値)

(1) C/N検出特性

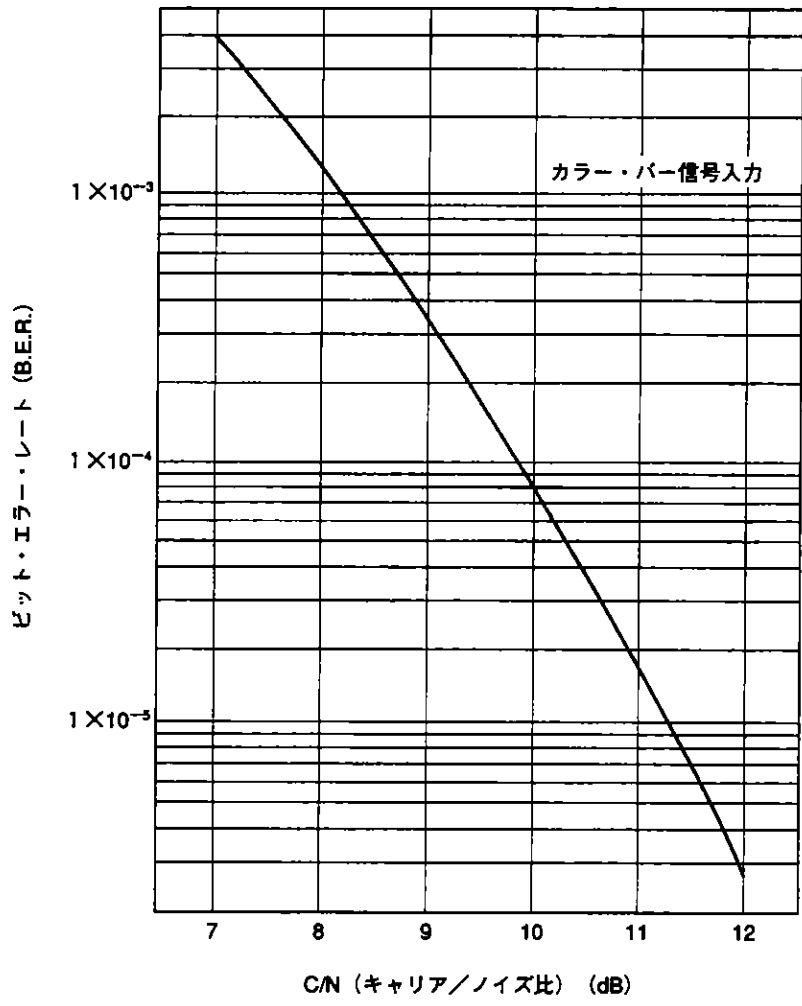
(a) μPC2742CCU, 2742CGT



(b) μPC2742DGT (C/N検出特性変更品)



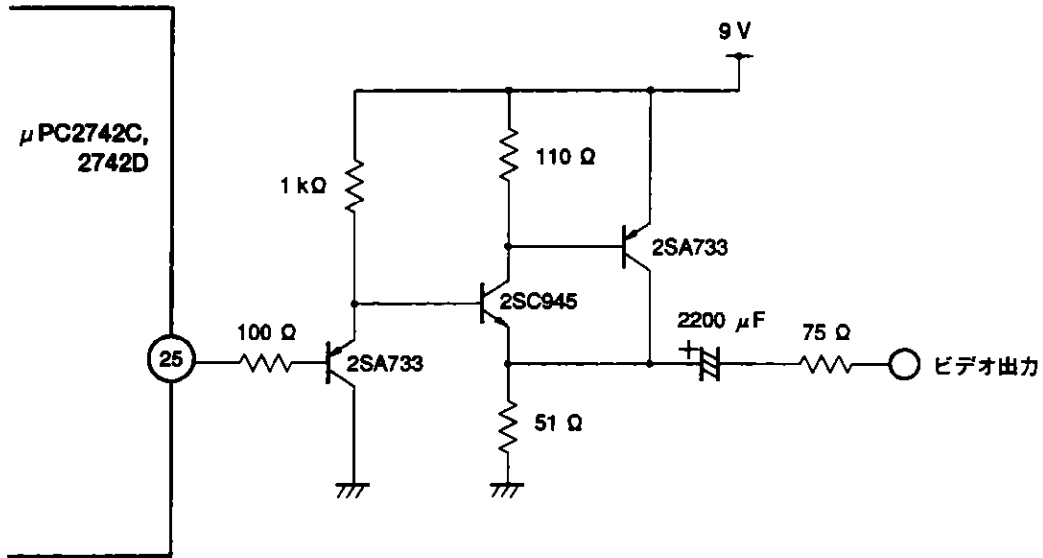
(2) C/N対ビット・エラー・レート



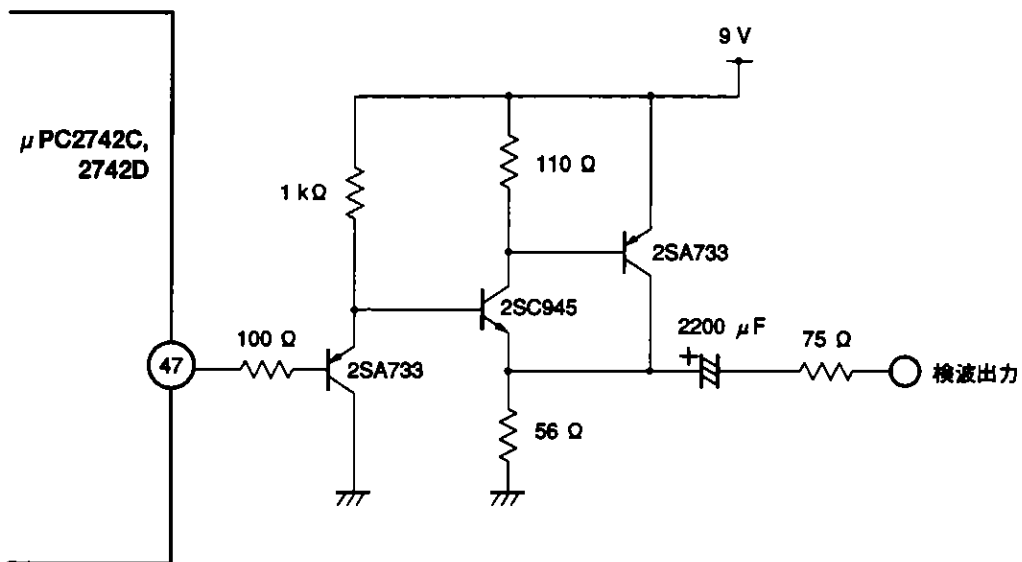
16. 外付け回路例

16.1 75 Ω ドライバ外付け回路例 (ビデオ出力, 検波出力)

●ビデオ出力 (端子25)



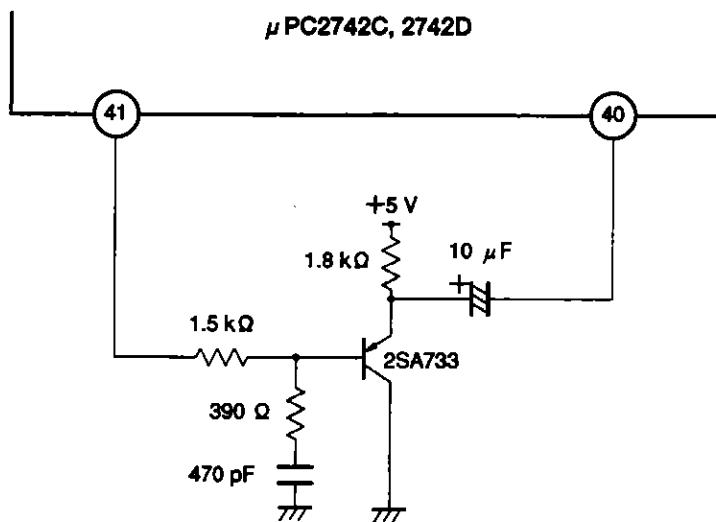
●検波出力 (端子47, 48)



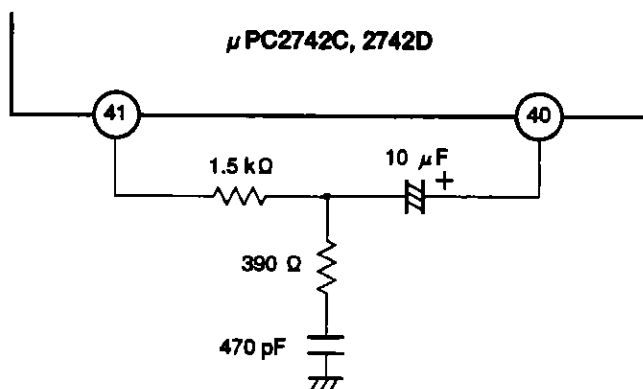
備考 端子48の場合も同様

16.2 ディエンファシス回路例

例1.

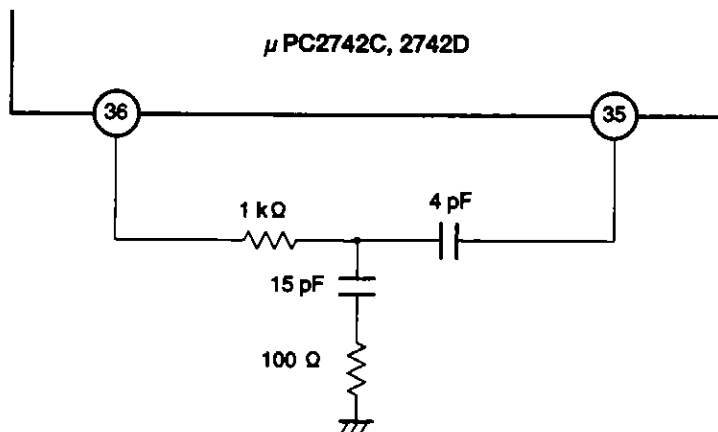


例2.

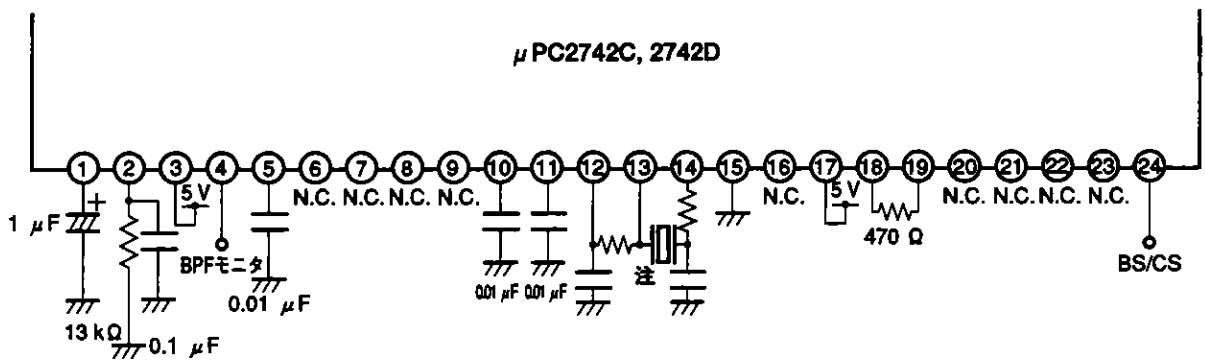


注意 映像信号レベルが若干減衰します。

16.3 3.58 MHzトラップ・フィルタ回路例 (ノイズ・リダクション用)



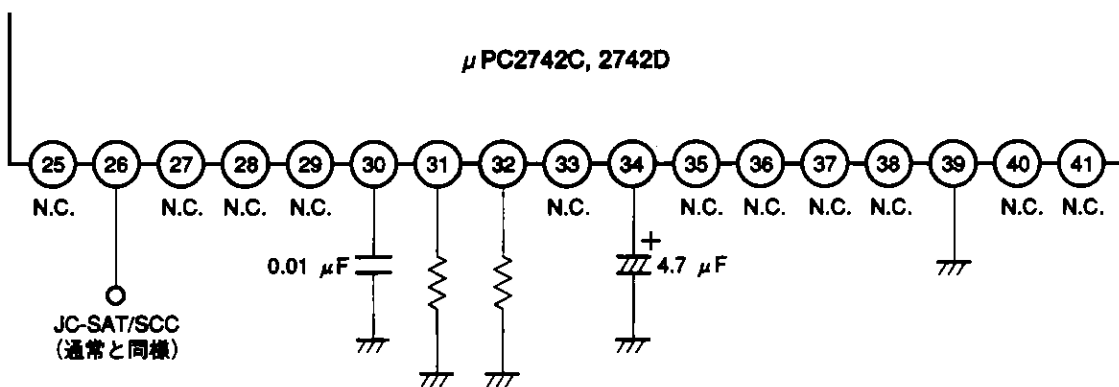
16.4 QPSK部を使用しないときの外付け回路例



注 5.7272 MHz水晶振動子。フィルタ無調整のため必要です。

備考 N.C.:何も接続しません(オープン状態)。

16.5 端子25から端子41を使用しないときの外付け回路例



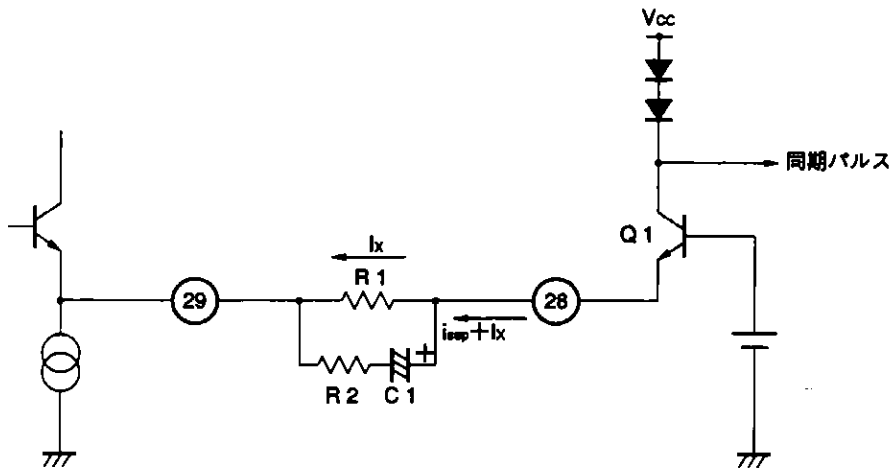
備考 1. 端子31, 32の外付け抵抗は、抵抗値が5.1 kΩ程度のものを使用してください。

2. N.C.:何も接続しません(オープン状態)。

16.6 端子28, 29間の外付け回路（同期分離）の動作原理（参考資料）

端子28, 29の外付け回路は、図16-1のようになります。

図16-1 端子28, 29間の外付け回路図



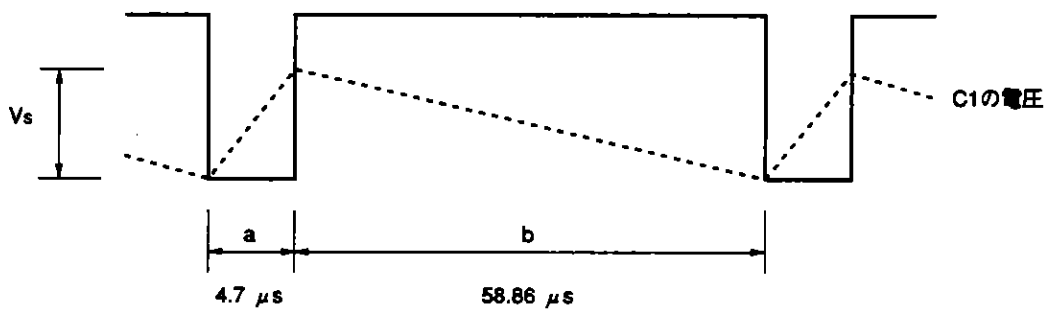
放電電流 i_x は、端子28, 29の電位と R_1 から決まります。

$$i_x = \frac{V_{28} - V_{29}}{R_1}$$

同期の先端電位では、端子28のDC電位が2.4 Vとなるように充電電流 i_{sep} が C_1 に流れます。同期の先端電位以外では、端子28のDC電位が2.4 V以上になり、トランジスタ Q_1 がカットオフ（コレクタ電流は0）します。このカットオフ期間は、 C_1 に充電された電荷が R_2 を介し、電流 i_x として放電されます。

同期分離のスライス・レベル V_s は、 C_1 に充電される平均電圧です。

図16-2 同期分離のスライス・レベル



備考 aの期間は、 i_{sep} による充電を示しています。

bの期間は、 i_x による放電を示しています。

充電電荷QC、放電電荷QDはそれぞれ

$$QC = i_{sep} \times 4.7 \mu s$$

$$QD = I_x \times 58.86 \mu s$$

なので、QC = QDより充電電流 i_{sep} は

$$i_{sep} = 58.86 / 4.7 \times I_x$$

$$= 12.5 \times I_x$$

また、スライス・レベル V_s は

$$V_s = R_2 \times i_{sep}$$

$$= R_2 \times I_x \times 12.5$$

このスライス・レベルより低いレベルで同期分離を行うので、このスライス・レベルをあまり高く設定すると、同期信号以外にもQ1がオンし、正常に同期分離が行えません。

端子28の電圧が約2.4 V、端子29の電圧が1.5 Vなので

$$I_x = (2.4 V - 1.5 V) / 100 k\Omega$$

$$= 9 \mu A$$

充電電流 i_{sep} は

$$i_{sep} = I_x \times 12.5$$

$$= 112.5 \mu A$$

スライス・レベル V_s は

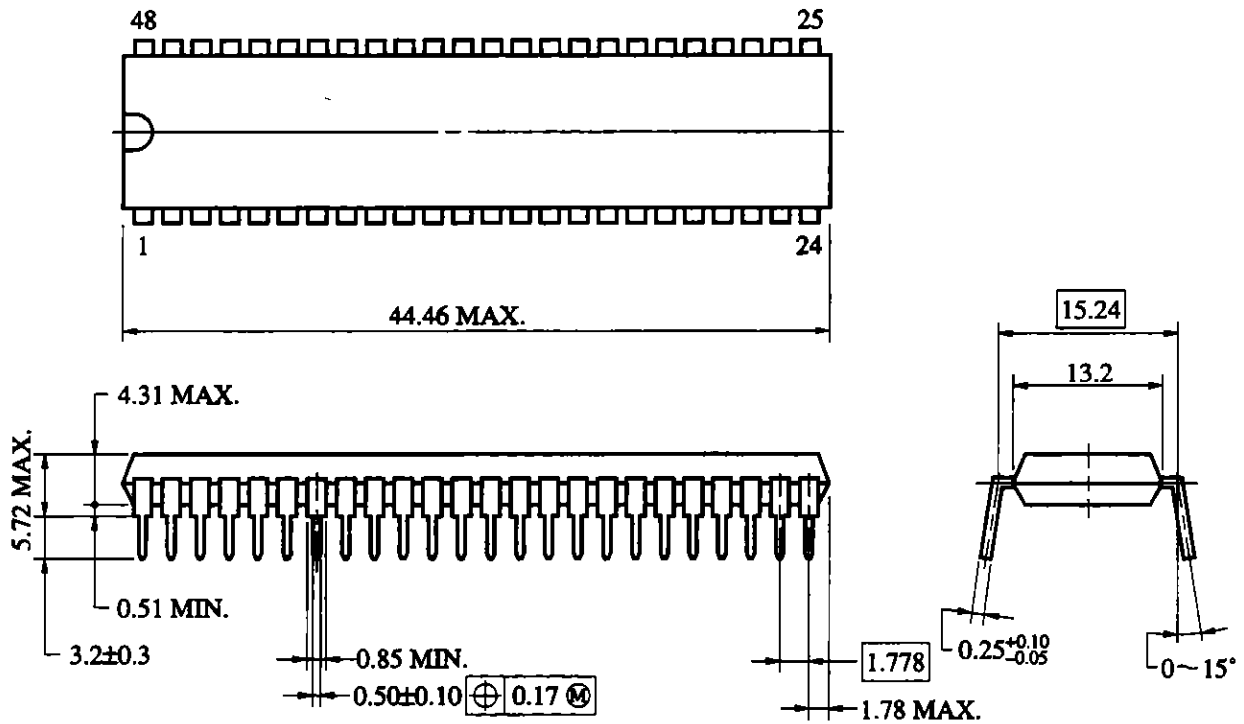
$$V_s = 112.5 \mu A \times 220 \Omega$$

$$= 24.8 mV$$

C1の容量値は、充放電電流と比較して十分に大きい値を選ぶ（C1の値によってスライス・レベルが変わらないようにする）必要があります。

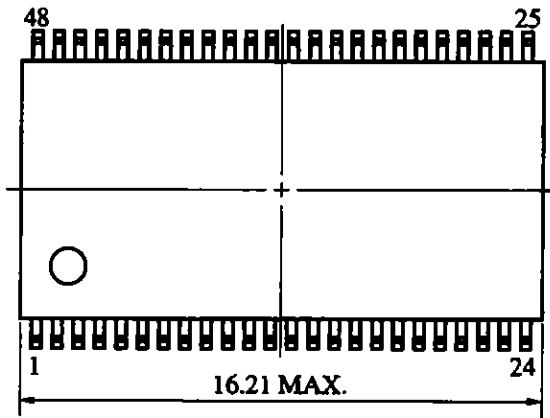
18. 外形図

48ピン・プラスチック・シュリンク DIP (600 mil) 外形図 (単位: mm)

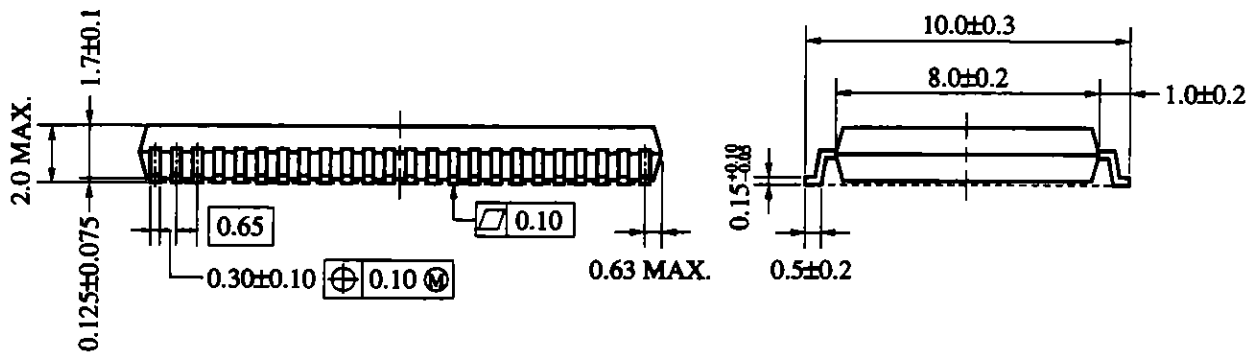


P48C-70-600B-1

48ピン・プラスチック・シュリンク SOP (375 mil) 外形図 (単位: mm)



端子先端形状詳細図



P48GT-65-375B-1

19. 半田付け推奨条件

この製品の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(C10535J)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表19-1 表面実装タイプの半田付け条件

μPC2742CGT, 2742DGT : 48ピン・プラスチック・シュリンクSOP (375 mil)

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：235℃、時間：30秒以内（210℃以上）、回数：2回以内、 制限日数 ^注 ：7日間（以降は125℃プリベーク10時間必要）	IR35-107-2
VPS	パッケージ・ピーク温度：215℃、時間：40秒以内（200℃以上）、回数：2回以内、 制限日数 ^注 ：7日間（以降は125℃プリベーク10時間必要）	VP15-107-2
ウェーブ・ソルダーリング	半田槽温度：260℃、時間：10秒以内、回数：1回、 予備加熱温度：120℃ MAX.（パッケージ表面温度）、 制限日数 ^注 ：7日間（以降は125℃プリベーク10時間必要）	WS60-107-1
端子部分加熱	端子温度：300℃以下、時間：3秒以内（デバイスの一辺当たり）	—

注 ドライバック開封後の保管日数で、保管条件は25℃、65%RH以下。

注意 半田付け方式の併用はお避けください（ただし、端子部分加熱方式は除く）。

留意事項

耐熱トレイ以外（マガジン、テーピング、非耐熱トレイ）は、包装状態でのベーキングができません。

表19-2 挿入タイプの半田付け条件

μPC2742CCU : 48ピン・プラスチック・シュリンクDIP (600 mil)

半田付け方式	半田付け条件
ウェーブ・ソルダーリング (端子のみ)	半田槽温度：260℃以下、時間：10秒以内
端子部分加熱	端子温度：300℃以下、時間：3秒以内（1端子当たり）

注意 ウェーブ・ソルダーリングは端子のみとし、噴流半田が直接本体に接触しないようご注意ください。

[× ㉮]

本資料に掲載の応用回路および回路定数は、例示的に示したものであり、量産設計を対象とするものではありません。

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意ください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
 特定水準：航空機器、航空宇宙機器、海中継機、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
 当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。
- この製品は耐放射線設計をしておりません。

M4 94.11

— お問い合わせは、最寄りのNECへ —

【営業関係お問い合わせ先】

半導体第一販売事業部 半導体第二販売事業部 半導体第三販売事業部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3454-1111 (大代換)
中部支社 半導体第一販売部 半導体第二販売部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2170 名古屋 (052)222-2190
関西支社 半導体第一販売部 半導体第二販売部 半導体第三販売部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3178 大阪 (06) 945-3200 大阪 (06) 945-3208
北海道支社 札幌 (011)231-0161 東北支社 仙台 (022)267-8740 岩手支店 盛岡 (0196)51-4344 山形支店 山形 (0236)23-5511 郡山支店 郡山 (0249)23-5511 いわき支店 いわき (0246)21-5511 長岡支店 長岡 (0258)36-2155 土浦支店 土浦 (0298)23-8161 水戸支店 水戸 (029)226-1717 神奈川支社 横浜 (045)324-5524 群馬支店 高崎 (0273)26-1255	太田支店 太田 (0276)46-4011 宇都宮支店 宇都宮 (028)621-2281 小山支店 小山 (0265)24-5011 長野支店 松本 (0263)35-1662 甲府支店 甲府 (0552)24-4141 埼玉支店 大宮 (048)641-1411 立川支店 立川 (0425)26-5981 千葉支店 千葉 (043)238-8116 静岡支店 静岡 (054)255-2211 北陸支店 金沢 (0762)23-1621 福井支店 福井 (0776)22-1866	富山支店 富山 (0764)31-8461 三重支店 津 (0592)25-7341 京都支社 京都 (075)344-7824 神戸支社 神戸 (078)333-3854 中国支店 広島 (082)242-5504 鳥取支店 鳥取 (0857)27-5311 岡山支店 岡山 (086)225-4455 四国支社 高松 (0878)36-1200 新居浜支店 新居浜 (0897)32-5001 松山支店 松山 (089)945-4149 九州支社 福岡 (092)271-7700

【本資料に関する技術お問い合わせ先】

半導体ソリューション技術本部 システムマイクロ技術部	〒210 川崎市幸区翠道三丁目484番地	川崎 (044)548-8856	半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお問い合わせします)
半導体販売技術本部 東日本販売技術部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3798-9619	
半導体販売技術本部 中部販売技術部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2125	
半導体販売技術本部 西日本販売技術部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3383	