
SH7262/SH7264 グループ

R01AN0612JJ0102

ビデオディスプレイコントローラ 3 映像録画例

Rev. 1.02

2011.03.23

要旨

本アプリケーションノートは、SH7262/SH7264 のビデオディスプレイコントローラ 3 (VDC3) の映像録画例について説明します。

動作確認デバイス

SH7264

目次

1. はじめに	2
2. 応用例の説明	3
3. 参考プログラムリスト	17
4. 参考ドキュメント	28

1. はじめに

1.1 仕様

ビデオディスプレイコントローラ 3 (VDC3) の映像録画機能を使用して、BT.656 形式の入力映像を SDRAM に保存します。

1.2 使用機能

- ビデオディスプレイコントローラ 3 (VDC3)
- 汎用入出力ポート
- 割り込みコントローラ

1.3 適用条件

マイコン	SH7262/SH7264
動作周波数	内部クロック : 144 MHz バスクロック : 72 MHz 周辺クロック : 36 MHz
統合開発環境	ルネサスエレクトロニクス製 High-performance Embedded Workshop Ver.4.07.00
C コンパイラ	ルネサスエレクトロニクス製 SuperH RISC engine ファミリ C/C++コンパイラパッケージ Ver.9.03 Release00
コンパイルオプション	High-performance Embedded Workshop でのデフォルト設定 (-cpu=sh2afpu -fpu=single -object="\$(CONFIGDIR)¥\$(FILELEAF).obj" -debug -gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo)

1.4 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。合わせて参照してください。

- SH7262/SH7264 グループ 初期設定例
- SH7262/SH7264 グループ ビデオディスプレイコントローラ 3 TFT-LCD パネル表示例
- SH7262/SH7264 グループ ビデオディスプレイコントローラ 3 映像表示例
- SH7262/SH7264 グループ ビデオディスプレイコントローラ 3 α ブレンド窓機能の使用例

1.5 "L"アクティブ端子 (信号) の表記について

端子名(信号名)末尾の # は "L" アクティブ端子(信号)であることを示します。

2. 応用例の説明

本応用例は VDC3 を使用して映像録画するための端子接続例と設定例を説明します。

2.1 VDC3 の動作概要

本モジュールには動画像を表示または録画する映像表示と録画機能がありますが、本アプリケーションノートでは、映像録画機能について説明します。

2.1.1 概要

VDC3 には以下の 4 つの機能があります。映像録画に関連する機能は「映像録画機能」です。なお、映像表示機能と映像録画機能は同時に使用することができません。

1. 映像表示機能：入力映像を縮小後、メモリにバッファし、パネル表示する機能
2. 映像録画機能：入力映像を大容量内蔵 RAM または SDRAM に設定フィールド数分を保存する機能
3. 入力映像にグラフィックス画像（2 面）を重ね合わせる機能
4. TFT-LCD パネル向けの制御信号出力機能

2.1.2 特長

表 1にVDC3 の特長を示します。

表1 VDC3 の特長

項目	機能	備考
動作周波数	映像入力クロック : 27MHz パネルクロック : 4~36MHz (パネル仕様に依存)	映像録画 関連
入力映像規格	ITU-R BT.656 規格準拠 8bit 入力 (27MHz) ITU-R BT.601 規格準拠 8bit シリアル入力に対応 (27MHz)	
映像録画機能	RGB565 形式にて 1/2 フィールドのレート (NTSC : 30fps、PAL : 25fps) で映像を保存	
映像スケール 処理	垂直 1/2、1/3、1/4 倍 水平 2/3、1/2、1/3、1/4 倍 PAL 対応のため、さらに、各スケール値を 6/7 倍にすることが可能	
割り込み出力	ライン割り込み出力 (任意のラインにて出力可能) BT.601、BT.656 映像入力の VSYNC 周期乱れ検出信号 フィールド書き込み完了信号 内部バッファのオーバ/アンダフロー検出信号	
グラフィックス 画像	2面 (レイヤ1、レイヤ2) RGB565 プログレッシブ形式 (α : なし、R : 5bit、G : 6bit、B : 5bit の計 16bit) α RGB4444 プログレッシブ形式 (α : 4bit、R : 4bit、G : 4bit、B : 4bit の計 16bit)	その他
グラフィックス 機能	<ul style="list-style-type: none"> α ブレンド窓機能 : 設定した領域にて、入力映像、レイヤ1、レイヤ2 を透過率αに基づき Mixing (フェードイン、フェードアウト機能あり) クロマキー機能 : 設定した RGB 色にて透過率αに基づき Mixing ドットα機能 : αRGB4444 形式のグラフィックス画像のとき透過率α に基づき Mixing 上記機能のα値の優先順位は αブレンド窓>クロマキー>ドットα 	
出力映像 サイズ	640pixel×480line (VGA) サイズ 480pixel×240line (WQVGA) サイズ 320pixel×240line (QVGA) サイズ横長 240pixel×320line (QVGA) サイズ縦長 【注】 入力映像の最大表示可能領域は、NTSC : 480pixel×240line、PAL : 480pixel×288line です。	
出力映像形式	RGB565 プログレッシブ映像出力 (16bit のパラレル出力)	
同期信号出力	TFT-LCD パネル向けの制御信号を出力します	
映像画質調整 機能	コントラスト調整、ブライツ調整	

2.1.3 入出力端子

表 2にVDC3 の入出力端子を示します。

表2 VDC3 の入出力端子

端子名	入出力	名称	説明	備考
DV_CLK	入力	映像入力クロック	BT.601、BT.656 のクロックを入力します。	映像録画 関連
DV_VSYNC	入力	VSYNC 入力	BT.601 の VSYNC 信号を入力します。	
DV_HSYNC	入力	HSYNC 入力	BT.601 の HSYNC 信号を入力します。	
DV_DATA7~0	入力	BT.601、BT.656 入力	BT.601、BT.656 のデータ信号を入力します。	
LCD_CLK	出力	パネルクロック	パネルクロック出力端子です。	その他
LCD_EXTCLK	入力	パネルクロックソース	パネルクロックソース入力端子です。	
LCD_VSYNC	出力	パネル用 VSYNC 出力	パネル用垂直同期信号出力端子です。	
LCD_HSYNC	出力	パネル用 HSYNC 出力	パネル用水平同期信号出力端子です。	
LCD_DE	出力	パネル用データ イネーブル出力	パネル用データイネーブル信号または データ開始位置パルス信号の出力端子 です。	
LCD_DATA15~0	出力	パネル用データ出力	パネル用データの出力端子です。 MSB LSB MSB LSB [15 : 11] : Red [4 : 0] [10 : 5] : Green [5 : 0] [4 : 0] : Blue [4 : 0]	
LCD_M_DISP	出力	パネル用制御信号	パネル用交流化信号	

2.1.4 構成

図 1にVDC3 の映像録画機能に関するブロック図を示します。映像録画で使用する機能ブロックの概要は表 3を参照してください。

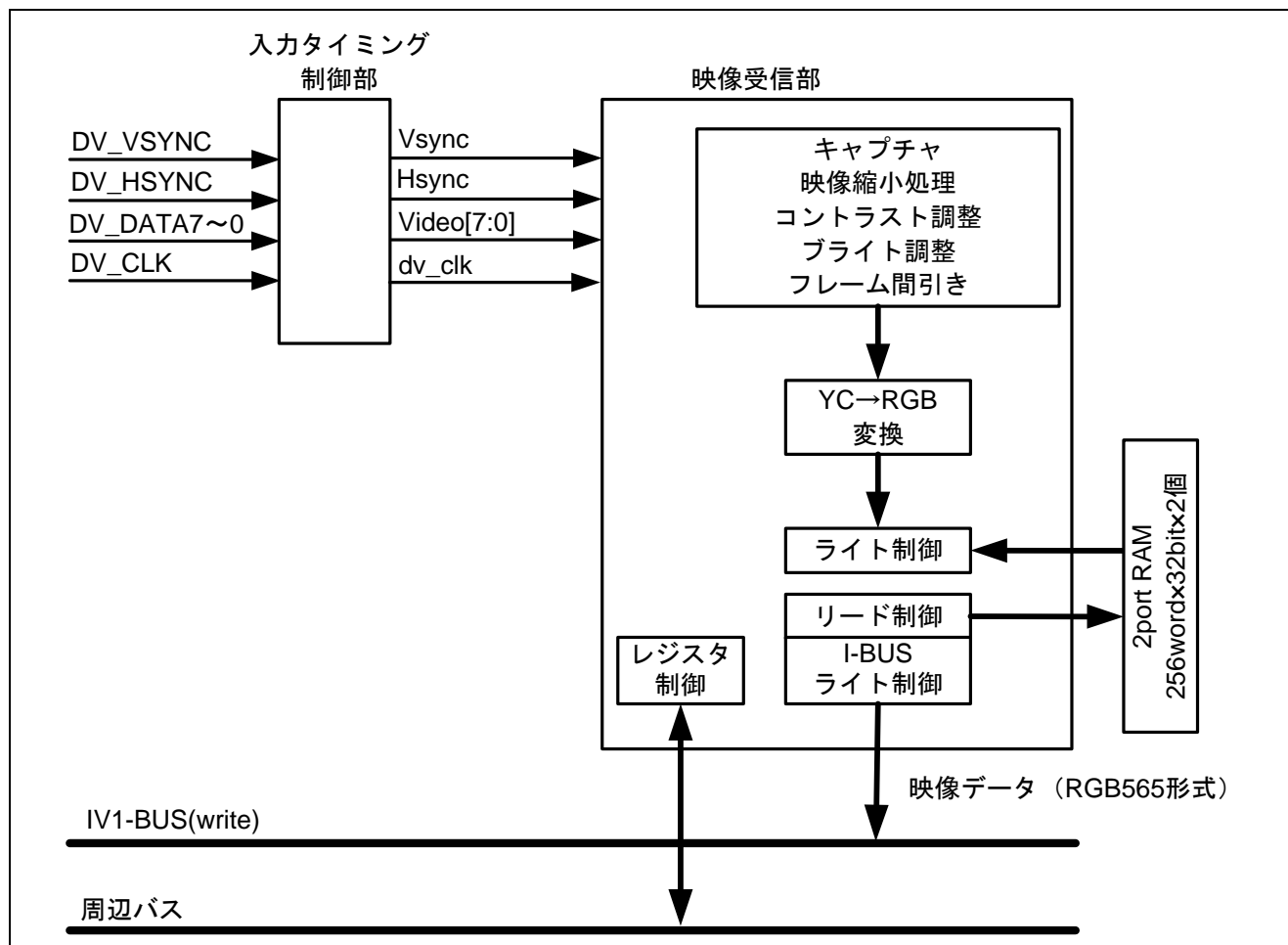


図1 映像録画機能に関するブロック図

表3 映像録画で使用する機能ブロック

ブロック名	機能概要
入力タイミング制御部	入力同期信号のクロック立ち上がり／立ち下がりエッジのタイミング選択、極性を制御します。BT.601、BT.656 映像入力のクロック立ち上がり／立ち下がりエッジのタイミングを制御します。
映像受信部	(1) 入力映像をキャプチャし、スケーリング、コントラスト、ブライツ処理します。 (2) YC を RGB565 形式に変換しデータ IV1-BUS 経由で保存します。 (3) フィールド間引きを行い、RGB565 形式でデータを IV1-BUS 経由で保存します。

2.1.5 入力信号について

VDC3 では BT.601 入力または BT.656 入力のいずれかの入力映像フォーマットを選択できます。ここでは VDC3 の入力映像フォーマットについて説明します。

なお VDC3 は入力映像のライン数を、525 ライン (NTSC) と 625 ライン (PAL) から選択できますが、本応用例では 525 ライン (NTSC) の場合を説明します。

(1) BT.601 入力

BT.601 は、アナログテレビジョン放送標準方式である NTSC や PAL 向けに標準化された規格です。アナログビデオ信号をデジタル化するための変換式やサンプリング周波数などを規定しています。表 4 に BT.601 の概要を示します。詳細は BT.601 の規格書を参照してください。

表4 BT.601 の概要 (NTSC の場合)

項目	内容	
総走査線数	525 本 (2:1 インタレース)	
フレームレート	60 fps	
アスペクト比	4:3 または 16:9	
サンプル構造	4:2:2	4:4:4
色形式	Y、Cr、Cb	Y、Cr、Cb または R、G、B
水平総サンプル数	858 (Y)、429 (Cr、Cb)	858
サンプリング周波数	13.5 MHz (Y)、6.75 MHz (Cr、Cb)	13.5 MHz
符号化形式	8 または 10 ビット/サンプル	
水平有効サンプル数	720 (Y)、360 (Cr、Cb)	720
データ範囲 (8 ビット符号化の場合)	16~235 (Y)、16~240 (Cr、Cb)	16~240

BT.601 入力を選択した場合は、DV_DATA7~0 端子および DV_VSYNC 端子、DV_HSYNC 端子、DV_CLK 端子を映像入力端子として使用します。データ信号を DV_DATA7~0 端子に入力し、垂直方向の同期信号を DV_VSYNC 端子、水平方向の同期信号を DV_HSYNC 端子に入力してください。

図 2 に BT.601 入力のキャプチャタイミングを示します。DV_VSYNC 信号から有効データ領域までの期間は VIDEO_VSTART レジスタで設定することが可能です。同様に、DV_HSYNC 信号から有効データ領域までの期間は VIDEO_HSTART レジスタで設定します。また DV_VSYNC 信号および DV_HSYNC 信号の極性を VIDEO_TIM_CNT レジスタで変更することもできます。

なお、入力映像は 2:1 インタレースのため、フィールド 1 (TOP) とフィールド 2 (BOTTOM) を識別する必要がありますが、VDC3 は VIDEO_TIM_CNT レジスタの FIELD_SKEW[9:0] ビットの設定値に従って両者を識別します。図 3 に BT.601 入力におけるフィールドの識別方法を示します。入力映像のデータフォーマットは YC422 形式です。図 4 にデータ入力フォーマットを示します。

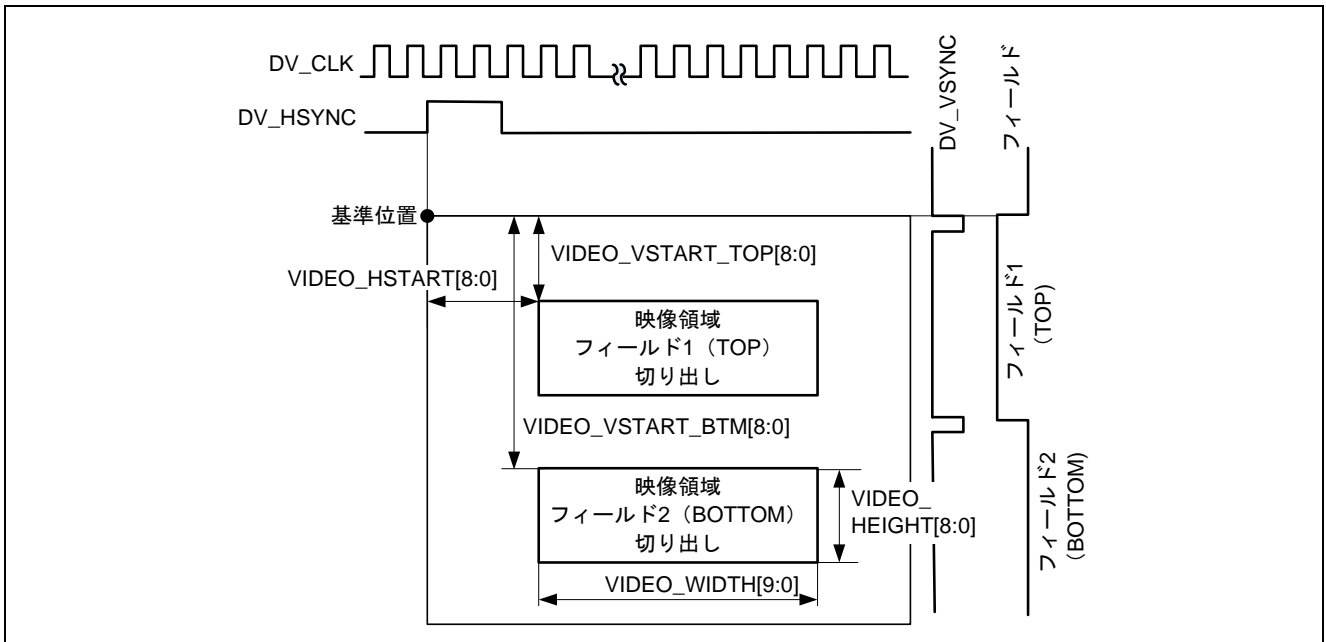


図2 BT.601 入力のキャプチャタイミング

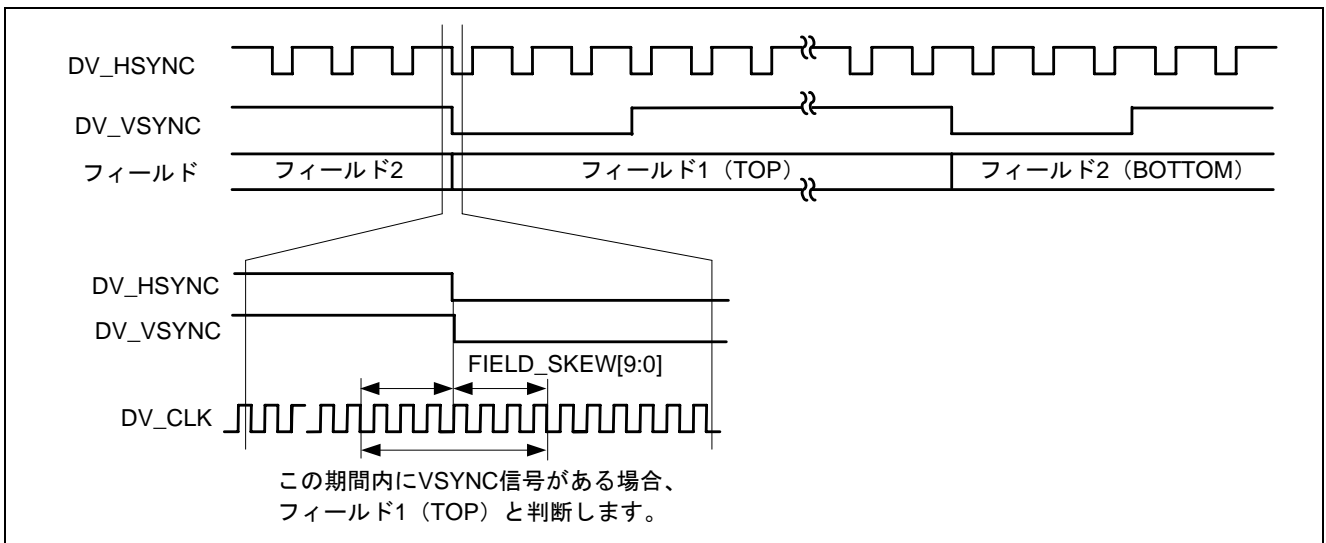


図3 BT.601 入力のフィールドの識別方法

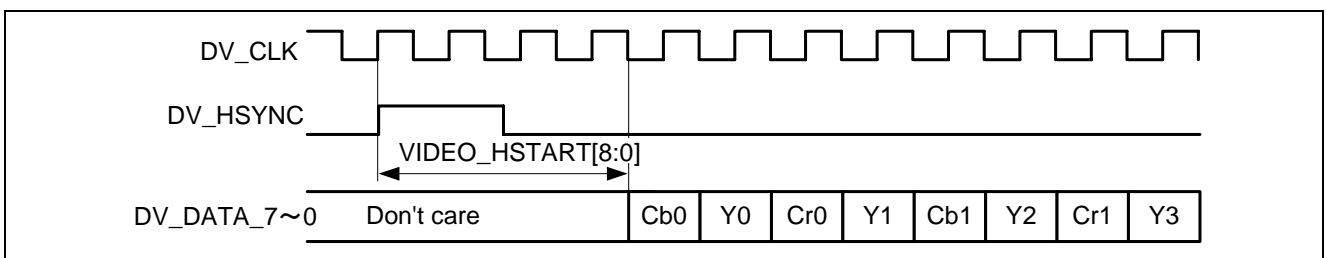


図4 BT.601 入力のデータ入力フォーマット

(2) BT.656 入力

BT.656 は、BT.601 で定義されたデジタルビデオ信号のデータ構造を規定した規格です。データ信号の構造やリファレンスコードが規定されています。ブランキング期間のデータ出力をリファレンスコードに置き換えることでVsync信号とHsync信号のタイミングやフィールド情報を取得することができます。表 5 にリファレンスコードの各ビットの役割を示します。

表5 リファレンスコード (8 ビットデータの場合)

ビット番号	第 1 バイト (H'FF)	第 2 バイト (H'00)	第 3 バイト (H'00)	第 4 バイト (H'XX)
7	全て 1	全て 0	全て 0	1 固定
6				0 : 第 1 フィールド、1 : 第 2 フィールド
5				垂直帰線期間中は 1、他の期間 0
4				0 : SAV (Start of Active Video) 1 : EAV (End of Active Video)
3				保護ビット※ ¹
2				保護ビット※ ¹
1				保護ビット※ ¹
0				保護ビット※ ¹

【注】 1. ビット 6~4 に応じた特定の値が規格で定められています。

BT.656 入力を選択した場合は、DV_DATA7~0 端子のみを使用します。垂直/水平方向の同期情報はデータ信号に埋め込まれるリファレンスコードから取得しますので、BT.656 に準拠したデータ信号を入力してください。

図 5 に BT.656 入力におけるキャプチャタイミングと入力データフォーマットを示します。

		1H期間																
		EAV				Hブランク	SAV				有効エリア							
		1	2	3	4		273	274	275	276	277	278	279	280	1716			
フィールド2 BOTTOM	1	FF	00	00	F1		FF	00	00	EC	ブランキングデータ領域							
	2	FF	00	00	F1		FF	00	00	EC								
	3	FF	00	00	F1		FF	00	00	EC								
フィールド1 TOP	4	FF	00	00	B6		FF	00	00	AB	ブランキングデータ領域							
		FF	00	00	B6		FF	00	00	AB								
	19	FF	00	00	B6		FF	00	00	AB	有効画素データ領域							
	20	FF	00	00	9D		FF	00	00	80					Cb0 Y0 Cr0 Y1	Cb359 Y718 Cr359 Y719		
		FF	00	00	9D		FF	00	00	80								
		FF	00	00	9D		FF	00	00	80								
		FF	00	00	9D		FF	00	00	80								
	263	FF	00	00	9D		FF	00	00	80								
264	FF	00	00	B6		FF	00	00	AB	ブランキングデータ領域								
265	FF	00	00	B6		FF	00	00	AB									
フィールド2 BOTTOM	266	FF	00	00	F1		FF	00	00	EC	ブランキングデータ領域							
	282	FF	00	00	F1		FF	00	00	EC								
	283	FF	00	00	DA		FF	00	00	C7	Cb0 Y0 Cr0 Y1	Cb359 Y718 Cr359 Y719						
		FF	00	00	DA		FF	00	00	C7	有効画素データ領域							
		FF	00	00	DA		FF	00	00	C7								
		FF	00	00	DA		FF	00	00	C7								
		FF	00	00	DA		FF	00	00	C7								
	525	FF	00	00	DA		FF	00	00	C7								

図5 BT.656 入力のキャプチャタイミングとデータ入力フォーマット (NTSC の場合)

2.1.6 映像録画イメージ

図 6に映像録画イメージ図を示します。VDC3 は、入力信号のTOPフィールドのみをキャプチャします。そして、キャプチャした映像を縮小し、コントラスト調整、ブライツ調整した後にRAMにRGB565形式で保存されます。

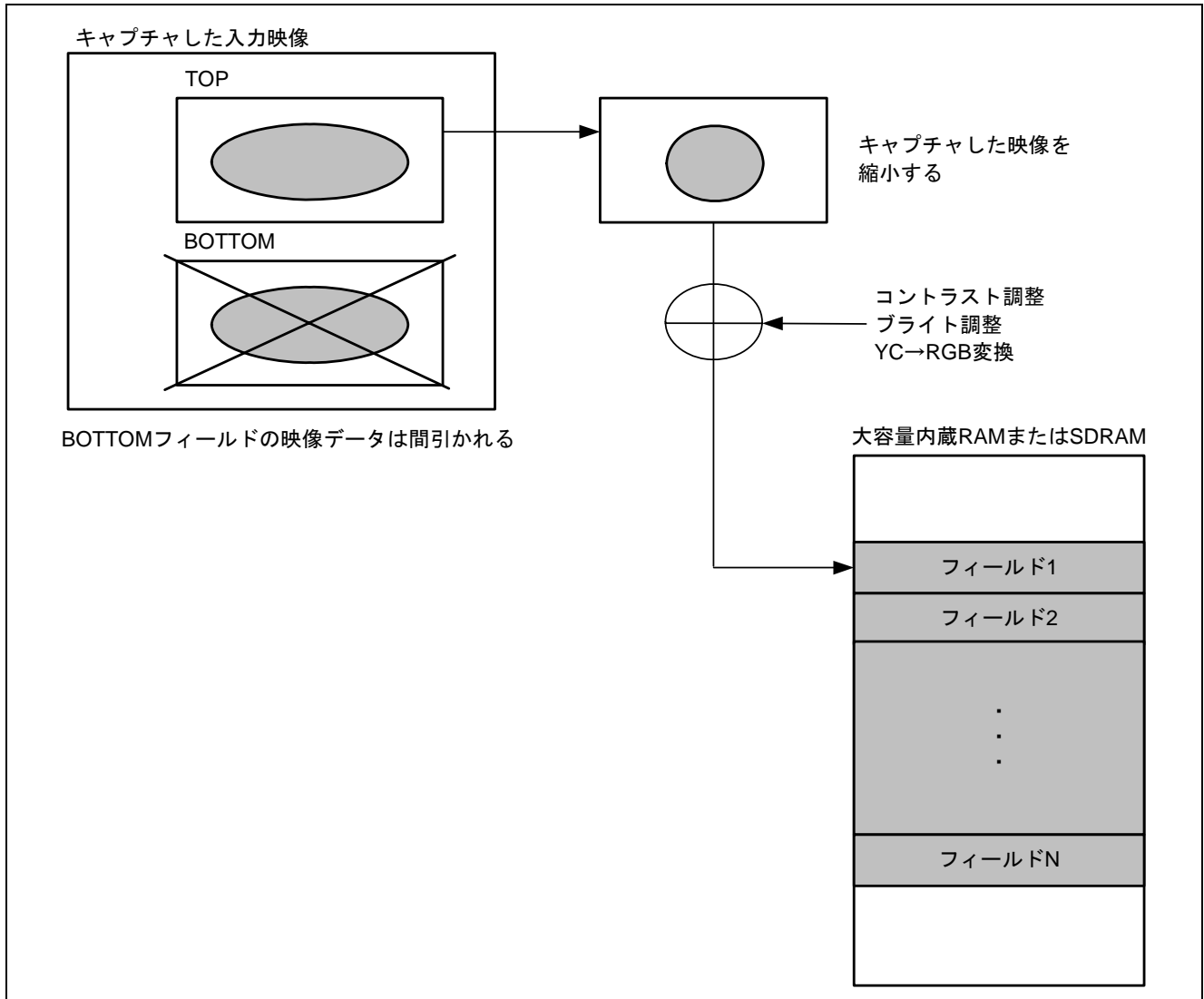


図6 映像録画イメージ図

2.2 映像録画における回路接続例

図 7 に映像録画を行う場合の回路接続例を示します。デジタルビデオデコーダを用いてアナログビデオ信号をデジタルビデオ信号に変換し、DV_CLK、DV_VSYNC、DV_HSYNC、DV_DATA7~DV_DATA0 端子から映像信号をVDC3 に入力します。SDRAMの接続例については、SH7262/SH7264 アプリケーションノート「SH7262/SH7264 グループ SDRAMインタフェース設定例」を参照してください。

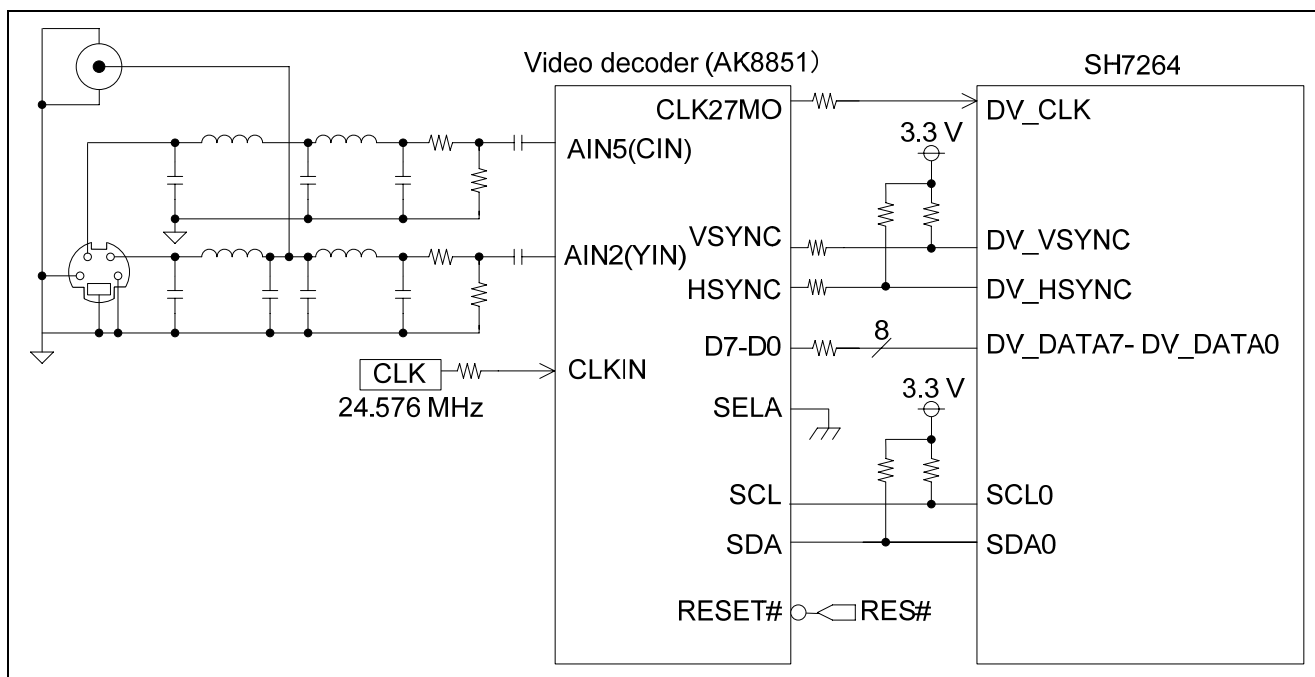


図7 回路接続例

2.3 参考プログラムの仕様

ここでは参考プログラムの仕様と各処理のフローチャートを説明します。

2.3.1 仕様

- BT.656 形式の入力映像を SDRAM に RGB565 形式で保存します。
- 水平方向と垂直方向のスケーリングは 2 分の 1 に設定します。
- 保存するフィールド数は 30 フィールドです。

2.3.2 参考プログラムのメインフロー

図 8 に参考プログラムのメインフローを示します。図 9～図 12 に示す処理を実行し、入力映像を SDRAM に保存します。

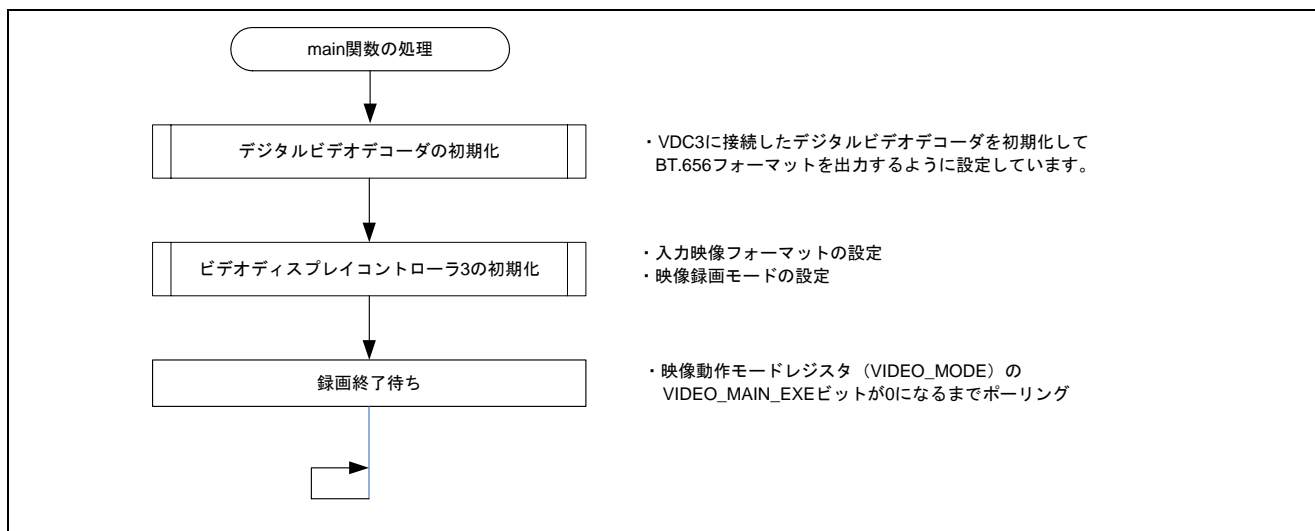


図8 参考プログラムのメインフロー

2.3.3 入力映像のフォーマット設定フロー

図 9に入力映像のフォーマットを指定する設定例を示します。本応用例ではBT.656 入力を選択します。

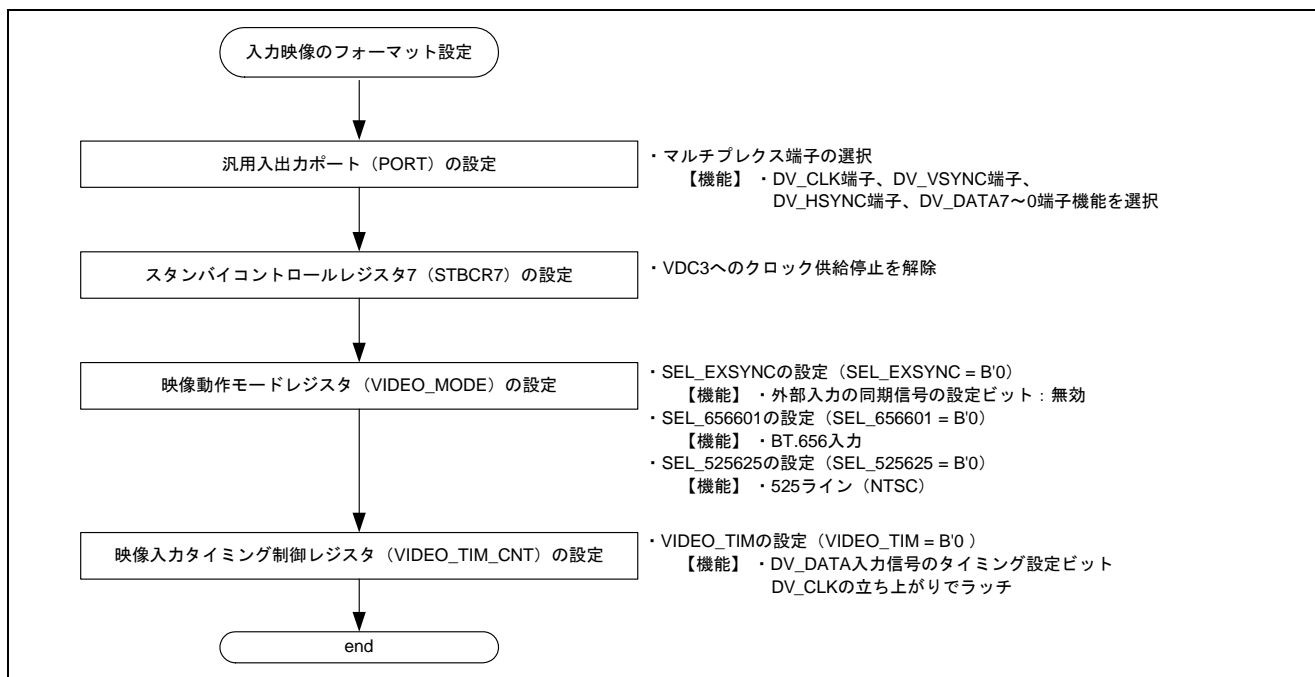


図9 入力映像フォーマット設定例

2.3.4 映像録画モードの設定フロー

図 10と図 11に映像録画モードの設定例を示します。本応用例ではキャプチャした入力映像を垂直方向に1/2、水平方向に1/2 スケーリングしてSDRAMに保存しています。保存するフィールド数は30フィールドです。

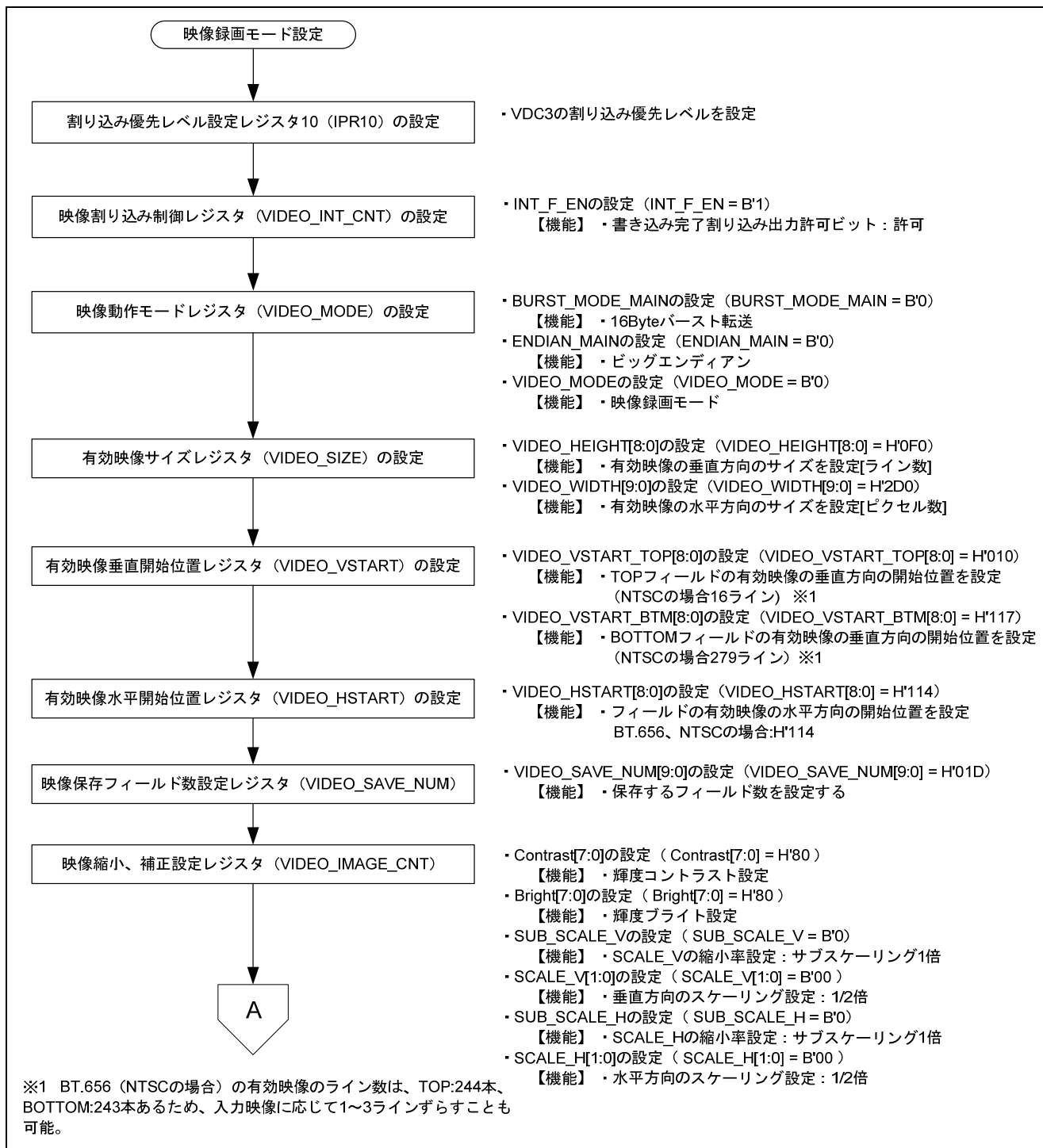


図10 映像録画モード設定例 (1)

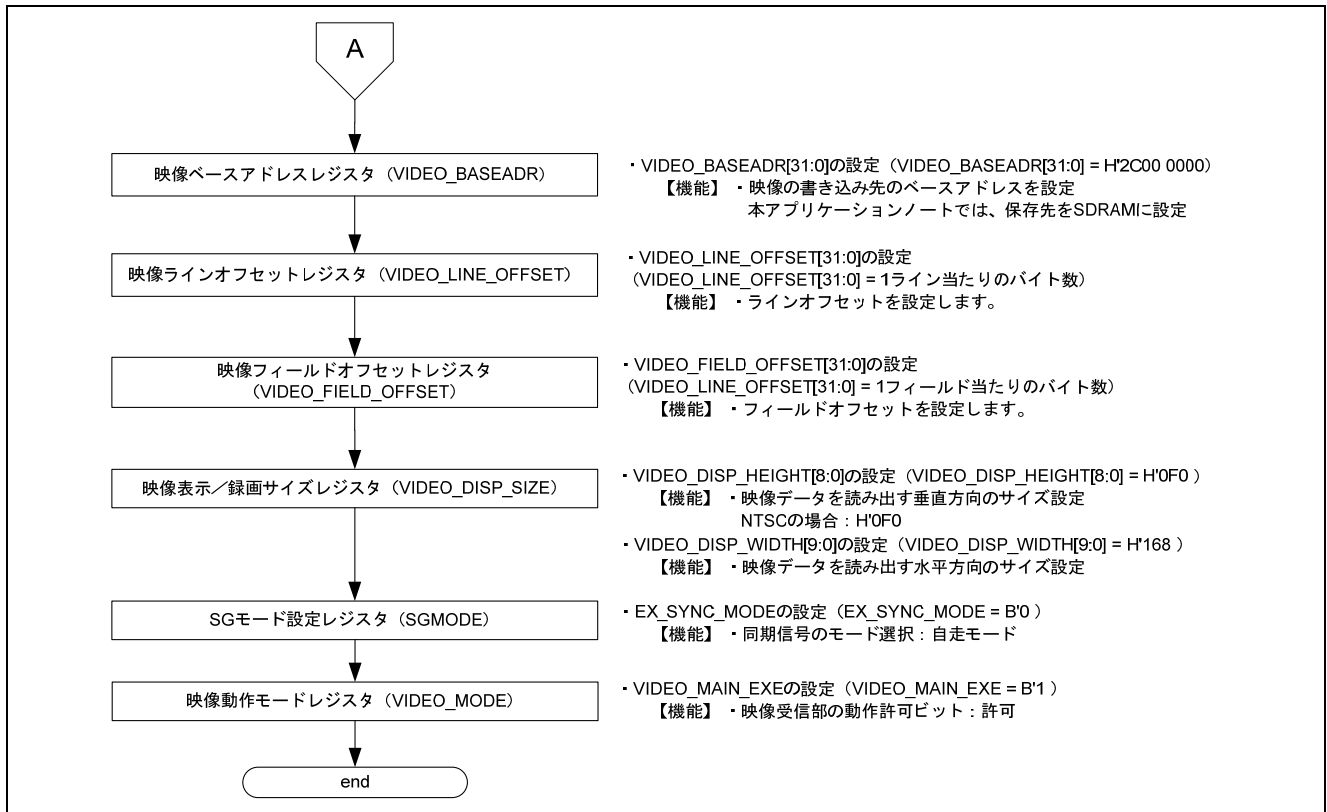


図11 映像録画モード設定例 (2)

2.3.5 割り込み処理フロー

図 12に映像 1 フィールド分の書き込みが完了した時の割り込み処理を示します。応用例では、割り込み毎に録画したフィールド数をカウントします。設定した録画フィールド数の録画が完了すると、映像録画を停止しています。

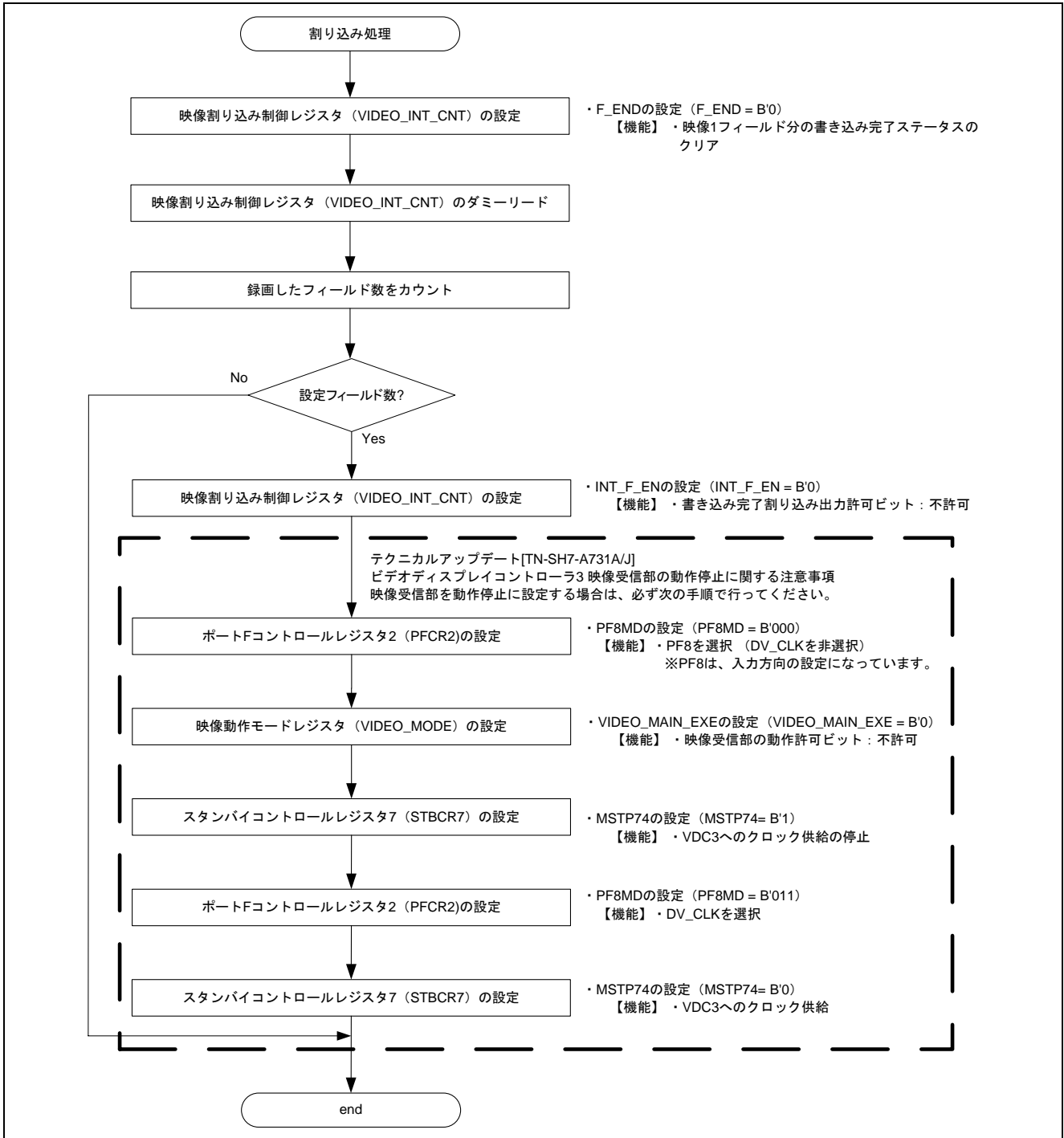


図12 映像 1 フィールド書き込み完了割り込み処理

3. 参考プログラムリスト

3.1 サンプルプログラムリスト"main.c" (1)

```
1  /*****
2  *   DISCLAIMER
3  *
4  *   This software is supplied by Renesas Electronics Corporation and is only
5  *   intended for use with Renesas products. No other uses are authorized.
6  *
7  *   This software is owned by Renesas Electronics Corporation and is protected under
8  *   all applicable laws, including copyright laws.
9  *
10 *   THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 *   REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 *   INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 *   PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 *   DISCLAIMED.
15 *
16 *   TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 *   ELECTRONICS CORPORATION NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 *   FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 *   FOR ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 *   AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21 *
22 *   Renesas reserves the right, without notice, to make changes to this
23 *   software and to discontinue the availability of this software.
24 *   By using this software, you agree to the additional terms and
25 *   conditions found by accessing the following link:
26 *   http://www.renesas.com/disclaimer
27 *****/
28 /* Copyright (C) 2009(2010,2011) Renesas Electronics Corporation. All Rights Reserved.*/
29 /*****
30 *   System Name : SH7264 Sample Program
31 *   File Name   : main.c
32 *   Abstract    : VDC3 映像録画例
33 *   Version     : 2.00.00
34 *   Device      : SH7264
35 *   Tool-Chain  : High-performance Embedded Workshop (Ver.4.07.00).
36 *               : C/C++ compiler package for the SuperH RISC engine family
37 *               :                               (Ver.9.03 Release00).
38 *   OS          : None
39 *   H/W Platform: M3A-HS64G50(CPU board), M3A-HS64G02(Option board)
40 *   Description :
41 *****/
42 *   History     : Jan.15,2009 Ver.1.00.00
43 *               : Jun.29,2009 Ver.1.01.00 ファイルフォーマット変更
44 *               : Feb.28,2011 Ver.2.00.00 VDC3 のコード修正に対応
45 *****/
46
47
```

3.2 サンプルプログラムリスト"main.c" (2)

```
48  /*****
49  Includes <System Includes> , "Project Includes"
50  *****/
51  #include <stdio.h>
52  #include "iodefine.h"
53  #include "io_vdc3_video_rec.h"
54
55  /*****
56  Exported global variables and functions (to be accessed by other files)
57  *****/
58  /* ==== Global functions ==== */
59  void main(void);
60
61  /*****
62  * ID          :
63  * Outline     : 映像録画メイン
64  * Include     :
65  * Declaration : void main(void);
66  * Description : 本関数は、映像を録画します。
67  * Argument    : void
68  * Return Value : void
69  *****/
70  void main(void)
71  {
72      /* ==== デジタルビデオデコーダの初期化 ==== */
73      init_video_decoder();
74
75      /* ==== VDC3 の初期化 ==== */
76      io_vdc3_init();
77
78      /* ==== 映像録画が終わるまで待つ ==== */
79      while(1){
80          if( VDC3.VIDEO_MODE.BIT.VIDEO_MAIN_EXE == 0){
81              break;
82          }
83      }
84
85      while(1){
86          /* Loop */
87      }
88  }
89
90  /* End of File */
91
92
```

3.3 サンプルプログラムリスト"io_vdc3_video_rec.c" (1)

```
1  /*****
2  *   DISCLAIMER
3  *
4  *   This software is supplied by Renesas Electronics Corporation and is only
5  *   intended for use with Renesas products. No other uses are authorized.
6  *
7  *   This software is owned by Renesas Electronics Corporation and is protected under
8  *   all applicable laws, including copyright laws.
9  *
10 *   THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 *   REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 *   INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 *   PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 *   DISCLAIMED.
15 *
16 *   TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 *   ELECTRONICS CORPORATION NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 *   FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 *   FOR ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 *   AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21 *
22 *   Renesas reserves the right, without notice, to make changes to this
23 *   software and to discontinue the availability of this software.
24 *   By using this software, you agree to the additional terms and
25 *   conditions found by accessing the following link:
26 *   http://www.renesas.com/disclaimer
27 *****/
28 /* Copyright (C) 2011 Renesas Electronics Corporation. All Rights Reserved.*/
29 /*****
30 *   System Name : SH7264 Sample Program
31 *   File Name   : io_vdc3_video_rec.c
32 *   Abstract    : VDC3 映像録画例
33 *   Version     : 1.00.00
34 *   Device      : SH7264
35 *   Tool-Chain  : High-performance Embedded Workshop (Ver.4.07.00).
36 *               : C/C++ compiler package for the SuperH RISC engine family
37 *               :                               (Ver.9.03 Release00).
38 *   OS          : None
39 *   H/W Platform: M3A-HS64G50(CPU board), M3A-HS64G02(Option board)
40 *   Description :
41 *****/
42 *   History     : Feb.28,2011 Ver.1.00.00 VDC3の既存サンプルコードを統合して作成
43 *****/
44
45
```

3.4 サンプルプログラムリスト"io_vdc3_video_rec.c" (2)

```
46  /*****
47  Includes <System Includes> , "Project Includes"
48  *****/
49  #include "iodefine.h"
50  #include "io_vdc3_video_rec.h"
51
52  /*****
53  Exported global variables and functions (to be accessed by other files)
54  *****/
55  /* ==== Global functions ==== */
56  void io_vdc3_init(void);
57  void io_int_vdc3_field_end(void);
58
59  /* ==== Global variables ==== */
60  #pragma section VREC_BUFF /* バッファはキャッシュ無効空間の 128 バイトまたは 16 バイト境界に配置 */
61  unsigned short video_rec_buffer[VREC_FIELD_NUM][(VREC_FIELD_OFFSET / BYTES_PER_PIXEL)];
62  #pragma section
63
64  /*****
65  Private global variables and functions
66  *****/
67  /* ==== Private functions ==== */
68  static void io_vdc3_init_video_in(void);
69  static void io_vdc3_init_video_rec(void);
70  static void io_vdc3_start(void);
71
72  /* ==== Private variables ==== */
73  static int saved_field_num; /* 録画済みフィールド数 */
74
75  /*****
76  * ID          :
77  * Outline     : VDC3 の初期化
78  * Include     :
79  * Declaration : void io_vdc3_init(void);
80  * Description : 本関数は映像録画機能を行うために VDC3 を初期化します。
81  * Argument    : void
82  * Return Value : void
83  *****/
```

3.5 サンプルプログラムリスト"io_vdc3_video_rec.c" (3)

```
84 void io_vdc3_init(void)
85 {
86     int i, j;
87
88     /* ==== データの初期化 ==== */
89     saved_field_num = 0; /* 録画済みフィールド数の初期化 */
90
91     /* ==== PORT ==== */
92     /* ---- Video (in) ---- */
93     PORT.PFCR1.BIT.PF7MD = 3; /* DV_DATA7 */
94     PORT.PFCR1.BIT.PF6MD = 3; /* DV_DATA6 */
95     PORT.PFCR1.BIT.PF5MD = 3; /* DV_DATA5 */
96     PORT.PFCR1.BIT.PF4MD = 3; /* DV_DATA4 */
97     PORT.PFCR0.BIT.PF3MD = 3; /* DV_DATA3 */
98     PORT.PFCR0.BIT.PF2MD = 3; /* DV_DATA2 */
99     PORT.PFCR0.BIT.PF1MD = 3; /* DV_DATA1 */
100    PORT.PFCR0.BIT.PF0MD = 3; /* DV_DATA0 */
101    PORT.PECR1.BIT.PE5MD = 3; /* DV_HSYNC */
102    PORT.PECR1.BIT.PE4MD = 3; /* DV_VSYNC */
103    PORT.PFCR2.BIT.PF8MD = 3; /* DV_CLK */
104
105    /* ---- Display (out) ---- */
106    PORT.PGCR7.WORD = 0x5A01u; /* LCD_DATA0 書き込み時はビット操作不可 */
107    PORT.PGCR5.BIT.PG20MD = 1; /* LCD_EXTCLK */
108    PORT.PGCR4.WORD = 0x1111u; /* LCD_CLK, LCD_DE, LCD_HSYNC, LCD_VSYNC */
109    PORT.PGCR3.WORD = 0x1111u; /* LCD_DATA15-12 */
110    PORT.PGCR2.WORD = 0x1111u; /* LCD_DATA11-08 */
111    PORT.PGCR1.WORD = 0x1111u; /* LCD_DATA07-04 */
112    PORT.PGCR0.BIT.PG3MD = 1; /* LCD_DATA03 */
113    PORT.PGCR0.BIT.PG2MD = 1; /* LCD_DATA02 */
114    PORT.PGCR0.BIT.PG1MD = 1; /* LCD_DATA01 */
115
116    /* ==== CPG ==== */
117    CPG.STBCR7.BIT.MSTP74 = 0; /* VDC3 のクロック供給許可 */
118
119    /* ==== INTC ==== */
120    INTC.IPR10.BIT._VDC3 = 3; /* VDC3 の割り込み優先レベルを設定 */
121
122    /* ==== VDC3 ==== */
123    /* ---- 入力タイミング制御部、映像受信の初期化 ---- */
124    io_vdc3_init_video_in();
125
126    /* ---- 映像録画機能の設定 ---- */
127    io_vdc3_init_video_rec();
128
129    /* ---- 動作開始 ---- */
130    io_vdc3_start();
131 }
132
```

3.6 サンプルプログラムリスト"io_vdc3_video_rec.c" (4)

```
133  /*****
134  * ID      :
135  * Outline : 書き込み完了割り込み処理
136  * Include : iodef.h
137  * Declaration : void io_int_vdc3_field_end(void);
138  * Description : 動画録画モード時の書き込み完了割り込みハンドラです。
139  *             : 1 フィールドの書き込み完了毎に保存枚数をカウントします。
140  *             : 保存枚数が 30 枚に達した場合、録画処理を停止します。
141  * Argument : void
142  * Return Value : void
143  *****/
144  void io_int_vdc3_field_end(void)
145  {
146      volatile unsigned long dummy;
147
148      VDC3.VIDEO_INT_CNT.BIT.F_END = 0;          /* 1 フィールド書き込み完了ステータスクリア */
149      dummy = VDC3.VIDEO_INT_CNT.LONG;          /* ダミーリード */
150      saved_field_num++;                          /* 録画したフィールド数をカウント */
151
152      /* バッファ数分録画したら停止する */
153      if(saved_field_num == VREC_FIELD_NUM){
154
155          VDC3.VIDEO_INT_CNT.BIT.INT_F_EN = 0;    /* 1 フィールド書き込み完了割り込み不許可 */
156
157          /* ==== VDC3 映像受信部の動作停止に関する注意事項[TN-SH7-A731A/J] ==== */
158          /* (1) 汎用入出力ポートで DV_CLK 機能を非選択(PFCR2 レジスタ) */
159          PORT.PFCR2.BIT.PF8MD = 0;                /* PF8 を選択 */
160
161          /* (2) VIDEO_MAIN_EXE=0 に設定 */
162          VDC3.VIDEO_MODE.BIT.VIDEO_MAIN_EXE = 0;
163
164          /* (3) VDC3 へのクロック供給を停止(STBCR7) */
165          CPG.STBCR7.BIT.MSTP74 = 1;
166
167          /* (4) 汎用入出力ポートで DV_CLK 機能を選択(PFCR2 レジスタ) */
168          PORT.PFCR2.BIT.PF8MD = 3;                /* DV_CLK を選択 */
169
170          /* (5) VDC3 へのクロックの供給 */
171          CPG.STBCR7.BIT.MSTP74 = 0;
172      }
173  }
```

3.7 サンプルプログラムリスト"io_vdc3_video_rec.c" (5)

```
176  /*****
177  * ID      :
178  * Outline : 入力タイミング制御部、映像受信の初期化
179  * Include : iodef.h
180  * Declaration : static void io_vdc3_init_video_in(void);
181  * Description : 本関数は映像入力を行うためにVDC3を初期化します。
182  *           : 入力映像の規格は、BT.656として設定します。
183  * Argument : void
184  * Return Value : void
185  *****/
186  static void io_vdc3_init_video_in(void)
187  {
188  /* ---- 入力映像フォーマットの設定 ---- */
189  VDC3.VIDEO_MODE.BIT.SEL_EXSYNC = 0; /* 外部入力の同期信号を無効化 */
190  VDC3.VIDEO_MODE.BIT.SEL_65601 = 0; /* BT.656 入力を選択 */
191  VDC3.VIDEO_MODE.BIT.SEL_525625 = 0; /* 入力映像のライン数：525ライン(NTSC) */
192  VDC3.VIDEO_TIM_CNT.LONG = 0x00000000ul; /* DV_DATA 入力信号を立ち上がりでラッチ */
193  /* その他は BT656 のため設定不要 */
194  }
```

3.8 サンプルプログラムリスト"io_vdc3_video_rec.c" (6)

```
195  /*****
196  * ID      :
197  * Outline : 映像録画機能の設定
198  * Include : iodef.h
199  * Declaration : static void io_vdc3_init_video_rec(void);
200  * Description : 本関数は、VDC3 の映像録画機能を使用して、SDRAM に映像信号を保存
201  *           : するための設定処理を行っています。
202  * Argument  : void
203  * Return Value : void
204  *****/
205  static void io_vdc3_init_video_rec(void)
206  {
207      /* ---- 映像録画機能の設定 ( NTSC, BT.656 ) ---- */
208      VDC3.VIDEO_INT_CNT.BIT.INT_F_EN      = 1; /* 1 フィールド書き込み完了割り込み許可 */
209      VDC3.VIDEO_MODE.BIT.BURST_MODE_MAIN = 0; /* 映像受信部のパス: 16Byte パースト転送 */
210      VDC3.VIDEO_MODE.BIT.ENDIAN_MAIN     = 0; /* 映像受信部のパス: ビッグエンディアン */
211      VDC3.VIDEO_MODE.BIT.VIDEO_MODE     = 0; /* 映像録画モード */
212      VDC3.VIDEO_SIZE.BIT.VIDEO_HEIGHT   = VIN_INPUT_HEIGHT; /* ライン数 */
213      VDC3.VIDEO_SIZE.BIT.VIDEO_WIDTH    = VIN_INPUT_WIDTH; /* ピクセル数 */
214      VDC3.VIDEO_VSTART.BIT.VIDEO_VSTART_TOP = VIN_VSTART_VALIDDATA_TOP;
215      VDC3.VIDEO_VSTART.BIT.VIDEO_VSTART_BTM = VIN_VSTART_VALIDDATA_BTM;
216      VDC3.VIDEO_HSTART.BIT.VIDEO_HSTART   = VIN_HSTART_VALIDDATA;
217      VDC3.VIDEO_SAVE_NUM.BIT.FIELD_SAVE_NUM = VREC_FIELD_NUM - 1;
218      VDC3.VIDEO_IMAGE_CNT.LONG = 0x80800300ul; /* 輝度コントラスト調整: 初期値 */
219                                          /* 輝度ブライツ調整: 初期値 */
220                                          /* 輝度クリップ設定: 有効 */
221                                          /* 色差クリップ設定: 有効 */
222                                          /* 垂直方向スケーリング: 1/2 */
223                                          /* 水平方向スケーリング: 1/2 */
224      VDC3.VIDEO_BASEADR.LONG              = (unsigned long)video_rec_buffer;
225      VDC3.VIDEO_LINE_OFFSET.LONG          = VREC_LINE_OFFSET;
226      VDC3.VIDEO_FIELD_OFFSET.LONG         = VREC_FIELD_OFFSET;
227      VDC3.VIDEO_DISP_SIZE.BIT.VIDEO_DISP_HEIGHT = VREC_DISP_SZ_Y; /* ライン数 */
228      VDC3.VIDEO_DISP_SIZE.BIT.VIDEO_DISP_WIDTH  = VREC_DISP_SZ_X; /* ピクセル数 */
229      VDC3.SGMODE.BIT.EX_SYNC_MODE          = 0; /* 自走モード */
230  }
231
```


3.9 サンプルプログラムリスト"io_vdc3_video_rec.c" (7)

```
232  /*****
233  * ID      :
234  * Outline : VDC3 の動作開始
235  * Include : iodef.h
236  * Declaration : static void io_vdc3_start(void);
237  * Description : 本関数はVDC3 の動作開始設定を行います。
238  *             : VDC3 の各種レジスタを設定した後に本関数を実行します。
239  *             : レジスタ設定は次の Vsync 同期にて更新されます。
240  * Argument : void
241  * Return Value : void
242  *****/
243  static void io_vdc3_start(void)
244  {
245      /* ---- 映像受信部の動作許可 ---- */
246      VDC3.VIDEO_MODE.BIT.VIDEO_MAIN_EXE = 1;
247  }
248  /* End of File */
249
```

3.10 サンプルプログラムリスト"io_vdc3_video_rec.h" (1)

```
1  /*****
2  *   DISCLAIMER
3  *
4  *   This software is supplied by Renesas Electronics Corporation and is only
5  *   intended for use with Renesas products. No other uses are authorized.
6  *
7  *   This software is owned by Renesas Electronics Corporation and is protected under
8  *   all applicable laws, including copyright laws.
9  *
10 *   THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 *   REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 *   INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 *   PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 *   DISCLAIMED.
15 *
16 *   TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 *   ELECTRONICS CORPORATION NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 *   FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 *   FOR ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 *   AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21 *
22 *   Renesas reserves the right, without notice, to make changes to this
23 *   software and to discontinue the availability of this software.
24 *   By using this software, you agree to the additional terms and
25 *   conditions found by accessing the following link:
26 *   http://www.renesas.com/disclaimer
27 *****/
28 /* Copyright (C) 2011 Renesas Electronics Corporation. All Rights Reserved.*/
29 /*****
30 *   System Name : SH7264 Sample Program
31 *   File Name   : io_vdc3_video_rec.h
32 *   Abstract    : VDC3 映像録画例
33 *   Version     : 1.00.00
34 *   Device      : SH7264
35 *   Tool-Chain  : High-performance Embedded Workshop (Ver.4.07.00).
36 *               : C/C++ compiler package for the SuperH RISC engine family
37 *               :                               (Ver.9.03 Release00).
38 *   OS          : None
39 *   H/W Platform: M3A-HS64G50(CPU board), M3A-HS64G02(Option board)
40 *   Description :
41 *****/
42 *   History     : Feb.28,2011 Ver.1.00.00 VDC3の既存サンプルコードを統合して作成
43 *****/
44
45
```

3.11 サンプルプログラムリスト"io_vdc3_video_rec.h" (2)

```
46  /*****
47  Macro definitions
48  *****/
49  #define BYTES_PER_PIXEL          2          /* 1ピクセル当たりのバイト数 */
50  #define RGB565_BLACK             0x0000u /* 黒 */
51  #define RGB565_WHITE            0xFFFFu /* 白 */
52  #define RGB565_GREEN            0x07E0u /* 緑 */
53  #define RGB565_BLUE             0x001Fu /* 青 */
54
55  /* ---- 映像入力パラメータ ---- */
56  #define VIN_VSTART_VALIDDATA_TOP 16        /* TOP領域の垂直方向キャプチャタイミング */
57  #define VIN_VSTART_VALIDDATA_BTM 279      /* BOTTOM領域の垂直方向キャプチャタイミング */
58  #define VIN_HSTART_VALIDDATA     276      /* 水平方向のキャプチャタイミング */
59  #define VIN_INPUT_HEIGHT         240      /* 入力有効映像のライン数 */
60  #define VIN_INPUT_WIDTH          720      /* 入力有効映像のピクセル数 */
61
62  /* ---- 映像録画パラメータ ---- */
63  #define VREC_DISP_SZ_Y           240      /* 録画する映像領域の高さ */
64  #define VREC_DISP_SZ_X           360      /* 録画する映像領域の幅 */
65  #define VREC_FIELD_NUM           30       /* 録画するフィールド数 */
66  #define VREC_LINE_OFFSET         ((VREC_DISP_SZ_X * BYTES_PER_PIXEL) + 15) & 0xFFFFFFFFul
67                                     /* 1ライン当たりのバイト数 */
68  #define VREC_FIELD_OFFSET        (VREC_LINE_OFFSET * VREC_DISP_SZ_Y)
69                                     /* 1フィールド当たりのバイト数 */
70
71  /*****
72  Imported global variables and functions (from other files)
73  *****/
74  /* ==== Global functions ==== */
75  extern void io_vdc3_init(void);
76
77  /* ==== Global variables ==== */
78  extern unsigned short video_rec_buffer[VREC_FIELD_NUM][VREC_FIELD_OFFSET / BYTES_PER_PIXEL];
79
80  /* End of File */
81
```

4. 参考ドキュメント

- ソフトウェアマニュアル
SH-2A、SH2A-FPU ソフトウェアマニュアル Rev.3.00
(最新版をルネサスエレクトロニクスのホームページから入手してください。)
- ハードウェアマニュアル
SH7262 グループ、SH7264 グループ ハードウェアマニュアル Rev.2.00
(最新版をルネサスエレクトロニクスのホームページから入手してください。)
- テクニカルアップデート
ビデオディスプレイコントローラ 3 映像受信部の動作停止に関する注意事項 (TN-SH7-A731A/J) Rev.1.00
(最新版をルネサスエレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.03.23	—	初版発行
1.01	2009.07.01	12 14,15 16 17-23	・ 2.3.1 仕様 修正 ・ 2.3.4 映像録画モードの設定フロー 修正 ・ 2.3.5 割り込み処理フロー 修正 ・ 3.参考プログラムリスト 修正
1.02	2011.03.23	17~25	ソースコードの構成を変更

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違うと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続きを行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/inquiry>

