

RX64M、RX71M グループ

R01AN2213JJ0110

Rev.1.10

DTCa による調歩同期式 SCIFA 送受信

2020.12.21

要旨

本アプリケーションノートでは、RX64M、RX71M グループのデータトランスファコントローラ(以下、DTC)、FIFO 内蔵シリアルコミュニケーションインターフェース(以下、SCIF)を使用して、調歩同期式のシリアル送受信を行う方法について説明します。

対象デバイス

- RX64M グループ
 - ・ RX64M グループ 177、176 ピン版 ROM 容量 : 2MB~4MB
 - ・ RX64M グループ 145、144 ピン版 ROM 容量 : 2MB~4MB
 - ・ RX64M グループ 100 ピン版 ROM 容量 : 2MB~4MB
- RX71M グループ
 - ・ RX71M グループ 177、176 ピン版 ROM 容量 : 2MB~4MB
 - ・ RX71M グループ 145、144 ピン版 ROM 容量 : 2MB~4MB
 - ・ RX71M グループ 100 ピン版 ROM 容量 : 2MB~4MB

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
2. 動作確認条件	4
3. 関連アプリケーションノート	4
4. ハードウェア説明	5
4.1 ハードウェア構成例	5
4.2 ボード使用上の注意事項	5
4.3 使用端子一覧	5
5. ソフトウェア説明	6
5.1 動作概要	9
5.1.1 送信動作	9
5.1.2 受信動作	11
5.2 セクション構成	12
5.3 ファイル構成	13
5.4 オプション設定メモリ	13
5.5 定数一覧	13
5.6 構造体/共用体一覧	14
5.7 変数一覧	15
5.8 関数一覧	16
5.9 関数仕様	17
5.10 フローチャート	21
5.10.1 メイン処理	21
5.10.2 ポート初期設定	22
5.10.3 周辺機能初期設定	22
5.10.4 SCIFA9 初期設定	23
5.10.5 DTC 初期設定	25
5.10.6 IRQ 初期設定	26
5.10.7 SCIFA9 送受信開始	27
5.10.8 SCIFA9 受信データフル割り込み処理	28
5.10.9 SCIFA9 送信データエンプティ割り込み処理	28
5.10.10 グループ AL0 割り込み処理	29
5.10.11 SCIFA9 送信終了割り込み処理	30
5.10.12 SCIFA9 受信エラー割り込み処理	30
5.10.13 SCIFA9 ブレーク検出またはオーバラン割り込み処理	31
5.10.14 SCIFA9 受信データレディ割り込み処理	31
6. 送受信データ数と FIFO しきい値についての注意事項	32
7. サンプルコード	32
8. 参考ドキュメント	32

1. 仕様

SCIF を使用して調歩同期式のシリアル送受信を行います。

送信データは、あらかじめ RAM の送信データ格納領域に設定しておき、DTC を使用して送信します。受信データは、DTC を使用して RAM の受信データ格納領域に格納します。

割り込み要求端子(IRQ5)の立ち下がりエッジを検出すると、シリアル送受信を開始します。

- 転送速度 : 38400bps
- データ長 : 8 ビット、LSB ファースト
- ストップビット : 1 ビット
- パリティ : なし
- ハードウェアフロー制御 : なし

表 1.1 に使用する周辺機能と用途を、図 1.1 にブロック図を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
SCIF	調歩同期シリアル送受信
DTC	SCIFA9 の受信データを RAM へ転送 RAM の送信データを SCIFA9 へ転送
IRQ5	シリアル送受信開始トリガ（通常送受信）

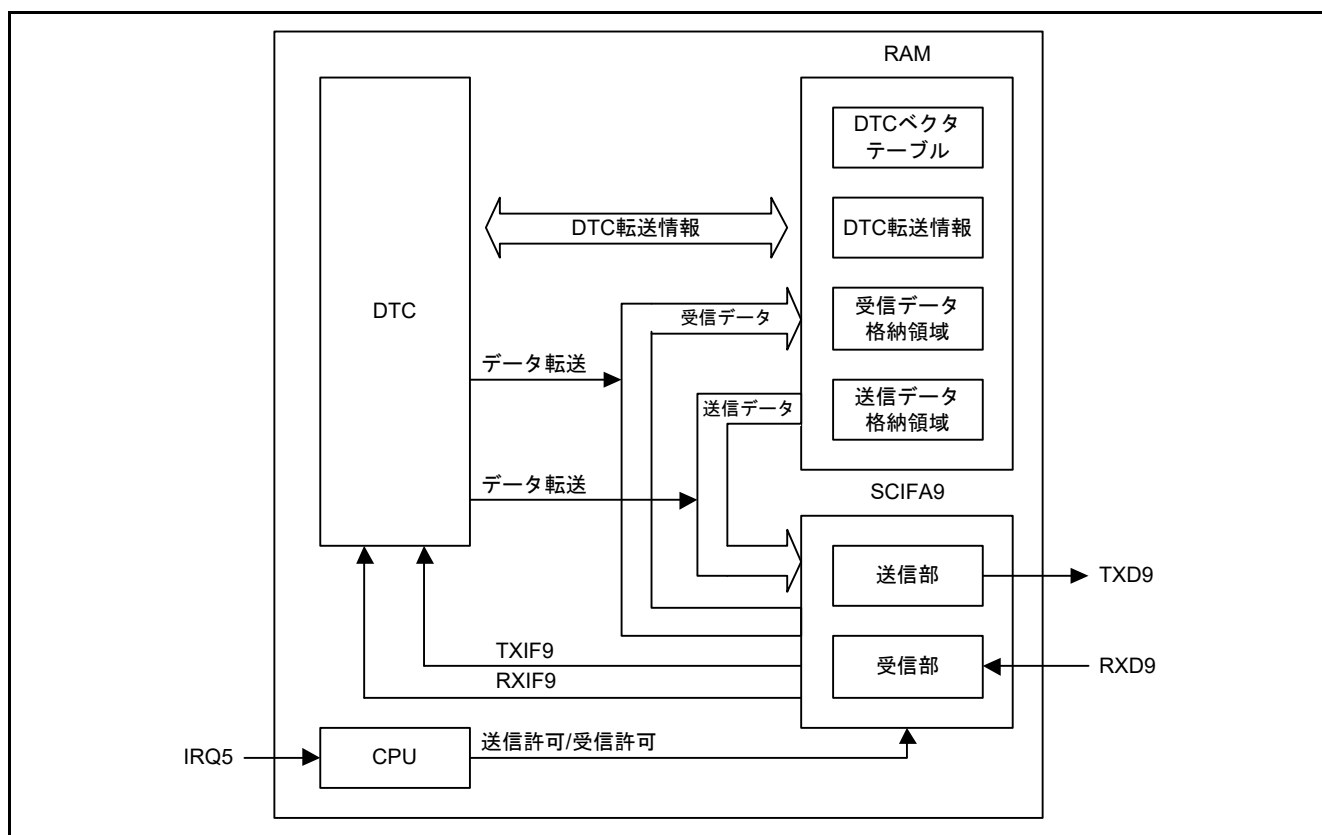


図 1.1 ブロック図

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	R5F564MLCDFC (RX64M グループ)
動作周波数	メインクロック: 24MHz PLL: 240MHz (メインクロック 1 分周 10 通倍) システムクロック (ICLK): 120MHz (PLL 2 分周) (注 1) 周辺モジュールクロック B (PCLKB): 60MHz (PLL 4 分周)
動作電圧	3.3V
統合開発環境	ルネサスエレクトロニクス製 e ² studio Version: 2020-10
C コンパイラ	ルネサスエレクトロニクス製 C/C++ Compiler Package for RX Family V.3.02.00 (注 2) コンパイルオプション 統合開発環境のデフォルト設定
iodefine.h のバージョン	V0.9a
エンディアン	リトルエンディアン
動作モード	シングルチップモード
プロセッサモード	スーパバイザモード
サンプルコードのバージョン	Version 1.10
使用ボード	Renesas Starter Kit+ for RX64M (製品型名: R0K50564MSxxxBE)

注1. RX71M において ICLK を 120MHz より速くする場合は、MEMWAIT レジスタの変更が必要となります。詳細は、RX71M グループ ユーザーズマニュアル ハードウェア編を参照してください。

注2. 元のプロジェクトで指定するツールチェーン(C コンパイラ) と同一のバージョンがインポートする先がない場合は、ツールチェーンが選択されない状態になり、エラーが発生します。プロジェクトの設定画面でツールチェーンの選択状態を確認してください。

選択方法は、FAQ 3000404 を参照してください。

FAQ 3000404 :インポートしたプロジェクトをビルドすると「PATH でプログラム "make" がみつかりません」エラーになる(e² studio)

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RX64M グループ 初期設定例 Rev.1.00 (R01AN1918JJ0100_RX64M)

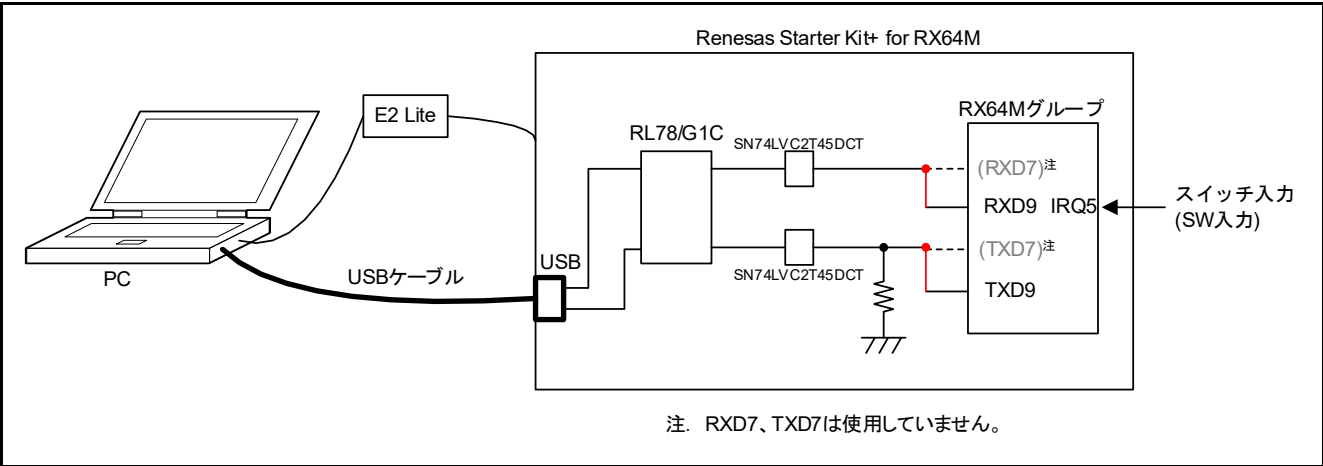
上記アプリケーションノートの初期設定関数を、本アプリケーションノートのサンプルコードで使用しています。Rev は本アプリケーションノート作成時点のものです。

最新版がある場合、最新版に差し替えて使用してください。最新版はルネサスエレクトロニクスホームページで確認および入手してください。

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に RX64M の接続例を示します。



4.2 ボード使用上の注意事項

Renesas Starter Kit+ for RX64M は、USB を仮想 COM ポートとして使用し、RL78/G1C を介して PC とのシリアル通信が可能です。

本アプリケーションノートでは、デフォルトで RL78/G1C と接続されている SCI7 の代わりに、SCIFA9 を RL78/G1C と接続し、PC と通信します。動作確認を行う際は、RL78/G1C シリアルポートと RX64M シリアルポートの SCIFA9(TXD9、RXD9)を接続してください。

4.3 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P15/IRQ5	入力	送受信開始 SW 入力（通常通信）
PB6/RXD9	入力	SCIFA9 の受信データ入力
PB7/TXD9	出力	SCIFA9 の送信データ出力

5. ソフトウェア説明

本サンプルコードでは DTC を使用することにより、SCIFA9 送信/受信を自動的に処理します。送受信開始 SW が押されると、256 バイトの送信/受信を開始します。

<送信>

FTDR レジスタに格納された未送信データ数が送信 FIFO しきい値以下の状態で送信を許可すると、TXIF9 割り込み要求が発生し、これが DTC の起動要因になります。

DTC は 1 ブロック 8 バイトのデータを FTDR レジスタへブロック転送します。未送信データ数が送信 FIFO しきい値以下になる度に TXIF9 割り込み要求が発生し、DTC が起動されます。DTC による合計 32 ブロック (256 バイト) の転送が終わると、CPU に対して TXIF9 割り込み要求が発生します。この割り込み処理で TXIF9 割り込みを禁止して TEIF9 割り込みを許可します。

SCIFA9 送信が終了すると、TEIF9 割り込みが発生します。この割り込み処理で SCIFA9 送信および TEIF9 割り込みを禁止して、送信終了フラグを“1”にします。

<受信>

FRDR レジスタに格納された受信データ数が受信 FIFO しきい値以上になると RXIF9 割り込み要求が発生し、これが DTC の起動要因になります。

DTC は 1 ブロック 8 バイトのデータを RAM の受信データ格納領域へブロック転送します。受信データ数が受信 FIFO しきい値以上になる度に RXIF9 割り込み要求が発生し、DTC が起動されます。DTC による合計 32 ブロック (256 バイト) の転送が終わると、CPU に対して RXIF9 割り込み要求が発生します。この割り込み処理で SCIFA9 受信および RXIF9 割り込みを禁止して、受信終了フラグを“1”にします。

使用する周辺機能の設定を以下に示します。

<SCIFA9>

- シリアル通信方式 : 調歩同期式
- 転送速度 : 38400bps
- クロックソース : PCLKB
- データ長 : 8 ビット
- ストップビット : 1 ビット
- パリティ機能 : パリティなし
- データ転送方向 : LSB ファースト
- 送信 FIFO しきい値 : 8
- 受信 FIFO しきい値 : 8
- 割り込み : 受信エラー割り込み(ERIF9)を許可
: 受信 FIFO データフル割り込み(RXIF9)を許可
: 受信データレディ割り込み(DRIF9)を許可
: ブレーク検出またはオーバラン割り込み(BRIF9)を許可
: 送信 FIFO データエンpty割り込み(TXIF9)を許可
: 送信終了割り込み(TEIF9)を許可

<IRQ5 入力端子>

- 検出方法 : 立ち下がりエッジ
- デジタルフィルタ : 無効
- 割り込み : 使用しない

<DTC>

- 起動要因 : TXIF9 および RXIF9 割り込み要求
- DTC アドレスモード : フルアドレスモード

[TXIF9 割り込み要求による DTC 転送設定]

- 転送モード : ブロック転送モード
- 転送元アドレッシングモード : 転送後 SAR レジスタをインクリメント
- 転送元アドレス : RAM (送信データ格納領域の先頭アドレス)
- 転送先アドレッシングモード : DAR レジスタはアドレス固定
- 転送先アドレス : SCIFA9.FTDR レジスタ
- データ転送単位 : 8 ビット
- DTC 転送モード : 転送先がブロック領域
- 1 ブロックサイズ : 8 回
- 転送回数 : 32 回
- チェーン転送 : 禁止
- 割り込み : 指定されたデータ転送終了時、CPU への割り込みが発生

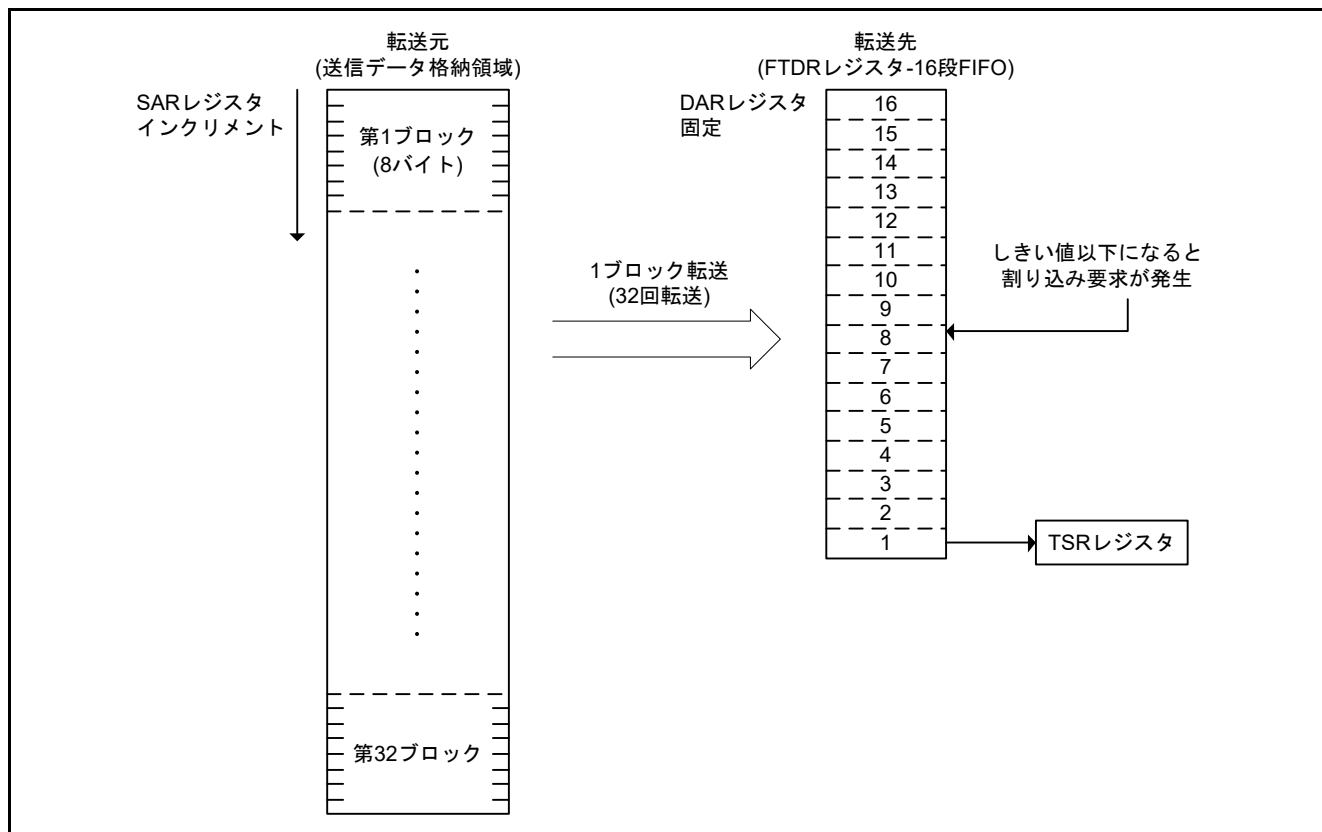


図 5.1 送信動作概要図

[RXIF9 割り込み要求による DTC 転送設定]

- 転送モード : ブロック転送モード
- 転送元アドレッシングモード : SAR レジスタはアドレス固定
- 転送元アドレス : SCIF9.FRDR レジスタ
- 転送先アドレッシングモード : 転送後 DAR レジスタをインクリメント
- 転送先アドレス : RAM (受信データ格納領域の先頭アドレス)
- データ転送単位 : 8 ビット
- DTC 転送モード : 転送元がブロック領域
- 1 ブロックサイズ : 8 回
- 転送回数 : 32 回
- チェーン転送 : 禁止
- 割り込み : 指定されたデータ転送終了時、CPU への割り込みが発生

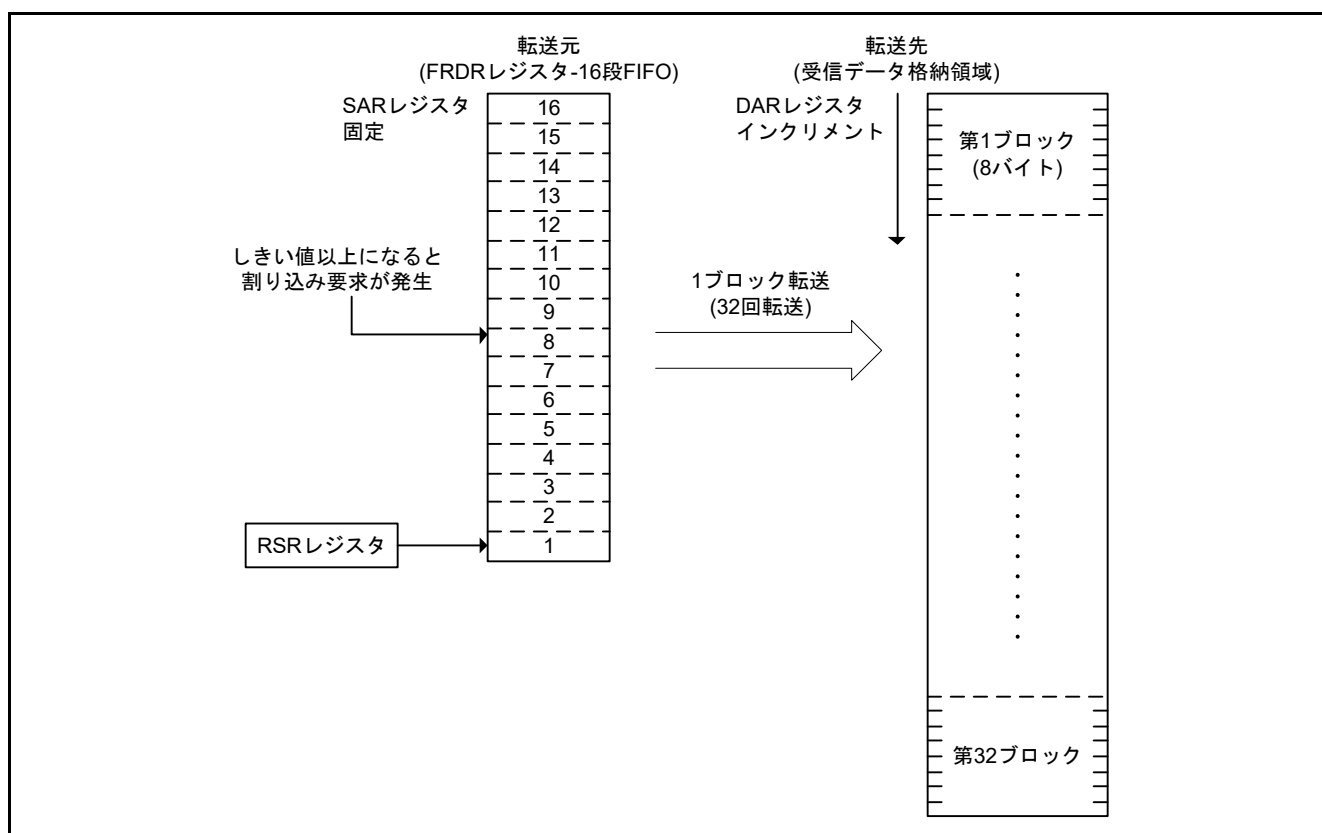


図 5.2 受信動作概要図

5.1 動作概要

5.1.1 送信動作

- (1) 初期設定
初期設定後、送受信開始 SW 入力を待ちます。
- (2) 送受信開始 SW 入力の検出
送受信開始 SW 入力を検出すると、IRQ5 割り込みの IR フラグを“0”にします。送信終了フラグと受信終了フラグを判定して、送信/受信が終了していることを確認したら、送信終了フラグを“0”(送信中)にします。DTC の転送元アドレス、転送回数を設定して、DTC 起動を許可にします。SCIFA9.SCR.REIE、TIE、RIE、TE、RE ビットを同時に“1”にして、送信/受信を許可します。このとき、SCIFA9.FTDR レジスタに格納された未送信データ数が送信 FIFO しきい値以下であるため、SCIFA9.SCR.TIE ビットと TE ビットを同時に“1”にすることで、TXIF9 割り込みの IR フラグが“1”になります。
- (3) データ転送開始
TXIF9 割り込みを許可すると、ブロック転送により、RAM の送信データ格納領域から SCIFA9.FTDR レジスタに、1 ブロックの送信データが転送されます。TXIF9 割り込みの IR フラグは DTC により自動的に“0”になります。
- (4) データ送信開始
SCIFA9.FTDR レジスタから SCIFA9.TSR レジスタにデータが転送されて、TXD9 端子から送信データが出力されます。SCIFA9.FTDR レジスタに格納された未送信データ数が送信 FIFO しきい値以下になると、TXIF9 割り込みの IR フラグが“1”になります。TXIF9 割り込み要求により DTC が起動して、次の送信データが転送されます。
- (5) TXIF9 割り込み
(4)の動作を繰り返し、32 ブロック目のデータ転送が終了すると、CPU に対して TXIF9 割り込み要求が発生します。この割り込み処理で TXIF9 割り込みを禁止して TEIF9 割り込みを許可します。
- (6) TEIF9 割り込み
SCIFA9 送信が終了すると、TEIF9 割り込みが発生します。この割り込み処理で SCIFA9 送信および TEIF9 割り込みを禁止して、送信終了フラグを“1”にします。
再度、上記(2)から実行されます。

図 5.3 に送信動作のタイミング図を示します。

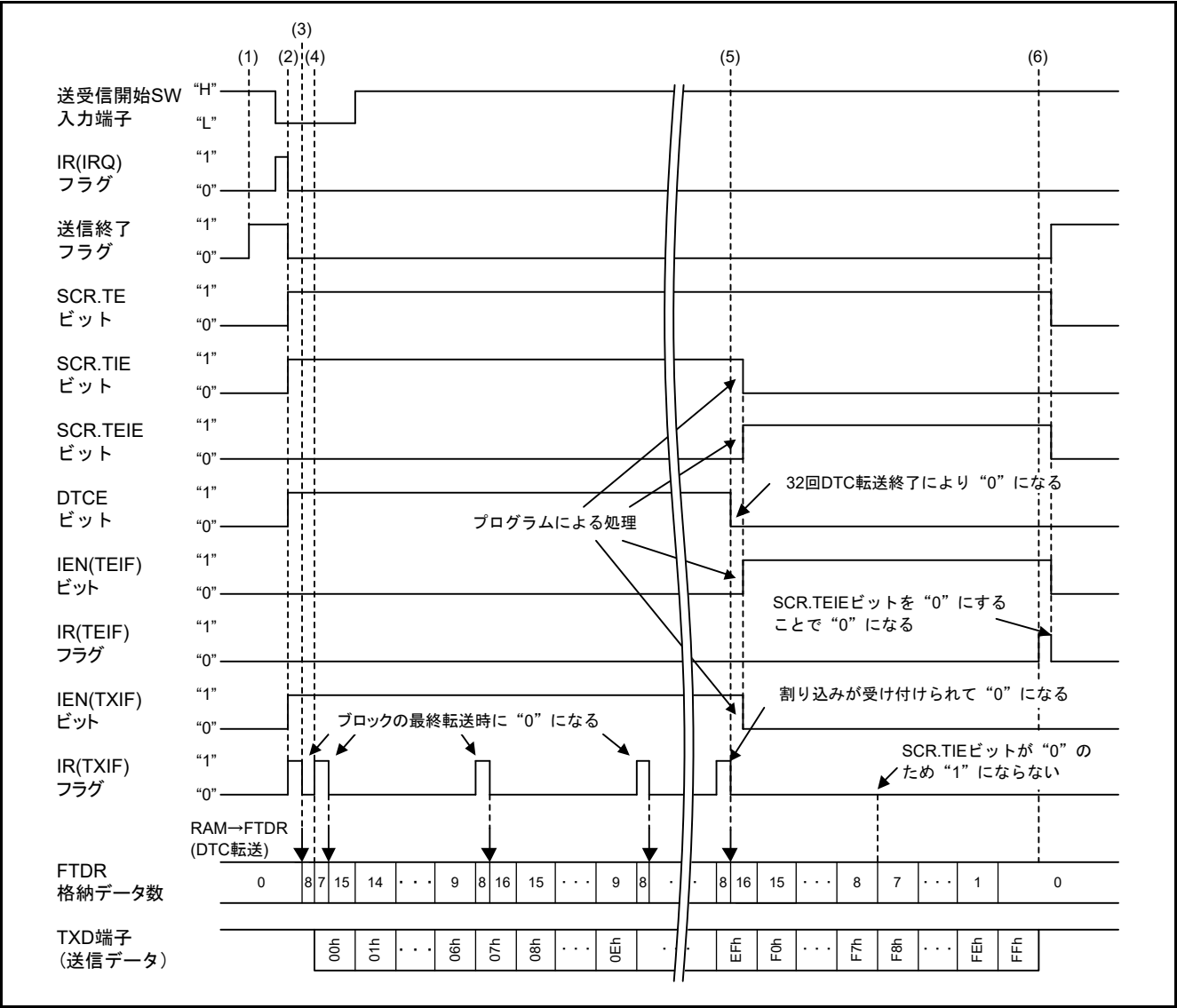


図 5.3 送信動作のタイミング図

5.1.2 受信動作

(1) 初期設定

初期設定後、送受信開始 SW 入力を待ちます。

(2) 送受信開始 SW 入力の検出

送受信開始 SW 入力を検出すると、IRQ5 割り込みの IR フラグを“0”にします。送信終了フラグと受信終了フラグを判定して、送信/受信が終了していることを確認したら、受信終了フラグを“0”(受信中)にします。DTC の転送先アドレス、転送回数を設定して、DTC 起動を許可にします。SCI7.SCR.REIE、TIE、RIE、TE、RE ビットを同時に“1”にして送信/受信を許可し、RXIF9 割り込みを許可します。

(3) データ受信終了

1 バイトのデータ受信が終了すると、SCIFA9.RSR レジスタから SCIFA9.FRDR レジスタにデータが転送されます。SCIFA9.FRDR レジスタに受信したデータの数を受信 FIFO しきい値以上になると、RXIF9 割り込みの IR フラグが“1”になります。

(4) データ転送開始

RXIF9 割り込み要求により DTC が起動します。RXIF9 割り込みの IR フラグは DTC により自動的に“0”になります。DTC の起動により、SCIFA9.FRDR レジスタから RAM の受信データ格納領域に、1 ブロックの受信データが転送されます。

(5) RXIF9 割り込み

(4)の動作を繰り返し、32 ブロック目のデータ転送が終了すると、CPU に対して RXIF9 割り込み要求が発生します。この割り込み処理で SCIFA9 受信および RXIF9 割り込みを禁止して、受信終了フラグを“1”にします。

再度、上記(2)から実行されます。

図 5.4 に受信動作のタイミング図を示します。

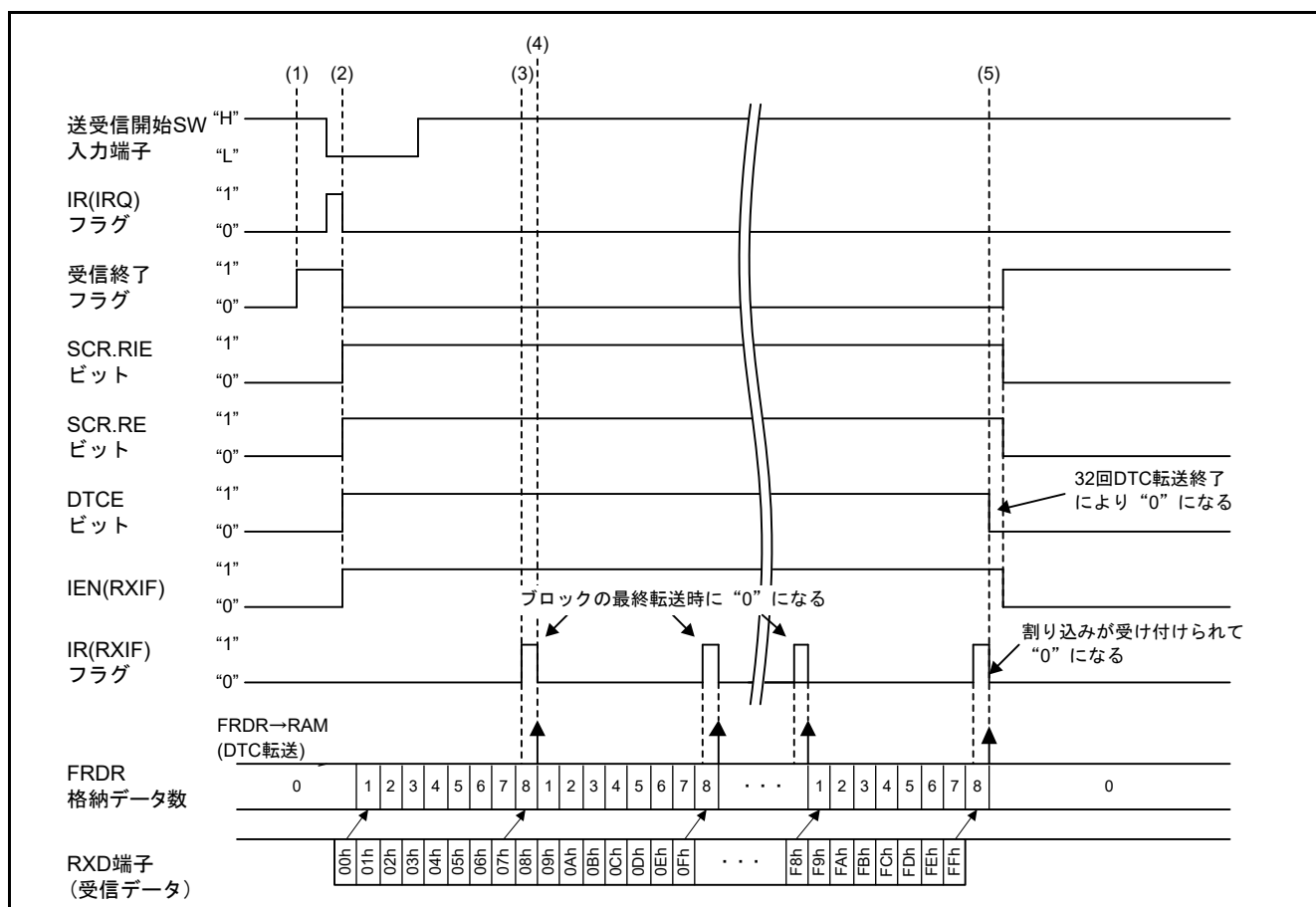


図 5.4 受信動作のタイミング図

5.2 セクション構成

表 5.1 にサンプルコードで変更するセクション情報を示します。

セクションの追加／変更および削除の方法は、最新の RX ファミリ C/C++コンパイラパッケージ ユーザーズマニュアルを参照してください。

表 5.1 サンプルコードで変更するセクション情報

セクション名	変更	アドレス	内容
BDTC_SECTION	追加	0000 3000h	DTC ベクタテーブル

5.3 ファイル構成

表 5.2 にサンプルコードで使用するファイルを示します。なお、統合開発環境で自動生成されるファイルは除きます。

表 5.2 サンプルコードで使用するファイル

ファイル名	概要	備考
main.c	メイン処理	
main.h	main.c のヘッダファイル	
r_init_stop_module.c	リセット後に動作している周辺機能の停止	
r_init_stop_module.h	r_init_stop_module.c のヘッダファイル	
r_init_non_existent_port.c	存在しないポートの初期設定	
r_init_non_existent_port.h	r_init_non_existent_port.c のヘッダファイル	
r_init_clock.c	クロック初期設定	
r_init_clock.h	r_init_clock.c のヘッダファイル	

5.4 オプション設定メモリ

表 5.3 にサンプルコードで使用するオプション設定メモリの状態を示します。必要に応じて、お客様のシステムに最適な値を設定してください。

表 5.3 サンプルコードで使用するオプション設定メモリ

シンボル	アドレス	設定値	内容
OFS0	0012 0068h~0012 006Bh	FFFF FFFFh	リセット後、IWDT は停止 リセット後、WDT は停止
OFS1	0012 006Ch~0012 006Fh	FFFF FFFFh	リセット後、電圧監視 0 リセット無効 リセット後、HOCO 発振が無効
MDE	0012 0064h~0012 0067h	FFFF FFFFh	リトルエンディアン

5.5 定数一覧

表 5.4 にサンプルコードで使用する定数を示します。

表 5.4 サンプルコードで使用する定数

定数名	設定値	内容
BUF_SIZE	256	送信/受信データ格納領域サイズ
BLOCK_SIZE	8	
DTC_CNT	BUF_SIZE/ BLOCK_SIZE	DTC 転送回数

5.6 構造体/共用体一覧

図 5.5 にサンプルコードで使用する構造体/共用体を示します。

```

/* **** DTC転送情報 **** */
#pragma bit_order    left          /* ビットフィールドの並び順指定: 上位ビット側からメンバを割り付ける */
#pragma unpack       /* 構造体メンバの境界調整数指定: メンバの型でアライメントする */
typedef struct
{
    union
    {
        uint32_t LONG;
        struct
        {
            uint32_t MRA_MD      :2;
            uint32_t MRA_SZ      :2;
            uint32_t MRA_SM      :2;
            uint32_t             :2;
            uint32_t MRB_CHNE    :1;
            uint32_t MRB_CHNS    :1;
            uint32_t MRB_DISEL   :1;
            uint32_t MRB_DTS     :1;
            uint32_t MRB_DM      :2;
            uint32_t             :2;
            uint32_t             :16;
        } BIT;
    } MR;
    void * SAR;
    void * DAR;
    struct
    {
        uint32_t CRA:16;
        uint32_t CRB:16;
    } CR;
}st_dtc_full_t;
#pragma packoption      /* 構造体メンバの境界調整数指定の終了 */
#pragma bit_order       /* ビットフィールドの並び順指定の終了 */

```

図 5.5 サンプルコードで使用する構造体/共用体

5.7 変数一覧

表 5.5 に static 型変数を示します。

表 5.5 static 型変数

型	変数名	内容	使用関数
static volatile uint8_t	trn_end_flag	送信終了フラグ 0: 送信中 1: 送信終了	main excep_scifa9_txif9
static volatile uint8_t	rcv_end_flag	受信終了フラグ 0: 受信中 1: 受信終了	Main excep_scifa9_rxif9
static uint8_t	trnbuf[BUF_SIZE]	送信データ格納領域	main dtc_init scifa9_start
static uint8_t	rcvbuf[BUF_SIZE]	受信データ格納領域	dtc_init scifa9_start
static struct st_dtc_full_t	dtc_info_rxif9	RXIF9 の DTC 転送情報	dtc_init scifa9_start
static struct st_dtc_full_t	dtc_info_txif9	TXIF9 の DTC 転送情報	dtc_init scifa9_start
static void *	pdtc_vect_table[256]	DTC ベクタテーブル	dtc_init

5.8 関数一覧

表 5.6 に関数を示します。

表 5.6 関数

関数名	概要
main	メイン処理
port_init	ポート初期設定
R_INIT_StopModule	リセット後に動作している周辺機能の停止
R_INIT_NonExistentPort	存在しないポートの初期設定
R_INIT_Clock	クロック初期設定
peripheral_init	周辺機能初期設定
scifa9_init	SCIFA9 初期設定
dtc_init	DTC 初期設定
irq_init	IRQ 初期設定
scifa9_start	SCIFA9 送受信開始
excep_scifa9_rxif9	SCIFA9 受信データフル割り込み処理
excep_scifa9_txif9	SCIFA9 送信データエンプティ割り込み処理
excep_icu_groupal0	グループ AL0 割り込み処理
excep_scifa9_teif9	SCIFA9 送信終了割り込み処理
excep_scifa9_erif9	SCIFA9 受信エラー割り込み処理
excep_scifa9_brif9	SCIFA9 ブレーク検出またはオーバラン割り込み処理
excep_scifa9_drif9	SCIFA9 受信データレディ割り込み処理

5.9 関数仕様

サンプルコードの関数仕様を示します。

main	
概 要	メイン処理
ヘッダ	なし
宣 言	void main(void)
説 明	初期設定後、送受信開始 SW 入力を検出すると、SCIFA9 送信/受信を開始します。
引 数	なし
リターン値	なし
port_init	
概 要	ポート初期設定
ヘッダ	なし
宣 言	static void port_init(void)
説 明	ポートの初期設定を行います。
引 数	なし
リターン値	なし
R_INIT_StopModule	
概 要	リセット後に動作している周辺機能の停止
ヘッダ	r_init_stop_module.h
宣 言	void R_INIT_StopModule(void)
説 明	モジュールストップ状態へ遷移する設定を行います。
引 数	なし
リターン値	なし
備 考	サンプルコードでは、モジュールストップ状態への遷移は行っていません。 本関数の詳細は、アプリケーションノート「RX64M グループ初期設定例 Rev.1.00」を参照してください。
R_INIT_NonExistentPort	
概 要	存在しないポートの初期設定
ヘッダ	r_init_non_existent_port.h
宣 言	void R_INIT_NonExistentPort(void)
説 明	存在しないポートの端子に対応するポート方向レジスタの初期設定を行います。
引 数	なし
リターン値	なし
備 考	サンプルコードでは、176 ピン版(PIN_SIZE=176)に設定しています。 本関数をコールした後に、存在しないポートを含む PDR、PODR レジスタへバイト単位で書き込む場合、存在しないポートの方向制御ビットには“1”、ポート出力データ格納ビットには“0”を設定してください。 本関数の詳細は、アプリケーションノート「RX64M グループ初期設定例 Rev.1.00」を参照してください。

R_INIT_Clock	
概 要	クロック初期設定
ヘッダ	r_init_clock.h
宣 言	void R_INIT_Clock(void)
説 明	クロックの初期設定を行います。
引 数	なし
リターン値	なし
備 考	サンプルコードでは、システムクロックを PLL とし、サブクロックを使用しない処理を選択しています。 本関数の詳細は、アプリケーションノート「RX64M グループ初期設定例 Rev.1.00」を参照してください。
peripheral_init	
概 要	周辺機能初期設定
ヘッダ	なし
宣 言	static void peripheral_init(void)
説 明	使用する周辺機能の初期設定を行います。
引 数	なし
リターン値	なし
scifa9_init	
概 要	SCIFA9 初期設定
ヘッダ	なし
宣 言	static void scifa9_init(void)
説 明	SCIFA9 の初期設定を行います。
引 数	なし
リターン値	なし
dtc_init	
概 要	DTC 初期設定
ヘッダ	なし
宣 言	static void dtc_init(void)
説 明	DTC の初期設定を行います。
引 数	なし
リターン値	なし
irq_init	
概 要	IRQ 初期設定
ヘッダ	なし
宣 言	static void irq_init(void)
説 明	IRQ5 の初期設定を行います。
引 数	なし
リターン値	なし

scifa9_start	
概 要	SCIFA9 送受信開始
ヘッダ	なし
宣 言	static void scifa9_start(void)
説 明	SCIFA9 送信/受信を開始します。
引 数	なし
リターン値	なし
excep_scifa9_rxif9	
概 要	SCIFA9 受信データフル割り込み処理
ヘッダ	なし
宣 言	void excep_scifa9_rxif9 (void)
説 明	受信を禁止して、RXIF9、ERIF9、BRIF9 および DRIF9 割り込みを禁止します。受信終了フラグをセットします。
引 数	なし
リターン値	なし
excep_scifa9_txif9	
概 要	SCIFA9 送信データエンプティ割り込み処理
ヘッダ	なし
宣 言	void excep_scifa9_txif9 (void)
説 明	TXIF9 割り込みを禁止して、TEIF9 割り込みを許可します。
引 数	なし
リターン値	なし
excep_icu_groupal0	
概 要	グループ AL0 割り込み処理
ヘッダ	なし
宣 言	void excep_icu_groupal0 (void)
説 明	グループ AL0 の割り込み処理を行います。
引 数	なし
リターン値	なし
excep_scifa9_teif9	
概 要	SCIFA9 送信終了割り込み処理
ヘッダ	なし
宣 言	void excep_scifa9_teif9 (void)
説 明	送信を禁止して、TEIF9 割り込みを禁止します。送信終了フラグをセットします。
引 数	なし
リターン値	なし

excep_scifa9_erif9

概 要	SCIFA9 受信エラー割り込み処理
ヘッダ	なし
宣 言	void excep_scifa9_erif9 (void)
説 明	受信エラー処理を行います。
引 数	なし
リターン値	なし
備 考	サンプルコードでは受信エラー処理は行っていません。(無限ループ) 必要に応じてプログラムを追加してください。

excep_scifa9_brif9

概 要	SCIFA9 ブレーク検出またはオーバラン割り込み処理
ヘッダ	なし
宣 言	void excep_scifa9_brif9 (void)
説 明	ブレーク検出またはオーバラン割り込み処理を行います。
引 数	なし
リターン値	なし
備 考	サンプルコードではブレーク検出またはオーバラン割り込み処理は行っていません。 (無限ループ)必要に応じてプログラムを追加してください。

excep_scifa9_drif9

概 要	SCIFA9 受信データレディ割り込み処理
ヘッダ	なし
宣 言	void excep_scifa9_drif9 (void)
説 明	受信データレディ割り込み処理を行います。
引 数	なし
リターン値	なし
備 考	サンプルコードでは受信データレディ割り込み処理は行っていません。(無限ループ) 必要に応じてプログラムを追加してください。

5.10 フローチャート

5.10.1 メイン処理

図 5.6 にメイン処理のフローチャートを示します。

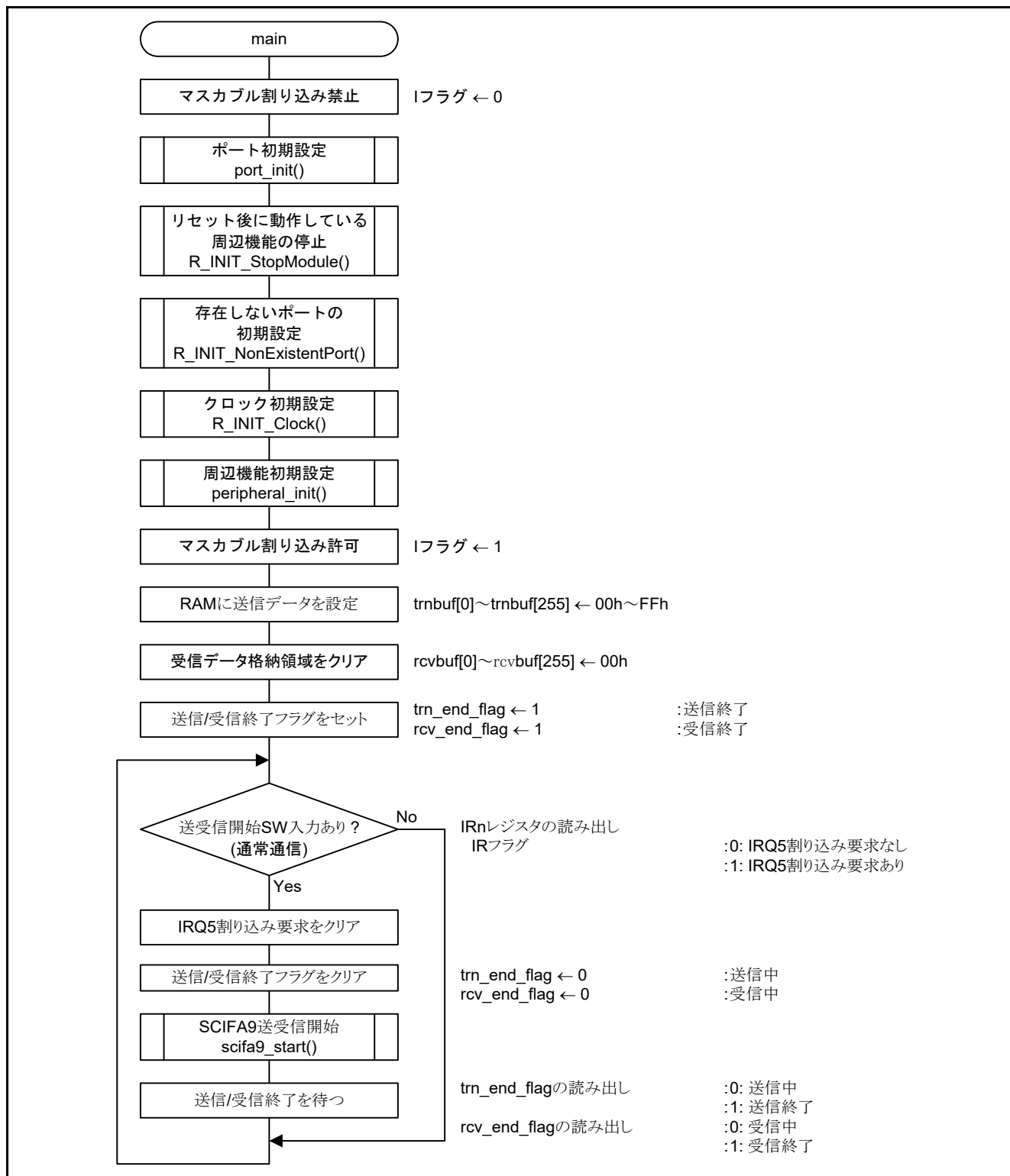


図 5.6 メイン処理

5.10.2 ポート初期設定

図 5.7 にポート初期設定のフローチャートを示します。

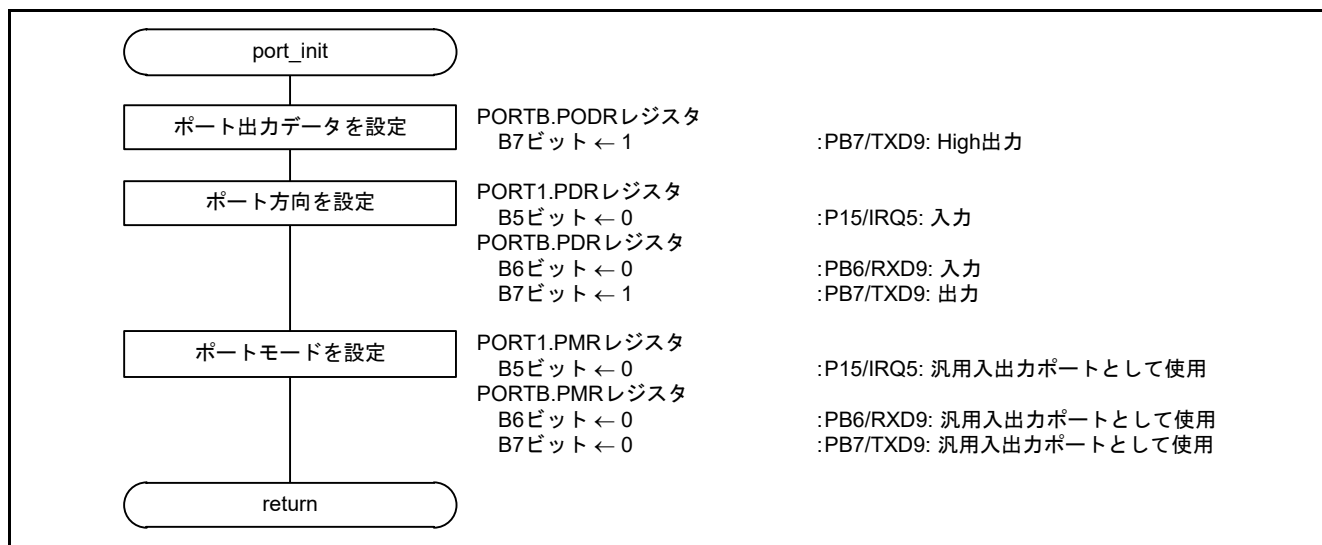


図 5.7 ポート初期設定

5.10.3 周辺機能初期設定

図 5.8 に周辺機能初期設定のフローチャートを示します。

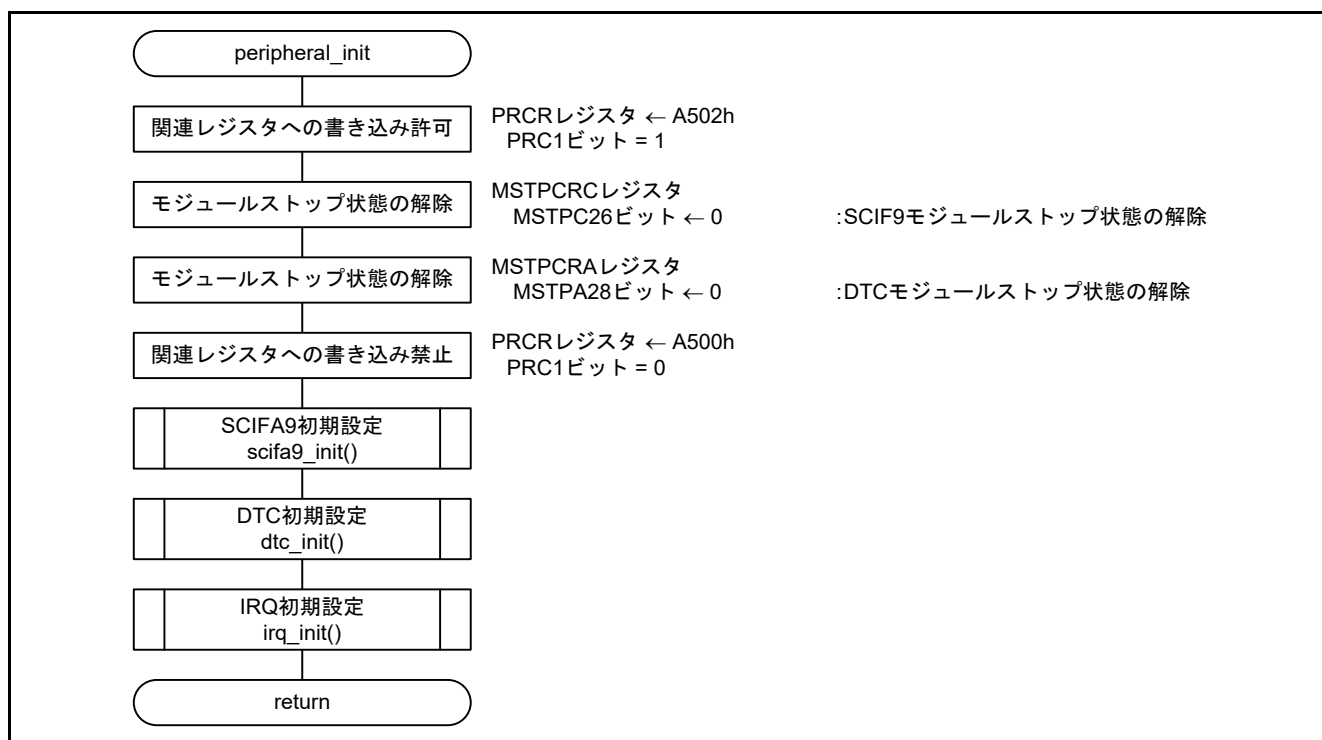


図 5.8 周辺機能初期設定

5.10.4 SCIFA9 初期設定

図 5.9、図 5.10 に SCIFA9 初期設定のフローチャートを示します。

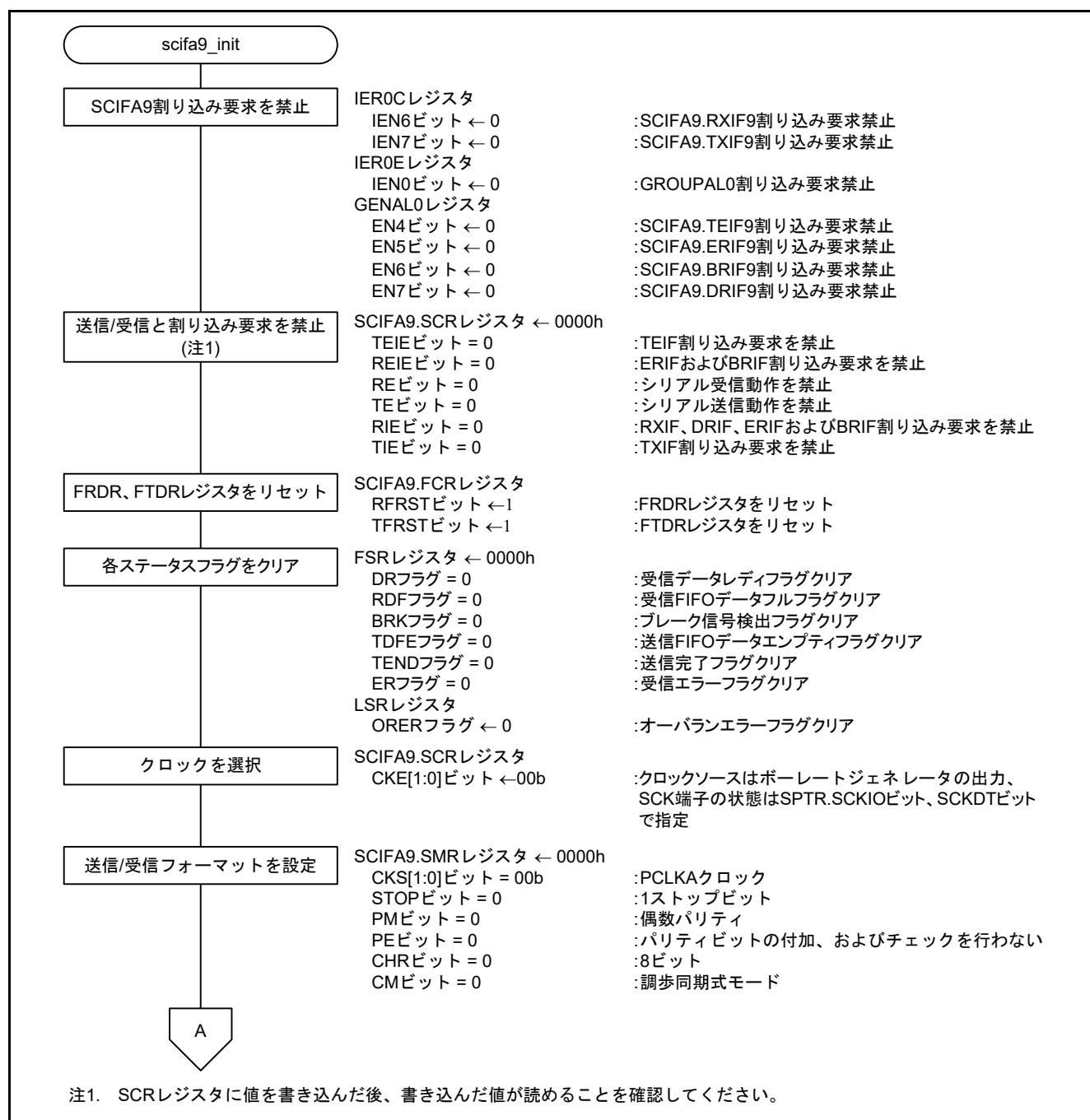


図 5.9 SCIFA9 初期設定

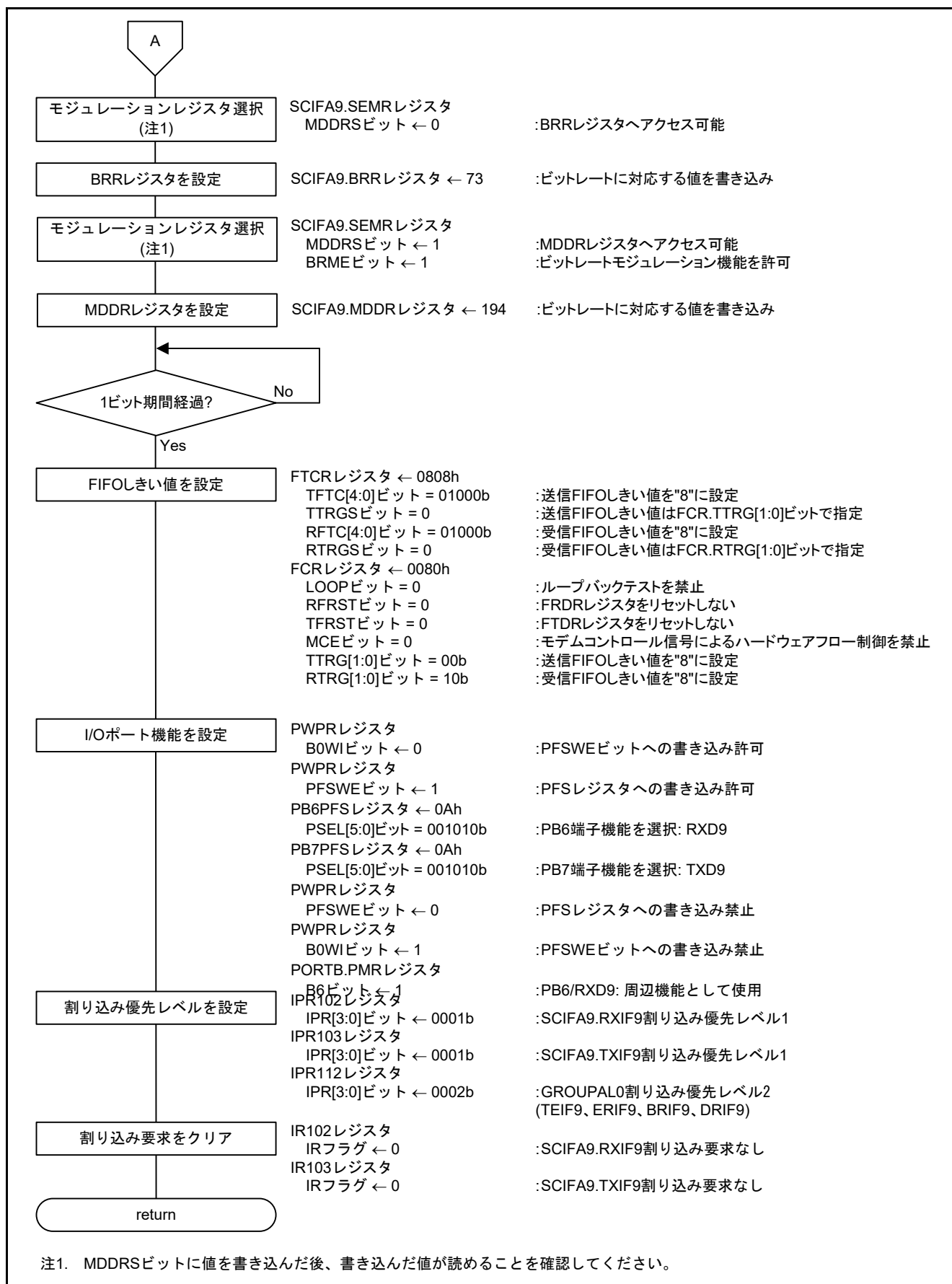


図 5.10 SCIFA9 初期設定

5.10.5 DTC 初期設定

図 5.11 に DTC 初期設定のフローチャートを示します。

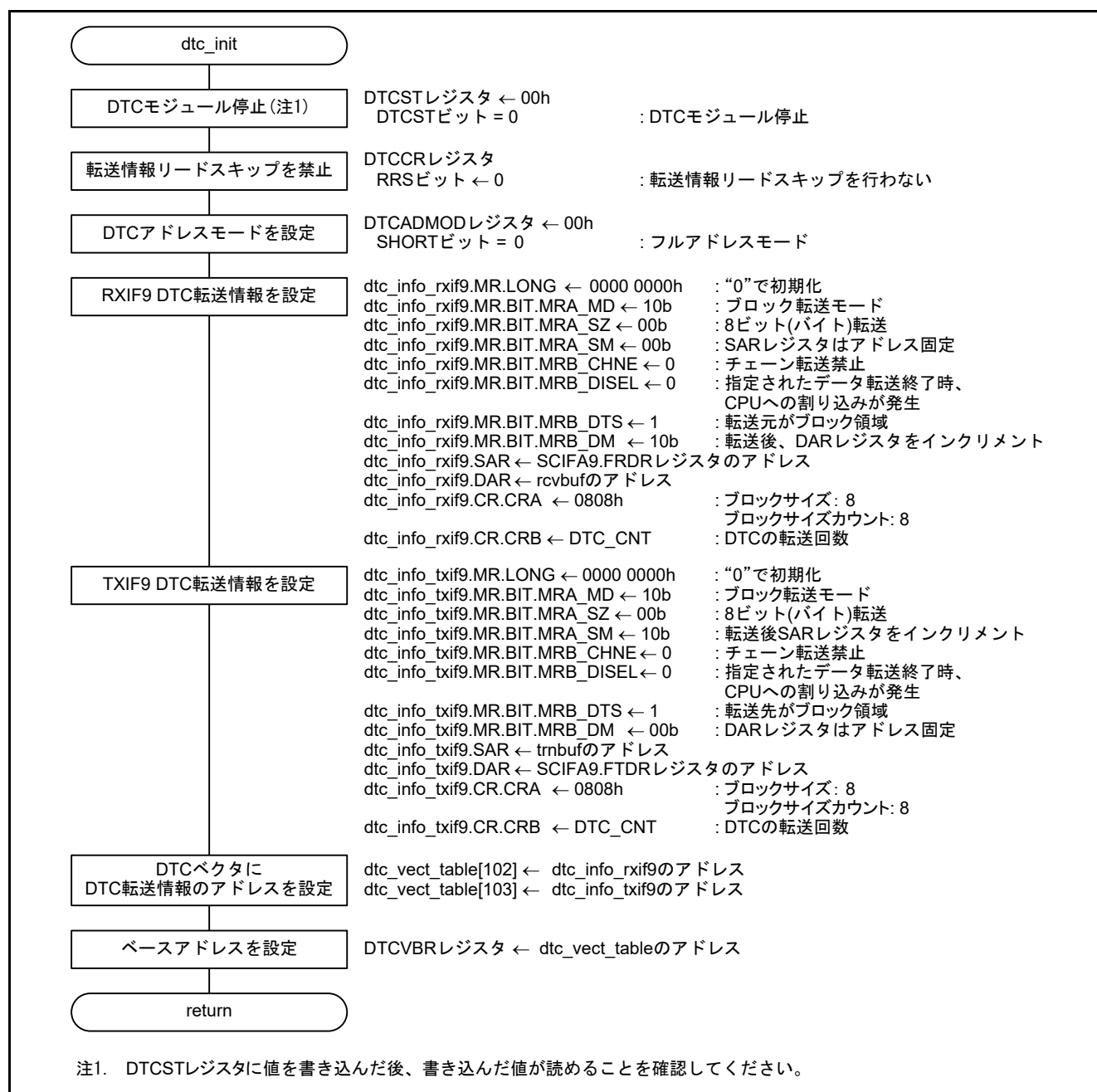


図 5.11 DTC 初期設定

5.10.6 IRQ 初期設定

図 5.12 に IRQ 初期設定のフローチャートを示します。

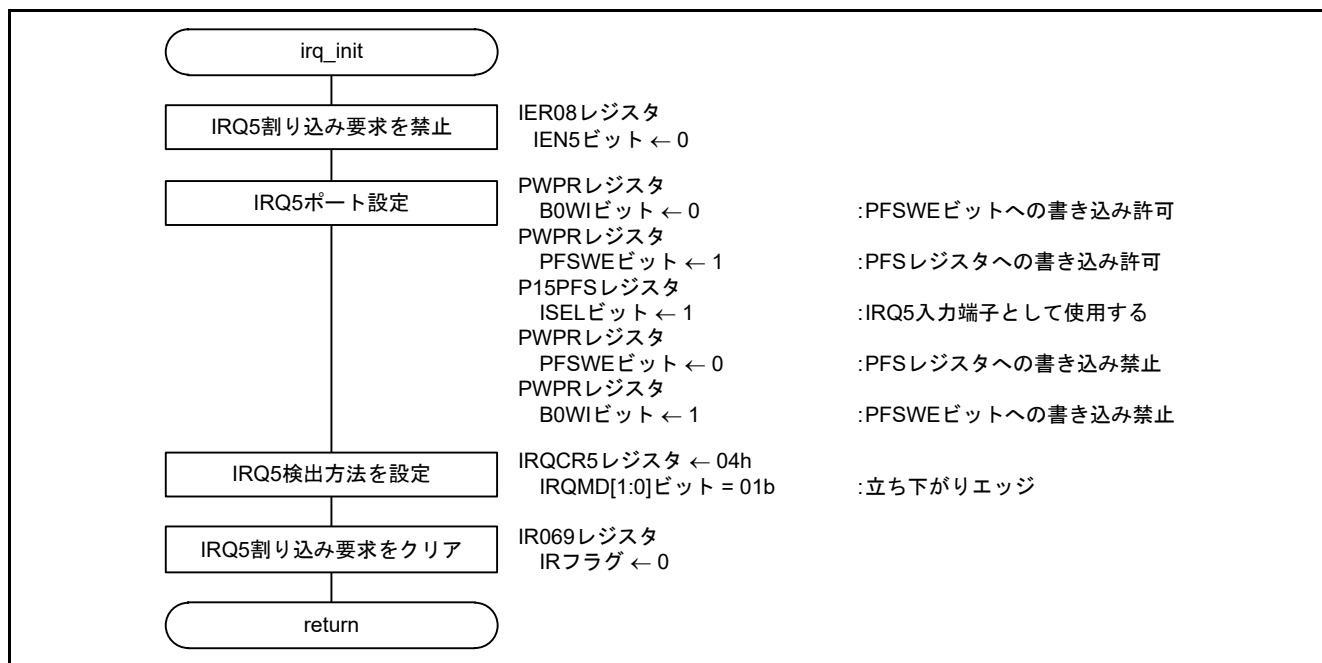


図 5.12 IRQ 初期設定

5.10.7 SCIFA9 送受信開始

図 5.13 に SCIFA9 送受信開始のフローチャートを示します。



図 5.13 SCIFA9 送受信開始

5.10.8 SCIFA9 受信データフル割り込み処理

図 5.14 に SCIFA9 受信データフル割り込み処理のフローチャートを示します。

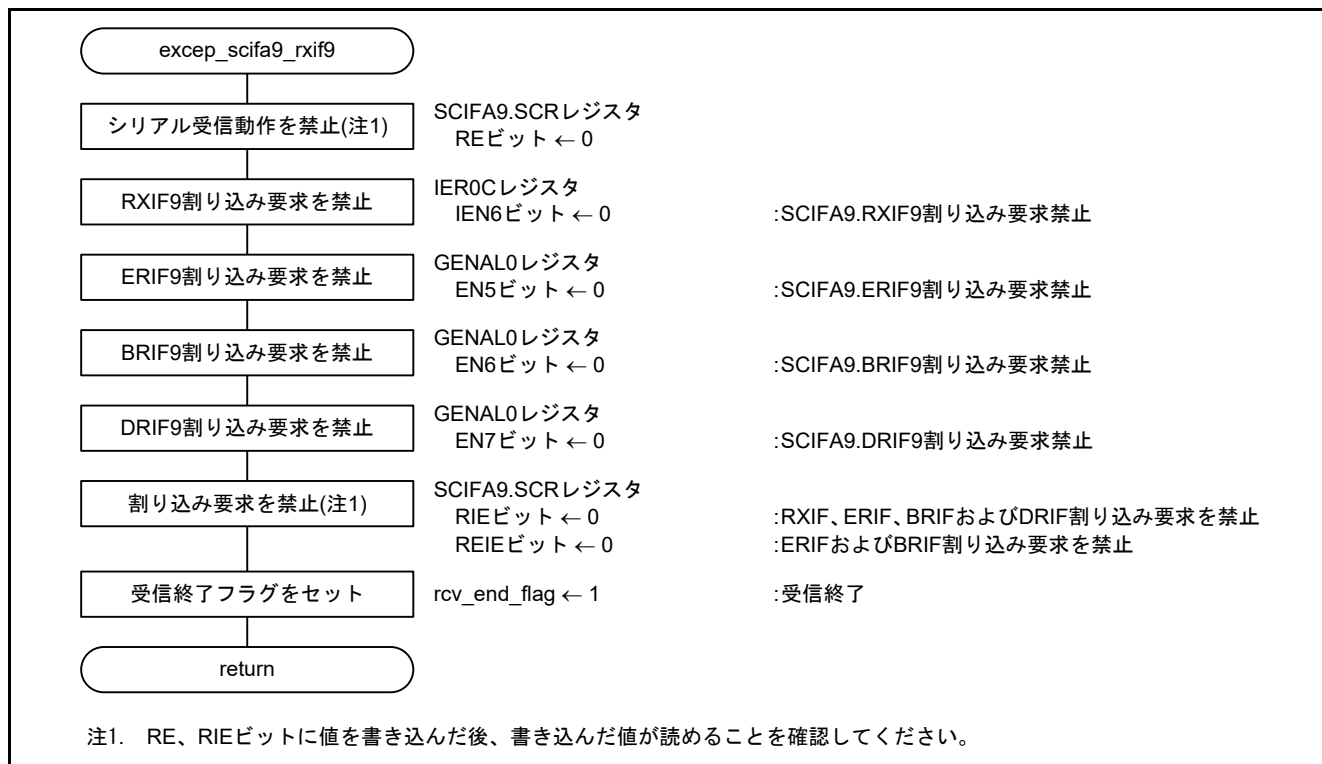


図 5.14 SCIFA9 受信データフル割り込み処理

5.10.9 SCIFA9 送信データエンプティ割り込み処理

図 5.15 に SCIFA9 送信データエンプティ割り込み処理のフローチャートを示します。

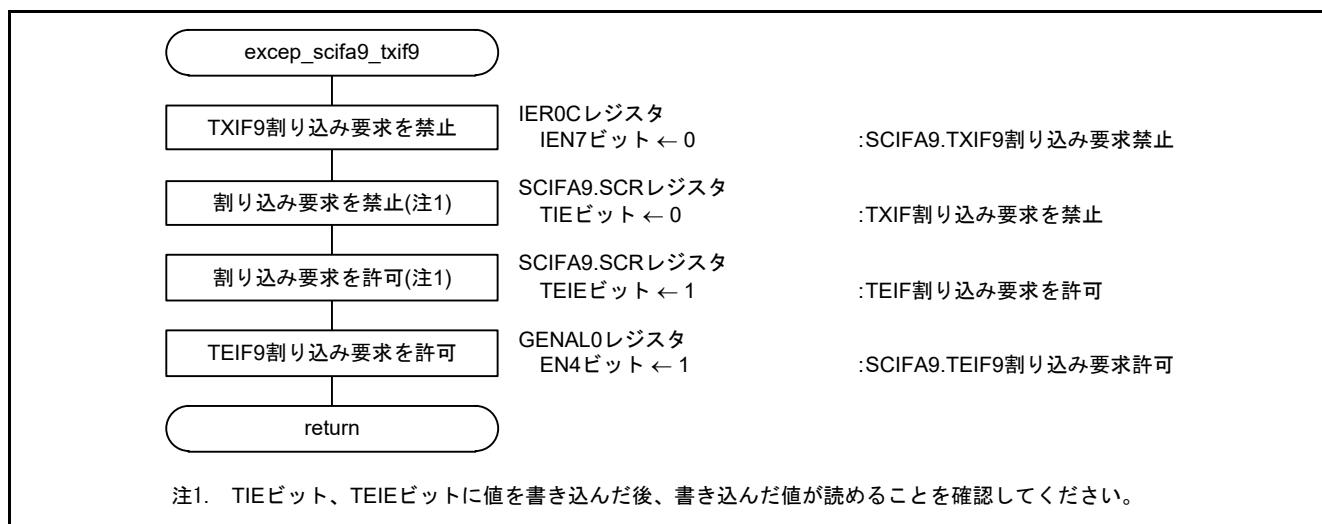


図 5.15 SCIFA9 送信データエンプティ割り込み処理

5.10.10 グループ AL0 割り込み処理

図 5.16 にグループ AL0 終了割り込み処理のフローチャートを示します。

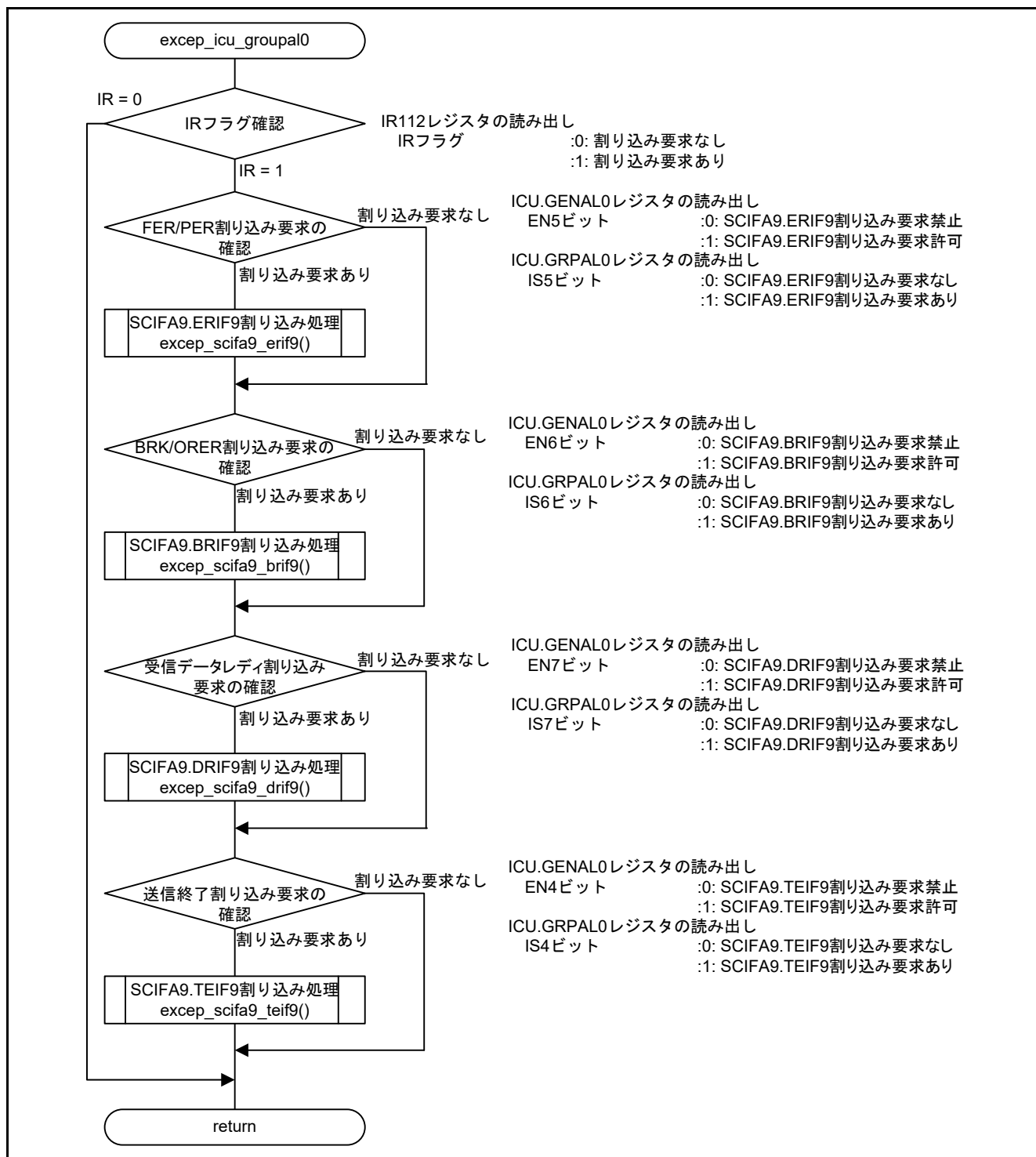


図 5.16 グループ AL0 終了割り込み処理

5.10.11 SCIFA9 送信終了割り込み処理

図 5.17 に SCIFA9 送信終了割り込み処理のフローチャートを示します。

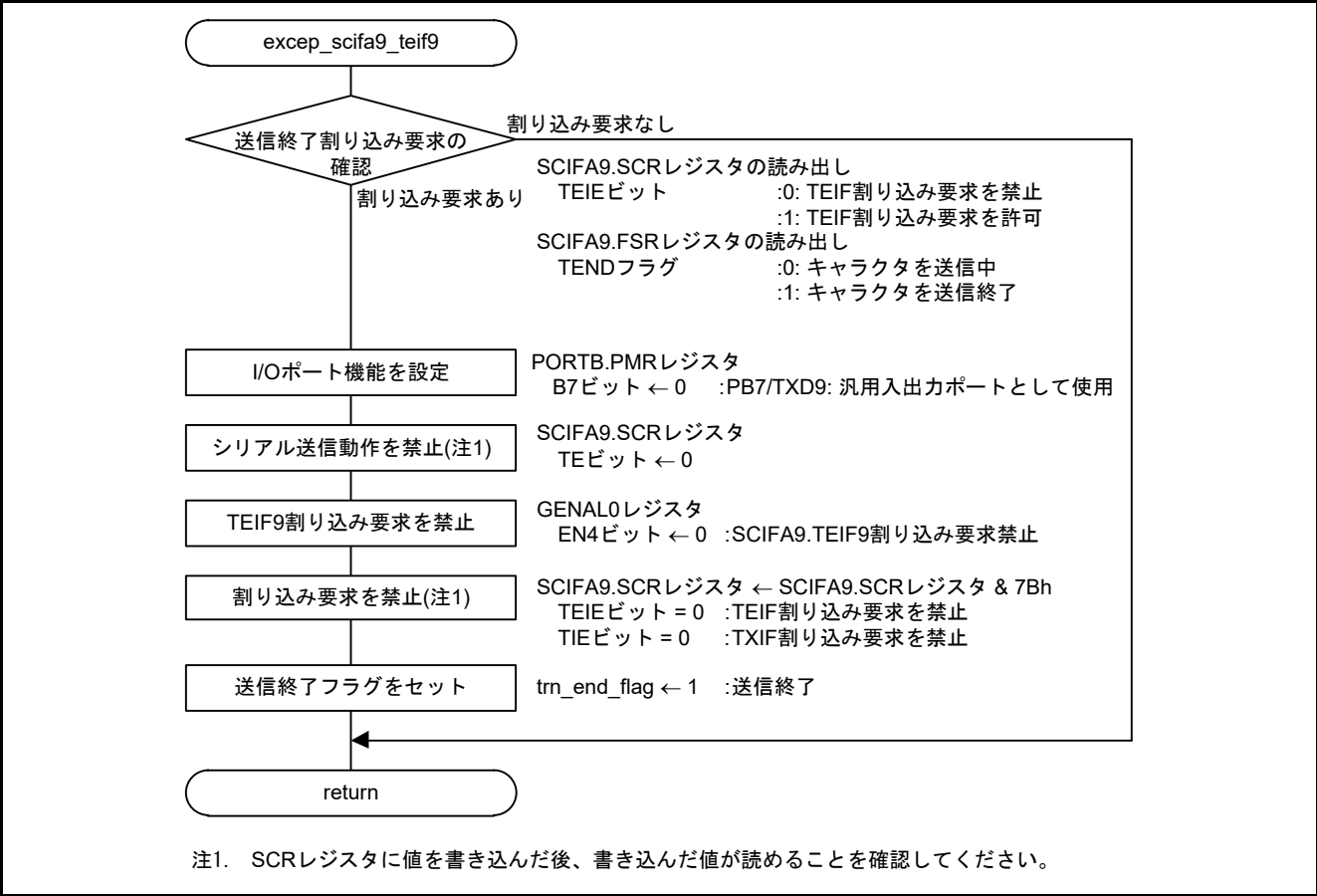


図 5.17 SCIFA9 送信終了割り込み処理

5.10.12 SCIFA9 受信エラー割り込み処理

図 5.18 に SCIFA9 受信エラー割り込み処理のフローチャートを示します。

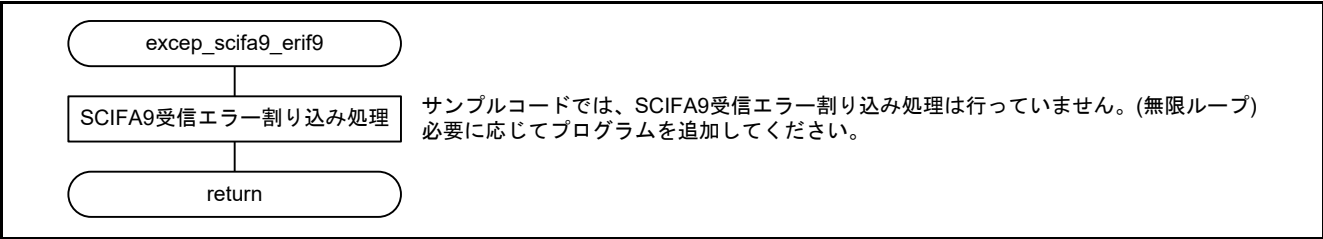


図 5.18 SCIFA9 受信エラー割り込み処理

5.10.13 SCIFA9 ブレーク検出またはオーバーラン割り込み処理

図 5.19 に SCIFA9 ブレーク検出またはオーバーラン割り込み処理のフローチャートを示します。

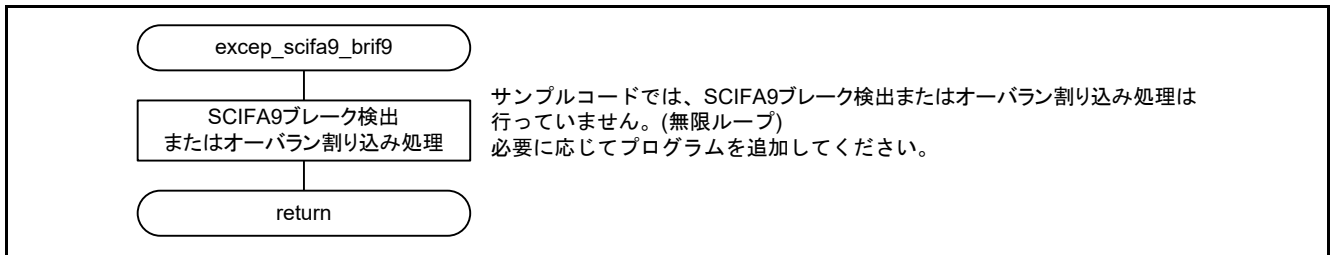


図 5.19 SCIFA9 ブレーク検出またはオーバーラン割り込み処理

5.10.14 SCIFA9 受信データレディ割り込み処理

図 5.20 に SCIFA9 受信データレディ割り込み処理のフローチャートを示します。

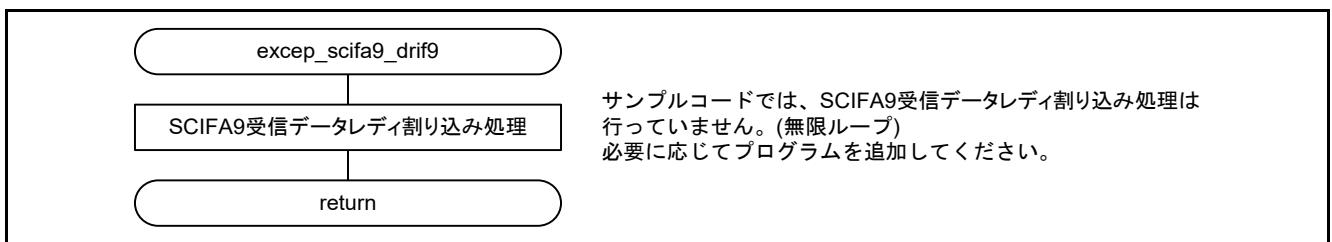


図 5.20 SCIFA9 受信データレディ割り込み処理

6. 送受信データ数と FIFO しきい値についての注意事項

本アプリケーションノートの送信/受信データ数を変更する場合は、送信/受信 FIFO しきい値の整数倍(本アプリケーションノートでは 8 の倍数)になるように設定してください。

7. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

8. 参考ドキュメント

ユーザーズマニュアル：ハードウェア

RX64M グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0377JJ)

RX71M グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0493JJ)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ユーザーズマニュアル：開発環境

RX ファミリ コンパイラ CC-RX V2.01.00 ユーザーズマニュアル RX コーディング編 Rev.1.00 (R20UT2748JJ)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

改訂記録	RX64M、RX71M グループ アプリケーションノート DTCa による調歩同期式 SCIFA 送受信
------	---

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2014.10.01	—	初版発行
1.01	2015.11.02	—	対応デバイスに RX71M グループを追加
		13	表 5.3 MDE シンボル名の誤記修正
1.10	2020.12.21	—	toolchain version の更新

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。