

RX24T グループ

R01AN3668JJ0100

モータ制御機能移行ガイド (RX62T, RX63T ⇒ RX24T)

Rev.1.00

2017.03.16

要旨

RX62T、RX63T から RX24T にモータ制御機能を移行するにあたり、ハードウェアおよびソフトウェアに関していくつかの留意点があります。

ハードウェアに関する留意点を「1 端子設計の留意点」で説明します。また、ソフトウェアに関する留意点を「2 機能設定の留意点」で説明します。

レジスタ相違点については、別冊アプリケーションノート「RX24T グループと RX62T グループの相違点 R01AN2836JJxxxx*1」を参照ください。(*1: xxxx はレビジョン番号です。最新レビジョン資料を参照下さい)

本アプリケーションノートは、100 ピン製品を対象としております。

動作確認デバイス

RX24T

目次

| | |
|--------------------------------------|----|
| 1. 端子設計の留意点 | 3 |
| 1.1 クロック | 3 |
| 1.1.1 発振器端子 | 3 |
| 1.2 VCL 端子 (外付け容量) | 3 |
| 1.3 PLLVCC 端子 | 3 |
| 1.4 12 ビット A/D コンバータ | 3 |
| 1.4.1 AD 入力端子 | 3 |
| 1.4.2 ADST ビットの状態出力端子 | 5 |
| 1.4.3 AD 変換入力クロック | 5 |
| 1.4.4 チャンネル専用サンプル&ホールド機能使用可能端子 | 5 |
| 1.4.5 グループ優先制御指定可能端子 | 5 |
| 1.5 タイマ | 6 |
| 1.5.1 PWM 出力端子 | 6 |
| 1.5.2 変換開始要求フレーム同期信号出力端子 | 7 |
| 1.6 保護機能 | 7 |
| 1.6.1 POE 入力端子 | 7 |
| 1.6.2 LVD 入力端子 | 10 |
| 1.6.3 コンパレータ入力端子 | 10 |
| 2. 機能設定の留意点 | 11 |
| 2.1 クロック | 11 |
| 2.1.1 メインクロック発振器 | 11 |
| 2.1.2 メモリウェイト | 12 |
| 2.1.3 ROM キャッシュ | 12 |
| 2.2 ポート設定 | 13 |
| 2.3 AD 変換 | 14 |
| 2.3.1 1 シャント電流検出 | 14 |

| | | |
|-------|---------------------------------|----|
| 2.3.2 | 3 シャント電流検出 | 15 |
| 2.3.3 | 母線電圧 | 16 |
| 2.3.4 | チャンネル専用サンプル&ホールド機能 | 16 |
| 2.3.5 | グループ優先制御 | 17 |
| 2.3.6 | AD 変換状態出力 (ADST ビットの状態出力) | 20 |
| 2.4 | タイマ (MTU) | 21 |
| 2.4.1 | 相補 PWM | 21 |
| 2.4.2 | タイマ A/D 変換開始要求 | 22 |
| 2.4.3 | A/D 変換開始要求フレーム同期信号出力 | 24 |
| 2.5 | 保護機能 | 25 |
| 2.5.1 | POE | 25 |
| 2.5.2 | LVD | 26 |
| 2.5.3 | コンパレータリファレンス電圧 | 28 |
| 3. | 相違点 | 29 |
| 3.1 | 機能比較表 | 29 |
| 4. | サンプルコード | 40 |
| 4.1 | 要旨 | 40 |
| 4.2 | 開発・動作確認環境 | 42 |
| 4.3 | 周辺機能 | 43 |
| 4.4 | サンプルコード仕様 | 45 |
| 4.5 | ハードウェア説明 | 48 |
| 4.5.1 | 使用端子一覧 | 48 |
| 4.6 | ソフトウェア説明 | 50 |
| 4.6.1 | 動作概要 | 50 |
| 4.6.2 | ファイル構成 | 52 |
| 4.6.3 | 定数一覧 | 53 |
| 4.6.4 | 変数一覧 | 54 |
| 4.6.5 | 関数一覧 | 55 |
| 4.7 | フローチャート | 56 |
| 4.7.1 | 起動処理 | 56 |
| 4.7.2 | メイン処理 | 59 |
| 4.7.3 | 割り込み処理 | 60 |
| 4.7.4 | PWM 出力 Duty 設定処理 | 65 |

1. 端子設計の留意点

1.1 クロック

1.1.1 発振器端子

RX24T のメインクロック周波数は、1MHz ～ 20MHz です。

RX62T、RX63T からの移行の場合は、移行前の設定で使用可能です。

各マイコンのメインクロック周波数範囲は以下となります。

| | RX62T | RX63T | RX24T |
|----------------|--------------|--------------|------------|
| メインクロック 周波数 | 8MHz～12.5MHz | 8MHz～12.5MHz | 1MHz～20MHz |

1.2 VCL 端子（外付け容量）

RX62T、RX63T の VCL 端子に接続する内部電源安定用の平滑コンデンサは $0.1\mu\text{F}$ 、RX24T の VCL 端子に接続する内部電源安定用の平滑コンデンサは $4.7\mu\text{F}$ を使用してください。

また、コンデンサは、VCL 端子の近くに配置してください。

1.3 PLLVCC 端子

RX62T 搭載時の PLLVCC（ピン番号 29）-PLLVSS（ピン番号 31）端子間には、 $22\mu\text{F}$ のバイパスコンデンサを挿入してください。RX24T は PLLVCC 端子はありません。

RX24T 搭載時の VCC（ピン番号 29）-VSS（ピン番号 31）端子間には、 $0.1\mu\text{F}$ のバイパスコンデンサを挿入してください。

これらのバイパスコンデンサは、できる限り電源端子の近くに配置し、且つ、最短距離、且つできる限り太いパターンを使用して接続してください。

1.4 12 ビット A/D コンバータ

移行前の各マイコンにて AD 入力端子を最大 8 チャンネル使用しているソフトウェアを、RX24T に移行する場合の留意点について、以下に説明します。

1.4.1 AD 入力端子

RX24T は 12 ビット A/D コンバータを 3 ユニット内蔵しており、アナログ入力端子は、ユニット 0 が AN000～AN003 と AN016 の 5 チャンネル、ユニット 1 が AN100～AN103 と AN116 の 5 チャンネル、ユニット 2 が AN200～AN211 の 12 チャンネルです。

また、12 ビット A/D コンバータは 3 ユニットで構成され、ユニット 0 (S12AD)、ユニット 1 (S12AD1)、ユニット 2 (S12AD2) は独立に動作させることができます。S12AD, S12AD1, S12AD2 の入力チャンネルは、3 つのグループに分割して動作させることもできます。

RX62T、RX63T からの移行の場合、AN000～AN003 端子と AN100～AN103 端子は、RX24T の AN000～AN003 端子と AN100～AN103 端子をそのまま使用できます。端子で使用可能な機能に相違点がありますのでご注意ください。

各マイコンの 12 ビット A/D コンバータ入力端子の端子割り当ての一覧を以下に示します。

| 端子機能 | 割り当て端子 | | |
|-------|--------|-------|-------|
| | RX62T | RX63T | RX24T |
| AN000 | P40 | P40 | P40 |
| AN001 | P41 | P41 | P41 |
| AN002 | P42 | P42 | P42 |
| AN003 | P43 | P43 | P43 |
| AN016 | — | — | P20 |
| AN100 | P44 | P44 | P44 |
| AN101 | P45 | P45 | P45 |
| AN102 | P46 | P46 | P46 |
| AN103 | P47 | P47 | P47 |
| AN116 | — | — | P21 |
| AN200 | — | — | P60 |
| AN201 | — | — | P61 |
| AN202 | — | — | P62 |
| AN203 | — | — | P63 |
| AN204 | — | — | P64 |
| AN205 | — | — | P65 |
| AN206 | — | — | P50 |
| AN207 | — | — | P51 |
| AN208 | — | — | P52 |
| AN209 | — | — | P53 |
| AN210 | — | — | P54 |
| AN211 | — | — | P55 |

1.4.2 ADST ビットの状態出力端子

RX24T では、ADST ビットの状態出力端子機能が拡張されています。

ADST ビット (A/D 変換スタートビット) は、A/D 変換の停止 (0) / 開始 (1) を示すビットです。下記の端子にて、AD 変換の状態を確認することができます。

[P02/ADST0 端子、PD6/ADST0 端子、P00/ADST1 端子、P01/ADST2 端子]

ADST ビット変化条件の詳細は、RX24T グループ ユーザーズマニュアル ハードウェア編の「12 ビット A/D コンバータ (S12ADF)」を参照してください。

1.4.3 AD 変換入力クロック

RX63T、RX24T の A/D 変換クロック (ADCLK) は、周辺モジュールクロック (S12AD 用クロック) (PCLKD) です。

RX62T には周辺モジュールクロック D (PCLKD) は存在しませんので、RX24T へ移行時に周辺モジュールクロック D (PCLKD) の設定が必要です。

1.4.4 チャンネル専用サンプル&ホールド機能使用可能端子

RX24T では AN100～AN102 でチャンネル専用サンプル&ホールド機能を使用できます。

RX62T、RX63T で S12AD0 のチャンネル 0～2 (AN000～AN002) および S12AD1 のチャンネル 0～2 (AN100～AN102) の両方でチャンネル専用サンプル&ホールド機能を使用している場合、RX24T では S12AD0 のチャンネル 0～2 (AN000～AN002) のチャンネル専用サンプル&ホールド機能を使用できません。

1.4.5 グループ優先制御指定可能端子

RX24T ではグループ優先制御指定ができます。

グループスキャンモードの基本動作では、グループ A、グループ B、もしくはグループ C のスキャン動作中に他方のトリガ入力があっても無視されますが、グループ優先動作では、低優先グループのスキャン中に優先グループのトリガ入力があった場合、低優先グループのスキャンを中断して、優先グループのスキャンを行います。

グループの優先度は、グループ A > グループ B > グループ C の順となります。

RX63T はグループ優先制御指定できます。RX62T は本機能がない為指定できません。

1.5 タイマ

移行前の各マイコンにて、マルチファンクションタイマパルスユニット (MTU) の相補 PWM モードを使用して 2 モータの PWM 出力制御をしているソフトウェアを移行する場合の留意点を以下に説明します。

1.5.1 PWM 出力端子

相補 PWM モード時の PWM 出力端子は、RX62T、RX63T からの移行の場合、RX24T でも同様の端子を使用できます。

相補 PWM モード時の PWM 出力端子は以下となります。

| チャンネル | 出力端子 | 説明 |
|-------|---------|--------------------------------|
| MTU3 | MTIOC3B | PWM 出力端子 1 |
| | MTIOC3D | PWM 出力端子 1' (PWM 出力 1 の逆相波形出力) |
| MTU4 | MTIOC4A | PWM 出力端子 2 |
| | MTIOC4C | PWM 出力端子 2' (PWM 出力 2 の逆相波形出力) |
| | MTIOC4B | PWM 出力端子 3 |
| | MTIOC4D | PWM 出力端子 3' (PWM 出力 3 の逆相波形出力) |
| MTU6 | MTIOC6B | PWM 出力端子 4 |
| | MTIOC6D | PWM 出力端子 4' (PWM 出力 4 の逆相波形出力) |
| MTU7 | MTIOC7A | PWM 出力端子 5 |
| | MTIOC7C | PWM 出力端子 5' (PWM 出力 5 の逆相波形出力) |
| | MTIOC7B | PWM 出力端子 6 |
| | MTIOC7D | PWM 出力端子 6' (PWM 出力 6 の逆相波形出力) |

また、各マイコンの相補 PWM モード時の PWM 出力端子のポート割り当ての一覧を以下に示します。

| チャンネル | 出力端子 | 割り当てポート | | |
|-------|---------|---------|-------|-------|
| | | RX62T | RX63T | RX24T |
| MTU3 | MTIOC3B | P71 | P71 | P71 |
| | MTIOC3D | P74 | P74 | P74 |
| MTU4 | MTIOC4A | P72 | P72 | P72 |
| | MTIOC4C | P75 | P75 | P75 |
| | MTIOC4B | P73 | P73 | P73 |
| | MTIOC4D | P76 | P76 | P76 |
| MTU6 | MTIOC6B | P95 | P95 | P95 |
| | MTIOC6D | P92 | P92 | P92 |
| MTU7 | MTIOC7A | P94 | P94 | P94 |
| | MTIOC7C | P91 | P91 | P91 |
| | MTIOC7B | P93 | P93 | P93 |
| | MTIOC7D | P90 | P90 | P90 |

1.5.2 変換開始要求フレーム同期信号出力端子

RX24T では A/D 変換開始要求フレーム同期信号出力端子機能が拡張されています。

A/D 変換開始要求フレーム同期信号は、A/D 変換開始要求信号の発生タイミングを外部端子でモニタすることができる信号です。下記の端子にて、A/D 変換開始要求信号の発生タイミングを確認することができます。

[PB2/ADSM0 端子、PB1/ADSM1 端子]

マルチファンクションタイマパルスユニット (MTU) の A/D 変換開始要求選択レジスタ 0 (TADSTRGR0) および A/D 変換開始要求選択レジスタ 1 (TADSTRGR1) でモニタしたい A/D 変換要求信号を選択すると、A/D 変換開始要求信号の発生タイミングで ADSM0 端子および ADSM1 端子を High、A/D 変換開始要求信号発生に使用したタイマ周期で ADSM0 端子および ADSM1 端子を Low 出力とするパルス信号を出力します。

1.6 保護機能

1.6.1 POE 入力端子

移行前の各マイコンにて、マルチファンクションタイマパルスユニット (MTU) の相補 PWM モードを使用して 2 モータの PWM 出力制御をしており、且つ POE0#端子および POE4#端子入力をしているソフトウェアを移行する場合の留意点を以下に説明します。

RX62T、RX63T からの移行の場合、POE0#端子および POE4#は RX24T と同様の端子を使用できます。

各マイコンの POE 入力端子の端子割り当ての一覧を以下に示します。

| 入力端子 | 割り当てポート | | |
|--------|---------|---------|------------|
| | RX62T | RX63T | RX24T |
| POE0# | P70 | P70 | P70 |
| POE4# | P96 | P96 | P96 |
| POE8# | PB4 | PB4 | PB4 |
| POE10# | PE2/PE4 | PE2/PE4 | PE2/PE4 |
| POE11# | PE3 | PE3 | PE3 |
| POE12# | — | — | P01 P10 |

なお、RX62T、RX63T、RX24T の場合、POE によるハイインピーダンス制御は、端子のポートモードレジスタ (PMR) の設定にかかわらずハイインピーダンス制御されます。

各マイコンにて POE 検出した場合のハイインピーダンス対象端子の一覧を以下に示します。

| POE 検出 | ハイインピーダンス対象端子 | | |
|--------|--|---|---|
| | RX62T | RX63T | RX24T |
| POE0 | MTU 相補 PWM 出力端子 (GPT0、GPT1、GPT2 兼用の端子) (MTIOC3B/GTIOC0A-A、MTIOC3 D/GTIOC0B-A、MTIOC4A/GTIOC1A-A、MTIOC4C/GTIOC1B-A、MTIOC4B/GTIOC2A-A、MTIOC4D/GTIOC2B-A) (注 1) | MTU 相補 PWM 出力端子 (GPT0、GPT1、GPT2 兼用の端子) (MTIOC3B/GTIOC0A、MTIOC3D/GTIOC0B、MTIOC4A/GTIOC1A、MTIOC4C/GTIOC1B、MTIOC4B/GTIOC2A、MTIOC4D/GTIOC2B) (注 2) | MTU 相補 PWM 出力端子 (MTIOC3B、MTIOC3D、MTIOC4A、MTIOC4C、MTIOC4B、MTIOC4D) (注 3) |
| POE4 | MTU 相補 PWM 出力端子 (MTIOC6B、MTIOC6D、MTIOC7A、MTIOC7C、MTIOC7B、MTIOC7D) (注 4) | MTU 相補 PWM 出力端子 (GPT4、GPT5、GPT6 兼用の端子) (MTIOC6B/GTIOC4A、MTIOC6D/GTIOC4B、MTIOC7A/GTIOC5A、MTIOC7C/GTIOC5B、MTIOC7B/GTIOC6A、MTIOC7D/GTIOC6B) (注 5) | MTU 相補 PWM 出力端子 (MTIOC6B、MTIOC6D、MTIOC7A、MTIOC7C、MTIOC7B、MTIOC7D) (注 6) |
| POE8 | MTU0 の端子 (MTIOC0A-A、MTIOC0A-B、MTIOC0B-A、MTIOC0B-B、MTIOC0C、MTIOC0D) (注 7) | MTU0 の端子 (MTIOC0A、MTIOC0B、MTIOC0C、MTIOC0D) (注 8) | MTU0 の端子 (MTIOC0A、MTIOC0B、MTIOC0C、MTIOC0D) (注 9) |
| POE10 | GPT0、GPT1 の端子 (GTIOC0A-B、GTIOC0B-B、GTIOC1A-B、GTIOC1B-B) (注 10) | GPT0、GPT1 の端子 (GTIOC0A、GTIOC0B、GTIOC1A、GTIOC1B) (注 11) | (注 12) |
| POE11 | GPT2、GPT3 の端子 (GTIOC2A-B、GTIOC2B-B、GTIOC3A、GTIOC3B) (注 13) | GPT2、GPT3 の端子 (GTIOC2A、GTIOC2B、GTIOC3A、GTIOC3B) (注 14) | (注 12) |
| POE12 | — | | MTU9 端子 (MTIOC9A、MTIOC9B、MTIOC9C、MTIOC9D) (注 15) |

- 注 1. レジスタの設定によって MTU 相補 PWM 出力端子 (MTU6、MTU7 端子)、MTU0 端子、GPT 端子もハイインピーダンス状態にできます。
- 注 2. レジスタの設定によって MTU0 端子、MTU 相補 PWM 出力端子 (MTU6、MTU7 端子)、GPT 端子もハイインピーダンス状態にできます。
- 注 3. レジスタの設定によって MTU0 端子、MTU 相補 PWM 出力端子 (MTU6、MTU7 端子)、MTU9 端子もハイインピーダンス状態にできます。
- 注 4. レジスタの設定によって MTU 相補 PWM 出力端子 (MTU3、MTU4 端子)、MTU0 端子、GPT 端子もハイインピーダンス状態にできます。
- 注 5. レジスタの設定によって MTU0 端子、MTU 相補 PWM 出力端子 (MTU3、MTU4 端子)、GPT 端子もハイインピーダンス状態にできます。
- 注 6. レジスタの設定によって MTU0 端子、MTU 相補 PWM 出力端子 (MTU3、MTU4 端子)、MTU9 端子もハイインピーダンス状態にできます。
- 注 7. レジスタの設定によって MTU 相補 PWM 出力端子 (MTU3、MTU4 端子および MTU6、MTU7 端子)、GPT 端子もハイインピーダンス状態にできます。
- 注 8. レジスタの設定によって MTU 相補 PWM 出力端子 (MTU3、MTU4 端子、MTU6、MTU7 端子)、GPT 端子もハイインピーダンス状態にできます。
- 注 9. レジスタの設定によって MTU 相補 PWM 出力端子 (MTU3、MTU4 端子または MTU6、MTU7 端子)、MTU9 端子もハイインピーダンス状態にできます。
- 注 10. レジスタの設定によって MTU 相補 PWM 出力端子 (MTU3、MTU4 端子および MTU6、MTU7 端子)、MTU0 端子、GPT2 端子、GPT3 端子もハイインピーダンス状態にできます。
- 注 11. レジスタの設定によって MTU 相補 PWM 出力端子 (MTU3、MTU4 端子および MTU6、MTU7 端子)、MTU0 端子、GPT2 端子、GPT3 端子、GPT6 端子、GPT7 端子もハイインピーダンス状態にできます。
- 注 12. レジスタの設定によって MTU 相補 PWM 出力端子 (MTU3、MTU4 端子または MTU6、MTU7 端子)、MTU0 端子、MTU9 端子をハイインピーダンス状態にできます。
- 注 13. レジスタの設定によって MTU 相補 PWM 出力端子 (MTU3、MTU4 端子および MTU6、MTU7 端子)、MTU0 端子、GPT0 端子、GPT1 端子もハイインピーダンス状態にできます。
- 注 14. レジスタの設定によって MTU 相補 PWM 出力端子 (MTU3、MTU4 端子、MTU6、MTU7 端子)、MTU0 端子、GPT0 端子、GPT1 端子、GPT6 端子、GPT7 端子もハイインピーダンス状態にできます。
- 注 15. PWM 出力端子 (MTU3、MTU4 端子または MTU6、MTU7 端子)、MTU0 端子もハイインピーダンス状態にできます。

1.6.2 LVD 入力端子

電圧検出回路 (LVD) の入力端子は、RX62T、RX63T、RX24T 共に VCC 端子です。

1.6.3 コンパレータ入力端子

RX24T には、RX62T、RX63T のコンパレータで使用する基準電圧設定基準入力端子 CVREFL、CVREFH は存在しません。また、RX24T では AN000~AN002、AN100~AN102 の端子機能をコンパレータ検出入力端子に、AVCC0 を基準電圧設定基準入力端子は使用できません。

RX24T ではコンパレータ検出入力端子 CMPC00~03、CMPC10~13、CMPC20~23、基準電圧設定基準入力端子 CVREFC0、CVREFC1、内蔵 D/A コンバータの出力電圧に変更が必要です。

また、コンパレータ検出入力端子として AN000、AN100~AN102 の割り当て端子を使用する場合、CMPC00~03、CMPC10~13、CMPC20~23 への端子機能設定が必要です。

各マイコンのコンパレータで使用する入力端子を以下に示します。

| 種類 | RX62T | | RX63T | | RX24T | |
|------------------|----------------------------|---------|----------------------------|---------|--|---------|
| | 端子 | 割り当てポート | 端子 | 割り当てポート | 端子 | 割り当てポート |
| コンパレータ 検出入力端子 | AN000 | P40 | AN000 | P40 | CMPC00/CMPC01 /CMPC22/CMPC23 (AN000) | P40 |
| | AN001 | P41 | AN001 | P41 | — | — |
| | AN002 | P42 | AN002 | P42 | — | — |
| | AN100 | P44 | AN100 | P44 | CMPC10/CMPC11 /CMPC32/CMPC33 (AN100) | P44 |
| | AN101 | P45 | AN101 | P45 | CMPC02/CMPC03/ CMPC20/CMPC21 (AN101) | P45 |
| | AN102 | P46 | AN102 | P46 | CMPC12/CMPC13 /CMPC30/CMPC31 (AN101) | P46 |
| 基準電圧設定 基準入力端子 | CVREFL | P43 | CVREFL | P43 | CVREFC0 (AN016) | P20 |
| | CVREFH | P47 | CVREFH | P47 | CVREFC1 (AN116) | P21 |
| | 3ビット D/A コンバータの 出力電圧 | — | 3ビット D/A コンバータの 出力電圧 | — | 内蔵 8ビット D/A コンバータの出力電 圧 | — |

2. 機能設定の留意点

2.1 クロック

2.1.1 メインクロック発振器

RX62T、RX63T、RX24T 共にメインクロック発振器へクロックを供給する方法には、発振子を接続する方法と外部クロックを入力する方法があります。

RX62T、RX63T からの移行の場合、RX62T、RX63T ではレジスタによるメインクロック発振器の発振源を切り替えはできませんでしたが、RX24T ではメインクロック発振器強制発振コントロールレジスタ (MOFCR) の MOSEL ビット (メインクロック発振器切り替えビット) の設定により発振源の切り替えができます。

RX62T では、システムクロック (ICLK)、周辺モジュールクロック (PCLK) へのクロックソースは、メインクロック発振器となります。

RX24T では、RX63T と同様にシステムクロック (ICLK)、周辺モジュールクロック (PCLK) などへのクロックソースを、メインクロック発振器またはオンチップオシレータクロックから選択することができます。

RX24T のクロックソースの選択は、システムクロックコントロールレジスタ 3 (SCKCR3) の CKSEL[2:0] ビット (クロックソース選択ビット) にて設定します。

RX63T、RX24T のクロックソースとして使用可能なオンチップオシレータクロックの発振周波数は以下となります。

| | RX62T | RX63T | RX24T |
|---------------------|-------|--------|-------|
| 低速オンチップオシレータ (LOCO) | — | 125KHz | 4MHz |

RX24T では、システムクロック (ICLK) の設定により、メモリウェイトサイクル設定レジスタ (MEMWAIT) の MEMWAIT ビット (メモリウェイトサイクル設定ビット) の設定が必要です。

RX62T では、各周辺モジュールへ供給される周辺モジュールクロック (PCLK) は 1 つのみでしたが、RX24T では、RX63T と同様に周辺モジュールクロックが拡張されています。

RX24T での周辺モジュールクロックの用途は以下となります。

| 周辺モジュールクロックの種類 | 用途 |
|-----------------------|--|
| 周辺モジュールクロック A (PCLKA) | マルチファンクションタイマパルスユニット (MTU) 用 |
| 周辺モジュールクロック B (PCLKB) | マルチファンクションタイマパルスユニット (MTU)、12 ビット A/D コンバータ (S12AD) 以外の周辺クロック用 |
| 周辺モジュールクロック D (PCLKD) | 12 ビット A/D コンバータ (S12AD) 用 |

RX62T では、システムクロック (ICLK) と共に周辺モジュールクロック (PCLK) の分周をシステムクロックコントロールレジスタ (SCKCR) の ICK[3:0]、PCK[3:0] にて設定しますが、RX24T ではシステムクロック (ICLK) と共に周辺モジュールクロック (PCLKA、PCLKB、PCLKD) の分周を、周辺モジュールクロックシステムクロックコントロールレジスタ (SCKCR) の ICK[3:0]、PCKA[3:0]、PCKB[3:0]、PCKD[3:0] にて設定します。

詳細は、RX24T グループ ユーザーズマニュアル ハードウェア編の「クロック発生回路」を参照してください。

2.1.2 メモリウェイト

RX24T では、システムクロック (ICLK) の設定により、メモリウェイトサイクル設定レジスタ (MEMWAIT) の MEMWAIT ビット (メモリウェイトサイクル設定ビット) の設定が必要です。

メモリウェイトサイクル設定レジスタ (MEMWAIT) は、ROM のウェイトサイクルの制御を行います。

MEMWAIT ビットの設定条件として、システムクロック (ICLK) に 32MHz より高周波数のクロックを選択した場合、MEMWAIT[1:0]ビット=00b (ウェイトなし) は選択禁止です。

また、システムクロック (ICLK) に 32MHz 以下の周波数のクロックを選択した場合、MEMWAIT[1:0]ビット=01b (ウェイトあり (ICLK ≤ 64MHz)) にする必要はありません。

システムクロック (ICLK) に 64MHz より高い周波数のクロックを選択した場合、MEMWAIT[1:0]ビット=01b (ウェイトあり (ICLK ≤ 64MHz)) は選択禁止です。また、システムクロック (ICLK) に 64MHz 以下の周波数のクロックを選択した場合、MEMWAIT[1:0]ビット=10b (ウェイトあり (ICLK ≤ 80MHz)) にする必要はありません。

MEMWAIT ビットの設定制約の詳細は、RX24T グループ ユーザーズマニュアル ハードウェア編の「クロック発生回路」を参照してください。

MEMWAIT ビットの設定制約を以下に示します。

| MEMWAIT[1:0]ビット | 動作電力制御状態 | | | |
|-----------------|--------------|----------------------|----------------------|---------|
| | 高速動作モード | | | 中速動作モード |
| | ICLK ≤ 32MHz | 32MHz < ICLK ≤ 64MHz | 64MHz < ICLK ≤ 80MHz | |
| 00b | 設定可 | 設定禁止 | 設定禁止 | 設定可 |
| 01b | 設定可 | 設定可 | 設定禁止 | 設定禁止 |
| 10b | 設定可 | 設定可 | 設定可 | 設定禁止 |
| 上記以外 | 設定禁止 | | | |

2.1.3 ROM キャッシュ

RX24T では、ROM キャッシュ機能が拡張されています。ROM キャッシュが動作しているときは、キャッシュにヒットした場合に ROM キャッシュからデータが供給されます。

ROM キャッシュ動作を許可する場合、ROM キャッシュ許可レジスタ (ROMCE) の ROM キャッシュ動作許可ビット (ROMCEN) を「1: ROM キャッシュ動作許可」に設定します。

ROM キャッシュ許可レジスタ (ROMCE) の初期値は、「0: ROM キャッシュ動作禁止」に設定されています。「1: ROM キャッシュ動作許可」に設定することにより処理速度が改善されます。

2.2 ポート設定

RX24T では、I/O ポートは、汎用入出力ポートと周辺機能の入出力、または割り込み入力端子として機能します。

各ポートは、周辺モジュールの入出力端子や、割り込み入力端子と兼用となっています。リセット直後は入力ポートになっていますが、レジスタの設定により機能が切り替わります。各ポートの設定は、I/O ポートおよびレジスタ、および内蔵周辺モジュールのレジスタの設定によって決まります。

RX24T では、RX63T と同様にマルチファンクションピンコントローラ (MPC) の端子機能制御レジスタ、および I/O ポートのポートモードレジスタ (PMR) の設定によりポートの機能設定を行います。RX62T では、出力ポートの機能は各機能にて優先順位を決定しており、入力ポートは入力設定したすべての機能に信号伝達します。

RX24T での各ポートに設定可能な機能の詳細は、RX24T グループ ユーザーズマニュアル ハードウェア編の「マルチファンクションピンコントローラ (MPC)」を参照してください。

2.3 AD 変換

各ユニット単位に独立して動作設定が可能な為、使用するユニットに対応するレジスタを設定する必要があります。(S12AD、S12AD1、S12AD2)

2.3.1 1 シャント電流検出

タイマカウンタの山から谷の期間または谷から山の期間の任意の 2 ヶ所にて AD 変換を行う為に必要な設定を以下に示します。

なお、シャント電流検出は他の AD 変換より優先的に実施する必要がある為、スキャンモードはグループスキャンモード、シャント電流アナログ入力をグループ A、グループ優先制御機能有効、AD 変換トリガをダブルトリガモードとします。

- ① A/D コントロールレジスタ (ADCSR) のスキャンモード選択ビット (ADCS[1:0]) で「01b: グループスキャンモード」を設定します。
- ② A/D コントロールレジスタ (ADCSR) のダブルトリガモード選択ビット (DBLE) の「1: ダブルトリガモード選択」を設定し、ダブルトリガ対象チャンネル選択ビット (DBLANS [4:0]) でダブルトリガ対象のアナログ入力を 1 チャンネル選択します。
- ③ A/D 変換開始トリガ選択レジスタ (ADSTRGR) の A/D 変換開始トリガ選択ビット (TRSA[5:0]) でグループ A の A/D 変換開始トリガを PWM 出力に使用している MTU にあわせて「001011b: MTU4.TADCORA と MTU4.TCNT のコンペアマッチ、または、MTU4.TADCORB と MTU4.TCNT のコンペアマッチ」または「001111b: MTU7.TADCORA と MTU7.TCNT のコンペアマッチ、または MTU7.TADCORB と MTU7.TCNT のコンペアマッチ」に設定します。
- ④ A/D コントロールレジスタ (ADCSR) のトリガ開始許可ビット (TRGE) を「1: 同期、非同期トリガによる A/D 変換の開始を許可」に設定します。
- ⑤ MTU4 または MTU7 のタイマ A/D 変換開始要求周期設定バッファレジスタ (TADCOBRA, TADCOBRB) に AD 変換開始要求を行うカウンタ値を設定します。
- ⑥ MTU4 または MTU7 のタイマ A/D 変換開始要求コントロールレジスタ (TADCR) の MTU4.TADCOBRA/B 転送タイミング選択ビット (BF[1:0])、MTU7.TADCOBRA/B 転送タイミング選択ビット (BF[1:0]) に A/D 変換開始要求周期設定バッファレジスタ (TADCOBRA, TADCOBRB) からタイマ A/D 変換開始要求周期設定レジスタ (TADCORA, TADCORB) へ A/D 変換開始要求周期を転送するタイミングを設定します。
- ⑦ MTU4 または MTU7 のタイマ A/D 変換開始要求コントロールレジスタ (TADCR) の「DT4BE、UT4BE、DT4AE、UT4AE ビット」「DT7BE、UT7BE、DT7AE、UT7AE ビット」にて AD 変換開始要求期間を設定します。
- ⑧ A/D グループスキャン優先コントロールレジスタ (ADGSPCR) のグループ優先制御設定ビット (PGS) で「1: グループの優先制御動作を行う」を設定します。

2.3.2 3 シャント電流検出

12ビット A/D コンバータ (S12ADF) のユニット 1 (S12AD1) を使用し、タイマカウンタの山または谷のどちらかで AD 変換を行う為に必要な設定を以下に示します。

なお、シャント電流検出は他の AD 変換より優先的に実施する必要がある為、スキャンモードはグループ スキャンモード、シャント電流アナログ入力をグループ A、グループ優先制御機能有効とします。

- ① A/D チャンネル選択レジスタ A0 (ADANSA0) でグループ A にて A/D 変換を行うチャンネルのアナログ入力 AN100~AN102 を選択します。
- ② サンプル&ホールド回路コントロールレジスタ (ADSHCR) のチャンネル専用サンプル&ホールド回路バイパス選択ビット (SHANS[2:0]) で「AN100~AN102 のチャンネル専用サンプル&ホールド回路を使用する」を設定します。
- ③ A/D コントロールレジスタ (ADCSR) のスキャンモード選択ビット (ADCS[1:0]) で「01b: グループ スキャンモード」を設定します。
- ④ タイマカウンタの山で AD 変換の場合、A/D 変換開始トリガ選択レジスタ (ADSTRGR) の A/D 変換開始トリガ選択ビット (TRSA[5:0]) でグループ A の A/D 変換開始トリガを PWM 出力に使用している MTU にあわせて、「000100b: MTU3.TGRA のコンペアマッチ/インプットキャプチャ」 (山) または「000110b: MTU6.TGRA のコンペアマッチ/インプットキャプチャ」 (山) に設定します。
タイマカウンタの谷で AD 変換を行う場合、A/D 変換開始トリガ選択レジスタ (ADSTRGR) の A/D 変換開始トリガ選択ビット (TRSA[5:0]) でグループ A の A/D 変換開始トリガを PWM 出力に使用している MTU にあわせて、「000101b: MTU4.TGRA のコンペアマッチ/インプットキャプチャ、または、相補 PWM モード時 MTU4.TCNT のアンダフロー (谷)」または「000111b: MTU7.TGRA のコンペアマッチ/インプットキャプチャ、または、相補 PWM モード時 MTU7.TCNT のアンダフロー (谷)」に設定します。
- ⑤ タイマカウンタの山で AD 変換を行う場合、MTU3 または MTU6 のタイマインタラプトイネーブルレジスタ (TIER) の A/D 変換開始要求許可ビット (TTGE) を「1: A/D 変換開始要求の発生を許可」に設定します。
タイマカウンタの谷で AD 変換を行う場合、MTU4 または MTU7 のタイマインタラプトイネーブルレジスタ (TIER) の A/D 変換開始要求許可 2 ビット (TTGE2) を「1: MTUn.TCNT のアンダフロー (谷) による A/D 変換要求を許可」に設定します。
- ⑥ サンプル&ホールド回路コントロールレジスタ (ADSHCR) のサンプリング時間サンプル&ホールド回路設定ビット (SSTSH[7:0]) でサンプリング時間を設定します。
- ⑦ A/D コントロールレジスタ (ADCSR) のトリガ開始許可ビット (TRGE) を「1: 同期、非同期トリガによる A/D 変換の開始を許可」に設定します。
- ⑧ A/D グループスキャン優先コントロールレジスタ (ADGSPCR) のグループ優先制御設定ビット (PGS) で「1: グループの優先制御動作を行う」を設定します。

2.3.3 母線電圧

母線電圧の取得は、連続スキャンモードにて AD 変換を行います。

シャント電流検出と異なる AD 変換トリガで母線電圧の AD 変換を行う為に必要な設定を以下に示します。

なお、母線電圧の AD 変換はシャント電流検出などより優先度を下げる為、また、シャント電流検出と異なる AD 変換トリガを設定する為、スキャンモードはグループスキャンモード、シャント電流アナログ入力をグループ A、グループ優先制御機能有効、母線電圧をグループ C とします。

また、シャント電流検出についての設定については、「2.3.1 1 シャント電流検出」および「2.3.2 3 シャント電流検出」を参照してください。

- ① A/D コントロールレジスタ (ADCSR) のスキャンモード選択ビット (ADCS[1:0]) で「01b: グループスキャンモード」を設定します。
- ② A/D チャンネル選択レジスタ C0 (ADANSC0) または A/D チャンネル選択レジスタ C1 (ADANSC1) でグループ C にて A/D 変換を行うチャンネルのアナログ入力を選択します。
- ③ A/D グループ C トリガ選択レジスタ (ADGCTRGR) のグループ C 専用 A/D 変換開始トリガ選択ビット (TRSC[5:0]) でトリガを「11111b: 要因非選択状態」に設定します。
- ④ A/D 変換開始トリガ選択レジスタ (ADSTRGR) のグループ C 専用 A/D 変換動作許可ビット (GRCE) で「1: グループ C を使用する」を設定します。
- ⑤ A/D グループスキャン優先コントロールレジスタ (ADGSPCR) のグループ優先制御設定ビット (PGS) で「1: グループの優先制御動作を行う」を設定します。
- ⑥ A/D グループスキャン優先コントロールレジスタ (ADGSPCR) の低優先グループ再起動設定ビット (GBRSCN) で「1: グループ優先制御で中断されたグループの再起動をする」を設定します。
- ⑦ A/D グループスキャン優先コントロールレジスタ (ADGSPCR) のシングルスキャン連続起動設定ビット (GBRP) で「1: 最も優先度の低いグループのシングルスキャン連続動作開始」を設定します。
- ⑧ A/D グループスキャン優先コントロールレジスタ (ADGSPCR) の再開チャンネル選択ビット (LGRRS) で「1: A/D 変換が未終了チャンネルから再スキャンを行う」を設定します。

2.3.4 チャンネル専用サンプル&ホールド機能

チャンネル専用サンプル&ホールド機能を使用すると、サンプル&ホールド実施後に選択したすべてのチャンネルのアナログ入力を 1 回のみ A/D 変換します。

3 シャント電流検出などで複数チャンネルを同時にサンプリングすることができます。

なお、RX24T でチャンネル専用サンプル&ホールド機能を使用可能なアナログ入力チャンネルは AN100～AN102 です。

チャンネル専用サンプル&ホールドの設定を以下に示します。

- ① サンプル&ホールド回路コントロールレジスタ (ADSHCR) のチャンネル専用サンプル&ホールド回路バイパス選択ビット (SHANS[2:0]) で、機能を有効とするチャンネルに対応するビットに「チャンネル専用サンプル&ホールド回路を使用する」を設定します。
- ② サンプル&ホールド回路コントロールレジスタ (ADSHCR) のサンプリング時間サンプル&ホールド回路設定ビット (SSTSH[7:0]) でサンプリング時間を設定します。

2.3.5 グループ優先制御

グループスキャンモードの基本動作では、グループ A、グループ B、もしくはグループ C のスキャン動作中に他方のトリガ入力があっても無視されます。グループ優先動作では、低優先グループのスキャン中に優先グループのトリガ入力があった場合、低優先グループのスキャンを中断して、優先グループのスキャンを行います。

グループスキャンモードで使用するグループの数は A/D グループ C トリガ選択レジスタ (ADGCTRGR) のグループ C 専用 A/D 変換動作許可ビット (GRCE) の設定により 2 つ (グループ A, B) または 3 つ (グループ A, B, C) のいずれか一方を選択可能です。

12 ビット A/D コンバータ (S12ADF) のユニット 0 を使用したグループ優先制御の設定を以下に示します。

- ① A/D コントロールレジスタ (ADCSR) のスキャンモード選択ビット (ADCS[1:0]) で「01b: グループスキャンモード」を設定します。
- ② A/D チャネル選択レジスタ A0 (ADANSA0) または A/D チャネル選択レジスタ (ADANSA1) でグループ A にて A/D 変換を行うチャネルのアナログ入力を選択します。
- ③ A/D チャネル選択レジスタ B0 (ADANSB0) または A/D チャネル選択レジスタ (ADANSB1) でグループ B にて A/D 変換を行うチャネルのアナログ入力を選択します。
- ④ A/D チャネル選択レジスタ C0 (ADANSC0) または A/D チャネル選択レジスタ (ADANSC1) でグループ C にて A/D 変換を行うチャネルのアナログ入力を選択します。
- ⑤ A/D 変換開始トリガ選択レジスタ (ADSTRGR) の A/D 変換開始トリガ選択ビット (TRSA[5:0]) でグループ A の A/D 変換開始トリガを設定します。
- ⑥ A/D 変換開始トリガ選択レジスタ (ADSTRGR) のグループ B 専用 A/D 変換開始トリガ選択ビット (TRSB[5:0]) でグループ B の A/D 変換開始トリガを設定します。
- ⑦ A/D グループ C トリガ選択レジスタ (ADGCTRGR) のグループ C 専用 A/D 変換開始トリガ選択ビット (TRSC[5:0]) でグループ C の A/D 変換開始トリガを設定します。
- ⑧ A/D 変換開始トリガ選択レジスタ (ADSTRGR) のグループ C 専用 A/D 変換動作許可ビット (GRCE) で「1: グループ C を使用する」を設定します。
- ⑨ A/D グループスキャン優先コントロールレジスタ (ADGSPCR) のグループ優先制御設定ビット (PGS) で「1: グループの優先制御動作を行う」を設定します。
- ⑩ A/D グループスキャン優先コントロールレジスタ (ADGSPCR) の低優先グループ再起動設定ビット (GBRSCN) で「1: グループ優先制御で中断されたグループの再起動をする」を設定します。
- ⑪ A/D グループスキャン優先コントロールレジスタ (ADGSPCR) の再開チャネル選択ビット (LGRRS) で「1: A/D 変換が未終了チャネルから再スキャンを行う」を設定します。

なお、グループスキャンモードのトリガ設定は、ADSTRGR.TRSA[5:0]ビットでグループ A の同期トリガを選択し、ADSTRGR.TRSB[5:0]ビットでグループ A のトリガとは異なるグループ B の同期トリガを選択し、ADGCTRGR.TRSC[5:0]ビットでグループ A, B のトリガとは異なるグループ C の同期トリガを選択してください。

A/D グループスキャン優先コントロールレジスタ (ADGSPCR) の低優先グループ再起動設定ビット (GBRSCN) の設定によるスキャン動作制御について以下に示します。

| スキャン動作 | トリガ入力 | ADGSPCR.GBRSCN = 0 グループ優先制御で中断された グループの再起動をしない | ADGSPCR.GBRSCN = 1 グループ優先制御で中断された グループの再起動をする |
|----------------------|--------------|--|---|
| グループ A のスキャン 中 | グループ A トリガ入力 | トリガ入力無効 | トリガ入力無効 |
| | グループ B トリガ入力 | トリガ入力無効 | グループ A のスキャン終了後、 グループ B のスキャンを行います |
| | グループ C トリガ入力 | トリガ入力無効 | グループ A のスキャン終了後、 グループ C のスキャンを行います |
| グループ B のスキャン 中 | グループ A トリガ入力 | グループ B のスキャンを中断 し、グループ A のスキャンを開始 | グループ B のスキャンを中断 し、グループ A のスキャン開始 グループ A のスキャン終了後、 グループ B のスキャン動作開始 |
| | グループ B トリガ入力 | トリガ入力無効 | トリガ入力無効 |
| | グループ C トリガ入力 | トリガ入力無効 | グループ B のスキャン終了後、 グループ C のスキャンを行います |
| グループ C のスキャン 中 | グループ A トリガ入力 | グループ C のスキャンを中断 し、グループ A のスキャンを開始 | グループ C のスキャンを中断 し、グループ A のスキャンを開始 グループ A のスキャン終了後、 グループ C のスキャンを開始 |
| | グループ B トリガ入力 | グループ C のスキャンを中断 し、グループ B のスキャン動作 を開始 | グループ C のスキャンを中断 し、グループ B のスキャン開始 グループ B のスキャン終了後、 グループ C のスキャン開始 |
| | グループ C トリガ入力 | トリガ入力無効 | トリガ入力無効 |

3 グループ (グループ A, B, C) のグループ優先動作設定と動作モードの関係を以下に示します。

[レジスタのビット説明]

- 低優先グループ再起動設定ビット (GBRSCN)
 - 0 : グループ優先制御で中断されたグループの再起動をしない
 - 1 : グループ優先制御で中断されたグループの再起動をする
- 再開チャンネル選択ビット (LGRRS)
 - 0 : スキャン先頭チャンネルから再スキャンを行う
 - 1 : A/D 変換が未終了チャンネルから再スキャンを行う
- シングルスキャン連続起動設定ビット (GBRP)
 - 0 : シングルスキャン連続動作しない
 - 1 : 最も優先度の低いグループのシングルスキャン連続動作開始

| ADGSPCR | | | 動作分類 |
|---------|-------|------|---|
| GBRSCN | LGRRS | GBRP | |
| 0 | X | 0 | 3 グループ (グループ A, B, C) のグループ優先動作 <ul style="list-style-type: none"> ● グループ A のトリガが入力されたとき、グループ B のスキャンは終了する (再実行しない) ● グループ A、またはグループ B のトリガが入力されたとき、グループ C のスキャンは終了する (再実行しない) |
| 0 | X | 1 | 3 グループ (グループ A, B, C) のグループ優先動作 <ul style="list-style-type: none"> ● グループ A のトリガが入力されたとき、グループ B のスキャンは終了する (再実行しない) ● グループ C は開始トリガ入力なしで、連続でシングルスキャンを実施。グループ C のスキャンが中断された後は、グループ A/B のスキャン終了後に ADANSC0, ADANSC1 レジスタで指定したチャンネルの先頭からスキャンを再開する |
| 1 | 0 | 0 | 3 グループ (グループ A, B, C) のグループ優先動作 <ul style="list-style-type: none"> ● グループ B のスキャンが中断された後、グループ A のスキャン終了後に ADANSB0, ADANSB1 レジスタで指定したチャンネルの先頭からスキャンを再開する ● グループ C のスキャンが中断された後、グループ A/B のスキャン終了後に ADANSC0, ADANSC1 レジスタで指定したチャンネルの先頭からスキャンを再開する |
| 1 | 1 | 0 | 3 グループ (グループ A, B, C) のグループ優先動作 <ul style="list-style-type: none"> ● グループ B のスキャンが中断された後、グループ A のスキャン終了後に ADANSB0, ADANSB1 レジスタで指定したチャンネルのうち、中断したチャンネルからスキャンを再開する ● グループ C のスキャンが中断された後、グループ A/B のスキャン終了後に ADANSC0, ADANSC1 レジスタで指定したチャンネルのうち、中断したチャンネルからスキャンを再開する |
| 1 | 0 | 1 | 3 グループ (グループ A, B, C) のグループ優先動作 <ul style="list-style-type: none"> ● グループ B のスキャンが中断された後、グループ A のスキャン終了後に ADANSB0, ADANSB1 レジスタで指定したチャンネルの先頭からスキャンを再開する ● グループ C は開始トリガ入力なしで、連続でシングルスキャンを実施。グループ C のスキャンが中断された後は、グループ A/B のスキャン終了後に ADANSC0, ADANSC1 レジスタで指定したチャンネルの先頭からシングルスキャンを再開する |

| ADGSPCR | | | 動作分類 |
|---------|-------|------|---|
| GBRSCN | LGRRS | GBRP | |
| 1 | 1 | 1 | 3グループ（グループ A, B, C）のグループ優先動作 <ul style="list-style-type: none"> グループ B のスキャンが中断された後、グループ A のスキャン終了後に ADANSB0, ADANSB1 レジスタで指定したチャンネルのうち、中断したチャンネルから再開する グループ C は開始トリガ入力なしで、連続でシングルスキャンを実施。グループ C のスキャンが中断された後は、グループ A/B のスキャン終了後に ADANSC0, ADANSC1 レジスタで指定したチャンネルのうち、中断したチャンネルからシングルスキャンを再開する |

2.3.6 AD 変換状態出力（ADST ビットの状態出力）

RX24T では ADST ビットの状態出力端子にて、AD 変換状態を確認することができます。

ADST ビットの状態出力[P02/ADST0 端子、PD6/ADST0 端子、P00/ADST1 端子、P01/ADST2 端子]を有効にする場合、マルチファンクションピンコントローラ（MPC）の端子機能選択レジスタの端子機能選択ビットを設定し、I/O ポートのポートモードレジスタ（PMR）の端子モード制御ビットを「1：周辺機能として使用」に設定する必要があります。

2.4 タイマ (MTU)

2.4.1 相補 PWM

相補 PWM モードでは、出力する PWM 波形にデッドタイムを設定できます。デッドタイムとは、アーム短絡を防止する為に上下アームトランジスタを両方とも非アクティブレベルにする期間のことです。MTU3 と MTU4、または MTU6 と MTU7 を組合せることによりデッドタイムを設定した PWM 波形 (正相・逆相) を各 3 相合計 6 相出力します。また、デッドタイムがない PWM 波形を出力することもできます。

相補 PWM モードに設定すると、MTIOC3B、MTIOC3D、MTIOC4A、MTIOC4B、MTIOC4C、MTIOC4D 端子、または MTIOC6B、MTIOC6D、MTIOC7A、MTIOC7B、MTIOC7C、MTIOC7D 端子は PWM 出力端子となり、MTIOC3A 端子または MTIOC6A 端子は PWM 周期に同期したトルク出力として設定することができます。

MTU3.TCNT、MTU4.TCNT または MTU6.TCNT、MTU7.TCNT はアップカウンタ/ダウンカウンタとして機能します。

RX24T での相補 PWM モードの設定は、RX62T、RX63T と同様に、MTU3 または MTU6 のタイマモードレジスタのモード選択ビット MD[3:0]に「1101b~1111b」を設定し、バッファ動作 A ビット (BFA) を「1:TGRA と TGRC レジスタはバッファ動作」、バッファ動作 B ビット (BFB) を「1:TGRB と TGRD レジスタはバッファ動作」に設定することにより有効となります。

RX24T で、相補 PWM モードで PWM 出力を左右非対称とする場合、タイマモードレジスタ 2 (TMDR2A) のダブルバッファ選択ビット (DRS) を「1:ダブルバッファ機能を有効」に設定し、バッファレジスタ B (MTU3.TGRE, MTU4.TGRE, MTU4.TGRF または MTU6.TGRE, MTU7.TGRE, MTU7.TGRF) にバッファレジスタ A (MTU3.TGRD, MTU4.TGRC, MTU4.TGRD または MTU6.TGRD, MTU7.TGRC, MTU7.TGRD) と異なる値を設定する必要があります。

なお、バッファレジスタ A (MTU3.TGRD, MTU4.TGRC, MTU4.TGRD または MTU6.TGRD, MTU7.TGRC, MTU7.TGRD) を設定する際は、バッファレジスタ B (MTU3.TGRE, MTU4.TGRE, MTU4.TGRF または MTU6.TGRE, MTU7.TGRE, MTU7.TGRF) も同時に設定してください。

また、バッファレジスタのデータを転送する場合は、最後に MTU4.TGRD (MTU7.TGRD) への書き込みを行ってください。

設定値の詳細は、RX24T グループ ユーザーズマニュアル ハードウェア編の「マルチファンクションタイマパルスユニット 3 (MTU3d)」を参照してください。

2.4.2 タイマ A/D 変換開始要求

RX24T での相補 PWM モード時、A/D 変換の開始要求は、RX62T、RX63T と同様に、MTU3.TGRA のコンペアマッチ（山）、MTU4.TCNT のアンダフロー（谷）、MTU6.TGRA のコンペアマッチ、MTU7.TCNT のアンダフロー（谷）または MTU3、MTU4、MTU6、MTU7 のコンペアマッチを使用して行います

MTU4 タイマカウンタの山から谷の期間または谷から山の期間の任意の 2 ヶ所にて AD 変換を行う場合、MTU4 のタイマ A/D 変換開始要求コントロールレジスタ（TADCR）の DT4BE、UT4BE、DT4AE、UT4AE を以下の組合せにて設定します。

[MTU4 の場合の組合せ]

| | DT4BE ダウンカウント TRG4BN 許可ビット | UT4BE アップカウント TRG4BN 許可ビット | DT4AE ダウンカウント TRG4AN 許可ビット | UT4AE アップカウント TRG4AN 許可ビット |
|-------|----------------------------------|----------------------------------|----------------------------------|----------------------------------|
| 組合せ 1 | 有効 (1) | 無効 (0) | 有効 (1) | 無効 (0) |
| 組合せ 2 | 有効 (1) | 無効 (0) | 無効 (0) | 有効 (1) |
| 組合せ 3 | 無効 (0) | 有効 (1) | 有効 (1) | 無効 (0) |
| 組合せ 4 | 無効 (0) | 有効 (1) | 無効 (0) | 有効 (1) |

または、MTU7 タイマカウンタの山から谷の期間または谷から山の期間の任意の 2 ヶ所にて AD 変換を行う場合、MTU7 のタイマ A/D 変換開始要求コントロールレジスタ（TADCR）の DT7BE、UT7BE、DT7AE、UT7AE ビットを以下の組合せにて設定します。

[MTU7 の場合の組合せ]

| | DT7BE ダウンカウント TRG7BN 許可ビット | UT7BE アップカウント TRG7BN 許可ビット | DT7AE ダウンカウント TRG7AN 許可ビット | UT7AE アップカウント TRG7AN 許可ビット |
|-------|----------------------------------|----------------------------------|----------------------------------|----------------------------------|
| 組合せ 1 | 有効 (1) | 無効 (0) | 有効 (1) | 無効 (0) |
| 組合せ 2 | 有効 (1) | 無効 (0) | 無効 (0) | 有効 (1) |
| 組合せ 3 | 無効 (0) | 有効 (1) | 有効 (1) | 無効 (0) |
| 組合せ 4 | 無効 (0) | 有効 (1) | 無効 (0) | 有効 (1) |

また、「2.3.1 1 シャント電流検出」の③に記載の設定により、A/D 変換開始トリガを設定し、⑤に記載の設定により、A/D 変換開始要求周期の設定を行う必要があります。

タイマカウンタの山または谷のどちらかで AD 変換を行う場合の設定を以下に示します

[タイマカウンタの山で AD 変換を行う場合]

A/D 変換開始トリガ選択レジスタ (ADSTRGR) の A/D 変換開始トリガ選択ビット (TRSA[5:0]) で A/D 変換開始トリガを「000100b: MTU3.TGRA のコンペアマッチ/インプットキャプチャ」(山)に設定し、MTU3 のタイマインタラプトイネーブルレジスタ (TIER) の A/D 変換開始要求許可ビット (TTGE) を「1: A/D 変換開始要求の発生を許可」に設定します。

または、A/D 変換開始トリガ選択レジスタ (ADSTRGR) の A/D 変換開始トリガ選択ビット (TRSA[5:0]) で A/D 変換開始トリガを「000110b: MTU6.TGRA のコンペアマッチ/インプットキャプチャ」(山)に設定し、MTU6 のタイマインタラプトイネーブルレジスタ (TIER) の A/D 変換開始要求許可ビット (TTGE) を「1: A/D 変換開始要求の発生を許可」に設定します。

[タイマカウンタの谷で AD 変換を行う場合]

A/D 変換開始トリガ選択レジスタ (ADSTRGR) の A/D 変換開始トリガ選択ビット (TRSA[5:0]) で A/D 変換開始トリガを「000101b: MTU4.TGRA のコンペアマッチ/インプットキャプチャ、または、相補 PWM モード時 MTU4.TCNT のアンダフロー (谷)」に設定し、MTU4 のタイマインタラプトイネーブルレジスタ (TIER) の A/D 変換開始要求許可 2 ビット (TTGE2) を「1: MTU4.TCNT のアンダフロー (谷) による A/D 変換要求を許可」に設定します。

または、A/D 変換開始トリガ選択レジスタ (ADSTRGR) の A/D 変換開始トリガ選択ビット (TRSA[5:0]) で A/D 変換開始トリガを「000111b: MTU7.TGRA のコンペアマッチ/インプットキャプチャ、または、相補 PWM モード時 MTU7.TCNT のアンダフロー (谷)」に設定し、MTU7 のタイマインタラプトイネーブルレジスタ (TIER) の A/D 変換開始要求許可 2 ビット (TTGE2) を「1: MTU7.TCNT のアンダフロー (谷) による A/D 変換要求を許可」に設定します。

2.4.3 A/D 変換開始要求フレーム同期信号出力

RX24T では A/D 変換開始要求フレーム同期信号を出力することができます。

A/D 変換開始要求フレーム同期信号は、A/D 変換開始要求信号の発生タイミングを外部端子でモニタすることができる信号です。A/D 変換開始要求フレーム同期信号出力[PB2/ADSM0 端子、PB1/ADSM1 端子]を有効にする場合、以下の設定をします。

- ① マルチファンクションピンコントローラ (MPC) の端子機能選択レジスタの端子機能選択ビットを設定します。
- ② I/O ポートのポートモードレジスタ (PMR) の端子モード制御ビットを「1:周辺機能」とします。
- ③ マルチファンクションタイマパルスユニット (MTU) の A/D 変換開始要求選択レジスタ 0 (TADSTRGR0) の ADSM0 端子出力フレーム同期信号生成用 A/D 変換開始要求選択ビット (TADSTRS0[4:0]) に、ADSM0 端子から出力するフレーム同期信号を生成する A/D 変換開始要求を設定します。
または、マルチファンクションタイマパルスユニット (MTU) の A/D 変換開始要求選択レジスタ 1 (TADSTRGR1) の ADSM1 端子出力フレーム同期信号生成用 A/D 変換開始要求選択ビット (TADSTRS1[4:0]) に、ADSM1 端子から出力するフレーム同期信号を生成する A/D 変換開始要求を設定します。

設定値の詳細は、RX24T グループ ユーザーズマニュアル ハードウェア編の「マルチファンクションタイマパルスユニット 3 (MTU3d)」を参照してください。

2.5 保護機能

2.5.1 POE

ポートアウトプットイネーブル (POE) は、各種条件で MTU の出力端子をハイインピーダンス状態にすることができます。

RX24T のポートアウトプットイネーブル (POE) で MTU の出力端子をハイインピーダンス状態にする条件を以下に示します。

| 条件 |
|---|
| 入力端子の変化 ● POE0#, POE4#, POE8#, POE10#, POE11#, POE12#端子が入力されたとき |
| 出力端子の短絡 ● MTU 相補 PWM 出力端子の MTIOC3B と MTIOC3D 出力信号レベル (アクティブレベル) が 1 サイクル以上一致 (短絡) したとき ● MTU 相補 PWM 出力端子の MTIOC4A と MTIOC4C 出力信号レベル (アクティブレベル) が 1 サイクル以上一致 (短絡) したとき ● MTU 相補 PWM 出力端子の MTIOC4B と MTIOC4D 出力信号レベル (アクティブレベル) が 1 サイクル以上一致 (短絡) したとき ● MTU 相補 PWM 出力端子の MTIOC6B と MTIOC6D 出力信号レベル (アクティブレベル) が 1 サイクル以上一致 (短絡) したとき ● MTU 相補 PWM 出力端子の MTIOC7A と MTIOC7C 出力信号レベル (アクティブレベル) が 1 サイクル以上一致 (短絡) したとき ● MTU 相補 PWM 出力端子の MTIOC7B と MTIOC7D 出力信号レベル (アクティブレベル) が 1 サイクル以上一致 (短絡) したとき |
| ソフトウェアポートアウトプットイネーブルレジスタ (SPOER) を「ハイインピーダンス状態にする (1)」に設定をしたとき |
| クロック発生回路の発振停止を検出したとき |
| コンパレータ (CMPC) のコンパレータ検出をしたとき |

RX62T, RX63T からの移行の場合、RX24T でも同様に使用できます。

RX24T では、相補 PWM モードにて MTU3 端子 (MTIOC3B/MTIOC3D)、MTU4 端子 (MTIOC4A と MTIOC4C、MTIOC4B と MTIOC4D) の出力レベル比較によるハイインピーダンス制御を設定する場合、アクティブレベルレジスタ 1 (ALR1) にて端子出力のアクティブレベルを設定し、ポートアウトプットイネーブルコントロールレジスタ 2 (POECR2) にて MTU3 端子、MTU4 端子のハイインピーダンス制御を有効に設定します。

また、相補 PWM モードにて MTU6 端子 (MTIOC6B/MTIOC6D)、MTU7 端子 (MTIOC7A と MTIOC7C、MTIOC7B と MTIOC7D) の出力レベル比較によるハイインピーダンス制御を設定する場合、アクティブレベルレジスタ 2 (ALR2) にて端子出力のアクティブレベルを設定し、ポートアウトプットイネーブルコントロールレジスタ 2 (POECR2) にて MTU6 端子、MTU7 端子のハイインピーダンス制御を有効に設定します。

POE のレジスタには、下記リセット後 1 度のみ書き込み可能なレジスタがあります。

設定時にはバイト、ワードアクセスにて設定を行う必要があります。

- 入力レベルコントロール/ ステータスレジスタ 1、2、3、4、5、6、7 (ICSR1、2、3、4、5、6、7)
- 出力レベルコントロール/ ステータスレジスタ 1、2 (OCSR1、2)
- アクティブレベルレジスタ 1、2 (ALR1、2)
- ポートアウトプットイネーブルコントロールレジスタ 1、2、4、5、7、8 (POECR1、2、4、5、7、8)
- ポートアウトプットイネーブルコンパレータ要求選択レジスタ (POECMPSEL)

POE のレジスタ設定の詳細、RX24T グループ ユーザーズマニュアル ハードウェア編の「ポートアウトプットイネーブル 3 (POE3b)」を参照してください。

2.5.2 LVD

電圧検出回路 (LVD) は VCC 端子に入力する電圧を監視する回路です。VCC 入力電圧をプログラムで監視できます。

設定した検出電圧の検出した場合、内部リセット/割り込みを発生させることができます。

RX24T の電圧検出回路には、電圧監視 0、電圧監視 1、電圧監視 2 があります。

RX24T の電圧検出回路の仕様を以下に示します。

| 項目 | | 電圧監視 0 | 電圧監視 1 | 電圧監視 2 |
|----------|--------|--|--|--|
| VCC 監視 | 監視する電圧 | Vdet0 | Vdet1 | Vdet2 |
| | 検出対象 | 下降して Vdet0 を通過した場合 | 上昇または下降して Vdet1 を通過した場合 | 上昇または下降して Vdet2 を通過した場合 |
| | 検出電圧 | OFS1 レジスタで 2 レベルから選択可能 | LVDLVLR.LVD1LVL[3:0] ビットで 9 レベルから選択可能 | LVDLVLR.LVD2LVL[1:0] ビットで 4 レベルから選択可能 |
| | モニタフラグ | なし | LVD1SR.LVD1MON フラグ： Vdet1 より高いか低いかをモニタ | LVD2SR.LVD2MON フラグ： Vdet2 より高いか低いかをモニタ |
| 電圧検出時の処理 | リセット | 電圧監視 0 リセット | 電圧監視 1 リセット | 電圧監視 2 リセット |
| | | Vdet0 > VCC でリセット： VCC > Vdet0 の一定時間後に CPU 動作再開 | Vdet1 > VCC でリセット： VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能 | Vdet2 > VCC でリセット： VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能 |
| | | なし | 電圧監視 1 割り込み | 電圧監視 2 割り込み |
| | 割り込み | なし | ノンマスクابلまたはマスクابلを選択可能 | ノンマスクابلまたはマスクابلを選択可能 |
| | | | Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求 | Vdet2 > VCC、VCC > Vdet2 の両方、またはどちらかで割り込み要求 |

RX62T からの移行の場合、RX24T では電圧監視 1、電圧監視 2 のモニタ機能および電圧監視 0 が拡張されています。RX24T での電圧監視 1、電圧監視 2 のモニタは、電圧監視 1 回路ステータスレジスタ (LVD1SR) および電圧監視 2 回路制御レジスタ 1 (LVD2CR1) で確認できます。

RX62T、RX63T で電圧検出回路 (LVD) を使用している場合、RX24T では検出電圧レベルの設定を変更する必要があります。

RX24T では、電圧監視 0 の検出電圧レベルはオプション機能選択レジスタ 1 (OFS1) で設定できます。電圧検出 1 および電圧検出 2 の検出電圧レベルは「電圧検出レベル選択レジスタ (LVDLVLR)」で設定できません。

RX24T での電圧検出回路 (LVD) の設定方法の詳細は、RX24T グループ ユーザーズマニュアル ハードウェア編の「オプション設定メモリ」および「電圧検出回路 (LVDAb)」を参照してください。

各マイコンで設定可能な検出電圧レベルを以下に示します。

| 検出電圧レベル | RX62T | RX63T | RX24T |
|-------------------|---------|------------------------------------|-------------|
| 電圧監視 0 検出電圧レベル | 機能なし | 1 レベル固定 | 2 レベルから選択可能 |
| 電圧監視 1 検出電圧レベル | 1 レベル固定 | 3 レベルから選択可能 (48/64 ピンは、1 レベル固定) | 9 レベルから選択可能 |
| 電圧監視 2 検出電圧レベル | 1 レベル固定 | 3 レベルから選択可能 (48/64 ピンは、1 レベル固定) | 4 レベルから選択可能 |

2.5.3 コンパレータリファレンス電圧

RX24T のコンパレータ C (CMPC) ではリファレンス入力電圧とアナログ入力電圧を比較します。リファレンス入力電圧とアナログ入力電圧の比較結果はソフトウェアで読むことも、外部端子に出力することもできます。また、比較結果の変化を検出して割り込み要求を発生させることもできます。

RX24T のコンパレータのコンパレータ C のリファレンス入力電圧は、CVREFC0、CVREFC1 端子への入力、または内蔵 D/A コンバータ出力のいずれかから選択できます。

RX24T でのリファレンス入力電圧の切り替えは、コンパレータ基準電圧選択レジスタ (CMPSEL1) の CVRS[1:0] (リファレンス入力電圧選択ビット) にて設定します。

また、コンパレータ基準電圧選択レジスタ (CMPSEL1) の CVRS[1:0] (リファレンス入力電圧選択ビット) にて、「リファレンス入力電圧に内蔵 D/A コンバータの出力を選択 (10b)」を選択した場合、コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ (DA) の設定が必要です。

コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ (DA) では、VREF 端子入力電圧と D/A データレジスタ 0 (DADR0) の値を元に下記の式にて 8 ビットの変換結果を出力します。

$$\text{『 式： (DADR0 レジスタ値 / 256) } \times \text{ VREF 』}$$

コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ (DA) の D/A 制御レジスタ (DACR) の DAOE0 ビット (D/A 出力許可 0 ビット) を D/A 変換を許可 (1) に設定すると DA 変換が開始されます。

詳細は、RX24T グループ ユーザーズマニュアル ハードウェア編の「コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ (DA)」および「コンパレータ C (CMPC)」を参照してください。

3. 相違点

3.1 機能比較表

RX62T、RX63T、RX24T の機能比較表を以下に示します。

| 分類 | モジュール/機能 | モジュール/機能 | | RX62T | RX63T | RX24T |
|------|----------|----------|---------------------|------------------|------------------|----------------|
| | | 項目 | 内容 | 【100ピン版】 | 【100ピン版】 | 【100ピン版】 |
| クロック | クロック発生回路 | 発振器 | メインクロック発振器 | 8MHz ~12.5MHz | 8MHz ~12.5MHz | 1MHz ~20MHz |
| | | | 高速オンチップオシレータ (HOCO) | — | — | 32/64MHz |
| | | | 低速オンチップオシレータ (LOCO) | — | 125KHz | 4MHz |
| | | | PLL 周波数シンセサイザ | ○ | ○ | ○ |
| | | | IWDT 専用オンチップオシレータ | 125KHz | 125KHz | 15KHz |
| | | 設定 | システムクロック (ICLK) | ○ | ○ | ○ |
| | | | 周辺モジュールクロック (PCLK) | ○ | — | — |
| | | | 周辺モジュールクロック (PCLKA) | — | ○ | ○ |
| | | | 周辺モジュールクロック (PCLKB) | — | ○ | ○ |
| | | | AD 用クロック (PCLKC) | — | ○ | — |
| | | | S12AD 用クロック (PCLKD) | — | ○ | ○ |
| | | | FlashIF クロック (FCLK) | — | ○ | ○ |
| | | | 外部バスクロック (BCLK) | — | ○ | — |
| | | | | | | |

| 分類 | モジュール/機能 | | RX62T | RX63T | RX24T | |
|-------------------------|----------------------|----------------|-------------------------|-------------|------------|-----------|
| | 項目 | 内容 | 【100ピン版】 | 【100ピン版】 | 【100ピン版】 | |
| クロック | クロック発生回路 | 動作周波数 | システムクロック (ICLK) | 100MHz max | 100MHz max | 80MHz max |
| | | | 周辺モジュールクロック (PCLK) | 50MHz max | — | — |
| | | | 周辺モジュールクロック (PCLKA) | — | 100MHz max | 80MHz max |
| | | | 周辺モジュールクロック (PCLKB) | — | 50MHz max | 40MHz max |
| | | | AD用クロック (PCLKC) | — | 100MHz max | — |
| | | | S12AD用クロック (PCLKD) | — | 50MHz max | 40MHz max |
| | | | FlashIFクロック (FCLK) | — | 50MHz max | 32MHz max |
| | | | 外部バスクロック (BCLK) | — | 50MHz max | — |
| | | | メインクロック発振器ウェイトコントロール | — | ○ | ○ |
| | | ROM | ROM キャッシュ | ROM キャッシュ許可 | — | — |
| | ROM アクセスウェイト | ROM アクセスウェイト設定 | — | — | ○ | |
| 割り込み | 割り込みコントローラ (ICU) | シンボル名 | | ICU | ICUb | ICUb |
| | | 割り込み要因 | 外部割り込み要因数 (IRQ 端子) | 8 | 8 | 8 |
| | | | ソフトウェア割り込み要因数 | 1 | 1 | 1 |
| | | | ノンマスクブル割り込み要因数 (NMI 端子) | 3 | 6 | 5 |
| | | ノンマスクブル割り込み | NMI 端子割り込み | ○ | ○ | ○ |
| | | | 発振停止検出割り込み | ○ | ○ | ○ |
| | | | 電圧監視割り込み | ○ | — | — |
| | | | 電圧監視 1 割り込み | — | ○ | ○ |
| | | | 電圧監視 2 割り込み | — | ○ | ○ |
| | | | WDT アンダフロー / リフレッシュエラー | — | ○ | — |
| IWDT アンダフロー / リフレッシュエラー | — | ○ | ○ | | | |
| 優先順位設定 | 16 レベルの割り込み優先順位を設定可能 | ○ | ○ | ○ | | |

| 分類 | モジュール/機能 | | RX62T | RX63T | RX24T | |
|------------------------------------|-------------------------------------|--------------|---------------------------------|----------|----------|--------|
| | 項目 | 内容 | 【100ピン版】 | 【100ピン版】 | 【100ピン版】 | |
| I/O ポート | 汎用入出力 ポート | ポート数 | 入出力 | 55 | 57 | 80 |
| | | | 入力 | 21 | 21 | 1 |
| | | | オープンドレイン 出力 | 2 | 16 | 60 |
| | | | 大電流出力 | 12 | 12 | 15 |
| | | | 5Vトレラント | — | — | 2 |
| | | | ブルアップ抵抗 | — | — | 80 |
| マルチ ファンク ションピ ンコント ローラ | マルチファンクション ピンコント ローラ (MPC) | 入出力機能 | 入出力機能を複数の端 子から選択可能 | — | ○ | ○ |
| タイマ | マルチファンクション タイマパルスユニット (MTU) | シンボル名 | | MTU3 | MTU3 | MTU3d |
| | | チャンネル数 | 16ビット/チャンネル | 8チャンネル | 8チャンネル | 9チャンネル |
| | | パルス入出力 | パルス入出力本数(最大 本数パルス入出力が 可能) | 24本 | 24本 | 28本 |
| | | | パルス入力本数(最大本 数のパルス入力が可能) | 3本 | 3本 | 3本 |
| | | 分周比 | クロック端子名 | ICLK | PCLKA | PCLKA |
| | | | 1分周 | ○ | ○ | ○ |
| | | | 2分周 | — | — | ○ |
| | | | 4分周 | ○ | ○ | ○ |
| | | | 8分周 | — | — | ○ |
| | | | 16分周 | ○ | ○ | ○ |
| | | | 32分周 | — | — | ○ |
| | | | 64分周 | ○ | ○ | ○ |
| | | | 256分周 | ○ | ○ | ○ |
| | | | 1024分周 | ○ | ○ | ○ |
| | | 外部クロック 入力 | MTCLKA | ○ | ○ | ○ |
| | | | MTCLKB | ○ | ○ | ○ |
| | | | MTCLKC | ○ | ○ | ○ |
| MTCLKD | ○ | | ○ | ○ | | |
| MTIOC1A | — | | — | ○ | | |
| 入力キャプチャ 機能 | 入力エッジを検出して TCNTの値をTGRに転 送 | ○ | ○ | ○ | | |

| 分類 | モジュール/機能 | 項目 | 内容 | RX62T | RX63T | RX24T |
|---------------|-----------------------------------|----------------|--------------------------------------|----------|----------|----------|
| | | | | 【100ピン版】 | 【100ピン版】 | 【100ピン版】 |
| タイマ | マルチファンクション タイマパルスユニット (MTU) | アウトプットコンペア機能 | 0出力、1出力、 トグル出力 | ○ | ○ | ○ |
| | | 同期動作 | 複数の TCNT の値を 同時に書き替る (同期プリセット) | ○ | ○ | ○ |
| | | バッファ動作 | TGRC と TGRD レジスタをバッファレジスタで使用 | ○ | ○ | ○ |
| | | カスケード接続動作 | チャンネルの 16 ビットカウンタを接続して 32 ビットカウンタとする | ○ | ○ | ○ |
| | | PWM モード | 出力端子からそれぞれ PWM 波形を出力 | ○ | ○ | ○ |
| | | 位相計数モード | 16 ビットモード | ○ | ○ | ○ |
| | | | 32 ビットモード | ○ | ○ | ○ |
| | | リセット同期 PWM モード | 一方の波形変化点が共通の関係となる PWM 波形 (正相・逆相) | ○ | ○ | ○ |
| | | 相補 PWM 出力モード | 3相のインバータ制御用 ノンオーバーラップ波形を出力 | ○ | ○ | ○ |
| | | | デッドタイム自動設定 | ○ | ○ | ○ |
| | | | PWM のデューティ比を 0~100%任意に設定可能 | ○ | ○ | ○ |
| | | | A/D 変換要求ディレイ ド機能 | ○ | ○ | ○ |
| | | | 山/谷割り込み間引き 機能 | ○ | ○ | ○ |
| | | | ダブルバッファ機能 | ○ | ○ | ○ |
| | | 外部パルス間測定 | 外部パルス幅を測定 | ○ | ○ | ○ |
| | | デッドタイム補償用カウンタ | 出力波形の遅れを測定してデューティ比に反映 | ○ | ○ | ○ |
| | | トリガ生成 | A/D コンバータの変換開始トリガを生成可能 | ○ | ○ | ○ |
| A/D 変換開始間引き機能 | ○ | | ○ | ○ | | |

| 分類 | モジュール/機能 | | RX62T | RX63T | RX24T | | |
|-----|-----------------------------------|-----------------|-------------------------------|----------|----------|-------|---|
| | 項目 | 内容 | 【100ピン版】 | 【100ピン版】 | 【100ピン版】 | | |
| タイマ | マルチファンクション タイマパルスユニット (MTU) | A/D 変換開始タイミング計測 | A/D 変換開始要求フレーム同期信号 | — | — | ○ | |
| | | 割り込み要因 | 割り込み要因数 | 38種 | 38種 | 45種 | |
| | ポートアウトプットイネーブル (POE) | シンボル名 | | POE3 | POE3 | POE3b | |
| | | ハイインピーダンス制御 | MTU 波形出力端子のハイインピーダンス制御 | ○ | ○ | ○ | |
| | | | GPT 波形出力端子のハイインピーダンス制御 | ○ | ○ | — | |
| | | 起動要因 | POE0 の入力端子による起動 | | ○ | ○ | ○ |
| | | | POE4 の入力端子による起動 | | ○ | ○ | ○ |
| | | | POE8 の入力端子による起動 | | ○ | ○ | ○ |
| | | | POE10 の入力端子による起動 | | ○ | ○ | ○ |
| | | | POE11 の入力端子による起動 | | ○ | ○ | ○ |
| | | | POE12 の入力端子による起動 | | — | ○ | ○ |
| | | | クロック発生回路発振停止検出による起動 | | ○ | ○ | ○ |
| | | | MTU 相補 PWM 出力端子の出力レベルを比較による起動 | | ○ | ○ | ○ |
| | | | 出力短絡検出 (GPT 大電流端子) による起動 | | ○ | — | — |
| | | | 出力短絡検出 (GPT 出力端子) による起動 | | — | ○ | — |
| | イベントリンクコントローラ (ELC) からイベント信号による起動 | | — | — | — | | |
| | コンパレータ検出による起動 | | ○ | ○ | ○ | | |
| | ソフトウェア (レジスタ) による起動 | | ○ | ○ | ○ | | |
| | 汎用 PWM タイマ (GPT) | シンボル名 | | GPT | GPT | — | |
| | | チャンネル数 | 16ビット/チャンネル | 4チャンネル | 8チャンネル | — | |
| 入出力 | | 入力端子 | 1 | 2 | — | | |
| | | 入出力端子 | 8 | 16 | — | | |

| 分類 | モジュール/機能 | 項目 | 内容 | RX62T 【100ピン版】 | RX63T 【100ピン版】 | RX24T 【100ピン版】 | |
|---------------|---|---|--|-------------------|-------------------|-------------------|---|
| | | | | | | | |
| タイマ | 汎用 PWM タイマ (GPT) | 分周比 | クロック端子名 | ICLK | PCLKA | — | |
| | | | 1分周 | ○ | ○ | — | |
| | | | 2分周 | ○ | ○ | — | |
| | | | 4分周 | ○ | ○ | — | |
| | | | 8分周 | ○ | ○ | — | |
| | | 外部クロック入力 | | | ○ | ○ | — |
| | | カウント 動作 | アップカウントもしくは ダウンカウント (のこぎり波) | ○ | ○ | — | |
| | | | アップダウンカウント (三角波) | ○ | ○ | — | |
| | | アウトプット コンペア /インプット キャプチャ レジスタ | アウトプットコンペア レジスタ兼インプット キャプチャレジスタ | ○ | ○ | — | |
| | | コンペア/ バッファ レジスタ | コンペアマッチレジスタの バッファレジスタを設定可能 | ○ | ○ | — | |
| | | 周期設定 レジスタ/ バッファ レジスタ | 周期設定レジスタの バッファレジスタを設定可能 | ○ | ○ | — | |
| | | インプット キャプチャ 機能 | 入力エッジを検出して カウント値を GTCCRA、GTCCRBに 転送 | ○ | ○ | — | |
| 同期動作 | 複数のチャンネル間で カウントの同期クリア、 同期スタートが可能 | ○ | ○ | — | | | |
| 位相シフト スタート | カウント動作開始前に 各チャンネルのカウント 値を設定しておき、位相 差をつけたカウント動作 を開始することが可能 | ○ | ○ | — | | | |

| 分類 | モジュール/機能 | | RX62T | RX63T | RX24T | |
|----------------|------------------|-----------------------------------|---|----------|------------------|------|
| | 項目 | 内容 | 【100ピン版】 | 【100ピン版】 | 【100ピン版】 | |
| タイマ | 汎用 PWM タイマ (GPT) | デッドタイム自動付加機能 | 正相波形用のコンペアマッチ値とデッドタイム値からデッドタイムつき逆相波形用のコンペアマッチ値を自動設定可能 | ○ | ○ | — |
| | | PWM モード | 出力端子からそれぞれ PWM 波形を出力 | ○ | ○ | — |
| | | バッファ動作 | コンペアマッチのバッファレジスタ使用を設定可能 | ○ | ○ | — |
| | | ワンショット動作 | バッファ動作固定で動作可能 | ○ | ○ | — |
| | | トリガ生成 | A/D 変換開始トリガ | ○ | ○ | — |
| | | PWM 遅延生成機能 | PWM 出力の立ち上がり / 立ち下がりタイミングを PCLKA の 32 分割の解像度で制御可能 | — | ○ | — |
| 8 ビットタイマ (TMR) | シンボル名 | | — | — | TMR | |
| | チャンネル数 | 8 ビット/チャンネル | — | — | 2 チャンネル × 4 ユニット | |
| | 分周比 | クロック端子名 | | — | — | PCLK |
| | | 1 分周 | | — | — | ○ |
| | | 2 分周 | | — | — | ○ |
| | | 8 分周 | | — | — | ○ |
| | | 32 分周 | | — | — | ○ |
| | | 64 分周 | | — | — | ○ |
| | | 1024 分周 | | — | — | ○ |
| | | 8192 分周 | | — | — | ○ |
| | 出力 | 任意のデューティのパルス出力や PWM 出力が可能 | — | — | ○ | |
| | カスケード接続動作 | 2 チャンネルをカスケード接続し 16 ビットタイマとして使用可能 | — | — | ○ | |
| | AD 変換トリガ | A/D コンバータの変換開始トリガを生成可能 | — | — | ○ | |
| | | SCI のボーレートクロック生成 | SCI5 | — | — | ○ |
| SCI6 | | | — | — | ○ | |
| SCI12 | — | | — | — | | |
| イベントリンク機能 | 出力 | — | — | — | | |
| | 入力 | — | — | — | | |

| 分類 | モジュール/機能 | | RX62T | RX63T | RX24T | |
|---------------------------------|----------------------------------|-----------------------|--|------------------|---------------------------------|---------------------------------------|
| | 項目 | 内容 | 【100ピン版】 | 【100ピン版】 | 【100ピン版】 | |
| タイマ | コンペア マッチタイ マ (CMT) | シンボル名 | CMT | CMT | CMT | |
| | | ユニット数 | (16ビット ×2チャンネル) ×ユニットの ユニット数 | 2ユニット | 2ユニット | 2ユニット |
| | | カウント クロック | 入力カウントクロック | PCLK | PCLK | PCLK |
| | | | 8分周 | ○ | ○ | ○ |
| | | | 32分周 | ○ | ○ | ○ |
| | | | 128分周 | ○ | ○ | ○ |
| | | イベント リンク機能 | 出力 | — | — | — |
| 入力 | — | | — | — | | |
| A/D 変換器 | 12ビット A/Dコン バータ (S12AD) | シンボル名 | S12ADA | S12ADB | S12ADF | |
| | | チャンネル× ユニット | チャンネル数 | 4チャンネル ×2ユニット | 4チャンネル ×2ユニット | 5チャンネル ×2ユニット 12チャンネル ×1ユニット |
| | | 分解能 | ビット幅 | 12ビット | 12ビット | 12ビット |
| | | 1チャンネル 当たり 変換時間 | A/D変換クロック ADCLK = 50MHz、 AVCC0 = 4.0~5.5V時 | 1.0μs | 1.0μs | — |
| | | | ADCLK = 40MHz動作 時 | — | — | 1.0μs |
| | | | A/D変換クロック ADCLK = 25MHz、 AVCC0 = 3.0~3.6V時 | 2.0μs | 2.0μs | — |
| | | 分周比 | A/D変換クロック | PCLK | ADCLK | ADCLK |
| | | | 1分周 | ○ | ADCLKは、ク ロック発生回路 (CPG)で設定 | ADCLKは、ク ロック発生回路 (CPG)で設定 |
| | | | 2分周 | ○ | | |
| | | | 4分周 | ○ | | |
| | | 8分周 | ○ | | | |
| | | 動作モード | シングルモード | ○ | — | — |
| | | | 1サイクルスキャン モード | ○ | ○ | ○ |
| | | | 連続スキャンモード | ○ | ○ | ○ |
| グループスキャン モード | ○ | | ○ | ○ | | |
| グループ優先制御 (グループスキャン モードのみ) | — | | ○ | ○ | | |
| グループ優先制御の グループ数 | — | | 2 | 3 | | |

| 分類 | モジュール/機能 | 項目 | 内容 | RX62T 【100ピン版】 | RX63T 【100ピン版】 | RX24T 【100ピン版】 |
|------------|----------------------------------|---------------|--|-----------------------|-------------------|-------------------|
| | | | | | | |
| A/D 変換器 | 12ビット A/Dコン バータ (S12AD) | データレジ スタ | アナログ入力用 | 10本 | 8本 | 22本 |
| | | | ダブルデータ(ダブルトリガモードでのA/D変換データ2重化用) | 2本 | 1本 | 1本 |
| | | | ダブルトリガモード拡張動作時のA/D変換データ2重化用 | — | 2本 | 2本 |
| | | | 温度センサ用 | — | — | — |
| | | | 内部基準電圧用 | — | — | 1本 |
| | | | 自己診断用 | — | — | 1本 |
| | | | サンプル&ホールド機能 | サンプル&ホールド機能(同時サンプリング) | ○ | ○ |
| | | サンプリング可変機能 | チャンネルごとにサンプリング時間が設定可能 | ○ | ○ | ○ |
| | | A/D変換レジスタ | 入力端子ごとにA/D変換レジスタを搭載 | ○ | ○ | ○ |
| | | 断線検出機能 | アナログ入力断線検出アシスト機能 | — | ○ | ○ |
| | | A/D変換データ2重化機能 | ダブルデータ/ダブルトリガモード | ○ | ○ | ○ |
| | | A/D変換開始方法 | ソフトウェアトリガ | ○ | ○ | ○ |
| | | | マルチファンクションタイマパルスユニット(MTU)のトリガ | ○ | ○ | ○ |
| | | | 汎用PWMタイマ(GPT)のトリガ | ○ | ○ | — |
| | | | 8ビットタイマ(TMR)のトリガ | — | — | ○ |
| | | | ADTRG0#端子による外部トリガ | ○ | ○ | ○ |
| | | | 温度センサのトリガ | — | — | — |
| | | | イベントリンクコントローラ(ELC)のトリガ | — | — | — |
| | | A/D変換精度 | A/Dデータレジスタビット精度指定可能(12ビット/10ビット/8ビット精度で格納) | ○ | ○ | — (12ビット固定) |
| | | | A/Dデータレジスタフォーマット選択可能(右詰め/左詰め) | ○ | ○ | ○ |

| 分類 | モジュール/機能 | 項目 | 内容 | RX62T 【100ピン版】 | RX63T 【100ピン版】 | RX24T 【100ピン版】 |
|---|--|------------------|----------------------------------|-------------------|---|-------------------|
| | | A/D 変換器 | 12ビット A/Dコン バータ (S12AD) | A/D 変換精度 | A/D 変換値加算機能 | — |
| 自己 診断機能 | 内部でアナログ入力 電圧 (VREFL0) を使っ て自己診断 | ○ | | ○ | ○ | |
| | 内部でアナログ入力 電圧 (VREFH0×1/2) を使って自己診断 | ○ | | ○ | ○ | |
| | 内部でアナログ入力 電圧 (VREFH0×1) を 使って自己診断 | ○ | | ○ | ○ | |
| プログラマブルゲインアンプ数 | | 3チャンネル ×2ユニット | | 3チャンネル ×2ユニット | 4チャンネル (1チャンネル/ユ ニット0、 3チャンネル/ ユニット1) | |
| プログラマ ブルゲイン アンプによ る入力信号 増幅機能 | 増幅率: 2.0倍 | ○ | | ○ | ○ | |
| | 増幅率: 2.5倍 | ○ | | ○ | ○ | |
| | 増幅率: 3.077倍 | ○ | | ○ | ○ | |
| | 増幅率: 3.636倍 | ○ | | ○ | ○ | |
| | 増幅率: 4.0倍 | ○ | | ○ | ○ | |
| | 増幅率: 4.444倍 | ○ | | ○ | ○ | |
| | 増幅率: 5.0倍 | ○ | | ○ | — | |
| | 増幅率: 5.714倍 | ○ | | ○ | — | |
| | 増幅率: 6.667倍 | ○ | | ○ | — | |
| | 増幅率: 10.0倍 | ○ | ○ | — | | |
| 増幅率: 13.333倍 | ○ | ○ | — | | | |
| コンパ レータ | コンパレー タ | シンボル名 | | — | — | CMPC |
| | | コンパレータ数 | | 3チャンネル ×2ユニット | 3チャンネル ×2ユニット | 4チャンネル |
| | | 機能設定 | Low レベルコンパレー タ | ○ | ○ | — |
| | | | High レベルコンパレー タ | ○ | ○ | — |
| | | | ウィンドウコンパレー タ | ○ | ○ | — |
| | | 応答速度 | REFH 応答時間 (tCR) | 1μs | 500ns | — |
| | | | REFL 応答時間 (tCF) | 1μs | 500ns | — |
| [コンパレータ A] コンパレータ出力遅延 時間 立ち下がり時 VI = LVREF- 110mV | — | | — | — | | |

| 分類 | モジュール/機能 | | RX62T | RX63T | RX24T |
|--|------------|---|----------|----------|----------|
| | 項目 | 内容 | 【100ピン版】 | 【100ピン版】 | 【100ピン版】 |
| コンパ レータ | コンパレー タ | 応答速度 | | | |
| | | [コンパレータ A] コンパレータ出力遅延 時間 立ち下がり時 $V_I < LVREF - 1V$ | — | — | — |
| | | [コンパレータ A] コンパレータ出力遅延 時間 立ち上がり時 $V_I = LVREF + 160mV$ | — | — | — |
| | | [コンパレータ A] コンパレータ出力遅延 時間 立ち上がり時 $V_I > LVREF + 1V$ | — | — | — |
| | | [コンパレータ B] コンパレータ出力遅延 時間 $V_I = VREF + 100mV$ | — | — | — |
| | | [CMPC] $VOD = 100mV$ $t_{CMPCTL.CDFS} = 0$ t_{cr} | — | — | 200ns |
| [CMPC] $VOD = 100mV$ $t_{CMPCTL.CDFS} = 0$ t_{cf} | — | — | 200ns | | |

4. サンプルコード

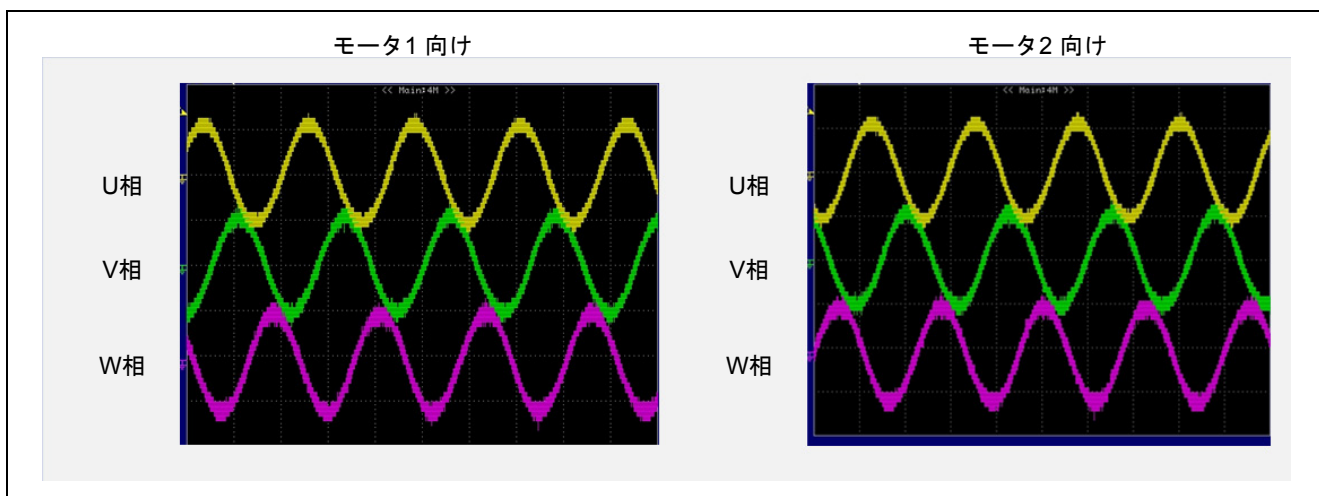
4.1 要旨

本サンプルコードは、RX24T を使用した 2 つのモータを制御するプログラム作成において、MTU の相補 PWM モード 3 を使用して、左右対称 (モータ 2 向け) / 左右非対称 (モータ 1 向け) の PWM 出力方法、および、グループスキャン機能により、グループ A・グループ B・グループ C で異なったタイミングでの A/D 変換の設定方法、保護機能使用時の設定方法を説明することを目的としています。

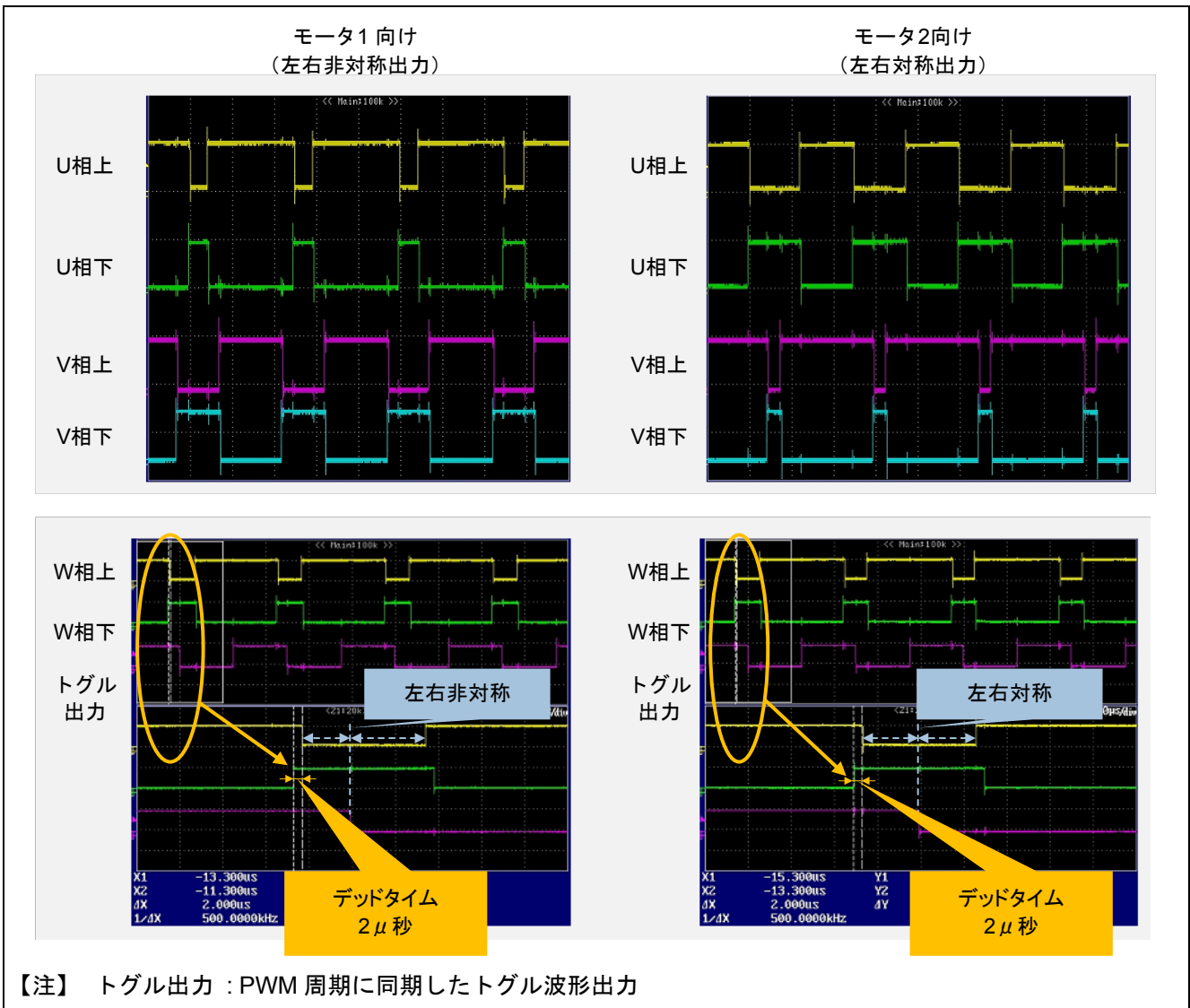
なお、本サンプルコードでは、各相の PWM 出力は CR フィルタを介した場合、正弦波となるようなデータを設定しています。出力される波形を以下図に示します。

サンプルコードはあくまで参考用途であり、弊社がこの動作を保証するものではありません。サンプルコードを使用する場合、適切な環境で十分な評価をしたうえでご使用ください。

<CR フィルタを介した正弦波>



<PWM 出力波形>



4.2 開発・動作確認環境

本サンプルコードは下記の環境で開発・動作確認をしています。

<CS+>

| 項目 | 内容 |
|-------------------|--|
| 使用マイコン | R5F524TAADFP (パッケージ : PLQP0100KB-A) |
| 動作電圧 | 5V |
| 統合開発環境 | ルネサスエレクトロニクス製 CS+ for CC V4.01.00 [05 Sep 2016] |
| C コンパイラ | ルネサスエレクトロニクス製 CC - RX V2.05.0 コンパイルオプション -isa=rxv2 -fpu -lang=c99 -include=Include -output=obj -debug -optimize=max -speed -nologo -Xcref=%BuildModeName% |
| iodefine.h のバージョン | Version 1.1 (2015-07-13) |
| 使用ボード | Renesas Starter Kit for RX24T (製品型名:RTK500524TC01000BR) |

< e² studio >

| 項目 | 内容 |
|-------------------|--|
| 使用マイコン | R5F524TAADFP (パッケージ : PLQP0100KB-A) |
| 動作電圧 | 5V |
| 統合開発環境 | ルネサスエレクトロニクス製 e ² studio Version: 5.2.0.020 |
| C コンパイラ | ルネサスエレクトロニクス製 CC - RX V2.05.0 コンパイルオプション -isa=rxv2 -fpu -include="C:¥PROGRAM~1¥Renesas¥RX¥2_5_0/include" -debug -optimize=max -speed -nologo -define=__RX -nomessage -alias=noansi |
| iodefine.h のバージョン | Version 1.1 (2015-07-13) |
| 使用ボード | Renesas Starter Kit for RX24T (製品型名:RTK500524TC01000BR) |
| 備考 | CS+のプロジェクトから e ² studio 移行ガイドを参照し作成 |

4.3 周辺機能

本サンプルコードで使用する周辺機能と用途の一覧を以下に示します。

| 周辺機能 | 用途 |
|---------------------------------------|--|
| ポート | <ul style="list-style-type: none"> • テストポート出力 (処理タイミング計測用) • SW1 入力 (PWM 出力開始用スイッチ) • SW2 入力 (PWM 出力停止用スイッチ) • ADST ビット (A/D 変換スタートビット) の状態出力 • A/D 変換開始要求フレーム同期信号 (ADSM0、ADSM1) 出力 |
| マルチファンクションタイマパルスユニット 3 (MTU3d) | <ul style="list-style-type: none"> • PWM 周期に同期したトグル波形出力 • 相補 PWM 出力 (モータ 1 向け: 左右非対称、モータ 2 向け: 左右対称) |
| 12 ビット A/D コンバータ (S12ADF) | AD 値取得用 (シャント電流、母線電圧、その他 AD 値取得) |
| コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ (DA) | コンパレータ C (CMPC) へのリファレンス入力電圧を生成します |
| コンパレータ C (CMPC) | 過電圧を検出時、コンパレータ検出結果を出力します |
| ポートアウトプットイネーブル 3 (POE3b) | 過電流、過電圧を検出時、PWM 出力の端子をハイインピーダンスにします |
| 電圧検出回路 (LVDAb) | 電圧低下を検出時リセットします |

(1) ポート

1. テストポート出力 (処理タイミング計測用)
MTU3、MTU6 の山割り込み処理の開始で High、終了で Low を出力します。
2. SW1 入力 (PWM 出力開始用スイッチ) / SW2 入力 (PWM 出力停止用スイッチ)
SW1、SW2 の入力により、PWM 出力開始/停止します。
3. ADST ビット (A/D 変換スタートビット) の状態出力
AD 変換状態の確認に使用します。
4. A/D 変換開始要求フレーム同期信号 (ADSM0、ADSM1)
A/D 変換開始要求信号の発生タイミングを確認に使用します。

(2) マルチファンクションタイマパルスユニット 3 (MTU3d)

PWM 周期に同期したトグル波形出力を行います。(MTIOC3A、MTIOC6A)

相補 PWM モード 3 を使用して、三角波変調、デッドタイムありの 6 相 PWM 出力を行います。

(モータ 1 向け : MTIOC3B、MTIOC3D、MTIOC4A、MTIOC4C、MTIOC4B、MTIOC4D)

モータ 2 向け : MTIOC6B、MTIOC6D、MTIOC7A、MTIOC7C、MTIOC7B、MTIOC7D)

本サンプルコードにおいては、周期が 6μ 秒で、Low アクティブ、デッドタイム 2μ 秒の PWM 出力を実現します。

モータ 1 向けでは、ダブルバッファ機能を有効とし、バッファ A/バッファ B にそれぞれ異なる値を設定することで、左右非対称の PWM 出力を実現します。

モータ 2 向けでは、ダブルバッファ機能を無効とし、左右対称の PWM 出力を実現します。

(3) 12 ビット A/D コンバータ (S12ADF)

グループスキャン機能を使用して、シャント電流値をグループ A、母線電圧値およびその他 AD 値をグループ C に設定することにより、異なるタイミングで A/D 変換実現します。

モータ 1 向けでは、グループ A でダブルトリガモードを使用することで、選択した 1 チャンネルを異なる 2 つのタイミングで A/D 変換し、変換値を異なるレジスタ (A/D データ二重化レジスタ) に格納します。

モータ 2 向けでは、グループ A でチャンネル専用サンプル&ホールド機能を使用し、同じタイミングで 3 チャンネル同時にサンプリングを行います。

(4) コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ (DA)

VREF を入力とし、入力値の 90% の値をコンパレータの基準電圧として出力します。

(5) コンパレータ C (CMPC)

コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ (DA) とし、CMPC のアナログ入力電圧を超えた場合に、コンパレータ検出結果を出力および POE 制御信号出力します。

(6) ポートアウトプットイネーブル 3 (POE3b)

過電流検出時 (POE0#, POE4 端子の立ち下がリエッジ検出時) とコンパレータ検出時と出力短絡検出時は PWM 出力中端子をハイインピーダンス状態にします。

(7) 電圧検出回路 (LVDAb)

電源電圧が 2.51V 以下となった場合、リセットを発生させます。

リセットステータスレジスタ 0 (RSTSR0) にて、リセット要因を取得できます。

4.4 サンプルコード仕様

本サンプルコードの基本仕様を以下の表に示します。

| No | 大項目 | 項目 | 設定内容 |
|----|--------|---------------------|---|
| 1 | クロック設定 | 発振子 | 20MHz |
| | | PCLKA (max40MHz) | 80MHz |
| | | PCLKB (max40MHz) | 40MHz |
| | | PCLKD (max40MHz) | 40MHz |
| | | ICLK (max40MHz) | 80MHz |
| | | FCLK (max32MHz) | 20MHz |
| | | メモリウェイト | ウェイト有効設定 |
| | | ROM キャッシュ | キャッシュ動作許可設定 |
| 2 | ポート | SW1 | PWM 出力開始 |
| | | SW2 | PWM 出力停止 |
| 3 | MTU3 | 動作モード | 相補 PWM モード 3 (山・谷で転送) (MTU3、4、MTU6、7) |
| | | ダブルバッファ機能 | 有効 (MTU3、4 のみ) |
| | | キャリア周波数 | 8KHz |
| | | デッドタイム | 2 μ 秒 |
| | | PWM アクティブ出力 | Low アクティブ |
| | | PWM 出力値 (MTU3、4) | U 相、V 相、W 相共に左右非対称 (左右の差は 6 μ 秒) となるテーブルを持つ。 (モータ 1 向け) |
| | | PWM 出力値 (MTU6、7) | U 相、V 相、W 相共に左右対称となるテーブルを持つ。 (モータ 2 向け) |

| No | 大項目 | 項目 | | 設定内容 |
|----|-----|-----------------------|-----------------|---|
| 4 | ADC | ユニット 0 | ダブルトリガモード | 有効 |
| | | | グループスキャンモード | 有効 |
| | | | | グループ A : AN002 グループ B : AN001 グループ C : AN003 |
| | | | | グループ優先制御 |
| | | | AD 変換トリガ | グループ A : MTU4.TCNT のダウンカウント時に AD 変換開始要求 (TRG4AN) MTU4.TCNT のダウンカウント時に AD 変換開始要求 (TRG4BN) グループ B : MTU3.TGRA のコンペアマッチ/インプットキャプチャ グループ C : 連続スキャン |
| | | | バッファレジスタ更新タイミング | MTU4.TADCORA、MTU4.TADCORB は、山で周期設定バッファレジスタから更新 |
| | | ADST ビットの状態出力 (ADST0) | 有効 | |
| | | ユニット 1 | ダブルトリガモード | 無効 |
| | | | グループスキャンモード | 有効 |
| | | | | グループ A : AN100、AN101、AN102 グループ B : AN103 グループ C : AN116 |
| | | | | グループ優先制御 |
| | | | AD 変換トリガ | グループ A : MTU7.TGRA のコンペアマッチ/インプットキャプチャ、または相補 PWM モード時 MTU7.TCNT のアンダフロー (谷) グループ B : MTU6.TGRA のコンペアマッチインプットキャプチャ グループ C : 連続スキャン |
| | | | チャンネル専用サンプルホールド | 有効 : AN100、AN101、AN102 |
| | | | サンプリング時間 | 0.4 μ 秒 |
| | | ADST ビットの状態出力 (ADST1) | 有効 | |
| | | ユニット 2 | ダブルトリガモード | 無効 |
| | | | グループスキャンモード | 有効 |
| | | | | グループ A : AN200、AN201、AN202 グループ B : AN203、AN204、AN205 グループ C : AN206、AN207、AN208、AN209、AN210、AN211 |
| | | | | グループ優先制御 |

| No | 大項目 | 項目 | | 設定内容 |
|----|------------|----------|-------------------------------------|--|
| 4 | ADC | ユニット 2 | AD 変換トリガ | グループ A: MTU3.TGRA のコンペアマッチ/インプットキャプチャ グループ B: MTU6.TGRA のコンペアマッチ/インプットキャプチャ グループ C: 連続スキャン |
| | | 共通 | AD 変換開始要求 フレーム同期信号 出力 (ADSM0) | MTU4.TADCORB と MTU4.TCNT のコンペア マッチ |
| | | | AD 変換開始要求 フレーム同期信号 出力 (ADSM1) | MTU7.TGRA のコンペアマッチ/インプットキャ プチャ、または相補 PWM モード時 MTU7.TCNT のアンダフロー (谷) |
| 5 | コンパレー タ | リファレンス電圧 | | 内蔵 D/A コンバータより入力 |
| | | 検出時動作 | | POE 制御信号を出力 コンパレータ外部端子出力許可 |
| | | | | |
| 6 | POE | 検出条件 | | POE#0、POE#4 の立下りを検出 コンパレータ検出 |
| | | 検出時動作 | | MTU ポートをハイインピーダンスにする |
| 7 | LVD | 検出条件 | | 電圧低下 (2.51V) 検出 (電圧監視 0 を使用) |
| | | 検出時動作 | | リセット |

4.5 ハードウェア説明

4.5.1 使用端子一覧

サンプルコードで使用する端子を以下に示します。

| 端子名 | 端子 | 入出力 | 内容 |
|---------|-----|-----|--------------------------------|
| MTIOC3B | P71 | 出力 | PWM 出力端子 1 |
| MTIOC3D | P74 | 出力 | PWM 出力端子 1' (PWM 出力 1 の逆相波形出力) |
| MTIOC4A | P72 | 出力 | PWM 出力端子 2 |
| MTIOC4C | P75 | 出力 | PWM 出力端子 2' (PWM 出力 2 の逆相波形出力) |
| MTIOC4B | P73 | 出力 | PWM 出力端子 3 |
| MTIOC4D | P76 | 出力 | PWM 出力端子 3' (PWM 出力 3 の逆相波形出力) |
| MTIOC6B | P95 | 出力 | PWM 出力端子 4 |
| MTIOC6D | P92 | 出力 | PWM 出力端子 4' (PWM 出力 4 の逆相波形出力) |
| MTIOC7A | P94 | 出力 | PWM 出力端子 5 |
| MTIOC7C | P91 | 出力 | PWM 出力端子 5' (PWM 出力 5 の逆相波形出力) |
| MTIOC7B | P93 | 出力 | PWM 出力端子 6 |
| MTIOC7D | P90 | 出力 | PWM 出力端子 6' (PWM 出力 6 の逆相波形出力) |
| ADST0 | PD6 | 出力 | ADST ビットの状態出力端子 1 |
| ADST1 | P00 | 出力 | ADST ビットの状態出力端子 2 |
| ADSM0 | PB2 | 出力 | A/D 変換開始要求フレーム同期信号端子 1 |
| ADSM1 | PB1 | 出力 | A/D 変換開始要求フレーム同期信号端子 2 |
| COMP0 | P24 | 出力 | コンパレータ出力端子 |
| — | P22 | 出力 | テストポート出力端子 1 |
| — | PB3 | 出力 | テストポート出力端子 2 |
| MTIOC3A | P11 | 出力 | PWM 周期に同期したトグル出力端子 1 |
| MTIOC6A | PA1 | 出力 | PWM 周期に同期したトグル出力端子 2 |
| AN001 | P41 | 入力 | モータ 1 向け 母線電圧検出 AD 端子 |
| AN002 | P42 | 入力 | モータ 1 向け シャント電流検出 AD 端子 |
| AN003 | P43 | 入力 | モータ 1 向け グループ B AD 端子 |
| AN100 | P44 | 入力 | モータ 2 向け シャント電流検出 AD 端子 1 |
| AN101 | P45 | 入力 | モータ 2 向け シャント電流検出 AD 端子 2 |
| AN102 | P46 | 入力 | モータ 2 向け シャント電流検出 AD 端子 3 |
| AN103 | P46 | 入力 | AD 端子モータ 2 向け グループ B AD 端子 |
| AN116 | P21 | 入力 | モータ 2 向け 母線電圧検出 |
| AN206 | P50 | 入力 | ユニット 2 グループ C AD 端子 1 |
| AN207 | P51 | 入力 | ユニット 2 グループ C AD 端子 2 |
| AN208 | P52 | 入力 | ユニット 2 グループ C AD 端子 3 |
| AN209 | P53 | 入力 | ユニット 2 グループ C AD 端子 4 |
| AN210 | P54 | 入力 | ユニット 2 グループ C AD 端子 5 |
| AN211 | P55 | 入力 | ユニット 2 グループ C AD 端子 6 |
| AN200 | P60 | 入力 | ユニット 2 グループ A AD 端子 1 |
| AN201 | P61 | 入力 | ユニット 2 グループ A AD 端子 2 |
| AN202 | P62 | 入力 | ユニット 2 グループ A AD 端子 3 |
| AN203 | P63 | 入力 | ユニット 2 グループ B AD 端子 1 |
| AN204 | P64 | 入力 | ユニット 2 グループ B AD 端子 2 |

| 端子名 | 端子 | 入出力 | 内容 |
|--------|-----|-----|-----------------------|
| AN205 | P65 | 入力 | ユニット 2 グループ B AD 端子 3 |
| — | P10 | 入力 | SW1 : PWM 出力開始用 |
| — | P02 | 入力 | SW2 : PWM 出力停止用 |
| POE0# | P70 | 入力 | POE0#入力端子 |
| POE4# | P96 | 入力 | POE4#入力端子 |
| CMPC00 | P40 | 入力 | コンパレータ入力端子 |

4.6 ソフトウェア説明

4.6.1 動作概要

本サンプルコードは、リセット解除後、SW1 押下により PWM の出力を開始し、SW2 押下により PWM 出力を停止します。

相補 PWM 出力波形のキャリア周波数 8KHz はデッドタイム 2 μ 秒です。

モータ 1 向けの相補 PWM 波形は MTU3、4 より出力される 3 相は左右非対称 (左右の差は 6 秒) の波形となります。

モータ 2 向けの相補 PWM 波形は MTU6、7 より出力される 3 相は左右対称の波形となります。

MTU と 12 ビット A/D コンバータを組合せて A/D 変換処理を行います。

12 ビット A/D コンバータは 3 つのユニットそれぞれのグループスキャン機能により、グループ A・グループ B・グループ C で異なったタイミングで A/D 変換を行います。また、モータ 1 向けのシャント電流取得の為の AD 変換は、ユニット 0 のグループ A にてダブルトリガモードを使用し、選択した 1 チャンネルを異なる 2 つのタイミングで A/D 変換し、変換値を異なるレジスタ (A/D データ二重化レジスタ) に格納します。

モータ 2 向けのシャント電流取得の為の AD 変換は、ユニット 1 のグループ A にて MTU7.TCNT のアンダフロー (谷) で 3 チャンネル同時にサンプリングを行い、AD 変換を行います。

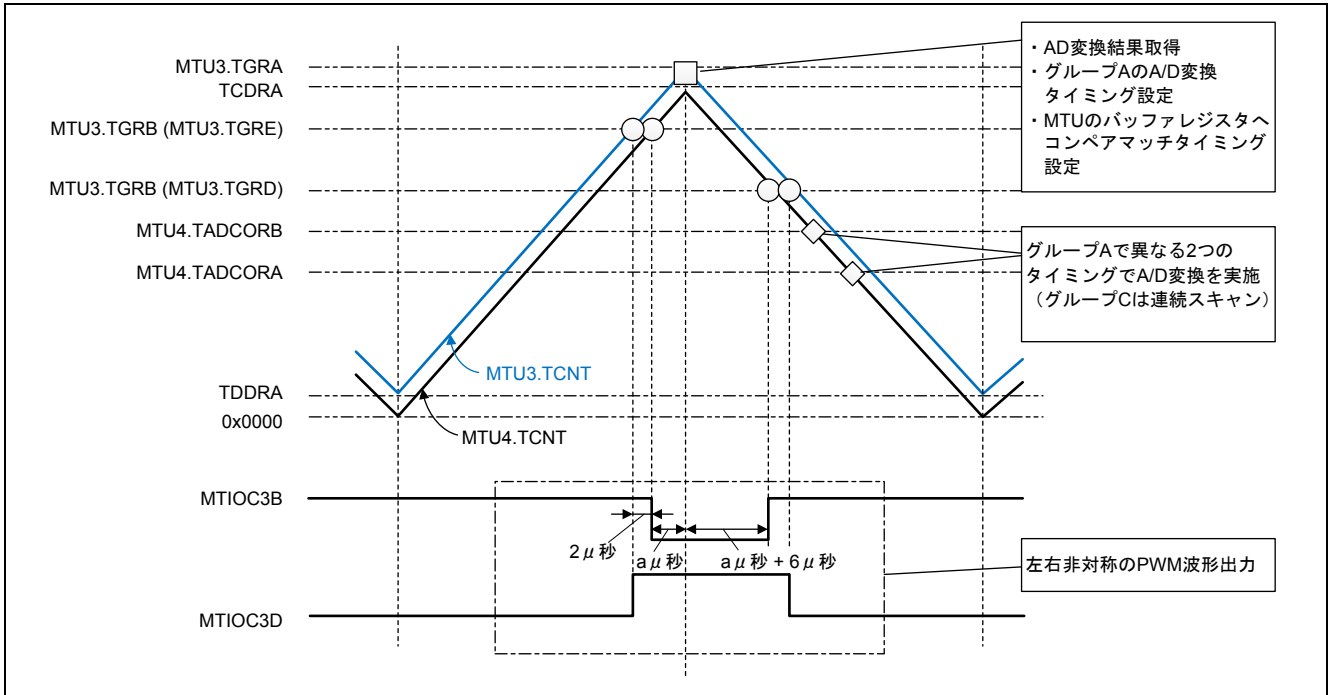
POE 機能にて、POE0#、POE4#入力された場合、コンパレータ出力の検出をした場合に PWM 出力をハイインピーダンス状態にします。

LVD 機能にて、電圧が低下して 2.51V の通過を検出した場合リセットが発生します。

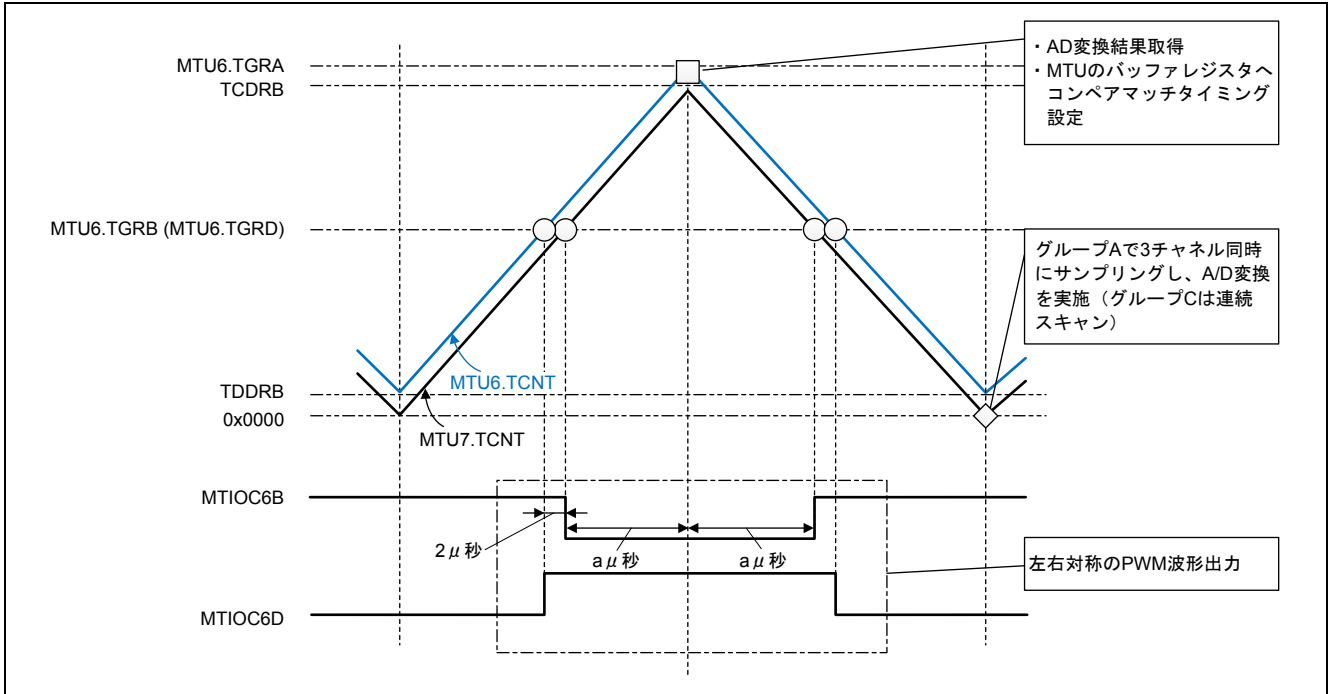
また、リセットステータスレジスタ 0 (RSTSR0) にて、リセット要因を取得できます。

以下に、サンプルコード（モータ 1 向け、モータ 2 向け）の AD 変換タイミングおよび PWM 出力を示します。

<モータ 1 向け>



<モータ 2 向け>



4.6.2 ファイル構成

| ファイル名 | 概要 | 備考 |
|--------------|----------------------|----|
| app.h | reg.c、app.c のヘッダファイル | |
| reg.c | レジスタアクセス処理 | |
| app.c | メイン処理、PWMDuty 設定処理 | |
| intprg.c | 割り込み処理 | |
| dbstc.c | セクション定義ファイル | |
| vecttbl.c | ベクタテーブル定義ファイル | |
| iodefine.h | レジスタ定義のヘッダファイル | |
| typedefine.h | 型定義のヘッダファイル | |
| vect.h | ベクタ定義のヘッダファイル | |
| stacksct.h | スタック定義のヘッダファイル | |

4.6.3 定数一覧

定数を以下に示します。

| 定数名 | 設定値 | 内容 |
|----------------------------|---|----------------------|
| DEF_FLAG_OFF | 0 | フラグ状態 OFF |
| DEF_FLAG_ON | 1 | フラグ状態 ON |
| DEF_CLOCK_FREQ_Hz | 80000000 | クロック周波数 |
| DEF_CARRIER_FREQ_Hz | 8000 | PWM 周期 |
| DEF_DEADTIME_CNT_NUM | $\text{DEF_CLOCK_FREQ_NUM} * 2 / 1000000$ | デッドタイム設定値 |
| DEF_CARRIER_COUNT_NUM | $\text{DEF_CLOCK_FREQ_NUM} / \text{DEF_CARRIER_FREQ_NUM}$ | PWM 周期のカウント値 |
| DEF_HALF_CARRIER_COUNT_NUM | $\text{DEF_CARRIER_COUNT_NUM} / 2$ | PWM 周期のカウント値の 1/2 の値 |
| MTU_AD_GET_TIMING1 | 600 | シャント電流 取得タイミング 1 |
| MTU_AD_GET_TIMING2 | 4500 | シャント電流 取得タイミング 2 |
| DEF_PWM_TABLE_MAX | 360 | PWM テーブルの要素数 |

定数テーブルを以下に示します。

| 定数名 | 内容 |
|----------------------|-------------------------------------|
| g_table_pwm_duty_u_1 | U 相 PWM 出力タイミングテーブル 1 |
| g_table_pwm_duty_u_2 | U 相 PWM 出力タイミングテーブル 2 (1 シャントの場合のみ) |
| g_table_pwm_duty_v_1 | V 相 PWM 出力タイミングテーブル 1 |
| g_table_pwm_duty_v_2 | V 相 PWM 出力タイミングテーブル 2 (1 シャントの場合のみ) |
| g_table_pwm_duty_w_1 | W 相 PWM 出力タイミングテーブル 1 |
| g_table_pwm_duty_w_2 | W 相 PWM 出力タイミングテーブル 2 (1 シャントの場合のみ) |

4.6.4 変数一覧

グローバル変数を以下に示します。

| 型 | 変数名 | 内容 |
|----------------|--------------------------------|--|
| unsigned char | g_val_reset_fact | リセット要因格納用 |
| unsigned short | g_val_pwm_duty_table_case_num | モータ 1 向け PWM Duty テーブル設定カウント |
| unsigned short | g_val_pwm_duty_table_case_num2 | モータ 2 向け PWM Duty テーブル設定カウント |
| unsigned short | g_val_dc_voltage | ユニット 0 母線電圧 AD 格納用 (グループ C) (AN001) |
| unsigned short | g_val_dc_voltage2 | ユニット 1 母線電圧 AD 格納用 (グループ C) (AN116) |
| unsigned long | g_val_enable_flag | PWM 制御フラグ |
| unsigned short | g_val_shunt_ad_1 | ユニット 0 シャント電流 AD 値 1 格納用 (グループ A) (1 シャント用) (AN002) |
| unsigned short | g_val_shunt_ad_2 | ユニット 0 シャント電流 AD 値 2 格納用 (グループ A) (1 シャント用) (AN002) |
| unsigned short | g_val_ad_gb_an003 | ユニット 0 グループ B AD 値格納用 (AN003) |
| unsigned short | g_val_shunt_ad2_1 | ユニット 1 シャント電流 AD 値 1 格納用 (グループ A) (3 シャント用) (AN100) |
| unsigned short | g_val_shunt_ad2_2 | ユニット 1 シャント電流 AD 値 2 格納用 (グループ A) (3 シャント用) (AN101) |
| unsigned short | g_val_shunt_ad2_3 | ユニット 1 シャント電流 AD 値 3 格納用 (グループ A) (3 シャント用) (AN102) |
| unsigned short | g_val_ad_gb_an103 | ユニット 1 グループ B AD 値格納用 (AN103) |
| unsigned short | g_val_ad_ga_an200 | ユニット 2 グループ A AD 値 1 格納用 (AN200) |
| unsigned short | g_val_ad_ga_an201 | ユニット 2 グループ A AD 値 2 格納用 (AN201) |
| unsigned short | g_val_ad_ga_an202 | ユニット 2 グループ A AD 値 3 格納用 (AN202) |
| unsigned short | g_val_ad_gb_an203 | ユニット 2 グループ B AD 値 1 格納用 (AN203) |
| unsigned short | g_val_ad_gb_an204 | ユニット 2 グループ B AD 値 2 格納用 (AN204) |
| unsigned short | g_val_ad_gb_an205 | ユニット 2 グループ B AD 値 3 格納用 (AN205) |
| unsigned short | g_val_ad_gc_an206 | ユニット 2 グループ C AD 値 1 格納用 (AN206) |
| unsigned short | g_val_ad_gc_an207 | ユニット 2 グループ C AD 値 2 格納用 (AN207) |
| unsigned short | g_val_ad_gc_an208 | ユニット 2 グループ C AD 値 3 格納用 (AN208) |
| unsigned short | g_val_ad_gc_an209 | ユニット 2 グループ C AD 値 4 格納用 (AN209) |
| unsigned short | g_val_ad_gc_an210 | ユニット 2 グループ C AD 値 5 格納用 (AN210) |
| unsigned short | g_val_ad_gc_an211 | ユニット 2 グループ C AD 値 6 格納用 (AN211) |

4.6.5 関数一覧

関数一覧を示します。

| ファイル | 関数名 | 概要 |
|-------|-----------------------------|---|
| app.c | func_mainloop | メインループ処理 |
| app.c | func_initial_ram | グローバル変数初期化処理 |
| app.c | func_pwm_crest_1shunt | モータ 1 向け PWM 出力 duty 設定処理 |
| app.c | func_pwm_crest_3shunt | モータ 2 向け PWM 出力 duty 設定処理 |
| app.c | func_disable_pwm | MTU カウント停止処理 |
| reg.c | func_hardware_setup | ポートおよび周辺機能初期化処理 |
| reg.c | func_hardware_enable | 周辺機能動作開始設定処理 |
| reg.c | func_irq_reset | リセット起動処理 |
| reg.c | func_timercount_crest_isr | モータ 1 向け MTU3 TGIA3 割り込み処理(山割り込み処理) |
| reg.c | func_timercount_crest2_isr | モータ 2 向け MTU6 TGIA6 割り込み処理(山割り込み処理) |
| reg.c | func_ipm_fault_isr | POE OEI1 割り込み処理 (POE0) |
| reg.c | func_ipm_fault2_isr | POE OEI2 割り込み処理 (POE4) |
| reg.c | func_ad2_isr | AD コンバータユニット 2 グループ C スキャン完了割り込み処理 |
| reg.c | func_set_ad_timing_2channel | モータ 1 向け AD 変換タイミング設定処理 |
| reg.c | func_set_pwm_to_io_port | MTU 出力禁止処理 |
| reg.c | func_set_io_port_to_pwm | MTU 出力許可処理 |
| reg.c | func_set_pwm_duty_count_1 | モータ 1 向け MTU バッファレジスタ設定処理 |
| reg.c | func_set_pwm_duty_count_2 | モータ 1 向け MTU ダブルバッファレジスタ設定処理 |
| reg.c | func_set_pwm_duty_count2_1 | モータ 2 向け MTU バッファレジスタ設定処理 |
| reg.c | func_reset_pwm_duty_count | モータ 1 向け MTU バッファレジスタ/ダブルバッファレジスタ初期設定処理 |
| reg.c | func_reset_pwm_duty_count2 | モータ 2 向け MTU バッファレジスタ初期設定処理 |
| reg.c | func_set_testport_on | デバッグポート 1 出力 ON 処理 |
| reg.c | func_set_testport_off | デバッグポート 1 出力 OFF 処理 |
| reg.c | func_set_testport2_on | デバッグポート 2 出力 ON 処理 |
| reg.c | func_set_testport2_off | デバッグポート 2 出力 OFF 処理 |

4.7 フローチャート

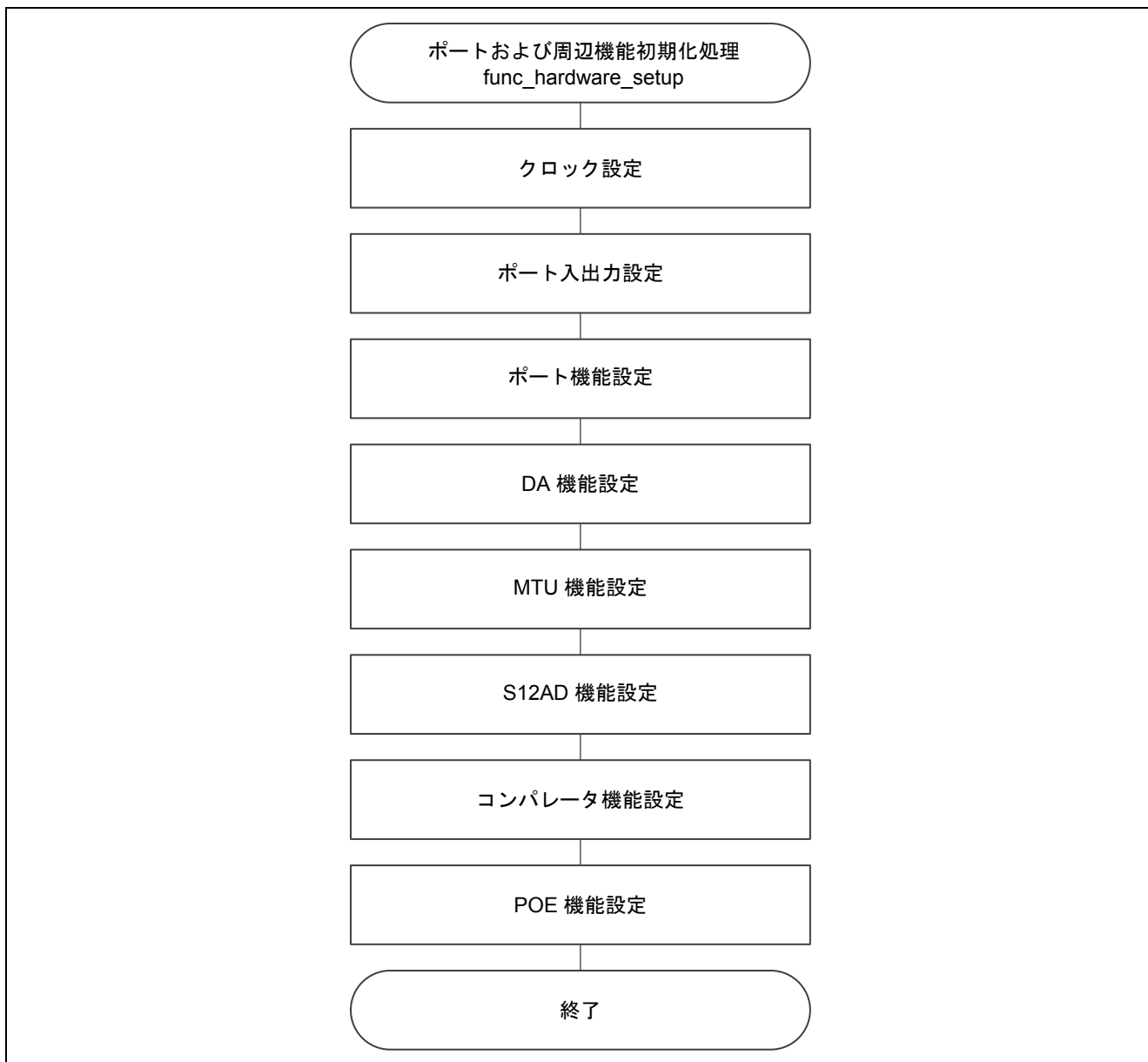
4.7.1 起動処理

起動処理のフローチャートを以下に示します。

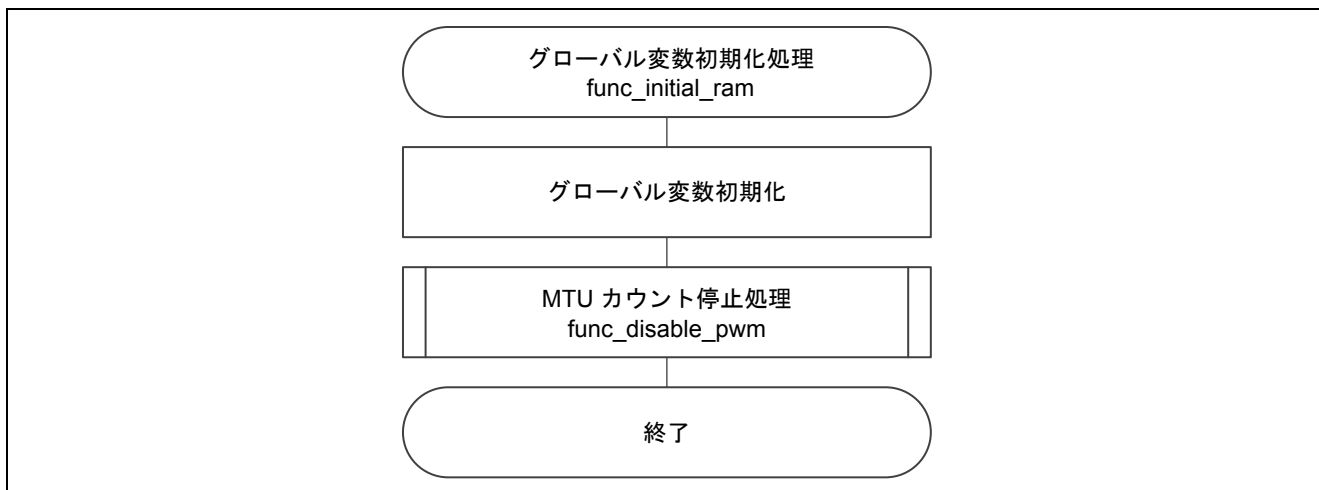
(1) リセット起動処理



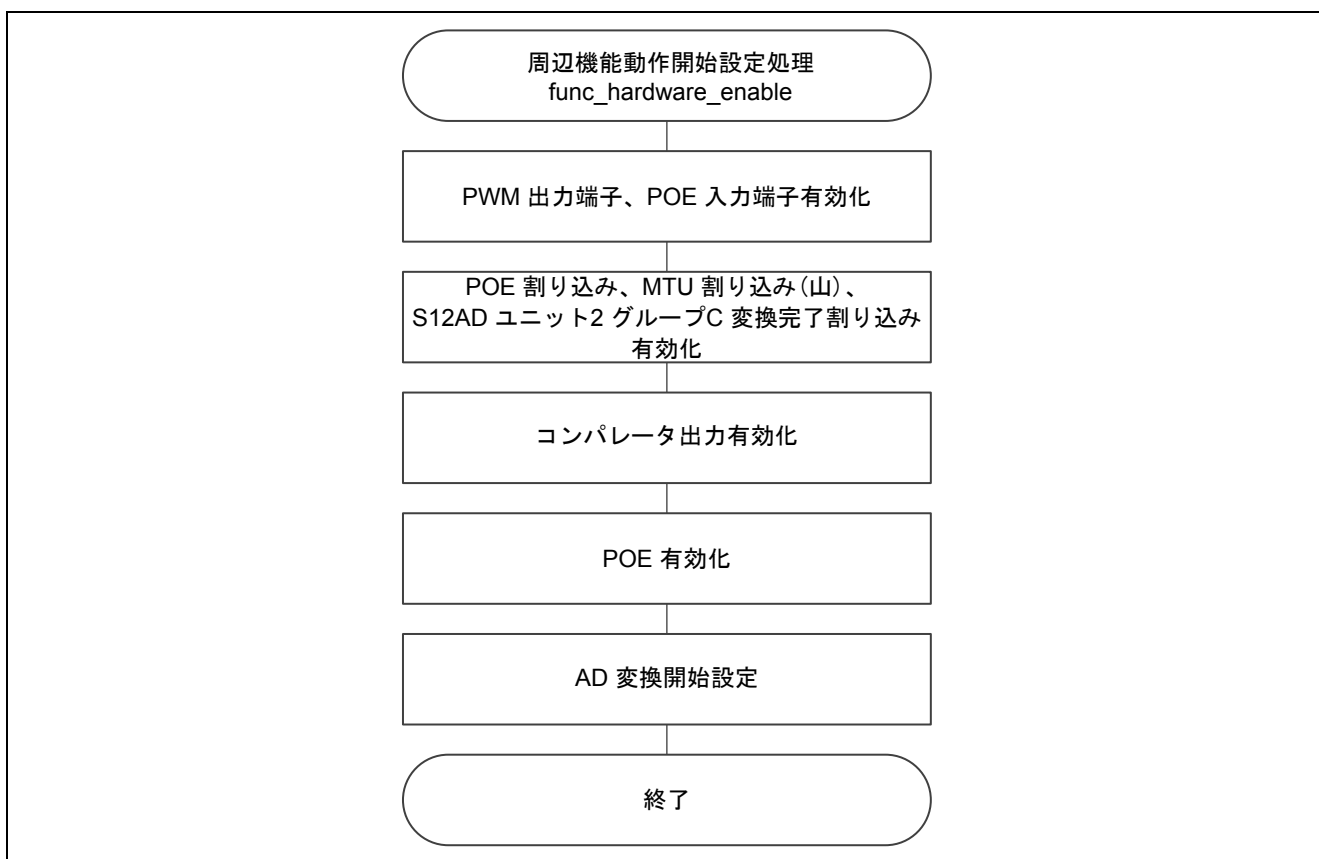
(2) ポートおよび周辺機能初期化処理



(3) グローバル変数初期化処理



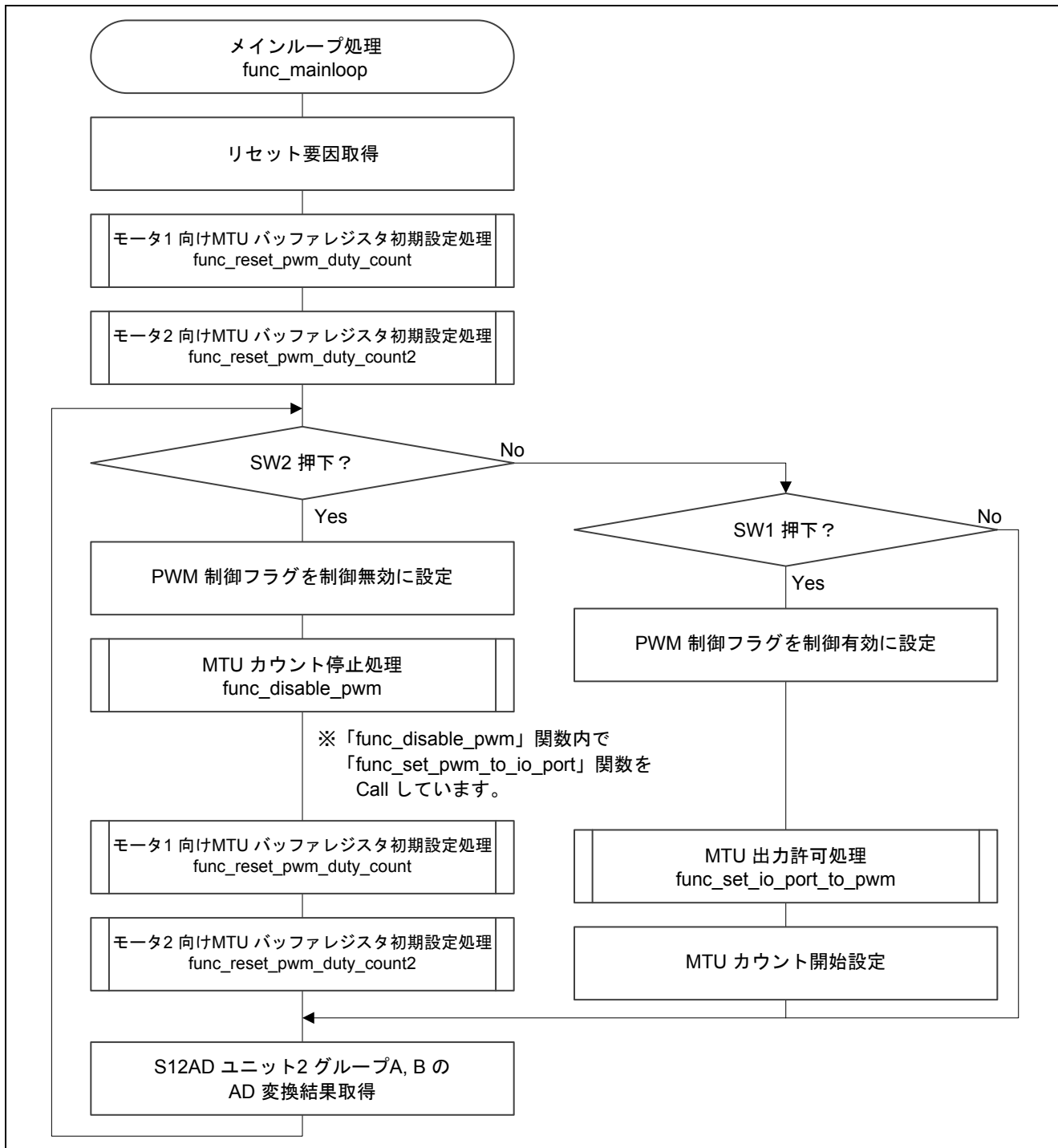
(4) 周辺機能動作開始設定処理



4.7.2 メイン処理

メイン処理のフローチャートを以下に示します。

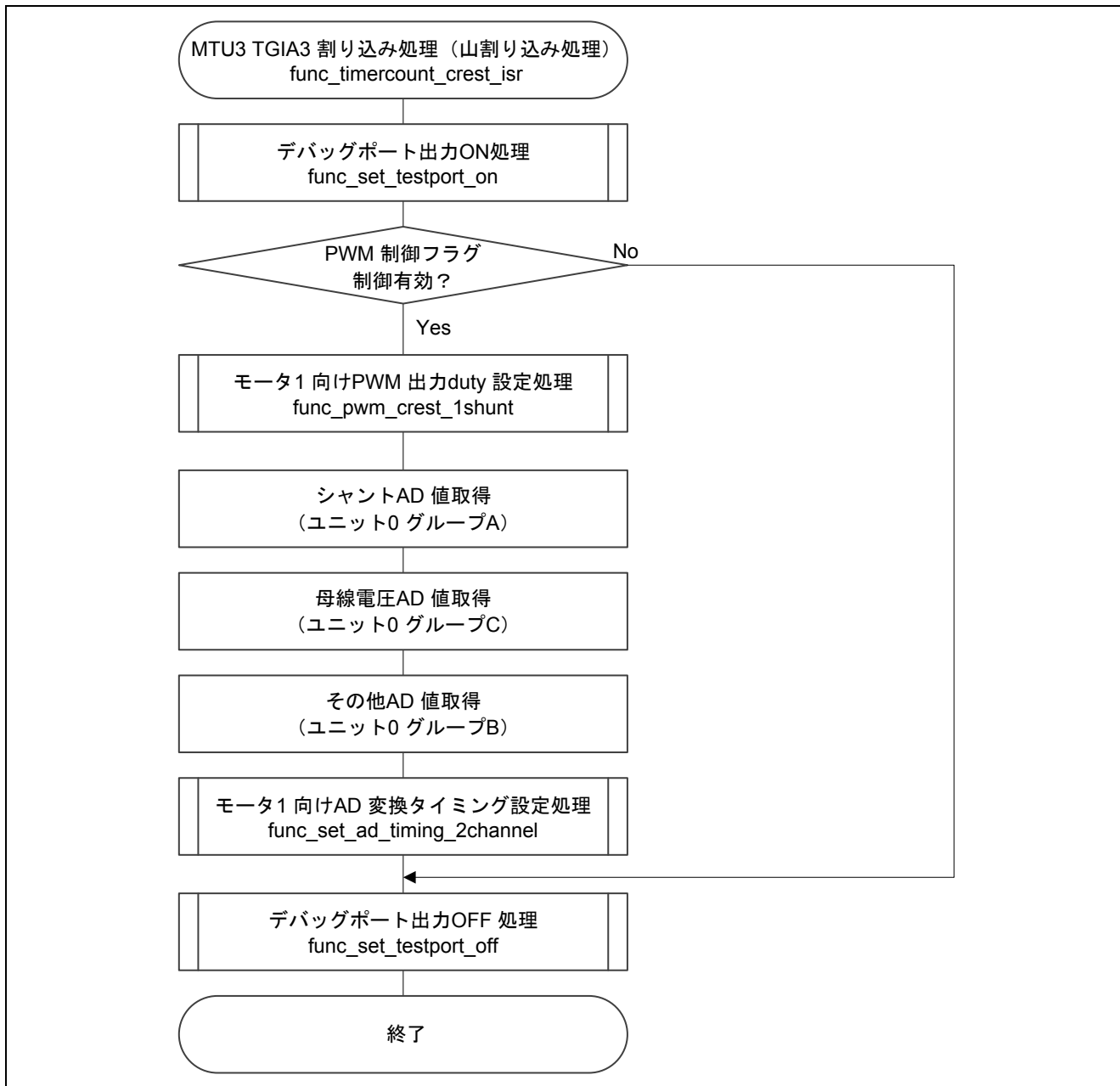
(1) メインループ処理



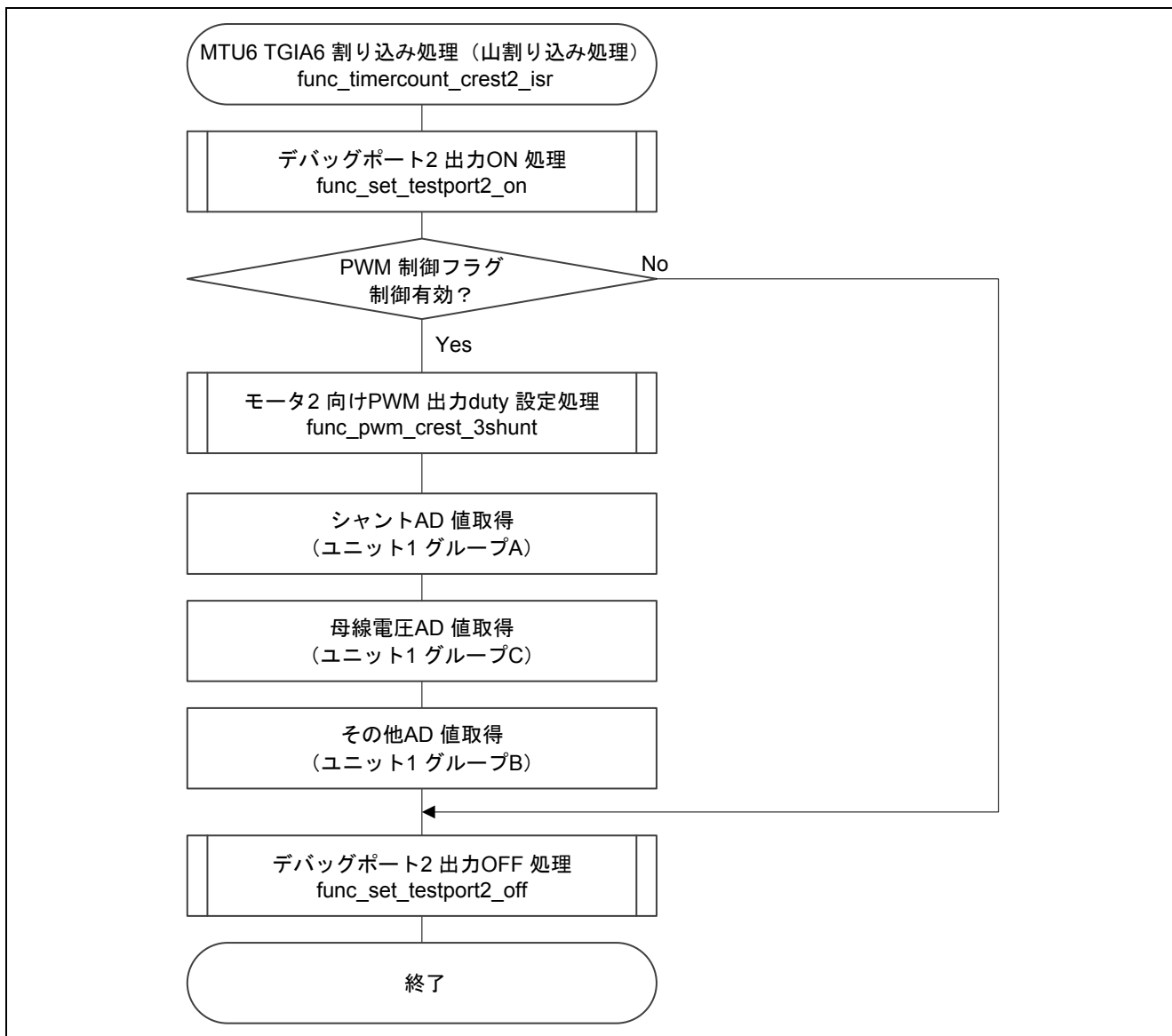
4.7.3 割り込み処理

割り込み処理のフローチャートを以下に示します。

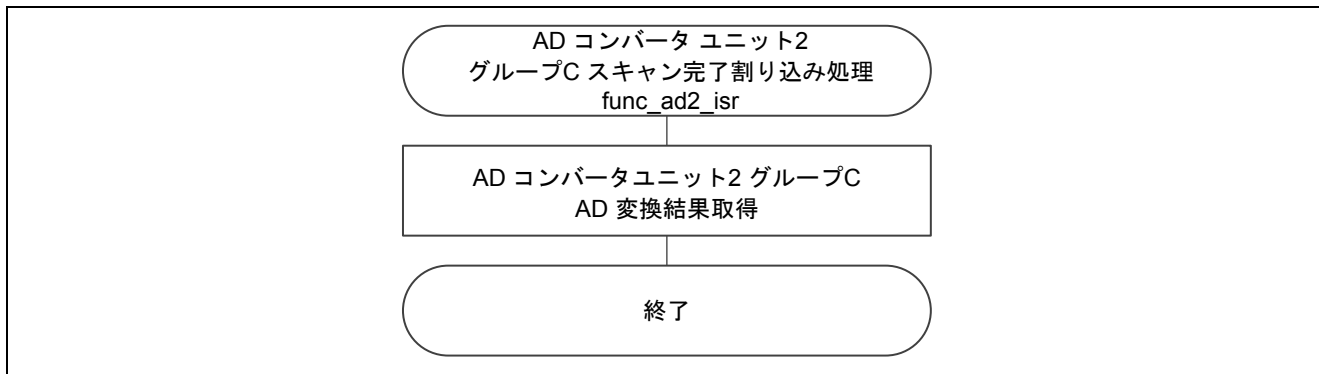
(1) モータ 1 向け MTU3 TGIA3 割り込み処理 (山割り込み処理)



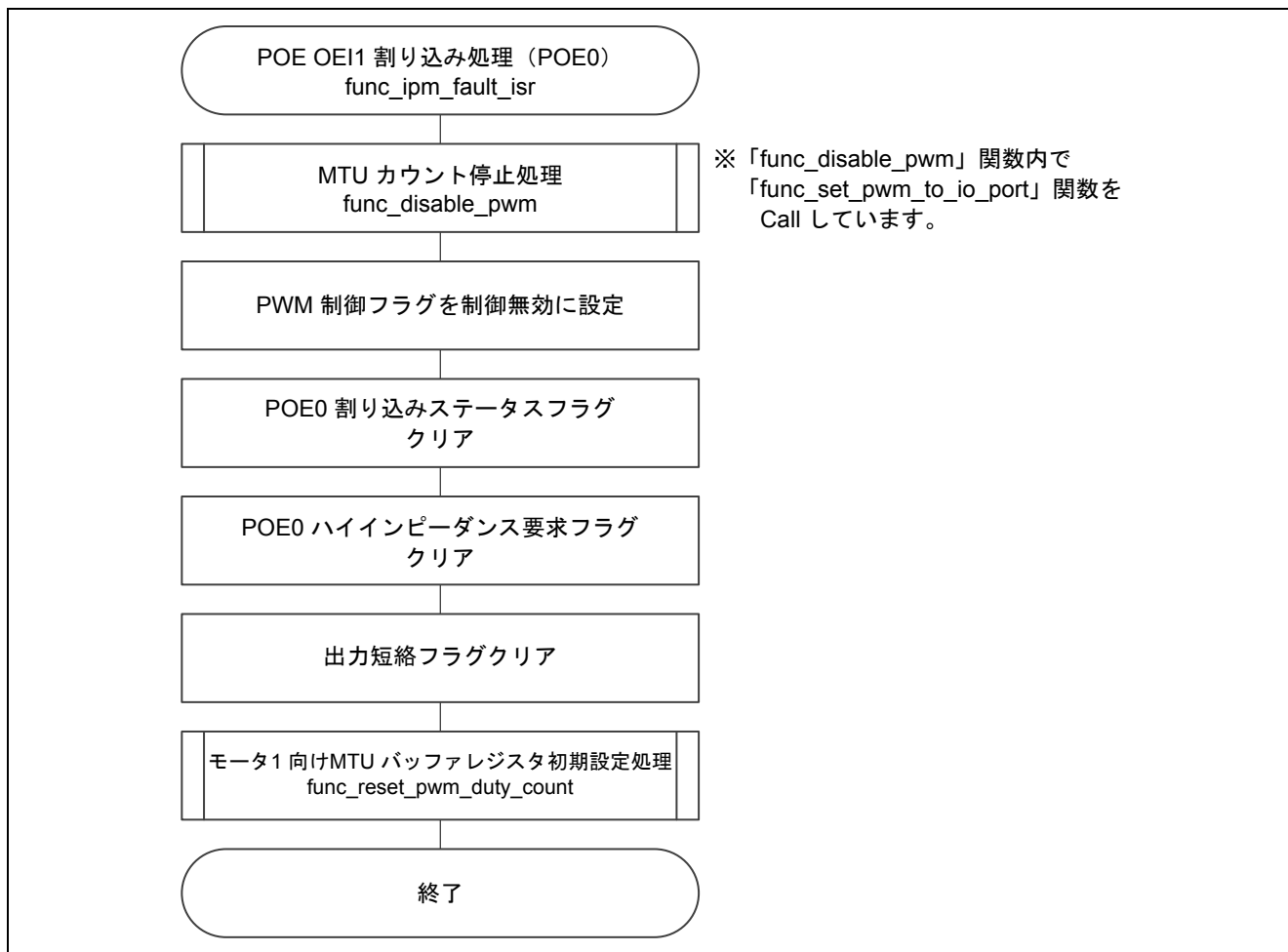
(2) モータ 2 向け MTU6 TGIA6 割り込み処理 (山割り込み処理)



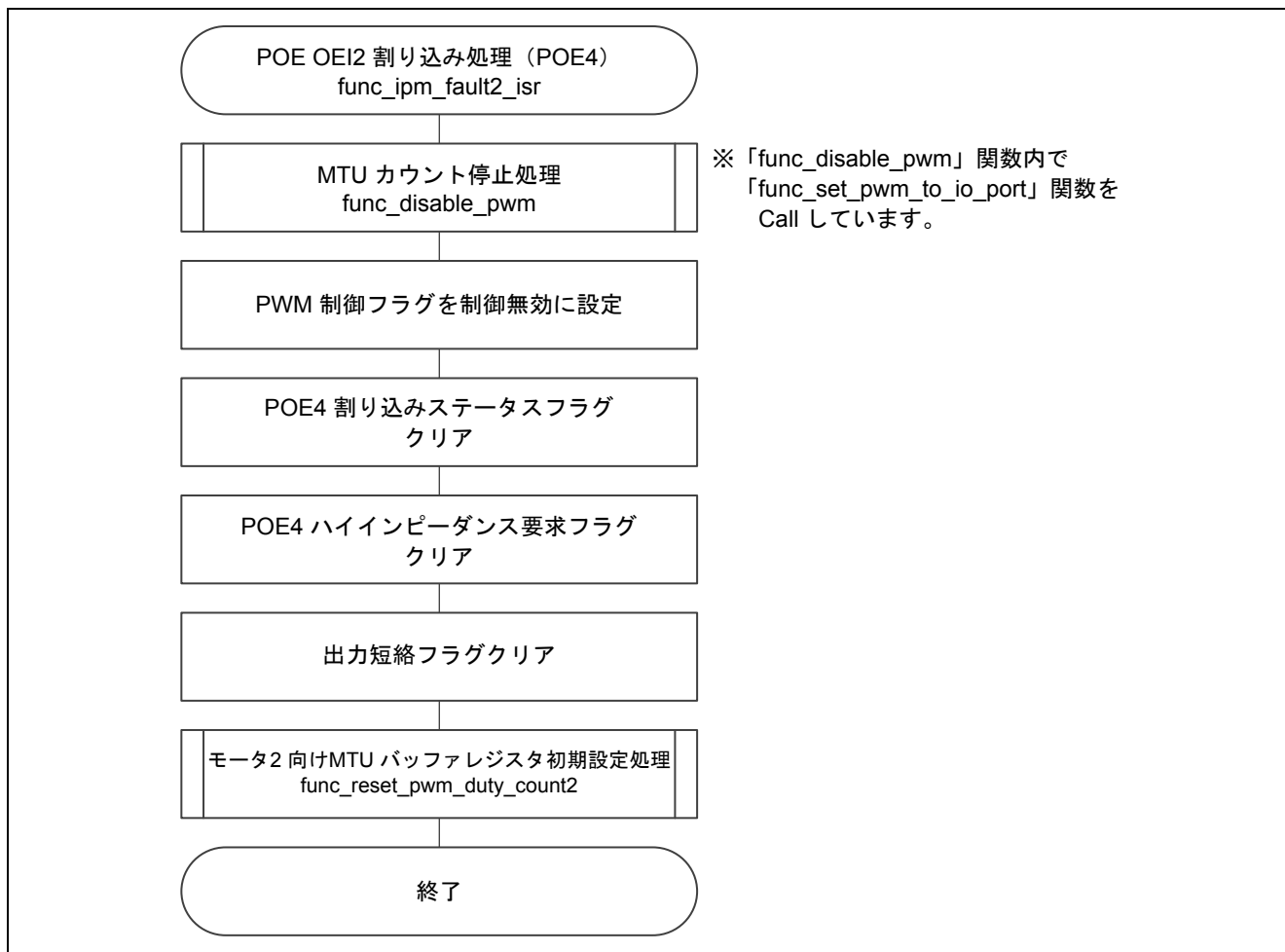
(3) AD コンバータユニット2 グループC スキャン完了割り込み処理



(4) POE OEI1 割り込み処理 (POE0)



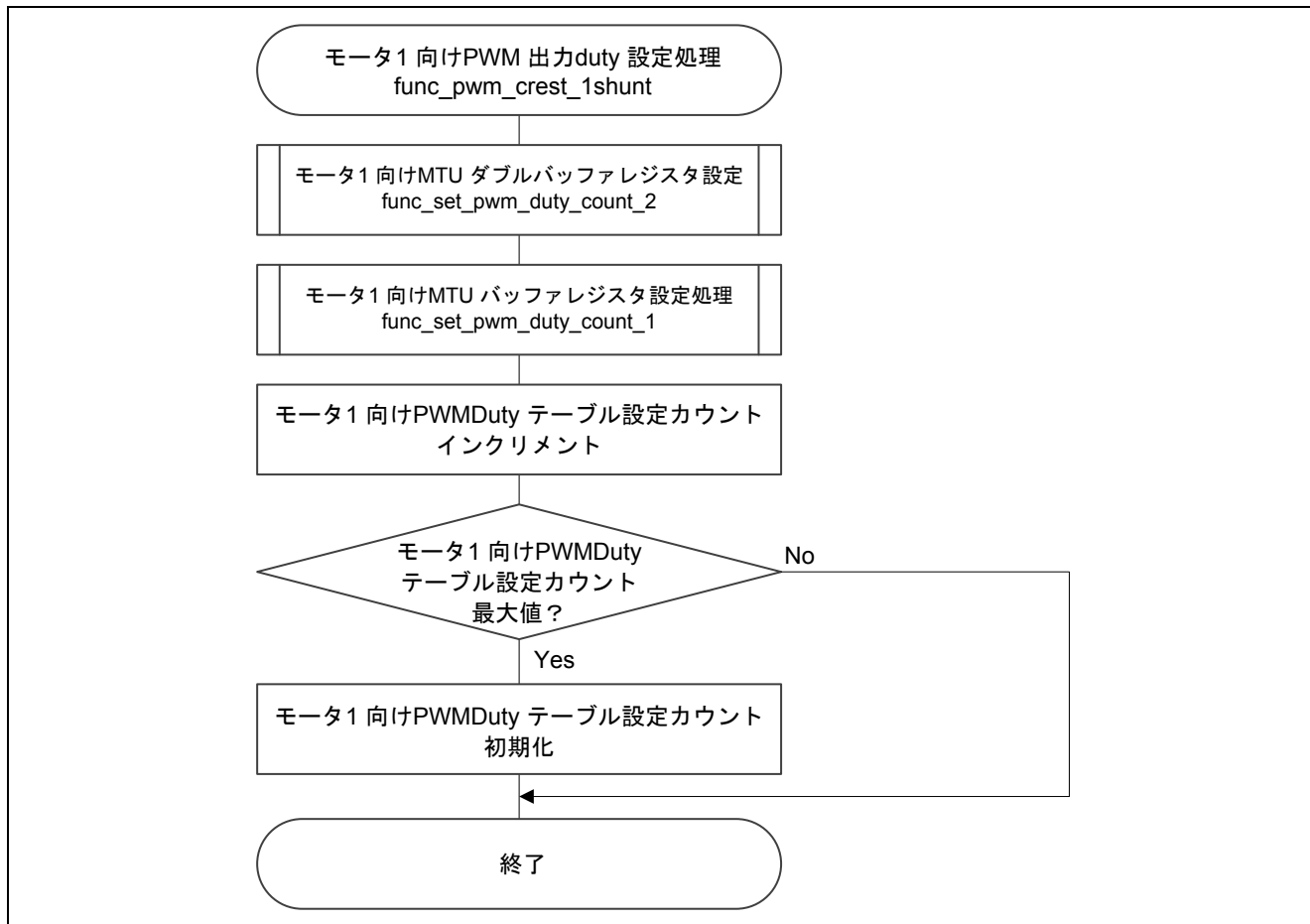
(5) POE OEI2 割り込み処理 (POE4)



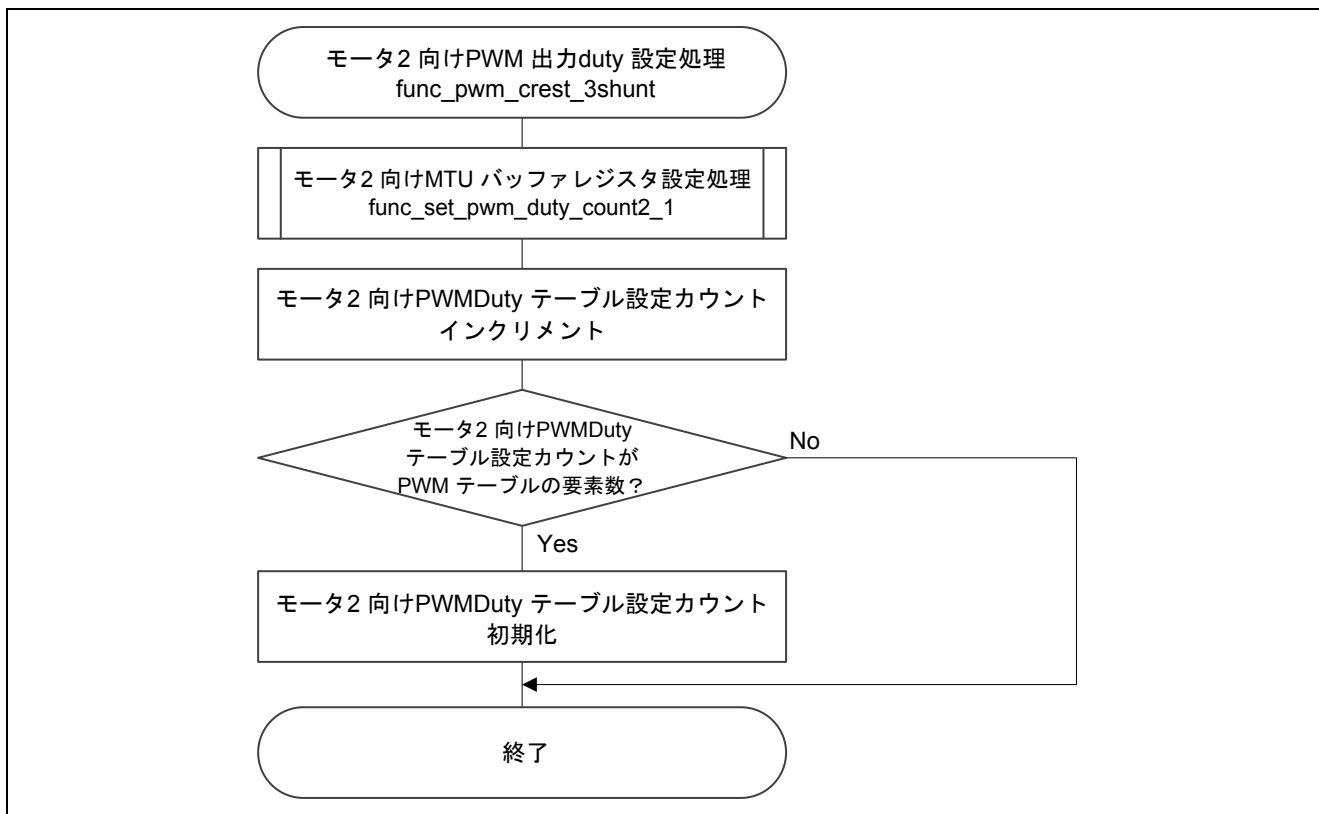
4.7.4 PWM 出力 Duty 設定処理

PWM 出力 duty 設定処理のフローチャートを以下に示します。

(1) モータ 1 向け PWM 出力 duty 設定処理



(2) モータ 2 向け PWM 出力 duty 設定処理



ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

| Rev. | 発行日 | 改訂内容 | |
|------|------------|------|------|
| | | ページ | ポイント |
| 1.00 | 2017.03.16 | — | 初版発行 |
| | | | |

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を、全部または一部を問わず、改造、改変、複製、その他の不適切に使用しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を生じさせるおそれのある機器・システム（宇宙、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することはできません。たとえ、意図しない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を、(1)核兵器、化学兵器、生物兵器等の大量破壊兵器およびこれらを運搬することができるミサイル（無人航空機を含みます。）の開発、設計、製造、使用もしくは貯蔵等の目的、(2)通常兵器の開発、設計、製造または使用の目的、または(3)その他の国際的な平和および安全の維持の妨げとなる目的で、自ら使用せず、かつ、第三者に使用、販売、譲渡、輸出、賃貸もしくは使用許諾しないでください。
当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様の転売、貸与等により、本書（本ご注意書きを含みます。）記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は一切その責任を負わず、お客様にかかる使用に基づく当社への請求につき当社を免責いただきます。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載された情報または当社製品に関し、ご不明点がある場合には、当社営業にお問い合わせください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.3.0-1 2016.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>