

RX23W グループ

Bluetooth 基板設計ガイドライン

要旨

本資料では、RX23W Bluetooth® 5.0 (Core Specification v5.0) RF トランシーバ部の基板設計時のガイドラインについて説明します。

Bluetooth 5.0 RF トランシーバ部以外の基板設計時のガイドラインは、「RX ファミリ ハードウェアデザインガイド」(R01AN1411)を参照してください。

対象デバイス

RX23W グループ

【注】 本資料に掲載している内容は参考例であり、システムでの信号品質を保証するものではありません。実際のシステムに組み込む場合は、システム全体で十分検討評価し、お客様の責任において適用可否を判断してください。

目次

1. はじめに	3
1.1 関連ドキュメント	3
2. RX23W QFN 基板設計ガイドライン	4
2.1 RX23W QFN 端子一覧	4
2.2 Bluetooth 専用クロック発生回路	5
2.3 アンテナ接続端子	8
2.4 RF トランシーバ用電源	12
2.4.1 DC-DC コンバータ選択時	12
2.4.2 リニアレギュレータ選択時	14
2.5 電源・グラウンドパターン	16
2.5.1 電源	16
2.5.2 グラウンド	17
2.6 回路図 (参考)	19
2.7 部品表 (参考)	20
3. RX23W BGA 基板設計ガイドライン	21
3.1 RX23W BGA 端子一覧	21
3.2 Bluetooth 専用クロック発生回路	22
3.3 アンテナ接続端子	25
3.4 RF トランシーバ用電源	29
3.4.1 DC-DC コンバータ選択時	29
3.4.2 リニアレギュレータ選択時	31
3.5 電源・グラウンドパターン	33
3.5.1 電源	33

3.5.2	グラウンド	34
3.6	回路図 (参考)	36
3.7	部品表 (参考)	37
4.	RX23W LGA 基板設計ガイドライン	38
4.1	RX23W LGA 端子一覧	39
4.2	Bluetooth 専用クロック発生回路	41
4.3	アンテナ接続端子	41
4.4	RF トランシーバ用電源	42
4.5	グラウンドパターン	42
4.6	アンテナレイアウト	44
4.7	メインボード設計	46
4.8	放射特性	47
4.9	筐体設計	48
4.10	フットパターン設計例	49
	改訂記録	50

Bluetooth® のワードマークおよびロゴは、Bluetooth SIG, Inc. が所有する登録商標であり、ルネサス エレクトロニクス株式会社はこれらのマークをライセンスに基づいて使用しています。その他の商標および登録商標は、それぞれの所有者に帰属します。

1. はじめに

本資料の2章にRX23W QFN版、3章にRX23W BGA版、4章にRX23W LGA版の基板設計ガイドラインをそれぞれ示します。本資料ではRX23W Bluetooth 5.0 RF トランシーバ部の端子名を用いて説明しています。

1.1 関連ドキュメント

本アプリケーションノートに関連するドキュメントを以下に示します。併せて参照してください。

- RX23W グループ ユーザーズマニュアル ハードウェア編 (R01UH0823)
- RX ファミリ ハードウェアデザインガイド (R01AN1411)
- RX23W グループ Bluetooth 専用クロック周波数の調整手順 (R01AN4762)

2. RX23W QFN 基板設計ガイドライン

2.1 RX23W QFN 端子一覧

表 2-1 に RX23W QFN 版 Bluetooth 5.0 RF トランシーバ部の端子概要を示します。

表 2-1 RX23W QFN Bluetooth 5.0 RF トランシーバ部 端子概要

端子番号	端子名	入出力	機能
48	CLKOUT_RF	出力	4MHz, 2MHz, 1MHz Bluetooth 専用クロック出力。デフォルト設定はオフとなっています。本クロック出力を MCU の外部クロック入力端子に接続することで、MCU のシステム・クロックとして使用することもできます。
32	ANT	入出力	RF トランシーバの RF 単一入出力端子。信号線の特性インピーダンスは 50Ω としてください。
38	XTAL1_RF	入力	Bluetooth 専用発振子接続端子。32MHz の発振子を接続してください
37	XTAL2_RF	出力	Bluetooth 専用発振子接続端子。32MHz の発振子を接続してください
40	DCLOUT	出力	RF トランシーバ用電源(DC-DC コンバータ、リニアレギュレータ)出力端子
46	DCLIN_A	入力	RF トランシーバ用電源出力接続端子 DC-DC コンバータ選択時は、外部インダクタ/コンデンサ接続端子 リニアレギュレータ選択時は、コンデンサを接続してください。
45	DCLIN_D	入力	RF トランシーバ用電源出力接続端子 DC-DC コンバータ選択時は、外部インダクタ/コンデンサ接続端子 リニアレギュレータ選択時は、コンデンサを接続してください。
44	VCC_RF	入力	RF トランシーバ用電源端子
39	AVCC_RF	入力	RF トランシーバ用電源端子
28	ICGND (VSS_RF)	入力	RF トランシーバ用グランド端子 本資料では、端子名を ICGND とします。
裏面パッド	VSS_RF	入力	RF トランシーバ用グランド端子

2.2 Bluetooth 専用クロック発生回路

以下に Bluetooth 専用クロック発生回路設計時の注意点について説明します。

- 水晶振動子は 32MHz 振動子接続端子 (XTAL1_RF, XTAL2_RF) の近くに配置してください。「図 2-2 水晶振動子周辺のパターン例」のように、RX23W と水晶振動子の距離は約 6mm で配置する事を推奨します。
- クロック発生回路は、他のパターン (大電流が流れるパターンや高速にレベル変化するパターン) を並走または交差させずに、グラウンドでシールドしてください。
- 水晶振動子及び水晶振動子までの配線の下位層には、クロック発生回路以外の配線を配置しないでください。「図 2-2 水晶振動子周辺のパターン例」のように、下位層はグラウンドパターンを推奨します。
- 水晶振動子とアンテナから ANT 端子までの信号線の間は、全ての層をスリットで分離してください。
- 「図 2-2 水晶振動子周辺のパターン例」のように、L2 層 (可能であれば、L3 層も含め) で水晶振動子のグラウンドから裏面パッド (VSS_RF) までのリターンパスを確保してください。
- 発振周波数調整用の負荷容量 (CL) はチップに内蔵しているため、実装不要です。Bluetooth 専用クロックの発振周波数の調整は、アプリケーションノート「Bluetooth 専用クロック周波数の調整手順」(R01AN4762) で説明していますので、最新版をルネサスエレクトロニクスホームページから入手して参照ください。
- 必要に応じてダンピング抵抗 (R_d) を挿入してください。抵抗値は発振子、発振駆動能力によって異なりますので発振子メーカーの推奨する値に設定してください。また、発振子メーカーから外部に帰還抵抗 (R_f) を追加するよう指示があった場合は、その指示に従って XTAL1_RF、XTAL2_RF 間に R_f を挿入してください。
- Bluetooth 専用クロックの分周クロックを CLKOUT_RF 端子から出力時の注意点について説明します。伝送線路は、最短配線かつ分岐配線しないでください。また、伝送線路は、ビアの使用を極力避けてください。ビアの使用数は、最大 2 個を推奨します。
- CLKOUT_RF の伝送線路は、VSS_RF へのカップリングは避けるために “VSS” でシールドしてください。

【注】 特に Bluetooth 規格において、初期誤差、温度ドリフト、および経時変化を含め、Bluetooth 専用クロックの精度は、 ± 50 ppm 以内と規定されています。32MHz 発振周波数は、極力誤差がないようにしてください。

図 2-1 に水晶振動子の接続例を、図 2-2 に水晶振動子周辺のパターン例を示します。

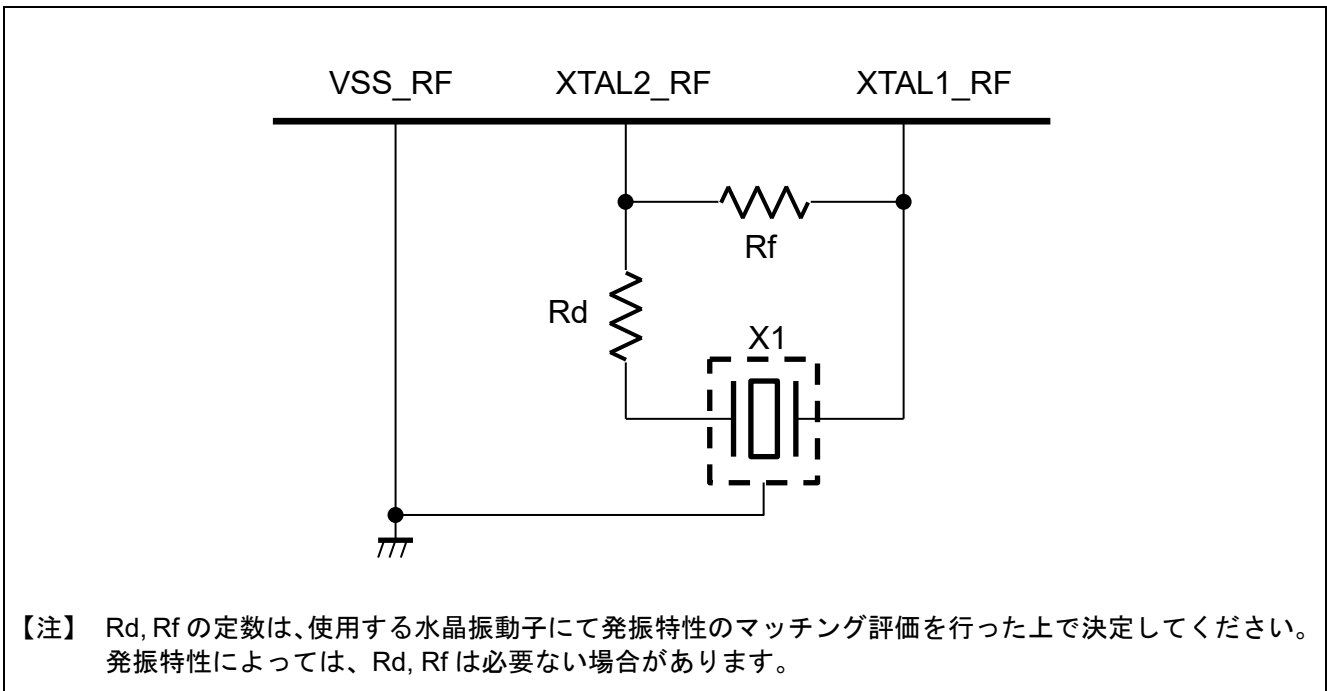


図 2-1 水晶振動子の接続例



図 2-2 水晶振動子周辺のパターン例

表 2-2 に動作確認済み水晶振動子一覧表（参考）を示します。

表 2-2 動作確認済み水晶振動子一覧表（参考）

Manufacturer	Parts number	SMD/Lead size code (in mm)	Frequency (MHz)	Frequency Tolerance (ppm)	Frequency Stability (ppm)	Equivalent Series Resistance (ohm)	Load Capacitance (pF)
NDK	NX1612SA-32.000MHZ-CHP-CIS-3	1612	32.00	+/-10	+/-20	Max 100	6
NDK	NX1210AB- 32.000MHZ-CHP-CIX-3	1210	32.00	Total +/-30		Max 100	6
Kyocera	CX1612DB32000 A0WPNC1	1612	32.00	Total +/-25		Max 100	5
Kyocera	CX1210SB32000 B0GPJC1	1210	32.00	Total +/-30		Max 80	6
Murata	XRCMD32M000FZQ52R0	1612	32.00	Total +/-30		Max 60	6
Murata	XRCTD32M000N1P00R0	1210	32.00	Total +/-30		Max 120	6

2.3 アンテナ接続端子

以下にアンテナ接続端子の回路設計時の注意点について説明します。

- アンテナから ANT 端子までの信号線インピーダンスは 50Ω となるようにして下さい。基板材料の材質（比誘電率）及び厚みを考慮し、信号線の幅、並びにグラウンドと信号ラインとの間隔を調整してください。使用するアンテナによっては、インダクタ等の部品追加が必要な場合があります。「図 2-3 ANT 端子周辺のパターン例」では、コプレーナ線路を使用しています。
- コネクタを使用する場合、コネクタを含めインピーダンスが 50Ω になるように設計してください。
- コプレーナ線路の直下層は、信号線等を通さず、グラウンドパターンとしてください。
- コプレーナ線路両側グラウンドと下層グラウンド面の間には、なるべく多くのビアを配置してください。「図 2-3 ANT 端子周辺のパターン例」のように、ビア間隔は約 0.9mm で配置する事を推奨します。

図 2-3 に ANT 端子周辺のパターン例を示します。

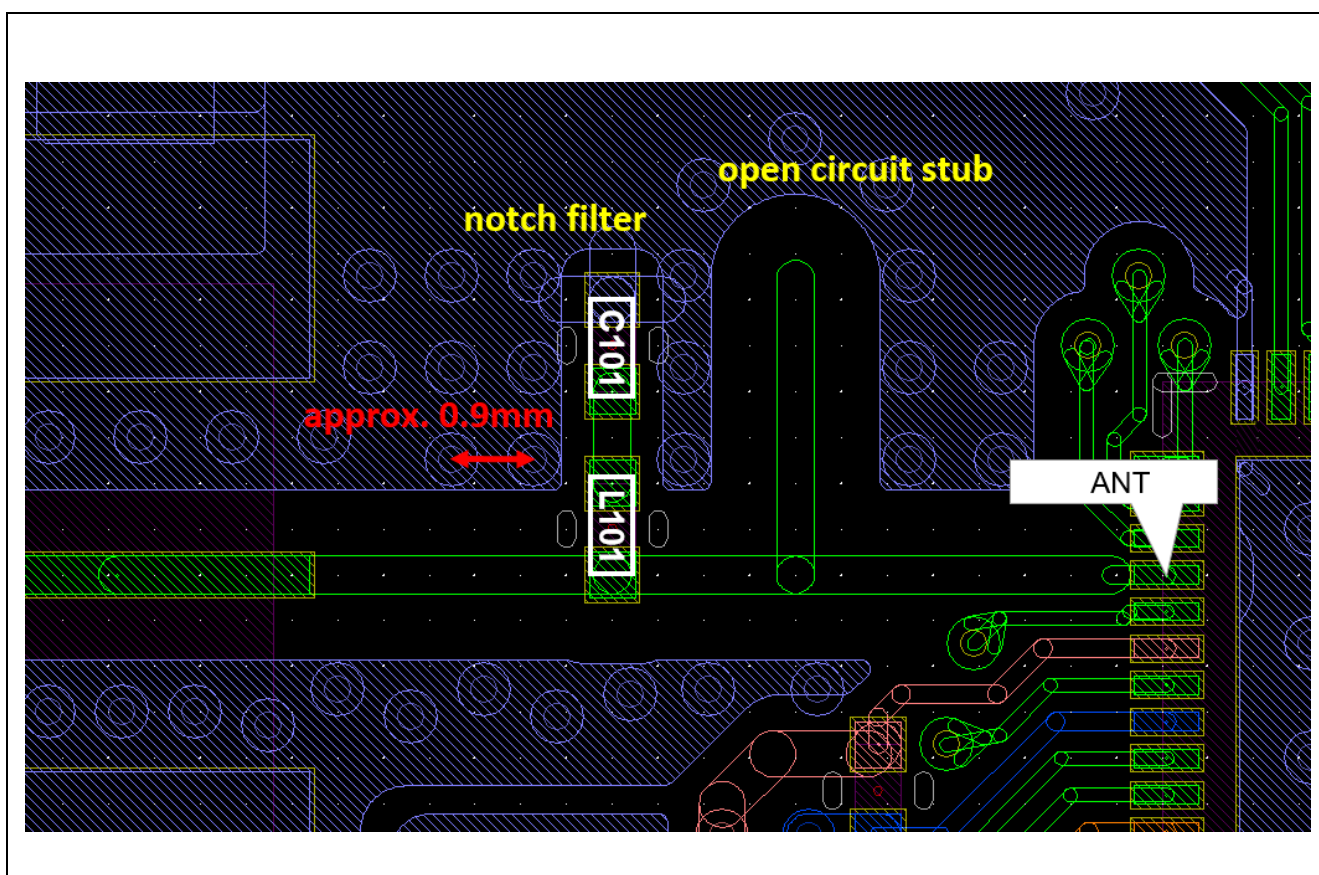


図 2-3 ANT 端子周辺のパターン例

- 送信 4dBm 出力モード選択時は、5 次高調波特性に注意が必要です。アンテナ接続せず、米国(FCC)の認証評価を実施する場合、高周波フィルタを実装して、送信信号の 5 次高調波を抑制する必要があります。

高周波フィルタ要求仕様

遮断周波数帯域：12.01~12.4 GHz

減衰量：8dB 以上

- 送信 0dBm 出力モード選択時は、3 次高調波特性に注意が必要です。アンテナ接続せず、米国(FCC)の認証評価を実施する場合、高周波フィルタを実装して、送信信号の 3 次高調波を抑制する必要があります。

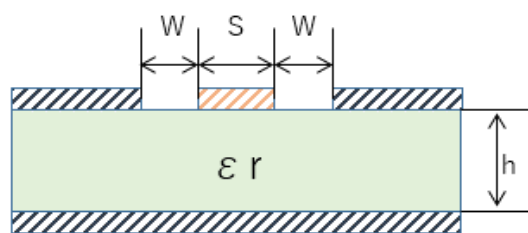
高周波フィルタ要求仕様

遮断周波数帯域：7250~7440 MHz

減衰量：2dB 以上

本資料では、オープン・スタブの回路と SMD 部品を使用した LPF 回路例を記載致します。本回路は、送信 4dBm 出力モードの 5 次高調波と送信 0dBm 出力モードの 3 次高調波を抑制する事が出来ます。

オープン・スタブ回路例を図 2-4 に示します。



:GND

比誘電率(ϵ_r)=4.45

S=0.41mm

W=0.72mm

h=0.2mm

周波数=12400MHz (2480MHz x 5)

上記基板構成より実効比誘電率 $\epsilon_{r,eff}$ を求めます。

実効比誘電率 $\epsilon_{r,eff} \approx 3.515$

12400MHz の波長(λ)は、約 24.18mm の為、オープン・スタブの長さは、下記になります。

スタブ長 $L = 0.25 * \lambda / (\epsilon_{r,eff})^{0.5} = 3.224\text{mm}$

【注】 オープン・スタブは可能な限り、ANT 端子の近くに配置してください。右図のパターン例のように、約 3.5mm で配置する事を推奨します。

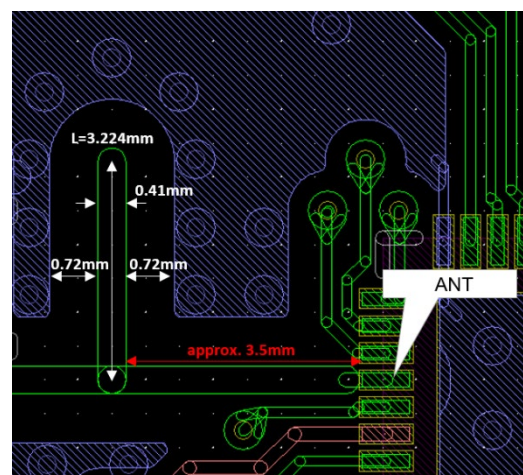


図 2-4 オープン・スタブ回路例

【注】 インピーダンスコントロールは基板の厚さ、材質、層構成などによりパターン幅、パターン間隔が異なります。詳細は基板メーカーに相談してください。

SMD 部品を使用した LPF 回路例を図 2-5 に示します。

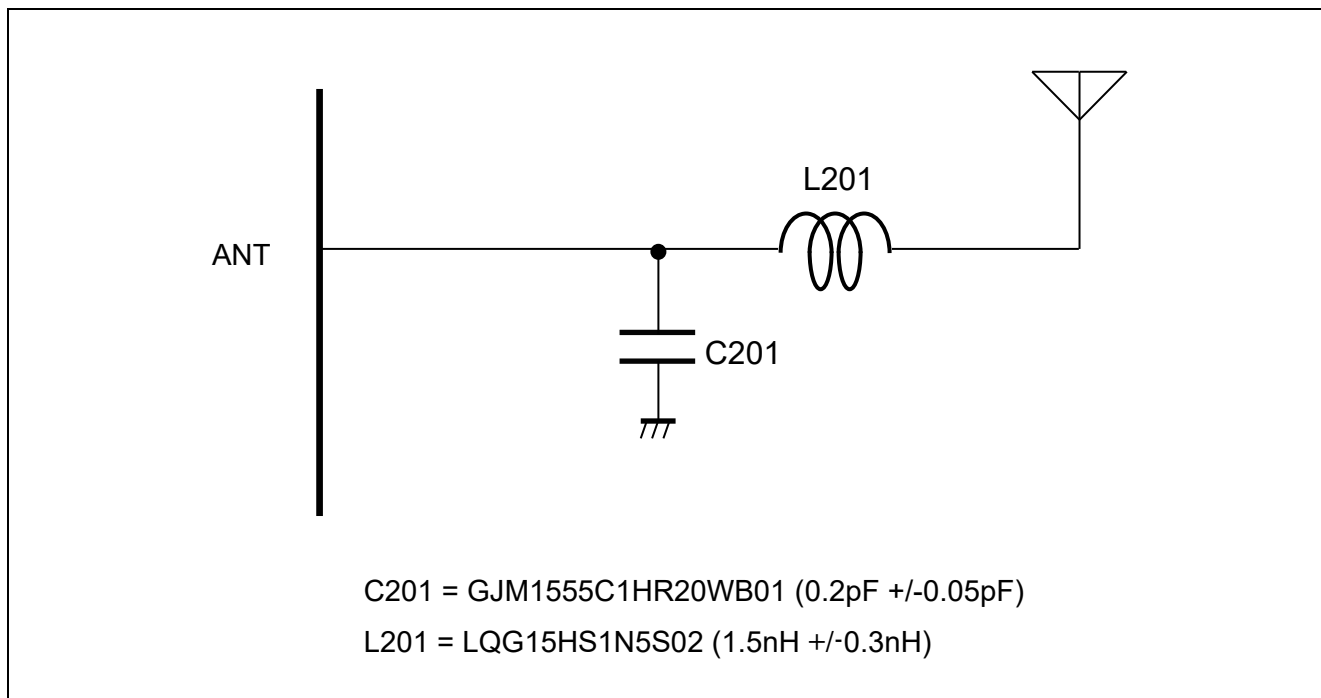


図 2-5 SMD 部品を使用した LPF 回路例

【注】 ボード実装により値が異なる可能性があります。必要に応じて値を調整してください。

- 韓国(KCC)を認証する場合は、副次的電波発射(1GHz 以上)の基準を満たす為に、1.9GHz を抑制する高周波フィルタが必要になります。

高周波フィルタ要求仕様

遮断周波数帯域 : 1921~1984 MHz

減衰量 : 7dB 以上

本資料では、ノッチフィルタの回路例を記載致します。

ノッチフィルタの回路例を図 2-6 に示します。

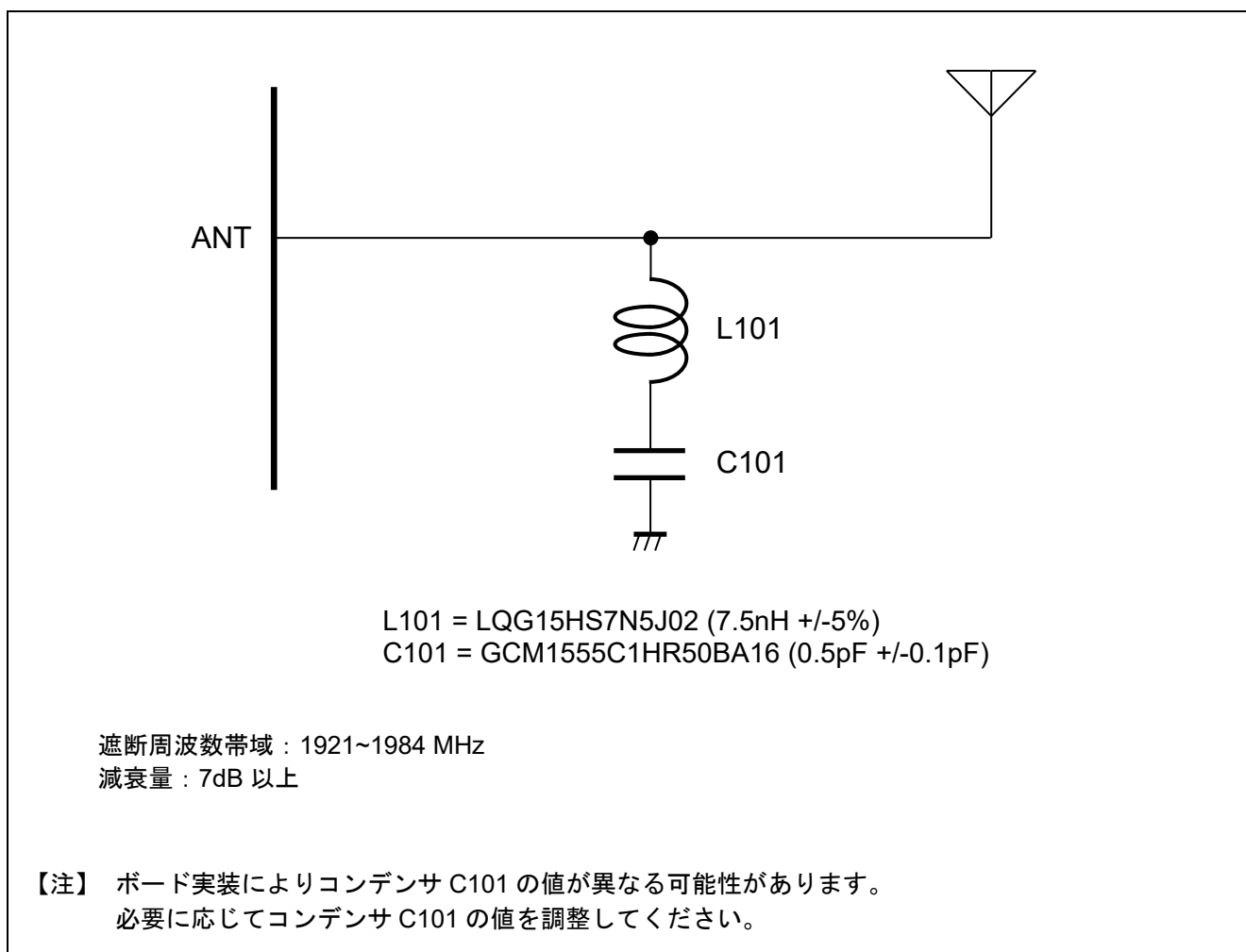


図 2-6 ノッチフィルタの回路例

2.4 RF トランシーバ用電源

以下にRF トランシーバ用電源に対応する外部回路設計時の注意点について説明します。ユーザはRF トランシーバ用電源をDC-DC コンバータとリニアレギュレータから選択する必要があります。

DC-DC コンバータを選択すると、インダクタ素子実装が必要となりますが、BLE 動作電流を抑えることができます。リニアレギュレータを選択すると、DC-DC コンバータよりもBLE 動作電流が増加しますが、インダクタが不要となります。

2.4.1 DC-DC コンバータ選択時

以下にDC-DC コンバータ選択時の外部回路設計の注意点について説明します。

- DC-DC コンバータ出力のDCLOUT 端子、インダクタ L1, L2, コンデンサ C1, VSS_RF 端子間の配線は、できるだけ短く、太く配線して配線インピーダンスを下げてください。「図 2-8 DC-DC コンバータ選択時 パターン例」のように、DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域の内側にグランドパターンを配置し、コンデンサ C1 と VSS_RF 端子を接続する事を推奨します。
- DCLOUT と DCLIN_A を接続する配線はビアを通さず部品面で配線してください。
- DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域の面積はできるだけ小さくしてください。
- インダクタ L1, L2 とコンデンサ C1 は極力 DCLOUT ピンの直近に配置することを推奨します。
- DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域に他の実装部品を配置しないでください。
- 「図 2-8 DC-DC コンバータ選択時 パターン例」のように、L2 層（可能であれば、L3 層も含め）でループ領域の内側のグランドから裏面パッド（VSS_RF）までのリターンパスを確保してください。
- インダクタ L1 は、誤差 $\pm 20\%$ 以内、許容電流 $\geq 90\text{mA}$ 、直流抵抗 $\leq 1.0\Omega$ 、自己共振周波数 $\geq 30\text{MHz}$ として下さい。電力損失が小さく、直流重畳特性の良いインダクタの使用を推奨します。
- コンデンサ C2 は、 $2.2\mu\text{F} \pm 20\%$ としてください。
- 回路領域内に他のアナログ信号、電源、グランド配線を配置しないでください。
- インダクタ L2 の実装により、DC-DC コンバータのノイズを低減する事が出来ます。その為、基板設計の際にインダクタ L2 のパターン設ける事を推奨します。

図 2-7 に DC-DC コンバータ選択時の外部回路例を、図 2-8 にパターン例を示します。

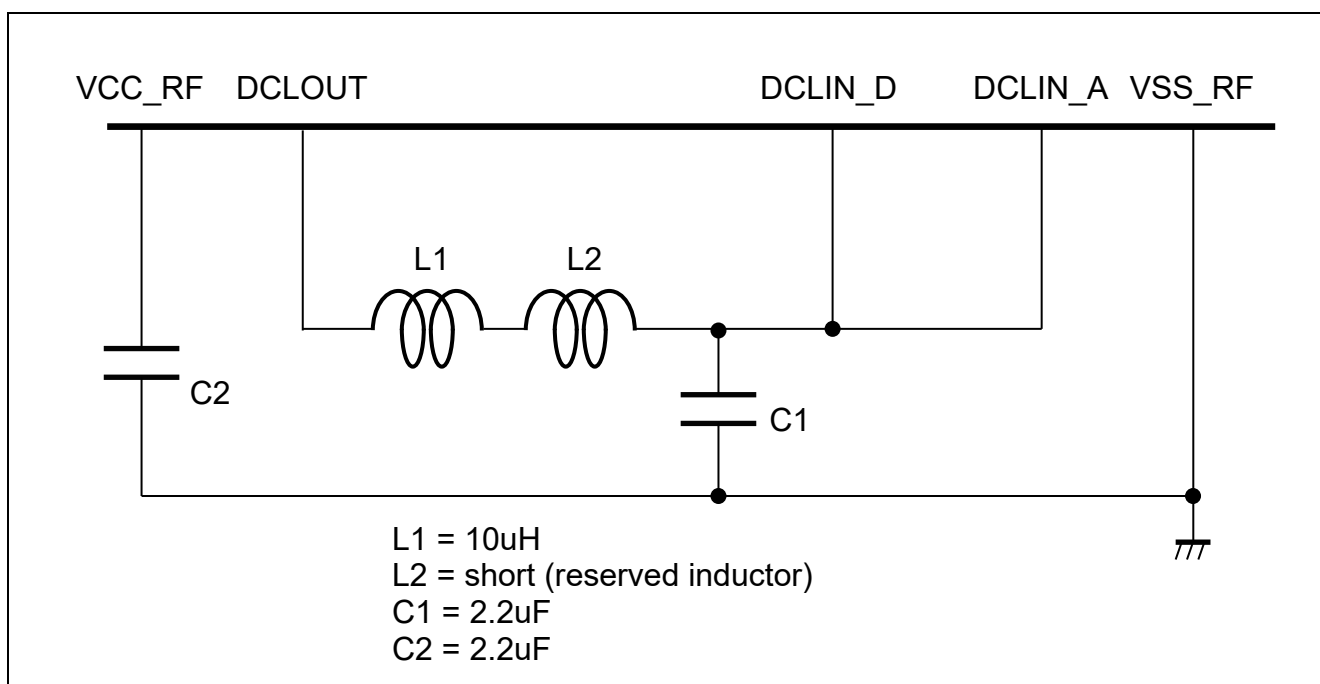


図 2-7 DC-DC コンバータ選択時 外部回路例

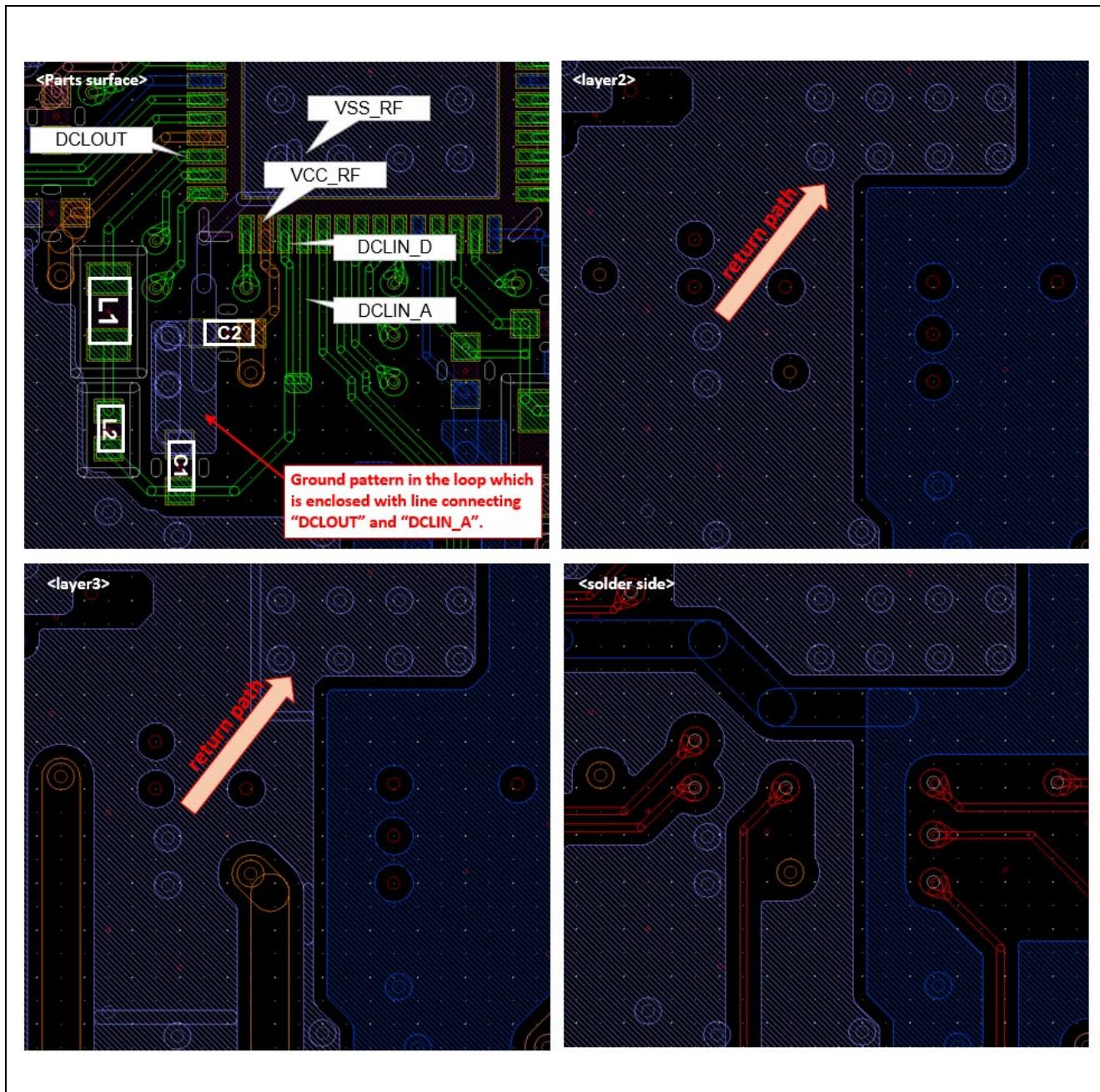


図 2-8 DC-DC コンバータ選択時 パターン例

2.4.2 リニアレギュレータ選択時

以下にリニアレギュレータ選択時の外部回路設計の注意点について説明します。

- リニアレギュレータ出力の DCLOUT 端子, コンデンサ C1, VSS_RF 端子間の配線は、できるだけ短く、太く配線して配線インピーダンスを下げてください。「図 2-10 リニアレギュレータ選択時 パターン例」のように、DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域の内側にグランドパターンを配置し、コンデンサ C1 と VSS_RF 端子を接続する事を推奨します。
- DCLOUT と DCLIN_A を接続する配線はビアを通さず部品面で配線してください。
- DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域の面積はできるだけ小さくしてください。
- DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域に他の実装部品を配置しないでください。
- 「図 2-10 リニアレギュレータ選択時 パターン例」のように、L2 層（可能であれば、L3 層も含め）でループ領域の内側のグランドから裏面パッド（VSS_RF）までのリターンパスを確保してください。
- 回路領域内に他のアナログ信号、電源、グランド配線を配置しないでください。
- コンデンサ C1 は、 $0.47\mu\text{F} \pm 20\%$ としてください。

図 2-9 にリニアレギュレータ選択時の外部回路例を、図 2-10 にパターン例を示します。

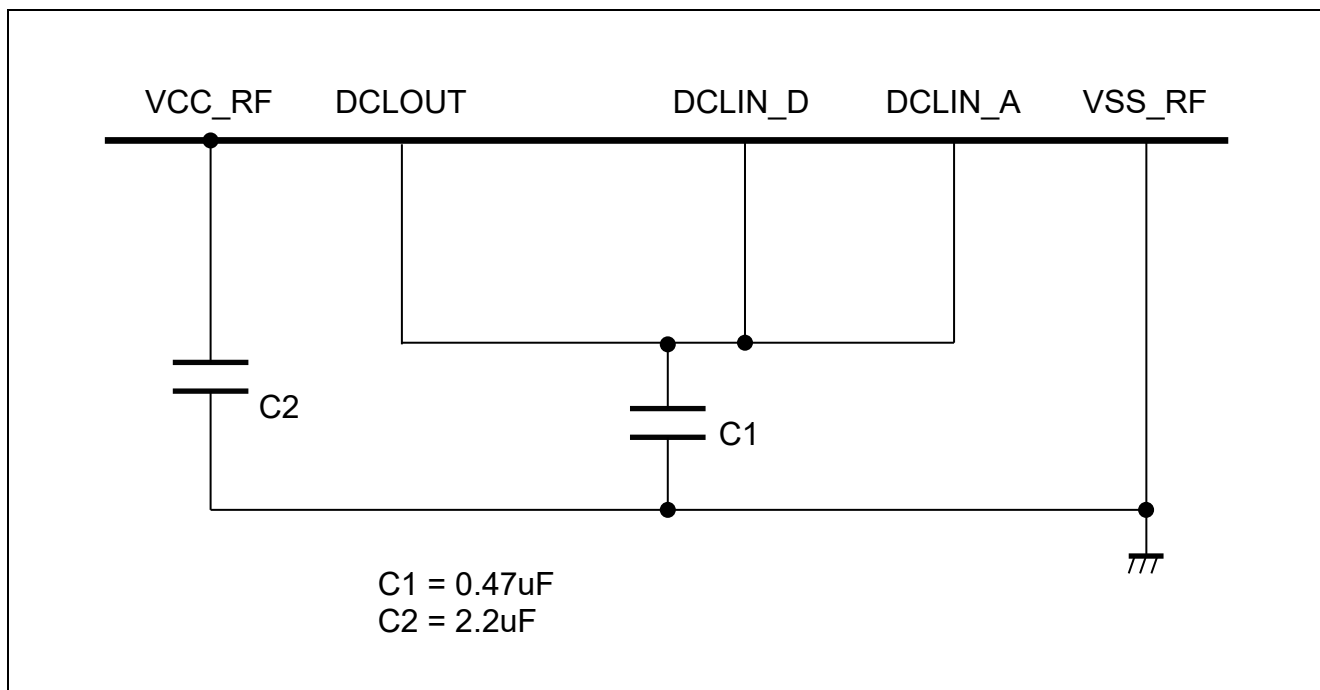


図 2-9 リニアレギュレータ選択時 外部回路例

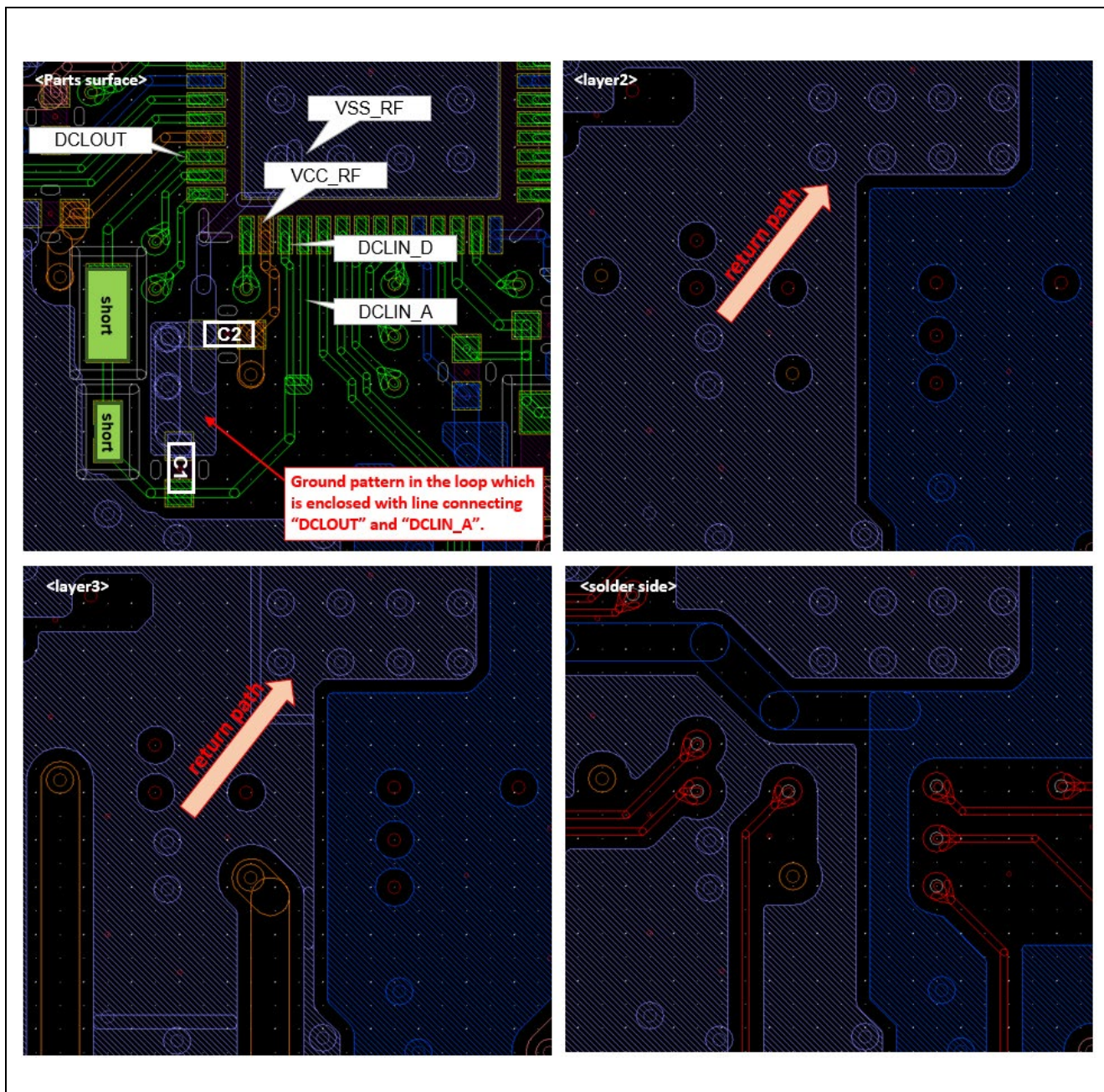


図 2-10 リニアレギュレータ選択時 パターン例

2.5 電源・グランドパターン

以下に電源、グランドパターン回路設計時の注意点について説明します。

2.5.1 電源

以下に電源回路設計時の注意点について説明します。

- ノイズのカップリングを避けるため、AVCC_RF 配線および VCC_RF 配線は他の電源配線、グランド配線となるべく離してください。
- RF トランシーバ用電源 (VCC_RF、AVCC_RF) とそれ以外 (VCC、VCC_USB、AVCC0) の電源は、1 点で接続し、電源パターンを分離してください。
- VCC_RF および AVCC_RF 配線は、低インピーダンスになるようにしてください。
- VCC_RF 端子、AVCC_RF 端子のバイパス・コンデンサは、IC 端子の直近に配置してください。
- VCC_RF 端子または AVCC_RF 端子とバイパス・コンデンサの間にはビアを配置しないでください。

図 2-11 にバイパス・コンデンサの配置例を示します。

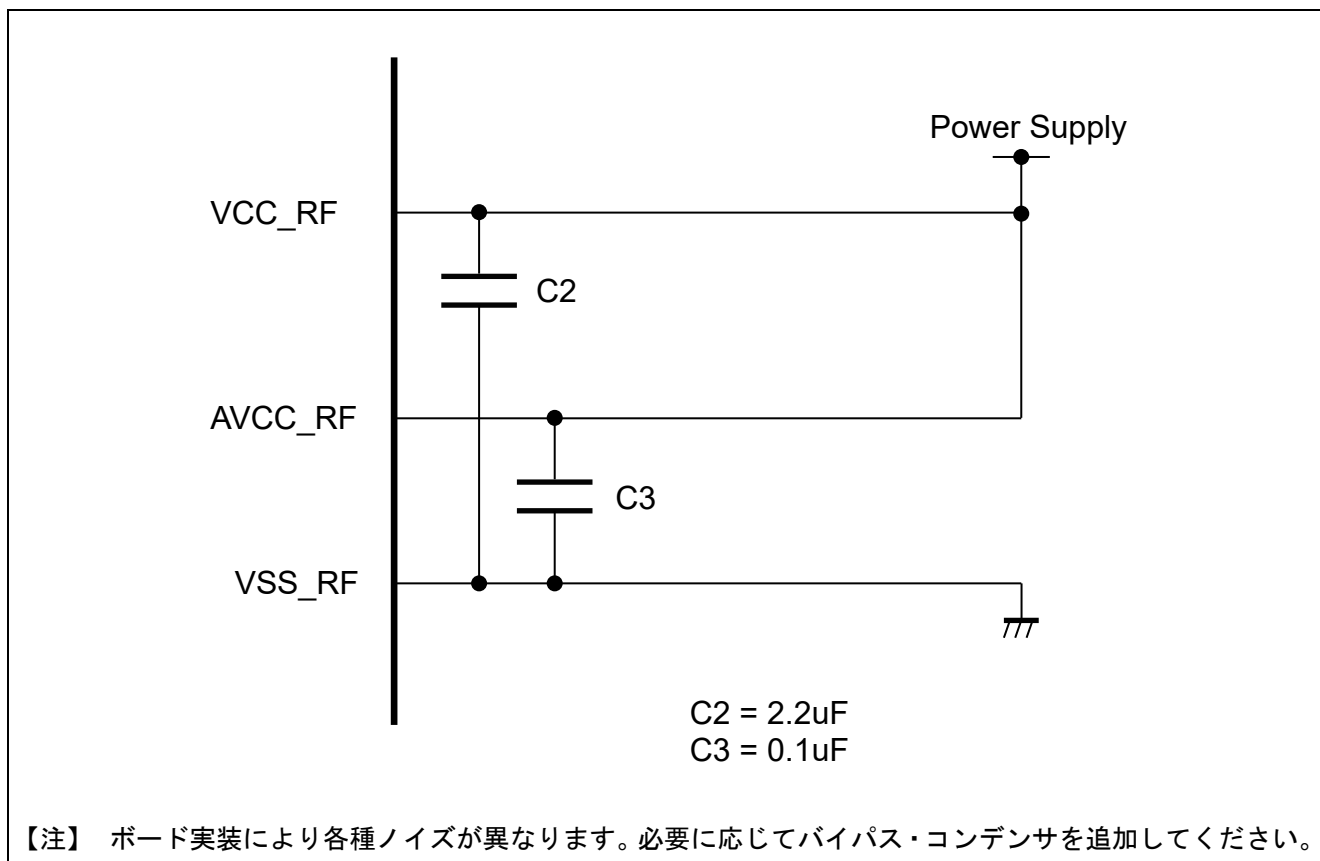


図 2-11 バイパス・コンデンサの配置例

2.5.2 グランド

以下にグラウンドパターン設計時の注意点について説明します。

- グランドは、できる限り広い面の層となるようにパターン設計をしてください。
- グランドをシールド配線として使用する場合、シールド自体にノイズが載らないよう、なるべく発振回路やデジタル回路から離れた箇所から引き出してください。
- パッケージ裏面パッド (Exposed Die Pad) は Bluetooth 5.0 RF トランシーバの基準グラウンドとなります。ノイズ影響を避けるため、他の電源配線、グラウンド配線、信号配線を通したり、グラウンドパターンを分割しないでください。
- パッケージ下層は VSS_RF のベタグラウンドパターンとし、低インピーダンスになるようにしてください。「図 2-12 グラウンドパターン例」のようにビアを配置する事を推奨します。
- ノイズのカップリングを避けるため、VSS_RF 配線は他の電源配線、グラウンド配線となるべく離してください。
- 他の層のグラウンドと接続する場合は、ビアを多数配置してインピーダンスを低くしてください。
- VSS_RF とそれ以外のグラウンド (VSS、AVSS0、VSS_USB) は、電源と同様に 1 点でアース接続し、グラウンドパターンを分離してください。
- ICGND 端子は、パッケージ裏面パッド (Exposed Die Pad) と部品面で接続しないでください。

図 2-12 にグラウンドパターン例を示します

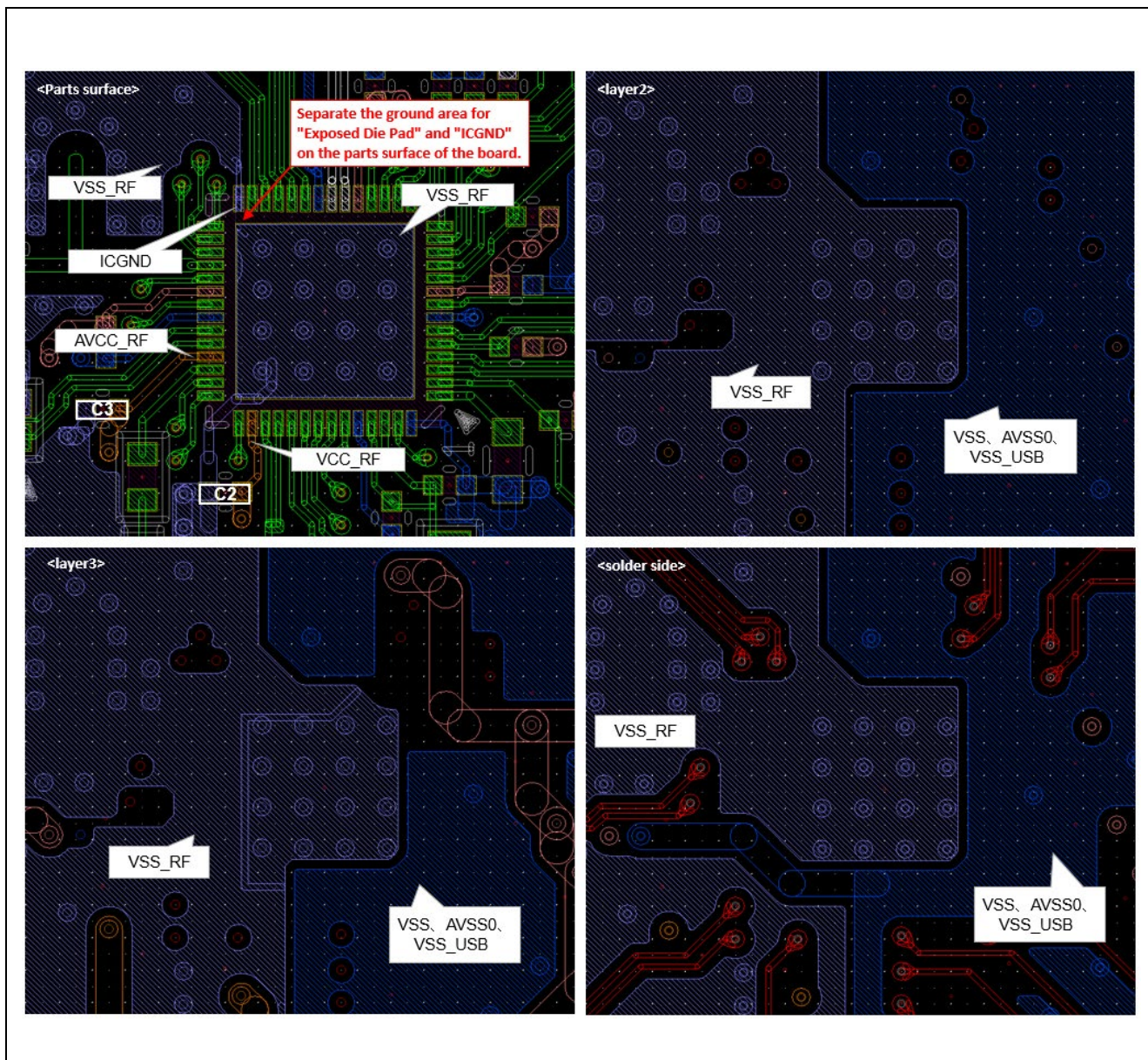


図 2-12 グラウンドパターン例

2.6 回路図 (参考)

図 2-13 に回路図 (参考) を示します。本回路図では Bluetooth 5.0 RF トランシーバ部の端子に関わる箇所のみ記載しています。

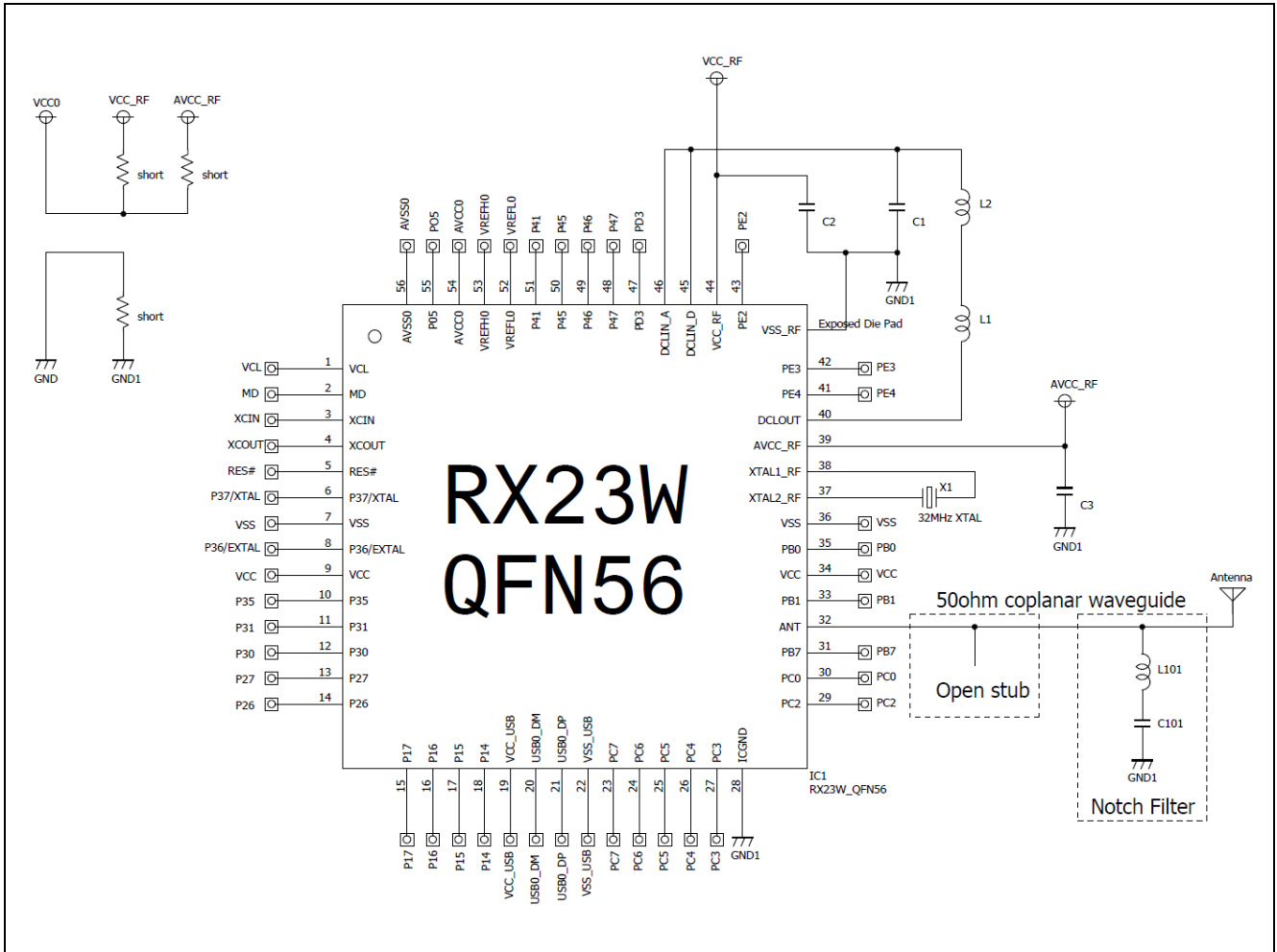


図 2-13 回路図 (参考)

2.7 部品表 (参考)

表 2-3 に部品表 (参考) を示します。

表 2-3 部品表 (参考)

No.	Mount Parts Reference	Size code (mm)	Type	Value	Parts number	Manufacturer
1	IC1		RX23W QFN chip			Renesas
2	X1	1612	Crystal	32.00MHz	CX1612DB32000A0WPNC1	Kyocera
3	L1	1608	Inductor for decoupling circuits (*1)	10uH	MLZ1608M100WT000 (*1)	TDK
			Short pattern (*2)	—	—	—
4	L2	1005	Reserved inductor (*1)	—	—	—
			Short pattern (*2)	—	—	—
5	C1	1005	Chip ceramic capacitor	2.2uF (*1)	GRM155R61A225KE95 (*1)	Murata
				470nF (*2)	GRM155B30J474KE18(*2)	Murata
6	C2	1005	Chip ceramic capacitor	2.2uF	GRM155R61A225KE95	Murata
7	C3	1005	Chip ceramic capacitor	0.1uF	GRM155R61E104KA87D	Murata
8	L101	1005	Multilayer type RF inductor	7.5nH (*3)	LQG15HS7N5J02	Murata
9	C101	1005	Chip ceramic capacitor	0.5pF (*3)	GCM1555C1HR50BA16	Murata

【注】 *1 DC-DC コンバータ選択時

*2 リニアレギュレータ選択時

*3 ノッチフィルタ実装時

3. RX23W BGA 基板設計ガイドライン

3.1 RX23W BGA 端子一覧

表 3-1 に RX23W BGA 版 Bluetooth 5.0 RF トランシーバ部の端子概要を示します。

表 3-1 RX23W BGA Bluetooth 5.0 RF トランシーバ部 端子概要

端子番号	端子名	入出力	機能
F10	CLKOUT_RF	出力	4MHz, 2MHz, 1MHz Bluetooth 専用クロック出力。デフォルト設定はオフとなっています。本クロック出力を MCU の外部クロック入力端子に接続することで、MCU のシステム・クロックとして使用することもできます。
K2	ANT	入出力	RF トランシーバの RF 単一入出力端子。信号線の特性インピーダンスは 50Ω としてください。
K7	XTAL1_RF	入力	Bluetooth 専用発振子接続端子。32MHz の発振子を接続してください
K6	XTAL2_RF	出力	Bluetooth 専用発振子接続端子。32MHz の発振子を接続してください
K9	DCLOUT	出力	RF トランシーバ用電源(DC-DC コンバータ、リニアレギュレータ)出力端子
G10	DCLIN_A	入力	RF トランシーバ用電源出力接続端子 DC-DC コンバータ選択時は外部インダクタ/コンデンサ接続端子 リニアレギュレータ選択時は、コンデンサを接続してください。
H10	DCLIN_D	入力	RF トランシーバ用電源出力接続端子 DC-DC コンバータ選択時は外部インダクタ/コンデンサ接続端子 リニアレギュレータ選択時は、コンデンサを接続してください。
J10	VCC_RF	入力	RF トランシーバ用電源端子
K8	AVCC_RF	入力	RF トランシーバ用電源端子
K1	ICGND (VSS_RF)	入力	RF トランシーバ用グランド端子 本資料では、端子名を ICGND とします。
D4,E3,F3,F8 ,G3,G8,H3,H 5,H6,H7,J2,J 7,K3,K10	VSS_RF	入力	RF トランシーバ用グランド端子

3.2 Bluetooth 専用クロック発生回路

以下に Bluetooth 専用クロック発生回路設計時の注意点について説明します。

- 水晶振動子は 32MHz 振動子接続端子 (XTAL1_RF, XTAL2_RF) の近くに配置してください。「図 3-2 水晶振動子周辺のパターン例」のように、RX23W と水晶振動子の距離は約 7mm で配置する事を推奨します。
- クロック発生回路は、他のパターン (大電流が流れるパターンや高速にレベル変化するパターン) を並走または交差させずに、グラウンドでシールドしてください。
- 水晶振動子及び水晶振動子までの配線の下位層には、クロック発生回路以外の配線を配置しないでください。「図 3-2 水晶振動子周辺のパターン例」のように、下位層はグラウンドパターンを推奨します。
- 水晶振動子とアンテナから ANT 端子までの信号線の間は、全ての層をスリットで分離してください。
- 「図 3-2 水晶振動子周辺のパターン例」のように、L2 層 (可能であれば、L3 層も含め) で水晶振動子のグラウンドから VSS_RF までのリターンパスを確保してください。
- 発振周波数調整用の負荷容量 (CL) はチップに内蔵しているため、実装不要です。Bluetooth 専用クロックの発振周波数の調整は、アプリケーションノート「Bluetooth 専用クロック周波数の調整手順」(R01AN4762) で説明していますので、最新版をルネサスエレクトロニクスホームページから入手して参照ください。
- 必要に応じてダンピング抵抗 (Rd) を挿入してください。抵抗値は発振子、発振駆動能力によって異なりますので発振子メーカーの推奨する値に設定してください。また、発振子メーカーから外部に帰還抵抗 (Rf) を追加するよう指示があった場合は、その指示に従って XTAL1_RF、XTAL2_RF 間に Rf を挿入してください。
- Bluetooth 専用クロックの分周クロックを CLKOUT_RF 端子から出力時の注意点について説明します。伝送線路は、最短配線かつ分岐配線しないでください。また、伝送線路は、ビアの使用を極力避けてください。ビアの使用数は、最大 2 個を推奨します。
- CLKOUT_RF の伝送線路は、VSS_RF へのカップリングは避けるために “VSS” でシールドしてください。

【注】 特に Bluetooth 規格において、初期誤差、温度ドリフト、および経時変化を含め、Bluetooth 専用クロックの精度は、 ± 50 ppm 以内と規定されています。32MHz 発振周波数は、極力誤差がないようにしてください。

図 3-1 に水晶振動子の接続例を、図 3-2 に水晶振動子周辺のパターン例を示します。

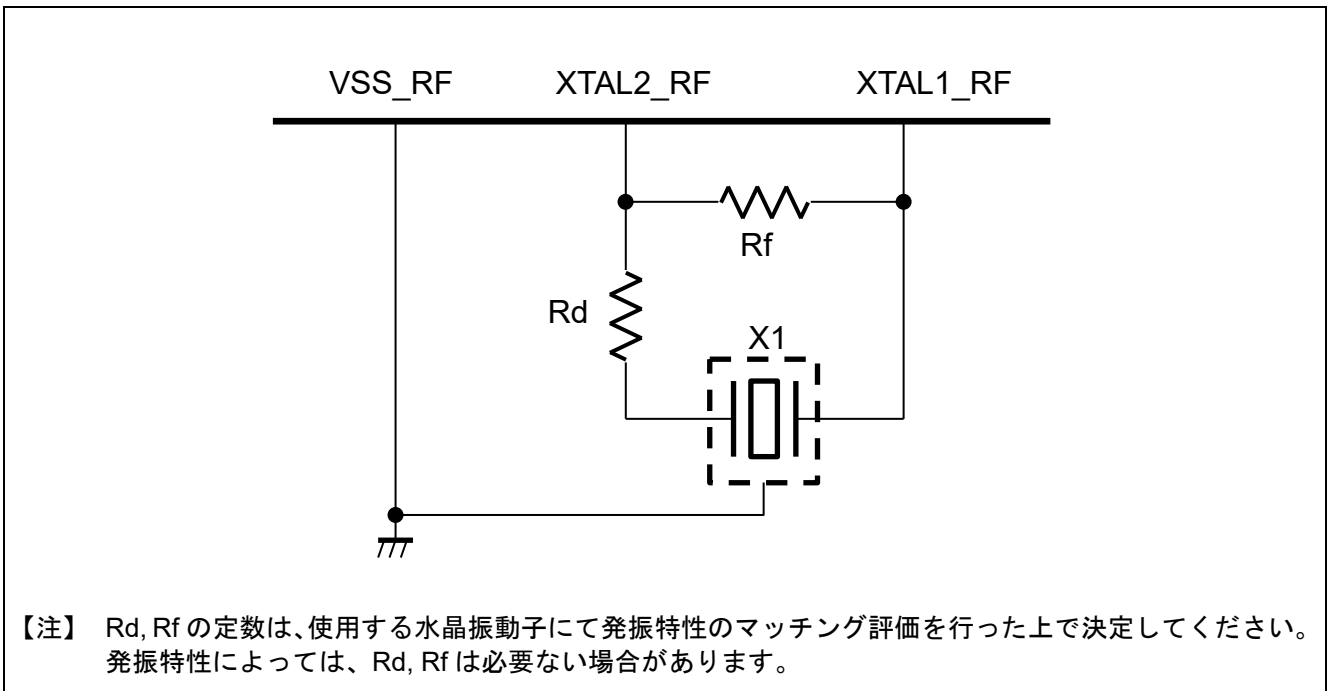


図 3-1 水晶振動子の接続例

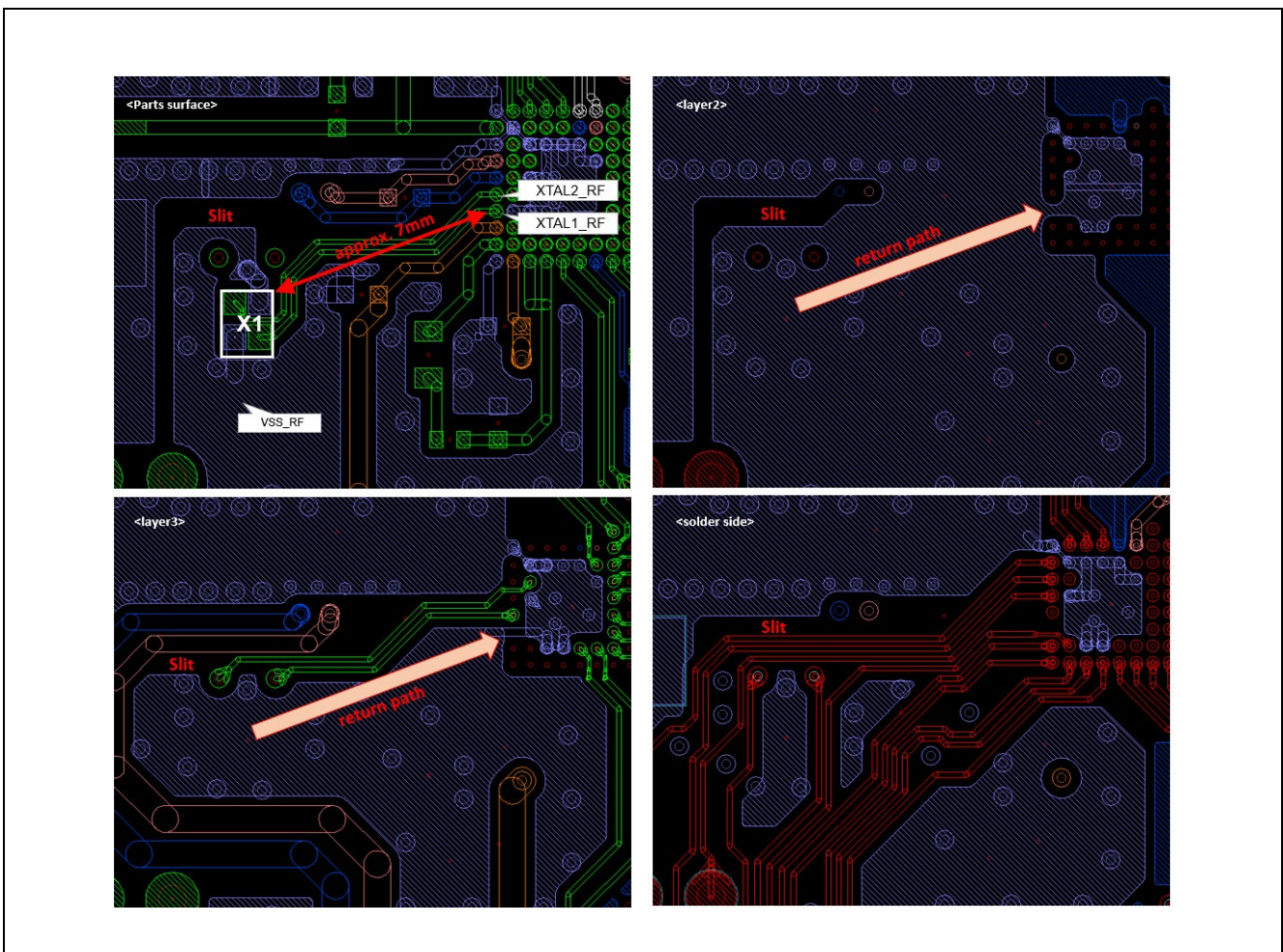


図 3-2 水晶振動子周辺のパターン例

表 3-2 に動作確認済み水晶振動子一覧表（参考）を示します。

表 3-2 動作確認済み水晶振動子一覧表（参考）

Manufacturer	Parts number	SMD/Lead size code (in mm)	Frequency (MHz)	Frequency Tolerance (ppm)	Frequency Stability (ppm)	Equivalent Series Resistance (ohm)	Load Capacitance (pF)
NDK	NX1612SA-32.000MHZ-CHP-CIS-3	1612	32.00	+/-10	+/-20	Max 100	6
NDK	NX1210AB- 32.000MHZ-CHP-CIX-3	1210	32.00	Total +/-30		Max 100	6
Kyocera	CX1612DB32000 A0WPNC1	1612	32.00	Total +/-25		Max 100	5
Kyocera	CX1210SB32000 B0GPJC1	1210	32.00	Total +/-30		Max 80	6
Murata	XRCMD32M000FZQ52R0	1612	32.00	Total +/-30		Max 60	6
Murata	XRCTD32M000N1P00R0	1210	32.00	Total +/-30		Max 120	6

3.3 アンテナ接続端子

以下にアンテナ接続端子の回路設計時の注意点について説明します。

- アンテナから ANT 端子までの信号線インピーダンスは 50Ω となるようにして下さい。基板材料の材質（比誘電率）及び厚みを考慮し、信号ラインの幅、並びにグランドと信号ラインとの間隔を調整してください。使用するアンテナによっては、インダクタ等の部品追加が必要な場合があります。「図 3-3 ANT 端子周辺のパターン例」では、コプレーナ線路を使用しています。
- コネクタを使用する場合、コネクタを含めインピーダンスが 50Ω になるように設計してください。
- コプレーナ線路の直下層は、信号線等を通さず、グランドパターンとしてください。
- コプレーナ線路両側グランドと下層グランド面の間には、なるべく多くのビアを配置してください。「図 3-3 ANT 端子周辺のパターン例」のように、ビア間隔は約 0.9mm で配置する事を推奨します。

図 3-3 に ANT 端子周辺のパターン例を示します。

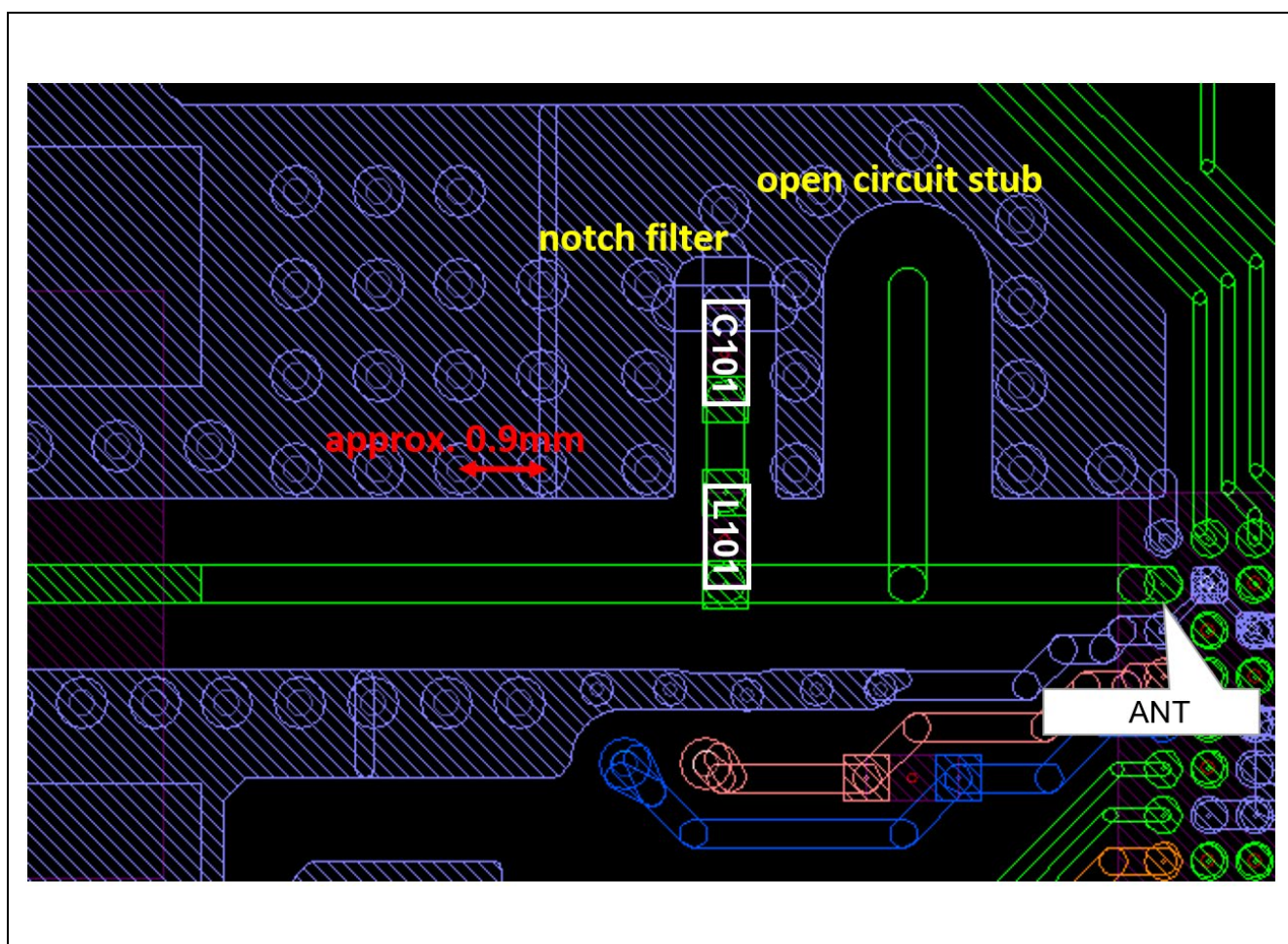


図 3-3 ANT 端子周辺のパターン例

- 送信 4dBm 出力モード選択時は、5 次高調波特性に注意が必要です。アンテナ接続せず、米国(FCC)の認証評価を実施する場合、高周波フィルタを実装して、送信信号の 5 次高調波を抑制する必要があります。

高周波フィルタ要求仕様

遮断周波数帯域：12.01~12.4 GHz

減衰量：8dB 以上

- 送信 0dBm 出力モード選択時は、3 次高調波特性に注意が必要です。アンテナ接続せず、米国(FCC)の認証評価を実施する場合、高周波フィルタを実装して、送信信号の 3 次高調波を抑制する必要があります。

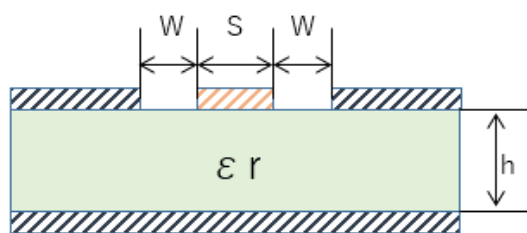
高周波フィルタ要求仕様

遮断周波数帯域：7250~7440 MHz

減衰量：2dB 以上

本資料では、オープン・スタブの回路と SMD 部品を使用した LPF 回路例を記載致します。本回路は、送信 4dBm 出力モードの 5 次高調波と送信 0dBm 出力モードの 3 次高調波を抑制する事が出来ます。

オープン・スタブ回路例を図 3-4 に示します。



:GND

比誘電率(ϵ_r)=4.45

S=0.41mm

W=0.72mm

h=0.2mm

周波数=12400MHz (2480MHz x 5)

上記基板構成より実効比誘電率 $\epsilon_{r,eff}$ を求めます。

実効比誘電率 $\epsilon_{r,eff} \approx 3.515$

12400MHz の波長(λ)は、約 24.18mm の為、オープン・スタブの長さは、下記になります。

スタブ長 $L = 0.25 * \lambda / (\epsilon_{r,eff})^{0.5} = 3.224\text{mm}$

【注】 オープン・スタブは可能な限り、ANT 端子の近くに配置してください。右図のパターン例のように、約 2.5mm で配置する事を推奨します。

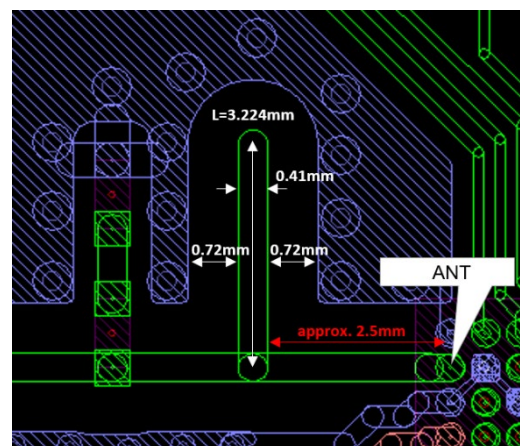


図 3-4 オープン・スタブ回路例

【注】 インピーダンスコントロールは基板の厚さ、材質、層構成などによりパターン幅、パターン間隔が異なります。詳細は基板メーカーに相談してください。

SMD 部品を使用した LPF 回路例を図 3-5 に示します。

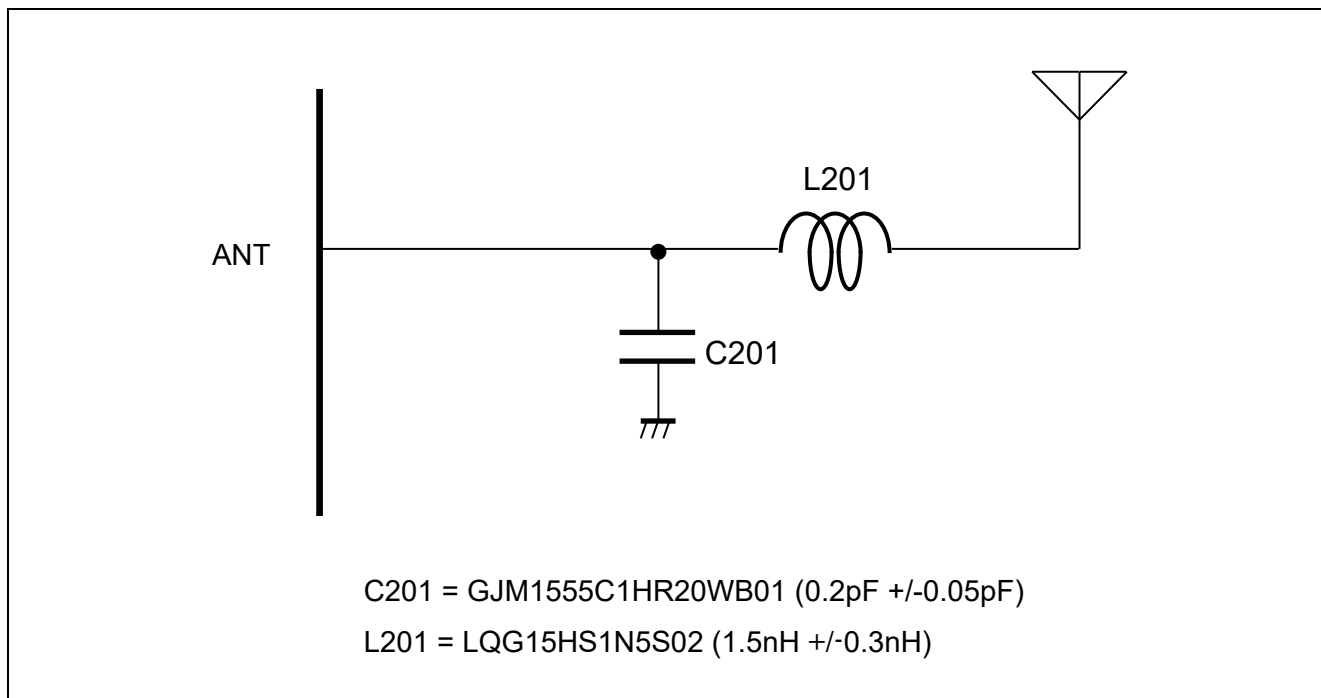


図 3-5 SMD 部品を使用した LPF 回路例

【注】 ボード実装により値が異なる可能性があります。必要に応じて値を調整してください。

- 韓国(KCC)を認証する場合は、副次的電波発射(1GHz 以上)の基準を満たす為に、1.9GHz を抑制する高周波フィルタが必要になります。

高周波フィルタ要求仕様

遮断周波数帯域 : 1921~1984 MHz

減衰量 : 7dB 以上

本資料では、ノッチフィルタの回路例を記載致します。

ノッチフィルタの回路例を図 3-6 に示します。

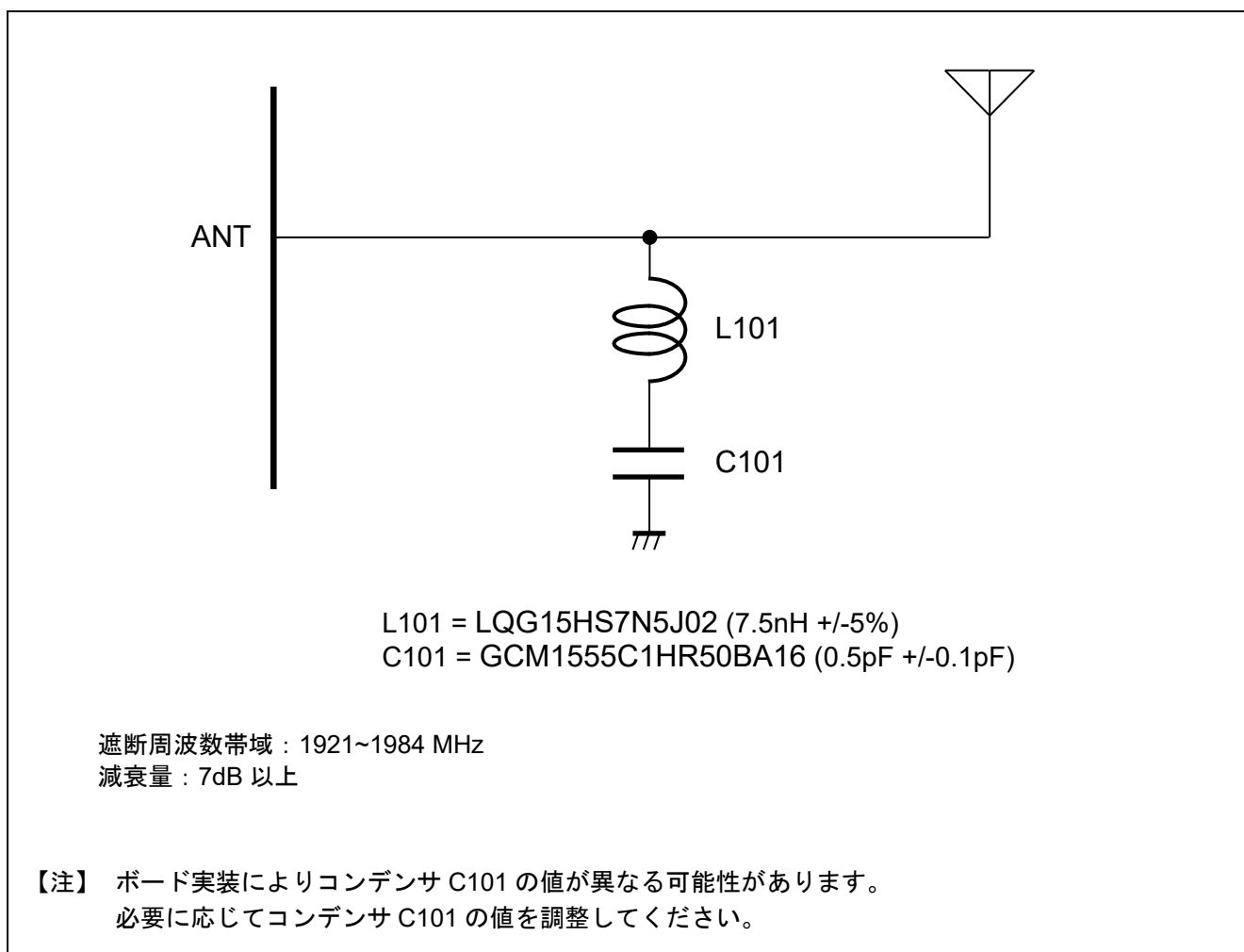


図 3-6 ノッチフィルタの回路例

3.4 RF トランシーバ用電源

以下に RF トランシーバ用電源に対応する外部回路設計時の注意点について説明します。ユーザは RF トランシーバ用電源を DC-DC コンバータとリニアレギュレータから選択する必要があります。

DC-DC コンバータを選択すると、インダクタ素子実装が必要となりますが、BLE 動作電流を抑えることができます。リニアレギュレータを選択すると、DC-DC コンバータよりも BLE 動作電流が増加しますが、インダクタが不要となります。

3.4.1 DC-DC コンバータ選択時

以下に DC-DC コンバータ選択時の外部回路設計の注意点について説明します。

- DC-DC コンバータ出力の DCLOUT 端子、インダクタ L1, L2, コンデンサ C1, VSS_RF 端子間の配線は、できるだけ短く、太く配線して配線インピーダンスを下げてください。「図 3-8 DC-DC コンバータ選択時 パターン例」のように、DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域の内側にグランドパターンを配置し、コンデンサ C1 と VSS_RF 端子を接続する事を推奨します。
- DCLOUT と DCLIN_A を接続する配線はビアを通さず部品面で配線してください。
- DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域の面積はできるだけ小さくしてください。
- インダクタ L1, L2 とコンデンサ C1 は極力 DCLOUT ピンの直近に配置することを推奨します。
- DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域に他の実装部品を配置しないでください。
- 「図 3-8 DC-DC コンバータ選択時 パターン例」のように、L2 層（可能であれば、L3 層も含め）でループ領域の内側のグランドから VSS_RF までのリターンパスを確保してください。
- インダクタ L1 は、誤差 +/-20% 以内、許容電流 $\geq 90\text{mA}$ 、直流抵抗 $\leq 1.0\Omega$ 、自己共振周波数 $\geq 30\text{MHz}$ として下さい。電力損失が小さく、直流重畳特性の良いインダクタの使用を推奨します。
- コンデンサ C2 は、 $2.2\mu\text{F} \pm 20\%$ として下さい。
- 回路領域内に他のアナログ信号、電源、グランド配線を配置しないでください。
- インダクタ L2 は、誤差 +/-0.3nH 以内、許容電流 $\geq 500\text{mA}$ 、直流抵抗 $\leq 0.2\Omega$ 、自己共振周波数 $\geq 6\text{GHz}$ として下さい。インダクタ L2 をスイッチング動作で発生する高周波ノイズを抑制します。

図 3-7 に DC-DC コンバータ選択時の外部回路例を、図 3-8 にパターン例を示します。

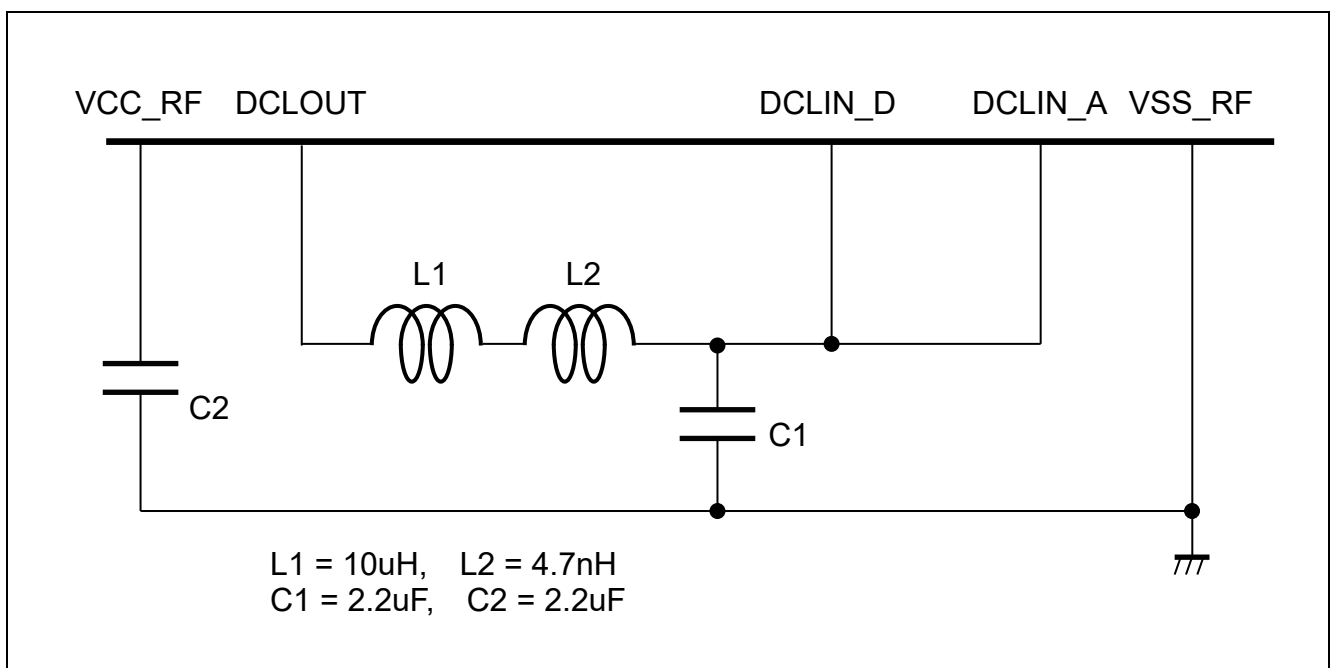


図 3-7 DC-DC コンバータ選択時 外部回路例

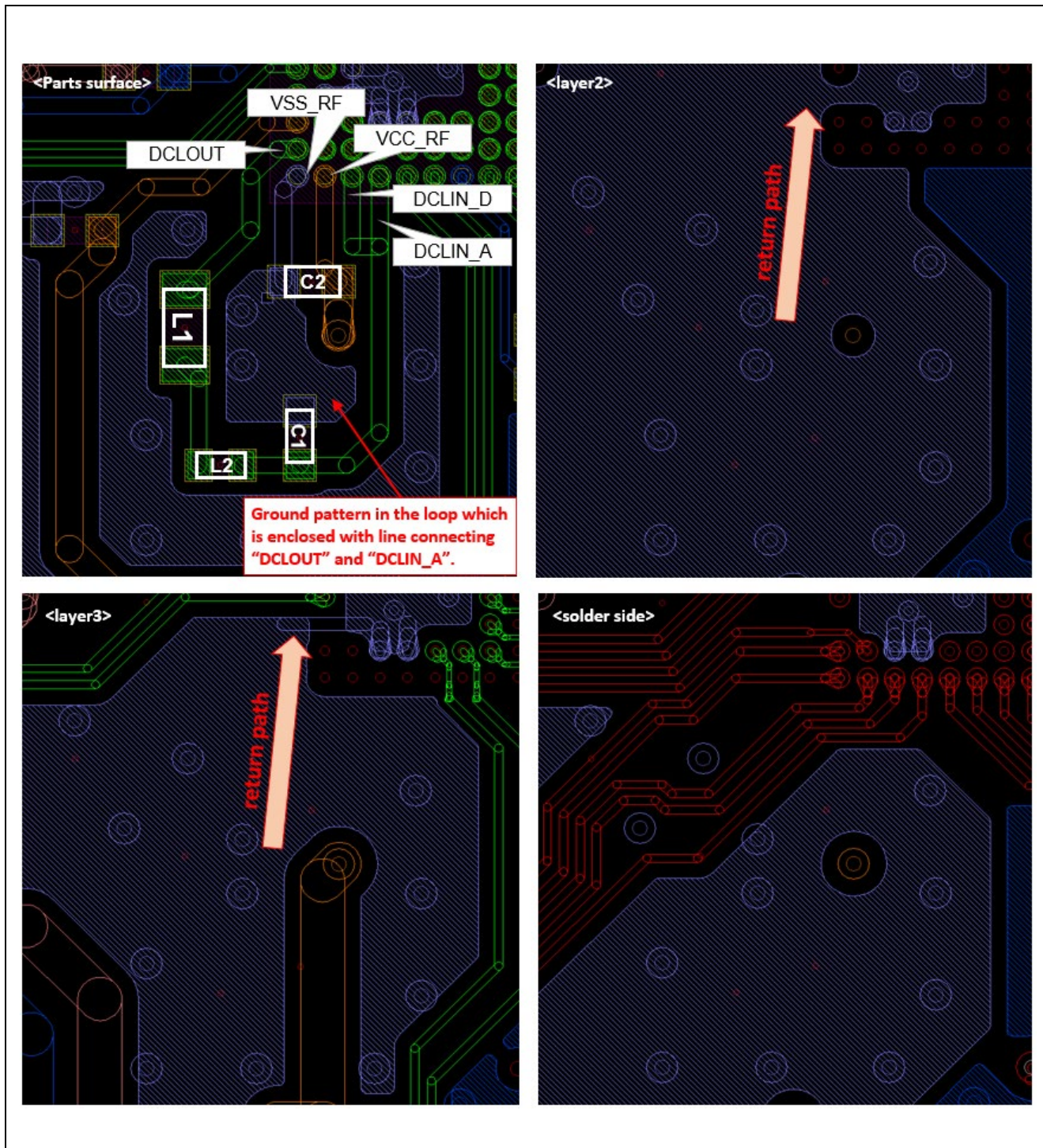


図 3-8 DC-DC コンバータ選択時 パターン例

3.4.2 リニアレギュレータ選択時

以下にリニアレギュレータ選択時の外部回路設計の注意点について説明します。

- リニアレギュレータ出力の DCLOUT 端子,コンデンサ C1,VSS_RF 端子間の配線は、できるだけ短く、太く配線して配線インピーダンスを下げてください。「図 3-10 リニアレギュレータ選択時 パターン例」のように、DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域の内側にグランドパターンを配置し、コンデンサ C1 と VSS_RF 端子を接続する事を推奨します。
- DCLOUT と DCLIN_A を接続する配線はビアを通さず部品面で配線してください。
- DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域の面積はできるだけ小さくしてください。
- DCLOUT と DCLIN_A を接続する配線で囲まれるループ領域に他の実装部品を配置しないでください。
- 「図 3-10 リニアレギュレータ選択時 パターン例」のように、L2 層（可能であれば、L3 層も含め）でループ領域の内側のグランドから VSS_RF までのリターンパスを確保してください。
- 回路領域内に他のアナログ信号、電源、グランド配線を配置しないでください。
- コンデンサ C1 は、 $0.47\mu\text{F} \pm 20\%$ としてください。

図 3-9 にリニアレギュレータ選択時の外部回路例を、図 3-10 にパターン例を示します。

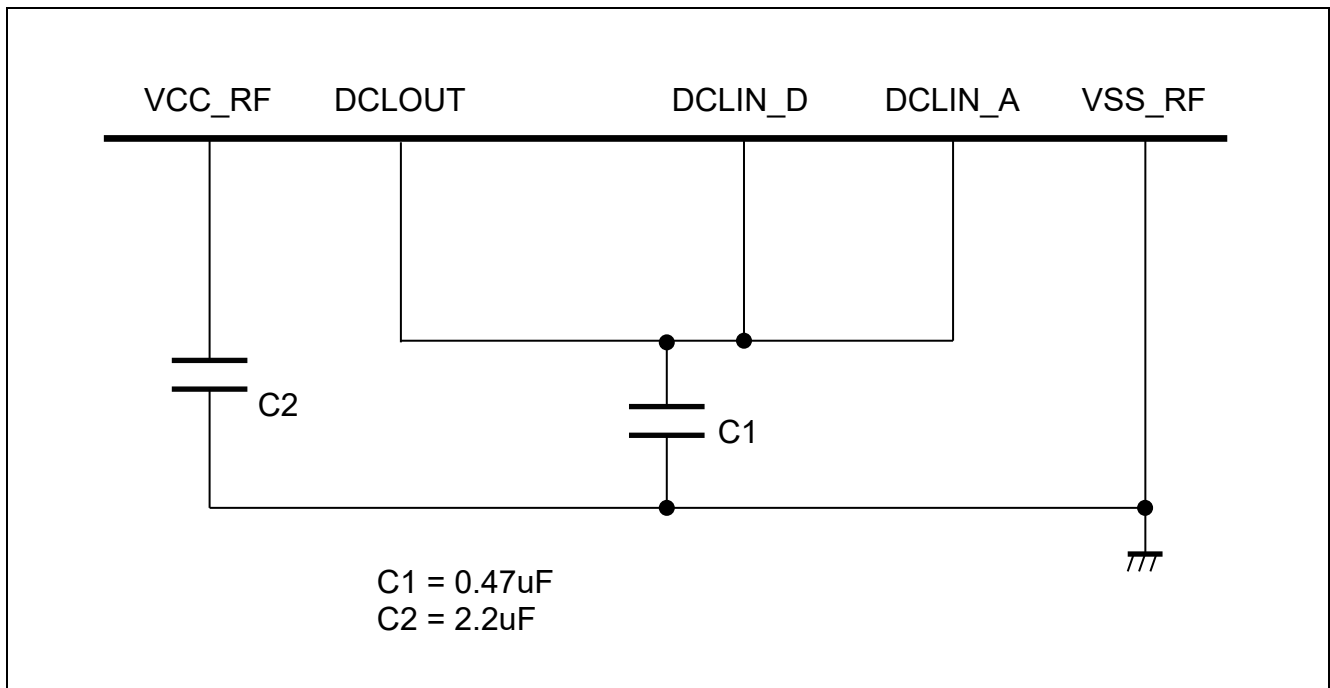


図 3-9 リニアレギュレータ選択時 外部回路例



図 3-10 リニアレギュレータ選択時 パターン例

3.5 電源・グランドパターン

以下に電源、グランドパターン回路設計時の注意点について説明します。

3.5.1 電源

以下に電源回路設計時の注意点について説明します。

- ノイズのカップリングを避けるため、AVCC_RF 配線および VCC_RF 配線は他の電源配線、グランド配線となるべく離してください。
- RF トランシーバ用電源 (VCC_RF、AVCC_RF) とそれ以外 (VCC、VCC_USB、AVCC0) の電源は、1 点で接続し、電源パターンを分離してください。
- VCC_RF および AVCC_RF 配線は、低インピーダンスになるようにしてください。
- VCC_RF 端子、AVCC_RF 端子のバイパス・コンデンサは、IC 端子の直近に配置してください。
- VCC_RF 端子または AVCC_RF 端子とバイパス・コンデンサの間にはビアを配置しないでください。

図 3-11 にバイパス・コンデンサの配置例を示します。

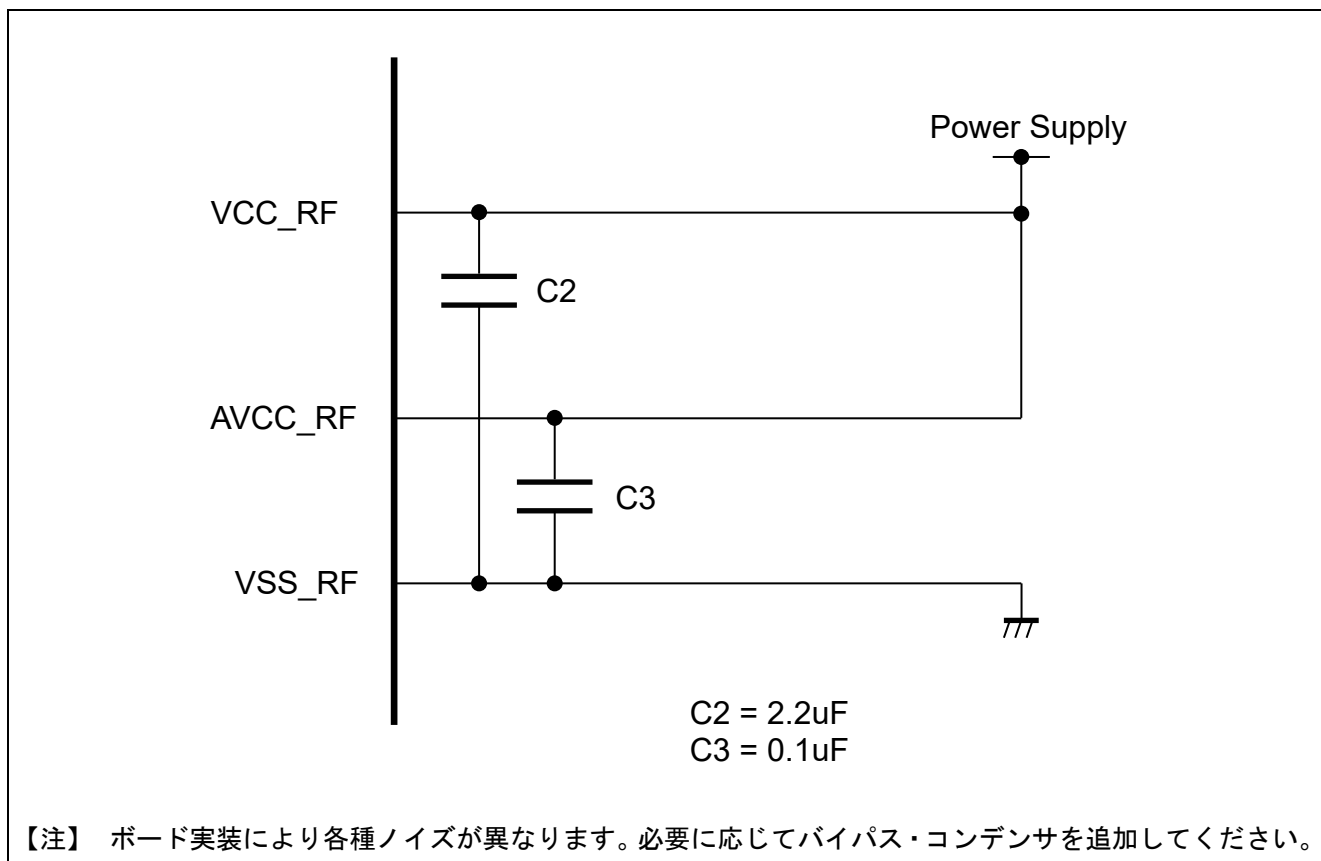


図 3-11 バイパス・コンデンサの配置例

3.5.2 グランド

以下にグラウンドパターン設計時の注意点について説明します。

- グランドは、できる限り広い面の層となるようにパターン設計をしてください。
- グランドをシールド配線として使用する場合、シールド自体にノイズが載らないよう、なるべく発振回路やデジタル回路から離れた箇所から引き出してください。
- パッケージ下層は VSS_RF のベタグラウンドパターンとし、低インピーダンスになるようにしてください。また、ノイズ影響を避けるため、他の電源配線、グラウンド配線、信号配線を通したり、グラウンドパターンを分割しないでください。「図 3-12 グラウンドパターン例」のようにビアを配置する事を推奨します。
- ノイズのカップリングを避けるため、VSS_RF 配線は他の電源配線、グラウンド配線となるべく離してください。
- 他の層のグラウンドと接続する場合は、ビアを多数配置してインピーダンスを低くしてください。
- VSS_RF とそれ以外のグラウンド (VSS、AVSS0、VSS_USB) は、電源と同様に 1 点でアース接続し、グラウンドパターンを分離してください。
- ICGND 端子は、パッケージ下層の VSS_RF と部品面で接続しないでください。

図 3-12 にグラウンドパターン例を示します



図 3-12 グラウンドパターン例

3.6 回路図 (参考)

図 3-13 に回路図 (参考) を示します。本回路図では Bluetooth 5.0 RF トランシーバ部の端子に関わる箇所のみ記載しています。

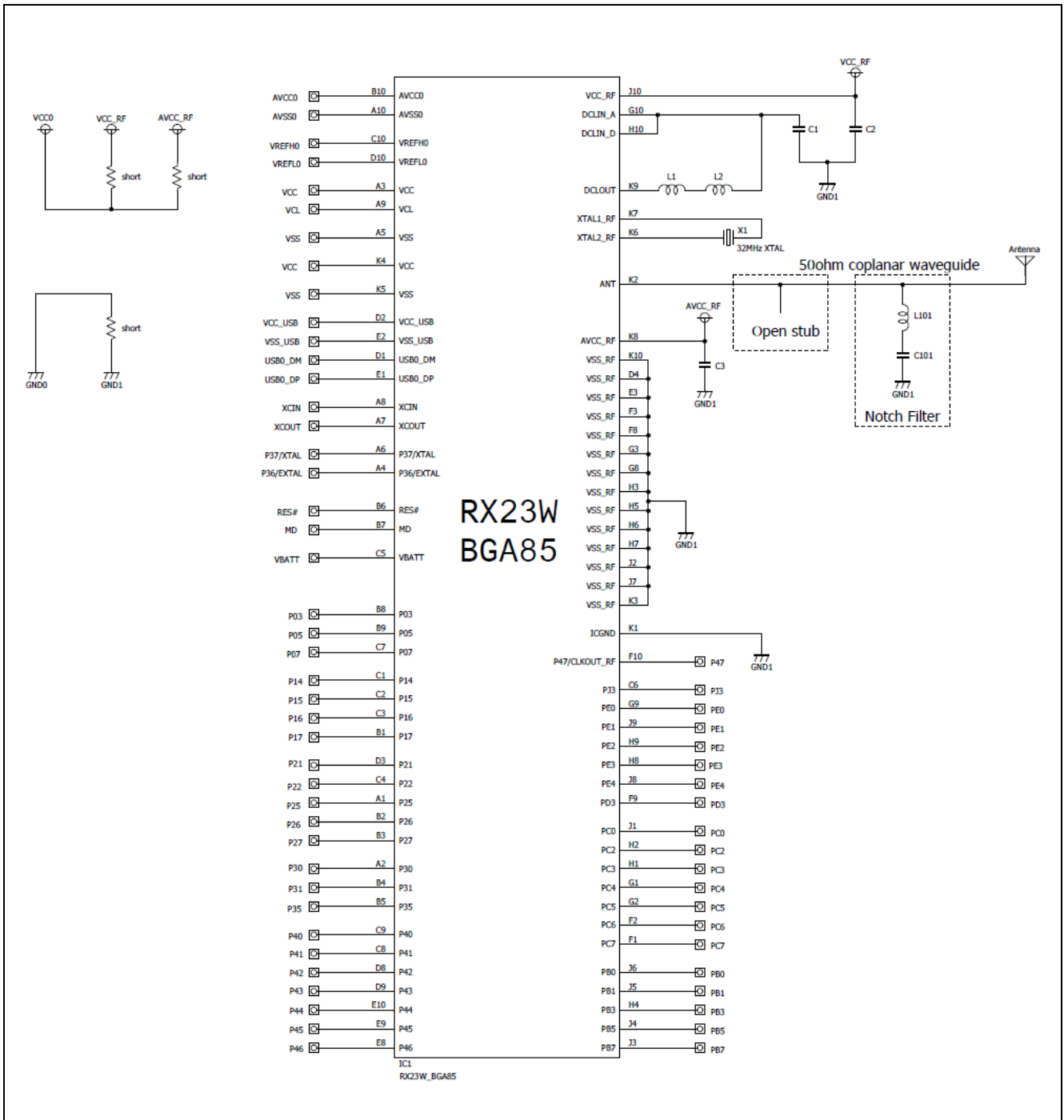


図 3-13 回路図 (参考)

3.7 部品表（参考）

表 3-3 に部品表（参考）を示します。

表 3-3 部品表（参考）

No.	Mount Parts Reference	Size code (mm)	Type	Value	Parts number	Manufacturer
1	IC1		RX23W BGA chip			Renesas
2	X1	1612	Crystal	32.00MHz	CX1612DB32000A0WPNC1	Kyocera
3	L1	1608	Inductor for decoupling circuits (*1)	10uH	MLZ1608M100WT000 (*1)	TDK
			Short pattern (*2)	—	—	—
4	L2	1005	Chip Inductor (*1)	4.7nH	LQG15HS4N7S02	Murata
			Short pattern (*2)	—	—	—
5	C1	1005	Chip ceramic capacitor	2.2uF (*1)	GRM155R61A225KE95 (*1)	Murata
				470nF (*2)	GRM155B30J474KE18(*2)	Murata
6	C2	1005	Chip ceramic capacitor	2.2uF	GRM155R61A225KE95	Murata
7	C3	1005	Chip ceramic capacitor	0.1uF	GRM155R61E104KA87D	Murata
8	L101	1005	Multilayer type RF inductor	7.5nH (*3)	LQG15HS7N5J02	Murata
9	C101	1005	Chip ceramic capacitor	0.5pF (*3)	GCM1555C1HR50BA16	Murata

【注】 *1 DC-DC コンバータ選択時

*2 リニアレギュレータ選択時

*3 ノッチフィルタ実装時

4. RX23W LGA 基板設計ガイドライン

RX23W LGA は、Bluetooth 専用クロック用の水晶振動子及び小型パターン・アンテナを内蔵したモジュールです。メインボードの設計には、4 層基板もしくは、6 層基板の使用を強く推奨します。

下記に実際に製作した基板の構成例を示します。

- 4 層基板の構成例

基板の層構成

部品面：RX23W LGA、RF トランシーバ部の配線、バイパス・コンデンサ、および他の信号

L2 層：グランド層

L3 層：電源層、RF トランシーバ部以外の信号

半田面：RF トランシーバ部以外の信号

基材：FR4

比誘電率 $\epsilon_r = 4.3$ 、誘電正接 $\tan \delta = 0.016$

基板層構成：4 層、1.6 mm 厚

- 6 層基板の構成例

基板の層構成

部品面：RX23W LGA、RF トランシーバ部の配線、バイパス・コンデンサ、および他の信号

L2 層：グランド層

L3 層：電源層、RF トランシーバ部以外の信号

L4 層：RF トランシーバ部以外の信号

L5 層：グランド層、RF トランシーバ部以外の信号

半田面：RF トランシーバ部以外の信号

基材：FR4

比誘電率 $\epsilon_r = 4.3$ 、誘電正接 $\tan \delta = 0.018$

基板層構成：6 層、1.6 mm 厚

本章では、上記の層構成に基づいて RF トランシーバ部のガイドラインを示します。

4.1 RX23W LGA 端子一覧

表 4-1 に RX23W LGA 版 Bluetooth 5.0 RF トランシーバ部の端子概要を示します。

図 4-1 に各端子の接続回路例を示します。

表 4-1 RX23W LGA Bluetooth 5.0 RF トランシーバ部 端子概要

端子番号	端子名	入出力	機能
24	CLKOUT_RF	出力	4MHz, 2MHz, 1MHz Bluetooth 専用クロック出力。デフォルト設定はオフとなっています。本クロック出力を MCU の外部クロック入力端子に接続することで、MCU のシステム・クロックとして使用することもできます。
10	ANT	入出力	RF トランシーバの RF 単一入出力端子。 信号線の特性インピーダンスは 50Ω としてください。
11	INT_ANT	入出力	内蔵アンテナの入出力端子。 ANT 端子とメインボード上で接続してください。
74	XTAL1_RF	入力	Bluetooth 専用発振子接続端子。XTAL1_RF 端子と XTAL2_RF 端子は、メインボード上で接続してください。
75	XTAL2_RF	出力	
76	DCLOUT	出力	RF トランシーバ用電源(リニアレギュレータ)出力端子
77	DCLIN_D	入力	RF トランシーバ用電源出力接続端子。 DCLOUT 端子とメインボード上で接続してください。
78	DCLIN_A	入力	
31	VCC	入力	電源端子。システムの電源に接続してください。 トランシーバ部の電源端子(VCC_RF 端子、AVCC_RF 端子)は、VCC 端子に統合されております。
73	ICGND (VSS_RF)	入力	RF トランシーバ用グランド端子 本資料では、端子名を ICGND とします。
9,12,13,14, 15,16,17, 18,19,20, 79,80,81, 82,83	VSS_RF	入力	RF トランシーバ用グランド端子

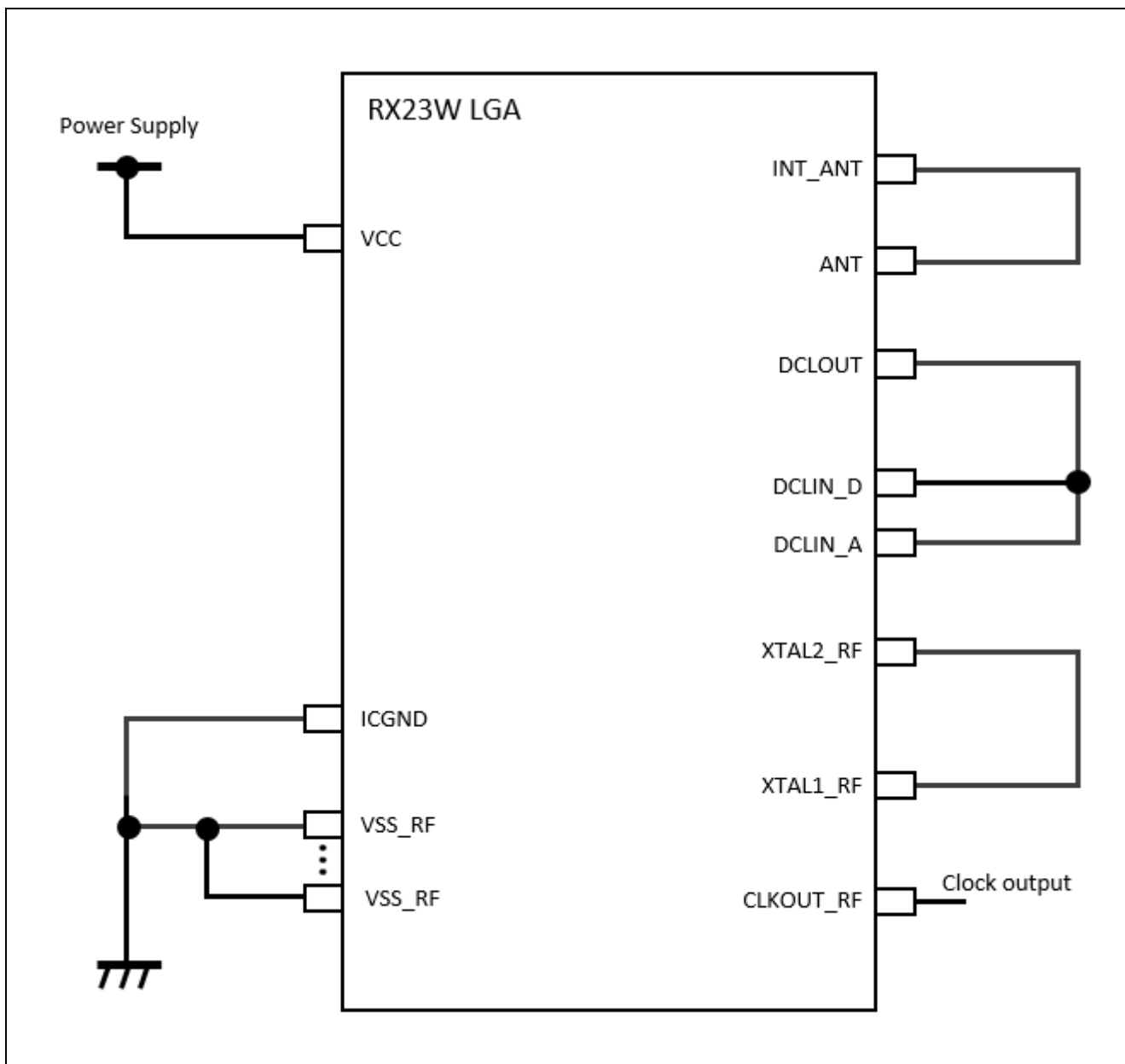


図 4-1 各端子の接続回路例

4.2 Bluetooth 専用クロック発生回路

以下に XTAL1_RF、XTAL2_RF 端子の回路設計時の注意点について説明します。

2-1. 水晶振動子および発振周波数調整用の負荷容量 (CL) はチップに内蔵しているため、実装不要です。

2-2. XTAL1_RF、XTAL2_RF 端子は、図 4-2 に示すビアを通して半田面で配線してください。

本ガイドラインが守られている場合は、Bluetooth 専用クロックの発振周波数の調整は、不要です。

Bluetooth ミドルウェアの初期設定 (CLVAL=7) がそのまま使用出来ます。

CLVAL : 周波数調整容量設定値

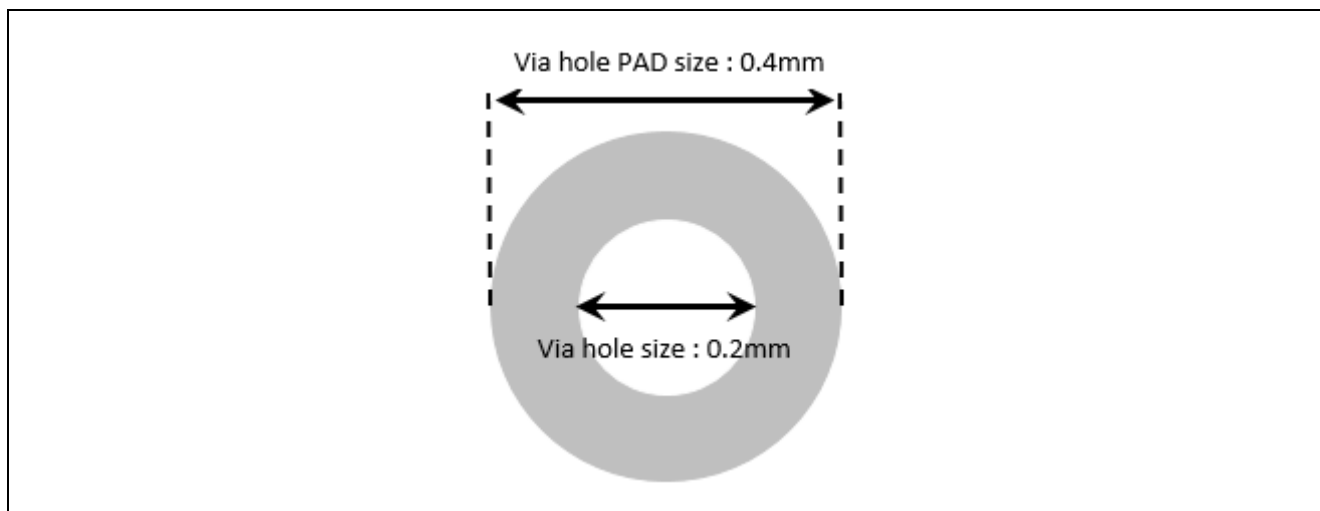


図 4-2 XTAL1_RF、XTAL2_RF 端子のビアサイズ(4層基板、6層基板共通)

2-3. Bluetooth 専用クロックの分周クロックを CLKOUT_RF 端子から出力時の注意点について説明します。伝送線路は、最短配線かつ分岐配線しないでください。また、伝送線路は、ビアの使用を極力避けてください。ビアの使用数は、最大 2 個を推奨します。

2-4. CLKOUT_RF の伝送線路は、VSS_RF へのカップリングは避けるために “VSS” でシールドしてください。

4.3 アンテナ接続端子

以下に ANT、INT_ANT 端子の回路設計時の注意点について説明します。

3-1. 内蔵アンテナを使用する場合は、ANT 端子と INT_ANT 端子は、メインボードの部品面で最短で接続して下さい。

3-2. 内蔵アンテナを使用しない場合は、INT_ANT 端子は、未接続として下さい。

3-3. RF 特性を ANT 端子から直接評価する場合は、信号線の特性インピーダンスを、50Ω となるようにして下さい。

4.4 RF トランシーバ用電源

以下に DCLOUT、DCLIN_A、DCLIN_D 端子の回路設計時の注意点について説明します。

- 4-1. リニアレギュレータ用のコンデンサは内蔵している為、不要です。
- 4-2. DCLOUT、DCLIN_A、DCLIN_D 端子は、部品面と半田面の 2 つの層で接続する事を推奨します。

4.5 グランドパターン

以下にグランドパターン設計時の注意点について説明します。

- 5-1. できる限り広い面の層となるように他の信号配線でグランドパターンを分割しないでください。
- 5-2. L2 層は、ベタグランドとして、他の電源配線、信号配線を配置しないで下さい。
- 5-3. VSS_RF とそれ以外のグランド (VSS、AVSS0、VSS_USB) は、1 点でアース接続し、パッケージ直下は、図 4-3 に示す様にグランドパターンを分離して下さい。
- 5-4. 他の層のグランドと接続する場合は、ビアを多数配置してインピーダンスを低くして下さい。
- 5-5. ICGND 端子は、ビアを介して半田面のみで VSS_RF と接続し、パッケージ直下の VSS_RF とは部品面で接続しないでください。

図 4-3 に RX23W LGA のパッケージ下のパターン例を示します。

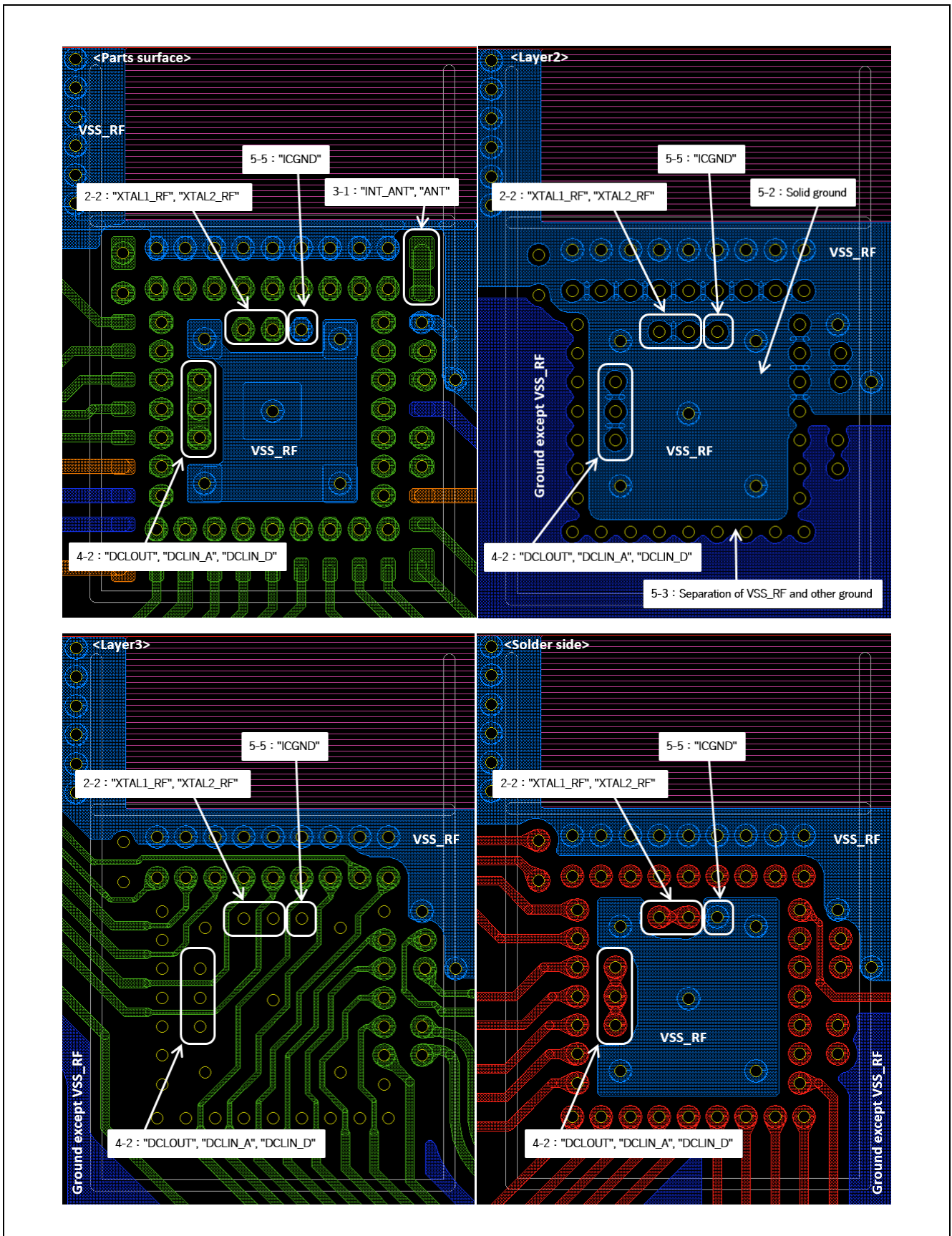


図 4-3 RX23W LGA のパッケージ下のパターン例

4.6 アンテナレイアウト

以下に内蔵アンテナパターンの設計時の注意点について説明します。

アンテナは、図 4-4 に示す様にスパッタされていない 6.1x3.0mm のエリアに搭載しています。

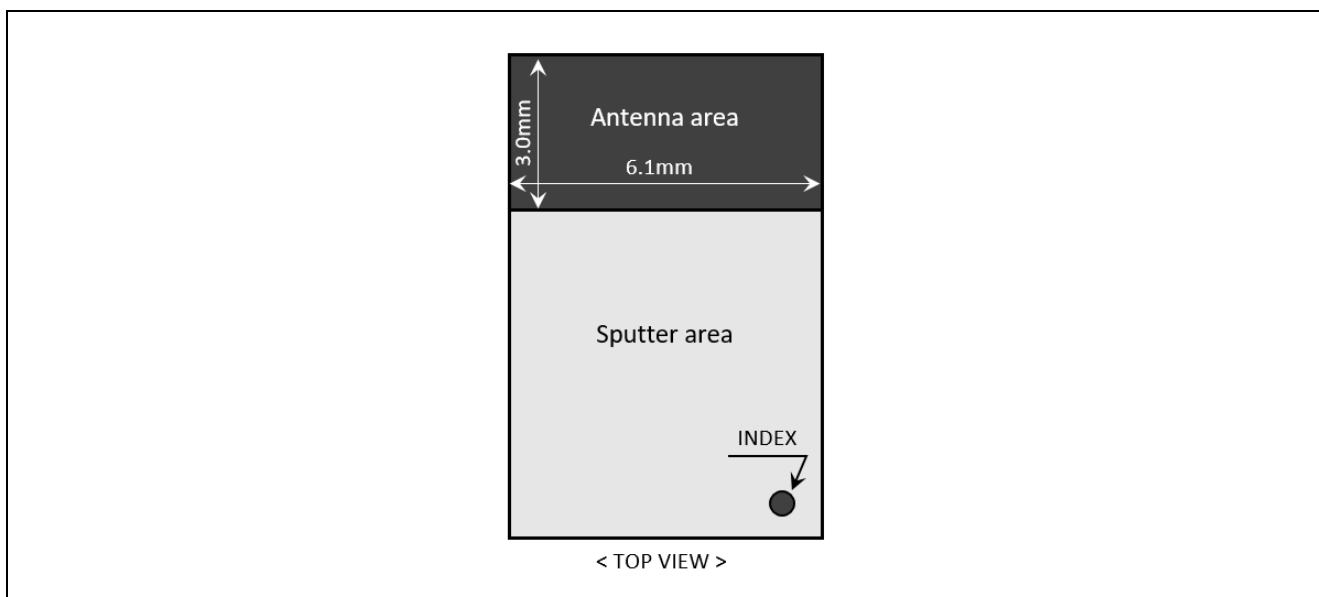


図 4-4 アンテナ搭載エリア

- 6-1. 本 MCU は、メインボードの右上コーナー付近に配置して下さい。
- 6-2. アンテナエリアの直下及び右側のエリアは、銅箔パターン禁止エリアです。
このエリアには全層電源、グラウンド、信号配線を配置しないで下さい。
- 6-3. アンテナエリアの左側は、VSS_RF パターンを配置してください。
その際、VSS_RF パターンは分断しないで多くのビアを配置して下さい。
- 6-4. アンテナの左側の下層は、0.5mm オーバーラップして VSS_RF をメインボードに配置して下さい。
- 6-5. アンテナのパターン禁止エリアを囲む様に左側と下側に VSS_RF パターンを配置して下さい。
その際、VSS_RF パターンは分断しないで多くのビアを配置して下さい。
- 6-6. 本 MCU は、メインボードの右端(銅箔端)から 20mm の位置に実装して下さい。
ただし、送信パワー設定に 0dBm モードを選択時は、メインボードの右端から 20mm 以内の位置に実装する事が出来ません。

図 4-5 にアンテナレイアウト例を示します。

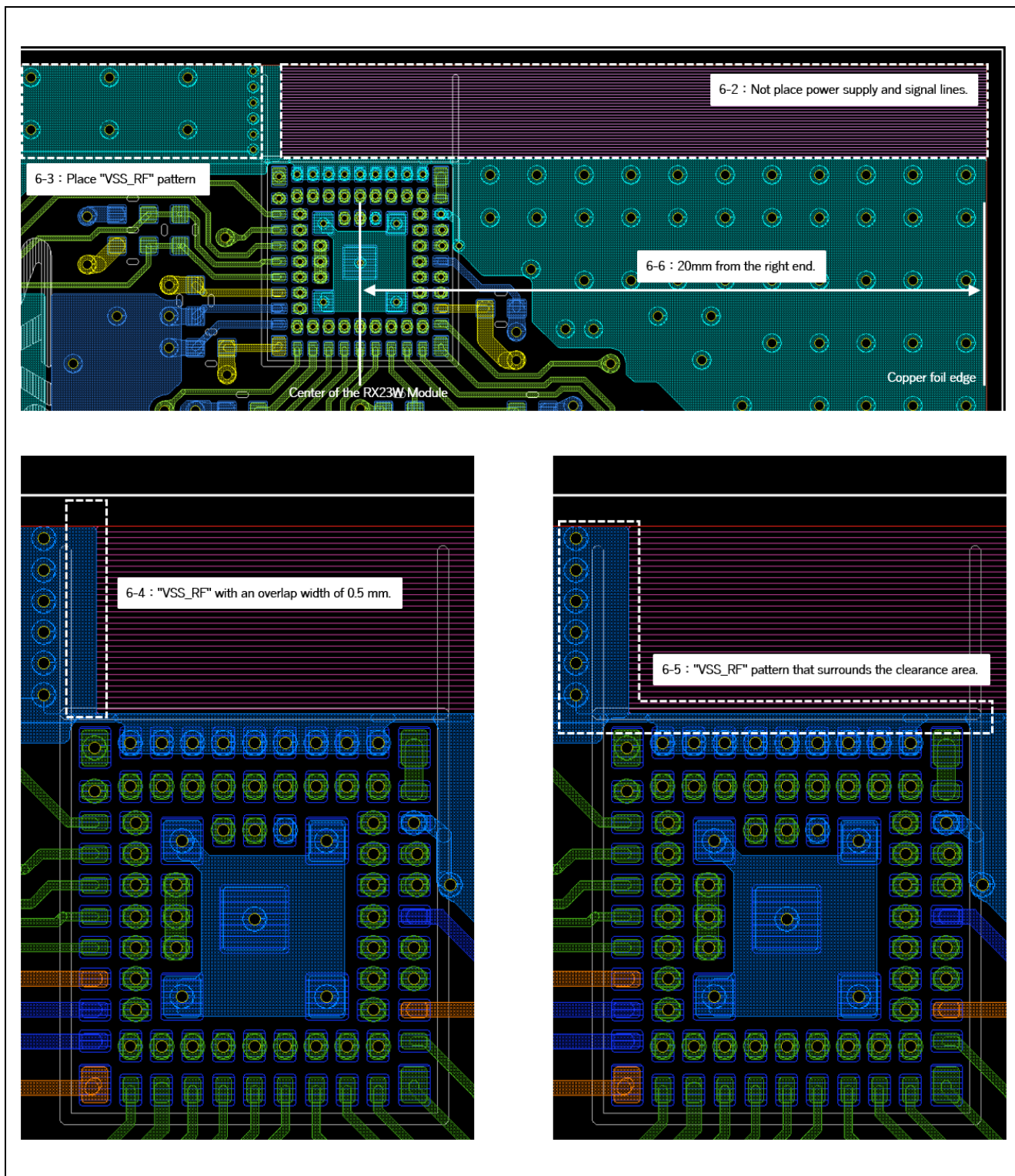


図 4-5 アンテナレイアウト例

4.7 メインボード設計

アンテナ特性を確保するために、本モジュールを実装するメインボードについて、以下の点にご注意ください。

- 7-1. グランドを含めてイメージ・アンテナを形成している為、最適なアンテナ特性を得る為に、メインボードは 40mm 以上を推奨します。
- 7-2. メインボードには、できるだけ大きなベタ GND を構成してください。
- 7-3. アンテナ直下の銅箔パターン禁止エリアを除くメインボードの外周は、グラウンドパターンで囲い、可能な限り多くのグラウンドビアを配置して下さい。
- 7-4. 図 4-6 に示す様に Location A、B、C、D の位置に実装する事を推奨します。
Location E、F、G、H、I の位置に実装した場合、良好なアンテナ特性が得られません。

図 4-6 にメインボードのレイアウト例を示します。

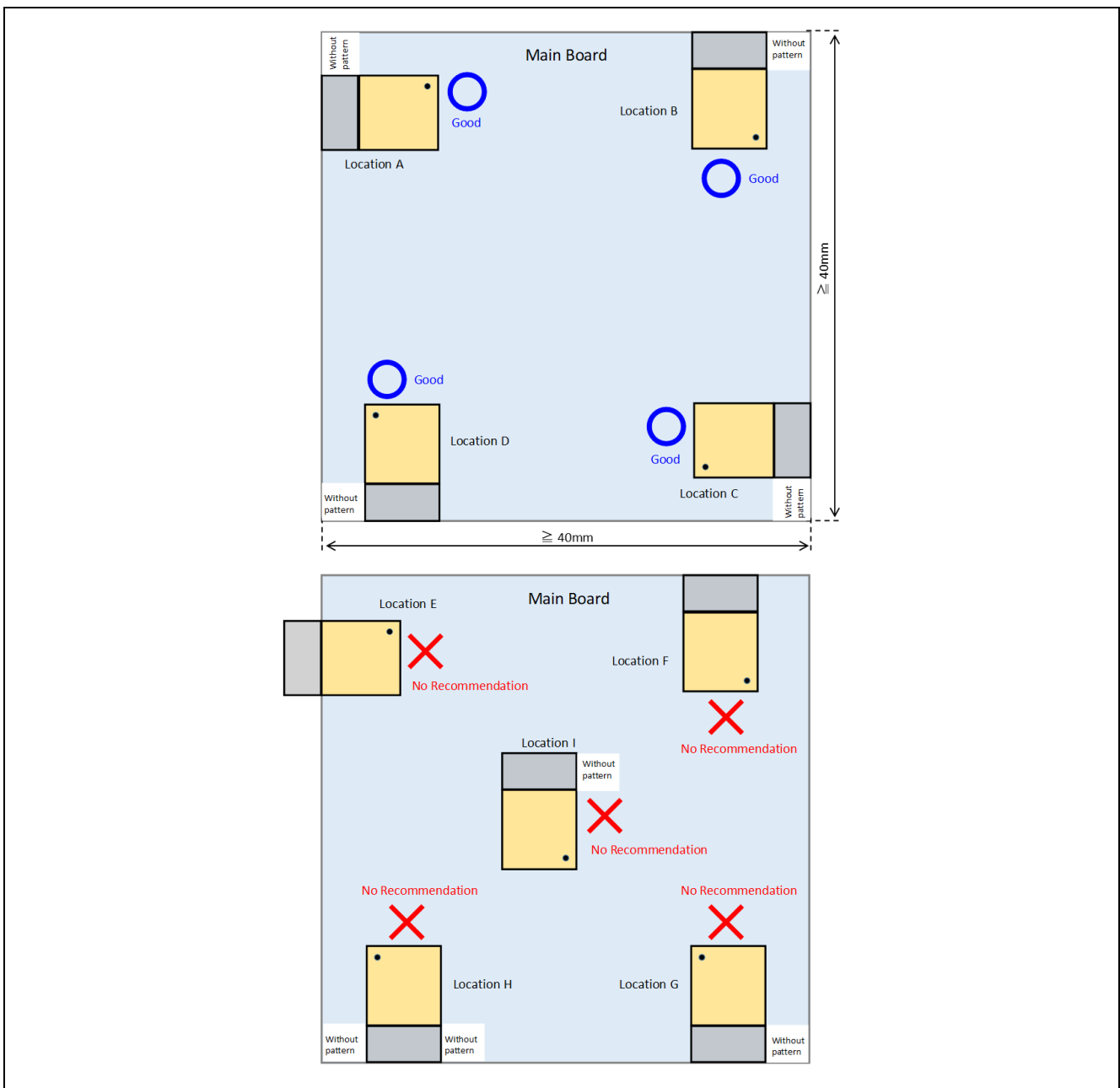


図 4-6 メインボードのレイアウト例

4.8 放射特性

メインボードの座標軸と回転の起点 (0°)、回転方向を図 4-7 に示します。座標軸は図 4-7(a)のように定義しています。各平面の放射パターンを表示する際の回転の起点(0°)と回転方向は、図 4-7(b)のように定義しています。

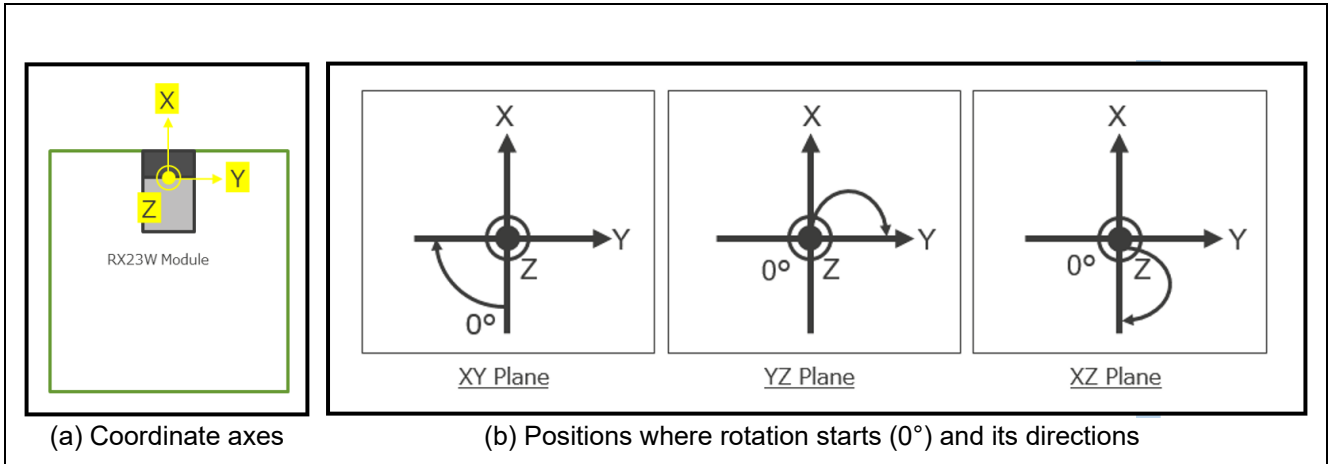


図 4-7 メインボードの座標と回転 (Top View)

図 4-8 に内蔵アンテナ放射特性の評価結果を示します。

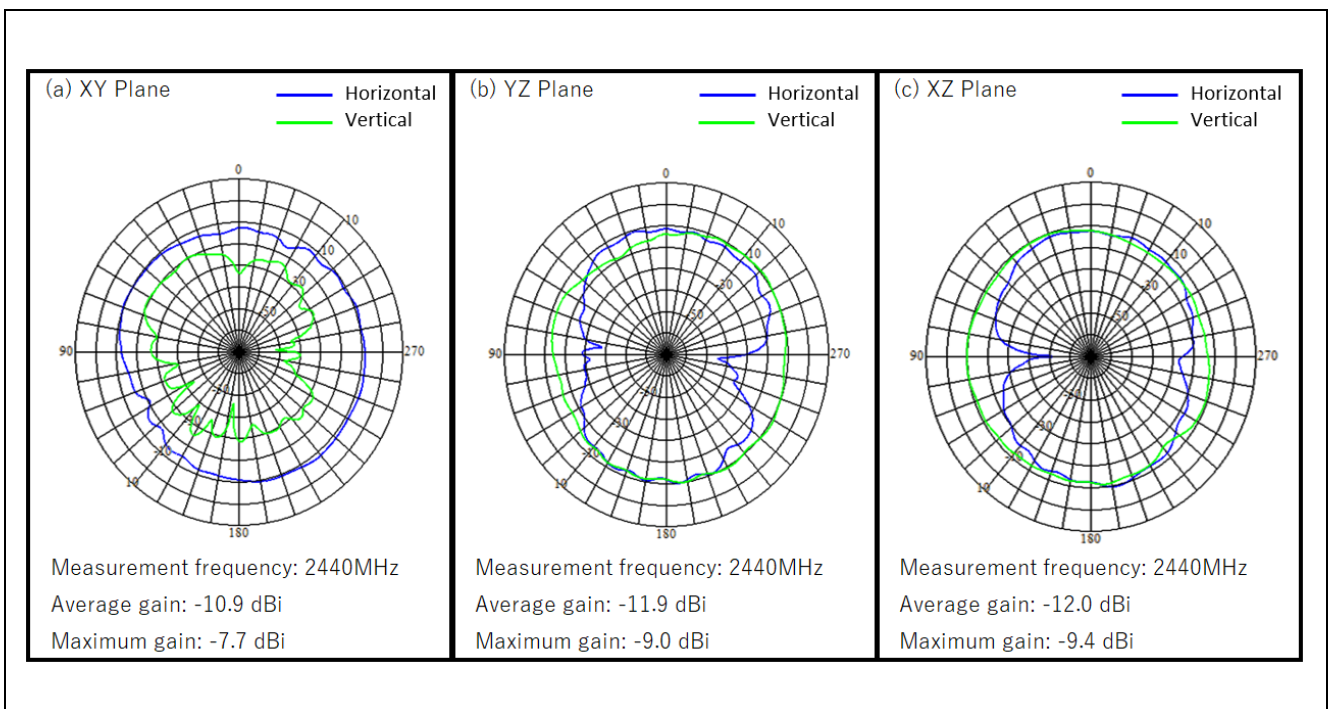


図 4-8 内蔵アンテナ放射特性の評価結果

4.10 フットパターン設計例

マウントパッドにソルダレジストをかぶせる SMD (Solder Mask Define) とソルダレジストがパッドにかからない NSMD (Non Solder Mask Define) があります。図 4-10 に端子番号 : 83 (1000 x 1000um)のフットパターン設計例を示します。

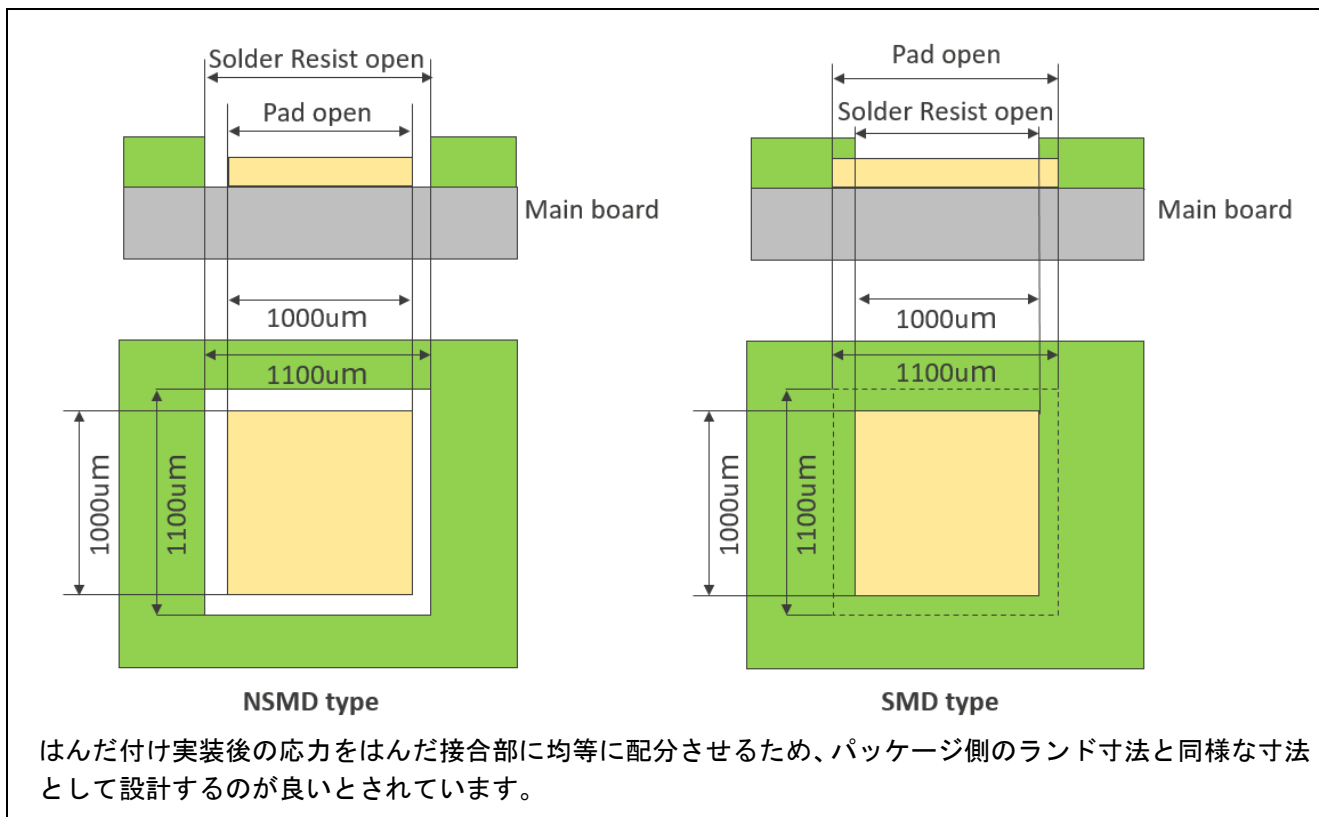


図 4-10 フットパターン設計例

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Nov.01.19	—	初版発行
2.00	Jan.31.21	38 ~ 48	4.RX23W LGA 基板ガイドライン 追加
2.01	Sep.30.21	49	4.10 フットパターン設計例 追加

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS製品の取り扱いの際は静電気防止を心がけてください。CMOS製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因またはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/