

RL78/I1D

DTC を使用した ADC の低消費間欠動作

R01AN2231JJ0100

Rev. 1.00

2015.12.01

要旨

本アプリケーションノートでは、DTC を使用した ADC の低消費間欠動作について、説明します。

対象デバイス

RL78/I1D

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次	
1. 仕様	3
2. 動作確認条件	8
3. 関連アプリケーションノート	9
4. ハードウェア説明	10
4.1 ハードウェア構成例	10
4.2 使用端子一覧	11
5. ソフトウェア説明	12
5.1 動作概要	12
5.2 オプション・バイトの設定一覧	19
5.3 定数一覧	19
5.4 変数一覧	20
5.5 関数一覧	21
5.6 関数仕様	22
5.7 フローチャート	28
5.7.1 初期設定	28
5.7.2 周辺機能初期設定	29
5.7.3 ポート初期設定	30
5.7.4 CPU 初期設定	31
5.7.5 12-bit IT 初期設定	36
5.7.6 8-bit IT 初期設定	40
5.7.7 A/D コンバータ初期設定	44
5.7.8 オペアンプ初期設定	53
5.7.9 DTC 初期設定	58
5.7.10 ELC 初期設定	90
5.7.11 DOC 初期設定	91
5.7.12 メイン処理	97
5.7.13 メイン初期設定	98
5.7.14 DTC0 起動	99
5.7.15 DTC2 起動	100
5.7.16 A/D 電圧コンパレータ動作開始	101
5.7.17 A/D 変換の Snooze 機能開始	102
5.7.18 オペアンプ 0 動作開始	103
5.7.19 オペアンプ 1 動作開始	104
5.7.20 8-bit IT カウント開始	105
5.7.21 データ演算回路割り込み処理	107
5.7.22 データ演算回路フラグクリア	108
5.7.23 A/D 変換の Snooze 機能停止	109
5.7.24 A/D 電圧コンパレータ動作停止	110
5.7.25 DTC0 停止	111
5.7.26 DTC2 停止	112
5.7.27 8-bit IT カウント停止	113
6. サンプルコード	115
7. 参考ドキュメント	115

1. 仕様

本アプリケーションノートでは、DTC と A/D コンバータを使用し、STOP モードと SNOOZE モードを中心とした低消費電力動作で A/D 変換を行います。

8 ビット・インターバル・タイマ(以降、8-bit IT と記載)を A/D 変換の周期カウント、P57 をセンサの電源制御(ON/OFF)、ELC をオペアンプの起動、12 ビット・インターバル・タイマ(以降、12-bit IT と記載)をセンサ電源投入後の安定待ち時間のカウント、DOC を処理完了の判定に使用します。

A/D コンバータは SNOOZE モードを使用し、ハードウェア・トリガ・ウェイトモードで動作します。ハードウェア・トリガとして、12-bit IT の割り込み(INTIT)を設定します。

DTC では起動要因として 8-bit IT のアンダーフロー割り込みと A/D 変換終了割り込みの 2 種類を使用します。8-bit IT のアンダーフロー割り込みで P5 レジスタヘデータを転送し、センサへの電源供給を開始し、チェイン転送で ITMC レジスタヘデータを転送し、12-bit IT のカウントを開始します。A/D 変換終了割り込みで ADCR レジスタ値の RAM への転送、P5 レジスタヘデータを転送することでセンサへの電源供給を停止、A/D 変換結果を DOC に転送し、DOC では閾値を超えたかを判定します。閾値を超えていたら STOP モードを解除します。

下記に、表 1.1 に使用する周辺機能と用途を、図 1.1 に動作概要を、図 1.2、図 1.3 にタイムチャートを示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
P137	動作の起動
8-bit IT	<ul style="list-style-type: none"> ・ A/D 変換の周期のカウント ・ オペアンプ動作開始トリガ
DTC	8-bit IT の割り込み起因で、下記を実施 <ul style="list-style-type: none"> ・ P57 を High 出力(センサへの電源供給開始) ・ 12-bit IT カウント開始(センサ安定待ち時間カウント) A/D 変換完了割り込み起因で、下記を実施 <ul style="list-style-type: none"> ・ A/D 変換結果を RAM へ格納 ・ P57 を Low 出力(センサへの電源供給停止) ・ SNOOZE モード→S TOP モードへ移行時の AWC ビット再設定 ・ 12-bit IT カウント停止 ・ A/D 変換結果を DOC へ転送 (STOP モード解除の判定のため)
ELC	8-bit IT の割り込み起因でオペアンプを起動
P57	センサ電源制御(ON/OFF)
12-bit IT	センサの安定待ち時間カウント
ADC	P17/ANI7 端子のアナログ信号入力レベルを変換
オペアンプ(AMP0,1)	アナログ入力信号の増幅
データ演算回路(DOC)	STOP モード解除の判定 (DOC 加算割り込みによる STOP モードの解除)

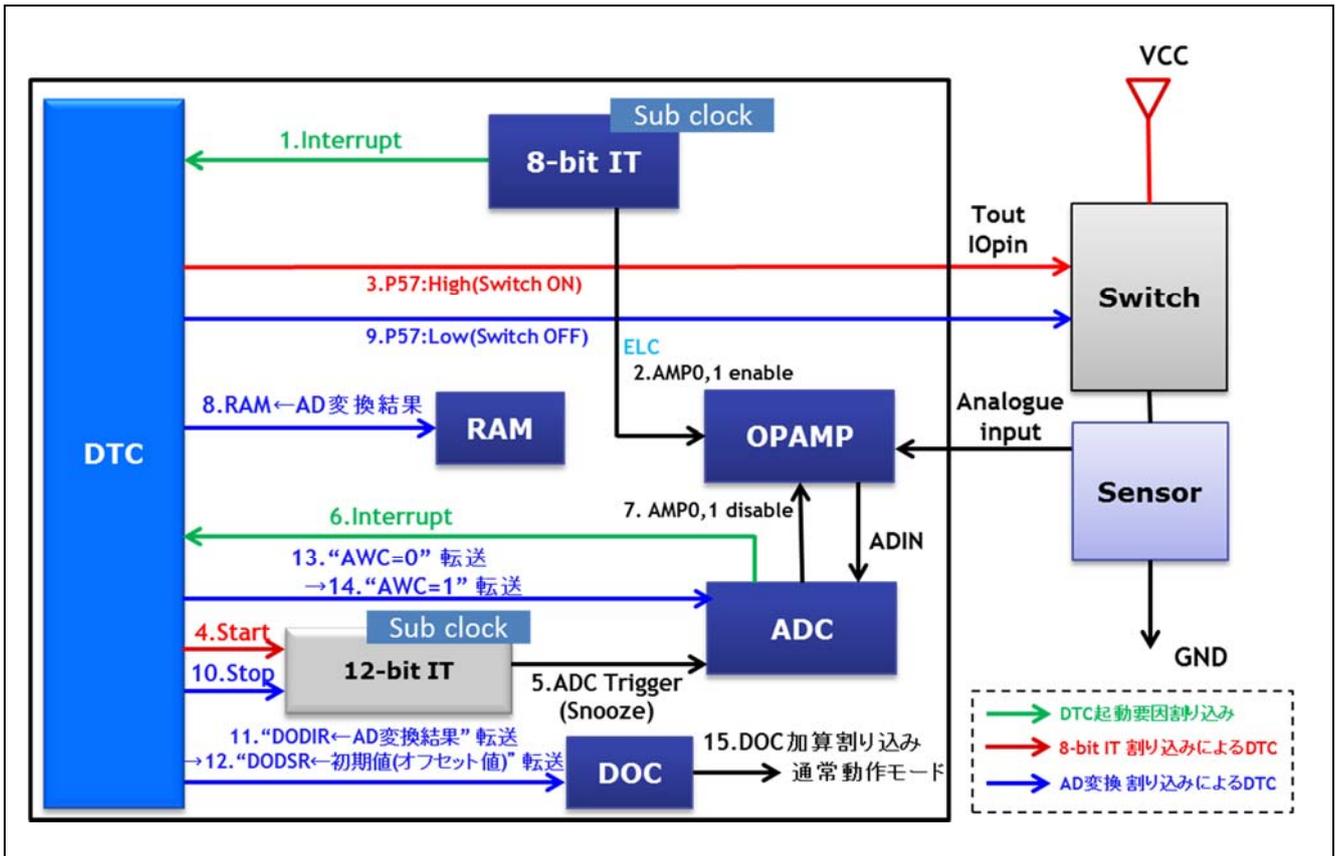


図 1.1 DTC を使用した ADC の低消費間欠動作 動作概要

注 上記図中のスイッチは、Low レベル入力で OFF(センサに電源供給停止)、High レベル入力で ON(センサへ電源供給開始)という動作をするものとします。

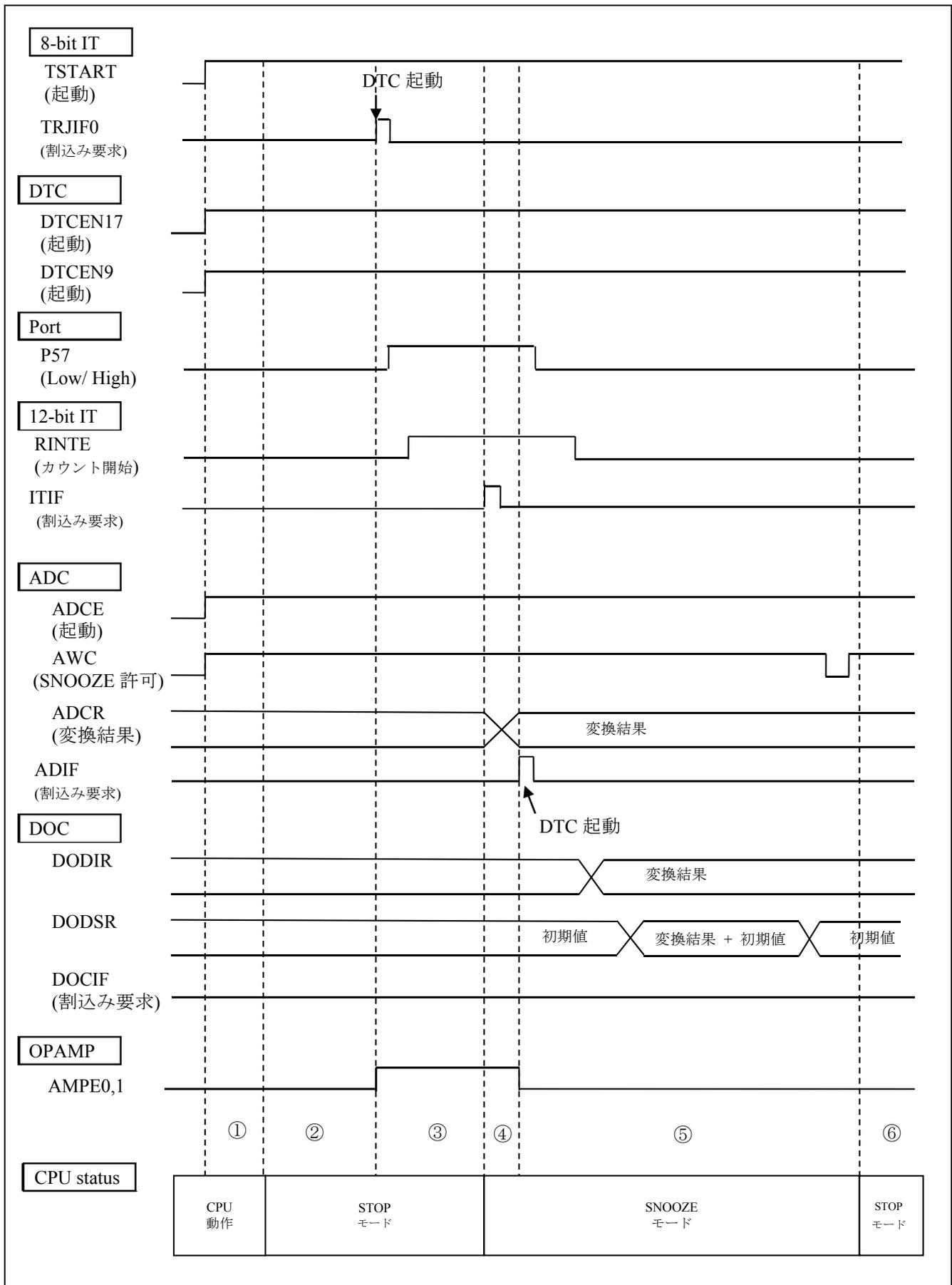


図 1.2 DTC を使用した ADC の低消費間欠動作 タイムチャート (STOP モード継続)

- ① 使用する周辺機能の初期設定をし、8-bit IT のカウントを開始します。
- ② P137 の Low レベル検出で STOP モードに移行します。
- ③ 8-bit IT のアンダーフロー割り込みをトリガとしてオペアンプ AMP0,1 が起動します。同時に DTC が起動し、P5 レジスタへデータ転送して P57 を High 出力に設定します。チェイン転送で ITMC レジスタへデータ転送して 12-bit IT のカウントを開始します。
- ④ 12-bit IT の割り込み（A/D コンバータのハードウェア・トリガ）で、A/D コンバータは SNOOZE モードで A/D 変換を開始します。
- ⑤ A/D 変換完了割り込みで DTC が起動し、P5 レジスタへデータ転送して P57 を Low 出力に設定します。チェイン転送で 12-bit IT の停止設定、DOC への A/D 変換結果転送、AWC ビットの再設定を行います。
- ⑥ DOC での閾値判定の演算結果が“FFFFH”より大きくならなかった場合、データ演算回路割り込みは発生せず、SNOOZE モードから STOP モードに移行します。
その後は、③ ~ ⑥を繰り返します。

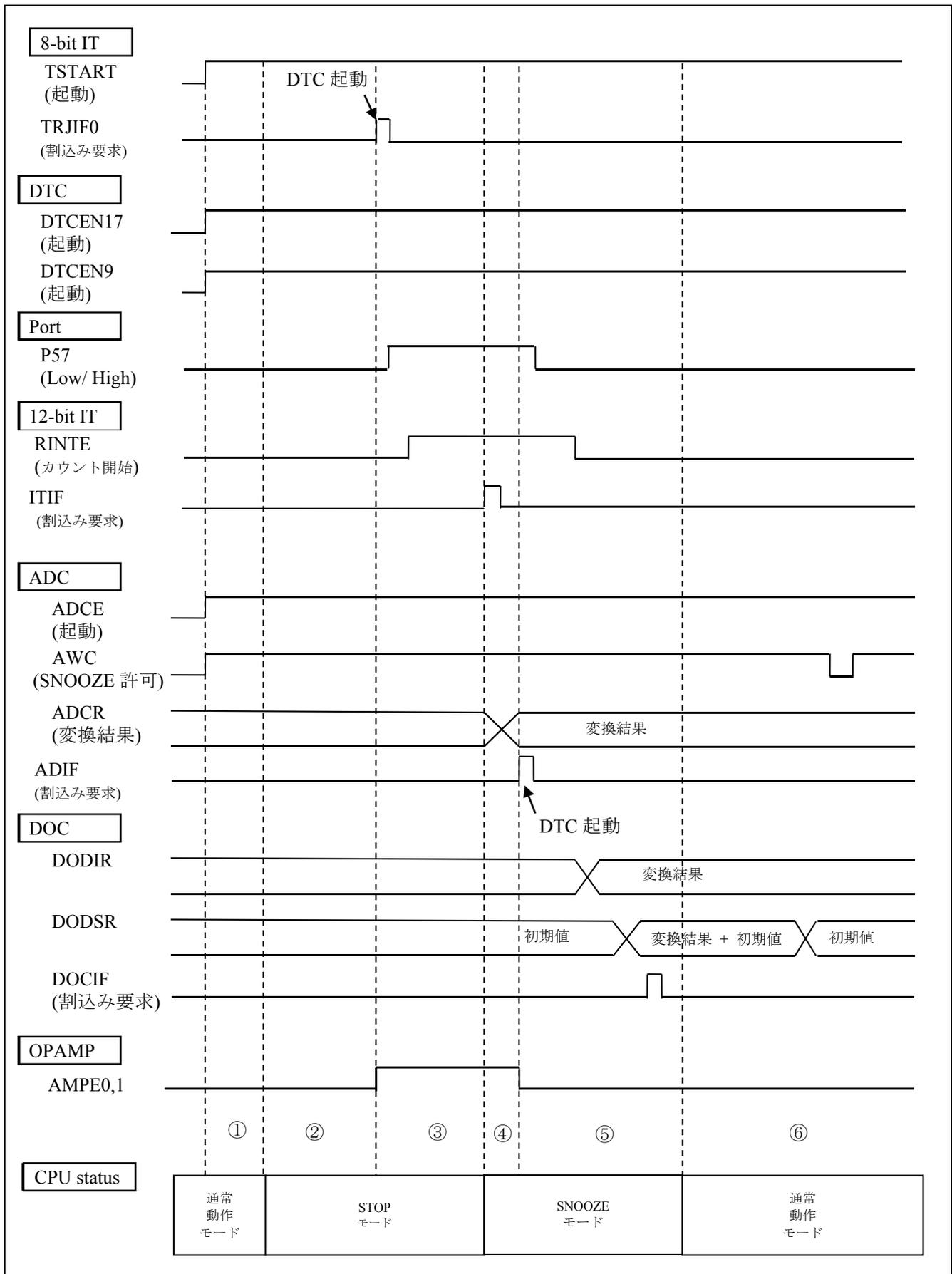


図 1.3 DTC を使用した ADC の低消費間欠動作 タイムチャート (STOP モード解除)

- ① 使用する周辺機能の初期設定をし、8-bit IT のカウントを開始します。
- ② P137 の Low レベル検出で STOP モードに移行します。
- ③ 8-bit IT のアンダーフロー割り込みをトリガとしてオペアンプ AMP0,1 が起動します。同時に DTC が起動し、P5 レジスタへデータ転送して P57 を High 出力に設定します。チェーン転送で ITMC レジスタへデータ転送して 12-bit IT のカウントを開始します。
- ④ 12-bit IT の割り込み (A/D コンバータのハードウェア・トリガ) で、SNOOZE モードで A/D 変換を開始します。
- ⑤ A/D 変換完了割り込みで DTC が起動し、P5 レジスタへデータ転送して P57 を Low 出力に設定します。チェーン転送で 12-bit IT の停止設定、DOC への AD 変換結果転送、AWC ビットの再設定を行います。
- ⑥ DOC での閾値判定の演算結果が“FFFFH”より大きくなった場合、データ演算回路割り込みが発生します。SNOOZE モードから復帰し、通常動作モードに移行します。データ演算回路割り込み処理内で使用する周辺機能の再設定を行います。
その後は、② ~ ⑥を繰り返します。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/I1D (R5F117GCG)
動作周波数	<ul style="list-style-type: none"> ● 高速オンチップ・オシレータ・クロック : 24MHz ● CPU/周辺ハードウェア・クロック : 24MHz ● サブシステム・クロック: 32.768KHz
動作電圧	3.3V (1.6~3.6 V で動作可能) LVD 動作 (VLVI) : リセット・モード(立ち上がり 2.81V/立ち下がり 2.75V)
統合開発環境 (CubeSuite+)	ルネサス エレクトロニクス製 CubeSuite+ V3.01.00
C コンパイラ (CubeSuite+)	ルネサス エレクトロニクス製 CA78K0R V1.71
使用ボード	RL78/I1D CPU ボード (RTE5117GC0TGB00000R)

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。
併せて参照してください。

RL78/G13 初期設定(R01AN0451J)アプリケーションノート

RL78/G13 A/D コンバータ(R01AN0452J)アプリケーションノート

RL78/G14 初めての RL78/ G14 DTC (R01AN0861J)アプリケーションノート

RL78/G14 DTC による A/D 変換結果転送 (R01AN0863J) アプリケーションノート

RL78/G13 A/D コンバータ (SNOOZE モード編) (R01AN1464J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェアを示します。

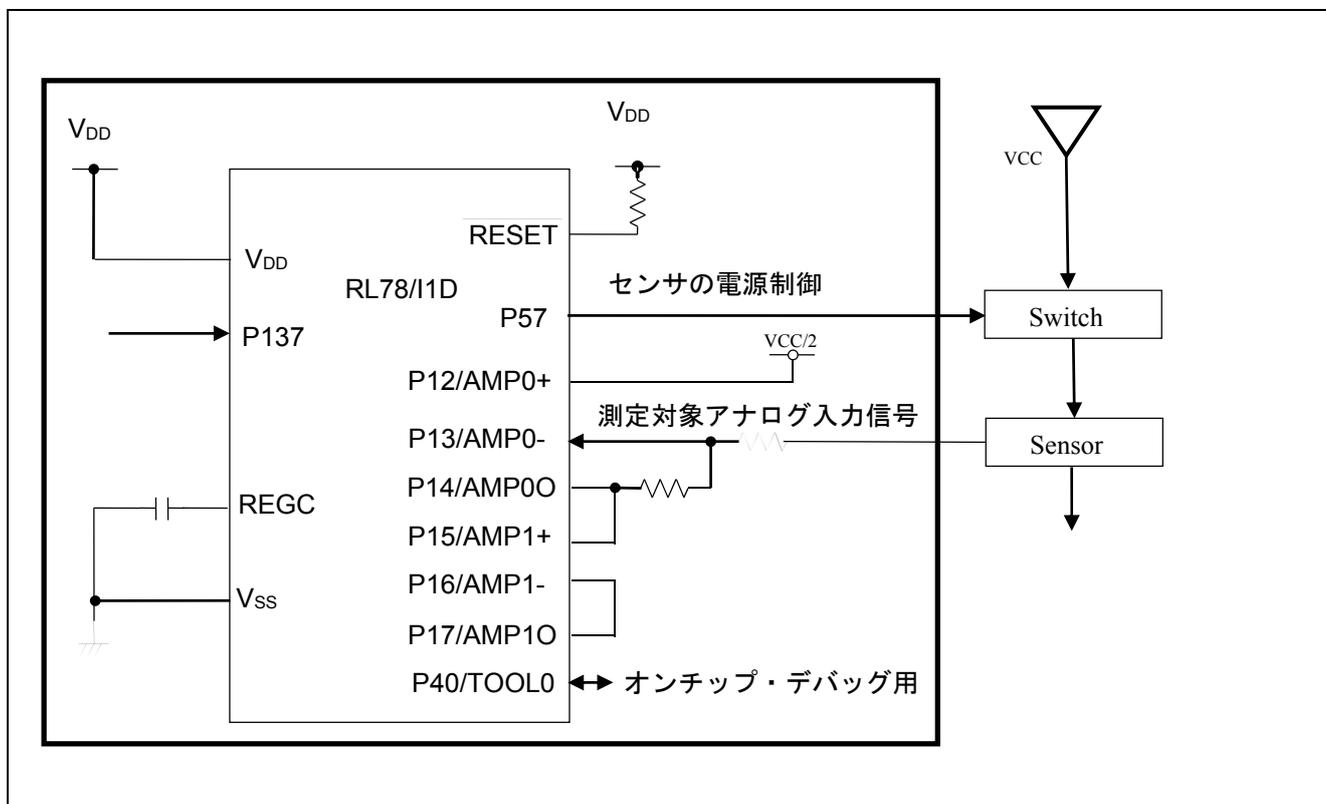


図 4.1 ハードウェア構成例

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。

実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。

(入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい)。

2 VDD は LVD にて設定したリセット解除電圧 (V_{LVI}) 以上にしてください。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	機能
P57	出力	センサ電源制御 High : センサ電源 ON Low : センサ電源 OFF
P137	入力	スイッチ入力 (処理の開始)
P12/AMP0+	入力	オペアンプ 0 非反転入力端子(+)
P13/AMP0-	入力	オペアンプ 0 反転入力端子(-)
P14/AMP0O	入力	オペアンプ 0 出力端子
P15/AMP1+	入力	オペアンプ 1 非反転入力端子(+)
P16/AMP1-	入力	オペアンプ 1 反転入力端子(-)
P17/AMP1O(ANI7)	入力	オペアンプ 1 出力端子、A/D コンバータ アナログ入力ポート

5. ソフトウェア説明

5.1 動作概要

本アプリケーションノートでは、DTC と A/D コンバータを使用し、STOP モードと SNOOZE モードを中心とした低消費電力動作で A/D 変換を行います。

8-bit IT をオペアンプ 0,1 の起動トリガ、A/D 変換の周期カウント、P57 をセンサの電源制御(ON/OFF)、12 ビット・インターバル・タイマ(以降、12-bit IT と記載)をセンサの電源投入後安定待ち時間のカウントに使用します。

A/D コンバータは SNOOZE モードを使用し、ハードウェア・トリガ・ウェイトモードで動作します。ハードウェア・トリガとして、12-bit IT の割り込み(INTIT)を設定します。

DTC では起動要因として 8-bit IT のアンダーフロー割り込みと A/D 変換終了割り込みの 2 種類を使用します。8-bit IT のアンダーフロー割り込みでオペアンプ 0,1 を起動します。同時に、DTC で P5 レジスタヘデータ転送し、センサへ電源供給を開始し、チェイン転送で ITMC レジスタヘデータ転送し、12-bit IT のカウントを開始します。A/D 変換終了割り込みでオペアンプ 0,1 を停止します。同時に、DTC で RAM に変換結果を転送し、チェイン転送で P5 レジスタヘデータ転送し、センサへの電源供給を停止し、12-bit IT を停止し、DOC への AD 変換結果転送による閾値判定、AWC ビットの再設定を行います。

詳細は下記(1)～(20)に記載します。

(1) ポートの初期設定を行います。

<設定条件>

- P57 を Low 出力に設定し、センサ電源を OFF します。

(2) CPU の初期設定を行います。

<設定条件>

- メイン・システム・クロックは高速オンチップ・オシレータを設定します。
- サブシステム・クロックは XT1 発振回路を設定します。

(3) 12-bit IT の初期設定を行います。

<設定条件>

- インターバル時間は 125ms を設定します。

(4) 8-bit IT の初期設定を行います。

<設定条件>

- 8-bit IT の動作モードは、タイマモードを設定します。
- タイマ値設定は 1000ms を設定します。

(5) A/D コンバータの初期設定を行います。

<設定条件>

- A/D 変換チャンネル選択はセレクト・モードを設定します。
- A/D 変換動作モードはワンショット変換モードを設定します。
- A/D 変換開始条件はハードウェア・トリガ・ウェイトモードを設定します。
- ハードウェア・トリガ信号は 12-bit IT の割り込み信号(INTIT)を設定します。
- アナログ入力 P17/ANI7 端子を設定します。

(6) オペアンプの初期設定を行います。

<設定条件>

- P12～P17 をアナログモードに設定します。
- P12～P17 を入力に設定します。
- ELC 待機許可に設定します。
- ハイスピード・モードに設定します。
- ELC および A/D トリガ・モードに設定します。
- オペアンプ ユニット 0, 1 の起動トリガをオペアンプ ELC トリガ 0 に設定します。

(7) DTC の初期設定を行います。

<設定条件>

- DTCT0 の設定(P5 レジスタへ 0xFFD00 番地のデータ転送)
 - 転送元アドレス : 0xFFD00 を設定します。
 - 転送先アドレス : 0xFF05(P5)を設定します。
 - データサイズ 8 ビットを設定します。
 - チェイン転送許可を設定します。(DTCT1)
 - 起動要因は、8-bit IT のアンダーフローを設定します。
 - 転送回数 1 回に設定します。
 - リピートモードに設定します。
- DTCT1 の設定(ITMC レジスタへ 0xFFD04 番地のデータ転送)
 - 転送元アドレス : 0xFFD04 を設定します。
 - 転送先アドレス : 0xFF90(ITMC)を設定します。
 - データサイズ 16 ビットを設定します。
 - チェイン転送禁止を設定します。
 - 転送回数 1 回に設定します。
- DTCT2 の設定(0xFFC00 番地へ ADCR レジスタのデータ転送)
 - 転送元アドレス : 0xFF1E(ADCR)を設定します。
 - 転送先アドレス : 0xFC00 を設定します。
 - データサイズ 16 ビットを設定します。
 - チェイン転送許可を設定します。(DTCT3)
 - 起動要因は、A/D 変換終了を設定します。
 - 転送回数 4 回に設定します。
 - リピートモードに設定します。
- DTCT3 の設定(P5 レジスタへ 0xFFD02 番地のデータ転送)
 - 転送元アドレス : 0xFFD02 を設定します。
 - 転送先アドレス : 0xFF05(P5)を設定します。
 - データサイズ 8 ビットを設定します。
 - チェイン転送許可を設定します。(DTCT4)
 - 転送回数 4 回に設定します。
- DTCT4 の設定(ITMC レジスタへ 0xFFD06 番地のデータ転送)
 - 転送元アドレス : 0xFFD06 を設定します。
 - 転送先アドレス : 0xFF90(ITMC)を設定します。
 - データサイズ 16 ビットを設定します。
 - チェイン転送許可を設定します。(DTCT5)
 - 転送回数 4 回に設定します。
- DTCT5 の設定(DODIR レジスタへ ADCR レジスタのデータ転送)

- 転送元アドレス：0xFF1E(ADCR)を設定します。
- 転送先アドレス：0x0512(DODIR)を設定します。
- データサイズ 16 ビットを設定します。
- チェイン転送許可を設定します。(DTCT6)
- 転送回数 4 回に設定します。
- DTCT6 の設定(DODSR レジスタへ 0xFFD0C 番地のデータ転送)
 - 転送元アドレス：0xFD0C を設定します。
 - 転送先アドレス：0x0514(DODSR)を設定します。
 - データサイズ 16 ビットを設定します。
 - チェイン転送許可を設定します。(DTCT7)
 - 転送回数 4 回に設定します。
- DTCT7 の設定(ADM2 レジスタへ 0xFFD08 番地のデータ転送)
 - 転送元アドレス：0xFD08 を設定します。
 - 転送先アドレス：0x0010(ADM2)を設定します。
 - データサイズ 8 ビットを設定します。
 - チェイン転送許可を設定します。(DTCT8)
 - 転送回数 4 回に設定します。
- DTCT8 の設定(ADM2 レジスタへ 0xFFD0A 番地のデータ転送)
 - 転送元アドレス：0xFD0A を設定します。
 - 転送先アドレス：0x0010(ADM2)を設定します。
 - データサイズ 8 ビットを設定します。
 - チェイン転送禁止を設定します。
 - 転送回数 4 回に設定します。

(8) ELC の初期設定を行います。

<設定条件>

- ELSELR10 (8-bit IT チャンネル 00) のリンク先周辺機能をオペアンプ 0 (オペアンプ ELC トリガ 0) に設定します。

(9) DOC の初期設定を行います。

<設定条件>

- 初期値として DODSR レジスタに通常動作モード移行判定用閾値を設定します。
- データ演算回路割り込みを有効にします。
- データ加算モードに設定します。

(10) main 処理の初期設定を行います。

<設定条件>

- 変数(g_dtc_gpio_p57_on)に”0x 80“(P57 = High)を設定します。
- 変数(g_dtc_gpio_p57_off)に”0x00“(P57 = Low)を設定します。
- 変数(g_dtc_it_start)に ITMC レジスタ(カウント値)と”0x8000U”(起動許可)の論理和を設定します。
- 変数(g_dtc_it_stop)に”0x0000U”(動作停止)を設定します。
- 変数(g_dtc_adc_awc_clear)に”0x00U”(AWC ビット=0)を設定します。
- 変数(g_dtc_adc_awc_set)に”0x04U”(AWC ビット=1)を設定します。
- 変数(g_dtc_doc_dodsr_value)に DODSR レジスタ初期設定値を設定します。
- 変数(g_dtc_adc_adinput[0]~[3])に”0x0000“を設定します。

(11) P137 の Low レベル検出時、以下の処理を行います。

(12) DTC を起動します。

<設定条件>

- DTCEN1 レジスタの DTCEN16 ビットに、”1”(起動許可)を設定します。
- DTCEN2 レジスタの DTCEN26 ビットに、”1”(起動許可)を設定します。

(13) A/D コンバータを SNOOZE モード・A/D 変換待機状態にします。

- ADM0 レジスタの ADCE ビットに”1”(起動許可)を設定し、A/D 変換待機状態にします。
- ADM2 レジスタの AWC ビットに”1”(SNOOZE モード機能を使用する)を設定します。

(14) オペアンプ ユニット 0,1 を ELC 待機許可に設定します。

<設定条件>

- AMPC レジスタの AMPE0, AMPE1 ビットに”1”(ELC 待機許可を設定します)。

(15) 8-bit IT のカウントを開始します。

<設定条件>

- TRTCR0 レジスタの TSTART00 ビットに”1”(カウント開始)を設定します。

(16) STOP モードへ移行します。

- (17) 8-bit IT のアンダーフロー割り込みが発生し、ELCによりオペアンプ 0,1 が起動します。同時に、DTC が起動してデータの転送を開始します。ここではチェーン転送を許可しており、DTC は以下の 2 回の転送を行います。
- 0xFFD00 地のデータ(1byte)を 0xFFFF05 番地(P5 レジスタ)へ転送します。
 - 0xFFD04 番地のデータ(2byte)を 0xFFFF90 番地(ITMC レジスタ)へ転送します。
- (18) 12-bit IT の割り込みが発生し、SNOOZE モードで A/D 変換を開始します。
- (19) A/D 変換終了割り込みが発生し、オペアンプ 0,1 が停止します。同時に DTC が起動してデータ転送を開始します。ここではチェーン転送を許可しており、DTC は以下の 7 回の転送を行います。
- 0xFFFF1E 番地(ADCR レジスタ)のデータ(2byte)を 0xFFC00 番地へ転送します。
 - 0xFFD02 番地のデータ(1byte)を 0xFFFF05 番地(P5 レジスタ)へ転送します。
 - 0xFFD06 番地のデータ(2byte)を 0xFFFF90 番地(ITMC レジスタ)へ転送します。
 - 0xFFFF1E 番地(ADCR レジスタ)のデータ(2byte)を 0xF0512 番地(DODIR レジスタ)へ転送します。
 - 0xFFD0C 番地のデータ(2byte)を 0xF0514 番地(DODSR レジスタ)へ転送します。
 - 0xFFD08 番地のデータ(1byte)を 0xF0010 番地(ADM2 レジスタ)へ転送します。
 - 0xFFD0A 番地のデータ(1byte)を 0xF0010 番地(ADM2 レジスタ)へ転送します。
- (20) DODIR レジスタへのデータ転送時、DODSR レジスタとの加算結果でオーバーフローが発生した場合、データ演算回路割り込みが発生した後、通常動作モードに移行し、(11)に戻ります。オーバーフローが発生しない場合、DTC のデータ転送後 STOP モードに移行し、(16)に戻ります。

注意 デバイス使用上の注意事項については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイト設定一覧を示します。

表 5.1 オプション・バイト設定一覧

アドレス	設定値	内容
000C0H/010C0H	11101111B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01110111B	LVD リセット・モード 検出電圧：立ち上り 3.02V/立ち下り 2.96V
000C2H/010C2H	11100000B	HS モード、HOCO クロック：24MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可 オンチップ・デバッグ・セキュリティ ID 認証失敗時にフラッシュ・メモリのデータを消去する

5.3 定数一覧

表 5.2 にサンプルコードで使用する定数を示します。

表 5.2 サンプルコードで使用する定数

定数名	設定値	内容
R_DOC_OFFSET	0xF482	データ演算回路初期設定値

5.4 変数一覧

表 5.3 にグローバル変数を示します。

表 5.3 グローバル変数

Type	Variable Name	Contents	Function Used
uint8_t	g_dtc_gpio_p57_on	P57 の設定値(high)	main ()
uint8_t	g_dtc_gpio_p57_off	P57 の設定値(Low)	main ()
uint16_t	g_dtc_it_start	12-bit IT の起動許可	main ()
uint16_t	g_dtc_it_stop	12-bit IT の動作停止	main ()
uint8_t	g_dtc_adc_awc_clear	SNOOZE モード機能解除設定値	main ()
uint8_t	g_dtc_adc_awc_set	SNOOZE モード機能使用設定値	main ()
uint16_t	g_dtc_doc_dodsr_value	通常モード移行用閾値 (データ演算回路オフセット値)	main ()
uint16_t	g_dtc_adc_adinput[5]	A/D 変換終了結果値	R_MAIN_UserInit()

5.5 関数一覧

表 5.4 に関数一覧を示します。

表 5.4 関数一覧

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_CGC_Create	CPU 初期設定
R_PORT_Create	ポート初期設定
R_ADC_Create	A/D コンバータ 初期設定
R_IT_Create	12-bit IT 初期設定
R_IT8Bit0_Channel0_Create	8-bit IT 初期設定
R_DTC_Create	DTC 初期設定
R_ELC_Create	ELC 初期設定
R_DOC_Create	DOC 初期設定
R_OPAMP_Create	オペアンプ初期設定
main	メイン処理
R_MAIN_UserInit	メイン初期設定
R_DTCD0_Start	DTC0 起動
R_DTCD2_Start	DTC2 起動
R_ADC_Set_SnoozeOn	A/D 変換の Snooze 機能開始
R_ADC_Set_OperationOn	A/D 電圧コンパレータ動作開始
R_IT8BIT0_CHANNEL0_Start	8-bit IT カウント開始
R_ADC_Set_SnoozeOff	A/D 変換の Snooze 機能停止
r_doc_interrupt	データ演算回路割り込み処理
R_ADC_Set_OperationOff	A/D 変換禁止
R_DTCD0_Stop	DTC0 停止
R_DTCD2_Stop	DTC2 停止
R_IT8BIT0_CHANNEL0_Stop	8-bit IT カウント停止
R_OPAMP0_Start	オペアンプ 0 動作開始
R_OPAMP1_Start	オペアンプ 1 動作開始
R_DOC_ClearFlag	データ演算回路フラグクリア

5.6 関数仕様

サンプルコードの関数仕様を示します。

[関数名] hdwinit

概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_Systeminit

概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_PORT_Create

概要	ポート初期設定
ヘッダ	r_cg_port.h
宣言	void R_PORT_Create(void)
説明	ポート初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_CGC_Create

概要	CPU 初期設定
ヘッダ	r_cg_cgc.h
宣言	void R_CGC_Create(void)
説明	CPU 初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Create

概要	A/D コンバータ初期設定
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Create(void)
説明	A/D コンバータを ハードウェア・トリガ・ウエイト・モード (セレクト・モード, ワンショット変換モード)で使用するための初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_IT_Create

概要	12-bit IT 初期設定
ヘッダ	r_cg_it.h
宣言	void R_IT_Create(void)
説明	12-bit IT の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_IT8Bit0_Channel0_Create

概要	8-bit IT 初期設定
ヘッダ	r_cg_it8bit.h
宣言	void R_IT8Bit0_Channel0_Create (void)
説明	タイムモードで使用するための初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_DTC_Create

概要	DTC 初期設定
ヘッダ	r_cg_dtc.h
宣言	void R_DTC_Create(void)
説明	DTC の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ELC_Create

概要	ELC 初期設定
ヘッダ	r_cg_elc.h
宣言	void R_ELC_Create (void)
説明	ELC の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_DOC_Create

概要	DOC 初期設定
ヘッダ	r_cg_doc.h
宣言	void R_DOC_Create (void)
説明	DOC の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_OPAMP_Create

概要	オペアンプ初期設定
ヘッダ	r_cg_opamp.h
宣言	void R_OPAMP_Create (void)
説明	オペアンプの初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] main

概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン処理を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_MAIN_UserInit

概要	メイン初期設定
ヘッダ	なし
宣言	void R_MAIN_UserInit(void)
説明	メイン初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_DTCD0_Start

概要	DTC0 起動
ヘッダ	r_cg_dtc.h
宣言	void R_DTCD0_Start(void)
説明	DTC0 の起動許可設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_DTCD2_Start

概要	DTC2 起動
ヘッダ	r_cg_dtc.h
宣言	void R_DTCD2_Start(void)
説明	DTC2 の起動許可設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Set_SnoozeOn

概要	A/D 変換の Snooze 機能開始
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Set_SnoozeOn(void)
説明	A/D 変換の SNOOZE モード機能の開始設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Set_OperationOn

概要	A/D 電圧コンパレータ動作開始
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Set_OperationOn (void)
説明	A/D 変換の開始設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_IT8BIT0_CHANNEL0_Start

概要	8-bit IT カウント開始
ヘッダ	r_cg_it8bit.h
宣言	void R_TMR_RJ0_Start (void)
説明	8-bit IT の起動許可設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] r_doc_interrupt

概要	データ演算回路割り込み処理
ヘッダ	r_cg_doc.h
宣言	void r_doc_interrupt(void)
説明	データ演算回路割り込み時に周辺機能の初期化処理を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Set_SnoozeOff

概要	A/D 変換の Snooze 機能停止
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Set_SnoozeOff(void)
説明	A/D 変換の SNOOZE モード機能の停止設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Set_OperationOff

概要	A/D 変換禁止
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Set_OperationOff (void)
説明	A/D 変換の禁止設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_DTCD0_Stop

概要	DTC0 停止
ヘッダ	r_cg_dtc.h
宣言	void R_DTCD0_Stop (void)
説明	DTC0 の停止設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_DTCD2_Stop

概要	DTC2 停止
ヘッダ	r_cg_dtc.h
宣言	void R_DTCD2_Stop (void)
説明	DTC2 の停止設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_IT8BIT0_CHANNEL0_Stop

概要	8-bit IT カウント停止
ヘッダ	r_cg_it8bit.h
宣言	void R_IT8BIT0_CHANNEL0_Stop (void)
説明	8-bit IT の動作を停止します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_DOC_ClearFlag

概要	データ演算回路フラグクリア
ヘッダ	r_cg_doc.h
宣言	void R_R_DOC_ClearFlag (void)
説明	データ演算回路フラグ(DOPCF ビット)をクリアします。
引数	なし
リターン値	なし
備考	なし

5.7 フローチャート

図 5.1 にサンプルコードの全体フローを示します。

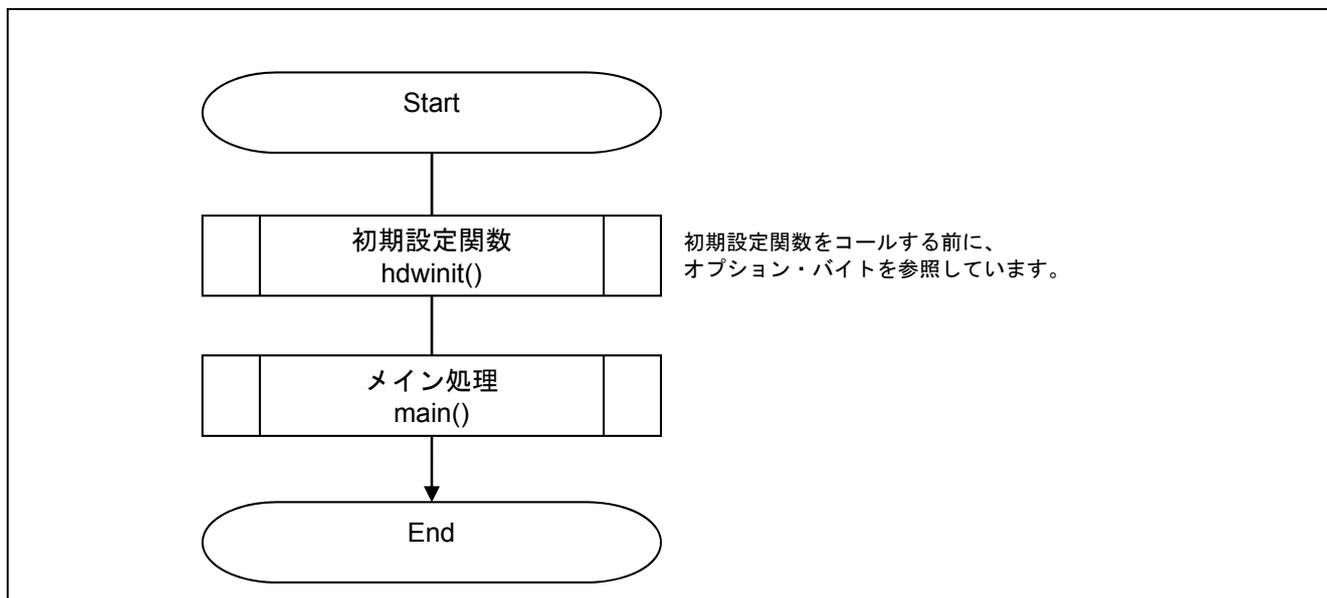


図 5.1 全体フロー

5.7.1 初期設定

図 5.2 に初期設定のフローチャートを示します。

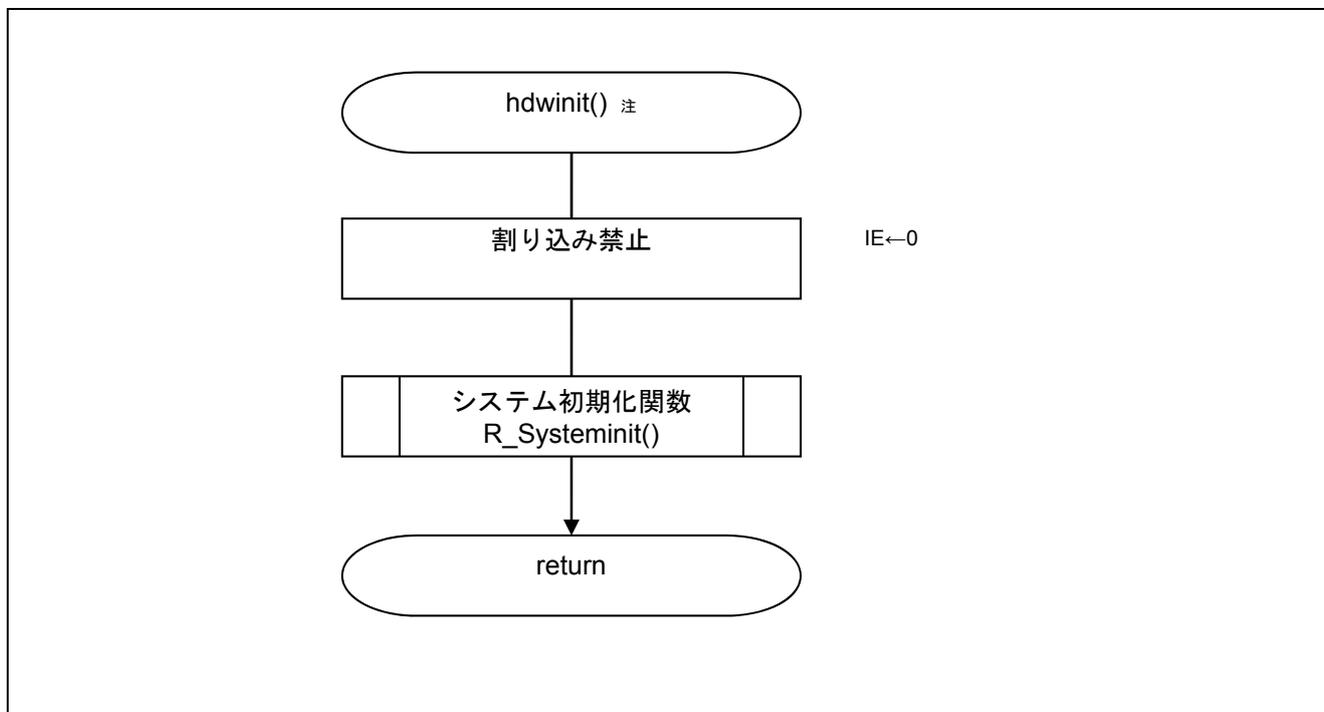


図 5.2 初期設定

5.7.2 周辺機能初期設定

図 5.3 に周辺機能初期設定のフローチャートを示します。

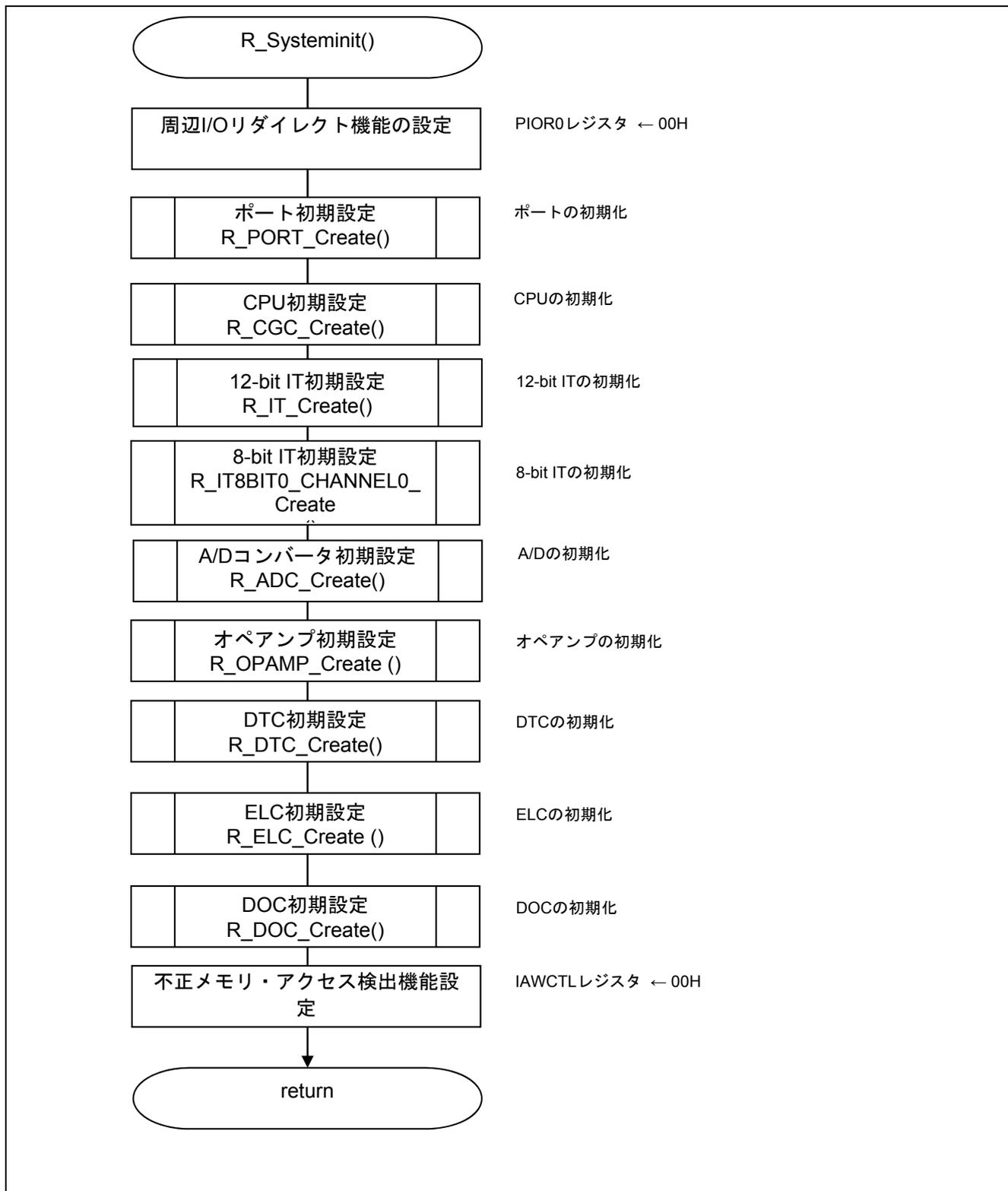


図 5.3 周辺機能初期設定

5.7.3 ポート初期設定

図 5.4 にポート初期設定のフローチャートを示します。

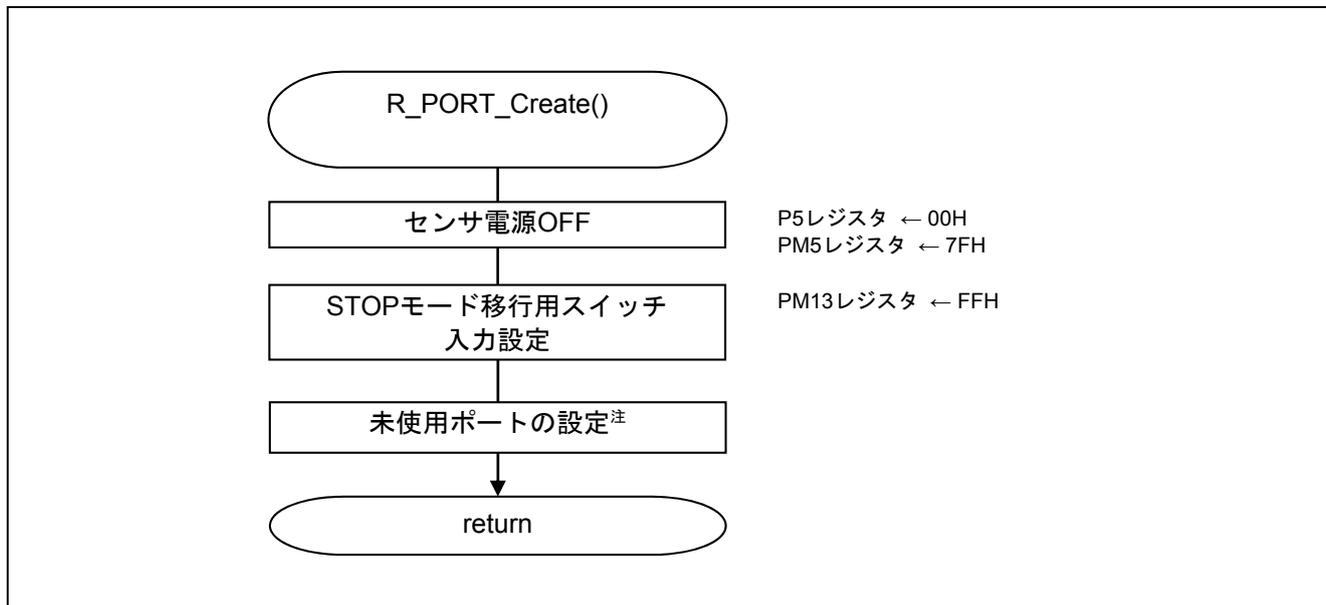


図 5.4 ポート初期設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN0451J) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい。

5.7.4 CPU 初期設定

図 5.5 に CPU 初期設定のフローチャートを示します。

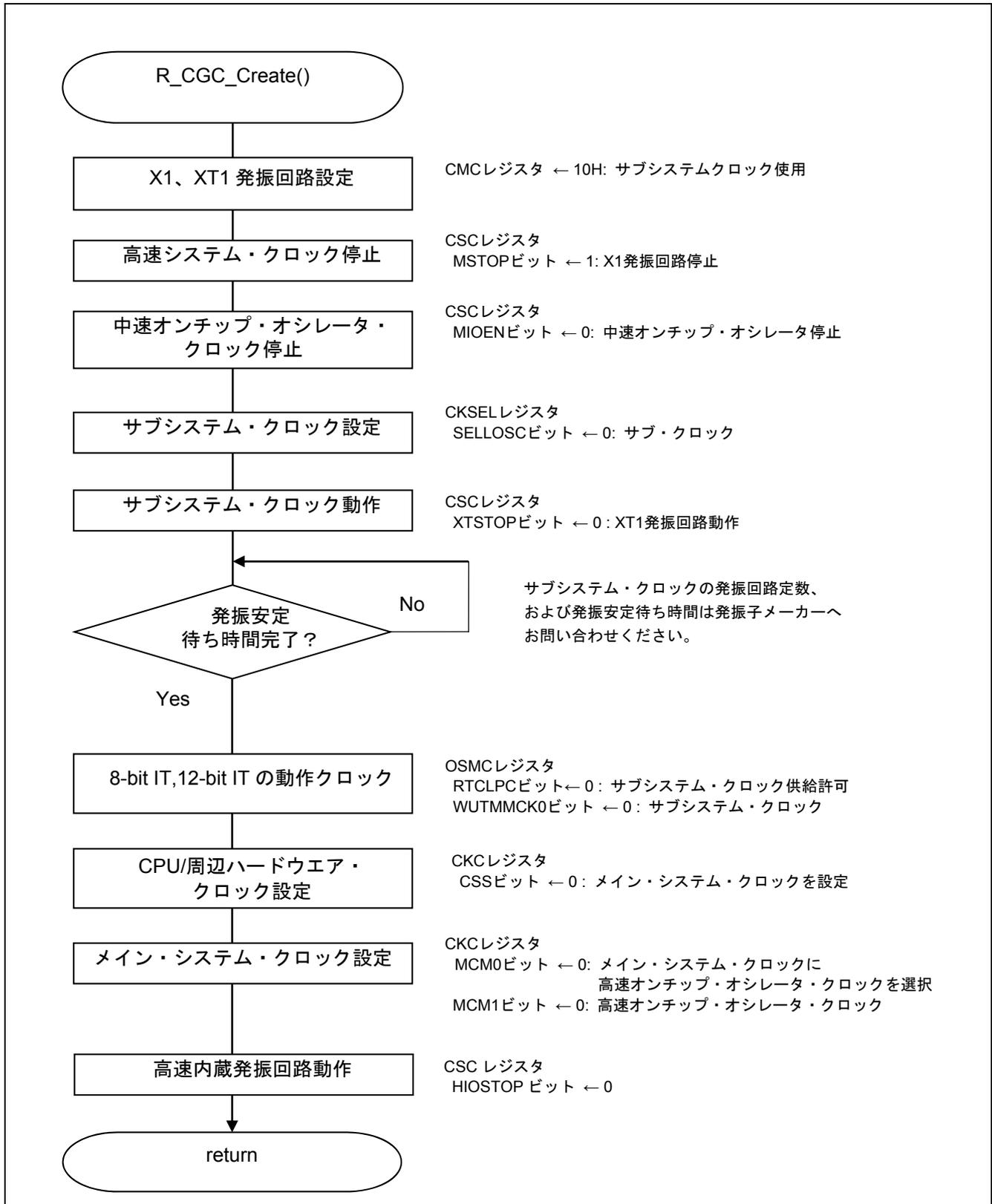


図 5.5 CPU の初期設定

X1、XT1 発振回路設定

・クロック動作モード制御レジスタ (CMC)

高速システム・クロック端子の動作モードを入力ポートモードに設定します。

サブシステム・クロック端子の動作モードを XT1 発振モードの低消費発振に設定します。

略号 : CMC

7	6	5	4	3	2	1	0
EXCLK	OSCSEL	EXCLKS	OSCSELS	0	AMPHS1	AMPHS0	AMPH
0	0	0	1	x	0	0	0

ビット 7～6

EXCLK	OSCSEL	高速システム・クロック端子の動作モード	X1/P121 端子	X2/EXCLK/P122 端子
0	0	入力ポート・モード	入力ポート	
0	1	X1 発振モード	水晶/セラミック発振子接続	
1	0	入力ポート・モード	入力ポート	
1	1	外部クロック入力モード	入力ポート	外部クロック入力

ビット 5～4

EXCLKS	OSCSELS	サブシステム・クロック端子の動作モード	XT1/P123 端子	XT2/EXCLKS/P124 端子
0	0	入力ポート・モード	入力ポート	
0	1	XT1 発振モード	水晶振動子接続	
1	0	入力ポート・モード	入力ポート	
1	1	外部クロック入力モード	入力ポート	外部クロック入力

ビット 2～1

AMPHS1	AMPHS0	XT1 発振回路の発振モード選択
0	0	低消費発振(デフォルト)
0	1	通常発振
1	0	超低消費発振
1	1	設定禁止

ビット 0

AMPH	X1 クロック発振周波数の制御
0	$1 \text{ MHz} \leq f_X \leq 10 \text{ MHz}$
1	$10 \text{ MHz} < f_X \leq 20 \text{ MHz}$

クロック動作の制御設定

- ・クロック動作ステータス制御レジスタ (CSC)
 - XT1 発振回路と高速オンチップ・オシレータを動作します。
 - X1 発振回路と中速オンチップ・オシレータを停止します。

略号 : CSC

7	6	5	4	3	2	1	0
MSTOP	XTSTOP	0	0	0	0	MIOEN	HIOSTOP
1	0	x	x	x	x	0	0

ビット7

MSTOP	高速システム・クロックの動作制御		
	X1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	X1 発振回路動作	EXCLK 端子からの外部クロック有効	入力ポート
1	X1 発振回路停止	EXCLK 端子からの外部クロック無効	

ビット6

XTSTOP	サブシステム・クロックの動作制御		
	XT1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	XT1 発振回路動作	EXCLKS 端子からの外部クロック有効	入力ポート
1	XT1 発振回路停止	EXCLKS 端子からの外部クロック無効	

ビット1

MIOEN	中速オンチップ・オシレータ・クロックの動作制御
0	中速オンチップ・オシレータ停止
1	中速オンチップ・オシレータ動作

ビット0

HIOSTOP	高速オンチップ・オシレータ・クロックの動作制御
0	高速オンチップ・オシレータ動作
1	高速オンチップ・オシレータ停止

サブシステム・クロック設定

- ・サブシステム・クロック選択レジスタ (CKSEL)
サブシステム・クロックとしてサブ・クロックを選択します。

略号 : CKSEL

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	SELLOSC
x	x	x	x	x	x	x	0

ビット0

SELLOSC	サブ・クロック/低速オンチップ・オシレータクロック選択
0	サブ・クロック
1	低速オンチップ・オシレータクロック

8-bit IT,12-bit IT の動作クロック設定

- ・サブシステム・クロック供給モード制御レジスタ (OSMC)
STOP モード時の周辺機能へのサブシステム・クロック供給を許可します。
8-bit IT,12-bit IT の動作クロックとしてサブシステム・クロックを選択します。

略号 : OSMC

7	6	5	4	3	2	1	0
RTCLPC	0	0	WUTMM CK0	0	0	0	0
0	x	x	0	x	x	x	x

ビット7

RTCLPC	STOP モード時およびサブシステム・クロックで CPU 動作中の HALT モード時の設定
0	周辺機能へのサブシステム・クロック供給許可
1	リアルタイム・クロック, 12 ビット・インターバル・タイマ, 8 ビット・インターバル・タイマ, クロック出力/ブザー出力制御回路以外の周辺機能へのサブシステム・クロック供給停止

ビット4

WUTMMCK0	リアルタイム・クロック, 周波数測定回路, 12 ビット・インターバル・タイマ, 8 ビット・インターバル・タイマ, クロック出力/ブザー出力制御回路の動作クロックの選択
0	サブシステム・クロック
1	低速オンチップ・オシレータ・クロック

システム・クロック制御設定

・システム・クロック制御レジスタ (CKC)

CPU/周辺ハードウェア・クロックに高速オンチップ・オシレータ・クロックを選択します。

略号 : CKC

7	6	5	4	3	2	1	0
CLS	CSS	MCS	MCM0	0	0	MCS1	MCM1
x	0	x	x	x	x	0	0

ビット 6

CSS	CPU/周辺ハードウェア・クロック (fCLK) の選択
0	メイン・システム・クロック (fMAIN)
1	サブシステム・クロック (fSUB)

ビット 1

MCM0	メイン・システム・クロック (fMAIN) の動作制御
0	メイン・システム・クロック (fMAIN) に高速オンチップ・オシレータ・クロック (fIH) を選択
1	メイン・システム・クロック (fMAIN) に高速システム・クロック (fMX) を選択

ビット 0

MCM1	メイン・オンチップ・オシレータ・クロック (fOCO) の動作制御
0	高速オンチップ・オシレータ・クロック
1	中速オンチップ・オシレータ・クロック

5.7.5 12-bit IT 初期設定

図 5.6 に 12-bit IT 初期設定のフローチャートを示します。

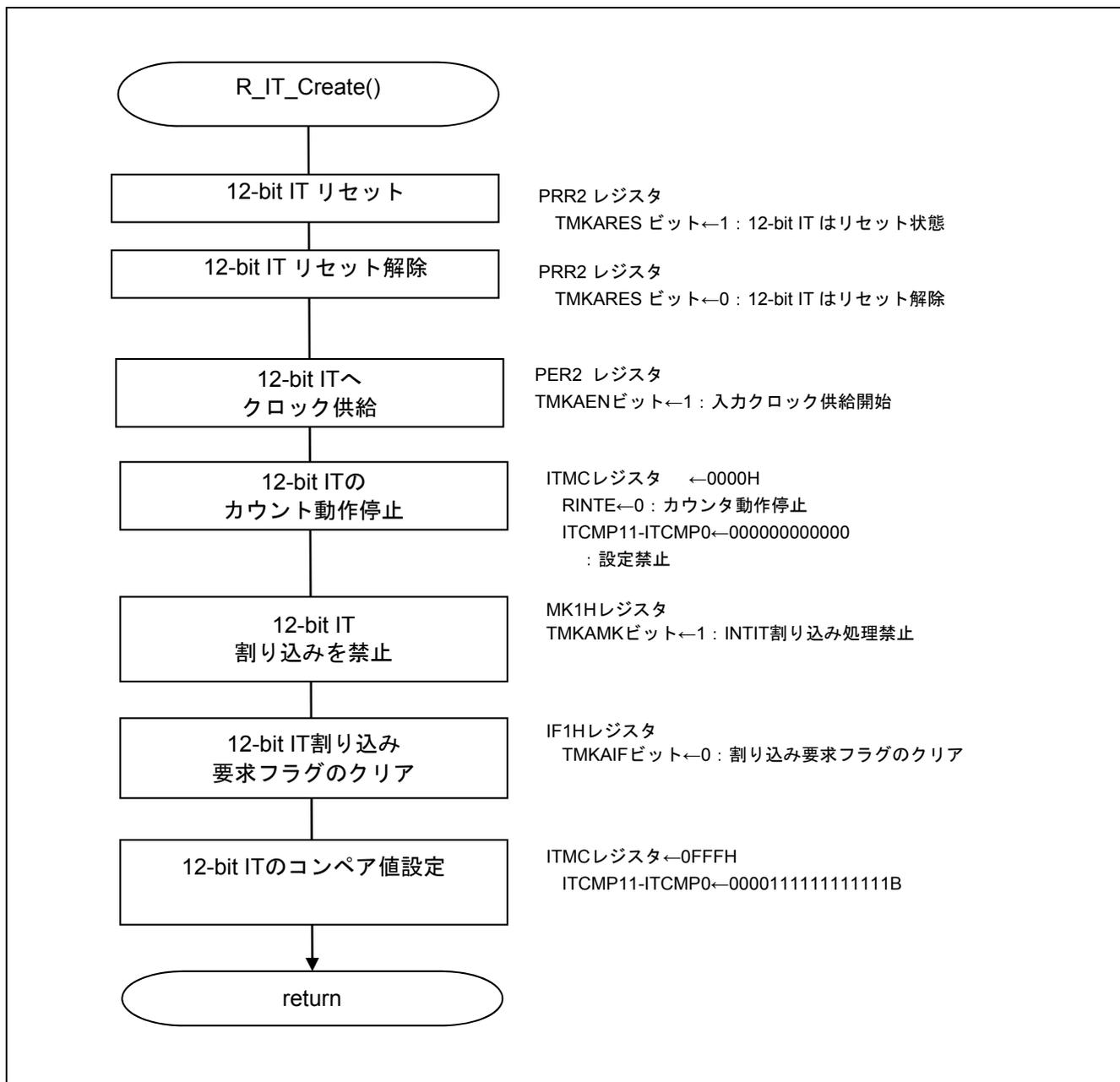


図 5.6 12-bit IT 初期設定

12-bit IT リセット

- ・周辺リセット制御レジスタ 2 (PRR2)
12-bit IT をリセットします。

略号 : PRR2

	7	6	5	4	3	2	1	0
TMKARES	0	DOCRES	0	0	0	0	0	0
1	x	x	x	x	x	x	x	x

ビット 7

TMKARES	12 ビット・インターバル・タイマのリセット制御
0	12 ビット・インターバル・タイマのリセット解除
1	12 ビット・インターバル・タイマはリセット状態

12-bit IT リセット解除

- ・周辺リセット制御レジスタ 2 (PRR2)
12-bit IT のリセット状態を解除します。

略号 : PRR2

	7	6	5	4	3	2	1	0
TMKARES	0	DOCRES	0	0	0	0	0	0
0	x	x	x	x	x	x	x	x

ビット 7

TMKARES	12 ビット・インターバル・タイマのリセット制御
0	12 ビット・インターバル・タイマのリセット解除
1	12 ビット・インターバル・タイマはリセット状態

12-bit IT クロック 供給開始

- ・周辺イネーブル・レジスタ 2 (PER2)
- 12-bit IT クロック 供給を開始します。

略号 : PER2

7	6	5	4	3	2	1	0
TMKAEN	FMCEN	DOCEN	0	0	0	0	0
1	x	x	x	x	x	x	x

ビット 7

TMKAEN	12 ビット・インターバル・タイマの入カクロック 供給の制御
0	入カクロック 供給停止
1	入カクロック 供給許可

12-bit IT 割り込みの設定

- ・割り込み要求フラグ・レジスタ (IF1H)
- 割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK1H)
- 割り込み処理禁止

略号 : IF1H

7	6	5	4	3	2	1	0
0	DOCIF	CMPIF1	CMPIF0	KRIF	TMKAIF	RTCIF	ADIF
x	x	x	x	x	0	x	x

ビット 2

TMKAIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

7	6	5	4	3	2	1	0
0	DOCMK	CMPMK1	CMPMK0	KRMK	TMKAMK	RTCMK	ADMK
x	x	x	x	x	1	x	x

ビット 2

TMKAMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

12-bit IT カウント動作とコンペア値の設定

- ・ 12 ビット・インターバル・タイマ・コントロール・レジスタ(ITMC)

12-bit IT のカウンタ動作を停止します。

コンペア値の設定を行います。

略号 : ITMC

15	14	13	12	11 - 0
RINTE	0	0	0	ITCMP 11 - ITCMP 0
0	x	x	x	111111111111

ビット 1 5

RINTE	12 ビット・インターバル・タイマの動作制御
0	カウンタ動作停止
1	カウンタ動作開始

ビット 1 1 - 0

ITCMP11 - ITCMP0	定周期割り込み(INTRTC)の選択
001H	「カウント・クロック周期 × (ITCMP 設定値 + 1)」の 定周期割り込みを発生します。
. . .	
FFFH	
000H	設定禁止

5.7.6 8-bit IT 初期設定

図 5.7 に 8-bit IT 初期設定のフローチャートを示します。

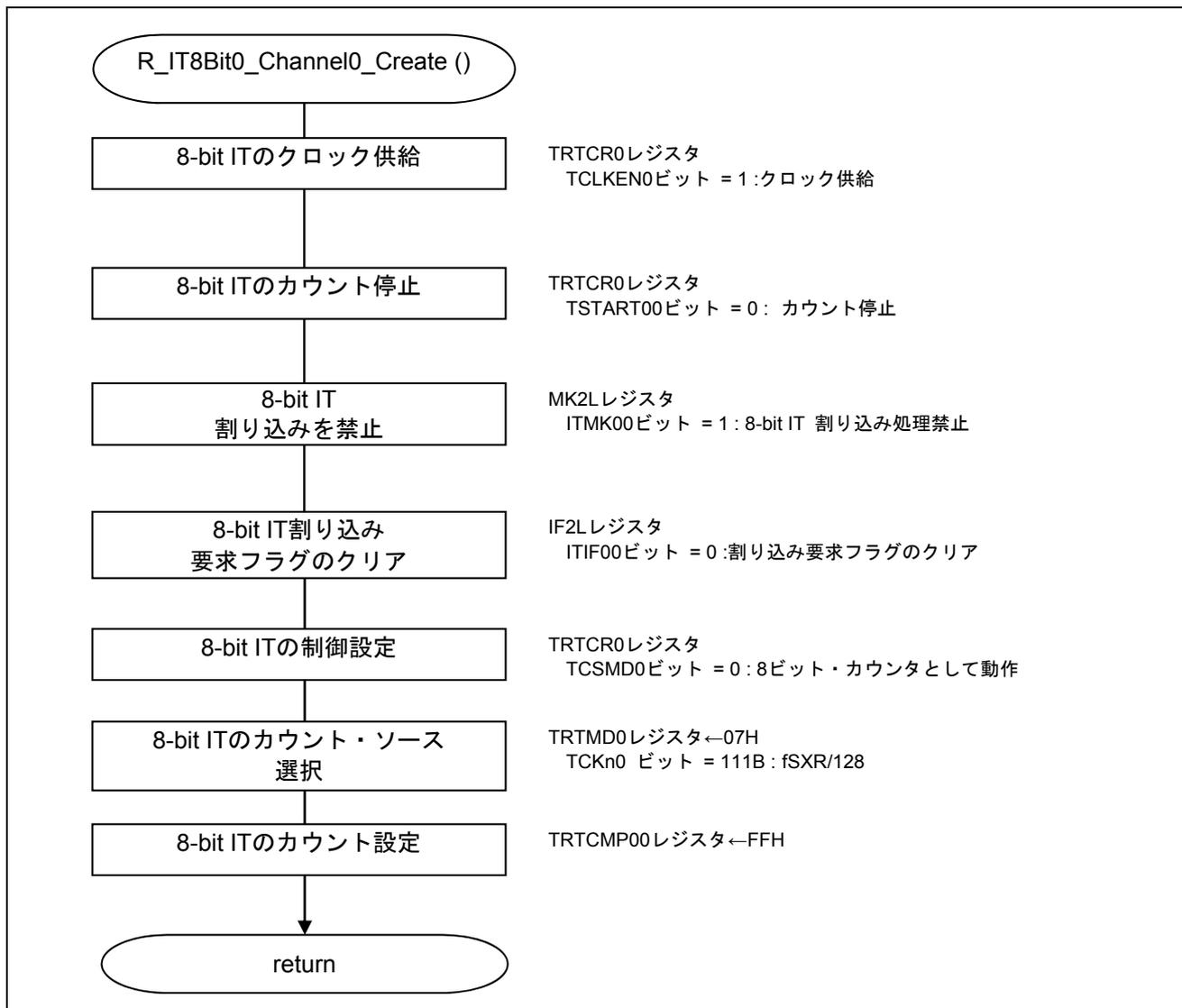


図 5.7 8-bit IT の設定

8-bit IT の制御設定

- ・ 8 ビット・インターバル・タイマ制御レジスタ 0 (TRTCR0)
- 8 ビットカウンタとしてクロック供給を開始します。

略号 : TRTCR0

	7	6	5	4	3	2	1	0
TCSMD0	0	0	TCLKEN0	0	TSTART01	0	TSTART00	
0	x	x	1	x	x	x	0	

ビット 7

TCSMD0	モード選択
0	8 ビット・カウンタとして動作
1	16 ビット・カウンタとして動作(チャンネル 0, チャンネル 1 を連結)

ビット 4

TCLKEN0	8 ビット・インターバル・タイマ・クロック許可
0	クロック停止
1	クロック供給

ビット 0

TSTART00	8 ビット・インターバル・タイマ 0 カウント開始
0	カウント停止
1	カウント開始

8-bit IT 割り込みの設定

- ・ 割り込みマスク・フラグ・レジスタ(MK2L)
割り込み処理禁止
- ・ 割り込み要求フラグ・レジスタ(IF2L)
割り込み要求フラグのクリア

略号 : MK2L

	7	6	5	4	3	2	1	0
FLMK	0	0	0	0	ITMK11	ITMK10	ITMK01	ITMK00
	x	x	x	x	x	x	x	1

ビット 0

ITMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF2L

	7	6	5	4	3	2	1	0
FLIF	0	0	0	0	ITIF11	ITIF10	ITIF01	ITIF00
	x	x	x	x	x	x	x	0

ビット 0

ITIF00	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

8-bit IT のカウント・ソース設定

- ・8ビット・インターバル・タイマ分周レジスタ0 (TRTMD0)
カウンタ値を設定します。

略号 : TRTMD0

7	6	5	4	3	2	1	0
0	TCK01			0	TCK00		
x	x	x	x	x	111		

ビット 2～ビット 0

TCK00			8ビット・インターバル・タイマ0分周選択
ビット2	ビット1	ビット	
0	0	0	fSXRまたはfIL
0	0	1	fSXR/2またはfIL/2
0	1	0	fSXR/4またはfIL/4
0	1	1	fSXR/8またはfIL/8
1	0	0	fSXR/16またはfIL/16
1	0	1	fSXR/32またはfIL/32
1	1	0	fSXR/64またはfIL/64
1	1	1	fSXR/128またはfIL/128

8-bit IT のカウント設定

- ・8ビット・インターバル・タイマ・コンペア・レジスタ00 (TRTCMP00)
カウンタ値を設定します。

略号 : TRTCMP00

7	6	5	4	3	2	1	0
1	1	1	1	1	1	1	1

ビット 7～ビット 0

機能
8ビットのカウンタです

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

5.7.7 A/D コンバータ初期設定

図 5.8 に A/D コンバータ初期設定のフローチャートを示します。

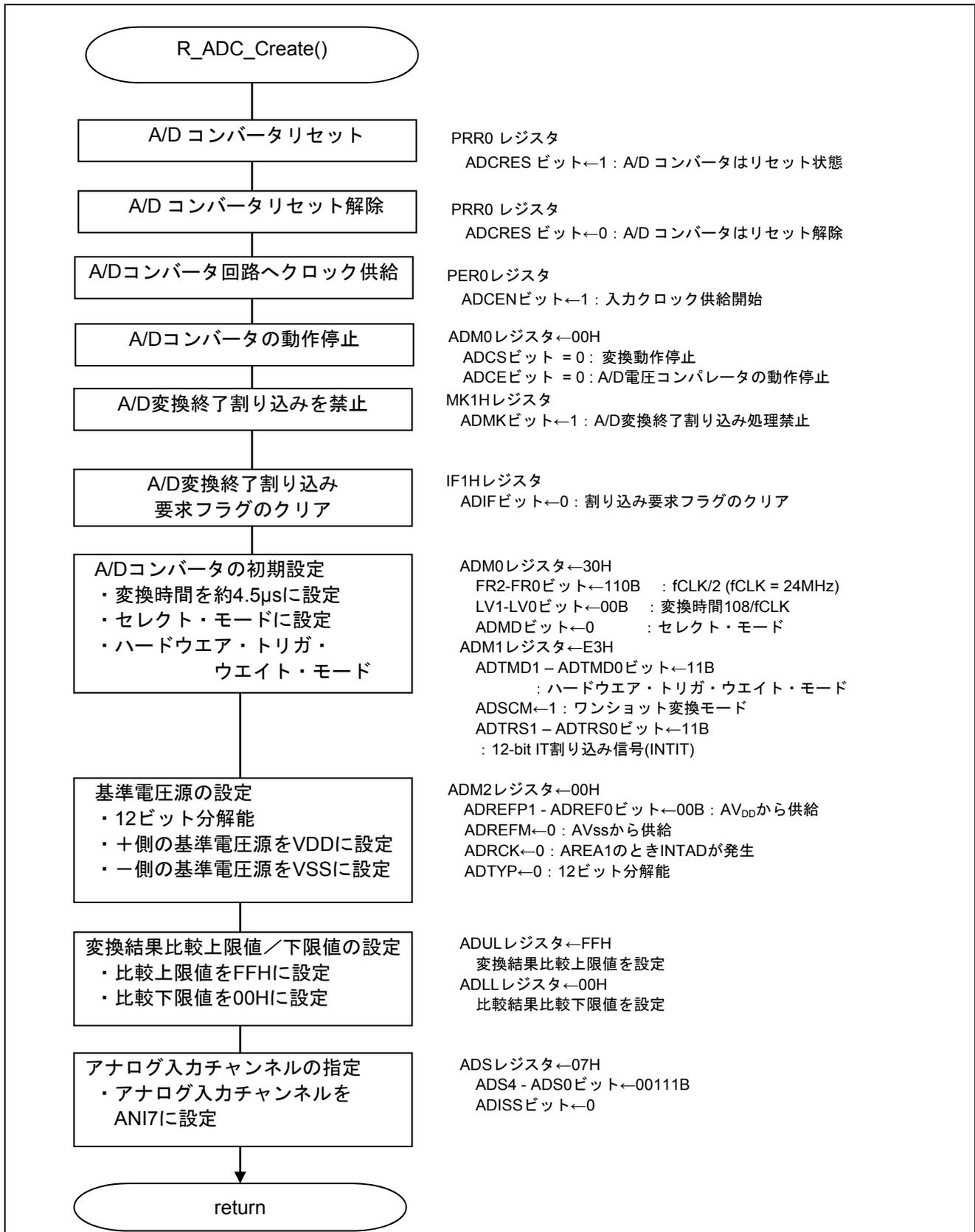


図 5.8 A/D コンバータの設定

A/D コンバータリセット

- ・周辺リセット制御レジスタ 0 (PRR0)
A/D コンバータをリセットします。

略号 : PRR0

7	6	5	4	3	2	1	0
0	0	ADCRES	0	0	SAU0RES	0	0
x	x	1	x	x	x	x	x

ビット 5

ADCRES	A/D コンバータのリセット制御
0	A/D コンバータのリセット解除
1	A/D コンバータはリセット状態

A/D コンバータリセット解除

- ・周辺リセット制御レジスタ 0 (PRR0)
A/D コンバータのリセット状態を解除します。

略号 : PRR0

7	6	5	4	3	2	1	0
0	0	ADCRES	0	0	SAU0RES	0	0
x	x	0	x	x	x	x	x

ビット 5

ADCRES	A/D コンバータのリセット制御
0	A/D コンバータのリセット解除
1	A/D コンバータはリセット状態

A/D コンバータへのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)
A/D コンバータへのクロック供給を開始します。

略号 : PER0

	7	6	5	4	3	2	1	0
RTCEN	0	ADCEN	0	0	SAU0EN	0	TAU0EN	
	x	x	1	x	x	x	x	x

ビット 5

ADCEN	A/D コンバータの入カクロックの制御
0	入カクロック供給停止
1	入カクロック供給

A/D 変換終了割り込みの設定

- ・ 割り込みマスク・フラグ・レジスタ(MK1H)
割り込み処理禁止
- ・ 割り込み要求フラグ・レジスタ(IF1H)
割り込み要求フラグのクリア

略号 : MK1H

7	6	5	4	3	2	1	0
0	DOCMK	CMPMK1	CMPMK0	KRMK	TMKAMK	RTCMK	ADMK
x	x	x	x	x	x	x	1

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF1H

7	6	5	4	3	2	1	0
0	DOCIF	CMPIF1	CMPIF0	KRIF	TMKIF	RTCIF	ADIF
x	x	x	x	x	x	x	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

A/D 変換時間と動作モードの設定

・ A/D コンバータ・モード・レジスタ 0(ADM0)

A/D 変換動作の制御

A/D 変換チャンネル選択モードの指定

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
0	0	1	1	0	0	0	0

ビット 7

ADCS	A/D 変換動作の制御
0	変換動作停止
1	変換動作許可

ビット 6

ADMD	A/D チャンネル選択モードを指定
0	セレクト・モード
1	スキャン・モード

ビット 5-1

ADM0					モード	変換時間の選択					変換 クロック (f _{AD})			
FR2	FR1	FR0	LV1	LV2		f _{CLK} = 1MHz	f _{CLK} = 4MHz	f _{CLK} = 8MHz	f _{CLK} = 16MHz	f _{CLK} = 24MHz				
0	0	0	0	0	標準1	設定禁止	設定禁止	設定禁止	設定禁止	72μs	f _{CLK} /32			
0	0	1								54μs	36μs	f _{CLK} /16		
0	1	0								54μs	27μs	18μs	f _{CLK} /8	
0	1	1								40.5μs	20.25μs	13.5μs	f _{CLK} /6	
1	0	0								33.75μs	16.875μs	11.25μs	f _{CLK} /5	
1	0	1								54μs	27μs	13.5μs	9μs	f _{CLK} /4
1	1	0								27μs	13.5μs	6.75μs	4.5μs	f _{CLK} /2
1	1	1								54μs	13.5μs	6.75μs	3.375μs	設定禁止
0	0	0	0	1	標準2	設定禁止	設定禁止	設定禁止	設定禁止	88μs	f _{CLK} /32			
0	0	1								66μs	44μs	f _{CLK} /16		
0	1	0								66μs	33μs	22μs	f _{CLK} /8	
0	1	1								49.5μs	24.75μs	16.5μs	f _{CLK} /6	
1	0	0								41.25μs	20.625μs	13.75μs	f _{CLK} /5	
1	0	1								66μs	33μs	16.5μs	11μs	f _{CLK} /4
1	1	0								33μs	16.5μs	8.25μs	5.5μs	f _{CLK} /2
1	1	1								66μs	16.5μs	8.25μs	4.125μs	設定禁止

ビット 0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

A/D 変換トリガ・モードの設定

- ・ A/D コンバータ・モード・レジスタ 1(ADM1)
- ・ A/D 変換トリガ・モードの選択
- ・ A/D 変換動作モードの設定
- ・ ハードウェア・トリガ信号の選択

略号 : ADM1

7	6	5	4	3	2	1	0
ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
1	1	1	x	x	x	1	1

ビット 7-6

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	x	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ビット 5

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

ビット 1-0

ADTRS1	ADTRS0	ハードウェア・トリガ信号の選択
0	0	タイマ・チャンネル 01 のカウント完了またはキャプチャ完了割り込み信号(INTTM01)
0	1	設定禁止
1	0	リアルタイム・クロック割り込み信号(INTRTC)
1	1	12 ビット・インターバル・タイマ割り込み信号(INTIT)

基準電圧源の設定

- ・ A/D コンバータ・モード・レジスタ 2(ADM2)
- A/D コンバータの+側の基準電圧源の選択
- A/D コンバータの-側の基準電圧源の選択
- 変換結果上限/下限値チェック
- SNOOZE モードの設定
- A/D 変換分解能の設定

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADYTP
0	0	0	x	0	0	0	0

ビット 7-6

ADREFP1	ADREFP0	A/D コンバータの+側の基準電圧源の選択
0	0	AV_{DD} から供給
0	1	AV _{REFP} /ANI0 から供給
1	0	内部基準電圧 (1.45 V) から供給
1	1	設定禁止

ビット 5

ADREFM	A/D コンバータの-側の基準電圧源の選択
0	AV_{SS} から供給
1	AV _{REFM} /ANI1 から供給

ビット 3

ADRCK	変換結果上限/下限値チェック
0	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタ (AREA1) のとき割り込み信号 (INTAD) が発生。
1	ADCR レジスタ < ADLL レジスタ (AREA2)、ADUL レジスタ < ADCR レジスタ (AREA3) のとき割り込み信号 (INTAD) が発生。

ビット 2

AWC	SNOOZE モードの設定
0	SNOOZE モード機能を使用しない
1	SNOOZE モード機能を使用する

ビット 0

ADYTP	A/D 変換分解能の設定
0	12 ビット分解能
1	8 ビット分解能

変換結果比較上限値／下限値の設定

- ・変換結果比較上限値設定レジスタ (ADUL)
 - ・変換結果比較下限値設定レジスタ (ADLL)
- 変換結果比較上限値／下限値の設定

略号 : ADUL

7	6	5	4	3	2	1	0
ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
1							

略号 : ADLL

7	6	5	4	3	2	1	0
ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
0							

入力チャネルの指定

- ・アナログ入力チャネル指定レジスタ (ADS)
- A/D 変換するアナログ電圧の入力チャネルを指定

略号 : ADS

	7	6	5	4	3	2	1	0
ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0	
0	x	x	0	0	1	1	1	

ビット7、4-0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力 チャンネル	入力ソース
0	0	0	0	0	0	ANI0	P10/ANI0/AVREFP 端子
0	0	0	0	0	1	ANI1	P11/ANI1/AVREFM 端子
0	0	0	0	1	0	ANI2	P12/ANI2 端子
0	0	0	0	1	1	ANI3	P13/ANI3 端子
0	0	0	1	0	0	ANI4	P14/ANI4 端子
0	0	0	1	0	1	ANI5	P15/ANI5 端子
0	0	0	1	1	0	ANI6	P16/ANI6 端子
0	0	0	1	1	1	ANI7	P17/ANI7 端子
0	0	1	0	0	0	ANI8	P25/ANI8 端子
0	0	1	0	0	1	ANI9	P24/ANI9 端子
0	0	1	0	1	0	ANI10	P23/ANI10 端子
0	0	1	0	1	1	ANI11	P22/ANI11 端子
0	0	1	1	0	0	ANI12	P21/ANI12 端子
0	0	1	1	0	1	ANI13	P20/ANI13 端子
0	1	0	0	0	0	ANI16	P02/ANI16 端子
0	1	0	0	0	1	ANI17	P03/ANI17 端子
0	1	0	1	1	0	ANI18	P04/ANI18 端子
1	0	0	0	0	0	—	温度センサ出力電圧
1	0	0	0	0	1	—	内部基準電圧(1.45 V)
上記以外						設定禁止	

5.7.8 オペアンプ初期設定

図 5.9 にオペアンプ初期設定のフローチャートを示します。

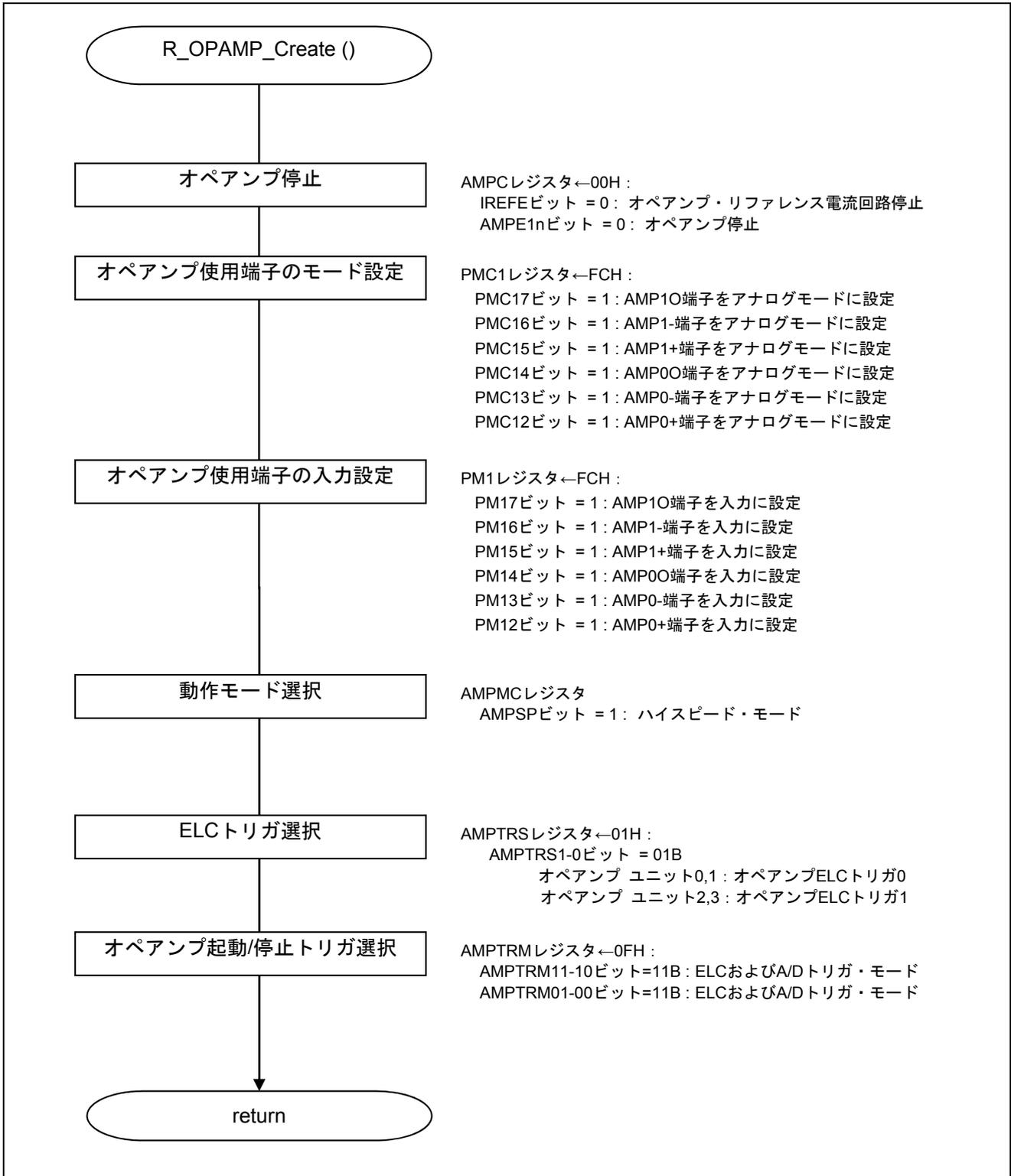


図 5.9 オペアンプ初期設定

オペアンプ停止

- ・オペアンプ・制御レジスタ (AMPC)
オペアンプを停止します。

略号 : AMPC

7	6	5	4	3	2	1	0
IREFE	0	0	0	AMPE3	AMPE2	AMPE1	AMPE0
0	x	x	x	0	0	0	0

ビット 7

IREFE	オペアンプ・リファレンス電流回路の動作制御
0	オペアンプ・リファレンス電流回路停止
1	オペアンプ・リファレンス電流回路動作許可

ビット 3～0

AMPE _n	オペアンプの動作制御
0	オペアンプ停止
1	ソフトウェア・トリガ・モード : オペアンプ動作許可 ELC トリガ・モードまたは, ELC および A/D トリガ・モード : ELC 待機許可

オペアンプ使用端子のモード設定

- ・ポート・モード・コントロール・レジスタ 0 (PMC1)
オペアンプで使用する端子をアナログ入力に設定します。

略号 : PMC1

7	6	5	4	3	2	1	0
PMC17	PMC16	PMC15	PMC14	PMC13	PMC12	PMC11	PMC10
1	1	1	1	1	1	x	x

ビット 7 ~ 0

PMC1n	Pmn 端子のデジタル入出力/アナログ入力の選択 (n = 0-7)
0	デジタル入出力(アナログ入力以外の兼用機能)
1	アナログ入力

オペアンプ使用端子の入力設定

- ・ポート・モード・レジスタ 0 (PM1)
オペアンプで使用する端子を入力モードに設定します。

略号 : PM1

7	6	5	4	3	2	1	0
PM17	PM16	PM15	PM14	PM13	PM12	PM11	PM10
1	1	1	1	1	1	x	x

ビット 7 ~ 0

PM1n	Pmn 端子の入出力モードの選択 (n = 0-7)
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入力モード(入力ポートとして機能(出力バッファ・オフ))

オペアンプの動作モード設定

- ・オペアンプ・モード制御レジスタ (AMPMC)
オペアンプをハイスピード・モードに設定します。

略号 : AMPMC

7	6	5	4	3	2	1	0
AMPSP	0	0	0	AMPPC3	AMPPC2	AMPPC1	AMPPC0
1	x	x	x	x	x	x	x

ビット 7

AMPSP	動作モード選択(全ユニット共通)
0	ロウパワー・モード(ロウ・スピード)
1	ハイスピード・モード

ELC トリガ選択

- ・オペアンプ ELC トリガ選択レジスタ (AMPTRS)
- オペアンプの ELC トリガを設定します。

略号 : AMPTRS

7	6	5	4	3	2	1	0
0	0	0	0	0	0	AMPTRS1	AMPTRS0
x	x	x	x	x	x	0	1

ビット1~0

AMPTRS1	AMPTRS0	ELC トリガ選択
0	0	オペアンプ ユニット0: オペアンプ ELC トリガ0 オペアンプ ユニット1: オペアンプ ELC トリガ1 オペアンプ ユニット2: オペアンプ ELC トリガ2 オペアンプ ユニット3: オペアンプ ELC トリガ3
0	1	オペアンプ ユニット0: オペアンプ ELC トリガ0 オペアンプ ユニット1: オペアンプ ELC トリガ0 オペアンプ ユニット2: オペアンプ ELC トリガ1 オペアンプ ユニット3: オペアンプ ELC トリガ1
1	0	設定禁止
1	1	オペアンプ ユニット0: オペアンプ ELC トリガ0 オペアンプ ユニット1: オペアンプ ELC トリガ0 オペアンプ ユニット2: オペアンプ ELC トリガ0 オペアンプ ユニット3: オペアンプ ELC トリガ0

オペアンプ起動/停止トリガ選択

- ・ オペアンプ・トリガモード制御レジスタ (AMPTRM)
オペアンプの起動/停止トリガを設定します。

略号 : AMPTRM

7	6	5	4	3	2	1	0
AMPTRM31	AMPTRM30	AMPTRM21	AMPTRM20	AMPTRM11	AMPTRM10	AMPTRM01	AMPTRM00
x	x	x	x	1	1	1	1

ビット3～0

AMPTRMn1	AMPTRMn0	オペアンプ機能 起動/停止トリガ制御
0	0	ソフトウェア・トリガ・モード <ul style="list-style-type: none"> ・ AMPC レジスタ設定によるオペアンプの起動/停止制御が可能 ・ ELC トリガによるオペアンプの起動は不可 ・ A/D 変換終了トリガによるオペアンプ制御は不可
0	1	ELC トリガ・モード <ul style="list-style-type: none"> ・ AMPC レジスタ設定によるオペアンプの ELC トリガ待機設定/停止制御が可能 ・ ELC トリガによるオペアンプの起動が可能注 1 ・ A/D 変換終了トリガによるオペアンプ制御は不可
1	0	設定禁止
1	1	ELC および A/D トリガ・モード <ul style="list-style-type: none"> ・ AMPC レジスタ設定によるオペアンプの ELC トリガ待機設定/停止制御が可能 ・ ELC トリガによるオペアンプの起動が可能注 1 ・ A/D 変換終了トリガによるオペアンプの停止が可能注 2

備考 n : ユニット番号(n = 0, 1, 2, 3)

5.7.9 DTC 初期設定

図 5.10～図 5.12 に DTC 初期設定のフローチャートを示します。

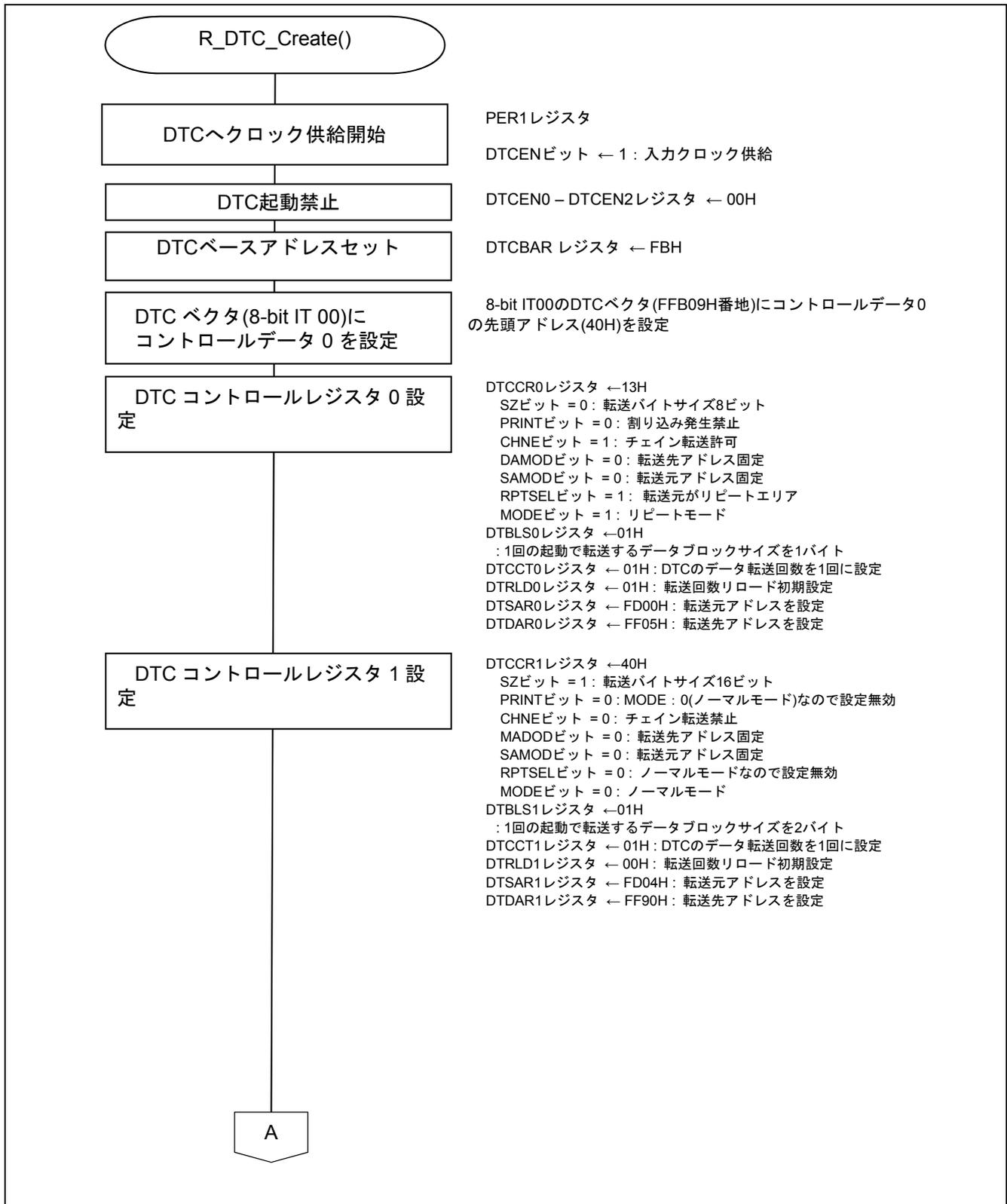


図 5.10 DTC 初期設定(1)

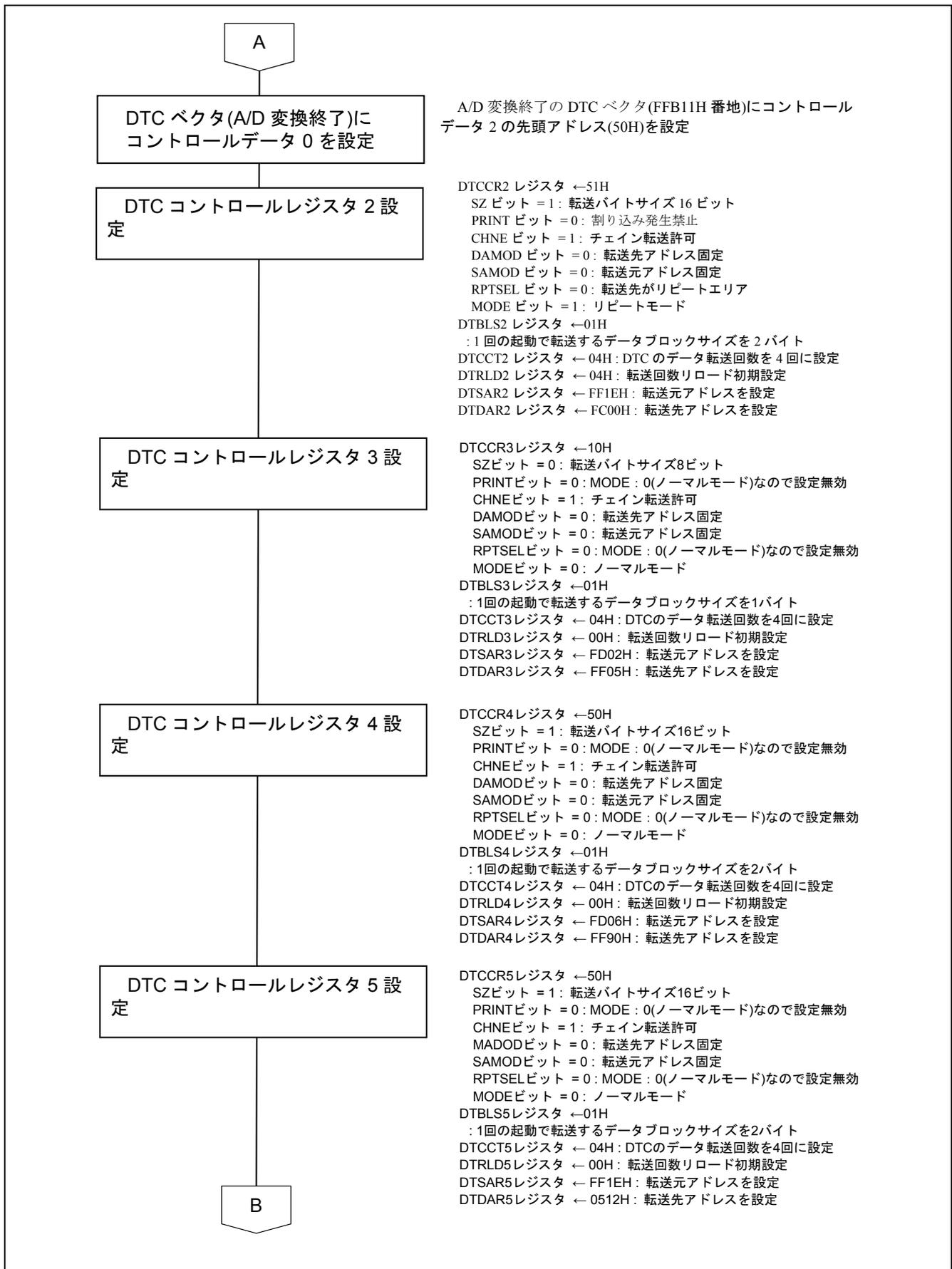


図 5.11 DTC 初期設定(2)

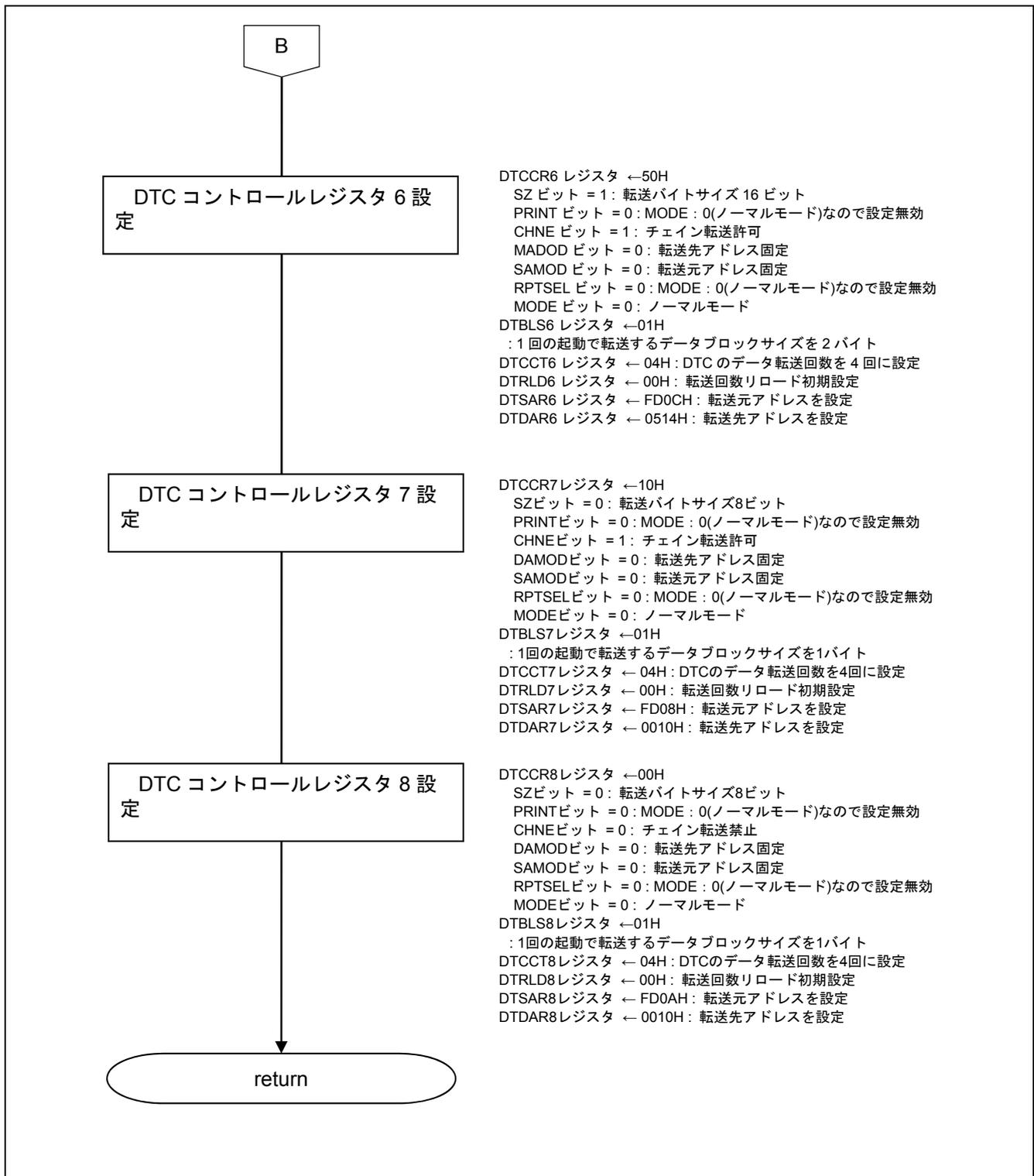


図 5.12 DTC 初期設定(3)

DTC へのクロック供給開始

- ・周辺イネーブル・レジスタ 1 (PER1)
DTC へのクロック供給を開始します。

略号 : PER1

7	6	5	4	3	2	1	0
0	0	CMPEN	0	DTCEN	0	0	0
x	x	x	x	1	x	x	x

ビット 3

DTCEN	DTC の入力クロックの制御
0	入力クロック供給停止
1	入力クロック供給

DTC 起動禁止

- ・DTC 起動許可レジスタ i (DTCENi) (i=0~2)
DTC 起動を禁止します。

略号 : DTCENi

7	6	5	4	3	2	1	0
DTCENi7	DTCENi6	DTCENi5	DTCENi4	DTCENi3	DTCENi2	DTCENi1	DTCENi0
0							

ビット 7 - ビット 0 (下記はビット 7 の例で記載します。(ビット 7 - ビット 0 は同じ内容))

DTCENi7	DTC 起動許可 i7
0	起動禁止
1	起動許可

DTC ベースアドレス

- ・DTC ベースアドレスレジスタ (DTCBAR)
DTC ベースアドレスに“FBH”を設定します。

略号 : DTCBAR

7	6	5	4	3	2	1	0
DTCBAR7	DTCBAR6	DTCBAR5	DTCBAR4	DTCBAR3	DTCBAR2	DTCBAR1	DTCBAR0
1	1	1	1	1	0	1	1

DTC 制御レジスタ 0 設定

- ・ DTC 制御レジスタ 0 (DTCCR0)
- 8 ビット・チェイン転送許可・リピートモードに設定します。

略号 : DTCCR0

7	6	5	4	3	2	1	0
0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
-	0	0	1	0	0	1	1

ビット 6

SZ	データサイズを選択
0	8 ビット
1	16 ビット

ビット 5

RPTINT	リピートモード割込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可

MODE ビットが 0 (ノーマルモード) のとき RPTINT ビットの設定は無効です。

ビット 4

CHNE	チェイン転送の許可・禁止
0	チェイン転送禁止
1	チェイン転送許可

DTCCR23 レジスタの CHNE ビットは 0 (チェイン転送禁止) にしてください。

ビット 3

DAMOD	転送先アドレスの制御
0	固定
1	加算

MODE ビットが 1 (リピートモード) で RPTSEL ビットが 0 (転送先がリピートエリア) のとき DAMOD ビットの設定は無効です。

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算

MODE ビットが 1 (リピートモード) で RPTSEL ビットが 1 (転送元がリピートエリア) のとき SAMOD ビットの設定は無効です。

ビット 1

RPTSEL	リピートエリアの選択
0	転送先がリピートエリア
1	転送元がリピートエリア

ビット 0

MODE	転送モードの選択
0	ノーマルモード
1	リピートモード

DTC 制御レジスタ 1 設定

- ・ DTC 制御レジスタ 1 (DTCCR1)
- ・ 16 ビット・チェーン転送禁止・ノーマルモードに設定します。

略号 : DTCCR1

7	6	5	4	3	2	1	0
0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
-	1	0	0	0	0	0	0

ビット 6

SZ	データサイズを選択
0	8 ビット
1	16 ビット

ビット 5

RPTINT	リピートモード割込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可
MODE ビットが 0 (ノーマルモード) のとき RPTINT ビットの設定は無効です。	

ビット 4

CHNE	チェーン転送の許可・禁止
0	チェーン転送禁止
1	チェーン転送許可
DTCCR23 レジスタの CHNE ビットは 0 (チェーン転送禁止) にしてください。	

ビット 3

DAMOD	転送先アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 0 (転送先がリピートエリア) のとき DAMOD ビットの設定は無効です。	

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 1 (転送元がリピートエリア) のとき SAMOD ビットの設定は無効です。	

ビット 1

RPTSEL	リピートエリアの選択
0	転送先がリピートエリア
1	転送元がリピートエリア
MODE ビットが 0 (ノーマルモード) のとき RPTSEL ビットの設定は無効です。	

ビット 0

MODE	転送モードの選択
0	ノーマルモード
1	リピートモード

DTC 制御レジスタ 2 設定

- ・ DTC 制御レジスタ 2 (DTCCR2)
- ・ 8ビット・チェイン転送許可・リピートモードに設定します。

略号 : DTCCR2

7	6	5	4	3	2	1	0
0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
-	1	0	1	0	0	0	1

ビット 6

SZ	データサイズの選択
0	8ビット
1	16ビット

ビット 5

RPTINT	リピートモード割込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可

MODE ビットが 0 (ノーマルモード) のとき RPTINT ビットの設定は無効です。

ビット 4

CHNE	チェイン転送の許可・禁止
0	チェイン転送禁止
1	チェイン転送許可

DTCCR23 レジスタの CHNE ビットは 0 (チェイン転送禁止) にしてください。

ビット 3

DAMOD	転送先アドレスの制御
0	固定
1	加算

MODE ビットが 1 (リピートモード) で RPTSEL ビットが 0 (転送先がリピートエリア) のとき DAMOD ビットの設定は無効です。

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算

MODE ビットが 1 (リピートモード) で RPTSEL ビットが 1 (転送元がリピートエリア) のとき SAMOD ビットの設定は無効です。

ビット 1

RPTSEL	リピートエリアの選択
0	転送先がリピートエリア
1	転送元がリピートエリア

MODE ビットが 0 (ノーマルモード) のとき RPTSEL ビットの設定は無効です。

ビット 0

MODE	転送モードの選択
0	ノーマルモード
1	リピートモード

DTC 制御レジスタ 3 設定

- ・ DTC 制御レジスタ 3 (DTCCR3)
- ・ 8ビット・チェーン転送許可・ノーマルモードに設定します。

略号 : DTCCR3

7	6	5	4	3	2	1	0
0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
-	0	0	1	0	0	0	0

ビット 6

SZ	データサイズを選択
0	8ビット
1	16ビット

ビット 5

RPTINT	リピートモード割込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可
MODE ビットが 0 (ノーマルモード) のとき RPTINT ビットの設定は無効です。	

ビット 4

CHNE	チェーン転送の許可・禁止
0	チェーン転送禁止
1	チェーン転送許可
DTCCR23 レジスタの CHNE ビットは 0 (チェーン転送禁止) にしてください。	

ビット 3

DAMOD	転送先アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 0 (転送先がリピートエリア) のとき DAMOD ビットの設定は無効です。	

ビット 2

SAMOD	転送先アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 1 (転送元がリピートエリア) のとき SAMOD ビットの設定は無効です。	

ビット 1

RPTSEL	リピートエリアの選択
0	転送先がリピートエリア
1	転送元がリピートエリア
MODE ビットが 0 (ノーマルモード) のとき RPTSEL ビットの設定は無効です。	

ビット 0

MODE	転送モードの選択
0	ノーマルモード
1	リピートモード

DTC 制御レジスタ 4 設定

- ・ DTC 制御レジスタ 4 (DTCCR4)
- ・ 8ビット・チェイン転送許可・ノーマルモードに設定します。

略号 : DTCCR4

7	6	5	4	3	2	1	0
0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
-	1	0	1	0	0	0	0

ビット 6

SZ	データサイズを選択
0	8ビット
1	16ビット

ビット 5

RPTINT	リピートモード割込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可
MODE ビットが 0 (ノーマルモード) のとき RPTINT ビットの設定は無効です。	

ビット 4

CHNE	チェイン転送の許可・禁止
0	チェイン転送禁止
1	チェイン転送許可
DTCCR23 レジスタの CHNE ビットは 0 (チェイン転送禁止) にしてください。	

ビット 3

DAMOD	転送先アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 0 (転送先がリピートエリア) のとき DAMOD ビットの設定は無効です。	

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 1 (転送元がリピートエリア) のとき SAMOD ビットの設定は無効です。	

ビット 1

RPTSEL	リピートエリアの選択
0	転送先がリピートエリア
1	転送元がリピートエリア
MODE ビットが 0 (ノーマルモード) のとき RPTSEL ビットの設定は無効です。	

ビット 0

MODE	転送モードの選択
0	ノーマルモード
1	リピートモード

DTC 制御レジスタ 5 設定

- ・ DTC 制御レジスタ 5 (DTCCR5)
- ・ 8ビット・チェーン転送許可・ノーマルモードに設定します。

略号 : DTCCR5

7	6	5	4	3	2	1	0
0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
-	1	0	1	0	0	0	0

ビット 6

SZ	データサイズを選択
0	8ビット
1	16ビット

ビット 5

RPTINT	リピートモード割込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可
MODE ビットが 0 (ノーマルモード) のとき RPTINT ビットの設定は無効です。	

ビット 4

CHNE	チェーン転送の許可・禁止
0	チェーン転送禁止
1	チェーン転送許可
DTCCR23 レジスタの CHNE ビットは 0 (チェーン転送禁止) にしてください。	

ビット 3

DAMOD	転送先アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 0 (転送先がリピートエリア) のとき DAMOD ビットの設定は無効です。	

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 1 (転送元がリピートエリア) のとき SAMOD ビットの設定は無効です。	

ビット 1

RPTSEL	リピートエリアの選択
0	転送先がリピートエリア
1	転送元がリピートエリア
MODE ビットが 0 (ノーマルモード) のとき RPTSEL ビットの設定は無効です。	

ビット 0

MODE	転送モードの選択
0	ノーマルモード
1	リピートモード

DTC 制御レジスタ 6 設定

- ・ DTC 制御レジスタ 6 (DTCCR6)
- ・ 8ビット・チェーン転送許可・ノーマルモードに設定します。

略号 : DTCCR6

7	6	5	4	3	2	1	0
0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
-	1	0	1	0	0	0	0

ビット 6

SZ	データサイズを選択
0	8ビット
1	16ビット

ビット 5

RPTINT	リピートモード割込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可
MODE ビットが 0 (ノーマルモード) のとき RPTINT ビットの設定は無効です。	

ビット 4

CHNE	チェーン転送の許可・禁止
0	チェーン転送禁止
1	チェーン転送許可
DTCCR23 レジスタの CHNE ビットは 0 (チェーン転送禁止) にしてください。	

ビット 3

DAMOD	転送先アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 0 (転送先がリピートエリア) のとき DAMOD ビットの設定は無効です。	

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 1 (転送元がリピートエリア) のとき SAMOD ビットの設定は無効です。	

ビット 1

RPTSEL	リピートエリアの選択
0	転送先がリピートエリア
1	転送元がリピートエリア
MODE ビットが 0 (ノーマルモード) のとき RPTSEL ビットの設定は無効です。	

ビット 0

MODE	転送モードの選択
0	ノーマルモード
1	リピートモード

DTC 制御レジスタ 7 設定

- ・ DTC 制御レジスタ 7 (DTCCR7)
- ・ 8ビット・チェイン転送許可・ノーマルモードに設定します。

略号 : DTCCR7

7	6	5	4	3	2	1	0
0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
-	0	0	1	0	0	0	0

ビット 6

SZ	データサイズを選択
0	8ビット
1	16ビット

ビット 5

RPTINT	リピートモード割込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可
MODE ビットが 0 (ノーマルモード) のとき RPTINT ビットの設定は無効です。	

ビット 4

CHNE	チェイン転送の許可・禁止
0	チェイン転送禁止
1	チェイン転送許可
DTCCR23 レジスタの CHNE ビットは 0 (チェイン転送禁止) にしてください。	

ビット 3

DAMOD	転送先アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 0 (転送先がリピートエリア) のとき DAMOD ビットの設定は無効です。	

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 1 (転送元がリピートエリア) のとき SAMOD ビットの設定は無効です。	

ビット 1

RPTSEL	リピートエリアの選択
0	転送先がリピートエリア
1	転送元がリピートエリア
MODE ビットが 0 (ノーマルモード) のとき RPTSEL ビットの設定は無効です。	

ビット 0

MODE	転送モードの選択
0	ノーマルモード
1	リピートモード

DTC 制御レジスタ 8 設定

- ・ DTC 制御レジスタ 8 (DTCCR8)
- ・ 8ビット・チェイン転送禁止・ノーマルモードに設定します。

略号 : DTCCR8

7	6	5	4	3	2	1	0
0	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
-	0						

ビット 6

SZ	データサイズの選択
0	8ビット
1	16ビット

ビット 5

RPTINT	リピートモード割込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可
MODE ビットが 0 (ノーマルモード) のとき RPTINT ビットの設定は無効です。	

ビット 4

CHNE	チェイン転送の許可・禁止
0	チェイン転送禁止
1	チェイン転送許可
DTCCR23 レジスタの CHNE ビットは 0 (チェイン転送禁止) にしてください。	

ビット 3

DAMOD	転送先アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 0 (転送先がリピートエリア) のとき DAMOD ビットの設定は無効です。	

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード) で RPTSEL ビットが 1 (転送元がリピートエリア) のとき SAMOD ビットの設定は無効です。	

ビット 1

RPTSEL	リピートエリアの選択
0	転送先がリピートエリア
1	転送元がリピートエリア
MODE ビットが 0 (ノーマルモード) のとき RPTSEL ビットの設定は無効です。	

ビット 0

MODE	転送モードの選択
0	ノーマルモード
1	リピートモード

DTC ブロックサイズレジスタ 0 設定

- ・ DTC ブロックサイズレジスタ 0 (DTBLS0)
- ・ ブロックサイズを 1 バイトに設定します。

略号 : DTBLS0

7	6	5	4	3	2	1	0
DTBLS07	DTBLS06	DTBLS05	DTBLS04	DTBLS03	DTBLS02	DTBLS01	DTBLS00
0	0	0	0	0	0	0	1

DTBLS0	転送ブロックサイズ	
	8 ビット	16 ビット
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
.	.	.
.	.	.
.	.	.
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC ブロックサイズレジスタ 1 設定

- ・ DTC ブロックサイズレジスタ 1 (DTBLS1)
- ・ ブロックサイズを 2 バイトに設定します。

略号 : DTBLS1

7	6	5	4	3	2	1	0
DTBLS17	DTBLS16	DTBLS15	DTBLS14	DTBLS13	DTBLS12	DTBLS11	DTBLS10
0	0	0	0	0	0	0	1

DTBLS1	転送ブロックサイズ	
	8 ビット	16 ビット
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
.	.	.
.	.	.
.	.	.
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC ブロックサイズレジスタ 2 設定

- ・ DTC ブロックサイズレジスタ 2 (DTBLS2)
- ・ ブロックサイズを 2 バイトに設定します。

略号 : DTBLS2

7	6	5	4	3	2	1	0
DTBLS27	DTBLS26	DTBLS25	DTBLS24	DTBLS23	DTBLS22	DTBLS21	DTBLS20
0	0	0	0	0	0	0	1

DTBLS2	転送ブロックサイズ	
	8 ビット	16 ビット
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
.	.	.
.	.	.
.	.	.
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC ブロックサイズレジスタ 3 設定

- ・ DTC ブロックサイズレジスタ 3 (DTBLS3)
- ・ ブロックサイズを 1 バイトに設定します。

略号 : DTBLS3

7	6	5	4	3	2	1	0
DTBLS37	DTBLS36	DTBLS35	DTBLS34	DTBLS33	DTBLS32	DTBLS31	DTBLS30
0	0	0	0	0	0	0	1

DTBLS3	転送ブロックサイズ	
	8 ビット	16 ビット
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
.	.	.
.	.	.
.	.	.
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC ブロックサイズレジスタ 4 設定

- ・ DTC ブロックサイズレジスタ 4 (DTBLS4)
- ・ ブロックサイズを 2 バイトに設定します。

略号 : DTBLS4

7	6	5	4	3	2	1	0
DTBLS47	DTBLS46	DTBLS45	DTBLS44	DTBLS43	DTBLS42	DTBLS41	DTBLS40
0	0	0	0	0	0	0	1

DTBLS4	転送ブロックサイズ	
	8 ビット	16 ビット
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
.	.	.
.	.	.
.	.	.
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC ブロックサイズレジスタ 5 設定

- ・ DTC ブロックサイズレジスタ 5 (DTBLS5)
- ・ ブロックサイズを 2 バイトに設定します。

略号 : DTBLS5

7	6	5	4	3	2	1	0
DTBLS57	DTBLS56	DTBLS55	DTBLS54	DTBLS53	DTBLS52	DTBLS51	DTBLS50
0	0	0	0	0	0	0	1

DTBLS5	転送ブロックサイズ	
	8 ビット	16 ビット
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
.	.	.
.	.	.
.	.	.
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC ブロックサイズレジスタ 6 設定

- ・ DTC ブロックサイズレジスタ 6 (DTBLS6)
- ・ ブロックサイズを 2 バイトに設定します。

略号 : DTBLS6

7	6	5	4	3	2	1	0
DTBLS67	DTBLS66	DTBLS65	DTBLS64	DTBLS63	DTBLS62	DTBLS61	DTBLS60
0	0	0	0	0	0	0	1

DTBLS6	転送ブロックサイズ	
	8 ビット	16 ビット
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
.	.	.
.	.	.
.	.	.
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC ブロックサイズレジスタ 7 設定

- ・ DTC ブロックサイズレジスタ 7 (DTBLS7)
- ・ ブロックサイズを 1 バイトに設定します。

略号 : DTBLS7

7	6	5	4	3	2	1	0
DTBLS77	DTBLS76	DTBLS75	DTBLS74	DTBLS73	DTBLS72	DTBLS71	DTBLS70
0	0	0	0	0	0	0	1

DTBLS7	転送ブロックサイズ	
	8 ビット	16 ビット
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
.	.	.
.	.	.
.	.	.
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC ブロックサイズレジスタ 8 設定

- ・ DTC ブロックサイズレジスタ 8 (DTBLS8)
- ・ ブロックサイズを 1 バイトに設定します。

略号 : DTBLS8

7	6	5	4	3	2	1	0
DTBLS87	DTBLS86	DTBLS85	DTBLS84	DTBLS83	DTBLS82	DTBLS81	DTBLS80
0	0	0	0	0	0	0	1

DTBLS8	転送ブロックサイズ	
	8 ビット	16 ビット
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
02H	2 バイト	4 バイト
.	.	.
.	.	.
.	.	.
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

DTC 転送回数レジスタ 0 設定

- ・ DTC 転送回数レジスタ 0 (DTCCT0)
- ・ 転送回数を 1 回に設定します。

略号 : DTCCT0

7	6	5	4	3	2	1	0
DTCCT07	DTCCT06	DTCCT05	DTCCT04	DTCCT03	DTCCT02	DTCCT01	DTCCT00
0	0	0	0	0	0	0	1

DTCCT0	転送回数
00H	256 回
01H	1 回
02H	2 回
.	.
.	.
.	.
FEH	254 回
FFH	255 回

DTC 転送回数レジスタ 1 設定

- ・ DTC 転送回数レジスタ 1 (DTCCT1)
- ・ 転送回数を 1 回に設定します。

略号 : DTCCT1

7	6	5	4	3	2	1	0
DTCCT17	DTCCT16	DTCCT15	DTCCT14	DTCCT13	DTCCT12	DTCCT11	DTCCT10
0	0	0	0	0	0	0	1

DTCCT1	転送回数
00H	256 回
01H	1 回
02H	2 回
.	.
.	.
.	.
FEH	254 回
FFH	255 回

DTC 転送回数レジスタ 2 設定

- ・ DTC 転送回数レジスタ 2 (DTCCT2)
- ・ 転送回数を 4 回に設定します。

略号 : DTCCT2

7	6	5	4	3	2	1	0
DTCCT27	DTCCT26	DTCCT25	DTCCT24	DTCCT23	DTCCT22	DTCCT21	DTCCT20
0	0	0	0	0	1	0	0

DTCCT2	転送回数
00H	256 回
01H	1 回
02H	2 回
.	.
.	.
.	.
04H	4 回
.	.
.	.
.	.
FEH	254 回
FFH	255 回

DTC 転送回数レジスタ 3 設定

- ・ DTC 転送回数レジスタ 3 (DTCCT3)
- ・ 転送回数を 4 回に設定します。

略号 : DTCCT3

7	6	5	4	3	2	1	0
DTCCT37	DTCCT36	DTCCT35	DTCCT34	DTCCT33	DTCCT32	DTCCT31	DTCCT30
0	0	0	0	0	1	0	0

DTCCT3	転送回数
00H	256 回
01H	1 回
02H	2 回
.	.
.	.
.	.
04H	4 回
.	.
.	.
.	.
FEH	254 回
FFH	255 回

DTC 転送回数レジスタ 4 設定

- ・ DTC 転送回数レジスタ 4 (DTCCT4)
- ・ 転送回数を 4 回に設定します。

略号 : DTCCT4

7	6	5	4	3	2	1	0
DTCCT47	DTCCT46	DTCCT45	DTCCT44	DTCCT43	DTCCT42	DTCCT41	DTCCT40
0	0	0	0	0	1	0	0

DTCCT4	転送回数
00H	256 回
01H	1 回
02H	2 回
.	.
.	.
.	.
04H	4 回
.	.
.	.
.	.
FEH	254 回
FFH	255 回

DTC 転送回数レジスタ 5 設定

- ・ DTC 転送回数レジスタ 5 (DTCCT5)
- ・ 転送回数を 4 回に設定します。

略号 : DTCCT5

7	6	5	4	3	2	1	0
DTCCT57	DTCCT56	DTCCT55	DTCCT54	DTCCT53	DTCCT52	DTCCT51	DTCCT50
0	0	0	0	0	1	0	0

DTCCT5	転送回数
00H	256 回
01H	1 回
02H	2 回
.	.
.	.
.	.
04H	4 回
.	.
.	.
.	.
FEH	254 回
FFH	255 回

DTC 転送回数レジスタ 6 設定

- ・ DTC 転送回数レジスタ 6 (DTCCT6)
- ・ 転送回数を 4 回に設定します。

略号 : DTCCT6

7	6	5	4	3	2	1	0
DTCCT67	DTCCT66	DTCCT65	DTCCT64	DTCCT63	DTCCT62	DTCCT61	DTCCT60
0	0	0	0	0	1	0	0

DTCCT6	転送回数
00H	256 回
01H	1 回
02H	2 回
.	.
.	.
.	.
04H	4 回
.	.
.	.
.	.
FEH	254 回
FFH	255 回

DTC 転送回数レジスタ 7 設定

- ・ DTC 転送回数レジスタ 7 (DTCCT7)
- ・ 転送回数を 4 回に設定します。

略号 : DTCCT7

7	6	5	4	3	2	1	0
DTCCT77	DTCCT76	DTCCT75	DTCCT74	DTCCT73	DTCCT72	DTCCT71	DTCCT70
0	0	0	0	0	1	0	0

DTCCT7	転送回数
00H	256 回
01H	1 回
02H	2 回
.	.
.	.
.	.
04H	4 回
.	.
.	.
.	.
FEH	254 回
FFH	255 回

DTC 転送回数レジスタ 8 設定

- ・ DTC 転送回数レジスタ 8 (DTCCT8)
- ・ 転送回数を 4 回に設定します。

略号 : DTCCT8

7	6	5	4	3	2	1	0
DTCCT87	DTCCT86	DTCCT85	DTCCT84	DTCCT83	DTCCT82	DTCCT81	DTCCT80
0	0	0	0	0	1	0	0

DTCCT8	転送回数
00H	256 回
01H	1 回
02H	2 回
.	.
.	.
.	.
04H	4 回
.	.
.	.
.	.
FEH	254 回
FFH	255 回

DTC 転送回数リロードレジスタ 0 設定

- ・ DTC 転送回数リロードレジスタ 0(DTRLD0)
- ・ リロード回数を 1 回に設定します。

略号 : DTRLD0

7	6	5	4	3	2	1	0
DTRLD07	DTRLD06	DTRLD05	DTRLD04	DTRLD03	DTRLD02	DTRLD01	DTRLD00
0	0	0	0	0	0	0	1

DTC 転送回数リロードレジスタ 1 設定

- ・ DTC 転送回数リロードレジスタ 1(DTRLD1)
- ・ リロード回数を 0 回に設定します。

略号 : DTRLD1

7	6	5	4	3	2	1	0
DTRLD17	DTRLD16	DTRLD15	DTRLD14	DTRLD13	DTRLD12	DTRLD11	DTRLD10
0	0	0	0	0	0	0	0

DTC 転送回数リロードレジスタ 2 設定

- ・ DTC 転送回数リロードレジスタ 2(DTRLD2)
- ・ リロード回数を 4 回に設定します。

略号 : DTRLD2

7	6	5	4	3	2	1	0
DTRLD27	DTRLD26	DTRLD25	DTRLD24	DTRLD23	DTRLD22	DTRLD21	DTRLD20
0	0	0	0	0	1	0	0

DTC 転送回数リロードレジスタ 3 設定

- ・ DTC 転送回数リロードレジスタ 3(DTRLD3)
- ・ リロード回数を 0 回に設定します。

略号 : DTRLD3

7	6	5	4	3	2	1	0
DTRLD37	DTRLD36	DTRLD35	DTRLD34	DTRLD33	DTRLD32	DTRLD31	DTRLD30
0	0	0	0	0	0	0	0

DTC 転送回数リロードレジスタ 4 設定

- ・ DTC 転送回数リロードレジスタ 4(DTRLD4)
- ・ リロード回数を 0 回に設定します。

略号 : DTRLD4

7	6	5	4	3	2	1	0
DTRLD47	DTRLD46	DTRLD45	DTRLD44	DTRLD43	DTRLD42	DTRLD41	DTRLD40
0	0	0	0	0	0	0	0

DTC 転送回数リロードレジスタ 5 設定

- ・ DTC 転送回数リロードレジスタ 5(DTRLD5)
- ・ リロード回数を 0 回に設定します。

略号 : DTRLD5

7	6	5	4	3	2	1	0
DTRLD57	DTRLD56	DTRLD55	DTRLD54	DTRLD53	DTRLD52	DTRLD51	DTRLD50
0	0	0	0	0	0	0	0

DTC 転送回数リロードレジスタ 6 設定

- ・ DTC 転送回数リロードレジスタ 6(DTRLD6)
- ・ リロード回数を 0 回に設定します。

略号 : DTRLD6

7	6	5	4	3	2	1	0
DTRLD67	DTRLD66	DTRLD65	DTRLD64	DTRLD63	DTRLD62	DTRLD61	DTRLD60
0	0	0	0	0	0	0	0

DTC 転送回数リロードレジスタ 7 設定

- ・ DTC 転送回数リロードレジスタ 7(DTRLD7)
- ・ リロード回数を 0 回に設定します。

略号 : DTRLD7

7	6	5	4	3	2	1	0
DTRLD77	DTRLD76	DTRLD75	DTRLD74	DTRLD73	DTRLD72	DTRLD71	DTRLD70
0	0	0	0	0	0	0	0

DTC 転送回数リロードレジスタ 8

- ・ DTC 転送回数リロードレジスタ 8(DTRLD8)
- ・ リロード回数を 0 回に設定します。

略号 : DTRLD8

7	6	5	4	3	2	1	0
DTRLD87	DTRLD86	DTRLD85	DTRLD84	DTRLD83	DTRLD82	DTRLD81	DTRLD80
0	0	0	0	0	0	0	0

DTC ソースアドレスレジスタ 0 設定

- ・ DTC ソースアドレスレジスタ 0(DTSAR0)
- ・ 転送先アドレスに“FD00H”を設定します。

略号 : DTSAR0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTS AR0															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	1	1	1	1	0	1	0							

DTC ソースアドレスレジスタ 1 設定

- ・ DTC ソースアドレスレジスタ 1(DTSAR1)
- ・ 転送先アドレスに“FD04H”を設定します。

略号 : DTSAR1

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTS AR1															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	1	1	1	1	0	1	0	0	0	0	0	1	0	0

DTC ソースアドレスレジスタ 2 設定

- ・ DTC ソースアドレスレジスタ 2(DTSAR2)
- ・ 転送先アドレスに“FF1EH”を設定します。

略号 : DTSAR2

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTS AR2															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	0	0	0	1	1	1	1	0							

DTC ソースアドレスレジスタ 3 設定

- ・ DTC ソースアドレスレジスタ 3(DTSAR3)
- ・ 転送先アドレスに“FD02H”を設定します。

略号 : DTSAR3

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTS AR3															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	1	1	1	1	0	1	0	0	0	0	0	0	1	0

DTC ソースアドレスレジスタ 4 設定

- ・ DTC ソースアドレスレジスタ 4(DTSAR4)
- ・ 転送先アドレスに“FD06H”を設定します。

略号 : DTSAR4

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTS AR4	DTS AR4															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
1	1	1	1	1	1	0	1	0	0	0	0	0	1	1	0	

DTC ソースアドレスレジスタ 5 設定

- ・ DTC ソースアドレスレジスタ 5(DTSAR5)
- ・ 転送先アドレスに“FF1EH”を設定します。

略号 : DTSAR5

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTS AR5	DTS AR5															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
1	0	0	0	1	1	1	1	0								

DTC ソースアドレスレジスタ 6 設定

- ・ DTC ソースアドレスレジスタ 6(DTSAR6)
- ・ 転送先アドレスに“FD0CH”を設定します。

略号 : DTSAR6

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTS AR6																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
1	1	1	1	1	1	0	1	0	0	0	0	0	1	1	0	0

DTC ソースアドレスレジスタ 7 設定

- ・ DTC ソースアドレスレジスタ 7(DTSAR7)
- ・ 転送先アドレスに“FD08H”を設定します。

略号 : DTSAR7

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTS AR7																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
1	1	1	1	1	1	0	1	0	0	0	0	0	1	0	0	0

DTC ソースアドレスレジスタ 8 設定

- ・ DTC ソースアドレスレジスタ 8(DTSAR8)
- ・ 転送先アドレスに"FD0AH"を設定します。

略号 : DTSAR8

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTS AR8															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	1	1	1	1	0	1	0	0	0	0	1	0	1	0

DTC ディスティネーションアドレスレジスタ 0 設定

- ・ DTC ディスティネーションアドレスレジスタ 0 (DTDAR0)
- ・ 転送元アドレスに“FF05H”を設定します。

略号 : DTDAR0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTD AR0 15	DTD AR0 14	DTD AR0 13	DTD AR0 12	DTD AR0 11	DTD AR0 10	DTD AR0 9	DTD AR0 8	DTD AR0 7	DTD AR0 6	DTD AR0 5	DTD AR0 4	DTD AR0 3	DTD AR0 2	DTD AR0 1	DTD AR0 0
1	1	1	1	1	1	1	1	0	0	0	0	0	1	0	1

DTC ディスティネーションアドレスレジスタ 1 設定

- ・ DTC ディスティネーションアドレスレジスタ 1 (DTDAR1)
- ・ 転送元アドレスに“FF90H”を設定します。

略号 : DTDAR1

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTD AR1 15	DTD AR1 14	DTD AR1 13	DTD AR1 12	DTD AR1 11	DTD AR1 10	DTD AR1 9	DTD AR1 8	DTD AR1 7	DTD AR1 6	DTD AR1 5	DTD AR1 4	DTD AR1 3	DTD AR1 2	DTD AR1 1	DTD AR1 0
1	1	1	1	1	1	1	1	1	0	0	1	0	0	0	0

DTC ディスティネーションアドレスレジスタ 2 設定

- ・ DTC ディスティネーションアドレスレジスタ 2 (DTDAR2)
- ・ 転送元アドレスに“FC04H”を設定します。

略号 : DTDAR2

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTD AR2 15	DTD AR2 14	DTD AR2 13	DTD AR2 12	DTD AR2 11	DTD AR2 10	DTD AR2 9	DTD AR2 8	DTD AR2 7	DTD AR2 6	DTD AR2 5	DTD AR2 4	DTD AR2 3	DTD AR2 2	DTD AR2 1	DTD AR2 0
1	1	1	1	1	1	0	1	0							

DTC ディスティネーションアドレスレジスタ 3 設定

- ・ DTC ディスティネーションアドレスレジスタ 3 (DTDAR3)
- ・ 転送元アドレスに“FF05H”を設定します。

略号 : DTDAR3

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTD AR3 15	DTD AR3 14	DTD AR3 13	DTD AR3 12	DTD AR3 11	DTD AR3 10	DTD AR3 9	DTD AR3 8	DTD AR3 7	DTD AR3 6	DTD AR3 5	DTD AR3 4	DTD AR3 3	DTD AR3 2	DTD AR3 1	DTD AR3 0
1	1	1	1	1	1	1	1	0	0	0	0	0	0	1	0

DTC ディスティネーションアドレスレジスタ 4 設定

- ・ DTC ディスティネーションアドレスレジスタ 4(DTDAR4)
- ・ 転送元アドレスに“FF90H”を設定します。

略号 : DTDAR4

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTD AR4															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	0	0	1	0	0	0	0								

DTC ディスティネーションアドレスレジスタ 5 設定

- ・ DTC ディスティネーションアドレスレジスタ 5(DTDAR5)
- ・ 転送元アドレスに“0512H”を設定します。

略号 : DTDAR5

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTD AR5															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	1	0	1	0	0	0	1	0	0	1	0

DTC ディスティネーションアドレスレジスタ 6 設定

- ・ DTC ディスティネーションアドレスレジスタ 6(DTDAR6)
- ・ 転送元アドレスに“0514H”を設定します。

略号 : DTDAR6

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTD AR6															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	1	0	1	0	0	0	1	0	1	0	0

DTC ディスティネーションアドレスレジスタ 7 設定

- ・ DTC ディスティネーションアドレスレジスタ 7 (DTDAR7)
- ・ 転送元アドレスに"0010H"を設定します。

略号 : DTDAR7

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTD AR7 15	DTD AR7 14	DTD AR7 13	DTD AR7 12	DTD AR7 11	DTD AR7 10	DTD AR7 9	DTD AR7 8	DTD AR7 7	DTD AR7 6	DTD AR7 5	DTD AR7 4	DTD AR7 3	DTD AR7 2	DTD AR7 1	DTD AR7 0
0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0

DTC ディスティネーションアドレスレジスタ 8 設定

- ・ DTC ディスティネーションアドレスレジスタ 8 (DTDAR8)
- ・ 転送元アドレスに"0010H"を設定します。

略号 : DTDAR8

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTD AR8 15	DTD AR8 14	DTD AR8 13	DTD AR8 12	DTD AR8 11	DTD AR8 10	DTD AR8 9	DTD AR8 8	DTD AR8 7	DTD AR8 6	DTD AR8 5	DTD AR8 4	DTD AR8 3	DTD AR8 2	DTD AR8 1	DTD AR8 0
0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0

5.7.10 ELC 初期設定

図 5.13 に ELC 初期設定のフローチャートを示します。

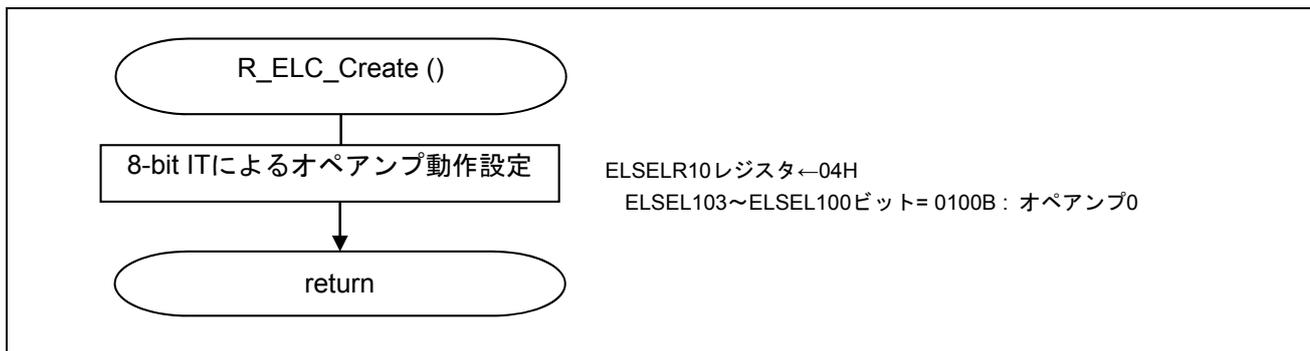


図 5.13 ELC の設定

8-bit IT によるオペアンプ動作設定

- ・ イベント出力先選択レジスタ 10 (ELSELR10)
8-bit IT のコンペアマッチによるオペアンプの動作開始を設定します。

略号 : ELSELR10

7	6	5	4	3	2	1	0
0	0	0	0	ELSEL103	ELSEL102	ELSEL101	ELSEL100
x	x	x	x	0	1	0	0

ビット3~0

ビット3	ビット2	ビット1	ビット	8ビット・インターバル・タイマ0のイベントリンクの 選択分周選択
0	0	0	0	イベントリンク禁止
0	0	0	1	リンクする周辺機能1の動作を選択
0	0	1	0	リンクする周辺機能2の動作を選択
0	0	1	1	リンクする周辺機能3の動作を選択
0	1	0	0	リンク先周辺機能 : オペアンプ0 イベント受付時の動作 : 動作開始
0	1	0	1	リンクする周辺機能5の動作を選択
0	1	1	0	リンクする周辺機能6の動作を選択
0	1	1	1	リンクする周辺機能7の動作を選択
上記以外				設定禁止

5.7.11 DOC 初期設定

図 5.14 に DOC 初期設定のフローチャートを示します。

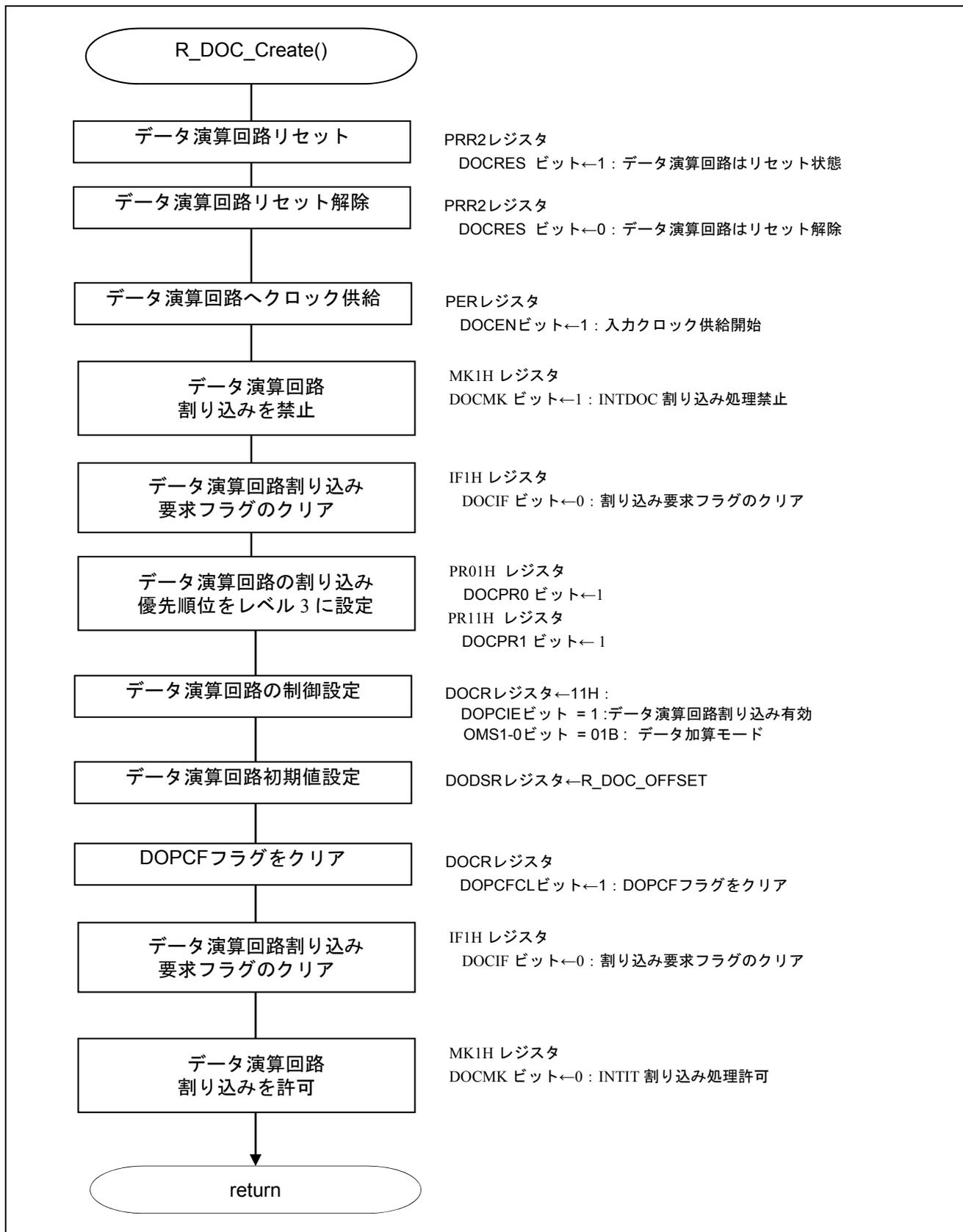


図 5.14 DOC 初期設定

DOC リセット

- ・周辺リセット制御レジスタ 2 (PRR2)
DOC をリセットします。

略号 : PRR2

	7	6	5	4	3	2	1	0
TMKARES		0	DOCRES	0	0	0	0	0
	x	x	1	x	x	x	x	x

ビット 5

DOCRES	データ演算回路のリセット制御
0	データ演算回路のリセット解除
1	データ演算回路はリセット状態

DOC リセット解除

- ・周辺リセット制御レジスタ 2 (PRR2)
DOC のリセット状態を解除します。

略号 : PRR2

	7	6	5	4	3	2	1	0
TMKARES		0	DOCRES	0	0	0	0	0
	x	x	0	x	x	x	x	x

ビット 5

DOCRES	データ演算回路のリセット制御
0	データ演算回路のリセット解除
1	データ演算回路はリセット状態

DOC クロック供給開始

- ・周辺イネーブル・レジスタ 2 (PER2)
DOC クロック供給を開始します。

略号 : PER2

7	6	5	4	3	2	1	0
TMKAEN	FMCEN	DOCEN	0	0	0	0	0
x	x	1	x	x	x	x	x

ビット 5

DOCEN	データ演算回路の入カクロック供給の制御
0	入カクロック供給停止
1	入カクロック供給許可

DOC 割り込みの設定

- ・割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理禁止
- ・割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグのクリア

略号 : MK1H

7	6	5	4	3	2	1	0
0	DOCMK	CMPMK1	CMPMK0	KRMK	TMKAMK	RTCMK	ADMK
x	1	x	x	x	x	x	x

ビット 6

DOCMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF1H

7	6	5	4	3	2	1	0
0	DOCIF	CMPIF1	CMPIF0	KRIF	TMKAIFI	RTCIF	ADIF
x	0	x	x	x	x	x	x

ビット 6

DOCIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

データ演算回路割り込み優先レベルの設定

- ・優先順位フラグ・レジスタ(PR11H,PR01H)
レベル3(低優先順位)に設定します。

略号 : PR11H

	7	6	5	4	3	2	1	0
0	DOCPR1	CMPPR11	CMPPR10	KRPR1	TMKAPR1	RTCPR1	ADPR1	
x	1	x	x	x	x	x	x	x

略号 : PR01H

	7	6	5	4	3	2	1	0
0	DOCPR0	CMPPR01	CMPPR00	KRPR0	TMKAPR0	RTCPR0	ADPR0	
x	1	x	x	x	x	x	x	x

ビット6

DOCPR1	DOCPR0	優先順位レベルの選択
0	0	レベル0を指定(高優先順位)
0	1	レベル1を指定
1	0	レベル2を指定
1	1	レベル3を指定(低優先順位)

データ演算回路の制御設定

- ・DOC コントロールレジスタ (DOCR)
データ加算モードとしてデータ演算回路割り込みを有効にします。

略号 : DOCR

7	6	5	4	3	2	1	0
0	DOPCFCL	DOPCF	DOPCIE	0	DCSEL	OMS1	OMS0
x	x	x	1	x	x	0	1

ビット4

DOPCIE	データ演算回路割り込み許可
0	データ演算回路割り込み無効
1	データ演算回路割り込み有効

ビット1-0

OMS1	OMS0	動作モード選択
0	0	データ比較モード
0	1	データ加算モード
1	0	データ減算モード
1	1	設定禁止

データ演算回路初期値設定

- ・DOC データセッティングレジスタ (DODSR)
データ演算回路の初期値を設定します。

略号 : DODSR

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	1	1	0	1	0	0	1	0	0	0	0	0	1	0

ビット15~ビット0

機能
データ加算モードおよびデータ減算モードでは、演算結果を格納します。

DOPCF フラグをクリア

- ・ DOC コントロールレジスタ (DOCR)
DOPCF フラグをクリアします。

略号 : DOCR

7	6	5	4	3	2	1	0
0	DOPCFCL	DOPCF	DOPCIE	0	DCSEL	OMS1	OMS0
x	1	x	x	x	x	x	x

ビット6

DOPCFCL	DOPCF クリア
0	何もしない
1	DOPCF フラグをクリア

DOC 割り込みの設定

- ・ 割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグのクリア
- ・ 割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理許可

略号 : IF1H

7	6	5	4	3	2	1	0
0	DOCIF	CMPIF1	CMPIF0	KRIF	TMKAIFI	RTCIF	ADIF
x	0	x	x	x	x	x	x

ビット6

DOCIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

7	6	5	4	3	2	1	0
0	DOCMK	CMPMK1	CMPMK0	KRMK	TMKAMK	RTCMK	ADMK
x	0	x	x	x	x	x	x

ビット6

DOCMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

5.7.12 メイン処理

図 5.15 にメイン処理のフローチャートを示します。

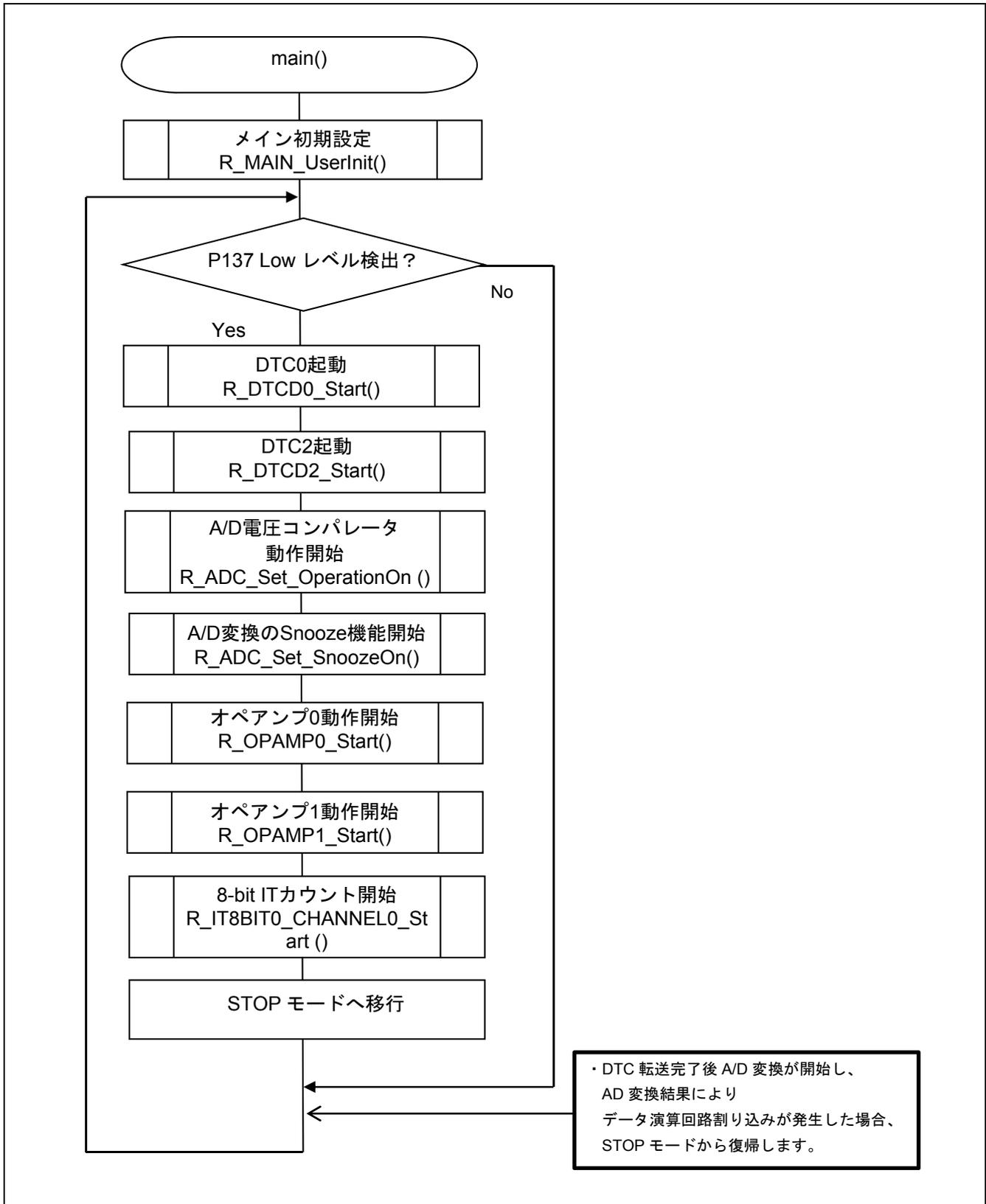


図 5.15 メイン処理

5.7.13 メイン初期設定

図 5.16 にメイン初期設定のフローチャートを示します。

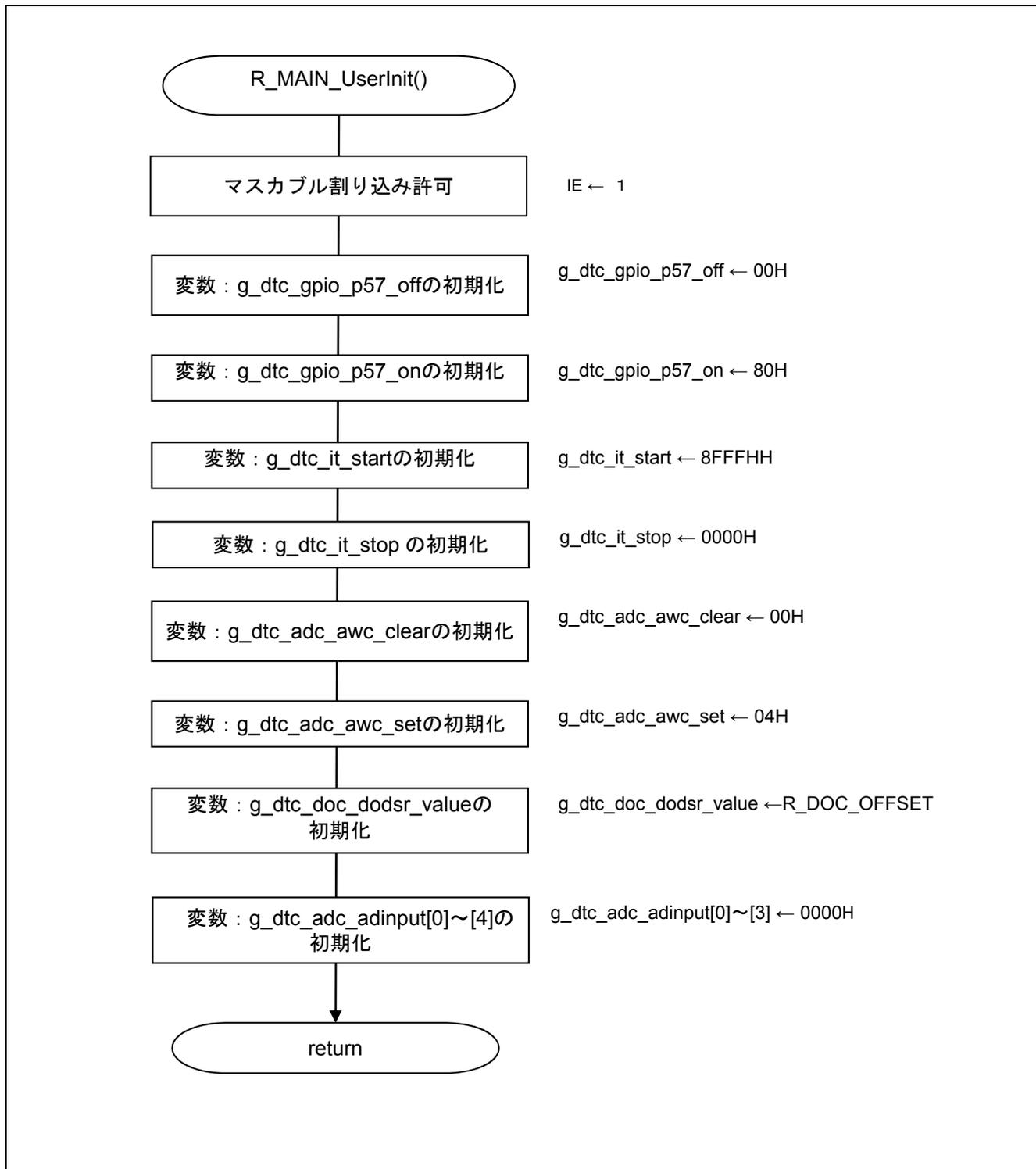


図 5.16 メイン初期設定

5.7.14 DTC0 起動

図 5.17 に DTC0 起動のフローチャートを示します。

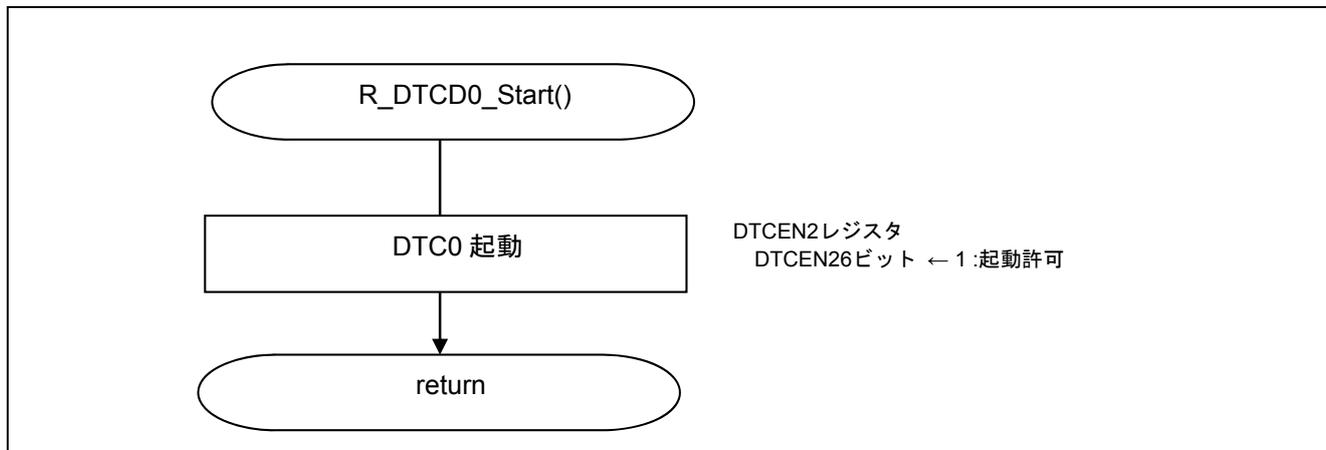


図 5.17 DTC0 起動

DTC0 起動

- ・ DTC 起動許可レジスタ (DTCEN2)
8-bit IT による DTC 起動を許可。

略号 : DTCEN2

7	6	5	4	3	2	1	0
DTCEN27	DTCEN26	DTCEN25	DTCEN24	DTCEN23	DTCEN22	DTCEN21	DTCEN20
x	1	x	x	x	x	x	x

ビット6

DTCEN26	DTC 起動許可 26
0	起動禁止
1	起動許可

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

5.7.15 DTC2 起動

図 5.18 に DTC2 起動のフローチャートを示します。

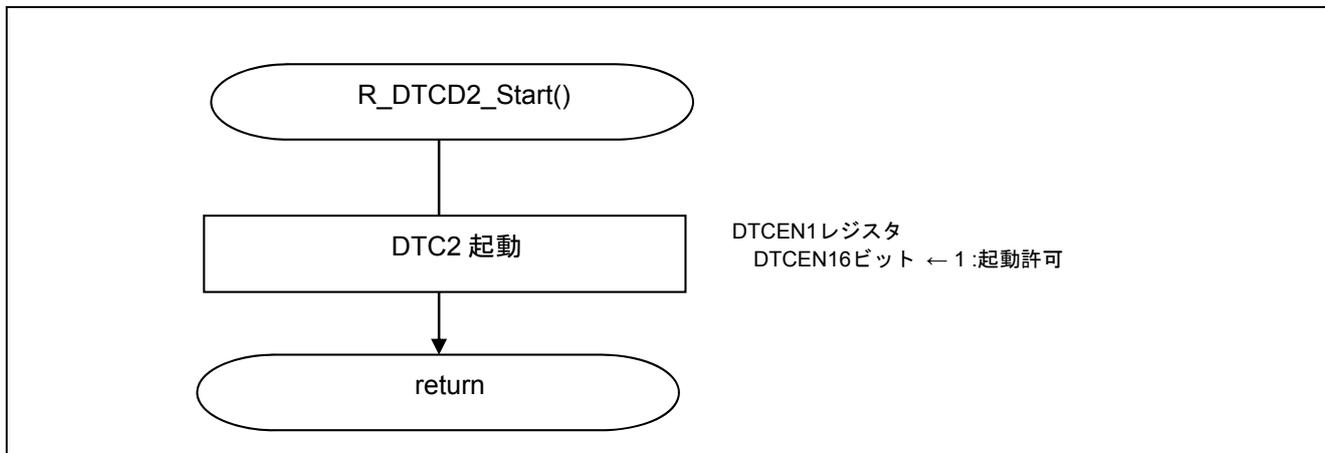


図 5.18 DTC2 起動

DTC2 起動

- ・ DTC 起動許可レジスタ (DTCEN1)
A/D 変換終了による DTC 起動を許可。

略号 : DTCEN1

7	6	5	4	3	2	1	0
DTCEN17	DTCEN16	DTCEN15	DTCEN14	DTCEN13	DTCEN12	DTCEN11	DTCEN10
x	1	x	x	x	x	x	x

ビット 6

DTCEN16	DTC 起動許可 16
0	起動禁止
1	起動許可

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

5.7.16 A/D 電圧コンパレータ動作開始

図 5.19 に A/D 電圧コンパレータ動作開始のフローチャートを示します。

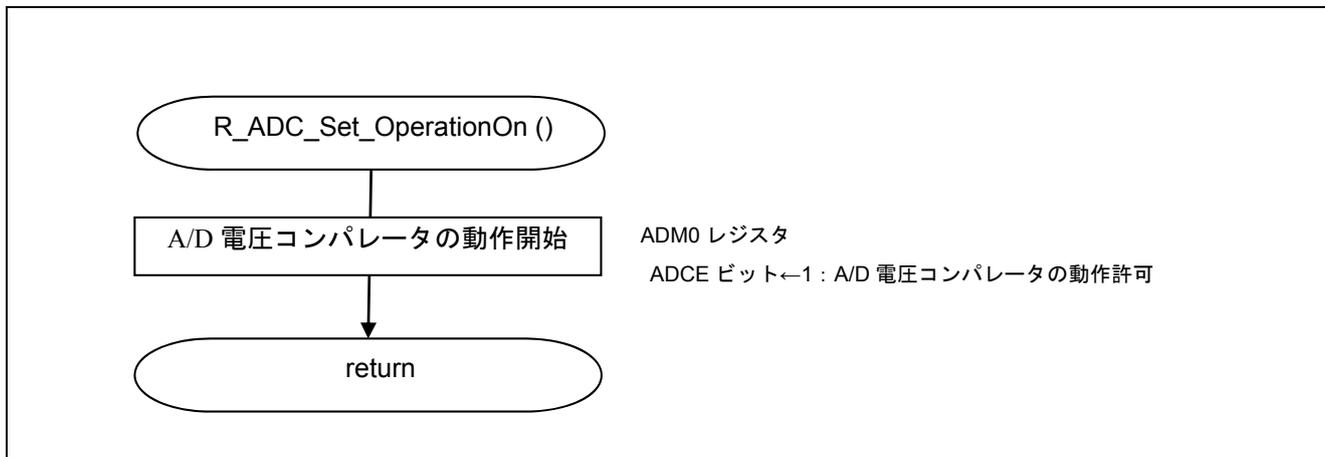


図 5.19 A/D 電圧コンパレータ動作開始

A/D 電圧コンパレータの動作開始

- ・ A/D コンバータ・モード・レジスタ 0 (ADM0)
A/D 電圧コンパレータの動作制御

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
x	x	x	x	x	x	x	1

ビット 0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

注意 レジスタ設定方法の詳細については、RL78/I1D ユーザーズマニュアル ハードウェアを参照してください。

5.7.17 A/D 変換の Snooze 機能開始

図 5.20 に A/D 変換の Snooze 機能開始のフローチャートを示します。

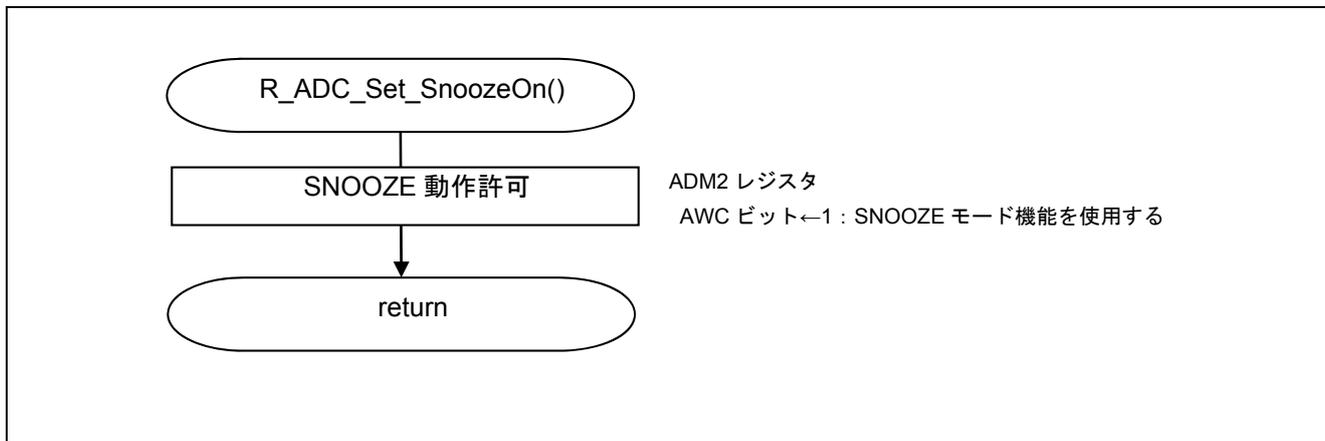


図 5.20 A/D 変換の Snooze 機能開始

SNOOZE モードの動作開始

- ・ A/D コンバータ ・ モード ・ レジスタ 2 (ADM2)
SNOOZE モード動作開始

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADYTP
x	x	x	x	x	1	x	x

ビット 2

AWC	SNOOZE モードの設定
0	SNOOZE モード機能を使用しない
1	SNOOZEモード機能を使用する

5.7.18 オペアンプ 0 動作開始

図 5.21 にオペアンプ 0 動作開始のフローチャートを示します。

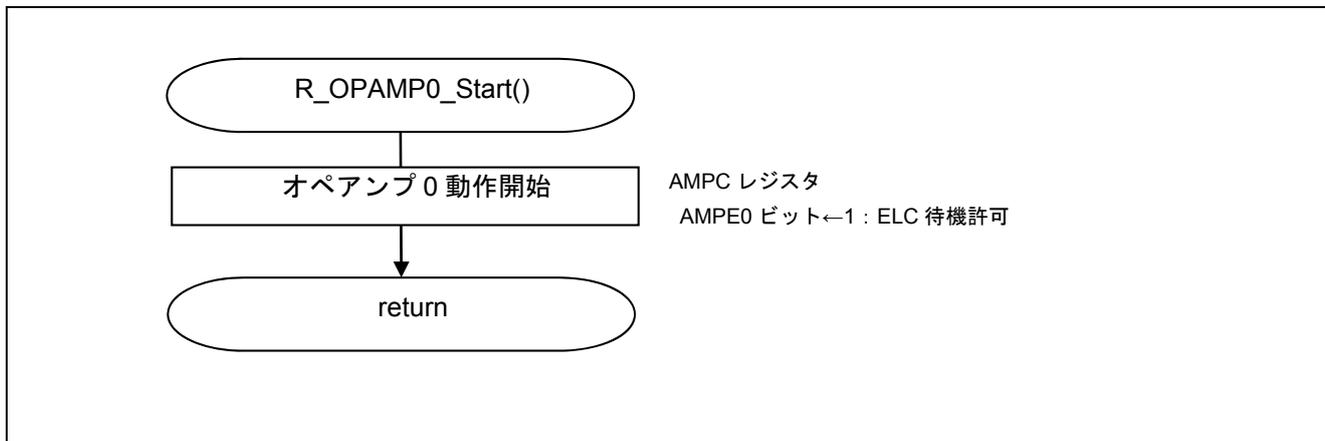


図 5.21 オペアンプ 0 動作開始

オペアンプ 0 動作開始

- ・オペアンプ・制御レジスタ(AMPC)
オペアンプ 0 動作開始

略号 : AMPC

	7	6	5	4	3	2	1	0
IREFE	0	0	0	AMPE3	AMPE2	AMPE1	AMPE0	
	x	x	x	x	x	x	1	

ビット 0

AMPE0	オペアンプの動作制御
0	オペアンプ停止
1	ソフトウェア・トリガ・モード : オペアンプ動作許可 ELCトリガ・モードまたは, ELCおよびA/Dトリガ・モード : ELC待機許可

5.7.19 オペアンプ 1 動作開始

図 5.22 にオペアンプ 1 動作開始のフローチャートを示します。

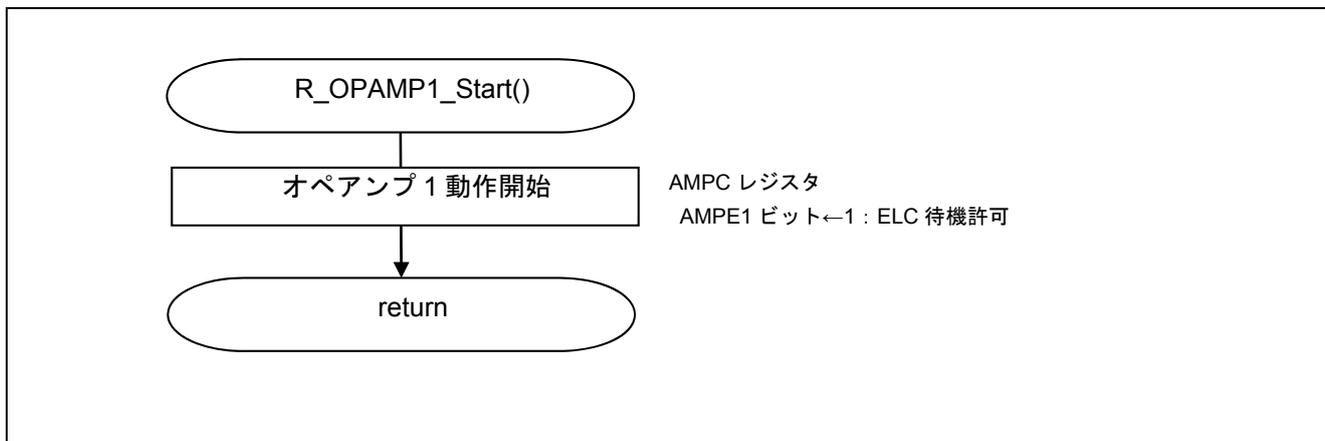


図 5.22 オペアンプ 1 動作開始

オペアンプ 1 動作開始

- ・ オペアンプ・制御レジスタ (AMPC)
オペアンプ 1 動作開始

略号 : AMPC

	7	6	5	4	3	2	1	0
IREFE	0	0	0	AMPE3	AMPE2	AMPE1	AMPE0	
	x	x	x	x	x	1	x	

ビット 1

AMPE1	オペアンプの動作制御
0	オペアンプ停止
1	ソフトウェア・トリガ・モード : オペアンプ動作許可 ELCトリガ・モードまたは, ELCおよびA/Dトリガ・モード : ELC待機許可

5.7.20 8-bit IT カウント開始

図 5.23 に 8-bit IT カウント開始のフローチャートを示します。

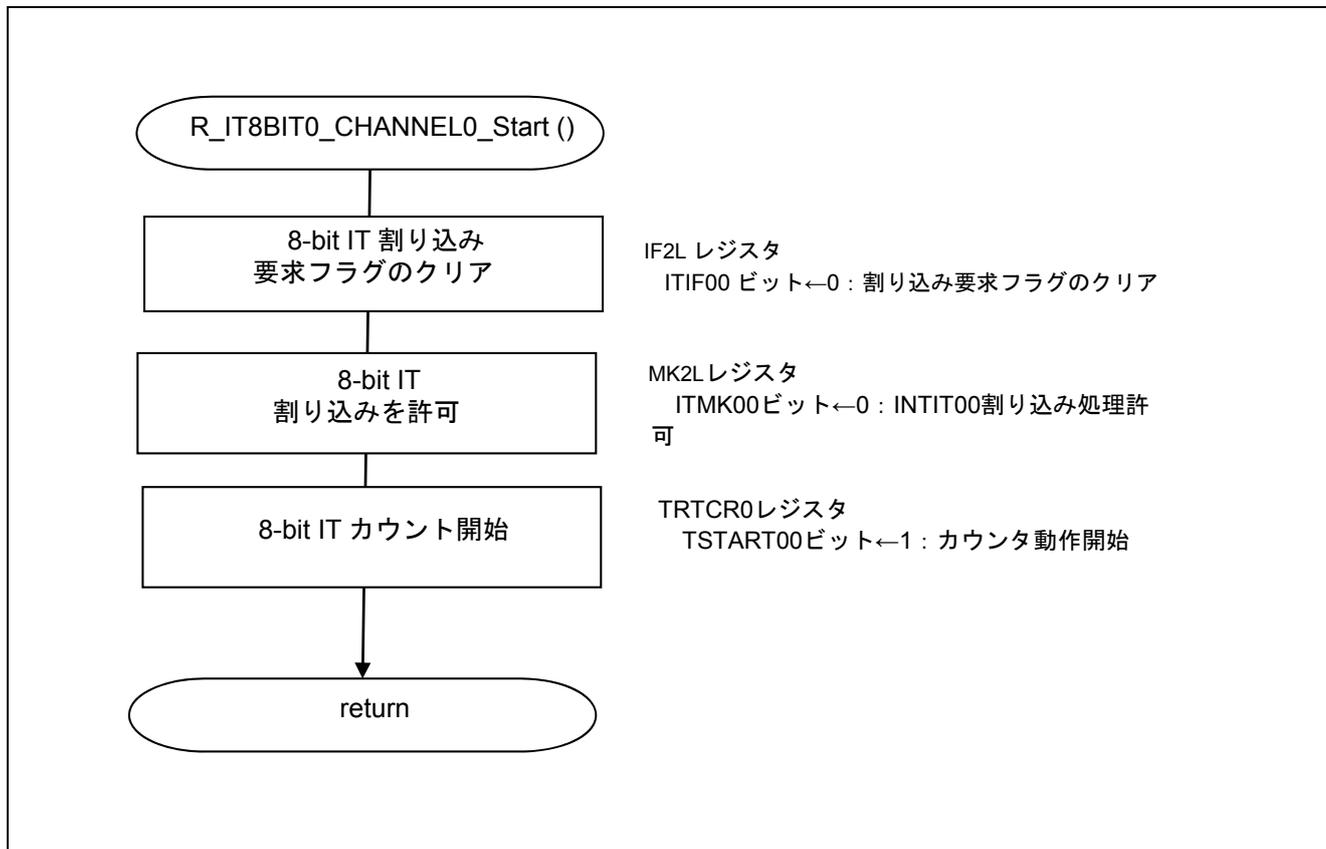


図 5.23 8-bit IT カウント開始

8-bit IT 割り込みの設定

- ・ 割り込み要求フラグ・レジスタ (IF2L)
割り込み要求フラグのクリア
- ・ 割り込み要求フラグ・レジスタ (MK2L)
割り込み処理許可

略号 : IF2L

7	6	5	4	3	2	1	0
FLIF	0	0	0	ITIF11	ITIF10	ITIF01	ITIF00
x	x	x	x	x	x	x	0

ビット 0

ITIF00	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK2L

7	6	5	4	3	2	1	0
FLMK	0	0	0	ITMK11	ITMK10	ITMK01	ITMK00
x	x	x	x	x	x	x	0

ビット 0

ITMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください

8-bit IT カウント開始の設定

- ・ 8-bit IT 制御レジスタ 0 (TRTCR0)
8-bit IT のカウンタ動作を開始します。

略号 : TRTCR0

7	6	5	4	3	2	1	0
TCSDM0	0	0	TCLKEN0	0	TSTART0	0	TSTART0
x	x	x	x	x	1	x	0
							1

ビット 0

TSTART00	8ビット・インターバル・タイマ0カウント開始
0	カウント停止
1	カウント開始

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を

5.7.21 データ演算回路割り込み処理

図 5.24 にメイン処理のフローチャートを示します。

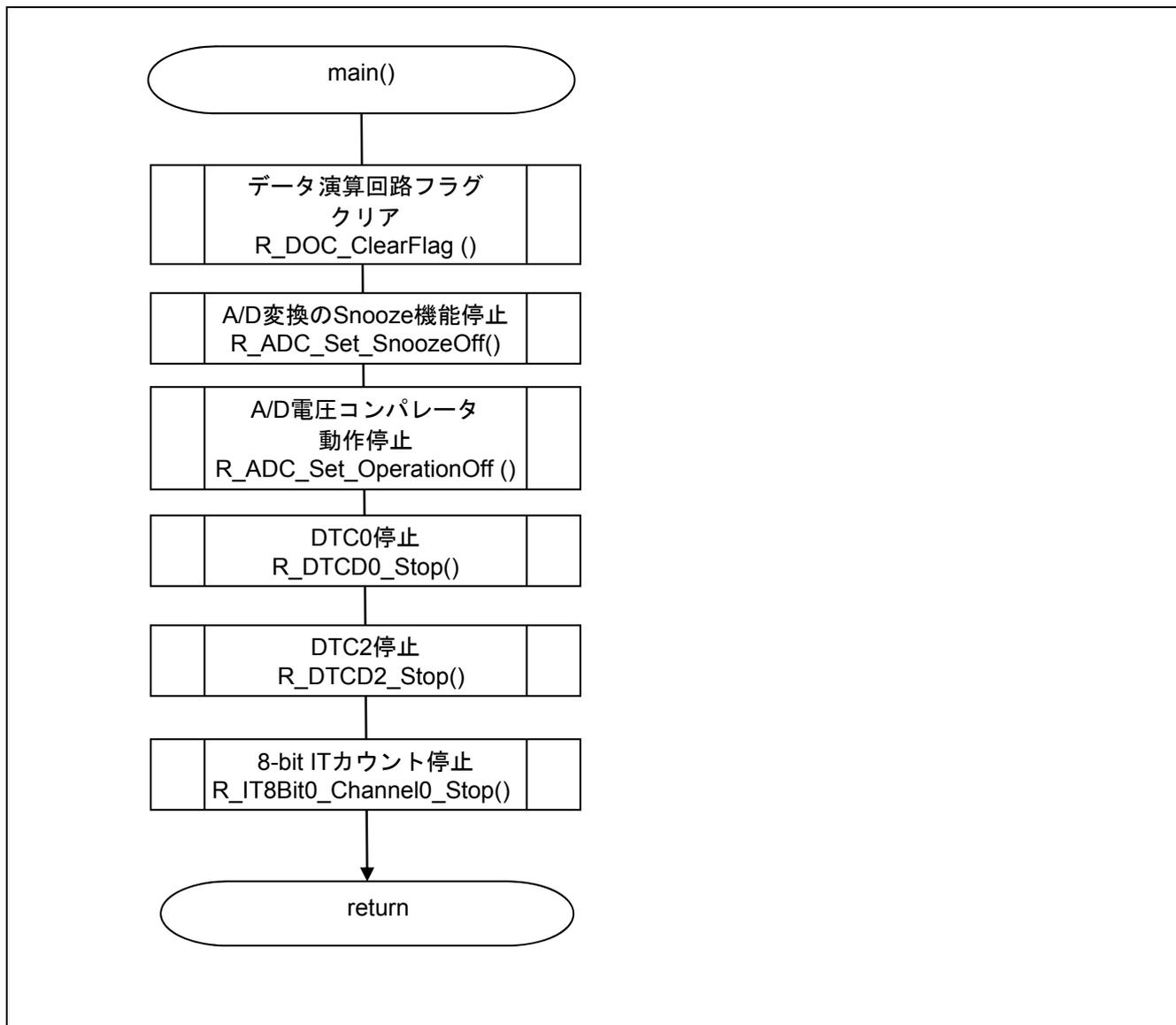


図 5.24 データ演算回路割り込み処理

5.7.22 データ演算回路フラグクリア

図 5.25 にデータ演算回路フラグクリアのフローチャートを示します。

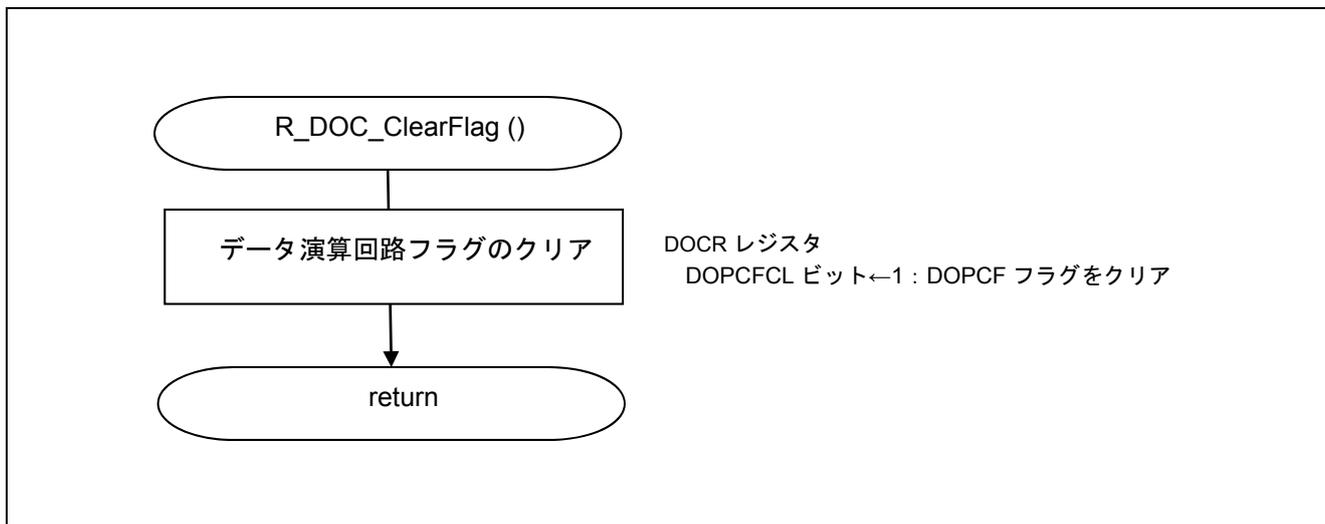


図 5.25 データ演算回路フラグクリア

データ演算回路フラグのクリア

- ・ DOC コントロールレジスタ (DOCR)
SNOOZE モードの設定
略号 : DOCR

	7	6	5	4	3	2	1	0
0	DOPCFCL	DOPCF	DOPCIE	0	DCSEL	OMS1	OMS0	
x	1	x	x	x	x	x	x	x

ビット 2

DOPCFCL	DOPCF クリア
0	何もしない
1	DOPCFフラグをクリア

5.7.23 A/D 変換の Snooze 機能停止

図 5.26 に A/D 変換の Snooze 機能停止のフローチャートを示します。

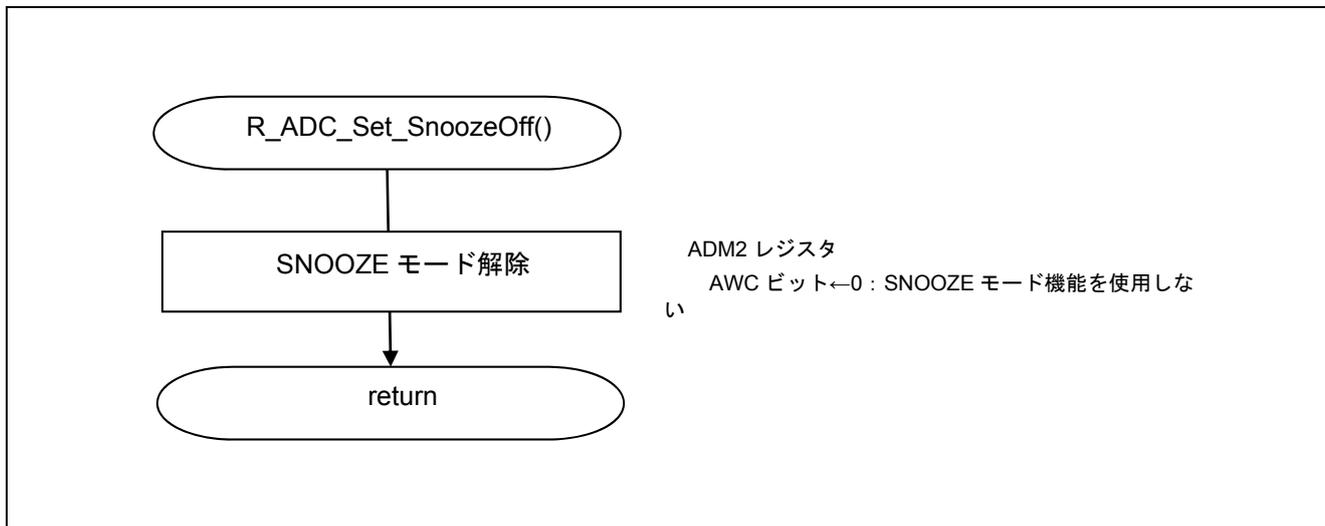


図 5.26 A/D 変換の Snooze 機能停止

SNOOZE モードの設定

・ A/D コンバータ・モード・レジスタ 2(ADM2)

SNOOZE モードの設定

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADYTP
x	x	x	x	x	0	x	x

ビット 2

AWC	SNOOZE モードの設定
0	SNOOZE モード機能を使用しない
1	SNOOZEモード機能を使用する

5.7.24 A/D 電圧コンパレータ動作停止

図 5.27 に A/D 電圧コンパレータ動作開始のフローチャートを示します。

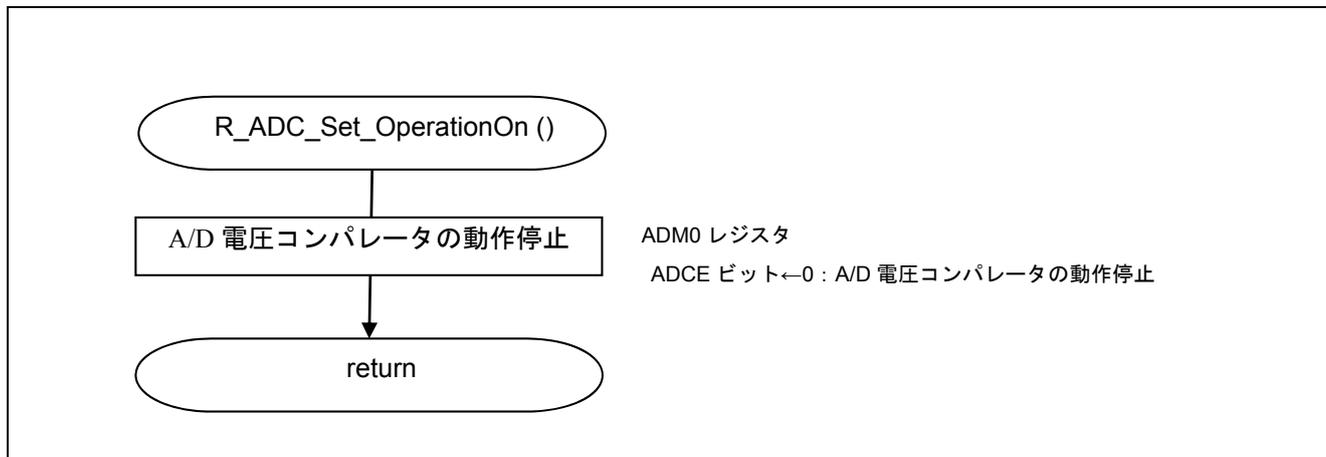


図 5.27 A/D 電圧コンパレータ動作停止

A/D 電圧コンパレータの動作開始

- ・ A/D コンバータ・モード・レジスタ 0 (ADM0)
A/D 電圧コンパレータの動作制御

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
x	x	x	x	x	x	x	0

ビット 0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

注意 レジスタ設定方法の詳細については、RL78/I1D ユーザーズマニュアル ハードウェアを参照してください。

5.7.25 DTC0 停止

図 5.28 に DTC0 停止のフローチャートを示します。

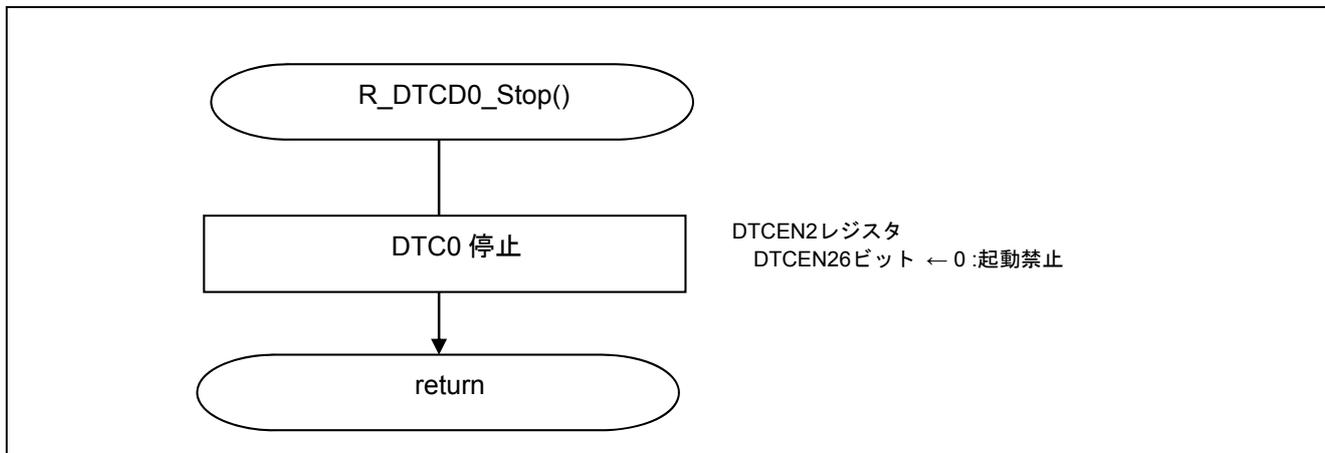


図 5.28 DTC0 停止

DTC0 停止

- ・ DTC 起動許可レジスタ (DTCEN2)
8-bit IT による DTC 起動を禁止。

略号 : DTCEN2

7	6	5	4	3	2	1	0
DTCEN27	DTCEN26	DTCEN25	DTCEN24	DTCEN23	DTCEN22	DTCEN21	DTCEN20
x	0	x	x	x	x	x	x

ビット 6

DTCEN26	DTC 起動許可 26
0	起動禁止
1	起動許可

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

5.7.26 DTC2 停止

図 5.29 に DTC2 停止のフローチャートを示します。

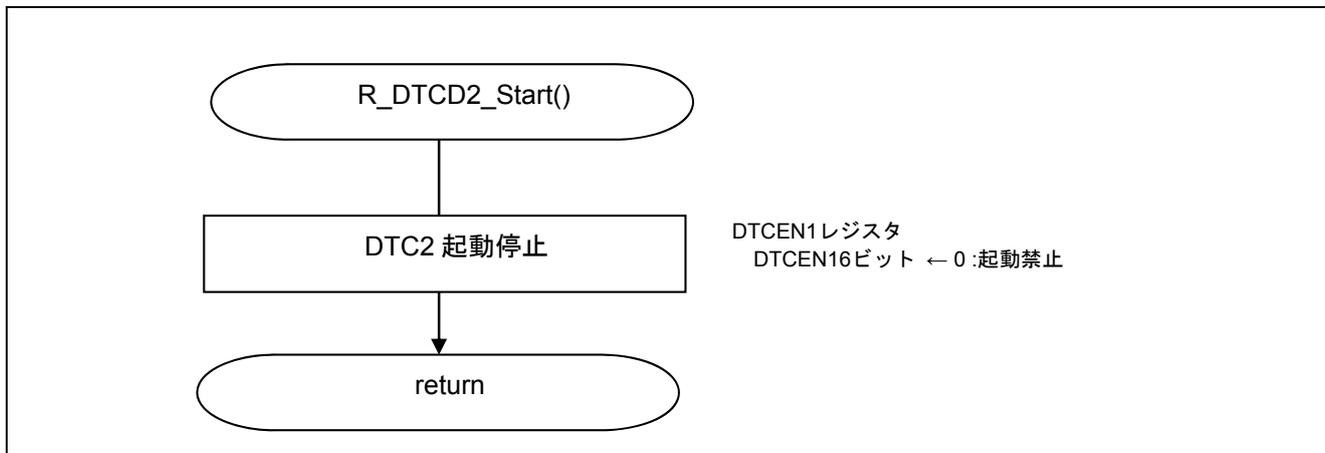


図 5.29 DTC2 停止

DTC2 停止

- ・ DTC 起動許可レジスタ (DTCEN1)
A/D 変換終了による DTC 起動を禁止します。

略号 : DTCEN1

7	6	5	4	3	2	1	0
DTCEN17	DTCEN16	DTCEN15	DTCEN14	DTCEN13	DTCEN12	DTCEN11	DTCEN10
x	0	x	x	x	x	x	x

ビット 6

DTCEN16	DTC 起動許可 16
0	起動禁止
1	起動許可

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

5.7.27 8-bit IT カウント停止

図 5.30 に 8-bit IT カウント開始のフローチャートを示します。

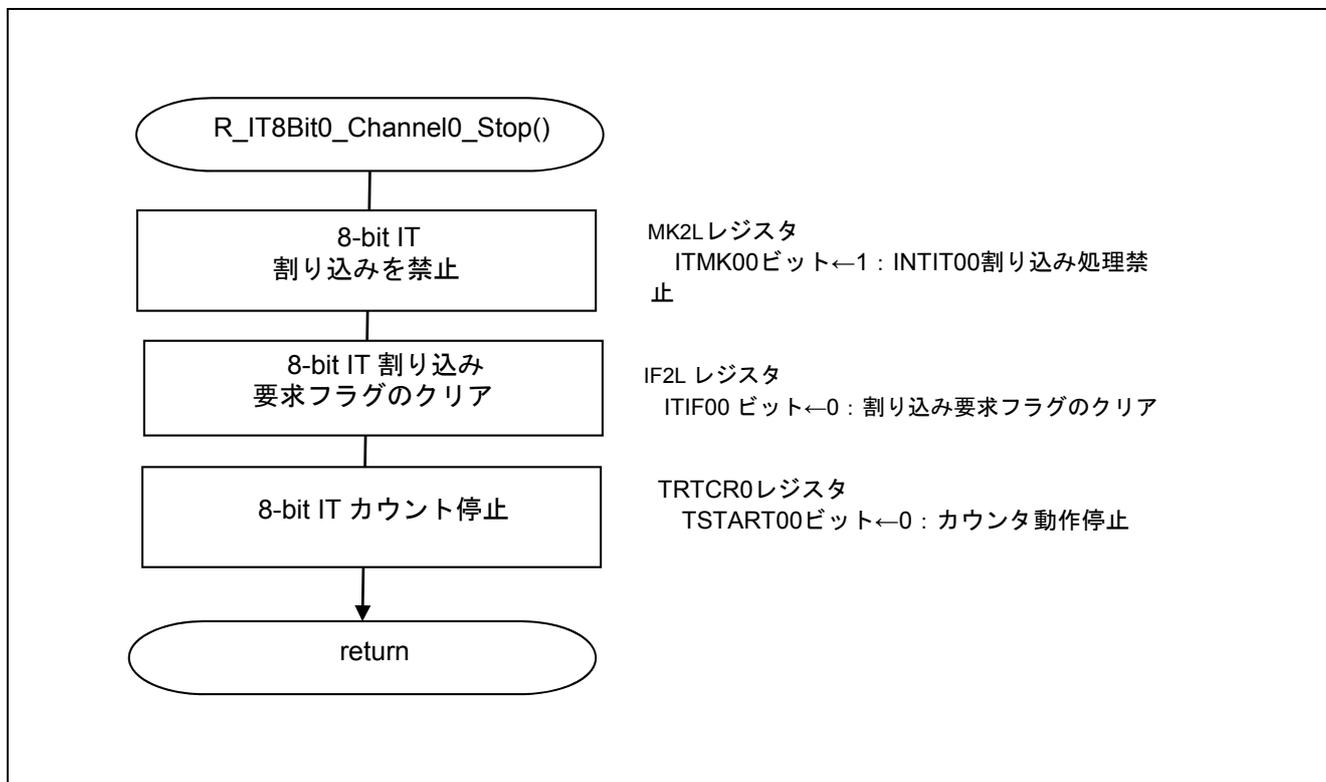


図 5.30 8-bit IT カウント停止

8-bit IT 割り込みの設定

- ・ 割り込み要求フラグ・レジスタ (MK2L)
割り込み処理禁止
- ・ 割り込み要求フラグ・レジスタ (IF2L)
割り込み要求フラグのクリア

略号 : MK2L

	7	6	5	4	3	2	1	0
FLMK	0	0	0	0	ITMK11	ITMK10	ITMK01	ITMK00
	x	x	x	x	x	x	x	1

ビット 0

ITMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF2L

	7	6	5	4	3	2	1	0
FLIF	0	0	0	0	ITIF11	ITIF10	ITIF01	ITIF00
	x	x	x	x	x	x	x	0

ビット 0

ITIF00	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください

8-bit IT カウント停止の設定

- ・ 8-bit IT 制御レジスタ 0 (TRTCR0)
8-bit IT のカウンタ動作を開始します。

略号 : TRTCR0

	7	6	5	4	3	2	1	0
TCSMD0	0	0	TCLKEN0	0	TSTART01	0	TSTART00	
	x	x	x	x	x	x	0	

ビット 0

TSTART00	8 ビット・インターバル・タイマ 0 カウント開始
0	カウンタ停止
1	カウンタ開始

注意 レジスタ設定の詳細については、RL78/I1D ユーザーズマニュアル ハードウェア編を参照してください。

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/I1D ユーザーズマニュアル ハードウェア編 Rev.2.00 (R01UH0474J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 Rev.1.00 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

- ルネサス エレクトロニクスホームページ
<http://japan.renesas.com/>
- お問い合わせ先
<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2015.12.01	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子

（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違くと、内部ROM、レイアウトパターンの相違などにより、電气的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>