

## RL78/G23

### 初心者向け設定必須機能ガイド

#### 要旨

RL78/G23 マイコンには、使用する際に必ず設定しなければならない機能があります。マイコンの初期設定を自動で生成することができるスマート・コンフィグレータを用いて、これらの機能の設定方法を説明します。

また、RL78/G23 マイコンを動作させるための外部回路の接続については、RL78/G23 ハードウェア・デザイン・ガイド (R01AN7300JJ) を参考にしてください。

#### 設定必須機能の一覧

- 起動時のフラッシュ動作モード
- 起動時の高速オンチップ・オシレータの周波数
- 各クロックの発振設定
- オンチップ・デバッグ動作禁止/許可
- オンチップ・デバッグ・セキュリティ ID の設定
- オンチップ・デバッグ・セキュリティ ID 認証失敗時にフラッシュ・メモリのデータを消去する/しない
- デバッグ・モニタ領域、デバッグ用スタック領域の確保
- 低電圧検出回路 0 (LVD0)
- ウォッチドッグ・タイマ
- RAM の初期化
- スタック・ポインタの初期化

#### 動作確認デバイス

RL78/G23

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

## 目次

1. 設定必須の機能 .....	4
2. スマート・コンフィグレータを用いた設定必須機能の設定方法 .....	5
2.1 クロック設定 .....	6
2.2 システム設定 .....	7
2.3 電圧検出回路のコンポーネント設定 .....	8
2.4 ウォッチドッグ・タイマのコンポーネント設定 .....	8
2.5 オンチップ・デバッグ機能使用時のメモリ空間の確保 .....	9
3. 機能が設定されていることの確認方法 .....	12
4. 参考ドキュメント .....	14
Appendix .....	15
1. ユーザ・オプション・バイト .....	15
1.1 ウォッチドッグ・タイマ .....	15
1.1.1 ウォッチドッグ・タイマの概要 .....	15
1.1.2 ウォッチドッグ・タイマの設定 .....	16
1.1.3 ウォッチドッグ・タイマ設定時の注意事項 .....	16
1.2 電圧検出回路 0 (LVD0) .....	17
1.2.1 電圧検出回路 0 (LVD0) の概要 .....	17
1.2.2 電圧検出回路 0 (LVD0) の設定 .....	17
1.2.3 電圧検出回路 0 (LVD0) 設定時の注意事項 .....	18
1.3 フラッシュの動作モードと高速オンチップ・オシレータの周波数 .....	19
1.3.1 フラッシュの動作モードと高速オンチップ・オシレータの周波数の概要 .....	19
1.3.2 フラッシュの動作モードと高速オンチップ・オシレータの周波数の設定 .....	20
2. オンチップ・デバッグ・オプション・バイト .....	20
2.1 オンチップ・デバッグ動作制御とセキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理 .....	20
2.1.1 オンチップ・デバッグ動作制御とセキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理の概要 .....	20
2.1.2 セキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理の設定 .....	21
2.1.3 セキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理の設定時の注意事項 .....	21
3. オンチップ・デバッグのセキュリティ設定 .....	21
4. オンチップ・デバッグ機能使用時のメモリ空間の確保 .....	22
4.1 オンチップ・デバッグ機能使用時のメモリ空間の確保時の注意事項 .....	22
5. CPU/周辺ハードウェア・クロック (f <sub>CLK</sub> ) .....	23
5.1 システム・クロックおよびクロック発生回路の概要 .....	23
5.2 CPU/周辺ハードウェア・クロック (f <sub>CLK</sub> ) の変更 .....	24
6. 低速周辺クロック .....	25

改訂記録 .....26

## 1. 設定必須の機能

表 1-1 に必ず設定する機能とスマート・コンフィグレータ（SC）での設定方法を示します。

表 1-1 設定必須の機能と説明

機能・設定すること	説明	SC での設定方法
起動時のフラッシュ動作モード	フラッシュ動作モードは、電源電圧と高速オンチップ・オシレータの周波数に基づき設定することで、マイコンを効率的に動作させます。誤った設定をするとマイコンが誤動作する可能性があります。	p.6 “クロック設定”を参照。
起動時の高速オンチップ・オシレータの周波数	マイコンを起動すると、CPU は高速オンチップ・オシレータで動作します。周波数は 1, 2, 3, 4, 6, 8, 12, 16, 24, 32MHz から選択でき、フラッシュ動作モードと電源電圧に合わせて設定する必要があります。	p.6 “クロック設定”を参照。
各クロックの発振設定	マイコンは内蔵されているオンチップ・オシレータや外部発振子を使用できます。起動時の CPU クロックは高速オンチップ・オシレータで、その他のクロックは初期状態で発振しません。これらを CPU クロックに使うには、ソフトウェアで発振設定が必要です。	p.6 “クロック設定”を参照。
オンチップ・デバッグ動作禁止/許可	E2 や E2 Lite オンチップ・デバッグ・エミュレータを使用したオンチップ・デバッグ動作の禁止/許可を設定します。デバッグ動作を許可する場合、第三者がフラッシュのデータを読み出せないよう、セキュリティ ID と合わせて設定する必要があります。	p.7 “システム設定”を参照。
オンチップ・デバッグ・セキュリティ ID の設定	オンチップ・デバッグ・セキュリティ ID には、10 バイトの任意の ID コードを設定します。オンチップ・デバッグ動作許可に設定する場合は、第三者が簡単には分からないようなセキュリティ ID を設定してください。	p.7 “システム設定”を参照。
オンチップ・デバッグ・セキュリティ ID 認証失敗時にフラッシュ・メモリのデータを消去する/しない	オンチップ・デバッグ開始時に ID 認証を実行します。この ID 認証に失敗した場合、フラッシュ・メモリのデータを消去する/しないを設定します。ユーザのセキュリティの方針に合わせて設定してください。	p.7 “システム設定”を参照。
オンチップ・デバッグ機能使用時のメモリ空間の確保	マイコンは、E2, E2 Lite オンチップ・デバッグ・エミュレータとの通信およびデバッグ機能を実現するために デバッグ・モニタ領域とデバッグ用スタック領域を使用します。この領域を確保しなかった場合、ユーザのプログラムによるデータの上書きによって、オンチップ・デバッグ動作が正常に動作しない場合があります。	p.7 “システム設定”を参照。
電圧検出回路 0 (LVDD0)	LVDD0 は、電源電圧 (VDD) と検出電圧 (VLDD0) を比較し、内部リセットまたは割り込み要求信号を発生します。マイコンは電源電圧が動作電圧範囲になるまで、リセット状態を維持する必要があります。LVDD0 を有効にしていない場合、動作電圧範囲外でマイコンが動作し、誤動作する可能性があります。	p.8 “電圧検出回路 (リソース: LVDD0) のコンポーネント”を参照。
ウォッチドッグ・タイマ (WDT)	ウォッチドッグ・タイマは、プログラムの暴走を検出するために使用します。ユーザのシステムに合わせてウォッチドッグ・タイマを設定してください。	p.8 “ウォッチドッグ・タイマのコンポーネント”を参照。
RAM の初期化	リセット解除時、RAM 領域は不定状態になるため、使用する RAM 領域は必ず初期化してください。初期化されていない RAM 領域を読み出すと、RAM パリティ・エラーによる内部リセットが発生することがあります。	宣言した変数は、SC によって生成された cstart.asm ファイルの処理で自動的に初期化。
スタック・ポインタの初期化	リセット解除時、スタック・ポインタは不定状態になります。スタック使用前に必ず初期化し、RAM 領域のデータを破壊しないよう、十分なスタック領域を確保してください。	スタック・ポインタは、SC によって生成された cstart.asm ファイルの処理で自動的に初期化。

## 2. スマート・コンフィグレータを用いた設定必須機能の設定方法

スマート・コンフィグレータは、RL78 マイコンの初期設定プログラムを自動で生成できるツールです。マイコンの機能を簡単に設定できるため、スマート・コンフィグレータを使用した設定必須機能の設定方法を説明します。スマート・コンフィグレータは、統合開発環境（e2studio, CS+, IAR Embedded Workbench）に対応しています。

また、スマート・コンフィグレータは当社ホームページからダウンロードし、インストールしてください。インストール後、Windows のメニューからスマート・コンフィグレータを起動できます。

- スマート・コンフィグレータ掲載ホームページ

<https://www.renesas.com/jp/ja/software-tool/rl78-smart-configurator>

## 2.1 クロック設定

クロック設定では、下記の機能を設定します。

CPU/周辺ハードウェア・クロックと低速周辺クロックを設定すると、設定に合わせたコードが生成されます。

- 起動時のフラッシュ動作モード  
設定例：高速メインモード
- 起動時の高速オンチップ・オシレータの周波数  
設定例：32MHz
- CPU/周辺ハードウェア・クロック  
設定例：高速オンチップ・オシレータ
- 低速周辺クロック  
設定例：低速オンチップ・オシレータ

図 2-1 クロック設定

## 2.2 システム設定

システム設定では、下記の機能を設定します。

システム設定画面の「オンチップ・デバッグ動作設定」で「エミュレータを使う」および「COMポート」を選択すると、自動的にデバッグ・モニタ領域を確保します。

- オンチップ・デバッグ動作禁止／許可
- オンチップ・デバッグ・セキュリティ ID の設定
- オンチップ・デバッグ・セキュリティ ID 認証失敗時にフラッシュ・メモリのデータを消去する／しない
- デバッグ・モニタ領域，デバッグ用スタック領域の確保

図 2-2 システム設定

システム設定

コードの生成 レポートの生成

オンチップ・デバッグ動作禁止／許可

オンチップ・デバッグ設定

オンチップ・デバッグ動作設定

使用しない  エミュレータを使う  COMポート

エミュレータ設定

E2  E2 Lite

疑似RRM/DMM機能設定

使用しない  使用する

Start/Stop関数機能設定

使用しない  使用する

通過ポイント機能設定

使用しない  使用する

トレース機能設定

使用しない  使用する

セキュリティID設定

セキュリティIDを設定する

セキュリティID

セキュリティID認証失敗時の設定

フラッシュ・メモリのデータを消去しない  フラッシュ・メモリのデータを消去する

オンチップ・デバッグ・セキュリティ ID の設定

オンチップ・デバッグ・セキュリティ ID 認証失敗時に  
フラッシュ・メモリのデータを消去する／しない

## 2.3 電圧検出回路のコンポーネント設定

電圧検出回路（リソース：LVD0）のコンポーネントを追加してください。ユーザ・オプション・バイトの電圧検出回路 0（LVD0）を設定します。コンポーネントを追加しない場合は、電圧検出回路 0（LVD0）はオフの設定になります。

設定例：リセット・モード（電圧検出 = 2.33V）

図 2-3 電圧検出回路のコンポーネント設定

## 2.4 ウォッチドッグ・タイマのコンポーネント設定

ウォッチドッグ・タイマのコンポーネントを追加してください。ユーザ・オプション・バイトのウォッチドッグ・タイマを設定します。コンポーネントを追加しない場合は、ウォッチドッグ・タイマはオフの設定になります。

設定例①：使用しない

（コンポーネントを追加していない状態はウォッチドッグ・タイマがオフになります。）

設定例②：HALT/STOP/SNOOZE モード時の動作設定：使用しない

ウィンドウ・オープン期間：100%

オーバフロー時間：2<sup>17</sup>/fIL

割り込み設定：インターバル割り込みを発生しない

図 2-4 ウォッチドッグ・タイマのコンポーネント設定

## 2.5 オンチップ・デバッグ機能使用時のメモリ空間の確保

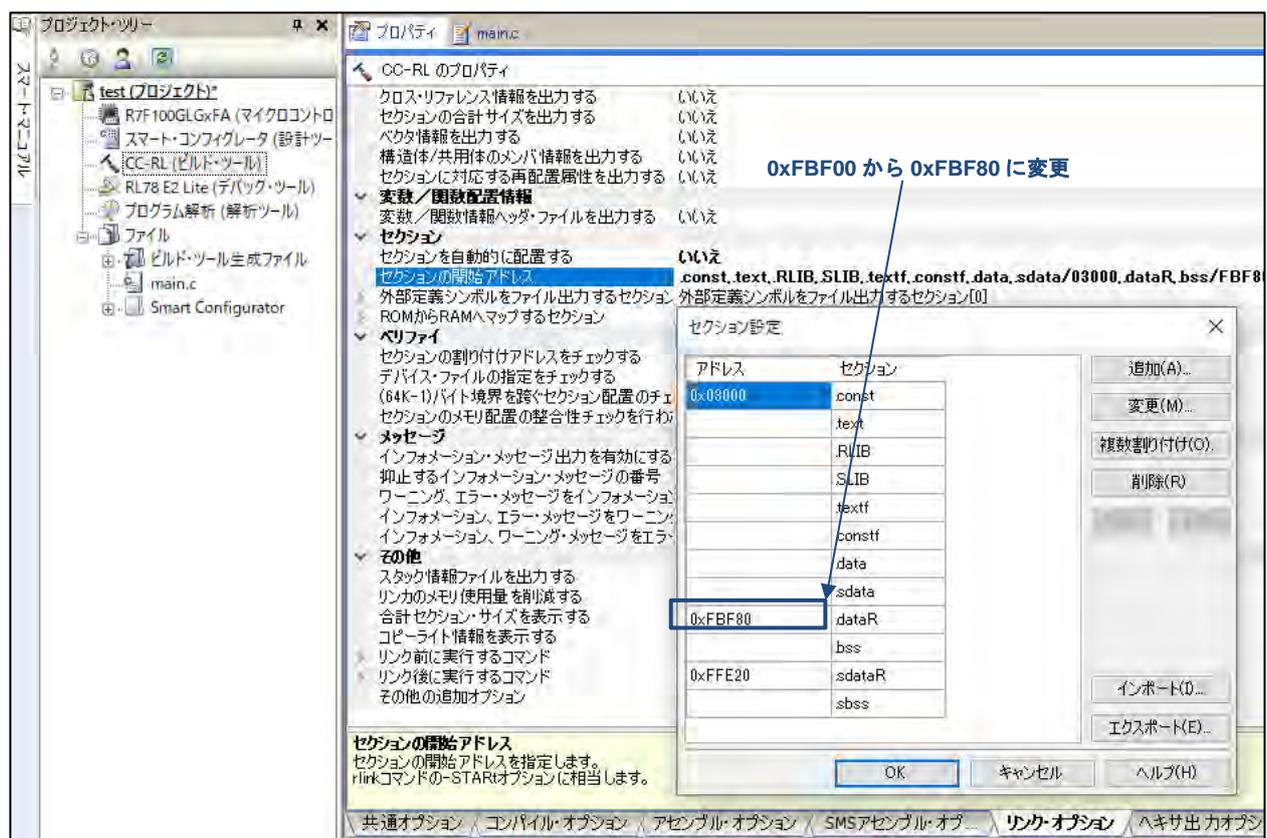
セルフ・プログラミング用デバッグ制御領域（128 バイト）は、統合開発環境のオプション設定で、ユーザが使用する RAM 領域の範囲を変更し、領域を確保します。

オンチップ・デバッグ機能使用時に、セルフ・プログラミングを実行する場合は、セルフ・プログラミング用デバッグ制御領域（128 バイト）を確保してください。

- 統合開発環境 CS+

リンク・オプションのセクションを設定します。始めに、「セクションを自動的に配置する」を「いいえ」にします。次に、「セクションの開始アドレス」からセクション設定を開きます。RAM の開始アドレスに 0x80（128）を加算し、RAM 領域の開始アドレスを変更します。

図 2-5 セクション設定（R7F100GLG の場合）



- 統合開発環境 e2studio

Linker のセクションを設定します。始めに、「デバイス・ファイルの情報からセクションを自動的に配置する」のチェックを外します。次に、「セクション」からセクション・ビューアーを開きます。RAM の開始アドレスに 0x80 (128) を加算し、RAM 領域の開始アドレスを変更します。

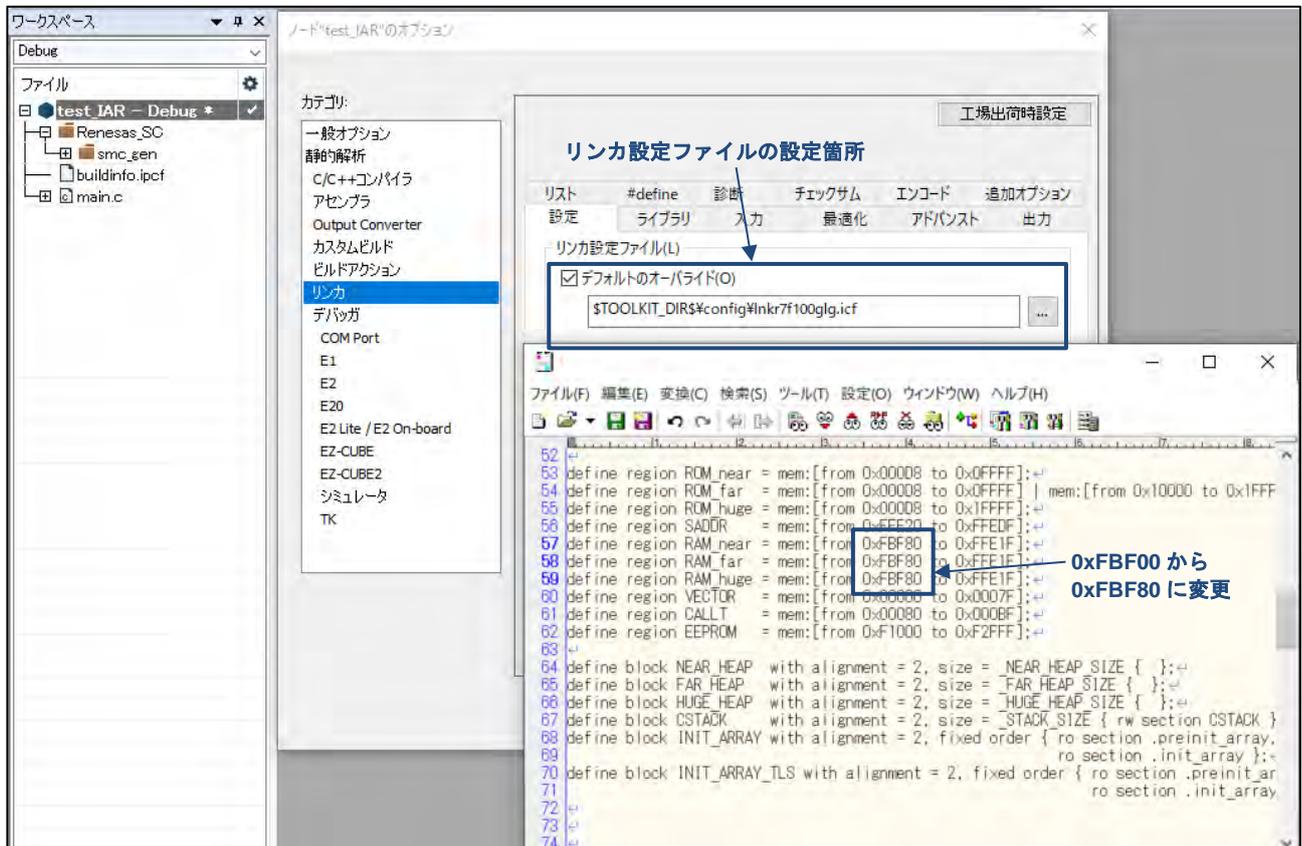
図 2-6 セクション・ビューアー (R7F100GLG の場合)



- 統合開発環境 IAR Embedded Workbench

リンカ設定ファイルを変更します。始めに、「デフォルトのオーバライド」をチェックします。次に、リンカ設定ファイルをコピーし、プロジェクトのフォルダに格納します。パスはコピーしたリンカ設定ファイルに指定します。コピーしたリンカ設定ファイルを開きます。RAMの開始アドレスに0x80（128）を加算し、RAM領域の開始アドレスを変更します。

図 2-7 リンカ設定ファイル（R7F100GLG の場合）



### 3. 機能が設定されていることの確認方法

下記に示す機能は、リンク・マップ・ファイル(.map ファイル)から設定を確認することができます。統合開発環境のリンク・オプションにて、リンク・マップ・ファイルを出力する設定にしてください。

その他の機能については、オンチップ・デバッグ動作にて動作を確認してください。

- ユーザ・オプション・バイト
- オンチップ・デバッグ・オプション・バイト
- オンチップ・デバッグのセキュリティ設定
- オンチップ・デバッグ機能使用時のメモリ空間の確保

図 3-1 リンク・マップ・ファイル (.map ファイル) (1/2)

```
3 *** Options ***  
4  
5 -subcommand=DefaultBuild¥test.clnk  
6 -Input=DefaultBuild¥main.obj  
7 -Input=DefaultBuild¥r_cg_systeminit.obj  
8 -Input=DefaultBuild¥hdwinit.obj  
9 -Input=DefaultBuild¥r_bsp_init.obj  
10 -Input=DefaultBuild¥stkinit.obj  
11 -Input=DefaultBuild¥cstart.obj  
12 -Input=DefaultBuild¥r_bsp_common.obj  
13 -Input=DefaultBuild¥r_bsp_common_ccr1.obj  
14 -Input=DefaultBuild¥mcu_cTocks.obj  
15 -Input=DefaultBuild¥Pin.obj  
16 -SECURITY_ID=00000000000000000000  
17 -DEVICE=C:\Program Files (x86)\Renesas Electronics\CS+¥CC¥Device¥RL78¥Devicefile¥DR7F100GLG.DVF  
18 -DEBUg  
19 -NOCompress  
20 -NOOPtimize  
21 -Output=DefaultBuild¥test.abs  
22 -OCDBG=84  
23 -DEBUG_MONITOR=1FE00-1FFFF  
24 -USER_OPT_BYTE=EF3AE8  
25 -OCDTR  
26 -LIST=DefaultBuild¥test.map  
27 -AUTO_SECTION_LAYOUT  
28 -ROM=.data=.dataR  
29 -ROM=.sdata=.sdataR  
30 -NOMessage  
31 -MEMory=High  
32 -NOLogo  
33 -LIBrary=DefaultBuild¥test.lib  
34 -end
```

図 3-1 は、リンク・マップ・ファイル (.map ファイル) の一部を示しています。このファイルには、リンク・オプションが記述されています。図には、特定のオプションが青い枠で囲まれ、矢印で説明されています。

- 16行: `-SECURITY_ID=00000000000000000000` (オンチップ・デバッグのセキュリティ設定の設定値)
- 22行: `-OCDBG=84` (オンチップ・デバッグ・オプション・バイトの設定値)
- 24行: `-USER_OPT_BYTE=EF3AE8` (ユーザ・オプション・バイトの設定値)

図 3-2 リンク・マップ・ファイル (.map ファイル) (2/2)

SECTION	START	END	SIZE	ALIGN
.vect				
.option_byte	00000000	0000007f	80	0
.security_id	000000c0	000000c3	4	1
.monitor1	000000c4	000000cd	a	1
.const	000000ce	000000d7	a	1
.text	00003000	0000304f	50	2
.RLIB	00003050	000030d2	83	1
.SLIB	000030d3	000030d3	0	1
.textf	000030d3	000030d3	0	1
.constf	000030d3	00003208	136	1
.data	0000320a	0000320a	0	2
.sdata	0000320a	0000320a	0	2
.monitor2	0000320a	0000320a	0	2
.dataR	0001fe00	0001ffff	200	1
.bss	000fbf80	000fbf80	0	2
.sdataR	000fbf80	000fbf80	0	2
.sbss	000ffe20	000ffe20	0	2
	000ffe20	000ffe20	0	2

オンチップ・デバッグ機能  
使用時のメモリ空間の確保

.monitor1 と .monitor2 が存  
在することを確認

.dataR の START アドレス  
が 000fbf80 になっているこ  
とを確認

#### 4. 参考ドキュメント

RL78/G23 ユーザーズマニュアルハードウェア編 (R01UH0896)

RL78 ファミリユーザーズマニュアルソフトウェア編 (R01US0015)

(最新版をルネサスエレクトロニクスホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサスエレクトロニクスホームページから入手してください。)

すべての商標および登録商標は、それぞれの所有者に帰属します。

## Appendix

RL78 マイコンの機能を解説します。

### 1. ユーザ・オプション・バイト

RL78 マイコンは、電源投入時またはリセットからの起動時に、自動的にオプション・バイトを参照して、指定された機能の設定を行います。製品使用の際には、必ず次に示す機能の設定値をオプション・バイト領域に格納してください。

表 1-1 ユーザ・オプション・バイト

オプション・バイト領域		機能
ユーザ・オプション・ バイト	000C0H	・ウォッチドッグ・タイマ (WDT)
	000C1H	・電圧検出回路 (LVD0)
	000C2H	・フラッシュの動作モード ・高速オンチップ・オシレータの周波数

#### 1.1 ウォッチドッグ・タイマ

##### 1.1.1 ウォッチドッグ・タイマの概要

ウォッチドッグ・タイマは、プログラムの暴走を検出するために使用します。暴走検出時、内部リセット信号を発生します。WDTE レジスタに“ACH” を書き込むことにより、ウォッチドッグ・タイマのカウンタをクリアし、再びカウント開始します。

次の場合、プログラムの暴走と判断します。

- ウォッチドッグ・タイマ・カウンタがオーバフローした場合
- ウォッチドッグ・タイマ・イネーブル・レジスタ (WDTE) に 1 ビット操作命令を使用した場合
- WDTE レジスタに“ACH”以外のデータを書き込んだ場合
- ウィンドウ・クローズ期間中に WDTE レジスタにデータを書き込んだ場合

### 1.1.2 ウォッチドッグ・タイマの設定

ウォッチドッグ・タイマの機能および設定対象のビットを下記に示します。

図 1-1 ユーザ・オプション・バイト (000C0H) のフォーマット

7	6	5	4	3	2	1	0
WDTINT	WINDOW1	WINDOW0	WDTON	WDSC2	WDSC1	WDSC0	WDSTBYON

Bit	ビット名称	説明
7	WDTINT	0: ウォッチドッグ・タイマのインターバル割り込みを使用しない 1: ウォッチドッグ・タイマのインターバル割り込みを使用する (オーバーフロー時間の75% + 1/4 f <sub>IL</sub> 到達時にインターバル割り込みを発生する)
6-5	WINDOW [1:0]	00B: 設定禁止 01B: ウォッチドッグ・タイマのウィンドウ・オープン期間を 50%に設定 10B: 設定禁止 11B: ウォッチドッグ・タイマのウィンドウ・オープン期間を 100%に設定
4	WDTON	0: ウォッチドッグ・タイマのカウンタ動作禁止 (リセット解除後、カウンタ停止) 1: ウォッチドッグ・タイマのカウンタ動作許可 (リセット解除後、カウンタ開始)
3-1	WDSC [2:0]	ウォッチドッグ・タイマのオーバーフロー時間設定 (カウント源: f <sub>IL</sub> ) 000B: 2 <sup>7</sup> /f <sub>IL</sub> 、001B: 2 <sup>8</sup> /f <sub>IL</sub> 、010B: 2 <sup>9</sup> /f <sub>IL</sub> 、011B: 2 <sup>10</sup> /f <sub>IL</sub> 、 100B: 2 <sup>12</sup> /f <sub>IL</sub> 、101B: 2 <sup>14</sup> /f <sub>IL</sub> 、110B: 2 <sup>15</sup> /f <sub>IL</sub> 、111B: 2 <sup>17</sup> /f <sub>IL</sub>
0	WDSTBYON	0: HALT/STOP/SNOOZE モード時、ウォッチドッグ・タイマのカウンタ動作停止 1: HALT/STOP/SNOOZE モード時、ウォッチドッグ・タイマのカウンタ動作許可

### 1.1.3 ウォッチドッグ・タイマ設定時の注意事項

ウォッチドッグ・タイマ設定時の注意事項を下記に示します。

- f<sub>IL</sub> (低速オンチップ・オシレータ周波数) の発振特性は、TYP. 32.768kHz になります。ウォッチドッグ・タイマのカウンタをクリアする場合、f<sub>IL</sub> の発振特性を含めた範囲で実施してください。
- WDSTBYON ビットに“0”を設定した場合、WINDOW[1:0]の設定に関係せずウィンドウ・オープン期間は 100%になります。
- WDTON ビットを“1”にすると IAWCLT レジスタの IAWEN ビットの設定にかかわらず不正メモリ・アクセス検出機能が有効になります。

## 1.2 電圧検出回路 0 (LVD0)

### 1.2.1 電圧検出回路 0 (LVD0) の概要

電圧検出回路はオプション・バイトで設定する LVD0 とソフトウェアで設定する LVD1 を持っています。LVD0 は次のような機能を持ちます。

- LVD0 は、電源電圧 ( $V_{DD}$ ) と検出電圧 ( $V_{LVD0}$ ) を比較し、内部リセットまたは割り込み要求信号を発生します。
- LVD0 は、オプション・バイトにて検出電圧 ( $V_{LVD0}$ ) を 6 段階より選択できます。
- STOP モード時においても動作可能です。
- リセット・モードでは、 $V_{DD} \geq V_{LVD0}$  を検出して内部リセットを解除します。また、 $V_{DD} < V_{LVD0}$  を検出して内部リセットを発生し、 $V_{DD} \geq V_{LVD0}$  になるまでリセット状態は継続されます。
- 割り込みモードでは、リセット発生直後、LVD の内部リセットは  $V_{DD} \geq V_{LVD0}$  になるまでリセット状態を継続します。 $V_{DD} \geq V_{LVD0}$  を検出して LVD の内部リセットは解除されます。LVD の内部リセット解除後は、 $V_{DD} < V_{LVD0}$  または  $V_{DD} \geq V_{LVD0}$  を検出して割り込み要求信号 (INTLVI) を発生します。

### 1.2.2 電圧検出回路 0 (LVD0) の設定

電圧検出回路 0 (LVD0) の機能および設定対象のビットを下記に示します。

図 1-2 ユーザ・オプション・バイト (000C1H) のフォーマット

7	6	5	4	3	2	1	0
LVD0EN	LVD0SEL	1	1	1	LVD0V2	LVD0V1	LVD0V0

Bit	ビット名称	説明
7	LVD0EN	0:動作停止 1:動作許可
6	LVD0SEL	0:割り込みモード 1:リセット・モード
5-3	—	必ず“111B”の値を設定してください。他の値の設定禁止
2-0	LVD0V[2:0]	111B:立ち上がり1.69V, 立ち下がり1.65V 110B:立ち上がり1.90V, 立ち下がり1.86V 101B:立ち上がり2.38V, 立ち下がり2.33V 100B:立ち上がり2.67V, 立ち下がり2.62V 011B:立ち上がり2.97V, 立ち下がり2.91V 010B:立ち上がり3.96V, 立ち下がり3.88V 001B:設定禁止 000B:設定禁止

### 1.2.3 電圧検出回路 0 (LVD0) 設定時の注意事項

電圧検出回路 0 (LVD0) 設定時の注意事項を下記に示します。

- LVD0EN ビットに 0 を設定する場合は、必ず RESET 端子にリセット回路を接続してください。
- LVD0SEL ビットに 0 を設定する場合は、電源立ち下がり時のリセット電圧は  $V_{PDR}$  (Typ. 1.50V) になります。 $V_{PDR}$  は製品の動作範囲外となるため、割り込み発生後に供給される電源電圧が動作電圧範囲内で他の割り込み要因の発生を禁止し、STOP モードに移行してください。動作電圧範囲は、ユーザ・オプション・バイト (000C2H/040C2H) の設定により変わります。
- LVD の検出には、最大 300us の遅延が発生します。電源電圧の立ち下がり時は、この遅延も含めて動作電圧範囲外になる前にリセット状態となるような検出電圧を設定してください。
- 電源立ち上がり時は、37.4 AC 特性に示す動作電圧範囲まで、電圧検出回路 0 か外部リセットでリセット状態を保ってください。電源立ち下がり時は、動作電圧範囲を下回る前に、STOP モードに移行するか、電圧検出回路か外部リセットでリセット状態にしてください。

## 1.3 フラッシュの動作モードと高速オンチップ・オシレータの周波数

### 1.3.1 フラッシュの動作モードと高速オンチップ・オシレータの周波数の概要

内部回路の動作電圧、動作タイミング、動作電流は、フラッシュ動作モードによって最適化されます。マイコンの動作電圧範囲やクロック周波数に合わせて、適切なフラッシュ動作モードを選択してください。

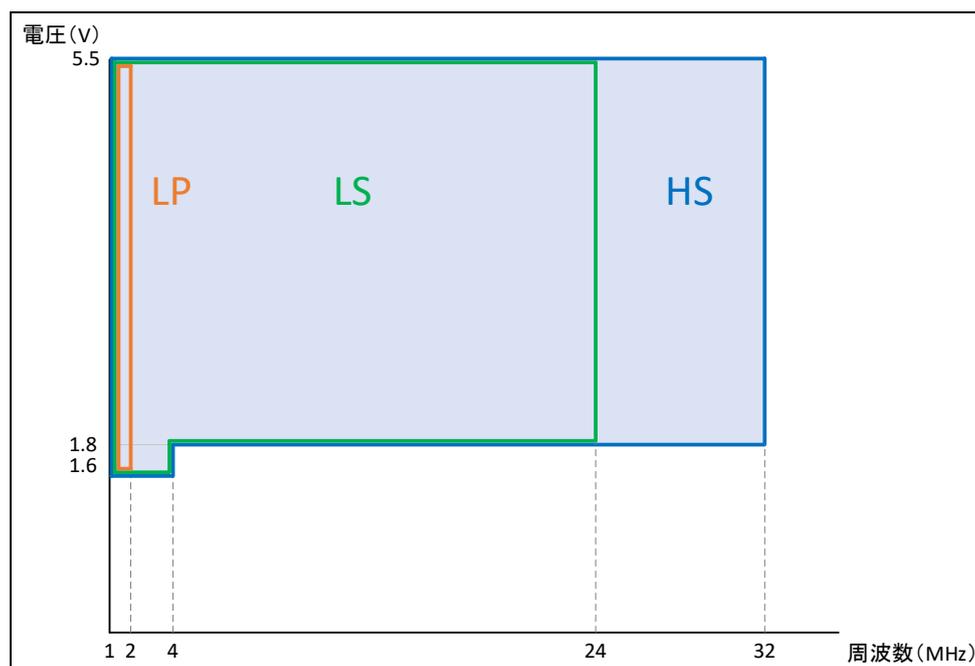
リセット解除直後はオプション・バイトで設定されたフラッシュ動作モードで動作します。

表 1-2 フラッシュの動作モード

フラッシュの動作モード	推奨動作範囲		説明
HS (高速メイン)モード	1.6V~1.8V	1~4MHz (フラッシュ書き換え不可 <sup>注</sup> )	CPUの高速動作 (32 MHz (Max.)) が可能なモードです。CPUの処理能力が必要な場合に最適です。HS (高速メイン) モードの最適動作範囲は、電源電圧が $1.8\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ 、動作周波数が $24\text{ MHz} < f_{CLK} \leq 32\text{ MHz}$ のときです。
	1.6V~1.8V	1~2MHz	
	1.8V~5.5V	1~32MHz	
LS (低速メイン)モード	1.6V~1.8V	1~4MHz (フラッシュ書き換え不可 <sup>注</sup> )	動作電流とCPUの演算処理 (24 MHz (Max.)) のバランスのとれたモードです。LS (低速メイン) モードの最適動作範囲は、電源電圧が $1.8\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ 、動作周波数が $2\text{ MHz} < f_{CLK} \leq 24\text{ MHz}$ または、電源電圧が $1.6\text{ V} \leq V_{DD} < 1.8\text{ V}$ 、動作周波数が $2\text{ MHz} < f_{CLK} \leq 4\text{ MHz}$ のときです。
	1.6V~1.8V	1~2MHz	
	1.8V~5.5V	1~4MHz	
LP (低電力メイン)モード	1.6V~5.5V	1~4MHz (フラッシュ書き換え不可 <sup>注</sup> )	1~2 MHzで動作するモードです。1~2 MHzで低動作電流を実現します。LP (低電力メイン) モードの最適動作範囲は、電源電圧が $1.6\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ 、動作周波数が $1\text{ MHz} \leq f_{CLK} \leq 2\text{ MHz}$ のときです。
SUBモード	1.6V~5.5V	32.768kHz (フラッシュ書き換え不可 <sup>注</sup> )	サブシステム・クロックで動作するモードです。サブシステム・クロックで動作することにより、低動作電流を実現します。

注 セルフ・プログラミングによるフラッシュ・メモリの書き換えはできません。

図 1-3 各フラッシュの動作モードの動作範囲



### 1.3.2 フラッシュの動作モードと高速オンチップ・オシレータの周波数の設定

フラッシュの動作モードと高速オンチップ・オシレータの周波数の設定対象のビットを下記に示します。

図 1-4 ユーザ・オプション・バイト (000C2H) のフォーマット

7	6	5	4	3	2	1	0
CMODE1	CMODE0	1	0	FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0

Bit	ビット名称	説明
7-6	CMODE[1:0]	00:設定禁止 01: LP (低電力メイン) モード 10: LS (低速メイン) モード 11: HS (高速メイン) モード
5-4	—	必ず“10B”の値を設定してください。他の値の設定禁止
3-0	FRQSEL[3:0]	高速オンチップ・オシレータ周波数設定 1000: 32 MHz 0000: 24 MHz 1001: 16 MHz 0001: 12MHz 1010: 8 MHz 0010: 6 MHz 1011: 4 MHz 0011: 3 MHz 1100: 2 MHz 1101: 1 MHz 上記以外: 設定禁止

## 2. オンチップ・デバッグ・オプション・バイト

オンチップ・デバッグ・オプション・バイトの 000C3H 領域には、オンチップ・デバッグ動作制御とセキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理の設定値を格納します。

表 2-1 オプション・バイト領域

オプション・バイト領域		機能
オンチップ・デバッグ・オプション・バイト	000C3H	・オンチップ・デバッグ動作制御 ・セキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理

### 2.1 オンチップ・デバッグ動作制御とセキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理

#### 2.1.1 オンチップ・デバッグ動作制御とセキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理の概要

RL78/G23 には開発/評価用にオンチップ・デバッグ機能を搭載しています。オンチップ・デバッグ・オプション・バイトでは、オンチップ・デバッグが接続時のオンチップ・デバッグ動作許可/禁止を設定します。また、オンチップ・デバッグ機能にはセキュリティ ID 認証機能を搭載しています。セキュリティ ID 認証に失敗するとオンチップ・デバッグ動作を実行できません。また、セキュリティ ID 認証に失敗したときに、全フラッシュ・メモリを消去するように設定できます。

2.1.2 セキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理の設定

図 2-1 オンチップ・デバッグ・オプション・バイト (000C3H) のフォーマット

7	6	5	4	3	2	1	0
OCDENSET	0	0	0	0	1	0	OCDERSD

Bit	ビット名称	説明
7	OCDENSET	0: オンチップ・デバッグ動作禁止 1: オンチップ・デバッグ動作許可
6-1	—	必ず“000010B”の値を設定してください。他の値の設定禁止
0	OCDERSD	0: オンチップ・デバッグ・セキュリティID認証失敗時にフラッシュ・メモリのデータを消去する 1: オンチップ・デバッグ・セキュリティID認証失敗時にフラッシュ・メモリのデータを消去しない

2.1.3 セキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理の設定時の注意事項

セキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理の設定時の注意事項を以下に示します。

- オンチップ・デバッグ動作許可に設定する場合は、「オンチップ・デバッグ・セキュリティ ID」を設定してください。
- オンチップ・デバッグ動作許可に設定する場合は、デバッグ用のモニタ・プログラムが配置される領域を確保してください。

3. オンチップ・デバッグのセキュリティ設定

オンチップ・デバッグ機能を使用する際は、オンチップ・デバッグ・オプション・バイトの設定の他に、オンチップ・デバッグ・セキュリティ ID を設定する必要があります。

第三者からのメモリの内容を読み取られないようにするために、オンチップ・デバッグ機能は、000C4H-000CDH にオンチップ・デバッグ・セキュリティ ID 設定領域を用意しています。

表 3-1 オンチップ・デバッグ・セキュリティ ID コード

アドレス	オンチップ・デバッグ・セキュリティIDコード
000C4H-000CDH	10バイトの任意のIDコードです。 “FFFFFFFFFFFFFFFFFFFFH”は設定できません。
040C4H-040CDH	

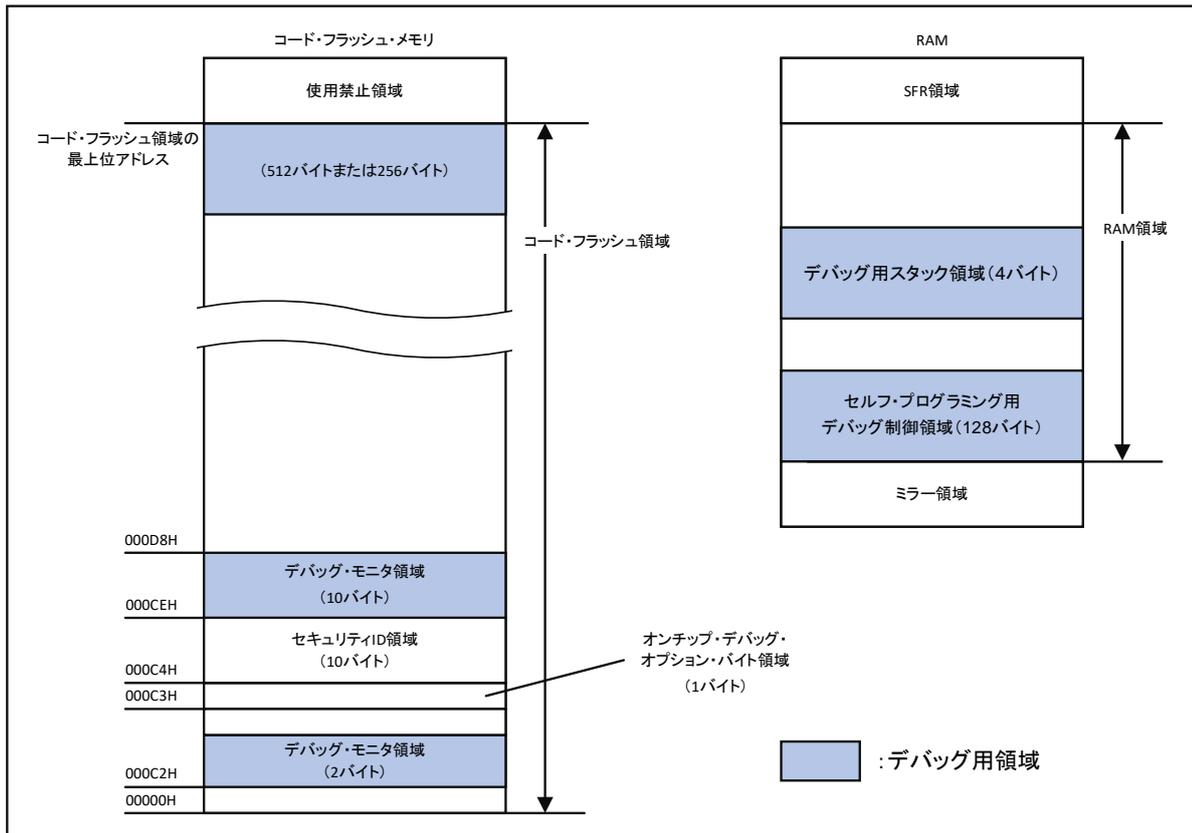
#### 4. オンチップ・デバッグ機能使用時のメモリ空間の確保

RL78 マイクロコントローラと E2, E2 Lite オンチップ・デバッグ・エミュレータとの通信、または各デバッグ機能を実現するためには、メモリ空間の確保を事前に行う必要があります。

統合開発環境のオプション設定およびセクション設定を行い、メモリ空間を確保してください。コード・フラッシュ・メモリの最上位アドレス以下 512 バイトを使用するため、ユーザ・プログラムはこの領域を使用しないプログラムサイズにしてください。

図 4-1 に示すデバッグ用領域は、デバッグ用のモニタ・プログラムを組み込むために、ユーザ・プログラムやデータを配置できない空間です。

図 4-1 デバッグ用モニタ・プログラムが配置されるメモリ空間



#### 4.1 オンチップ・デバッグ機能使用時のメモリ空間の確保時の注意事項

メモリ空間の確保時の注意事項を以下に示します。

- リアルタイム RAM モニタ (RRM) 機能、Dynamic Memory Modification (DMM) 機能を使用しない場合は 256 バイトになります。
- デバッグ時、リセット・ベクタはモニタ・プログラムの配置アドレスに書き換えられます。
- デバッグ用スタック領域はスタック領域の直下に配置されるため、スタックの増減によりデバッグ用スタック領域のアドレスも変動します。つまり使用するスタック領域に対し、4 バイト余分に消費します。セルフ・プログラミングを行う場合は、12 バイト余分に消費します。
- オンチップ・デバッグは、セルフ・プログラミングのブレイク用に次に示す製品の RAM 領域 (128 バイト) を使用します。詳細は対象製品ユーザーズマニュアルを参照してください。

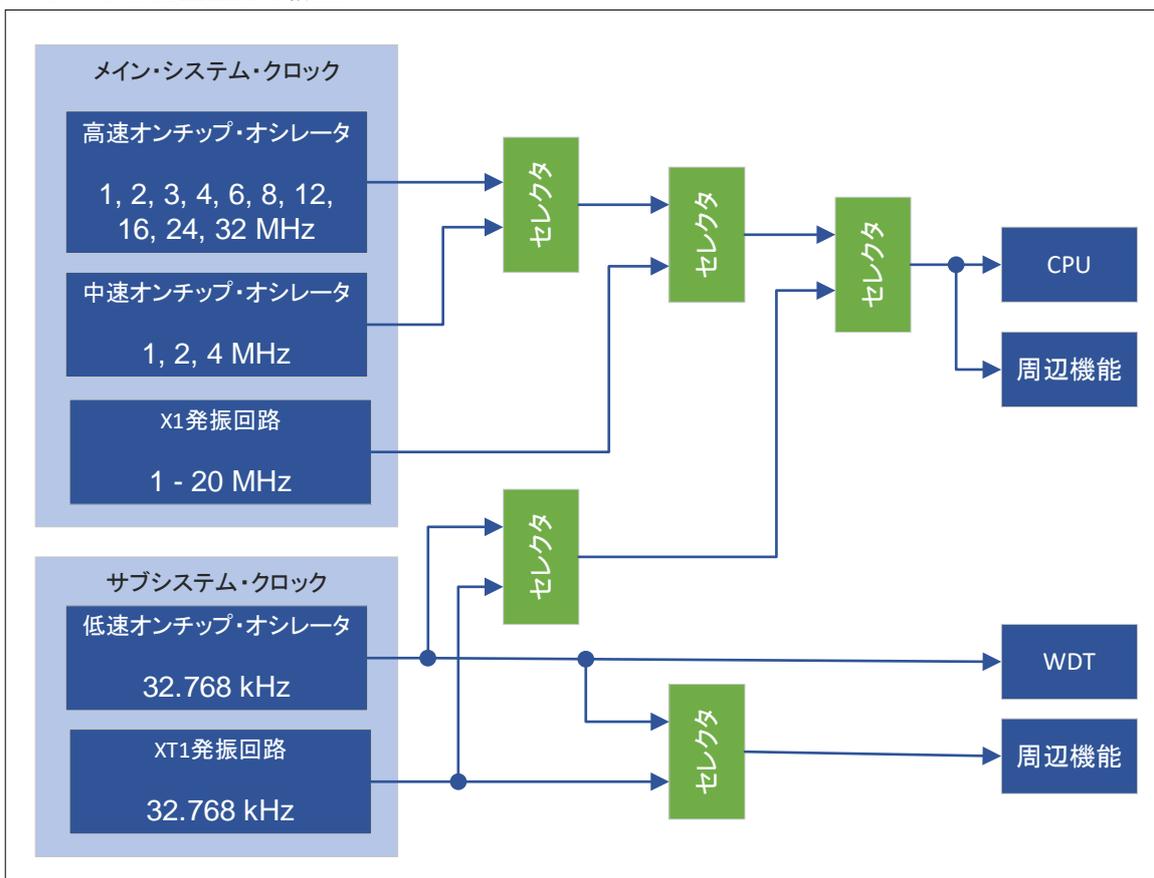
## 5. CPU/周辺ハードウェア・クロック (f<sub>CLK</sub>)

電源投入時またはリセットからの起動時は、CPU/周辺ハードウェア・クロック (f<sub>CLK</sub>) に高速オンチップ・オシレータ・クロックが自動的に選択されます。CPU や周辺機能は、高速オンチップ・オシレータ・クロックで動作します。その他のクロックを使用する場合は、クロックを変更する必要があります。

### 5.1 システム・クロックおよびクロック発生回路の概要

システム・クロックおよびクロック発生回路には、次の種類があります。

図 5-1 クロック発生回路の構成



#### (1) メイン・システム・クロック

##### ①高速オンチップ・オシレータ・クロック

オプションバイト (000C2H) により、 $f_{IH} = 32 \text{ MHz}/24 \text{ MHz}/16 \text{ MHz}/12 \text{ MHz}/8 \text{ MHz}/6 \text{ MHz}/4 \text{ MHz}/3 \text{ MHz}/2 \text{ MHz}/1 \text{ MHz}$  (Typ.) から周波数を選択し、発振させることができます。リセット解除後、CPUは必ずこの高速オンチップ・オシレータ・クロックで動作を開始します。

##### ②中速オンチップ・オシレータ・クロック

MOCODIVビット (MOCODIVレジスタのビット0, 1) の設定により、 $f_{IM} = 4 \text{ MHz}/2 \text{ MHz}/1 \text{ MHz}$  (Typ.) から周波数を選択し、発振させることができます。

##### ③高速システム・クロック

X1端子、X2端子に発振子を接続することにより、 $f_x = 1 \sim 20 \text{ MHz}$ のクロックを発振させることができます。X1クロック発振周波数が $10 \text{ MHz} < f_x < 20 \text{ MHz}$ の場合は、CMCレジスタのAMPHビットを1に設定する必要があります。

X1発振回路を使用される場合は、実装回路上での発振評価を発振子メーカーに依頼してください。

## (2) サブシステム・クロック

## ①低速オンチップ・オシレータ・クロック

$f_{IL} = 32.768 \text{ kHz}$  (Typ.) のクロックを発振させることができます。WDTが動作許可 (WDTON=1) の状態では、 $f_{IL}$ が動作します。CPU/周辺ハードウェア・クロックに低速オンチップ・オシレータ・クロックを選択した場合は、A/Dコンバータやシリアル・インタフェースIICAの動作は保証されません。

## ②サブシステム・クロックX

XT1端子、XT2端子に32.768 kHzの発振子を接続することにより、 $f_{XT} = 32.768 \text{ kHz}$ のクロックを発振させることができます。CPU/周辺ハードウェア・クロックにサブシステム・クロックXを選択した場合は、A/Dコンバータやシリアル・インタフェースIICAの動作は保証されません。

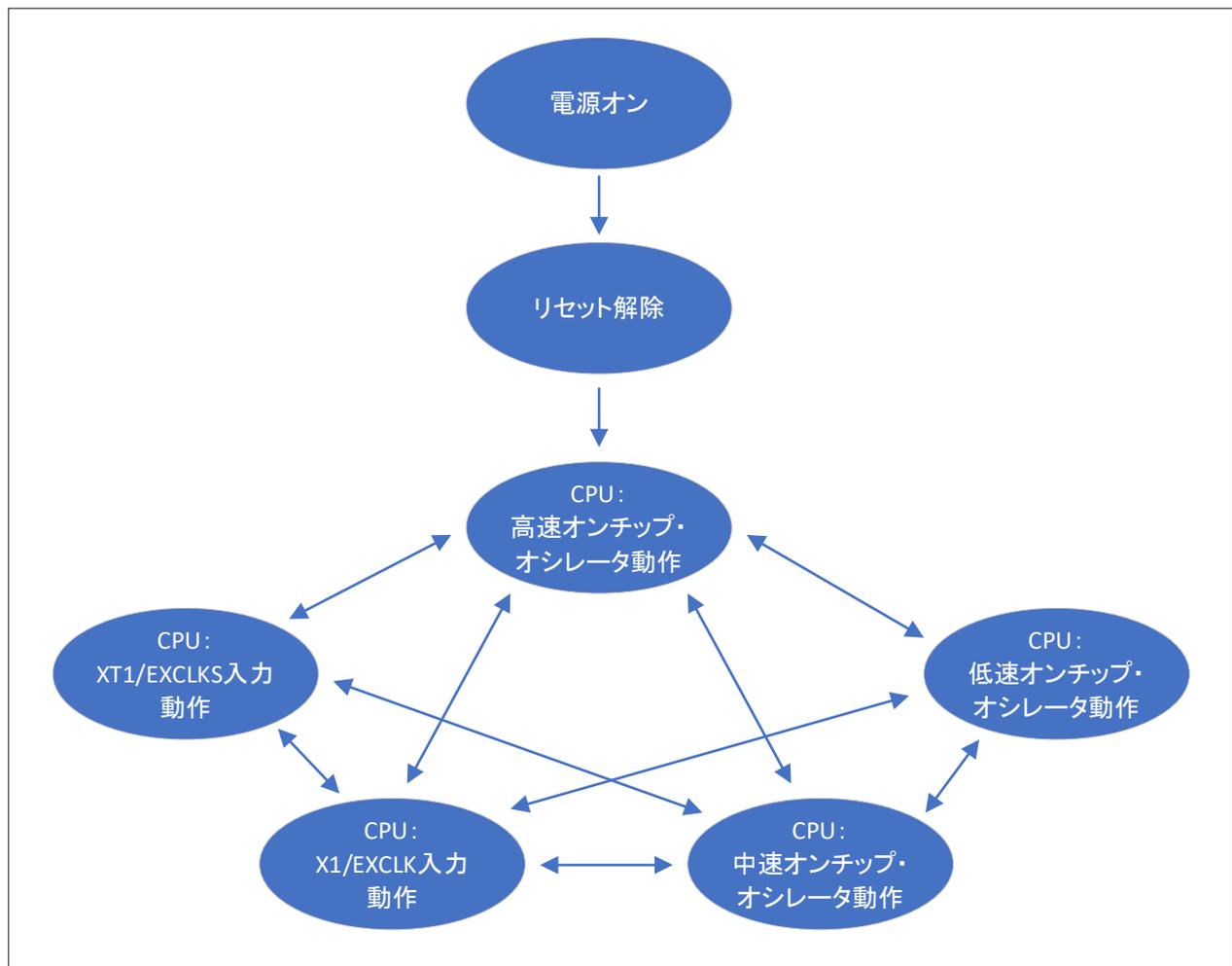
XT1発振回路の発振モードには、通常発振、低消費発振1、低消費発振2、低消費発振3があり、XT1発振回路のゲインおよび動作電流は、低消費発振1>低消費発振2>低消費発振3の順で小さくなります。

XT1発振回路を使用される場合は、実装回路上での発振評価を発振子メーカーに依頼してください。

## 5.2 CPU/周辺ハードウェア・クロック (fCLK) の変更

CPU/周辺ハードウェア・クロック (fCLK) の変更方法については、アプリケーションノート R78/G23 CPUクロックの切り替えとスタンバイ設定 (R01AN546JJ) を参考にしてください。

図 5-2 CPUクロック状態移行



## 6. 低速周辺クロック

電源投入時またはリセットからの起動時は、低速周辺クロックにクロックが供給されていません。リアルタイム・クロックなどを使用する場合は、サブシステム・クロックまたは、低速オンチップ・オシレータを発振させる必要があります。アプリケーションノート R78/G23 CPU クロックの切り替えとスタンバイ設定 (R01AN5546JJ) を参考にしてください。

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2024.09.06	-	初版発行

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
  2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
  3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
  4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
  5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
  6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等  
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
  7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限られません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因またはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
  8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
  9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
  10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
  11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
  12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとなります。
  13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
  14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1.本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2.本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

[www.renesas.com](http://www.renesas.com)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)