

RL78/G14

D/A コンバータを使用した正弦波形出力

要旨

本アプリケーションノートでは、RL78/G14 の D/A コンバータ、DTC(データ・トランスファ・コントローラ)、ELC(イベント・リンク・コントローラ)を使用して、アナログ電圧で正弦波形を出力する方法について説明します。

対象デバイス

RL78/G14

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様.....	3
2. 動作確認条件.....	4
3. ハードウェア説明.....	5
3.1 ハードウェア構成例	5
3.2 使用端子一覧	5
4. ソフトウェア説明.....	6
4.1 動作概要	6
4.2 オプション・バイトの設定	9
4.3 変数一覧	9
4.4 関数一覧	9
4.5 関数仕様	10
4.6 フローチャート.....	11
4.6.1 全体フローチャート	11
4.6.2 初期設定	11
4.6.3 周辺機能初期設定	12
4.6.4 CPU クロック初期設定	12
4.6.5 TAU0 初期設定	13
4.6.6 D/A コンバータ初期設定	21
4.6.7 DTC 初期設定	23
4.6.8 ELC 初期設定	30
4.6.9 メイン処理.....	31
4.6.10 メイン初期化処理.....	32
4.6.11 DTC 起動	33
4.6.12 DAC0 変換開始設定	34
4.6.13 TAU00 動作許可設定.....	35
4.6.14 TAU00 割り込み	37
5. サンプルコード	39
6. 参考ドキュメント.....	39

1. 仕様

D/A コンバータを使用し、ANO0 端子からアナログ電圧を出力します。アナログ電圧は 0.0 V から出力開始します。アナログ電圧は 200 us 経過ごとに出力レベルを変更し、50 Hz (1 周期 : 20 ms) の正弦波形を出力します。

表 1.1 に使用する周辺機能と用途を、図 1.1 にアナログ電圧出力波形を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
D/A コンバータ 0(以下、DAC0)	アナログ電圧の出力
タイマ・アレイ・ユニット 0(以下、TAU0)	アナログ電圧変更周期の生成
データ・トランスファ・コントローラ(以下、DTC)	RAM から SFR へのデータ転送
イベント・リンク・コントローラ(以下、ELC)	D/A コンバータの変換開始トリガ

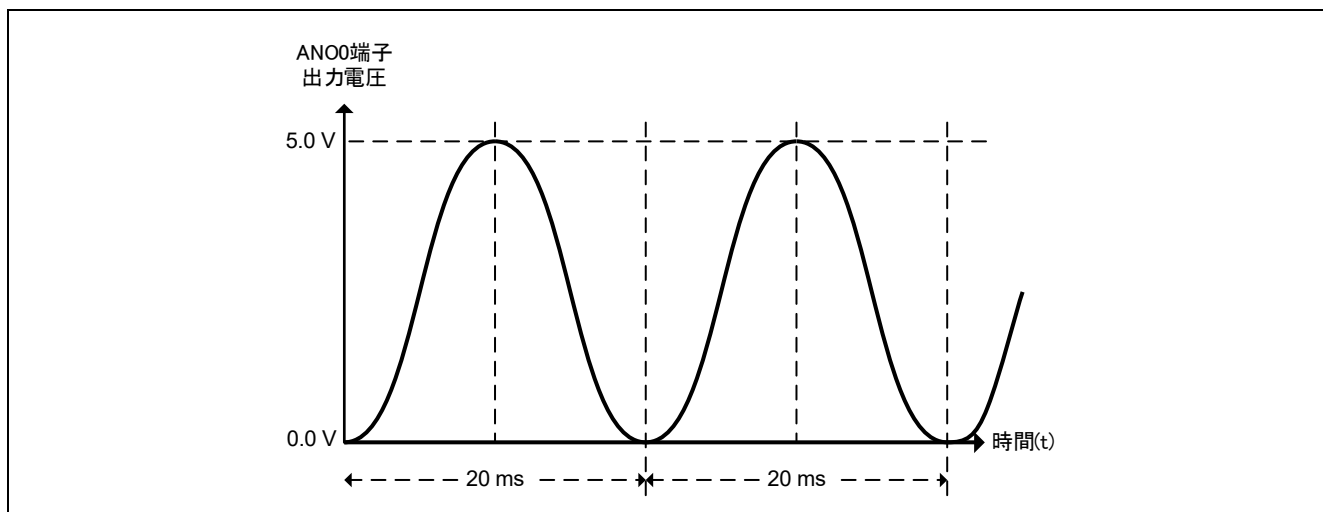


図 1.1 アナログ電圧出力波形

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G14 (R5F104PJA)
動作周波数	<ul style="list-style-type: none">● 高速オンチップ・オシレータ・クロック : 32 MHz● CPU/周辺ハードウェア・クロック : 32 MHz
動作電圧	5.0 V (2.9 V~5.5 V で動作可能) LVD 動作 (VLVD) : リセット・モード 2.81 V (2.76 V~2.87 V)
統合開発環境(CS+)	ルネサス エレクトロニクス製 CS+ V3.00.00
C コンパイラ(CS+)	ルネサス エレクトロニクス製 CA78K0R V1.70
統合開発環境 (e2studio)	ルネサス エレクトロニクス製 e2studio V3.1.2.10
C コンパイラ(e2studio)	ルネサス エレクトロニクス製 KPIT GNURL78-ELF Toolchain V14.03

3. ハードウェア説明

3.1 ハードウェア構成例

図 3.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

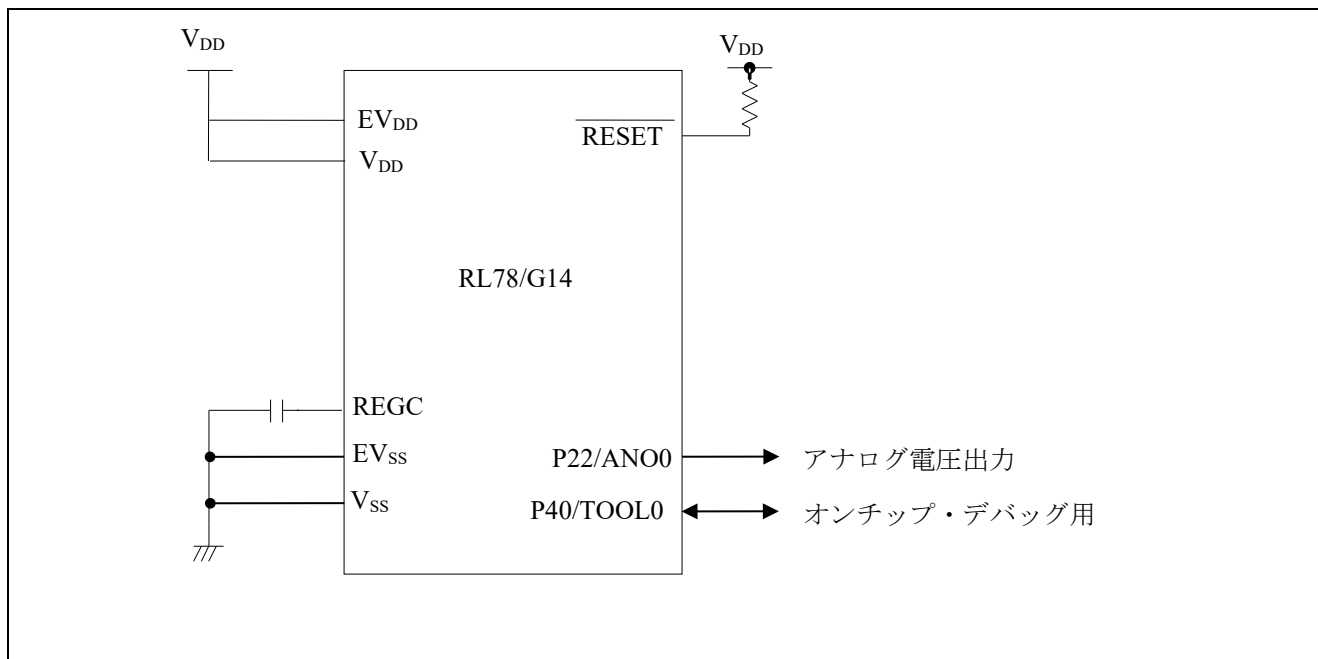


図 3.1 ハードウェア構成

- 注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい）。
- 2 EV_{SS} で始まる名前の端子がある場合には V_{SS} に、 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
 - 3 V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

3.2 使用端子一覧

表 3.1 に使用端子と機能を示します。

表 3.1 使用端子と機能

端子名	入出力	内容
P22/ANO0	出力	アナログ電圧出力

4. ソフトウェア説明

4.1 動作概要

DAC0 を使用し、ANO0 端子からアナログ電圧を出力します。DAC0 変換動作許可直後のアナログ出力電圧は 0.0 V です。TAU0 チャンネル 0(以下、TAU00)をインターバル・タイマ・モードで使用し、200 us 毎に割り込みを発生させます。TAU00 のカウント完了割り込みで、ELC を使用して DAC0 のアナログ出力電圧の変換を開始します。同時に DTC を起動して D/A 変換値テーブルに格納している値を D/A 変換値設定レジスタ 0 (DACS0)へ転送します。

D/A 変換値テーブル：

$V_{DD} = 5.0\text{ V}$ の場合、アナログ出力電圧が 0.0 V ~ 5.0 V の範囲で 200 us 毎に値を切り替え、計 100 回で 1 周期：50 Hz となる正弦波形を出力する D/A 変換値テーブルです。

D/A 変換値は以下の計算式より求めた値を使用します。

$$\begin{aligned} \text{D/A コンバータのアナログ出力電圧(DACS0)} &= A \times \sin(2\pi f t + (270/360) \times 2\pi) + B \\ &= (255/2) \times \sin(2\pi f t + 1.5\pi) + ((255+1)/2) \\ &= 127 \times \sin(2\pi f t + 1.5\pi) + 128 \end{aligned}$$

A：振幅、B：正弦波形の中心出力電圧、 ω ：角速度、t：時間、f：周波数 = 50Hz

使用する周辺機能の設定を以下に示します。

<DAC0 の設定>

- 動作モードはリアルタイム出力モードを使用します。
- ANO0 端子を使用します。

<TAU00 の設定>

- 動作モードはインターバル・タイマ・モードを使用します。
- 割り込み周期は 200 us に設定します。
- TAU00 カウント完了割り込みを使用します。
- カウントソースは f_{CLK} (32 MHz)を使用します。

<DTC の設定>

- DTC ベースアドレスレジスタ(DTCBAR) は、FDH (FFD00H) を設定します。
- 転送モードは、ノーマルモードを設定します。
- 転送データサイズは 8 ビットを設定します。
- 転送元アドレスは、FE00 H を設定します。
- 転送元アドレスの制御は、加算を設定します
- 転送先アドレスは、FFF34 H を設定します。
- 転送先アドレスの制御は、固定を設定します。
- 転送ブロックのバイト数は、1 バイト(01H)を設定します。
- DTC のデータ転送回数は、100 回(63H)を設定します。

<ELC の設定>

- イベント発生元を TAU チャンネル 00 カウント完了に設定します。
- イベント出力先を DA0 のリアルタイム出力に設定します。

図 4.1 にタイミング図を示します。

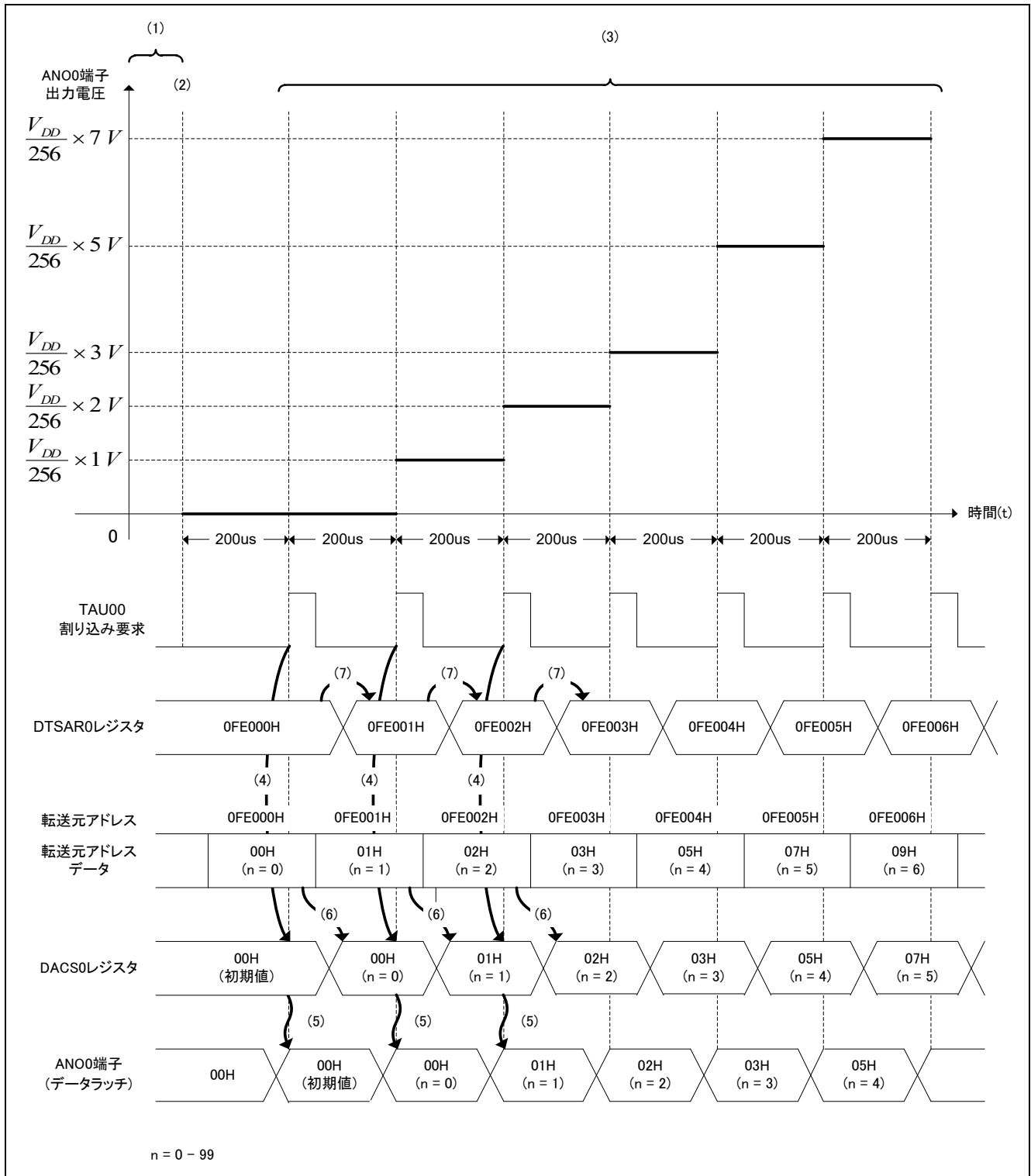


図 4.1 タイミング図

(1) 初期設定

DAC0、TAU00 の初期設定を行います。DAC0 レジスタに、ANO0 端子から 0.0V を出力するための D/A 変換値を設定します。

(2) TAU00 カウント開始

200us のカウントを開始します。

(3) TAU00 カウント完了

TAU00 の割り込み要求が発生します。

ELC は TAU00 の割り込み要求信号(イベント信号)を DAC0(イベント受付側)へ接続します。

(4) D/A 変換開始

TAU00 の割り込み要求信号(イベント信号)を受け、DAC0 は DAC0 レジスタのアナログ電圧値を D/A 変換します。

(5) アナログ電圧出力

セットリング・タイム経過後、ANO0 端子(データラッチ)から DAC0 レジスタのアナログ電圧を出力します。

(6) DTC 転送(1)

TAU00 の割り込み要求信号により、DTC が起動します。

DTC は、DTSAR0 レジスタから転送元アドレスを読み出します。そして、DTC は転送元アドレスのデータを読み出し、DAC0 レジスタへ転送します。

(7) DTC 転送(2)

DTC 転送完了後、DTC は DTSAR0 レジスタの転送元アドレスを加算し、DTC 転送を終了します。

4.2 オプション・バイトの設定

表 4.1 にオプション・バイト設定を示します。必要に応じて、お客様のシステムに最適な値を設定してください。

表 4.1 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり 2.81 V/立ち下がり 2.75 V
000C2H/010C2H	11101000B	HS モード、HOCO クロック：32 MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可 オンチップ・デバッグ・セキュリティ ID 認証失敗時にフラッシュ・メモリのデータを消去する

4.3 変数一覧

表 4.2 にグローバル変数を示します。

表 4.2 グローバル変数

型	変数名	内容	使用関数
uint8_t	g_dac_datatable[]	D/A 変換値テーブル	R_MAIN_UserInit

4.4 関数一覧

表 4.3 に関数を示します。

表 4.3 関数

関数名	概要
R_DTCD0_Start	DTC 動作開始設定
R_DAC0_Start	DAC0 変換開始設定
R_TAU0_Channel0_Start	TAU00 動作許可設定

4.5 関数仕様

サンプルコードの関数仕様を示します。

R_DTCD0_Start

概要	DTC 動作開始設定
ヘッダ	r_cg_dtc.h
宣言	void R_DTCD0_Start(void)
説明	DTC 動作を開始します。
引数	なし
リターン値	なし

R_DAC0_Start

概要	DAC0 変換開始設定
ヘッダ	r_cg_dac.h
宣言	void R_DAC0_Start(void)
説明	D/A 変換を開始します。
引数	なし
リターン値	なし

R_TAU0_Channel0_Start

概要	TAU00 動作許可設定
ヘッダ	r_cg_timer.h
宣言	void R_TAU0_Channel0_Start(void)
説明	TAU00 のカウントを開始します。
引数	なし
リターン値	なし

4.6 フローチャート

4.6.1 全体フローチャート

図 4.2 に全体フローチャートを示します。

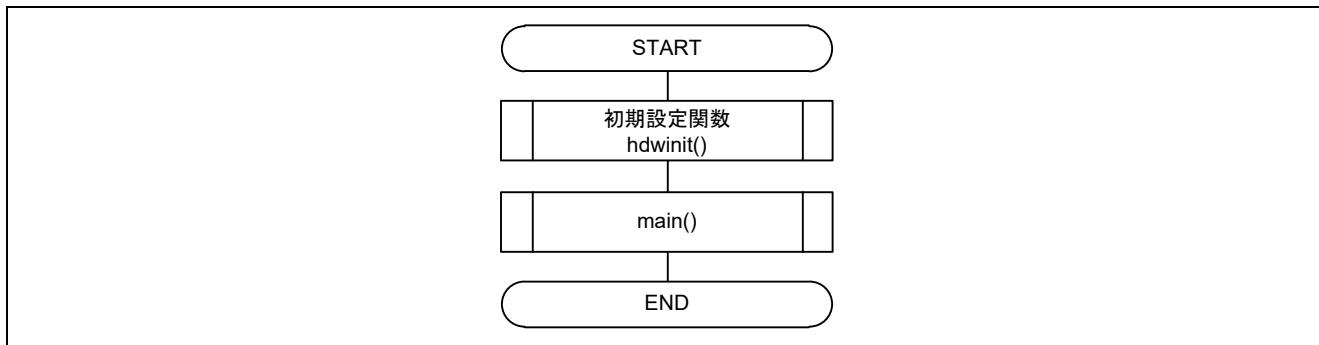


図 4.2 全体フローチャート

4.6.2 初期設定

図 4.3 に初期設定のフローチャートを示します。

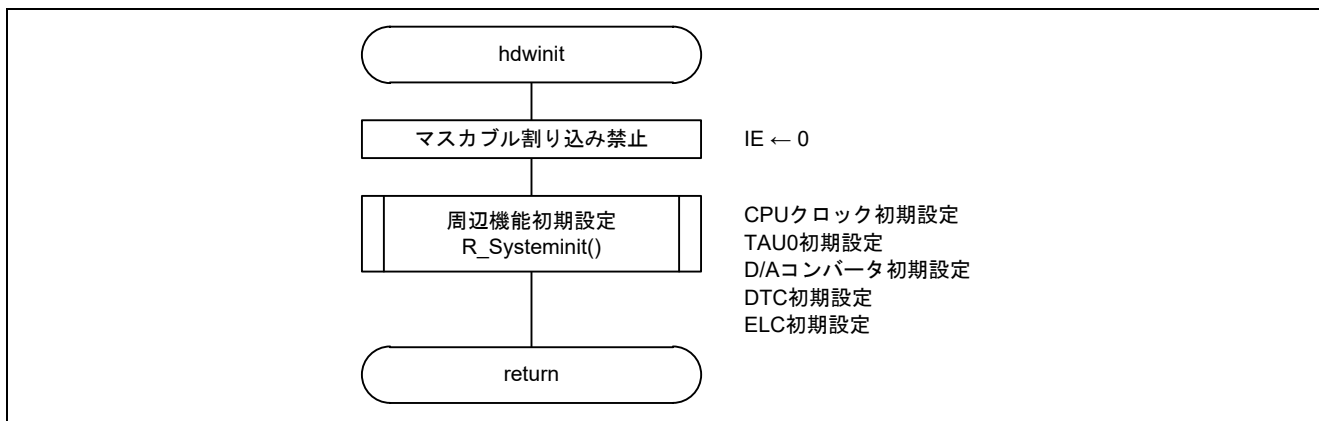


図 4.3 初期設定

4.6.3 周辺機能初期設定

図 4.4 に周辺機能初期のフローチャートを示します。

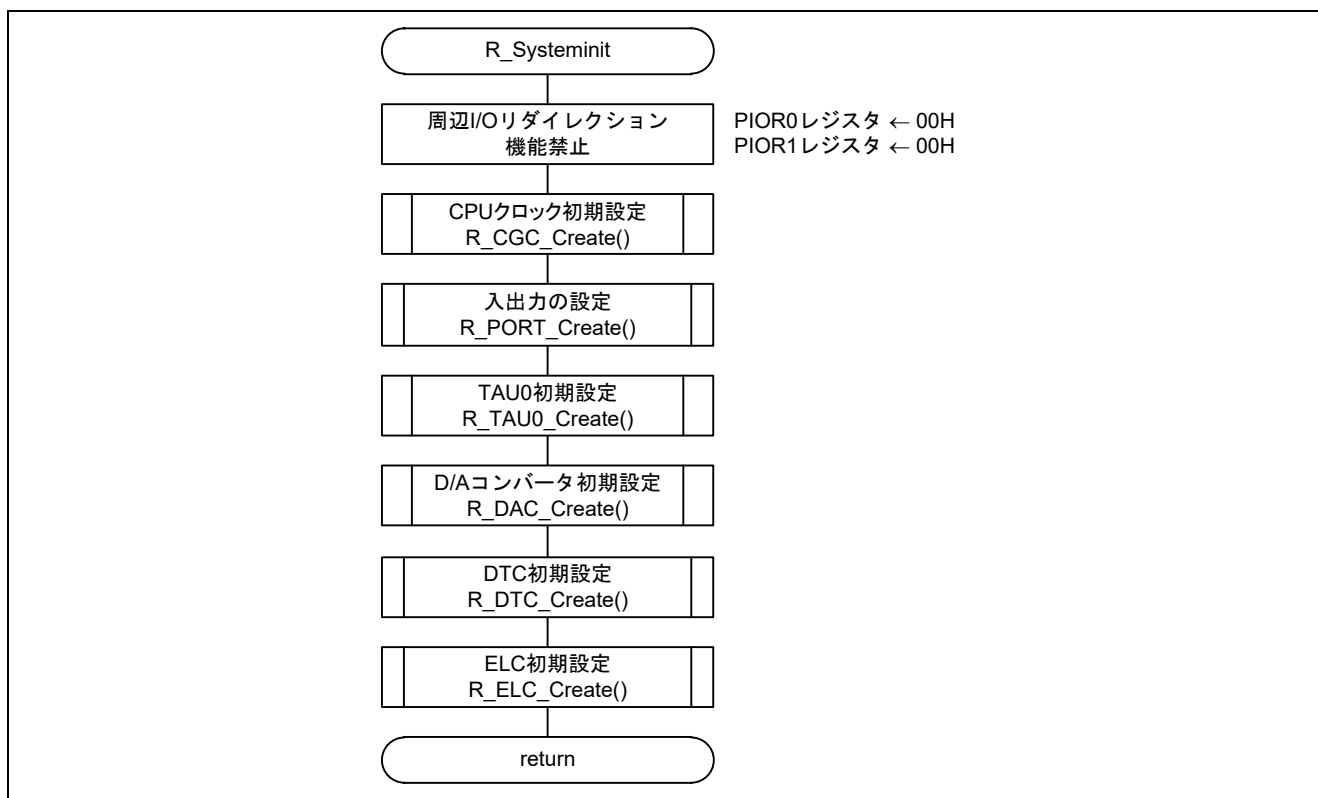


図 4.4 周辺機能初期設定

4.6.4 CPU クロック初期設定

図 4.5 に CPU クロック初期設定のフローチャートを示します。

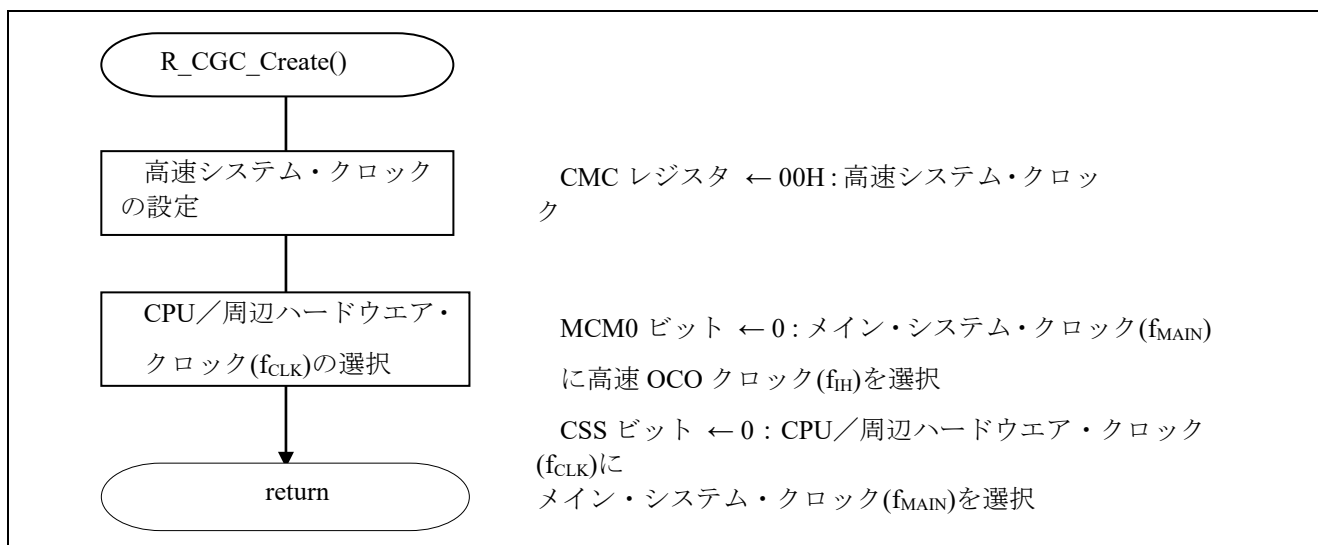


図 4.5 CPU クロック初期設定

注意 CPU クロックの設定 (R_CGC_Create()) については、RL78/G13 初期設定 (R01AN0451J) アプリケーションノート “フローチャート” を参照して下さい。

4.6.5 TAU0 初期設定

図 4.6 に TAU0 初期のフローチャートを示します。

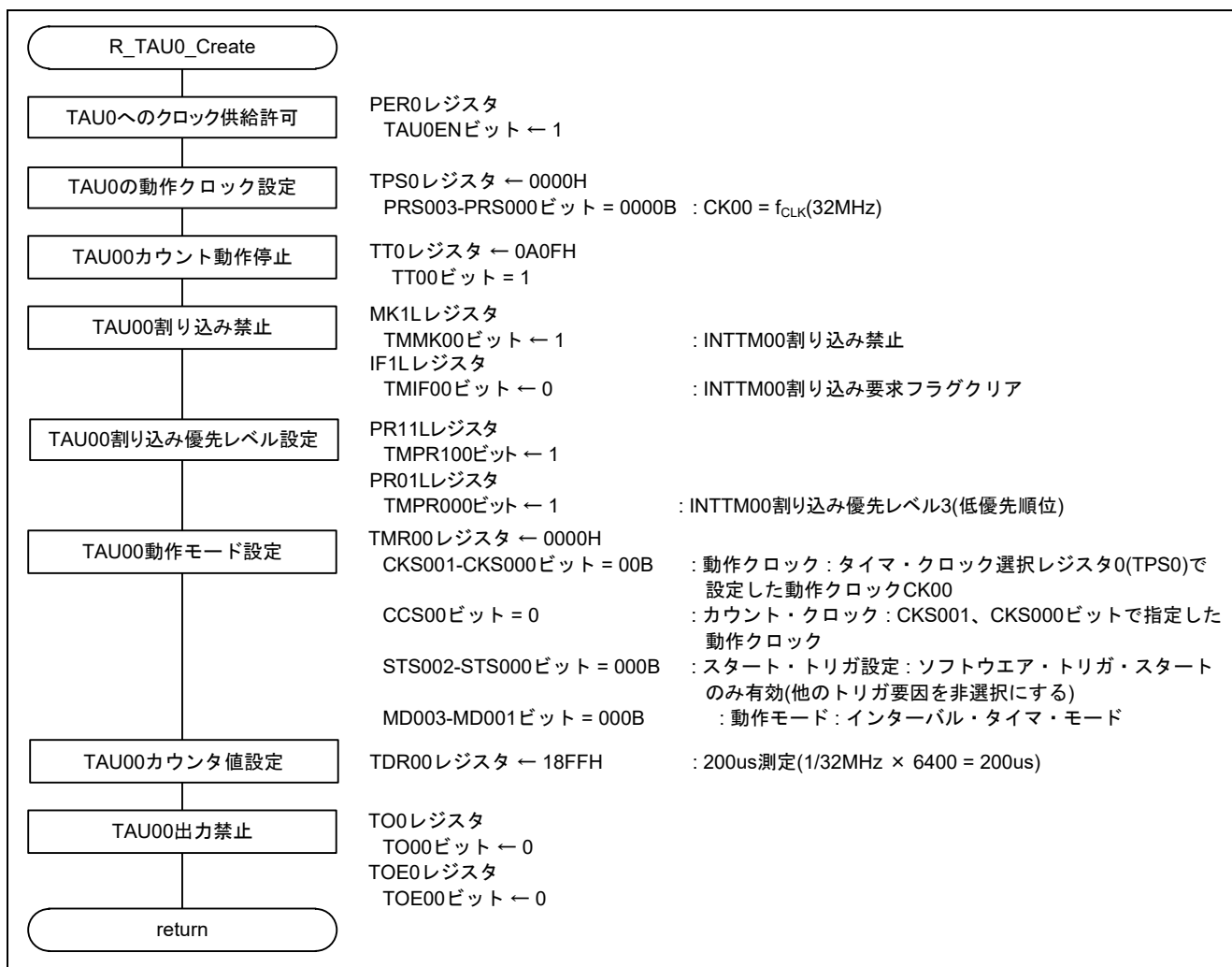


図 4.6 TAU0 初期設定

TAU0 へのクロック供給許可

- 周辺イネーブルレジスタ 0(PER0)

略号 : PER0

7	6	5	4	3	2	1	0
RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
x	x	1	x	x	x	x	1

ビット 0

TAU0EN	タイマ・アレイ・ユニット 0 の入力クロックの制御
0	入力クロック供給停止 ・タイマ・アレイ・ユニット 0 で使用する SFR へのライト不可 ・タイマ・アレイ・ユニット 0 はリセット状態
1	入力クロック供給 ・タイマ・アレイ・ユニット 0 で使用する SFR へのリード/ライト可

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

TAU0 の動作クロック設定

- タイマ・クロック選択レジスタ 0(TPS0)

動作クロックを 32MHz に設定します。

略号 : TPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	PRS 031	PRS 030	0	0	PRS 021	PRS 020	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
—	—	x	x	—	—	x	x	x	x	x	x	0	0	0	0

ビット 3-0

PRS 003	PRS 002	PRS 001	PRS 000	動作クロック(CK00)の選択					
				$f_{CLK} =$ 2 MHz	$f_{CLK} =$ 5 MHz	$f_{CLK} =$ 10 MHz	$f_{CLK} =$ 20 MHz	$f_{CLK} =$ 32 MHz	
0	0	0	0	f_{CLK}	2 MHz	5 MHz	10 MHz	20 MHz	32 MHz
0	0	0	1	$f_{CLK}/2$	1 MHz	2.5 MHz	5 MHz	10 MHz	16 MHz
0	0	1	0	$f_{CLK}/2^2$	500 kHz	1.25 MHz	2.5 MHz	5 MHz	8 MHz
0	0	1	1	$f_{CLK}/2^3$	250 kHz	625 kHz	1.25 MHz	2.5 MHz	4 MHz
0	1	0	0	$f_{CLK}/2^4$	125 kHz	312.5 kHz	625 kHz	1.25 MHz	2 MHz
0	1	0	1	$f_{CLK}/2^5$	62.5 kHz	156.2 kHz	312.5 kHz	625 kHz	1 MHz
0	1	1	0	$f_{CLK}/2^6$	31.25 kHz	78.1 kHz	156.2 kHz	312.5 kHz	500 kHz
0	1	1	1	$f_{CLK}/2^7$	15.62 kHz	39.1 kHz	78.1 kHz	156.2 kHz	250 kHz
1	0	0	0	$f_{CLK}/2^8$	7.81 kHz	19.5 kHz	39.1 kHz	78.1 kHz	125 kHz
1	0	0	1	$f_{CLK}/2^9$	3.91 kHz	9.76 kHz	19.5 kHz	39.1 kHz	62.5 kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95 kHz	4.88 kHz	9.76 kHz	19.5 kHz	31.25 kHz
1	0	1	1	$f_{CLK}/2^{11}$	976 Hz	2.44 kHz	4.88 kHz	9.76 kHz	15.63 kHz
1	1	0	0	$f_{CLK}/2^{12}$	488 Hz	1.22 kHz	2.44 kHz	4.88 kHz	7.81 kHz
1	1	0	1	$f_{CLK}/2^{13}$	244 Hz	610 Hz	1.22 kHz	2.44 kHz	3.91 kHz
1	1	1	0	$f_{CLK}/2^{14}$	122 Hz	305 Hz	610 Hz	1.22 kHz	1.95 kHz
1	1	1	1	$f_{CLK}/2^{15}$	61 Hz	153 Hz	305 Hz	610 Hz	976 Hz

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

TAU00 カウント動作停止

- タイマ・チャンネル停止レジスタ 0(TT0)

略号：TT0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TTH 03	0	TTH 01	0	0	0	0	0	TT03	TT02	TT01	TT00
—	—	—	—	x	—	x	—	—	—	—	—	x	x	x	1

ビット 0

TT00	チャンネル 0 の動作停止トリガ
0	トリガ動作しない
1	動作停止(停止トリガ発生) チャンネル 1, 3 が 8 ビット・タイマ・モード時は, TT01, TT03 が下位側 8 ビット・タイマの動作停止トリガになります。

TAU00 割り込み禁止

- 割り込みマスク・フラグ・レジスタ(MK1L)

略号：MK1L

7	6	5	4	3	2	1	0
TMMK03	TMMK02	TMMK01	TMMK00	IICAMK0	SREMK1 TMMK03H	SRMK1 CSIMK11 IICMK11	STMK1 CSIMK10 IICMK10
x	x	x	1	x	x	x	x

ビット 4

TMMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

TAU00 割り込み要求フラグクリア

- 割り込み要求フラグ・レジスタ(IF1L)

略号 : IF1L

7	6	5	4	3	2	1	0
TMIF03	TMIF02	TMIF01	TMIF00	IICAIF0	SREIF1 TMIF03H	SRIF1 CSIIF11 IICIF11	STIF1 CSIIF10 IICIF10
x	x	x	0	x	x	x	x

ビット 4

TMIF00	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

TAU00 割り込み優先レベル設定

- 優先順位指定フラグ・レジスタ(PR11L、PR01L)

略号 : PR11L

7	6	5	4	3	2	1	0
TMPR103	TMPR102	TMPR101	TMPR100	IICAPR10	SREPR11 TMPR103H	SRPR11 CSIPR111 IICPR111	STPR11 CSIPR110 IICPR110
x	x	x	1	x	x	x	x

略号 : PP01L

7	6	5	4	3	2	1	0
TMPR003	TMPR002	TMPR001	TMPR000	IICAPR00	SREPR01 TMPR003H	SRPR01 CSIPR011 IICPR011	STPR01 CSIPR010 IICPR010
x	x	x	1	x	x	x	x

ビット 4

TMPR100	TMPR000	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

TAU00 動作モード設定

- タイマ・モード・レジスタ(TMR00)

動作クロック(f_{MCK}) : CK00カウント・クロック(f_{TCLK}) : f_{MCK}

スタート・トリガ : ソフトウェア・トリガ・スタートのみ有効

動作モード : インターバル・タイマ・モード(カウント開始時にタイマ割り込みを発生しない)

略号 : TMR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 001	CKS 000	0	CCS 00	0	STS 002	STS 001	STS 000	CIS 001	CIS 000	0	0	MD 003	MD 002	MD 001	MD 000
0	0	—	0	—	0	0	0	×	×	—	—	0	0	0	0

ビット 15-14

CKS 001	CKS 000	チャンネル 0 の動作クロック(f _{MCK})の選択
0	0	タイマ・クロック選択レジスタ 0(TPS0)で設定した動作クロック CK00
0	1	タイマ・クロック選択レジスタ 0(TPS0)で設定した動作クロック CK02
1	0	タイマ・クロック選択レジスタ 0(TPS0)で設定した動作クロック CK01
1	1	タイマ・クロック選択レジスタ 0(TPS0)で設定した動作クロック CK03
動作クロック(f _{MCK})は、エッジ検出回路に使用されます。また、CCS00 ビットの設定によりサンプリング・クロックおよびカウント・クロック(f _{TCLK})を生成します。		
動作クロック CK02, CK03 は、チャンネル 1, 3 のみ選択可能です。		

ビット 12

CCS 00	チャンネル 0 のカウント・クロック(f _{TCLK})の選択
0	CKS000, CKS001 ビットで指定した動作クロック(f _{MCK})
1	TI00 端子からの入力信号の有効エッジ
カウント・クロック(f _{TCLK})は、タイマ・カウンタ、出力制御回路、割り込み制御回路に使用されます。	

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

ビット 10-8

STS 002	STS 001	STS 000	チャンネル0のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効(他のトリガ要因を非選択にする)
0	0	1	TI00 端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	TI00 端子入力の両エッジを、スタート・トリガとキャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用(複数チャンネル連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

ビット 3-1

MD 003	MD 002	MD 001	チャンネル0の動作モードの設定	対応する機能	TCRのカウンタ動作
0	0	0	インターバル・タイマ・モード	インターバル・タイマ/ 方形波出力/分周器機能/ PWM出力(マスタ)	ダウン・カウンタ
0	1	0	キャプチャ・モード	入力パルス間隔測定	アップ・カウンタ
0	1	1	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウンタ
1	0	0	ワンカウント・モード	ディレイ・カウンタ/ ワンショット・パルス出力/ PWM出力(スレーブ)	ダウン・カウンタ
1	1	0	キャプチャ&ワンカウント・モード	入力信号のハイ/ロウ・レベル幅測定	アップ・カウンタ
上記以外			設定禁止		

MD000 ビットの動作は、各動作モードによって変わります(下表を参照)。

ビット 0

動作モード (MD003-MD001 で設定(上表参照))	MD 000	カウント・スタートと割り込みの設定
・インターバル・タイマ・モード (0, 0, 0)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。
・キャプチャ・モード (0, 1, 0)	1	カウント開始時にタイマ割り込みを発生する (タイマ出力も変化させる)。
・イベント・カウンタ・モード (0, 1, 1)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。
・ワンカウント・モード (1, 0, 0)	0	カウント動作中のスタート・トリガは無効とする。 その際に割り込みも発生しない。
	1	カウント動作中のスタート・トリガを有効とする。 その際に割り込みも発生する。
・キャプチャ&ワンカウント・モード(1, 1, 0)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。 カウント動作中のスタート・トリガは無効とする。 その際に割り込みも発生しない。
上記以外		設定禁止

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

TAU00 カウント値設定

- タイマ・データ・レジスタ(TDR00)
カウンタに“18FFH”を設定し、200us を測定します。

略号 : TDR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	1	1	0	0	0	1	1	1	1	1	1	1	1

TAU00 出力禁止

- タイマ出力レジスタ(TO0)

略号 : TO0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TO03	TO02	TO01	TO00
—	—	—	—	—	—	—	—	—	—	—	—	x	x	x	0

ビット 0

TO00	チャンネル 0 のタイマ出力
0	タイマ出力値が“0”
1	タイマ出力値が“1”

- タイマ出力許可レジスタ(TOE0)

略号 : TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOE03	TOE02	TOE01	TOE00
—	—	—	—	—	—	—	—	—	—	—	—	x	x	x	0

ビット 0

TOE00	チャンネル 0 のタイマ出力許可／禁止
0	タイマの出力を禁止 タイマ動作を TO00 ビットに反映せず、出力を固定する。 TO00 ビットへの書き込みが可能。
1	タイマの出力を許可 タイマ動作を TO00 ビットに反映し、出力波形を生成する。 TO00 ビットへの書き込みは無視される。

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

4.6.6 D/A コンバータ初期設定

図 4.7 に D/A コンバータ初期のフローチャートを示します。

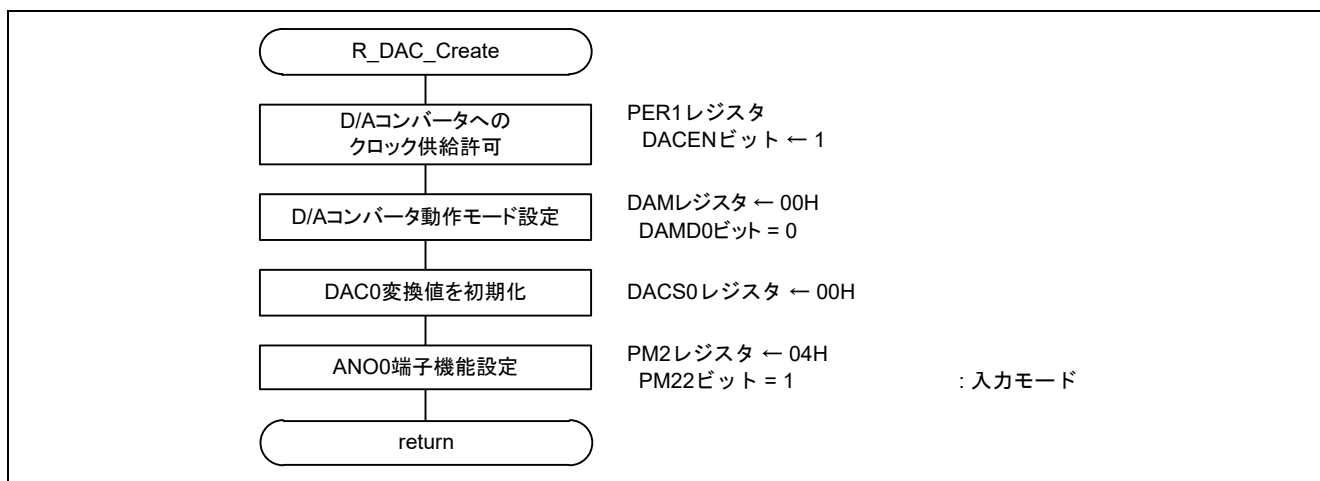


図 4.7 D/A コンバータ初期設定

D/A コンバータへのクロック供給許可

- 周辺イネーブルレジスタ 1(PER1)
略号 : PER1

7	6	5	4	3	2	1	0
DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
1	×	×	×	×	—	—	×

× : 使用しないビット、空白 : 変更しないビット、— : 予約ビットまたは、何も配置されていないビット

ビット 7

DACEN	D/A コンバータの入カクロックの制御
0	入カクロック供給停止 ・ D/A コンバータで使用する SFR へのライト不可 ・ D/A コンバータはリセット状態
1	入カクロック供給 ・ D/A コンバータで使用する SFR へのリード/ライト可

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

D/A コンバータ通常動作モード設定

- D/A コンバータ・モード・レジスタ(DAM)

略号 : DAM

7	6	5	4	3	2	1	0
—	—	DACE1	DACE0	—	—	DAMD1	DAMD0
—	—	x		—	—	x	0

ビット 0

DAMD0	D/A コンバータの動作モードの選択
0	通常動作モード
1	リアルタイム出力モード

DAC0 変換値を初期化

- D/A 変換値設定レジスタ 0(DACS0)

D/A 変換値に“00H”を設定します。

略号 : DACS0

7	6	5	4	3	2	1	0
DACS07	DACS06	DACS05	DACS04	DACS03	DACS02	DACS01	DACS00
0	0	0	0	0	0	0	0

—	機能
ビット 7~0	D/A コンバータのアナログ出力電圧(VANO0)は、次のようになります。 $VANO0 = D/A \text{ コンバータ用基準電圧} \times (DACS0) / 256$

ANO0 端子機能設定

- ポート・モード・レジスタ 2(PM2)

略号 : PM2

7	6	5	4	3	2	1	0
PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
x	x	x	x	x	1	x	x

ビット 2

PM22	P22 端子の入出力モードの選択
0	出力モード(出力バッファ・オン)
1	入力モード(出力バッファ・オフ)

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

4.6.7 DTC 初期設定

図 4.8 に DTC 初期設定のフローチャートを示します。

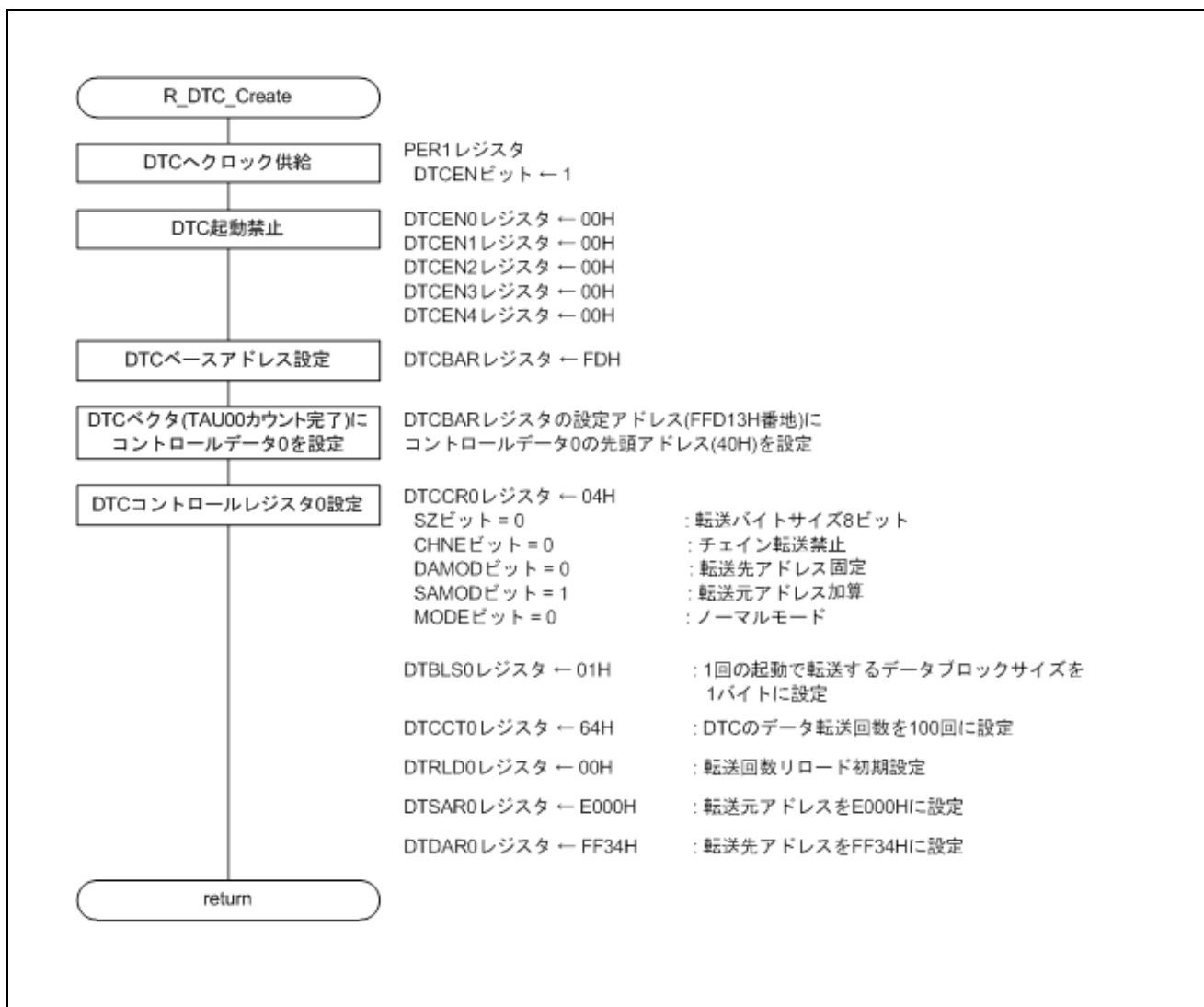


図 4.8 DTC 初期設定

DTC へのクロック供給開始

- 周辺イネーブルレジスタ 1(PER1)
DTC へのクロック供給をします。

略号 : PER1

7	6	5	4	3	2	1	0
DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
x	x	x	x	1	—	—	x

ビット 3

DTCEN	DTC の入力クロック供給の制御
0	入力クロック供給停止
1	入力クロック供給

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

DTC 起動禁止

- DTC 起動許可レジスタ i (DTCENi)($i=0\sim 4$)
DTC 起動を禁止します。

略号 : DTCENi

7	6	5	4	3	2	1	0
DTCENi7	DTCENi6	DTCENi5	DTCENi4	DTCENi3	DTCENi2	DTCENi1	DTCENi0
0	0	0	0	0	0	0	0

ビット 7

DTCENi7	DTC 起動許可 i7
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi7 ビットは 0 (起動禁止) になります。	

ビット 6

DTCENi6	DTC 起動許可 i6
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi6 ビットは 0 (起動禁止) になります。	

ビット 5

DTCENi5	DTC 起動許可 i5
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi5 ビットは 0 (起動禁止) になります。	

ビット 4

DTCENi4	DTC 起動許可 i4
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi4 ビットは 0 (起動禁止) になります。	

ビット 3

DTCENi3	DTC 起動許可 i3
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi3 ビットは 0 (起動禁止) になります。	

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

ビット 2

DTCENi2	DTC 起動許可 i2
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi2 ビットは 0 (起動禁止) になります。	

ビット 1

DTCENi1	DTC 起動許可 i1
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi1 ビットは 0 (起動禁止) になります。	

ビット 0

DTCENi0	DTC 起動許可 i0
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi0 ビットは 0 (起動禁止) になります。	

DTC ベースアドレス設定

- DTC ベースアドレスレジスタ(DTCBAR)
DTC ベースアドレスに“FDH”を設定します。

略号 : DTCBAR

7	6	5	4	3	2	1	0
DTCBAR7	DTCBAR6	DTCBAR5	DTCBAR4	DTCBAR3	DTCBAR2	DTCBAR1	DTCBAR0
1	1	1	1	1	1	0	1

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

DTC 制御レジスタ設定

- DTC 制御レジスタ 0(DTCCR0)
DTC 制御レジスタ 0 を設定します。

略号 : DTCCR0

7	6	5	4	3	2	1	0
-	SZ	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
-	0	0	0	0	1	0	0

ビット 6

SZ	データサイズの選択
0	8 ビット
1	16 ビット

ビット 5

RPTINT	リピートモード割り込みの許可・禁止
0	割り込み発生禁止
1	割り込み発生許可
MODE ビットが 0 (ノーマルモード) のとき RPTINT ビットの設定は無効です。	

ビット 4

CHNE	チェイン転送の許可・禁止
0	チェイン転送禁止
1	チェイン転送許可
DTCCR23 レジスタの CHNE ビットは 0 (チェイン転送禁止)にしてください。	

ビット 3

DAMOD	転送先アドレスの制御
0	固定
1	加算
MODE ビットが 1 (リピートモード)で RPTSEL ビットが 0 (転送先がリピートエリア)のとき DAMOD ビットの設定は無効です。	

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

ビット 2

SAMOD	転送元アドレスの制御
0	固定
1	加算

MODE ビットが 1 (リピートモード) で RPTSEL ビットが 1 (転送元がリピートエリア) のとき SAMOD ビットの設定は無効です。

ビット 1

RPTSEL	リピートエリアの選択
0	転送先がリピートエリア
1	転送元がリピートエリア

MODE ビットが 0 (ノーマルモード) のとき RPTSEL ビットの設定は無効です。

ビット 0

MODE	転送モードの選択
0	ノーマルモード
1	リピートモード

DTC ブロックサイズレジスタ 0 設定

- DTC ブロックサイズレジスタ 0 (DTBLS0)
DTC ブロックサイズレジスタ 0 に “01H” (1 バイト) を設定します。
略号 : DTBLS0

7	6	5	4	3	2	1	0
DTBLS07	DTBLS06	DTBLS05	DTBLS04	DTBLS03	DTBLS02	DTBLS01	DTBLS00
0	0	0	0	0	0	0	1

DTBLS0	転送ブロックサイズ	
	8 ビット転送	16 ビット転送
00H	256 バイト	512 バイト
01H	1 バイト	2 バイト
.	.	.
.	.	.
.	.	.
FEH	254 バイト	508 バイト
FFH	255 バイト	510 バイト

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

DTC 転送回数レジスタ 0 設定

- DTC 転送回数レジスタ(DTCCT0)

DTC 転送回数レジスタに“64H”(100 バイト)を設定します。

略号：DTCCT

7	6	5	4	3	2	1	0
DTCCT07	DTCCT06	DTCCT05	DTCCT04	DTCCT03	DTCCT02	DTCCT01	DTCCT00
0	0	0	0	0	0	0	1

DTCCT0	転送回数
00H	256 回
01H	1 回
.	.
.	.
64H	100 回
.	.
.	.
FEH	254 回
FFH	255 回

DTC 転送回数リロードレジスタ 0 設定

- DTC 転送回数リロードレジスタ(DTRLD0)

DTC 転送回数レジスタに“00H”(0 バイト)を設定します。

略号：DTRLD0

7	6	5	4	3	2	1	0
DTRLD07	DTRLD06	DTRLD05	DTRLD04	DTRLD03	DTRLD02	DTRLD01	DTRLD00
0	0	0	0	0	0	0	0

DTC ソースアドレスレジスタ 0 設定

- DTC ソースアドレスレジスタ 0(DTSAR0)

DTC ソース転送元アドレス 0 に“E000H”を設定します。

略号：DTSAR0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTS AR015	DTS AR014	DTS AR013	DTS AR012	DTS AR011	DTS AR010	DTS AR09	DTS AR08	DTS AR07	DTS AR06	DTS AR05	DTS AR04	DTS AR03	DTS AR02	DTS AR01	DTS AR00
1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

DTC ディスティネーションアドレスレジスタ 0 設定

- DTC ディスティネーションアドレスレジスタ 0(DTDAR0)
DTC ディスティネーションアドレスレジスタ 0 に “FF34H” を設定します。

略号 : DTDAR0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTDA R015	DTDA R014	DTDA R013	DTDA R012	DTDA R011	DTDA R010	DTDA R09	DTDA R08	DTDA R07	DTDA R06	DTDA R05	DTDA R04	DTDA R03	DTDA R02	DTDA R01	DTDA R00
1	1	1	1	1	1	1	1	0	0	1	1	0	1	0	0

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

4.6.8 ELC 初期設定

図 4.9 に ELC 初期設定のフローチャートを示します。

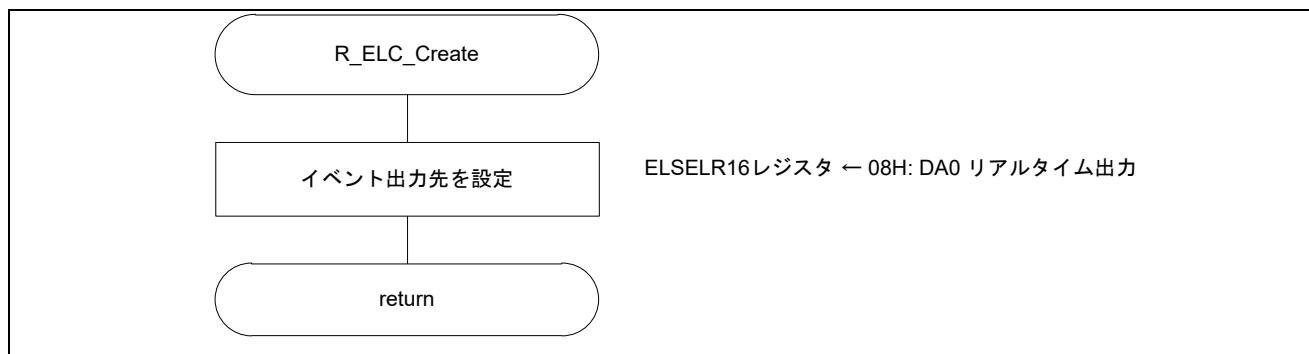


図 4.9 ELC 初期設定

イベント出力先を設定

- イベント出力先選択レジスタ 16(ELSELR16)

レジスタ名	イベント発生元 (イベント入力 16 の出力元)	イベント内容
ELSELR16	TAU チャンネル 00 カウント完了/キャプチャ完了	INTTM00

略号 : ELSELR16

7	6	5	4	3	2	1	0
0	0	0	0	ELSELR163	ELSELR162	ELSELR161	ELSELR160
-	-	-	-	1	0	0	0

ビット 3-0

ELSELR163	ELSELR162	ELSELR161	ELSELR160	イベントリンクの選択
0	0	0	0	イベントリンク禁止
0	0	0	1	リンクする周辺機能 1 の動作を選択
0	0	1	0	リンクする周辺機能 2 の動作を選択
0	0	1	1	リンクする周辺機能 3 の動作を選択
0	1	0	0	リンクする周辺機能 4 の動作を選択
0	1	0	1	リンクする周辺機能 5 の動作を選択
0	1	1	0	リンクする周辺機能 6 の動作を選択
0	1	1	1	リンクする周辺機能 7 の動作を選択
1	0	0	0	リンク先周辺機能 : DA0 イベント受付時の動作 : リアルタイム出力 (コード・フラッシュ・メモリ・サイズが 96 KB 以上の製品のみ。)
1	0	0	1	リンクする周辺機能 9 の動作を選択

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

4.6.9 メイン処理

図 4.10 にメイン処理のフローチャートを示します。

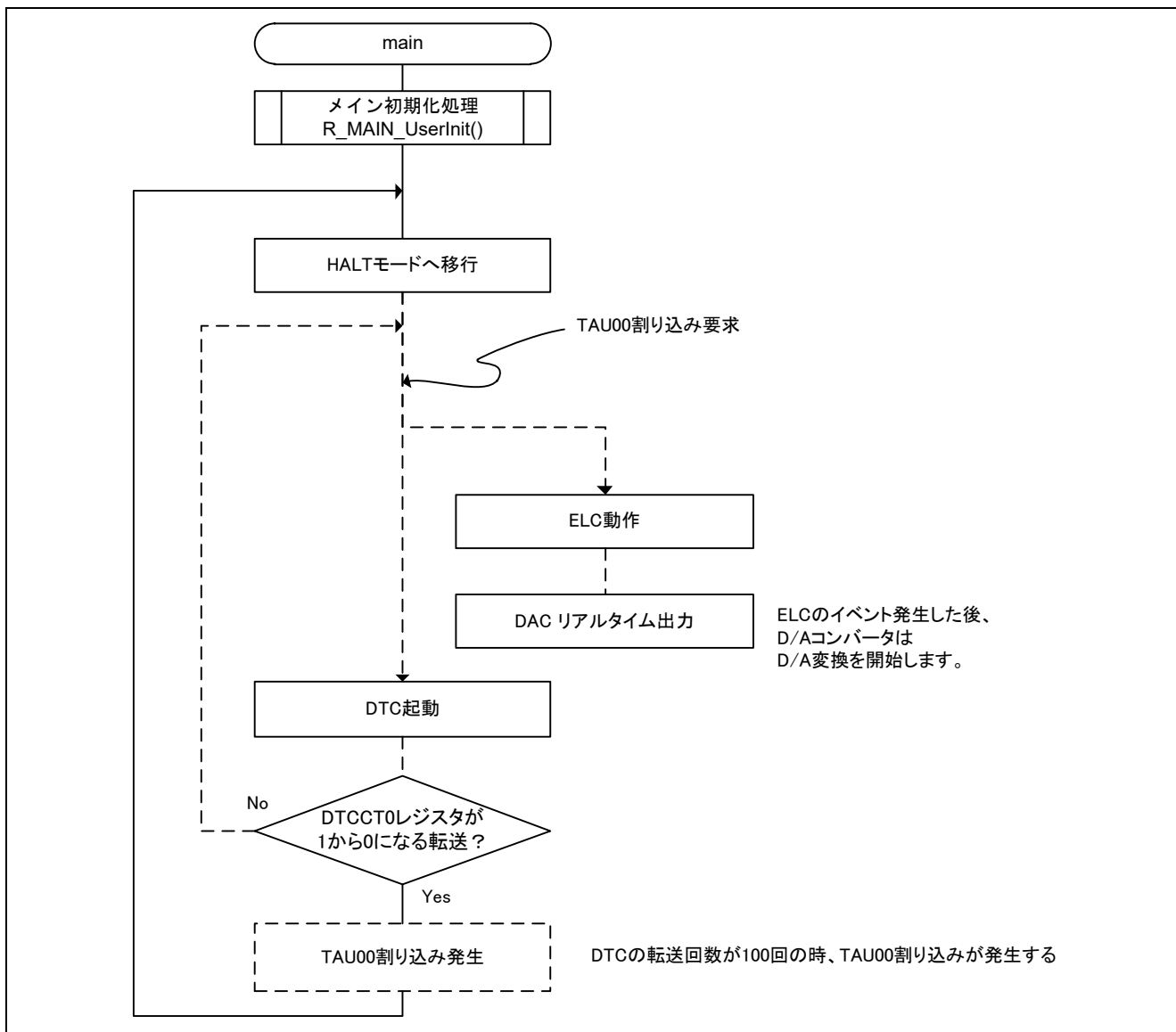


図 4.10 メイン処理

4.6.10 メイン初期化処理

図 4.11 にメイン初期化処理のフローチャートを示します。

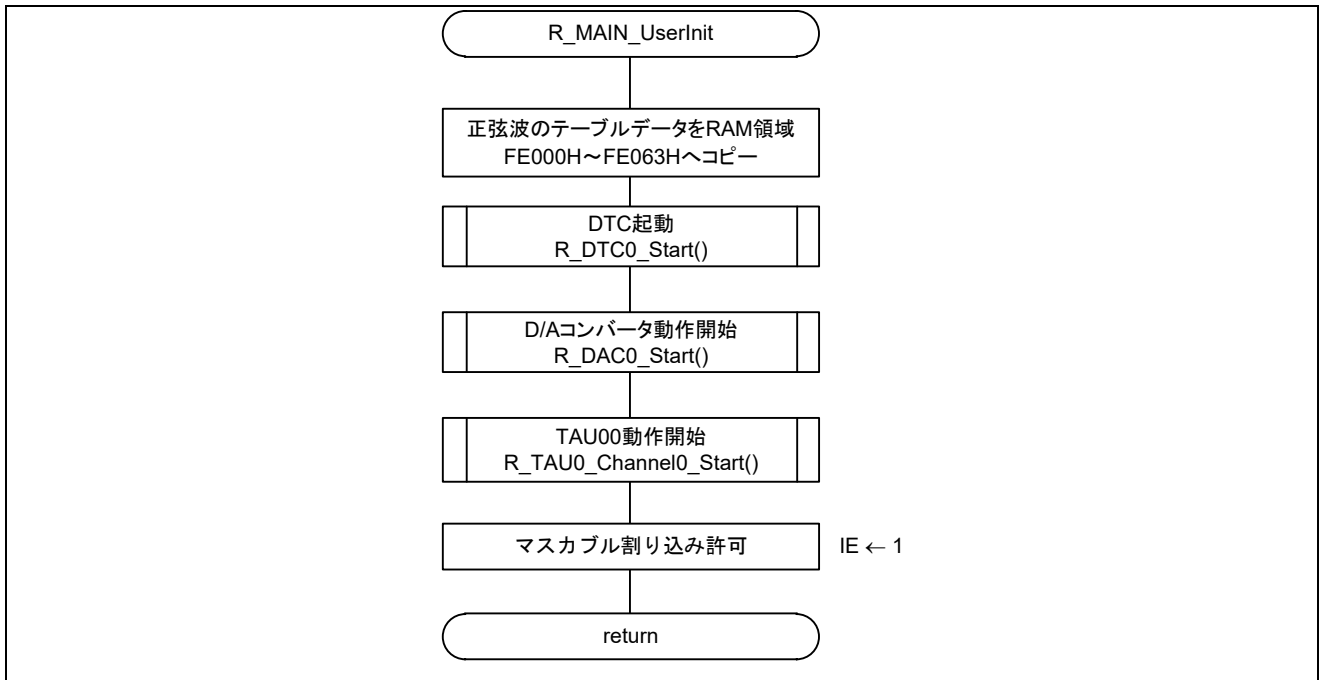


図 4.11 メイン初期化処理

4.6.11 DTC 起動

図 4.12 に DTC 起動のフローチャートを示します。

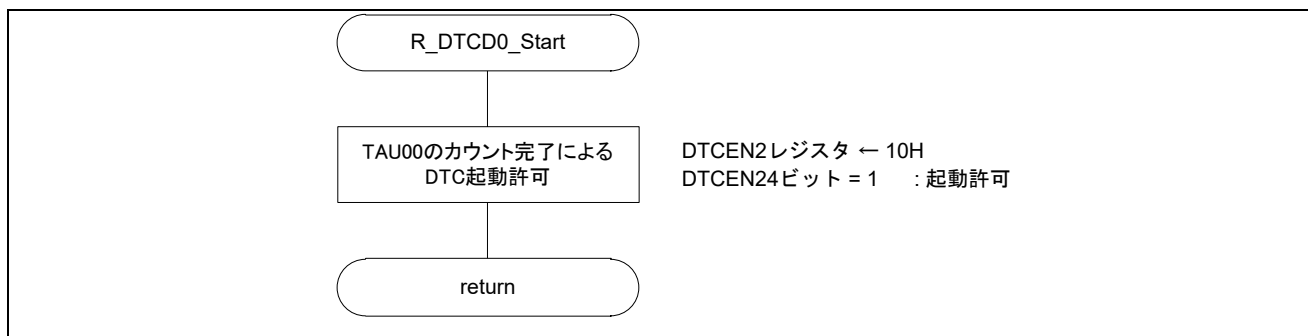


図 4.12 DTC 起動

DTC 起動許可

- DTC 起動許可レジスタ 2(DTCEN2)

DTC 起動を許可します。

略号 : DTCEN2

7	6	5	4	3	2	1	0
DTCEN27	DTCEN26	DTCEN25	DTCEN24	DTCEN23	DTCEN22	DTCEN21	DTCEN20
0	0	0	1	0	0	0	0

ビット 4

DTCEN24	DTC 起動許可 24
0	起動禁止
1	起動許可

転送完了割り込みが発生する条件で DTCENi4 ビットは 0 (起動禁止) になります。

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

4.6.12 DAC0 変換開始設定

図 4.13 に DAC0 変換開始設定のフローチャートを示します。

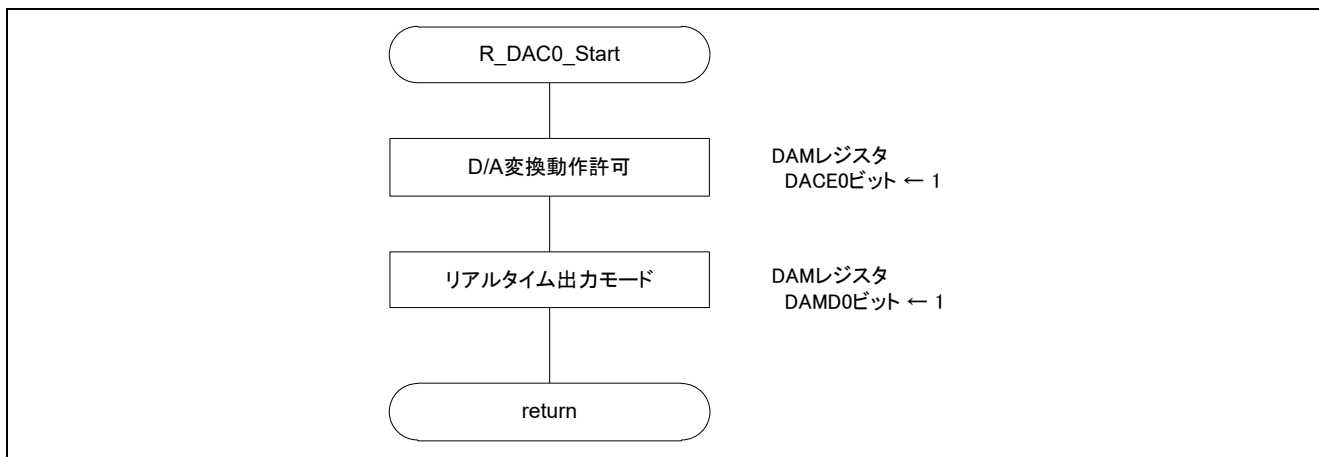


図 4.13 DAC0 変換開始設定

D/A 変換動作許可

- D/A コンバータ・モード・レジスタ(DAM)

略号：DAM

7	6	5	4	3	2	1	0
—	—	DACE1	DACE0	—	—	DAMD1	DAMD0
—	—	x	1	—	—	x	x

ビット 4

DACE0	D/A コンバータの変換動作の制御
0	D/A 変換動作停止
1	D/A 変換動作許可

リアルタイム出力モード

- D/A コンバータ・モード・レジスタ(DAM)

略号：DAM

7	6	5	4	3	2	1	0
—	—	DACE1	DACE0	—	—	DAMD1	DAMD0
—	—	x		—	—	x	1

ビット 0

DAMD0	D/A コンバータの動作モードの選択
0	通常動作モード
1	リアルタイム出力モード

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

4.6.13 TAU00 動作許可設定

図 4.14 に TAU00 動作許可設定のフローチャートを示します。

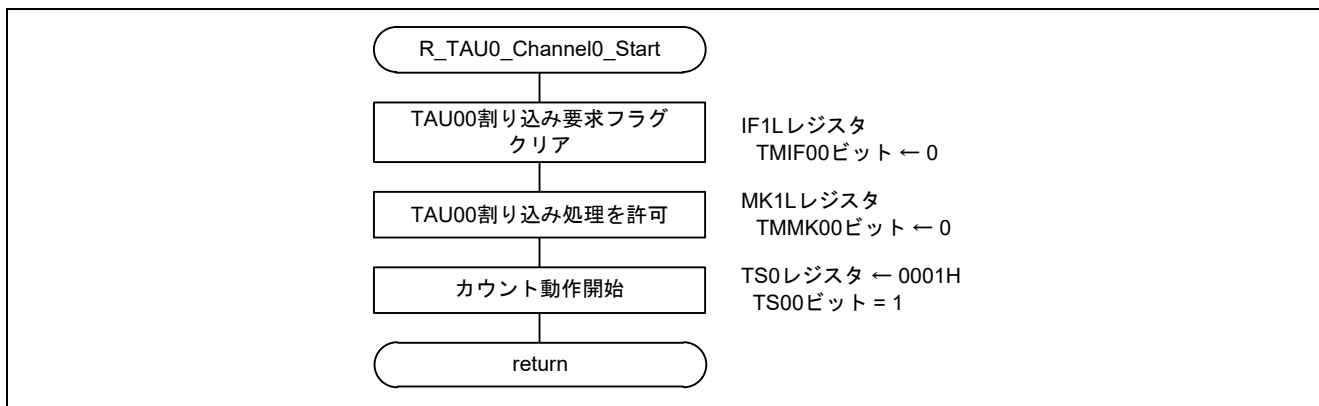


図 4.14 TAU00 動作許可設定

TAU00 割り込み要求フラグクリア

- 割り込み要求フラグ・レジスタ(IF1L)

略号 : IF1L

7	6	5	4	3	2	1	0
TMIF03	TMIF02	TMIF01	TMIF00	IICAIF0	SREIF1 TMIF03H	SRIF1 CSIIF11 IICIF11	STIF1 CSIIF10 IICIF10
x	x	x	0	x	x	x	x

ビット 4

TMIF00	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

TAU00 割り込み処理を許可

- 割り込みマスク・フラグ・レジスタ(MK1L)

略号：MK1L

7	6	5	4	3	2	1	0
TMMK03	TMMK02	TMMK01	TMMK00	IICAMK0	SREMK1 TMMK03H	SRMK1 CSIMK11 IICMK11	STMK1 CSIMK10 IICMK10
x	x	x	0	x	x	x	x

ビット 4

TMMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

カウント動作開始

- タイマ・チャネル開始レジスタ(TS0)

略号：TS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TSH 03	0	TSH 01	0	0	0	0	0	TS 03	TS 02	TS 01	TS 00
—	—	—	—	x	—	x	—	—	—	—	—	x	x	x	1

ビット 0

TS00	チャネル n の動作許可(スタート)トリガ
0	トリガ動作しない
1	TE00 ビットを 1 にセットし、カウント動作許可状態になる。 カウント動作許可状態における TCR00 レジスタのカウント動作開始は、各動作モードにより異なります。

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

4.6.14 TAU00 割り込み

図 4.15 に TAU00 割り込みのフローチャートを示します。

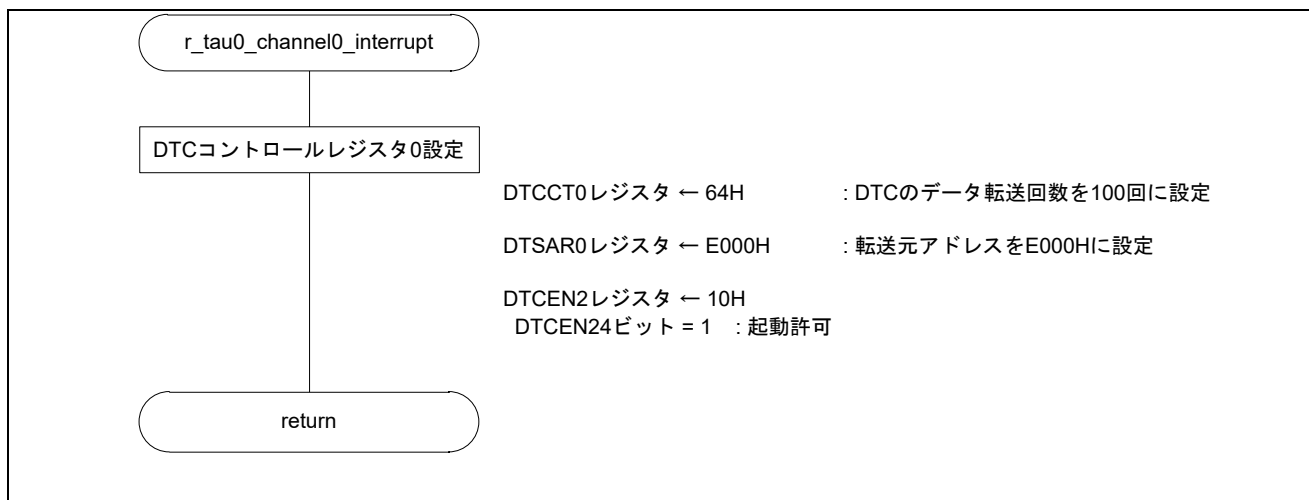


図 4.15 TAU00 割り込み

DTC 転送回数レジスタ 0 設定

- DTC 転送回数レジスタ(DTCCT0)
DTC 転送回数レジスタに“64H” (100 バイト)を設定します。
略号 : DTCCT0

7	6	5	4	3	2	1	0
DTCCT07	DTCCT06	DTCCT05	DTCCT04	DTCCT03	DTCCT02	DTCCT01	DTCCT00
0	0	0	0	0	0	0	1

DTCCT0	転送回数
00H	256 回
01H	1 回
.	.
.	.
64H	100 回
.	.
.	.
FEH	254 回
FFH	255 回

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

DTC ソースアドレスレジスタ 0 設定

- DTC ソースアドレスレジスタ 0(DTSAR0)
DTC ソース転送元アドレス 0 に “E000H” を設定します。

略号 : DTSAR0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DTS AR015	DTS AR014	DTS AR013	DTS AR012	DTS AR011	DTS AR010	DTS AR09	DTS AR08	DTS AR07	DTS AR06	DTS AR05	DTS AR04	DTS AR03	DTS AR02	DTS AR01	DTS AR00
1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0

DTC 起動許可

- DTC 起動許可レジスタ 2(DTCEN2)
DTC 起動を許可します。

略号 : DTCEN2

7	6	5	4	3	2	1	0
DTCEN27	DTCEN26	DTCEN25	DTCEN24	DTCEN23	DTCEN22	DTCEN21	DTCEN20
0	0	0	1	0	0	0	0

ビット 4

DTCEN24	DTC 起動許可 24
0	起動禁止
1	起動許可
転送完了割り込みが発生する条件で DTCENi4 ビットは 0 (起動禁止) になります。	

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。

5. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

6. 参考ドキュメント

- RL78/G14 ユーザーズマニュアル ハードウェア編 Rev3.20 (R01UH0186JJ0320)
- RL78 ファミリ ユーザーズマニュアル ソフトウェア編 Rev2.20 (R01US0015JJ0220)
- (最新版をルネサス エレクトロニクスホームページから入手してください。)

- テクニカルアップデート/テクニカルニュース
- (最新の情報をルネサス エレクトロニクスホームページから入手してください。)

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2014.08.22	—	初版発行
2.00	2015.03.31	4	表 2.1 に IAR および e2studio の情報を追加
		5	図 3.1 を改善
		9	表 4.2 にオプション・バイトの設定値を改訂
2.10	2022.09.12	4	動作確認条件を更新

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電气的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ放射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。