

RL78/G13

R01AN4252JJ0100

Rev.1.00

2018.06.22

複数 LED の輝度ばらつき調整 CC-RL

要旨

本アプリケーションノートでは、LED 駆動電流を調整して複数の LED の輝度ばらつきを調整する方法を説明します。

本アプリケーションノートでは、RL78/G13 のタイマ・アレイ・ユニット、A/D コンバータ、乗除積和算器を使用します。

対象デバイス

RL78/G13

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
1.1 LED の輝度ばらつき調整	4
1.1.1 電流制限抵抗の両端電圧の基準値算出方法	5
1.1.2 電流制限抵抗の両端電圧の測定方法	6
1.1.3 PWM 出力のデューティ比の算出方法	6
2. 動作確認条件	7
3. 関連アプリケーションノート	8
4. ハードウェア説明	9
4.1 ハードウェア構成例	9
4.2 使用端子一覧	9
5. ソフトウェア説明	10
5.1 動作概要	10
5.2 オプション・バイトの設定一覧	12
5.3 定数一覧	12
5.4 変数一覧	13
5.5 関数一覧	13
5.6 関数仕様	14
5.7 フローチャート	16
5.7.1 初期設定	16
5.7.2 周辺機能初期設定	17
5.7.3 入出力ポートの設定	18
5.7.4 CPU クロック初期設定	19
5.7.5 A/D コンバータ初期設定	23
5.7.6 タイマ・アレイ・ユニット初期設定	29
5.7.7 メイン関数	43
5.7.8 メイン・ユーザー初期設定関数	44
5.7.9 順方向電圧値取得関数	45
5.7.10 A/D 変換動作開始関数	46
5.7.11 A/D 変換動作停止関数	46
5.7.12 PWM 出力設定値算出関数	47
6. サンプルコード	48
7. 参考ドキュメント	48

1. 仕様

本アプリケーションノートでは、A/D コンバータ、乗除積和算器、タイマ・アレイ・ユニットの PWM 出力を使用して複数の LED の輝度ばらつきを調整します。

LED の順方向電圧にばらつきがあるため、すべての LED に同じ電圧を印加しても、すべての LED の輝度が同じにならない場合があります。また、LED の順方向電圧のばらつきによって、LED の駆動電流を制限している抵抗（以下、電流制限抵抗）に印加される電圧も同じにならない場合があります。そのため、すべての LED の輝度を同じにするためには、各 LED の駆動電流を調整する必要があります。

本アプリケーションノートでは、すべての LED の輝度を同じにするために、最初に A/D コンバータで各 LED の順方向電圧を測定します。各電流制限抵抗に流れる平均電流値が同じになるようにタイマ・アレイ・ユニットの PWM 出力のデューティ比を調整して各 LED の駆動電流を制御します。

表 1.1 に使用する周辺機能と用途を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
タイマ・アレイ・ユニット チャンネル 0	PWM 出力の周期を設定
タイマ・アレイ・ユニット チャンネル 1	LED1 への PWM 出力に使用
タイマ・アレイ・ユニット チャンネル 2	LED2 への PWM 出力に使用
タイマ・アレイ・ユニット チャンネル 3	LED3 への PWM 出力に使用
A/D コンバータ	LED の順方向電圧値を取得
乗除積和算器	PWM 出力のデューティ比を算出

1.1 LED の輝度ばらつき調整

複数の LED の輝度を同じにする方法として、それぞれの電流制限抵抗の抵抗値を調整する方法があります。しかし、実際に抵抗を取り換える作業は手間がかかり生産効率が良くありません。本アプリケーションノートでは、ソフトウェアで複数の LED の輝度を調整して生産効率を改善させます。

順方向電圧が最大（LED の電气的特性参照）となる LED の順方向電流を目標値とします。各制限抵抗に流れる平均電流が目標値となるようにタイマ・アレイ・ユニットの PWM 出力（ロウ・アクティブ）のデューティ比を調整します。

最初に LED 駆動回路（図 1.1）において、出力ポートからロウ・レベルを出力して LED を点灯させます。次に、A/D コンバータを使用して LED の順方向電圧を測定します。順方向電圧が小さい LED は、PWM 出力（ロウ・アクティブ）のデューティ比を低くして、各電流制限抵抗に流れる平均電流（LED の順方向電流）を目標値に合わせます。

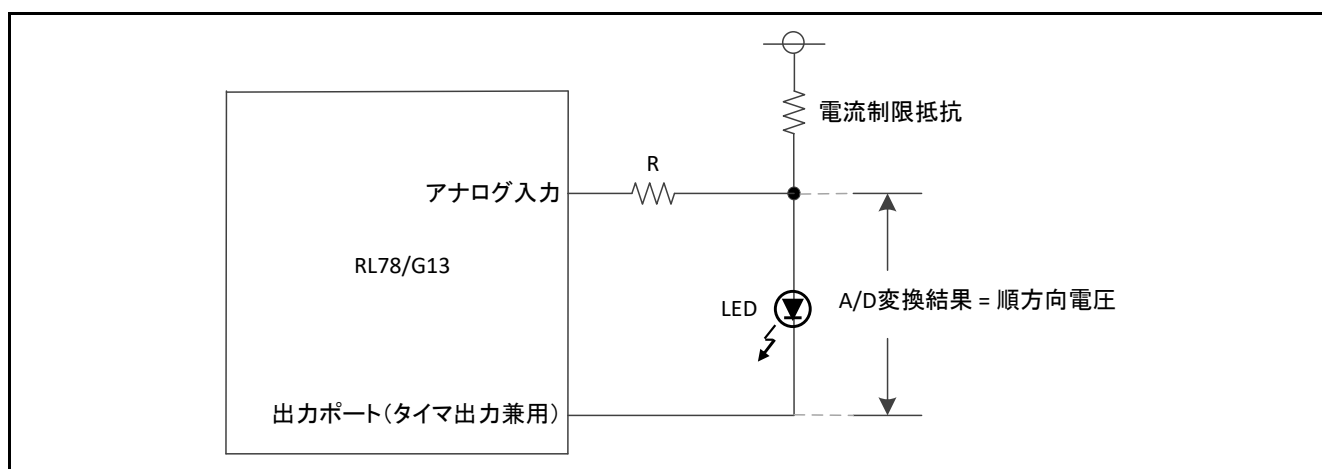


図 1.1 LED 駆動回路

1.1.1 電流制限抵抗の両端電圧の基準値算出方法

LED の順方向電流の目標値を達成する電流制限抵抗の両端電圧の基準値を算出します。この基準値を使用して、PWM 出力のデューティ比を決定します。

「電源電圧」と「順方向電圧の最大値」を予め定数として定義し、下記の式から電流制限抵抗の両端電圧の基準値を求めます。

$$\text{電流制限抵抗の両端電圧の基準値} = \text{電源電圧} - \text{順方向電圧の最大値}$$

これを A/D 変換結果に相当する値に置き換えます。順方向電圧の最大値が 2.5V で電源電圧が 5.0V の場合、次のようになります。

$$\begin{aligned}\text{電流制限抵抗の両端電圧の基準値} &= \text{A/D 変換の最大値} \\ &\quad - (\text{A/D 変換の最大値} * (\text{順方向電圧の最大値} / \text{電源電圧})) \\ &= 1024 - (1024 * (2.5 / 5)) \\ &= 512\end{aligned}$$

1.1.2 電流制限抵抗の両端電圧の測定方法

LED 駆動回路 (図 1.1) において、出力ポートからロウ・レベルを出力して LED を点灯させます。次に、A/D コンバータを使用して LED の順方向電圧を測定します。電流制限抵抗の両端電圧は次式で求められます。

$$\begin{aligned} \text{電流制限抵抗の両端電圧の測定値} &= \text{電源電圧} - \text{順方向電圧} \\ &= \text{A/D 変換の最大値} - \text{A/D 変換結果} \\ &= 1024 - \text{A/D 変換結果} \end{aligned}$$

1.1.3 PWM 出力のデューティ比の算出方法

PWM 出力のデューティ比は次の通りです。

$$\begin{aligned} \text{PWM 出力のデューティ比} \\ &= (\text{電流制限抵抗の両端電圧の基準値}) / (\text{電流制限抵抗の両端電圧の測定値}) \end{aligned}$$

PWM 出力の設定値は次の通りです。

$$\begin{aligned} \text{PWM 出力の設定値} &= \text{PWM 出力の周期} * \text{PWM 出力のデューティ比} \\ &= \text{PWM 出力の周期} * (\text{電流制限抵抗の両端電圧の基準値}) \\ &\quad / (\text{電流制限抵抗の両端電圧の測定値}) \\ &= \text{PWM 出力の周期} * 512 / (\text{電流制限抵抗の両端電圧の測定値}) \end{aligned}$$

PWM 出力に対応した TDR01~TDR03 レジスタに上記の計算結果を設定します。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G13 (R5F100LE)
動作周波数	・高速オンチップ・オシレータ・クロック (f _{ih}) : 32MHz
動作電圧	5.0V (2.7V~5.5V で動作可能) LVD 動作 (V _{LVD}) : リセット・モード 2.81V (2.76V~2.87V)
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V6.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.05.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V5.4.0.018
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.05.00

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。
併せて参照してください。

RL78/G13 A/D コンバータ (ソフトウェア・トリガ、連続変換モード) CC-RL (R01AN2581JJ)

RL78/G13 タイマ・アレイ・ユニット (PWM 出力) CC-RL (R01AN2589JJ)

4. ハードウェア説明

4.1 ハードウェア構成例

本アプリケーションノートで使用するハードウェアを図 4.1 に示します。

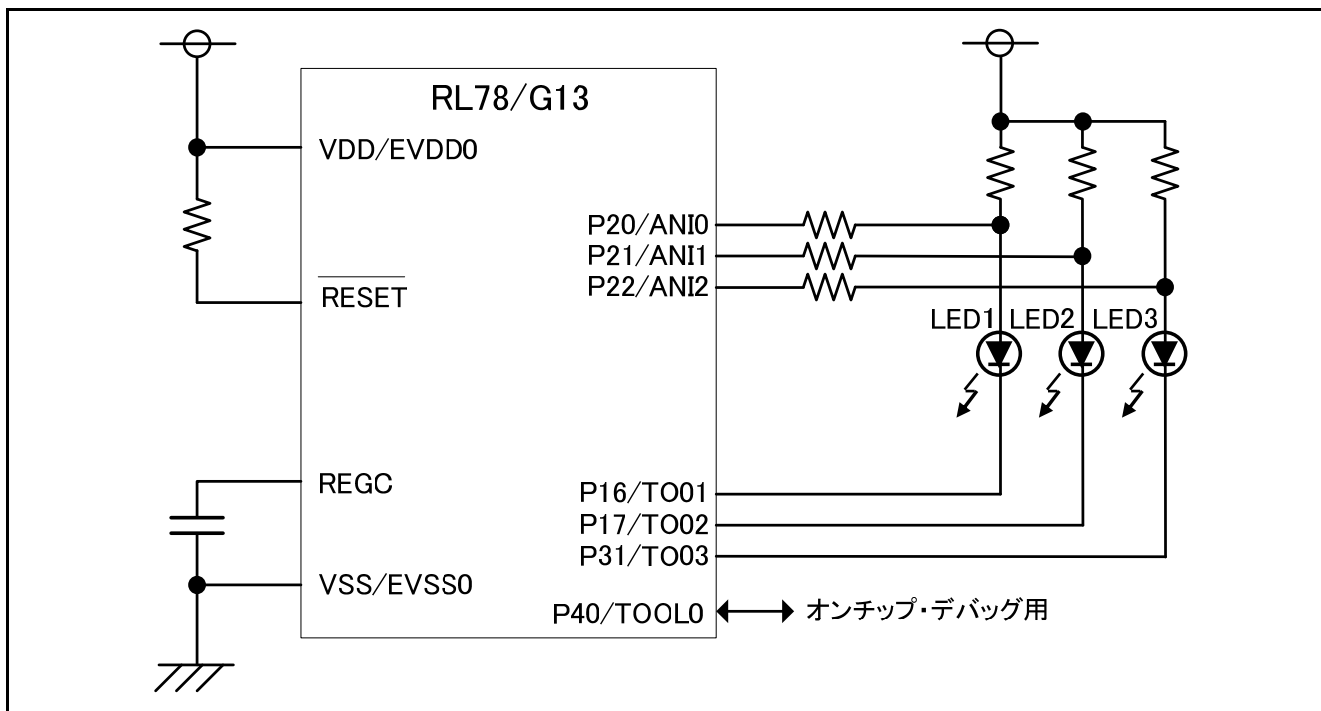


図 4.1 ハードウェア構成例

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。（入力専用ポートは個別に抵抗を介して VDD 又は Vss に接続して下さい）。

4.2 使用端子一覧

使用端子と機能を表 4.1 に示します。

表 4.1 使用端子と機能

端子名	入出力	機能
P16/TO01	出力	LED1 への多重 PWM 出力
P17/TO02	出力	LED2 への多重 PWM 出力
P20/ANI0	入力	アナログ入力ポートとして LED1 の順方向電圧を入力
P21/ANI1	入力	アナログ入力ポートとして LED2 の順方向電圧を入力
P22/ANI2	入力	アナログ入力ポートとして LED3 の順方向電圧を入力
P31/TO03	出力	LED3 への多重 PWM 出力

5. ソフトウェア説明

5.1 動作概要

本アプリケーションノートでは、A/D コンバータ、乗除積和算器、タイマ・アレイ・ユニットの PWM 出力を使用して、LED のばらつきを調整します。

使用する LED の最大順方向電圧を LED の電気的特性で確認して、「順方向電圧の最大値」を定数として定義します。乗除積和算器を使用して、電流制限抵抗の両端電圧の基準値を算出します。

次に、A/D コンバータを使用して出力ポートに接続した LED の順方向電圧を測定し、電流制限抵抗の両端電圧（測定値）を求めます。

電流制限抵抗の両端電圧の基準値と測定値を比較して、PWM 出力のデューティ比を算出します。

詳細は下記①～③に記載します。

① A/D コンバータの初期設定を行います。

<A/D コンバータの設定条件>

- アナログ入力チャンネルを ANI0 に設定します。
- A/D 変換チャンネル選択モードをセレクト・モードに設定します。
- A/D 変換動作モードをワンショット変換モードに設定します。
- A/D 変換開始条件をソフトウェア・トリガに設定します。
- A/D 変換時間を 19us に設定します。

② タイマ・アレイ・ユニットの初期設定を行います。

<チャンネル 0 の設定条件>

- タイマ動作モードは PWM 出力（マスタ）に設定します。
- タイマ出力許可レジスタは動作禁止に設定します。
- タイマ・チャンネル 0 のタイマ割り込み（INTTM00）を使用しません。

<チャンネル 1 の設定条件>

- タイマ動作モードは PWM 出力（スレーブ）に設定します。
- タイマ出力許可レジスタは動作許可に設定します。
- タイマ・チャンネル 1 のタイマ割り込み（INTTM01）を使用しません。

<チャンネル 2 の設定条件>

- タイマ動作モードは PWM 出力（スレーブ）に設定します。
- タイマ出力許可レジスタは動作許可に設定します。
- タイマ・チャンネル 2 のタイマ割り込み（INTTM02）を使用しません。

<チャンネル 3 の設定条件>

- タイマ動作モードは PWM 出力（スレーブ）に設定します。
 - タイマ出力許可レジスタは動作許可に設定します。
 - タイマ・チャンネル 3 のタイマ割り込み（INTTM03）を使用しません。
- ③ 初期設定終了後、マスカブル割り込みを禁止に設定します。
 - ④ LED の順方向電圧を正確に測定するため、電源電圧が安定するまでウェイトします。
 - ⑤ 乗除積和算器を使用して「A/D 変換の最大値 * 順方向電圧の最大値/電源電圧」を算出します。
 - ⑥ A/D 変換の最大値から⑤の算出値を減算して電流制限抵抗の両端電圧の基準値を求めます。
 - ⑦ タイマ・アレイ・ユニットの PWM 出力の周期を設定します。
 - ⑧ LED を接続した出力ポートをロウ・レベルに設定します。
 - ⑨ A/D コンバータの A/D コンパレータを動作許可にし、A/D 電源安定待ちを行います。
 - ⑩ 測定するポートに合わせてアナログ入力チャンネルを変更します。
 - ⑪ A/D 変換を開始し、HALT モードに移行して A/D 変換終了割り込み要求発生を待ちます。
 - ⑫ A/D 変換終了割り込み要求フラグをクリアした後、A/D 変換結果を変数に格納します。
 - ⑬ LED を接続した全てのポートの A/D 変換が終わるまで⑨～⑪を繰り返し実行します。
 - ⑭ LED を接続した出力ポートをハイ・レベルに設定します。
 - ⑮ A/D コンバータへのクロック供給を停止します。
 - ⑯ 乗除積和算器を使用して「PWM 出力の周期 * 電流制限抵抗の両端電圧の基準値」を算出します。
 - ⑰ A/D 変換の最大値と A/D 変換結果を減算して、電流制限抵抗の両端電圧の測定値を求めます。
 - ⑱ 電流制限抵抗の両端電圧の測定値が基準値より小さければデューティ比 100% の設定値、大きければ乗除積和算器を使用して⑯の算出結果と⑰の減算結果を除算し、除算結果を PWM 出力の設定値とします。
 - ⑲ LED を接続した全てのポートについて PWM 出力の設定値を算出するまで⑯～⑱を繰り返し実行します。
 - ⑳ タイマ・アレイ・ユニットの TDR00～TDR03 レジスタに算出した周期と PWM 出力の設定値を設定します。
 - ㉑ LED を接続した出力ポートをロウ・レベルに設定します。
 - ㉒ タイマ・アレイ・ユニットの PWM 出力を開始します。
 - ㉓ HALT モードへ移行します。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイト設定を示します。

表 5.1 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	1110 1111B	ウォッチドッグ・タイマ動作禁止 (リセット解除後、カウント停止)
000C1H/010C1H	0111 1011B	LVD リセット・モード 2.81V (2.76V~2.87V)
000C2H/010C2H	1110 1000B	HS モード、高速オンチップ・オシレータ・ クロック : 32MHz
000C3H/010C3H	1000 0100B	オンチップ・デバッグ許可

5.3 定数一覧

表 5.2 にサンプルコードで使用する定数を示します。

表 5.2 サンプルコードで使用する定数

定数名	設定値	内容
VF_MAX	2500	LED の順方向電圧の最大値 (mV)
VDD	5000	電源電圧 (mV)
AD_CONVERSION_ RESULT_MAX	1024	A/D 変換の最大値

5.4 変数一覧

表 5.3 にグローバル変数を示します。

表 5.3 グローバル変数

型	変数名	内容	使用関数
uint16_t	g_data[2]	算出過程の値	main、R_MAIN_UserInit、 r_get_pwm_duty
uint16_t	g_vf_value[3]	順方向電圧値	main、r_get_vf_value、 r_get_pwm_duty
uint16_t	g_pwm_period	PWM 出力の周期	main、R_MAIN_UserInit、 r_get_pwm_duty
uint16_t	g_pwm_base	PWM 出力のデューティ比算出時の基準値	R_MAIN_UserInit、 r_get_pwm_duty
uint16_t	g_pwm_duty[3]	PWM 出力の設定値	r_get_pwm_duty
uint8_t	g_ads[3]	ADS レジスタへの設定値	r_get_vf_value

5.5 関数一覧

表 5.4 に関数一覧を示します。

表 5.4 関数一覧

関数名	概要
main	メイン関数
R_MAIN_UserInit	メイン・ユーザー初期化関数
r_get_vf_value	順方向電圧値取得関数
r_get_pwm_duty	PWM 出力設定値算出関数
R_ADC_Start	A/D 変換動作開始関数
R_ADC_Stop	A/D 変換動作停止関数

5.6 関数仕様

サンプルコードの関数仕様を示します。

[関数名] main	
概要	メイン関数
ヘッダ	r_cg_macrodriver.h、r_cg_cgc.h、r_cg_port.h、r_cg_adc.h、r_cg_timer.h、 r_cg_userdefine.h
宣言	—
説明	メイン・ユーザー初期化関数を実行後、順方向電圧値取得関数と PWM 出力値算出関数を実行します。各制限抵抗に流れる平均電流値が同じになるように PWM 出力の設定値を算出します。算出した PWM 出力の設定値をタイマ・アレイ・ユニットの TDR00~TDR03 レジスタに設定します。PWM 出力を開始して LED を駆動します。その後、HALT モードへ移行します。
引数	なし
リターン値	なし
[関数名] R_MAIN_UserInit	
概要	メイン・ユーザー初期化関数
ヘッダ	r_cg_macrodriver.h、r_cg_cgc.h、r_cg_port.h、r_cg_adc.h、r_cg_timer.h、 r_cg_userdefine.h
宣言	static void R_MAIN_UserInit(void);
説明	DI 命令で割り込み許可にします。次に、電源電圧の安定待ちを行います。その後、乗除積和算器を使用して電流制限抵抗の両端電圧の基準値を算出します。
引数	なし
リターン値	なし
[関数名] r_get_vf_value	
概要	順方向電圧値取得関数
ヘッダ	r_cg_macrodriver.h、r_cg_cgc.h、r_cg_port.h、r_cg_adc.h、r_cg_timer.h、 r_cg_userdefine.h
宣言	void r_get_vf_value(void);
説明	出力ポートからロウ・レベルを出力して LED を点灯させます。次に、A/D コンバータを使用して LED の順方向電圧を測定します。測定後、出力ポートからハイ・レベルを出力して LED を消灯します。A/D コンバータへのクロック供給を停止します。
引数	なし
リターン値	なし
[関数名] r_get_pwm_duty	
概要	PWM 出力設定値算出関数
ヘッダ	r_cg_macrodriver.h、r_cg_cgc.h、r_cg_port.h、r_cg_adc.h、r_cg_timer.h、 r_cg_userdefine.h
宣言	void r_get_pwm_duty(void);
説明	乗除積和算器を使用して、PWM 出力の設定値を算出します。
引数	なし
リターン値	なし

[関数名] R_ADC_Start

概要	A/D 変換動作開始関数
ヘッダ	r_cg_macrodriver.h、r_cg_adc.h
宣言	void R_ADC_Start(void);
説明	A/D 変換動作を開始します。
引数	なし
リターン値	なし

[関数名] R_ADC_Stop

概要	A/D 変換動作停止関数
ヘッダ	r_cg_macrodriver.h、r_cg_adc.h
宣言	void R_ADC_Stop(void);
説明	A/D 変換動作を停止します。
引数	なし
リターン値	なし

5.7 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

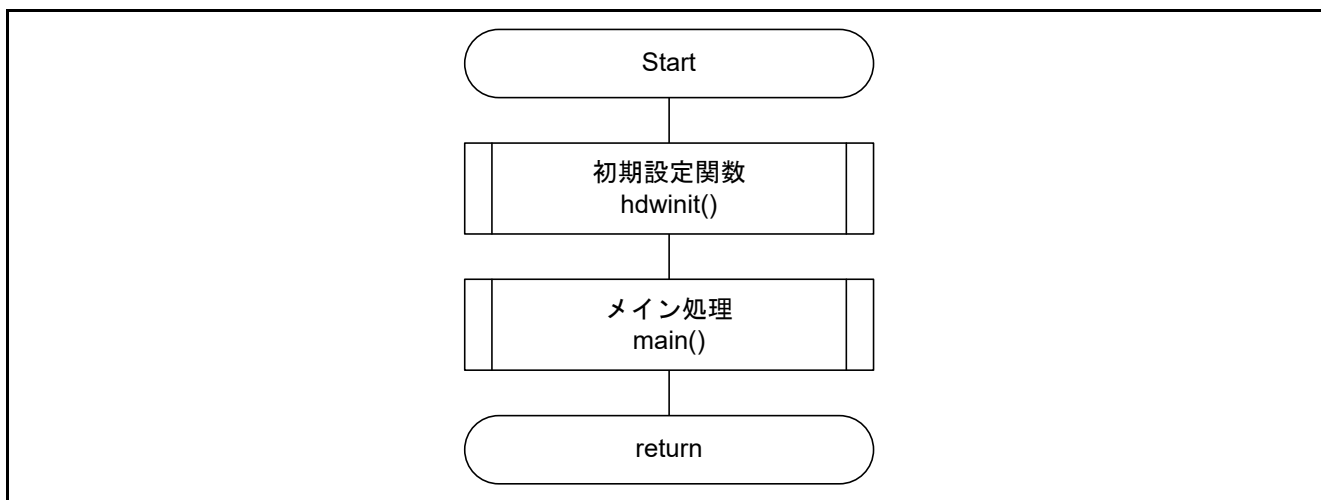


図 5.1 全体フロー

5.7.1 初期設定

図 5.2 に初期設定関数のフローチャートを示します。

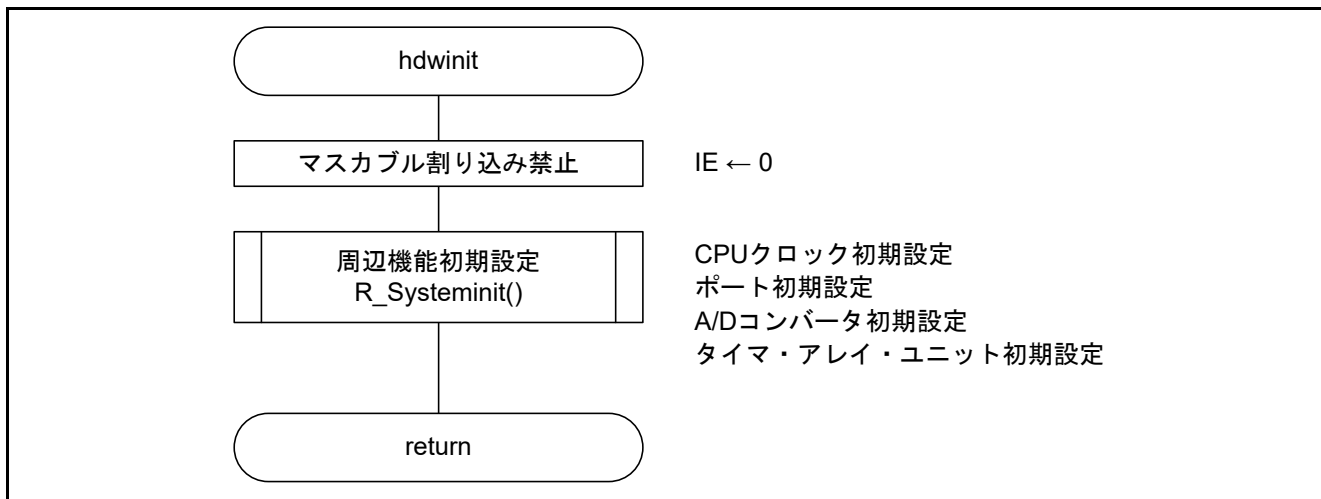


図 5.2 初期設定関数

5.7.2 周辺機能初期設定

図 5.3 に周辺機能初期設定関数のフローチャートを示します。

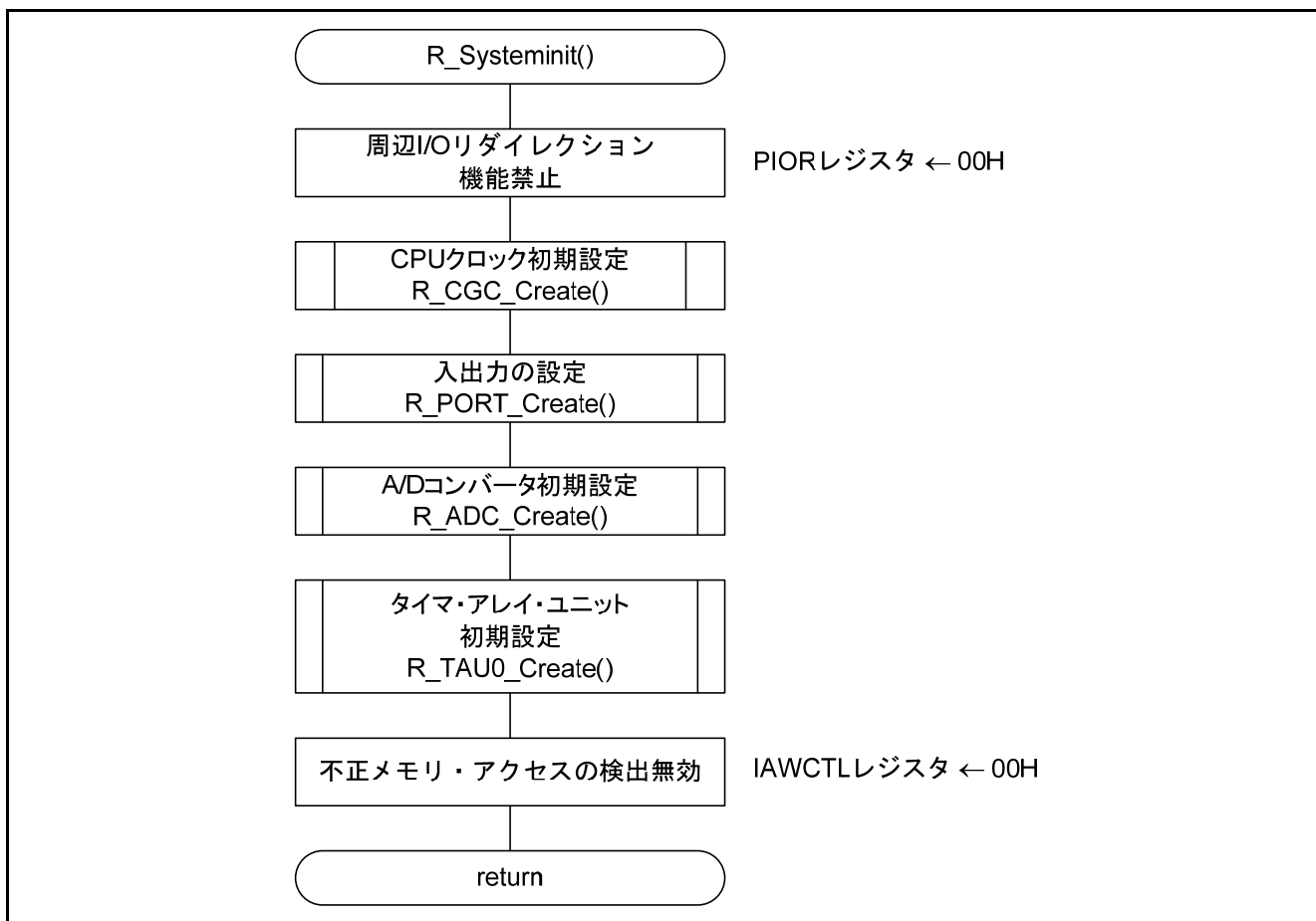


図 5.3 周辺機能初期設定関数

5.7.3 入出力ポートの設定

図 5.4 に入出力ポートのフローチャートを示します。

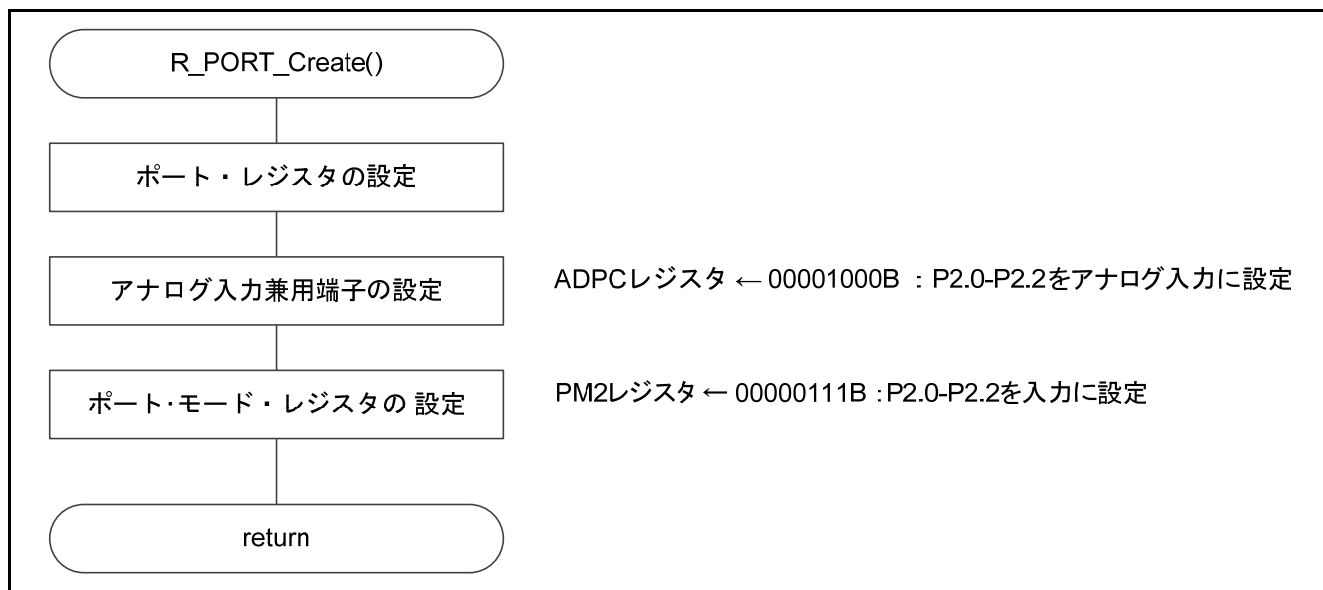


図 5.4 入出力ポートの設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続してください。

5.7.4 CPU クロック初期設定

図 5.5 に CPU クロック初期設定関数のフローチャートを示します。

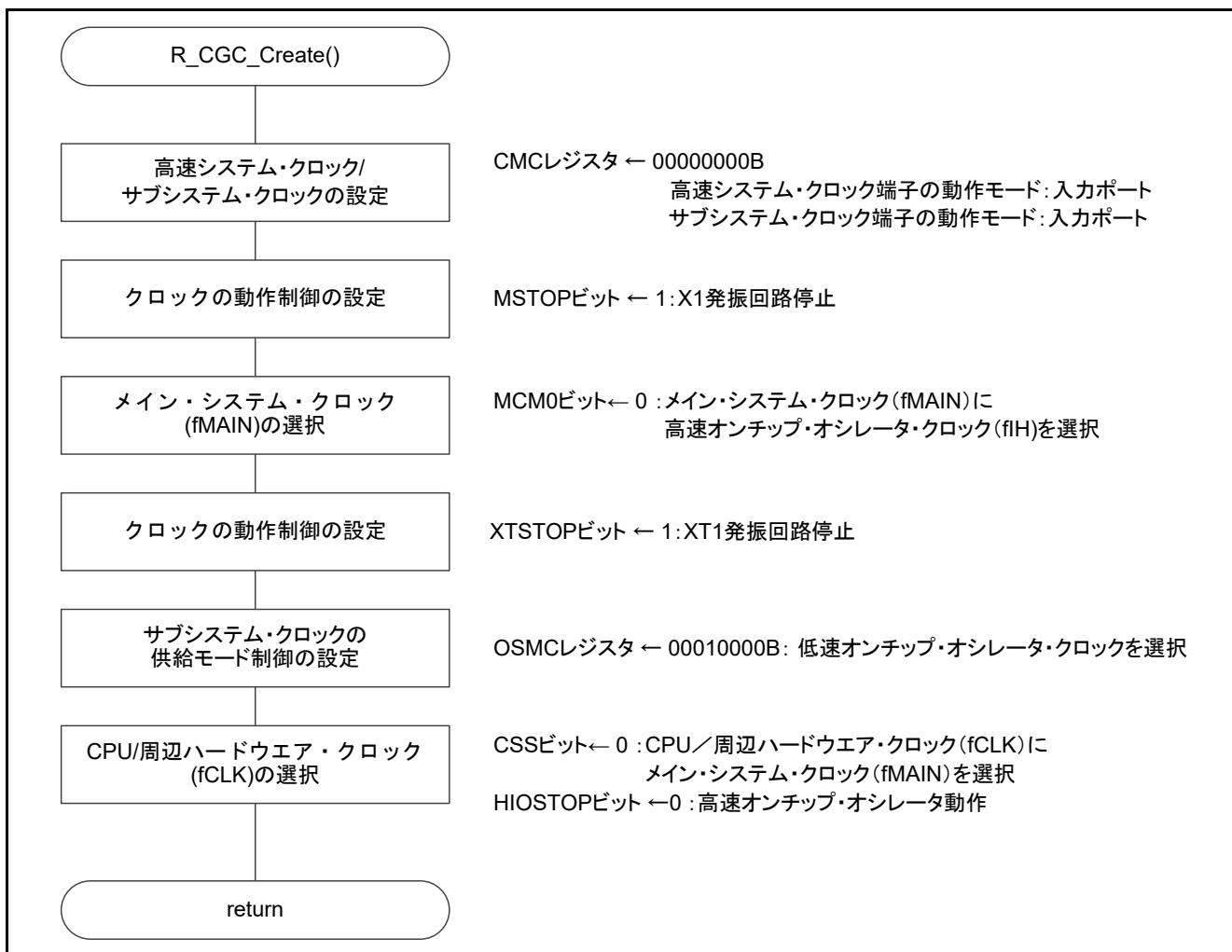


図 5.5 CPU クロック初期設定関数

X1、XT1 発振回路設定

・クロック動作モード制御レジスタ (CMC)

高速システム・クロック端子の動作モードを入力ポートに設定します。

サブシステム・クロック端子の動作モードを入力ポートに設定します。

略号 : CMC

7	6	5	4	3	2	1	0
EXCLK	OSCSEL	EXCLKS	OSCSELS	0	AMPHS1	AMPHS0	AMPH
0	0	0	0	0	0	0	0

ビット 7～6

EXCLK	OSCSEL	高速システム・クロック 端子の動作モード	X1/P121 端子	X2/EXCLK/P122 端子
0	0	入力ポート・モード	入力ポート	
0	1	X1 発振モード	水晶/セラミック発振子接続	
1	0	入力ポート・モード	入力ポート	
1	1	外部クロック入力モード	入力ポート	外部クロック入力

ビット 5～4

EXCLKS	OSCSELS	サブシステム・クロック 端子の動作モード	XT1/P123 端子	XT2/EXCLKS/P124 端子
0	0	入力ポート・モード	入力ポート	
0	1	XT1 発振モード	水晶振動子接続	
1	0	入力ポート・モード	入力ポート	
1	1	外部クロック入力モード	入力ポート	外部クロック入力

ビット 2～1

AMPHS1	AMPHS0	XT1 発振回路の発振モード選択
0	0	低消費発振 (デフォルト)
0	1	通常発振
1	0	超低消費発振
1	1	設定禁止

ビット 0

AMPH	X1 クロック発振周波数の制御
0	$1 \text{ MHz} \leq f_X \leq 10 \text{ MHz}$
1	$10 \text{ MHz} < f_X \leq 20 \text{ MHz}$

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

クロック動作の制御設定

- ・クロック動作ステータス制御レジスタ (CSC)
高速オンチップ・オシレータを動作します。
X1 発振回路と XT1 発振回路を停止します。

略号 : CSC

7	6	5	4	3	2	1	0
MSTOP	XTSTOP	0	0	0	0	0	HIOSTOP
1	1	0	0	0	0	0	0

ビット 7

MSTOP	高速システム・クロックの動作制御		
	X1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	X1 発振回路動作	EXCLK 端子からの外部クロック有効	入力ポート
1	X1 発振回路停止	EXCLK 端子からの外部クロック無効	

ビット 6

XTSTOP	サブシステム・クロックの動作制御		
	XT1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	XT1 発振回路動作	EXCLKS 端子からの外部クロック有効	入力ポート
1	XT1 発振回路停止	EXCLKS 端子からの外部クロック無効	

ビット 0

HIOSTOP	高速オンチップ・オシレータ・クロックの動作制御
0	高速オンチップ・オシレータ動作
1	高速オンチップ・オシレータ停止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

システム・クロック制御設定

- ・システム・クロック制御レジスタ (CKC)

CPU/周辺ハードウェア・クロックに高速オンチップ・オシレータ・クロックを選択します。

略号 : CKC

7	6	5	4	3	2	1	0
CLS	CSS	MCS	MCM0	0	0	0	0
0	0	0	0	0	0	0	0

ビット 6

CSS	CPU/周辺ハードウェア・クロック (fCLK) の選択
0	メイン・システム・クロック (f _{MAIN})
1	サブシステム・クロック (f _{SUB})

ビット 4

MCM0	メイン・システム・クロック (f _{MAIN}) の動作制御
0	メイン・システム・クロック (f _{MAIN}) に高速オンチップ・オシレータ・クロック (f _{IH}) を選択
1	メイン・システム・クロック (f _{MAIN}) に高速システム・クロック (f _{MX}) を選択

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.5 A/D コンバータ 初期設定

図 5.6 に A/D コンバータ初期設定のフローチャートを示します。

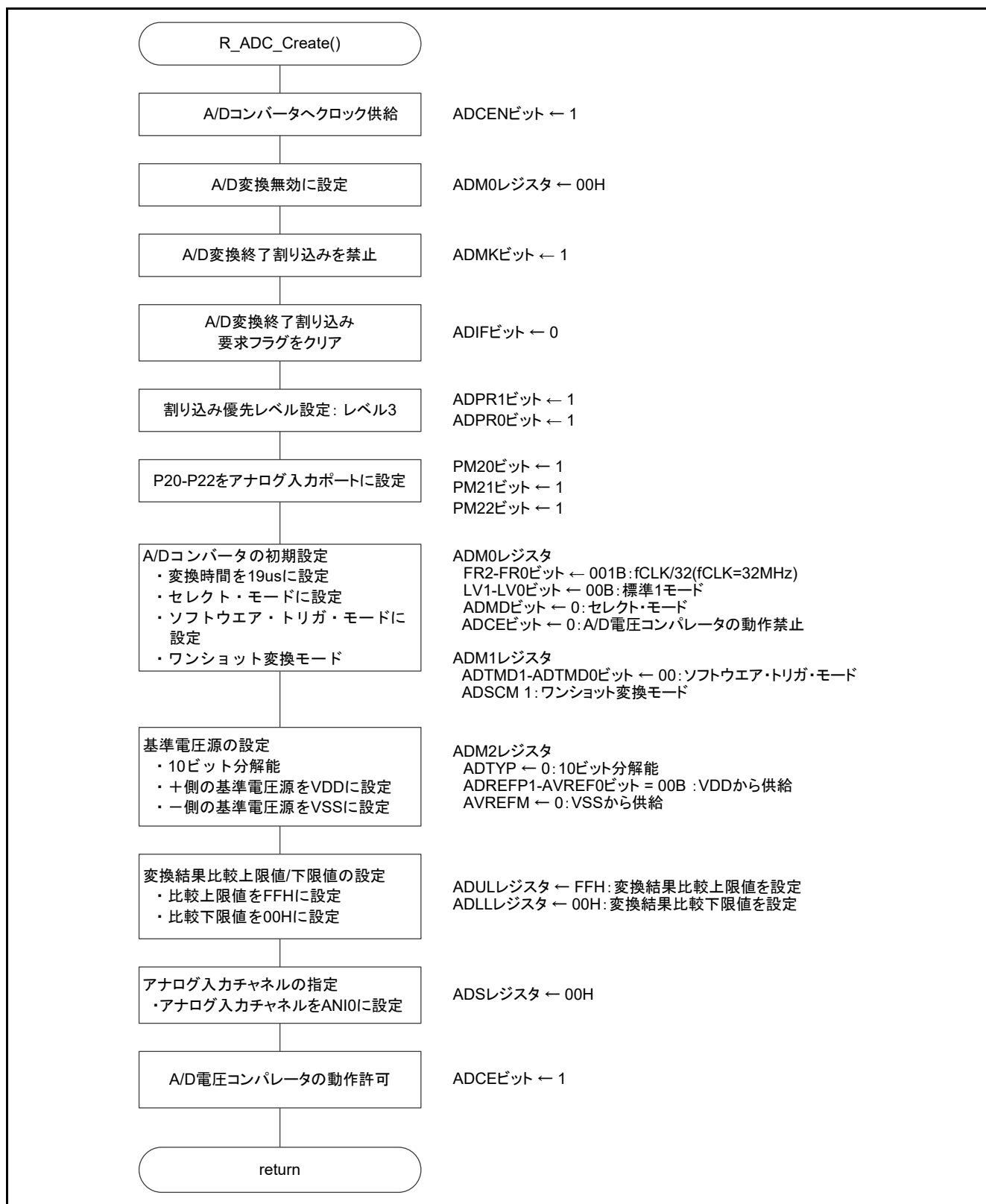


図 5.6 A/D コンバータ 初期設定

A/D コンバータへのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)
A/D コンバータへのクロック供給を開始します

略号 : PER0

7	6	5	4	3	2	1	0
RTCCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
x	x	1	x	x	x	X	x

ビット 5

ADCEN	A/D コンバータの入カクロックの制御
0	入カクロック供給停止
1	入カクロック供給

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換時間と動作モードの設定

- ・ A/D コンバータ・モード・レジスタ 0 (ADM0)

A/D 変換動作の制御

A/D 変換チャンネル選択モードの指定

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
x	0	0	0	1	0	0	x

ビット 6

ADMD	A/D チャンネル選択モードを指定
0	セレクト・モード
1	スキャン・モード

ビット 5-1

ADM0					モード	変換時間の選択					変換 クロック (f_{AD})	
FR2	FR1	FR0	LV1	LV0		$f_{CLK}=$ 1MHz	$f_{CLK}=$ 4MHz	$f_{CLK}=$ 8MHz	$f_{CLK}=$ 16MHz	$f_{CLK}=$ 32MHz		
0	0	0	0	0	標準1	設定禁止	設定禁止	設定禁止	設定禁止	38 μ s	$f_{CLK}/64$	
0	0	1						38 μ s	19 μ s	9.5 μ s	4.75 μ s	$f_{CLK}/32$
0	1	0						38 μ s	19 μ s	9.5 μ s	4.75 μ s	$f_{CLK}/16$
0	1	1						38 μ s	19 μ s	9.5 μ s	4.75 μ s	$f_{CLK}/8$
1	0	0						28.5 μ s	14.25 μ s	7.125 μ s	3.5625 μ s	$f_{CLK}/6$
1	0	1						23.75 μ s	11.875 μ s	5.938 μ s	2.9688 μ s	$f_{CLK}/5$
1	1	0						19 μ s	9.5 μ s	4.75 μ s	2.375 μ s	$f_{CLK}/4$
1	1	1						38 μ s	9.5 μ s	4.75 μ s	2.375 μ s	設定禁止
0	0	0	0	1	標準2	設定禁止	設定禁止	設定禁止	設定禁止	34 μ s	$f_{CLK}/64$	
0	0	1								34 μ s	17 μ s	$f_{CLK}/32$
0	1	0								34 μ s	17 μ s	$f_{CLK}/16$
0	1	1						34 μ s	17 μ s	8.5 μ s	4.25 μ s	$f_{CLK}/8$
1	0	0						25.5 μ s	12.75 μ s	6.375 μ s	3.1875 μ s	$f_{CLK}/6$
1	0	1						21.25 μ s	10.625 μ s	5.3125 μ s	2.6536 μ s	$f_{CLK}/5$
1	1	0						17 μ s	8.5 μ s	4.25 μ s	2.125 μ s	$f_{CLK}/4$
1	1	1						34 μ s	8.5 μ s	4.25 μ s	2.125 μ s	設定禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モードの設定

・ A/D コンバータ・モード・レジスタ 1 (ADM1)

A/D 変換トリガ・モードの選択

A/D 変換動作モードの設定

略号 : ADM1

7	6	5	4	3	2	1	0
ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
0	0	1	0	0	0	0	0

ビット 7 – 6

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	—	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ビット 5

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

ビット 1 – 0

ADTRS1	ADTRS0	ハードウェア・トリガ信号の選択
0	0	タイマ・チャンネル 01 のカウント完了またはキャプチャ完了割り込み信号 (INTTM01)
0	1	設定禁止
1	0	リアルタイム・クロック割り込み信号 (INTRTC)
1	1	12 ビット・インターバル・タイマ割り込み信号 (INTIT)

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

基準電圧源の設定

- ・ A/D コンバータ・モード・レジスタ 2 (ADM2)
基準電圧源の設定

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADCRK	AWC	0	ADTYP
0	0	0	0	0	0	0	0

ビット 7 - 6

ADREFP1	ADREFP0	A/D コンバータの+側の基準電圧源の選択
0	0	VDD から供給
0	1	P20/AVREFP/ANI0 から供給
1	0	内部基準電圧 (1.45 V) から供給
1	1	設定禁止

ビット 5

ADREFM	A/D コンバータの-側の基準電圧源の設定
0	VSS から供給
1	P21/AVREFM/ANI1 から供給

ビット 3

ADCRK	変換結果上限/下限値チェック
0	ADLL レジスタ \leq ADCR レジスタ \leq ADUL レジスタのとき割り込み信号 (INTAD) が発生。
1	ADCR レジスタ < ADLL レジスタ、ADUL レジスタ < ADCR レジスタのとき割り込み信号 (INTAD) が発生。

ビット 2

AWC	ウエイクアップ機能 (SNOOZE モード) の設定
0	SNOOZE モード機能を使用しない
1	SNOOZE モード機能を使用する

ビット 0

ADTYP	A/D 変換分解能の設定
0	10 ビット分解能
1	8 ビット分解能

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

変換結果比較上限値／下限値の設定

- ・変換結果比較上限値設定レジスタ (ADUL)
- ・変換結果比較下限値設定レジスタ (ADLL)

変換結果比較上限値／下限値の設定

略号 : ADUL

7	6	5	4	3	2	1	0
ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
1	1	1	1	1	1	1	1

略号 : ADLL

7	6	5	4	3	2	1	0
ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
0	0	0	0	0	0	0	0

入力チャネルの指定

- ・アナログ入力チャネル指定レジスタ (ADS)
- A/D 変換するアナログ電圧の入力チャネルを指定

略号 : ADS

7	6	5	4	3	2	1	0
ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
0	0	0	0	0	0	0	0

ビット 7、4-0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力 チャネル	入カソース
0	0	0	0	0	0	ANI0	P20/ANI0 端子/AV _{REFP} 端子
0	0	0	0	0	1	ANI1	P21/ANI1 端子/AV _{REFM} 端子
0	0	0	0	1	0	ANI2	P22/ANI2 端子
0	0	0	0	1	1	ANI3	P23/ANI3 端子
0	0	0	1	0	0	ANI4	P24/ANI4 端子
0	0	0	1	0	1	ANI5	P25/ANI5 端子
0	0	0	1	1	0	ANI6	P26/ANI6 端子
0	0	0	1	1	1	ANI7	P27/ANI7 端子
0	1	0	0	0	0	ANI16	P03/ANI16 端子
0	1	0	0	0	1	ANI17	P02/ANI17 端子
0	1	0	0	1	0	ANI18	P147/ANI18 端子
0	1	0	0	1	1	ANI19	P120/ANI19 端子
1	0	0	0	0	0	—	温度センサ 0 出力
1	0	0	0	0	1	—	内部基準電圧出力 (1.45V)
上記以外						設定禁止	

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.6 タイマ・アレイ・ユニット初期設定

図 5.7、図 5.8 にタイマ・アレイ・ユニット初期設定のフローチャートを示します。

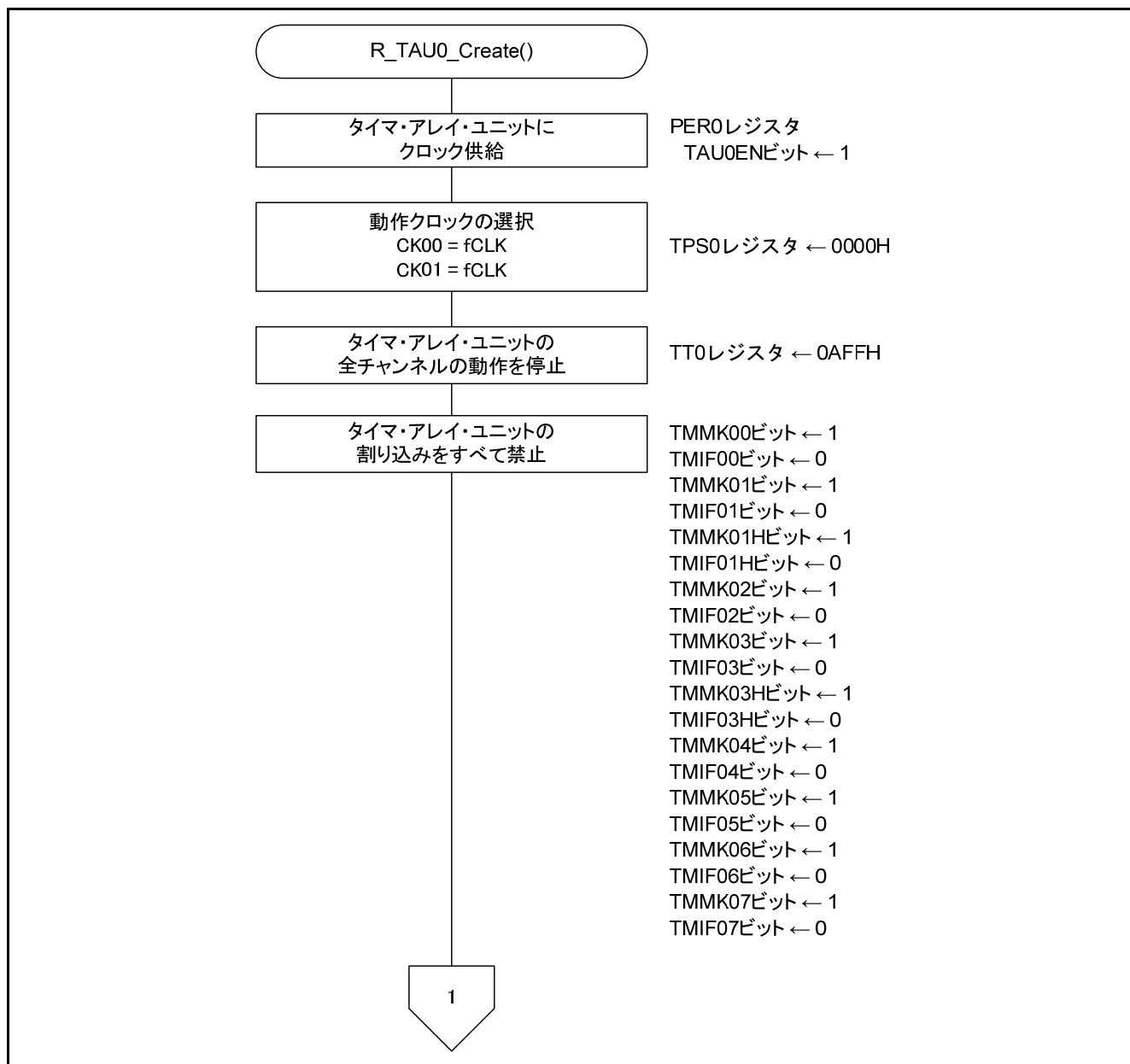


図 5.7 タイマ・アレイ・ユニット初期設定 (1/2)

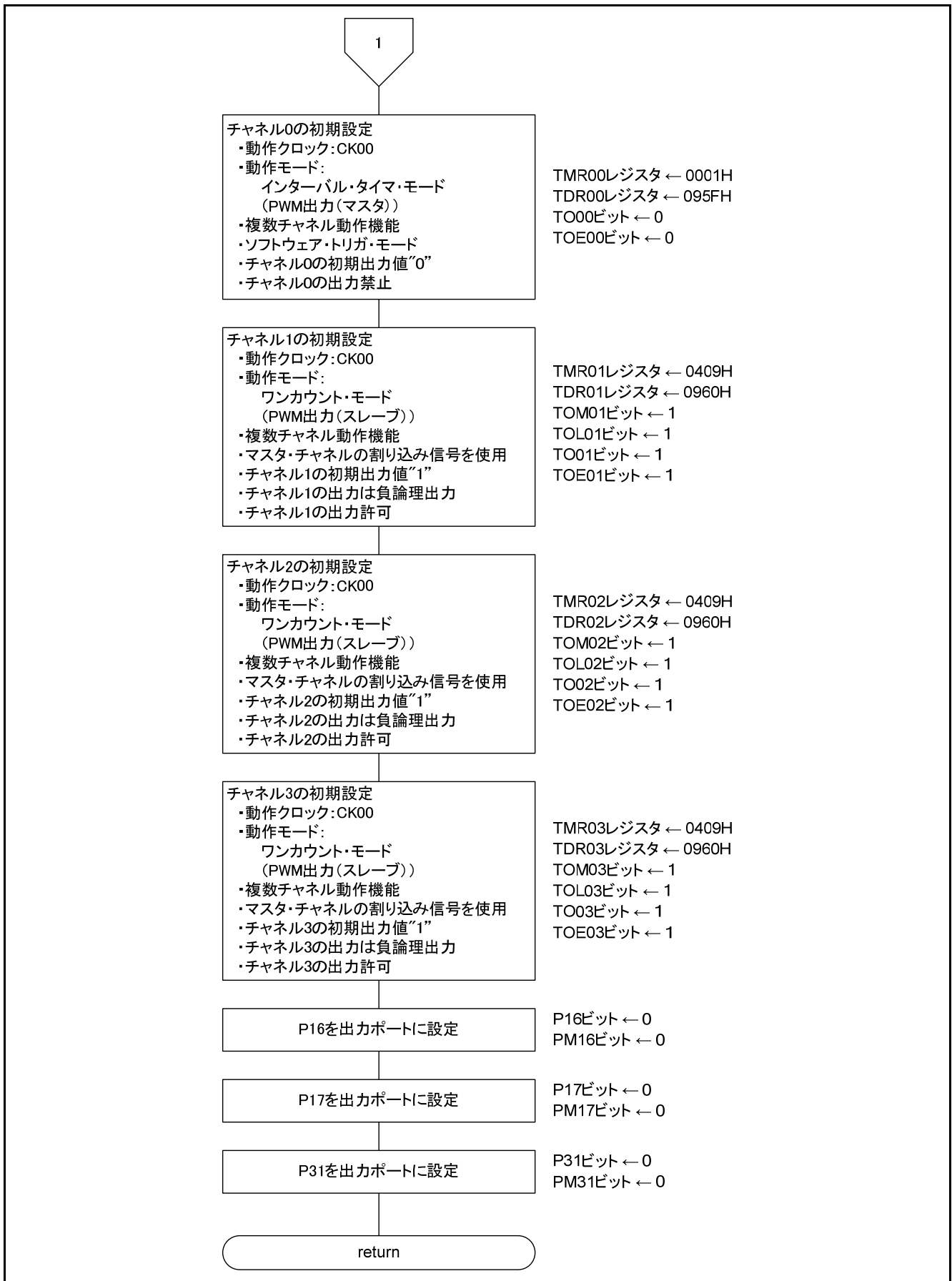


図 5.8 タイマ・アレイ・ユニット初期設定 (2/2)

タイマ・アレイ・ユニットへのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)
: タイマ・アレイ・ユニットへクロック供給

略号 : PER0

7	6	5	4	3	2	1	0
RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
x	x	x	x	x	x	x	1

ビット 0

TAU0EN	タイマ・アレイ・ユニットの入カクロックの制御
0	入カクロック供給停止
1	入カクロック供給

クロック周波数の設定

- ・タイマ・クロック選択レジスタ 0 (TPS0)
: CK00 動作クロックの選択

略号 : TPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	PRS 031	PRS 030	0	0	PRS 021	PRS 020	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0

PRS 003	PRS 002	PRS 001	PRS 000	動作クロック (CK00) の選択					
				f_{CLK} = 2MHz	f_{CLK} = 5MHz	f_{CLK} = 10MHz	f_{CLK} = 20MHz	f_{CLK} = 32MHz	
0	0	0	0	f_{CLK}	2MHz	5MHz	10MHz	20MHz	32MHz
0	0	0	1	$f_{CLK}/2$	1MHz	2.5MHz	5MHz	10MHz	12MHz
0	0	1	0	$f_{CLK}/2^2$	500kHz	1.25MHz	2.5MHz	5MHz	6MHz
0	0	1	1	$f_{CLK}/2^3$	250kHz	625kHz	1.25MHz	2.5MHz	3MHz
0	1	0	0	$f_{CLK}/2^4$	125kHz	312.5kHz	625kHz	1.25MHz	1.5MHz
0	1	0	1	$f_{CLK}/2^5$	62.5kHz	156.2kHz	312.5kHz	625kHz	750kHz
0	1	1	0	$f_{CLK}/2^6$	31.25kHz	78.1kHz	156.2kHz	312.5kHz	375kHz
0	1	1	1	$f_{CLK}/2^7$	15.62kHz	39.1kHz	78.1kHz	156.2kHz	187.5kHz
1	0	0	0	$f_{CLK}/2^8$	7.81kHz	19.5kHz	39.1kHz	78.1kHz	93.8kHz
1	0	0	1	$f_{CLK}/2^9$	3.91kHz	9.76kHz	19.5kHz	39.1kHz	46.9kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95kHz	4.88kHz	9.76kHz	19.5kHz	23.4kHz
1	0	1	1	$f_{CLK}/2^{11}$	976Hz	2.44kHz	4.88kHz	9.76kHz	11.7kHz
1	1	0	0	$f_{CLK}/2^{12}$	488Hz	1.22kHz	2.44kHz	4.88kHz	5.86kHz
1	1	0	1	$f_{CLK}/2^{13}$	244Hz	610Hz	1.22kHz	2.44kHz	2.93kHz
1	1	1	0	$f_{CLK}/2^{14}$	122Hz	305Hz	610Hz	1.22kHz	1.46kHz
1	1	1	1	$f_{CLK}/2^{15}$	61Hz	153Hz	305Hz	610Hz	732Hz

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

チャンネルの停止制御

・タイマ・チャンネル停止レジスタ 0 (TT0)

: カウント動作の停止をチャンネルごとに設定

略号: TT0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TT	0	TT	0	TT	TT	TT	TT	TT	TT	TT	TT
				H03		H01		07	06	05	04	03	02	01	00
0	0	0	0	1	0	1	0	1	1	1	1	1	1	1	1

ビット 3

TT03	チャンネル 3 の停止トリガ
0	TE03 ビットを 0 にクリアし、カウント動作停止状態になる。
1	動作停止(停止トリガ発生)

ビット 2

TT02	チャンネル 2 の停止トリガ
0	TE02 ビットを 0 にクリアし、カウント動作停止状態になる。
1	動作停止(停止トリガ発生)

ビット 1

TT01	チャンネル 1 の停止トリガ
0	TE01 ビットを 0 にクリアし、カウント動作停止状態になる。
1	動作停止(停止トリガ発生)

ビット 0

TT00	チャンネル 0 の停止トリガ
0	TE00 ビットを 0 にクリアし、カウント動作停止状態になる。
1	動作停止(停止トリガ発生)

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

チャンネル 0 の動作モードの設定

・タイマ・モード・レジスタ 00 (TMR00)

: 動作モードの選択、スタート・トリガの選択
動作クロックの選択

略号 : TMR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 001	CKS 000	0	CCS 00	0	STS 002	STS 001	STS 000	CIS 001	CIS 000	0	0	MD 003	MD 002	MD 001	MD 000
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

ビット 15—14

CKS001	CKS000	チャンネル 0 の動作クロック (fMCK) の選択
0	0	PRS レジスタで設定した動作クロック CK00
0	1	PRS レジスタで設定した動作クロック CK02
1	0	PRS レジスタで設定した動作クロック CK01
1	1	PRS レジスタで設定した動作クロック CK03

ビット 12

CCS00	チャンネル 0 のカウント・クロック (fTCLK) の選択
0	CKS000、CKS001 ビットで指定した動作クロック f _{MCK}
1	TI00 端子からの入力信号の有効エッジ

ビット 10—8

STS 002	STS 001	STS 000	チャンネル 0 のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI00 端子入力の有効エッジを、スタート・トリガ、 キャプチャ・トリガの両方に使用
0	1	0	TI00 端子入力の両エッジを、スタート・トリガと キャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : TMR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 001	CKS 000	0	CCS 00	0	STS 002	STS 001	STS 000	CIS 001	CIS 000	0	0	MD 003	MD 002	MD 001	MD 000
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

ビット7—6

CIS 001	CIS 000	T100 端子の有効エッジ選択
0	0	立ち下がリエッジ
0	1	立ち上がリエッジ
1	0	両エッジ (ロウ・レベル幅測定時)
1	1	両エッジ (ハイ・レベル幅測定時)

ビット3—0

MD 003	MD 002	MD 001	MD 000	チャンネル0の動作モードの設定
0	0	0	0	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	0	0	キャプチャ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	キャプチャ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	1	0	イベント・カウンタ・モード (カウント開始時にタイマ割り込みを発生しない)
1	0	0	0	ワンカウント・モード カウント動作中のスタート・トリガは無効とする
			1	ワンカウント・モード カウント動作中のスタート・トリガを有効とする
1	1	0	0	キャプチャ&ワンカウント・モード カウント開始時にタイマ割り込みを発生しない カウント動作中のスタート・トリガは無効とする
上記以外				設定禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

チャンネル 1 の動作モードの設定

・タイマ・モード・レジスタ 01 (TMR01)

: 動作モードの選択、スタート・トリガの選択
動作クロックの選択

略号 : TMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 011	CKS 010	0	CCS 01	SPLIT 01	STS 012	STS 011	STS 010	CIS 011	CIS 010	0	0	MD 013	MD 012	MD 011	MD 010
0	0	0	0	0	1	0	0	0	0	0	0	1	0	0	1

ビット 15—14

CKS011	CKS010	チャンネル 1 の動作クロック (fMCK) の選択
0	0	PRS レジスタで設定した動作クロック CK00
0	1	PRS レジスタで設定した動作クロック CK02
1	0	PRS レジスタで設定した動作クロック CK01
1	1	PRS レジスタで設定した動作クロック CK03

ビット 12

CCS01	チャンネル 1 のカウント・クロック (fCLK) の選択
0	CKS010、CKS011 ビットで指定した動作クロック f_{MCK}
1	TI01 端子からの入力信号の有効エッジ

ビット 11

SPLIT01	チャンネル 1 の 8 ビット・タイマ/16 ビット・タイマ動作の選択
0	16 ビット・タイマとして動作
1	8 ビット・タイマとして動作

ビット 10—8

STS 012	STS 011	STS 010	チャンネル 1 のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI01 端子入力の有効エッジを、スタート・トリガ、 キャプチャ・トリガの両方に使用
0	1	0	TI01 端子入力の両エッジを、スタート・トリガと キャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : TMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 011	CKS 010	0	CCS 01	SPLIT 01	STS 012	STS 011	STS 010	CIS 011	CIS 010	0	0	MD 013	MD 012	MD 011	MD 010
0	0	0	0	0	1	0	0	0	0	0	0	1	0	0	1

ビット7—6

CIS 011	CIS 010	TI01 端子の有効エッジ選択
0	0	立ち下がリエッジ
0	1	立ち上がリエッジ
1	0	両エッジ (ロウ・レベル幅測定時)
1	1	両エッジ (ハイ・レベル幅測定時)

ビット3—0

MD 013	MD 012	MD 011	MD 010	チャンネル1の動作モードの設定
0	0	0	0	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	0	0	キャプチャ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	キャプチャ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	1	0	イベント・カウンタ・モード (カウント開始時にタイマ割り込みを発生しない)
1	0	0	0	ワンカウント・モード カウント動作中のスタート・トリガは無効とする
			1	ワンカウント・モード カウント動作中のスタート・トリガを有効とする
1	1	0	0	キャプチャ&ワンカウント・モード カウント開始時にタイマ割り込みを発生しない カウント動作中のスタート・トリガは無効とする
上記以外				設定禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

チャンネル 2 の動作モードの設定

・タイマ・モード・レジスタ 02 (TMR02)

: 動作モードの選択、スタート・トリガの選択
動作クロックの選択

略号 : TMR02

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 021	CKS 020	0	CCS 02	MAST ER02	STS 022	STS 021	STS 020	CIS 021	CIS 020	0	0	MD 023	MD 022	MD 021	MD 020
0	0	0	0	0	1	0	0	0	0	0	0	1	0	0	1

ビット 15—14

CKS021	CKS020	チャンネル 2 の動作クロック (fMCK) の選択
0	0	PRS レジスタで設定した動作クロック CK00
0	1	PRS レジスタで設定した動作クロック CK02
1	0	PRS レジスタで設定した動作クロック CK01
1	1	PRS レジスタで設定した動作クロック CK03

ビット 12

CCS02	チャンネル 2 のカウント・クロック (fTCLK) の選択
0	CKS020、CKS021 ビットで指定した動作クロック f _{MCK}
1	TI02 端子からの入力信号の有効エッジ

ビット 11

MASTER02	チャンネル 2 の単独チャンネル動作／複数チャンネル連動動作 (スレーブ／マスタ) の選択
0	単独チャンネル動作機能, または複数チャンネル連動動作機能でスレーブ・チャンネルとして動作
1	複数チャンネル連動動作機能でマスタ・チャンネルとして動作

ビット 10—8

STS 022	STS 021	STS 020	チャンネル 2 のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI02 端子入力の有効エッジを、スタート・トリガ、 キャプチャ・トリガの両方に使用
0	1	0	TI02 端子入力の両エッジを、スタート・トリガと キャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : TMR02

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 021	CKS 020	0	CCS 02	MAST ER02	STS 022	STS 021	STS 020	CIS 021	CIS 020	0	0	MD 023	MD 022	MD 021	MD 020
0	0	0	0	0	1	0	0	0	0	0	0	1	0	0	1

ビット7—6

CIS 021	CIS 020	TI02 端子の有効エッジ選択
0	0	立ち下がリエッジ
0	1	立ち上がリエッジ
1	0	両エッジ (ロウ・レベル幅測定時)
1	1	両エッジ (ハイ・レベル幅測定時)

ビット3—0

MD 023	MD 022	MD 021	MD 020	チャンネル2の動作モードの設定
0	0	0	0	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	0	0	キャプチャ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	キャプチャ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	1	0	イベント・カウンタ・モード (カウント開始時にタイマ割り込みを発生しない)
1	0	0	0	ワンカウント・モード カウント動作中のスタート・トリガは無効とする
			1	ワンカウント・モード カウント動作中のスタート・トリガを有効とする
1	1	0	0	キャプチャ&ワンカウント・モード カウント開始時にタイマ割り込みを発生しない カウント動作中のスタート・トリガは無効とする
上記以外				設定禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

チャンネル 3 の動作モードの設定

・タイマ・モード・レジスタ 03 (TMR03)

: 動作モードの選択、スタート・トリガの選択
動作クロックの選択

略号 : TMR03

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 031	CKS 030	0	CCS 03	SPLIT 03	STS 032	STS 031	STS 030	CIS 031	CIS 030	0	0	MD 033	MD 032	MD 031	MD 030
0	0	0	0	0	1	0	0	0	0	0	0	1	0	0	1

ビット 15—14

CKS031	CKS030	チャンネル 3 の動作クロック (fMCK) の選択
0	0	PRS レジスタで設定した動作クロック CK00
0	1	PRS レジスタで設定した動作クロック CK02
1	0	PRS レジスタで設定した動作クロック CK01
1	1	PRS レジスタで設定した動作クロック CK03

ビット 12

CCS03	チャンネル 3 のカウント・クロック (fTCLK) の選択
0	CKS030、CKS031 ビットで指定した動作クロック f _{MCK}
1	TI03 端子からの入力信号の有効エッジ

ビット 11

SPLIT03	チャンネル 3 の 8 ビット・タイマ/16 ビット・タイマ動作の選択
0	CKS030、CKS031 ビットで指定した動作クロック f _{MCK}
1	TI03 端子からの入力信号の有効エッジ

ビット 10—8

STS 032	STS 031	STS 030	チャンネル 3 のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI03 端子入力の有効エッジを、スタート・トリガ、 キャプチャ・トリガの両方に使用
0	1	0	TI03 端子入力の両エッジを、スタート・トリガと キャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : TMR03

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 031	CKS 030	0	CCS 03	SPLIT 03	STS 032	STS 031	STS 030	CIS 031	CIS 030	0	0	MD 033	MD 032	MD 031	MD 030
0	0	0	0	0	1	0	0	0	0	0	0	1	0	0	1

ビット 7—6

CIS 031	CIS 030	TI03 端子の有効エッジ選択
0	0	立ち下がリエッジ
0	1	立ち上がリエッジ
1	0	両エッジ (ロウ・レベル幅測定時)
1	1	両エッジ (ハイ・レベル幅測定時)

ビット 3—0

MD 033	MD 032	MD 031	MD 030	チャンネル 3 の動作モードの設定
0	0	0	0	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	0	0	キャプチャ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	キャプチャ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	1	0	イベント・カウンタ・モード (カウント開始時にタイマ割り込みを発生しない)
1	0	0	0	ワンカウント・モード カウント動作中のスタート・トリガは無効とする
			1	ワンカウント・モード カウント動作中のスタート・トリガを有効とする
1	1	0	0	キャプチャ&ワンカウント・モード カウント開始時にタイマ割り込みを発生しない カウント動作中のスタート・トリガは無効とする
上記以外				設定禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

タイマ出力モードの設定

- ・タイマ出力モード・レジスタ 0 (TOM0)
各チャンネルのタイマ出力モードの設定

略号 : TOM0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	TOM07	TOM06	TOM05	TOM04	TOM03	TOM02	TOM01	0
0	0	0	0	0	0	0	0	x	x	x	x	1	1	1	0

ビット 3—1

TOM0n	チャンネル n のタイマ出力モードの制御
0	マスタ・チャンネル出力モード (タイマ割り込み要求信号 (INTTM0n) によりトグル出力を行う)
1	スレーブ・チャンネル出力モード (マスタ・チャンネルのタイマ割り込み要求信号 (INTTM0n) で出力がセット、スレーブ・チャンネルのタイマ割り込み要求信号 (INTTM0p) で出力がリセットされる)

タイマ出力端子の出力レベル設定

- ・タイマ出力レベル・レジスタ 0 (TOL0)
各チャンネルのタイマ出力端子の出力レベル設定

略号 : TOL0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	TOL07	TOL06	TOL05	TOL04	TOL03	TOL02	TOL01	0
0	0	0	0	0	0	0	0	x	x	x	x	1	1	1	0

ビット 3—1

TOL0n	チャンネル n のタイマ出力レベルの制御
0	正論理出力 (アクティブ・ハイ)
1	負論理出力 (アクティブ・ロウ)

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

タイマ出力端子の出力値設定

- ・タイマ出力レジスタ 0 (TO0)
各チャンネルのタイマ出力端子の出力値設定

略号 : TO0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	TO07	TO06	TO05	TO04	TO03	TO02	TO01	TO00
0	0	0	0	0	0	0	0	x	x	x	x	1	1	1	x

ビット 3—1

TO0n	チャンネル n のタイマ出力
0	タイマ出力値が “0”
1	タイマ出力値が “1”

タイマ出力許可設定

- ・タイマ出力許可レジスタ 0 (TOE0)
各チャンネルのタイマ出力許可／禁止の値設定

略号 : TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	TOE07	TOE06	TOE05	TOE04	TOE03	TOE02	TOE01	TOE00
0	0	0	0	0	0	0	0	x	x	x	x	1	1	1	x

ビット 3—1

TOE0n	チャンネル n のタイマ出力許可／禁止
0	カウント動作による TO0n (タイマ・チャンネル出力ビット) の動作停止。 TO0n ビットへの書き込みが可能。 TO0n 端子がデータ出力機能となり、TO0n ビットに設定したレベルが TO01 端子から出力される。 TO0n 端子の出力レベルをソフトウェアで操作することができる。
1	カウント動作による TO0n (タイマ・チャンネル出力ビット) の動作許可。 TO0n ビットへの書き込み不可 (書き込みが無視される)。 TO0n 端子がタイマ出力機能となり、タイマの動作によりセット／リセットされる。 TO0n 端子からタイマ動作に合わせた方形波出力や PWM 出力ができる。

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.7 メイン関数

図 5.9 にメイン関数のフローチャートを示します。

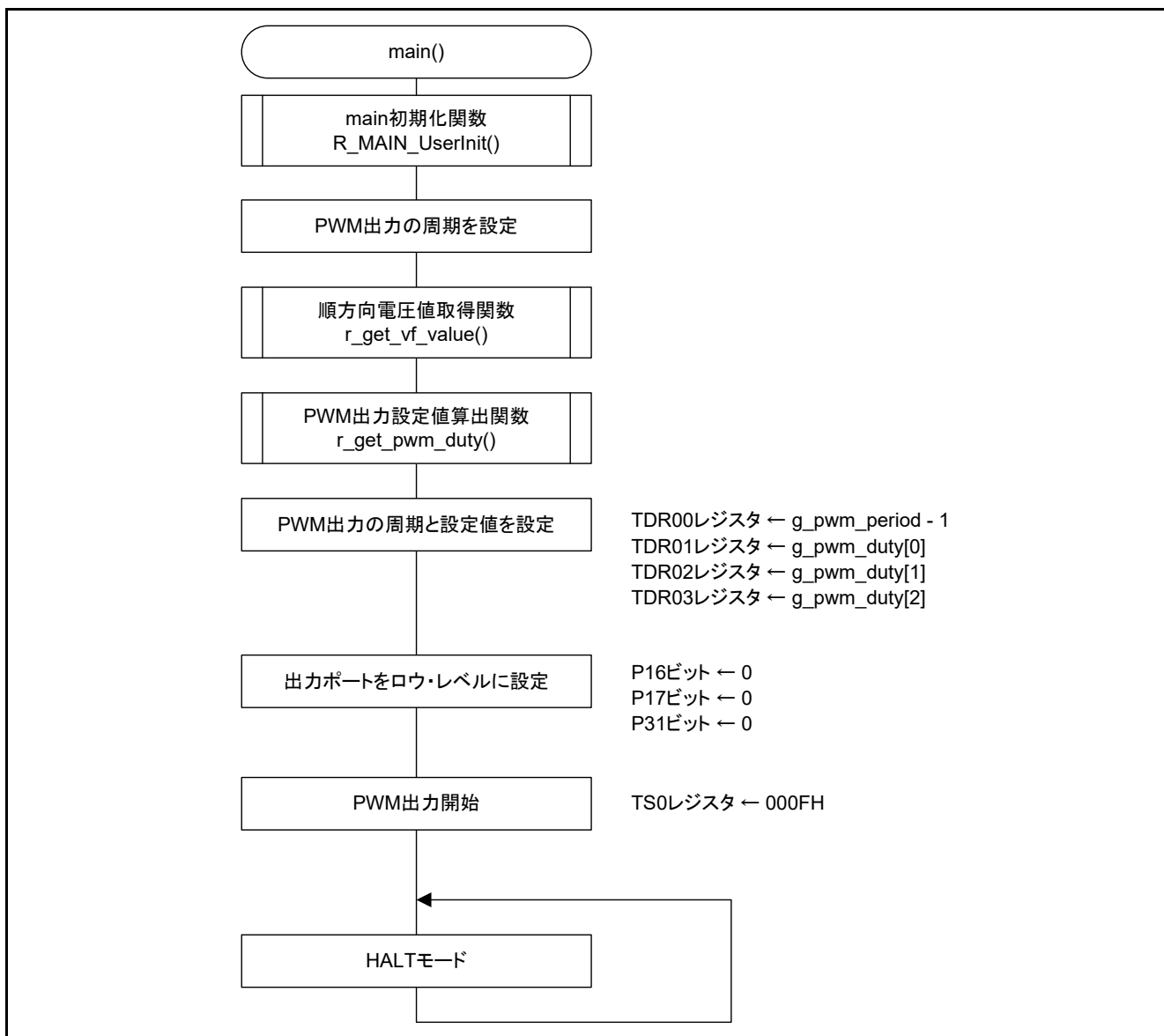


図 5.9 メイン関数

5.7.8 メイン・ユーザー初期設定関数

図 5.10 にメイン・ユーザー初期設定関数のフローチャートを示します。

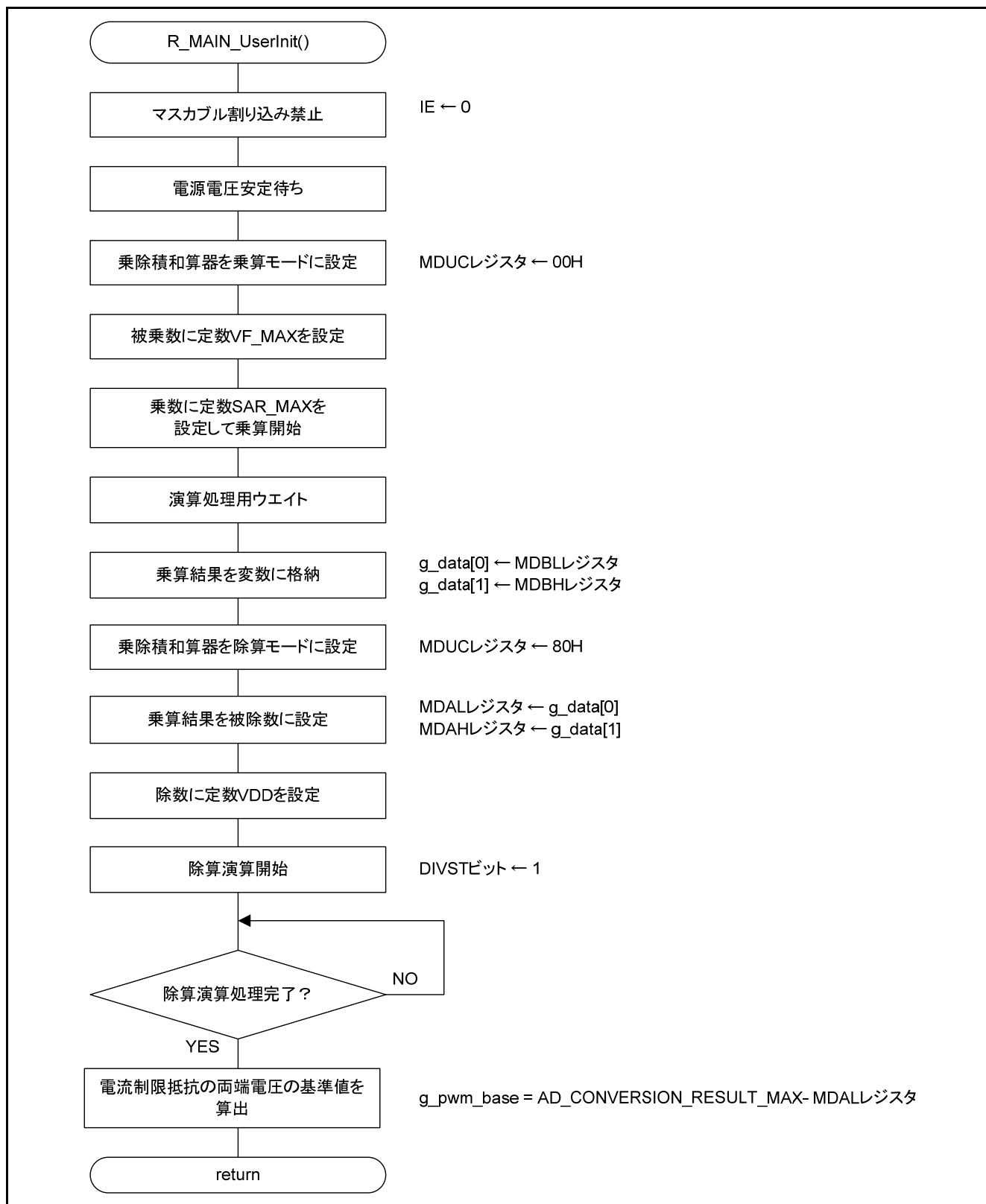


図 5.10 メイン・ユーザー初期設定関数

5.7.9 順方向電圧値取得関数

図 5.11 に順方向電圧値取得関数のフローチャートを示します。

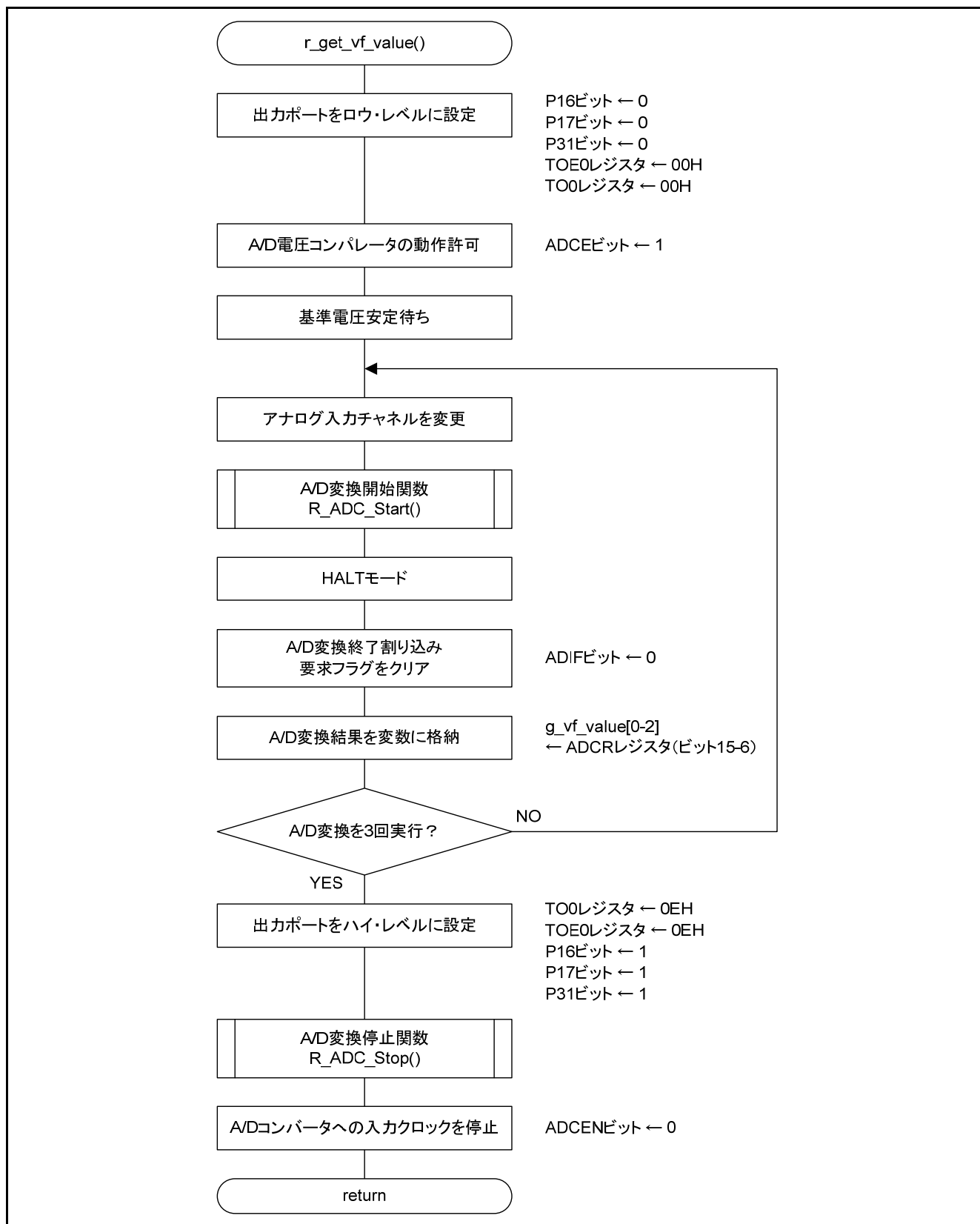


図 5.11 順方向電圧値取得関数

5.7.10 A/D 変換動作開始関数

図 5.12 に A/D 変換動作開始関数のフローチャートを示します。

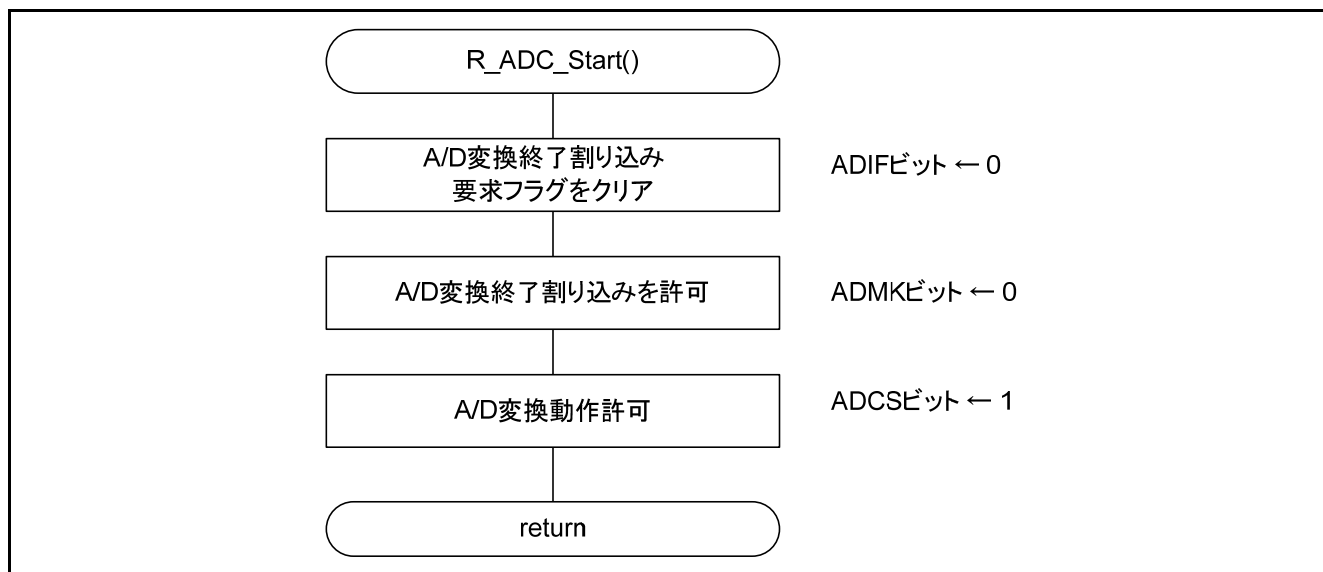


図 5.12 A/D 変換動作開始関数

5.7.11 A/D 変換動作停止関数

図 5.13 に A/D 変換動作停止関数のフローチャートを示します。

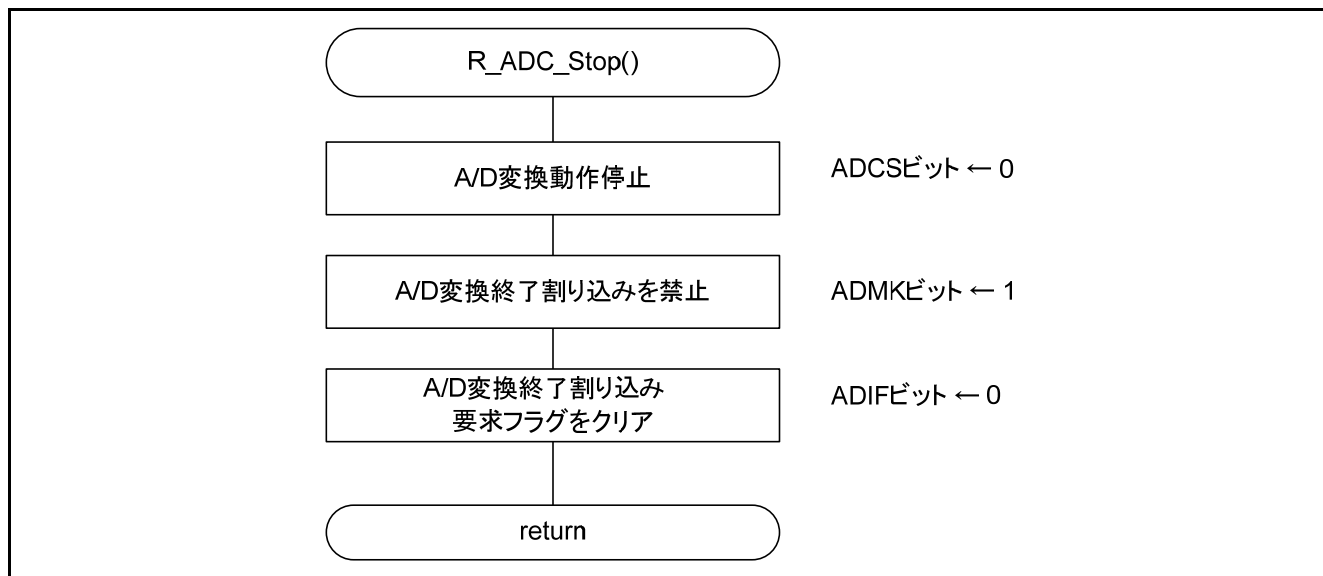


図 5.13 A/D 変換動作停止関数

5.7.12 PWM 出力設定値算出関数

図 5.14 に PWM 出力設定値算出関数のフローチャートを示します。

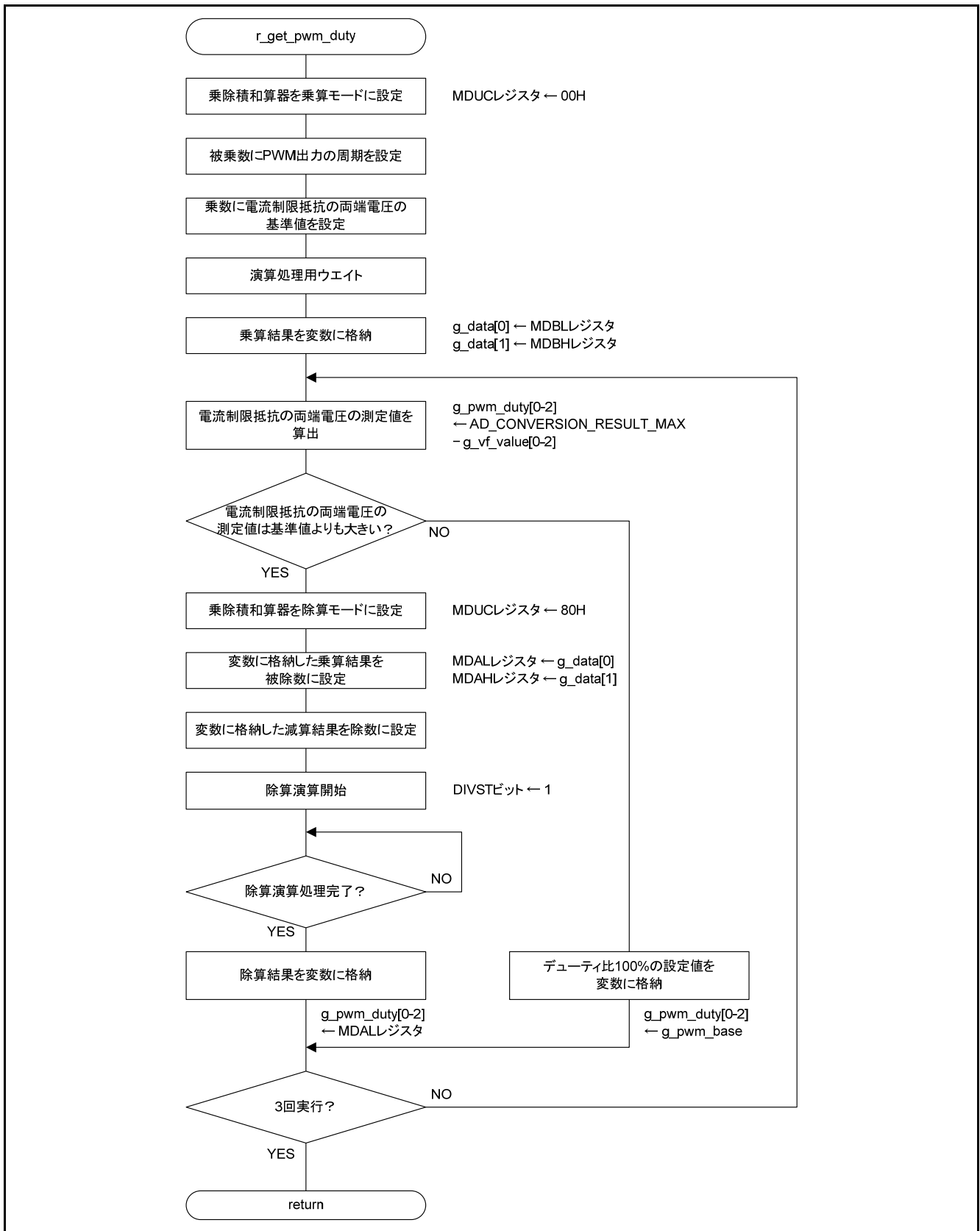


図 5.14 PWM 出力設定値算出関数

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G13 ユーザーズマニュアル ハードウェア編 (R01UH0474J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2018.06.22	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）がありません。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しており、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

営業お問い合わせ窓口

<http://www.renesas.com>

営業お問い合わせ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問い合わせ窓口：<https://www.renesas.com/contact/>