

RL78/G11

電源電圧監視 CC-RL

要旨

本アプリケーションノートでは、A/D コンバータの+側基準電圧に内部基準電圧を選択したときの電源電圧監視の実現方法を示します。

対象デバイス

RL78/G11

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1.	仕様	3
1.1	電源電圧測定方法の考え方	3
1.2	アナログ入力電圧測定方法	4
1.3	変換結果の判定	4
1.4	データ・フラッシュ・ライブラリ取得方法	4
2.	動作確認条件	5
3.	関連アプリケーションノート	5
4.	ハードウェア説明	6
4.1	ハードウェア構成例	6
4.2	使用端子一覧	6
5.	ソフトウェア説明	7
5.1	動作概要	7
5.2	オプション・バイトの設定一覧	8
5.3	定数一覧	8
5.4	変数一覧	9
5.5	関数一覧	9
5.6	関数仕様	10
5.7	フローチャート	12
5.7.1	初期設定関数	12
5.7.2	システム関数	13
5.7.3	入出力ポートの設定	14
5.7.4	CPUクロックの設定	15
5.7.5	A/Dコンバータの設定	16
5.7.6	タイマ・アレイ・ユニットの設定	24
5.7.7	メイン関数	35
5.7.8	メイン初期設定	37
5.7.9	A/D変換開始処理関数	38
5.7.10	A/D変換停止処理関数	39
5.7.11	A/D変換終了割り込み処理	40
5.7.12	12ビット・インターバル・タイマ開始処理関数	41
5.7.13	12ビット・インターバル・タイマ停止処理関数	42
5.7.14	TAU0チャンネル1動作開始処理関数	42
5.7.15	TAU0チャンネル1動作停止処理関数	43
6.	サンプルコード	44
7.	参考ドキュメント	44

1. 仕様

1.1 電源電圧測定方法の考え方

本アプリケーションノートでは、A/D コンバータの+側基準電圧に内部基準電圧を選択して、抵抗分圧された外部入力電圧を A/D コンバータで測定します。

使用する周辺機能と用途を表 1.1 に示します。測定する基本回路を図 1.1 に示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
A/D コンバータ	抵抗分割した電源電圧を測定
10 ビット・インターバル・タイマ	A/D 変換トリガ
タイマ・アレイ・ユニット・チャンネル 1	LED ドライブ用 (0.5 秒周期)

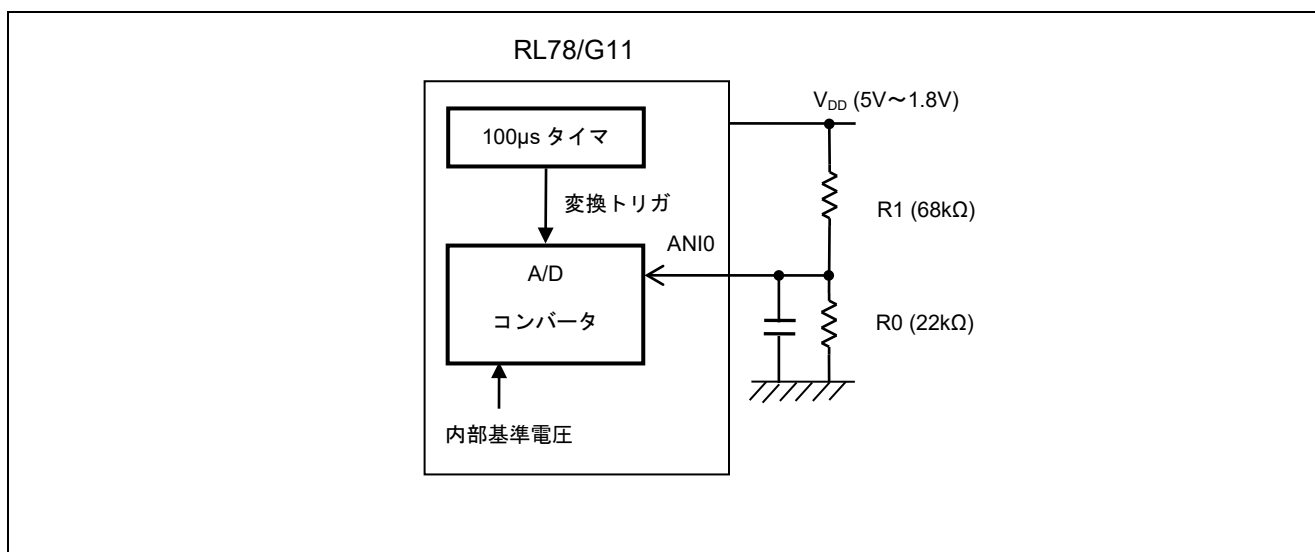


図 1.1 基本回路

ANI0 端子の入力電圧は内部基準電圧 (TYP. 1.45V) 以下である必要があります。電源電圧 5V に対応するため、図 1.1 のように電源電圧を抵抗分圧 (2/9) した電圧を ANI0 端子に入力します。

本アプリケーションノートでは、電源電圧が 2.2V 以下になったとき、つまり、ANI0 端子に入力された電圧が 0.54V 以下のとき低電圧であると判断します。

また、上記仕様を実現するために、RL78/G11 は LS モード、動作周波数 8MHz で使用します。

1.2 アナログ入力電圧測定方法

A/D コンバータの+側基準電圧に内部基準電圧を選択するときは、変換停止状態(ADCS = 0, ADCE = 0)の状態、(ADREFP1, ADREFP0) = (1, 0)に設定します。その後、安定待ち時間 5 μ s 以上待ってから ADCE=1 に設定します。本アプリケーションノートでは、ハードウェア・トリガ・ウェイト・モードを使用するため、基準電圧安定待ち時間カウンタ B をカウントする必要はありません。ADS レジスタで ANI0 を選択して A/D 変換開始のトリガを待ちます。

本アプリケーションノートでは、8 ビット分解能を選択します。また、電源電圧の変化は緩やかであると仮定し、12 ビット・インターバル・タイマによる 100 μ s 毎の割り込みを A/D 変換開始のトリガとします。

1.3 変換結果の判定

本アプリケーションノートでは、電源電圧が 2.2V 以下になったとき、つまり、ANI0 端子に入力された電圧が 0.54V 以下のとき低電圧であると判断します。内部基準電圧は TYP. 1.45V なので、A/D 変換結果が 0x5F 以下のとき A/D 変換終了割り込みを発生させます。

また、A/D 変換終了割り込みが発生した後、TO01 出力で LED を点滅させます。

1.4 データ・フラッシュ・ライブラリ取得方法

コンパイルを実行する前に、最新版のデータ・フラッシュ・ライブラリをダウンロードして、本サンプルコードの r01an3415_ad フォルダ内の以下のフォルダにライブラリファイルをコピーしてください。

"incl78"フォルダに"pfdl.h"、"pfdl.inc"、"pfdl_types.h"をコピーする。

"lib78"フォルダに"pfdl.lib"をコピーする。

データ・フラッシュ・ライブラリは、ルネサス エレクトロニクスホームページから入手してください。

詳細は、最寄りのルネサス営業または特約店にお問い合わせください。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G11 (R5F1056A)
動作周波数	<ul style="list-style-type: none"> ● 高速オンチップ・オシレータ (HOCO) クロック : 8MHz ● CPU/周辺ハードウェア・クロック : 8MHz
動作電圧	3V (1.8V~5V で動作可能) LVD 動作 (V_{LVD}) : リセット・モード MIN. 1.8V
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V8.10.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.12.01
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V2023-01
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.12.01
データ・フラッシュ・ライブラリ (Type, Ver)	FDLRL78 Type04, Ver.1.05 ^注

注 最新バージョンをご使用/評価の上、ご使用ください。

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RL78/G13 データ・フラッシュ・ライブラリ Type04 CC-RL (R01AN2827JJ) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

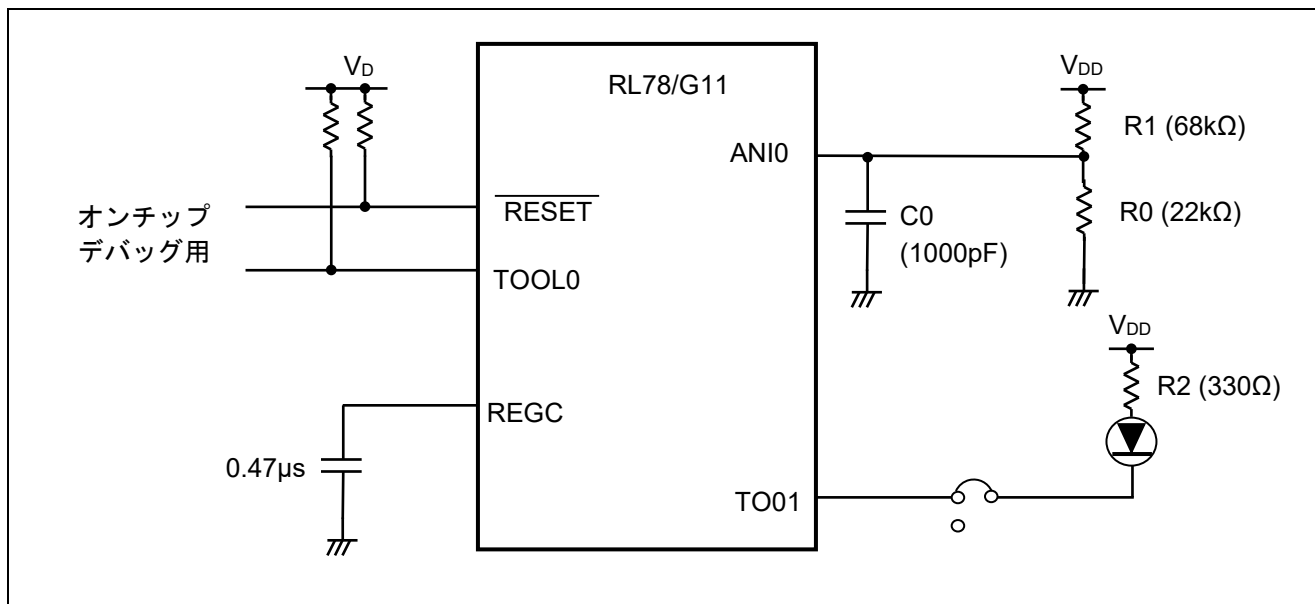


図 4.1 ハードウェア構成

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい）。

2 V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P20/ANI0/AVREFP/IVREF1	入力	アナログ入力ポート
P30/ANI21/KR1/TI00/TO01/INTP3/SCK11/ SCL11/PCLBUZ0/TKBO1/SDAA0	出力	LED1 制御用出力

5. ソフトウェア説明

5.1 動作概要

本アプリケーションノートでは、A/D コンバータの+側基準電圧に内部基準電圧を選択して、抵抗分圧された外部入力電圧を A/D コンバータで測定します。

100 μ s 毎に ANI0 端子に入力された電圧を A/D 変換します。

A/D 変換結果が 0x5F 以下（電源電圧が 2.2V 以下）になったら A/D 変換終了割り込みを発生させます。

A/D 変換終了割り込みが発生したら、その時の変換結果をデータ・フラッシュに書き込みます。また、TO01 出力を利用して LED1 を 0.5s 周期で点滅させます。

(1) A/D コンバータの初期設定を行います。

<A/D コンバータ>

- アナログ入力は、P20/ANI0 端子を使用します。
- A/D 変換チャンネル選択は、セレクト・モードを使用します。
- A/D 変換動作モードは、ワンショット変換モードを使用します。
- A/D 変換トリガ・モードは、ハードウェア・トリガ・ウエイトモードを使用します。

(2) 100 μ s 毎に ANI0 端子に入力された電圧を A/D 変換します。ハードウェア・トリガ信号として、12 ビット・インターバル・タイマ割り込み信号を使用します。

(3) A/D 変換結果が 0x5F 以下になったら、A/D 変換終了割り込み (INTAD) が発生します。

(4) A/D 変換終了割り込みが発生したら、その時の変換結果をデータ・フラッシュに書き込みます。また、TO01 出力を利用して LED1 を 0.5s 周期で点滅させます。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイト設定を示します。

表 5.1 オプション・バイト設定

アドレス	設定値	内容
000C0H	11101111B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H	00111111B	LVD リセット・モード 1.88V (1.84V~1.88V)
000C2H	11101010B	HS モード、高速オンチップ・オシレータ : 8MHz
000C3H	10000100B	オンチップ・デバッグ許可

5.3 定数一覧

表 5.2 にサンプルコードで使用数定数を示します。

表 5.2 サンプルコードで使用する定数

定数名	設定値	内容
TARGET_BLOCK	0	書き込み対象ブロック ^注
BLOCK_SIZE	0x400	1 ブロックのサイズ(byte)
WRITE_SIZE	1	書き込みデータサイズ(byte)
MAX_VALUE	0xFF	データ・フラッシュ書き込み値の最大値
MAX_ADDRESS	(TARGET_BLOCK+1)* BLOCK_SIZE-1	データ・フラッシュ書き込みアドレスの最大値
PFDL_NG	1	データ・フラッシュ・ライブラリ処理異常終了
FDL_FRQ	8	周波数設定[MHz]
FDL_VOL	0x00	電圧モード(フルスピードモード)

注 TARGET_BLOCK の有効範囲は 0 ~ 3 です。これ以外の値に設定した場合は、ビルド時にエラーとなります。TARGET_BLOCK の設定値と書き込み対象ブロックの関係を以下に記載します。

- 0 : 書き込み対象ブロックがデータ・フラッシュのブロック 0 (アドレス 0xF1000 ~ 0xF13FF)
- 1 : 書き込み対象ブロックがデータ・フラッシュのブロック 1 (アドレス 0xF1400 ~ 0xF17FF)
- 2 : 書き込み対象ブロックがデータ・フラッシュのブロック 2 (アドレス 0xF1800 ~ 0xF1BFF)
- 3 : 書き込み対象ブロックがデータ・フラッシュのブロック 3 (アドレス 0xF1C00 ~ 0xF1FFF)

5.4 変数一覧

表 5.3 にグローバル変数を示します。

表 5.3 グローバル変数

Type	Variable Name	Contents	Function Used
uint8_t	g_result_buffer	AD 変換結果格納用バッファ	main r_adc_interrupt
uint8_t	g_read_value	読み出し値	R_FDL_Read R_FDL_ExecuteWrite
uint8_t	g_write_value	書き込み値	main R_FDL_Read R_FDL_ExecuteWrite R_FDL_Write r_adc_interrupt
uint16_t	g_write_address	書き込み対象アドレス	R_FDL_BlankCheck R_FDL_Read R_FDL_Write R_FDL_ChangeAddress

5.5 関数一覧

表 5.4 に関数を示します。

表 5.4 関数

関数名	概要
R_ADC_Set_OperationOn	A/D 電圧コンパレータの動作許可
R_ADC_Start	A/D 変換開始処理
R_ADC_Stop	A/D 変換停止処理
r_adc_interrupt	A/D 変換終了割り込み処理
R_IT_Start	12 ビット・インターバル・タイマ開始処理
R_IT_Stop	12 ビット・インターバル・タイマ停止処理
R_TAU0_Channel1_Start	TAU0 チャンネル 1 の動作開始設定処理
R_TAU0_Channel1_Stop	TAU0 チャンネル 1 の動作停止設定処理

5.6 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_ADC_Set_OperationOn

概要	A/D 電圧コンパレータの動作許可
ヘッダ	r_cg_adc.h、r_cg_userdefine.h
宣言	void R_ADC_Set_OperationOn(void)
説明	A/D 電圧コンパレータの動作を許可します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Start

概要	A/D 変換動作開始
ヘッダ	r_cg_adc.h、r_cg_userdefine.h
宣言	void R_ADC_Start(void)
説明	A/D 変換動作を開始します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Stop

概要	A/D 変換動作停止
ヘッダ	r_cg_adc.h、r_cg_userdefine.h
宣言	void R_ADC_Stop(void)
説明	A/D 変換動作を停止します。
引数	なし
リターン値	なし
備考	なし

[関数名] r_adc_interrupt

概要	A/D 変換終了割り込み処理
ヘッダ	r_cg_adc.h、r_cg_userdefine.h
宣言	static void __near r_adc_interrupt_error(void)
説明	A/D 変換結果が 0x5f 以下になった場合に実行される割り込み処理です。
引数	なし
リターン値	なし
備考	なし

[関数名] R_IT_Start

概要	12ビット・インターバル・タイマ開始処理
ヘッダ	r_cg_it.h、 r_cg_userdefine.h
宣言	void R_IT_Start (void)
説明	12ビット・インターバル・タイマ動作を開始します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_IT_Stop

概要	12ビット・インターバル・タイマ停止処理
ヘッダ	r_cg_it.h、 r_cg_userdefine.h
宣言	void R_TAU0_Channel1_Stop (void)
説明	12ビット・インターバル・タイマ動作を停止します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_TAU0_Channel1_Start

概要	TAU0 チャンネル1の動作開始設定処理
ヘッダ	r_cg_tau.h、 r_cg_userdefine.h
宣言	void R_TAU0_Channel1_Start (void)
説明	TAU0 チャンネル1の割り込みマスクを解除します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_TAU0_Channel1_Stop

概要	TAU0 チャンネル1の動作停止設定処理
ヘッダ	r_cg_tau.h、 r_cg_userdefine.h
宣言	void R_TAU0_Channel1_Stop (void)
説明	TAU0 チャンネル1の割り込みをマスクします。
引数	なし
リターン値	なし
備考	なし

5.7 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

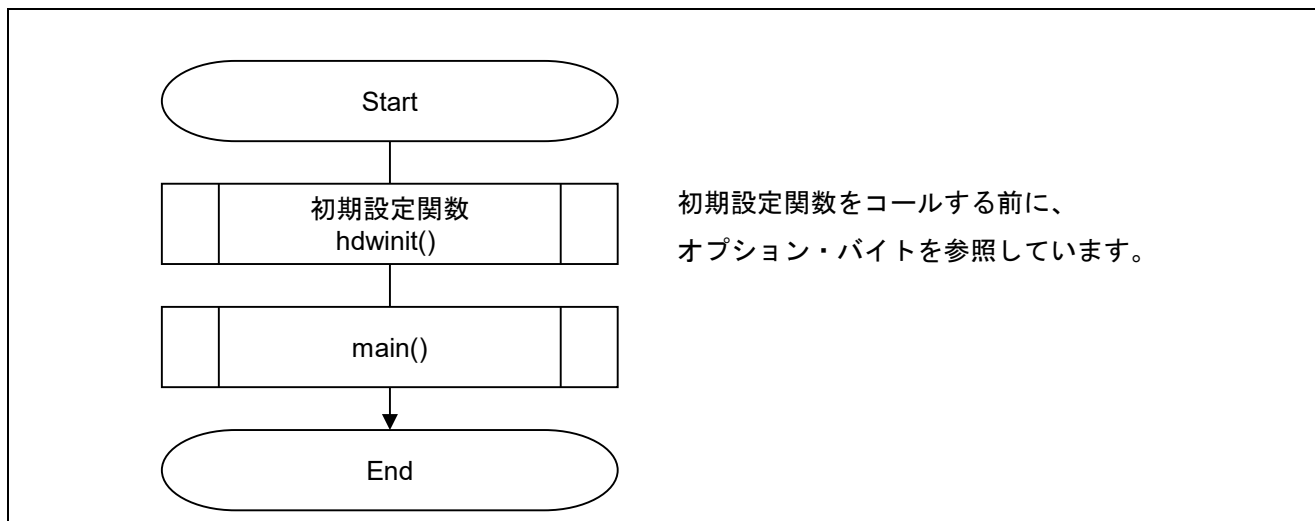


図 5.1 全体フロー

注 初期設定関数の前後でスタートアップ・ルーティンが実行されます。

5.7.1 初期設定関数

図 5.2 に初期設定関数のフローチャートを示します。

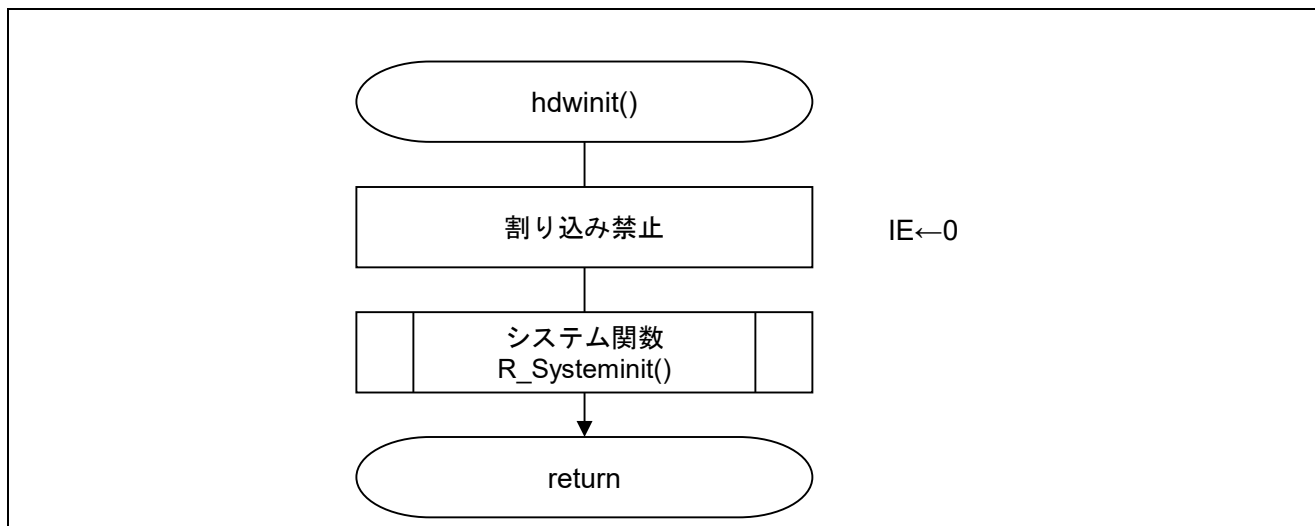


図 5.2 初期設定関数

5.7.2 システム関数

図 5.3 にシステム関数のフローチャートを示します。

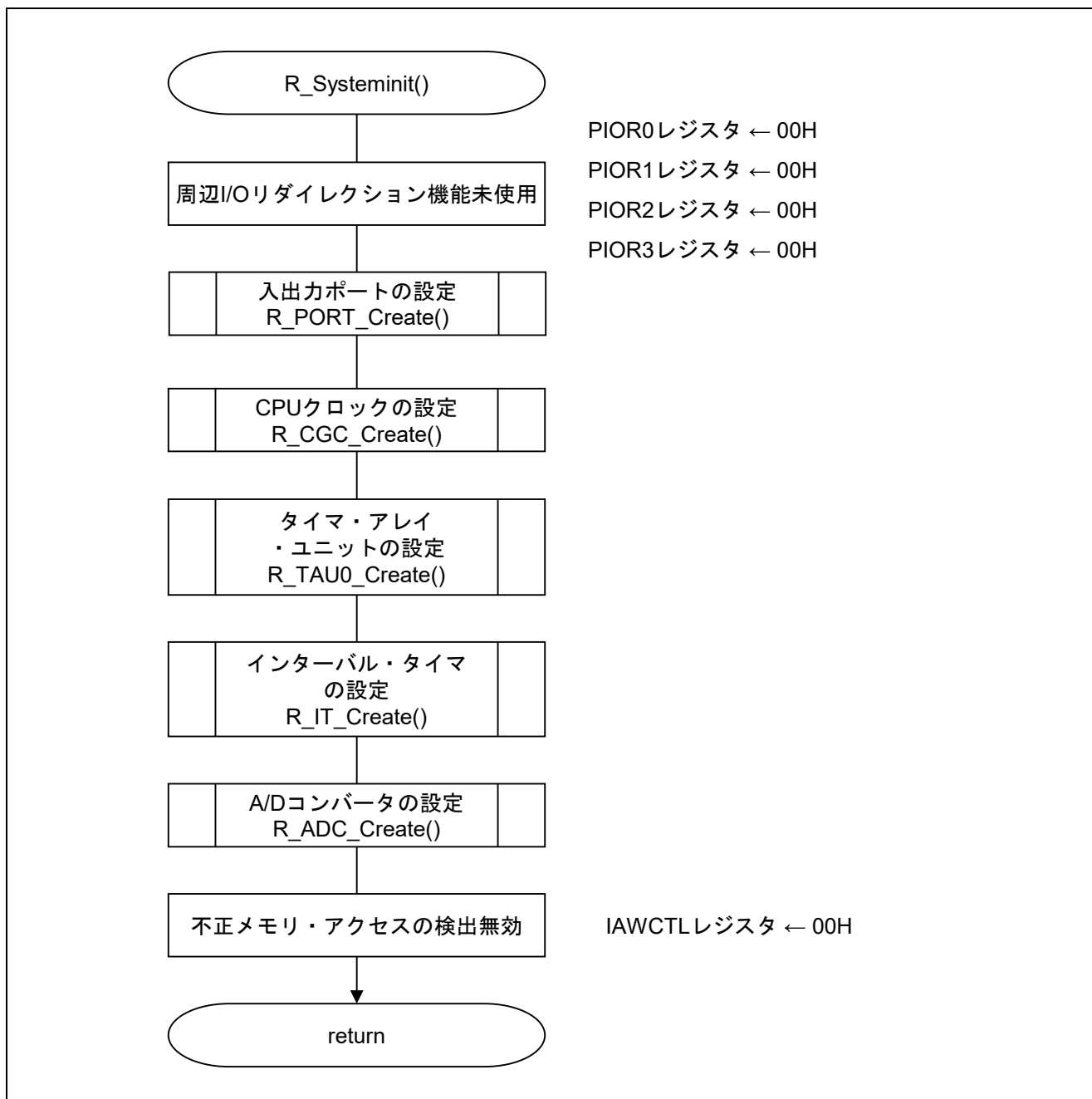


図 5.3 システム関数

5.7.3 入出力ポートの設定

図 5.4 に入出力ポートのフローチャートを示します。

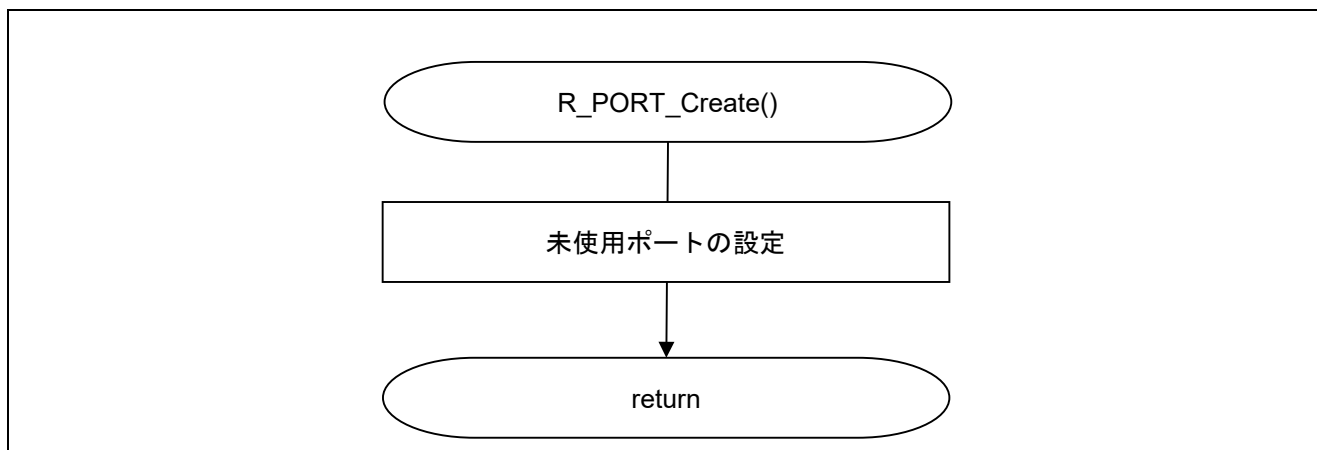


図 5.4 入出力ポートの設定

注 未使用ポートの設定については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。

5.7.4 CPUクロックの設定

図 5.5 に CPU クロックの設定のフローチャートを示します。

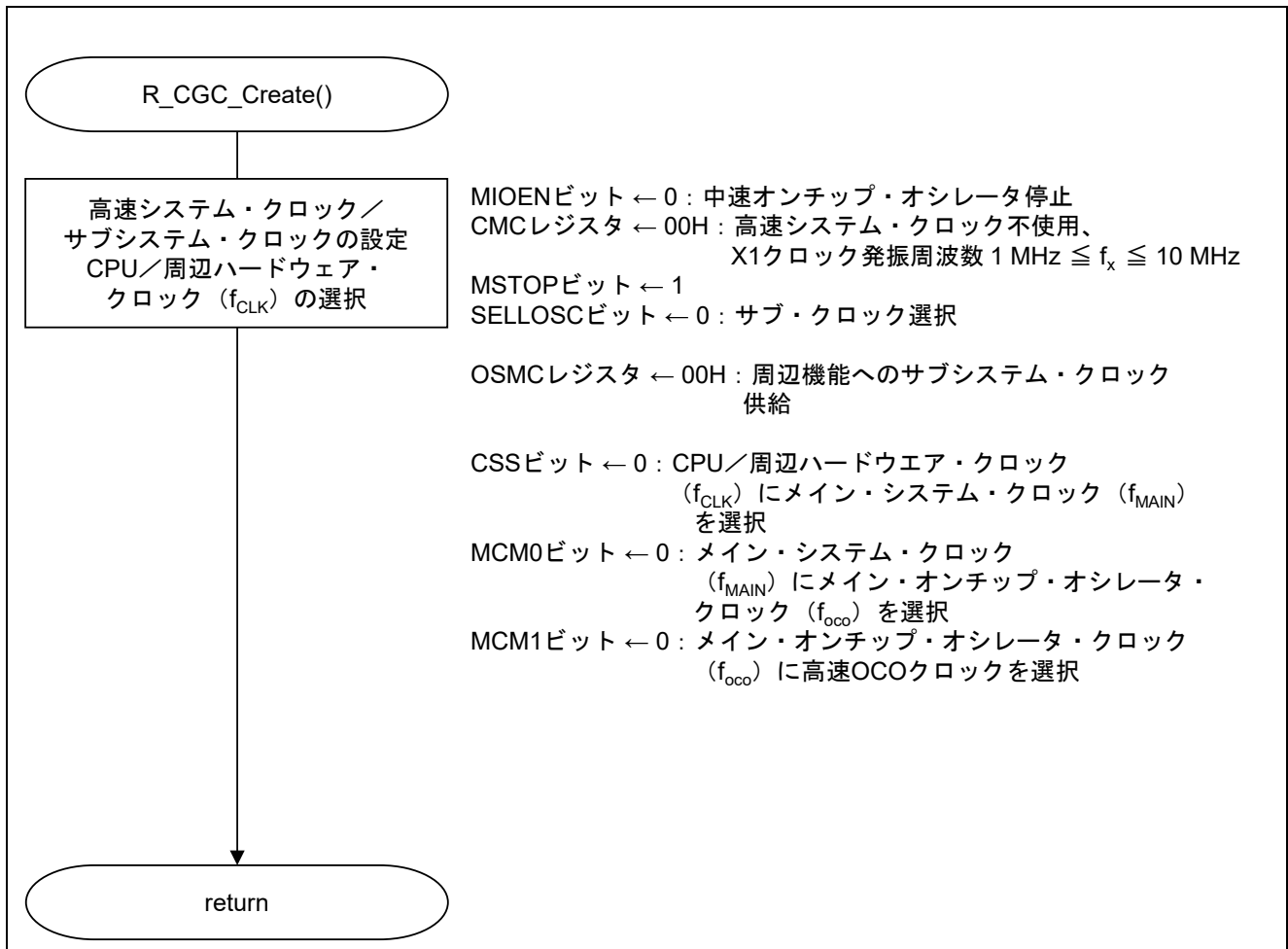


図 5.5 CPU クロックの設定

5.7.5 A/D コンバータの設定

図 5.6 に A/D コンバータの設定のフローチャートを示します。

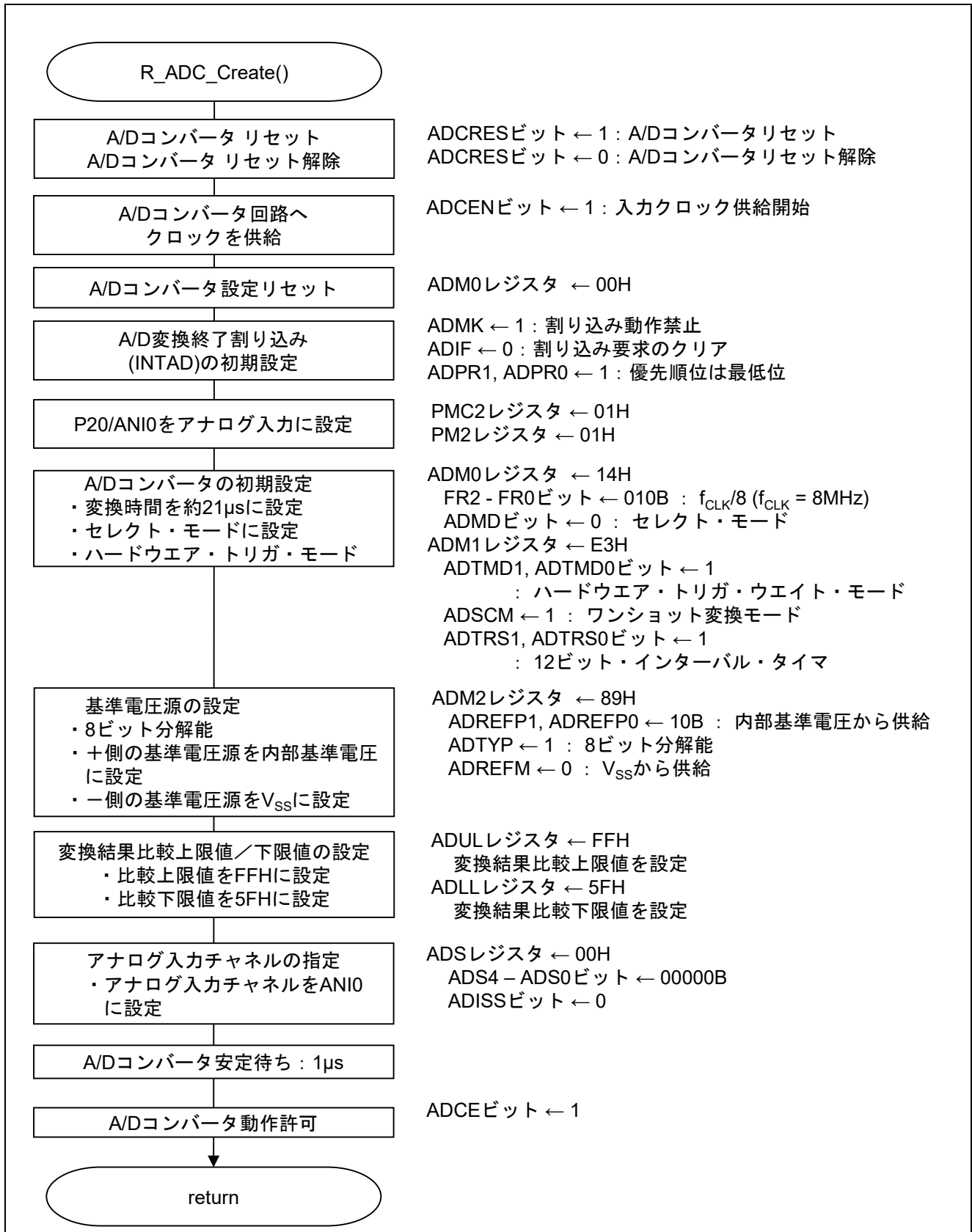


図 5.6 A/D コンバータの設定

A/D コンバータへのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)
A/D コンバータへのクロック供給を開始します

略号 : PER0

7	6	5	4	3	2	1	0
0	ICA1EN	ADCEN	IICA0EN	0	SAU0EN	0	TAU0EN
0	x	1	x	0	x	0	x

ビット 5

ADCEN	A/D コンバータの入カクロックの制御
0	入カクロック供給停止
1	入カクロック供給

A/D 変換時間と動作モードの設定

- ・A/D コンバータ・モード・レジスタ 0(ADM0)
A/D 変換動作の制御
A/D 変換チャンネル選択モードの指定

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
x	0	0	1	0	1	0	x

ビット 6

ADMD	A/D チャンネル選択モードを指定
0	セレクト・モード
1	スキャン・モード

注意 レジスタ設定の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
x	0	0	1	0	1	0	x

ビット5-1

ADM0					モード	変換クロック (f_{AD})	・A/D電 源安定 待ちク ロック 数	変換ク ロック 数 (サン プ リ ン グ・ク ロック 数)	変換時間	変換時間の選択											
FR2	FR1	FR0	LV1	LV2						$f_{CLK}=1MHz$	$f_{CLK}=4MHz$	$f_{CLK}=8MHz$	$f_{CLK}=16MHz$	$f_{CLK}=24MHz$							
0	0	0	1	0	低電圧1	$f_{CLK}/64$	$2 f_{AD}$	19 f_{AD} (サン プ リ ン グ・ク ロック 数 : 7 f_{AD})	$1344/f_{CLK}$	設定禁 止	設定禁 止	設定禁止	84 μ s	56 μ s							
0	0	1													$f_{CLK}/32$	$672/f_{CLK}$	84 μ s	42 μ s	28 μ s		
0	1	0													$f_{CLK}/16$	$336/f_{CLK}$	84 μ s	42 μ s	21 μ s	14 μ s	
0	1	1													$f_{CLK}/8$	$168/f_{CLK}$	42 μ s	21μs	10.5 μ s	7 μ s	
1	0	0													$f_{CLK}/6$	$126/f_{CLK}$	31.25	15.75 μ s	7.875 μ s	5.25 μ s	
1	0	1													$f_{CLK}/5$	$105/f_{CLK}$	105 μ s	26.25 μ s	13.125 μ s	6.5625 μ s	4.375 μ s
1	1	0													$f_{CLK}/4$	$84/f_{CLK}$	84 μ s	21 μ s	10.5 μ s	5.25 μ s	3.5 μ s
1	1	1													$f_{CLK}/2$	$42/f_{CLK}$	43 μ s	10.5 μ s	5.25 μ s	2.625 μ s	1.75 μ s
0	0	0	1	1	低電圧2	$f_{CLK}/64$	$2 f_{AD}$	17 f_{AD} (サン プ リ ン グ・ク ロック 数 : 5 f_{AD})	$1216/f_{CLK}$	設定禁 止	設定禁 止	設定禁止	76 μ s	50.667 μ s							
0	0	1													$f_{CLK}/32$	$608/f_{CLK}$	76 μ s	38 μ s	25.333 μ s		
0	1	0													$f_{CLK}/16$	$304/f_{CLK}$	76 μ s	38 μ s	19 μ s	12.667 μ s	
0	1	1													$f_{CLK}/8$	$152/f_{CLK}$	38 μ s	19 μ s	9.5 μ s	6.333 μ s	
1	0	0													$f_{CLK}/6$	$114/f_{CLK}$	28.5 μ s	14.25 μ s	7.125 μ s	4.75 μ s	
1	0	1													$f_{CLK}/5$	$95/f_{CLK}$	96 μ s	23.75 μ s	11.875 μ s	5.938 μ s	3.958 μ s
1	1	0													$f_{CLK}/4$	$76/f_{CLK}$	76 μ s	19 μ s	9.5 μ s	4.75 μ s	3.167 μ s
1	1	1													$f_{CLK}/2$	$38/f_{CLK}$	38 μ s	9.5 μ s	4.75 μ s	2.375 μ s	設定禁止

注意 レジスタ設定の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モードの設定

- ・ A/D コンバータ・モード・レジスタ 1(ADM1)
- A/D 変換トリガ・モードの選択
- A/D 変換動作モードの設定
- ハードウェア・トリガ信号の選択

略号 : ADM1

7	6	5	4	3	2	1	0
ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
1	1	1	0	0	0	1	1

ビット 7-6

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	x	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ビット 5

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

ビット 1-0

ADTRS1	ADTRS0	ハードウェア・トリガ信号の選択
0	0	タイマ・チャンネル 01 のカウント完了またはキャプチャ完了割り込み信号(INTTM01)
0	1	ELC で選択されたイベント信号
1	0	リアルタイム・クロック 2 割り込み信号(INTRTC)
1	1	12 ビット・インターバル・タイマ割り込み信号(INTIT)

注意 レジスタ設定の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

基準電圧源の設定

- ・ A/D コンバータ ・ モード ・ レジスタ 2(ADM2)
- A/D コンバータの+側の基準電圧源の選択
- A/D コンバータの-側の基準電圧源の選択
- 変換結果上限/下限値チェック
- SNOOZE モードの設定
- A/D 変換分解能の設定

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADTYP
1	0	0	0	1	0	0	1

ビット7-6

ADREFP1	ADREFP0	A/D コンバータの+側の基準電圧源の選択
0	0	V _{DD} から供給
0	1	AV _{REFP} /ANI0から供給
1	0	内部基準電圧 (1.45 V) から供給
1	1	設定禁止

ビット5

ADREFM	A/D コンバータの-側の基準電圧源の選択
0	V_{SS}から供給
1	AV _{REFM} /ANI1から供給

ビット3

ADRCK	変換結果上限/下限値チェック
0	ADLLレジスタ ≤ ADCRレジスタ ≤ ADULレジスタのとき割り込み信号(INTAD)が発生。
1	ADCRレジスタ < ADLLレジスタ、ADULレジスタ < ADCRレジスタのとき割り込み信号(INTAD)が発生。

ビット2

AWC	SNOOZE モードの設定
0	SNOOZE モード機能を使用しない
1	SNOOZEモード機能を使用する

ビット0

ADTYP	A/D 変換分解能の設定
0	10 ビット分解能
1	8 ビット分解能

注意 レジスタ設定の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

変換結果比較上限値／下限値の設定

- ・変換結果比較上限値設定レジスタ (ADUL)
- ・変換結果比較下限値設定レジスタ (ADLL)

略号 : ADUL

7	6	5	4	3	2	1	0
ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
1	1	1	1	1	1	1	1

略号 : ADLL

7	6	5	4	3	2	1	0
ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
0	1	0	1	1	1	1	1

注意 レジスタ設定の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

入力チャネルの指定

- ・アナログ入力チャネル指定レジスタ (ADS)
A/D 変換するアナログ電圧の入力チャネルを指定

略号 : ADS

	7	6	5	4	3	2	1	0
ADISS	0	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
	0	0	0	0	0	0	0	0

ビット7、4-0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力 チャンネル	入力ソース
0	0	0	0	0	0	ANI0	P20/ANI0 端子 AV_{REFP} 端子
0	0	0	0	0	1	ANI1	P21/ANI1 端子/AV _{REFM} 端子
0	0	0	0	1	0	ANI2	P22/ANI2 端子
0	0	0	0	1	1	ANI3	P23/ANI3 端子
0	1	0	0	0	0	ANI16	P01/ANI16 端子
0	1	0	0	0	1	ANI17	P00/ANI17 端子
0	1	0	0	1	0	ANI18	P33/ANI18 端子
0	1	0	0	1	1	ANI19	P32/ANI19 端子
0	1	0	1	0	0	ANI20	P31/ANI20 端子
0	1	0	1	0	1	ANI21	P30/ANI21 端子
0	1	0	1	1	0	ANI22	P56/ANI22 端子
0	1	0	1	1	1	—	PGAOUT(PGA 出力)
1	0	0	0	0	0	—	温度センサ出力電圧 ^{注1}
1	0	0	0	0	1	—	内部基準電圧 (1.45V) ^{注1}
上記以外						設定禁止	

注1. HS(高速メイン)モードでのみ動作可能です。

注意 レジスタ設定の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換終了割り込みの設定

- ・割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理禁止

略号 : IF1H

7	6	5	4	3	2	1	0
PIF11	PIF10	PIF9	PIF8	PIF7	KRIF	TMKAIF	ADIF
x	x	x	x	x	x	x	0

ビット 0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

7	6	5	4	3	2	1	0
PMK11	PMK10	PMK9	PMK8	PMK7	KRMK	TMKAMK	ADMK
x	x	x	x	x	x	x	1

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.6 タイマ・アレイ・ユニットの設定

図 5.7 にタイマ・アレイ・ユニットの設定のフローチャートを示します。

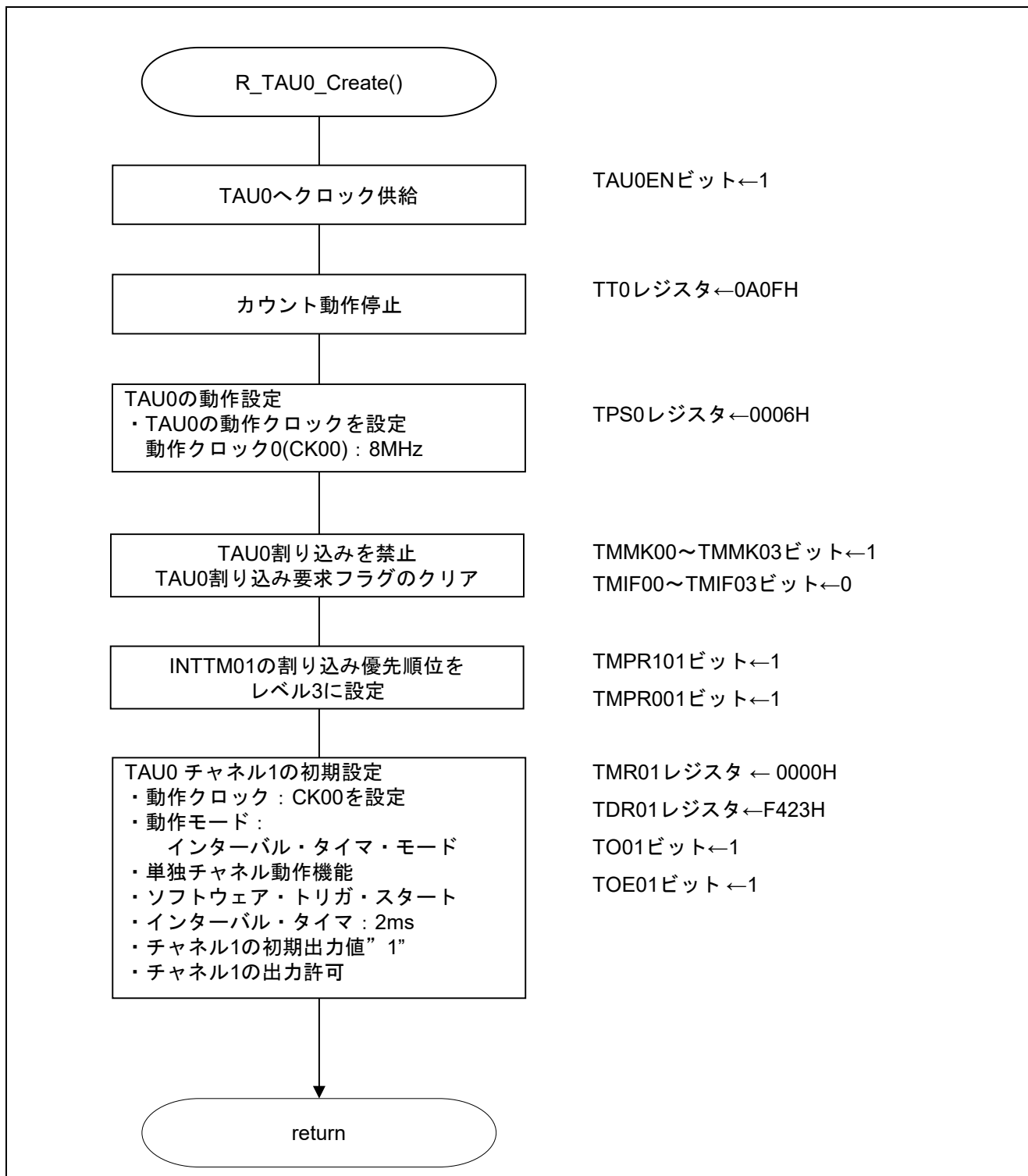


図 5.7 タイマ・アレイ・ユニットの設定

タイマ・アレイ・ユニット 0 へのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)
タイマ・アレイ・ユニット 0 へのクロック供給を開始します

略号 : PER0

7	6	5	4	3	2	1	0
0	IICA1EN	ADCEN	IICA0EN	0	SAU0EN	0	TAU0EN
0	x	x	x	0	x	0	1

ビット 0

TAU0EN	タイマ・アレイ・ユニット 0 の入力クロックの制御
0	入力クロック供給停止
1	入力クロック供給

注意 レジスタ設定の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

タイマ・クロック周波数の設定

- ・タイマ・クロック選択レジスタ 0 (TPS0)
 タイマ・アレイ・ユニット 0 の動作クロックを選択

略号 : TPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	PRSO 31	PRSO 30	0	0	PRSO 21	PRSO 20	PRSO 13	PRSO 12	PRSO 11	PRSO 10	PRSO 03	PRSO 02	PRSO 01	PRSO 00
x	x	x	x	x	x	x	x	x	x	x	x	0	1	1	0

ビット 3-0

PRS 003	PRS 002	PRS 001	PRS 000	動作クロック (CK00) の選択					
				f_{CLK} 2MHz	f_{CLK} 5MHz	f_{CLK} 10MHz	f_{CLK} 20MHz	f_{CLK} 24MHz	
0	0	0	0	f_{CLK}	2 MHz	5 MHz	10 MHz	20 MHz	24 MHz
0	0	0	1	$f_{CLK}/2$	1 MHz	2.5 MHz	5 MHz	10 MHz	12 MHz
0	0	1	0	$f_{CLK}/2^2$	500 kHz	1.25 MHz	2.5 MHz	5 MHz	6 MHz
0	0	1	1	$f_{CLK}/2^3$	250 kHz	625 kHz	1.25 MHz	2.5 MHz	3 MHz
0	1	0	0	$f_{CLK}/2^4$	125 kHz	312.5 kHz	625 kHz	1.25 MHz	1.5 MHz
0	1	0	1	$f_{CLK}/2^5$	62.5 kHz	156.2 kHz	313kHz	625 kHz	750 kHz
0	1	1	0	$f_{CLK}/2^6$	31.25 kHz	78.1 kHz	156 kHz	313 kHz	375 kHz
0	1	1	1	$f_{CLK}/2^7$	15.62 kHz	39.1 kHz	78.1 kHz	156 kHz	187.5 kHz
1	0	0	0	$f_{CLK}/2^8$	7.81 kHz	19.5 kHz	39.1 kHz	78.1 kHz	93.8 kHz
1	0	0	1	$f_{CLK}/2^9$	3.91 kHz	9.76 kHz	19.5 kHz	39.1 kHz	46.9 kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95 kHz	4.88 kHz	9.77 kHz	19.5 kHz	23.4 kHz
1	0	1	1	$f_{CLK}/2^{11}$	976 Hz	2.44 kHz	4.88 kHz	9.77 kHz	11.7 kHz
1	1	0	0	$f_{CLK}/2^{12}$	488 Hz	1.22 kHz	2.44 kHz	4.88 kHz	5.86 kHz
1	1	0	1	$f_{CLK}/2^{13}$	244 Hz	610 Hz	1.22 kHz	2.44 kHz	2.93 kHz
1	1	1	0	$f_{CLK}/2^{14}$	122 Hz	305 Hz	610 Hz	1.22 kHz	1.46 kHz
1	1	1	1	$f_{CLK}/2^{15}$	61 Hz	153 Hz	305 Hz	610 Hz	732 Hz

注意 レジスタ設定方法の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

チャンネル0の動作モードの設定

- ・タイマ・モード・レジスタ 01 (TMR01)
 - 動作クロック (f_{MCK}) の選択
 - カウント・クロックの選択
 - ソフトウェア・トリガ・スタート
 - 動作モード設定

略号 : TMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 011	CKS 010	0	CCS 01	0	STS 012	STS 011	STS 010	CIS 011	CIS 010	0	0	MD 013	MD 012	MD 011	MD 010
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット15－14

CKS011	CKS010	チャンネル0の動作クロック (f_{MCK}) の選択
0	0	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK00
0	1	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK02
1	0	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK01
1	1	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK03

ビット12

CCS01	チャンネル0のカウント・クロック (f_{CLK}) の選択
0	CKS010、CKS011 ビットで指定した動作クロック (f_{MCK})
1	TI01 端子からの入力信号の有効エッジ

ビット11

SPLIT01	チャンネル1の8ビット・タイマ/16ビット・タイマ動作の選択
0	16ビット・タイマとして動作 (単独チャンネル動作機能、または複数チャンネル連動動作機能でスレーブ・チャンネルとして動作)
1	8ビット・タイマとして動作

注意 レジスタ設定方法の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : TMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 011	CKS 010	0	CCS 01	0	STS 012	STS 011	STS 010	CIS 011	CIS 010	0	0	MD 013	MD 012	MD 011	MD 010
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット10-8

STS012	STS011	STS010	チャンネル1のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効（他のトリガ要因を非選択にする）
0	0	1	TI01 端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	TI01 端子入力の両エッジを、スタート・トリガとキャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用（複数チャンネル連動動作機能のスレーブ・チャンネル時）
上記以外			設定禁止

ビット7-6

CIS011	CIS010	TI01 端子の有効エッジ選択
0	0	立ち下がリエッジ
0	1	立ち上がリエッジ
1	0	両エッジ（ロウ・レベル幅測定時） スタート・トリガ：立ち下がリエッジ、キャプチャ・トリガ：立ち上がリエッジ
1	1	両エッジ（ハイ・レベル幅測定時） スタート・トリガ：立ち上がリエッジ、キャプチャ・トリガ：立ち下がリエッジ

注意 レジスタ設定方法の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : TMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 011	CKS 010	0	CCS 01	0	STS 012	STS 011	STS 010	CIS 011	CIS 010	0	0	MD 013	MD 012	MD 011	MD 010
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット 3-0

MD 013	MD 012	MD 011	チャンネル 1 の動作 モードの設定	対応する機能	TCR のカウント動作
0	0	0	インターバル・タイ マ・モード	インターバル・タイマ/方形波出力/ 分周器機能/PWM 出力 (マスタ)	ダウン・カウント
0	1	0	キャプチャ・モード	入力パルス間隔測定	アップ・カウント
0	1	1	イベント・カウン タ・モード	外部イベント・カウンタ	ダウン・カウント
1	0	0	ワンカウント・モー ド	ディレイ・カウンタ/ワンショット・ パルス出力/PWM 出力 (スレーブ)	ダウン・カウント
1	1	0	キャプチャ&ワン カウント・モード	入力信号のハイ/ロウ・レベル幅測定	アップ・カウント
上記以外			設定禁止		

各モードの動作は、MD010 ビットによって変わります (下表を参照)。

動作モード (MD003-MD001 で設定 (上表参照))	MD010	TCR のカウント動作
・ インターバル・タイマ・モード (0、0、0) ・ キャプチャ・モード (0、1、0)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。
	1	カウント開始時にタイマ割り込みを発生する (タイマ出力も変化させる)。
・ イベント・カウンタ・モード (0、1、1)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。
・ ワンカウント・モード (1、0、0)	0	カウント動作中のスタート・トリガは無効とする。 その際に割り込みも発生しない。
	1	カウント動作中のスタート・トリガを有効とする。 その際に割り込みも発生する。
・ キャプチャ&ワンカウント・モード (1、1、0)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。 カウント動作中のスタート・トリガは無効とする。 その際に割り込みも発生しない。

注意 レジスタ設定方法の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

インターバル・タイマの周期設定

- ・タイマ・データ・レジスタ 01 (TDR01)
インターバル・タイマのコンペア値を設定

略号 : TDR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

タイマ割り込み (INTTM01) の発生 = (TDR01 の設定値 + 1) × カウント・クロック周期

タイマ出力許可設定

- ・タイマ出力許可レジスタ 0 (TOE0)
各チャンネルのタイマ出力許可/禁止の値設定

略号 : TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	TOE 07	TOE 06	TOE 05	TOE 04	TOE 03	TOE 02	TOE 01	TOE 00
0	0	0	0	0	0	0	0	x	x	x	x	x	x	1	x

ビット 1

TOE01	チャンネル 0 のタイマ出力許可/禁止
0	<p>タイマの出力を禁止</p> <p>タイマ動作を TM01 ビットに反映せず、出力を固定します。</p> <p>TO01 ビットへの書き込みが可能となり、TO01 ビットに設定したレベルが TO01 端子から出力されます。</p>
1	<p>タイマの出力を許可</p> <p>タイマ動作を TO01 ビットに反映し、出力波形を生成します。</p> <p>TO01 ビットへの書き込みは無視されます。</p>

注意 レジスタ設定方法の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

12ビット・インターバル・タイマの設定

図 5.8 に 12 ビット・インターバル・タイマの初期設定のフローチャートを示します、

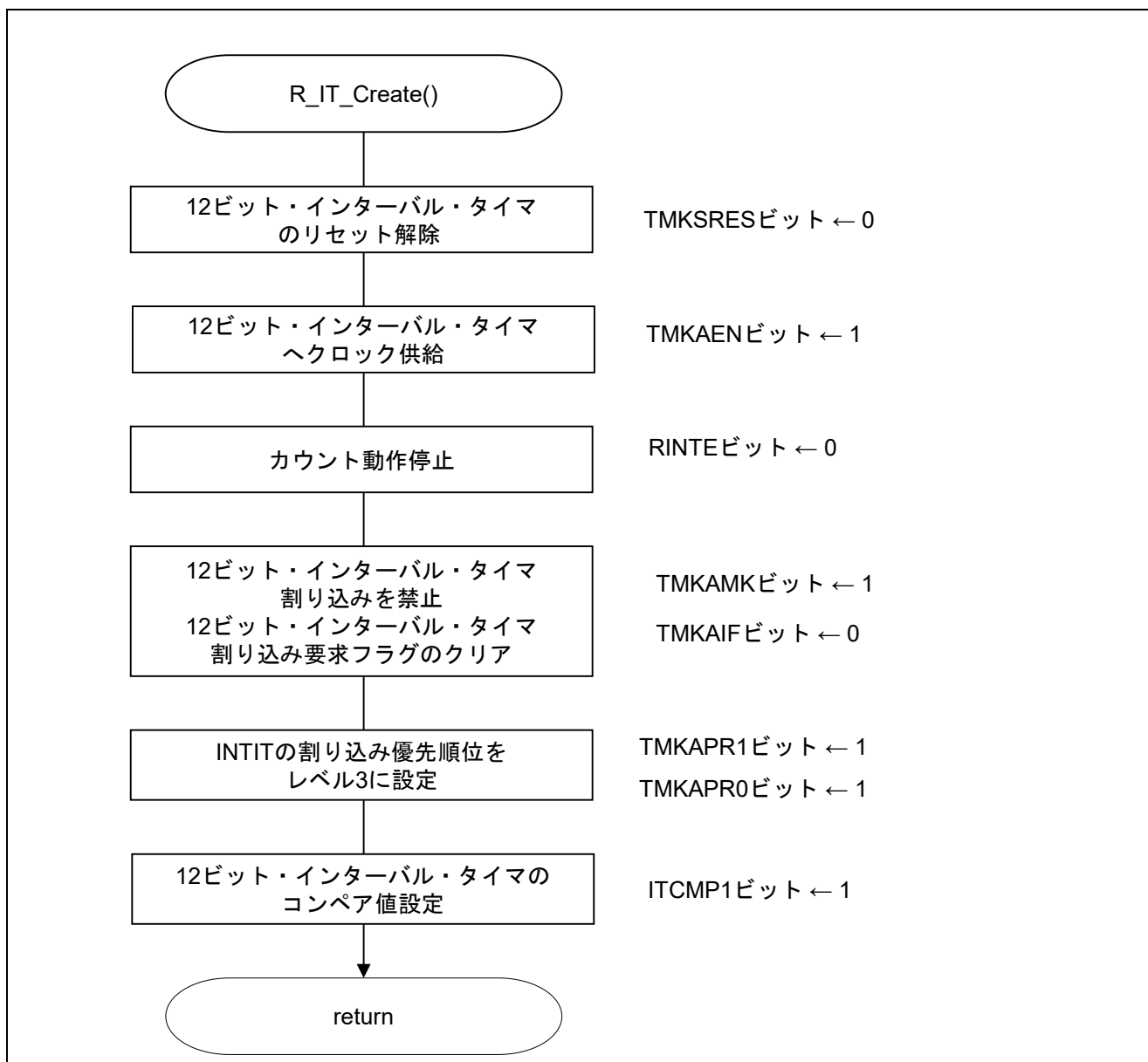


図 5.8 12 ビット・インターバル・タイマの設定

12ビット・インターバル・タイマ リセット制御

・周辺リセット制御・レジスタ2 (PRR2)

12ビット・インターバル・タイマのリセット制御を実施します

略号 : PRR2

	7	6	5	4	3	2	1	0
TMKARES	0	0	DOCRES	0	0	0	0	TKB0RES
	1/0	0	x	0	0	0	0	x

ビット7

TMKARES	12ビット・インターバル・タイマのリセット制御
0	12ビット・インターバル・タイマのリセット解除
1	12ビット・インターバル・タイマはリセット状態

12ビット・インターバル・タイマへのクロック供給開始

・周辺イネーブル・レジスタ2 (PER2)

12ビット・インターバル・タイマへのクロック供給を開始します

略号 : PER2

	7	6	5	4	3	2	1	0
TMKAEN	0	0	DOCEN	0	0	0	0	TKB0EN
	1	0	x	0	0	0	0	x

ビット7

TMKAEN	12ビット・インターバル・タイマの入カクロックの制御
0	入カクロック供給停止
1	入カクロック供給

注意 レジスタ設定の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

12ビット・インターバル・タイマの動作設定

- ・12ビット・インターバル・タイマコントロール・レジスタ (ITMC)
- 12ビット・インターバル・タイマの動作停止/開始の設定
- 12ビット・インターバル・タイマのコンペア値

略号 : ITMC

15	14	13	12	11-0
RINTE	0	0	0	ITCMP11-ITCMP0
0	0	0	0	002H

ビット15

RINTE	12ビット・インターバル・タイマの動作制御
0	カウンタ動作停止
1	カウンタ動作開始

ビット11-0

ITCMP11-ITCMP0	12ビット・インターバル・タイマのコンペア値設定
001H	「カウンタ・クロック周期 × (ITCMP 設定値 + 1)」の定周期割り込みを発生する
.	
31FH	
.	
FFFH	設定禁止
000H	
ITCMP11-ITCMP0 = 001H, FFFH 設定時の割り込み周期例	
・ ITCMP11-ITCMP0 = 001H, カウント・クロック : $f_{SUB} = 32.768 \text{ kHz}$ 時 $1/32.768 \text{ [kHz]} \times (1 + 1) = 0.06103515625 \text{ [ms]} \doteq 61.03 \text{ [}\mu\text{s]}$	
・ ITCMP11-ITCMP0 = FFFH, カウント・クロック : $f_{SUB} = 32.768 \text{ kHz}$ 時 $1/32.768 \text{ [kHz]} \times (4095 + 1) = 125 \text{ [ms]}$	

注意 レジスタ設定の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

割り込みの設定

- ・割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK1H)
割り込みマスク解除

略号 : IF1H

7	6	5	4	3	2	1	0
PIF11	PIF10	PIF9	PIF8	PIF7	KRIF	TMKAIF	ADIF
x	x	x	x	x	x	0	x

ビット 1

TMKAIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

7	6	5	4	3	2	1	0
PMK11	PMK10	PMK9	PMK8	PMK7	KRMK	TMKAMK	ADMK
x	x	x	x	x	x	0	x

ビット 2

TMKAMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/G11 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.7 メイン関数

図 5.9、図 5.10 にメイン関数のフローチャートを示します。

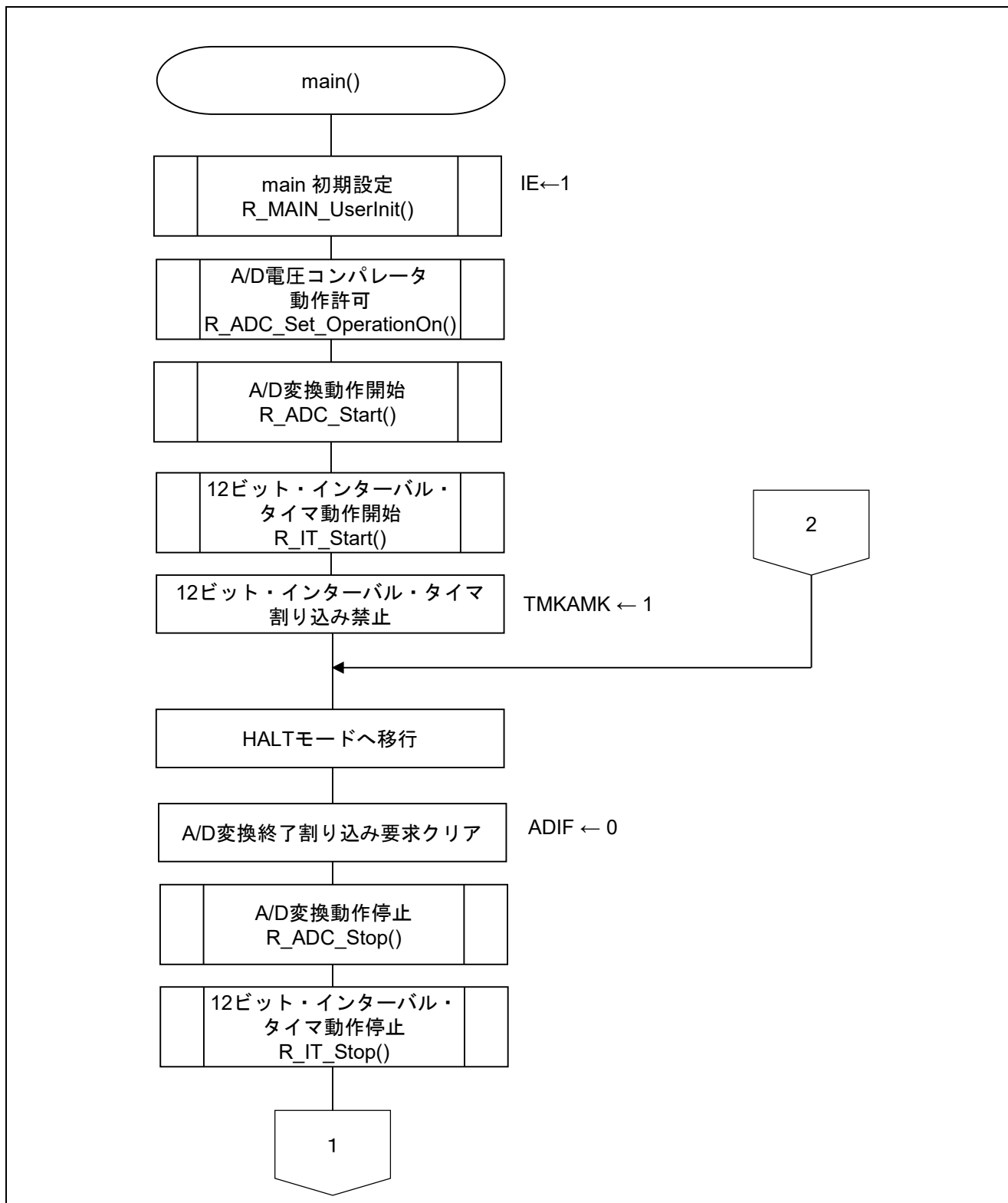


図 5.9 メイン関数 (1/2)

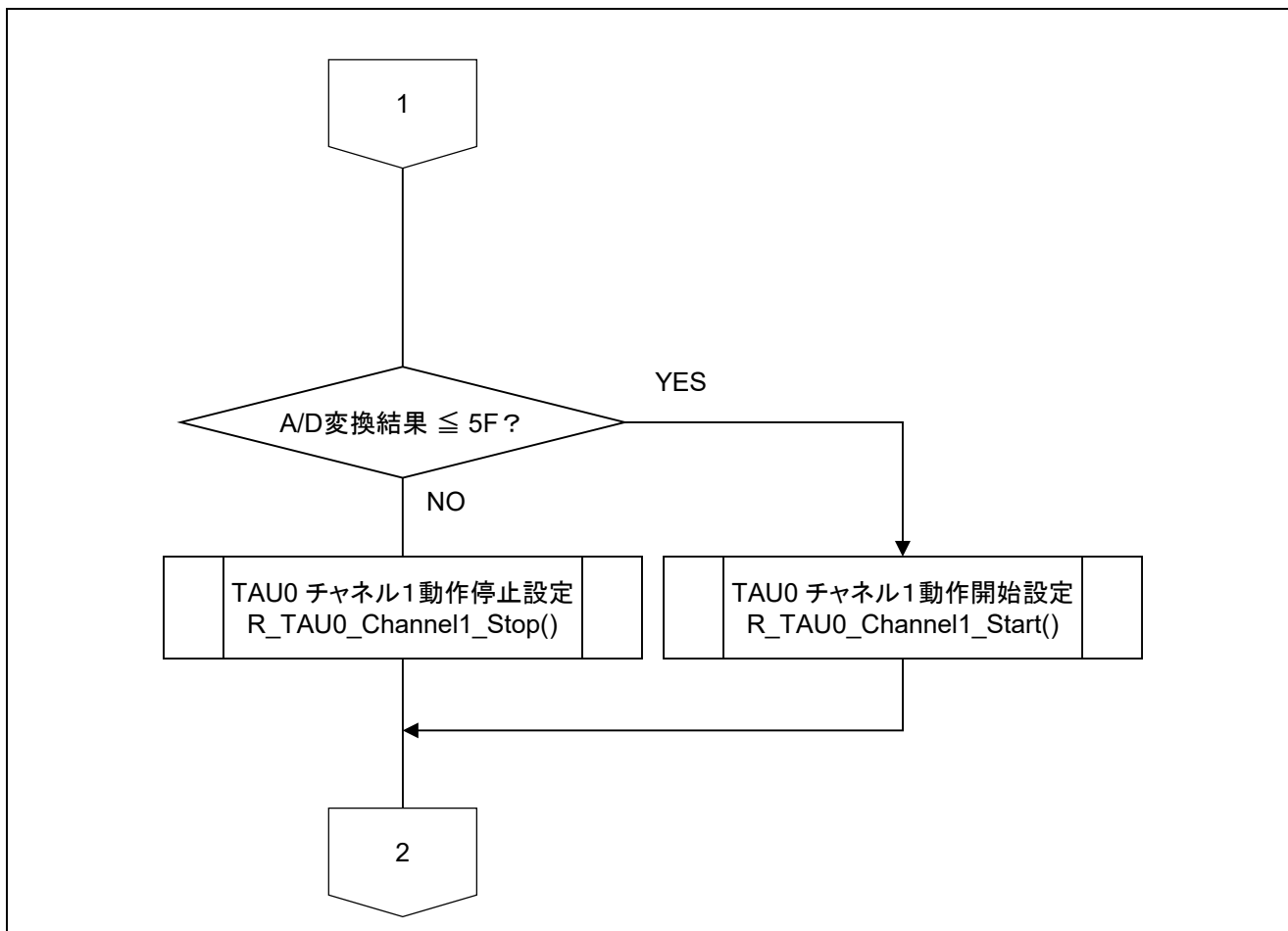


図 5.10 メイン関数 (2/2)

5.7.8 メイン初期設定

図 5.11 に メイン初期設定のフローチャートを示します。

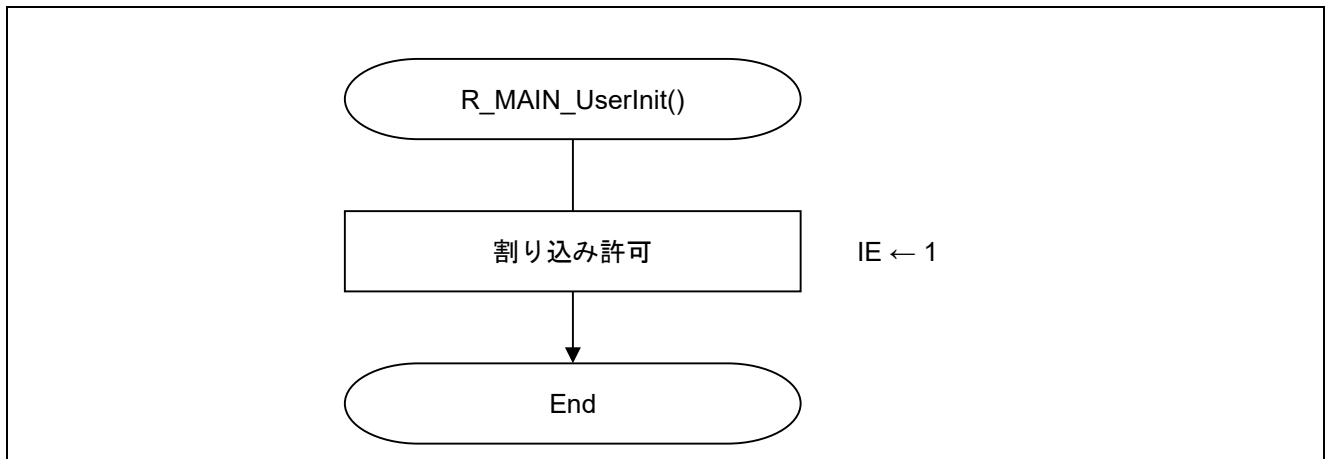


図 5.11 メイン初期設定

5.7.9 A/D 変換開始処理関数

図 5.12 に A/D 変換開始処理関数のフローチャートを示します。

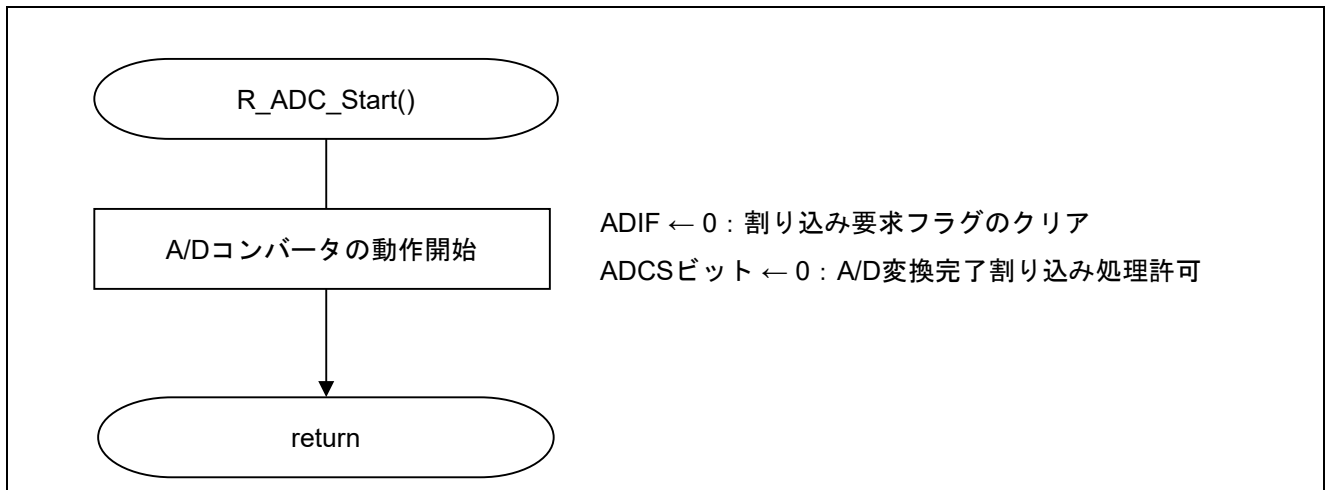


図 5.12 A/D 変換開始処理関数

5.7.10 A/D 変換停止処理関数

図 5.13 に A/D 変換停止処理関数のフローチャートを示します。

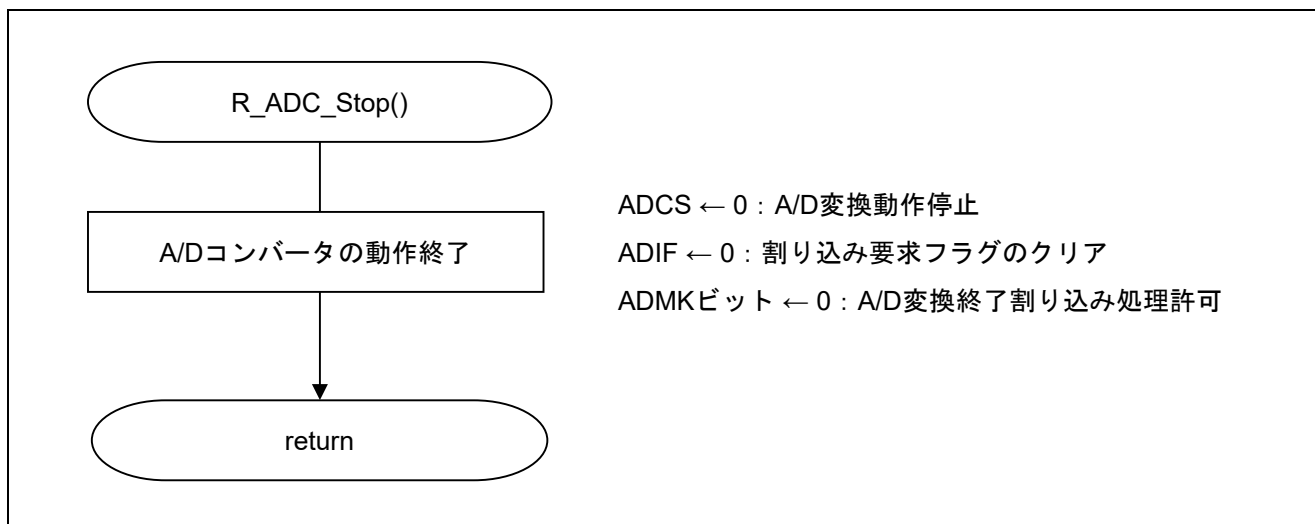


図 5.13 A/D 変換停止処理関数

5.7.11 A/D 変換終了割り込み処理

図 5.14 に A/D 変換終了割り込み処理関数のフローチャートを示します。

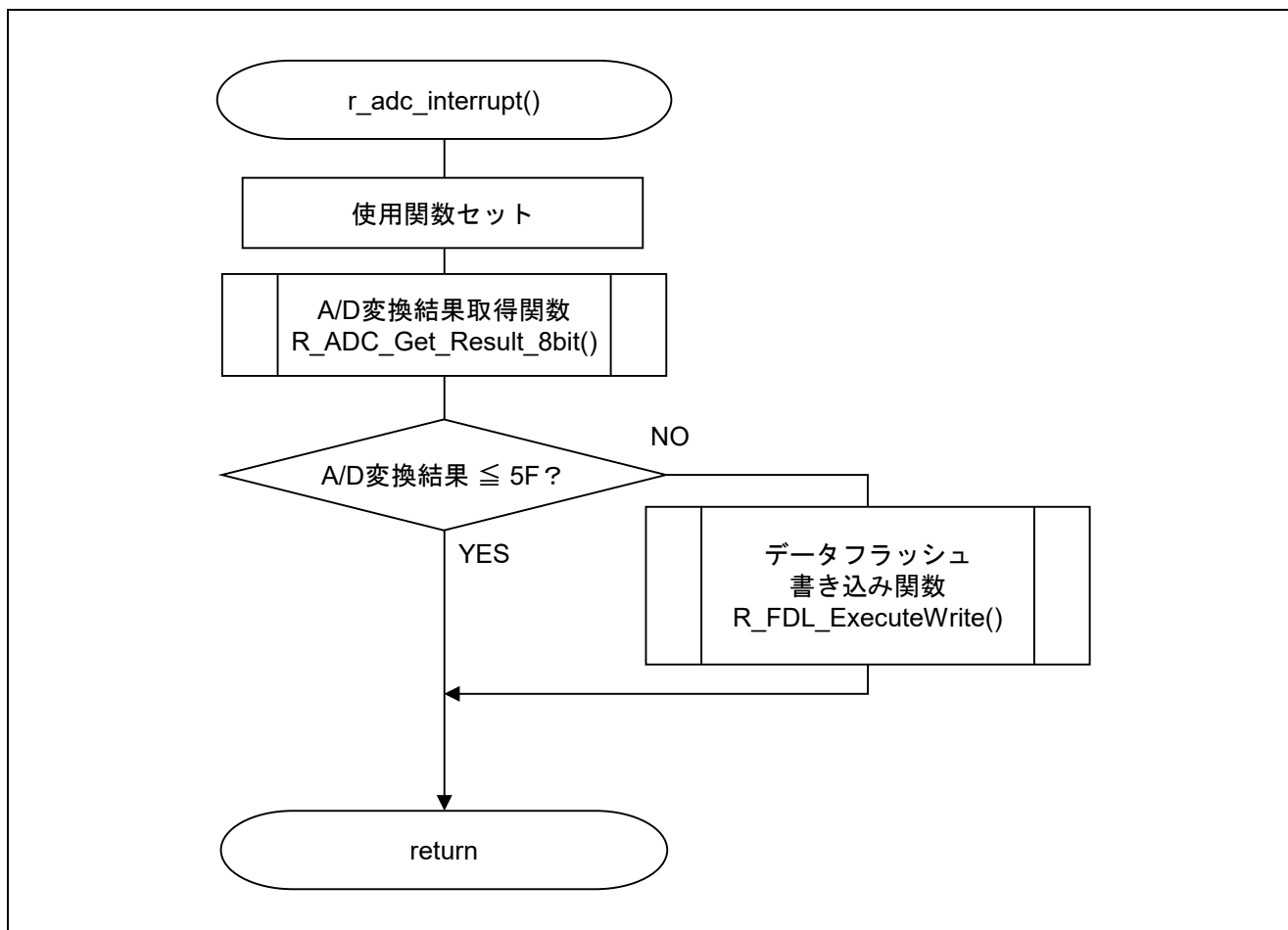


図 5.14 A/D 変換終了割り込み処理関数

5.7.12 12ビット・インターバル・タイマ開始処理関数

図 5.15 に 12 ビット・インターバル・タイマ開始処理関数のフローチャートを示します。

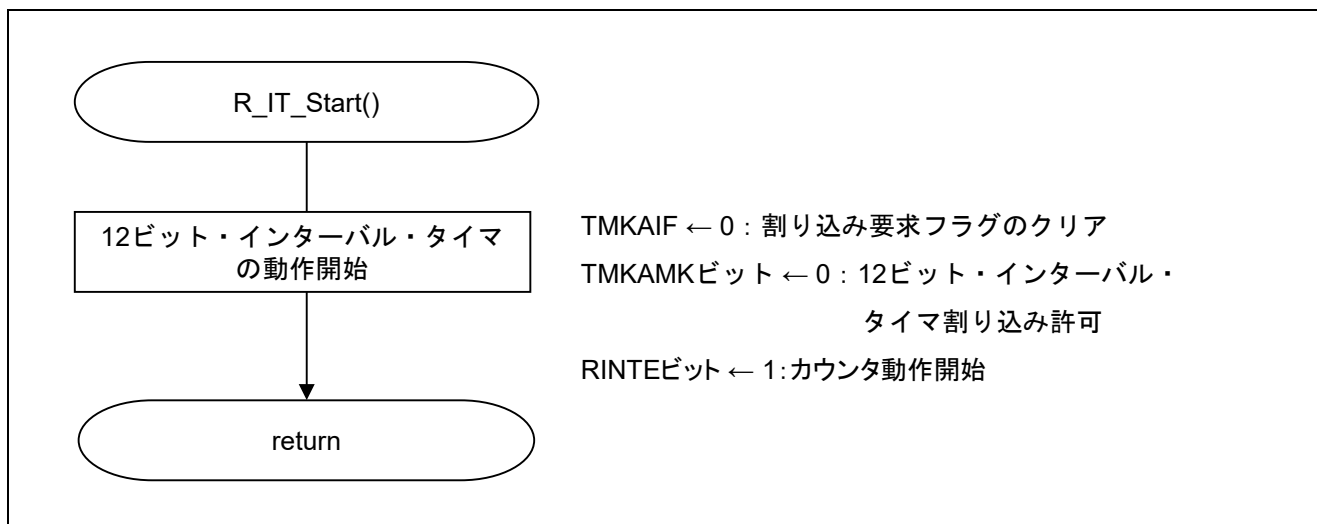


図 5.15 12 ビット・インターバル・タイマ開始処理関数

5.7.13 12ビット・インターバル・タイマ停止処理関数

図 5.16 に 12 ビット・インターバル・タイマ停止処理関数のフローチャートを示します。

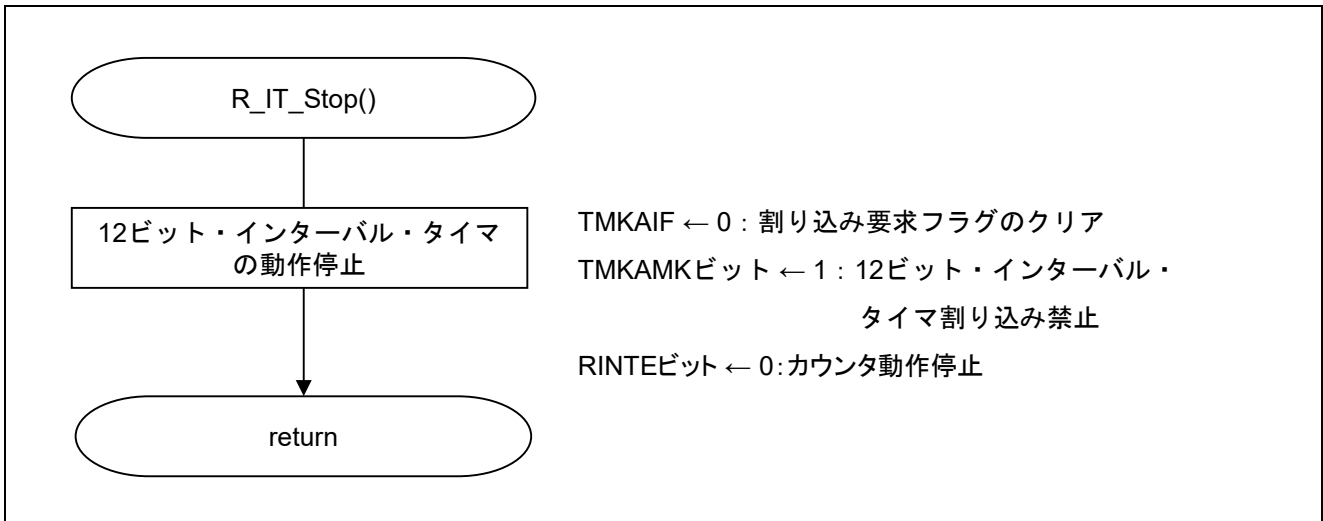


図 5.16 12 ビット・インターバル・タイマ停止処理関数

5.7.14 TAU0 チャンネル 1 動作開始処理関数

図 5.17 に TAU0 チャンネル 1 動作開始処理関数のフローチャートを示します。

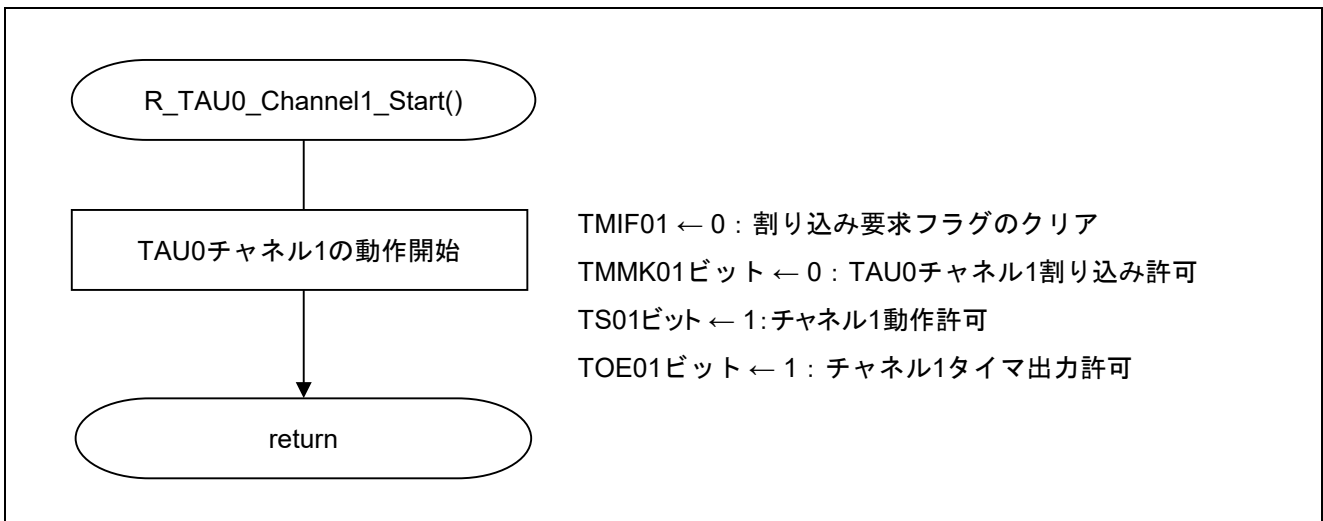


図 5.17 TAU0 チャンネル 1 動作開始処理関数

5.7.15 TAU0 チャンネル 1 動作停止処理関数

図 5.18 に TAU0 チャンネル 1 動作停止処理関数のフローチャートを示します。



図 5.18 TAU0 チャンネル 1 動作停止処理関数

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G11 ユーザーズマニュアル ハードウェア編 (R01UH0637J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

改訂記録	RL78/G11 電源電圧監視 CC-RL
------	--------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2016.12.05	—	初版発行
1.10	2019.1.31	22	ADS レジスタの誤記を訂正
1.11	2023.8.4	5	動作確認条件更新

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ放射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
 6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。