

# RH850/U2B

## eMMC ストレージ使用方法

---

### 要旨

RH850/U2B シリーズは外付け eMMC メモリ用マルチメディアカードインターフェース(MMCA)を提供します。本アプリケーションノートは eMMC 規格、MMCA 構成フロー及びサンプルソフトウェアの概略を説明します。

### 対象デバイス

本アプリケーションノートは RH850/U2B シリーズの MMCA サンプルソフトウェアについての説明を意図するものです。

本アプリケーションノート内では、RH850/U2B デバイスの R7F702Z21EDBB がアプリケーション例を実行するため使用されます。尚、本アプリケーションノートで説明されるコンセプトは他 RH850/U2B シリーズにも適用されます。

### 免責事項

ルネサスエレクトロニクスは本アプリケーションノートに含まれる情報に責任を負いかねます。お客様の機器及びシステム設計内の回路、ソフトウェア及び情報に関しては、お客様の全責任となります。ルネサスエレクトロニクスは、お客様又は第三者による回路、ソフトウェア又は情報の使用に起因する如何なる損失にも責任を負いかねます。

## 目次

要旨 .....	1
対象デバイス .....	1
免責事項 .....	1
目次 .....	2
1. 背景 .....	4
2. 参考資料 .....	5
2.1 RH850/U2B ユーザーズマニュアル ハードウェア編 .....	5
2.2 RH850/X2X ユーザーズマニュアル メインボード編 .....	5
2.3 eMMC 規格 .....	5
3. 定義と略称 .....	6
4. ソフトウェア及びハードウェアツール .....	8
4.1 開発ツール .....	8
4.2 E2 エミュレータ .....	8
4.3 RH850/U2B 評価ボード .....	8
4.3.1 ピギーバックボード .....	8
4.3.2 メインボード .....	8
4.3.3 拡張 eMMC ポート .....	8
5. eMMC 規格 .....	9
5.1 システム概要 .....	9
5.2 動作モード .....	10
5.3 バスプロトコルまたはスピードモード .....	10
5.4 ステートマシン .....	10
5.4.1 ブートモード .....	11
5.4.2 カード識別モード .....	14
5.4.3 割り込みモード .....	15
5.4.4 データ転送モード .....	16
5.5 コマンドとレスポンス .....	17
5.5.1 コマンド .....	17
5.5.2 レスポンス .....	21
5.6 JEDEC 規格比較 (eMMC 4.41 と eMMC 5.0) .....	23
5.7 eMMC レジスタ .....	24
6. モジュールのポート設定 .....	25
6.1 外部入出力 .....	25
6.2 ポート出力バッファドライブ強度 .....	26

6.3	ポート書き込み保護 .....	27
7.	モジュールのクロック設定 .....	28
8.	代表的な eMMC 動作のソフトウェア手順とモジュール設定 .....	29
8.1	カードリセット .....	29
8.2	カード識別 .....	29
8.3	構成カードレジスタと基本設定 .....	31
8.4	カードレジスタ読み出し .....	33
8.5	単一ブロック読み出し .....	36
8.6	単一ブロック書き込み .....	37
8.7	複数ブロック読み出し .....	38
8.7.1	既定義 .....	38
8.7.2	無制限 .....	40
8.8	複数ブロック書き込み .....	41
8.8.1	既定義 .....	41
8.8.2	無制限 .....	43
8.9	消去 .....	44
8.10	ブート .....	44
8.11	強制終了 .....	46
9.	サンプルソフトウェア説明 .....	47
9.1	main_pe0.c .....	47
9.2	MMCA.c and MMCA.h .....	47
9.3	port_init.c .....	47
	改訂記録 .....	48

## 1. 背景

将来的に要求されるより複雑な車載アプリケーションと関連メモリ増設に対して、RH850/U2B デバイスは外部 eMMC メモリ用マルチメディアカードインターフェース(eMMC)を提供します。

本アプリケーションノートは eMMC 規格の基本情報と、ソフトウェア手順、MMC モジュール設定等に関する eMMC の代表的な動作を含んでおり、サンプルソフトウェア及びそのソフトウェア/ハードウェア構成を記載します。

本アプリケーションノートの「2. 参考資料」では、参考資料を含みます。さらに詳細な情報と特殊な使用方法については、本アプリケーションノートと参考資料を併せてご使用ください。

「3. 定義と略称」では、本アプリケーションノート内でのレジスタの略称一覧を示します。

「4. ソフトウェア及びハードウェアツール」では、eMMC における MCU アプリケーションのハードウェア構成とソフトウェア環境の説明を示します。

「5. eMMC 規格」では、MCU 対応の eMMC 規格を説明します。この章は動作モード、バス構成、ステートマシン、コマンド、レスポンス、カードレジスタ等を含みます。

「6. モジュールのポート設定」と「7. モジュールのクロック設定」では、MCU 上の eMMC インターフェース(MMCA)のためのポートとクロック構成を説明します。

「8. 代表的な eMMC 動作のソフトウェア手順とモジュール設定」では、eMMC ストレージを使用したアプリケーションのためのソフトウェアフローと関連 MCU レジスタ設定の詳細を示します。

「9. サンプルソフトウェア説明」では、関連ソフトウェア構成を説明します。

## 2. 参考資料

### 2.1 RH850/U2B ユーザーズマニュアル ハードウェア編

デバイスの機能詳細及び電気特性に関してはユーザーズマニュアル ハードウェア編に記載します。

本アプリケーションノートは以下のマニュアルを参照し作成しております。

RH850/U2B User's Manual (Rev.0.60): R01UH0923EJ0060

### 2.2 RH850/X2X ユーザーズマニュアル メインボード編

X2X メイン基板及び周辺回路に関してはユーザーズマニュアルメインボード編に記載します。

本アプリケーションノートは以下のマニュアルを参照し作成しております。

RH850/X2X User's Manual: Main Board (Rev.1.00): R20UT4459ED0100

### 2.3 eMMC 規格

対象デバイス内の MMCA モジュールは最新バージョンの JEDEC 規格及び JEDEC 規格 JESD84-A441 に準拠します。

ルネサスは eMMC を搭載した拡張ボード Y-RH850-EMMC-SFMA-EXT-BRD を提供します。この対象ボード上の eMMC デバイスは、EM-26 シリーズの Swissbit SFEM4096B1EA1TO-I-GE-111-E02 デバイス又は EM-20 シリーズの SFEM032GB1EA1TO-I-LF-111-STD デバイスです。両 eMMC デバイスは JEDEC 規格 JESD84-B50 に準拠します。

そのため、本アプリケーションノートとサンプルコードは以下の資料を基に作成されます。

- JESD84-A441, JEDEC Standard - Embedded Multi-Media Card (eMMC) Electrical Standard (4.41)
- JESD84-B50, JEDEC Standard - Embedded Multi-Media Card (eMMC) Electrical Standard (5.0)

5 章と 6 章ではこれらの 2 つの規格バージョンを比較します。

### 3. 定義と略称

本アプリケーションノート使用のため、以下の略称を共通項として適応します。

- **eMMC:** 組み込みマルチメディアカード
- **MMCA:** マルチメディアカードインターフェース A
- **Host:** マルチメディアカードインターフェース搭載 MCU デバイス
- **Slave:** マルチメディアカード
- **Block:** 基本データ転送ユニット
- **Stuff bit:** コマンドとレスポンスの固定フレーム長を保つため 0bit で埋める
- **Erase:** 物理 NAND 消去を必要としないグループ消去動作
- **TRIM:** グループ消去に代わってブロック書き込みのための消去動作
- **Sanitize:** マップされていないユーザアドレス域からの物理移動データ

さらに、表 3-1 に本アプリケーションで記載されるレジスタの略称一覧を示します。

表 3-1 レジスタの略称

レジスタ種類	レジスタ名	略称
eMMC Card Registers <sup>注1</sup>	Card Identification Number Register	CID
	Relative Card Address Register	RCA
	Driver Stage Register	DSR
	Card Specific Data Register	CSD
	Operation Conditions Register	OCR
	Extended Card Specific Data Register	EXT_CSD
MCU Port Registers <sup>注2</sup>	Port Mode Register	PMn
	Port Mode Control Register	PMcN
	Port Mode Control Register	PIPCn
	Port Function Control Register	PFCn
	Port Function Control Expansion Register	PFCEn
	Port Function Control Additional Expansion Register	PFACEn
	Port Universal Characteristic Control Register	PUCcN
	Port Drive Strength Control Register	PDSCn
	Port Keycode Protection	PKCPROT
	Port Write Enable Register	PWE
MCU Clock Registers <sup>注2</sup>	Module Standby Register for MMCA	MSR_MMCA
	Module Standby Register Key Code Protection Register	MSRKCPROT
MCU MMCA Module Registers <sup>*2</sup>	MMCA <sub>n</sub> Command Setting Register	MMCA <sub>n</sub> CE_CMD_SET
	MMCA <sub>n</sub> Argument Register	MMCA <sub>n</sub> CE_ARG
	MMCA <sub>n</sub> Argument Register for Automatically-Issued CMD12	MMCA <sub>n</sub> CE_ARG_CMD12
	MMCA <sub>n</sub> Command Control Register	MMCA <sub>n</sub> CE_CMD_CTRL
	MMCA <sub>n</sub> Transfer Block Setting Register	MMCA <sub>n</sub> CE_BLOCK_SET
	MMCA <sub>n</sub> Clock Control Register	MMCA <sub>n</sub> CE_CLK_CTRL
	MMCA <sub>n</sub> Buffer Access Configuration Register	MMCA <sub>n</sub> CE_BUF_ACC
	MMCA <sub>n</sub> Response Register 3	MMCA <sub>n</sub> CE_RESP3

	MMCA <sub>n</sub> Response Register 2	MMCA <sub>n</sub> CE_RESP2
	MMCA <sub>n</sub> Response Register 1	MMCA <sub>n</sub> CE_RESP1
	MMCA <sub>n</sub> Response Register 0	MMCA <sub>n</sub> CE_RESP0
	MMCA <sub>n</sub> Response Register for Automatically-Issued CMD12	MMCA <sub>n</sub> CE_RESP_CMD12
	MMCA <sub>n</sub> Data Register	MMCA <sub>n</sub> CE_DATA
	MMCA <sub>n</sub> Boot Operation Setting Register	MMCA <sub>n</sub> CE_BOOT
	MMCA <sub>n</sub> Interrupt Flag Register	MMCA <sub>n</sub> CE_INT
	MMCA <sub>n</sub> Interrupt Enable Register	MMCA <sub>n</sub> CE_INT_EN
	MMCA <sub>n</sub> Status Register 1	MMCA <sub>n</sub> CE_HOST_STS1
	MMCA <sub>n</sub> Status Register 2	MMCA <sub>n</sub> CE_HOST_STS2
	MMCA <sub>n</sub> Software Reset Register	MMCA <sub>n</sub> CE_SWRESA

- 【注】 1. eMMC の詳細については、「5.7 eMMC レジスタ」をご参照ください。
2. 基本 MCU レジスタ構成は「6 モジュールのポート設定」～「8 代表的な eMMC 動作のソフトウェア手順とモジュール設定」にて説明されます。
- 各情報については、デバイスのハードウェアユーザズマニュアル R01UH0923EJxxxx をご参照ください。

## 4. ソフトウェア及びハードウェアツール

本章では、MMCA アプリケーションを実行するためのツール情報を記載します。

### 4.1 開発ツール

サンプルコードのコンパイラは統合開発環境 CS+です。

要求される U2B の CS+コンパイラのバージョンは V8.09.00 又はそれ以降のバージョンです。

### 4.2 E2 エミュレータ

デバックのため E2 エミュレーターが必要となります。

### 4.3 RH850/U2B 評価ボード

MMCA アプリケーション実行のため以下の評価ボードが使用されます。

#### 4.3.1 ピギーバックボード

対象デバイスはピギーバックボード Y-RH850-U2B-292PIN-PB-T1-V1 D018567\_06\_V02 に搭載されます。本書のソフトウェアは、本ピギーバックボード内の RH850/U2B device R7F702Z21EDBB 上で実行されます。

#### 4.3.2 メインボード

ルネサスはプラットフォームを使用したデバイス評価を容易とする RH850/X2X 用メインボード RH850-X2X-MB-T1-V1 を提供します。本メインボードはピギーバックボードと併せて使用されることを推奨します。

#### 4.3.3 拡張 eMMC ポート

ルネサスは eMMC 搭載の拡張ボード Y-RH850-EMMC-SFMA-EXT-BRD を提供します。

本ボードについては、RH850/X2X ユーザーズマニュアルメインボード編「R20UT4459EDxxxx Section 4.9 'eMMC/SFMA Module」をご参照ください。



## 5. eMMC 規格

対象デバイス内の MMCA モジュールは JEDEC 規格 JESD84-A441\*<sup>注</sup>及び最新バージョンの JEDEC 規格に準拠します。

本章では、eMMC 規格バージョン 4.41 及び 5.0 が記載されます。

### 5.1 システム概要

図 5-1 に eMMC システムの基本概要を示します。eMMC 仕様はインターフェース及びデバイスコントロールの動作に対応します。

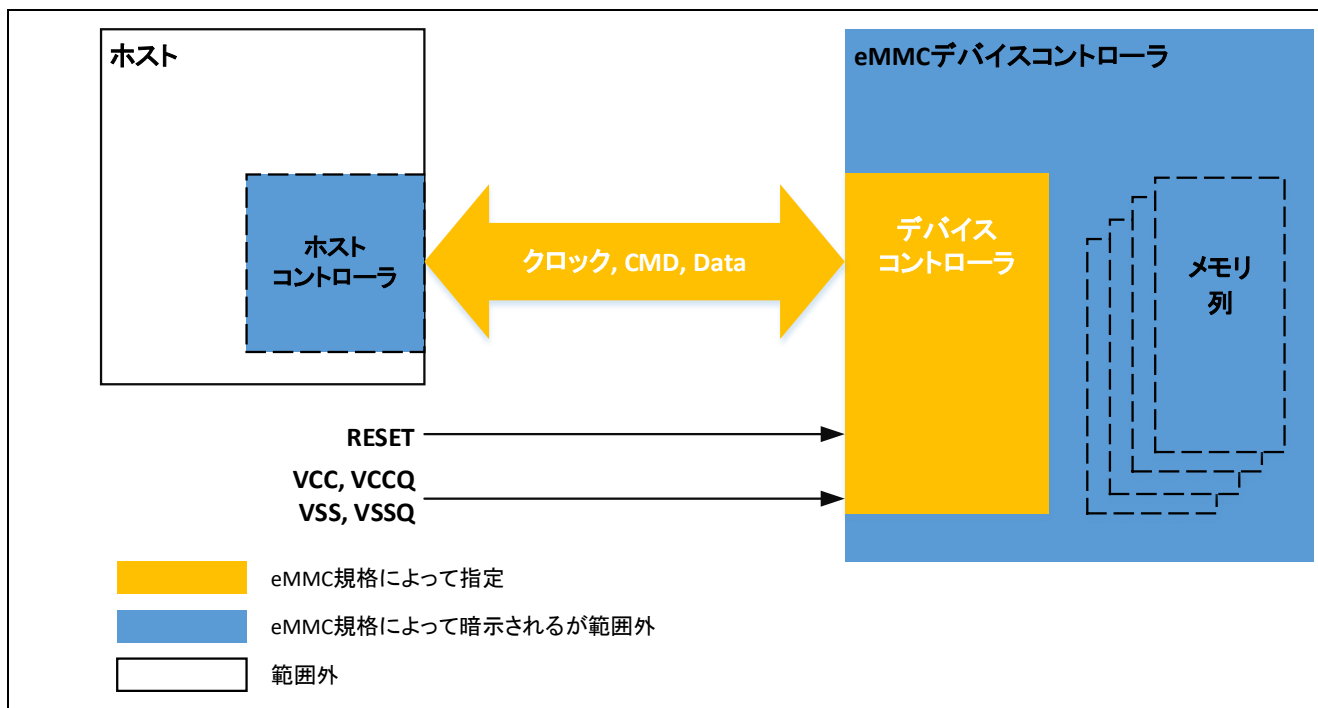


図 5-1 eMMC システム概要

eMMC デバイスは以下の機能に対応します。

- 読み出しのみ、読み出し/書き込み、I/O カード
- 1bit(デフォルト)、4bit、および 8bit の 3 つの異なるデータバス幅モードのカードサポートの維持
- 2GB を超える密度のメモリ定義
- データパスワード保護
- 高度なデータ互換性のための基本ファイル形式のサポート
- アプリケーション固有コマンド
- メモリフィールドエラーの修正
- ブート領域およびユーザー領域に対しての永続的、電源投入時、または一時的な書き込み保護機能
- 簡易な消去手順
- 既存マルチメディアカードシステムとの完全な下位互換性の維持
- 複数コマンド設定のサポート
- ホストの突然の電源障害時に対するデータコンテンツの安全な更新動作を実行可能にします。
- スリープ機能導入による省電力化の増強
- ブート動作モードを導入し、シンプルなブート シーケンス方法を提供
- データセキュリティを増強し、安全な消去とトリムを提供
- リプレイ保護されたメモリブロックへの署名付きアクセス

## 5.2 動作モード

eMMC デバイスはいくつかの動作モードを持ちます。

- 非アクティブモード  
デバイスが動作する電圧域又はアクセスモードが有効の際、デバイスが非アクティブモードになります。また、GO\_INACTIVE\_STATE コマンド (CMD15) によってデバイスが非アクティブモードになります。デバイスの毎電源再投入後にアイドル前状態にリセットされます。
- ブートモード  
デバイスは電源再投入後、引数 0xF0F0F0F0 による CMD0 受信時、または HW リセット信号のアサーション時にブートモードになります。
- カード識別モード  
ブート動作完了後、またはホストおよび/もしくはデバイスがブート動作モードに対応しない場合に、デバイスはカード識別モードになります。SET\_RCA コマンド (CMD3) が受信されるまでこのモードに留まります。
- データ転送モード  
RCA が割り当てられる度に、データ転送モードになります。バス識別後にデバイスはデータ識別モードに遷移します。
- 割り込みモード  
ホストとデバイスは同時に割り込みモードに遷移もしくは解除されます。割り込みモード内では、データ転送は行われません。メッセージは、デバイスまたはホストからの割り込み要求のみ許可されます。

## 5.3 バスプロトコルまたはスピードモード

再起動後、ホストは固有メッセージに基づく eMMC バスプロトコルによってデバイスを必ず初期化します。eMMC バスプロトコルは、常にコマンドトークンとレスポンストークンを含み、ある一定の動作はデータトークンを含みます。トークンのコード体系については、関連 eMMC 規格をご参照ください。

eMMC 転送周波数の規定値は最大 26MHz、最速 26MB/s です。

40 MHz の RH850/U2B シリーズにて最大 MMCA クロック周波数が要求された場合、eMMC デバイスはこの周波数に対応するため、高速モードに切り替わります。

デバイスを高速モードに切り替えるためには、[185] HS\_TIMING EXT\_CSD レジスタから [185] HS\_TIMING を 1<sub>B</sub> にセットして、CMD6 を使用する必要があります。

## 5.4 ステートマシン

表 5-1 にバスモード、動作モード、デバイス状態の関係を示します。各デバイス状態は 1 つのバスモードと動作モードに関連します。

表 5-1 デバイス状態とバスモードの概要

デバイス状態	動作モード	バスモード
非アクティブ状態	非アクティブモード	オープンドレイン
アイドル前状態	起動モード	
起動前状態		
アイドル状態	デバイス識別モード	
準備状態		
識別状態		
スタンバイ状態	データ転送モード	プッシュプル

スリープ状態		
転送時		
バステスト時		
データ送信時		
データ受信時		
プログラミング時		
切断時		
起動状態	起動モード	
IRQ 待機状態	割り込みモード	オープンドレイン

5.4.1 ブートモード

5.4.1.1 代替ブート動作

この章では、JEDEC 規格 4.4 のデバイスのブート機能について解説します。RH850/U2B MMCA 対応のデバイスは拡張 CSD byte [228]の bit 0 の"1"を示します。

図 5-2 にブートモードのステートマシンを示します。

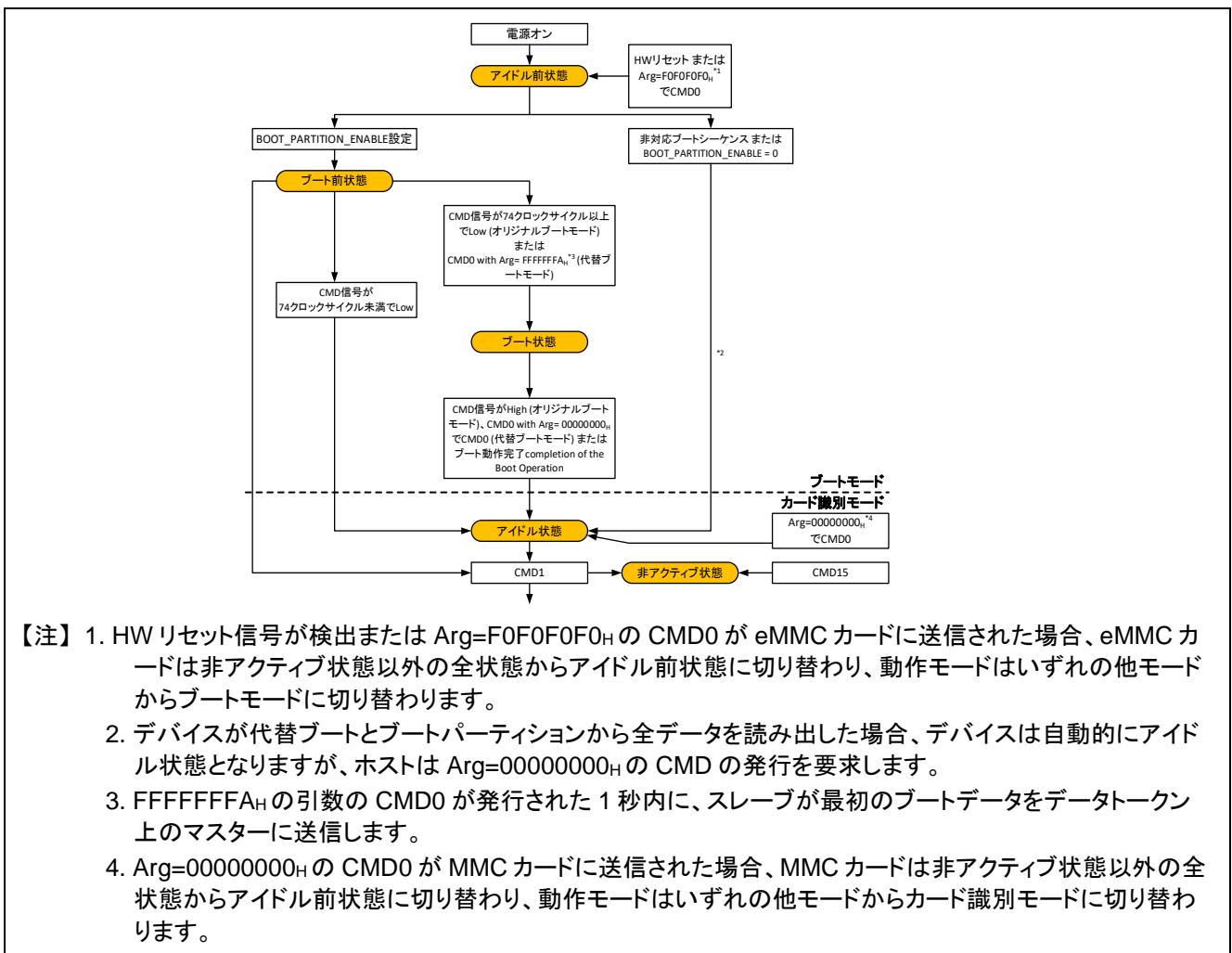


図 5-2 ブートモード

- 【注】
1. HWリセット信号が検出または Arg=F0F0F0F0<sub>H</sub> の CMD0 が eMMC カードに送信された場合、eMMC カードは非アクティブ状態以外の全状態からアイドル前状態に切り替わり、動作モードはいずれの他モードからブートモードに切り替わります。
  2. デバイスが代替ブートとブートパーティションから全データを読み出した場合、デバイスは自動的にアイドル状態となりますが、ホストは Arg=00000000<sub>H</sub> の CMD の発行を要求します。
  3. FFFFFFFA<sub>H</sub> の引数の CMD0 が発行された 1 秒内に、スレーブが最初のブートデータをデータトークン上のマスターに送信します。
  4. Arg=00000000<sub>H</sub> の CMD0 が MMC カードに送信された場合、MMC カードは非アクティブ状態以外の全状態からアイドル前状態に切り替わり、動作モードはいずれの他モードからカード識別モードに切り替わります。

ブート認証が許可された場合、スレーブは引数 0xFFFFFFFF の CMD0 が受信された後に認証パターン 010<sub>B</sub> をマスタに 50ms 以内に送信します。ブート認証が禁止された場合、スレーブは認証パターン 010<sub>B</sub> を送信しません。マスタは CMD0 発行によるブートモードを終了可能です。マスタがデータ転送中の CMD0 を発行した場合、スレーブはデータ転送または 2 クロックサイクル内の認証パターンを終了させることが可能です。

マスタが連続ブロック間のブートモードを終了させた場合、スレーブは 2 クロックサイクル内のデータ行を解放しません。許可されたブートデータの全項目がマスタに送信時、ブート動作は終了されます。ブート動作実行後、スレーブは CMD1 の動作を準備し、マスタは CMD1 送信によって通常 MMC 初期化シーケンスを開始する必要があります。

電源投入後、CMD1 発効前に CMD 行が 74 クロック サイクル未満の間 LOW に保持されている場合、またはブートモード初期化前にマスタが引数 0xFFFFFFFF の CMD1 もしくは CM0 以外のいずれの通常 MMC コマンドを送信した場合、スレーブは応答せず、ブートモードを次の電源再投入またはアイドル状態が許可されるまで無効にします。BOOT\_PARTITION\_ENABLE ビットを設定もしくはマスタが CMD1 を送信する際、スレーブはカード識別モードになり、コマンドに応答します。

スレーブがブート動作モードに対応しない、または BOOT\_PARTITION\_ENABLE ビットがクリアされた場合、スレーブは電源投入後に自動的にアイドル状態になります。

- 【注】 1. 表 5-2 を参照して BOOT\_ACK ビットを設定してください。  
2. 1 データサイクルと終了ビットサイクルについては JESD84-A441 を参照してください。

#### 5.4.1.2 ブートパーティション、バス域、データアクセスの構成

ブートパーティション、バス域、データアクセスは EXT\_CSD レジスタにて設定することができます。ホストは CMD6 送信により eMMC レジスタにて設定可能です。

2つのパーティション領域があります。それぞれのブートパーティションの最小サイズは 128KB です。拡張 CSD レジスタバイト [226] の BOOT\_SIZE\_MULT により、以下からブートパーティションのサイズが算出されます。

$$\text{最小ブートパーティション} = 128\text{K byte} \times \text{BOOT\_SIZE\_MULT}$$

ブートパーティションとデータ幅を構成するには、ブート構成の保護を EXT\_CSD レジスタ バイト[178] で無効にする必要があります。ブートパーティションとデータアクセスは、バイト[179] PARTITION\_CONFIG ビット[5:3]とビット[2:0] で個々に選択できます。バス幅は、バイト[177]ビット [1:0] で選択できます。

表 5-2 にブートモード構成と EXT\_CSD レジスタ関連バイトの一覧を示します。

表 5-2 EXT\_CSD レジスタのブートモード構成

EXT_CSD 領域	スライス	ビット名	ビット位置	セルタイプ	機能	設定値 <sup>注1</sup>
PARTITION_CONFIG	[179]	BOOT_ACK	6	R/W/E	ブート承認送信しない	0 <sub>B</sub>
					ブート動作中にブート承認送信	1 <sub>B</sub>
	BOOT_PARTITION_ENABLE	5 to 3	R/W/E	ブート無効	000 <sub>B</sub>	
				ブート用ブートパーティション 1	001 <sub>B</sub>	
				ブート用ブートパーティション 2	010 <sub>B</sub>	
				ブート用有効ユーザー域	111 <sub>B</sub>	
	PARTITION_ACCESS	2 to 0	R/W/E_P	パーティションへのアクセス拒否	000 <sub>B</sub>	
				R/W ブートパーティション 1	001 <sub>B</sub>	
				R/W ブートパーティション 2	010 <sub>B</sub>	
				R/W リプレイ保護メモリブロック	011 <sub>B</sub>	
汎用パーティション1へアクセス				100 <sub>B</sub>		
汎用パーティション2へアクセス				101 <sub>B</sub>		

					汎用パーティション3へアクセス	110 <sub>B</sub>		
					汎用パーティション4へアクセス	111 <sub>B</sub>		
BOOT_CONFIG_PROT	[178]	PERM_BOOT_CONFIG_PROT	4	R/W	保護無効	0 <sub>B</sub>		
					ブート構成保護 (PARTITION_CONFIG、BOOT_BUS_CONDITIONS)の永続許可	1 <sub>B</sub>		
		PWR_BOOT_CONFIG_PROT	0	R/W/C_P	保護無効	0 <sub>B</sub>		
					次の電源再投入または次のHWリセット動作の許可までブート構成保護(PARTITION_CONFIG、BOOT_BUS_CONDITIONS)	1 <sub>B</sub>		
BOOT_BUS_CONDITIONS	[177]	BOOT_MODE	4 to 3	R/W/E	単一データレート+ ブート動作におけるの後方互換タイミングの使用	00 <sub>B</sub>		
					単一データレート+ ブート動作モードにおけるの高速タイミング <sup>注2</sup> の使用	01 <sub>B</sub>		
					ブート動作におけるの二重データ仕様	10 <sub>B</sub>		
		RESET_BOOT_BUS_WIDTH	2	R/W/E	バス域x1、ブート動作後の単一データレートと後方互換タイミングのリセット	0 <sub>B</sub>		
					ブート動作後のBOOT_BUS_WIDTHとBOOT_MODEの値の保持	1 <sub>B</sub>		
		BOOT_BUS_WIDTH	1 to 0	R/W/E	ブート動作におけるx1 (sdr)またはx4 (ddr) バス域	00 <sub>B</sub>		
					ブート動作モードにおけるx4 (sdr/ddr) バス域	01 <sub>B</sub>		
					ブート動作モードにおけるx8(sdr/ddr) バス域	10 <sub>B</sub>		
		BOOT_WP	[173]	B_PWR_WP_DIS <sup>3</sup>	6	R/W/C_P	マスタの B_PWR_WP_EN 設定許可	0 <sub>B</sub>
							B_PWR_WP_EN 禁止	1 <sub>B</sub>
B_PREM_WP_DIS <sup>4</sup>	4			R/W	マスタの B_PREM_WP_EN 設定許可	0 <sub>B</sub>		
					B_PREM_WP_EN 禁止	1 <sub>B</sub>		
B_PREM_WP_EN <sup>5</sup>	2			R/W	ブート領域の永続書込み非保護	0 <sub>B</sub>		
					ブート領域の永続書込み保護	1 <sub>B</sub>		
B_PWR_WP_EN <sup>6</sup>	0			R/W/C_P	ブート領域の電源投入時書込み非保護	0 <sub>B</sub>		
					ブート領域への電源投入時の書き込み保護有効	1 <sub>B</sub>		

【注】1. 太字の値はリセット後の初期設定値です。

- レジスタバイト[228] ビット 2 は、ブート中の高速タイミングがデバイスでサポートされているかどうかをマスタに通知します。
- B\_PWR\_WP\_EN が設定されている場合、このビットはゼロでなければなりません。
- B\_PERM\_WP\_EN が設定されている場合、このビットはゼロでなければなりません。このビットは、CSD レジスタ バイト[13] の設定には影響しません。
- B\_PERM\_WP\_DIS が設定されている場合、このビットはゼロでなければなりません。このビットは、永続保護が特にブート領域に設定されているかどうかのみを示します。カード全体が CSD レジスタ バイト [13]を使用して永続保護されている場合、このビットはゼロになることがあります。
- B\_PWR\_WP\_EN(ビット 6)がセットされている場合、このビットはゼロでなければなりません。

## 5.4.2 カード識別モード

カード識別モードでは、ホストはカードをリセットし、動作電圧範囲とアクセスモードを検証し、カードを識別して、バス上のカードに相対カードアドレス(RCA)を割り当てます。カード識別モードでの全てのデータ通信はコマンドライン(CMD)のみを使用します。

表 5-3 にカード識別モードのステートマシンを示します。

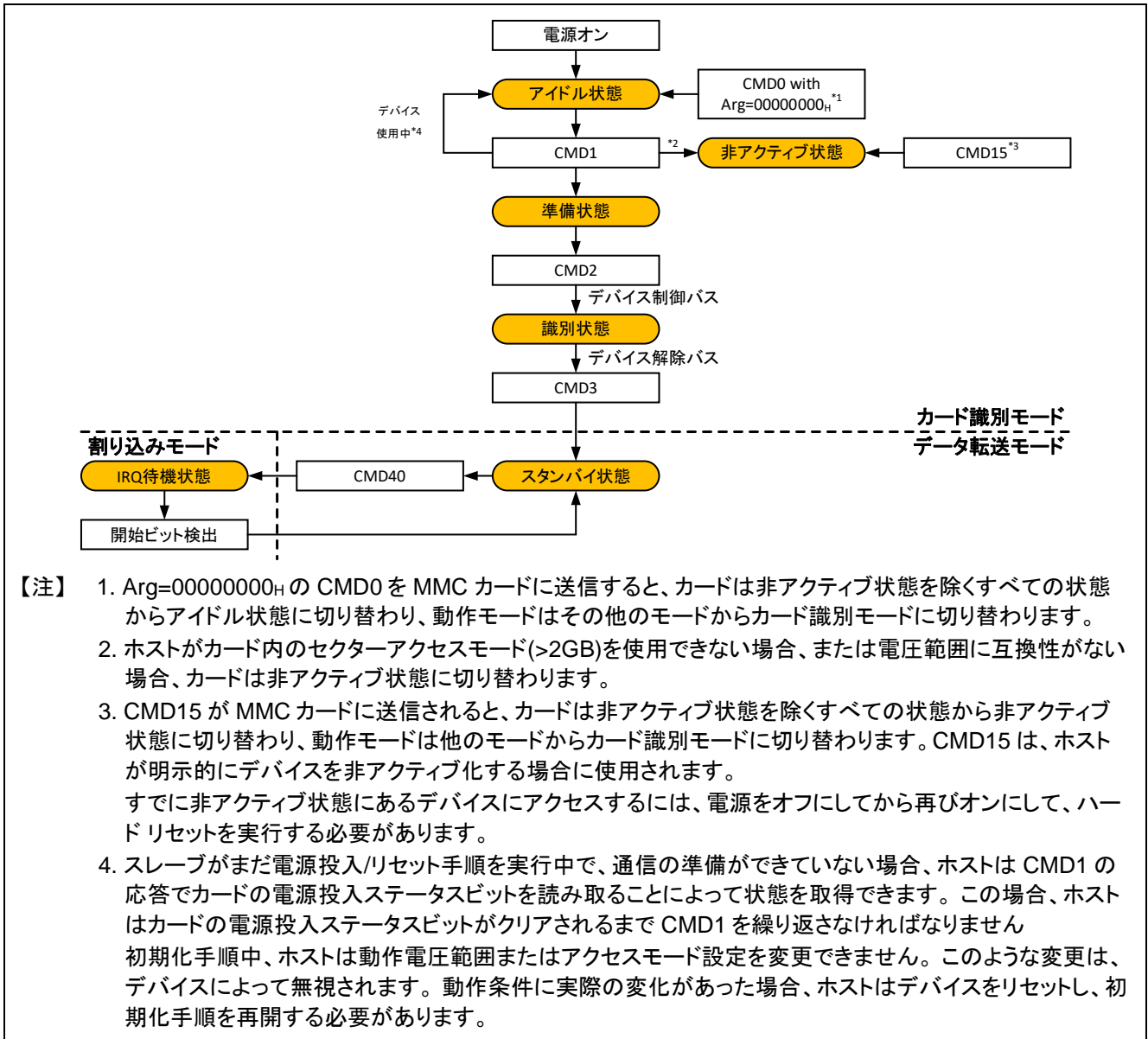


図 5-3 カード識別モード

デバイスは、次の場合にアイドル状態に移行します。

- Arg=00000000<sub>H</sub> GO\_IDLE\_STATE で CMD0 を受信後。
- ブート動作完了後。
- ブート前状態で CMD ラインが 74 クロック未満の間 Low になった後。
- デバイスが起動可能でない場合の電源投入後。

バスがアクティブになると、ホストは eMMC カードに有効な動作条件を送信するように要求します。CMD1 への応答は、システム内のすべてのスレーブの条件制限に対する有線操作です。互換性のないデバイスは非アクティブ状態になります。

次に、ホストはブロードキャストコマンド CMD2 を発行し、デバイスを識別するための固有 CID 番号をすべてのデバイスに要求します。準備ができていないすべての未識別のデバイスは、送信ビットストリームをビット単位で監視しながら、CID 番号のシリアル送信を同時に開始します。完全な CID 番号をホストに正常に送信したデバイスは、識別状態になります。

次に、ホストは CMD3 を発行して、このデバイスに相対デバイス アドレスを割り当てます。これは、CID よりも短く、将来のデータ転送モードでデバイスをアドレス指定するために使用されます。RCA が受信されると、デバイスの状態はスタンバイ状態に変わり、デバイスはそれ以上の識別サイクルに反応しません。

ホストは、識別コマンドに対する応答を受信するまで、識別プロセスを繰り返します。識別プロセスの完了を認識するためのタイムアウト条件は、CMD2 の送信後、5 クロックサイクル以上スタートビットがないことです。

### 5.4.3 割り込みモード

割り込みモードは、ホストのスレーブへの送信許可を与えることができます。このモードは、カードのサービス要求に対するホストの十分な応答性を維持しながら、ホストのポーリング負荷を減らし、システムの電力消費を減らします。

表 5-4 に割り込みモードの状態遷移を示します。

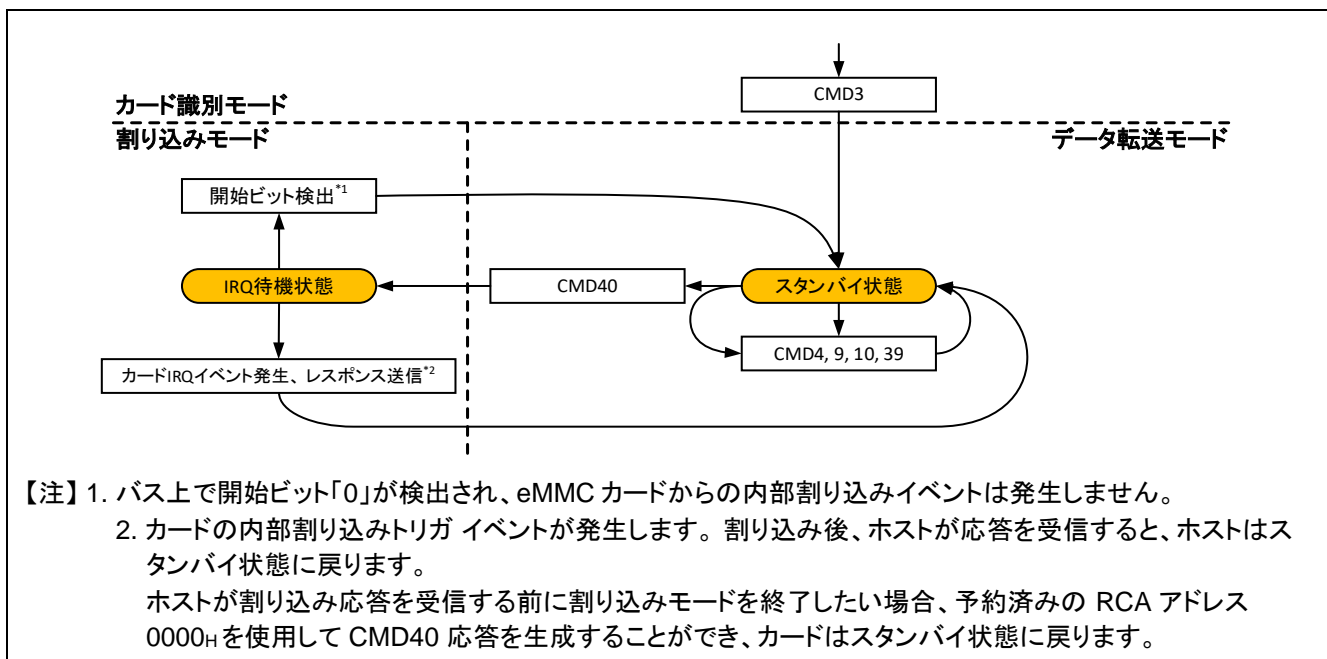


図 5-4 割り込みモード

## 5.4.4 データ転送モード

### 5.4.4.1 データ転送モード

カード固有のデータ(ブロック長、ストレージ容量、クロックレートなど)は、データ転送モードで発行できます。ホストとスレーブ間の通信もこのモードに含まれます。

表 5-5 にデータ転送モードのステートマシンを示します。

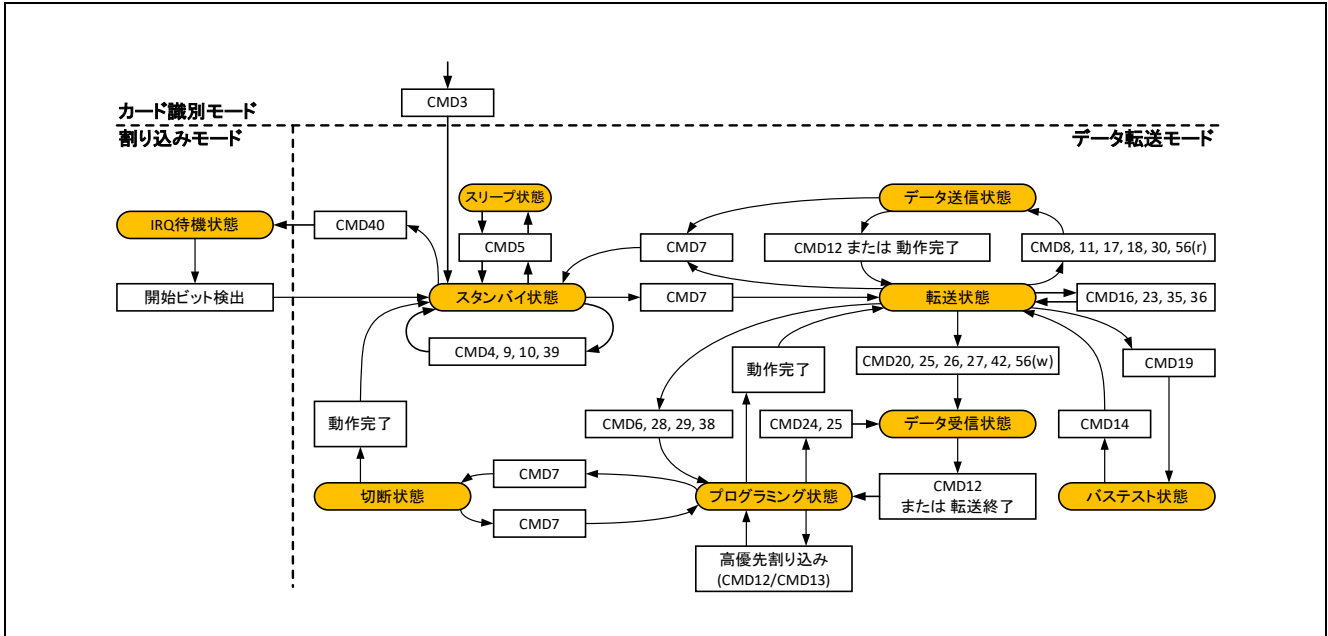


図 5-5 データ転送モード

### 5.4.4.2 コマンド設定と拡張設定

eMMC カードは、既定では、電源の再投入後、引数 0x00000000 を指定した CMD0 によるリセット後、または単一のデータライン DAT0 を使用したブート動作後に、特定のコマンドセットで動作します。ホストは、特定のアクセスモードで SWITCH コマンド CMD6 を発行することにより、アクティブなコマンドセットを変更できます。<sup>※注</sup> サポートされているコマンドセットは、EXT\_CSD レジスタで定義されています。

EXT\_CSD レジスタは、プロパティセグメントとモードセグメントの 2 つのセグメントに分割されます。プロパティセグメントにはデバイスの機能に関する情報が含まれ、モードセグメントには現在選択されているデバイスのモードが反映されます。

ホストは、CMD8、SEND\_EXT\_CSD コマンドを発行することで EXT\_CSD レジスタを読み取ります。デバイスは、EXT\_CSD レジスタを 512 byte 長のデータブロックとして送信します。予約済みまたは書き込み専用フィールドは、「0」として読み取られます。3 つの全てのモードは、インデックスフィールドが指す EXT\_CSD バイトの 1 つにアクセスして変更します。

コマンド、対応する引数の設定、および応答については、「5.5 コマンドとレスポンス」で説明します。

注: コマンドセットモードでは、アクセスモード設定の詳細を表 5-3 に示します。



## 5.5 コマンドとレスポンス

RH850/U2B デバイスの MMCA モジュールは、JEDEC 規格 JESD84-A441 に準拠しています。全てのコマンドは、後述の JEDEC 規格にも準拠しています。例) JESD84-B50

### 5.5.1 コマンド

全てのコマンドとレスポンスは eMMC バスの CMD ラインを介して送信されます。コマンド送信は、常にコマンドコードワードに対応する左側のビットから開始されます。

すべてのコマンドは、開始ビット「0」、送信ビット「1」、コマンドインデックス、引数、CRC7、および終了ビット「1」を含む 48 ビットの固定コード長を持ちます。RH850/U2B デバイス (ホスト) では、コマンドシーケンスはレジスタ MMCA<sub>CE</sub>\_CMD\_SET で設定されます。

表 5-3 に、対応する引数、応答、および MCU のレジスタ設定を含むコマンドを示します。

表 5-3 RH850/U2B デバイス用コマンド設定

CMD	MMCA <sub>CE</sub> _CMD_SET レジスタの設定値	レスポンス	引数	略記	コマンド機能
CMD0	00000000 <sub>H</sub>	—	[31:0] 00000000 <sub>H</sub>	GO_IDLE_STATE	カードをアイドル状態にリセット
		—	[31:0] F0F0F0F0 <sub>H</sub>	GO_PRE_IDLE_STATE	カードをアイドル状態前にリセット
	400A0X0Y <sub>H</sub> <sup>注1</sup>	—	[31:0] FFFFFFFA <sub>H</sub>	BOOT_INITIATION	代替ブート動作を開始
CMD1	01405000 <sub>H</sub>	R3	[31] Set to 0 [30:0] OCR bit 30 to 0	SEND_OP_COND	アイドル状態のカードに、CMD 行の応答に含まれる動作条件レジスタを送信するように依頼します。
CMD2	02806000 <sub>H</sub>	R2	[31:0] stuff bits	ALL_SEND_CID	コマンド行上の CID 番号を送信するようにカードに依頼します。
CMD3	03400000 <sub>H</sub>	R1	[31:16] RCA [15:0] stuff bits	SET_RELATIVE_ADDR	相対アドレス RCA をカードに割り当てます。
CMD4	04000000 <sub>H</sub>	—	[31:16] DSR [15:0] stuff bits	SET_DSR	カードの DSR をプログラムします。
CMD5	05600000 <sub>H</sub>	R1b	[31:16] RCA [15] Sleep/Awake [14:0] stuff bits	SLEEP_AWAKE	スリープ状態とスタンバイ状態の間でカードをトグルします。
CMD6	06400000 <sub>H</sub>	R1	[31:26] Set to 0 [25:24] Access <sup>注4</sup> [23:16] Index <sup>注4</sup>	SWITCH	選択したカードの動作モードを切り替えるか、EXT_CSD レジスタを変更します。
	06600000 <sub>H</sub>	R1b	[15:8] Value [7:3] Set to 0 [2:0] CMD Set		
CMD7	07400000 <sub>H</sub>	R1	[31:16] RCA [15:0] stuff bits	SELECT/DESELECT_CARD <sup>注5</sup>	スタンバイ状態と転送状態の間、またはプログラミング状態と切断状態の間でカードをトグルします。どちらの場合も、カードは独自の相対アドレスによって選択され、他のアドレスによって選択解除されます。(アドレス 0 はカードの選択を解除します。)
	07600000 <sub>H</sub>	R1b			

CMD8	0848000X <sub>H</sub> 注2	R1	[31:0] stuff bits	SEND_EXT_CSD	カードは、EXT_CSDレジスタをブロックデータとして送信します。
CMD9	09806000 <sub>H</sub>	R2	[31:16] RCA [15:0] stuff bits	SEND_CSD	アドレス指定されたカードは、そのカード固有のデータCSDをCMD行で送信します。
CMD10	0A806000 <sub>H</sub>	R2	[31:16] RCA [15:0] stuff bits	SEND_CID	アドレス指定されたカードは、そのカード固有のデータCIDをCMD行で送信します。
CMD12	0C400000 <sub>H</sub>	R1	[31:16] RCA3 [15:1] stuff bits [0] HPI	STOP_TRANSMISSION	カードの送信を強制停止します。HPIフラグが設定されている場合、デバイスは明確に定義されたタイミングで内部動作を中断する必要があります。
	0C600000 <sub>H</sub>	R1b			
CMD13	0D400000 <sub>H</sub>	R1	[31:16] RCA [15:1] stuff bits [0] HPI	SEND_STATUS	アドレス指定されたカードはステータスレジスタを送信します。HPIフラグが設定されている場合、デバイスは明確に定義されたタイミングで内部動作を中断する必要があります。
	0D600000 <sub>H</sub>	R1b			
CMD14	0E48040X <sub>H</sub> 注3	R1	[31:0] stuff bits	BUSTEST_R 注6,7	ホストは、反転したバステストデータパターンをカードから読み取ります。
CMD15	0F000000 <sub>H</sub>	—	[31:16] RCA [15:0] stuff bits	GO_INACTIVE_STATE	カードを非アクティブ状態に設定します。
CMD16	10400000 <sub>H</sub>	R1	[31:0] block length	SET_BLOCKLEN 注7,10	後続のすべてのブロック読み取り/書き込みコマンドのブロック長(バイト単位)を設定します。CSDにて規定ブロック長が指定されます。
CMD17	1148000X <sub>H</sub> 注2	R1	[31:0] data address	READ_SINGLE_BLOCK 注8	SET_BLOCKLENコマンドにて選択されたブロックサイズを読み出します。
CMD18	124A000X <sub>H</sub> 注2	R1	[31:0] data address	READ_MULTIPLE_BLOCK 注8	定義有: データブロック数が転送されるまで、データブロックをカードからホストへ連続で転送します。
	124B000X <sub>H</sub> 注2				定義無: 中止コマンドによって割り込み発生までデータブロックをカードからホストへ連続で転送します。
CMD19	134C010X <sub>H</sub> 注2	R1	[31:0] stuff bits	BUSTEST_W 注6,7	ホストはバステストデータパターンをカードに送信します。
CMD23	17400000 <sub>H</sub>	R1	[31] Reliable Write Request 注11 [30:16] set to 0 [15:0] number of blocks	SET_BLOCK_COUNT	読み出し/書き込みブロック数と正確な書き込みパターンを定義します。
CMD24	184C000X <sub>H</sub> 注2	R1	[31:0] data address	WRITE_SINGLE_BLOCK 注9	SET_BLOCKLENコマンドによって選択されたブロックサイズを書き込みます。
CMD25	194E000X <sub>H</sub> 注2	R1	[31:0] data address	WRITE_MULTIPLE_BLOCK 注9	定義有: 要求されたブロック数が受信されるまでデータブロックを連続して書き込みます。
	194F000X <sub>H</sub> 注2				定義無: STOP_TRANSMISSIONに従うまで、データブロックを連続して書き込みます。

CMD26	1A4C000X <sub>H</sub> <sup>注2</sup>	R1	[31:0] stuff bits	PROGRAM_CID <sup>注9</sup>	カード指定レジスタをプログラミングします。このコマンドは一回のみ発行されます。カードには、最初のプログラミング後にこの操作を防止するためのハードウェアが含まれています。通常、このコマンドはメーカー用に保有されています。
CMD27	1B4C000X <sub>H</sub> <sup>注2</sup>	R1	[31:0] stuff bits	PROGRAM_CSD <sup>注9</sup>	プログラム可能な CSD ビットのプログラミング。
CMD28	1C600000 <sub>H</sub>	R1b	[31:0] data address	SET_WRITE_PROT	書き込み保護機能が付与された場合、このコマンドはアドレスグループの書き込み保護ビットを設定します。書き込み保護のプロパティは CSD レジスタによってコードされます。
CMD29	1D600000 <sub>H</sub>	R1b	[31:0] data address	CLR_WRITE_PROT	書き込み保護機能が付与された場合、このコマンドはアドレスグループの書き込み保護ビットをクリアします。
CMD30	1E48000X <sub>H</sub> <sup>注2</sup>	R1	[31:0] write protect data address	SEND_WRITE_PROT <sup>注8</sup>	書き込み保護機能が付与された場合、このコマンドはアドレスグループの書き込み保護ビットの状態をカードに送信することをリクエストします。
CMD31	1F48000X <sub>H</sub> <sup>注2</sup>	R1	[31:0] write protect data address	SEND_WRITE_PROT_TYPE	異なる書き込み保護グループに設定された書き込み保護の種類を送信します。
CMD35	23400000 <sub>H</sub>	R1	[31:0] data address	ERASE_GROUP_START <sup>注10</sup>	消去対象として選択された範囲内の最初の消去グループのアドレスを設定します。
CMD36	24400000 <sub>H</sub>	R1	[31:0] data address	ERASE_GROUP_END <sup>注10</sup>	消去対象として選択する範囲内の最後の消去グループのアドレスを設定します。
CMD38	26600000 <sub>H</sub>	R1b	[31] Secure request [30:16] set to 0 [15] Force garbage collect request [14:1] set to 0 [0] Identify write block for erase	ERASE	引数ビットに従ってあらかじめ選択された書き込みブロックを消去します。
CMD39	27400000 <sub>H</sub>	R4	[31:16] RCA [15:15] register write flag [14:8] register address [7:0] register data	FAST_IO	8ビットレジスタデータ域が書き込みと読み取りに使用されます。このコマンドはカードとレジスタをアドレス指定し、書き込みフラグが設定されている場合は書き込み用のデータを提供します。書き込みフラグが 0 にクリアされている場合、R4 レスポンスにはアドレス指定されたレジスタから読み取られたデータが含まれます。このコマンドは、マルチメディアカード規格で定義されていないアプリケーション依存のレジスタにアクセスします。
CMD40	28400000 <sub>H</sub>	R5	[31:0] stuff bits	GO_IRQ_STATE	システムを割り込みモードに設定します。

					デバイスに IRQ が定義されていないため、スタートビット「0」が検出されるとデバイスはスタンバイ状態に戻ります。
	284000C0 <sub>H</sub>				システムを割り込みモードに設定します。 デバイスに IRQ が定義されているため、カード IRQ イベントによってデバイスはスタンバイ状態に戻ります。
CMD42	2A4C000X <sub>H</sub> 注2	R1	[31:0] stuff bits.	LOCK_UNLOCK 注7	パスワードの設定/リセットやカードのロック/ロック解除に使用します。データブロックサイズはコマンド SET_BLOCK_LEN によって設定されます。
CMD55	37400000 <sub>H</sub>	R1	[31:16] RCA [15:0] stuff bits	APP_CMD	次のコマンドが標準コマンドではなくアプリケーション固有コマンドであることをカードに示します。
CMD56	3848000X <sub>H</sub> 注2	R1	[31:1] stuff bits. [0]: RD/WR	GEN_CMD	汎用/アプリケーション固有コマンド専用カードからデータブロック注12を取得するために使用します。
	384C000X <sub>H</sub> 注2				汎用/アプリケーション固有コマンド専用カードからデータブロック注12を転送するために使用します。

注1 このコマンドは代替ブート動作で使用されます。この表では、コマンド番号により CMD0 の順に並べられています。(RH850/U2B ハードウェアユーザズマニュアル R01UH0923JJxxxxx では、このコマンドを「表 18.30 MMCAncE\_CMD\_SET 設定値」の「ブート動作」と呼んでいます。)

X=00X0<sub>B</sub>、ビット「X」はホスト上のブート確認を有効または無効にします。ブート応答確認が有効な場合は、カードレジスタ EXT\_CSD に対応する設定を行う必要があります。詳細については、「5.4.1.2 ブートパーティション、バス域、データアクセスの構成」を参照してください。

Y=00XX<sub>B</sub>、最後の 2 ビットはデータバス幅を選択します。

注2 X=00XX<sub>B</sub>、最後の 2 ビットはデータバス幅を選択します。デフォルト以外のバス幅が選択された場合、接続された eMMC デバイスも拡張 CSD レジスタで同じバス幅に設定する必要があります。

注3 X=10XX<sub>B</sub>、最後の 2 ビットはデータバス幅を選択します。デフォルト以外のバス幅が選択された場合、接続された eMMC デバイスも拡張 CSD レジスタで同じバス幅に設定する必要があります。

注4 EXT\_CSD レジスタのアクセスモードはビット [25:24] で選択できます。以下の値でアクセスします。

- 00<sub>B</sub>、コマンドセットモード、コマンドセットは指数 [2:0] CMD セットフィールドに従って変更されます。
- 01<sub>B</sub>、ビット設定モード、指定されたバイトビットは、値フィールドの「1」に従って設定されます。
- 10<sub>B</sub>、ビットクリアモード、指定されたバイトビットは、値フィールドの「1」に従ってクリアされます
- 11<sub>B</sub>、バイト書き込みモード、値フィールドは指定されたバイト内に書き込まれます。

ビット[23:16]インデックスは、ポイントされたバイトを指定します。

注5 ホストが CMD7 を使用して別のデバイスをスタンバイ状態から転送状態に切り替えると、プログラミング操作は終了しません。デバイスは切断状態に切り替わり、DAT0 ラインが解放されます。

デバイスは、CMD7 を使用して切断状態でも再選択できます。この場合、デバイスはプログラミング状態に移行し、ビジー表示を再度アクティブにします。

注6 バステスト手順で正確な結果を得るため、データ転送に使用するクロック周波数を設定することを推奨します。

注7 これらのコマンドは、デバイスがデュアルデータレートモードで動作するように設定されると許可されなくなり、実行されず、不正なコマンドとして扱われます。

注8 すべてのデータ読み取りコマンドは、停止コマンド CMD12 によっていつでも中止できます。データ転送が終了し、デバイスは転送状態に戻ります。

デバイスがプログラミング中は、読み出しコマンドが許可されません。

注9 すべてのデータ書き込みコマンドは、停止コマンド CMD12 によっていつでも中止できます。CMD7 によってデバイスの選択を解除する前に、書き込みコマンドを停止する必要があります。

注10 デバイスがプログラミング中は、パラメータ設定コマンドは許可されません。

注11 事前に定義されたマルチブロック書き込みに対して正確な書き込みが有効になっている場合、同じ論理アドレスに書き込まれる新しいデータが正常にプログラムされるまで、論理アドレスが示す古いデータは変更されないままにする必要があります。プログラミング中に予期せぬリセットや電源損失が発生した場合でも、操作によってアドレス指定されるデータには未定義のデータが含まれることはありません。

注12 データブロックサイズは SET\_BLOCK\_LEN コマンドによって設定されます。

## 5.5.2 レスポンス

全レスポンスはコマンド行 CMD を経由して送信されます。レスポンス送信は常にレスポンスコードワードに対応する左側のビットから始まります。

コード長はレスポンスタイプに依存します。レスポンスは常に開始ビット「1」より始まり、送信ビット「0」に続きます。タイプ R3 を除くレスポンスは CRC7 によって保護されます。各レスポンスコードワードは終了ビット「1」によって終了されます。

RH850/U2B シリーズにおいて、レスポンスの情報ビットはレジスタ MMCAAnCE\_RESP3~0 を読み出し可能です。応答には5つのタイプがあります。表 5-3 に示します。

- R1/R1b 通常レスポンスコマンド

コード長は 48 ビットで、ビット 39~8 には対応するコマンド後のカードステータスが含まれます。この 32 ビットのステータスは MMCAAnCE\_RESP0 レジスタで読み取ることができます。

R1b は R1 と同じですが、データ DAT0 で送信されるオプションのビジー信号が付いています。カードステータスの詳細については、表 5-4 を参照してください。

- R2 CID/CSD レジスタ

コード長は 136 ビットです。ビット 127~1 には、内部 CRC7 を含む CID または CSD レジスタ値が含まれます。これらの値はレジスタ MMCAAnCE\_RESP3 ~ 0 に格納されます。

- R3 OCR レジスタ

コード長は 48 ビットです。OCR レジスタの内容はビット 39 ~ 8 で送信され、この 32 ビット値は OCR 関連コマンドの後に送信され、MMCAAnCE\_RESP0 レジスタに格納されます。

- R4 初期 I/O

コード長は 48 ビットです。ビット 39 ~ 8 は引数フィールドで、RCA 番号、ステータス ビット、およびレジスタ設定が含まれます。このフィールドは MMCAAnCE\_RESP0 レジスタに保存されます。

- R5 割り込み要求

コード長は 48 ビットです。ビット 39 ~ 8 は引数フィールドで、RCA 番号が含まれます。このフィールドは MMCAAnCE\_RESP0 レジスタに保存できます。

表 5-4 カードステータス

ビット名	ビット位置	ステータス内容	値
ADDRESS_OUT_OF_RANGE	31	アドレス範囲エラー発生なし。	0 <sub>B</sub>
		読み出し／書き込みによって無効なアドレス範囲を設定するか、アクセスします。	1 <sub>B</sub>
ADDRESS_MISALIGN	30	アドレス不一致エラー発生なし。	0 <sub>B</sub>
		読み出し／書き込みによって無効なアドレス範囲を設定するか、アクセスします。	1 <sub>B</sub>
BLOCK_LEN_ERROR	29	ブロック長エラー発生なし。	0 <sub>B</sub>

		CMD6 の引数または定義済のブロック長を無効にします。	1 <sub>B</sub>
ERASE_SEQ_ERROR	28	消去コマンドのシーケンスエラー発生なし。	0 <sub>B</sub>
		消去コマンドのシーケンスが発生しました。	1 <sub>B</sub>
ERASE_PARAM	27	消去パラメータエラー発生なし。	0 <sub>B</sub>
		消去パラメータ選択を無効にします。	1 <sub>B</sub>
WP_VIOLATION	26	書き込み保護違反が発生なし。	0 <sub>B</sub>
		プログラミング保護ブロックが発生。	1 <sub>B</sub>
CARD_IS_LOCKED	25	カードロック解除	0 <sub>B</sub>
		カードロック	1 <sub>B</sub>
LOCK_UNLOCK_FAILED	24	ロック/ロック解除エラー発生なし。	0 <sub>B</sub>
		ロック/ロック解除カードコマンドによってシーケンス又はパスワードエラーを検出します。	1 <sub>B</sub>
COM_CRC_ERROR	23	CRC エラーは発生なし。	0 <sub>B</sub>
		前コマンドの CRC チェックが失敗。	1 <sub>B</sub>
ILLEGAL_COMMAND	22	不正なコマンドを検出。	0 <sub>B</sub>
		不正なコマンドをカードステータスに送信します。	1 <sub>B</sub>
CARD_ECC_FAILED	21	カード ECC エラー発生なし。	0 <sub>B</sub>
		カードに内部 ECC が適用されましたがデータ修正が失敗しました。	1 <sub>B</sub>
CC_ERROR	20	エラー発生無し。	0 <sub>B</sub>
		ホストコマンドに関連したカードエラー発生無し。	1 <sub>B</sub>
ERROR	19	エラー発生無し。	0 <sub>B</sub>
		最後のホストコマンドの実行に関連した一般的なカードエラー発生。	1 <sub>B</sub>
CID/CSD_OVERWRITE	16	エラー発生無し。	0 <sub>B</sub>
		<ul style="list-style-type: none"> <li>CIDレジスタが既書き込まれてオーバーライトできない。</li> <li>または、CSD の読み取り専用セクションがカードの内容と一致しません</li> <li>または、コピーまたは永久書き込み保護ビットの反転を試みました。</li> </ul>	1 <sub>B</sub>
WP_ERASE_SKIP	15	エラー発生無し。	0 <sub>B</sub>
		既存の書き込み保護されたブロックにより、部分的なアドレス域のみが消去されました。	1 <sub>B</sub>
ERASE_RESET	13	エラー発生無し。	0 <sub>B</sub>
		消去シーケンスなしコマンドを受信したため、消去シーケンスは実行前にクリアされました。	1 <sub>B</sub>
CURRENT_STATE	12 to 9	アイドル状態	0000 <sub>B</sub>
		準備状態	0001 <sub>B</sub>
		識別状態	0010 <sub>B</sub>
		スタンバイ状態	0011 <sub>B</sub>
		転送状態	0100 <sub>B</sub>
		データ送信状態	0101 <sub>B</sub>
		データ受信状態	0110 <sub>B</sub>
		プログラミング状態	0111 <sub>B</sub>
		切断状態	1000 <sub>B</sub>
		バステスト状態	1001 <sub>B</sub>
		スリープ状態	1010 <sub>B</sub>
READY_FOR_DATA	8	バスはデータ転送の準備ができていません。	0 <sub>B</sub>
		バスはデータ転送準備完了です。	1 <sub>B</sub>
SWITCH_ERROR	7	エラー発生無し。	0 <sub>B</sub>

		カードは、SWITCH コマンドによって要求された予想モードに切り替わりませんでした。	1B
URGENT_BKOPS	6	エラー発生無し。	0B
		カードはバックグラウンド動作を緊急に実行する必要があります。 ホストは、詳細レベルについて EXT_CSD フィールド BKOPS_STATUS を確認できます。	1B
APP_CMD	5	アプリケーション固有コマンド無効	0B
		アプリケーション固有コマンド有効	1B

コマンドとレスポンスのタイミングについては、JEDEC 規格 JESD84-A441 以降のバージョンを参照してください。

## 5.6 JEDEC 規格比較(eMMC 4.41 と eMMC 5.0)

表 5-5 に、eMMC 4.41 と eMMC 5.0 の相違を示します。

通常、新しい標準バージョンのカードは以前のバージョンに準拠しています。追加機能により、カード上のレジスタ構造と構成が異なります。この相違については 5.7 eMMC レジスタで説明します。

表 5-5 JESD84-A441 と JESD84-B50 機能相違

機能	eMMC バージョン 4.41	eMMC バージョン 5.0
SDR/DDR	SDR and DDR	SDR and DDR
Bus Speed Mode	<ul style="list-style-type: none"> <li>Backward Compatibility with legacy MMC card</li> <li>High Speed</li> </ul>	<ul style="list-style-type: none"> <li>Backward Compatibility with legacy MMC card</li> <li>High Speed</li> <li>HS200</li> <li>HS400</li> </ul>
Hardware Reset	Available	Available
Partitioning	<ul style="list-style-type: none"> <li>General Purpose</li> <li>Enhanced User Data</li> </ul>	<ul style="list-style-type: none"> <li>General Purpose</li> <li>Enhanced User Data</li> <li>Extended Partition Attribute</li> </ul>
Security	<ul style="list-style-type: none"> <li>Erase</li> <li>Trim</li> <li>Secure Erase</li> <li>Secure Trim</li> </ul>	<ul style="list-style-type: none"> <li>Erase</li> <li>Trim</li> <li>Sanitize</li> <li>Secure Erase</li> <li>Secure Trim</li> </ul>
Discard	Available	Available
High Priority Interrupt	Available	Available
Background Operation	Available	Available
Write Reliability	Available	Available
Enhanced Reliable Write	Available	Available
Packed Command	Available	Available
Data Tag	-	Available
Dynamic Capacity	-	Available
Context Management	-	Available
Real Time Clock Info	-	Available
Thermal Spec.	-	Available
Power Off Notification	-	Available
Boot Area Protection	Available	Available
Large Sector Size	Available	Available
Cache Memory	-	Available
Field Firmware Update	-	Available

Production State Awareness	-	Available
Secure Removal Type	-	Available
Device Health Report	-	Available

## 5.7 eMMC レジスタ

表 5-6 の以下の情報レジスタは、カードのステータスを読み取ったり、eMMC カードを設定したりすることができます。

表にリストされているように、OCR、CID、および CSD レジスタにはカード/コンテンツ固有の情報が含まれています。RCA および DSR レジスタには、カード設定パラメータが保存されます。EXT\_CSD レジスタには、カードまたは送信情報と構成パラメータが含まれています。これらのレジスタの値はアクセス可能であるか、関連コマンドによって必要とされます。

表 5-6 eMMC レジスタ

レジスタ名	バイト幅	概要	関連コマンド
CID	16	カード識別番号(識別するためのカード番号です。)	CMD2、10、26
RCA	2	相対カードアドレス(初期化中にホストによって動的に割り当てられるカードシステムアドレスです。)	CMD3、5、7、9、10、12、13、15、39、55
DSR	2	ドライブステージレジスタ(カードの出カドライバを設定します。)	CMD4
CSD	16	カード識別データ(カードの動作条件に関する情報)	CMD9、27
OCR	4	動作条件レジスタ(カードの電圧タイプを識別するために特別なブロードキャストコマンドによって使用されます。)	CMD1
EXT_CSD	512	拡張カード識別データ(カードの機能と選択されたモードに関する情報が含まれます。)	CMD6、8

レジスタフィールド、サイズ、構成の詳細については、JEDEC 規格 JESD84-A441 8 章「カードレジスタ」、または JEDEC 規格の以降のバージョンの関連する章を参照してください。

eMMC4.41 と eMMC5.0 を比較すると、CID、RCA、DSR、CSD、OCR レジスタのレジスタ構造はほぼ同じです。

拡張 CSD EXT\_CSD レジスタは以下の相違点が含まれます。

- 非予約領域は同じ構造を維持し、一部のバイトには eMMC5.0 のより多くの選択が含まれます。例) HS\_TIMING
- eMMC 4.41 のこのレジスタの予約領域は、eMMC 5.0 のセキュリティ、FFU 等のパラメータまたは設定に使用されます。



## 6. モジュールのポート設定

本章では、MMCA アプリケーションのポート設定を説明します。

### 6.1 外部入出力

表 6-1 に、RH850/U2B デバイス上の MMCA モジュールの外部入出力端子を示します。これらの端子は eMMC アプリケーションに使用され、カードに接続されます。

表 6-1 外部入出力と MMCA 対応端子機能

信号名	種類	対応端子	ポート番号	ポート機能	I/O 方向
MMCA0CLK	MMCA クロック信号	P13	0	兼用機能 5 <sup>注1</sup>	出力
MMCA0CMD	MMCA コマンド ／レスポンス線	P14	5	兼用機能 8 <sup>注2</sup>	入出力
MMCA0DAT0	MMCA データ線	P13	1	兼用機能 5	
MMCA0DAT1			2		
MMCA0DAT2			3		
MMCA0DAT3		P14	1	兼用機能 7	
MMCA0DAT4			0		
MMCA0DAT5			2		
MMCA0DAT6			3		
MMCA0DAT7	4	兼用機能 3			
RESETOUT	MCU 内部でのリセット発生と 同時に外部機器をリセットする リセット出力	P27	0	特殊 I/O 機能 <sup>注3</sup>	

注1. 対応する端子は兼用モードソフトウェア I/O 制御で動作し、端子は兼用機能として動作し、入出力方向は PMn.PMn\_m ビットを 1/0 に設定することで選択されます。

動作モードを設定するには、PMcN、PIPCn、PFCEAEn、PFCAEn、PFCEn、および PFCn レジスタを設定する必要があります。表 6-2 にレジスタ設定の概要を示します。

詳細は HW ユーザーズマニュアル R01UH0923EJxxxx 2 章「端子機能」をご参照ください。

注2. 対応する端子は兼用モード直接 I/O 制御で動作し、端子は兼用機能として動作し、入出力方向は周辺機能によって選択されます。

動作モードを設定するには、PMcN、PIPCn、PFCEAEn、PFCAEn、PFCEn、および PFCn レジスタを設定する必要があります。表 6-3 にレジスタ設定の概要を示します。

詳細は HW ユーザーズマニュアル R01UH0923EJxxxx 2 章「端子機能」をご参照ください。

注3. この端子は、リセット中およびリセット後に外部デバイスに Low レベルで駆動します。これは、あらゆる種類のリセット (DeepSTOP リセット、モジュールリセット、および JTAG リセットを除く) に有効であり、関連するレジスタがユーザー プログラムによって変更されるまで Low レベルで駆動し続けます。

表 6-2 兼用機能選択(ソフトウェア I/O 制御)

兼用機能	ビット名							
	PMCn_m	PIPCn_m	PFCEAEn_m	PFCAEn_m	PFCEn_m	PFCn_m		
兼用機能モード 1	1	0	0	0	0	0		
兼用機能モード 2						1		
兼用機能モード 3					1	0		
兼用機能モード 4						1		
兼用機能モード 5				1	0	0	0	
兼用機能モード 6							1	
兼用機能モード 7						1	0	
兼用機能モード 8							1	
兼用機能モード 9			1	0	0	0		
兼用機能モード 10						1		
兼用機能モード 11						1	0	
兼用機能モード 12							1	
兼用機能モード 13					1	0	0	0
兼用機能モード 14								1
兼用機能モード 15							1	0
兼用機能モード 16								1

表 6-3 兼用機能選択(直接 I/O)

兼用機能	ビット名							
	PMCn_m	PIPCn_m	PFCEAEn_m	PFCAEn_m	PFCEn_m	PFCn_m		
兼用機能モード 1	1	1	0	0	0	0		
兼用機能モード 2						1		
兼用機能モード 3					1	0		
兼用機能モード 4						1		
兼用機能モード 5				1	0	0	0	
兼用機能モード 6							1	
兼用機能モード 7						1	0	
兼用機能モード 8							1	
兼用機能モード 9			1	0	0	0		
兼用機能モード 10						1		
兼用機能モード 11						1	0	
兼用機能モード 12							1	
兼用機能モード 13					1	0	0	0
兼用機能モード 14								1
兼用機能モード 15							1	0
兼用機能モード 16								1

## 6.2 ポート出力バッファドライブ強度

一般的に、ポートは高周波数で信号の完全性を維持するためにより多くの電流を必要とします。したがって、すべての出力端子を最高のドライブ強度に設定することをお勧めします。この場合、PUCn および PDSCn レジスタを使用した MMCA 出力のドライブ強度 2 です。

詳細は HW ユーザーズマニュアル R01UH0923EJxxxx 表 2.37「端子機能」をご参照ください。

### 6.3 ポート書き込み保護

上記のレジスタに書き込む前に、ポートキーコード保護レジスタ PKCPROT およびポート書き込み許可レジスタ PWE を設定して、ポートの書き込みプロセスを有効にする必要があります。

詳細は RH850/U2B HW ユーザーズマニュアル *R01UH0923EJxxxx* をご参照ください。

## 7. モジュールのクロック設定

MMCA モジュール通信およびレジスタアクセスクロックは、最大周波数 80 MHz の CLK\_HSB です。

クロック供給とそれに対応する設定の詳細については、RH850/U2B HW ユーザーズマニュアル R01UH0923EJxxxx をご参照ください。

周辺機器へのクロック接続を有効にするには、ビット MSR\_MMCA.MS\_MMCA\_0 を 0 にクリアする必要があります。

このレジスタに書き込む前に、キーコード保護レジスタ MSRKCPROT に A5A5A501<sub>H</sub> を設定して、書き込み保護を無効にする必要があります。ライトプロテクトが必要な場合は、クロック設定後に MSRKCPROT レジスタに A5A5A500<sub>H</sub> を書き込んでください。

## 8. 代表的な eMMC 動作のソフトウェア手順とモジュール設定

本章はソフトウェア手順と関連構成を説明します。本章では、ホストは RH850/U2B デバイスに関連します。

本章で説明されているレジスタの詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 20.3 「レジスタ」(マルチメディアカードインターフェース)を参照ください。

### 8.1 カードリセット

ホストは表 8-1 で示される動作によってカードをリセットできます。

表 8-1 カードリセット動作

ホスト動作		リセット種類	リセット前状態
電源をオフにして再度オン	ブート許可	ハードウェア	アイドル前状態
	ブート禁止		アイドル状態
カードに H/W リセット信号を出力			アイドル前状態
CMD0 送信	引数 00000000 <sub>H</sub>	ソフトウェア	アイドル状態
	引数 F0F0F0F0 <sub>H</sub>		アイドル前状態

図 8-1 CMD0 によるカードリセットのソフトウェア手順 図 8-1 に CMD0 送信によるソフトウェアリセット手順を示します。

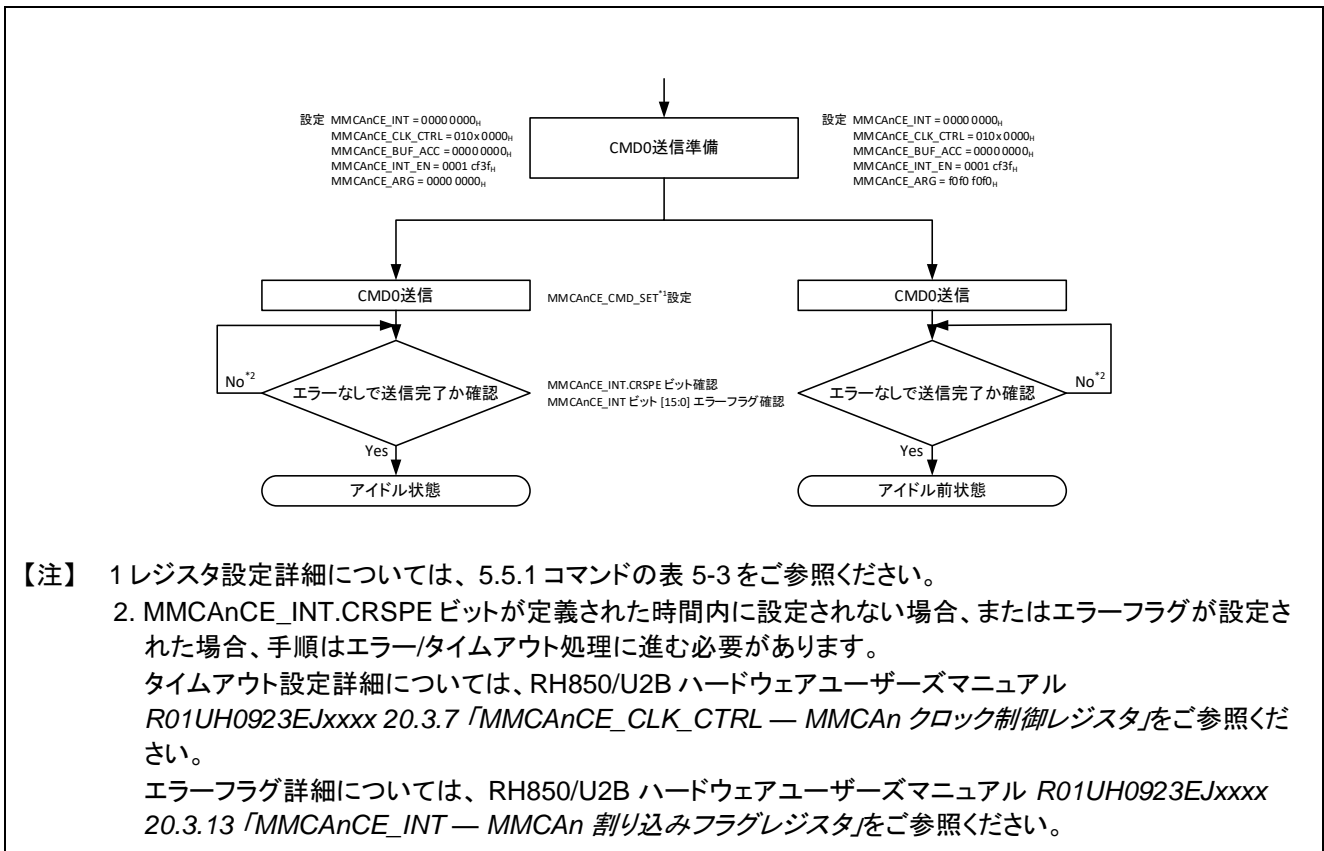
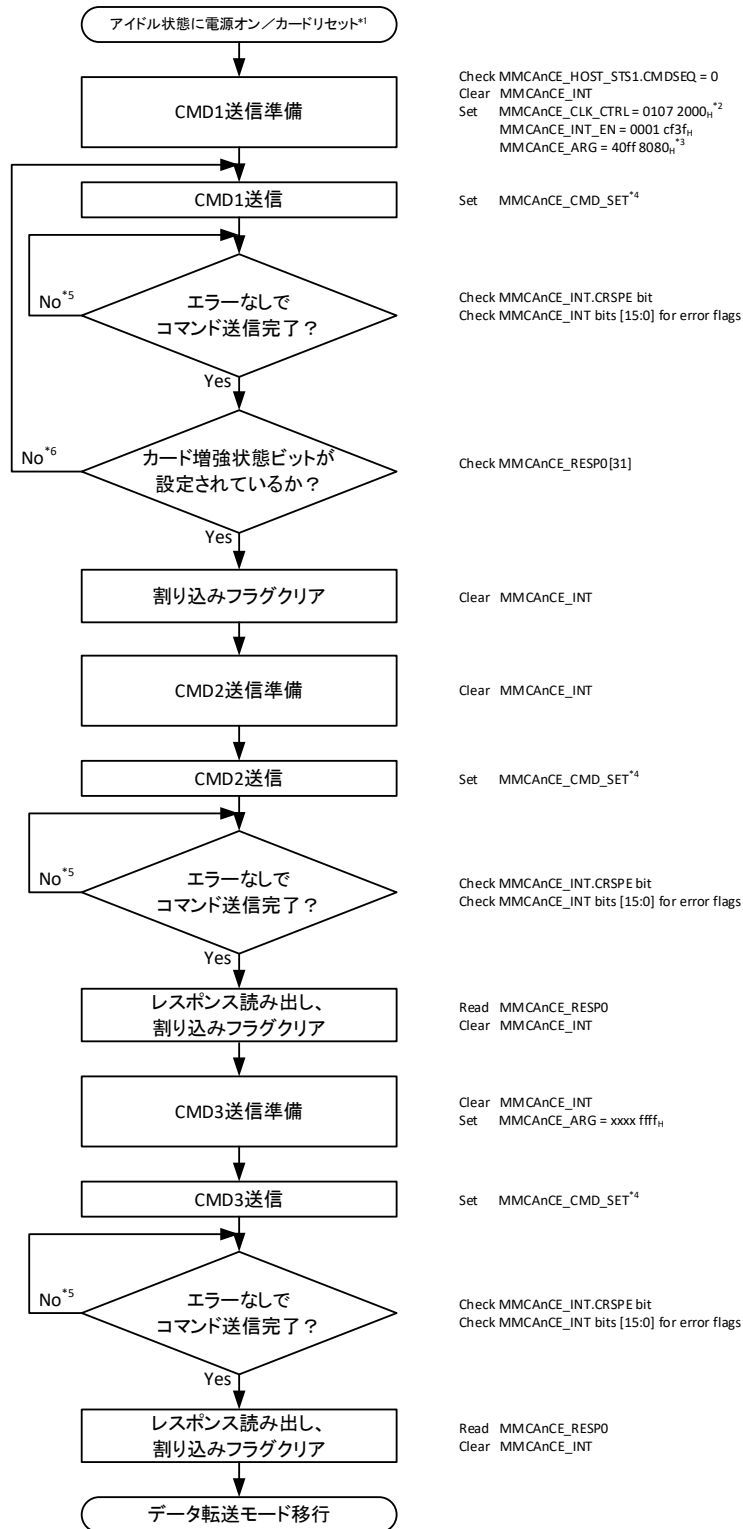


図 8-1 CMD0 によるカードリセットのソフトウェア手順

### 8.2 カード識別

「5.4 ステートマシン」に関しては、電源投入後、またはカードがアイドル状態にリセットされた後、データ転送モードに入る前にカードを識別する必要があります。ホストは CMD 1、2、および 3 を送信して、電源投入ステータスを確認

認し、識別情報を確認し、さらなるアプリケーションのために接続されたデバイスに短いカード番号を割り当てます。  
図 8-2 にカード識別のためのホストソフトウェア手順を示します。



- 【注】 1. 詳細と手順については、「8.1 カードリセット」をご参照ください。  
2. 識別モードのクロックは最大 400 kHz である必要があります。このクロック分周器は、このモードの最大クロック周波数の最小設定を提供します。

ホストからの MMCA クロック出力は、RH850/U2B ハードウェアユーザーズマニュアル 20.3.7 「MMCA<sub>n</sub>CE\_CLK\_CTRL — MMCA<sub>n</sub> クロック制御レジスタ」をご参照ください。

3. 表 5-3 に従って、引数はビット [31] のない OCR レジスタ値に設定されます。  
ここでの値は、ルネサス拡張 eMMC/SFMA ボード上の Swissbit EM-26 シリーズのデバイス SFEM4096B1EA1TO-I-GE-111-E02 に関連しています。アプリケーションで別のデバイスが接続されている場合は、デバイスのデータシートで OCR レジスタの値を確認してください。
4. レジスタ設定については、「5.3 バスプロトコルまたはスピードモード」の表 5-3 をご参照ください。
5. MMCA<sub>n</sub>CE\_INT.CRSPE ビットが定義された時間内に設定されない場合、またはエラーフラグが設定された場合、フローはエラー/タイムアウト処理に進む必要があります。  
タイムアウト設定については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 20.3.7 「MMCA<sub>n</sub>CE\_CLK\_CTRL — MMCA<sub>n</sub> クロック制御レジスタ」をご参照ください。  
エラーフラグ詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 18.3.13 「MMCA<sub>n</sub>CE\_INT — MMCA<sub>n</sub> 割り込みフラグレジスタ」をご参照ください。

図 8-2 カード識別のソフトウェア手順

### 8.3 構成カードレジスタと基本設定

「5.4 ステートマシン」により、レジスタ構成、転送設定、データ送信などの動作は、カード識別モードまたはカード識別後に実行可能です。

カード構成及び送信設定のパラメータのほとんどは、カードレジスタに含まれます。

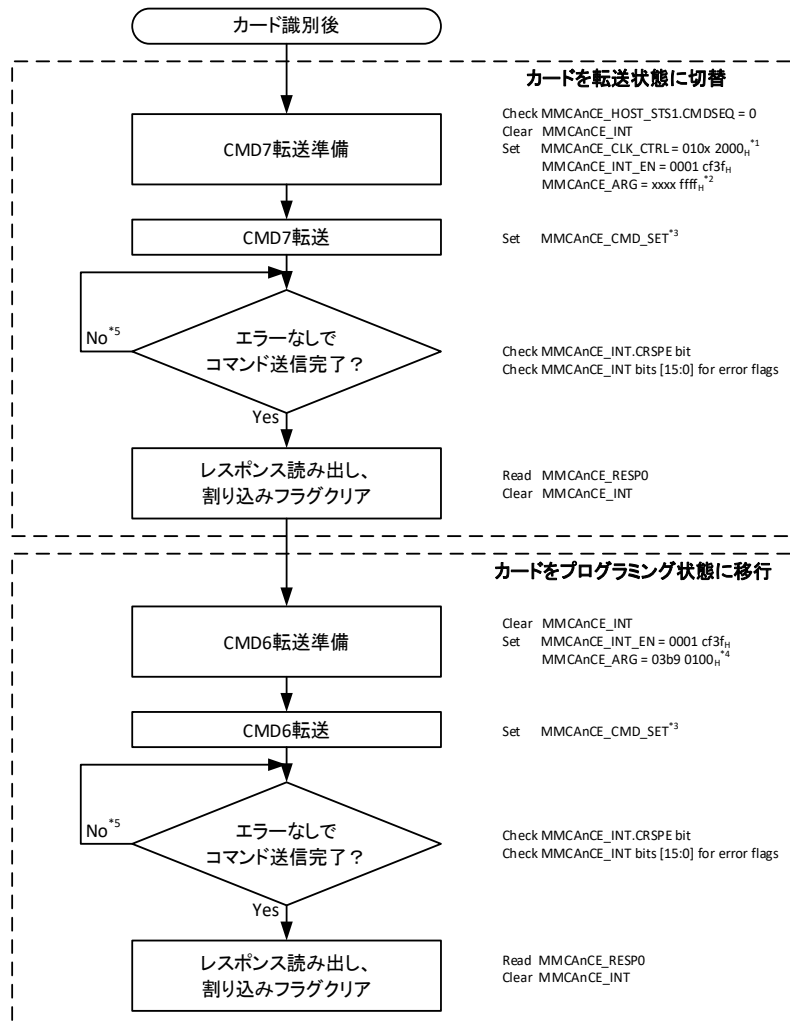
一部のレジスタ設定は、RCA レジスタや DSR レジスタの設定など、対応する引数を指定した簡単なコマンドを使用してレジスタにアクセスすることで行うことができます。

CID、CSD、EXT\_CSD などの他のレジスタは、より大きなデータ幅を含み、書き込みにはデータ送信またはプログラミング プロセスが必要ですが、CMD7 によってカードが転送状態に切り替わった後に設定/プログラム可能です。カードを転送状態に切り替えるフローは、図 8-3 の最初の破線ボックス内に含まれています。この図は、カードの EXT\_CSD レジスタで高速モードを設定する例を示しています。EXT\_CSD レジスタへの他の設定の場合（ブート設定やコマンド セット設定など）、構成と手順は同様ですが、その他の対応する引数が必要です。CID または CSD レジスタをプログラムするには、カードが転送状態に入った後に、関連する CMD26 または CMD27 を実行する必要があります。

データ転送時のブロック情報設定や消去動作時の開始/終了アドレス設定など、コマンド送信前に必要なカードレジスタへの書き込みを行わない基本設定もあります。

図 8-4 にこれらの基本設定のフローを示します。

この章で説明されていない詳細設定手順については、図 5-5 のステートマシン図と表 5-3 のコマンド設定を参照ください。



- 【注】
- カード識別を完了し、データ転送モードに入ると、送信に許可される最大クロックがデフォルトの周波数の26MHzに更新されます。  
RH850/U2B デバイスの MMCA 周辺クロックとそのクロック分周器の設定を考慮すると、この場合、モジュールの最大通信クロックは20MHzに設定できるため、ここでのクロック分周器「x」の最小設定は1Hになります。
  - 「xxxx」には、ホストから要求されるカードの RCA 番号を入力する必要があります。この数値は CMD3 によって設定されます。詳細については、図 8-2 をご参照してください。
  - レジスタ設定の詳細については、「5.5.1 コマンド」の表 5-3 をご参照ください。
  - アクセスモード、ポイントバイト、設定値、およびコマンドセットは、CMD6 が送信される前に32ビットの引数で設定できます。  
ここで、03B9 0100H は、デフォルトの転送速度モードを高速モードに切り替えるために使用されます。
  - MMCAnCE\_INT.CRSPE ビットが定義された時間内に設定されない場合、またはエラーフラグが設定された場合、フローはエラー/タイムアウト処理に進む必要があります。  
タイムアウトタイミングの詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 20.3.7「MMCAnCE\_CLK\_CTRL — MMCAn クロック制御レジスタ」をご参照ください。エラーフラグの詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 18.3.13「MMCAnCE\_INT — MMCAn 割り込みフラグレジスタ」をご参照ください。

図 8-3 高速モード設定のソフトウェア手順



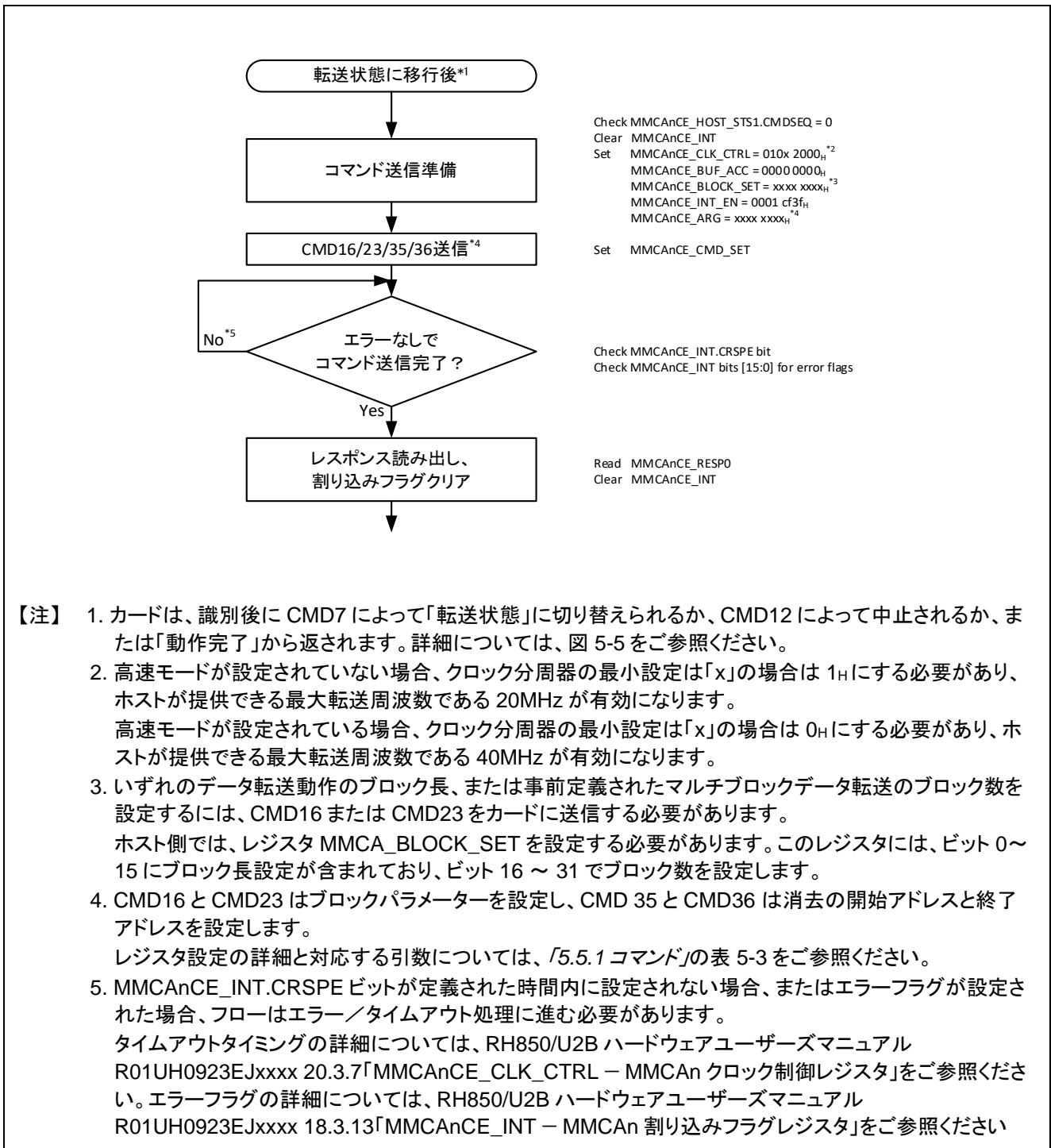


図 8-4 消去設定のソフトウェア手順

## 8.4 カードレジスタ読み出し

ホストは次の動作のカード情報を取得するためのカードレジスタを読み出し可能です。

読み出し手順は対象レジスタによって異なります。

- CID や CSD 等のレジスタの場合、レジスタの値はコマンド行上で転送され、応答レジスタ MMCAnCE\_RESP0～3 に格納されます。

図 8-5 は読み出し動作フローを示します。

- EXT\_CSD レジスタ の場合、レジスタには 512 バイトが含まれるため、その値はデータ行で転送されます。

図 8-6 は EXT\_CSD レジスタの読み出しフローを示します。

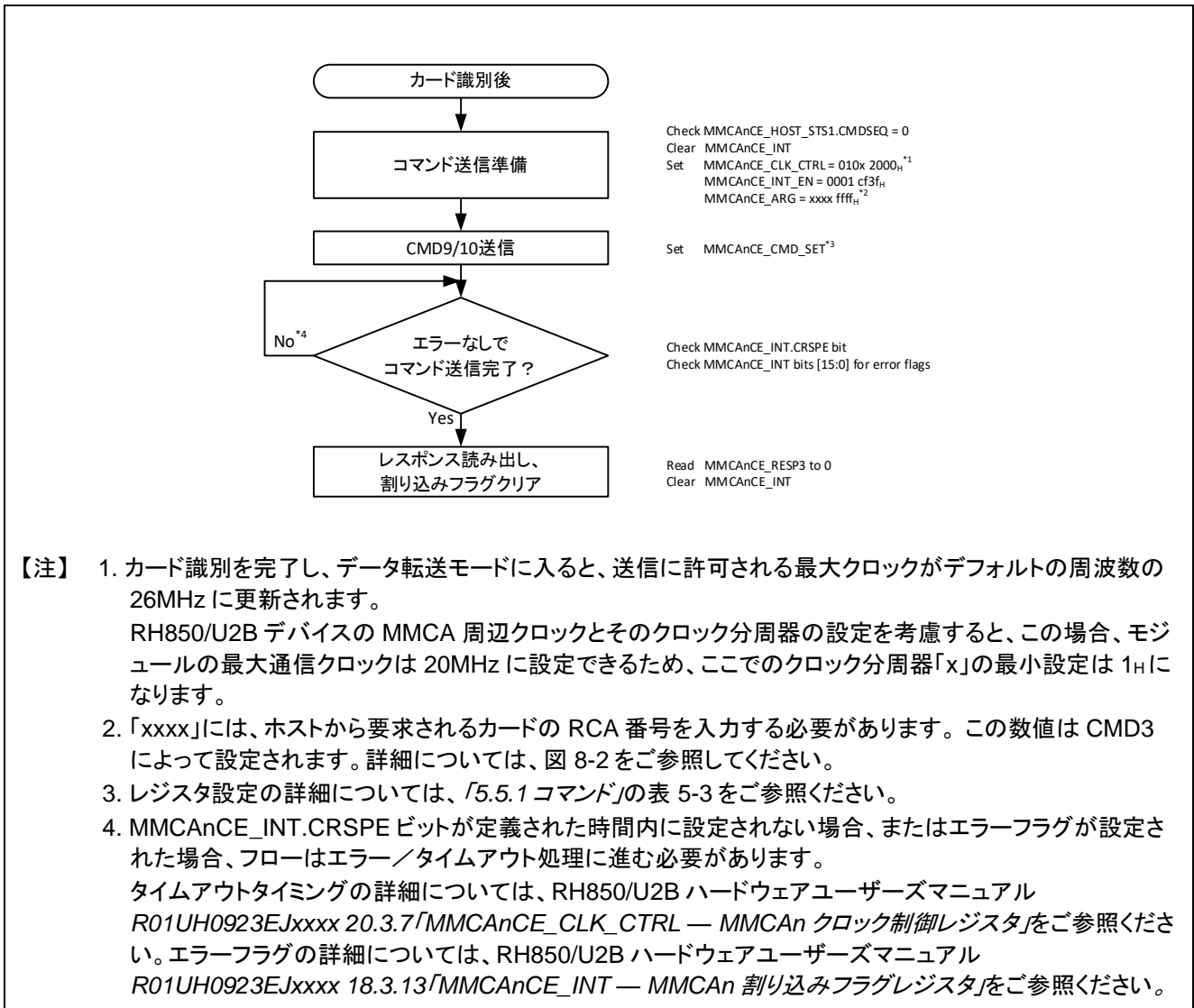
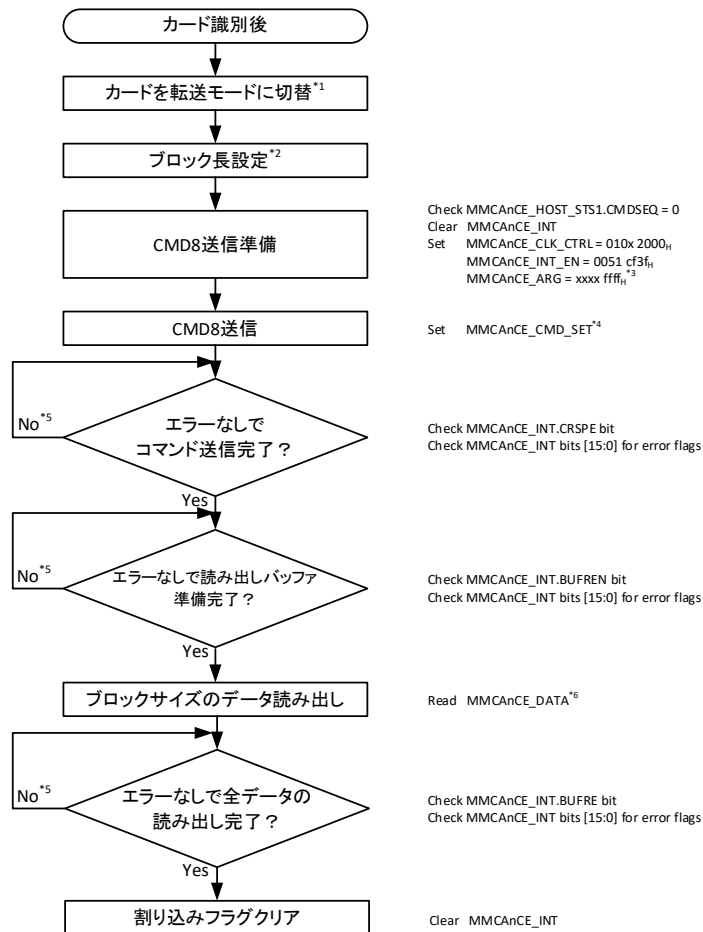


図 8-5 CID/CSD レジスタ読み出しフローのソフトウェア手順

CID または CSD レジスタの値は 17 バイトのレスポンスによって転送され、含まれる 128 の情報ビットはホストの応答レジスタ内に格納されます。

- MMCAnCE\_RESP3 はレスポンスのビット 96~127 を格納します。
- MMCAnCE\_RESP2 はレスポンスのビット 64~95 ビットを格納します。
- MMCAnCE\_RESP1 はレスポンスのビット 32~63 ビットを格納します。
- MMCAnCE\_RESP0 はレスポンスの 0~31 ビットを格納します。ビット 0 は常に「1」の終了ビットで、ビット 1 から CID / CSD レジスタの内容が開始されます。

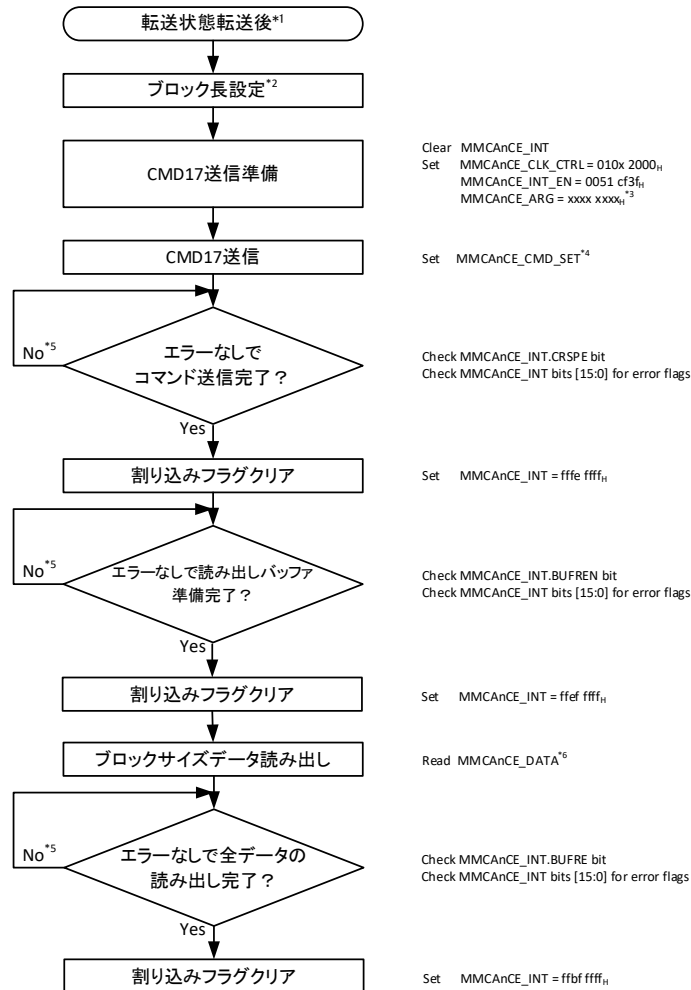


- 【注】
1. 詳細は、図 8-3 の破線ボックス内の「カードを転送状態に切替」をご参照ください。
  2. 詳細は図 8-4 をご参照ください。完了レジスタを読み出すため、ブロック長を 200H に設定すること推奨します。
  3. 「xxxx」には、ホストから要求されるカードの RCA 番号を入力する必要があります。この数値は CMD3 によって設定されます。詳細については、図 8-2 をご参照してください。
  4. レジスタ設定の詳細については、「5.5.1 コマンド」の表 5-3 をご参照ください。
  5. MMCAAnCE\_INT.CRSPE ビットが定義された時間内に設定されない場合、またはエラーフラグが設定された場合、フローはエラー/タイムアウト処理に進む必要があります。  
タイムアウトタイミングの詳細については、RH850/U2B ハードウェアユーザズマニュアル R01UH0923EJxxxx 20.3.7「MMCAAnCE\_CLK\_CTRL — MMCAAn クロック制御レジスタ」をご参照ください。エラーフラグの詳細については、RH850/U2B ハードウェアユーザズマニュアル R01UH0923EJxxxx 18.3.13「MMCAAnCE\_INT — MMCAAn 割り込みフラグレジスタ」をご参照ください。
  6. 完了レジスタを読み出すため、ブロック長を 200H に設定します。これは、バッファレジスタ MMCAAnCE\_DATA を 128 回読み取る必要があります。

図 8-6 EXT\_CSD レジスタ読み出しソフトウェア手順

## 8.5 単一ブロック読み出し

単一ブロックのみが必要とされる場合、ホストは CMD17 を使用してカード上のデータを読み取り可能です。図 8-7 に単一ブロック読み出しのソフトウェア手順を示します。



- 【注】
- カードは、識別後に CMD7 によって「転送状態」に切り替えられるか、CMD12 によって中止されるか、または「動作完了」から返されます。詳細については、図 5-5 をご参照ください。
  - 詳細は、図 8-4 をご参照ください。  
バイトサイズは、ホスト側で基本的に 1~512 バイトで設定可能です。  
ルネサス拡張 eMMC ボード Y-RH850-EMMC-SFMA-EXT-BRD がアプリケーションに使用される場合、ボード上のカードが複数ブロック読み出しに非対応なため、ブロック長を 200<sub>H</sub> に設定することを推奨します。  
他カードが回路に接続されている場合、対応するデータシートをご参照ください。
  - 引数は読み出すためのカード上のブロックアドレスを指定します。  
ルネサス拡張 eMMC ボード Y-RH850-EMMC-SFMA-EXT-BRD がアプリケーションに使用される場合、このセクターアドレスを設定してください。
  - レジスタ設定の詳細については、「5.5.1 コマンド」の表 5-3 をご参照ください。
  - MMCAncE\_INT.CRSPE ビットが定義された時間内に設定されない場合、またはエラーフラグが設定された場合、フローはエラー/タイムアウト処理に進む必要があります。  
タイムアウトタイミングの詳細については、RH850/U2B ハードウェアユーザーズマニュアル

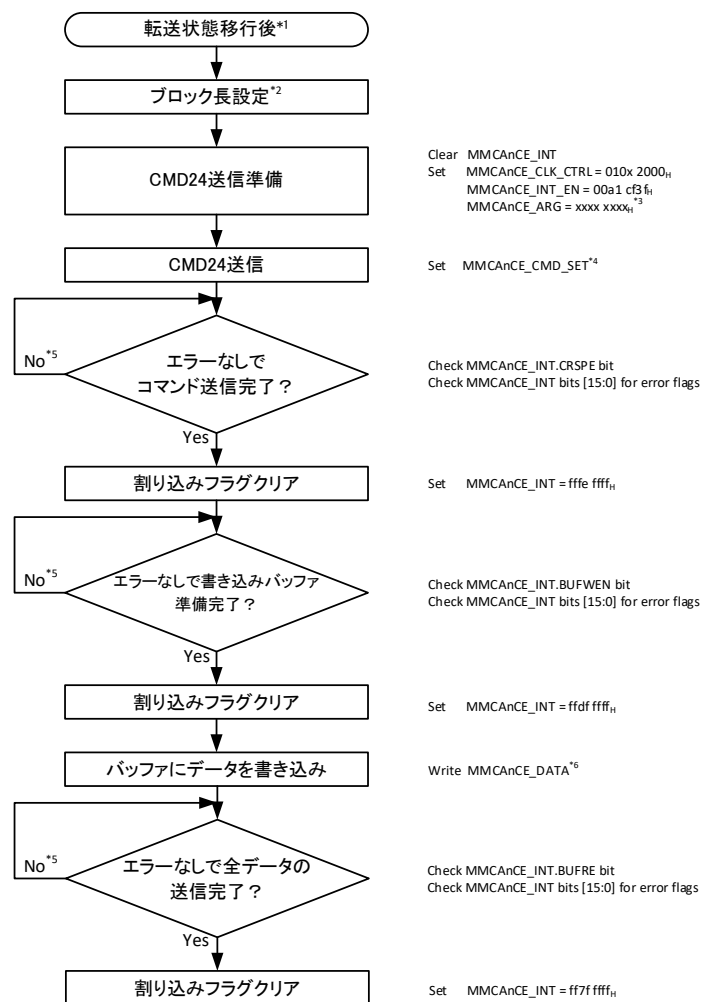
R01UH0923EJxxxx 20.3.7「MMCAnCE\_CLK\_CTRL — MMCAn クロック制御レジスタ」をご参照ください。エラーフラグの詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 18.3.13「MMCAnCE\_INT — MMCAn 割り込みフラグレジスタ」をご参照ください。

6. 完了レジスタを読み出すため、ブロック長を 200H に設定します。これは、バッファレジスタ MMCAnCE\_DATA を 128 回読み取る必要があります。

図 8-7 単一ブロック読み出しのソフトウェア手順

## 8.6 単一ブロック書き込み

単一ブロックのみが必要とされる場合、ホストは CMD24 を使用してカード上にデータを書き込み可能です。図 8-7 に単一ブロック読み出しのソフトウェア手順を示します。



- 【注】
- カードは、識別後に CMD7 によって「転送状態」に切り替えられるか、CMD12 によって中止されるか、または「動作完了」から返されます。詳細については、図 5-5 をご参照ください。
  - 詳細は、図 8-4 をご参照ください。  
バイトサイズは、ホスト側で基本的に 1~512 バイトで設定可能です。  
ルネサス拡張 eMMC ボード Y-RH850-EMMC-SFMA-EXT-BRD がアプリケーションに使用される場合、ボード上のカードが複数ブロック読み出しに非対応なため、ブロック長を 200H に設定することを推奨します。

- 他カードが回路に接続されている場合、対応するデータシートをご参照ください。
3. 引数は読み出すためのカード上のブロックアドレスを指定します。  
ルネサス拡張 eMMC ボード Y-RH850-EMMC-SFMA-EXT-BRD がアプリケーションに使用される場合、このセクターアドレスを設定してください。
  4. レジスタ設定の詳細については、「5.5.1 コマンド」の表 5-3 をご参照ください。
  5. MMCAnCE\_INT.CRSPE ビットが定義された時間内に設定されない場合、またはエラーフラグが設定された場合、フローはエラー/タイムアウト処理に進む必要があります。  
タイムアウトタイミングの詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 20.3.7「MMCAnCE\_CLK\_CTRL — MMCAn クロック制御レジスタ」をご参照ください。エラーフラグの詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 18.3.13「MMCAnCE\_INT — MMCAn 割り込みフラグレジスタ」をご参照ください。
  6. 完了レジスタを読み出すため、ブロック長を 200H に設定します。これは、バッファレジスタ MMCAnCE\_DATA を 128 回読み取る必要があります。

図 8-8 単一ブロック書き込みのソフトウェア手順

## 8.7 複数ブロック読み出し

ホストが多数のブロックを読み出すことも可能です。これは複数ブロック読み出しと呼ばれ、CMD18 によって実行できます。

複数ブロック読み出しにおいては、それぞれのブロックは 512 バイト長を有します。

CMD18 が送信される前に読み出すブロックの数が定義されている場合、ホストは定義された量のブロックをカウントして読み出すことが可能です。これが既定複数ブロック読み出しです。

CMD18 で読み出すブロック番号が定義されていない場合は、読み出す最後のバイトのアドレスを使用して送信終了を定義可能です。ホスト上で CMD12 の自動発行が有効になっている場合、ホストはカードに CMD12 を自動的に発行し、最後のブロックが読み取られた後にプロセスを中止します。これが無制限複数ブロック読み出しです。

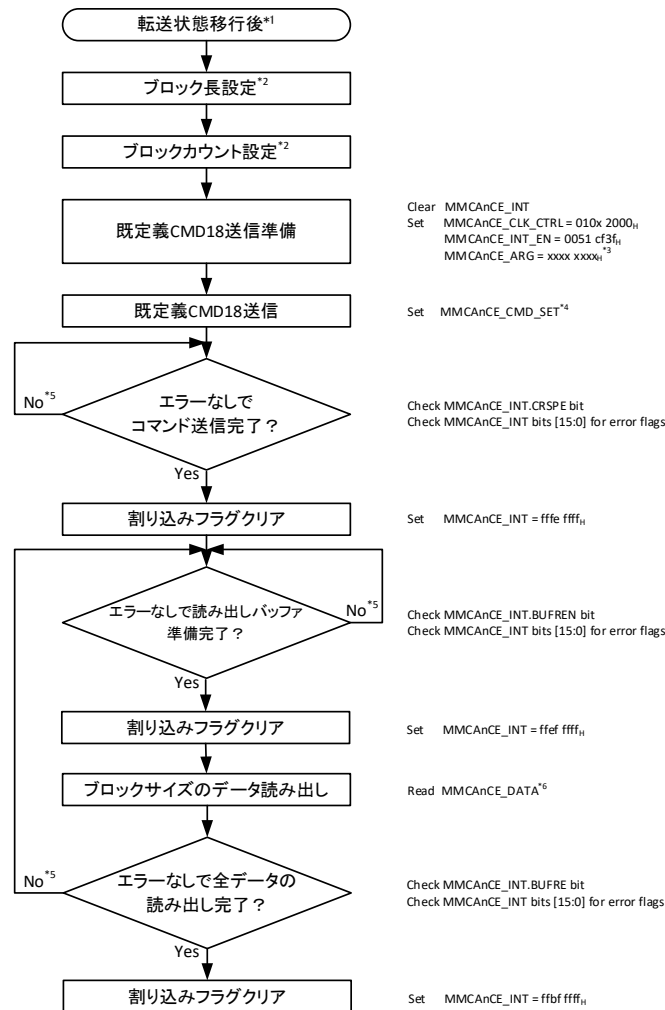
ホスト側の設定と既定および無制限複数ブロック読み出しのソフトウェア手順については、「8.7.1 既定義」と「8.7.2 無制限」で各々説明します。

### 8.7.1 既定義

既定義複数ブロック読み出しにおいて、CMD12 の自動発行は無効になり、ホストコマンド設定レジスタは既定義 CMD18 で構成されます。この MMCAnCE\_CMD\_SET レジスタの設定値を表 5-3 に示します。

図 8-9 に既定義複数ブロック読み出し手順を示します。

複数ブロック読み出しコマンド CMD18 がカードに送信された後、すべてのデータブロックがホストに送信されるまで、読み出しバッファは常に次のブロック (512 バイト) を読み取り準備します。カードデータはホストに送信され、読み出しバッファに格納されます。MMCAnCE\_DATA レジスタを読み出すと読み出しバッファにアクセスし、ブロックごとにレジスタを 128 回読み取る必要があります。ブロックが読み出し完了後、読み出しバッファは次のブロックの読み出し準備を開始します。



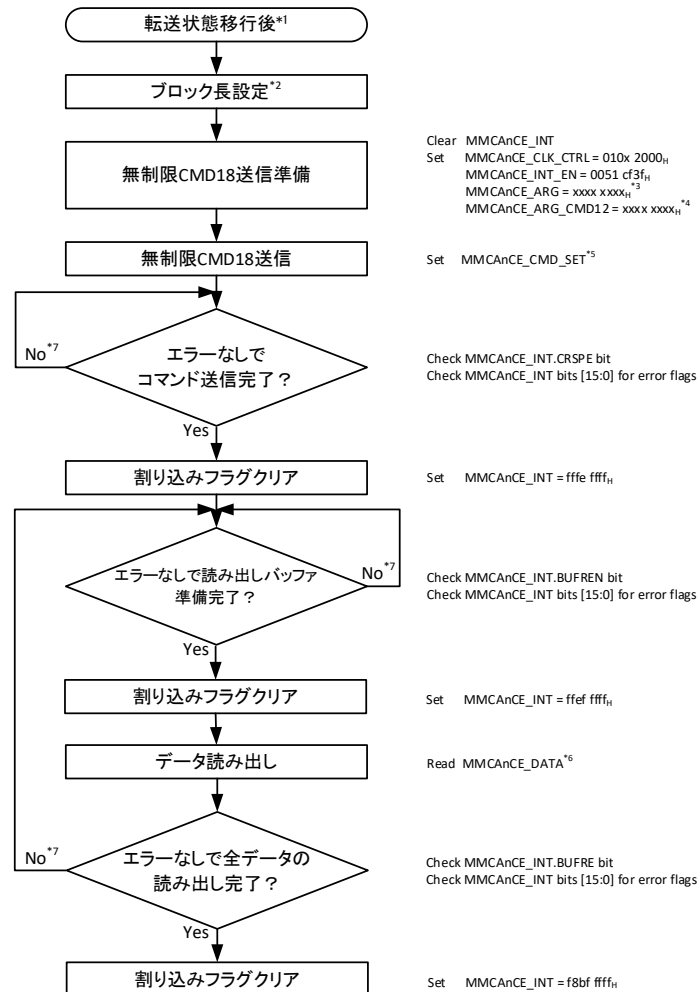
- 【注】
- カードは、識別後に CMD7 によって「転送状態」に切り替えられるか、CMD12 によって中止されるか、または「動作完了」から返されます。詳細については、図 5-5 をご参照ください。
  - 詳細は、図 8-4 をご参照ください。  
複数ブロック転送の場合、転送ブロックサイズを 512 バイトに設定する必要があり、転送ブロック数は 0 以外の任意の値を設定可能です。
  - 引数は最初に読み出されるブロックのアドレスを指定します。  
ルネサス拡張 eMMC ボード Y-RH850-EMMC-SFMA-EXT-BRD がアプリケーションに使用される場合、このセクターアドレスを設定してください。
  - レジスタ設定の詳細については、「5.5.1 コマンド」の表 5-3 をご参照ください。
  - MMCAAnCE\_INT.CRSPE ビットが定義された時間内に設定されない場合、またはエラーフラグが設定された場合、フローはエラー/タイムアウト処理に進む必要があります。  
タイムアウトタイミングの詳細については、RH850/U2B ハードウェアユーザズマニュアル R01UH0923EJxxxx 20.3.7「MMCAAnCE\_CLK\_CTRL – MMCAAn クロック制御レジスタ」をご参照ください。エラーフラグの詳細については、RH850/U2B ハードウェアユーザズマニュアル R01UH0923EJxxxx 18.3.13「MMCAAnCE\_INT – MMCAAn 割り込みフラグレジスタ」をご参照ください。
  - それぞれのブロックにおいて、レジスタ MMCAAnCE\_DATA を 128 回読み出す必要があります。

図 8-9 既定義複数ブロック読み出しのソフトウェア手順

## 8.7.2 無制限

無制限複数ブロック読み出しの場合、CMD12の自動発行が有効となり、ホストコマンド設定レジスタは無制限CMD18で設定されます。このMMCAAnCE\_CMD\_SETレジスタの設定値は表5-3にて参照します。

図8-10に無制限複数ブロック読み出し手順を示します。



- 【注】
- カードは、識別後にCMD7によって「転送状態」に切り替えられるか、CMD12によって中止されるか、または「動作完了」から返されます。詳細については、図5-5をご参照ください。
  - 詳細は、図8-4をご参照ください。  
ホスト側では、複数ブロック転送の場合、転送ブロックサイズを512バイトに設定する必要があり、転送ブロック数は、最初のアドレスと最後のアドレスの間のブロック数より大きい任意の値に設定できます。  
例) MMCAAnCE\_ARG\_CMD12 - MMCAAnCE\_ARG + 1
  - 引数は最初に読み出されるブロックのアドレスを指定します。  
ルネサス拡張 eMMC ボード Y-RH850-EMMC-SFMA-EXT-BRD がアプリケーションに使用される場合、このセクターアドレスを設定してください。
  - レジスタ MMCAAnCE\_ARG\_CMD12 は最後に読み出されるブロックのアドレスを指定します。
  - レジスタ設定の詳細については、「5.5.1 コマンド」の表5-3をご参照ください。
  - MMCAAnCE\_INT.CRSPEビットが定義された時間内に設定されない場合、またはエラーフラグが設定された場合、フローはエラー/タイムアウト処理に進む必要があります。  
タイムアウトタイミングの詳細については、RH850/U2B ハードウェアユーザーズマニュアル



R01UH0923EJxxxx 20.3.7「MMCAAnCE\_CLK\_CTRL – MMCAAn クロック制御レジスタ」をご参照ください。エラーフラグの詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 18.3.13「MMCAAnCE\_INT – MMCAAn 割り込みフラグレジスタ」をご参照ください。  
7. それぞれのブロックにおいて、レジスタ MMCAAnCE\_DATA を 128 回読み出す必要があります。

図 8-10 無制限複数ブロック読み出しのソフトウェア手順

## 8.8 複数ブロック書き込み

読み出しプロセスと同様に、ホストは複数ブロック書き込みコマンド CMD25 を使用して、一定量のブロックをカードに一度に書き込むこともできます。

それぞれのブロックは 512 バイト長を有します

CMD25 が送信される前に書き込むブロックの数が定義されている場合、ホストは定義された量のブロックをカウントして書き込むことが可能です。これが既定義複数ブロック書き込みです

CMD25 に書き込まれるブロック番号が定義されていない場合は、書き込まれる最後のバイトのアドレスを使用して送信終了を定義可能です。ホスト上で CMD12 の自動発行が有効になっている場合、ホストはカードに CMD12 を自動的に発行し、最後のブロックが書き込まれた後にプロセスを中止します。これが無制限複数ブロック書き込みです。

ホスト側の設定と既定義および無制限複数ブロック書き込みのソフトウェア手順については、「8.8.1 既定義」と「8.8.2 無制限」で各々説明します。

### 8.8.1 既定義

既定義複数ブロック書き込みにおいて、CMD12 の自動発行は無効になり、ホストコマンド設定レジスタは既定義 CMD25 で構成されます。この MMCAAnCE\_CMD\_SET レジスタの設定値を表 5-3 に示します。

図 8-9 に既定義複数ブロック読み出し手順を示します。

複数ブロック書き込みコマンド CMD25 がカードに送信された後、すべてのデータブロックがホストに送信されるまで、書き込みバッファは常に次のブロック (512 バイト) の取得を準備します。データは MMCAAnCE\_DATA レジスタに書き込まれ、書き込みバッファにアクセスします (ブロックごとに 128 回)。ブロックが書き込み完了後、書き込みバッファは次のブロックの書き込み準備を開始します。

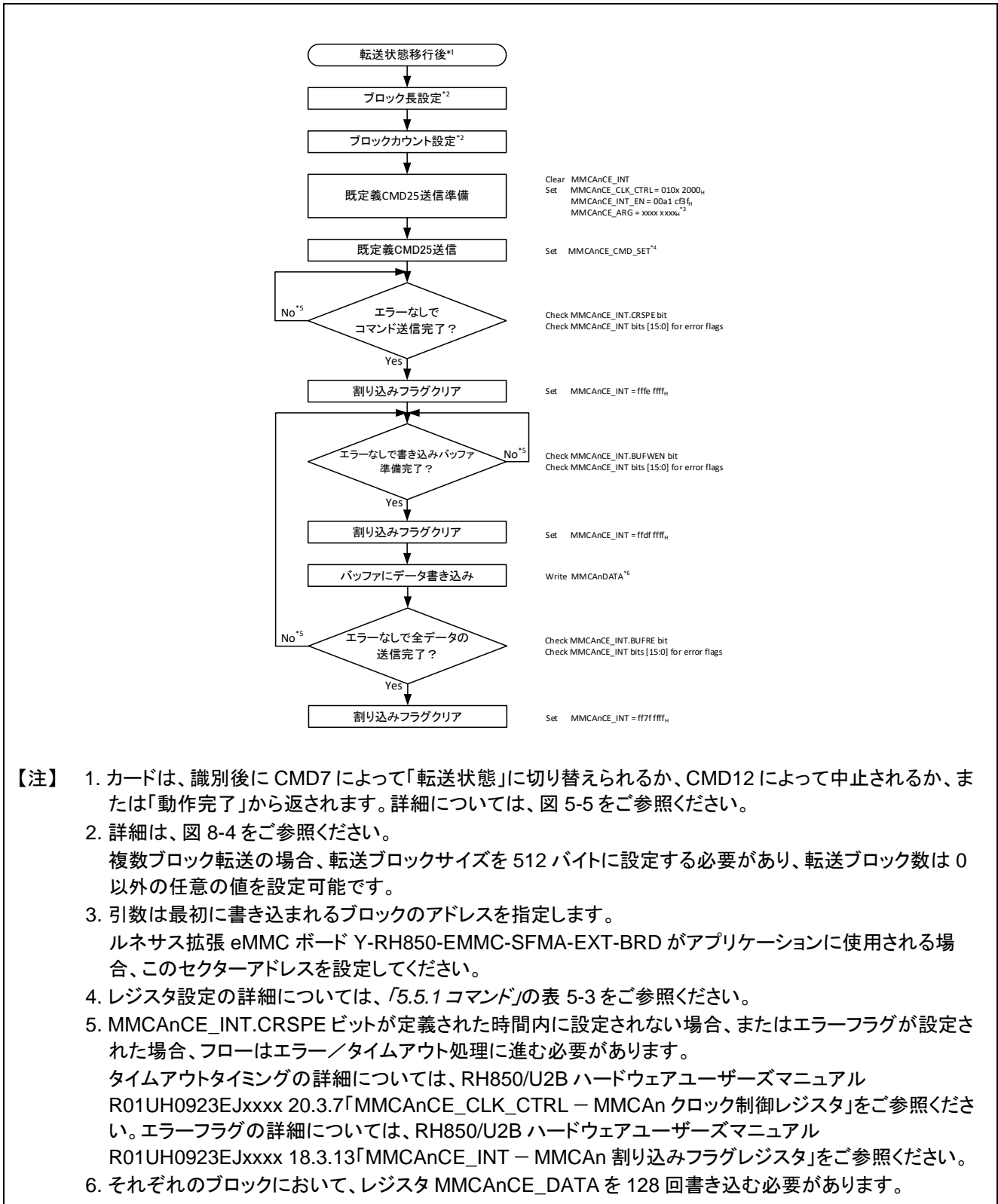
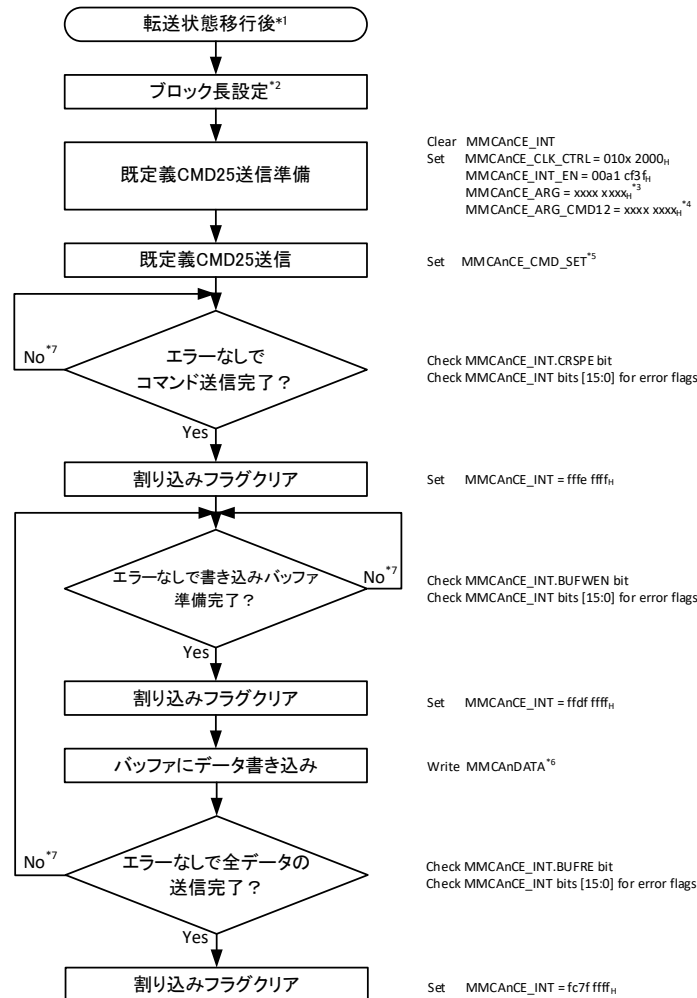


図 8-11 既定義複数ブロック書き込みのソフトウェア手順

## 8.8.2 無制限



- 【注】
- カードは、識別後に CMD7 によって「転送状態」に切り替えられるか、CMD12 によって中止されるか、または「動作完了」から返されます。詳細については、図 5-5 をご参照ください。
  - 詳細は、図 8-4 をご参照ください。  
ホスト側では、複数ブロック転送の場合、転送ブロックサイズを 512 バイトに設定する必要があり、転送ブロック数は、最初のアドレスと最後のアドレスの間のブロック数より大きい任意の値に設定できます。  
例) MMCAAnCE\_ARG\_CMD12 - MMCAAnCE\_ARG + 1
  - 引数は最初に書き込まれるブロックのアドレスを指定します。  
ルネサス拡張 eMMC ボード Y-RH850-EMMC-SFMA-EXT-BRD がアプリケーションに使用される場合、このセクターアドレスを設定してください。
  - レジスタ MMCAAnCE\_ARG\_CMD12 は最後に書き込まれるブロックのアドレスを指定します。
  - レジスタ設定の詳細については、「5.5.1 コマンド」の表 5-3 をご参照ください。
  - MMCAAnCE\_INT.CRSPE ビットが定義された時間内に設定されない場合、またはエラーフラグが設定された場合、フローはエラー/タイムアウト処理に進む必要があります。  
タイムアウトタイミングの詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 20.3.7「MMCAAnCE\_CLK\_CTRL - MMCAAn クロック制御レジスタ」をご参照ください。エラーフラグの詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 18.3.13「MMCAAnCE\_INT - MMCAAn 割り込みフラグレジスタ」をご参照ください。
  - それぞれのブロックにおいて、レジスタ MMCAAnCE\_DATA を 128 回書き込む必要があります。

図 8-12 無制限複数ブロック書き込みのソフトウェア手順

## 8.9 消去

ホストはカードの広い領域を消去できます。図 8-4 に示すように、CMD35 および CMD36 を介して開始アドレスと終了アドレスによって定義されます。

基本パラメータがカードに設定された後、ホストは消去動作を実行するための CMD38 を送信することが可能です。CMD38 の設定詳細は表 5-3 に示されます。

通常、消去単位は大きいいため、開始アドレスと消去単位サイズの合計よりも大きい終了アドレスを設定することを推奨します。

消去単位は下記の等式によって算出することが可能です。

$$\text{消去可能な単位サイズ} = (\text{ERASE\_GRP\_SIZE} + 1) * (\text{ERASE\_GRP\_MULT} + 1)$$

ここで、ERASE\_GRP\_SIZE と ERASE\_GRP\_MULT はカード CSD レジスタ内の 2 つのパラメータです。

ルネサス拡張 eMMC ボード Y-RH850-EMMC-SFMA-EXT-BRD の場合、ボード上のカードは 1024 バイトの消去単位を有します。

## 8.10 ブート

ブート動作とは、ブートモードでのブート情報の読み出し動作です。

ブート情報は 2 つのブートパーティションの 1 つまたはユーザー域に含まれる場合があります。このブート情報はブートモードが実行される前に書き込まれる必要があります。ホストはカード EXT\_CSD レジスタの設定バイト[179]、ビット[5:3]によってブートのためのメモリパーティションを選択可能です。このメモリパーティションが選択された場合、ブートモードは電源投入またはリセット後に自動的に実行されます。

ブート動作中にホストが読み出し可能なデータサイズは下記によって算出可能です。

$$128\text{kB} \times \text{BOOT\_SIZE\_MULT}$$

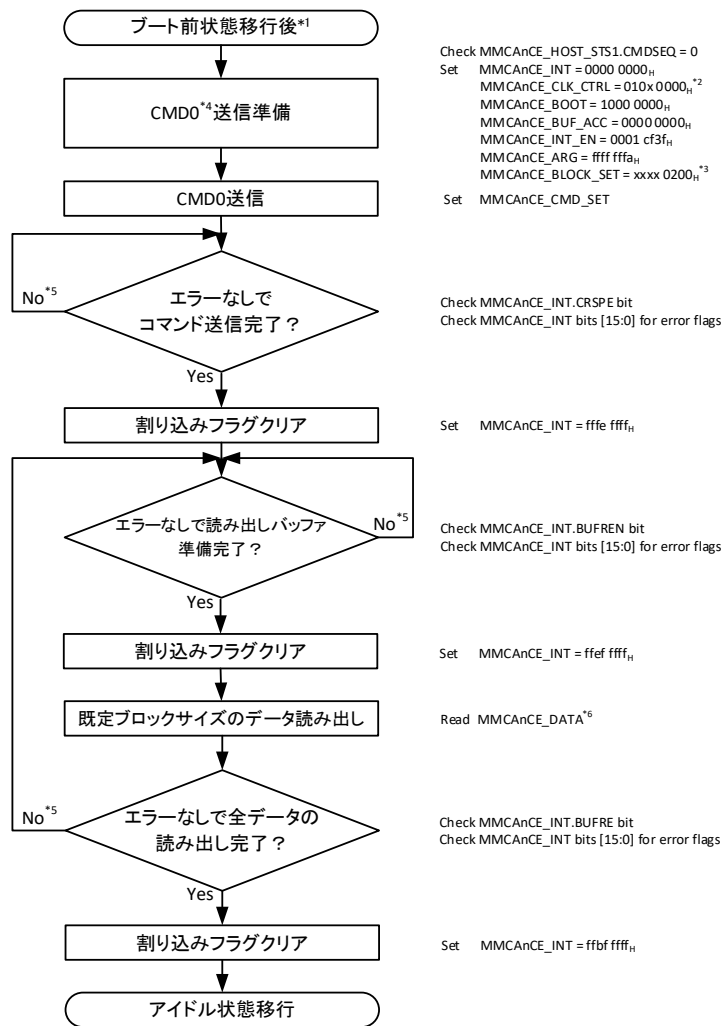
BOOT\_SIZE\_MULT はレジスタ EXT\_CSD のバイト[226]です。

ルネサス拡張 eMMC ボード Y-RH850-EMMC-SFMA-EXT-BRD の場合、ボード上のカードは 4MB のブートパーティションサイズを有します。

いずれのブートモード構成は、書き込み EXT\_CSD レジスタによるデータ転送モードで行うことができます。ブート構成の保護、データアクセス、ブートバス状態やブート確認状態などがあります。カードが次のアイドル前状態からブート前状態へ移行するため、ホストはブートパラメータを指定するためにデータ転送モードに移行する必要があります。カード電源投入後、またはハードウェアリセットまたは引数 F0F0F0F0<sub>H</sub>を指定した CMD0 後の非アクティブ状態を除く、他のすべての状態からアイドル前の状態に切り替わった後にアイドル前状態に移行します。

設定詳細については本アプリケーションノートの 5.4.1.2「ブートパーティション、バス域、データアクセスの構成」をご参照ください。

図 8-13 にカードのブート前状態移行後のブート手順を示します。指定メモリパーティションの読み出し完了後、カードはアイドル状態に移行します。



- 【注】
- 図 5-2 において、BOOT\_PARTITION\_ENABLE が設定されている場合、カードはアイドル前状態からブート前状態に移行します。
  - クロック分周器は、最大クロック周波数 400kHz に対して 7<sub>H</sub>として最小に設定できます。
  - 詳細は、図 8-4 をご参照ください。  
バイトサイズは、ホスト側で基本的に 1~512 バイトで設定可能です。  
ルネサス拡張 eMMC ボード Y-RH850-EMMC-SFMA-EXT-BRD がアプリケーションに使用される場合、ボード上のカードが複数ブロック読み出しに非対応なため、ブロック長を 200<sub>H</sub>に設定することを推奨します。  
他カードが回路に接続されている場合、対応するデータシートをご参照ください。
  - レジスタ設定の詳細については、「5.5.1 コマンド」の表 5-3 をご参照ください。
  - MMCAnCE\_INT.CRSPE ビットが定義された時間内に設定されない場合、またはエラーフラグが設定された場合、フローはエラー/タイムアウト処理に進む必要があります。  
タイムアウトタイミングの詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 20.3.7/MMCAnCE\_CLK\_CTRL — MMCAn クロック制御レジスタをご参照ください。エラーフラグの詳細については、RH850/U2B ハードウェアユーザーズマニュアル R01UH0923EJxxxx 18.3.13/MMCAnCE\_INT — MMCAn 割り込みフラグレジスタをご参照ください。
  - 完了レジスタを読み出すため、ブロック長を 200<sub>H</sub>に設定します。これは、バッファレジスタ MMCAnCE\_DATA を 128 回読み取る必要があります。

図 8-13 ブートのソフトウェア手順

## 8.11 強制終了

RH850/U2B デバイス上の eMMC インターフェイス用の MMCA モジュールは、エラーまたはタイムアウトが発生したときに停止しない場合があります (MMCA<sub>nce</sub>\_HOST\_STS1)。CMDSEQ ビットは未だコマンドシーケンスが進行中であることを示します。この場合、次のコマンドを発行する前に強制終了とソフトウェアリセットを実行することができます。

図 8-14 に強制終了手順を示します。

エラー発生時にバッファに格納されていた送信データや受信データは保証されませんのでご注意ください。

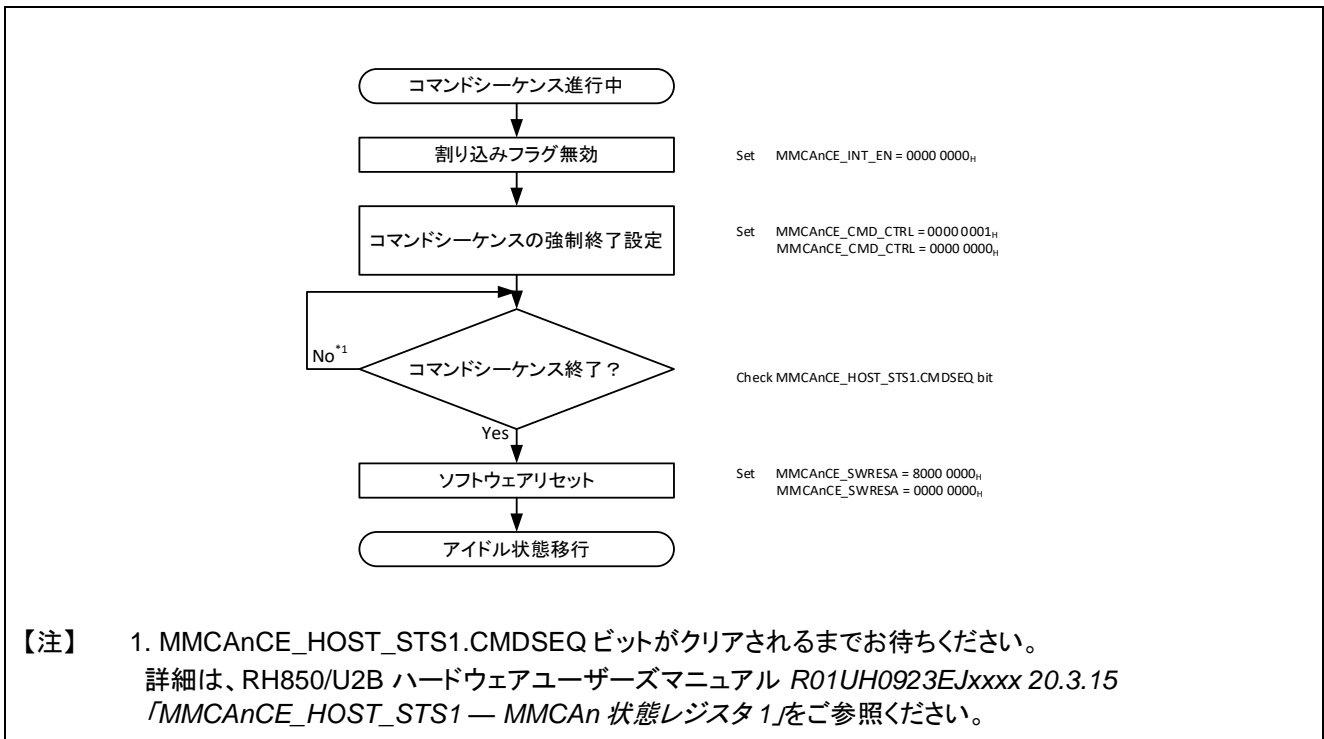


図 8-14 強制終了のソフトウェア手順

## 9. サンプルソフトウェア説明

本アプリケーションノートに対応するサンプルソフトウェアは添付ファイルにあります。  
(*r01an6849\_ejxxxx-rh850u2b-mmca sample code*)

これは、「2. 参考資料」で説明したソフトウェア ツールとハードウェアのセットアップに基づいています。

サンプルソフトウェアはコア 0 から実行され、さまざまな MMCA 機能の設定、ポート設定、クロック設定、およびメイン機能が含まれています。

### 9.1 main\_pe0.c

フォルダ内のファイル場所: ...\*r01an6849ejxxxx-rh850u2b-mmca sample code* \src.

サンプルソフトウェアは core0 用です。main\_pe0.c には、このアプリケーションのメイン関数が含まれています。

読み出しおよび書き込み操作の変数配列は、8 ビットの符号なしデータ配列です。: data\_rd[512][4] and data\_wr[512][4];

main 関数は、他のローカル/グローバル関数を呼び出してアプリケーションを実装します。これらの関数の一部は main\_pe0.c に含まれています。:

- モジュール構成優先: R\_MMCA\_CfgPort ().
- 結果比較: MMCA\_TestChk ().

サンプルソフトウェアでは、データライン転送に 1 ビットのバス幅を使用します。

### 9.2 MMCA.c and MMCA.h

フォルダ内のファイル場所: ...\*r01an6849ejxxxx-rh850u2b-mmca sample code* \src.

MMCA.c には、eMMC 関連アプリケーションの基本動作構成が含まれています。

- CSD レジスタ読み出し: loc\_ReadRg\_Csd (),  
EXT\_CSD レジスタ読み出し: MMCA\_ReadRg\_Ext ().
- カードへのブロック長設定: loc\_setblkLen (uint32\_t blklen, uint32\_t blknr).
- カードに書き込まれるデータパターン設定: loc\_setblkBuf (uint32\_t blklen, uint32\_t blknr).
- カード選択/選択解除またはスタンバイ状態-転送状態間のカード切替: MMCA\_SelectCard ().
- バス用高速モード設定: MMCA\_SetHighSpeed ().
- カード識別: MMCA\_Identification ().
- 単一ブロック読み出し: MMCA\_SingleBlockRead (uint32\_t blklen, uint32\_t addr).
- 単一ブロック書き込み: MMCA\_SingleBlockWr (uint32\_t blklen, uint32\_t addr).
- 既定義複数ブロック読み出し: MMCA\_MultiBlockRead (uint32\_t blknr, uint32\_t addr).  
無制限複数ブロック読み出し: MMCA\_MultiBlockRead\_12 (uint32\_t addr, uint32\_t addr\_12).
- 既定義複数ブロック書き込み: MMCA\_MultiBlockWr (uint32\_t blknr, uint32\_t addr).  
無制限複数ブロック書き込み: MMCA\_MultiBlockWr\_12 (uint32\_t addr, uint32\_t addr\_12).
- カードデータ消去: MMCA\_EraseData (uint32\_t addr\_str, uint32\_t addr\_end).

MMCA.h は MMCA.c のヘッダファイルであり、カード固有のパラメータやコマンド設定が定義されています。

### 9.3 port\_init.c

フォルダ内のファイル場所: ...\*r01an6849ejxxxx-rh850u2b-mmca sample code* \src.

port\_init.c にはポート機能の設定が含まれています。

- Set port: port\_init ().

改訂記録 Rev.	発行日	改訂内容	
		ページ	ポイント
0.10	2023. 3.31		初版発行
1.00	2024. 1.26	全て	ページ番号修正



## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS製品の取り扱いの際は静電気防止を心がけてください。CMOS製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$  から  $V_{IH}(\text{Min.})$  までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$  から  $V_{IH}(\text{Min.})$  までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ放射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、**Harsh environment** 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を **100%**保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、**Harsh environment** 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する **RoHS** 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとなります。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

[www.renesas.com](http://www.renesas.com)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)