

RX660 グループ RX210 グループ

RX660 グループと RX210 グループの相違点

要旨

本アプリケーションノートは、主に RX660 グループ、RX210 グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX660 グループの 144 ピンパッケージと RX210 グループ(チップバージョン B)の 145 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX660 グループ、RX210 グループ

目次

1. RX660 グループと RX210 グループの搭載機能比較	4
2. 仕様の概要比較	6
2.1 CPU	6
2.2 動作モード	8
2.3 アドレス空間	9
2.4 オプション設定メモリ	12
2.5 電圧検出回路	14
2.6 クロック発生回路	19
2.7 クロック周波数精度測定回路	25
2.8 消費電力低減機能	28
2.9 レジスタライトプロテクション機能	34
2.10 例外処理	35
2.11 割り込みコントローラ	36
2.12 バス	40
2.13 DMA コントローラ	42
2.14 データトランスファコントローラ	44
2.15 イベントリンクコントローラ	46
2.16 I/O ポート	51
2.17 マルチファンクションピンコントローラ	56
2.18 マルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3	87
2.19 ポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3	90
2.20 8 ビットタイマ	93
2.21 リアルタイムクロック	94
2.22 ウォッチドッグタイマ	96
2.23 独立ウォッチドッグタイマ	97
2.24 シリアルコミュニケーションインタフェース	99
2.25 I ² C バスインタフェース	105
2.26 シリアルペリフェラルインタフェース	107
2.27 CRC 演算器	111
2.28 12 ビット A/D コンバータ	113
2.29 D/A コンバータ/12 ビット D/A コンバータ	119
2.30 温度センサ	120
2.31 コンパレータ B/コンパレータ C	121
2.32 データ演算回路	123
2.33 RAM	125
2.34 フラッシュメモリ	126
2.35 パッケージ	131
3. 端子機能の比較	132
3.1 144 ピンパッケージ	132
3.2 100 ピンパッケージ	139
3.3 80 ピンパッケージ	144
3.4 64 ピンパッケージ	147
3.5 48 ピンパッケージ	150

4. 移行の際の留意点	152
4.1 機能設計の留意点	152
4.1.1 VCL 端子(外付け容量)	152
4.1.2 メインクロック発振器	152
4.1.3 ブートモード(FINE インタフェース)への遷移	152
4.1.4 シリアルコミュニケーションインタフェース RTS2#端子	152
4.1.5 シリアルコミュニケーションインタフェース RTS10#端子	152
4.1.6 シリアルコミュニケーションインタフェース RTS11#端子	152
4.1.7 シリアルコミュニケーションインタフェース RTS12#端子	152
4.1.8 モード設定端子	152
4.1.9 選択型割り込み	153
4.1.10 フラッシュメモリのコマンド使用方法	153
4.1.11 クロック周波数設定	153
4.1.12 電圧レベル設定	153
4.1.13 RIIC 動作電圧設定	154
4.1.14 オプション設定メモリ	154
4.1.15 PLL 回路	154
4.1.16 例外ベクタテーブル	154
4.1.17 レジスタ退避バンク内 RAM の自己診断に関する注意事項	154
4.1.18 コンペア機能制約	154
4.1.19 MOSCWTCR レジスタ	154
4.1.20 I2C バスインタフェースのノイズ除去	154
4.1.21 ポート方向レジスタ(PDR)の初期化	155
4.1.22 カウンタ停止時の MTIOC 端子出力レベル	155
4.1.23 相補 PWM モード時の A/D 変換開始要求	155
4.1.24 MTU 端子非選択時のハイインピーダンス制御	155
4.1.25 A/D スキャン変換終了割り込みの発生	155
4.1.26 DIRQnE ビット(n = 0~15)による入力バッファ制御	155
4.1.27 12 ビット A/D コンバータのスキャン変換時間	156
4.1.28 D/A コンバータの設定について	156
4.1.29 モジュールストップ時のコンパレータ C の動作	156
4.1.30 ソフトウェアスタンバイモード時のコンパレータ C の動作	156
4.1.31 ソフトウェアスタンバイモード中の割り込み要求	156
4.1.32 ELC イベント入力の時タイマモードレジスタ設定の注意事項	157
4.1.33 チップバージョン間の差分	157
5. 参考ドキュメント	158
改訂記録	160

1. RX660 グループと RX210 グループの搭載機能比較

RX660 グループと RX210 グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX210/RX660 搭載機能比較を示します。

表 1.1 RX210/RX660 搭載機能比較

機能名	RX210	RX660
CPU	●	
動作モード	●/▲	
アドレス空間	▲	
リセット	○	
オプション設定メモリ(OFSM)	▲	
電圧検出回路(LVDAa):RX210,(LVDA):RX660	■/▲	
クロック発生回路	●	
クロック周波数精度測定回路(CAC)	●	
消費電力低減機能	■	
レジスタライトプロテクション機能	▲	
例外処理	▲	
割り込みコントローラ(ICUb):RX210(ICUF):RX660	●	
バス	▲	
メモリプロテクションユニット(MPU)	×	○
DMA コントローラ	▲	
データトランスファコントローラ(DTCa):RX210(DTCb):RX660	●	
イベントリンクコントローラ(ELC)	●/▲	
I/O ポート	●/▲	
マルチファンクションピンコントローラ(MPC)	●	
マルチファンクションタイマパルスユニット 2(MTU2a):RX210 マルチファンクションタイマパルスユニット 3 (MTU3a):RX660	●/▲	
ポートアウトプットイネーブル 2(POE2a):RX210 ポートアウトプットイネーブル 3 (POE3a):RX660	▲	
16 ビットタイマパルスユニット(TPUa)	○	×
8 ビットタイマ(TMR):RX210,(TMRb):RX660	●/▲	
コンペアマッチタイマ(CMT)	○	
コンペアマッチタイマ W (CMTW)	×	○
リアルタイムクロック(RTCb):RX210,(RTCC):RX660	●	
ウォッチドッグタイマ (WDTA)	▲	
独立ウォッチドッグタイマ(IWDTa)	▲	
シリアルコミュニケーションインタフェース (SCId, SCId):RX210,(SCIk, SCIm, SCIlh):RX660	●/▲	
シリアルコミュニケーションインタフェース (RSCI)	×	○
I²C バスインタフェース(RIIC):RX210,(RIICa):RX660	▲	
CAN FD モジュール (CANFD-Lite)	×	○

機能名	RX210	RX660
シリアルペリフェラルインタフェース (RSPI):RX210, (RSPId):RX660		▲
CRC 演算器(CRC):RX210, (CRCA):RX660		●
リモコン信号受信機能 (REMCa)	×	○
三角関数演算器 (TFU)	×	○
12 ビット A/D コンバータ (S12ADb):RX210, (S12ADH):RX660		●
D/A コンバータ(DA):RX210 12 ビット D/A コンバータ (R12DAb):RX660		●
温度センサ(TEMPSa):RX210, (TEMPS):RX660		▲
コンパレータ A(CMPA):RX210	○	×
コンパレータ B(CMPB):RX210 コンパレータ C (CMPC):RX660		▲
データ演算回路(DOC):RX210,(DOCA):RX660		●
RAM		▲
ROM(コード格納用フラッシュメモリ):RX210 E2 データフラッシュ (データ格納用フラッシュメモリ):RX210 フラッシュメモリ (FLASH):RX660		▲
パッケージ		▲

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は赤字にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は赤字に、いずれかのグループにしか存在しない項目は黒字でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1 CPU

表 2.1 に CPU の概要比較を、表 2.2 に CPU のレジスタ比較を示します。

表 2.1 CPU の概要比較

項目	RX210	RX660
中央演算処理装置	- 最大動作周波数：50MHz 32 ビット RX CPU - 最小命令実行時間：1 命令 1 クロック - アドレス空間：4G バイト・リニアアドレス - レジスタ - 汎用レジスタ：32 ビット × 16 本 - 制御レジスタ：32 ビット × 8 本 - アキュムレータ：64 ビット × 1 本 - 基本命令：73 種類 - DSP 機能命令：9 種類 - アドレッシングモード：10 種類 - データ配置 - 命令：リトルエンディアン - データ：リトルエンディアン/ ビッグエンディアンを 選択可能 32 ビット乗算器： 32 ビット × 32 ビット → 64 ビット - 除算器： 32 ビット ÷ 32 ビット → 32 ビット - バレルシフタ：32 ビット	- 最大動作周波数：120MHz 32 ビット RX CPU(RXv3) - 最小命令実行時間：1 命令 1 クロック - アドレス空間：4G バイト・リニアアドレス - レジスタ - 汎用レジスタ：32 ビット × 16 本 - 制御レジスタ：32 ビット × 10 本 - アキュムレータ：72 ビット × 2 本 113 命令 - 標準搭載命令：111 命令 - 基本命令：77 種類 可変長命令形式 単精度浮動小数点演算命令：11 種類 - DSP 機能命令：23 種類 レジスター括退避機能命令：2 命令 - アドレッシングモード：11 種類 - データ配置 - 命令：リトルエンディアン - データ：リトルエンディアン/ ビッグエンディアンを 選択可能 32 ビット乗算器： 32 ビット × 32 ビット → 64 ビット - 除算器： 32 ビット ÷ 32 ビット → 32 ビット - バレルシフタ：32 ビット
FPU	—	単精度浮動小数点数(32 ビット) IEEE754 に準拠したデータタイプ、および例外
レジスター括退避機能	—	CPU レジスタの退避・復帰を一括して高速に行う 16 個のレジスタ退避バンクを搭載

表 2.2 CPU のレジスタ比較

レジスタ	ビット	RX210	RX660
FPSW	—	—	浮動小数点ステータスワード
EXTB	—	—	例外テーブルレジスタ
ACC(RX210) ACC0,ACC1 (RX660)	—	アキュムレータ	アキュムレータ 0、 アキュムレータ 1

2.2 動作モード

表 2.3 に動作モードの概要比較を、表 2.4 に動作モードのレジスタ比較を示します。

表 2.3 動作モードの概要比較

項目	RX210	RX660
モード設定端子による 動作モード	シングルチップモード	シングルチップモード
	ブートモード	ブートモード(SCIインタフェース)
	ユーザブートモード	ユーザブートモード
	—	ブートモード(FINEインタフェース)
レジスタによる 動作モード	シングルチップモード、ユーザブートモード 内蔵ROM無効拡張モード 内蔵ROM有効拡張モード	シングルチップモード、ユーザブートモード 内蔵ROM無効拡張モード 内蔵ROM有効拡張モード

表 2.4 動作モードのレジスタ比較

レジスタ	ビット	RX210	RX660
SYSCR1	—	システムコントロールレジスタ 1	システムコントロールレジスタ 1
		リセット後の初期値が異なります	
VOLSR	—	—	電圧レベル設定レジスタ

内蔵ROM有効拡張モード(RX210)		内蔵ROM有効拡張モード(RX660)	
0000 0000h	RAM	0000 0000h	RAM
0001 0000h	予約領域	0002 0000h	予約領域
0008 0000h	周辺I/Oレジスタ	0008 0000h	周辺I/Oレジスタ
0010 0000h	内蔵ROM (E2データフラッシュ) (8Kバイト)	000A 4000h	予約領域
0010 2000h	予約領域	000A 6000h	周辺I/Oレジスタ
007F 8000h	FCU-RAM領域 (8KB)	0010 0000h	ROM (データフラッシュメモリ)
007F A000h	予約領域	0010 8000h	予約領域
007F C000h	周辺I/Oレジスタ	0012 0040h	ROM(オプション設定メモリ)
007F C500h	予約領域	0012 0080h	予約領域
007F FC00h	周辺I/Oレジスタ	007E 0000h	予約領域
0080 0000h	予約領域	0080 0000h	周辺I/Oレジスタ
00F0 0000h	内蔵ROM (プログラムROM) (書き換え専用) (1MB)	0080 0000h	予約領域
0100 0000h	予約領域	0500 0000h	外部アドレス空間 (CS領域)
0500 0000h	外部アドレス空間	0800 0000h	予約領域
0800 0000h	予約領域	0800 0000h	予約領域
FEFF E000h	内蔵ROM (FCUファーム) (読み出し専用) (8KB)	FF7F 8000h	ROM(ユーザブート)
FF00 0000h	予約領域	FF80 0000h	予約領域
FF7F C000h	内蔵ROM (ユーザブート) (読み出し専用)	FFF0 0000h	ROM (コードフラッシュメモリ)
FFF8 0000h	予約領域	FFFF FFFFh	
FFF0 0000h	内蔵ROM (プログラムROM) (読み出し専用)		
FFFF FFFFh			

図 2.2 内蔵 ROM 有効拡張モードのメモリマップ比較

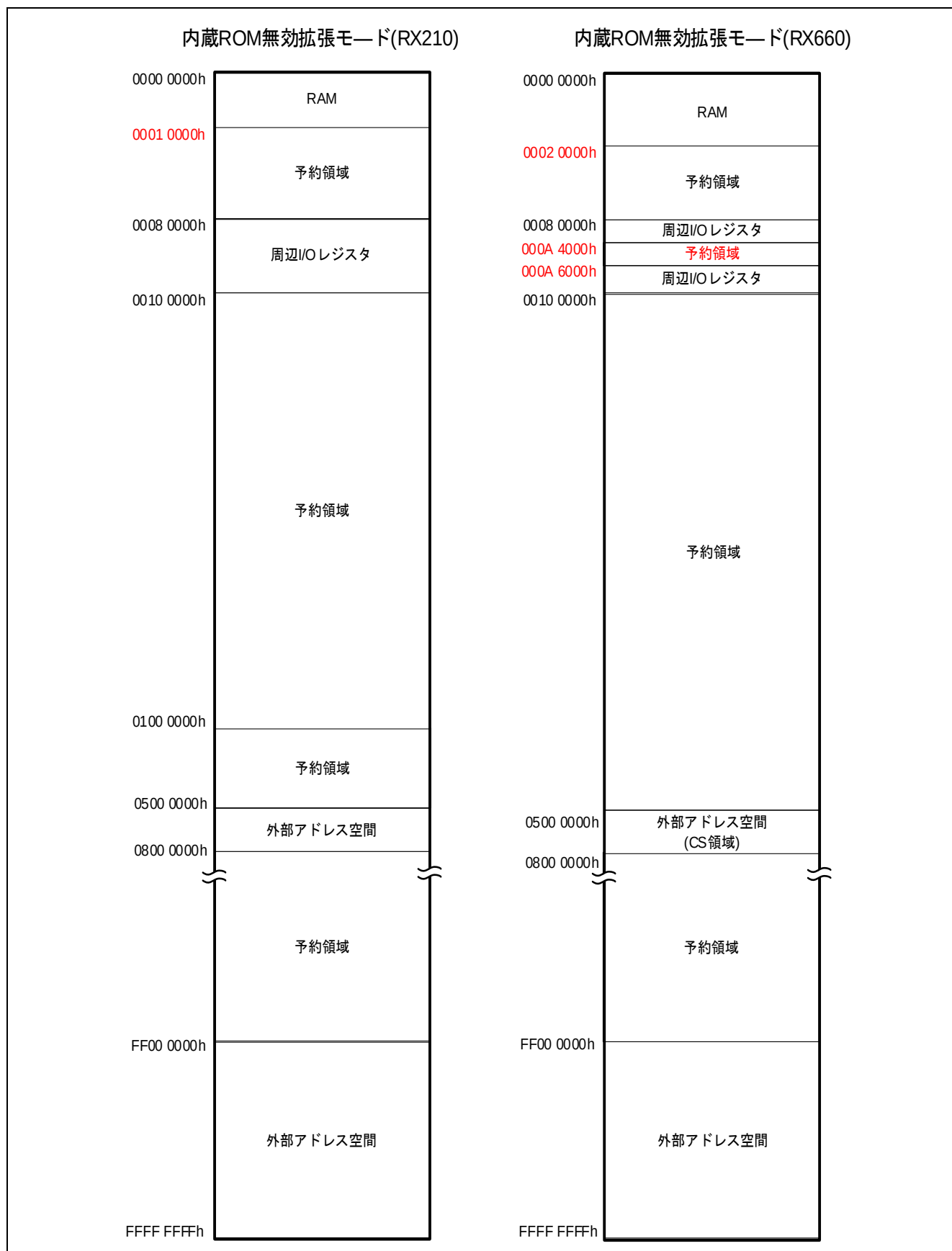


図 2.3 内蔵 ROM 無効拡張モードのメモリマップ比較

2.4 オプション設定メモリ

図 2.4 にオプション設定メモリ領域比較を、表 2.5 にオプション設定メモリのレジスタ比較を示します。

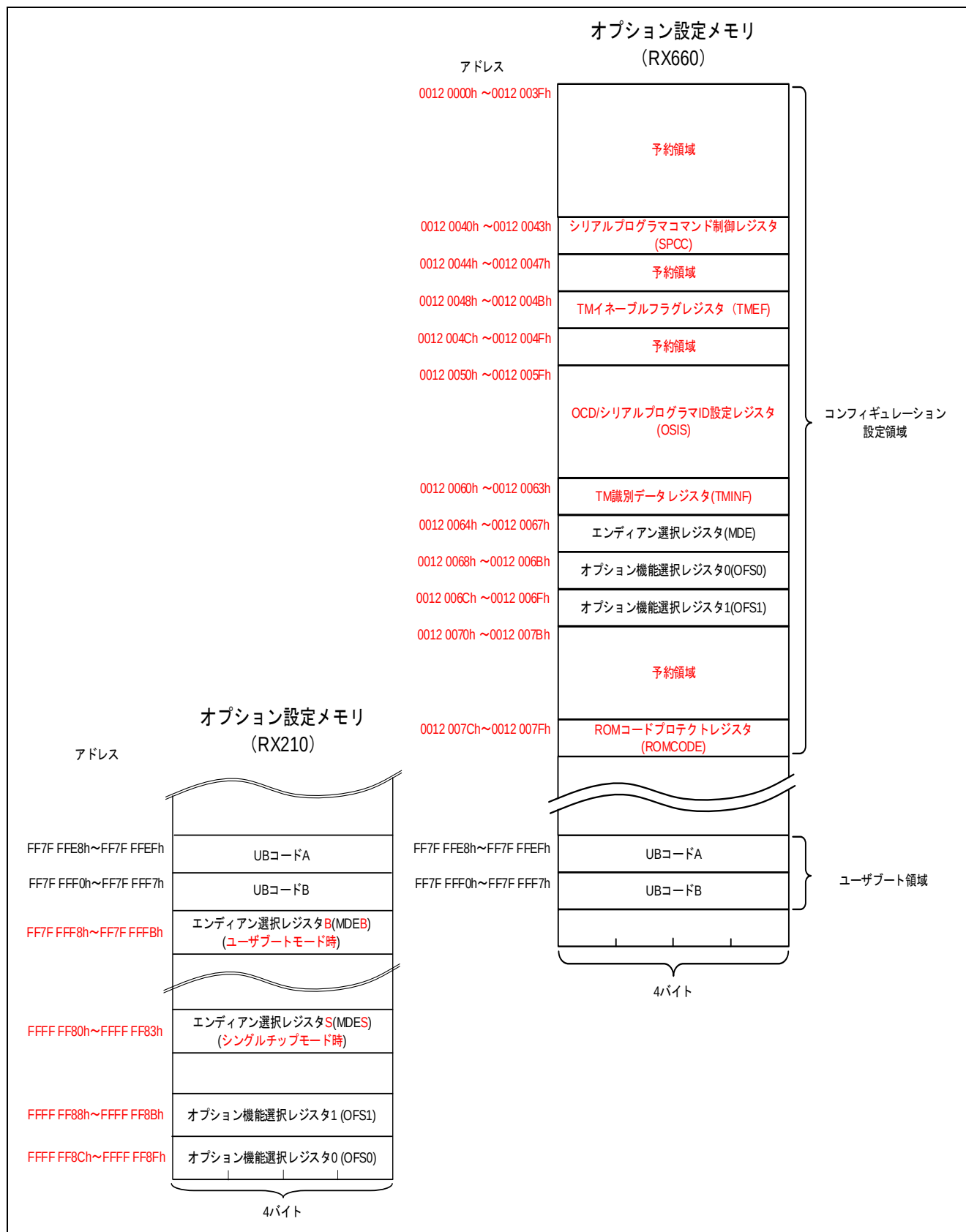


図 2.4 オプション設定メモリ領域比較

表 2.5 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX210(OFSM)	RX660(OFSM)
SPCC	—	—	シリアルプログラマコマンド制御レジスタ
OSIS	—	—	OCD/シリアルプログラマ ID 設定レジスタ
OFS1	VDSEL	電圧検出 0 レベル選択ビット b1 b0 0 0 : 3.80V を選択 0 1 : 2.80V を選択 1 0 : 1.90V を選択 1 1 : 1.72V を選択	電圧検出 0 レベル選択ビット b1 b0 0 0 : 予約 0 1 : 予約 1 0 : 2.83V を選択 1 1 : 4.22V を選択
MDEB MDES (RX210) MDE (RX660)	—	エンディアン選択レジスタ B エンディアン選択レジスタ S	エンディアン選択レジスタ
TMEF	—	—	TM イネーブルフラグレジスタ
TMINF	—	—	TM 識別データレジスタ
ROMCODE	—	—	ROM コードプロテクトレジスタ

2.5 電圧検出回路

表 2.6 に電圧検出回路の概要比較を、表 2.7 に電圧検出回路のレジスタ比較を示します。

表 2.6 電圧検出回路の概要比較

項目		RX210(LVDA ^a)			RX660(LVDA)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet0	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
				LVCMP _{PCR.E} XVCCINP2 ビットで VCC と CMPA2 端子への入力電圧の切り替え可能			
	検出電圧	OFS1 レジスタで 4 レベルから選択可能	LV _{DLVLR.LV} D1LV _L [3:0] ビットで 16 レベルから選択可能	VCC または CMPA2 端子入力電圧選択時に異なる。 LV _{DLVLR.LV} D2LV _L [3:0] ビットで 16 レベルから選択可能	OFS1, VDSEL [1:0] ビットで 2 レベルから選択可能	LV _{DLVLR.LV} D1LV _L [3:0] ビットで 5 レベルから選択可能	LV _{DLVLR.LV} D2LV _L [3:0] ビットで 5 レベルから選択可能
	モニタフラグ	なし	LVD1SR. LVD1MON フラグ : Vdet1 より高いか低いかをモニタ	LVD2SR. LVD2MON フラグ : Vdet2 より高いか低いかをモニタ	なし	LVD1SR. LVD1MON フラグ : Vdet1 より高いか低いかをモニタ	LVD2SR. LVD2MON フラグ : Vdet2 より高いか低いかをモニタ
			LVD1SR. LVD1DET フラグ : Vdet1 通過検出	LVD2SR. LVD2DET フラグ : Vdet2 通過検出		LVD1SR. LVD1DET フラグ : Vdet1 通過検出	LVD2SR. LVD2DET フラグ : Vdet2 通過検出

項目		RX210(LVDA ^a)			RX660(LVDA)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
電圧検出時の処理	リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット
		Vdet0>VCC でリセット : VCC>Vdet0 の一定時間後 に CPU 動作 再開	Vdet1>VCC でリセット : VCC>Vdet1 の一定時間後 に CPU 動作 再開、または Vdet1>VCC の一定時間後 に CPU 動作 再開を選択可 能	Vdet2>VCC でリセット : VCC>Vdet2 の一定時間後 に CPU 動作 再開、または Vdet2>VCC の一定時間後 に CPU 動作 再開を選択可 能	Vdet0>VCC でリセット : VCC>Vdet0 の一定時間後 に CPU 動作 再開	Vdet1>VCC でリセット : VCC>Vdet1 の一定時間後 に CPU 動作 再開、または Vdet1>VCC の一定時間後 に CPU 動作 再開を選択可 能	Vdet2>VCC でリセット : VCC>Vdet2 の一定時間後 に CPU 動作 再開、または Vdet2>VCC の一定時間後 に CPU 動作 再開を選択可 能
		なし	電圧監視 1 割り込み	電圧監視 2 割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み
	割り込み		ノンマスクア ブルまたはマス カブルを選択 可能	ノンマスクア ブルまたはマス カブルを選択 可能		ノンマスクア ブルまたはマス カブルを選択 可能	ノンマスクア ブルまたはマス カブルを選択 可能
デジタル フィルタ	有効/ 無効切り 替え	デジタルフィ ルタ機能なし	あり	あり	デジタルフィ ルタ機能なし	あり	あり
	サンプリ ング 時間	—	LOCO の n 分 周×2 (n : 1、2、 4、8)	LOCO の n 分 周×2 (n : 1、2、 4、8)	—	LOCO の n 分 周×2 (n : 2、4、 8、16)	LOCO の n 分 周×2 (n : 2、4、 8、16)
イベントリンク機能		なし	あり Vdet2 通過検 出イベント出 力	あり Vdet2 通過検 出イベント出 力	なし	あり Vdet2 通過検 出イベント出 力	あり Vdet2 通過検 出イベント出 力

表 2.7 電圧検出回路のレジスタ比較

レジスタ	ビット	RX210(LVDAa)	RX660(LVDA)
LVD2CR1	—	電圧監視 2/コンパレータ A2 割り込み ELC イベント発生条件選択ビット	電圧監視 2 割り込み発生条件選択ビット
LVD2SR	LVD2DET	電圧監視 2/コンパレータ A2 電圧変化 検出フラグ	電圧監視 2 電圧変化検出フラグ
	LVD2MON	電圧監視 2/コンパレータ A2 信号 モニタフラグ	電圧監視 2 信号モニタフラグ
LVCMPCR	EXVREFINP1	コンパレータ A1 リファレン ス電圧外部入力選択ビット	—
	EXVCCINP1	コンパレータ A1 比較電圧 外部入力選択ビット	—
	EXVREFINP2	コンパレータ A2 リファレン ス電圧外部入力選択ビット	—
	EXVCCINP2	コンパレータ A2 比較電圧 外部入力選択ビット	—
	LVD1E	電圧検出 1/コンパレータ A1 許可ビット	電圧検出 1 許可ビット
	LVD2E	電圧検出 2/コンパレータ A2 許可ビット	電圧検出 2 許可ビット
LVDLVLR	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 0 0 0 : 4.15V 0 0 0 1 : 4.00V 0 0 1 0 : 3.85V 0 0 1 1 : 3.70V 0 1 0 0 : 3.55V 0 1 0 1 : 3.40V 0 1 1 0 : 3.25V 0 1 1 1 : 3.10V 1 0 0 0 : 2.95V 1 0 0 1 : 2.80V 1 0 1 0 : 2.65V 1 0 1 1 : 2.50V 1 1 0 0 : 2.35V 1 1 0 1 : 2.20V 1 1 1 0 : 2.05V 1 1 1 1 : 1.90V	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 1 0 0 : 4.57V(Vdet1_0) 0 1 0 1 : 4.47V(Vdet1_1) 0 1 1 0 : 4.32V(Vdet1_2) 1 0 1 0 : 2.93V(Vdet1_3) 1 0 1 1 : 2.88V(Vdet1_4) 上記以外は設定しないでください

レジスタ	ビット	RX210(LVDAa)	RX660(LVDA)
LVDLVLR	LVD2LVL[1:0] (RX210) LVD2LVL[3:0] (RX660)	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) (LVCMPPCR.EXVCCINP2="0" (VCC 選択のとき)) b7 b4 0 0 0 0 : 4.15V 0 0 0 1 : 4.00V 0 0 1 0 : 3.85V 0 0 1 1 : 3.70V 0 1 0 0 : 3.55V 0 1 0 1 : 3.40V 0 1 1 0 : 3.25V 0 1 1 1 : 3.10V 1 0 0 0 : 2.95V 1 0 0 1 : 2.80V 1 0 1 0 : 2.65V 1 0 1 1 : 2.50V 1 1 0 0 : 2.35V 1 1 0 1 : 2.20V 1 1 1 0 : 2.05V 1 1 1 1 : 1.90V (LVCMPPCR.EXVCCINP2="1" (CMPA2 端子選択)のとき) b7 b4 0 0 0 1 : 1.33V 上記以外は設定しないでください	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b7 b4 0 1 0 0 : 4.57V(Vdet2_0) 0 1 0 1 : 4.47V(Vdet2_1) 0 1 1 0 : 4.32V(Vdet2_2) 1 0 1 0 : 2.93V(Vdet2_3) 1 0 1 1 : 2.88V(Vdet2_4) 上記以外は設定しないでください
LVD1CR0	LVD1RIE	電圧監視 1/コンパレータ A1 割り込み/ リセット許可ビット	電圧監視 1 割り込み/リセット 許可ビット
	LVD1DFDIS	電圧監視 1/コンパレータ A1 デジタル フィルタ無効モード選択ビット	電圧監視 1 デジタルフィルタ無効 モード選択ビット
	LVD1CMPE	電圧監視 1 回路/コンパレータ A1 比較結果出力許可ビット	電圧監視 1 回路比較結果出力 許可ビット
	LVD1FSAMP [1:0]	サンプリングクロック選択ビット b5 b4 0 0 : LOCO の 1 分周 0 1 : LOCO の 2 分周 1 0 : LOCO の 4 分周 1 1 : LOCO の 8 分周	サンプリングクロック選択ビット b5 b4 0 0 : LOCO の 2 分周 0 1 : LOCO の 4 分周 1 0 : LOCO の 8 分周 1 1 : LOCO の 16 分周
	LVD1RI	電圧監視 1 回路/コンパレータ A1 モード選択ビット	電圧監視 1 回路モード選択ビット
	LVD1RN	電圧監視 1/コンパレータ A1 リセット ネゲート選択ビット	電圧監視 1 リセットネゲート 選択ビット
LVD2CR0	LVD2RIE	電圧監視 2/コンパレータ A2 割り込み/リセット許可ビット	電圧監視 2 割り込み/リセット 許可ビット
	LVD2DFDIS	電圧監視 2/コンパレータ A2 デジタル フィルタ無効モード選択ビット	電圧監視 2 デジタルフィルタ 無効モード選択ビット
	LVD2CMPE	電圧監視 2 回路/コンパレータ A2 比較結果出力許可ビット	電圧監視 2 回路比較結果出力 許可ビット

レジスタ	ビット	RX210(LVDA ^a)	RX660(LVDA)
LVD2CR0	LVD2FSAMP [1:0]	サンプリングクロック選択ビット b5 b4 0 0 : LOCO の 1 分周 0 1 : LOCO の 2 分周 1 0 : LOCO の 4 分周 1 1 : LOCO の 8 分周	サンプリングクロック選択ビット b5 b4 0 0 : LOCO の 2 分周 0 1 : LOCO の 4 分周 1 0 : LOCO の 8 分周 1 1 : LOCO の 16 分周
	LVD2RI	電圧監視 2 回路/ コンパレータ A2 モード 選択ビット	電圧監視 2 回路モード選択ビット
	LVD2RN	電圧監視 2/ コンパレータ A2 リセット ネゲート選択ビット	電圧監視 2 リセットネゲート選択ビット

2.6 クロック発生回路

表 2.8 にクロック発生回路の概要比較を、表 2.9 にクロック発生回路のレジスタ比較を示します。

表 2.8 クロック発生回路の概要比較

項目	RX210	RX660
用途	• CPU,DMAC,DTC,ROM および RAM に供給されるシステムクロック(ICLK)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB、PCLKD)の生成 周辺モジュールクロック(PCLKD)は S12AD 用、周辺モジュールクロック(PCLKB)は、S12AD 以外の周辺モジュール用の動作クロックです。 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • 外部バスに供給される外部バスクロック(BCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • RTC に供給される RTC 専用サブクロック(RTCSCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成	• CPU,TFU,DMAC,DTC,コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • RSPI、SCIm、RSCI、MTU、CANFD に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • S12AD に供給される周辺モジュール(アナログ変換用)クロック(PCLKD)の生成 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • 外部バスに供給される外部バスクロック(BCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • CANFD に供給される CANFD クロック(CANFDCLK)の生成 • CANFD に供給される CANFD メインクロック(CANFDMCLK)の生成 • RTC に供給される RTC サブクロック(RTCSCLK)の生成 • REMC に供給される REMC サブクロック(REMSCCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成

項目	RX210	RX660
動作周波数	• ICLK : 50MHz(max) • PCLKB : 32MHz(max) • PCLKD : 50MHz(max) • FCLK : - 4MHz~32MHz (ROM、E2 データフラッシュ P/E 時) - 32MHz(max) (E2 データフラッシュ読み出し時) • BCLK : 25MHz (max) • BCLK 端子出力 : 12.5MHz (max) • CACCLK : 各発振器のクロックと同じ • RTCCLK : 32.768kHz • IWDTCCLK : 125kHz	• ICLK : 120MHz(max) • PCLKA : 120MHz (max) • PCLKB : 60 MHz(max) • PCLKD : 8MHz~60MHz (12 ビット A/D コンバータ変換時) • FCLK : - 4MHz~60MHz (コードフラッシュメモリ、データフラッシュ P/E 時) - 60MHz(max) (データフラッシュ読み出し時) • BCLK : 60MHz (max) • BCLK 端子出力 : 40MHz (max) • CACCLK : 各発振器のクロックと同じ • CANFDCLK : 60MHz (max) • CANFDMCLK : 24MHz (max) • RTCCLK : 32.768kHz • REMCLK : 32.768kHz • IWDTCCLK : 120kHz
メインクロック発振器	• 発振子周波数 : 1MHz~20MHz • 外部クロック入力周波数 : 20MHz(max) • 接続できる発振子、または付加回路 : 水晶振動子 • 接続端子 : EXTAL、XTAL • 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能 • ドライブ能力を切り替える機能	• 発振子周波数 : 8MHz~24MHz • 外部クロック入力周波数 : 24MHz(max) • 接続できる発振子、または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL、XTAL • 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能 • ドライブ能力を切り替える機能
サブクロック発振器	• 発振子周波数 : 32.768kHz • 接続できる発振子、または付加回路 : 水晶振動子 • 接続端子 : XCIN、XCOUT • ドライブ能力を切り替える機能	• 発振子周波数 : 32.768kHz • 接続できる発振子、または付加回路 : 水晶振動子 • 接続端子 : XCIN、XCOUT • ドライブ能力を切り替える機能
PLL 周波数シンセサイザ	• 入力クロック源 : メインクロック • 入力分周比 : 1、2、4 分周から選択可能 • 入力周波数 : 4MHz~12.5MHz • 逡倍比 : 8,10,12,16,20,24,25 逡倍から選択可能 • VCO 発振周波数 : 50MHz~100MHz	• 入力クロック源 : メインクロック, HOCO • 入力分周比 : 1、2、3 分周から選択可能 • 入力周波数 : 8MHz~24MHz • 逡倍比 : 10~30 逡倍(0.5 刻み)から選択可能 • 周波数シンセサイザ出力クロック周波数 : 120MHz~240MHz
高速オンチップオシレータ(HOCO)	• 発振周波数 : 32MHz/36.864MHz/40MHz/50MHz • HOCO 電源制御	• 発振周波数 : 16MHz/18MHz/20MHz • HOCO 電源制御 • FLL 機能 (サブクロック発振器のない製品では使用できません。)
低速オンチップオシレータ(LOCO)	発振周波数 : 125kHz	発振周波数 : 240kHz
IWDT 専用オンチップオシレータ	発振周波数 : 125kHz	発振周波数 : 120kHz

項目	RX210	RX660
BCLK 端子の出力制御機能	• BCLK クロック出力または High 出力の選択が可能 • 出力するクロックは BCLK または BCLK の 2 分周の選択が可能	• BCLK クロック出力または High 出力の選択が可能 • 出力するクロックは BCLK または BCLK の 2 分周の選択が可能
イベントリンク機能 (出力)	—	メインクロック発振器の発振停止検出
イベントリンク機能 (入力)	—	低速オンチップオシレータへのクロックソース切り替え

表 2.9 クロック発生回路のレジスタ比較

レジスタ	ビット	RX210	RX660
SCKCR	PCKC[3:0]	—	本 MCU には PCLKC はありません。 “0001b” を設定してください。
	PCKA[3:0]	—	周辺モジュールクロック A (PCLKA) 選択ビット
SCKCR2	—	—	システムクロックコントロールレジスタ 2
SCKCR3	CKSEL[2:0]	クロックソース選択ビット [チップバージョン A の場合] b10 b8 0 0 0 : LOCO 選択 0 0 1 : HOCO 選択 0 1 1 : サブクロック発振器選択 1 0 0 : PLL 回路選択 [チップバージョン B、C の場合] b10 b8 0 0 0 : LOCO 選択 0 0 1 : HOCO 選択 0 1 0 : メインクロック発振器選択 0 1 1 : サブクロック発振器選択 1 0 0 : PLL 回路選択 上記以外は設定しないでください	クロックソース選択ビット b10 b8 0 0 0 : LOCO 選択 0 0 1 : HOCO 選択 0 1 0 : メインクロック発振器選択 0 1 1 : サブクロック発振器選択 1 0 0 : PLL 回路選択 上記以外は設定しないでください
VRCR	—	電圧レギュレータ制御レジスタ	—
PLLCR	PLIDIV[1:0]	PLL 入力分周比選択ビット b1 b0 0 0 : 1 分周 0 1 : 2 分周 1 0 : 4 分周 1 1 : 設定しないでください	PLL 入力分周比選択ビット b1 b0 0 0 : 1 分周 0 1 : 2 分周 1 0 : 3 分周 1 1 : 設定しないでください
	STC[4:0] (RX210) STC[5:0] (RX660)	周波数通倍率設定ビット b12 b8 0 0 1 1 1 : ×8 0 1 0 0 1 : ×10 0 1 0 1 1 : ×12 0 1 1 1 1 : ×16 1 0 0 1 1 : ×20 1 0 1 1 1 : ×24 1 1 0 0 0 : ×25	周波数通倍率設定ビット b13 b8 0 1 0 0 1 1 : ×10.0 0 1 0 1 0 0 : ×10.5 0 1 0 1 0 1 : ×11.0 0 1 0 1 1 0 : ×11.5 0 1 0 1 1 1 : ×12.0 0 1 1 0 0 0 : ×12.5 0 1 1 0 0 1 : ×13.0 0 1 1 0 1 0 : ×13.5

レジスタ	ビット	RX210	RX660
PLLCCR	STC[4:0] (RX210) STC[5:0] (RX660)		0 1 1 0 1 1: ×14.0 0 1 1 1 0 0: ×14.5 0 1 1 1 0 1: ×15.0 0 1 1 1 1 0: ×15.5 0 1 1 1 1 1: ×16.0 1 0 0 0 0 0: ×16.5 1 0 0 0 0 1: ×17.0 1 0 0 0 1 0: ×17.5 1 0 0 0 1 1: ×18.0 1 0 0 1 0 0: ×18.5 1 0 0 1 0 1: ×19.0 1 0 0 1 1 0: ×19.5 1 0 0 1 1 1: ×20.0 1 0 1 0 0 0: ×20.5 1 0 1 0 0 1: ×21.0 1 0 1 0 1 0: ×21.5 1 0 1 0 1 1: ×22.0 1 0 1 1 0 0: ×22.5 1 0 1 1 0 1: ×23.0 1 0 1 1 1 0: ×23.5 1 0 1 1 1 1: ×24.0 1 1 0 0 0 0: ×24.5 1 1 0 0 0 1: ×25.0 1 1 0 0 1 0: ×25.5 1 1 0 0 1 1: ×26.0 1 1 0 1 0 0: ×26.5 1 1 0 1 0 1: ×27.0 1 1 0 1 1 0: ×27.5 1 1 0 1 1 1: ×28.0 1 1 1 0 0 0: ×28.5 1 1 1 0 0 1: ×29.0 1 1 1 0 1 0: ×29.5 1 1 1 0 1 1: ×30.0
		上記以外は設定しないでください	上記以外は設定しないでください
SOSCCR	SOSTP	サブクロック発振器停止ビット	サブクロック発振器停止ビット
		リセット後の初期値が異なります	
HOCOCR2	HCFRQ[1:0]	HOCO 周波数設定ビット b1 b0 0 0 : 32MHz 0 1 : 36.864MHz 1 0 : 40MHz 1 1 : 50MHz	HOCO 周波数設定ビット b1 b0 0 0 : 16MHz 0 1 : 18MHz 1 0 : 20MHz 上記以外は設定しないでください
HOCOTRRn	—	高速オンチップオシレータトリミングレジスタ n(n = 0~3)	—
FLLCR1	—	—	FLL コントロールレジスタ 1
FLLCR2	—	—	FLL コントロールレジスタ 2
OSCOVFSR	—	—	発振安定フラグレジスタ

レジスタ	ビット	RX210	RX660
MOSCWTCR	—	—	メインクロック発振器ウェイトコントロールレジスタ
SOSCWTCR	—	—	サブクロック発振器ウェイトコントロールレジスタ
SOFCR	—	—	サブクロック発振器強制発振コントロールレジスタ
MOFCR	MODRV[2:0]	メインクロック発振器ドライブ能力切り替えビット	—
	MODRV2 [1:0]	メインクロック発振器ドライブ能力切り替え 2 ビット b5 b4 0 1 : 1MHz~8MHz 1 0 : 8.1MHz~15.9MHz 1 1 : 16MHz~20MHz 上記以外は、設定しないでください。	メインクロック発振器ドライブ能力切り替え 2 ビット b5 b4 0 0 : 20.1~24MHz 0 1 : 16.1~20MHz 1 0 : 8.1~16MHz 1 1 : 8MHz
PLLPCR	—	PLL 電源コントロールレジスタ	—

2.7 クロック周波数精度測定回路

表 2.10 にクロック周波数精度測定回路の概要比較を、表 2.11 にクロック周波数精度測定回路のレジスタ比較を示します。

表 2.10 クロック周波数精度測定回路の概要比較

項目	RX210(CAC)	RX660(CAC)
測定対象クロック	以下のクロックの周波数を測定可能 - メインクロック発振器出力クロック (メインクロック) - サブクロック発振器出力クロック (サブクロック) - 高速オンチップオシレータ出力クロック (HOCO クロック) - 低速オンチップオシレータ出力クロック (LOCO クロック) - IWDT 専用オンチップオシレータ出力クロック (IWDTCLK クロック)	以下のクロックの周波数を測定可能 - メインクロック - サブクロック - HOCO クロック - LOCO クロック - IWDTCLK クロック - 周辺モジュールクロック B (PCLKB)
測定基準クロック	—	- 外部から CACREF 端子に入力したクロック - メインクロック - サブクロック - HOCO クロック - LOCO クロック - IWDT 専用クロック (IWDTCLK) - 周辺モジュールクロック B (PCLKB)
選択機能	デジタルフィルタ機能	デジタルフィルタ機能
割り込み要因	- 測定終了割り込み - 周波数エラー割り込み - オーバフロー割り込み	- 測定終了割り込み - 周波数エラー割り込み - オーバフロー割り込み
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.11 クロック周波数精度測定回路のレジスタ比較

レジスタ	ビット	RX210(CAC)	RX660(CAC)
CACR1	FMCS[2:0]	周波数測定クロック選択ビット [チップバージョン A の場合] b3 b1 0 0 1 : サブクロック発振器 出力クロック 0 1 0 : 高速オンチップオシレータ 出力クロック 0 1 1 : 低速オンチップオシレータ 出力クロック 1 0 0 : IWDT 専用オンチップ オシレータ出力クロック [チップバージョン B、C の場合] b3 b1 0 0 0 : メインクロック発振器 出力クロック 0 0 1 : サブクロック発振器 出力クロック 0 1 0 : 高速オンチップオシレータ 出力クロック 0 1 1 : 低速オンチップオシレータ 出力クロック 1 0 0 : IWDT 専用オンチップ オシレータ出力クロック 上記以外は設定しないでください	測定対象クロック選択ビット b3 b1 0 0 0 : メインクロック 0 0 1 : サブクロック 0 1 0 : HOCO クロック 0 1 1 : LOCO クロック 1 0 0 : IWDT 専用クロック(IWDTCLK) 1 0 1 : 周辺モジュール クロック B(PCLKB) 上記以外は設定しないでください

レジスタ	ビット	RX210(CAC)	RX660(CAC)
CACR2	RSCS[2:0]	基準信号生成クロック選択ビット [チップバージョン A の場合] b3 b1 0 0 1 : サブクロック発振器 出力クロック 0 1 0 : 高速オンチップオシレータ 出力クロック 0 1 1 : 低速オンチップオシレータ 出力クロック 1 0 0 : IWDT 専用オンチップ オシレータ出力クロック [チップバージョン B、C の場合] b3 b1 0 0 0 : メインクロック発振器 出力クロック 0 0 1 : サブクロック発振器 出力クロック 0 1 0 : 高速オンチップオシレータ 出力クロック 0 1 1 : 低速オンチップオシレータ 出力クロック 1 0 0 : IWDT 専用オンチップ オシレータ出力クロック 上記以外は設定しないでください	測定対象クロック選択ビット b3 b1 0 0 0 : メインクロック 0 0 1 : サブクロック 0 1 0 : HOCO クロック 0 1 1 : LOCO クロック 1 0 0 : IWDT 専用クロック(IWDTCLK) 1 0 1 : 周辺モジュールクロック B (PCLKB) 上記以外は設定しないでください

2.8 消費電力低減機能

表 2.12 に消費電力低減機能の概要比較を、表 2.13 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.14 に消費電力低減機能のレジスタ比較を示します。

表 2.12 消費電力低減機能の概要比較

項目	RX210	RX660
クロックの切り替えによる消費電力の低減	システムクロック(ICLK)、周辺モジュールクロック(PCLKB)、S12AD 用クロック(PCLKD)、外部バスクロック(BCLK)、FlashIF クロック(FCLK)に対し、個別に分周比を設定することが可能	システムクロック(ICLK)、周辺モジュールクロック(PCLKA,PCLKB,PCLKD)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能
BCLK 出力制御機能	BCLK 出力または High 出力の選択が可能	BCLK 出力または High 出力の選択が可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	- スリープモード - 全モジュールクロックストップモード - ソフトウェアスタンバイモード - ディープソフトウェアスタンバイモード	- スリープモード - 全モジュールクロックストップモード - ソフトウェアスタンバイモード - ディープソフトウェアスタンバイモード
動作電力低減機能	動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 [チップバージョン A、C の場合] - 動作電力制御状態：5 種類 - 高速動作モード - 中速動作モード 1A - 中速動作モード 1B - 低速動作モード 1 - 低速動作モード 2 [チップバージョン B の場合] - 動作電力制御状態：7 種類 - 高速動作モード - 中速動作モード 1A - 中速動作モード 1B - 中速動作モード 2A - 中速動作モード 2B - 低速動作モード 1 - 低速動作モード 2	—

表 2.13 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と 動作状態	RX210	RX660
スリープモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	停止(保持)	停止(保持)
	RAM0(RX210) (0000 0000h~0000 FFFFh) RAM1(RX210) (0001 0000h~0001 7FFFh) RAM(RX660)	動作可能(保持)	動作可能(保持)
	フラッシュメモリ	動作	動作
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	ポートアウトブットイネーブル	—	動作可能
	リモコン信号受信回路(REMC)	—	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0,1)(TMR)	動作可能	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/O ポート	動作	動作
全モジュールク ロックストップ モード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	停止(保持)	停止(保持)
	RAM0(RX210) (0000 0000h~0000 FFFFh) RAM1(RX210) (0001 0000h~0001 7FFFh) RAM(RX660)	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	ポートアウトブットイネーブル	—	動作可能

モード	遷移および解除方法と 動作状態	RX210	RX660
全モジュールク ロックストップ モード	リモコン信号受信回路(REMC)	—	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8ビットタイマ(ユニット 0,1)(TMR)	動作可能	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
ソフトウェアス タンバイモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	停止	停止
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	停止	停止
	CPU	停止(保持)	停止(保持)
	RAM0(RX210) (0000 0000h~0000 FFFFh) RAM1(RX210) (0001 0000h~0001 7FFFh) RAM(RX660)	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	ポートアウトブットイネーブル	—	停止(保持)
	リモコン信号受信回路(REMC)	—	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8ビットタイマ(ユニット 0,1)(TMR)	停止(保持)	停止(保持)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
ディープソフト ウェアスタンバイ モード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (リセット処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	停止	停止
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	停止(不定)	停止(不定)
	PLL	停止	停止
	CPU	停止(不定)	停止(不定)

モード	遷移および解除方法と 動作状態	RX210	RX660
ディープソフト ウェアスタンバイ モード	RAM0(RX210) (0000 0000h~0000 FFFFh) RAM1(RX210) (0001 0000h~0001 7FFFh) RAM(RX660)	停止(不定)	停止(不定)
	フラッシュメモリ	停止(保持)	停止(保持)
	ウォッチドッグタイマ(WDT)	停止(不定)	停止(不定)
	独立ウォッチドッグタイマ(IWDT)	停止(不定)	停止(不定)
	ポートアウトプットイネーブル	—	停止(不定)
	リモコン信号受信回路(REMC)	—	停止(不定)
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0,1)(TMR)	停止(不定)	停止(不定)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止	停止(不定)
	I/O ポート	保持	保持

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。

停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

停止(不定)は、内部レジスタ値不定、内部状態は電源オフを示します。

表 2.14 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX210	RX660
MSTPCRA	MSTPA0	—	コンペアマッチタイマW (ユニット1) モジュールストップ設定ビット
	MSTPA1	—	コンペアマッチタイマW (ユニット0) モジュールストップ設定ビット
	MSTPA9	マルチファンクションタイマパルス ユニットモジュールストップ設定ビット 対象モジュール : MTU0~MTU5 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移	マルチファンクションタイマパルス ユニット3モジュールストップ設定ビット 対象モジュール : MTU3 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移
	MSTPA13	16ビットタイマパルスユニット モジュールストップ設定ビット	—
	MSTPA19	D/Aコンバータモジュールストップ 設定ビット	12ビットD/Aコンバータ モジュールストップ設定ビット
MSTPCRB	MSTPB8	温度センサモジュールストップ設定 ビット	—
	MSTPB10	コンパレータBモジュールストップ設定 ビット	コンパレータCモジュールストップ設定 ビット
MSTPCRC	MSTPC0	RAM0モジュールストップ設定ビット 対象モジュール : RAM0(0000 0000h~0000 FFFFh)	RAM モジュールストップ設定ビット 対象モジュール : RAM (0000 0000h~0001 FFFFh)
	MSTPC1	RAM1モジュールストップ設定ビット	—
	MSTPC17	—	I ² C バスインタフェース 2 モジュール ストップ設定ビット
MSTPCRD	—	—	モジュールストップコントロール レジスタ D
OPCCR	—	動作電力コントロールレジスタ	—
RSTCKCR	RSTCKSEL [2:0]	スリープモード復帰クロック ソース選択ビット [チップバージョン A の場合] b2 b0 0 0 1 : HOCO 選択 [チップバージョン B、C の場合] b2 b0 0 0 1 : HOCO 選択 0 1 0 : メインクロック発振器選択 RSTCKEN ビットが“1”のとき、上記以外 は設定しないでください	スリープモード復帰クロック ソース選択ビット b2 b0 0 0 1 : HOCO 選択 0 1 0 : メインクロック発振器選択 RSTCKEN ビットが“1”のとき、上記以 外は設定しないでください
MOSCWTCR	—	メインクロック発振器ウェイトコントロ ールレジスタ	—
SOSCWTCR	—	サブクロック発振器ウェイトコントロ ールレジスタ	—
PLLWTCR	—	PLL ウェイトコントロールレジスタ	—
HOCOWTCR2	—	HOCO ウェイトコントロールレジスタ 2	—
DPSBYCR	DEEPCUT1	ディープカットビット	—
DPSIER1	—	—	ディープスタンバイインタラプトイネー ブルレジスタ 1

レジスタ	ビット	RX210	RX660
DPSIER2	DRIICDIE	SDA-DS ディープスタンバイ解除信号許可ビット	—
	DRIICCEIE	SCL-DS ディープスタンバイ解除信号許可ビット	—
DPSIFR1	—	—	ディープスタンバイインタラプトフラグレジスタ 1
DPSIFR2	DRIICDIF	SDA-DS ディープスタンバイ解除フラグ	—
	DRIICCIF	SCL-DS ディープスタンバイ解除フラグ	—
DPSIEGR1	—	—	ディープスタンバイインタラプトエッジレジスタ 1
DPSIEGR2	DRIICDEG	SDA-DS エッジ選択ビット	—
—	DRIICCEG	SCL-DS エッジ選択ビット	—
FHSSBYCR	—	フラッシュ HOCO ソフトウェアスタンバイコントロールレジスタ	—

2.9 レジスタライトプロテクション機能

表 2.15 にレジスタライトプロテクション機能の概要比較を、表 2.16 にレジスタライトプロテクション機能のレジスタ比較を示します。

表 2.15 レジスタライトプロテクション機能の概要比較

項目	RX210	RX660
PRC0 ビット	クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCCR, OSTDCR, OSTDSR, HOCOCCR2	クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCCR, HOCOCCR2, FLLCR1, FLLCR2, OSTDCR, OSTDSR
PRC1 ビット	- 動作モード関連レジスタ SYSCR0, SYSCR1 - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, OPCCR, RSTCKCR, MOSCWTCR, SOSCWTCR, PLLWTCR, DPSBYCR, DPSIER0, DPSIER2, DPSIFR0, DPSIFR2, DPSIEGR0, DPSIEGR2, FHSSBYCR, HOCOWTCR2 - クロック発生回路関連レジスタ MOFCR, HOCOPCR, PLLPCR(チップバージョン B の場合) - ソフトウェアリセットレジスタ SWRR	- 動作モード関連レジスタ SYSCR0, SYSCR1, VOLSR - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, RSTCKCR, DPSBYCR, DPSIER0~2, DPSIFR0~2, DPSIEGR0~2 - クロック発生回路関連レジスタ MOSCWTCR, SOSCWTCR, MOFCR, SOFCR, HOCOPCR - ソフトウェアリセットレジスタ SWRR
PRC2 ビット	VRCRレジスタ	—
PRC3 ビット	LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR	LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR

表 2.16 レジスタライトプロテクション機能のレジスタ比較

レジスタ	ビット	RX210	RX660
PRCR	PRC2	プロテクトビット 2	—

2.10 例外処理

表 2.17 に例外処理の概要比較を、表 2.18 にベクタ比較を、表 2.19 に例外処理ルーチンからの復帰命令比較を示します。

表 2.17 例外処理の概要比較

項目	RX210	RX660
例外事象	- 未定義命令例外 - 特権命令例外 - リセット - ノンマスカブル割り込み - 割り込み - 無条件トラップ	- 未定義命令例外 - 特権命令例外 - アクセス例外 - 単精度浮動小数点例外 - リセット - ノンマスカブル割り込み - 割り込み - 無条件トラップ

表 2.18 ベクタ比較

項目	RX210	RX660
未定義命令例外	固定ベクタテーブル	例外ベクタテーブル(EXTB)
特権命令例外	固定ベクタテーブル	例外ベクタテーブル(EXTB)
アクセス例外	—	例外ベクタテーブル(EXTB)
浮動小数点例外	—	例外ベクタテーブル(EXTB)
リセット	固定ベクタテーブル	例外ベクタテーブル(EXTB)
ノンマスカブル割り込み	固定ベクタテーブル	例外ベクタテーブル(EXTB)
割り込み	高速割り込み	FINTV
	高速割り込み以外	可変ベクタテーブル(INTB)
無条件トラップ	可変ベクタテーブル(INTB)	割り込みベクタテーブル(INTB)

表 2.19 例外処理ルーチンからの復帰命令比較

項目	RX210	RX660
未定義命令例外	RTE	RTE
特権命令例外	RTE	RTE
アクセス例外	—	RTE
浮動小数点例外	—	RTE
リセット	復帰不可能	復帰不可能
ノンマスカブル割り込み	復帰不可能	禁止
割り込み	高速割り込み	RTFI
	高速割り込み以外	RTE
無条件トラップ	RTE	RTE

2.11 割り込みコントローラ

表 2.20 に割り込みコントローラの概要比較を、表 2.21 に割り込みコントローラのレジスタ比較を示します。

表 2.20 割り込みコントローラの概要比較

項目		RX210(ICUb)	RX660(ICUF)
割り込み	周辺機能 割り込み	- 周辺モジュールからの割り込み - 割り込み検出 : エッジ検出/レベル検出 - 接続している周辺モジュールの 要因ごとの検出方法は固定	- 周辺モジュールからの割り込み - 割り込みの検出方法 : エッジ検出またはレベル検出 (割り込み要因ごとに検出方法は固定) - グループ割り込み : 複数の割り込み要因をグループ化 し、1 つの割り込み要因として 扱う機能 ^(注1) - グループ IE0 割り込み : ICLK を動作クロックとする コプロセッサの割り込み要因 (エッジ検出) - グループ BE0 割り込み : PCLKB を動作クロックとする 周辺モジュールの割り込み要因 (エッジ検出) - グループ BL0/BL1/BL2 割り込み : PCLKB を動作クロックとする 周辺モジュールの割り込み要因 (レベル検出) - グループ AL0/AL1 割り込み : PCLKA を動作クロックとする 周辺モジュールの割り込み要因 (レベル検出) - 選択型割り込み B : 割り込みベクタ番号 128~207 に、 PCLKB を動作クロックとする 周辺モジュールの割り込み要因から それぞれ任意の 1 つを割り当てる ことが可能 - 選択型割り込み A : 割り込みベクタ番号 208~255 に、 PCLKA を動作クロックとする 周辺モジュールの割り込み要因から それぞれ任意の 1 つを 割り当てることが可能
	外部端子 割り込み	- IRQ0~IRQ7 端子からの割り込み - 要因数 : 8 - 割り込み検出 : Low/立ち下がり エッジ/立ち上がりエッジ/両エッ ジを要因ごとに設定可能 - デジタルフィルタ機能 : あり	- IRQi 端子(i = 0~15)への入力信号 による割り込み - 割り込み検出 : Low レベル、 立ち下がりエッジ、立ち上がり エッジ、両エッジを要因ごとに 設定可能 - デジタルフィルタを使用する ことにより、ノイズを除去する ことが可能

項目		RX210(ICUb)	RX660(ICUF)
割り込み	ソフトウェア割り込み	- レジスタ書き込みによる割り込み - 要因数 : 1	- レジスタへの書き込みにより、割り込み要求を発生させることが可能 - 要因数 : 2
	イベントリンク割り込み	ELC イベントより、ELSR18I、ELSR19I 割り込みを発生	—
	割り込み優先順位	レジスタにより優先順位を設定	割り込み要因プライオリティレジスタ r (IPRr) (r = 000~255)により優先レベルを設定
	高速割り込み機能	CPU の割り込み処理を高速化可能。1 要因にのみ設定	CPU の割り込み応答時間を短縮可能。1 つの割り込み要因にのみ設定可能
	DTC、DMAC 制御	割り込み要因により DTC や DMAC の起動が可能	割り込み要因により DTC や DMAC の起動が可能
ノンマスクブル割り込み	NMI 端子割り込み	- NMI 端子からの割り込み - 割り込み検出 : - 立ち下りエッジ - 立ち上がりエッジ - デジタルフィルタ機能 : あり	- NMI 端子への入力信号による割り込み - 割り込み検出 : - 立ち下りエッジ - 立ち上がりエッジ - デジタルフィルタ機能 : あり
	発振停止割り込み	発振停止検出時の割り込み	メインクロック発振器の停止を検出したときの割り込み

項目		RX210(ICUb)	RX660(ICUF)
ノンマスカブル 割り込み	WDT アンダフロー /リフレッシュエラー割り込み	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	IWDT アンダフロー/リフレッシュエラー	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出回路 1 (LVD1)の電圧監視割り込み	電圧検出回路 1 (LVD1)からの割り込み
	電圧監視 2 割り込み	電圧検出回路 2 (LVD2)の電圧監視割り込み	電圧検出回路 2 (LVD2)からの割り込み
	RAM エラー割り込み	—	RAM のパリティチェックエラーを検出したときの割り込み
低消費電力状態からの復帰	スリープモード	ノンマスカブル割り込み、全割り込み要因で復帰	すべての割り込み要因で復帰
	全モジュールクロックストップモード	ノンマスカブル割り込み、IRQ0～IRQ7 割り込み、TMR 割り込み、RTC アラーム/周期割り込みで復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、RTC アラーム、RTC 周期、IWDT、REMC 割り込み、選択型割り込み 146～157)で復帰
	ソフトウェアスタンバイモード	ノンマスカブル割り込み、IRQ0～IRQ7 割り込み、RTC アラーム/周期割り込みで復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、RTC アラーム、RTC 周期、IWDT、REMC 割り込み)で復帰
	ディープソフトウェアスタンバイモード	—	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、RTC アラーム、RTC 周期)で復帰

注 1. 割り込み要因が割り当てられていないグループは予約です。また、そのグループに対応するレジスタは存在しません。

表 2.21 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX210(ICUb)	RX660(ICUF)
IRn	—	割り込み要求レジスタ n (n = 016 ~ 253)	割り込み要求レジスタ n (n = 016 ~ 255)
IPRn	—	割り込み要因プライオリティレジスタ n(n = 000 ~ 250)	割り込み要因プライオリティレジスタ r(r = 000 ~ 255)
SWINTR2R	—	—	ソフトウェア割り込み 2 起動レジスタ
DTCERn	DTCE	DTC 起動許可ビット(n = 027 ~ 252) 0 : DTC 起動禁止 1 : DTC 起動許可	DTC 転送要求 許可ビット (n = 026 ~ 255) 0 : CPU への割り込み要因に 設定する、または DMAC の 起動要因に設定する 1 : DTC の起動要因に設定する
IRQCRi	—	IRQ コントロールレジスタ i (i = 0 ~ 7)	IRQ コントロールレジスタ i (i = 0 ~ 15)
IRQFLTE1	—	—	IRQ 端子デジタルフィルタ許可レジスタ 1
IRQFLTC1	—	—	IRQ 端子デジタルフィルタ設定レジスタ 1
NMISR	RAMST	—	RAM エラー割り込みステータス フラグ
NMIER	RAMEN	—	RAM エラー割り込み許可ビット
GRPBL0 GRPBL1 GRPBL2	—	—	グループ BL0/BL1/BL2 割り込み 要求レジスタ
GRPAL0	—	—	グループ AL0 割り込み要求レジスタ
GENBL0 GENBL1 GENBL2	—	—	グループ BL0/BL1/BL2 割り込み 要求許可レジスタ
GENAL0	—	—	グループ AL0 割り込み要求許可 レジスタ
PIBRk	—	—	選択型割り込み B 要求レジスタ k (k = 0h, 1h, 5h, 6h, 8h ~ Ah, Ch, Dh)
PIARk	—	—	選択型割り込み A 要求レジスタ k (k = 0h ~ 5h, Bh, Ch)
SLIBXRn	—	—	選択型割り込み B 要因選択レジスタ Xn(n = 128 ~ 143)
SLIBRn	—	—	選択型割り込み B 要因選択レジスタ n(n = 144 ~ 207)
SLIARn	—	—	選択型割り込み A 要因選択レジスタ n(n = 208 ~ 255)
SLIPRCR	—	—	選択型割り込み要因選択レジスタ 書き込み保護レジスタ

2.12 バス

表 2.22 にバスの概要比較を、表 2.23 にバス機能のレジスタ比較を示します。

表 2.22 バスの概要比較

項目		RX210	RX660
CPU バス	命令バス	• CPU(命令)を接続 • 内蔵メモリを接続 (RAM, ROM) • システムクロック(ICLK)に同期して動作	• CPU(命令)を接続 • 内蔵メモリを接続 (RAM, コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
	オペランドバス	• CPU(オペランド)を接続 • 内蔵メモリを接続 (RAM, ROM) • システムクロック(ICLK)に同期して動作	• CPU(オペランド)を接続 • 内蔵メモリを接続 (RAM, コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	RAM を接続	RAM を接続
	メモリバス 2	ROM を接続	コードフラッシュメモリを接続
内部メインバス	内部メインバス 1	• CPUを接続 • システムクロック(ICLK)に同期して動作	• CPUを接続 • システムクロック(ICLK)に同期して動作
	内部メインバス 2	• DMAC、DTCを接続 • 内蔵メモリを接続 (RAM, ROM) • システムクロック(ICLK)に同期して動作	• DTC, DMACを接続 • 内蔵メモリを接続 (RAM, コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	• 周辺機能(DTC、DMAC、割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作	• 周辺機能(TFU, DTC, DMAC, 割り込みコントローラ, バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作
	内部周辺バス 2	• 周辺機能(内部周辺バス1以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB、PCLKD^(注1))に同期して動作	• 周辺機能(内部周辺バス1、3、4、5以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 3	—	• 周辺機能(DOC, REMC, CANFD, CMPC)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 4	—	• 周辺機能(MTU, RSPI, SCli)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 5	—	• 周辺機能(RSCI, CANFD)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 6	• ROM(P/E時)、E2データフラッシュを接続 • FlashIF クロック(FCLK)に同期して動作	• コードフラッシュメモリ(P/E時)、データフラッシュを接続 • FlashIF クロック(FCLK)に同期して動作
外部バス	CS領域	• 外部デバイスを接続 • 外部バスクロック(BCLK)に同期して動作	• 外部デバイスを接続 • 外部バスクロック(BCLK)に同期して動作

注 1. 周辺モジュールクロック (PCLKD) は、S12AD の動作クロックです。

表 2.23 バス機能のレジスタ比較

レジスタ	ビット	RX210	RX660
BUSPRI	BPHB[1:0]	—	内部周辺バス 4、5 プライオリティ 制御ビット

2.13 DMA コントローラ

表 2.24 に DMA コントローラの概要比較を、表 2.25 に DMA コントローラレジスタ比較を示します。

表 2.24 DMA コントローラの概要比較

項目		RX210(DMACA)	RX660(DMACAa)
チャンネル数		4 チャンネル(DMACm (m = 0~3))	8 チャンネル(DMACm(m = 0~7))
転送空間		512M バイト (00000000h~0FFFFFFFh と F0000000h~FFFFFFFh のうち予約 領域を除く領域)	512M バイト (00000000h~0FFFFFFFh と F0000000h~FFFFFFFh のうち予約 領域を除く領域)
最大転送データ数		1M データ (ブロック転送モード最大総転送数: 1024 データ×1024 ブロック)	64M データ (ブロック転送モード最大総転送 数:1024 データ× 65536 ブロック)
DMAC 起動要因		- チャンネルごとに起動要因を選択可能 - ソフトウェアトリガ - 周辺モジュールからの割り込み要求 /外部割り込み入力端子へのトリガ 入力	- チャンネルごとに起動要因を選択可能 - ソフトウェアトリガ - 周辺モジュールからの割り込み要求 /外部割り込み入力端子へのトリガ 入力
チャンネル優先順位		チャンネル 0 > チャンネル 1 > チャンネル 2 > チャンネル 3(チャンネル 0 が最優先)	チャンネル 0 > チャンネル 1 > チャンネル 2 > チャンネル 3...>チャンネル 7 (チャンネル 0 が最優先)
転送データ	1 データ	ビット長:8 ビット、16 ビット、 32 ビット	ビット長:8 ビット、16 ビット、 32 ビット
	ブロックサイズ	データ数:1~1024 データ	データ数:1~1024 データ
転送モード	ノーマル転送 モード	1 回の DMA 転送要求で 1 データを 転送 - 総データ転送数を指定しない設定 (フリーランニングモード)が可能	1 回の DMA 転送要求で 1 データを 転送 - 総データ転送数を指定しない設定 (フリーランニングモード)が可能
	リピート転送 モード	1 回の DMA 転送要求で 1 データを 転送 - 転送元または転送先で設定した リピートサイズ分のデータを 転送すると、転送開始時の アドレスに復帰 - リピートサイズは最大 1024 回設定 可能	1 回の DMA 転送要求で 1 データを 転送 - 転送元または転送先で設定した リピートサイズ分のデータを 転送すると、転送開始時の アドレスに復帰 - リピートサイズは最大 1024 回設定 可能
	ブロック転送 モード	1 回の DMA 転送要求で 1 ブロック のデータを転送 - ブロックサイズは最大 1024 データ 設定可能	1 回の DMA 転送要求で 1 ブロック のデータを転送 - ブロックサイズは最大 1024 データ 設定可能
選択機能	拡張リピート エリア機能	- 転送アドレスレジスタの上位ビット の値を固定して特定範囲のアドレス を繰り返す設定が可能 - 拡張リピートエリアは 2 バイトから 128M バイトを転送元、転送先別に 設定可能	- 転送アドレスレジスタの上位ビット の値を固定して特定範囲のアドレス を繰り返す設定が可能 - 拡張リピートエリアは 2 バイトから 128M バイトを転送元、転送先別に 設定可能

項目		RX210(DMACA)	RX660(DMACA ^a)
割り込み要求	転送終了割り込み	転送カウンタで設定したデータ数を転送終了時に発生	- ノーマル転送モードの場合、指定回数の転送が終了したときに発生 - リピート転送モードの場合、指定リピート回数の転送が終了したときに発生 - ブロック転送モードの場合、指定ブロック数の転送が終了したときに発生
	転送エスケープ終了割り込み	リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバフローしたときに発生	リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバフローしたときに発生
イベントリンク機能		1回のデータ転送後(ブロックの場合は1ブロック転送後)、イベントリンク要求を発生	1回のデータ転送後(ブロックの場合は1ブロック転送後)、イベントリンク要求を発生
消費電力低減機能		モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.25 DMA コントローラレジスタ比較

レジスタ	ビット名	RX210(DMACA)	RX660(DMACA ^a)
DMCRB	—	DMA ブロック転送カウントレジスタ (b9-b0)	DMA ブロック転送カウントレジスタ (b15-b0)
DMIST	—	—	DMAC74 割り込みステータスマニタレジスタ

2.14 データトランスファコントローラ

表 2.26 にデータトランスファコントローラの概要比較を、表 2.27 にデータトランスファコントローラのレジスタ比較を示します。

表 2.26 データトランスファコントローラの概要比較

項目	RX210(DTCa)	RX660(DTCb)
転送チャネル数	DTC 起動が可能なすべての割り込み要因の数と同数	DTC 起動が可能なすべての割り込み要因の数と同数
転送モード	- ノーマル転送モード 1 回の起動で 1 つのデータを転送する - リピート転送モード 1 回の起動で 1 つのデータを転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピートサイズは最大 256 データ設定可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する - ブロックサイズは最大 256 データ設定可能	- ノーマル転送モード 1 回の起動で 1 つのデータを転送する - リピート転送モード 1 回の起動で 1 つのデータを転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピート回数は最大 256 回設定可能で、256 × 32 ビットで、最大 1024 バイト転送可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する - ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能
チェーン転送機能	1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能	1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能
シーケンス転送	—	複雑な一連の転送をシーケンスとして登録し、転送データにより任意のシーケンスを選択して実行可能 - シーケンス転送の起動要因は同時に 1 つのみ選択可能 - シーケンスは、1 つの起動要因に対し最大 256 通り - 転送要求によって最初に転送されたデータがシーケンスを決定 - シーケンスは、1 回の転送要求で最後まで実行することも、途中で止めて次の転送要求で再開する(シーケンス分割)ことも可能

項目	RX210(DTCa)	RX660(DTCb)
転送空間	- ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007FF FFFh"と"FF80 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)	- ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007F FFFFh"と"FF80 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)
データ転送単位	1 データ : 8 ビット、 16 ビット、 32 ビット 1 ブロックサイズ : 1~256 データ	1 データ : 1 バイト(8 ビット)、 1 ワード(16 ビット)、 1 ロングワード(32 ビット) 1 ブロックサイズ : 1~256 データ
CPU 割り込み要求	- DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 - 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能	- DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 - 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能
イベントリンク機能	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生
リードスキップ	転送情報のリードスキップを指定可能	同一転送が連続したときの転送情報の読み出しを省略する設定が可能
ライトバックスキップ	転送元アドレス固定の場合、または転送先アドレス固定の場合、ライトバックスキップを実行可能	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略
ライトバックディスエーブル	—	転送情報のライトバックを実行しない設定が可能
ディスプレイースメント加算	—	転送元アドレスにディスプレイースメントを加算可能(転送情報ごとに選択)
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.27 データトランスファコントローラのレジスタ比較

レジスタ	ビット	RX210(DTCa)	RX660(DTCb)
MRA	WBDIS	—	ライトバックディスエーブルビット ^(注1)
MRB	SQEND	—	シーケンス転送終了ビット
	INDX	—	インデックステーブル参照ビット
MRC	—	—	DTC モードレジスタ C
DTCIBR	—	—	DTC インデックステーブルベースレジスタ
DTCOR	—	—	DTC オペレーションレジスタ
DTCSQE	—	—	DTC シーケンス転送許可レジスタ
DTCDISP	—	—	DTC アドレスディスプレイースメントレジスタ

注 1. 転送情報は RAM 領域に配置しますが、MRA.WBDIS ビットを“1”(ライトバックしない)にした場合 ROM 領域に配置することもできます。

2.15 イベントリンクコントローラ

表 2.28 にイベントリンクコントローラの概要比較を、表 2.29 にイベントリンクコントローラのレジスタ比較を表 2.30 に ELSRn レジスタと周辺モジュールの対応を、表 2.31 に ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応を示します。

表 2.28 イベントリンクコントローラの概要比較

項目	RX210(ELC)	RX660(ELC)
イベントリンク機能	59 種類のイベント信号を、直接モジュールへリンク可能 - タイマ系のモジュールは、イベント入力時の動作の選択が可能 - ポート B、ポート E のイベントリンク動作が可能 - シングルポート : - 指定した 1 ビットのポートにイベントリンクの動作設定が可能 - ポートグループ : 8 ビットポート内で、指定した複数ビットをグループ化してイベントリンクの動作設定が可能	83 種類のイベント信号を、直接モジュールへリンク可能 - タイマ系の周辺モジュールは、イベント信号入力時の動作を選択が可能 - ポート B、ポート E のイベントリンク動作が可能 - シングルポート : - 指定した 1 本のポートにイベントリンクの動作設定が可能 - ポートグループ : - 最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.29 イベントリンクコントローラのレジスタ比較

レジスタ	ビット	RX210(ELC)	RX660(ELC)
ELSRn	—	イベントリンク設定レジスタ n (n = 1 ~ 4, 7, 10, 12, 15, 16, 18 ~ 29)	イベントリンク設定レジスタ n (n = 0, 3, 4, 7, 10 ~ 13, 15, 16, 18 ~ 28, 30, 31, 32, 56)
	ELS[7:0]	イベントリンク選択ビット 00000000 : 該当する周辺モジュールへのイベントの出力は無効 00000001 ~ 01101001 : リンクするイベント信号の番号を指定 上記以外は設定しないでください	イベントリンク選択ビット 00h : 該当する周辺モジュールへのイベント信号の出力は無効 01h ~ F1h : リンクするイベント信号の番号を指定 上記以外は設定しないでください
ELOPA	MTU0MD [1:0]	—	MTU0 動作選択ビット
	MTU1MD [1:0]	MTU1 動作選択ビット	—
	MTU2MD [1:0]	MTU2 動作選択ビット	—
ELOPD	TMR1MD [1:0]	—	TMR1 動作選択ビット
	TMR3MD [1:0]	—	TMR3 動作選択ビット
ELOPE	—	—	イベントリンクオプション設定レジスタ E

表 2.30 ELSRn レジスタと周辺モジュールの対応

レジスタ	RX210(ELC)	RX660(ELC)
ELSR0	—	MTU0
ELSR1	MTU1	—
ELSR2	MTU2	—
ELSR3	MTU3	MTU3
ELSR4	MTU4	MTU4
ELSR7	CMT1	CMT1
ELSR10	TMR0	TMR0
ELSR11	—	TMR1
ELSR12	TMR2	TMR2
ELSR13	—	TMR3
ELSR15	12 ビット AD コンバータ	S12AD(ELCTRG00N)
ELSR16	DA0	DA0
ELSR18	割り込み 1	ICU (割り込み 1)
ELSR19	割り込み 2	ICU (割り込み 2)
ELSR20	出力ポートグループ 1	出力ポートグループ 1
ELSR21	出力ポートグループ 2	出力ポートグループ 2
ELSR22	入力ポートグループ 1	入力ポートグループ 1
ELSR23	入力ポートグループ 2	入力ポートグループ 2
ELSR24	シングルポート 0	シングルポート 0
ELSR25	シングルポート 1	シングルポート 1
ELSR26	シングルポート 2	シングルポート 2
ELSR27	シングルポート 3	シングルポート 3
ELSR28	クロックソースを LOCO へ切り替え	クロックソースを LOCO へ切り替え
ELSR29	POE	—
ELSR30	—	MTU6
ELSR31	—	MTU7
ELSR32	—	MTU8
ELSR56	—	S12AD (ELCTRG01N)

表 2.31 ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応

ELS[7:0] ビットの値	RX210(ELC)	RX660(ELC)
01h	—	MTU0・コンペアマッチ 0A
02h	—	MTU0・コンペアマッチ 0B
03h	—	MTU0・コンペアマッチ 0C
04h	—	MTU0・コンペアマッチ 0D
05h	—	MTU0・コンペアマッチ 0E
06h	—	MTU0・コンペアマッチ 0F
07h	—	MTU0・オーバフロー
08h	MTU1・コンペアマッチ 1A 信号	—
09h	MTU1・コンペアマッチ 1B 信号	—
0Ah	MTU1・オーバフロー信号	—
0Bh	MTU1・アンダフロー信号	—
0Ch	MTU2・コンペアマッチ 2A 信号	—

ELS[7:0] ビットの値	RX210(ELC)	RX660(ELC)
0Dh	MTU2・コンペアマッチ 2B 信号	—
0Eh	MTU2・オーバフロー	—
0Fh	MTU2・アンダフロー	—
10h	MTU3・コンペアマッチ 3A 信号	MTU3・コンペアマッチ 3A
11h	MTU3・コンペアマッチ 3B 信号	MTU3・コンペアマッチ 3B
12h	MTU3・コンペアマッチ 3C 信号	MTU3・コンペアマッチ 3C
13h	MTU3・コンペアマッチ 3D 信号	MTU3・コンペアマッチ 3D
14h	MTU3・オーバフロー信号	MTU3・オーバフロー
15h	MTU4・コンペアマッチ 4A 信号	MTU4・コンペアマッチ 4A
16h	MTU4・コンペアマッチ 4B 信号	MTU4・コンペアマッチ 4B
17h	MTU4・コンペアマッチ 4C 信号	MTU4・コンペアマッチ 4C
18h	MTU4・コンペアマッチ 4D 信号	MTU4・コンペアマッチ 4D
19h	MTU4・オーバフロー信号	MTU4・オーバフロー
1Ah	MTU4・アンダフロー信号	MTU4・アンダフロー
1Eh	—	MTU6・コンペアマッチ 6A
1Fh	CMT1・コンペアマッチ 1 信号	MTU6・コンペアマッチ 6B
20h	—	MTU6・コンペアマッチ 6C
21h	—	MTU6・コンペアマッチ 6D
22h	TMR0・コンペアマッチ A0 信号	MTU6・オーバフロー
23h	TMR0・コンペアマッチ B0 信号	MTU7・コンペアマッチ 7A
24h	TMR0・オーバフロー信号	MTU7・コンペアマッチ 7B
25h	—	MTU7・コンペアマッチ 7C
26h	—	MTU7・コンペアマッチ 7D
27h	—	MTU7・オーバフロー
28h	TMR2・コンペアマッチ A2 信号	MTU7・アンダフロー
29h	TMR2・コンペアマッチ B2 信号	MTU8・コンペアマッチ 8A
2Ah	TMR2・オーバフロー信号	MTU8・コンペアマッチ 8B
2Bh	—	MTU8・コンペアマッチ 8C
2Ch	—	MTU8・コンペアマッチ 8D
2Dh	—	MTU8・オーバフロー
2Eh	RTC・周期信号	—
31h	IWDT・アンダフロー・リフレッシュエラー信号	—
37h	—	CMT1・コンペアマッチ 1
3Ah	SCI5・エラー (受信エラー・エラーシグナル検出)信号	—
3Bh	SCI5・受信データフル信号	—
3Ch	SCI5・送信データエンプティ信号	TMR0・コンペアマッチ A0
3Dh	SCI5・送信完了信号	TMR0・コンペアマッチ B0
3Eh	—	TMR0・オーバフロー
3Fh	—	TMR1・コンペアマッチ A1
40h	—	TMR1・コンペアマッチ B1
41h	—	TMR1・オーバフロー
42h	—	TMR2・コンペアマッチ A2
43h	—	TMR2・コンペアマッチ B2
44h	—	TMR2・オーバフロー
45h	—	TMR3・コンペアマッチ A3
46h	—	TMR3・コンペアマッチ B3
47h	—	TMR3・オーバフロー

ELS[7:0] ビットの値	RX210(ELC)	RX660(ELC)
4Eh	RIIC0・通信エラー、イベント発生信号	—
4Fh	RIIC0・受信データフル信号	—
50h	RIIC0・送信データエンプティ信号	—
51h	RIIC0・送信終了信号	—
52h	RSPI0・エラー (モードフォルト・オーバラン・パリティエラー) 信号	—
53h	RSPI0・アイドル信号	—
54h	RSPI0・受信データフル信号	—
55h	RSPI0・送信データエンプティ信号	—
56h	RSPI0・送信完了信号(クロック同期式動作のスレーブモード時を除く)	—
58h	12 ビット A/D コンバータ・A/D 変換終了信号	—
59h	コンパレータ B0・比較結果変化信号	—
5Ah	コンパレータ B0・B1 共通比較結果変化信号	—
5Bh	LVD1・電圧検出信号	—
5Ch	LVD2・電圧検出信号	—
5Dh	DMAC0・転送終了信号	—
5Eh	DMAC1・転送終了信号	—
5Fh	DMAC2・転送終了信号	—
60h	DMAC3・転送終了信号	—
61h	DTC・転送終了信号	—
62h	クロック発生回路・発振停止検出信号	—
63h	入力ポートグループ 1・入力エッジ検出信号	—
64h	入力ポートグループ 2・入力エッジ検出信号	—
65h	シングル入力ポート 0・入力エッジ検出信号	—
66h	シングル入力ポート 1・入力エッジ検出信号	—
67h	シングル入力ポート 2・入力エッジ検出信号	—
68h	シングル入力ポート 3・入力エッジ検出信号	—
69h	ソフトウェアイベント信号	—
ACh	—	RTC・周期イベント(1/256 秒、1/128 秒、1/64 秒、1/32 秒、1/16 秒、1/8 秒、1/4 秒、1/2 秒、1 秒、2 秒から選択)
AFh	—	IWDT・アンダフロー・リフレッシュエラー
B8h	—	SCI5・エラー (受信エラー・エラーシグナル検出)
B9h	—	SCI5・受信データフル
BAh	—	SCI5・送信データエンプティ
BBh	—	SCI5・送信完了
CCh	—	RIIC0・通信エラー、イベント発生
CDh	—	RIIC0・受信データフル
CEh	—	RIIC0・送信データエンプティ
CFh	—	RIIC0・送信終了
D0h	—	RSPI0・エラー (モードフォルト・オーバラン・アンダラン・パリティエラー)
D1h	—	RSPI0・アイドル
D2h	—	RSPI0・受信バッファフル
D3h	—	RSPI0・送信バッファ エンプティ

ELS[7:0] ビットの値	RX210(ELC)	RX660(ELC)
D4h	—	RSPI0・送信完了
D6h	—	S12AD・A/D 変換終了
DCh	—	コンパレータ C0・比較結果変化
DDh	—	コンパレータ C1・比較結果変化
DEh	—	コンパレータ C2・比較結果変化
DFh	—	コンパレータ C3・比較結果変化
E2h	—	LVD1・電圧検出
E3h	—	LVD2・電圧検出
E4h	—	DMAC0・転送終了
E5h	—	DMAC1・転送終了
E6h	—	DMAC2・転送終了
E7h	—	DMAC3・転送終了
E8h	—	DTC・転送終了
E9h	—	クロック発生回路・ 発振停止検出
EAh	—	入力ポートグループ 1・入力エッジ検出
EBh	—	入力ポートグループ 2・入力エッジ検出
ECh	—	シングル入力ポート 0・入力エッジ検出
EDh	—	シングル入力ポート 1・入力エッジ検出
EEh	—	シングル入力ポート 2・入力エッジ検出
EFh	—	シングル入力ポート 3・入力エッジ検出
F0h	—	ソフトウェアイベント
F1h	—	DOC・データ演算条件成立

2.16 I/O ポート

表 2.33～表 2.36 に I/O ポートの概要比較を、表 2.37 に I/O ポートの機能比較を、表 2.39 に I/O ポートのレジスタ比較を示します。

表 2.32 I/O ポートの概要比較(144 ピン)

ポートシンボル	RX210(145,144 ピン)	RX660(144 ピン)
PORT0	P00～P03,P05,P07	P00～P07
PORT1	P12～P17	P12～P17
PORT2	P20～P27	P20～P27
PORT3	P30～P37	P30～P37
PORT4	P40～P47	P40～P47
PORT5	P50～P56	P50～P56
PORT6	P60～P67	P60～P67
PORT7	P70～P77	P70～P77
PORT8	P80～P83,P86,P87	P80～P83,P86,P87
PORT9	P90～P93	P90～P93
PORTA	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7
PORTC	PC0～PC7	PC0～PC7
PORTD	PD0～PD7	PD0～PD7
PORTE	PE0～PE7	PE0～PE7
PORTF	PF5	PF5～PF7
PORTH	PH0～PH3	PH0～PH3,PH6 ^(注1) ,PH7 ^(注1)
PORTJ	PJ1,PJ3,PJ5	PJ1,PJ3～PJ7
PORTK	PK2～PK5	PK2～PK5
PORTL	PL0,PL1	PL0,PL1
PORTN	なし	PN6,PN7 ^(注2)

注 1. サブクロック発振器ありの製品に PH6、PH7 はありません。

注 2. JTAG ありの製品に PN7 はありません。

表 2.33 I/O ポートの概要比較(100 ピン)

ポートシンボル	RX210(100 ピン)	RX660(100 ピン)
PORT0	P03,P05,P07	P03 ^(注1) ～P07
PORT1	P12～P17	P12～P17
PORT2	P20～P27	P20～P27
PORT3	P30～P37	P30～P37
PORT4	P40～P47	P40～P47
PORT5	P50～P55	P50～P55
PORTA	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7
PORTC	PC0～PC7	PC0～PC7
PORTD	PD0～PD7	PD0～PD7
PORTE	PE0～PE7	PE0～PE7
PORTH	PH0～PH3	PH0～PH3,PH6 ^(注2) ,PH7 ^(注2)
PORTJ	PJ1, PJ3	PJ1,PJ3,PJ6,PJ7
PORTN	なし	PN6

注 1. JTAG ありの製品に P03 はありません。

注 2. サブクロック発振器ありの製品に PH6、PH7 はありません。

表 2.34 I/O ポートの概要比較(80 ピン)

ポートシンボル	RX210(80 ピン)	RX660(80 ピン)
PORT0	P03,P05,P07	P03~P07
PORT1	P12~P17	P12~P17
PORT2	P20,P21,P26,P27	P20,P21,P26,P27
PORT3	P30~P32,P34~P37	P30~P32,P34~P37
PORT4	P40~P47	P40~P47
PORT5	P54,P55	P54,P55
PORTA	PA0~PA6	PA0~PA6
PORTB	PB0~PB7	PB0~PB7
PORTC	PC2~PC7	PC2~PC7
PORTD	PD0~PD2	PD0~PD2
PORTE	PE0~PE5	PE0~PE5
PORTH	PH0~PH3	PH0~PH3,PH6 ^(注1) ,PH7 ^(注1)
PORTJ	PJ1	PJ1,PJ6,PJ7
PORTN	なし	PN6

注 1. サブクロック発振器ありの製品に PH6、PH7 はありません。

表 2.35 I/O ポートの概要比較(64 ピン)

ポートシンボル	RX210(69,64 ピン)	RX660(64 ピン)
PORT0	P03,P05	P03,P07
PORT1	P14~P17	P14~P17
PORT2	P26,P27	P26,P27
PORT3	P30~P32,P35~P37	P30~P32,P35~P37
PORT4	P40~P44,P46	P40~P47
PORT5	P54,P55	P54,P55
PORTA	PA0,PA1,PA3,PA4,PA6	PA0,PA1,PA3,PA4,PA6
PORTB	PB0,PB1,PB3,PB5~PB7	PB0,PB1,PB3,PB5~PB7
PORTC	PC2~PC7	PC2~PC7
PORTE	PE0~PE5	PE0~PE5
PORTH	PH0~PH3	PH0~PH3,PH6 ^(注1) ,PH7 ^(注1)
PORTJ	なし	PJ6,PJ7
PORTN	なし	PN6

注 1. サブクロック発振器ありの製品に PH6、PH7 はありません。

表 2.36 I/O ポートの概要比較(48 ピン)

ポートシンボル	RX210(48 ピン)	RX660(48 ピン)
PORT1	P14~P17	P14~P17
PORT2	P26,P27	P26,P27
PORT3	P30,P31,P35~P37	P30,P31,P35~P37
PORT4	P40~P42,P46	P40~P42,P45~P47
PORTA	PA1,PA3,PA4,PA6	PA1,PA3,PA4,PA6
PORTB	PB0,PB1,PB3,PB5	PB0,PB1,PB3,PB5
PORTC	PC4~PC7	PC4~PC7
PORTE	PE1~PE4	PE1~PE4
PORTH	PH0~PH3	PH0~PH3
PORTJ	なし	PJ6,PJ7
PORTN	なし	PN6

表 2.37 I/O ポートの機能比較

項目	ポートシンボル	RX210	RX660
入力プルアップ機能	PORT0	P00~P03,P05,P07	P00~P07
	PORT1	P12~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34,P36,P37	P30~P34,P36,P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P56	P50~P56
	PORT6	P60~P67	P60~P67
	PORT7	P70~P77	P70~P77
	PORT8	P80~P83,P86,P87	P80~P83,P86,P87
	PORT9	P90~P93	P90~P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF5	PF5~PF7
	PORTH	PH0~PH3	PH0~PH3,PH6,PH7
	PORTJ	PJ1,PJ3,PJ5	PJ1,PJ3~PJ7
	PORTK	PK2~PK5	PK2~PK5
	PORTL	PL0,PL1	PL0,PL1
	PORTN	—	PN6,PN7
オープンドレイン 出力機能	PORT0	P00~P02	P00~P07
	PORT1	P12~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34,P36,P37	P30~P34,P36,P37
	PORT4	—	P40~P47
	PORT5	P50~P52,P54	P50~P56
	PORT6	P60,P61	P60~P67
	PORT7	P70,P74~P77	P70~P77
	PORT8	P80~P83	P80~P83,P86,P87
	PORT9	P90~P93	P90~P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	—	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	—	PF5~PF7
	PORTH	—	PH0~PH3,PH6,PH7
	PORTJ	—	PJ1,PJ3~PJ7
	PORTK	PK2~PK5	PK2~PK5
	PORTL	—	PL0,PL1
	PORTN	—	PN6,PN7
5V トレラント	PORT1	P12,P13,P16,P17	P12,P13,P16,P17

表 2.38 I/O ポートの駆動能力切り替え機能比較

ポートシンボル	切り替え機能	RX210	RX660
PORT0	通常固定	P03,P05,P07	P03,P05~P07
	通常/高駆動	P00~P02	P00~P02,P04
PORT1	通常固定	—	—

ポートシンボル	切り替え機能	RX210	RX660
PORT1	通常/高駆動	P12~P17	P12~P17
PORT2	通常固定	—	—
	通常/高駆動	P20~P27	P20~P27
PORT3	通常固定	—	P36,P37
	通常/高駆動	P30~P34,P36,P37	P30~P34
PORT4	通常固定	P40~P47	P40~P47
	通常/高駆動	—	—
PORT5	通常固定	—	—
	通常/高駆動	P50~P56	P50~P56
PORT6	通常固定	P62~P67	—
	通常/高駆動	P60,P61	P60~P67
PORT7	通常固定	P71~P73	—
	通常/高駆動	P70、P74~P77	P70~P77
PORT8	通常固定	—	—
	通常/高駆動	P80~P87	P80~P83,P86,P87
PORT9	通常固定	—	—
	通常/高駆動	P90~P93	P90~P93
PORTA	通常固定	—	—
	通常/高駆動	PA0~PA7	PA0~PA7
PORTB	通常固定	—	—
	通常/高駆動	PB0~PB7	PB0~PB7
PORTC	通常固定	—	—
	通常/高駆動	PC0~PC7	PC0~PC7
PORTD	通常固定	—	—
	通常/高駆動	PD0~PD7	PD0~PD7
PORTE	通常固定	—	—
	通常/高駆動	PE0~PE7	PE0~PE7
PORTF	通常固定	PF5	—
	通常/高駆動	—	PF5~PF7
PORTH	通常固定	—	—
	通常/高駆動	PH0~PH3	PH0~PH3,PH6,PH7
PORTJ	通常固定	PJ5	PJ6,PJ7
	通常/高駆動	PJ1,PJ3	PJ1,PJ3~PJ5
PORTK	通常固定	—	—
	通常/高駆動	PK2~PK5	PK2~PK5
PORTL	通常固定	PL0,PL1	—
	通常/高駆動	—	PL0,PL1
PORTN	通常固定	—	—
	通常/高駆動	—	PN6,PN7

表 2.39 I/O ポートのレジスタ比較

レジスタ	ビット名	RX210	RX660
PDR	B0~B7	Pm0~7 方向制御ビット (m = 0~9,A~F,H,J~L)	Pm0~7 方向制御ビット (m = 0~9,A~F,H,J~L,N)
PODR	B0~B7	Pm0~7 出力データ格納ビット (m = 0~9,A~F,H,J~L)	Pm0~7 出力データ格納ビット (m = 0~9,A~F,H,J~L,N)
PIDR	B0~B7	Pm0~7 ビット (m = 0~9,A~F,H,J~L)	Pm0~7 ビット (m = 0~9,A~F,H,J~L,N)
PMR	B0~B7	Pm0~7 端子モード制御ビット (m = 0~9,A~F,H,J~L)	Pm0~7 端子モード制御ビット (m = 0~9,A~F,H,J~L,N)

レジスタ	ビット名	RX210	RX660
ODR0	B2, B3, (RX210) B2 (RX660)	Pm1,出力形態指定ビット (m = 0~3,6~9,A~C,E,K) • P01,P21,P31,P51,P61,P81, P91,PA1,PB1,PC1 b2 0 : CMOS 出力 1 : N チャネルオープンドレイン b3 読むと“0”が読めます。書く場合、“0”と してください • PE1 b3 b2 0 0 : CMOS 出力 0 1 : N チャネルオープンドレイン 1 0 : P チャネルオープンドレイン 1 1 : Hi-Z	Pm1 出力形態指定ビット (m = 0~ 9 , A~E,H, J~L) 0 : CMOS 出力 1 : N チャネルオープンドレイン
ODR1	B0, B2, B4, B6	Pm4,5,6,7 出力形態指定ビット (m = 1~3,7,A~C,E,K)	Pm4,5,6,7 出力形態指定ビット (m = 0~8 ,A~ F ,H,J,K, N)
PCR	B0~B7	Pm0~7 入力プルアップ抵抗制御 ビット (m = 0~9,A~F,H,J~L)	Pm0~7 入力プルアップ抵抗制御 ビット (m = 0~9,A~F,H,J~L, N)
DSCR	—	駆動能力制御レジスタ (m = 0~3,5~9,A~E,H,J,K))	駆動能力制御レジスタ (m = 0~3,5~9, A~ F , H, J~ L , N)

2.17 マルチファンクションピンコントローラ

表 2.40 にマルチプル端子の割り当て端子比較を、表 2.41～表 2.58 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**橙字**は RX210 グループのみ、**青字**は RX660 グループのみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.40 マルチプル端子の割り当て端子比較

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
割り込み	NMI (入力)	P35	○	○	○	○	○	○	○	○	○	○
	IRQ0-DS (入力)	P30	○	○	○	○	○	○	○	○	○	○
	IRQ0 (入力)	P50	×	×	×	×	×	○	○	×	×	×
		P60	×	×	×	×	×	○	×	×	×	×
		P70	×	×	×	×	×	○	×	×	×	×
		P90	×	×	×	×	×	○	×	×	×	×
		PA0	×	×	×	×	×	○	○	○	○	×
		PD0	○	○	○	×	×	○	○	○	×	×
		PH1	○	○	○	○	○	○	○	○	○	○
	IRQ1-DS (入力)	P31	○	○	○	○	○	○	○	○	○	○
	IRQ1 (入力)	P51	×	×	×	×	×	○	○	×	×	×
		P61	×	×	×	×	×	○	×	×	×	×
		P71	×	×	×	×	×	○	×	×	×	×
		PD1	○	○	○	×	×	○	○	○	×	×
		PH2	○	○	○	○	○	○	○	○	○	○
	IRQ2-DS (入力)	P32	○	○	○	○	×	○	○	○	○	×
	IRQ2 (入力)	P12	○	○	○	×	×	○	○	○	×	×
		P52	×	×	×	×	×	○	○	×	×	×
		P62	×	×	×	×	×	○	×	×	×	×
		P82	×	×	×	×	×	○	×	×	×	×
		PB2	×	×	×	×	×	○	○	○	×	×
		PD2	○	○	○	×	×	○	○	○	×	×
	IRQ3-DS (入力)	P33	○	○	×	×	×	○	○	×	×	×
	IRQ3 (入力)	P13	○	○	○	×	×	○	○	○	×	×
		P23	×	×	×	×	×	○	○	×	×	×
		P53	×	×	×	×	×	○	○	×	×	×
		P63	×	×	×	×	×	○	×	×	×	×
		P83	×	×	×	×	×	○	×	×	×	×
		PB3	×	×	×	×	×	○	○	○	○	○
		PD3	○	○	×	×	×	○	○	×	×	×
	IRQ4-DS (入力)	PB1	○	○	○	○	○	○	○	○	○	○
	IRQ4 (入力)	P14	○	○	○	○	○	○	○	○	○	○
		P34	○	○	○	×	×	○	○	○	×	×
		P37	×	×	×	×	×	○	○	○	○	○
		P54	×	×	×	×	×	○	○	○	○	×
		P64	×	×	×	×	×	○	×	×	×	×
		PB4	×	×	×	×	×	○	○	○	×	×
		PD4	○	○	×	×	×	○	○	×	×	×
		PF5	○	×	×	×	×	○	×	×	×	×

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
割り込み	IRQ5-DS (入力)	PA4	○	○	○	○	○	○	○	○	○	○
	IRQ5 (入力)	P15	○	○	○	○	○	○	○	○	○	○
		P25	×	×	×	×	×	○	○	×	×	×
		P36	×	×	×	×	×	○	○	○	○	○
		PA5	×	×	×	×	×	○	○	○	×	×
		PC5	×	×	×	×	×	○	○	○	○	○
		PD5	○	○	×	×	×	○	○	×	×	×
		PE5	○	○	○	○	×	○	○	○	○	×
	IRQ6-DS (入力)	PA3	○	○	○	○	○	○	○	○	○	○
	IRQ6 (入力)	P16	○	○	○	○	○	○	○	○	○	○
		P26	×	×	×	×	×	○	○	○	○	○
		P56	×	×	×	×	×	○	×	×	×	×
		PB6	×	×	×	×	×	○	○	○	○	×
		PD6	○	○	×	×	×	○	○	×	×	×
		PE6	○	○	×	×	×	○	○	×	×	×
	IRQ7-DS (入力)	PE2	○	○	○	○	○	○	○	○	○	○
	IRQ7 (入力)	P17	○	○	○	○	○	○	○	○	○	○
		P27	×	×	×	×	×	○	○	○	○	○
		P77	×	×	×	×	×	○	×	×	×	×
		PA7	×	×	×	×	×	○	○	×	×	×
		PD7	○	○	×	×	×	○	○	×	×	×
		PE7	○	○	×	×	×	○	○	×	×	×
	IRQ8-DS (入力)	P40						○	○	○	○	○
	IRQ8 (入力)	P00						○	×	×	×	×
		P20						○	○	○	×	×
		P73						○	×	×	×	×
		P80						○	×	×	×	×
		PE0						○	○	○	○	×
	IRQ9-DS (入力)	P41						○	○	○	○	○
	IRQ9 (入力)	P01						○	×	×	×	×
		P21						○	○	○	×	×
		P81						○	×	×	×	×
		P91						○	×	×	×	×
		PE1						○	○	○	○	○
	IRQ10-DS (入力)	P42						○	○	○	○	○
	IRQ10 (入力)	P02						○	×	×	×	×
		P55						○	○	○	○	×
		P72						○	×	×	×	×
		P92						○	×	×	×	×
		PA2						○	○	○	×	×
		PC2						○	○	○	○	×
	IRQ11-DS (入力)	P43						○	○	○	○	×
	IRQ11 (入力)	P03						○	○ (注3)	○	○	×
		P93						○	×	×	×	×
		PA1						○	○	○	○	○
		PC3						○	○	○	○	×
		PE3						○	○	○	○	○
		PJ3						○	○	×	×	×

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
割り込み	IRQ12-DS (入力)	P44						○	○	○	○	×
	IRQ12 (入力)	P24						○	○	×	×	×
		P74						○	×	×	×	×
		PB0						○	○	○	○	○
		PC1						○	○	×	×	×
		PC4						○	○	○	○	○
		PE4						○	○	○	○	○
	IRQ13-DS (入力)	P45						○	○	○	○	○
	IRQ13 (入力)	P05						○	○	○	×	×
		P65						○	×	×	×	×
		P75						○	×	×	×	×
		PB5						○	○	○	○	○
		PC6						○	○	○	○	○
		PJ5						○	×	×	×	×
	IRQ14-DS (入力)	P46						○	○	○	○	○
	IRQ14 (入力)	P66						○	×	×	×	×
		P76						○	×	×	×	×
		P86						○	×	×	×	×
		PA6						○	○	○	○	○
		PC0						○	○	×	×	×
		PC7						○	○	○	○	○
	IRQ15-DS (入力)	P47						○	○	○	○	○
	IRQ15 (入力)	P07						○	○	○	○	×
		P22						○	○	×	×	×
		P67						○	×	×	×	×
		P87						○	×	×	×	×
		PB7						○	○	○	○	×
マルチファンクション タイマユニット 2	MTIIOC0A (入出力)	P34	○	○	○	×	×	○	○	○	×	×
		PB3	○	○	○	○	○	○	○	○	○	○
		PC4	×	×	×	×	×	○	○	○	○	○
	MTIIOC0B (入出力)	P13	○	○	○	×	×	○	○	○	×	×
		P15	○	○	○	○	○	○	○	○	○	○
		PA1	○	○	○	○	○	○	○	○	○	○
	MTIIOC0C (入出力)	P32	○	○	○	○	×	○	○	○	○	×
		PB1	○	○	○	○	○	○	○	○	○	○
		PC5	×	×	×	×	×	○	○	○	○	○
	MTIIOC0D (入出力)	P33	○	○	×	×	×	○	○	×	×	×
		PA3	○	○	○	○	○	○	○	○	○	○
	MTIIOC1A (入出力)	P20	○	○	○	×	×	○	○	○	×	×
		PE4	○	○	○	○	○	○	○	○	○	○
	MTIIOC1B (入出力)	P21	○	○	○	×	×	○	○	○	×	×
		PB5	○	○	○	○	○	○	○	○	○	○
		PE3	×	×	×	×	×	○	○	○	○	○
	MTIIOC2A (入出力)	P26	○	○	○	○	○	○	○	○	○	○
		PB5	○	○	○	○	○	○	○	○	○	○
	MTIIOC2B (入出力)	P27	○	○	○	○	○	○	○	○	○	○
		PE5	○	○	○	○	×	○	○	○	○	×
	MTIIOC3A (入出力)	P14	○	○	○	○	○	○	○	○	○	○
		P17	○	○	○	○	○	○	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
マルチファンクション タイマユニット 2	MTIOC3A (入出力)	PC1	○	○	×	×	×	○	○	×	×	×
		PC7	○	○	○	○	○	○	○	○	○	○
		PJ1	○	○	○	×	×	○	○	○	×	×
	MTIOC3B (入出力)	P17	○	○	○	○	○	○	○	○	○	○
		P22	○	○	×	×	×	○	○	×	×	×
		P80	○	×	×	×	×	○	×	×	×	×
		PA1	×	×	×	×	×	○	○	○	○	○
		PB7	○	○	○	○	×	○	○	○	○	×
		PC5	○	○	○	○	○	○	○	○	○	○
		PE1	×	×	×	×	×	○	○	○	○	○
		PH0	×	×	×	×	×	○	○	○	○	○
	MTIOC3C (入出力)	P16	○	○	○	○	○	○	○	○	○	○
		P56	○	×	×	×	×	○	×	×	×	×
		PC0	○	○	×	×	×	○	○	×	×	×
		PC6	○	○	○	○	○	○	○	○	○	○
		PJ3	○	○	×	×	×	○	○	×	×	×
	MTIOC3D (入出力)	P16	○	○	○	○	○	○	○	○	○	○
		P23	○	○	×	×	×	○	○	×	×	×
		P81	○	×	×	×	×	○	×	×	×	×
		PA6	×	×	×	×	×	○	○	○	○	○
		PB0	×	×	×	×	×	○	○	○	○	○
		PB6	○	○	○	○	×	○	○	○	○	×
		PC4	○	○	○	○	○	○	○	○	○	○
		PE0	×	×	×	×	×	○	○	○	○	×
		PH1	×	×	×	×	×	○	○	○	○	○
	MTIOC4A (入出力)	P21	×	×	×	×	×	○	○	○	×	×
		P24	○	○	×	×	×	○	○	×	×	×
		P55	×	×	×	×	×	○	○	○	○	×
		P82	○	×	×	×	×	○	×	×	×	×
		PA0	○	○	○	○	×	○	○	○	○	×
		PB3	○	○	○	○	○	○	○	○	○	○
		PE2	○	○	○	○	○	○	○	○	○	○
		PE4	×	×	×	×	×	○	○	○	○	○
	MTIOC4B (入出力)	P17	×	×	×	×	×	○	○	○	○	○
		P30	○	○	○	○	○	○	○	○	○	○
		P54	○	○	○	○	×	○	○	○	○	×
		PC2	○	○	○	○	×	○	○	○	○	×
		PD1	○	○	○	×	×	○	○	○	×	×
		PE3	○	○	○	○	○	○	○	○	○	○
	MTIOC4C (入出力)	P25	○	○	×	×	×	○	○	×	×	×
		P83	○	×	×	×	×	○	×	×	×	×
		P87	×	×	×	×	×	○	×	×	×	×
		PA4	×	×	×	×	×	○	○	○	○	○
		PB1	○	○	○	○	○	○	○	○	○	○
		PE1	○	○	○	○	○	○	○	○	○	○
		PE5	○	○	○	○	×	○	○	○	○	×
		PH2	×	×	×	×	×	○	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
マルチファンクション タイムユニット 2	MTIOC4D (入出力)	P31	○	○	○	○	○	○	○	○	○	○
		P55	○	○	○	○	×	○	○	○	○	×
		P86	×	×	×	×	×	○	×	×	×	×
		PA3	×	×	×	×	×	○	○	○	○	○
		PC3	○	○	○	○	×	○	○	○	○	×
		PD2	○	○	○	×	×	○	○	○	×	×
		PE4	○	○	○	○	○	○	○	○	○	○
		PH3	×	×	×	×	×	○	○	○	○	○
	MTIOC6A (入出力)	PE7						○	○	×	×	×
	MTIOC6B (入出力)	PA5						○	○	○	×	×
		PA6						○	○	○	○	×
	MTIOC6C (入出力)	PE6						○	○	×	×	×
	MTIOC6D (入出力)	PA0						○	○	○	○	×
	MTIOC7A (入出力)	PA2						○	○	○	×	×
		PE2						○	○	○	○	○
	MTIOC7B (入出力)	PA1						○	○	○	○	○
	MTIOC7C (入出力)	P67						○	×	×	×	×
		PA4						○	○	○	○	○
	MTIOC7D (入出力)	P66						○	×	×	×	×
		PE4						○	○	○	○	○
	MTIOC8A (入出力)	PD6						○	○	×	×	×
	MTIOC8B (入出力)	PD4						○	○	×	×	×
	MTIOC8C (入出力)	PD5						○	○	×	×	×
	MTIOC8D (入出力)	PD3						○	○	×	×	×
	MTIC5U (入力)	P12	×	×	×	×	×	○	○	○	×	×
		PA4	○	○	○	○	○	○	○	○	○	○
		PD7	○	○	×	×	×	○	○	×	×	×
	MTIC5V (入力)	PA3	×	×	×	×	×	○	○	○	○	○
		PA6	○	○	○	○	○	○	○	○	○	○
		PD6	○	○	×	×	×	○	○	×	×	×
	MTIC5W (入力)	PB0	○	○	○	○	○	○	○	○	○	○
		PD5	○	○	×	×	×	○	○	×	×	×
	MTCLKA (入力)	P14	○	○	○	○	○	○	○	○	○	○
		P24	○	○	×	×	×	○	○	×	×	×
		PA4	○	○	○	○	○	○	○	○	○	○
		PC6	○	○	○	○	○	○	○	○	○	○
	MTCLKB (入力)	P15	○	○	○	○	○	○	○	○	○	○
		P25	○	○	×	×	×	○	○	×	×	×
		PA6	○	○	○	○	○	○	○	○	○	○
		PC7	○	○	○	○	○	○	○	○	○	○
	MTCLKC (入力)	P22	○	○	×	×	×	○	○	×	×	×
		PA1	○	○	○	○	○	○	○	○	○	○
		PC4	○	○	○	○	○	○	○	○	○	○
	MTCLKD (入力)	P23	○	○	×	×	×	○	○	×	×	×
		PA3	○	○	○	○	○	○	○	○	○	○
		PC5	○	○	○	○	○	○	○	○	○	○
ポートアウト プットイ ネーブル 2	POE0# (入力)	P32	×	×	×	×	×	○	○	○	○	×
		P93	×	×	×	×	×	○	×	×	×	×
		PC4	○	○	○	○	○	○	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
ポートアウト ブッティ ネーブル 2	POE0# (入力)	PD7	○	○	×	×	×	○	○	×	×	×
		PD1	×	×	×	×	×	○	○	○	×	×
	POE1# (入力)	PB5	○	○	○	○	○					
		PD6	○	○	×	×	×					
	POE2# (入力)	P34	○	○	○	×	×					
		PA6	○	○	○	○	○					
		PD5	○	○	×	×	×					
	POE3# (入力)	P33	○	○	×	×	×					
		PB3	○	○	○	○	○					
		PD4	○	○	×	×	×					
	POE4# (入力)	P33						○	○	×	×	×
		P92						○	×	×	×	×
		PB5						○	○	○	○	○
		PD0						○	○	○	×	×
		PD6						○	○	×	×	×
	POE8# (入力)	P17	○	○	○	○	○	○	○	○	○	○
		P30	○	○	○	○	○	○	○	○	○	○
		PD3	○	○	×	×	×	○	○	×	×	×
		PE3	○	○	○	○	○	○	○	○	○	○
		PJ5	×	×	×	×	×	○	×	×	×	×
	POE10# (入力)	P32						○	○	○	○	×
		P34						○	○	○	×	×
		PA6						○	○	○	○	○
		PD5						○	○	×	×	×
	POE11# (入力)	P33						○	○	×	×	×
		PB3						○	○	○	○	○
		PD4						○	○	×	×	×
16 ビット タイマパ ルスユニット	TIOCA0 (入出力)	P86	○	×	×	×	×					
		PA0	○	×	×	×	×					
	TIOCB0 (入出力)	P17	○	×	×	×	×					
		PA1	○	×	×	×	×					
	TIOCC0 (入出力)	P32	○	×	×	×	×					
	TIOCD0 (入出力)	P33	○	×	×	×	×					
		PA3	○	×	×	×	×					
	TIOCA1 (入出力)	P56	○	×	×	×	×					
		PA4	○	×	×	×	×					
	TIOCB1 (入出力)	P16	○	×	×	×	×					
		PA5	○	×	×	×	×					
	TIOCA2 (入出力)	P87	○	×	×	×	×					
		PA6	○	×	×	×	×					
	TIOCB2 (入出力)	P15	○	×	×	×	×					
		PA7	○	×	×	×	×					
	TIOCA3 (入出力)	P21	○	×	×	×	×					
		PB0	○	×	×	×	×					
	TIOCB3 (入出力)	P20	○	×	×	×	×					
		PB1	○	×	×	×	×					
	TIOCC3 (入出力)	P22	○	×	×	×	×					
		PB2	○	×	×	×	×					
	TIOCD3 (入出力)	P23	○	×	×	×	×					

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
16 ビット タイマパル スユニット	TIOCD3 (入出力)	PB3	○	×	×	×	×					
	TIOCA4 (入出力)	P25	○	×	×	×	×					
	TIOCA4 (入出力)	PB4	○	×	×	×	×					
	TIOCB4 (入出力)	P24	○	×	×	×	×					
		PB5	○	×	×	×	×					
	TIOCA5 (入出力)	P13	○	×	×	×	×					
		PB6	○	×	×	×	×					
	TIOCB5 (入出力)	P14	○	×	×	×	×					
		PB7	○	×	×	×	×					
	TCLKA (入力)	P14	○	×	×	×	×					
		PC2	○	×	×	×	×					
	TCLKB (入力)	P15	○	×	×	×	×					
		PA3	○	×	×	×	×					
		PC3	○	×	×	×	×					
	TCLKC (入力)	P16	○	×	×	×	×					
		PB2	○	×	×	×	×					
		PC0	○	×	×	×	×					
	TCLKD (入力)	P17	○	×	×	×	×					
		PB3	○	×	×	×	×					
		PC1	○	×	×	×	×					
8 ビットタ イマ	TMO0 (出力)	P22	○	○	×	×	×	○	○	×	×	×
		PB3	○	○	○	○	○	○	○	○	○	○
		PH1	○	○	○	○	○	○	○	○	○	○
	TMCI0 (入力)	P01	○	×	×	×	×	○	×	×	×	×
		P21	○	○	○	×	×	○	○	○	×	×
		PB1	○	○	○	○	○	○	○	○	○	○
		PH3	○	○	○	○	○	○	○	○	○	○
	TMRI0 (入力)	P00	○	×	×	×	×	○	×	×	×	×
		P20	○	○	○	×	×	○	○	○	×	×
		PA4	○	○	○	○	○	○	○	○	○	○
		PH2	○	○	○	○	○	○	○	○	○	○
	TMO1 (出力)	P17	○	○	○	○	○	○	○	○	○	○
		P26	○	○	○	○	○	○	○	○	○	○
	TMCI1 (入力)	P02	○	×	×	×	×	○	×	×	×	×
		P12	○	○	○	×	×	○	○	○	×	×
		P54	○	○	○	○	×	○	○	○	○	×
		PC4	○	○	○	○	○	○	○	○	○	○
	TMRI1 (入力)	P24	○	○	×	×	×	○	○	×	×	×
		PB5	○	○	○	○	○	○	○	○	○	○
	TMO2 (出力)	P16	○	○	○	○	○	○	○	○	○	○
		PC7	○	○	○	○	○	○	○	○	○	○
	TMCI2 (入力)	P15	○	○	○	○	○	○	○	○	○	○
		P31	○	○	○	○	○	○	○	○	○	○
		PC6	○	○	○	○	○	○	○	○	○	○
	TMRI2 (入力)	P14	○	○	○	○	○	○	○	○	○	○
		PC5	○	○	○	○	○	○	○	○	○	○
	TMO3 (出力)	P13	○	○	○	×	×	○	○	○	×	×
		P32	○	○	○	○	×	○	○	○	○	×
		P55	○	○	○	○	×	○	○	○	○	×

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
8 ビットタイマ	TMCI3 (入力)	P27	○	○	○	○	○	○	○	○	○	×
		P34	○	○	○	×	×	○	○	○	×	×
		PA6	○	○	○	○	○	○	○	○	○	×
	TMRI3 (入力)	P30	○	○	○	○	○	○	○	○	○	×
		P33	○	○	×	×	×	○	○	×	×	×
シリアルコミュニケーションインタフェース	RXD0 (入力) SMISO0 (入出力) SSCL0 (入出力)	P21	○	○	○ (注 3)	×	×	○	○	○	×	×
		P33	○	×	×	×	×	○	○	×	×	×
	TXD0 (出力) SMOSI0 (入出力) SSDA0 (入出力)	P20	○	○	○ (注 4)	×	×	○	○	○	×	×
		P32	○	×	×	×	×	○	○	○	×	×
	SCK0 (入出力)	P22	○	○	×	×	×	○	○	×	×	×
		P34	○	×	×	×	×	○	○	×	×	×
	CTS0# (入力) RTS0# (出力) SS0# (入力)	P23	○	○	×	×	×	○	○	×	×	×
		PJ3	○	×	×	×	×	○	○	×	×	×
	RXD1 (入力) SMISO1 (入出力) SSCL1 (入出力)	P15	○	○	○	○	○	○	○	○	○	○
		P30	○	○	○	○	○	○	○	○	○	○
	TXD1 (出力) SMOSI1 (入出力) SSDA1 (入出力)	P16	○	○	○	○	○	○	○	○	○	○
		P26	○	○	○	○	○	○	○	○	○	○
	SCK1 (入出力)	P17	○	○	○	○	○	○	○	○	○	○
		P27	○	○	○	○	○	○	○	○	○	○
	CTS1# (入力) RTS1# (出力) SS1# (入力)	P14	○	○	○	○	○	○	○	○	○	○
		P31	○	○	○	○	○	○	○	○	○	○
	RXD2 (入力) SMISO2 (入出力) SSCL2 (入出力)	P12	○	×	×	×	×	○	○	×	×	×
		P52	○	×	×	×	×	○	○	×	×	×
	TXD2 (出力) SMOSI2 (入出力) SSDA2 (入出力)	P13	○	×	×	×	×	○	○	×	×	×
		P50	○	×	×	×	×	○	○	×	×	×
	SCK2 (入出力)	P51	○	×	×	×	×	○	○	×	×	×
	CTS2# (入力) RTS2# (出力) SS2# (入力)	P54	○	×	×	×	×	○	○	×	×	×
		PJ5	×	×	×	×	×	○	×	×	×	×
	RXD3 (入力) SMISO3 (入出力) SSCL3 (入出力)	P16	○	×	×	×	×	○	○	○	○	○
		P25	○	×	×	×	×	○	○	×	×	×
	TXD3 (出力) SMOSI3 (入出力) SSDA3 (入出力)	P17	○	×	×	×	×	○	○	○	○	○
		P23	○	×	×	×	×	○	○	×	×	×
	SCK3 (入出力)	P15	○	×	×	×	×	○	○	○	○	○
		P24	○	×	×	×	×	○	○	×	×	×
	CTS3# (入力) RTS3# (出力) SS3# (入力)	P26	○	×	×	×	×	○	○	○	○	○
	RXD4 (入力) SMISO4 (入出力) SSCL4 (入出力)	PB0	○	×	×	×	×	○	○	○	○	○
		PK4	○	×	×	×	×	○	×	×	×	×

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
シリアルコ ミュニケー ションイン タフェース	TXD4 (出力)	PB1	○	×	×	×	×	○	○	○	○	○
	SMOSI4 (入出力)	PK5	○	×	×	×	×	○	×	×	×	×
	SSDA4 (入出力)		○	×	×	×	×	○	×	×	×	×
	SCK4 (入出力)	P70	○	×	×	×	×	○	×	×	×	×
		PB3	○	×	×	×	×	○	○	○	○	○
	CTS4# (入力)	PB2	○	×	×	×	×	○	○	○	×	×
	RTS4# (出力)		○	×	×	×	×	○	○	○	×	×
	SS4# (入力)	PE6	○	×	×	×	×	○	○	×	×	×
	RXD5 (入力)	PA2	○	○	○	×	×	○	○	○	×	×
	SMISO5 (入出力)	PA3	○	○	○	○	○	○	○	○	○	○
	SSCL5 (入出力)	PC2	○	○	○	○	×	○	○	○	○	×
	TXD5 (出力)	PA4	○	○	○	○	○	○	○	○	○	○
	SMOSI5 (入出力)	PC3	○	○	○	○	×	○	○	○	○	×
	SSDA5 (入出力)		○	○	○	○	×	○	○	○	○	×
	SCK5 (入出力)	PA1	○	○	○	○	○	○	○	○	○	○
		PC1	○	○	×	×	×	○	○	×	×	×
		PC4	○	○	○	○	○	○	○	○	○	○
	CTS5# (入力)	PA6	○	○	○	○	○	○	○	○	○	○
	RTS5# (出力)	PC0	○	○	×	×	×	○	○	×	×	×
	SS5# (入力)		○	○	×	×	×	○	○	×	×	×
	RXD6 (入力)	P01	○	×	×	×	×	○	×	×	×	×
	SMISO6 (入出力)	P33	○	○	×	×	×	○	○	×	×	×
	SSCL6 (入出力)	PB0	○	○	○	○	○	○	○	○	○	○
	TXD6 (出力)	P00	○	×	×	×	×	○	×	×	×	×
	SMOSI6 (入出力)	P32	○	○	○	○	×	○	○	○	○	×
	SSDA6 (入出力)	PB1	○	○	○	○	○	○	○	○	○	○
	SCK6 (入出力)	P02	○	×	×	×	×	○	×	×	×	×
		P34	○	○	○	×	×	○	○	○	×	×
		PB3	○	○	○	○	○	○	○	○	○	○
	CTS6# (入力)	PB2	○	○	○	×	×	○	○	○	×	×
	RTS6# (出力)	PJ3	○	○	×	×	×	○	○	×	×	×
	SS6# (入力)		○	○	×	×	×	○	○	×	×	×
	RXD7 (入力)	P92	○	×	×	×	×	○	×	×	×	×
	SMISO7 (入出力)		○	×	×	×	×	○	×	×	×	×
	SSCL7 (入出力)	P55	×	×	×	×	×	○	×	×	×	×
	TXD7 (出力)		○	×	×	×	×	○	×	×	×	×
	SMOSI7 (入出力)	P90	○	×	×	×	×	○	×	×	×	×
	SSDA7 (入出力)	P56	×	×	×	×	×	○	×	×	×	×
	SCK7 (入出力)		○	×	×	×	×	○	×	×	×	×
	CTS7# (入力)	P93	○	×	×	×	×	○	×	×	×	×
	RTS7# (出力)		○	×	×	×	×	○	×	×	×	×
	SS7# (入力)	PC6	○	○	○	○	○	○	○	○	○	○
	RXD8 (入力)		○	○	○	○	○	○	○	○	○	○
	SMISO8 (入出力)	PC7	○	○	○	○	○	○	○	○	○	○
	SSCL8 (入出力)		○	○	○	○	○	○	○	○	○	○
	TXD8 (出力)	PC5	○	○	○	○	○	○	○	○	○	○
	SMOSI8 (入出力)		○	○	○	○	○	○	○	○	○	○
	SSDA8 (入出力)	PC5	○	○	○	○	○	○	○	○	○	○
	SCK8 (入出力)		○	○	○	○	○	○	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
シリアルコ ミュニケー ションイン タフェース	CTS8# (入力) RTS8# (出力) SS8# (入力)	PC4	○	○	○	○	○	○	○	○	○	○
	RXD9 (入力) SMISO9 (入出力) SSCL9 (入出力)	PB6	○	○	○	○	×	○	○	○	○	×
		PK3	○	×	×	×	×	○	×	×	×	×
	TXD9 (出力) SMOSI9 (入出力) SSDA9 (入出力)	PB7	○	○	○	○	×	○	○	○	○	×
		PK2	○	×	×	×	×	○	×	×	×	×
	SCK9 (入出力)	P60	○	×	×	×	×	○	×	×	×	×
		PB5	○	○	○	○	×	○	○	○	○	×
	CTS9# (入力) RTS9# (出力) SS9# (入力)	P61	○	×	×	×	×	○	×	×	×	×
		PB4	○	○	○	×	×	○	○	○	×	×
	RXD10 (入力) SMISO10 (入出力) SSCL10 (入出力)	P81	○	×	×	×	×	○	×	×	×	×
		P86	×	×	×	×	×	○	×	×	×	×
		PC6	×	×	×	×	×	○	○	○	○	○
	RXD010 (入力) SMISO010(入出力) SSCL010(入出力)	P81						○	×	×	×	×
		P86						○	×	×	×	×
		PC6						○	○	○	○	○
	TXD10 (出力) SMOSI10 (入出力) SSDA10 (入出力)	P82	○	×	×	×	×	○	×	×	×	×
		P87	×	×	×	×	×	○	×	×	×	×
		PC7	×	×	×	×	×	○	○	○	○	○
	TXD010 (出力) SMOSI010(入出力) SSDA010(入出力)	P82						○	×	×	×	×
		P87						○	×	×	×	×
		PC7						○	○	○	○	○
	SCK10 (入出力)	P80	○	×	×	×	×	○	×	×	×	×
		P83	×	×	×	×	×	○	×	×	×	×
		PC5	×	×	×	×	×	○	○	○	○	○
	SCK010 (入出力) RTS010# (出力) DE010 (出力)	P80						○	×	×	×	×
	SCK010 (入出力) CTS010# (入力) SS010# (入力)	P83						○	×	×	×	×
	SCK010 (入出力)	PC5						○	○	○	○	○
	CTS10# (入力) RTS10# (出力) SS10# (入力)	P83	○	×	×	×	×	×	×	×	×	×
		PC4	×	×	×	×	×	○	○	○	○	○
	RTS10# (出力)	P80						○	×	×	×	×
	CTS10# (入力) SS10# (入力)	P83						○	×	×	×	×
	CTS010# (入力) RTS010# (出力) SS010# (入力) DE010 (出力)	PC4						○	○	○	○	○
	RXD11 (入力) SMISO11 (入出力) SSCL11 (入出力)	P76	○	×	×	×	×	○	×	×	×	×
		PB6	×	×	×	×	×	○	○	○	○	×

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
シリアルコ ミュニケー ションイン タフェース	RXD011 (入力)	P76						○	×	×	×	×
	SMISO011(入出力)	PB6						○	○	○	○	×
	SSCL011 (入出力)	PC0						○	○	×	×	×
	TXD11 (出力)	P77	○	×	×	×	×	○	×	×	×	×
	SMOSI11 (入出力)											
	SSDA11 (入出力)	PB7	×	×	×	×	×	○	○	○	○	×
	TXD011 (出力)	P77						○	×	×	×	×
	SMOSI011(入出力)	PB7						○	○	○	○	×
	SSDA011(入出力)	PC1						○	○	×	×	×
	SCK11 (入出力)	P75	○	×	×	×	×	○	×	×	×	×
		PB5	×	×	×	×	×	○	○	○	○	×
	SCK011 (入出力)	P75						○	×	×	×	×
	RTS011# (出力)											
	DE011 (出力)											
	SCK011 (入出力)	PB5						○	○	○	○	×
	TXDA011 (出力)	PC1						○	○	×	×	×
	TXDB011 (出力)	PC2						○	○	○	○	×
	CTS11# (入力)	P74	○	×	×	×	×	×	×	×	×	×
	RTS11# (出力)											
	SS11# (入力)	PB4	×	×	×	×	×	○	○	○	×	×
	CTS011# (入力)	P74						○	×	×	×	×
	SS011# (入力)											
	CTS011# (入力)	PB4						○	○	○	×	×
	RTS011# (出力)											
	SS011# (入力)											
	DE011 (出力)											
	RTS11# (出力)	P75						○	×	×	×	×
	CTS11# (入力)	P74						○	×	×	×	×
	SS11# (入力)											
I2C バス インタフェース	RXD12 (入力)	PA2	×	×	×	×	×	○	○	○	×	×
	SMISO12 (入出力)											
	SSCL12 (入出力)	PE2	○	○	○	○	○ (注 5)	○	○	○	○	○
	RXDX12 (入力)											
	TXD12 (出力)	PA4	×	×	×	×	×	○	○	○	○	○
	SMOSI12 (入出力)											
	SSDA12 (入出力)											
	TXDX12 (出力)	PE1	○	○	○	○	○ (注 6)	○	○	○	○	○
	SIOX12 (入出力)											
	SCK12 (入出力)	PA1	×	×	×	×	×	○	○	○	○	○
		PE0	○	○	○	○	×	○	○	○	○	×
	CTS12# (入力)	PA6	×	×	×	×	×	○	○	○	○	○
	RTS12# (出力)											
	SS12# (入力)	PE3	○	○	○	○	○ (注 7)	○	○	○	○	○
	SCL-DS (入出力)	P16	○	○	○	○	○					
	SCL (入出力)	P12	○	○	○	×	×					
	SDA-DS (入出力)	P17	○	○	○	○	○					
	SDA (入出力)	P13	○	○	○	×	×					
	SCL0 (入出力)	P12						○	○	○	×	×
	SDA0 (入出力)	P13						○	○	○	×	×
	SCL2 (入出力)	P16						○	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
I2C バス インタフェース	SDA2 (入出力)	P17						○	○	○	○	○
シリアルペ リフェラル インタフェ ース	RSPCKA (入出力)	PA5	○	○	○	×	×	○	○	○	×	×
		PB0	○	○	○	○	○	○	○	○	○	○
		PC5	○	○	○	○	○	○	○	○	○	○
	MOSIA (入出力)	P16	○	○	○	○	○	○	○	○	○	○
		PA6	○	○	○	○	○	○	○	○	○	○
		PC6	○	○	○	○	○	○	○	○	○	○
	MISOA (入出力)	P17	○	○	○	○	○	○	○	○	○	○
		PA7	○	○	×	×	×	○	○	×	×	×
		PC7	○	○	○	○	○	○	○	○	○	○
	SSLA0 (入出力)	PA4	○	○	○	○	○	○	○	○	○	○
		PC4	○	○	○	○	○	○	○	○	○	○
	SSLA1 (出力)	PA0	○	○	○	○	×	○	○	○	○	×
		PC0	○	○	×	×	×	○	○	×	×	×
	SSLA2 (出力)	PA1	○	○	○	○	○	○	○	○	○	○
		PC1	○	○	×	×	×	○	○	×	×	×
	SSLA3 (出力)	PA2	○	○	○	×	×	○	○	○	×	×
		PC2	○	○	○	○	×	○	○	○	○	×
リアルタイム クロック (注 8)	RTCCOUT (出力)	P16	○	○	○	○	×	○	○	○	○	×
		P32	○	○	○	○	×	○	○	○	○	×
	RTCIC0 (入力) (注 1)	P30	○	○	○	○	×	○	○	○	○	×
	RTCIC1 (入力) (注 1)	P31	○	○	○	○	×	○	○	○	○	×
	RTCIC2 (入力) (注 1)	P32	○	○	○	○	×	○	○	○	○	×
12 ビット A/D コンバ ータ	AN000 (入力) (注 1)	P40	○	○	○	○	○	○	○	○	○	○
	AN001 (入力) (注 1)	P41	○	○	○	○	○	○	○	○	○	○
	AN002 (入力) (注 1)	P42	○	○	○	○	○	○	○	○	○	○
	AN003 (入力) (注 1)	P43	○	○	○	○	×	○	○	○	○	×
	AN004 (入力) (注 1)	P44	○	○	○	○	×	○	○	○	○	×
	AN005 (入力) (注 1)	P45	○	○	○	×	×	○	○	○	○	○
	AN006 (入力) (注 1)	P46	○	○	○	○	○	○	○	○	○	○
	AN007 (入力) (注 1)	P47	○	○	○	×	×	○	○	○	○	○
	AN008 (入力) (注 1)	PE0	○	○	○	○	×	○	○	○	○	×
	AN009 (入力) (注 1)	PE1	○	○	○	○	○	○	○	○	○	○
	AN010 (入力) (注 1)	PE2	○	○	○	○	○	○	○	○	○	○
	AN011 (入力) (注 1)	PE3	○	○	○	○	○	○	○	○	○	○
	AN012 (入力) (注 1)	PE4	○	○	○	○	○	○	○	○	○	○
	AN013 (入力) (注 1)	PE5	○	○	○	○	×	○	○	○	○	×
	AN014 (入力) (注 1)	PE6	○	○	×	×	×	○	○	×	×	×
	AN015 (入力) (注 1)	PE7	○	○	×	×	×	○	○	×	×	×
	AN016 (入力)	PD0						○	○	○	×	×
	AN017 (入力)	PD1						○	○	○	×	×
	AN018 (入力)	PD2						○	○	○	×	×
	AN019 (入力)	PD3						○	○	×	×	×
	AN020 (入力)	PD4						○	○	×	×	×
	AN021 (入力)	PD5						○	○	×	×	×
	AN022 (入力)	PD6						○	○	×	×	×
	AN023 (入力)	PD7						○	○	×	×	×

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
12 ビット A/D コンバータ	ADST0 (出力)	PA4						○	○	○	○	○
		PH1						○	○	○	○	○
	ADTRG0# (入力)	P07	○	○	○	×	×	○	○	○	○	×
		P16	○	○	○	○	○	○	○	○	○	○
		P25	○	○	×	×	×	○	○	×	×	×
		PA1	×	×	×	×	×	○	○	○	○	○
		PH0	×	×	×	×	×	○	○	○	○	○
D/A コンバータ	DA0 (出力) (注1)	P03	○	○	○	○	×					
	DA1 (出力) (注1)	P05	○	○	○	○	×					
12 ビット D/A コンバータ	DA0 (出力)	P03						○	○	○	○	×
	DA1 (出力)	P05						○	○	○	×	×
クロック周 波数精度測 定回路	CACREF (入力)	PA0	○	○	○	○	×	○	○	○	○	×
		PC7	○	○	○	○	○	○	○	○	○	○
		PH0	○	○	○	○	○	○	○	○	○	○
コンパレータ A	CMPA1 (入力) (注1)	PE3	○	○	○	○	○					
	CMPA2 (入力) (注1)	PE4	○	○	○	○	○					
	CVREFA (入力) (注1)	PA1	○	○	○	○	○					
コンパレータ B	CMPB0 (入力) (注1)	PE1	○	○	○	○	○					
	CVREFB0 (入力) (注1)	PE2	○	○	○	○	○					
	CMPB1 (入力) (注1)	PA3	○	○	○	○	○					
	CVREFB1 (入力) (注1)	PA4	○	○	○	○	○					
外部バス	CS0# (出力)	P24	○	○	×	×	×					
		PC7	○	○	×	×	×					
	CS1# (出力)	P25	○	○	×	×	×					
		PC6	○	○	×	×	×					
	CS2# (出力)	P26	○	○	×	×	×					
		PC5	○	○	×	×	×					
	CS3# (出力)	P27	○	○	×	×	×					
		PC4	○	○	×	×	×					
	A0~A7 (出力)	PA0~ PA7	○	○	×	×	×					
	A8~A15 (出力)	PB0~ PB7	○	○	×	×	×					
	A16~A23 (出力)	PC0~ PC7	○	○	×	×	×					
	D0~D7 (入出力)	PD0~ PD7	○	○	×	×	×					
	D8~D15 (入出力)	PE0~ PE7	○	○	×	×	×					
	BCLK (出力)	P53	○	○	×	×	×					
	RD# (出力)	P52	○	○	×	×	×					
	WR# (出力)	P50	○	○	×	×	×					
	WR0# (出力)	P50	○	○	×	×	×					
	WR1# (出力)	P51	○	○	×	×	×					
	BC0# (出力)	PA0	○	○	×	×	×					
	BC1# (出力)	P51	○	○	×	×	×					
外部バス	WAIT# (入力)	P51	○	○	×	×	×					
		PC5	○	○	×	×	×					

モジュール/ 機能	端子機能	割り当て ポート	RX210					RX660				
			144 ピン	100 ピン	80 ピン	64 ピン	48 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
外部バス	ALE (出力)	P54	○	○	×	×	×					
コンペアマ ッチタイマ W	TOC0 (出力)	PC7						○	○	○	○	○
	TIC0 (入力)	PC6						○	○	○	○	○
	TOC1 (出力)	PE7						○	○	×	×	×
		PH2						○	○	○	○	○
	TIC1 (入力)	PE6						○	○	×	×	×
		PH1						○	○	○	○	○
	TOC2 (出力)	PB5						○	○	○	○	○
		PD3						○	○	×	×	×
	TIC2 (入力)	PB3						○	○	○	○	○
		PD2						○	○	○	×	×
CAN FD モ ジュール	CRX0 (入力)	PE3						○	○	○	○	○
		PE2						○	○	○	○	○
		P15						○	○	○	○	○
		P33						○	○	×	×	×
	CTX0 (出力)	P55						○	○	○	○	×
		PD2						○	○	○	×	×
		P14						○	○	○	○	○
		P32						○	○	○	○	×
リモコン信 号受信機能	PMC0(入力)	P54						○	○	○	○	×
		PD1						○	○	○	×	×
		P51						○	○	×	×	×
		P53						○	○	×	×	×
		PB3						○	○	○	○	○
		PC3						○	○	○	○	×
コンパレー タ C	CMPC0 (入力)	PC4						○	○	○	○	○
		PC5						○	○	○	○	○
		PE1						○	○	○	○	○
		PA3						○	○	○	○	○
	CMPC10 (入力)	P15						○	○	○	○	○
		P26						○	○	○	○	○
		PE5						○	○	○	○	×
		PB1						○	○	○	○	○
	COMP0 (出力)	P17						○	○	○	○	○
		P30						○	○	○	○	○
		PE2						○	○	○	○	○
		PA4						○	○	○	○	○
	CVREFC0 (入力)	P14						○	○	○	○	○
		P27						○	○	○	○	○

注 1. この端子機能を使用する場合は、該当端子の設定を汎用入力にしてください
(PORT.PDR.Bm ビットおよび PORT.PMR.Bm ビットを“0”にする)。

注 2. JTAG のある製品にはありません。

注 3. SMISO0 機能はありません。

注 4. SMOSI0 機能はありません。

注 5. SMISO12 機能はありません

注 6. SMOSI12 機能はありません

注 7. SS12#機能はありません

注 8.サブクロック発振器のない製品では使用できません。

表 2.41 P0n 端子機能制御レジスタ (P0nPFS) の比較

レジスタ	ビット	RX210(n = 0~3,5,7)	RX660(n = 0~3,5,7)
P03PFS	PSEL[3:0] (RX210)	P03 端子機能選択ビット	—
P05PFS	PSEL[3:0] (RX210)	P05 端子機能選択ビット	—
P0nPFS	ISEL	—	割り込み入力機能選択ビット

表 2.42 P1n 端子機能制御レジスタ (P1nPFS) の比較

レジスタ	ビット	RX210(n = 2~7)	RX660(n = 2~7)
P12PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0101b : TMC11 1010b : RXD2/SMISO2/SSCL2 1111b : SCL	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5U 000101b : TMC11 001010b : RXD2/SMISO2/SSCL2 001111b : SCL0
P13PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0B 0011b : TIOCA5 0101b : TMO3 1010b : TXD2/SMOSI2/SSDA2 1111b : SDA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000101b : TMO3 001010b : TXD2/SMOSI2/SSDA2 001111b : SDA0
P14PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3A 0010b : MTCLKA 0011b : TIOCB5 0100b : TCLKA 0101b : TMR12 1011b : CTS1#/RTS1#/SS1#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKA 000101b : TMR12 001011b : CTS1#/RTS1#/SS1# 010000b : CTX0
P15PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0B 0010b : MTCLKB 0011b : TIOCB2 0100b : TCLKB 0101b : TMC12 1010b : RXD1/SMISO1/SSCL1 1011b : SCK3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000010b : MTCLKB 000101b : TMC12 001010b : RXD1/SMISO1/SSCL1 001011b : SCK3 010000b : CRX0

レジスタ	ビット	RX210(n = 2~7)	RX660(n = 2~7)
P16PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3C 0010b : MTIOC3D 0011b : TIOCB1 0100b : TCLKC 0101b : TMO2 0111b : RTCOUT 1001b : ADTRG0# 1010b : TXD1/SMOSI1/SSDA1 1011b : RXD3/SMISO3/SSCL3 1101b : MOSIA 1111b : SCL-DS	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 000010b : MTIOC3D 000101b : TMO2 000111b : RTCOUT ^(注1) 001001b : ADTRG0# 001010b : TXD1/SMOSI1/SSDA1 001011b : RXD3/SMISO3/SSCL3 001101b : MOSIA 001111b : SCL ²
P17PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3A 0010b : MTIOC3B 0011b : TIOCB0 0100b : TCLKD 0101b : TMO1 0111b : POE8# 1010b : SCK1 1011b : TXD3/SMOSI3/SSDA3 1101b : MISOA 1111b : SDA-DS	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTIOC3B 000101b : TMO1 000111b : POE8# 001000b : MTIOC4B 001010b : SCK1 001011b : TXD3/SMOSI3/SSDA3 001101b : MISOA 001111b : SDA ² 011110b : COMP ²
P1nPFS	ASEL	—	アナログ機能選択ビット

注 1. サブクロック発振器のない製品では使用できません。

表 2.43 P2n 端子機能制御レジスタ (P2nPFS) の比較

レジスタ	ビット	RX210(n = 0~7)	RX660(n = 0~7)
P20PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC1A 0011b : TIOCB3 0101b : TMRI0 1010b : TXD0/SMOSI0/SSDA0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC1A 000101b : TMRI0 001010b : RXD0/SMISO0/SSCL0
P21PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC1B 0011b : TIOCA3 0101b : TMCIO 1010b : RXD0/SMISO0/SSCL0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC1B 000101b : TMCIO 001000b : MTIOC4A 001010b : RXD0/SMISO0/SSCL0
P22PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3B 0010b : MTCLKC 0011b : TIOCC3 0101b : TMO0 1010b : SCK0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 000010b : MTCLKC 000101b : TMO0 001010b : SCK0
P23PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3D 0010b : MTCLKD 0011b : TIOCD3 1010b : TXD3/SMOSI3/SSDA3 1011b : CTS0#/RTS0#/SS0#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 000010b : MTCLKD 001010b : TXD3/SMOSI3/SSDA3 001011b : CTS0#/RTS0#/SS0#
P24PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4A 0010b : MTCLKA 0011b : TIOCB4 0101b : TMRI1 1010b : SCK3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 000010b : MTCLKA 000101b : TMRI1 001010b : SCK3
P25PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4C 0010b : MTCLKB 0011b : TIOCA4 1001b : ADTRG0# 1010b : RXD3/SMISO3/SSCL3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 000010b : MTCLKB 001001b : ADTRG0# 001010b : RXD3/SMISO3/SSCL3
P2nPFS	ISEL	—	割り込み入力機能選択ビット
	ASEL	—	アナログ機能選択ビット

表 2.44 P3n 端子機能制御レジスタ (P3nPFS) の比較

レジスタ	ビット	RX210(n = 0~4)	RX660(n = 0~4,6,7)
P30PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4B 0101b : TMRI3 0111b : POE8# 1010b : RXD1/SMISO1/SSCL1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000101b : TMRI3 000111b : POE8# 001010b : RXD1/SMISO1/SSCL1 011110b : COMP3
P32PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0C 0011b : TIOCC0 0101b : TMO3 0111b : RTCOUT 1010b : TXD0/SMOSI0/SSDA0 1011b : TXD6/SMOSI6/SSDA6	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0C 000101b : TMO3 000111b : RTCOUT ^(注1) 001000b : POE0# 001010b : TXD6/SMOSI6/SSDA6 001011b : TXD0/SMOSI0/SSDA0 010000b : CTX0 100001b : POE10#
P33PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0D 0011b : TIOCD0 0101b : TMRI3 0111b : POE3# 1010b : RXD0/SMISO0/SSCL0 1011b : RXD6/SMISO6/SSCL6	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0D 000101b : TMRI3 001000b : POE4# 001010b : RXD6/SMISO6/SSCL6 001011b : RXD0/SMISO0/SSCL0 010000b : CRX0 100001b : POE11#
P34PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0A 0101b : TMCi3 0111b : POE2# 1010b : SCK0 1011b : SCK6	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0A 000101b : TMCi3 000111b : POE10# 001010b : SCK6 001011b : SCK0
P3nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0-DS (145/144/100/80/69/64/48/ピン) P31 : IRQ1-DS (145/144/100/80/69/64/48/ピン) P32 : IRQ2-DS (145/144/100/80/69/64/48/ピン) P33 : IRQ3-DS(145/144/100/ピン) P34 : IRQ4(145/144/100/80/ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0-DS (144/100/80/64/48/ピン) P31 : IRQ1-DS (144/100/80/64/48/ピン) P32 : IRQ2-DS (144/100/80/64/ピン) P33 : IRQ3-DS(144/100/ピン) P34 : IRQ4(144/100/80/ピン) P36 : IRQ5(144/100/80/64/48/ピン) P37 : IRQ4(144/100/80/64/48/ピン)

注 1. サブクロック発振器のない製品では使用できません。

表 2.45 P4n 端子機能制御レジスタ (P4nPFS) の比較

レジスタ	ビット	RX210(n = 0~7)	RX660(n = 0~7)
P4nPFS	ISEL	—	割り込み入力機能選択ビット

表 2.46 P5n 端子機能制御レジスタ (P5nPFS) の比較

レジスタ	ビット	RX210(n = 0~2,4~6)	RX660(n = 0~6)
P51PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 1010b : SCK2	端子機能選択ビット 000000b : Hi-Z 001010b : SCK2 100110b : PMCO
P53PFS	—	—	P53 端子機能制御レジスタ
P54PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4B 0101b : TMC11 1011b : CTS2#/RTS2#/SS2#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000101b : TMC11 001011b : CTS2#/RTS2#/SS2# 010000b : CTX0
P55PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4D 0101b : TMO3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000010b : MTIOC4A 000101b : TMO3 001010b : TXD7/SMOSI7/SSDA7 010000b : CRX0
P56PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3C 0011b : TIOCA1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 001010b : SCK7
P5nPFS	ISEL	—	割り込み入力機能選択ビット

表 2.47 P6n 端子機能制御レジスタ (P6nPFS) の比較

レジスタ	ビット	RX210(n=0,1)	RX660(n = 0~7)
P66PFS	PSEL[5:0]	—	P66 端子機能制御レジスタ
P67PFS	PSEL[5:0]	—	P67 端子機能制御レジスタ
P6nPFS	ISEL	—	割り込み入力機能選択ビット

表 2.48 P7n 端子機能制御レジスタ (P7nPFS) の比較

レジスタ	ビット	RX210	RX660(n = 0~7)
P74PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 1011b : CTS11#/RTS11#/SS11#	端子機能選択ビット 000000b : Hi-Z 001011b : CTS11#/SS11# 101101b : CTS011#/SS011#
P75PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 1010b : SCK11	端子機能選択ビット 000000b : Hi-Z 001010b : SCK11 001011b : RTS11# 101100b : SCK011 101101b : RTS011# 101110b : DE011
P76PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 1010b : RXD11/SMISO11/SSCL11	端子機能選択ビット 000000b : Hi-Z 001010b : RXD11/SMISO11/SSCL11 101100b : RXD011/SMISO011/SSCL011
P77PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 1011b : TXD11/SMOSI11/SSDA11	端子機能選択ビット 000000b : Hi-Z 001010b : TXD11/SMOSI11/SSDA11 101100b : TXD011/SMOSI011/SSDA011
P7nPFS	ISEL	—	割り込み入力機能選択ビット

表 2.49 P8n 端子機能制御レジスタ (P8nPFS) の比較

レジスタ	ビット	RX210(n = 0~3,6,7)	RX660(n = 0~3,6,7)
P80PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3B 1010b : SCK10	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 001010b : SCK10 001011b : RTS10# 101100b : SCK010 101101b : RTS010# 101110b : DE010
P81PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3D 1010b : RXD10/SMISO10/SSCL10	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 001010b : RXD10/SMISO10/SSCL10 101100b : RXD010/SMISO010/SSCL010
P82PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4A 1010b : TXD10/SMOSI10/SSDA10	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 001010b : TXD10/SMOSI10/SSDA10 101100b : TXD010/SMOSI010/SSDA010
P83PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4C 1011b : CTS10#/RTS10#/SS10#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 001010b : SCK10 001011b : CTS10#/SS10# 101100b : SCK010 101101b : CTS010#/SS010#
P86PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0011b : TIOCA0	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC4D 001010b : RXD10/SMISO10/SSCL10 101100b : RXD010/SMISO010/SSCL010
P87PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0011b : TIOCA2	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC4C 001010b : TXD10/SMOSI10/SSDA10 101100b : TXD010/SMOSI010/SSDA010
P8nPFS	—	—	P8n 端子機能制御レジスタ

表 2.50 P9n 端子機能制御レジスタ(P9nPFS)の比較

レジスタ	ビット	RX210	RX660(n = 0~3)
P92PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 1010b : RXD7/SMISO7/SSCL7	端子機能選択ビット 000000b : Hi-Z 001000b : POE4# 001010b : RXD7/SMISO7/SSCL7
P93PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 1011b : CTS7#/RTS7#/SS7#	端子機能選択ビット 000000b : Hi-Z 001000b : POE0# 001011b : CTS7#/RTS7#/SS7#
P9nPFS	—	—	P9n 端子機能制御レジスタ

表 2.51 PAn 端子機能制御レジスタ(PAnPFS)の比較

レジスタ	ビット	RX210(n=0~7)	RX660(n=0~7)
PA0PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4A 0011b : TIOCA0 0111b : CACREF 1101b : SSLA1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 000111b : CACREF 001000b : MTIOC6D 001101b : SSLA1
PA1PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0B 0010b : MTCLKC 0011b : TIOCB0 1010b : SCK5 1101b : SSLA2	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000010b : MTCLKC 001000b : MTIOC7B 001001b : ADTRG0# 001010b : SCK5 001100b : SCK12 001101b : SSLA2 100111b : MTIOC3B
PA2PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 1010b : RXD5/SMISO5/SSCL5 1101b : SSLA3	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC7A 001010b : RXD5/SMISO5/SSCL5 001100b : RXD12/SMISO12/SSCL12/ RXDX12 001101b : SSLA3
PA3PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0D 0010b : MTCLKD 0011b : TIOC0D 0100b : TCLKB 1010b : RXD5/SMISO5/SSCL5	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0D 000010b : MTCLKD 001000b : MTIC5V 001010b : RXD5/SMISO5/SSCL5 100111b : MTIOC4D

レジスタ	ビット	RX210(n=0~7)	RX660(n=0~7)
PA4PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIC5U 0010b : MTCLKA 0011b : TIOCA1 0101b : TMRI0 1010b : TXD5/SMOSI5/SSDA5 1101b : SSLA0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5U 000010b : MTCLKA 000101b : TMRI0 001000b : MTIOC4C 001001b : ADST0 001010b : TXD5/SMOSI5/SSDA5 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 001101b : SSLA0 100111b : MTIOC7C
PA5PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0011b : TIOCB1 1101b : RSPCKA	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC6B 001101b : RSPCKA
PA6PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIC5V 0010b : MTCLKB 0011b : TIOCA2 0101b : TMCI3 0111b : POE2# 1011b : CTS5#/RTS5#/SS5# 1101b : MOSIA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5V 000010b : MTCLKB 000101b : TMCI3 000111b : POE10# 001000b : MTIOC3D 001011b : CTS5#/RTS5#/SS5# 001100b : CTS12#/RTS12#/SS12# 001101b : MOSIA 100111b : MTIOC6B
PA7PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0011b : TIOCB2 1101b : MISOA	端子機能選択ビット 000000b : Hi-Z 001101b : MISOA
PAnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA3 : IRQ6-DS (145/144/100/80/69/64/48 ピン) PA4 : IRQ5-DS (145/144/100/80/69/64/48 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA0 : IRQ0 (144/100/80/64 ピン) PA1 : IRQ11 (144/100/80/64/48 ピン) PA2 : IRQ10 (144/100/80 ピン) PA3 : IRQ6-DS (144/100/80/64/48 ピン) PA4 : IRQ5-DS (144/100/80/64/48 ピン) PA5 : IRQ5 (144/100/80 ピン) PA6 : IRQ14 (144/100/80/64/48 ピン) PA7 : IRQ7 (144/100 ピン)

レジスタ	ビット	RX210(n=0~7)	RX660(n=0~7)
PAnPFS	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PA1 : CVREFA(145/144/100/80/69/64/48 ピン) PA3 : CMPB1 (145/144/100/80/69/64/48 ピン) PA4 : CVREFB1 (145/144/100/80/69/64/48 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PA3 : CMP C10 (144/100/80/64/48 ピン) PA4 : CVREF C1 (144/100/80/64/48 ピン)

表 2.52 PBn 端子機能制御レジスタ(PBnPFS)の比較

レジスタ	ビット	RX210(n=0~7)	RX660(n=0~7)
PB0PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIC5W 0011b : TIOCA3 1010b : RXD4/SMISO4/SSCL4 1011b : RXD6/SMISO6/SSCL6 1101b : RSPCKA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5W 000010b : MTIOC3D 001010b : RXD4/SMISO4/SSCL4 001011b : RXD6/SMISO6/SSCL6 001101b : RSPCKA
PB1PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIC0C 0010b : MTIOC4C 0011b : TIOCB3 0101b : TMCIO 1010b : TXD4/SMOSI4/SSDA4 1011b : TXD6/SMOSI6/SSDA6	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC0C 000010b : MTIOC4C 000101b : TMCIO 001010b : TXD4/SMOSI4/SSDA4 001011b : TXD6/SMOSI6/SSDA6 011110b : COMP1
PB2PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0011b : TIOCC3 0100b : TCLKC 1010b : CTS4#/RTS4#/SS4# 1011b : CTS6#/RTS6#/SS6#	端子機能選択ビット 000000b : Hi-Z 001010b : CTS4#/RTS4#/SS4# 001011b : CTS6#/RTS6#/SS6#
PB3PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0A 0010b : MTIOC4A 0011b : TIOCD3 0100b : TCLKD 0101b : TMO0 0111b : POE3# 1010b : SCK4 1011b : SCK6	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0A 000010b : MTIOC4A 000101b : TMO0 000111b : POE 11 # 001010b : SCK4 001011b : SCK6 011101b : TIC2 100110b : PMCO

レジスタ	ビット	RX210(n=0~7)	RX660(n=0~7)
PB4PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0011b : TIOCA4 1011b : CTS9#/RTS9#/SS9#	端子機能選択ビット 000000b : Hi-Z 001011b : CTS9#/RTS9#/SS9# 100100b : CTS11#/RTS11#/SS11# 101100b : CTS011#/RTS011#/SS011# 101110b : DE011
PB5PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC2A 0010b : MTIOC1B 0011b : TIOCB4 0101b : TMRI1 0111b : POE1# 1010b : SCK9	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC2A 000010b : MTIOC1B 000101b : TMRI1 000111b : POE4# 001010b : SCK9 011101b : TOC2 100100b : SCK11 101100b : SCK011
PB6PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3D 0011b : TIOCA5 1010b : RXD9/SMISO9/SSCL9	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 001010b : RXD9/SMISO9/SSCL9 100100b : RXD11/SMISO11/SSCL11 101100b : RXD011/SMISO011/ SSCL011
PB7PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3B 0011b : TIOCB5 1010b : TXD9/SMOSI9/SSDA9	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 001010b : TXD9/SMOSI9/SSDA9 100100b : TXD11/SMOSI11/SSDA11 101100b : TXD011/SMOSI011/ SSDA011
PBnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB1 : IRQ4-DS (145/144/100/80/69/64/48 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB0 : IRQ12 (144/100/80/64/48 ピン) PB1 : IRQ4-DS (144/100/80/64/48 ピン) PB2 : IRQ2 (144/100/80 ピン) PB3 : IRQ3 (144/100/80/64/48 ピン) PB4 : IRQ4 (144/100/80 ピン) PB5 : IRQ13 (144/100/80/64/48 ピン) PB6 : IRQ6 (144/100/80/64 ピン) PB7 : IRQ15 (144/100/80/64 ピン)

表 2.53 PCn 端子機能制御レジスタ(PCnPFS)の比較

レジスタ	ビット	RX210(n=0~7)	RX660(n=0~7)
PC0PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3C 0011b : TCLKC 1011b : CTS5#/RTS5#/SS5# 1101b : SSLA1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 001011b : CTS5#/RTS5#/SS5# 001101b : SSLA1 101100b : RXD011/SMISO011/ SSCL011
PC1PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3A 0011b : TCLKD 1010b : SCK5 1101b : SSLA2	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 001010b : SCK5 001101b : SSLA2 101100b : TXD011/SMOSI011/ SSDA011/TXDA011
PC2PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4B 0011b : TCLKA 1010b : RXD5/SMISO5/SSCL5 1101b : SSLA3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 001010b : RXD5/SMISO5/SSCL5 001101b : SSLA3 101100b : TXDB011
PC3PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 01010b : TXD5/SMOSI5/SSDA5	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 001010b : TXD5/SMOSI5/SSDA5 100110b : PMCO
PC4PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3D 0010b : MTCLKC 0101b : TMCI1 0111b : POE0# 1010b : SCK5 1011b : CTS8#/RTS8#/SS8# 1101b : SSLA0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 000010b : MTCLKC 000101b : TMCI1 000111b : POE0# 001000b : MTIOC0A 001010b : SCK5 001011b : CTS8#/RTS8#/SS8# 001101b : SSLA0 100100b : CTS10#/RTS10#/SS10# 100110b : PMCO 101100b : CTS010#/RTS010#/SS010# 101110b : DE010

レジスタ	ビット	RX210(n=0~7)	RX660(n=0~7)
PC5PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3B 0010b : MTCLKD 0101b : TMRI2 1010b : SCK8 1101b : RSPCKA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 000010b : MTCLKD 000101b : TMRI2 001000b : MTIOC0C 001010b : SCK8 001101b : RSPCKA 100100b : SCK10 100110b : PMCO 101100b : SCK010
PC6PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3C 0010b : MTCLKA 0101b : TMCi2 1010b : RXD8/SMISO8/SSCL8 1101b : MOSIA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 000010b : MTCLKA 000101b : TMCi2 001010b : RXD8/SMISO8/SSCL8 001101b : MOSIA 011101b : TIC0 100100b : RXD10/SMISO10/SSCL10 101100b : RXD010/SMISO010/ SSCL010
PC7PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3A 0010b : MTCLKB 0101b : TMO2 0111b : CACREF 1010b : TXD8/SMOSI8/SSDA8 1101b : MISOA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKB 000101b : TMO2 000111b : CACREF 001010b : TXD8/SMOSI8/SSDA8 001101b : MISOA 011101b : TOC0 100100b : TXD10/SMOSI10/SSDA10 101100b : TXD010/SMOSI010/ SSDA010
PCnPFS	ISEL	—	割り込み入力機能選択ビット

表 2.54 PDn 端子機能制御レジスタ (PDnPFS)の比較

レジスタ	ビット	RX210(n=0~7)	RX660(n=0~7)
PD0PFS	—	—	PD0 端子機能選択ビット
PD1PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 001000b : POE0# 010000b : CTX0
PD2PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4D	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 010000b : CRX0 011101b : TIC2
PD3PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0111b : POE8#	端子機能選択ビット 000000b : Hi-Z 000111b : POE8# 001000b : MTIOC8D 011101b : TOC2
PD4PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0111b : POE3#	端子機能選択ビット 000000b : Hi-Z 000111b : POE11# 001000b : MTIOC8B
PD5PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIC5W 0111b : POE2#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5W 000111b : POE10# 001000b : MTIOC8C
PD6PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIC5V 0111b : POE1#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5V 000111b : POE4# 001000b : MTIOC8A
PDnPFS	ASEL	—	アナログ機能選択ビット

表 2.55 PEn 端子機能制御レジスタ (PEnPFS)の比較

レジスタ	ビット	RX210(n=0~7)	RX660(n=0~7)
PE0PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 1100b : SCK12	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC3D 001100b : SCK12
PE1PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4C 1100b : TXD12/TXDX12/SIOX12 SMOSI12/SSDA12	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 001000b : MTIOC3B 001100b : TXD12/TXDX12/SIOX12 SMOSI12/SSDA12

レジスタ	ビット	RX210(n=0~7)	RX660(n=0~7)
PE2PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4A 1100b : RXD12/RXDX12/ SMISO12/SSCL12	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 001000b : MTIOC7A 001100b : RXD12/RXDX12/ SMISO12/SSCL12 011101b : TIC3
PE3PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4B 0111b : POE8# 1100b : CTS12#/RTS12#/SS12#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000111b : POE8# 001000b : MTIOC1B 001100b : CTS12#/RTS12#/SS12# 011101b : TOC3
PE4PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4D 0010b : MTIOC1A	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000010b : MTIOC1A 001000b : MTIOC4A 100111b : MTIOC7D
PE5PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4C 0010b : MTIOC2B	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 000010b : MTIOC2B 011110b : COMP0
PE6PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 1011b : CTS4#/RTS4#/SS4#	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC6C 001011b : CTS4#/RTS4#/SS4# 011101b : TIC1
PE7PFS	PSEL[5:0]	—	PE7 端子機能選択ビット
PEnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2 : IRQ7-DS (145/144/100/80/69/64/48 ピン) PE5 : IRQ5 (145/144/100/80/69/64 ピン) PE6 : IRQ6 (145/144/100 ピン) PE7 : IRQ7 (145/144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE0 : IRQ8 (144/100/80/64 ピン) PE1 : IRQ9 (144/100/80/64/48 ピン) PE2 : IRQ7-DS (144/100/80/64/48 ピン) PE3 : IRQ11 (144/100/80/64/48 ピン) PE4 : IRQ12 (144/100/80/64/48 ピン) PE5 : IRQ5 (100/80/64 ピン) PE6 : IRQ6 (144/100 ピン) PE7 : IRQ7 (144/100 ピン)

レジスタ	ビット	RX210(n=0~7)	RX660(n=0~7)
	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN008 (145/144/100/80/69/64 ピン) PE1 : AN009, CMPB0 (145/144/100/80/69/64/48 ピン) PE2 : AN010, CVREFB0 (145/144/100/80/69/64/48 ピン) PE3 : AN011, CMPA1 (145/144/100/80/69/64/48 ピン) PE4 : AN012, CMPA2 (145/144/100/80/69/64/48 ピン) PE5 : AN013 (145/144/100/80/69/64 ピン) PE6 : AN014 (145/144/100 ピン) PE7 : AN015 (145/144/100 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN008 (144/100/80/64 ピン) PE1 : AN009 (144/100/80/64/48 ピン) PE2 : AN010 (144/100/80/64/48 ピン) PE3 : AN011 (144/100/80/64/48 ピン) PE4 : AN012 (144/100/80/64/48 ピン) PE5 : AN013 (144/100/80/64 ピン) PE6 : AN014 (144/100 ピン) PE7 : AN015 (144/100 ピン)

表 2.56 PHn 端子機能制御レジスタ (PHnPFS)の比較

レジスタ	ビット	RX210(n=0~3)	RX660(n=0~3)
PH0PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0111b : CACREF	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 000111b : CACREF 001001b : ADTRG0#
PH1PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0101b : TMO0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 000101b : TMO0 001001b : ADST0 011101b : TIC1
PH2PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0101b : TMRIO	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 000101b : TMRIO 011001b : TOC1
PH3PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0101b : TMCIO	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000101b : TMCIO

表 2.57 PJn 端子機能制御レジスタ (PJnPFS)の比較

レジスタ	ビット	RX210(n=1,3)	RX660(n=1,3,5)
PJ3PFS	PSEL[3:0] (RX210) PSEL[5:0] (RX660)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3C 1010b : CTS0#/RTS0#/SS0# 1011b : CTS6#/RTS6#/SS6#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 001010b : CTS 6 #/RTS 6 #/SS 6 # 001011b : CTS 0 #/RTS 0 #/SS 0 #

レジスタ	ビット	RX210(n=1,3)	RX660(n=1,3,5)
PJ5PFS	PSEL[5:0]	—	PJ5 端子機能選択ビット
PJnPFS	ISEL	—	割り込み入力機能選択ビット

表 2.58 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット名	RX210	RX660
PFCSE	CS0E	PC7 の CS0 許可ビット 0 : PC7 を I/O ポートとして設定 1 : PC7 を CS0#信号として設定	CS0 許可ビット 0 : CS0#出力禁止 1 : CS0#出力許可
	CS1E	PC6 の CS1 許可ビット 0 : PC6 を I/O ポートとして設定 1 : PC6 を CS1#信号として設定	CS1 許可ビット 0 : CS1#出力禁止 1 : CS1#出力許可
	CS2E	P26 の CS2 許可ビット 0 : P26 を I/O ポートとして設定 1 : P26 を CS2#信号として設定	CS2 許可ビット 0 : CS2#出力禁止 1 : CS2#出力許可
	CS3E	P27 の CS3 許可ビット 0 : P27 を I/O ポートとして設定 1 : P27 を CS3#信号として設定	CS3 許可ビット 0 : CS3#出力禁止 1 : CS3#出力許可
	CS4E	P24 の CS0 許可ビット	—
	CS5E	P25 の CS1 許可ビット	—
	CS6E	PC5 の CS2 許可ビット	—
	CS7E	PC4 の CS3 許可ビット	—
PFCSS0	—	—	CS 出力端子選択レジスタ 0
PFAOE1	A21E	アドレス A21 出力許可ビット	—
	A22E	アドレス A22 出力許可ビット	—
	A23E	アドレス A23 出力許可ビット	—
PFBCR0	ADRHMS	—	A16～A20 出力許可ビット
	ADRHMS2	—	A16～A20 出力許可 2 ビット
	BCLKO	—	BCLK 強制出力ビット
PFBCR1	ALEOE	ALE 出力許可ビット 0 : P54 を I/O ポートとして設定 1 : P54 を ALE 端子として設定	ALE 出力許可ビット 0 : ALE 端子出力を禁止 1 : ALE 端子出力を許可
PFBCR2	—	—	外部バス制御レジスタ 2
PFBCR3	—	—	外部バス制御レジスタ 3

2.18 マルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3

表 2.59 にマルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3 の概要比較を、表 2.60 にマルチファンクションタイマパルスユニット 2/3 のレジスタ比較を示します。

表 2.59 マルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3 の概要比較

項目	RX210(MTU2a)	RX660(MTU3a)
パルス入出力	最大 16 本	最大 28 本
パルス入力	3 本	3 本
カウントクロック	チャンネルごとに 8 または 7 種類 (MTU5 は 4 種類)	チャンネルごとに 11 種類 (MTU0 は 14 種類、 MTU2 は 12 種類、 MTU5 は 10 種類、 MTU1 & MTU2(LWA = 1 のとき)は 4 種類)
設定可能動作	【MTU0～MTU4】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ(TCNT)への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 12 相の PWM 出力	【MTU0～MTU4, MTU6, MTU7, MTU8】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ(TCNT)への同時書き込み(MTU8 を除く) - コンペアマッチ/インプットキャプチャによる同時クリア(MTU8 を除く) - カウンタの同期動作による各レジスタの同期入出力(MTU8 を除く) - 同期動作と組み合わせることによる最大 12 相の PWM 出力(MTU8 を除く)
	【MTU0, MTU3, MTU4】 - バッファ動作を設定可能 - 相補 PWM、リセット同期 PWM を用いた AC 同期モータ(ブラシレス DC モータ)駆動モードが設定可能で、2 種類(チョッピング、レベル)の波形出力が選択可能	【MTU0, MTU3, MTU4, MTU6, MTU7, MTU8】 バッファ動作を設定可能
	【MTU1, MTU2】 - 独立に位相計数モードを設定可能 - カスケード接続動作	【MTU1, MTU2】 - 独立に位相計数モードを設定可能 - MTU1、MTU2 連動の 32 ビット位相計数モードを設定可能(TMDR3.LWA = 1 設定時) - カスケード接続動作が可能
	—	【MTU3, MTU4, MTU6, MTU7】 - MTU3/MTU4、および MTU6/MTU7 の連動動作による相補 PWM、リセット同期 PWM 動作で、6 相のポジ/ネガ計 12 相の出力が可能 - 相補 PWM モード時、タイマカウンタの山または谷のとき、またはバッファレジスタ(MTU4.TGRD, MTU7.TGRD)への書き込み時に、バッファレジスタからテンポラリレジスタへデータ転送可能 - 相補 PWM モードでダブルバッファ機能を設定可能

項目	RX210(MTU2a)	RX660(MTU3a)
設定可能動作	【MTU3, MTU4】 連動動作による相補 PWM、リセット PWM 3 相のポジ、ネガ計 6 相の出力が可能	【MTU3, MTU4】 MTU0 と連動させて、相補 PWM、 リセット同期 PWM を用いた AC 同期 モータ(ブラシレス DC モータ)駆動モードが設 定可能で、2 種類(チョッピング、レベル)の 波形出力が選択可能
	【MTU5】 デッドタイム補償用カウンタ機能	【MTU5】 デッドタイム補償用カウンタとして使用 することが可能
	—	【MTU0/MTU5, MTU1, MTU2, MTU8】 MTU1、MTU2 を組み合わせて、 MTU0/MTU5、MTU8 と連動させて、 32 ビット位相計数モードに設定可能
割り込み間引き機能	相補 PWM モード時 - カウンタの山、谷での割り込み - A/D コンバータの変換スタートトリガを 間引き機能	相補 PWM モード時に、カウンタの山、谷で の割り込み、および A/D コンバータの変換ス タートトリガを間引くことが可能
割り込み要因	28 種類	43 種類
バッファ動作	レジスタデータの自動転送	レジスタデータの自動転送 (バッファレジスタからタイマレジスタへの 転送)
トリガ生成	A/D コンバータの変換スタートトリガを 生成可能	- A/D コンバータの変換開始トリガを生成 可能 - A/D 変換開始要求のディレイド機能によ り、任意のタイミングで A/D 変換開始が 可能。また PWM 出力との同期動作が可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への移行が可能

表 2.60 マルチファンクションタイマパルスユニット 2/3 のレジスタ比較

レジスタ	ビット	RX210(MTU2a)	RX660(MTU3a)
TCR2	—	—	タイマコントロールレジスタ 2
TMDR(RX210) TMDR1(RX660)	—	タイマモードレジスタ	タイマモードレジスタ 1
TMDR2A TMDR2B	—	—	タイマモードレジスタ 2
TMDR3	—	—	タイマモードレジスタ 3
TIER	TTGE2	A/D 変換開始要求許可 2 ビット 0 : MTU4.TCNT のアンダフロー(谷) による A/D 変換要求を禁止 1 : MTU4.TCNT のアンダフロー(谷) による A/D 変換要求を許可	A/D 変換開始要求許可 2 ビット 0 : MTUn.TCNT のアンダフロー(谷) による A/D 変換要求を禁止 1 : MTUn.TCNT のアンダフロー(谷) による A/D 変換要求を許可
TSYCR	—	—	タイマシンクロクリアレジスタ
TADCR	—	タイマ A/D 変換開始要求 コントロールレジスタ	—
TADCORA/B	—	タイマ A/D 変換開始要求周期 設定レジスタ A、B	—
TADCOBRA/B	—	タイマ A/D 変換開始要求周期 設定バッファレジスタ A、B	—
TCNTLW	—	—	タイマロングワードカウンタ
TGRALW / TGRBLW	—	—	タイマロングワードジェネラルレジス タ

レジスタ	ビット	RX210(MTU2a)	RX660(MTU3a)
TSTR(RX210) TSTR / TSTRA / TSTRB(RX660)	CST8	—	カウンタスタート 8 ビット
TSYR(RX210) TSYRm(RX660)	—	タイマシンクロレジスタ	タイマシンクロレジスタ m (m = A,B)
TCSYSTR	—	—	タイマカウンタシンクロ スタートレジスタ
TRWER(RX210) TRWERm(RX660)	—	タイマリードライト許可レジスタ	タイマリードライトイネーブル レジスタ m (m = A,B)
TOER(RX210) TOERm(RX660)	—	タイマアウトプットマスタ許可 レジスタ	タイマアウトプットマスタ イネーブルレジスタ m (m = A,B)
TOCR1(RX210) TOCR1m(RX660)	—	タイマアウトプットコントロール レジスタ 1	タイマアウトプットコントロール レジスタ 1 m (m = A,B)
TOCR2(RX210) TOCR2m(RX660)	—	タイマアウトプットコントロール レジスタ 2	タイマアウトプットコントロール レジスタ 2 m (m = A,B)
TOLBR TOLBRm(RX660)	—	タイマアウトプットレベルバッファ レジスタ	タイマアウトプットレベルバッファ レジスタ m (m = A,B)
TGCR(RX210) TGCRa(RX660)	—	タイマゲートコントロールレジスタ	タイマゲートコントロールレジスタ A
TCNTS(RX210) TCNTSm(RX660)	—	タイマサブカウンタ	タイマサブカウンタ m (m = A,B)
TCDR(RX210) TCDRm(RX660)	—	タイマ周期データレジスタ	タイマ周期データレジスタ m (m = A,B)
TCBR(RX210) TCBRm(RX660)	—	タイマ周期バッファレジスタ	タイマ周期バッファレジスタ m (m = A,B)
TDDR(RX210) TDDRm(RX660)	—	タイマデッドタイムデータレジスタ	タイマデッドタイムデータレジスタ m (m = A,B)
TITCR(RX210) TITCR1m(RX660)	—	タイマ割り込み間引き設定レジスタ	タイマ割り込み間引き設定レジスタ 1 m (m = A,B)
TITCNT(RX210) TITCNT1m(RX660)	—	タイマ割り込み間引き回数カウンタ	タイマ割り込み間引き回数カウンタ 1 m (m = A,B)
TBTER(RX210) TBTERm(RX660)	—	タイマバッファ転送設定レジスタ	タイマバッファ転送設定レジスタ m (m = A,B)
TDER(RX210) TDERm(RX660)	—	タイマデッドタイム許可レジスタ	タイマデッドタイムイネーブル レジスタ m (m = A,B)
TWCR(RX210) TWCRB(RX660)	SCC	—	同期クリアコントロールビット
NFCR(RX210) NFCRn(RX660)	—	ノイズフィルタコントロールレジスタ	ノイズフィルタコントロールレジスタ n (n = 0~4,6,7,8,C)
NFCR5	—	—	ノイズフィルタコントロールレジスタ 5
TITMRm(RX660)	—	—	タイマ割り込み間引きモードレジスタ
TITCR2m(RX660)	—	—	タイマ割り込み間引き設定レジスタ 2
TITCNT2m(RX660)	—	—	タイマ割り込み間引き回数カウンタ 2

2.19 ポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3

表 2.61 にポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3 の概要比較を、表 2.62 にポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3 のレジスタ比較を示します。

表 2.61 ポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3 の概要比較

項目	RX210(POE2a)	RX660(POE3a)
出力停止時の端子の状態	ハイインピーダンス	ハイインピーダンス
ハイインピーダンス制御対象端子	- MTU の出力端子 - MTU0 端子 (MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) - MTU3 端子 (MTIOC3B, MTIOC3D) - MTU4 端子 (MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D)	- MTU の出力端子 - MTU0 端子 (MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) - MTU3 端子 (MTIOC3B, MTIOC3D) - MTU4 端子 (MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D) - MTU6 端子 (MTIOC6B, MTIOC6D) - MTU7 端子 (MTIOC7A, MTIOC7B, MTIOC7C, MTIOC7D)
ハイインピーダンス要求発生条件	- 入力端子の変化 POE0#~POE3#、POE8#端子に信号が入力されたとき - 出力端子の短絡 以下の組み合わせの出力信号レベル(アクティブレベル)が 1 サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - SPOER レジスタを設定したとき - メインクロック発生回路の発振停止を検出したとき	- 入力端子の変化 POE0#、POE4#、POE8#、POE10#、POE11#端子に信号が入力されたとき - 出力端子の短絡 以下の組み合わせの出力信号レベル(アクティブレベル)が 1 サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - MTIOC6B と MTIOC6D - MTIOC7A と MTIOC7C - MTIOC7B と MTIOC7D - SPOER レジスタを設定したとき - メインクロック発生回路の発振停止を検出したとき
機能	- POE0#~POE3#、POE8#の各入力端子に立ち下がりエッジ、PCLK/8 ごとに 16 回、PCLK/16 ごとに 16 回、PCLK/128 ごとに 16 回の Low サンプリングが設定可能 - POE0#~POE3#端子の立ち下がりエッジまたは Low サンプリングによって、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能 - POE8#端子の立ち下がりエッジまたは Low サンプリングによって、MTU0 出力端子をハイインピーダンスに設定可能	- POE0#、POE4#、POE8#、POE10#、POE11#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low サンプリングの設定が可能です - POE0#、POE4#、POE8#、POE10#、POE11#端子の立ち下がりエッジ、または Low サンプリングによって、すべての制御対象端子の出力をハイインピーダンスにできます

項目	RX210(POE2a)	RX660(POE3a)
機能	- クロック発生回路が発振停止した場合、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能 - MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1PCLK クロック以上続いた場合、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能 - POE のレジスタ書き込みをすることで、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能 - POE0#~POE3#、POE8#の入力レベル検出結果または MTU 相補 PWM 出力端子の出力レベルの比較結果により、それぞれの割り込みを発生	- クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力をハイインピーダンスにできます - MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力をハイインピーダンスにできます - POE3 のレジスタの設定により、すべての制御対象端子の出力をハイインピーダンスにできます - 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です

表 2.62 ポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3 のレジスタ比較

レジスタ	ビット	RX210(POE2a)	RX660(POE3a)
ICSR1	POE1M[1:0]	POE1 モード選択ビット	—
	POE2M[1:0]	POE2 モード選択ビット	—
	POE3M[1:0]	POE3 モード選択ビット	—
	POE1F	POE1 フラグ	—
	POE2F	POE2 フラグ	—
	POE3F	POE3 フラグ	—
ICSR2	POE8M[1:0]	POE8 モード選択ビット	—
	POE4M[1:0]	—	POE4 モード選択ビット
	POE8E	POE8 ハイインピーダンス許可ビット	—
	POE8F	POE8 フラグ	—
	POE4F	—	POE4 フラグ
ICSR3	OSTSTE	OSTST ハイインピーダンス許可ビット	—
	OSTSTF	OSTST ハイインピーダンスフラグ	—
	POE8M[1:0]	—	POE8 モード選択ビット
	PIE3	—	ポート割り込み許可 3 ビット
	POE8E	—	POE8 ハイインピーダンス許可ビット
	POE8F	—	POE8 フラグ
ICSR4	—	—	入力レベルコントロール/ステータスレジスタ 4
ICSR5	—	—	入力レベルコントロール/ステータスレジスタ 5
ICSR6	—	—	入力レベルコントロール/ステータスレジスタ 6
OCSR2	—	—	出力レベルコントロール / ステータスレジスタ 2
ALR1	—	—	アクティブレベルレジスタ 1

レジスタ	ビット	RX210(POE2a)	RX660(POE3a)
SPOER	CH34HIZ(RX210) MTUCH34HIZ (RX660)	MTU3、MTU4 出力 ハイインピーダンス許可ビット	MTU3、MTU4 端子 ハイインピーダンス許可ビット
	MTUCH67HIZ	—	MTU6、MTU7 端子ハイインピーダンス許可ビット
	CH0HIZ(RX210) MTUCH0HIZ (RX660)	MTU0 出力 ハイインピーダンス許可ビット (b1)	MTU0 端子 ハイインピーダンス許可ビット (b2)
POECR1	PE0ZE(RX210) MTU0AZE (RX660)	MTIOC0A ハイインピーダンス許可ビット	MTIOC0A 端子 ハイインピーダンス許可ビット
	PE1ZE MTU0BZE (RX660)	MTIOC0B ハイインピーダンス許可ビット	MTIOC0B 端子 ハイインピーダンス許可ビット
	PE2ZE MTU0CZE (RX660)	MTIOC0C ハイインピーダンス許可ビット	MTIOC0C 端子 ハイインピーダンス許可ビット
	PE3ZE MTU0DZE (RX660)	MTIOC0D ハイインピーダンス許可ビット	MTIOC0D 端子 ハイインピーダンス許可ビット
POECR2	—	ポートアウトプットイネーブル コントロールレジスタ 2 POECR2 は、8 ビットレジスタです。	ポートアウトプットイネーブル コントロールレジスタ 2 POECR2 は、16 ビットレジスタ です。
	MTU7BDZE	—	MTIOC7B/MTIOC7D 端子 ハイインピーダンス許可ビット
	MTU7ACZE	—	MTIOC7A/MTIOC7C 端子 ハイインピーダンス許可ビット
	MTU6BDZE	—	MTIOC6B/MTIOC6D 端子 ハイインピーダンス許可ビット
	P3CZEA(RX210) MTU4BDZE (RX660)	MTU ポート 3 ハイインピーダンス許可ビット (b4)	MTIOC4B/MTIOC4D 端子 ハイインピーダンス許可ビット (b8)
	P2CZEA(RX210) MTU4ACZE (RX660)	MTU ポート 2 ハイインピーダンス許可ビット (b5)	MTIOC4A/MTIOC4C 端子 ハイインピーダンス許可ビット (b9)
	P1CZEA(RX210) MTU3BDZE (RX660)	MTU ポート 1 ハイインピーダンス許可ビット (b6)	MTIOC3B/MTIOC3D 端子 ハイインピーダンス許可ビット (b10)
POECR4	—	—	ポートアウトプットイネーブル コントロールレジスタ 4
POECR5	—	—	ポートアウトプットイネーブル コントロールレジスタ 5
ICSR3	—	入力レベルコントロール/ ステータスレジスタ 3	—
M0SELR1	—	—	MTU0 端子選択レジスタ 1
M0SELR2	—	—	MTU0 端子選択レジスタ 2
M3SELR	—	—	MTU3 端子選択レジスタ
M4SELR1	—	—	MTU4 端子選択レジスタ 1
M4SELR2	—	—	MTU4 端子選択レジスタ 2

2.20 8 ビットタイマ

表 2.63 に 8 ビットタイマの概要比較を、表 2.64 に 8 ビットタイマのレジスタ比較を示します。

表 2.63 8 ビットタイマの概要比較

項目	RX210(TMR)	RX660(TMR ^b)
カウントクロック	- 分周クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 - 外部カウントクロック	- 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 - 外部クロック : 外部カウントクロック
チャンネル数	(8 ビット×2 チャンネル)×2 ユニット	(8 ビット×2 チャンネル)×2 ユニット
コンペアマッチ	8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B)	8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B)
カウンタクリア	コンペアマッチ A、コンペアマッチ B、外部リセット信号から選択	コンペアマッチ A、コンペアマッチ B、外部カウンタリセット信号から選択
タイマ出力	任意のデューティ比のパルス出力、PWM 出力	任意のデューティ比のパルス出力、PWM 出力
2 チャンネルのカスケード接続	16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位)とする 16 ビットタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント)	16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位)とする 16 ビットタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント)
割り込み要因	コンペアマッチ A、コンペアマッチ B、オーバフロー	コンペアマッチ A、コンペアマッチ B、オーバフロー
イベントリンク機能 (出力)	コンペアマッチ A、コンペアマッチ B、オーバフロー(TMR0,2)	コンペアマッチ A、コンペアマッチ B、オーバフロー(TMR0~3)
イベントリンク機能 (入力)	イベント受付により、3 種類のうち 1 つの動作が可能 (1) カウントスタート動作(TMR0,2) (2) イベントカウンタ動作(TMR0,2) (3) カウントリスタート動作(TMR0,2)	イベント受付により、3 種類のうち 1 つの動作が可能 (1) カウントスタート動作(TMR0~3) (2) イベントカウンタ動作(TMR0~3) (3) カウントリスタート動作(TMR0~3)
A/D コンバータの変換開始トリガ	—	TMR0、TMR2 のコンペアマッチ A
DTC の起動	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みにより起動可能	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みにより起動可能
SCI の基本クロック生成	SCI のボーレートクロックを生成	SCI の基本クロックを生成
REMC 受信クロック生成	—	REMC(リモコン信号受信機能)の動作クロックを生成
消費電力低減機能	ユニットごとにモジュールストップ状態への遷移が可能	ユニットごとにモジュールストップ状態への遷移が可能

表 2.64 8 ビットタイマのレジスタ比較

レジスタ	ビット	RX210(TMR)	RX660(TMR ^b)
TCSR	ADTE	—	A/D トリガ許可ビット

2.21 リアルタイムクロック

表 2.65 にリアルタイムクロックの概要比較を、表 2.66 にリアルタイムクロックのレジスタ比較を示します。

表 2.65 リアルタイムクロックの概要比較

項目	RX210(RTCb)	RX660(RTCC)
カウントモード	カレンダーカウントモード	カレンダーカウントモード/バイナリカウントモード
カウントソース	サブクロック(XCIN)	サブクロック(XCIN)
時計/カレンダー機能	年、月、日、曜日、時、分、秒をカウント、BCD 表示 12 時間/24 時間モード切り替え機能 30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ) - うるう年自動補正機能 - スタート/ストップ機能 1Hz、2Hz、4Hz、8Hz、16Hz、32Hz、64Hz の状態をバイナリで表示 - 時計誤差補正機能 1Hz クロック出力	- カレンダーカウントモード 年、月、日、曜日、時、分、秒をカウント、BCD 表示 12 時間/24 時間モード切り替え機能 30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ) うるう年自動補正機能 16 ビットモード (コンペアマッチ A、コンペアマッチ B) - バイナリカウントモード 秒を 32 ビットでカウント、バイナリ表示 - 両モード共通 スタート/ストップ機能 秒以下の桁のバイナリ表示 (1Hz、2Hz、4Hz、8Hz、16Hz、32Hz、64Hz) - 時計誤差補正機能 クロック(1Hz/64Hz)出力
割り込み	- アラーム割り込み(ALM) アラーム割り込み条件として、年、月、日、曜日、時、分、秒のいずれと比較するか選択可能 - 周期割り込み(PRD) 割り込み周期として、2 秒、1 秒、1/2 秒、1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可能 - 桁上げ割り込み(CUP) 秒カウンタへの桁上げ、または 64Hz カウンタの読み出しと 64Hz カウンタへの桁上げが重なったとき、発生したことを示す - アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能	- アラーム割り込み(ALM) アラーム割り込み条件として、以下のいずれと比較するか選択可能 - カレンダーカウントモード： 年、月、日、曜日、時、分、秒 - バイナリカウントモード： 32 ビットバイナリカウンタの各ビット - 周期割り込み(PRD) 割り込み周期として、2 秒、1 秒、1/2 秒、1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可能 - 桁上げ割り込み(CUP) 次のいずれかのタイミングで割り込み要求発生 64Hz カウンタから秒カウンタへの桁上げが発生したとき 64Hz カウンタの変化と R64CNT レジスタの読み出しタイミングが重なったとき - アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能
時間キャプチャ機能	3 本のイベント入力によって、時間のキャプチャが可能	時間キャプチャイベント入力端子のエッジ検出によって、時間のキャプチャが可能

項目	RX210(RTCb)	RX660(RTCC)
時間キャプチャ機能	イベント入力ごとに、月、日、時、分、秒をキャプチャ	イベント入力ごとに、月、日、時、分、秒をキャプチャ、または 32 ビットバイナリカウンタ値をキャプチャ
イベントリンク機能	周期イベント出力	周期イベント出力

表 2.66 リアルタイムクロックのレジスタ比較

レジスタ	ビット	RX210(RTCb)	RX660(RTCC)
RCR1	RTCOS	—	RTCOUT 出力選択ビット
RCR2	CNTMD	—	カウントモード選択ビット
RCR3	RTCEN	サブクロック発振器制御ビット 0 : サブクロック発振器停止 1 : サブクロック発振器動作	RTC 許可ビット 0 : RTC 無効 1 : RTC 有効
	RTCDV[2:0]	サブクロック発振器ドライブ能力制御ビット	—
RCR4	—	—	RTC コントロールレジスタ 4
BCNT0 ^(注 1)	—	—	バイナリカウンタ 0
BCNT1 ^(注 1)	—	—	バイナリカウンタ 1
BCNT2 ^(注 1)	—	—	バイナリカウンタ 2
BCNT3 ^(注 1)	—	—	バイナリカウンタ 3
BCNT0AR ^(注 1)	—	—	バイナリカウンタ 0 アラームレジスタ
BCNT1AR ^(注 1)	—	—	バイナリカウンタ 1 アラームレジスタ
BCNT2AR ^(注 1)	—	—	バイナリカウンタ 2 アラームレジスタ
BCNT3AR ^(注 1)	—	—	バイナリカウンタ 3 アラームレジスタ
BCNT0AER ^(注 1)	—	—	バイナリカウンタ 0 アラーム許可レジスタ
BCNT1AER ^(注 1)	—	—	バイナリカウンタ 1 アラーム許可レジスタ
BCNT2AER ^(注 1)	—	—	バイナリカウンタ 2 アラーム許可レジスタ
BCNT3AER ^(注 1)	—	—	バイナリカウンタ 3 アラーム許可レジスタ

注 1. バイナリカウントモード時

2.22 ウォッチドッグタイマ

表 2.67 にウォッチドッグタイマの概要比較を示します。

表 2.67 ウォッチドッグタイマの概要比較

項目	RX210(WDTA)	RX660(WDTA)
カウントソース	周辺クロック(PCLK)	周辺モジュールクロック(PCLK)
クロック分周比	4 分周/64 分周/128 分周/512 分周/2048 分周/8192 分周	4 分周/64 分周/128 分周/512 分周/2048 分周/8192 分周
カウント動作	14 ビットのダウンカウンタによる ダウンカウント	14 ビットのダウンカウンタによる ダウンカウント
カウント開始条件	- リセット後、自動的にカウント開始 (オートスタートモード) - リフレッシュ (WDTRR レジスタに “00h” を 書き込み後、“FFh” を書き込む) により、カウント開始 (レジスタスタートモード)	- オートスタートモード： リセット解除後、自動的に カウント開始 - レジスタスタートモード： リフレッシュ動作(WDTRR レジスタに “00h”を書き込み後、“FFh”を 書き込む)により、カウント開始
カウント停止条件	- リセット(ダウンカウンタ、レジスタは 初期値に戻る) - アンダフロー、リフレッシュエラー 発生時カウント再開 (オートスタートモード： リセットもしくはノンмасカブル 割り込み要求を出力後に自動で カウント再開、レジスタスタート モード：リフレッシュ後に カウント再開)	- リセット(ダウンカウンタ、レジスタは 初期値に戻る) - 低消費電力状態(レジスタ設定による) - アンダフロー、リフレッシュエラー 発生時(レジスタスタートモード時のみ)
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)
ウォッチドッグタイマ リセット出力要因	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
ノンмасカブル割り込 み/割り込み要因	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
カウンタ値の読み出し	WDTSR レジスタを読み出すことで、 ダウンカウンタのカウント値の 読み出しが可能	WDTSR レジスタを読み出すことで、 ダウンカウンタのカウント値の 読み出しが可能

表 2.68 ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX210(WDTA)	RX660(WDTA)
WDTRCR	RSTIRQS	リセット割り込み要求選択ビット 0：ノンмасカブル割り込み 要求出力を許可 1：リセット出力を許可	リセット割り込み要求選択ビット 0：ノンмасカブル割り込み要求、 または割り込み要求出力を許可 1：リセット出力を許可

2.23 独立ウォッチドッグタイマ

表 2.69 に独立ウォッチドッグタイマの概要比較を、表 2.70 に独立ウォッチドッグタイマのレジスタ比較を示します。

表 2.69 独立ウォッチドッグタイマの概要比較

項目	RX210(IWDTa)	RX660(IWDTa)
カウントソース	IWDT 専用クロック (IWDTCLK)	IWDT 専用クロック (IWDTCLK)
クロック分周比	1 分周/16 分周/32 分周/64 分周/ 128 分周/256 分周	1 分周/16 分周/32 分周/64 分周/ 128 分周/256 分周
カウント動作	14 ビットのダウンカウンタによる ダウンカウント	14 ビットのダウンカウンタによる ダウンカウント
カウント開始条件	- リセット後、自動的にカウント開始 (オートスタートモード) - リフレッシュ (IWDTRR レジスタに “00h” を書き込み後、“FFh” を書き 込む)により、カウント開始(レジスタ スタートモード)	- オートスタートモード： リセット解除後、自動的にカウント 開始 - レジスタスタートモード： リフレッシュ動作(IWDTRR レジスタに “00h”を書き込み後、“FFh”を 書き込む)により、カウント開始
カウント停止条件	- リセット(ダウンカウンタ、レジスタは 初期値に戻る) - アンダフロー、 リフレッシュエラー発生時 カウント再開(オートスタートモード： リセットもしくはノンマスカブル 割り込み要求を出力後に自動でカウント 再開、 レジスタスタートモード： リフレッシュ後にカウント再開)	- リセット(ダウンカウンタ、レジスタは 初期値に戻る) - 低消費電力状態(レジスタ設定による) - アンダフロー、リフレッシュエラー 発生時(レジスタスタートモード時のみ)
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)
リセット出力要因	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
ノンマスカブル割り込 み/割り込み要因	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
カウンタ値の読み出し	- IWDTSR レジスタを読み出すことで、 ダウンカウンタのカウント値の - 読み出しが可能	- IWDTSR レジスタを読み出すことで、 ダウンカウンタのカウント値の - 読み出しが可能
イベントリンク機能 (出力)	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタの アンダフローイベント出力 - リフレッシュエラーイベント出力
出力信号(内部信号)	- リセット出力 - 割り込み要求出力 - スリープモードカウント停止制御出力	- リセット出力 - 割り込み要求出力 - スリープモードカウント停止制御出力

項目	RX210(IWDTa)	RX660(IWDTa)
オートスタートモード (オプション機能選択レジスタ 0 (OFS0)制御)	- リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) - ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) - ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDRPSS[1:0]ビット) - ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)	- リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDRPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)
レジスタスタートモード(IWDT レジスタ制御)	- リフレッシュ動作後のクロック分周比の選択 (IWDTCR.CKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (IWDTCR.RSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (IWDTCTPR.SLCSTP ビット)	- リフレッシュ動作後のクロック分周比の選択 (IWDTCR.CKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (IWDTCR.RSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (IWDTCTPR.SLCSTP ビット)

表 2.70 独立ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX210(IWDTa)	RX660(IWDTa)
IWDRCR	RSTIRQS	リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求出力を許可 1 : リセット出力を許可	リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求、 または割り込み要求出力を許可 1 : リセット出力を許可

2.24 シリアルコミュニケーションインタフェース

表 2.71 にシリアルコミュニケーションインタフェースの概要比較を、表 2.72 に SCI チャンネル別仕様比較を、表 2.73 にシリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.71 シリアルコミュニケーションインタフェースの概要比較

項目		RX210(SCIc,SCId)	RX660(SCIk,SCIIm,SCIh)
チャンネル数		● SCIc : 12 チャンネル ● SCId : 1 チャンネル	● SCIk : 10 チャンネル ● SCIIm : 2 チャンネル ● SCIh : 1 チャンネル
シリアル通信方式		● 調歩同期式 ● クロック同期式 ● スマートカードインタフェース ● 簡易 I²C バス ● 簡易 SPI バス	● 調歩同期式 ● クロック同期式 ● スマートカードインタフェース ● 簡易 I²C バス ● 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		● 送信部：ダブルバッファ構成による連続送信が可能 ● 受信部：ダブルバッファ構成による連続受信が可能	● 送信部：ダブルバッファ構成による連続送信が可能 ● 受信部：ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
入出力信号レベル反転		—	入力信号、出力信号のレベルをそれぞれ独立して反転可能
割り込み要因		● 送信終了、送信データエンプティ、受信データフル、受信エラー ● 開始条件/再開条件/停止条件生成終了(簡易 I²C モード用)	● 送信終了、送信データエンプティ、受信データフル、受信エラー、受信データレディ(SCI10,SCI11)、データ一致 ● 開始条件/再開条件/停止条件生成終了(簡易 I²C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への遷移が可能	チャンネルごとにモジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティなし	偶数パリティ/奇数パリティ/パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	—	送信 16 段、受信 16 段の FIFO を利用可能(SCI10,SCI11)
	データ一致検出	—	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能
	スタートビットの検出	—	Low または立ち下がりエッジを選択可能
	受信データサンプリングタイミング調整	—	受信データのサンプリングポイントをデータの中央を基点に前後に変更可能(SCI0~SCI11)

項目		RX210(SCIc,SCIId)	RX660(SCIk,SCIIm,SCIh)
調歩同期式モード	送信信号変化タイミング調整	—	送信データの立ち下がりエッジまたは立ち上がりエッジのいずれかを遅延させることが可能(SCI0~SCI11)
	ブレーク検出	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTR.RXDMON フラグを読み出すことでブレークを検出可能
	クロックソース	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能(SCI5, SCI6, SCI12)	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能(SCI5, SCI6 SCI12)
	倍速モード	—	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn 端子、RTSn 端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	—	送信 16 段、受信 16 段の FIFO を利用可能(SCI10,SCI11)
スマートカードインタフェースモード	エラー処理	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット (MSB ファースト限定)	I ² C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	最大 384kbps	ファストモード対応
	ノイズ除去	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
拡張シリアルモード (SCI12 のみ対応)	Start Frame 送信	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり

項目		RX210(SCIc,SCIId)	RX660(SCIk,SCIIm,SCIh)
拡張シリアルモード (SCI12 のみ対応)	Start Frame 受信	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり
	入出力制御機能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能 - 拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIc ヘスルー出力可能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション機能		—	内蔵ボーレートジェネレータの出力補正により誤差を低減可能
イベントリンク機能 (SCI5 のみ対応)		- エラー(受信エラー・エラーシグナル検出)イベント出力 - 受信データフルイベント出力 - 送信データエンプティイベント出力 - 送信終了イベント出力	- エラー(受信エラー・エラーシグナル検出)イベント出力 - 受信データフルイベント出力 - 送信データエンプティイベント出力 - 送信終了イベント出力

表 2.72 SCI チャンネル別仕様比較

項目	RX210(SCIc,SCIId)	RX660(SCIk,SCIIm,SCIh)
調歩同期式モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12
クロック同期式モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12
スマートカードインタフェースモード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12
簡易 I ² C モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12
簡易 SPI モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12
FIFO モード	—	SCI10, SCI11
データ一致検出	—	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11

項目	RX210(SCIc,SCId)	RX660(SCIk,SCIh)
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5 ,SCI6 ,SCI12	SCI5 ,SCI6 ,SCI12
イベントリンク機能	SCI5	SCI5
周辺モジュールクロック	PCLKB : SCI0, SCI1, SCI2, SCI3, SCI4, SCI5 ,SCI6 SCI7, SCI8, SCI9, SCI10, SCI11 , SCI12	PCLKA : SCI10, SCI11 PCLKB : SCI0, SCI1, SCI2, SCI3, SCI4, SCI5 ,SCI6 SCI7, SCI8, SCI9, SCI12

表 2.73 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX210(SCIc,SCId)	RX660(SCIk,SCIh)
RDRH RDRL RDRHL	—	—	レシーブデータレジスタ H,L,HL
FRDR	—	—	受信 FIFO データレジスタ
TDRH TDRL TDRL	—	—	トランスミットデータレジスタ H,L,HL
FTDR	—	—	送信 FIFO データレジスタ
SMR	CHR	キャラクタレングスビット (調歩同期式モードのみ有効) 0 : データ長 8 ビットで送受信 1 : データ長 7 ビットで送受信	キャラクタレングスビット (調歩同期式モードのみ有効) SCMR.CHR1 ビットと組み合わせて選択します。 CHR1 CHR 00 : データ長 9 ビットで送受信 01 : データ長 9 ビットで送受信 10 : データ長 8 ビットで送受信 (初期値) 11 : データ長 7 ビットで送受信
	CM	コミュニケーションモードビット 0 : 調歩同期式モードで動作 1 : クロック同期式モードで動作	コミュニケーションモードビット 0 : 調歩同期式モード、 または簡易 I2C モードで動作 1 : クロック同期式モード、 または簡易 SPI モードで動作

レジスタ	ビット	RX210(SCIc,SCIId)	RX660(SCIk,SCIIm,SCIh)
SCR	MPIE	マルチプロセッサインタラプト イネーブルビット (調歩同期式モードで、 SMR.MP ビット=1 のとき有効) 0 : 通常の受信動作 1 : マルチプロセッサビットが“0”の 受信データは読み飛ばし、 SSR.ORER,FER の 各ステータスフラグのセット(“1”)を 禁止します。マルチプロセッサ ビットが“1”のデータを 受信すると、MPIE ビットは 自動的に“0”になり、 通常の受信動作に戻ります	マルチプロセッサインタラプト イネーブルビット (調歩同期式モードで、 SMR.MP ビット=1 のとき有効) 0 : 通常の受信動作 1 : マルチプロセッサビットが“0”の 受信データは読み飛ばし SSR.RDRF,ORER,FER の 各ステータスフラグのセット(“1”)を 禁止します。マルチプロセッサ ビットが“1”のデータを 受信すると、MPIE ビットは 自動的に“0”になり、 通常の受信動作に戻ります
SSR (RX210) SSR/SSRFIFO (RX660)	—	シリアルステータスレジスタ	シリアルステータスレジスタ 非スマートカードインタフェースモー ドかつ FIFO モードのとき (SCMR.SMIF ビット = 0、 FCR.FM ビット = 1)
	DR	—	受信データレディフラグ
	RDF	—	受信 FIFO フルフラグ
	TDFE	—	送信 FIFO エンプティフラグ
SCMR	CHR1	—	キャラクタレングスビット 1
MDDR	—	—	モジュレーションデューティレジスタ
SEMR	ITE	—	即時送信許可ビット
	BRME	—	ビットレートモジュレーション イネーブルビット
	ABCSE	—	調歩同期基本クロックセレクト 拡張ビット
	BGDM	—	ボーレートジェネレータ倍速 モードセレクトビット
	RXDESEL	—	調歩同期スタートビットエッジ検出 セレクトビット
SPMR	MSS	マスタスレーブセレクトビット 0 : TXDn 端子 : 送信、 RXDn 端子 : 受信 (マスタモード) 1 : TXDn 端子 : 受信、 RXDn 端子 : 送信 (スレーブモード)	マスタスレーブセレクトビット 0 : SMOSIn 端子 : 送信、 SMISOn 端子 : 受信 (マスタモード) 1 : SMOSIn 端子 : 受信、 SMISOn 端子 : 送信 (スレーブモード)
FCR	—	—	FIFO コントロールレジスタ
FDR	—	—	FIFO データカウントレジスタ
LSR	—	—	ラインステータスレジスタ
CDR	—	—	比較データレジスタ
DCCR	—	—	データ比較制御レジスタ
SPTR	—	—	シリアルポートレジスタ
TMGR	—	—	送受信タイミング選択レジスタ

レジスタ	ビット	RX210(SCIc,SCId)	RX660(SCIk,SCIh,SCIh)
CR2	BCCS[1:0]	バス衝突検出クロック選択ビット b5 b4 0 0 : SCI 基本クロック 0 1 : SCI 基本クロックの 2 分周 1 0 : SCI 基本クロックの 4 分周 1 1 : 設定しないでください	バス衝突検出クロック選択ビット - SEMR.BGDM ビットが“0”または、SEMR.BGDM ビットが“1”かつ SMR.CKS[1:0] ビットが“00b”以外の場合 b5 b4 0 0 : 基本クロック 0 1 : 基本クロックの 2 分周 1 0 : 基本クロックの 4 分周 1 1 : 設定しないでください - SEMR.BGDM ビットが“1”かつ SMR.CKS[1:0] ビットが“00b”の場合 b5 b4 0 0 : 基本クロックの 2 分周 0 1 : 基本クロックの 4 分周 1 0 : 設定しないでください 1 1 : 設定しないでください

2.25 I²C バスインタフェース

表 2.74 に I²C バスインタフェースのレジスタ比較を示します。

表 2.74 I²C バスインタフェースのレジスタ比較

レジスタ	ビット	RX210(RIIC)	RX660(RIICa)
ICCR1	SDAI	SDA ラインモニタビット 0 : SDA0 ラインは Low 1 : SDA0 ラインは High	SDA ラインモニタビット(n = 0,2) 0 : SDA _n ラインは Low 1 : SDA _n ラインは High
	SCLI	SCL ラインモニタビット 0 : SCL0 ラインは Low 1 : SCL0 ラインは High	SCL ラインモニタビット(n = 0,2) 0 : SCL _n ラインは Low 1 : SCL _n ラインは High
	SDAO	SDA 出力制御/モニタビット ● リード時 0 : SDA0 端子を Low にしている 1 : SDA0 端子を解放している ● ライト時 0 : SDA0 端子を Low にする 1 : SDA0 端子を解放する	SDA 出力制御/モニタビット(n = 0,2) ● リード時 0 : SDA _n 端子を Low にしている 1 : SDA _n 端子を解放している ● ライト時 0 : SDA _n 端子を Low にする 1 : SDA _n 端子を解放する (外部プルアップ抵抗により High 出力)
	SCLO	SCL 出力制御/モニタビット ● リード時 0 : SCL0 端子を Low にしている 1 : SCL0 端子を解放している ● ライト時 0 : SCL0 端子を Low にする 1 : SCL0 端子を解放する (外部プルアップ抵抗により High 出力)	SCL 出力制御/モニタビット(n = 0,2) ● リード時 0 : SCL _n 端子を Low にしている 1 : SCL _n 端子を解放している ● ライト時 0 : SCL _n 端子を Low にする 1 : SCL _n 端子を解放する (外部プルアップ抵抗により High 出力)
	IICRST	I ² C バスインタフェース内部 リセットビット 0 : RIIC リセット、内部リセット解除 1 : RIIC リセット、内部リセット状態 (ビットカウンタのクリア、SCL0/SDA0 出力ラッチを解除)	I ² C バスインタフェース内部 リセットビット(n = 0,2) 0 : RIIC リセット、内部リセット解除 1 : RIIC リセット、内部リセット状態 (ビットカウンタのクリア、SCL _n /SDA _n 出力ラッチを解除)
	ICE	I ² C バスインタフェース許可ビット 0 : 禁止(SCL0、SDA0 端子非駆動状態) 1 : 許可(SCL0、SDA0 端子駆動状態) (IICRST ビットとの組み合わせで、RIIC リセット、内部リセットを選択)	I ² C バスインタフェース許可ビット (n = 0,2) 0 : 禁止(SCL _n 、SDA _n 端子非駆動状態) 1 : 許可(SCL _n 、SDA _n 端子駆動状態) (IICRST ビットとの組み合わせで、RIIC リセット、内部リセットを選択)
ICMR2	TMOL	タイムアウト L カウント制御ビット 0 : SCL0 ラインが Low 期間中の カウントアップを禁止 1 : SCL0 ラインが Low 期間中の カウントアップを許可	タイムアウト L カウント制御ビット (n = 0,2) 0 : SCL _n ラインが Low 期間中の カウントアップを禁止 1 : SCL _n ラインが Low 期間中の カウントアップを許可
	TMOH	タイムアウト H カウント制御ビット 0 : SCL0 ラインが High 期間の カウントアップを禁止 1 : SCL0 ラインが High 期間の カウントアップを許可	タイムアウト H カウント制御ビット (n = 0,2) 0 : SCL _n ラインが High 期間の カウントアップを禁止 1 : SCL _n ラインが High 期間の カウントアップを許可

レジスタ	ビット	RX210(RIIC)	RX660(RIICa)
ICMR3	RDRFS	RDRF フラグセットタイミング 選択ビット 0 : SCL クロックの 9 クロック目の 立ち上がり時に “1” になる (8 クロック目の立ち下がりで SCL0 ラインを Low にホールドしない) 1 : SCL クロックの 8 クロック目の 立ち上がり時に “1” になる (8 クロック目の立ち下がりで SCL0 ラインを Low にホールドする) Low ホールドは ACKBT ビットへの 書き込みで解除	RDRF フラグセットタイミング 選択ビット 0 : 9 個目の SCL の立ち上がり時に “1” になる (8 クロック目の立ち下がりで SCL_n ラインを Low に ホールドしない) 1 : 8 個目の SCL の立ち上がり時に “1” になる (8 クロック目の立ち下がりで SCL_n ラインを Low にホールドする) Low ホールドは ACKBT ビットへの 書き込みで解除
TMOCNT	—	タイムアウト内部カウンタ	—

2.26 シリアルペリフェラルインタフェース

表 2.75 にシリアルペリフェラルインタフェースの概要比較を、表 2.76 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.75 シリアルペリフェラルインタフェースの概要比較

項目	RX210(RSPI)	RX660(RSPId)
チャンネル数	1 チャンネル	1 チャンネル
RSPI 転送機能	- MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 - 送信のみの動作が可能 - マスタ/スレーブモードでのシリアル通信が可能 - 通信モード：全二重または送信のみを選択可能 - シリアル転送クロックの極性を変更可能 - シリアル転送クロックの位相を変更可能	- MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPIClock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 - 通信モード：全二重または単方向(送信のみ)を選択可能 - RSPCK の極性を変更可能 - RSPCK の位相を変更可能
データフォーマット	- MSB ファースト/LSB ファーストの切り替え可能 - 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットに変更可能 - 送信/受信バッファは 128 ビット - 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット)	- MSB ファースト/LSB ファーストの切り替え可能 - 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 - 送信/受信バッファは 128 ビット - 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) - 送受信データをバイト単位でスワップ可能 - 送受信データのロジックレベルを反転可能
ビットレート	- マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(最大分周比は 4096 分周) - スレーブモード時、外部入力クロックをシリアルクロックとして使用(最大周波数は PCLK の 8 分周) - High 幅：PCLK の 4 サイクル、 - Low 幅：PCLK の 4 サイクル	- マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) - スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 4 分周) - High 幅：PCLK の 2 サイクル、 - Low 幅：PCLK の 2 サイクル
バッファ構成	送信/受信バッファ構成はダブルバッファ	- 送信および受信バッファはそれぞれダブルバッファ構造 - 送信および受信バッファは 128 ビット
エラー検出	- モードフォルトエラー検出 - オーバランエラー検出 - パリティエラー検出	- モードフォルトエラー検出 - オーバランエラー検出 - パリティエラー検出 - アンダランエラー検出

項目	RX210(RSPiA)	RX660(RSPiD)
SSL 制御機能	1 チャンネルあたり 4 本の SSL 信号 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 信号を出力 - マルチマスタ設定時：SSLA0 信号は入力、SSLA1~SSLA3 信号は出力または未使用 - スレーブ設定時：SSLA0 信号は入力、SSLA1~SSLA3 信号は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - SSL 極性変更機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - SSL 極性変更機能
マスタ転送時の制御方式	- 最大 8 コマンドで構成された転送をシーケンシャルにループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能 - バースト転送時のデータバイト間遅延を短縮可能
割り込み要因	- マスカブルな割り込み要因 - RSPI 受信割り込み (受信バッファフル) - RSPI 送信割り込み (送信バッファエンプティ) - RSPI エラー割り込み (モードフォルト、オーバラン、パリティエラー) - RSPI アイドル割り込み (RSPI アイドル)	- 割り込み要因 - 受信バッファフル割り込み - 送信バッファエンプティ割り込み - エラー割り込み (モードフォルト、オーバラン、アンダラン、パリティエラー) - アイドル割り込み 通信完了割り込み

項目	RX210(RSPIa)	RX660(RSPId)
イベントリンク機能 (出力)	5 種類のイベントをイベントリンクコントローラへ出力可能 - 受信バッファフルイベント出力 - 送信バッファエンプティイベント出力 - モードフォルト/オーバラン/パリティエラーイベント出力 - RSPI アイドルイベント出力 - 送信完了イベント出力	- 割り込み要因 - 受信バッファフルイベント - 送信バッファエンプティイベント - エラーイベント (モードフォルト、オーバラン、アンダラン、パリティエラー) - アイドルイベント - 通信完了イベント
その他の機能	- CMOS/オープンドレイン出力切り替え機能 - RSPI 初期化機能 - ループバックモード機能	- RSPI 初期化機能 - ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.76 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX210(RSPIa)	RX660(RSPId)
SPSR	MODF	モードフォルトエラーフラグ 0 : モードフォルトエラーなし 1 : モードフォルトエラー発生	モードフォルトエラーフラグ 0 : モードフォルトエラーなし、 アンダランエラーなし 1 : モードフォルトエラー またはアンダランエラー 発生
	UDRF	—	アンダランエラーフラグ
	SPTEF	—	送信バッファエンプティフラグ
	SPCF	—	通信完了フラグ
	SPRF	—	受信バッファフルフラグ
SPDR	—	RSPI データレジスタ 可能アクセスサイズ - ロングワード (SPDCR.SPLW=1) - ワードアクセス (SPDCR.SPLW=0)	RSPI データレジスタ 可能アクセスサイズ - ロングワード (SPDCR.SPLW=1,SPBYTE=0) - ワードアクセス (SPDCR.SPLW=0,SPBYTE=0) バイトアクセス (SPDCR.SPBYT=1)
SPDCR	SPBYT	—	RSPI バイトアクセス設定ビット
SPCR2	SPPE	パリティ許可ビット 0 : 送信データパリティビットを付加しない、受信データの パリティチェックを行わない 1 : 送信データにパリティビットを付加し、 受信データのパリティチェックを行う (SPCR.TXMD=0 のとき) 送信データにパリティビットを付加するが、 受信データの パリティチェックは行わない (SPCR.TXMD=1 のとき)	パリティ許可ビット 0 : 送信データにパリティビットを付加しない、 受信データの パリティチェックを行わない 1 : 送信データにパリティビットを付加する、 受信データの パリティチェックを行う
	SCKASE	—	RSPCK 自動停止機能許可ビット
SPDCR2	—	—	RSPI データコントロールレジスタ 2

レジスタ	ビット	RX210(RSP ₁ a)	RX660(RSP ₁ d)
SPCR3	—	—	RSPI 制御レジスタ 3

2.27 CRC 演算器

表 2.77 に CRC 演算器の概要比較を、表 2.78 に CRC 演算器レジスタ比較を示します。

表 2.77 CRC 演算器の概要比較

項目	RX210(CRC)	RX660(CRCA)	
データサイズ	8 ビット	8 ビット	32 ビット
CRC 演算対象データ	8n ビットのデータに対して CRC コードを生成 (n = 自然数)	8n ビットのデータに対して CRC コードを生成 (n = 自然数)	32n ビットのデータに対して CRC コードを生成 (n = 自然数)
CRC 演算処理方式	8 ビット並列実装	8 ビット並列実行	32 ビット並列実行
CRC 生成多項式	3 つの多項式から選択可能 8 ビット CRC $-X^8 + X^2 + X + 1$ 16 ビット CRC $-X^{16} + X^{15} + X^2 + 1$ $-X^{16} + X^{12} + X^5 + 1$	3 つの多項式から選択可能 8 ビット CRC $-X^8 + X^2 + X + 1$ 16 ビット CRC $-X^{16} + X^{15} + X^2 + 1$ $-X^{16} + X^{12} + X^5 + 1$	2 つの多項式から選択可能 32 ビット CRC $-X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$ $-X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1$
CRC 演算切り替え	LSB ファースト/MSB ファースト通信用 CRC コード生成から選択可能	LSB ファーストまたは MSB ファーストでの通信用に、 CRC 演算結果のビットオーダを切り替えることが可能	
消費電力低減機能	モジュールストップ状態への 設定が可能	モジュールストップ状態への設定が可能	

表 2.78 CRC 演算器レジスタ比較

レジスタ	ビット	RX210(CRC)	RX660(CRCA)
CRCCR	GPS[1:0]:(RX210) GPS[2:0]:(RX660)	CRC 生成多項式切り替えビット b1 b0 0 0 : 演算しません 0 1 : 8 ビット CRC $(X^8 + X^2 + X + 1)$ 1 0 : 16 ビット CRC $(X^{16} + X^{15} + X^2 + 1)$ 1 1 : 16 ビット CRC $(X^{16} + X^{12} + X^5 + 1)$	CRC 生成多項式切り替えビット b2 b0 0 0 0 : 計算しません 0 0 1 : 8 ビット CRC $(X^8 + X^2 + X + 1)$ 0 1 0 : 16 ビット CRC $(X^{16} + X^{15} + X^2 + 1)$ 0 1 1 : 16 ビット CRC $(X^{16} + X^{12} + X^5 + 1)$ 1 0 0 : 32 ビット CRC $(X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1)$ 1 0 1 : 32 ビット CRC $(X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1)$ 1 1 0 : 計算しません 1 1 1 : 計算しません
	LMS	CRC 切り替えビット(b2)	CRC 切り替えビット(b6)
CRCDIR	-	CRC データ入力レジスタ 可能アクセスサイズ • バイトアクセス	CRC データ入力レジスタ 可能アクセスサイズ • ロングワードアクセス (32 ビット CRC 生成時) • バイトアクセス (16 ビット CRC、 8 ビット CRC 生成時)
CRCDOR	-	CRC データ出力レジスタ 可能アクセスサイズ • ワードアクセス 8 ビット CRC 生成時は、下位バイト(b7~b0)を使用	CRC データ出力レジスタ 可能アクセスサイズ • ロングワードアクセス (32 ビット CRC 生成時) • ワードアクセス (16 ビット CRC 生成時) • バイトアクセス (8 ビット CRC 生成時)

2.28 12 ビット A/D コンバータ

表 2.79 に 12 ビット A/D コンバータの概要比較を、表 2.80 に 12 ビット A/D コンバータのレジスタ比較を示します。

表 2.79 12 ビット A/D コンバータの概要比較

項目	RX210(S12ADb)	RX660(S12ADH)
ユニット数	1 ユニット	1 ユニット(S12AD)
入力チャンネル	16 チャンネル	24 チャンネル
拡張アナログ機能	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネルあたり 1.0μs (A/D 変換クロック ADCLK=50MHz 動作時)	1 チャンネルあたり 0.9μs (A/D 変換クロック ADCLK = 60 MHz 動作時)
A/D 変換クロック	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 - PCLK : ADCLK 周波数比= 1 : 1、1 : 2、1 : 4、1 : 8、2 : 1、4 : 1、 ADCLK の設定はクロック発生回路で行います	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 - PCLKB : ADCLK 周波数比= 1 : 1、1 : 2、2 : 1、4 : 1 ADCLK の設定はクロック発生回路で行います A/D 変換クロック ADCLK は最大 60 MHz、最低 8 MHz まで動作可能
データレジスタ	- アナログ入力用 16 本、 - ダブルトリガモードでの A/D 変換データ二重化用 1 本 - 温度センサ用 1 本 - 内部基準電圧用 1 本 - A/D 変換結果を 12 ビット A/D データレジスタに保持 - 加算モード時は A/D 変換結果の加算値を 14 ビットで A/D データレジスタに保持 - A/D 変換データの 2 重化 - 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は A/D データレジスタ y に保持、2 回目の A/D データは 2 重化レジスタに保持 - シングルスキャンモードとグループスキャンモードでダブルトリガモード選択時のみ 2 重化が可能	- アナログ入力用 24 本、 - ダブルトリガモードでの A/D 変換データ二重化用 1 本、 - ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本 - 温度センサ用 1 本 - 内部基準電圧用 1 本 - 自己診断用 1 本 - A/D 変換結果を 12 ビット A/D データレジスタに保持 - 加算モード時は A/D 変換結果の加算値を 変換精度ビット数+2 ビット/4 ビット で A/D データレジスタに保持 - ダブルトリガモード (シングルスキャンとグループスキャンモードで選択可能) - 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 - ダブルトリガモード拡張動作 (特定トリガ種別で有効) - 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持

項目	RX210(S12ADb)	RX660(S12AD ^H)
動作モード	- シングルスキャンモード： - 任意に選択した最大 16 チャンネルのアナログ入力を 1 回のみ A/D 変換 - 温度センサ出力を 1 回のみ A/D 変換 - 内部基準電圧を 1 回のみ A/D 変換 - 連続スキャンモード： - 任意に選択した最大 16 チャンネルのアナログ入力を繰り返し A/D 変換 - グループスキャンモード： - 最大 16 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択した全チャンネルのアナログ入力を 1 回のみ A/D 変換 – グループ A とグループ B は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能	- シングルスキャンモード： - 任意に選択したチャンネルのアナログ入力を 1 回のみ A/D 変換 - 温度センサ出力を 1 回のみ A/D 変換 - 内部基準電圧を 1 回のみ A/D 変換 - 連続スキャンモード： - 任意に選択したチャンネルのアナログ入力を繰り返し A/D 変換 - グループスキャンモード： - 使用するグループの数は 2 つ (グループ A、B)と 3 つ(グループ A、B、C)が選択可能(グループの数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能)任意に選択したチャンネルのアナログ入力、温度センサ出力、内部基準電圧をグループ A とグループ B またはグループ A、B、C に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 – グループ A とグループ B と グループ C は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 - グループスキャンモード (グループ優先制御選択時) 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。 優先順位は、グループ A (高) > グループ B > グループ C (低)。 優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能。 また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能
A/D 変換開始条件	- ソフトウェアトリガ - 同期トリガ MTU、ELC、温度センサからのトリガ - 非同期トリガ ADTRG0#端子による A/D 変換動作の開始が可能	- ソフトウェアトリガ - 同期トリガ マルチファンクションタイマパルスユニット(MTU)、8 ビットタイマ(TMR)、イベントリンクコントローラ(ELC)からのトリガ - 非同期トリガ 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能

項目	RX210(S12ADb)	RX660(S12AD ^H)
機能	- サンプル&ホールド機能 - チャンネル専用サンプル&ホールド機能 (0.25V ≤ アナログ電圧入力 ≤ AVCC0-0.25V) - サンプリングステート数可変機能 12 ビット A/D コンバータの自己診断機能 - A/D 変換値加算モード - アナログ入力断線検出アシスト機能 - ダブルトリガモード(A/D 変換データ 2 重化機能)	- サンプリング時間可変機能 (チャンネルごとに設定可能) 12 ビット A/D コンバータの自己診断機能 - A/D 変換値加算モードと平均モードが選択可能 - アナログ入力断線検出機能 (ディスチャージ機能/プリチャージ機能) - ダブルトリガモード (A/D 変換データ二重化機能) - A/D データレジスタオートクリア機能 - コンペア機能 (ウィンドウ A、ウィンドウ B) チャンネル変換順序を設定可能
割り込み要因	- ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 - ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生 - グループスキャンモードでダブルトリガモードの設定では、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生。 - S12ADI0 または GBADI 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能	- ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生 - ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生 - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(S12GBADI)を発生。グループ C のスキャン終了でグループ C スキャン終了割り込み要求(S12GCADI)が発生 - グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生。グループ B とグループ C のスキャン終了で、それぞれのスキャン終了割り込み要求(S12GBADI/S12GCADI)が発生 - デジタルコンペア機能の比較条件成立で、コンペア割り込み要求(S12CMPAI, S12CMPBI)が発生 - S12ADI、S12GBADI、S12GCADI 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能

項目	RX210(S12ADb)	RX660(S12ADH)
イベントリンク機能	- グループスキャンモードでのグループ B のスキャン終了を除くスキャン終了時に ELC イベント発生 - ELC からのトリガによりスキャン開始可能	- すべてのスキャン終了時にイベント出力 - シングルスキャンモードでのコンペア機能ウィンドウの条件に応じてイベント出力 - ELC からのトリガによりスキャン開始可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.80 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX210(S12ADb)	RX660(S12ADH)
ADDRy	—	A/D データレジスタ y (y = 0~15)	A/D データレジスタ y (y = 0~23)
ADDBLDRA	—	—	A/D データ二重化レジスタ A
ADDBLDRB	—	—	A/D データ二重化レジスタ B
ADANSA (RX210) ADANSA0 (RX660)	—	A/D チャネル選択レジスタ A	A/D チャネル選択レジスタ A0
ADANSA1	—	—	A/D チャネル選択レジスタ A1
ADANSB (RX210) ADANSB0 (RX660)	—	A/D チャネル選択レジスタ B	A/D チャネル選択レジスタ B0
ADANSB1	—	—	A/D チャネル選択レジスタ B1
ADANSC0	—	—	A/D チャネル選択レジスタ C0
ADANSC1	—	—	A/D チャネル選択レジスタ C1
ADSCSn	—	—	A/D チャネル変換順序設定レジスタ n(n = 0~23)
ADADS (RX210) ADADS0 (RX660)	—	A/D 変換値加算モード選択レジスタ	A/D 変換値加算 / 平均機能チャネル 選択レジスタ 0
ADADS1	—	—	A/D 変換値加算 / 平均機能チャネル 選択レジスタ 1
ADADC	ADC[1:0](RX210) ADC[2:0](RX660)	加算回数選択ビット b1 b0 0 0 : 1 回変換 (加算なし。通常変換と同じ) 0 1 : 2 回変換(1 回加算を行う) 1 0 : 3 回変換(2 回加算を行う) 1 1 : 4 回変換(3 回加算を行う)	加算回数選択ビット b2 b0 0 0 0 : 1 回変換 (加算なし。通常変換と 同じ) 0 0 1 : 2 回変換(1 回加算を行う) 0 1 0 : 3 回変換(2 回加算を行う) 0 1 1 : 4 回変換(3 回加算を行う) 1 0 1 : 16 回変換(15 回加算を行う) 上記以外は設定しないでください
	AVEE	—	平均モードイネーブルビット
ADEXICR	TSSAD	—	温度センサ出力 A/D 変換値加算/平均 モード選択ビット

レジスタ	ビット	RX210(S12ADb)	RX660(S12ADH)
	OCSAD	内部基準電圧 A/D 変換値加算モード 選択ビット 0 : 内部基準電圧 A/D 変換値加算 モード非選択 1 : 内部基準電圧 A/D 変換値加算 モード選択	内部基準電圧 A/D 変換値加算/ 平均モード選択ビット 0 : 内部基準電圧 A/D 変換値加算/ 平均モード無効 1 : 内部基準電圧 A/D 変換値加算/ 平均モード有効
	TSS(RX210) TSSA(RX660)	温度センサ出力 A/D 変換選択ビット	温度センサ出力 A/D 変換選択ビット
	OCS(RX210) OCSA(RX660)	内部基準電圧 A/D 変換選択ビット	内部基準電圧 A/D 変換選択ビット
	TSSB	—	グループ B 温度センサ出力 A/D 変換選択ビット
	OCSB	—	グループ B 内部基準電圧 A/D 変換選択ビット
ADGCXCR	—	—	A/D グループ C 拡張入力 コントロールレジスタ
ADGCTRGR	—	—	A/D グループ C トリガ選択レジスタ
ADSSTRn	—	A/D サンプリングステートレジスタ n (n=0~7,L,T,O)	A/D サンプリングステートレジスタ n (n=0~15,L,T,O)
ADSHCR	—	サンプル & ホールド回路 コントロールレジスタ	—
ADDISCR	ADNDIS[4:0]	A/D 断線検出アシスト設定ビット b3-b0 ADNDIS[3:0] : ディスチャージ/プリチャージ期間 b4 ADNDIS[4] : ディスチャージ/プリチャージの選択 0 : ディスチャージ 1 : プリチャージ	A/D 断線検出アシスト設定ビット ディスチャージ/プリチャージ期間を ADCLK のクロック数で指定 します。 b3 b0 0000 : チャージなし (断線検出アシスト機能無効) 0011 : チャージ期間 3 クロック 0110 : チャージ期間 6 クロック 1001 : チャージ期間 9 クロック 1100 : チャージ期間 12 クロック 1111 : チャージ期間 15 クロック 上記以外は設定しないでください b4 0 : ディスチャージ 1 : プリチャージ
ADELCCR	—	—	A/D イベントリンクコントロール レジスタ
ADGSPCR	—	—	A/D グループスキャン優先 コントロールレジスタ
ADCMPCCR	—	—	A/D コンペア機能コントロール レジスタ
ADCMPANSR0	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 0
ADCMPANSR1	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 1

レジスタ	ビット	RX210(S12ADb)	RX660(S12AD ^H)
ADCMPSER	—	—	A/D コンペア機能ウィンドウ A 拡張入力選択レジスタ
ADCMPLR0	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0
ADCMPLR1	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 1
ADCMPLER	—	—	A/D コンペア機能ウィンドウ A 拡張入力比較条件設定レジスタ
ADCMPCR0	—	—	A/D コンペア機能ウィンドウ A 下位側レベル設定レジスタ
ADCMPCR1	—	—	A/D コンペア機能ウィンドウ A 上位側レベル設定レジスタ
ADCMPSR0	—	—	A/D コンペア機能ウィンドウ A チャネルステータスレジスタ 0
ADCMPSR1	—	—	A/D コンペア機能ウィンドウ A チャネルステータスレジスタ 1
ADCMPSER	—	—	A/D コンペア機能ウィンドウ A 拡張入力チャネルステータスレジスタ
ADWINMON	—	—	A/D コンペア機能ウィンドウ A/B ステータスマニタレジスタ
ADCMPSR	—	—	A/D コンペア機能ウィンドウ B チャネル選択レジスタ
ADWINLLB	—	—	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ
ADWINULB	—	—	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ
ADCMPSR	—	—	A/D コンペア機能ウィンドウ B チャネルステータスレジスタ
ADVMONCR	—	—	A/D 内部基準電圧モニタ回路 許可レジスタ
ADVMONO	—	—	A/D 内部基準電圧モニタ回路出力 許可レジスタ
ADVREFCR	—	—	A/D 基準電圧コントロールレジスタ

2.29 D/A コンバータ/12 ビット D/A コンバータ

表 2.81 に D/A コンバータ / 12 ビット D/A コンバータの概要比較を、表 2.82 に D/A コンバータ / 12 ビット D/A コンバータレジスタ比較を示します。

表 2.81 D/A コンバータ / 12 ビット D/A コンバータの概要比較

項目	RX210(DA)	RX660(R12DAb)
分解能	10 ビット	12 ビット
出力チャンネル	2 チャンネル	2 チャンネル
アナログモジュールの干渉対策	—	D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータが出力する 12 ビット A/D コンバータ同期 D/A 変換許可 信号により、D/A 変換データの更新 タイミングを制御する。これにより、 12 ビット D/A コンバータのラッシュ カレント発生タイミングを許可信号で 制御し、干渉による A/D 変換精度劣化を 低減する。
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
イベントリンク 機能(入力)	イベント信号の入力により、D/A0 変換開始が可能	イベント信号の入力により、 チャンネル 0 の D/A 変換を開始可能
出力先切り替え	—	外部端子への出力と、コンパレータ C への 出力を独立して制御可能

表 2.82 D/A コンバータ / 12 ビット D/A コンバータレジスタ比較

レジスタ	ビット	RX210(DA)	RX660(R12DAb)
DAADSCR	—	—	D/A A/D 同期スタート制御レジスタ
DADSELR	—	—	D/A 出力先選択レジスタ

2.30 温度センサ

表 2.83 に温度センサの概要比較を、表 2.84 に温度センサのレジスタ比較を示します。

表 2.83 温度センサの概要比較

項目	RX210(TEMPSa)	RX660(TEMPS)
温度センサ電圧出力	PGA(Programmable Gain Amp)を経由して 12 ビット A/D コンバータへ出力	12 ビット A/D コンバータ(ユニット 0)へ出力
消費電力低減機能	モジュールストップ状態への設定が可能	—
温度センサ校正データ	—	工場出荷時に個々のチップごとに測定した基準データをレジスタに格納

表 2.84 温度センサのレジスタ比較

レジスタ	ビット	RX210(TEMPSa)	RX660(TEMPS)
TSCR	—	温度センサコントロールレジスタ	—
TSCDR	—	—	温度センサ校正データレジスタ

2.31 コンパレータ B/コンパレータ C

表 2.85 にコンパレータ B/C の概要比較を、表 2.86 にコンパレータ B/コンパレータ C のレジスタ比較を示します。

表 2.85 コンパレータ B/C の概要比較

項目	RX210(CMPB)	RX660(CMPC)
チャンネル数	2 チャンネル (コンパレータ B0、コンパレータ B1)	4 チャンネル (コンパレータ C0～コンパレータ C3)
アナログ入力電圧	CMPBn 端子への入力電圧(n=0、1)	- CMPCn0 端子(n = チャンネル番号) - からの入力電圧
リファレンス入力電圧	CVREFBn 端子への入力電圧(n=0、1)または内部基準電圧	CVREFC0～CVREFC3 端子からの入力電圧、内蔵 D/A コンバータ 0 または内蔵 D/A コンバータ 1 の出力電圧
比較結果	CPBFLG.CPBnOUT フラグの読み出し(n=0、1)	比較結果を外部出力可能
デジタルフィルタ機能	デジタルフィルタの有無、サンプリング周波数を選択可能	3 種類のサンプリング周期の選択可能 - フィルタ未使用も可能 - ノイズフィルタを通した信号から割り込み要求出力、ELC へのイベント出力の生成、およびレジスタを介して比較結果を読み出し可能
割り込み要求	- コンパレータ B0 の比較結果が変化したとき - コンパレータ B1 の比較結果が変化したとき	- 比較結果の有効エッジを検出して割り込み要求を発生 - 有効エッジは、比較結果の立ち上がりエッジ/立ち下がりエッジ/両エッジから選択可能
ELC へのイベント発生タイミング	- コンパレータ B0 の比較結果が変化したとき - コンパレータ B0 または B1 の比較結果が変化したとき	- コンパレータ C0 の比較結果が変化したとき - コンパレータ C1 の比較結果が変化したとき - コンパレータ C2 の比較結果が変化したとき - コンパレータ C3 の比較結果が変化したとき
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.86 コンパレータ B/コンパレータ C のレジスタ比較

レジスタ	ビット	RX210(CMPB)	RX660(CMP ^C)
CPBCNT1	—	コンパレータ B 制御レジスタ 1	—
CPBFLG	—	コンパレータ B フラグレジスタ	—
CPBINT	—	コンパレータ B 割り込み制御レジスタ	—
CPBF	—	コンパレータ B フィルタ選択レジスタ	—
CMPCTL	—	—	コンパレータ制御レジスタ
CMPSEL0	—	—	コンパレータ入力切り替えレジスタ
CMPSEL1	—	—	コンパレータ基準電圧選択レジスタ
CMPMON	—	—	コンパレータ出力モニタレジスタ
CMPIOC	—	—	コンパレータ外部出力許可レジスタ

2.32 データ演算回路

表 2.87 にデータ演算回路の概要比較を表 2.88 にデータ演算回路のレジスタ比較を示します。

表 2.87 データ演算回路の概要比較

項目	RX210(DOC)	RX660(DOCA)
データ演算機能	16 ビットデータの比較、加算、または減算	16 または 32 ビットデータの比較 (一致/不一致、大小、範囲内外) 16 または 32 ビットデータの加算、または減算
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能
割り込み	- データ比較の結果が一致または不一致のとき - データ加算の結果が“FFFFh”より大きくなったとき - データ減算の結果が“0000h”より小さくなったとき	- データ比較の結果が検出条件に合致したとき - データ加算の結果が “FFFFh” (DOCR.DOPSZ = 0 の場合)、または “FFFF FFFFh” (DOCR.DOPSZ = 1 の場合) より大きくなったとき(オーバフロー) - データ減算の結果が “0000h” (DOCR.DOPSZ = 0 の場合)、または “0000 0000h” (DOCR.DOPSZ = 1 の場合) より小さくなったとき(アンダフロー)
イベントリンク機能(出力)	—	- データ比較の結果が検出条件に合致したとき - データ加算の結果が “FFFFh” (DOCR.DOPSZ = 0 の場合)、または “FFFF FFFFh” (DOCR.DOPSZ = 1 の場合) より大きくなったとき(オーバフロー) - データ減算の結果が “0000h” (DOCR.DOPSZ = 0 の場合)、または “0000 0000h” (DOCR.DOPSZ = 1 の場合) より小さくなったとき(アンダフロー)

表 2.88 データ演算回路のレジスタ比較

レジスタ	ビット	RX210(DOC)	RX660(DOCA)
DOCR	DOPSZ	—	データ演算サイズ選択ビット
	DCSEL (RX210) DCSEL[2:0] (RX660)	検出条件選択ビット 0 : データ比較の結果、不一致を検出 1 : データ比較の結果、一致を検出	検出条件選択ビット b6 b4 0 0 0 : 不一致(DODIR ≠ DODSR0) 0 0 1 : 一致(DODIR = DODSR0) 0 1 0 : 小さい(DODIR < DODSR0) 0 1 1 : 大きい(DODIR > DODSR0) 1 0 0 : 範囲内 (DODSR0 < DODIR < DODSR1) 1 0 1 : 範囲外 (DODIR < DODSR0, DODSR1 < DODIR) 上記以外 : 設定禁止

レジスタ	ビット	RX210(DOC)	RX660(DOCA)
DOCR	DOPCIE	データ演算回路割り込み許可ビット(b4)	データ演算回路割り込み許可ビット(b7)
	DOPCF	データ演算回路フラグ	—
	DOPCFCL	DOPCF クリアビット	—
DOSR	—	—	DOC ステータスレジスタ
DOSCR	—	—	DOC ステータスクリアレジスタ
DODIR	—	DOC データインプットレジスタ	DOC データインプットレジスタ
		16 ビットの読み書き可能なレジスタ	32 ビットの読み書き可能なレジスタ
DODSR (RX210) DODSR0/ DODSR1 (RX660)	—	DOC データセッティングレジスタ	DOC データセッティングレジスタ 0 DOC データセッティングレジスタ 1
		16 ビットの読み書き可能なレジスタ	32 ビットの読み書き可能なレジスタ

2.33 RAM

表 2.89 に RAM の概要比較を示します。

表 2.89 RAM の概要比較

項目	RX210	RX660
RAM 容量	最大 96K バイト (RAM0 : 64K バイト, RAM1 : 32K バイト)	128K バイト
RAM アドレス	- RAM 容量 96K バイト RAM0:0000 0000h~0000 FFFFh RAM1:0001 0000h~0001 7FFFh - RAM 容量 64K バイト RAM0:0000 0000h~0000 FFFFh - RAM 容量 32K バイト RAM0:0000 0000h~0000 7FFFh - RAM 容量 20K バイト RAM0:0000 0000h~0000 4FFFh - RAM 容量 16K バイト RAM0:0000 0000h~0000 3FFFh - RAM 容量 12K バイト RAM0:0000 0000h~0000 2FFFh	RAM:0000 0000h~0001 FFFFh
メモリバス	メモリバス 1	メモリバス 1
アクセス	- 読み出し、書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能	- 読み出し、書き込みともに 1 サイクルで動作^(注1) - RAM 有効/無効選択可能
データ保持機能	ディープソフトウェアスタンバイモード 時のデータ保持機能なし	ディープソフトウェアスタンバイモード 時のデータ保持機能なし
消費電力低減機能	RAM0、RAM1 個別にモジュールストップ 状態への設定が可能	モジュールストップ状態への設定が可能
エラーチェック 機能	—	- パリティチェック : 1 ビット誤り検出 - エラー発生時、ノンマスカブル 割り込み、または割り込みを発生

注 1.8 バイト境界をまたいだアクセス時は、サイクル数が 2 倍に増えます。

表 2.90 RAM のレジスタ比較

レジスタ	ビット	RX210	RX660
RAMMODE	—	—	RAM 動作モード制御レジスタ
RAMSTS	—	—	RAM エラーステータスレジスタ
RAMECAD	—	—	RAM エラーアドレスキャプチャレジスタ
RAMPRCR	—	—	RAM プロテクトレジスタ

2.34 フラッシュメモリ

表 2.91 にフラッシュメモリの概要比較を、表 2.92 にフラッシュメモリのレジスタ比較を示します。

表 2.91 フラッシュメモリの概要比較

項目	RX210	RX660	
	—	コード フラッシュメモリ	データ フラッシュメモリ
メモリ空間	- ユーザ領域：最大 1M バイト - データ領域：8K バイト - ユーザブート領域：16K バイト	- ユーザ領域：最大 1M バイト - ユーザブート領域：32K バイト	データ領域：32K バイト
アドレス	- 容量が 1M バイトの場合 - FFF0 0000h～FFFF FFFFh - 容量が 768K バイトの場合 - FFF4 0000h～FFFF FFFFh - 容量が 512K バイトの場合 - FFF8 0000h～FFFF FFFFh - 容量が 384K バイトの場合 - FFFA 0000h～FFFF FFFFh - 容量が 256K バイトの場合 - FFFC 0000h～FFFF FFFFh - 容量が 128K バイトの場合 - FFFE 0000h～FFFF FFFFh - 容量が 96K バイトの場合 - FFFE 8000h～FFFF FFFFh - 容量が 64K バイトの場合 - FFFF 0000h～FFFF FFFFh - データ領域 0100 0000h～0100 2000h	1M バイト - FFF0 0000h～FFFF FFFFh 512K バイト - FFF8 0000h～FFFF FFFFh - データフラッシュメモリ 0100 0000h～0100 7FFFh	

項目	RX210	RX660	
	—	コード フラッシュメモリ	データ フラッシュメモリ
FCU コマンド(RX210) ソフトウェア コマンド (RX660)	- 以下の FCU コマンドを実装 - P/E ノーマルモード移行 - ステータスリードモード移行 - ロックビットリードモード移行 - ロックビットリード 1 - 周辺クロック通知, プログラム - ブロックイレーズ, P/E サスペンド - P/E レジューム - ステータスレジスタクリア - ロックビットリード 2 - ブランクチェック	- FACI コマンド - プログラム(ユーザ領域) 256 バイトプログラム - プログラム(データ領域) 4 バイトプログラム - ブロックイレーズ - P/E サスペンド - P/E レジューム - ステータスクリア - 強制終了 - ブランクチェック - コンフィギュレーション設定 - ロックビットプログラム - ロックビットリード	
リード サイクル	1 サイクル データ領域 : ワード、バイトアクセス時には FCLK 4 サイクル での読み出し	1 サイクル	16 ビット、8 ビット アクセス時には FCLK 8 サイクルで リード
イレーズ後の 値	- ROM : FFh - E2 データフラッシュ : 不定値	FFh	不定値
プログラム/ イレーズ方式	- ソフトウェア コマンドで、コードフラッシュメモリ/データフラッシュメモリのプログラム/イレーズが可能 - フラッシュメモリプログラムによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング) - ユーザプログラムによるフラッシュメモリのプログラム/イレーズ(セルフプログラミング)	- FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリ/データフラッシュメモリのプログラム/イレーズが可能 - フラッシュメモリプログラムによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング) - ユーザプログラムによるフラッシュメモリのプログラム/イレーズ(セルフプログラミング)	

項目	RX210	RX660	
	—	コード フラッシュメモリ	データ フラッシュメモリ
割り込み	FCU コマンドの実行が完了により割り込み (FRDYI)が発生	- データフラッシュメモリアクセス違反割り込み - コマンドロック割り込み - コードフラッシュメモリアクセス違反割り込み - フラッシュレディ割り込み	
セキュリティ機能	フラッシュメモリの不正改ざん/不正リードを防止	フラッシュメモリの不正改ざん/不正リードを防止	
Trusted Memory (TM) 機能	—	コードフラッシュメモリのブロック 8、9 に対する不正リードを防止	
プログラム/イレーズ単位	コードフラッシュへの書き込み(4 バイト) E2 データフラッシュへの書き込み(1 バイト) イレーズはどちらもブロック単位	ユーザ領域およびユーザブート領域へのプログラム: 256 バイト ユーザ領域のイレーズ: ブロック単位	データ領域へのプログラム: 4 バイト データ領域のイレーズ: ブロック単位
その他の機能	セルフプログラミング中の割り込み受け付け可能	セルフプログラミング中の割り込み受け付け可能	
オンボードプログラミング (シリアルプログラミング/セルフプログラミング)	- ブートモードによる書き換え - 調歩同期式シリアルインタフェース (SCI1) を使用 - 通信速度は自動調整 - ユーザブート領域も書き換え可能 - ユーザブートモードによる書き換え —ユーザ独自のブートプログラムを作成可能 - ユーザプログラム中の ROM 書き換えルーチンによる書き換え - システムをリセットすることなく ROM/E2 データフラッシュの書き換えが可能	- ブートモード(SCI インタフェース)によるプログラム/イレーズ - 調歩同期式シリアルインターフェース (SCI1)を使用 - 通信速度は自動調整 - ユーザブート領域もプログラム/イレーズ可能 - ブートモード(FINE インタフェース)によるプログラム/イレーズ - FINE を使用 - ユーザブートモードによるプログラム/イレーズ - ユーザ独自のブートプログラムを作成可能 - シングルチップモードによるプログラム/イレーズ - ユーザプログラム中のコードフラッシュメモリ/データフラッシュメモリ書き換えルーチンによるプログラム/イレーズが可能	
オフボードプログラミング (パラレルプログラマによるプログラム/イレーズ)	PROM ライタを使用して、ユーザ領域とユーザブート領域の書き換えが可能	パラレルプログラマを使用して、ユーザ領域/ユーザブート領域のプログラム/イレーズが可能	パラレルプログラマを使用したデータ領域のプログラム/イレーズはできません

項目	RX210	RX660	
	—	コード フラッシュメモリ	データ フラッシュメモリ
プロテクション機能	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能	フラッシュメモリの誤書き換えを防止	
バックグラウンドオペレーション (BGO)機能	- E2 データフラッシュへのプログラム/イレーズを実行している期間、ROM 領域に配置したプログラムを実行可能 - ROM へのプログラム/イレーズを実行している期間、CPU は ROM/E2 データフラッシュ以外の領域に配置したプログラムを実行可能	データ領域プログラム/イレーズ中のユーザ領域リードが可能	
ユニーク ID	—	本 MCU 個体ごとの 12 バイト長の ID コード	

表 2.92 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX210	RX660
FMODR	—	フラッシュモードレジスタ	—
FCURAME	—	FCU RAM イネーブルレジスタ	—
FSTATR0	—	フラッシュステータスレジスタ 0	—
FSTATR1	—	フラッシュステータスレジスタ 1	—
FRDYIE	—	フラッシュレディー割り込み許可レジスタ	—
FENTRYR	—	フラッシュ P/E モードエントリレジスタ	—
FPROTR	—	フラッシュプロテクトレジスタ	—
FRESETR	—	フラッシュリセットレジスタ	—
FCMDR	—	FCU コマンドレジスタ	—
FCPSR	—	FCU 処理切り替えレジスタ	—
FPESTAT	—	フラッシュ P/E ステータスレジスタ	—
PCKAR	—	周辺クロック通知レジスタ	—
DFLRE0	—	E2 データフラッシュ読み出し許可レジスタ 0	—
DFLWE0	—	E2 データフラッシュプログラム / イレーズ許可レジスタ 0	—
FENTRYR	—	フラッシュ P/E モードエントリレジスタ	—
DFLBCCNT	—	E2 データフラッシュブランクチェック制御レジスタ	—
DFLBCSTAT	—	E2 データフラッシュブランクチェックステータスレジスタ	—
FEAMH	—	フラッシュエラーアドレスモニタレジスタ H	—
FEAML	—	フラッシュエラーアドレスモニタレジスタ L	—
FSCMR	—	フラッシュスタートアップ設定モニタレジスタ	—
FAWSMR	—	フラッシュアクセスウィンドウ開始アドレスモニタレジスタ	—
FAWEMR	—	フラッシュアクセスウィンドウ終了アドレスモニタレジスタ	—

レジスタ	ビット	RX210	RX660
FASTAT	DFLWPE	E2 データフラッシュプログラム/ イレーズプロテクト違反ビット	—
	DFLRPE	E2 データフラッシュリードプロテクト 違反ビット	—
	DFLAE	E2 データフラッシュアクセス 違反ビット	—
	ROMAE	ROM アクセス違反ビット	—
	DFAE	—	データフラッシュメモリアクセス 違反フラグ
	CFAE	—	コードフラッシュメモリアクセス 違反フラグ
FAEINT	DFLWPEIE	E2 データフラッシュ書き込み/ 消去プロテクト違反割り込み許可ビット	フラッシュアクセスエラー割り込み許可 レジスタ
	DFLRPEIE	E2 データフラッシュリードプロテクト 違反割り込み許可ビット	—
	DFLAEIE	E2 データフラッシュアクセス違反 割り込み許可ビット	—
	ROMAEIE	ROM アクセス違反割り込み許可ビット	—
	DFAEIE	—	データフラッシュメモリアクセス 違反割り込み許可ビット
	CMDLKIE	—	コマンドロック割り込み許可 ビット
	CFAEIE	—	コードフラッシュメモリアクセス 違反割り込み許可ビット
FRDYIE	—	—	フラッシュレディ割り込み許可レジスタ
FSADDR	—	—	FACI コマンド処理開始アドレス レジスタ
FEADDR	—	—	FACI コマンド処理終了アドレス レジスタ
FSTATR	—	—	フラッシュステータスレジスタ
FENTRYR	—	—	フラッシュ P/E モードエントリ レジスタ
FPROTR	—	—	フラッシュプロテクトレジスタ
FSUINITR	—	—	フラッシュシーケンサ設定初期化 レジスタ
FLKSTAT	—	—	ロックビットステータスレジスタ
FCMDR	—	—	FACI コマンドレジスタ
FPESTAT	—	—	フラッシュ P/E ステータスレジスタ
FBCCNT	—	—	データフラッシュブランクチェック 制御レジスタ
FBCSTAT	—	—	データフラッシュブランクチェック ステータスレジスタ
FPSADDR	—	—	データフラッシュ書き込み開始アドレス レジスタ
FCPSR	—	—	フラッシュシーケンサ処理切り替え レジスタ
FPCKAR	—	—	フラッシュシーケンサ処理クロック 周波数通知レジスタ
UIDRn	—	—	ユニーク ID レジスタ n(n = 0~2)

2.35 パッケージ

表 2.93 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。

表 2.93 パッケージ

パッケージタイプ	RENESAS Code			
	RX210			RX660
	チップバージョン A	チップバージョン B	チップバージョン C	—
145 ピン TFLGA	×	○	×	×
144 ピン LFQFP	×	×	×	○
144 ピン LQFP	×	○	×	×
100 ピン TFLGA	PTLG0100JA-A	PTLG0100JA-A PTLG0100KA-A	PTLG0100JA-A	×
100 ピン LFQFP	×	×	×	○
100 ピン LQFP	PLQP0100KB-A	PLQP0100KB-A	PLQP0100KB-A	×
80 ピン LFQFP	×	×	×	○
80 ピン LQFP	PLQP0080KB-A	PLQP0080KB-A PLQP0080JA-A	PLQP0080KB-A PLQP0080JA-A	×
69 ピン WLBGA	×	○	×	×
64 ピン TFLGA	×	○	×	×
64 ピン LFQFP	×	×	×	○
64 ピン LQFP	PLQP0064KB-A	PLQP0064KB-A PLQP0064GA-A	PLQP0064KB-A PLQP0064GA-A	×
48 ピン LQFP	×	○	×	×
48 ピン LFQFP	×	×	×	○

○ : パッケージあり(RENESASCode は省略)、× : パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 144 ピンパッケージ

表 3.1 に 144 ピンパッケージ端子機能の比較を示します。

表 3.1 144 ピンパッケージ端子機能の比較

144 ピン LFQFP/ LQFP	RX210	RX660
1	AVSS0	AVSS0
2	P05/DA1	P05/IRQ13/DA1
3	VREFH	P06
4	P03/DA0	P03/IRQ11/DA0
5	VREFL	P04
6	P02/TMCI1/SCK6	P02/TMCI1/SCK6/IRQ10
7	P01/TMCI0/RXD6/SMISO6/SSCL6	P01/TMCI0/RXD6/SMISO6/ SSCL6/IRQ9
8	P00/TMRI0/TXD6/SMOSI6/SSDA6	P00/TMRI0/TXD6/SMOSI6/ SSDA6/IRQ8
9	PF5/IRQ4	PF5/IRQ4
10	NC	EMLE (注 2)/PN7 (注 3)
11	PJ5	PJ5/POE8#/CTS2#/RTS2#/SS2#/IRQ13
12	VSS	PJ4
13	PJ3/MTIOC3C /CTS6#/RTS6#/SS6#/ CTS0#/ RTS0#/SS0#	PJ3/MTIOC3C/CTS6#/RTS6#/SS6#/ CTS0#/RTS0#/SS0#/IRQ11
14	VCL	VCL
15	PJ1/MTIOC3A	PJ1/MTIOC3A
16	MD/FINED	MD/FINED/PN6
17	XCIN	XCIN (注 4)/PH7 (注 5)
18	XCOUT	XCOUT (注 4)/PH6 (注 5)
19	RES#	RES#
20	XTAL/P37	XTAL/P37/IRQ4
21	VSS	VSS
22	EXTAL/P36	EXTAL/P36/IRQ5
23	VCC	VCC
24	P35/NMI	P35/NMI
25	P34/MTIOC0A/TMCI3/POE2#/SCK6/ SCK0/IRQ4	TRST# (注 2)/P34/MTIOC0A/ TMCI3/POE10#/SCK6/SCK0/IRQ4
26	P33/MTIOC0D/TMRI3/POE3#/ TIOC0D/RXD6/SMISO6/SSCL6/RXD0/ SMISO0/SSCL0/IRQ3-DS	P33/MTIOC0D/TMRI3/POE4#/POE11#/ RXD6/SMISO6/SSCL6/ RXD0/SMISO0/SSCL0/CRX0-A/ IRQ3-DS
27	P32 /MTIOC0C/TMO3/TIOCC0/TXD6/ SMOSI6/SSDA6/TXD0/ SMOSI0/SSDA0/IRQ2-DS/RTCOUT/ RTCIC2	P32/MTIOC0C/TMO3/ RTCIC2(注 6)/ RTCOUT(注 6)/POE0#/POE10#/ TXD6/SMOSI6/SSDA6/TXD0/SMOSI0/ SSDA0/CTX0-A/IRQ2-DS
28	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/ SS1#/IRQ1-DS/RTCIC1	TMS (注 2)/P31/MTIOC4D/TMCI2/ RTCIC1(注 6)/CTS1#/RTS1#/SS1#/IRQ1-DS

144 ピン LFQFP/ LQFP	RX210	RX660
29	P30/MTIOC4B/TMRI3/POE8#/RXD1/ SMISO1/SSCL1/IRQ0-DS/RTCIC0	TDI (注2)/P30/MTIOC4B/TMRI3/ RTCIC0(注6)/POE8#/RXD1/SMISO1/ SSCL1/IRQ0-DS/ COMP3
30	P27/CS3# /MTIOC2B/TMCI3/SCK1	TCK (注2)/P27/CS3#/MTIOC2B/ TMCI3/SCK1/ IRQ7/CVREFC3
31	P26/CS2#/MTIOC2A/TMO1/TXD1/ SMOSI1/SSDA1/CTS3#/RTS3#/SS3#	TDO (注2)/P26/CS2#/MTIOC2A/ TMO1/TXD1/SMOSI1/SSDA1/CTS3#/ RTS3#/SS3#/ IRQ6/CMPC30
32	P25/CS1#/MTIOC4C/MTCLKB/ TIOCA4 /RXD3/SMISO3/SSCL3/ ADTRG0#	P25/CS1#/MTIOC4C/MTCLKB/RXD3/ SMISO3/SSCL3/ IRQ5 /ADTRG0#
33	P24/CS0#/MTIOC4A/MTCLKA/ TMRI1/ TIOCB4 /SCK3	P24/CS0#/MTIOC4A/MTCLKA/ TMRI1/SCK3/ IRQ12
34	P23/MTIOC3D/MTCLKD/ TIOCD3 /CTS0#/RTS0#/SS0#/TXD3/ SMOSI3/SSDA3	P23/MTIOC3D/MTCLKD/TXD3/SMOSI3/ SSDA3/CTS0#/RTS0#/SS0#/ IRQ3
35	P22/MTIOC3B/MTCLKC/ TMO0/ TIOCC3 /SCK0	P22/MTIOC3B/MTCLKC/ TMO0/SCK0/ IRQ15
36	P21/MTIOC1B/TMCI0/ TIOCA3 /RXD0/ SMISO0/SSCL0	P21/MTIOC1B/TMCI0/ MTIOC4A /RXD0/SMISO0/SSCL0/ IRQ9
37	P20/MTIOC1A/TMRI0/ TIOCB3 /TXD0/ SMOSI0/SSDA0	P20/MTIOC1A/TMRI0/TXD0/SMOSI0/ SSDA0/ IRQ8
38	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/ TIOCB0/TCLKD /SCK1/ MISOA / SDA-DS /TXD3/ SMOSI3/SSDA3/IRQ7	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/ MTIOC4B /SCK1/TXD3/SMOSI3/SSDA3/ MISOA-C/SDA2 /IRQ7/ COMP2
39	P87/ TIOCA2	P87/ MTIOC4C/SMOSI10/SSDA10 / TXD10/TXD010-B / SMOSI010-B/SSDA010-B/IRQ15
40	P16/MTIOC3C/MTIOC3D/ TMO2/ TIOCB1/TCLKC /TXD1/SMOSI1/ SSDA1/ MOSIA/SCL-DS /RXD3/ SMISO3/SSCL3/IRQ6/RTCOUNT/ ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/ RTCOUNT(注6)/TXD1/SMOSI1/SSDA1/ RXD3/SMISO3/SSCL3/ MOSIA-C/SCL2 /IRQ6/ADTRG0#
41	P86 / TIOCA0	P86/ MTIOC4D/SMISO10/SSCL10 / RXD10/RXD010-B / SMISO010-B/SSCL010-B/IRQ14
42	P15/MTIOC0B/MTCLKB/ TMCI2/ TIOCB2/TCLKB /RXD1/SMISO1/ SSCL1/SCK3/IRQ5	P15/MTIOC0B/MTCLKB/ TMCI2/RXD1/SMISO1/SSCL1/SCK3/ CRX0-C/IRQ5/CMPC20
43	P14/MTIOC3A/MTCLKA/ TMRI2/ TIOCB5/TCLKA /CTS1#/RTS1#/ SS1# /IRQ4	P14/MTIOC3A/MTCLKA/ TMRI2/CTS1#/RTS1#/SS1#/ CTX0-C/IRQ4/CVREFC2
44	P13/MTIOC0B/TMO3/ TIOCA5/SDA / TXD2/SMOSI2/SSDA2 /IRQ3	P13/MTIOC0B/TMO3/TXD2/SMOSI2/ SSDA2/ SDA0 /IRQ3
45	P12/TMCI1/ SCL /RXD2/ SMISO2/SSCL2/IRQ2	P12/ MTIC5U /TMCI1/RXD2/SMISO2/ SSCL2/ SCL0 /IRQ2
46	PH3/TMCI0	PH3/ MTIOC4D /TMCI0
47	PH2/TMRI0/IRQ1	PH2/ MTIOC4C /TMRI0/ TOC1 /IRQ1
48	PH1/TMO0/IRQ0	PH1/ MTIOC3D /TMO0/ TIC1 / IRQ0/ ADST0
49	PH0/CACREF	PH0/ MTIOC3B /CACREF/ ADTRG0#

144 ピン LFQFP/ LQFP	RX210	RX660
50	P56/MTIOC3C/ TIOCA1	P56/MTIOC3C/ SCK7/IRQ6
51	P55/WAIT# /MTIOC4D/TMO3	TRDATA3/P55/D0[A0/D0]/ WAIT#/MTIOC4D/ MTIOC4A/ TMO3/ TXD7/SMOSI7/SSDA7/ CRX0-D/IRQ10
52	P54/ALE/MTIOC4B/TMC11/CTS2#/ RTS2#/SS2#	TRDATA2/P54/ALE/D1[A1/D1]/ MTIOC4B/TMC11/CTS2#/RTS2#/SS2#/ CTX0-D/IRQ4
53	BCLK/P53	P53/BCLK/ PMC0/IRQ3
54	P52/RD#/RXD2/SMISO2/SSCL2	P52/RD#/RXD2/SMISO2/SSCL2/ IRQ2
55	P51/WR1#/BC1# /WAIT#/SCK2	P51/WR1#/BC1# /WAIT#/SCK2/ PMC0/IRQ1
56	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2	P50/WR0#/WR#/TXD2/SMOSI2/ SSDA2/ IRQ0
57	VSS	VSS
58	P83/MTIOC4C/CTS10#/ RTS10#	TRCLK (注 2)/P83/MTIOC4C/ SCK10/SS10#/ CTS10#/ SCK010-B/ CTS010#-A/SS010#-A/IRQ3
59	VCC	VCC
60	PC7/ A23 /CS0#/MTIOC3A/TMO2/ MTCLKB/TXD8/SMOSI8/SSDA8/ MISOA/CACREF	UB/PC7/CS0#/MTIOC3A/MTCLKB/ TMO2/CACREF/ TOC0/TXD8/SMOSI8/ SSDA8/ SMOSI10/SSDA10/TXD10/ TXD010-C/SMOSI010-C/ SSDA010-C/MISOA-A/IRQ14
61	PC6/ A22 /CS1#/MTIOC3C/MTCLKA/ TMC12/RXD8/SMISO8/SSCL8/ MOSIA	PC6/ D2[A2/D2]/ CS1#/MTIOC3C/MTCLKA/ TMC12/ TIC0/RXD8/SMISO8/SSCL8/ SMISO10/SSCL10/RXD10/ RXD010-C/SMISO010-C/ SSCL010-C/MOSIA-A/IRQ13
62	PC5/ A21 /CS2#/WAIT#/MTIOC3B/MTCLKD/ TMR12/SCK8/ RSPCKA	PC5/ D3[A3/D3]/ CS2#/WAIT#/MTIOC3B/MTCLKD/ TMR12/ MTIOC0C/SCK8/SCK10/ SCK010-C/RSPCKA-A/PMC0/IRQ5
63	P82/MTIOC4A/TXD10/SMOSI10/ SSDA10	TRSYNC (注 2)/P82/MTIOC4A/ SMOSI10/SSDA10/TXD10/ TXD010-A/ SMOSI010-A/SSDA010-A/IRQ2
64	P81/MTIOC3D/RXD10/SMISO10/ SSCL10	TRDATA1/P81/MTIOC3D/SMISO10/ SSCL10/RXD10/ RXD010-A/ SMISO010-A/SSCL010-A/IRQ9
65	P80/MTIOC3B/SCK10	TRDATA0/P80/MTIOC3B/SCK10/ RTS10#/SCK010-A/RTS010#-A/ DE010-A/IRQ8
66	PC4/A20/CS3#/MTIOC3D/MTCLKC/ TMC11/POE0#/SCK5/CTS8#/RTS8#/ SS8#/ SSLA0	PC4/A20/CS3#/MTIOC3D/MTCLKC/ TMC11/POE0#/ MTIOC0A/SCK5/CTS8#/ RTS8#/SS8#/ SS10#/CTS10#/RTS10#/ CTS010#-B/RTS010#-B/ SS010#-B/DE010-B/ SSLA0-A/PMC0/IRQ12
67	PC3/A19/MTIOC4D/ TCLKB /TXD5/ SMOSI5/SSDA5	PC3/A19/MTIOC4D/TXD5/SMOSI5/ SSDA5/ PMC0/IRQ11

144 ピン LFQFP/ LQFP	RX210	RX660
68	P77/TXD11/SMOSI11/SSDA11	TRDATA7/P77/SMOSI11/SSDA11/ TXD11/TXD011-A/ SMOSI011-A/SSDA011-A/IRQ7
69	P76/RXD11/SMISO11/SSCL11	TRDATA6/P76/SMISO11/SSCL11/ RXD11/RXD011-A/ SMISO011-A/SSCL011-A/IRQ14
70	PC2/A18/MTIOC4B/TCLKA/RXD5/ SMISO5/SSCL5/SSLA3	PC2/A18/MTIOC4B/RXD5/SMISO5/ SSCL5/TXDB011-A/SSLA3-A/IRQ10
71	P75/SCK11	TRSYNC1/P75/SCK11/RTS11#/ SCK011-A/RTS011#-A/DE011-A/IRQ13
72	P74/CTS11#/RTS11#/SS11#	TRDATA5/P74/A20/SS11#/CTS11#/ CTS011#-A/SS011#-A/IRQ12
73	PC1/A17/MTIOC3A/TCLKD/SCK5/ SSLA2	PC1/A17/MTIOC3A/SCK5/ TXD011-C/SMOSI011-C/ SSDA011-C/TXDA011-C/ SSLA2-A/IRQ12
74	PL1	PL1
75	PC0/A16/MTIOC3C/TCLKC/CTS5#/ RTS5#/SS5#/SSLA1	PC0/A16/MTIOC3C/CTS5#/RTS5#/ SS5#/SMISO011-C/ SSCL011-C/RXD011-C/SSLA1-A/IRQ14
76	PL0	PL0
77	P73	TRDATA4/P73/CS3#/IRQ8
78	PB7/A15/MTIOC3B/TIOCB5/TXD9/ SMOSI9/SSDA9	PB7/A15/MTIOC3B/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/TXD11/ TXD011-B/SMOSI011-B/ SSDA011-B/IRQ15
79	PB6/A14/MTIOC3D/TIOCA5/RXD9/ SMISO9/SSCL9	PB6/A14/MTIOC3D/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/RXD11/ RXD011-B/SMISO011-B/ SSCL011-B/IRQ6
80	PB5/A13/MTIOC2A/MTIOC1B/TMRI1/ POE1#/TIOCB4/SCK9	PB5/A13/MTIOC2A/MTIOC1B/ TMRI1/POE4#/TOC2/SCK9/SCK11/ SCK011-B/IRQ13
81	PB4/A12/TIOCA4/CTS9#/RTS9#/SS9#	PB4/A12/CTS9#/RTS9#/SS9#/SS11#/ CTS11#/RTS11#/CTS011#-B/ RTS011#-B/SS011#-B/DE011-B/IRQ4
82	PB3/A11/MTIOC0A/MTIOC4A/TMO0/ POE3#/TIOCD3/TCLKD/SCK4/SCK6	PB3/A11/MTIOC0A/MTIOC4A/ TMO0/POE11#/TIC2/SCK4/SCK6/ PMC0/IRQ3
83	PB2/A10/TIOCC3/TCLKC/CTS4#/ RTS4#/SS4#/CTS6#/RTS6#/SS6#	PB2/A10/CTS4#/RTS4#/SS4#/ CTS6#/RTS6#/SS6#/IRQ2
84	PB1/A9/MTIOC0C/MTIOC4C/ TMCIO/TIOCB3/TXD4/SMOSI4/SSDA4/ TXD6/SMOSI6/SSDA6/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/ TMCIO/TXD4/SMOSI4/SSDA4/TXD6/ SMOSI6/SSDA6/IRQ4-DS/COMP1
85	P72	P72/A19/CS2#/IRQ10
86	P71	P71/A18/CS1#/IRQ1
87	PB0/A8/MTIC5W/TIOCA3/RXD4/ SMISO4/SSCL4/RXD6/ SMISO6/SSCL6/RSPCKA	PB0/A8/MTIC5W/MTIOC3D/RXD4/ SMISO4/SSCL4/RXD6/SMISO6/SSCL6/ RSPCKA-C/IRQ12

144 ピン LFQFP/ LQFP	RX210	RX660
88	PA7/A7/ TI0CB2/MISOA	PA7/A7/ MISOA-B/IRQ7
89	PA6/A6/MTIC5V/MTCLKB/TMCI3/ POE2#/TIOCA2/CTS5#/RTS5#/SS5#/ MOSIA	PA6/A6/MTIC5V/MTCLKB/TMCI3/ POE10#/MTIOC3D/MTIOC6B/CTS5#/ RTS5#/SS5#/CTS12#/RTS12#/ SS12#/MOSIA-B/IRQ14
90	PA5/A5/ TI0CB1/RSPCKA	PA5/A5/ MTIOC6B/RSPCKA-B/IRQ5
91	VCC	VCC
92	PA4/A4/MTIC5U/MTCLKA/TMRI0/ TIOCA1/TXD5/SMOSI5/SSDA5/ SSLA0/IRQ5-DS/CVREFB1	PA4/A4/MTIC5U/MTCLKA/ TMRI0/ MTIOC4C/MTIOC7C/TXD5/ SMOSI5/SSDA5/TXD12/SMOSI12/ SSDA12/TXD12/SIOX12/ SSLA0-B/IRQ5-DS/CVREFC1/ADST0
93	VSS	VSS
94	PA3/A3/MTIOC0D/MTCLKD/ TI0CD0/TCLKB/RXD5/SMISO5/SSCL5/ IRQ6-DS/CMPB1	PA3/A3/MTIOC0D/MTCLKD/ MTIC5V/MTIOC4D/RXD5/SMISO5/ SSCL5/IRQ6-DS/CMPC10
95	PA2/A2/RXD5/SMISO5/SSCL5/ SSLA3	PA2/A2/ MTIOC7A/RXD5/SMISO5/ SSCL5/RXD12/SMISO12/SSCL12/ RXDX12/SSLA3-B/IRQ10
96	PA1/A1/MTIOC0B/MTCLKC/ TI0CB0/SCK5/SSLA2/CVREFA	PA1/A1/MTIOC0B/MTCLKC/ MTIOC7B/ MTIOC3B/SCK5/SCK12/ SSLA2-B/IRQ11/ADTRG0#
97	PA0/A0/BC0#/MTIOC4A/ TIOCA0/ SSLA1/CACREF	PA0/BC0#/A0/MTIOC4A/CACREF/ MTIOC6D/SSLA1-B/IRQ0
98	P67	P67/ MTIOC7C/IRQ15
99	P66	P66/ MTIOC7D/IRQ14
100	P65	P65/ IRQ13
101	PE7/D15[A15/D15]/IRQ7/AN015	PE7/D15[A15/D15]/ D7[A7/D7]/MTIOC6A/TOC1/IRQ7/AN015
102	PE6/D14[A14/D14]/CTS4#/RTS4#/SS4#/ IRQ6/AN014	PE6/D14[A14/D14]/ D6[A6/D6]/MTIOC6C/TIC1/CTS4#/ RTS4#/SS4#/IRQ6/AN014
103	PK5/TXD4/SMOSI4/SSDA4	PK5/TXD4/SMOSI4/SSDA4
104	P70/SCK4	P70/SCK4/ IRQ0
105	PK4/RXD4/SMISO4/SSCL4	PK4/RXD4/SMISO4/SSCL4
106	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ IRQ5/AN013	PE5/D13[A13/D13]/ D5[A5/D5]/MTIOC4C/MTIOC2B/IRQ5/ AN013/COMP0
107	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/ AN012/ CMPPA2	PE4/D12[A12/D12]/ D4[A4/D4]/MTIOC4D/MTIOC1A/ MTIOC4A/MTIOC7D/IRQ12/AN012
108	PE3/D11[A11/D11]/MTIOC4B/POE8#/ CTS12#/RTS12#/SS12#/AN011/ CMPPA1	PE3/D11[A11/D11]/ D3[A3/D3]/MTIOC4B/POE8#/ MTIOC1B/TOC3/CTS12#/RTS12#/ SS12#/IRQ11/AN011
109	PE2/D10[A10/D10]/MTIOC4A/RXD12/ RXDX12/SMISO12/SSCL12/ IRQ7-DS/AN010/ CVREFB0	PE2/D10[A10/D10]/ D2[A2/D2]/MTIOC4A/MTIOC7A/ TIC3/RXD12/SMISO12/ SSCL12/RXDX12/IRQ7-DS/ AN010/CVREFC0

144 ピン LFQFP/ LQFP	RX210	RX660
110	PE1/D9[A9/D9]/MTIOC4C/TXD12/ TXDX12/SIOX12/SMOSI12/SSDA12/ AN009/ CMPB0	PE1/D9[A9/D9]/ D1[A1/D1] /MTIOC4C/ MTIOC3B /TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ IRQ9 /AN009/ CMPC00
111	PE0/D8[A8/D8]/SCK12/AN008	PE0/D8[A8/D8]/ D0[A0/D0] /MTIOC3D/SCK12/ IRQ8 / AN008
112	P64	P64/ D3[A3/D3] / IRQ4
113	P63	P63/ D2[A2/D2] / CS3# / IRQ3
114	P62	P62/ D1[A1/D1] / CS2# / IRQ2
115	P61/CTS9#/RTS9#/SS9#	P61/ D0[A0/D0] / CS1# /CTS9#/RTS9#/SS9#/ IRQ1
116	PK3/RXD9/SMISO9/SSCL9	PK3/RXD9/SMISO9/ SSCL9
117	P60/SCK9	P60/ CS0# /SCK9/ IRQ0
118	PK2/TXD9/SMOSI9/SSDA9	PK2/TXD9/SMOSI9/ SSDA9
119	PD7/D7[A7/D7]/MTIC5U/POE0#/IRQ7	TRDATA3 (注2)/PD7/D7[A7/D7]/MTIC5U/ POE0#/IRQ7/ AN023
120	PD6/D6[A6/D6]/MTIC5V/ POE1# /IRQ6	TRDATA2 (注2)/PD6/D6[A6/D6]/MTIC5V/ POE4# / MTIOC8A /IRQ6/ AN022
121	PD5/D5[A5/D5]/MTIC5W/ POE2# /IRQ5	TRCLK (注2) /PD5/D5[A5/D5]/MTIC5W/ POE10# / MTIOC8C /IRQ5/ AN021
122	PD4/D4[A4/D4]/ POE3# /IRQ4	TRSYNC (注2)/ PD4/D4[A4/D4]/ POE11# / MTIOC8B / IRQ4/ AN020
123	PD3/D3[A3/D3]/POE8#/IRQ3	TRDATA1 /PD3/D3[A3/D3]/POE8#/ MTIOC8D / TOC2 /IRQ3/ AN019
124	PD2/D2[A2/D2]/MTIOC4D/IRQ2	TRDATA0 /PD2/D2[A2/D2]/MTIOC4D/ TIC2 / CRX0-B /IRQ2/ AN018
125	PD1/D1[A1/D1]/MTIOC4B/IRQ1	TRDATA7 /PD1/D1[A1/D1]/MTIOC4B/ POE0# / CTX0-B /IRQ1/ AN017
126	PD0/D0[A0/D0]/IRQ0	TRDATA6 /PD0/D0[A0/D0]/ POE4# /IRQ0/ AN016
127	P93/CTS7#/RTS7#/SS7#	TRSYNC1 /P93/ A19 / POE0# /CTS7#/ RTS7#/SS7#/ IRQ11
128	P92/RXD7/SMISO7/SSCL7	TRDATA5 /P92/ A18 / POE4# /RXD7/ SMISO7/SSCL7/ IRQ10
129	P91/SCK7	TRDATA4 /P91/ A17 /SCK7/ IRQ9
130	VSS	PF7
131	P90/TXD7/SMOSI7/SSDA7	P90/ A16 /TXD7/SMOSI7/SSDA7/ IRQ0
132	VCC	PF6
133	P47/AN007	P47/ IRQ15-DS /AN007
134	P46/AN006	P46/ IRQ14-DS /AN006
135	P45/AN005	P45/ IRQ13-DS /AN005
136	P44/AN004	P44/ IRQ12-DS /AN004
137	P43/AN003	P43/ IRQ11-DS /AN003
138	P42/AN002	P42/ IRQ10-DS /AN002
139	P41/AN001	P41/ IRQ9-DS /AN001
140	VREFL0	VREFL0/ PJ7

144 ピン LFQFP/ LQFP	RX210	RX660
141	P40/AN000	P40/ IRQ8-DS /AN000
142	VREFH0	VREFH0/ PJ6
143	AVCC0	AVCC0
144	P07/ADTRG0#	P07/ IRQ15 /ADTRG0#

注 1. これら端子の入出力バッファの電源は AVCC0 です。

注 2. JTAG のない製品にはありません。

注 3. JTAG のある製品にはありません。

注 4. サブクロック発振器のない製品にはありません。

注 5. サブクロック発振器のある製品にはありません

注 6. サブクロック発振器のない製品では使用できません

3.2 100 ピンパッケージ

表 3.2 に 100 ピンパッケージ端子機能の比較を示します

表 3.2 100 ピンパッケージ端子機能の比較

100 ピン LFQFP	RX210	RX660
1	VREFH	P06
2	P03/DA0	EMLE ^(注2) /P03 ^(注3) /IRQ11 ^(注2) /DA0 ^(注3)
3	VREFL	P04
4	PJ3/MTIOC3C/CTS6#/RTS6#/SS6#	PJ3/MTIOC3C/CTS6#/RTS6#/SS6#/ CTS0#/RTS0#/SS0#/IRQ11
5	VCL	VCL
6	PJ1/MTIOC3A	PJ1/MTIOC3A
7	MD/FINED	MD/FINED/PN6
8	XCIN	XCIN ^(注4) /PH7 ^(注5)
9	XCOUT	XCOUT ^(注4) /PH6 ^(注5)
10	RES#	RES#
11	XTAL/P37	XTAL/P37/IRQ4
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36/IRQ5
14	VCC	VCC
15	P35/NMI	P35/NMI
16	P34/MTIOC0A/TMCi3/POE2#/SCK6/IRQ4	TRST# ^(注2) / P34/MTIOC0A/TMCi3/POE10#/SCK6/SCK0/IRQ4
17	P33/MTIOC0D/TMRI3/POE3#/RXD6/SMISO6/ SSCL6/IRQ3-DS	P33/MTIOC0D/TMRI3/ POE4#/POE11#/RXD6/SMISO6/SSCL6/RXD0/ SMISO0/SSCL0/CRX0-A/IRQ3-DS
18	P32/MTIOC0C/TMO3/TXD6/SMOSI6/ SSDA6/IRQ2-DS/RTCOUT/ RTCIC2	P32/MTIOC0C/TMO3/ RTCIC2 ^(注6) / RTCOUT ^(注6) /POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0-A/IRQ2-DS
19	P31/MTIOC4D/TMCi2/CTS1#/RTS1#/SS1#/ IRQ1-DS/RTCIC1	TMS ^(注2) / P31/MTIOC4D/TMCi2/RTCIC1 ^(注6) /CTS1#/ RTS1#/SS1#/IRQ1-DS
20	P30/MTIOC4B/TMRI3/POE8#/RXD1/SMISO1/ SSCL1/IRQ0-DS/RTCIC0	TDI ^(注2) / P30/MTIOC4B/TMRI3/RTCIC0 ^(注6) /POE8#/RXD1/ SMISO1/SSCL1/IRQ0-DS/COMP3
21	P27/CS3#/MTIOC2B/TMCi3/SCK1	TCK ^(注2) / P27/CS3#/MTIOC2B/TMCi3/SCK1/ IRQ7/CVREFC3
22	P26/CS2#/MTIOC2A/TMO1/TXD1/SMOSI1/ SSDA1	TDO ^(注2) / P26/CS2#/MTIOC2A/TMO1/TXD1/SMOSI1/ SSDA1/CTS3#/RTS3#/SS3#/IRQ6/CMPC30
23	P25/CS1#/MTIOC4C/MTCLKB/ADTRG0#	P25/CS1#/MTIOC4C/MTCLKB/RXD3/SMISO3/ SSCL3/IRQ5/ADTRG0#
24	P24/CS0#/MTIOC4A/MTCLKA/TMRI1	P24/CS0#/MTIOC4A/MTCLKA/ TMRI1/SCK3/IRQ12
25	P23/MTIOC3D/MTCLKD/CTS0#/RTS0#/SS0#	P23/MTIOC3D/MTCLKD/TXD3/SMOSI3/SSDA3/ CTS0#/ RTS0#/SS0#/IRQ3
26	P22/MTIOC3B/MTCLKC/ TMO0/SCK0	P22/MTIOC3B/MTCLKC/ TMO0/SCK0/IRQ15

100 ピン LFQFP	RX210	RX660
27	P21/MTIOC1B/TMCIO/RXD0/SMISO0/SSCL0	P21/MTIOC1B/TMCIO/MTIOC4A/RXD0/SMISO0/SSCL0/IRQ9
28	P20/MTIOC1A/TMRI0/TXD0/SMOSI0/SSDA0	P20/MTIOC1A/TMRI0/TXD0/SMOSI0/SSDA0/IRQ8
29	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/SCK1/MISOA/SDA-DS/IRQ7	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/MTIOC4B/SCK1/TXD3/SMOSI3/SSDA3/MISOA-C/SDA2/IRQ7/COMP2
30	P16/MTIOC3C/MTIOC3D/TMO2/TXD1/SMOSI1/SSDA1/MOSIA/SCL-DS/IRQ6/RTCOUNT/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/RTCOUNT ^(注6) /TXD1/SMOSI1/SSDA1/RXD3/SMISO3/SSCL3/MOSIA-C/SCL2/IRQ6/ADTRG0#
31	P15/MTIOC0B/MTCLKB/TMC12/RXD1/SMISO1/SSCL1/IRQ5	P15/MTIOC0B/MTCLKB/TMC12/RXD1/SMISO1/SSCL1/SCK3/CRX0-C/IRQ5/CMPC20
32	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/RTS1#/SS1#/IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/RTS1#/SS1#/CTX0-C/IRQ4/CVREFC2
33	P13/MTIOC0B/TMO3/SDA/IRQ3	P13/MTIOC0B/TMO3/TXD2/SMOSI2/SSDA2/SDA0/IRQ3
34	P12/TMC11/SCL/IRQ2	P12/MTIC5U/TMC11/RXD2/SMISO2/SSCL2/SCL0/IRQ2
35	PH3/TMCIO	PH3/MTIOC4D/TMCIO
36	PH2/TMRI0/IRQ1	PH2/MTIOC4C/TMRI0/TOC1/IRQ1
37	PH1/TMO0/IRQ0	PH1/MTIOC3D/TMO0/TIC1/IRQ0/ADST0
38	PH0/CACREF	PH0/MTIOC3B/CACREF/ADTRG0#
39	P55/WAIT#/MTIOC4D/TMO3	P55/D0[A0/D0]/WAIT#/MTIOC4D/MTIOC4A/TMO3/CRX0-D/IRQ10
40	P54/ALE/MTIOC4B/TMC11	P54/ALE/D1[A1/D1]/MTIOC4B/TMC11/CTS2#/RTS2#/SS2#/CTX0-D/IRQ4
41	BCLK/P53	P53/BCLK/PMC0/IRQ3
42	P52/RD#	P52/RD#/RXD2/SMISO2/SSCL2/IRQ2
43	P51/WR1#/BC1#/WAIT#	P51/WR1#/BC1#/WAIT#/SCK2/PMC0/IRQ1
44	P50/WR0#/WR#	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/IRQ0
45	PC7/A23/CS0#/MTIOC3A/TMO2/MTCLKB/TXD8/SMOSI8/SSDA8/MISOA/CACREF	UB/PC7/CS0#/MTIOC3A/MTCLKB/TMO2/CACREF/TOC0/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/TXD010-C/SMOSI010-C/SSDA010-C/MISOA-A/IRQ14
46	PC6/A22/CS1#/MTIOC3C/MTCLKA/TMC12/RXD8/SMISO8/SSCL8/MOSIA	PC6/D2[A2/D2]/CS1#/MTIOC3C/MTCLKA/TMC12/TIC0/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/RXD010-C/SMISO010-C/SSCL010-C/MOSIA-A/IRQ13
47	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/SCK8/RSPCKA	PC5/D3[A3/D3]/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/MTIOC0C/SCK8/SCK10/SCK010-C/RSPCKA-A/PMC0/IRQ5
48	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMC11/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMC11/POE0#/MTIOC0A/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/CTS010#-B/RTS010#-B/SS010#-B/DE010-B/SSLA0-A/PMC0/IRQ12
49	PC3/A19/MTIOC4D/TXD5/SMOSI5/SSDA5	PC3/A19/MTIOC4D/TXD5/SMOSI5/SSDA5/PMC0/IRQ11

100 ピン LFQFP	RX210	RX660
50	PC2/A18/MTIOC4B/RXD5/SMISO5/ SSCL5/ SSLA3	PC2/A18/MTIOC4B/RXD5/SMISO5/SSCL5/ TXDB011-A/SSLA3-A/IRQ10
51	PC1/A17/MTIOC3A/SCK5/ SSLA2	PC1/A17/MTIOC3A/SCK5/ TXD011-C/ SMOSI011-C/SSDA011-C/TXDA011-C/ SSLA2-A/IRQ12
52	PC0/A16/MTIOC3C/CTS5#/RTS5#/SS5#/ SSLA1	PC0/A16/MTIOC3C/CTS5#/RTS5#/SS5#/ SMISO011-C/SSCL011-C/ RXD011-C/SSLA1-A/IRQ14
53	PB7/A15/MTIOC3B/TXD9/SMOSI9/SSDA9	PB7/A15/MTIOC3B/TXD9/SMOSI9/SSDA9/ SMOSI11/SSDA11/TXD11/TXD011-B/ SMOSI011-B/SSDA011-B/IRQ15
54	PB6/A14/MTIOC3D/RXD9/SMISO9/SSCL9	PB6/A14/MTIOC3D/RXD9/SMISO9/SSCL9/ SMISO11/SSCL11/RXD11/ RXD011-B/SMISO011-B/SSCL011-B/IRQ6
55	PB5/A13/MTIOC2A/MTIOC1B/ TMR1/ POE1# /SCK9	PB5/A13/MTIOC2A/MTIOC1B/TMR1/ POE4#/ TOC2/SCK9/SCK11/ SCK011-B/IRQ13
56	PB4/A12/CTS9#/RTS9#/SS9#	PB4/A12/CTS9#/RTS9#/SS9#/ SS11#/ CTS11#/ RTS11#/ CTS011#-B/RTS011#-B/ SS011#-B/DE011-B/IRQ4
57	PB3/A11/MTIOC0A/MTIOC4A/ TMO0/ POE3# /SCK6	PB3/A11/MTIOC0A/MTIOC4A/ TMO0/ POE11#/ TIC2/SCK4/SCK6/PMC0/IRQ3
58	PB2/A10/CTS6#/RTS6#/SS6#	PB2/A10/ CTS4#/ RTS4#/ SS4#/ CTS6#/ RTS6#/ SS6#/ IRQ2
59	PB1/A9/MTIOC0C/MTIOC4C/ TMCIO/TXD6/SMOSI6/SSDA6/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/ TMCIO/ TXD4/SMOSI4/SSDA4/TXD6/SMOSI6/ SSDA6/IRQ4-DS/COMP1
60	VCC	VCC
61	PB0/A8/MTIC5W/RXD6/SMISO6/SSCL6/ RSPCKA	PB0/A8/MTIC5W/ MTIOC3D/RXD4/SMISO4/ SSCL4/RXD6/SMISO6/SSCL6/RSPCKA-C/IRQ12
62	VSS	VSS
63	PA7/A7/ MISOA	PA7/A7/ MISOA-B/IRQ7
64	PA6/A6/MTIC5V/MTCLKB/ TMCIO/ POE2# /CTS5#/RTS5#/SS5#/ MOSIA	PA6/A6/MTIC5V/MTCLKB/TMCIO/ POE10#/ MTIOC3D/MTIOC6B/CTS5#/RTS5#/SS5#/ CTS12#/ RTS12#/ SS12#/ MOSIA-B/IRQ14
65	PA5/A5/ RSPCKA	PA5/A5/ MTIOC6B/RSPCKA-B/IRQ5
66	PA4/A4/MTIC5U/MTCLKA/ TMRIO/TXD5/SMOSI5/SSDA5/ SSLA0/ IRQ5-DS/CVREFB1	PA4/A4/MTIC5U/MTCLKA/ TMRIO/ MTIOC4C/MTIOC7C/TXD5/SMOSI5/ SSDA5/TXD12/SMOSI12/SSDA12/TXDX12/ SIOX12/SSLA0-B/IRQ5-DS/CVREFC1/ADST0
67	PA3/A3/MTIOC0D/MTCLKD/RXD5/SMISO5/ SSCL5/IRQ6-DS/ CMPC1	PA3/A3/MTIOC0D/MTCLKD/ MTIC5V/MTIOC4D/RXD5/SMISO5/SSCL5/ IRQ6-DS/CMPC10
68	PA2/A2/RXD5/SMISO5/SSCL5/ SSLA3	PA2/A2/ MTIOC7A/RXD5/SMISO5/SSCL5/RXD12/ SMISO12/SSCL12/RDX12/SSLA3-B/IRQ10
69	PA1/A1/MTIOC0B/MTCLKC/SCK5/ SSLA2/ CVREFA	PA1/A1/MTIOC0B/MTCLKC/ MTIOC7B/MTIOC3B/ SCK5/SCK12/ SS LA2-B/IRQ11/ADTRG0#
70	PA0/A0/BC0#/MTIOC4A/ SSLA1 /CACREF	PA0/BC0#/A0/MTIOC4A/CACREF/ MTIOC6D/SSLA1-B/IRQ0
71	PE7/D15[A15/D15]/IRQ7/AN015	PE7/D15[A15/D15]/ D7[A7/D7]/MTIOC6A/TOC1/IRQ7/AN015

100 ピン LFQFP	RX210	RX660
72	PE6/D14[A14/D14]/IRQ6/AN014	PE6/D14[A14/D14]/ D6[A6/D6]/MTIOC6C/TIC1/CTS4#/RTS4#/SS4#/ IRQ6/AN014
73	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ IRQ5/AN013	PE5/D13[A13/D13]/ D5[A5/D5]/MTIOC4C/MTIOC2B/IRQ5/ AN013/COMP0
74	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/AN012/ CMPA2	PE4/D12[A12/D12]/ D4[A4/D4]/MTIOC4D/MTIOC1A/ MTIOC4A/MTIOC7D/IRQ12/AN012
75	PE3/D11[A11/D11]/MTIOC4B/POE8#/CTS12#/ RTS12#/SS12#/AN011/CMPA1	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/ POE8#/MTIOC1B/TOC3/CTS12#/RTS12#/ SS12#/IRQ11/AN011
76	PE2/D10[A10/D10]/MTIOC4A/RXD12/RDX12/ SMISO12/SSCL12/IRQ7-DS/AN010/CVREFB0	PE2/D10[A10/D10]/ D2[A2/D2]/MTIOC4A/MTIOC7A/ TIC3/RXD12/SMISO12/SSCL12/RDX12/ IRQ7-DS/AN010/CVREFC0
77	PE1/D9[A9/D9]/MTIOC4C/TXD12/TDX12/ SIOX12/SMOSI12/SSDA12/AN009/CMPB0	PE1/D9[A9/D9]/ D1[A1/D1]/MTIOC4C/MTIOC3B/ TXD12/SMOSI12/SSDA12/TDX12/SIOX12/ IRQ9/AN009/CMPC00
78	PE0/D8[A8/D8]/SCK12/AN008	PE0/D8[A8/D8]/ D0[A0/D0]/MTIOC3D/SCK12/IRQ8/AN008
79	PD7/D7[A7/D7]/MTIC5U/POE0#/IRQ7	PD7/D7[A7/D7]/MTIC5U/POE0#/IRQ7/AN023
80	PD6/D6[A6/D6]/MTIC5V/POE1#/IRQ6	PD6/D6[A6/D6]/MTIC5V/POE4#/ MTIOC8A/IRQ6/AN022
81	PD5/D5[A5/D5]/MTIC5W/POE2#/IRQ5	PD5/D5[A5/D5]/MTIC5W/POE10#/ MTIOC8C/IRQ5/AN021
82	PD4/D4[A4/D4]/POE3#/IRQ4	PD4/D4[A4/D4]/POE11#/MTIOC8B/IRQ4/AN020
83	PD3/D3[A3/D3]/POE8#/IRQ3	PD3/D3[A3/D3]/POE8#/MTIOC8D/ TOC2/IRQ3/AN019
84	PD2/D2[A2/D2]/MTIOC4D/IRQ2	PD2/D2[A2/D2]/MTIOC4D/TIC2/ CRX0-B/IRQ2/AN018
85	PD1/D1[A1/D1]/MTIOC4B/IRQ1	PD1/D1[A1/D1]/MTIOC4B/POE0#/ CTX0-B/IRQ1/AN017
86	PD0/D0[A0/D0]/IRQ0	PD0/D0[A0/D0]/POE4#/IRQ0/AN016
87	P47/AN007	P47/IRQ15-DS/AN007
88	P46/AN006	P46/IRQ14-DS/AN006
89	P45/AN005	P45/IRQ13-DS/AN005
90	P44/AN004	P44/IRQ12-DS/AN004
91	P43/AN003	P43/IRQ11-DS/AN003
92	P42/AN002	P42/IRQ10-DS/AN002
93	P41/AN001	P41/IRQ9-DS/AN001
94	VREFL0	VREFL0/PJ7
95	P40/AN000	P40/IRQ8-DS/AN000
96	VREFH0	VREFH0/PJ6
97	AVCC0	AVCC0
98	P07/ADTRG0#	P07/IRQ15/ADTRG0#
99	AVSS0	AVSS0
100	P05/DA1	P05/IRQ13/DA1

注 1. これら端子の入出力バッファの電源は AVCC0 です。

注 2. JTAG のない製品にはありません。

注 3. JTAG のある製品にはありません。

- 注 4. サブクロック発振器のない製品にはありません。
注 5. サブクロック発振器のある製品にはありません。
注 6. サブクロック発振器のない製品では使用できません

3.3 80 ピンパッケージ

表 3.3 に 80 ピンパッケージ端子機能の比較を示します。

表 3.3 80 ピンパッケージ端子機能の比較

80 ピン LFQFP	RX210	RX660
1	VREFH	P06
2	P03/DA0	P03/IRQ11/DA0
3	VREFL	P04
4	VCL	VCL
5	PJ1/MTIOC3A	PJ1/MTIOC3A
6	MD/FINED	MD/FINED/PN6
7	XCIN	XCIN (注 2)/PH7 (注 3)
8	XCOUT	XCOUT (注 2)/PH6 (注 3)
9	RES#	RES#
10	XTAL/P37	XTAL/P37/IRQ4
11	VSS	VSS
12	EXTAL/P36	EXTAL/P36/IRQ5
13	VCC	VCC
14	P35/NMI	P35/NMI
15	P34/MTIOC0A/TMCi3/POE2#/SCK6/IRQ4	P34/MTIOC0A/TMCi3/ POE10#/SCK6/SCK0/IRQ4
16	P32/MTIOC0C/TMO3/TXD6/SMOSI6/SSDA6/ IRQ2-DS/RTCOUT/ RTCIC2	P32/MTIOC0C/TMO3/RTCIC2(注 4)/RTCOUT(注 4)/ POE0#/POE10#/TXD6/SMOSI6/SSDA6/ TXD0/SMOSI0/SSDA0/CTX0-A/IRQ2-DS
17	P31/MTIOC4D/TMCi2/ CTS1#/RTS1#/SS1#/IRQ1-DS/RTCIC1	P31/MTIOC4D/TMCi2/ RTCIC1(注 4)/ CTS1#/RTS1#/SS1#/IRQ1-DS
18	P30/MTIOC4B/TMRI3/POE8#/RXD1/SMISO1/ SSCL1/IRQ0-DS/RTCIC0	P30/MTIOC4B/TMRI3/RTCIC0(注 4)/POE8#/RXD1/ SMISO1/SSCL1/IRQ0-DS/COMP3
19	P27/MTIOC2B/TMCi3/SCK1	P27/MTIOC2B/TMCi3/SCK1/IRQ7/CVREFC3
20	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1	P26/MTIOC2A/TMO1/TXD1/SMOSI1/ SSDA1/CTS3# RTS3#/SS3#/IRQ6/CMPC30
21	P21/MTIOC1B/TMCi0/RXD0/SSCL0	P21/MTIOC1B/TMCi0/MTIOC4A/RXD0/SMISO0/ SSCL0/IRQ9
22	P20/MTIOC1A/TMRI0/TXD0/SSDA0	P20/MTIOC1A/TMRI0/TXD0/SMOSI0/ SSDA0/IRQ8
23	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/SCK1/MISOA/SDA-DS/IRQ7	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/ MTIOC4B/SCK1/TXD3/SMOSI3/SSDA3/ MISOA-C/SDA2/IRQ7/COMP2
24	P16/MTIOC3C/MTIOC3D/ TMO2/TXD1/SMOSI1/SSDA1/MOSIA/ SCL-DS/IRQ6/RTCOUT/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/RTCOUT(注 4)/ TXD1/SMOSI1/SSDA1/RXD3/ SMISO3/SSCL3/MOSIA-C/SCL2/IRQ6/ADTRG0#
25	P15/MTIOC0B/MTCLKB/TMCi2/RXD1/SMISO1/ SSCL1/IRQ5	P15/MTIOC0B/MTCLKB/TMCi2/RXD1/SMISO1/ SSCL1/SCK3/CRX0-C/IRQ5/CMPC20
26	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/RTS1#/ SS1#/IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/ RTS1#/SS1#/CTX0-C/IRQ4/CVREFC2
27	P13/MTIOC0B/TMO3/SDA/IRQ3	P13/MTIOC0B/TMO3SDA0/IRQ3
28	P12/TMCi1/SCL/IRQ2	P12/MTIC5U/TMCi1/SCL0/IRQ2
29	PH3/TMCi0	PH3/MTIOC4D/TMCi0
30	PH2/TMRI0/IRQ1	PH2/MTIOC4C/TMRI0/TOC1/IRQ1
31	PH1/TMO0/IRQ0	PH1/MTIOC3D/TMO0/TIC1/IRQ0/ADST0
32	PH0/CACREF	PH0/MTIOC3B/CACREF/ADTRG0#

80 ピン LFQFP	RX210	RX660
33	P55/MTIOC4D/TMO3	P55/MTIOC4D/MTIOC4A/TMO3/CRX0-D/IRQ10
34	P54/MTIOC4B/TMCI1	P54/MTIOC4B/TMCI1/CTX0-D/IRQ4
35	PC7/MTIOC3A/TMO2/MTCLKB/TXD8/SMOSI8/ SSDA8/MISOA/CACREF	UB/PC7/MTIOC3A/MTCLKB/ TMO2/CACREF/TOC0/TXD8/SMOSI8/SSDA8/ SMOSI10/SSDA10/TXD10/TXD010-C/ SMOSI010-C/SSDA010-C/MISOA-A/IRQ14
36	PC6/MTIOC3C/MTCLKA/TMCI2/RXD8/ SMISO8/SSCL8/MOSIA	PC6/MTIOC3C/MTCLKA/ TMCI2/TIC0/RXD8/SMISO8/SSCL8/SMISO10/ SSCL10/RXD10/RXD010-C/ SMISO010-C/SSCL010-C/MOSIA-A/IRQ13
37	PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/RSPCKA	PC5/MTIOC3B/MTCLKD/ TMRI2/MTIOC0C/SCK8/SCK10/ SCK010-C/RSPCKA-A/PMC0/IRQ5
38	PC4/MTIOC3D/MTCLKC/TMCI1/ POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0	PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/ MTIOC0A/SCK5/CTS8#/RTS8#/SS8#/SS10#/ CTS10#/RTS10#/CTS010-B/ RTS010-B/SS010-B/DE010-B/ SSLA0-A/PMC0/IRQ12
39	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5	PC3/MTIOC4D/TXD5/SMOSI5/ SSDA5/PMC0/IRQ11
40	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/SSLA3	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/ TXDB011-A/SSLA3-A/IRQ10
41	PB7/MTIOC3B/TXD9/SMOSI9/SSDA9	PB7/MTIOC3B/TXD9/SMOSI9/SSDA9/SMOSI11/ SSDA11/TXD11/TXD011-B/SMOSI011-B/ SSDA011-B/IRQ15
42	PB6/MTIOC3D/RXD9/SMISO9/SSCL9	PB6/MTIOC3D/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/RXD11/ RXD011-B/SMISO011-B/SSCL011-B/IRQ6
43	PB5/MTIOC2A/MTIOC1B/TMRI1/POE1#/SCK9	PB5/MTIOC2A/MTIOC1B/TMRI1/POE4#/TOC2/ SCK9/SCK11/SCK011-B/IRQ13
44	PB4/CTS9#/RTS9#/SS9#	PB4/CTS9#/RTS9#/SS9#/SS11#/CTS11#/ RTS11#/CTS011-B/RTS011-B/ SS011-B/DE011-B/IRQ4
45	PB3/MTIOC0A/MTIOC4A/TMO0/POE3#/SCK6	PB3/MTIOC0A/MTIOC4A/ TMO0/POE11#/TIC2/SCK4/SCK6/PMC0/IRQ3
46	PB2/CTS6#/RTS6#/SS6#	PB2/CTS4#/RTS4#/SS4#/ CTS6#/RTS6#/SS6#/IRQ2
47	PB1/MTIOC0C/MTIOC4C/TMCI0/TXD6/SMOSI6/ SSDA6/IRQ4-DS	PB1/MTIOC0C/MTIOC4C/ TMCI0/TXD4/SMOSI4/SSDA4/TXD6/SMOSI6/ SSDA6/IRQ4-DS/COMP1
48	VCC	VCC
49	PB0/MTIC5W/RXD6/SMISO6/SSCL6/RSPCKA	PB0/MTIC5W/MTIOC3D/RXD4/SMISO4/SSCL4/ RXD6/SMISO6/SSCL6/RSPCKA-C/IRQ12
50	VSS	VSS
51	PA6/MTIC5V/MTCLKB/TMCI3/ POE2#/CTS5#/RTS5#/SS5#/MOSIA	PA6/MTIC5V/MTCLKB/TMCI3/POE10#/ MTIOC3D/MTIOC6B/CTS5#/RTS5#/SS5#/ CTS12#/RTS12#/SS12#/MOSIA-B/IRQ14
52	PA5/RSPCKA	PA5/MTIOC6B/RSPCKA-B/IRQ5
53	PA4/MTIC5U/MTCLKA/TMRI0/TXD5/SMOSI5/ SSDA5/SSLA0/IRQ5-DS/CVREFB1	PA4/MTIC5U/MTCLKA/TMRI0/MTIOC4C/ MTIOC7C/TXD5/SMOSI5/SSDA5/TXD12/ SMOSI12/SSDA12/TXD12/SIOX12/ SSLA0-B/IRQ5-DS/CVREFC1/ADST0

80 ピン LFQFP	RX210	RX660
54	PA3/MTIOC0D/MTCLKD/RXD5/SMISO5/SSCL5/ IRQ6-DS/ CMPB1	PA3/MTIOC0D/MTCLKD/ MTIC5V/MTIOC4D /RXD5/SMISO5/SSCL5/ IRQ6-DS/ CMPC10
55	PA2/RXD5/SMISO5/SSCL5/ SSLA3	PA2/ MTIOC7A /RXD5/SMISO5/SSCL5/ RXD12/ SMISO12/SSCL12/RDX12/SSLA3-B/IRQ10
56	PA1/MTIOC0B/MTCLKC/SCK5/ SSLA2/CVREFA	PA1/MTIOC0B/MTCLKC/ MTIOC7B/MTIOC3B/SCK5/SCK12/ SSLA2-B/IRQ11/ADTRG0#
57	PA0/MTIOC4A/ SSLA1 /CACREF	PA0/MTIOC4A/CACREF/ MTIOC6D/ SSLA1-B/IRQ0
58	PE5/MTIOC4C/MTIOC2B/IRQ5/AN013	PE5/MTIOC4C/MTIOC2B/IRQ5/AN013/ COMP0
59	PE4/MTIOC4D/MTIOC1A/AN012/ CMPA2	PE4/MTIOC4D/MTIOC1A/ MTIOC4A/MTIOC7D/ IRQ12/AN012
60	PE3/MTIOC4B/POE8#/CTS12#/RTS12#/SS12#/ AN011/ CMPA1	PE3/MTIOC4B/POE8#/ MTIOC1B/TOC3 /CTS12#/ RTS12#/ SS12#/IRQ11/AN011
61	PE2/MTIOC4A/RXD12/RDX12/SMISO12/ SSCL12/IRQ7-DS/AN010/ CVREFB0	PE2/MTIOC4A/ MTIOC7A/ TIC3 /RXD12/SMISO12/SSCL12/RDX12/ IRQ7-DS/AN010/ CVREFC0
62	PE1/MTIOC4C/TXD12/ TXDX12/SIOX12/ SMOSI12/SSDA12/AN009/ CMPB0	PE1/MTIOC4C/ MTIOC3B /TXD12/SMOSI12/ SSDA12/ TXDX12/SIOX12/IRQ9/AN009/CMPC00
63	PE0/SCK12/AN008	PE0/ MTIOC3D /SCK12/ IRQ8/AN008
64	PD2/MTIOC4D/IRQ2	PD2/MTIOC4D/ TIC2/CRX0-B/IRQ2/AN018
65	PD1/MTIOC4B/IRQ1	PD1/MTIOC4B/ POE0#/CTX0-B/IRQ1/AN017
66	PD0/IRQ0	PD0/ POE4#/IRQ0/AN016
67	P47/AN007	P47/ IRQ15-DS/AN007
68	P46/AN006	P46/ IRQ14-DS/AN006
69	P45/AN005	P45/ IRQ13-DS/AN005
70	P44/AN004	P44/ IRQ12-DS/AN004
71	P43/AN003	P43/ IRQ11-DS/AN003
72	P42/AN002	P42/ IRQ10-DS/AN002
73	P41/AN001	P41/ IRQ9-DS/AN001
74	VREFL0	VREFL0/ PJ7
75	P40/AN000	P40/ IRQ8-DS/AN000
76	VREFH0	VREFH0/ PJ6
77	AVCC0	AVCC0
78	P07/ADTRG0#	P07/ IRQ15/ADTRG0#
79	AVSS0	AVSS0
80	P05/DA1	P05/ IRQ13/DA1

注 1. これら端子の入出力バッファの電源は AVCC0 です。

注 2. サブクロック発振器のない製品にはありません。

注 3. サブクロック発振器のある製品にはありません。

注 4. サブクロック発振器のない製品では使用できません

3.4 64 ピンパッケージ

表 3.4 に 64 ピンパッケージ端子機能の比較を示します。

表 3.4 64 ピンパッケージ端子機能の比較

64 ピン LFQFP/ LQFP	RX210	RX660
1	P03/DA0	P03/ IRQ11 /DA0
2	VCL	VCL
3	MD/FINED	MD/FINED/ PN6
4	XCIN	XCIN (注 2)/ PH7 (注 3)
5	XCOUT	XCOUT (注 2)/ PH6 (注 3)
6	RES#	RES#
7	XTAL/P37	XTAL/P37/ IRQ4
8	VSS	VSS
9	EXTAL/P36	EXTAL/P36/ IRQ5
10	VCC	VCC
11	P35/NMI	P35/NMI
12	P32/MTIOC0C/TMO3/TXD6/SMOSI6/SSDA6/ IRQ2-DS/RTCCOUT/RTCIC2	P32/MTIOC0C/TMO3/RTCIC2(注 4)/ RTCCOUT(注 4)/ POE0# / POE10# /TXD6/ SMOSI6/SSDA6/ CTX0-A /IRQ2-DS
13	P31/MTIOC4D/TMCI2/ CTS1#/RTS1#/SS1#/IRQ1-DS/RTCIC1	P31/MTIOC4D/TMCI2/RTCIC1(注 4)/CTS1#/ RTS1#/SS1#/IRQ1-DS
14	P30/MTIOC4B/TMRI3/POE8#/RXD1/SMISO1/ SSCL1/IRQ0-DS/RTCIC0	P30/MTIOC4B/TMRI3/RTCIC0(注 4)/POE8#/ RXD1/SMISO1/ SSCL1/IRQ0-DS/ COMP3
15	P27/MTIOC2B/TMCI3/SCK1	P27/MTIOC2B/TMCI3/SCK1/ IRQ7 / CVREFC3
16	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1	P26/MTIOC2A/TMO1/TXD1/SMOSI1/ SSDA1/ CTS3# / RTS3# / SS3# / IRQ6 / CMPC30
17	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/SCK1/ MISOA / SDA-DS /IRQ7	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/ MTIOC4B /SCK1/ TXD3 / SMOSI3 / SSDA3 / MISOA-C / SDA2 /IRQ7/ COMP2
18	P16/MTIOC3C/MTIOC3D/TMO2/TXD1/SMOSI1/ SSDA1/ MOSIA / SCL-DS /IRQ6/ RTCCOUT / ADTRG0#	P16/MTIOC3C/MTIOC3D/ TMO2/ RTCCOUT (注 4)/ TXD1/SMOSI1/SSDA1/ RXD3 / SMISO3 / SSCL3 / MOSIA-C / SCL2 /IRQ6/ADTRG0#
19	P15/MTIOC0B/MTCLKB/TMCI2/RXD1/SMISO1/ SSCL1/IRQ5	P15/MTIOC0B/MTCLKB/ TMCI2/RXD1/SMISO1/SSCL1/ SCK3 / CRX0-C /IRQ5/ CMPC20
20	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/RTS1#/ SS1#/IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/RTS1#/ SS1#/ CTX0-C /IRQ4/ CVREFC2
21	PH3/TMCI0	PH3/ MTIOC4D /TMCI0
22	PH2/TMRI0/IRQ1	PH2/ MTIOC4C /TMRI0/ TOC1 /IRQ1
23	PH1/TMO0/IRQ0	PH1/ MTIOC3D /TMO0/ TIC1 /IRQ0/ ADST0
24	PH0/CACREF	PH0/ MTIOC3B /CACREF/ ADTRG0#
25	P55/MTIOC4D/TMO3	P55/MTIOC4D/ MTIOC4A /TMO3/ CRX0-D /IRQ10
26	P54/MTIOC4B/TMCI1	P54/MTIOC4B/TMCI1/ CTX0-D /IRQ4
27	PC7/MTIOC3A/TMO2/MTCLKB/TXD8/SMOSI8/ SSDA8/ MISOA /CACREF	UB /PC7/MTIOC3A/MTCLKB/ TMO2/CACREF/ TOC0 /TXD8/SMOSI8/SSDA8/ SMOSI10 / SSDA10 / TXD10 / TXD010-C / SMOSI010-C / SSDA010-C / MISOA-A /IRQ14

64 ピン LFQFP/ LQFP	RX210	RX660
28	PC6/MTIOC3C/MTCLKA/TMC12/RXD8/SMISO8/ SSCL8/ MOSIA	PC6/MTIOC3C/MTCLKA/ TMC12/ TIC0 /RXD8/SMISO8/SSCL8/ SMISO10 / SSCL10 /RXD10/RXD010-C/ SMISO010-C / SSCL010-C / MOSIA-A /IRQ13
29	PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/ RSPCKA	PC5/MTIOC3B/MTCLKD/ TMRI2/ MTIOC0C /SCK8/ SCK10 / SCK010-C / RSPCKA-A / PMC0 /IRQ5
30	PC4/MTIOC3D/MTCLKC/TMC11/ POE0#/SCK5/CTS8#/RTS8#/SS8#/ SSLA0	PC4/MTIOC3D/MTCLKC/TMC11/POE0#/ MTIOC0A /SCK5/CTS8#/RTS8#/SS8#/ SS10 #/ CTS10 #/ RTS10 #/ CTS010 #-B/ RTS010 #-B/ SS010 #-B/ DE010 -B/ SSLA0-A / PMC0 /IRQ12
31	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5/ PMC0 / IRQ11
32	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/ SSLA3	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/ TXDB011-A / SSLA3-A /IRQ10
33	PB7/MTIOC3B/TXD9/SMOSI9/SSDA9	PB7/MTIOC3B/TXD9/SMOSI9/SSDA9/ SMOSI11 / SSDA11 /TXD11/TXD011-B/ SMOSI011-B / SSDA011-B /IRQ15
34	PB6/MTIOC3D/RXD9/SMISO9/SSCL9	PB6/MTIOC3D/RXD9/SMISO9/ SSCL9/ SMISO11 / SSCL11 /RXD11/ RXD011-B / SMISO011-B / SSCL011-B /IRQ6
35	PB5/MTIOC2A/MTIOC1B/ TMRI1/ POE1 #/SCK9	PB5/MTIOC2A/MTIOC1B/TMRI1/ POE4 #/ TOC2 / SCK9/ SCK11 / SCK011-B /IRQ13
36	PB3/MTIOC0A/MTIOC4A/TMO0/ POE3 #/SCK6	PB3/MTIOC0A/MTIOC4A/ TMO0/ POE11 #/ TIC2 / SCK4 /SCK6/ PMC0 /IRQ3
37	PB1/MTIOC0C/MTIOC4C/ TMC10/TXD6/SMOSI6/SSDA6/IRQ4-DS	PB1/MTIOC0C/MTIOC4C/ TMC10/ TXD4 / SMOSI4 / SSDA4 /TXD6/SMOSI6/ SSDA6/IRQ4-DS/ COMP1
38	VCC	VCC
39	PB0/MTIC5W/RXD6/SMISO6/SSCL6/ RSPCKA	PB0/MTIC5W/ MTIOC3D /RXD4/ SMISO4 / SSCL4 / RXD6/SMISO6/SSCL6/ RSPCKA-C /IRQ12
40	VSS	VSS
41	PA6/MTIC5V/MTCLKB/TMC13/ POE2 #/CTS5#/RTS5#/SS5#/ MOSIA	PA6/MTIC5V/MTCLKB/TMC13/ POE10 #/ MTIOC3D / MTIOC6B /CTS5#/RTS5#/SS5#/ CTS12 #/ RTS12 #/ SS12 #/ MOSIA-B /IRQ14
42	PA4/MTIC5U/MTCLKA/TMRI0/TXD5/SMOSI5/ SSDA5/ SSLA0 /IRQ5-DS/ CVREFB1	PA4/MTIC5U/MTCLKA/TMRI0/ MTIOC4C / MTIOC7C /TXD5/SMOSI5/SSDA5/ TXD12 / SMOSI12 / SSDA12 / TXDX12 / SIOX12 / SSLA0-B /IRQ5-DS/ CVREFC1 / ADST0
43	PA3/MTIOC0D/MTCLKD/RXD5/SMISO5/SSCL5/ IRQ6-DS/ CMPB1	PA3/MTIOC0D/MTCLKD/ MTIC5V / MTIOC4D /RXD5/SMISO5/SSCL5/ IRQ6-DS/ CMPC10
44	PA1/MTIOC0B/MTCLKC/SCK5/ SSLA2 / CVREFA	PA1/MTIOC0B/MTCLKC/ MTIOC7B / MTIOC3B /SCK5/ SCK12 / SSLA2-B /IRQ11/ ADTRG0 #
45	PA0/MTIOC4A/ SSLA1 /CACREF	PA0/MTIOC4A/CACREF/ MTIOC6D / SSLA1-B /IRQ0
46	PE5/MTIOC4C/MTIOC2B/IRQ5/AN013	PE5/MTIOC4C/MTIOC2B/IRQ5/AN013/ COMP0
47	PE4/MTIOC4D/MTIOC1A/AN012/ CMPA2	PE4/MTIOC4D/MTIOC1A/ MTIOC4A / MTIOC7D /IRQ12/AN012

64 ピン LFQFP/ LQFP	RX210	RX660
48	PE3/MTIOC4B/POE8#/CTS12#/RTS12#/SS12#/AN011/ CMPA1	PE3/MTIOC4B/POE8#/ MTIOC1B / TOC3 /CTS12#/RTS12#/SS12#/ IRQ11 /AN011
49	PE2/MTIOC4A/RXD12/RDX12/SMISO12/SSCL12/IRQ7-DS/AN010/CVREFB0	PE2/MTIOC4A/ MTIOC7A / TIC3 /RXD12/SMISO12/SSCL12/RDX12/IRQ7-DS/AN010/CVREFC0
50	PE1/MTIOC4C/TXD12/TDX12/SIOX12/SMOSI12/SSDA12/AN009/CMPB0	PE1/MTIOC4C/ MTIOC3B /TXD12/SMOSI12/SSDA12/TDX12/SIOX12/ IRQ9 /AN009/ CMPC00
51	PE0/SCK12/AN008	PE0/ MTIOC3D /SCK12/ IRQ8 /AN008
52	VREFL	P47/ IRQ15-DS /AN007
53	P46/AN006	P46/ IRQ14-DS /AN006
54	VREFH	P45 / IRQ13-DS /AN005
55	P44/AN004	P44/ IRQ12-DS /AN004
56	P43/AN003	P43/ IRQ11-DS /AN003
57	P42/AN002	P42/ IRQ10-DS /AN002
58	P41/AN001	P41/ IRQ9-DS /AN001
59	VREFL0	VREFL0/ PJ7
60	P40/AN000	P40/ IRQ8-DS /AN000
61	VREFH0	VREFH0/ PJ6
62	AVCC0	AVCC0
63	P05 / DA1	P07 / IRQ15 / ADTRG0#
64	AVSS0	AVSS0

注 1. これら端子の入出力バッファの電源は AVCC0 です。

注 2. サブクロック発振器のない製品にはありません。

注 3. サブクロック発振器のある製品にはありません。

注 4. PC0、PC1 は、ポート切り替え機能選択時のみ有効です。

注 5. サブクロック発振器のない製品では使用できません

3.5 48 ピンパッケージ

表 3.5 に 48 ピンパッケージ端子機能の比較を示します。

表 3.5 48 ピンパッケージ端子機能の比較

48 ピン LFQFP/ HWQFN	RX210	RX660
1	VCL	VCL
2	MD/FINED	MD/FINED/PN6
3	RES#	RES#
4	XTAL/P37	XTAL/P37/IRQ4
5	VSS	VSS
6	EXTAL/P36	EXTAL/P36/IRQ5
7	VCC	VCC
8	P35/NMI	P35/NMI
9	P31/MTIOC4D/TMCi2/CTS1#/RTS1#/SS1#/ IRQ1-DS	P31/MTIOC4D/TMCi2/ CTS1#/RTS1#/SS1#/IRQ1-DS
10	P30/MTIOC4B/TMRI3/POE8#/RXD1/SMISO1/ SSCL1/IRQ0-DS	P30/MTIOC4B/POE8#/RXD1/SMISO1/SSCL1/ IRQ0-DS/COMP3
11	P27/MTIOC2B/TMCi3/SCK1	P27/MTIOC2B/SCK1/IRQ7/CVREFC3
12	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1	P26/MTIOC2A/TMO1/TXD1/SMOSI1/ SSDA1/CTS3#/RTS3#/SS3#/IRQ6/CMPC30
13	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/SCK1/MISOA/SDA-DS/IRQ7	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/ MTIOC4B/SCK1/TXD3/SMOSI3/SSDA3/ MISOA-C/SDA2/IRQ7/COMP2
14	P16/MTIOC3C/MTIOC3D/TMO2/TXD1/SMOSI1/ SSDA1/MOSIA/SCL-DS/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/ TXD1/SMOSI1/SSDA1/RXD3/ SMISO3/SSCL3/MOSIA-C/SCL2/IRQ6/ADTRG0#
15	P15/MTIOC0B/MTCLKB/TMCi2/RXD1/SMISO1/ SSCL1/IRQ5	P15/MTIOC0B/MTCLKB/ TMCi2/RXD1/SMISO1/SSCL1/SCK3/ CRX0-C/IRQ5/CMPC20
16	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/RTS1#/ SS1#/IRQ4	P14/MTIOC3A/MTCLKA/ TMRI2/CTS1#/RTS1#/SS1#/ CTX0-C/IRQ4/CVREFC2
17	PH3/TMCi0	PH3/MTIOC4D/TMCi0
18	PH2/TMRI0/IRQ1	PH2/MTIOC4C/TMRI0/TOC1/IRQ1
19	PH1/TMO0/IRQ0	PH1/MTIOC3D/TMO0/TIC1/IRQ0/ADST0
20	PH0/CACREF	PH0/MTIOC3B/CACREF/ADTRG0#
21	PC7/MTIOC3A/TMO2/MTCLKB/TXD8/SMOSI8/ SSDA8/MISOA/CACREF	UB/PC7/MTIOC3A/MTCLKB/ TMO2/CACREF/TOC0/TXD8/SMOSI8/SSDA8/ SMOSI10/SSDA10/TXD10/TXD010-C/ SMOSI010-C/SSDA010-C/MISOA-A/IRQ14
22	PC6/MTIOC3C/MTCLKA/TMCi2/RXD8/SMISO8/ SSCL8/MOSIA	PC6/MTIOC3C/MTCLKA/ TMCi2/TIC0/RXD8/SMISO8/SSCL8/SMISO10/ SSCL10/RXD10/RXD010-C/ SMISO010-C/SSCL010-C/MOSIA-A/IRQ13
23	PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/RSPCKA	PC5/MTIOC3B/MTCLKD/ TMRI2/MTIOC0C/SCK8/SCK10/ SCK010-C/RSPCKA-A/PMC0/IRQ5

48 ピン LFQFP/ HWQFN	RX210	RX660
24	PC4/MTIOC3D/MTCLKC/TMCI1/ POE0#/SCK5/CTS8#/RTS8#/SS8#/ SSLA0	PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/ MTIOC0A /SCK5/CTS8#/RTS8#/SS8#/ SS10# / CTS10# /RTS10#/CTS010#-B/ RTS010#-B/SS010#-B/DE010-B/ SSLA0-A /PMC0/IRQ12
25	PB5/MTIOC2A/MTIOC1B/ TMRI1/ POE1#	PB5/MTIOC2A/MTIOC1B/TMRI1/ POE4# / TOC2 / IRQ13
26	PB3/MTIOC0A/MTIOC4A/TMO0/ POE3# /SCK6	PB3/MTIOC0A/MTIOC4A/ TMO0/ POE11# / TIC2 / SCK4 /SCK6/ PMC0 / IRQ3
27	PB1/MTIOC0C/MTIOC4C/ TMCI0/TXD6/SMOSI6/SSDA6/IRQ4-DS	PB1/MTIOC0C/MTIOC4C/ TMCI0/ TXD4 / SMOSI4 / SSDA4 /TXD6/SMOSI6/ SSDA6/IRQ4-DS/ COMP1
28	VCC	VCC
29	PB0/MTIC5W/RXD6/SMISO6/SSCL6/ RSPCKA	PB0/MTIC5W/ MTIOC3D / RXD4 / SMISO4 / SSCL4 / RXD6/SMISO6/SSCL6/ RSPCKA-C / IRQ12
30	VSS	VSS
31	PA6/MTIC5V/MTCLKB/TMCI3/ POE2# /CTS5#/RTS5#/SS5#/ MOSIA	PA6/MTIC5V/MTCLKB/ POE10# / MTIOC3D /CTS5#/RTS5#/SS5#/ CTS12# /RTS12#/ SS12# / MOSIA-B / IRQ14
32	PA4/MTIC5U/MTCLKA/TMRI0/TXD5/SMOSI5/ SSDA5/ SSLA0 /IRQ5-DS/ CVREFB1	PA4/MTIC5U/MTCLKA/ TMRI0/ MTIOC4C / MTIOC7C /TXD5/SMOSI5/ SSDA5/ TXD12 / SMOSI12 / SSDA12 / TXDX12 / SIOX12 / SSLA0-B /IRQ5-DS/ CVREFC1 / ADST0
33	PA3/MTIOC0D/MTCLKD/RXD5/SMISO5/SSCL5/ IRQ6-DS/ CMPB1	PA3/MTIOC0D/MTCLKD/ MTIC5V / MTIOC4D /RXD5/SMISO5/SSCL5/ IRQ6-DS/ CMPC10
34	PA1/MTIOC0B/MTCLKC/SCK5/ SSLA2 / CVREFA	PA1/MTIOC0B/MTCLKC/ MTIOC7B / MTIOC3B /SCK5/ SCK12 / SSLA2-B / IRQ11 / ADTRG0#
35	PE4/MTIOC4D/MTIOC1A/AN012/ CMPA2	PE4/MTIOC4D/MTIOC1A/ MTIOC4A / MTIOC7D / IRQ12 /AN012
36	PE3/MTIOC4B/POE8#/CTS12#/RTS12#/AN011/ CMPA1	PE3/MTIOC4B/POE8#/ MTIOC1B / TOC3 /CTS12#/RTS12#/ SS12# / IRQ11 /AN011
37	PE2/MTIOC4A/RXD12/RDX12/SSCL12/ IRQ7-DS/AN010/ CVREFB0	PE2/MTIOC4A/ MTIOC7A / TIC3 /RXD12/SMISO12/SSCL12/RDX12/ IRQ7-DS/AN010/ CVREFC0
38	PE1/MTIOC4C/TXD12/TDX12/SIOX12/ SSDA12/AN009/ CMPB0	PE1/MTIOC4C/ MTIOC3B /TXD12/ SMOSI12 / SSDA12/TDX12/SIOX12/ IRQ9 /AN009/ CMPC00
39	VREFL	P47 / IRQ15-DS /AN007
40	P46/AN006	P46/ IRQ14-DS /AN006
41	VREFH	P45 / IRQ13-DS /AN005
42	P42/AN002	P42/ IRQ10-DS /AN002
43	P41/AN001	P41/ IRQ9-DS /AN001
44	VREFL0	VREFL0/ PJ7
45	P40/AN000	P40/ IRQ8-DS /AN000
46	VREFH0	VREFH0/ PJ6
47	AVCC0	AVCC0
48	AVSS0	AVSS0

4. 移行の際の留意点

RX660 グループと RX210 グループの相違について、いくつかの留意点があります。
ソフトウェアに関する留意点を「4.1 機能設計の留意点」で説明します。

4.1 機能設計の留意点

RX210 グループで動作するソフトウェアは RX660 グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電気的特性などが異なる場合があるため、十分に評価してください。

以下に RX660 グループと RX210 グループで異なる機能の設定に関し、ソフトウェアでの留意点について説明します。

モジュールおよび機能の相違点については「2.仕様の概要比較」を参照してください。

詳細は「5.参考ドキュメント」のユーザーズマニュアルハードウェア編を参照してください。

4.1.1 VCL 端子(外付け容量)

RX660 グループの VCL 端子に接続する内部電源安定用の平滑コンデンサは 0.47 μ F の容量を使用してください。

4.1.2 メインクロック発振器

RX660 グループの EXTAL 端子、XTAL 端子に発振子を接続する場合、
発振子周波数：8MHz～24MHz の発振子を接続してください。

4.1.3 ブートモード(FINE インタフェース)への遷移

RX660 グループでは、MD 端子を Low でリセット解除後、20～100msec 以内に High へ切り替えることでブートモード(FINE インタフェース)に遷移します。
動作モードの詳細につきましては、「5 参考ドキュメント」の
RX660 グループユーザーズマニュアル ハードウェア編を参照してください。

4.1.4 シリアルコミュニケーションインタフェース RTS2#端子

シリアルコミュニケーションインタフェースの RTS2#端子は、RX210 グループでは P54 に、
RX660 グループでは P54、PJ5 にマルチプレクスされています。設計の際は注意してください。

4.1.5 シリアルコミュニケーションインタフェース RTS10#端子

シリアルコミュニケーションインタフェースの RTS10#端子は、RX210 グループでは P83 に、
RX660 グループでは PC4 にマルチプレクスされています。設計の際は注意してください。

4.1.6 シリアルコミュニケーションインタフェース RTS11#端子

シリアルコミュニケーションインタフェースの RTS11#端子は、RX210 グループでは P74 に、
RX660 グループでは PB4 にマルチプレクスされています。設計の際は注意してください。

4.1.7 シリアルコミュニケーションインタフェース RTS12#端子

シリアルコミュニケーションインタフェースの RTS12#端子は、RX210 グループでは PE3 に、
RX660 グループでは PA6、PE3 にマルチプレクスされています。設計の際は注意してください。

4.1.8 モード設定端子

リセット解除時のモード設定端子は、RX210 グループでは MD 端子と PC7 端子ですが、RX660
グループでは MD 端子と UB 端子となっています

4.1.9 選択型割り込み

RX660 グループでは選択型割り込み機能が追加されています。割り込みベクタ番号 128 ~ 255 には、複数の周辺モジュールの割り込み要因から任意の 1 つを選択して割り当てることができます。周辺モジュールの動作クロックにより、選択型割り込み B と選択型割り込み A に分類されます。選択型割り込み機能の詳細につきましては、「5 参考ドキュメント」の RX660 グループ ユーザーズマニュアル ハードウェア編を参照してください。

4.1.10 フラッシュメモリのコマンド使用方法

RX210 グループでは、FCU に FCU コマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。RX660 グループでは、ROM のプログラム/イレーズ用の専用シーケンサのモードへ移行して、FACI コマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。

表 4.1 表 4.1 に FCU コマンドと FACI コマンドの仕様比較を示します。

表 4.1 FCU コマンドとソフトウェアコマンドの仕様比較

項目	FCU コマンド(RX210)	FACI コマンド(RX660)
コマンド発行領域	プログラム/イレーズ用アドレス (00F8 0000h~00FF FFFFh)	-
使用可能コマンド	• P/E ノーマルモード移行 • ステータスリードモード移行 • ロックビットリードモード移行 (ロックビットリード 1) • 周辺クロック通知 • プログラム • ブロックイレーズ • P/E サスペンド • P/E レジューム • ステータスレジスタクリア • ロックビットリード 2/ブランク チェック	• プログラム • ブロックイレーズ • 強制終了 • ブランクチェック • コンフィギュレーション設定 • ロックビットプログラム • P/E サスペンド • P/E レジューム • ステータスクリア

4.1.11 クロック周波数設定

RX660 グループではシステムクロック(ICLK)、周辺モジュールクロック A、B、D(PCLKA,PCLKB,PCLKD)を以下の範囲に収まるように設定する必要があります

- $PCLKA \geq PCLKB$
- $PCLKB : PCLKD = 1 : 1 \text{ or } 2 : 1 \text{ or } 4 : 1 \text{ or } 1 : 2$

4.1.12 電圧レベル設定

RX660 グループでは、動作電圧に応じて動作モードの電圧レベル設定レジスタ(VOLSR)、電圧検出回路の電圧検出レベル選択レジスタ(LVDLVLR)、オプション設定メモリのオプション機能選択レジスタ 1(OFS1)を適切な値に変更する必要があります。プログラムで必ず設定してください。

4.1.13 RIIC 動作電圧設定

RX660 グループで RIIC を使用する場合、スロープ特性を保つために、電源電圧範囲を指定する必要があります。初期値は VCC が 4.5V 以上の設定になっています。4.5V 未満で使用する場合、RIIC を動作させる前に電圧範囲を変更してください。詳細は、「RX660 グループ ユーザーズマニュアル ハードウェア編」で、VOLSR.RICVLS ビットを参照してください。

4.1.14 オプション設定メモリ

RX210 グループでは、ID コードプロテクト、オンチップデバッグの ID コードプロテクトは ROM に配置されていますが、RX660 グループではオプション設定メモリに配置されています。設定方法が異なるため、注意してください。

4.1.15 PLL 回路

PLL 回路の通倍率は、RX210 グループで 8~25 通倍、RX660 グループで 10~30 通倍(0.5 刻み)です。PLL 回路を使用するには、PLL.CR.STC ビットに設定値を適切な値に変更してください。

4.1.16 例外ベクタテーブル

RX210 グループのベクタテーブルの配置アドレスは固定ですが、RX660 グループでは例外テーブルレジスタ(EXTB)に設定した値を先頭アドレスとして、ベクタテーブルを可変に配置できます。

4.1.17 レジスタ退避バンク内 RAM の自己診断に関する注意事項

RX660 グループのレジスタ退避バンクは RAM で構成されています。レジスタ退避バンクにはバッファが搭載されているため、SAVE 命令で書き込みを行った後に同一バンクから RSTR 命令で読み出しを行うと、RAM のメモリセルではなくバッファのデータが読み出されることがあります。レジスタ退避バンク内 RAM の自己診断を行う場合、バッファのデータを読み出さないように、以下の手順で書いたデータの確認を実施してください。

- (1) 診断対象のバンクに SAVE 命令でデータを書く
- (2) (1)のバンクとは異なるバンクに、SAVE 命令でデータを書く
- (3) (1)のバンクから RSTR 命令でデータを読む

4.1.18 コンペア機能制約

RX660 グループの 12 ビット A/D コンバータのコンペア機能には、以下の制約があります。

1. 自己診断機能およびダブルトリガモードの使用は禁止です。
(ADRD、ADDBLDR、ADDBLDRA、ADDBLDRB はコンペア機能対象外です。)
2. マッチ / アンマッチイベント出力を使用する場合は、シングルスキャンモードを設定してください。
3. ウィンドウ A で温度センサか内部基準電圧選択時は、ウィンドウ B の動作は禁止です。
4. ウィンドウ B で温度センサか内部基準電圧選択時は、ウィンドウ A の動作は禁止です。
5. ウィンドウ A とウィンドウ B で同一 CH は設定禁止です。
6. High 側基準値 $\geq$ Low 側基準値となるように設定してください。

4.1.19 MOSCWTCR レジスタ

RX210 グループはメインクロックをカウントし、RX660 グループは LOCO クロックをカウントします。

4.1.20 I2C バスインタフェースのノイズ除去

RX210 グループでは、SCL、SDA ラインにアナログノイズフィルタを内蔵していますが、RX660 グループではアナログノイズフィルタを内蔵していません。

4.1.21 ポート方向レジスタ(PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。

4.1.22 カウンタ停止時の MTIOC 端子出力レベル

MTIOC 端子を出力状態で動作中に、TSTRA、TSTR の CSTn ビットに“0”を書くとカウンタが停止します。このとき、RX660 グループの相補 PWM モード/リセット同期 PWM モードでは、MTIOC 端子から TOCR1A レジスタまたは TOCR2A レジスタで設定した初期出力レベルが出力されます。相補 PWM モード/リセット同期 PWM モード以外では、MTIOC 端子のアウトプットコンペア出力レベルは保持されます。CSTn ビットが“0”の状態では TIOR レジスタへの書き込みを行うと、設定した初期出力値に端子の出力レベルが更新されます。

4.1.23 相補 PWM モード時の A/D 変換開始要求

RX660 グループにおいて相補 PWM モード時は PWM 波形を生成するため、MTU4.TGRA(MTU7.TGRA)は MTU4.TCNT(MTU7.TCNT)だけではなく、MTU3.TCNT(MTU6.TCNT)や TCNTSA(TCNTSB)ともコンペアマッチの検出を行っています。そのため、MTU3.TCNT(MTU6.TCNT)や TCNTSA(TCNTSB)とコンペアマッチが起こった際も TRGA4N(TRGA7N)を生成します。MTU3、MTU4(MTU6、MTU7)を相補 PWM モードで動作させて、A/D 変換の開始要求を行う場合は MTU4.TCNT(MTU7.TCNT)と MTU4.TADCORA/TADCORB(MTU7.TADCORA/TADCORB)とのコンペアマッチによる A/D 変換開始要求を使用してください。

4.1.24 MTU 端子非選択時のハイインピーダンス制御

RX660 グループにおいて POECR1、POECR2 レジスタで MTU 端子のハイインピーダンス制御を有効にしているときに制御条件を満たすと、MTU 機能がマルチプレクスされている端子は MTU 機能を選択していない場合でも、出力がハイインピーダンスになります。意図せず端子の出力がハイインピーダンスになるのを避けるため、MPC の PmnPFS レジスタで選択した MTU 端子と、POE3 の端子選択レジスタで選択した MTU 端子が一致するように設定を行ってください。

4.1.25 A/D スキャン変換終了割り込みの発生

RX660 グループではソフトウェアトリガでスキャンを開始した場合は、ダブルトリガモードを選択した場合であっても、スキャンが終了した時に ADIE ビットが“1”に設定されていると A/D スキャン変換終了割り込みが発生します。

4.1.26 DIRQnE ビット(n = 0~15)による入力バッファ制御

RX660 グループでは DPSIERy.DIRQnE (y = 0, 1, n = 0~15) ビットを“1”にすることで、IRQ0-DS~IRQ15-DS 端子の入力バッファを有効にすることができます。これにより、当該端子の入力は、DPSIFRy.DIRQnF (y = 0, 1, n = 0~15)ビットに伝わりますが、割り込みコントローラや周辺モジュール、I/O ポートには伝わりませんので注意してください。

4.1.27 12 ビット A/D コンバータのスキャン変換時間

RX210 グループと RX660 グループでは、スキャン変換時間が異なります。

各グループの選択チャンネル数が n のシングルスキャンのスキャン変換時間(t_{SCAN})は、以下のように表されます。

詳細は「5. 参考ドキュメント」の RX210 グループ、RX660 グループ ユーザーズマニュアルハードウェア編で、12 ビット A/D コンバータのアナログ入力のスAMPLING 時間とスキャン変換時間を参照してください。

$$RX210: \quad t_{SCAN} = t_D + (t_{DIS} \times n) + t_{DIAG} + (t_{CONV} \times n) + t_{ED}$$

$$RX660: \quad t_{SCAN} = t_D + (t_{DIS} \times n) + t_{DIAG} + (t_{CONV} \times n) + t_{ED}$$

$$t_{SCAN} (\text{温度センサ出力、内部基準電圧変換時}) = t_D + (t_{ADIS} \times m) + (t_{CONV} \times m) + t_{ED}$$

t_D …スキャン変換開始遅延時間

t_{SPL} …サンプリング時間

t_{DIS} …断線検出アシスト処理時間

t_{DIAG} …自己診断変換時間

t_{CONV} …A/D 変換処理時間

t_{ED} …スキャン変換終了遅延時間

t_{ADIS} …温度センサ出力と内部基準電圧を A/D 変換するときのオートディスチャージ処理時間

4.1.28 D/A コンバータの設定について

RX660 グループでは、D/A コンバータの設定は、D/A 出力先選択レジスタ (DADSELR) でコンパレータ C への出力設定を行い、D/A コンバータの出力が安定するまで待ってからコンパレータの動作を許可してください。

D/A コンバータの設定を変更する場合も、一旦コンパレータの動作を停止させてから D/A コンバータの設定を変更し、D/A コンバータの出力が安定するまで待ってからコンパレータの動作を許可してください。

4.1.29 モジュールストップ時のコンパレータ C の動作

RX660 グループにおいて、コンパレータ C を動作させたままモジュールストップ状態に移行すると、コンパレータ C のアナログ回路の動作が停止しないためアナログ電源電流はコンパレータ C 使用中と同等になります。モジュールストップ時にアナログ電源電流を低減する必要がある場合は、CMPCTL.HCMPON ビットを“0”にしてコンパレータ C を停止させてください。

4.1.30 ソフトウェアスタンバイモード時のコンパレータ C の動作

RX660 グループにおいてコンパレータ C を動作させたままソフトウェアスタンバイモードに移行すると、コンパレータ C のアナログ回路の動作が停止しないためアナログ電源電流はコンパレータ C 使用中と同等になります。ソフトウェアスタンバイモードでアナログ電源電流を低減する必要がある場合は、CMPCTL.HCMPON ビットを“0”にしてコンパレータ C を停止させてください

4.1.31 ソフトウェアスタンバイモード中の割り込み要求

ソフトウェアスタンバイモードからの復帰要因に設定していない割り込み要因からソフトウェアスタンバイモード中に割り込み要求が発生した場合、その要求は割り込みコントローラ内部に保持され、他の割り込み要因によって復帰した後に順次処理されます。

ただし、外部端子割り込みについては、この割り込み要求は保持されません。

4.1.32 ELC イベント入力の時タイマモードレジスタ設定の注意事項

RX660 グループで、MTU を ELC のアクション動作に設定する場合は、該当チャンネルのタイマモードレジスタ(TMDR)は初期値(00h)に設定してください。

4.1.33 チップバージョン間の差分

RX210 グループマイコンのチップバージョンごとに機能の差分が発生しています。詳細は下記の表をご覧ください

章		仕様差分		
		チップバージョン A	チップバージョン C	チップバージョン B
9. クロック発生回路	9.2.2 システムクロックコントロールレジスタ 3 (SCKCR3)	クロックソースとして、メインクロック発振器を選択できません。	クロックソースとして、メインクロック発振器を選択できます。	← (左に同じ)
	9.2.17 PLL 電源コントロールレジスタ (PLLPCR)	PLLPCR レジスタはありません。そのため、PLL の電源を切り低消費電力にする機能はありません。	← (左に同じ)	PLLPCR レジスタを追加しました。PLL を使用しない場合、PLL の電源を切り低消費電力にする機能があります。
10. クロック周波数精度測定回路(CAC)	10.2.2 CAC コントロールレジスタ 1 (CACR1)	周波数測定クロックとして、メインクロック発振器出力クロックを選択できません。	周波数測定クロックとして、メインクロック発振器出力クロックを選択できます。	← (左に同じ)
	10.2.3 CAC コントロールレジスタ 2 (CACR2)	基準信号生成クロックとして、メインクロック発振器出力クロックを選択できません。	基準信号生成クロックとして、メインクロック発振器出力クロックを選択できます。	← (左に同じ)
11. 消費電力低減機能	11.2.5 動作電力コントロールレジスタ (OPCCR)	中速動作モード 2A、2B はありません。	← (左に同じ)	動作中の消費電流を改善するために、中速動作モード 2A、2B を追加しました。
	11.2.6 スリープモード復帰クロックソース切り替えレジスタ (RSTCKCR)	スリープモード復帰クロックソースとして、メインクロック発振器を選択できません。	スリープモード復帰クロックソースとして、メインクロック発振器を選択できます。	← (左に同じ)
	11.2.18 フラッシュ HOCO ソフトウェアスタンバイコントロールレジスタ (FHSSBYCR)	ソフトウェアスタンバイモードのフラッシュメモリの電源供給制御が必要です。	← (左に同じ)	ソフトウェアスタンバイモードのフラッシュメモリの電源供給制御が不要です。
19. I/O ポート	表 19.2 I/O ポートの機能	ポート P17 は、5V トレラントに対応していません。	ポート P17 は、5V トレラントに対応しています。	← (左に同じ)

5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX210 グループ ユーザーズマニュアル ハードウェア編 Rev1.50(R01UH0037JJ0150)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX660 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00(R01UH0937JJ0100)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A035B/J
- TN-RX*-A080A/J
- TN-RX*-A087A/J
- TN-RX*-A094A/J
- TN-RX*-A096A/J
- TN-RX*-A097A/J
- TN-RX*-A099A/J
- TN-RX*-A107A/J
- TN-RX*-A118A/J
- TN-RX*-A138A/J
- TN-RX*-A141A/J
- TN-RX*-A147A/J
- TN-RX*-A151A/J
- TN-RX*-A177A/J
- TN-RX*-A188A/J
- TN-RX*-A193A/J
- TN-RX*-A0147B/J
- TN-RX*-A0231A/J
- TN-RX*-A0224B/J
- TN-RX*-A0239B/J

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Jun.10.22	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子 (または外部発振回路) を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子 (または外部発振回路) を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス (予約領域) のアクセス禁止

リザーブアドレス (予約領域) のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス (予約領域) があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害(お客様または第三者いずれに生じた損害も含みます。以下同じです。)に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器(自動車、電車、船舶等)、交通管制(信号)、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム(生命維持装置、人体に埋め込み使用するもの等)、もしくは多大な物的損害を発生させるおそれのある機器・システム(宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等)に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害(当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。)から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為(「脆弱性問題」といいます。)によって影響を受けないことを保証しません。当社は、脆弱性問題に起因しまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報(データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等)をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0—1 2020.10)

本社所在地

〒135—0061 東京都江東区豊洲 3—2—24(豊洲フォレシア)
www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。
www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。