# RX65N/RX651 グループ　RX63N/RX631 グループ

## RX65N グループと RX63N グループの相違点

### 要旨

本アプリケーションノートは、主に RX65N グループ、RX63N グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートで特に記載のない箇所については RX65N グループの 176/177 ピンパッケージと RX63N グループの 176/177 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順の仕様差分についてはユーザーズマニュアルをご確認ください。

### 動作確認デバイス

RX65N グループ、RX63N グループ

# 目次

1.　RX65N グループと RX63N グループの搭載機能比較 ....4

2.　仕様の概要比較 ....6
2.1　CPU ....6
2.2　動作モード ....7
2.3　アドレス空間 ....8
2.4　オプション設定メモリ ....11
2.5　電圧検出回路 ....12
2.6　クロック発生回路 ....14
2.7　消費電力低減機能 ....18
2.8　レジスタライトプロテクション機能 ....21
2.9　割り込みコントローラ ....22
2.10　バス ....26
2.11　メモリプロテクションユニット ....30
2.12　DMA コントローラ ....31
2.13　EXDMA コントローラ ....33
2.14　データトランスファコントローラ ....36
2.15　I/O ポート ....39
2.16　マルチファンクションピンコントローラ ....42
2.17　16 ビットタイマパルスユニット ....43
2.18　プログラマブルパルスジェネレータ ....44
2.19　8 ビットタイマ ....45
2.20　コンペアマッチタイマ ....47
2.21　リアルタイムクロック ....48
2.22　ウォッチドッグタイマ ....51
2.23　独立ウォッチドッグタイマ ....53
2.24　イーサネットコントローラ用 DMA コントローラ ....56
2.25　USB2.0 ホスト/ファンクションモジュール ....58
2.26　シリアルコミュニケーションインタフェース ....61
2.27　$I^2C$ バスインタフェース ....70
2.28　CAN モジュール ....73
2.29　シリアルペリフェラルインタフェース ....76
2.30　CRC 演算器 ....79
2.31　パラレルデータキャプチャユニット ....81
2.32　12 ビット A/D コンバータ ....82
2.33　D/A コンバータ ....90
2.34　温度センサ ....91
2.35　RAM ....92
2.36　フラッシュメモリ(コードフラッシュ) ....94
2.37　パッケージ ....99

3.　端子機能の比較 ....100
3.1　177/176 ピンパッケージ ....100
3.2　176 ピンパッケージ ....107
3.3　144/145 ピンパッケージ ....114
3.4　100 ピンパッケージ ....121

3.5　64 ピンパッケージ(RX631：TFLGA, RX651：TFBGA)....126
3.6　64 ピンパッケージ(RX631：LQFP, RX651：LFQFP)....129

4.　移行の際の留意点....132
4.1　端子設計の留意点....132
4.1.1　VCL 端子(外付け容量)....132
4.1.2　外部クロックを入力する方法....132
4.1.3　USB DP/DM のプルアップ抵抗/プルダウン抵抗内蔵....132
4.2　機能設定の留意点....132
4.2.1　セルフプログラミングでオプション設定メモリを変更する方法....132
4.2.2　フラッシュメモリのアクセスウェイト数の設定....132
4.2.3　選択型割り込み....133
4.2.4　ユーザブートモード....133
4.2.5　FCU RAM へのファームウェア転送....133
4.2.6　フラッシュメモリのコマンド使用方法....133
4.2.7　フラッシュアクセスウィンドウ設定レジスタ(FAW)....134

5.　参考ドキュメント....135

改訂記録....137

# 1.　RX65N グループと RX63N グループの搭載機能比較

RX65N グループと RX63N グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX63N/RX65N 搭載機能比較を示します。

表 1.1　RX63N/RX65N 搭載機能比較

| 機能名 | RX63N | RX65N コードフラッシュ 1.0MB 以下 | RX65N コードフラッシュ 1.5MB 以上 |
|---|---|---|---|
| CPU | ▲ | | |
| 動作モード | ●/■ | | |
| アドレス空間 | ▲ | | |
| リセット | ○ | | |
| オプション設定メモリ | ●/▲ | | |
| 電圧検出回路 (LVDA) | ●/▲ | | |
| クロック発生回路 | ●/▲/■ | | |
| 周波数測定機能 (MCK) | ○ | × | |
| クロック周波数精度測定回路 (CAC) | × | ○ | |
| 消費電力低減機能 | ● | | |
| バッテリバックアップ機能 | ○ | | |
| レジスタライトプロテクション機能 | ▲ | | |
| 例外処理 | ○ | | |
| 割り込みコントローラ (ICUb): RX63N、(ICUB): RX65N | ●/▲ | | |
| バス | ▲ | | |
| メモリプロテクションユニット (MPU) | ▲ | | |
| DMA コントローラ (DMACA): RX63N、(DMACAa): RX65N | ●/▲ | | |
| EXDMA コントローラ (EXDMACa) | ▲*2 | | |
| データトランスファコントローラ (DTCa): RX63N、(DTCb): RX65N | ● | | |
| イベントリンクコントローラ (ELC) | × | ○ | |
| I/O ポート | ●/▲ | | |
| マルチファンクションピンコントローラ (MPC) | ●/▲/■ | | |
| マルチファンクションタイマパルスユニット 2(MTU2a) | ○ | × | |
| マルチファンクションタイマパルスユニット 3(MTU3a) | × | ○ | |
| ポートアウトプットイネーブル 2(POE2a) | ○ | × | |
| ポートアウトプットイネーブル 3(POE3a) | × | ○ | |
| 16 ビットタイマパルスユニット (TPUa) | ●/▲ | | |
| プログラマブルパルスジェネレータ (PPG) | ●*2 | | |
| 8 ビットタイマ (TMR) | ● | | |
| コンペアマッチタイマ (CMT) | ● | | |
| コンペアマッチタイマ W (CMTW) | × | ○ | |
| リアルタイムクロック (RTCa): RX63N、(RTCd): RX65N | ● | | |
| ウォッチドッグタイマ (WDTA) | ● | | |
| 独立ウォッチドッグタイマ (IWDTa) | ● | | |
| イーサネットコントローラ (ETHERC) | ○*2 | | |

| 機能名 | RX63N | RX65N コードフラッシュ 1.0MB 以下 | RX65N コードフラッシュ 1.5MB 以上 |
|---|---|---|---|
| イーサネットコントローラ用 DMA コントローラ (EDMAC): RX63N<br>イーサネットコントローラ用 DMA コントローラ (EDMACa): RX65N | ▲/■*2 | | |
| USB2.0 ホスト/ファンクションモジュール (USBa): RX63N<br>USB2.0 FS ホスト/ファンクションモジュール (USBb): RX65N | ●/■ | | |
| シリアルコミュニケーションインタフェース (SCIc、SCId): RX63N<br>シリアルコミュニケーションインタフェース (SCIg、SCIi、SCIh): RX65N | ●/▲ | | |
| $I^2C$ バスインタフェース (RIIC): RX63N、(RIICa): RX65N | ●/▲ | | |
| CAN モジュール (CAN) | ▲*2 | | |
| シリアルペリフェラルインタフェース (RSPI): RX63N、(RSPIc): RX65N | ●/▲ | | |
| クワッドシリアルペリフェラルインタフェース (QSPI) | × | ○ | |
| IEBus コントローラ (IEB) | ○ | × | |
| CRC 演算器 (CRC): RX63N、(CRCA): RX65N | ● | | |
| SD ホストインタフェース (SDHI) | × | ○ | |
| SD スレーブインタフェース (SDSI) | × | ○*2 | |
| マルチメディアカードインタフェース (MMCIF) | × | ○*2 | |
| パラレルデータキャプチャユニット (PDC) | ▲*3 | | |
| バウンダリスキャン | ○ | | |
| AESa | × | ○ | ○*1 |
| RNGa | × | ○ | ○*1 |
| 12 ビット A/D コンバータ (S12ADa): RX63N、(S12ADFa): RX65N | ●/▲ | | |
| 10 ビット A/D コンバータ (ADb) | ○ | × | |
| D/A コンバータ (DAa): RX63N<br>12 ビット D/A コンバータ (R12DAa): RX65N | ●/▲ | | |
| 温度センサ | ▲ | | |
| データ演算回路 (DOC) | × | ○ | |
| RAM | ▲ | | |
| スタンバイ RAM | × | ○ | |
| フラッシュメモリ (コードフラッシュ) | ●/▲ | | |
| フラッシュメモリ (E2 データフラッシュ) | ○ | | × |
| Trusted Secure IP (TSIP) | × | | ○ |
| フラッシュメモリ(データフラッシュ) | × | | ○ |
| パッケージ | ▲/■ | | |

○: 機能搭載、×: 機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり
■:機能削除による差分あり
*1：TSIP 内に実装
*2：64 ピンは非搭載
*3：パラレルデータキャプチャユニット (PDC)は RX631 に搭載されています。RX63N には搭載されていません。

# 2.　仕様の概要比較

## 2.1　　CPU

表 2.1 に CPU の概要比較を、表 2.2 に CPU のレジスタ比較を示します。

表 2.1　CPU の概要比較

| 項目 | RX63N | RX65N |
|---|---|---|
| 中央演算処理装置 | • 最大動作周波数：100MHz<br>• 32 ビット RX CPU<br>• 最小命令実行時間:1 命令 1 クロック<br>• アドレス空間：4G バイト・リニアアドレス<br>• レジスタ<br>汎用レジスタ：32 ビット ×16 本<br>制御レジスタ：32 ビット×9 本<br>アキュムレータ：64 ビット×1 本<br>• 基本命令：73 種類<br>• 浮動小数点演算命令：8 種類<br>• DSP 機能命令：9 種類<br>• アドレッシングモード：10 種類<br>• データ配置<br>命令：リトルエンディアン<br>データ：リトルエンディアン/ビッグエンディアンを選択可能<br>• 32 ビット乗算器:32 ビット×32 ビット→64 ビット<br>• 除算器：32 ビット÷32 ビット→32 ビット<br>• バレルシフタ：32 ビット<br>• メモリプロテクションユニット (MPU) | • 最大動作周波数：120MHz<br>• 32 ビット RX CPU(RXv2)<br>• 最小命令実行時間:1 命令 1 クロック<br>• アドレス空間：4G バイト・リニアアドレス<br>• レジスタ<br>汎用レジスタ：32 ビット ×16 本<br>制御レジスタ：32 ビット ×10 本<br>アキュムレータ：72 ビット× 2 本<br>• 基本命令：75 種類<br>• 浮動小数点演算命令：11 種類<br>• DSP 機能命令：23 種類<br>• アドレッシングモード：11 種類<br>• データ配置<br>命令：リトルエンディアン<br>データ：リトルエンディアン/ビッグエンディアンを選択可能<br>• 32 ビット乗算器:32 ビット× 32 ビット→64 ビット<br>• 除算器：32 ビット÷32 ビット→32 ビット<br>• バレルシフタ：32 ビット<br>• メモリプロテクションユニット (MPU) |
| FPU | • 単精度浮動小数点数(32 ビット)<br>• IEEE754 に準拠したデータタイプ、および例外 | • 単精度浮動小数点数(32 ビット)<br>• IEEE754 に準拠したデータタイプ、および例外 |

表 2.2　CPU のレジスタ比較

| レジスタ | ビット | RX63N | RX65N |
|---|---|---|---|
| EXTB | - | - | 例外テーブルレジスタ |
| ACC(RX63N)<br>ACC0、ACC1 (RX65N) | - | アキュムレータ | アキュムレータ 0、<br>アキュムレータ 1 |

## 2.2　動作モード

表 2.3 に動作モード仕様の概要比較を、表 2.4 に動作モードのレジスタ比較を示します。

表 2.3　動作モード仕様の概要比較

| 項目 | RX63N | RX65N |
|---|---|---|
| モード設定端子による動作モード | シングルチップモード | シングルチップモード |
| | ブートモード<br>(SCI インタフェース) | ブートモード<br>(SCI インタフェース) |
| | ブートモード<br>(USB インタフェース) | ブートモード<br>(USB インタフェース) |
| | ユーザブートモード | - |
| | - | ブートモード<br>(FINE インタフェース) |
| レジスタによる動作モード | シングルチップモード | シングルチップモード |
| | ユーザブートモード | - |
| | 内蔵 ROM 無効拡張モード | 内蔵 ROM 無効拡張モード |
| | 内蔵 ROM 有効拡張モード | 内蔵 ROM 有効拡張モード |

表 2.4　動作モードのレジスタ比較

| レジスタ | ビット | RX63N | RX65N |
|---|---|---|---|
| MDSR | - | モードステータスレジスタ | - |
| SYSCR1 | SBYRAME | - | スタンバイ RAM 有効ビット |

## 2.3　アドレス空間

表 2.5 にシングルチップモードのメモリマップ比較を、表 2.6 に内蔵 ROM 有効拡張モードのメモリマップ比較を、表 2.7 に内蔵 ROM 無効拡張モードのメモリマップ比較を示します。

表 2.5　シングルチップモードのメモリマップ比較

| 開始アドレス | RX63N | RX65N |
|---|---|---|
| 0000 0000h | RAM | 内蔵 RAM |
| 0004 0000h | 予約領域 | 予約領域 |
| 0008 0000h | 周辺 I/O レジスタ | 周辺 I/O レジスタ |
| 000A 4000h | | スタンバイ RAM |
| 000A 6000h | | 周辺 I/O レジスタ |
| 0010 0000h | 内蔵 ROM (E2 データフラッシュ) | 内蔵 ROM (データフラッシュメモリ) |
| 0010 8000h | 予約領域 | 予約領域 |
| 007E 0000h | | FACI コマンド発行領域 |
| 007F 0004h | | 予約領域 |
| 007F 8000h | FCU-RAM 領域 | |
| 007F A000h | 予約領域 | |
| 007F C000h | 周辺 I/O レジスタ | 周辺 I/O レジスタ |
| 007F C500h | 予約領域 | |
| 007F FC00h | 周辺 I/O レジスタ | |
| 0080 0000h | 予約領域 | 内蔵拡張 RAM |
| 0086 0000h | | 予約領域 |
| 00E0 0000h | 内蔵 ROM (プログラム ROM)<br>(書き換え専用) | |
| 0100 0000h | 予約領域 | |
| FE7F 5D00h | | 内蔵 ROM (オプション設定メモリ) |
| FE7F 5D80h | | 予約領域 |
| FE7F 7D70h | | 内蔵 ROM (読み出し専用) |
| FE7F 7DA0h | | 予約領域 |
| FEFF E000h | 内蔵 ROM (FCU ファーム)<br>(読み出し専用) | |
| FF00 0000h | 予約領域 | |
| FF7F C000h | 内蔵 ROM (ユーザブート)<br>(読み出し専用) | |
| FF80 0000h | 予約領域 | |
| FFE0 0000h | 内蔵 ROM (プログラム ROM)<br>(読み出し専用) | 内蔵 ROM (コードフラッシュメモリ) |

表 2.6　内蔵 ROM 有効拡張モードのメモリマップ比較

| 開始アドレス | RX63N | RX65N |
|---|---|---|
| 0000 0000h | RAM | 内蔵 RAM |
| 0004 0000h | 予約領域 | 予約領域 |
| 0008 0000h | 周辺 I/O レジスタ | 周辺 I/O レジスタ |
| 000A 4000h | | スタンバイ RAM |
| 000A 6000h | | 周辺 I/O レジスタ |
| 0010 0000h | 内蔵 ROM (E2 データフラッシュ) | 内蔵 ROM (データフラッシュメモリ) |
| 0010 2000h | | |
| 0010 8000h | 予約領域 | 予約領域 |
| 007E 0000h | | FACI コマンド発行領域 |
| 007F 0004h | | 予約領域 |
| 007F 8000h | FCU-RAM 領域 | |
| 007F A000h | 予約領域 | |
| 007F C000h | 周辺 I/O レジスタ | 周辺 I/O レジスタ |
| 007F C500h | 予約領域 | |
| 007F FC00h | 周辺 I/O レジスタ | |
| 0080 0000h | 予約領域 | 内蔵拡張 RAM |
| 0086 0000h | | 予約領域 |
| 00E0 0000h | 内蔵 ROM (プログラム ROM)<br>(書き換え専用) | |
| 0100 0000h | CS7 (16M バイト) | CS7 (16M バイト) |
| 0200 0000h | CS6 (16M バイト) | CS6 (16M バイト) |
| 0300 0000h | CS5 (16M バイト) | CS5 (16M バイト) |
| 0400 0000h | CS4 (16M バイト) | CS4 (16M バイト) |
| 0500 0000h | CS3 (16M バイト) | CS3 (16M バイト) |
| 0600 0000h | CS2 (16M バイト) | CS2 (16M バイト) |
| 0700 0000h | CS1 (16M バイト) | CS1 (16M バイト) |
| 0800 0000h | SDCS (128M バイト) | SDCS (128M バイト) |
| 1000 0000h | 予約領域 | 予約領域 |
| FE7F 5D00h | | 内蔵 ROM (オプション設定メモリ) |
| FE7F 5D80h | | 予約領域 |
| FE7F 7D70h | | 内蔵 ROM (読み出し専用) |
| FE7F 7DA0h | | 予約領域 |
| FEFF E000h | 内蔵 ROM (FCU ファーム)<br>(読み出し専用) | |
| FF00 0000h | 予約領域 | |
| FF7F C000h | 内蔵 ROM (ユーザブート)<br>(読み出し専用) | |
| FF80 0000h | 予約領域 | |
| FFE0 0000h | 内蔵 ROM (プログラム ROM)<br>(読み出し専用) | 内蔵 ROM (コードフラッシュメモリ) |

太枠で囲まれた領域は外部アドレス空間(CS 領域、SDRAM 領域)です。

表 2.7　内蔵 ROM 無効拡張モードのメモリマップ比較

| 開始アドレス | RX63N | RX65N |
|---|---|---|
| 0000 0000h | RAM | 内蔵 RAM |
| 0004 0000h | 予約領域 | 予約領域 |
| 0008 0000h | 周辺 I/O レジスタ | 周辺 I/O レジスタ |
| 000A 4000h | | スタンバイ RAM |
| 000A 6000h | | 周辺 I/O レジスタ |
| 0010 0000h | 予約領域 | 予約領域 |
| 0080 0000h | | 内蔵拡張 RAM |
| 0086 0000h | | 予約領域 |
| 0100 0000h | CS7 (16M バイト) | CS7 (16M バイト) |
| 0200 0000h | CS6 (16M バイト) | CS6 (16M バイト) |
| 0300 0000h | CS5 (16M バイト) | CS5 (16M バイト) |
| 0400 0000h | CS4 (16M バイト) | CS4 (16M バイト) |
| 0500 0000h | CS3 (16M バイト) | CS3 (16M バイト) |
| 0600 0000h | CS2 (16M バイト) | CS2 (16M バイト) |
| 0700 0000h | CS1 (16M バイト) | CS1 (16M バイト) |
| 0800 0000h | SDCS (128M バイト) | SDCS (128M バイト) |
| 1000 0000h | 予約領域 | 予約領域 |
| FF00 0000h | CS0 (16M バイト) | CS0 (16M バイト) |

太枠で囲まれた領域は外部アドレス空間(CS 領域、SDRAM 領域)です。

## 2.4　オプション設定メモリ

表 2.8 にオプション設定メモリのレジスタ比較を示します。

表 2.8　オプション設定メモリのレジスタ比較

| レジスタ | ビット名 | RX63N | RX65N(OFSM) |
|---|---|---|---|
| SPCC | - | - | シリアルコマンド制御レジスタ |
| OSIS | - | - | OCD/シリアルプログラム ID 設定レジスタ |
| OFS0 | IWDTRSTIRQS | IWDT リセット割り込み要求選択ビット<br>0：ノンマスカブル割り込み要求を許可<br>1：リセットを許可 | IWDT リセット割り込み要求選択ビット<br>0：ノンマスカブル割り込み要求、または割り込み要求を許可<br>1：リセットを許可 |
| | WDTRSTIRQS | WDT リセット割り込み要求選択ビット<br>0：ノンマスカブル割り込み要求を許可<br>1：リセットを許可 | WDT リセット割り込み要求選択ビット<br>0：ノンマスカブル割り込み要求、または割り込み要求を許可<br>1：リセットを許可 |
| OFS1 | VDSEL[1:0] | - | 電圧検出 0 レベル選択ビット |
| MDEB | - | エンディアン選択レジスタ B | - |
| MDES | - | エンディアン選択レジスタ S | - |
| MDE | MDE[2:0] | - | エンディアン選択ビット |
| | BANKMD[2:0] | - | バンクモード選択ビット *1 |
| TMEF | TMEF[2:0] | - | TM イネーブルビット |
| | TMEFDB[2:0] | - | デュアルバンク TM イネーブルビット *1 |
| TMINF | - | - | TM 識別データレジスタ |
| BANKSEL | - | - | バンク選択レジスタ *1 |
| FAW | - | - | フラッシュアクセスウィンドウ設定レジスタ |
| ROMCODE | - | - | ROM コードプロテクトレジスタ |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

## 2.5　電圧検出回路

表 2.9 に電圧検出回路仕様の概要比較を、表 2.10 に電圧検出回路のレジスタ比較を示します。

表 2.9　電圧検出回路仕様の概要比較

| 項目 | | RX63N (LVDA) | | | RX65N (LVDA) | | |
|---|---|---|---|---|---|---|---|
| | | 電圧監視 0 | 電圧監視 1 | 電圧監視 2 | 電圧監視 0 | 電圧監視 1 | 電圧監視 2 |
| VCC 監視 | 監視する電圧 | Vdet0 | Vdet1 | Vdet2 | Vdet0 | Vdet1 | Vdet2 |
| | 検出対象 | 下降して Vdet0 を通過した場合 | 上昇または下降して Vdet1 を通過した場合 | 上昇または下降して Vdet2 を通過した場合 | 下降して Vdet0 を通過した場合 | 上昇または下降して Vdet1 を通過した場合 | 上昇または下降して Vdet2 を通過した場合 |
| | 検出電圧 | 1 レベル固定 | LVDLVLR.LVD1LVL[3:0]ビットで指定 | LVDLVLR.LVD2LVL[3:0]ビットで指定 | OFS1.VDSEL[1:0]ビットで 3 レベルから選択可能 | LVDLVLR.LVD1LVL[3:0]ビットで 3 レベルから選択可能 | LVDLVLR.LVD2LVL[3:0]ビットで 3 レベルから選択可能 |
| | モニタフラグ | - | LVD1SR.LVD1MON フラグ: Vdet1 より高いか低いかをモニタ | LVD2SR.LVD2MON フラグ: Vdet2 より高いか低いかをモニタ | - | LVD1SR.LVD1MON フラグ: Vdet1 より高いか低いかをモニタ | LVD2SR.LVD2MON フラグ: Vdet2 より高いか低いかをモニタ |
| | | | LVD1SR.LVD1DET フラグ: Vdet1 通過検出 | LVD2SR.LVD2DET フラグ: Vdet2 通過検出 | | LVD1SR.LVD1DET フラグ: Vdet1 通過検出 | LVD2SR.LVD2DET フラグ: Vdet2 通過検出 |
| 電圧検出時の処理 | リセット | 電圧監視 0 リセット | 電圧監視 1 リセット | 電圧監視 2 リセット | 電圧監視 0 リセット | 電圧監視 1 リセット | 電圧監視 2 リセット |
| | | Vdet0 > VCC でリセット: VCC > Vdet0 の一定時間後に CPU 動作再開 | Vdet1 > VCC でリセット: VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能 | Vdet2>VCC でリセット: VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能 | Vdet0 > VCC でリセット: VCC > Vdet0 の一定時間後に CPU 動作再開 | Vdet1>VCC でリセット: VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能 | Vdet2>VCC でリセット: VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能 |
| | 割り込み | - | 電圧監視 1 割り込み | 電圧監視 2 割り込み | - | 電圧監視 1 割り込み | 電圧監視 2 割り込み |
| | | | ノンマスカブル割り込み | ノンマスカブル割り込み | | ノンマスカブル割り込み、または割り込みを選択可能 | ノンマスカブル割り込み、または割り込みを選択可能 |
| | | | Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求 | Vdet2 > VCC、VCC > Vdet2 の両方、またはどちらかで割り込み要求 | | Vdet1 > VCC, VCC > Vdet1 の両方、またはどちらかで割り込み要求 | Vdet2 > VCC, VCC > Vdet2 の両方、またはどちらかで割り込み要求 |
| デジタルフィルタ | 有効/無効切り替え | - | あり | あり | - | あり | あり |
| | サンプリング時間 | - | LOCO の n 分周 ×2 (n: 1、2、4、8) | LOCO の n 分周 ×2 (n: 1、2、4、8) | - | LOCO の n 分周 ×2 (n: 2, 4, 8, 16) | LOCO の n 分周 ×2 (n: 2, 4, 8, 16) |
| イベントリンク機能 | | - | - | - | - | あり: Vdet 通過検出イベント出力 | あり: Vdet 通過検出イベント出力 |

表 2.10　電圧検出回路のレジスタ比較

| レジスタ | ビット | RX63N (LVDA) | RX65N (LVDA) |
|---|---|---|---|
| LVD1CR1 | LVD1IRQSEL | - | 電圧監視 1 割り込み種類選択ビット |
| LVD2CR1 | LVD2IRQSEL | - | 電圧監視 2 割り込み種類選択ビット |
| LVDLVLR | LVD1LVL[3:0] | 電圧検出 1 レベル選択ビット<br>(電圧下降時の標準電圧)<br><br>b3　b0<br><br>1 0 1 0：2.95V<br><br>上記以外は設定しないでください。 | 電圧検出 1 レベル選択ビット<br>(電圧下降時の標準電圧)<br><br>b3　b0<br>1 0 0 1：2.99V (Vdet1_1)<br>1 0 1 0：2.92V (Vdet1_2)<br>1 0 1 1：2.85V (Vdet1_3)<br>上記以外は設定しないでください。 |
| | LVD2LVL[3:0] | 電圧検出 2 レベル選択ビット<br>(電圧下降時の標準電圧)<br><br>b7　b4<br><br>1 0 1 0：2.95V<br><br>上記以外は設定しないでください。 | 電圧検出 2 レベル選択ビット<br>(電圧下降時の標準電圧)<br><br>b7　b4<br>1 0 0 1：2.99V (Vdet2_1)<br>1 0 1 0：2.92V (Vdet2_2)<br>1 0 1 1：2.85V (Vdet2_3)<br>上記以外は設定しないでください。 |
| LVD1CR0 | LVD1FSAMP[1:0] | サンプリングクロック選択ビット<br><br>b5b4<br>0 0：LOCO の 1 分周<br>0 1：LOCO の 2 分周<br>1 0：LOCO の 4 分周<br>1 1：LOCO の 8 分周 | サンプリングクロック選択ビット<br><br>b5b4<br>0 0：LOCO の 2 分周<br>0 1：LOCO の 4 分周<br>1 0：LOCO の 8 分周<br>1 1：LOCO の 16 分周 |
| LVD2CR0 | LVD2FSAMP[1:0] | サンプリングクロック選択ビット<br><br>b5b4<br>0 0：LOCO の 1 分周<br>0 1：LOCO の 2 分周<br>1 0：LOCO の 4 分周<br>1 1：LOCO の 8 分周 | サンプリングクロック選択ビット<br><br>b5b4<br>0 0：LOCO の 2 分周<br>0 1：LOCO の 4 分周<br>1 0：LOCO の 8 分周<br>1 1：LOCO の 16 分周 |

## 2.6　クロック発生回路

表 2.11 にクロック発生回路仕様の概要比較を、表 2.12 にクロック発生回路のレジスタ比較を示します。

表 2.11　クロック発生回路仕様の概要比較

| 項目 | RX63N | RX65N |
|---|---|---|
| 用途 | • CPU, DMAC, DTC, ROM および RAM に供給されるシステムクロック（ICLK）の生成<br>• ETHERC, EDMAC, DEU に供給される周辺モジュールクロック（PCLKA）の生成<br>• 周辺モジュールに供給される周辺モジュールクロック（PCLKB）の生成<br>• FlashIF に供給される FlashIF クロック（FCLK）の生成<br>• 外部バスに供給される外部バスクロック（BCLK）の生成<br>• SDRAM に供給される SDRAM クロック（SDCLK）の生成<br>• USB に供給される USB クロック（UCLK）の生成<br>• CAN に供給される CAN クロック（CANMCLK）の生成<br>• IEBUS に供給される IEBUS クロック（IECLK）の生成<br>• RTC に供給される RTC 専用サブクロック（RTCSCLK）の生成<br>• RTC に供給される RTC 専用メインクロック（RTCMCLK）の生成<br>• IWDT に供給される IWDT 専用クロック（IWDTCLK）の生成<br>• JTAG に供給される JTAG 用クロック（JTAGTCK）の生成 | • CPU, DMAC, DTC, コードフラッシュメモリおよび RAM に供給されるシステムクロック（ICLK）の生成<br>• ETHERC, EDMAC, RSPI, SCIi, MTU3, AES に供給される周辺モジュールクロック（PCLKA）の生成<br>• 周辺モジュールに供給される周辺モジュールクロック（PCLKB）の生成<br>• S12ADC に供給される周辺モジュール(アナログ変換用) クロック（PCLKC:ユニット 0, PCLKD:ユニット 1）の生成<br>• FlashIF に供給される FlashIF クロック（FCLK）の生成<br>• 外部バスに供給される外部バスクロック（BCLK）の生成<br>• SDRAM に供給される外部バスクロック（SDCLK）の生成<br>• USBb に供給される USB クロック（UCLK）の生成<br>• CAC に供給される CAC クロック（CACCLK）の生成<br>• CAN に供給される CAN クロック（CANMCLK）の生成<br>• RTC に供給される RTC サブクロック（RTCSCLK）の生成<br>• RTC に供給される RTC メインクロック（RTCMCLK）の生成<br>• IWDT に供給される IWDT 専用クロック（IWDTCLK）の生成<br>• JTAG に供給される JTAG クロック（JTAGTCK)の生成 |

| 項目 | RX63N | RX65N |
|---|---|---|
| 動作周波数 | • ICLK:100MHz (max)<br>• PCLKA:100MHz (max)<br>• PCLKB:50MHz (max)<br>• FCLK:4MHz～50MHz(ROM、E2 データフラッシュ P/E 時)<br>50MHz (max)(E2 データフラッシュ読み出し時)<br>• BCLK:100MHz (max)<br>• BCLK 端子出力:50MHz (max)<br>• SDCLK 端子出力:50MHz (max)<br>• UCLK:48MHz (max)<br>• CANMCLK:20MHz (max)<br>• IECLK:50MHz (max)<br>• RTCSCLK:32.768kHz<br>• RTCMCLK:4MHz～16MHz<br>• IWDTCLK:125kHz<br>• JTAGTCK:10MHz (max) | • ICLK:120MHz (max)<br>• PCLKA:120MHz (max)<br>• PCLKB:60MHz (max)<br>• PCLKC:60MHz (max)<br>• PCLKD:60MHz (max)<br>• FCLK:4MHz～60MHz(コードフラッシュメモリ、データフラッシュメモリ P/E 時) *1<br>60MHz (max) (データフラッシュメモリ読み出し時) *1<br>• BCLK:120MHz (max)<br>• BCLK 端子出力:60MHz (max)<br>• SDCLK 端子出力:60MHz (max)<br>• UCLK:48MHz (max)<br>• CACCLK:各発振器のクロックと同じ<br>• CANMCLK:24MHz (max)<br>• RTCSCLK:32.768kHz<br>• RTCMCLK:8MHz～16MHz<br>• IWDTCLK:120kHz<br>• JTAGTCK:10MHz (max) |
| メインクロック発振器 | • 発振子周波数:4MHz～16MHz<br>外部クロック入力周波数:20MHz (max)<br>• 接続できる発振子または付加回路:セラミック共振子、水晶振動子<br>• 接続端子:EXTAL、XTAL<br>• 発振停止検出機能:メインクロックの発振停止検出時、LOCO に切り替える機能、MTU 端子をハイインピーダンスにする機能 | • 発振子周波数:8MHz～24MHz<br>• 外部クロック入力周波数:24MHz (max)<br>• 接続できる発振子または付加回路:セラミック共振子、水晶振動子<br>• 接続端子:EXTAL、XTAL<br>• 発振停止検出機能:メインクロックの発振停止検出時、LOCO に切り替える機能、MTU 端子をハイインピーダンスにする機能 |
| サブクロック発振器 | • 発振子周波数:32.768kHz<br>• 接続できる発振子、または付加回路:水晶振動子<br>• 接続端子:XCIN、XCOUT | • 発振子周波数:32.768kHz<br>• 接続できる発振子または付加回路:水晶振動子<br>• 接続端子:XCIN, XCOUT |
| PLL 周波数シンセサイザ | • 入力クロックソース:メインクロック<br>• 入力分周比:1、2、4 分周から選択可能<br>• 入力周波数:4MHz～16MHz<br>• 逓倍比:8、10、12、16、20、24、25、50 逓倍から選択可能<br>• VCO 発振周波数:104MHz～200MHz | • 入力クロックソース:メインクロック、HOCO<br>• 入力分周比:1, 2, 3 分周から選択可能<br>• 入力周波数:8MHz～24MHz<br>• 逓倍比:10～30 逓倍から選択可能<br>• PLL 周波数シンセサイザ出力クロック周波数:120MHz～240MHz |
| 高速オンチップオシレータ (HOCO) | • 発振周波数:50MHz<br>• HOCO 電源制御 | • 発振周波数:16MHz, 18MHz, 20MHz から選択可能<br>• HOCO 電源制御 |
| 低速オンチップオシレータ (LOCO) | 発振周波数:125kHz | 発振周波数:240kHz |
| IWDT 専用オンチップオシレータ | 発振周波数:125kHz | 発振周波数:120kHz |

| 項目 | RX63N | RX65N |
|---|---|---|
| JTAG 用外部クロック入力(TCK) | 入力クロック周波数:10MHz (max) | 入力クロック周波数:10MHz (max) |
| BCLK 端子の出力制御機能 | • BCLK クロック出力または High 出力の選択が可能<br>• 出力するクロックは BCLK または BCLK の 2 分周の選択が可能 | • BCLK クロック出力または High 出力の選択が可能<br>• 出力するクロックは BCLK または BCLK の 2 分周の選択が可能 |
| SDCLK 端子の出力制御機能 | SDCLK クロック出力または High 出力の選択が可能 | SDCLK クロック出力または High 出力の選択が可能 |
| イベントリンク機能(出力) | - | メインクロック発振器の発振停止検出 |
| イベントリンク機能(入力) | - | 低速オンチップオシレータへのクロックソース切り替え |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

表 2.12　クロック発生回路のレジスタ比較

| レジスタ | ビット | RX63N | RX65N |
|---|---|---|---|
| SCKCR | PCKD[3:0] | - | 周辺モジュールクロック D(PCLKD)選択ビット |
| | PCKC[3:0] | - | 周辺モジュールクロック C(PCLKC)選択ビット |
| ROMWT | - | - | ROM ウェイトサイクル設定レジスタ |
| SCKCR2 | IEBCK[3:0] | IEBUS クロック(IECLK)選択ビット | - |
| | UCK[3:0] | USB クロック(UCLK)選択ビット<br><br>b7　b4<br><br>0 0 1 0：3 分周<br>0 0 1 1：4 分周<br><br><br>USB を使用する場合、上記以外は設定しないでください。USB を使用しない場合、読むと”0001b”が読めます。書く場合、”0001b”としてください。 | USB クロック(UCLK)選択ビット<br><br>b7　b4<br>0 0 0 1：2 分周<br>0 0 1 0：3 分周<br>0 0 1 1：4 分周<br>0 1 0 0：5 分周<br><br>USB を使用する場合、上記以外は設定しないでください。USB を使用しない場合、読むと”0001b”が読めます。書く場合、”0001b”としてください。 |
| PLLCR | PLIDIV[1:0] | PLL 入力分周比選択ビット<br><br>b1b0<br>0 0：1 分周<br>0 1：2 分周<br>1 0：4 分周<br>1 1：設定しないでください | PLL 入力分周比選択ビット<br><br>b1b0<br>0 0：1 分周<br>0 1：2 分周<br>1 0：3 分周<br>1 1：設定しないでください |
| | PLLSRCSEL | - | PLL クロックソース選択ビット |

| レジスタ | ビット | RX63N | RX65N |
|---|---|---|---|
| PLLCR | STC[5:0] | 周波数逓倍率設定ビット<br><br>b13　b8<br>0 0 0 1 1 1：×8<br>0 0 1 0 0 1：×10<br>0 0 1 0 1 1：×12<br>0 0 1 1 1 1：×16<br>0 1 0 0 1 1：×20<br>0 1 0 1 1 1：×24<br>0 1 1 0 0 0：×25<br>1 1 0 0 0 1：×50<br><br>上記以外は設定しないでください | 周波数逓倍率設定ビット<br><br>b13　b8<br>0 1 0 0 1 1：×10.0<br>0 1 0 1 0 0：×10.5<br>0 1 0 1 0 1：×11.0<br>0 1 0 1 1 0：×11.5<br>0 1 0 1 1 1：×12.0<br>0 1 1 0 0 0：×12.5<br>・<br>・<br>・<br>1 1 1 0 0 1：×29.0<br>1 1 1 0 1 0：×29.5<br>1 1 1 0 1 1：×30.0<br><br>上記以外は設定しないでください |
| | | リセット後の初期値が異なります | |
| HOCOCR2 | - | - | 高速オンチップオシレータコントロールレジスタ 2 |
| OSCOVFSR | - | - | 発振安定フラグレジスタ |
| MOSCWTCR* | MSTS | bit0～4:メインクロック発振器ウェイト時間設定ビット | bit0～7:メインクロック発振器ウェイト時間設定ビット |
| SOSCWTCR* | SSTS | bit0～4:サブクロック発振器ウェイト時間設定ビット | bit0～7:サブクロック発振器ウェイト時間設定ビット |
| MOFCR | MODRV2[1:0] | - | メインクロック発振器ドライブ能力 2 切り替えビット |
| | MOSEL | - | メインクロック発振器切り替えビット |

【注】 * RX63N グループの MOSCWTCR と SOSCWTCR は、ユーザーズマニュアル ハードウェア編「消費電力低減機能」章に記載されています。

## 2.7　消費電力低減機能

表 2.13 に消費電力低減機能の概要比較を、表 2.14 に消費電力低減機能のレジスタ比較を示します。

表 2.13　消費電力低減機能の概要比較

| 項目 | RX63N | RX65N |
|---|---|---|
| クロックの切り替えによる消費電力の低減 | システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能 | システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB, PCLKC, PCLKD)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能 |
| BCLK 出力制御機能 | BCLK 出力または High 出力の選択が可能 | BCLK 出力または High 出力の選択が可能 |
| SDCLK 出力制御機能 | SDCLK 出力または High 出力の選択が可能 | SDCLK 出力または High 出力の選択が可能 |
| モジュールストップ機能 | 周辺モジュールごとに機能を停止させることが可能 | 周辺モジュールごとに機能を停止させることが可能 |
| 低消費電力状態への遷移機能 | CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能 | CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能 |
| 低消費電力状態 | • スリープモード<br>• 全モジュールクロックストップモード<br>• ソフトウェアスタンバイモード<br>• ディープソフトウェアスタンバイモード | • スリープモード<br>• 全モジュールクロックストップモード<br>• ソフトウェアスタンバイモード<br>• ディープソフトウェアスタンバイモード |
| 動作電力低減機能 | • 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能<br>• 動作電力制御状態:3 種類<br>高速動作モード<br>低速動作モード 1<br>低速動作モード 2 | • 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能<br>• 動作電力制御状態:3 種類<br>高速動作モード<br>低速動作モード 1<br>低速動作モード 2<br><br>低速動作モード 1 と低速動作モード 2 において、同条件（周波数・電圧）に設定した場合、消費電力に差はありません。 |

表 2.14　消費電力低減機能のレジスタ比較

| レジスタ | ビット | RX63N | RX65N |
|---|---|---|---|
| MSTPCRA | MSTPA0 | - | コンペアマッチタイマ W(ユニット 1)モジュールストップ設定ビット |
| | MSTPA1 | - | コンペアマッチタイマ W(ユニット 0)モジュールストップ設定ビット |
| | MSTPA9 | マルチファンクションタイマパルスユニット 2 モジュールストップ設定ビット | マルチファンクションタイマパルスユニット 3 モジュールストップ設定ビット |
| | MSTPA12 | 16 ビットタイマパルスユニット 1(ユニット 1)モジュールストップ設定ビット | - |
| | MSTPA16 | - | 12 ビット A/D コンバータ(ユニット 1)モジュールストップ設定ビット |
| | MSTPA23 | 10 ビット A/D コンバータモジュールストップ設定ビット | - |
| MSTPCRB | MSTPB2 | CAN モジュール 2 モジュールストップ設定ビット | - |
| | MSTPB4 | シリアルコミュニケーションインタフェース SCId モジュールストップ設定ビット | シリアルコミュニケーションインタフェース SCIh モジュールストップ設定ビット |
| | MSTPB6 | - | データ演算回路モジュールストップ設定ビット |
| | MSTPB9 | - | イベントリンクコントローラモジュールストップ設定ビット |
| | MSTPB15 | イーサネットコントローラ用 DMA コントローラ(チャネル 0)モジュールストップ設定ビット | イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラ(チャネル 0)モジュールストップ設定ビット |
| | MSTPB18 | ユニバーサルシリアルバスインタフェース(ポート 1)モジュールストップ設定ビット | - |
| | MSTPB20 | $I^2C$ バスインタフェース 1 モジュールストップ設定ビット | $I^2C$ バスインタフェース 1 モジュールストップ設定ビット *1 |
| MSTPCRC | MSTPC1 | RAM1 モジュールストップ設定ビット | - |
| | MSTPC2 | - | 拡張 RAM モジュールストップ設定ビット *1 |
| | MSTPC7 | - | スタンバイ RAM モジュールストップ設定ビット |
| | MSTPC16 | $I^2C$ バスインタフェース 3 モジュールストップ設定ビット | - |
| | MSTPC18 | IEBUS モジュールストップ設定ビット | - |
| | MSTPC19 | 周波数測定機能モジュールストップ設定ビット | CAC モジュールストップ設定ビット |
| | MSTPC23 | - | クワッドシリアルパラレルインタフェースモジュールストップ設定ビット |
| | MSTPC28 | - | 2D 描画エンジンモジュールストップ設定ビット *1 |

| レジスタ | ビット | RX63N | RX65N |
|---|---|---|---|
| MSTPCRC | MSTPC29 | - | グラフィック LCD コントローラモジュールストップ設定ビット *1 |
| MSTPCRD | MSTPD0 | - | モジュールストップ D0 設定ビット |
| | MSTPD1 | - | モジュールストップ D1 設定ビット |
| | MSTPD2 | - | モジュールストップ D2 設定ビット |
| | MSTPD3 | - | モジュールストップ D3 設定ビット |
| | MSTPD4 | - | モジュールストップ D4 設定ビット |
| | MSTPD5 | - | モジュールストップ D5 設定ビット |
| | MSTPD6 | - | モジュールストップ D6 設定ビット |
| | MSTPD7 | - | モジュールストップ D7 設定ビット |
| | MSTPD13 | - | SD スレーブインタフェースモジュールストップ設定ビット |
| | MSTPD19 | - | SD ホストインタフェースモジュールストップ設定ビット |
| | MSTPD21 | - | MMC ホストインタフェースモジュールストップ設定ビット |
| | MSTPD27 | - | Trusted Secure IP モジュールストップ設定ビット *1 |
| | MSTPD31 | データ暗号化ユニット(DEU)モジュールストップ設定ビット | - |
| MOSCWTCR* | MSTS | bit0～4:メインクロック発振器ウェイト時間設定ビット | bit0～7:メインクロック発振器ウェイト時間設定ビット |
| SOSCWTCR* | SSTS | bit0～4:メインクロック発振器ウェイト時間設定ビット | bit0～7:メインクロック発振器ウェイト時間設定ビット |
| PLLWTCR | - | PLL ウェイトコントロールレジスタ | - |

【注】 * RX65N グループの MOSCWTCR と SOSCWTCR は、ユーザーズマニュアル ハードウェア編「クロック発生回路」章に記載されています。

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

## 2.8　レジスタライトプロテクション機能

表 2.15 にレジスタライトプロテクション機能の概要比較を示します。

表 2.15　レジスタライトプロテクション機能の概要比較

| 項目 | RX63N | RX65N |
|---|---|---|
| PRC0 ビット | • クロック発生回路関連レジスタ<br>SCKCR,SCKCR2,SCKCR3,PLLCR,<br>PLLCR2,BCKCR,MOSCCR,SOSCCR,<br>LOCOCR,ILOCOCR,HOCOCR,<br>OSTDCR,OSTDSR | • クロック発生回路関連レジスタ<br>SCKCR, SCKCR2, SCKCR3, PLLCR,<br>PLLCR2, BCKCR, MOSCCR, SOSCCR,<br>LOCOCR, ILOCOCR,HOCOCR,<br>HOCOCR2, OSTDCR, OSTDSR |
| PRC1 ビット | • 動作モード関連レジスタ<br>SYSCR0,SYSCR1<br>• 消費電力低減機能関連レジスタ<br>SBYCR,MSTPCRA,MSTPCRB,MSTPC<br>RC,MSTPCRD,OPCCR,RSTCKCR,<br>MOSCWTCR*,SOSCWTCR*,<br>PLLWTCR,DPSBYCR,DPSIER0～3,<br>DPSIFR0～3,DPSIEGR0～3<br>• クロック発生回路関連レジスタ<br>MOFCR,HOCOPCR<br>• ソフトウェアリセットレジスタ<br>SWRR | • 動作モード関連レジスタ<br>SYSCR0,SYSCR1<br>• 消費電力低減機能関連レジスタ<br>SBYCR,<br>MSTPCRA,MSTPCRB,MSTPCRC,<br>MSTPCRD, OPCCR, RSTCKCR,<br>DPSBYCR, DPSIER0～3,DPSIFR0～3,<br>DPSIEGR0～3<br>• クロック発生回路関連レジスタ<br>MOSCWTCR*,SOSCWTCR*,<br>MOFCR,HOCOPCR<br>• ソフトウェアリセットレジスタ<br>SWRR |
| PRC3 ビット | • LVD 関連レジスタ<br>LVCMPCR,LVDLVLR,LVD1CR0,LVD1C<br>R1,LVD1SR,LVD2CR0,LVD2CR1,LVD2<br>SR | • LVD 関連レジスタ<br>LVCMPCR,LVDLVLR,LVD1CR0,LVD1C<br>R1,LVD1SR,LVD2CR0,LVD2CR1,LVD2<br>SR |

【注】 * RX65N グループの MOSCWTCR と SOSCWTCR は、「クロック発生回路関連レジスタ」に記載されています。

## 2.9　割り込みコントローラ

表 2.16 に割り込みコントローラ仕様の概要比較を、表 2.17 に割り込みコントローラのレジスタ比較を示します。

表 2.16　割り込みコントローラ仕様の概要比較

| 項目 | | RX63N(ICUb) | RX65N(ICUB) |
|---|---|---|---|
| 割り込み | 周辺機能割り込み | • 周辺モジュールからの割り込み<br>• 割り込み検出方法:エッジ検出またはレベル検出(割り込み要因ごとの検出方法は固定)<br>• グループ割り込み:複数の割り込み要因をグループ化し、1 つの割り込み要因として扱う機能<br>— エッジ検出割り込みグループ数:7(グループ 0～6)<br>— レベル検出割り込みグループ数:1(グループ 12)<br>• ユニット選択機能:2 つの割り込み要求のうち一方の割り込み要求を選択<br>ユニット数:6 | • 周辺モジュールからの割り込み<br>• 割り込みの検出方法:エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定)<br>• グループ割り込み:複数の割り込み要因をグループ化し、1 つの割り込み要因として扱う機能<br>— グループ BE0 割り込み: PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出)<br>— グループ BL0/BL1/BL2 割り込み: PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出)<br>— グループ AL0/AL1 割り込み: PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出)<br>• 選択型割り込み B:割り込みベクタ番号 128～207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能<br>• 選択型割り込み A:割り込みベクタ番号 208～255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能 |
| | 外部端子割り込み | • IRQi 端子(i = 0～15)への入力信号による割り込み<br>• 割り込み検出:Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能<br>• デジタルフィルタを使用することにより、ノイズを除去することが可能 | • IRQi 端子(i = 0～15)への入力信号による割り込み<br>• 割り込み検出:Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能<br>• デジタルフィルタを使用することにより、ノイズを除去することが可能 |

| 項目 | | RX63N(ICUb) | RX65N(ICUB) |
|---|---|---|---|
| 割り込み | ソフトウェア割り込み | • レジスタへの書き込みにより、割り込み要求を発生させることが可能<br>• 要因数:1 | • レジスタへの書き込みにより、割り込み要求を発生させることが可能<br>• 要因数:2 |
| | 割り込み優先レベル | 割り込み要因プライオリティレジスタ(IPR)により優先レベルを設定 | 割り込み要因プライオリティレジスタ(IPR)により優先レベルを設定 |
| | 高速割り込み機能 | CPU の割り込み応答時間を短縮可能。1 つの割り込み要因にのみ設定可能 | CPU の割り込み応答時間を短縮可能。1 つの割り込み要因にのみ設定可能 |
| | DTC、DMAC 制御 | 割り込み要因により DTC や DMAC を起動可能 | 割り込み要因により DTC や DMAC の起動が可能 |
| | EXDMAC 制御 | - | 選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択レジスタ 208 で選択した割り込みにより EXDMAC0 の起動が可能。<br>選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能。 |
| ノンマスカブル割り込み | NMI 端子割り込み | NMI 端子への入力信号による割り込み<br>• 割り込み検出:立ち下がりエッジまたは立ち上がりエッジ<br>• デジタルフィルタを使用することにより、ノイズを除去することが可能 | NMI 端子への入力信号による割り込み<br>• 割り込み検出:立ち下がりエッジまたは立ち上がりエッジ<br>• デジタルフィルタを使用することにより、ノイズを除去することが可能 |
| | 発振停止検出割り込み | メインクロック発振器の停止を検出したときの割り込み | メインクロック発振器の停止を検出したときの割り込み |
| | WDT アンダフロー /リフレッシュエラー割り込み | ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み | ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み |
| | IWDT アンダフロー /リフレッシュエラー割り込み | 独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み | 独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み |
| | 電圧監視 1 割り込み | 電圧検出 1 回路(LVD1)からの割り込み | 電圧検出 1 回路(LVD1)からの割り込み |
| | 電圧監視 2 割り込み | 電圧検出 2 回路(LVD2)からの割り込み | 電圧検出 2 回路(LVD2)からの割り込み |
| | RAM エラー割り込み | - | RAM のパリティエラーチェックを検出したときの割り込み |
| 低消費電力状態からの復帰 | スリープモード | すべての割り込み要因で復帰 | すべての割り込み要因で復帰 |
| | 全モジュールクロックストップモード | NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、IWDT、TMR 割り込み)で復帰 | NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、IWDT、選択型割り込み 146～157)で復帰 |

| 項目 | | RX63N(ICUb) | RX65N(ICUB) |
|---|---|---|---|
| 低消費電力状態からの復帰 | ソフトウェアスタンバイモード | NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、IWDT)で復帰 | NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、IWDT)で復帰 |
| | ディープソフトウェアスタンバイモード | NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期)で復帰 | NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期)で復帰 |

表 2.17　割り込みコントローラのレジスタ比較

| レジスタ | ビット | RX63N(ICUb) | RX65N(ICUB) |
|---|---|---|---|
| SWINT2R | - | - | ソフトウェア割り込み 2 起動レジスタ |
| DTCERn | - | DTC 起動許可レジスタ n (n=027～251) | DTC 転送要求許可レジスタ n (n=026～255) |
| DMRSRm | - | DMAC 起動要因選択レジスタ (m=0～3) | DMAC 起動要因選択レジスタ (m=0～7) |
| GRPm | - | グループ m 割り込み要因レジスタ (m=0～6, 12) | - |
| NMISR | RAMST | - | RAM エラー割り込みステータスフラグ |
| NMIER | RAMEN | - | RAM エラー割り込み許可ビット |
| GRPBE0 | - | - | グループ BE0 割り込み要求レジスタ |
| GRPBL0 | - | - | グループ BL0 割り込み要求レジスタ |
| GRPBL1 | - | - | グループ BL1 割り込み要求レジスタ |
| GRPBL2 | | | グループ BL2 割り込み要求レジスタ |
| GRPAL0 | - | - | グループ AL0 割り込み要求レジスタ |
| GRPAL1 | - | - | グループ AL1 割り込み要求レジスタ |
| GENm | - | グループ m 割り込み許可レジスタ (m=0～6, 12) | - |
| GENBE0 | - | - | グループ BE0 割り込み許可レジスタ |
| GENBL0 | - | - | グループ BL0 割り込み許可レジスタ |
| GENBL1 | - | - | グループ BL1 割り込み許可レジスタ |
| GENBL2 | | | グループ BL2 割り込み許可レジスタ |
| GENAL0 | - | - | グループ AL0 割り込み許可レジスタ |
| GENAL1 | - | - | グループ AL1 割り込み許可レジスタ |
| GCRm | - | グループ m 割り込みクリアレジスタ (m=0～6) | - |
| GCRBE0 | - | - | グループ BE0 割り込みクリアレジスタ |
| SEL | - | ユニット選択レジスタ | - |
| PIBRk | - | - | 選択型割り込み B 要求レジスタ k (k=0h～Bh) |
| PIARk | - | - | 選択型割り込み A 要求レジスタ k (k=0h～5h,Bh) |
| SLIBXRn | - | - | 選択型割り込み B 要因選択レジスタ Xn (n = 128～143) |

| レジスタ | ビット | RX63N(ICUb) | RX65N(ICUB) |
|---|---|---|---|
| SLIBRn | - | - | 選択型割り込み B 要因選択レジスタ n (n=144～207) |
| SLIARn | - | - | 選択型割り込み A 要因選択レジスタ n (n=208～255) |
| SELEXDR | - | - | EXDMAC 起動割り込み選択レジスタ |
| SLIPRCR | - | - | 選択型割り込み要因選択レジスタ書き込み保護レジスタ |

## 2.10　バス

表 2.18 にバス仕様の概要比較を、表 2.19 に外部バス仕様の概要比較を、表 2.20 にバスのレジスタ比較を示します。

表 2.18　バス仕様の概要比較

| バスの種類 | | RX63N | RX65N |
|---|---|---|---|
| CPU バス | 命令バス | • CPU(命令)を接続<br>• 内蔵メモリを接続(RAM、ROM)<br>• システムクロック(ICLK)に同期して動作 | • CPU(命令)を接続<br>• 内蔵メモリを接続(RAM、拡張 RAM *1、コードフラッシュメモリ)<br>• システムクロック(ICLK)に同期して動作 |
| | オペランドバス | • CPU(オペランド)を接続<br>• 内蔵メモリを接続(RAM、ROM)<br>• システムクロック(ICLK)に同期して動作 | • CPU(オペランド)を接続<br>• 内蔵メモリを接続(RAM、コードフラッシュメモリ)<br>• システムクロック(ICLK)に同期して動作 |
| メモリバス | メモリバス 1 | • RAM を接続 | • RAM を接続 |
| | メモリバス 2 | • ROM を接続 | • コードフラッシュメモリを接続 |
| | メモリバス 3 | • なし | • 拡張 RAM を接続 *1 |
| 内部メインバス | 内部メインバス 1 | • CPU を接続<br>• システムクロック(ICLK)に同期して動作 | • CPU を接続<br>• システムクロック(ICLK)に同期して動作 |
| | 内部メインバス 2 | • DTC,DMAC,EDMAC を接続<br>• 内蔵メモリを接続(RAM,ROM)<br>• システムクロック(ICLK)に同期して動作 | • DTC,DMAC,EDMAC,SDSI, GLCDC *1,DRW2D *1 を接続<br>• 内蔵メモリを接続(RAM,拡張 RAM *1,コードフラッシュ)<br>• システムクロック(ICLK)に同期して動作 |
| 内部周辺バス | 内部周辺バス 1 | • 周辺機能(DTC,DMAC,EXDMAC,DEU,割り込みコントローラ、バスエラー監視部)を接続<br>• システムクロック(ICLK)に同期して動作(EXDMAC は、BCLK に同期して動作) | • 周辺機能(DTC,DMAC,EXDMAC,割り込みコントローラ、バスエラー監視部)を接続<br>• システムクロック(ICLK)に同期して動作(EXDMAC は、BCLK に同期して動作) |
| | 内部周辺バス 2 | • 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続<br>• 周辺モジュールクロック(PCLKB)に同期して動作 | • 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続<br>• 周辺モジュールクロック(PCLKB)に同期して動作 |
| | 内部周辺バス 3 | • 周辺機能(USB,PDC)を接続する。<br>• 周辺モジュールクロック(PCLKB)に同期して動作 | • 周辺機能(USBb,PDC,スタンバイ RAM)を接続する。<br>• 周辺モジュールクロック(PCLKB)に同期して動作 |
| | 内部周辺バス 4 | • 周辺機能(EDMAC,ETHERC)を接続する。<br>• 周辺モジュールクロック(PCLKA)に同期して動作 | • 周辺機能(EDMAC,ETHERC,MTU3,SCIi, RSPI,AES)を接続する。<br>• 周辺モジュールクロック(PCLKA)に同期して動作 |

| バスの種類 | | RX63N | RX65N |
|---|---|---|---|
| 内部周辺バス | 内部周辺バス 5 | • 予約領域 | • 周辺機能(GLCDC、DRW2D)を接続 *1<br>• 周辺モジュールクロック(PCLKA)に同期して動作 *1 |
| | 内部周辺バス 6 | • ROM(P/E 時)、E2 データフラッシュを接続<br>• FlashIF クロック(FCLK)に同期して動作 | • コードフラッシュメモリ(P/E 時)、データフラッシュメモリ *1 を接続<br>• FlashIF クロック(FCLK)に同期して動作 |
| 外部バス | CS 領域 | • 外部デバイスを接続<br>• 外部バスクロック(BCLK)に同期して動作 | • 外部デバイスを接続<br>• 外部バスクロック(BCLK)に同期して動作 |
| | SDRAM 領域 | • SDRAM を接続<br>• SDRAM クロック(SDCLK)に同期して動作 | • SDRAM を接続<br>• SDRAM クロック(SDCLK)に同期して動作 |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

表 2.19　外部バス仕様の概要比較

| 項目 | RX63N | RX65N |
|---|---|---|
| 外部アドレス空間 | • 外部アドレス空間を 8 つの CS 領域(CS0～CS7)と SDRAM 領域(SDCS)に分割して管理<br>• 領域ごとにチップセレクトを出力可能<br>• 領域ごとにバス幅を選択可能<br>— セパレートバス：8 ビットバス空間/16 ビットバス空間/32 ビットバス空間を選択可能<br>— アドレス/データマルチプレクスバス：8 ビットバス空間/16 ビットバス空間を選択可能<br>• 領域ごとにエンディアンを設定可能 | • 外部アドレス空間を 8 つの CS 領域(CS0～CS7)と SDRAM 領域(SDCS)に分割して管理<br>• 領域ごとにチップセレクトを出力可能<br>• 領域ごとにバス幅を選択可能<br>— セパレートバス：8 ビットバス空間/16 ビットバス空間/32 ビットバス空間 *1 を選択可能<br>— アドレス/データマルチプレクスバス：8 ビットバス空間/16 ビットバス空間を選択可能<br>• 領域ごとにエンディアンを設定可能 |
| CS 領域コントローラ | • リカバリサイクル挿入可能<br>— リードリカバリ最大 15 サイクル挿入可能<br>— ライトリカバリ最大 15 サイクル挿入可能<br>• サイクルウェイト機能：最大 31 サイクルウェイト(ページアクセス最大 7 サイクルウェイト)<br>• ウェイト制御<br>— チップセレクト信号(CS0#～CS7#)のアサート/ネゲートタイミング設定可能<br>— リード信号(RD#)、ライト信号(WR0#/WR#～WR3#)のアサートタイミング設定可能<br>— データ出力の開始/終了タイミング設定可能 | • リカバリサイクル挿入可能<br>— リードリカバリ最大 15 サイクル挿入可能<br>— ライトリカバリ最大 15 サイクル挿入可能<br>• サイクルウェイト機能：最大 31 サイクルウェイト(ページアクセス最大 7 サイクルウェイト)<br>• ウェイト制御<br>— チップセレクト信号(CS0#～CS7#)のアサート/ネゲートタイミング設定可能<br>— リード信号(RD#)、ライト信号(WR0#/WR#～WR1#/WR3# *1)のアサートタイミング設定可能<br>— データ出力の開始/終了タイミング設定可能 |

| 項目 | RX63N | RX65N |
|---|---|---|
| | • ライトアクセスモード：1 ライトストローブモード/バイトストローブモード<br>• セパレートバス、アドレス/データマルチプレクスバスの領域ごとに設定可能 | • ライトアクセスモード：1 ライトストローブモード/バイトストローブモード<br>• セパレートバス、アドレス/データマルチプレクスバスの領域ごとに設定可能 |
| SDRAM 領域コントローラ | • ロウアドレス/カラムアドレスのマルチプレクス出力(8 ビット/9 ビット/10 ビット/11 ビット)<br>• オートリフレッシュとセルフリフレッシュを選択可能<br>• CAS レイテンシを 1～3 に設定可能 | • ロウアドレス/カラムアドレスのマルチプレクス出力(8 ビット/9 ビット/10 ビット/11 ビット)<br>• オートリフレッシュとセルフリフレッシュを選択可能<br>• CAS レイテンシを 1～3 に設定可能 |
| ライトバッファ機能 | バスマスタからのライトデータをライトバッファに書き込んだ時点で、バスマスタ側のライトアクセスを終了 | バスマスタからのライトデータをライトバッファに書き込んだ時点で、バスマスタ側のライトアクセスを終了 |
| 周波数 | • CS 領域コントローラ(CSC)は、BCLK(注 1)に同期して動作<br>• SDRAM 領域コントローラ(SDRAMC)は、SDCLK に同期して動作 | • CS 領域コントローラ(CSC)は、BCLK(注 1)に同期して動作<br>• SDRAM 領域コントローラ(SDRAMC)は、SDCLK に同期して動作 |

注1.　SDRAM 使用時、BCLK と SDCLK は同じ周波数で動作させる必要があります。
注2.　*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

表 2.20　バスのレジスタ比較

| レジスタ | ビット名 | RX63N | RX65N |
|---|---|---|---|
| CSnCR<br>(n=0～7) | BSIZE[1:0] | 外部バス幅選択ビット<br>b5b4<br>0 0：16 ビットバス空間に設定<br>0 1：32 ビットバス空間に設定<br>1 0：8 ビットバス空間に設定<br>1 1：設定しないでください | 外部バス幅選択ビット<br>b5b4<br>0 0：16 ビットバス空間に設定<br>0 1：設定しないでください/<br>32 ビットバス空間に設定 *1<br>1 0：8 ビットバス空間に設定<br>1 1：設定しないでください |
| SDCCR | BSIZE[1:0] | SDRAM バス幅選択ビット<br>b5b4<br>0 0：16 ビットバス空間に設定<br>0 1：32 ビットバス空間に設定<br>1 0：8 ビットバス空間に設定<br>1 1：設定しないでください | SDRAM バス幅選択ビット<br>b5b4<br>0 0：16 ビットバス空間に設定<br>0 1：設定しないでください/<br>32 ビットバス空間に設定 *1<br>1 0：8 ビットバス空間に設定<br>1 1：設定しないでください |
| BERSR1 | MST[2:0] | バスマスタコードビット<br>b6 b4<br>0 0 0：CPU<br>0 0 1：予約<br>0 1 0：予約<br>0 1 1：DTC/DMAC<br>1 0 0：予約<br>1 0 1：予約<br>1 1 0：EDMAC<br>1 1 1：EXDMAC | バスマスタコードビット<br>b6 b4<br>0 0 0：CPU<br>0 0 1：予約<br>0 1 0：予約<br>0 1 1：DTC/DMAC<br>1 0 0：予約<br>1 0 1：予約<br>1 1 0：拡張バスマスタ<br>1 1 1：EXDMAC |

| レジスタ | ビット名 | RX63N | RX65N |
|---|---|---|---|
| BUSPRI | BPRA[1:0] | メモリバス 1（RAM）プライオリティ制御ビット | メモリバス 1, 3 (RAM/拡張 RAM)プライオリティ制御ビット (注 2) |
| EBMAPCR | - | - | 拡張バスマスタ優先度制御レジスタ *1 |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

## 2.11　メモリプロテクションユニット

表 2.21 にメモリプロテクションユニットのレジスタ比較を示します。

表 2.21　メモリプロテクションユニットのレジスタ比較

| レジスタ | ビット名 | RX63N | RX65N |
|---|---|---|---|
| MPESTS | IA | 命令メモリプロテクションエラー発生ビット | - |
| | DA | データメモリプロテクションエラー発生ビット | - |
| | IMPER | - | 命令メモリプロテクションエラー発生ビット |
| | DMPER | - | データメモリプロテクションエラー発生ビット |

## 2.12　DMA コントローラ

表 2.22 に DMA コントローラ仕様の概要比較を、表 2.23 に DMA コントローラレジスタ比較を示します。

表 2.22　DMA コントローラ仕様の概要比較

| 項目 | | RX63N(DMACA) | RX65N(DMACAa) |
|---|---|---|---|
| チャネル数 | | 4 チャネル(DMACm (m = 0～3) ) | 8 チャネル(DMACm(m = 0～7)) |
| 転送空間 | | 512M バイト (00000000h～0FFFFFFFh と F0000000h～FFFFFFFFh のうち予約領域を除く領域) | 512M バイト (00000000h～0FFFFFFFh と F0000000h～FFFFFFFFh のうち予約領域を除く領域) |
| 最大転送データ数 | | 1M データ(ブロック転送モード最大総転送数:1024 データ × 1024 ブロック) | 64M データ(ブロック転送モード最大総転送数:1024 データ × 65536 ブロック) |
| DMA 起動要因 | | • チャネルごとに起動要因を選択可能<br>ソフトウェアトリガ<br>周辺モジュールからの割り込み要求/外部割り込み入力端子へのトリガ入力 | • チャネルごとに起動要因を選択可能<br>ソフトウェアトリガ<br>周辺モジュールからの割り込み要求/外部割り込み入力端子へのトリガ入力 |
| チャネル優先順位 | | チャネル 0 > チャネル 1 > チャネル 2 > チャネル 3(チャネル 0 が最優先) | チャネル 0>チャネル 1>チャネル 2>チャネル 3…>チャネル 7 (チャネル 0 が最優先) |
| 転送データ | 1 データ | ビット長:8 ビット、16 ビット、32 ビット | ビット長:8 ビット、16 ビット、32 ビット |
| | ブロックサイズ | データ数:1～1024 データ | データ数:1～1024 データ |
| 転送モード | ノーマル転送モード | • 1 回の DMA 転送要求で 1 データを転送<br>• 総データ転送数を指定しない設定(フリーランニングモード)が可能 | • 1 回の DMA 転送要求で 1 データを転送<br>• 総データ転送数を指定しない設定(フリーランニングモード)が可能 |
| | リピート転送モード | • 1 回の DMA 転送要求で 1 データを転送<br>• 転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰<br>• リピートサイズは最大 1024 回設定可能 | • 1 回の DMA 転送要求で 1 データを転送<br>• 転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰<br>• リピートサイズは最大 1024 回設定可能 |
| | ブロック転送モード | • 1 回の DMA 転送要求で 1 ブロックのデータを転送<br>• ブロックサイズは最大 1024 データ設定可能 | • 1 回の DMA 転送要求で 1 ブロックのデータを転送<br>• ブロックサイズは最大 1024 データ設定可能 |
| 選択機能 | 拡張リピートエリア機能 | • 転送アドレスレジスタの上位ビットの値を固定して特定範囲のアドレスを繰り返す設定が可能<br>• 拡張リピートエリアは 2 バイトから 128M バイトを転送元、転送先別に設定可能 | • 転送アドレスレジスタの上位ビットの値を固定して特定範囲のアドレスを繰り返す設定が可能<br>• 拡張リピートエリアは 2 バイトから 128M バイトを転送元、転送先別に設定可能 |

| 項目 | | RX63N(DMACA) | RX65N(DMACAa) |
|---|---|---|---|
| 割り込み要求 | 転送終了割り込み | 転送カウンタで設定したデータ数を転送終了時に発生 | 転送カウンタで設定したデータ数を転送終了時に発生 |
| | 転送エスケープ終了割り込み | リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバフローしたときに発生 | リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバフローしたときに発生 |
| イベントリンク起動 | | - | 1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生 |
| 消費電力低減機能 | | モジュールストップ状態への設定が可能 | モジュールストップ状態への設定が可能 |

表 2.23　DMA コントローラレジスタ比較

| レジスタ | ビット名 | RX63N(DMACA) | RX65N(DMACAa) |
|---|---|---|---|
| DMCRB | - | DMA ブロック転送カウントレジスタ (b9-b0) | DMA ブロック転送カウントレジスタ (b15-b0) |
| DMIST | - | - | DMAC74 割り込みステータスモニタレジスタ |

## 2.13　EXDMA コントローラ

表 2.24 に EXDMA コントローラ仕様の概要比較を、表 2.25 に EXDMA コントローラレジスタ比較を示します。

表 2.24　EXDMA コントローラ仕様の概要比較

| 項目 | | RX63N(EXDMACa) | RX65N(EXDMACa) |
|---|---|---|---|
| チャネル数 | | 2 チャネル<br>(EXDMAC0,EXDMAC1) | 2 チャネル<br>(EXDMAC0,EXDMAC1) |
| 転送空間 | | 512M バイト<br>(0000 0000h～0FFF FFFFh と F000 0000h～FFFF FFFFh のうち予約領域を除く外部領域) | 512M バイト<br>(0000 0000h～0FFF FFFFh と F000 0000h～FFFF FFFFh のうち予約領域を除く外部領域) |
| 最大転送データ数 | | 1M データ(ブロック転送モード最大総転送数：1024 データ × 1024 ブロック) | 1M データ(ブロック転送モード最大総転送数：1024 データ × 1024 ブロック) |
| DMA 起動要因 | | • チャネルごとに 3 種類の起動要因を選択可能<br>ソフトウェアトリガ<br>外部 DMA 転送要求入力<br>周辺モジュール(MTU1 あるいは TPU7 のコンペアマッチ A)からの DMA 転送要求 | • チャネルごとに 3 種類の起動要因を選択可能<br>ソフトウェアトリガ<br>外部 DMA 転送要求入力<br>周辺モジュール(TPU1.TRGA あるいは MTU1.TRGA)からの DMA 転送要求<br>(チャネル 0：ICU.SLIBR144 で選択した TPU1.TRGA の選択型割り込み B 要求、または ICU.SLIAR208 で選択した MTU1.TRGA の選択型割り込み A 要求、<br>チャネル 1：ICU.SLIBR145 で選択した TPU1.TRGA の選択型割り込み B 要求、または ICU.SLIAR209 で選択した MTU1.TRGA の選択型割り込み A 要求) |
| チャネル優先順位 | | チャネル 0 > チャネル 1 (チャネル 0 が最優先) | チャネル 0 > チャネル 1 (チャネル 0 が最優先) |
| 転送データ | 1 データ | ビット長:8 ビット、16 ビット、32 ビット | ビット長:8 ビット、16 ビット、32 ビット |
| | ブロックサイズ | データ数:1～1024 データ | データ数:1～1024 データ |
| | クラスタサイズ | データ数:1～8 データ | データ数:1～8 データ |
| 転送モード | ノーマル転送モード | • 1 回の DMA 転送要求で 1 データを転送<br>• 総データ転送数を指定しない設定(フリーランニングモード)が可能 | • 1 回の DMA 転送要求で 1 データを転送<br>• 総データ転送数を指定しない設定(フリーランニングモード)が可能 |

| 項目 | | RX63N(EXDMACa) | RX65N(EXDMACa) |
|---|---|---|---|
| 転送モード | リピート転送モード | • 1 回の DMA 転送要求で 1 データを転送<br>• 転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰<br>• リピートサイズは最大 1024 回設定可能 | • 1 回の DMA 転送要求で 1 データを転送<br>• 転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰<br>• リピートサイズは最大 1024 回設定可能 |
| | ブロック転送モード | • 1 回の DMA 転送要求で 1 ブロックのデータを転送<br>• ブロックサイズは最大 1024 データ設定可能 | • 1 回の DMA 転送要求で 1 ブロックのデータを転送<br>• ブロックサイズは最大 1024 データ設定可能 |
| | クラスタ転送 | • 1 回の DMA 転送要求で 1 クラスタのデータを転送<br>• クラスタサイズは最大 8 データ(32 バイト)設定可能 | • 1 回の DMA 転送要求で 1 クラスタのデータを転送<br>• クラスタサイズは最大 8 データ(32 バイト)設定可能 |
| アドレスモード | シングルアドレスモード | • 転送元または転送先の周辺デバイスを EDACKn 信号(n=0,1)でアクセスし、もう一方をアドレス指定してデータを転送<br>• ノーマル転送モード、リピートモード、ブロック転送モードで使用可能 | • 転送元または転送先の周辺デバイスを EDACKn 信号(n=0,1)でアクセスし、もう一方をアドレス指定してデータを転送<br>• ノーマル転送モード、リピートモード、ブロック転送モードで使用可能 |
| | デュアルアドレスモード | • 転送元、転送先双方をアドレス指定してデータを転送<br>• ノーマル転送モード、リピートモード、ブロック転送モード、クラスタ転送モードで使用可能 | • 転送元、転送先双方をアドレス指定してデータを転送<br>• ノーマル転送モード、リピートモード、ブロック転送モード、クラスタ転送モードで使用可能 |
| 選択機能 | 拡張リピートエリア機能 | • 転送アドレスレジスタの上位ビットの値を固定して特定範囲のアドレスを繰り返す設定が可能<br>• 拡張リピートエリアは 2 バイトから 128M バイトを転送元、転送先別に設定可能 | • 転送アドレスレジスタの上位ビットの値を固定して特定範囲のアドレスを繰り返す設定が可能<br>• 拡張リピートエリアは 2 バイトから 128M バイトを転送元、転送先別に設定可能 |
| 割り込み要求 | 転送終了割り込み | 転送カウンタで設定したデータ数を転送終了時に発生 | 転送カウンタで設定したデータ数を転送終了時に発生 |
| | 転送エスケープ終了割り込み | リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバフローしたときに発生 | リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバフローしたときに発生 |
| 消費電力低減機能 | | モジュールストップ状態への設定が可能 | モジュールストップ状態への設定が可能 |

表 2.25　EXDMA コントローラレジスタ比較

| レジスタ | ビット名 | RX63N(EXDMAa) | RX65N(EXDMAa) |
|---|---|---|---|
| EDMTMD | DCTG[1:0] | 転送要求選択ビット<br><br>b1b0<br>0　0：ソフトウェア<br>0　1：設定しないでください<br>1　0：外部 DMA 転送要求<br>(EDREQn 端子)<br>1　1：周辺モジュール(MTU1 あるいは TPU7 のコンペアマッチ A)からの DMA 転送要求 | 転送要求選択ビット<br><br>b1b0<br>0　0：ソフトウェア<br>0　1：設定しないでください<br>1　0：外部 DMA 転送要求<br>(EDREQn 端子)<br>1　1：周辺モジュール(TPU1.TGRA または MTU1.TGRA)からの DMA 転送要求 |

## 2.14　データトランスファコントローラ

表 2.26 にデータトランスファコントローラ仕様の概要比較を、表 2.27 にデータトランスファコントローラのレジスタ比較を示します。

表 2.26　データトランスファコントローラ仕様の概要比較

| 項目 | RX63N(DTCa) | RX65N(DTCb) |
|---|---|---|
| 転送モード | • ノーマル転送モード<br>— 1 回の起動で 1 データ転送する<br>• リピート転送モード<br>— 1 回の起動で 1 データ転送する<br>— リピートサイズ分データを転送すると転送開始アドレスに復帰<br>— リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能<br>• ブロック転送モード<br>— 1 回の起動で 1 ブロックのデータ転送する<br>— ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能 | • ノーマル転送モード<br>— 1 回の起動で 1 データ転送する<br>• リピート転送モード<br>— 1 回の起動で 1 データ転送する<br>— リピートサイズ分データを転送すると転送開始アドレスに復帰<br>— リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能<br>• ブロック転送モード<br>— 1 回の起動で 1 ブロックのデータ転送する<br>— ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能 |
| 転送チャネル | • 割り込み要因に対するチャネルの転送が可能(ICU からの DTC 転送要求で転送)<br>• 1 回の転送要求に対して複数のデータ転送が可能(チェーン転送)<br>• チェーン転送は「カウンタ=0 のとき実施」/「毎回実施」のいずれかを選択可能 | • 割り込み要因に対するチャネルの転送が可能(ICU からの DTC 転送要求で転送)<br>• 1 回の転送要求に対して複数のデータ転送が可能(チェーン転送)<br>• チェーン転送は「カウンタ=0 のとき実施」/「毎回実施」のいずれかを選択可能 |
| 転送空間 | • ショートアドレスモードのとき 16M バイト<br>(“0000 0000h”~”007F FFFFh”と”FF80 0000h”~”FFFF FFFFh”のうち、予約領域以外の領域)<br>• フルアドレスモードのとき 4G バイト<br>(“0000 0000h”~”FFFF FFFFh”のうち、予約領域以外の領域) | • ショートアドレスモードのとき 16M バイト<br>(“0000 0000h”~”007F FFFFh”と”FF80 0000h”~”FFFF FFFFh”のうち、予約領域以外の領域)<br>• フルアドレスモードのとき 4G バイト<br>(“0000 0000h”~”FFFF FFFFh”のうち、予約領域以外の領域) |
| データ転送単位 | • 1 データ:1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット)<br>• 1 ブロックサイズ：1～256 データ | • 1 データ:1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット)<br>• 1 ブロックサイズ：1～256 データ |

| 項目 | RX63N(DTCa) | RX65N(DTCb) |
|---|---|---|
| CPU 割り込み要求 | • DTC を起動した割り込みで CPU への割り込み要求を発生可能<br>• 1 回のデータ転送終了後に CPU への割り込み要求を発生可能<br>• 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能 | • DTC を起動した割り込みで CPU への割り込み要求を発生可能<br>• 1 回のデータ転送終了後に CPU への割り込み要求を発生可能<br>• 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能 |
| イベントリンク起動 | - | 1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生 |
| リードスキップ | 同一転送が連続したときの転送情報の読み出しを省略する設定が可能 | 同一転送が連続したときの転送情報の読み出しを省略する設定が可能 |
| ライトバックスキップ | 転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略 | 転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略 |
| ライトバックディスエーブル | - | 転送情報のライトバックを実行しない設定が可能 |
| シーケンス転送 | - | 複雑な一連の転送をシーケンスとして登録し、転送データにより任意のシーケンスを選択して実行可能<br>• シーケンス転送の起動要因は同時に 1 つのみ選択可能<br>• シーケンスは、1 つの起動要因に対し最大 256 通り<br>• 転送要求によって最初に転送されたデータがシーケンスを決定<br>• シーケンスは、1 回の転送要求で最後まで実行することも、途中で止めて次の転送要求で再開する(シーケンス分割)ことも可能 |
| ディスプレースメント加算 | - | 転送元アドレスにディスプレースメントを加算可能(転送情報ごとに選択) |
| 消費電力低減機能 | モジュールストップ状態への設定が可能 | モジュールストップ状態への設定が可能 |

表 2.27　データトランスファコントローラのレジスタ比較

| レジスタ | ビット | RX63N(DTCa) | RX65N(DTCb) |
|---|---|---|---|
| MRA | WBDIS | - | ライトバックディスエーブルビット |
| MRB | SQEND | - | シーケンス転送終了ビット |
| | INDX | - | インデックステーブル参照ビット |
| MRC | - | - | DTC モードレジスタ C |
| DTCVBR | - | DTC ベクタベースレジスタ(b31～b0)<br>上位 4 ビットへの書き込みは無視され,b27 の値は拡張されて設定されます。また、下位 12 ビットは予約ビットで、値は”0”固定です。書く場合、”0”を書いてください。<br>0000 0000h～07FF F000h、および F800 0000h～FFFF F000h の範囲で、4K バイト単位で設定可能です。 | DTC ベクタベースレジスタ(b31～b0)<br>上位 4 ビットへの書き込みは無視され,b27 の値は拡張されて設定されます。また、下位 10 ビットは予約ビットで、値は”0”固定です。書く場合、”0”を書いてください。<br>0000 0000h～07FF FC00h、および F800 0000h～FFFF FC00h の範囲で、1K バイト単位で設定可能です。 |
| DTCIBR | - | - | DTC インデックステーブルベースレジスタ |
| DTCOR | - | - | DTC オペレーションレジスタ |
| DTCSQE | - | - | DTC シーケンス転送許可レジスタ |
| DTCDISP | - | - | DTC アドレスディスプレースメントレジスタ |

## 2.15　I/O ポート

表 2.28～表 2.31 にパッケージごとの概要比較を、表 2.32 に I/O ポートのレジスタ比較を示します。

表 2.28　I/O ポート 177 ピン、176 ピンの概要比較

| ポートシンボル | RX63N(177 ピン、176 ピン) | RX65N(177 ピン、176 ピン) |
|---|---|---|
| PORT0 | P00～P03, P05, P07 | P00～P03, P05, P07 |
| PORT1 | P10～P17 | P10～P17 |
| PORT2 | P20～P27 | P20～P27 |
| PORT3 | P30～P37 | P30～P37 |
| PORT4 | P40～P47 | P40～P47 |
| PORT5 | P50～P57 | P50～P57 |
| PORT6 | P60～P67 | P60～P67 |
| PORT7 | P70～P77 | P70～P77 |
| PORT8 | P80～P87 | P80～P87 |
| PORT9 | P90～P97 | P90～P97 |
| PORTA | PA0～PA7 | PA0～PA7 |
| PORTB | PB0～PB7 | PB0～PB7 |
| PORTC | PC0～PC7 | PC0～PC7 |
| PORTD | PD0～PD7 | PD0～PD7 |
| PORTE | PE0～PE7 | PE0～PE7 |
| PORTF | PF0～PF5 | PF0～PF5 |
| PORTG | PG0～PG7 | PG0～PG7 |
| PORTJ | PJ3, PJ5 | PJ0～PJ3, PJ5 |

表 2.29　I/O ポート 145 ピン、144 ピンの概要比較

| ポートシンボル | RX63N(145 ピン、144 ピン) | RX65N(145 ピン、144 ピン) |
|---|---|---|
| PORT0 | P00～P03, P05, P07 | P00～P03, P05, P07 |
| PORT1 | P12～P17 | P12～P17 |
| PORT2 | P20～P27 | P20～P27 |
| PORT3 | P30～P37 | P30～P37 |
| PORT4 | P40～P47 | P40～P47 |
| PORT5 | P50～P56 | P50～P56 |
| PORT6 | P60～P67 | P60～P67 |
| PORT7 | P70～P77 | P70～P77 |
| PORT8 | P80～P83, P86, P87 | P80～P83, P86, P87 |
| PORT9 | P90～P93 | P90～P93 |
| PORTA | PA0～PA7 | PA0～PA7 |
| PORTB | PB0～PB7 | PB0～PB7 |
| PORTC | PC0～PC7 | PC0～PC7 |
| PORTD | PD0～PD7 | PD0～PD7 |
| PORTE | PE0～PE7 | PE0～PE7 |
| PORTF | PF5 | PF5 |
| PORTG | - | - |
| PORTJ | PJ3, PJ5 | PJ3, PJ5 |

表 2.30　I/O ポート 100 ピンの概要比較

| ポートシンボル | RX63N(100 ピン) | RX65N(100 ピン) |
|---|---|---|
| PORT0 | P05, P07 | P05, P07 |
| PORT1 | P12～P17 | P12～P17 |
| PORT2 | P20～P27 | P20～P27 |
| PORT3 | P30～P37 | P30～P37 |
| PORT4 | P40～P47 | P40～P47 |
| PORT5 | P50～P55 | P50～P55 |
| PORT6 | - | - |
| PORT7 | - | - |
| PORT8 | - | - |
| PORT9 | - | - |
| PORTA | PA0～PA7 | PA0～PA7 |
| PORTB | PB0～PB7 | PB0～PB7 |
| PORTC | PC0～PC7 | PC0～PC7 |
| PORTD | PD0～PD7 | PD0～PD7 |
| PORTE | PE0～PE7 | PE0～PE7 |
| PORTF | - | - |
| PORTG | - | - |
| PORTJ | PJ3 | PJ3 |

表 2.31　I/O ポート 64 ピンの概要比較

| ポートシンボル | RX631(64 ピン) *1 | | RX651(64 ピン) *1 |
|---|---|---|---|
| | LQFP | TFLGA | |
| PORT0 | P05 | P05 | P05 |
| PORT1 | P14～P17 | P14～P17 | P12, P13, P16, P17 |
| PORT2 | P26, P27 | P26, P27 | P26, P27 |
| PORT3 | P30, P31, P35～P37 | P30, P31, P35～P37 | P30, P31, P34～P37 |
| PORT4 | P40～P44, P46 | P40～P44, P46 | P40～P43 |
| PORT5 | P54, P55 | - | P53 |
| PORT6 | - | - | - |
| PORT7 | - | - | - |
| PORT8 | - | - | - |
| PORT9 | - | - | - |
| PORTA | PA0, PA1, PA3, PA4, PA6 | PA0, PA1, PA3, PA4, PA6 | PA1, PA2, PA4, PA6, PA7 |
| PORTB | PB0, PB1, PB3, PB5～PB7 | PB0, PB1, PB3, PB5～PB7 | PB5～PB7 |
| PORTC | PC2～PC7 | PC2～PC6 | PC0, PC1, PC4～PC7 |
| PORTD | - | - | PD2～PD7 |
| PORTE | PE0～PE5 | PE0～PE5 | PE0～PE2, PE6, PE7 |
| PORTF | - | - | - |
| PORTG | - | - | - |
| PORTJ | - | - | - |

*1：RX63N と RX65N に 64 ピンパッケージはありません。

表 2.32　I/O ポートのレジスタ比較

| レジスタ | ビット名 | RX63N | RX65N |
|---|---|---|---|
| ODR0 | B3 | - | PE1 出力形態指定ビット |
| PSRA *1 | - | ポート切り換えレジスタ A | - |
| PSRB *2 | - | ポート切り換えレジスタ B | - |
| DSCR2 | - | - | 駆動能力制御レジスタ 2 |

*1：RX631 かつ 64 ピンパッケージに存在するレジスタです。
*2：RX631 かつ 48 ピンパッケージに存在するレジスタです。

## 2.16　マルチファンクションピンコントローラ

表 2.33 にマルチファンクションピンコントローラのレジスタ比較を示します。

表 2.33　マルチファンクションピンコントローラのレジスタ比較

| レジスタ | ビット名 | RX63N | RX65N |
|---|---|---|---|
| PmnPFS | - | 端子機能制御レジスタについては、ユーザーズマニュアルを参照してください | |
| PFBCR0 | ADRHMS2 | - | A18～A20 出力許可 2 ビット |
| | BCLKO | - | BCLK 強制出力ビット |
| | DH32E | D16～D31 出力許可ビット | D16～D31 出力許可ビット *1 |
| | WR32BC32E | WR3#/BC3#出力許可ビット<br>WR2#/BC2#出力許可ビット | WR3#/BC3#、WR2#/BC2#<br>出力許可ビット *1 |
| PFBCR1 | WAITS[1:0] | WAIT 選択ビット<br><br>b1 b0<br>0 0 : P57 を WAIT#入力端子として設定<br>0 1 : P55 を WAIT#入力端子として設定<br>1 0 : PC5 を WAIT#入力端子として設定<br>1 1 : P51 を WAIT#入力端子として設定 | WAIT 選択ビット<br><br>b1 b0<br>0 0 : 設定無効<br><br>0 1 : P55 を WAIT#入力端子として設定<br>1 0 : PC5 を WAIT#入力端子として設定<br>1 1 : P51 を WAIT#入力端子として設定 |
| | ALES | - | ALE 選択ビット |
| PFBCR2 | - | - | 外部バス制御レジスタ 2 *1 |
| PFBCR3 | - | - | 外部バス制御レジスタ 3 *1 |
| PFENET | PHYMODE<br>(RX63N)<br>PHYMODE0<br>(RX65N) | イーサネットモード設定ビット | イーサネットチャネル 0 モード<br>設定ビット |
| PFUSB0 | - | USB0 制御レジスタ | - |
| PFUSB1 | - | USB1 制御レジスタ | - |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

## 2.17　16 ビットタイマパルスユニット

表 2.34 に 16 ビットタイマパルスユニット仕様の概要比較を示します。

表 2.34　16 ビットタイマパルスユニット仕様の概要比較

| 項目 | RX63N(TPUa) | RX65N(TPUa) |
|---|---|---|
| パルス入出力 | 最大 32 本 | 最大 16 本 |
| カウントクロック | 各チャネルに 7 種類または 8 種類 | 各チャネルに 7 種類または 8 種類 |
| 設定可能動作 | • コンペアマッチによる波形出力<br>• インプットキャプチャ機能(ノイズフィルタ設定可能)<br>• カウンタクリア動作<br>• 複数のタイマカウンタ(TCNT)への同時書き込み<br>• コンペアマッチ/インプットキャプチャによる同時入出力<br>• カウンタの同期動作による各レジスタの同期入出力<br>• 同期動作と組み合わせることによる最大 15 相の PWM 出力<br>• カスケード接続動作 | • コンペアマッチによる波形出力<br>• インプットキャプチャ機能(ノイズフィルタ設定可能)<br>• カウンタクリア動作<br>• 複数のタイマカウンタ(TCNT)への同時書き込み<br>• コンペアマッチ/インプットキャプチャによる同時入出力<br>• カウンタの同期動作による各レジスタの同期入出力<br>• 同期動作と組み合わせることによる最大 15 相の PWM 出力<br>• カスケード接続動作 |
| バッファ動作 | • チャネル 0,3,6,9<br>• レジスタデータの自動転送 | • チャネル 0,3<br>• レジスタデータの自動転送 |
| 位相係数モード | チャネル 1,2,4,5,7,8,10,11 | チャネル 1,2,4,5 |
| 割り込み要因 | 52 種類 | 26 種類 |
| トリガ生成 | プログラマブルパルスジェネレータ(PPG)の出力トリガを生成可能 | プログラマブルパルスジェネレータ(PPG)の出力トリガを生成可能 |
| | A/D コンバータの変換開始トリガを生成可能 | A/D コンバータの変換開始トリガを生成可能 |
| イベントリンク機能(出力) | - | • イベント 6 種類を ELC に出力可能<br>コンペアマッチ A(TPU0～TPU3)<br>コンペアマッチ B(TPU0～TPU3)<br>コンペアマッチ C(TPU0, TPU3)<br>コンペアマッチ D(TPU0, TPU3)<br>オーバフロー(TPU0～TPU3)<br>アンダフロー(TPU1, TPU ) |
| イベントリンク機能(入力) | - | • イベント入力により、以下の 3 種類のいずれかの動作が可能<br>カウントスタート動作(TPU0～TPU3)<br>カウントリスタート動作(TPU0～TPU3)<br>インプットキャプチャ動作(TPU0～TPU3) |
| 消費電力低減機能 | モジュールストップ状態への遷移が可能 | モジュールストップ状態への遷移が可能 |

## 2.18　プログラマブルパルスジェネレータ

表 2.35 にプログラマブルパルスジェネレータのレジスタ比較を示します。

表 2.35　プログラマブルパルスジェネレータのレジスタ比較

| レジスタ | ビット名 | RX63N(PPG) | RX65N(PPG) |
|---|---|---|---|
| NDRH2 | - | - | ネクストデータレジスタ H2 |
| NDRL2 | - | - | ネクストデータレジスタ L2 |

## 2.19　8 ビットタイマ

表 2.36 に 8 ビットタイマ仕様の概要比較を、表 2.37 に 8 ビットタイマのレジスタ比較を示します。

表 2.36　8 ビットタイマ仕様の概要比較

| 項目 | RX63N(TMR) | RX65N(TMR) |
|---|---|---|
| カウントクロック | • 分周クロック：PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192<br>• 外部クロック | • 分周クロック：PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192<br>• 外部クロック |
| チャネル数 | (8 ビット×2 チャネル)×2 ユニット | (8 ビット×2 チャネル)×2 ユニット |
| コンペアマッチ | • 8 ビットモード(コンペアマッチ A、コンペアマッチ B)<br>• 16 ビットモード(コンペアマッチ A、コンペアマッチ B) | • 8 ビットモード(コンペアマッチ A、コンペアマッチ B)<br>• 16 ビットモード(コンペアマッチ A、コンペアマッチ B) |
| カウンタクリア | コンペアマッチ A、コンペアマッチ B、外部リセット信号から選択 | コンペアマッチ A、コンペアマッチ B、外部リセット信号から選択 |
| タイマ出力 | 任意のデューティ比のパルス出力、PWM 出力 | 任意のデューティ比のパルス出力、PWM 出力 |
| 2 チャネルのカスケード接続 | • 16 ビットカウントモード<br>• TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位)とする 16 ビットタイマ<br>• コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント) | • 16 ビットカウントモード<br>• TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位)とする 16 ビットタイマ<br>• コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント) |
| 割り込み要因 | コンペアマッチ A、コンペアマッチ B、オーバフロー | コンペアマッチ A、コンペアマッチ B、オーバフロー |
| イベントリンク機能(出力) | - | • コンペアマッチ A、コンペアマッチ B、オーバフロー(TMR0～3) |
| イベントリンク機能(入力) | - | • イベント受付により、3 種類のうち 1 つの動作が可能<br>(1)カウントスタート動作(TMR0～3)<br>(2)イベントカウンタ動作(TMR0～3)<br>(3)カウントリスタート動作(TMR0～3) |
| DTC の起動 | コンペアマッチ A 割り込み、コンペアマッチ B 割り込みによる起動可能 | コンペアマッチ A 割り込み、コンペアマッチ B 割り込みによる起動可能 |
| A/D コンバータの変換開始トリガ | TMR0、TMR2 のコンペアマッチ A | TMR0、TMR2 のコンペアマッチ A |
| SCI のボーレートクロック生成 | SCI のボーレートクロックを生成 | SCI のボーレートクロックを生成 |
| 消費電力低減機能 | ユニットごとにモジュールストップ状態への設定が可能 | ユニットごとにモジュールストップ状態への設定が可能 |

表 2.37　8 ビットタイマのレジスタ比較

| レジスタ | ビット | RX63N(TMR) | RX65N(TMR) |
|---|---|---|---|
| TCSTR | - | - | タイムカウンタスタートレジスタ |

## 2.20　コンペアマッチタイマ

表 2.38 にコンペアタイマ仕様の概要比較を示します。

表 2.38　コンペアタイマ仕様の概要比較

| 項目 | RX63N(CMT) | RX65N(CMT) |
|---|---|---|
| カウントクロック | • 4 種類の分周クロック<br>PCLK/8、PCLK/32、PCLK128、PCLK/512 の中からチャネルごとに選択可能 | • 4 種類の分周クロック<br>PCLK/8、PCLK/32、PCLK128、PCLK/512 の中からチャネルごとに選択可能 |
| 割り込み | コンペアマッチ割り込みをチャネルごとに要求することが可能 | コンペアマッチ割り込みをチャネルごとに要求することが可能 |
| イベントリンク機能(出力) | - | CMT1 のコンペアマッチによりイベント信号出力 |
| イベントリンク機能(入力) | - | • 設定したモジュールに対してリンク動作が可能<br>• CMT1 のカウントスタート、イベントカウンタ、カウントリスタート動作が可能 |
| 消費電力低減機能 | ユニットごとにモジュールストップ状態への設定が可能 | ユニットごとにモジュールストップ状態への設定が可能 |

## 2.21　リアルタイムクロック

表 2.39 にリアルタイムクロック仕様の概要比較を、表 2.40 にリアルタイムクロックのレジスタ比較を示します。

表 2.39　リアルタイムクロック仕様の概要比較

| 項目 | RX63N(RTCa) | RX65N(RTCd) |
|---|---|---|
| カウントモード | カレンダカウントモード | カレンダカウントモード/バイナリカウントモード |
| カウントソース | サブクロック(XCIN)またはメインクロック(EXTAL) | サブクロック(XCIN)またはメインクロック(EXTAL) |
| 時計/カレンダ機能 | • カレンダカウントモード<br>— 年、月、日、曜日、時、分、秒をカウント、BCD 表示<br>— 12 時間/24 時間モード切り替え機能<br>— 30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ)<br>— うるう年自動補正機能<br>— スタート/ストップ機能<br>— 秒以下の桁のバイナリ表示(1Hz、2Hz、4Hz、8Hz、16Hz、32Hz、64Hz)<br>— 時計誤差補正機能<br>— クロック(1Hz)出力 | • カレンダカウントモード<br>— 年、月、日、曜日、時、分、秒をカウント、BCD 表示<br>— 12 時間/24 時間モード切り替え機能<br>— 30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ)<br>— うるう年自動補正機能<br>• バイナリカウントモード<br>— 秒を 32 ビットでカウント、バイナリ表示<br>• 両モード共通<br>— スタート/ストップ機能<br>— 秒以下の桁のバイナリ表示(1Hz、2Hz、4Hz、8Hz、16Hz、32Hz、64Hz)<br>— 時計誤差補正機能<br>— クロック(1Hz/64Hz)出力 |

| 項目 | RX63N(RTCa) | RX65N(RTCd) |
|---|---|---|
| 割り込み | • アラーム割り込み(ALM)<br>アラーム割り込み条件として、年、月、日、曜日、時、分、秒のいずれと比較するか選択可能<br>• 周期割り込み(PRD)<br>割り込み周期として、2 秒、1 秒、1/2 秒、1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可能<br>• 桁上げ割り込み(CUP)<br>次のいずれかのタイミングで割り込み要求発生<br>— 64Hz カウンタから秒カウンタへの桁上げが発生したとき<br>— 64Hz カウンタの変化と R64CNT レジスタの読み出しタイミングが重なったとき<br>• アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能 | • アラーム割り込み(ALM)<br>アラーム割り込み条件として、以下のいずれと比較するか選択可能<br>— カレンダカウントモード:<br>年、月、日、曜日、時、分、秒<br>— バイナリカウントモード:<br>32 ビットバイナリカウンタの各ビット<br>• 周期割り込み(PRD)<br>割り込み周期として、2 秒、1 秒、1/2 秒、1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可能<br>• 桁上げ割り込み(CUP)<br>次のいずれかのタイミングで割り込み要求発生<br>— 64Hz カウンタから秒カウンタへの桁上げが発生したとき<br>— 64Hz カウンタの変化と R64CNT レジスタの読み出しタイミングが重なったとき<br>• アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能 |
| 時間キャプチャ機能 | • 時間キャプチャイベント入力端子のエッジ検出によって、時間のキャプチャが可能<br>イベント入力ごとに、月、日、時、分、秒をキャプチャ | • 時間キャプチャイベント入力端子のエッジ検出によって、時間のキャプチャが可能<br>イベント入力ごとに、月、日、時、分、秒をキャプチャ、または 32 ビットバイナリカウンタ値をキャプチャ |
| イベントリンク機能 | - | 周期イベント出力 |

表 2.40　リアルタイムクロックのレジスタ比較

| レジスタ | ビット | RX63N(RTCa) | RX65N(RTCd) |
|---|---|---|---|
| BCNT0* | - | - | バイナリカウンタ 0 |
| BCNT1* | - | - | バイナリカウンタ 1 |
| BCNT2* | - | - | バイナリカウンタ 2 |
| BCNT3* | - | - | バイナリカウンタ 3 |
| BCNT0AR* | - | - | バイナリカウンタ 0 アラームレジスタ |
| BCNT1AR* | - | - | バイナリカウンタ 1 アラームレジスタ |
| BCNT2AR* | - | - | バイナリカウンタ 2 アラームレジスタ |
| BCNT3AR* | - | - | バイナリカウンタ 3 アラームレジスタ |
| BCNT0AER* | - | - | バイナリカウンタ 0 アラーム許可レジスタ |
| BCNT1AER* | - | - | バイナリカウンタ 1 アラーム許可レジスタ |
| BCNT2AER* | - | - | バイナリカウンタ 2 アラーム許可レジスタ |
| BCNT3AER* | - | - | バイナリカウンタ 3 アラーム許可レジスタ |
| RCR1 | RTCOS | - | RTCOUT 出力選択ビット |
| RCR2 | CNTMD | - | カウントモード選択ビット |
| BCNT0CPy* | - | - | BCNT0 キャプチャレジスタ y(y=0～2) |
| BCNT1CPy* | - | - | BCNT1 キャプチャレジスタ y(y=0～2) |
| BCNT2CPy* | - | - | BCNT2 キャプチャレジスタ y(y=0～2) |
| BCNT3CPy* | - | - | BCNT3 キャプチャレジスタ y(y=0～2) |

【注】 *　バイナリカウンタモード時

## 2.22　ウォッチドッグタイマ

表 2.41 にウォッチドッグタイマ仕様の概要比較を、表 2.42 にウォッチドッグタイマのレジスタ比較を示します。

表 2.41　ウォッチドッグタイマ仕様の概要比較

| 項目 | RX63N(WDTA) | RX65N(WDTA) |
|---|---|---|
| カウントソース | 周辺クロック（PCLK） | 周辺モジュールクロック（PCLK） |
| クロック分周比 | 4 分周/64 分周/128 分周/512 分周/2048 分周/8192 分周 | 4 分周/64 分周/128 分周/512 分周/2048 分周/8192 分周 |
| カウント動作 | 14 ビットのダウンカウンタによるダウンカウント | 14 ビットのダウンカウンタによるダウンカウント |
| カウント開始条件 | • リセット後、自動的にカウント開始（オートスタートモード）<br>• リフレッシュ（WDTRR レジスタに 00h を書き込み後、FFh を書き込む）により、カウント開始（レジスタスタートモード） | • オートスタートモード：リセット解除後、自動的にカウント開始<br>• レジスタスタートモード：リフレッシュ動作（WDTRR レジスタに “00h” を書き込み後、“FFh” を書き込む)により、カウント開始 |
| カウント停止条件 | • リセット（ダウンカウンタ、レジスタは初期値に戻る）<br>• アンダフロー、リフレッシュエラー発生時カウント再開（オートスタートモード：自動、レジスタスタートモード：リフレッシュ） | • リセット（ダウンカウンタ、レジスタは初期値に戻る）<br>• 低消費電力状態<br>• アンダフロー、リフレッシュエラー発生時(レジスタスタートモード時のみ) |
| ウィンドウ機能 | ウィンドウ開始/終了位置を設定可能（リフレッシュ許可/禁止期間） | ウィンドウ開始/終了位置を設定可能（リフレッシュ許可/禁止期間） |
| リセット出力要因 | • ダウンカウンタがアンダフローした場合<br>• リフレッシュ許可期間以外でリフレッシュを行った場合（リフレッシュエラー） | • ダウンカウンタがアンダフローしたとき<br>• リフレッシュ許可期間以外でリフレッシュを行ったとき(リフレッシュエラー) |
| 割り込み要因 | 割り込み要求出力要因<br>• ダウンカウンタがアンダフローした場合、ノンマスカブル割り込み（WUNI）を発生<br>• リフレッシュ許可期間以外でリフレッシュを行った場合（リフレッシュエラー） | ノンマスカブル割り込み/割り込み要因<br>• ダウンカウンタがアンダフローしたとき<br>• リフレッシュ許可期間以外でリフレッシュを行ったとき(リフレッシュエラー) |
| カウント値の読み出し | WDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能 | WDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能 |

表 2.42　ウォッチドッグタイマのレジスタ比較

| レジスタ | ビット | RX63N(WDTA) | RX65N(WDTA) |
|---|---|---|---|
| WDTRCR | RSTIRQS | リセット割り込み要求選択ビット<br><br>0：ノンマスカブル割り込み要求出力を許可<br><br>1：リセット出力を許可 | リセット割り込み要求選択ビット<br><br>0：ノンマスカブル割り込み要求、または割り込み要求出力を許可 *1<br>1：リセット出力を許可 |

*1：NMIER.WDTEN ビットの値が、1 の時はノンマスカブル割り込み、0 の時はマスカブル割り込みを発生します。

## 2.23　独立ウォッチドッグタイマ

表 2.43 に独立ウォッチドッグタイマ仕様の概要比較を、表 2.44 に独立ウォッチドッグタイマのレジスタ比較を示します。

表 2.43　独立ウォッチドッグタイマ仕様の概要比較

| 項目 | RX63N(IWDTa) | RX65N(IWDTa) |
|---|---|---|
| カウントソース | IWDT 専用クロック(IWDTCLK) | IWDT 専用クロック(IWDTCLK) |
| クロック分周比 | 1 分周/16 分周/32 分周/64 分周/<br>128 分周/256 分周 | 1 分周/16 分周/32 分周/64 分周/<br>128 分周/256 分周 |
| カウント動作 | 14 ビットのダウンカウンタによるダウンカウント | 14 ビットのダウンカウンタによるダウンカウント |
| カウント開始条件 | • リセット後、自動的にカウント開始(オートスタートモード)<br>• リフレッシュ(IWDTRR レジスタに 00h を書き込み後、FFh を書き込む)により、カウント開始(レジスタスタートモード) | • オートスタートモード: リセット解除後、自動的にカウント開始<br>• レジスタスタートモード: リフレッシュ動作(IWDTRR レジスタに 00h を書き込み後、FFh を書き込む)により、カウント開始 |
| カウント停止条件 | • リセット(ダウンカウンタ、レジスタは初期値に戻る)<br>• アンダフロー、リフレッシュエラー発生時<br>カウント再開(オートスタートモード：リセットもしくはノンマスカブル割り込み要求後に自動でカウント再開、レジスタスタートモード：リフレッシュ後にカウント再開) | • リセット(ダウンカウンタ、レジスタは初期値に戻る)<br>• 低消費電力状態(レジスタ設定による)<br>• アンダフロー、リフレッシュエラー発生時(レジスタスタートモード時のみ) |
| ウィンドウ機能 | ウィンドウ開始/終了位置を設定可能(リフレッシュ許可/禁止期間) | ウィンドウ開始/終了位置を設定可能(リフレッシュ許可/禁止期間) |
| リセット出力要因 | • ダウンカウンタがアンダフローしたとき<br>• リフレッシュ許可期間以外でリフレッシュを行った場合(リフレッシュエラー) | • ダウンカウンタがアンダフローしたとき<br>• リフレッシュ許可期間以外でリフレッシュを行った場合(リフレッシュエラー) |
| 割り込み要因 | 割り込み要求出力要因<br>• ダウンカウンタがアンダフローしたときノンマスカブル割り込み（WUNI）を発生<br>• リフレッシュ許可期間以外でリフレッシュを行った場合(リフレッシュエラー) | ノンマスカブル割り込み/割り込み要因<br>• ダウンカウンタがアンダフローしたとき<br>• リフレッシュ許可期間以外でリフレッシュを行った場合(リフレッシュエラー) |
| カウント値の読み出し | IWDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能 | IWDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能 |
| イベントリンク機能(出力) | - | • ダウンカウンタのアンダフローイベント出力<br>• リフレッシュエラーイベント出力 |

| 項目 | RX63N(IWDTa) | RX65N(IWDTa) |
|---|---|---|
| 出力信号(内部信号) | • リセット出力<br>• 割り込み要求出力<br>• スリープモードカウント停止制御出力 | • リセット出力<br>• 割り込み要求出力<br>• スリープモードカウント停止制御出力 |
| オートスタートモード(オプション機能選択レジスタ 0(OFS0 制御)) | • リセット後のクロック分周比の選択(OFS0.IWDTCKS[3:0]ビット)<br>• 独立ウォッチドッグタイマのタイムアウト期間の選択(OFS0.IWDTTOPS[1:0]ビット)<br>• 独立ウォッチドッグタイマのウィンドウ開始位置の選択(OFS0.IWDTRPSS[1:0]ビット)<br>• 独立ウォッチドッグタイマのウィンドウ終了位置の選択(OFS0.IWDTRPES[1:0]ビット)<br>• リセット出力、または割り込み要求出力の選択(OFS0.IWDTRSTIRQS ビット)<br>• スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択(OFS0.IWDTSLCSTP ビット) | • リセット後のクロック分周比の選択(OFS0.IWDTCKS[3:0]ビット)<br>• 独立ウォッチドッグタイマのタイムアウト期間の選択(OFS0.IWDTTOPS[1:0]ビット)<br>• 独立ウォッチドッグタイマのウィンドウ開始位置の選択(OFS0.IWDTRPSS[1:0]ビット)<br>• 独立ウォッチドッグタイマのウィンドウ終了位置の選択(OFS0.IWDTRPES[1:0]ビット)<br>• リセット出力、または割り込み要求出力の選択(OFS0.IWDTRSTIRQS ビット)<br>• スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択(OFS0.IWDTSLCSTP ビット) |
| レジスタスタートモード(IWDT レジスタ制御) | • リフレッシュ動作後のクロック分周比の選択(IWDTCR.CKS[3:0] ビット)<br>• 独立ウォッチドッグタイマのタイムアウト期間の選択(IWDTCR.TOPS[1:0]ビット)<br>• 独立ウォッチドッグタイマのウィンドウ開始位置の選択(IWDTCR.RPSS[1:0]ビット)<br>• 独立ウォッチドッグタイマのウィンドウ終了位置の選択(IWDTCR.RPES[1:0]ビット)<br>• リセット出力、または割り込み要求出力の選択(IWDTRCR.RSTIRQS ビット)<br>• スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択(IWDTCSTPR.SLCSTP ビット) | • リフレッシュ動作後のクロック分周比の選択(IWDTCR.CKS[3:0] ビット)<br>• 独立ウォッチドッグタイマのタイムアウト期間の選択(IWDTCR.TOPS[1:0]ビット)<br>• 独立ウォッチドッグタイマのウィンドウ開始位置の選択(IWDTCR.RPSS[1:0]ビット)<br>• 独立ウォッチドッグタイマのウィンドウ終了位置の選択(IWDTCR.RPES[1:0]ビット)<br>• リセット出力、または割り込み要求出力の選択(IWDTRCR.RSTIRQS ビット)<br>• スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択(IWDTCSTPR.SLCSTP ビット) |

表 2.44　独立ウォッチドッグタイマのレジスタ比較

| レジスタ | ビット | RX63N(IWDTa) | RX65N(IWDTa) |
|---|---|---|---|
| IWDTRCR | RSTIRQS | リセット割り込み要求選択ビット<br><br>0：ノンマスカブル割り込み要求出力を許可<br><br>1：リセット出力を許可 | リセット割り込み要求選択ビット<br><br>0：ノンマスカブル割り込み要求、または割り込み要求出力を許可 *1<br>1：リセット出力を許可 |

*1：NMIER.IWDTEN ビットの値が、1 の時はノンマスカブル割り込み、0 の時はマスカブル割り込みを発生します。

## 2.24　イーサネットコントローラ用 DMA コントローラ

表 2.45 にイーサネットコントローラ用 DMA コントローラレジスタ比較を示します。

表 2.45　イーサネットコントローラ用 DMA コントローラレジスタ比較

| レジスタ | ビット | RX63N(EDMAC) | RX65N(EDMACa) |
|---|---|---|---|
| EESR | ADE | アドレスエラーフラグ | - |
| EESIPR | ADEIP | アドレスエラー割り込み許可ビット | - |
| TRSCER | CERFCE | CERF ビットコピー指示ビット | - |
| | PRECE | PRE ビットコピー指示ビット | - |
| | RTSFCE | RTSF ビットコピー指示ビット | - |
| | RTLFCE | RTLF ビットコピー指示ビット | - |
| | TROCE | TRO ビットコピー指示ビット | - |
| | CDCE | CD ビットコピー指示ビット | - |
| | DLCCE | DLC ビットコピー指示ビット | - |
| | CNDCE | CND ビットコピー指示ビット | - |
| FDR | RFD[4:0] | 受信 FIFO 容量ビット<br><br>b4　b0<br>0 0 0 0 0 : 256 バイト<br>0 0 0 0 1 : 512 バイト<br>0 0 0 1 0 : 768 バイト<br>0 0 0 1 1 : 1024 バイト<br>0 0 1 0 0 : 1280 バイト<br>0 0 1 0 1 : 1536 バイト<br>0 0 1 1 0 : 1792 バイト<br>0 0 1 1 1 : 2048 バイト<br>上記以は設定しないでください | 受信 FIFO 容量ビット<br><br>b4　b0<br><br><br><br><br><br><br><br>0 0 1 1 1 : 1968 バイト<br>上記以は設定しないでください |
| | TFD[4:0] | 送信 FIFO 容量ビット<br><br>b12　b8<br>0 0 0 0 0 : 256 バイト<br>0 0 0 0 1 : 512 バイト<br>0 0 0 1 0 : 768 バイト<br>0 0 0 1 1 : 1024 バイト<br>0 0 1 0 0 : 1280 バイト<br>0 0 1 0 1 : 1536 バイト<br>0 0 1 1 0 : 1792 バイト<br><br>0 0 1 1 1 : 2048 バイト<br>上記以は設定しないでください | 送信 FIFO 容量ビット<br><br>b12　b8<br><br><br><br><br><br><br><br>0 0 1 1 1 : 2048 バイト<br>上記以は設定しないでください |
| RMCR | RNC | 受信要求ビット non リセットモード指定ビット | - |

| レジスタ | ビット | RX63N(EDMAC) | RX65N(EDMACa) |
|---|---|---|---|
| FCFTR | RFDO[2:0] | 受信 FIFO オーバフローBSY 送出しきい値ビット<br><br>b2 b0<br>0 0 0：受信 FIFO 内に 256-32 バイトのデータ容量を格納時<br>0 0 1：受信 FIFO 内に 512-32 バイトのデータ容量を格納時<br>.<br>.<br>1 1 0：受信 FIFO 内に 1792-32 バイトのデータ容量を格納時<br>1 1 1：受信 FIFO 内に 2048-64 バイトのデータ容量を格納時 | 受信 FIFO 格納データ量 PAUSE 送出しきい値ビット<br><br>b2 b0<br>0 0 0：受信 FIFO 内に 256-32 バイトのデータ容量を格納時<br>0 0 1：受信 FIFO 内に 512-32 バイトのデータ容量を格納時<br>.<br>.<br>1 1 0：受信 FIFO 内に 1792-32 バイトのデータ容量を格納時<br>1 1 1：受信 FIFO 内に 2048-96 バイトのデータ容量を格納時 |

## 2.25　USB2.0 ホスト/ファンクションモジュール

表 2.46 に USB2.0 ホスト/ファンクションモジュール仕様の概要比較を、表 2.47 に USB2.0 ホスト/ファンクションモジュールのレジスタ比較を示します。

表 2.46　USB2.0 ホスト/ファンクションモジュール仕様の概要比較

| 項目 | RX63N(USBa) | RX65N(USBb) |
|---|---|---|
| ポート数 | 2 | 1 |
| 特長 | • USB2.0 に対応した UDC(USB Device Controller)およびトランシーバを内蔵<br>USB0:ホストコントローラ機能/ファンクションコントローラ機能/OTG(ON-The-Go)に対応<br>USB1:ファンクションコントローラ機能に対応<br>• ホストコントローラ機能とファンクションコントローラ機能はソフトウェアで切り替え可能<br>• セルフパワーモードおよびバスパワーモードを選択可能 | • USB2.0 に対応した UDC(USB Device Controller)およびトランシーバを内蔵<br>ホストコントローラ機能/ファンクションコントローラ機能/OTG(ON-The-Go)に対応<br>• ホストコントローラ機能とファンクションコントローラ機能はソフトウェアで切り替え可能<br>• セルフパワーモードおよびバスパワーモードを選択可能 |
| | ホストコントローラ機能選択時<br>• フルスピード転送(12Mbps)に対応<br>• SOF、パケット送信のスケジュールを自動化<br>• アイソクロナス転送、インタラプト転送の転送インターバル設定機能<br>• ハブを 1 段経由し、複数の周辺デバイスと接続し通信が可能 | ホストコントローラ機能選択時<br>• フルスピード転送(12Mbps)に対応、およびロースピード転送(1.5Mbps)<br>• SOF、パケット送信のスケジュールを自動化<br>• アイソクロナス転送、インタラプト転送の転送インターバル設定機能<br>• ハブを 1 段経由し、複数の周辺デバイスと接続し通信が可能 |
| | ファンクションコントローラ機能選択時<br>• フルスピード転送(12Mbps)に対応<br>• コントロール転送ステージ管理機能<br>• デバイスステート管理機能<br>• SET_ADDRESS リクエストに対する自動応答機能<br>• SOF 補間機能 | ファンクションコントローラ機能選択時<br>• フルスピード転送(12Mbps)に対応*<br>• コントロール転送ステージ管理機能<br>• デバイスステート管理機能<br>• SET_ADDRESS リクエストに対する自動応答機能<br>• SOF 補完機能 |
| 通信データ転送タイプ | • コントロール転送<br>• バルク転送<br>• インタラプト転送<br>• アイソクロナス転送 | • コントロール転送<br>• バルク転送<br>• インタラプト転送<br>• アイソクロナス転送 |
| パイプコンフィギュレーション | • USB 通信用バッファメモリを内蔵<br>• 最大 10 本のパイプを選択可能(デフォルトコントロールパイプを含む)<br>• パイプ 1～9 は任意のエンドポイント番号を割り付け可能 | • USB 通信用バッファメモリを内蔵<br>• 最大 10 本のパイプを選択可能(デフォルトコントロールパイプを含む)<br>• パイプ 1～9 は任意のエンドポイント番号を割り付け可能 |

| 項目 | RX63N(USBa) | RX65N(USBb) |
|---|---|---|
| パイプコンフィギュレーション | 各パイプの設定可能な転送条件<br>• パイプ 0:コントロール転送専用のパイプ(デフォルトコントロールパイプ:DCP)、バッファサイズは 8/16/32/64 バイト(シングルバッファ)<br>• パイプ 1、2:バルク転送またはアイソクロナス転送を選択可能なパイプ、バルク転送時バッファサイズは 8/16/32/64 バイト(ダブルバッファ指定可能)、アイソクロナス転送時バッファサイズは 1～256 バイト(ダブルバッファ指定可能)<br>• パイプ 3～5:バルク転送専用のパイプ、バッファサイズは 8/16/32/64 バイト(ダブルバッファ指定可能)<br>• パイプ 6～9:インタラプト転送専用のパイプ、1～64 バイト(シングルバッファ) | 各パイプの設定可能な転送条件<br>• パイプ 0:コントロール転送専用のパイプ(デフォルトコントロールパイプ:DCP)、バッファサイズは 64 バイト(シングルバッファ)<br>• パイプ 1、2:バルク転送またはアイソクロナス転送を選択可能なパイプ、バルク転送時バッファサイズは 64 バイト(ダブルバッファ指定可能)、アイソクロナス転送時バッファサイズは 256 バイト(ダブルバッファ指定可能)<br>• パイプ 3～5:バルク転送専用のパイプ、バッファサイズは 64 バイト(ダブルバッファ指定可能)<br>• パイプ 6～9:インタラプト転送専用のパイプ、64 バイト(シングルバッファ) |
| その他の機能 | • トランザクションカウントによる受信トランスファ終了機能<br>• BRDY 割り込みイベント通知タイミング変更機能(BFRE)<br>• DnFIFO(n = 0, 1)ポートで指定したパイプのデータ読み出し後自動バッファメモリクリア機能(DCLRM)<br>• トランスファ終了による応答 PID の NAK 設定機能(SHTNAK) | • トランザクションカウントによる受信トランスファ終了機能<br>• BRDY 割り込みイベント通知タイミング変更機能(BFRE)<br>• DnFIFO(n = 0, 1)ポートで指定したパイプのデータ読み出し後自動バッファメモリクリア機能(DCLRM)<br>• トランスファ終了による応答 PID の NAK 設定機能(SHTNAK)<br>• DP/DM のプルアップ抵抗、プルダウン抵抗をチップに内蔵 |
| 消費電力低減機能 | モジュールストップ状態への設定が可能 | モジュールストップ状態への設定が可能 |

【注】 *　ファンクションコントローラ機能選択時、ロースピード転送(1.5Mbps)に対応していません。

表 2.47　USB2.0 ホスト/ファンクションモジュールのレジスタ比較

| レジスタ | ビット | RX63N(USBa) | RX65N(USBb) |
|---|---|---|---|
| SYSSTS0 | SOFEA | - | ホストコントローラ機能選択時の SOF アクティブモニタビット |
| SOFCFG | TRNENSEL | - | トランザクション有効期間切り替えビット |
| DEVADDn (n=0～5) | USBSPD[1:0] | 通信対象デバイスの転送速度ビット<br><br>b7b6<br>0 0：DEVADDn レジスタ未使用<br>0 1：設定しないでください<br>1 0：フルスピード<br>1 1：設定しないでください | 通信対象デバイスの転送速度ビット<br><br>b7b6<br>0 0：DEVADDn レジスタ未使用<br>0 1：ロースピード<br>1 0：フルスピード<br>1 1：設定しないでください |
| PHYSLEW | - | - | PHY クロスポイント調整レジスタ |
| DPUSR0R | RPUE0 | - | D+プルアップ抵抗制御ビット |
| | DRPD0 | - | D+/D-プルダウン抵抗制御ビット |
| | SRPC1 | USB1 シングルエンドレシーバ制御ビット | - |
| | FIXPHY1 | USB1 トランシーバ出力固定ビット | - |
| | DP1 | USB1 DP 入力 | - |
| | DM1 | USB1 DM 入力 | - |
| | DVBSTS1 | USB1 VBUS 入力 | - |
| DPUSR1R | DPINTE1 | USB1 DP 割り込み許可/クリアビット | - |
| | DMINTE1 | USB1 DM 割り込み許可/クリアビット | - |
| | DVBSE1 | USB1 VBUS 割り込み許可/クリアビット | - |
| | DPINT1 | USB1 DP 割り込み要因による復帰表示ビット | - |
| | DMINT1 | USB1 DM 割り込み要因による復帰表示ビット | - |
| | DVBINT1 | USB1 VBUS 割り込み要因による復帰表示ビット | - |

## 2.26　シリアルコミュニケーションインタフェース

RX63N グループは、独立した 13 チャネル(SCIc:12 チャネル、SCId:1 チャネル)のシリアルコミュニケーションインタフェースを持っています。

RX65N グループは、独立した 13 チャネル(SCIg:10 チャネル、SCIi:2 チャネル、SCIh:1 チャネル)のシリアルコミュニケーションインタフェースを持っています。

表 2.48 に SCIc、SCIg 仕様の概要比較を、表 2.49 に SCIi 仕様の概要比較を、表 2.50 に SCId、SCIh 仕様の概要比較を、表 2.51 に SCI チャネル別仕様比較を、表 2.52 にシリアルコミュニケーションインタフェースレジスタ比較を示します。

表 2.48　SCIc、SCIg 仕様の概要比較

| 項目 | | RX63N(SCIc) | RX65N(SCIg) |
|---|---|---|---|
| チャネル数 | | 12 チャネル | 10 チャネル |
| シリアル通信方式 | | • 調歩同期式<br>• クロック同期式<br>• スマートカードインタフェース<br>• 簡易 I²C バス<br>• 簡易 SPI バス | • 調歩同期式<br>• クロック同期式<br>• スマートカードインタフェース<br>• 簡易 I²C バス<br>• 簡易 SPI バス |
| 転送速度 | | ボーレートジェネレータ内蔵により任意のビットレートを設定可能 | ボーレートジェネレータ内蔵により任意のビットレートを設定可能<br>(電気的特性に差異があるため、設定できるビットレートにも差異があります。詳細はユーザーズマニュアルをご確認ください) |
| 全二重通信 | | 送信部：ダブルバッファ構成による連続送信が可能<br>受信部：ダブルバッファ構成による連続受信が可能 | 送信部：ダブルバッファ構成による連続送信が可能<br>受信部：ダブルバッファ構成による連続受信が可能 |
| データ転送 | | LSB ファースト/MSB ファースト選択可能* | LSB ファースト/MSB ファースト選択可能* |
| 割り込み要因 | | 送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開始条件/停止条件生成終了(簡易 I²C モード用) | 送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開始条件/停止条件生成終了(簡易 I²C モード用) |
| 消費電力低減機能 | | チャネルごとにモジュールストップ状態への設定が可能 | チャネルごとにモジュールストップ状態への設定が可能 |
| 調歩同期式モード | データ長 | 7 ビット/8 ビット | 7 ビット/8 ビット/9 ビット |
| | 送信ストップビット | 1 ビット/2 ビット | 1 ビット/2 ビット |
| | パリティ機能 | 偶数パリティ /奇数パリティ /パリティなし | 偶数パリティ /奇数パリティ /パリティなし |
| | 受信エラー検出機能 | パリティエラー、オーバランエラー、フレーミングエラー | パリティエラー、オーバランエラー、フレーミングエラー |
| | ハードウェアフロー制御 | CTSn 端子、RTSn 端子を用いた送受信制御が可能 | CTSn#端子、RTSn#端子を用いた送受信制御が可能 |
| | スタートビットの検出 | Low レベルを検出 | Low レベルまたは立ち下がりエッジを選択可能 |
| | ブレーク検出 | フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能 | フレーミングエラー発生時、RXDn 端子のレベルを直接読み出すことでブレークを検出可能 |

| 項目 | | RX63N(SCIc) | RX65N(SCIg) |
|---|---|---|---|
| 調歩同期式モード | クロックソース | 内部クロック/外部クロックの選択が可能<br>TMR からの転送レートクロック入力が可能(SCI5、SCI6) | 内部クロック/外部クロックの選択が可能<br>TMR からの転送レートクロック入力が可能(SCI5、SCI6) |
| | 倍速モード | - | ボーレートジェネレータ倍速モードを選択可能 |
| | マルチプロセッサ通信機能 | 複数のプロセッサ間のシリアル通信機能 | 複数のプロセッサ間のシリアル通信機能 |
| | ノイズ除去 | RXDn 端子入力経路にデジタルノイズフィルタを内蔵 | RXDn 端子入力経路にデジタルノイズフィルタを内蔵 |
| クロック同期式モード | データ長 | 8 ビット | 8 ビット |
| | 受信エラーの検出 | オーバランエラー | オーバランエラー |
| | ハードウェアフロー制御 | CTSn 端子、RTSn 端子を用いた送受信制御が可能 | CTSn#端子、RTSn#端子を用いた送受信制御が可能 |
| スマートカードインタフェースモード | エラー処理 | 受信時パリティエラーを検出するとエラーシグナルを自動送出 | 受信時パリティエラーを検出するとエラーシグナルを自動送出 |
| | | 送信時エラーシグナルを受信するとデータを自動再送信 | 送信時エラーシグナルを受信するとデータを自動再送信 |
| | データタイプ | ダイレクトコンベンション/インバースコンベンションをサポート | ダイレクトコンベンション/インバースコンベンションをサポート |
| 簡易 $I^2C$ モード | 通信フォーマット | $I^2C$ バスフォーマット | $I^2C$ バスフォーマット |
| | 動作モード | マスタ(シングルマスタ動作のみ) | マスタ(シングルマスタ動作のみ) |
| | 転送速度 | ファストモード対応 | ファストモード対応 |
| | ノイズ除去 | SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵<br>ノイズ除去幅調整可能 | SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵<br>ノイズ除去幅調整可能 |
| 簡易 SPI モード | データ長 | 8 ビット | 8 ビット |
| | エラーの検出 | オーバランエラー | オーバランエラー |
| | SS 入力端子機能 | SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能 | SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能 |
| | クロック設定 | クロック位相、クロック極性の設定を 4 種類から選択可能 | クロック位相、クロック極性の設定を 4 種類から選択可能 |
| ビットレートモジュレーション機能 | | - | 内蔵ボーレートジェネレータの出力補正により誤差を低減可能 |
| イベントリンク機能 | | - | エラー(受信エラー・エラーシグナル検出)イベント出力 |
| | | - | 受信データフルイベント出力 |
| | | - | 送信データエンプティイベント出力 |
| | | - | 送信終了イベント出力 |

【注】 * 簡易 I2C モードでは、MSB ファーストでのみ使用可能です。

表 2.49　SCIi 仕様の概要比較

| 項目 | | RX63N(-) | RX65N(SCIi) |
|---|---|---|---|
| チャネル数 | | - | 2 チャネル |
| シリアル通信方式 | | - | • 調歩同期式<br>• クロック同期式<br>• スマートカードインタフェース<br>• 簡易 I²C バス<br>• 簡易 SPI バス |
| 転送速度 | | - | ボーレートジェネレータ内蔵により任意のビットレートを設定可能 |
| 全二重通信 | | - | 送信部:ダブルバッファ構成による連続送信が可能<br>受信部:ダブルバッファ構成による連続受信が可能 |
| データ転送 | | - | LSB ファースト/MSB ファースト選択可能(注 1) |
| 割り込み要因 | | - | 送信終了、送信データエンプティ、受信データフル、受信エラー、受信データレディ、データー致、開始条件/再開始条件/停止条件生成終了(簡易 I²C モード用) |
| 消費電力低減機能 | | - | モジュールストップ状態への設定が可能 |
| 調歩同期式モード | データ長 | - | 7 ビット/8 ビット/9 ビット |
| | 送信ストップビット | - | 1 ビット/2 ビット |
| | パリティ機能 | - | 偶数パリティ /奇数パリティ /パリティなし |
| | 受信エラー検出機能 | - | パリティエラー、オーバランエラー、フレーミングエラー |
| | ハードウェアフロー制御 | - | CTSn#端子、RTSn#端子を用いた送受信制御が可能 |
| | 送受信 FIFO | - | 送信 16 段、受信 16 段の FIFO を利用可能 |
| | スタートビットの検出 | - | Low レベルまたは立ち下がりエッジを選択可能 |
| | データー致検出 | - | 受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能 |
| | ブレーク検出 | - | フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTR.RXDMON フラグを読み出すことでブレークを検出可能 |
| | クロックソース | - | 内部クロック/外部クロックの選択が可能 |
| | 倍速モード | - | ボーレートジェネレータ倍速モードを選択可能 |
| | マルチプロセッサ通信機能 | - | 複数のプロセッサ間のシリアル通信機能 |
| | ノイズ除去 | - | RXDn 端子入力経路にデジタルノイズフィルタを内蔵 |

| 項目 | | RX63N(-) | RX65N(SCIi) |
|---|---|---|---|
| クロック同期式モード | データ長 | - | 8 ビット |
| | 受信エラーの検出 | - | オーバランエラー |
| | ハードウェアフロー制御 | - | CTSn#端子、RTSn#端子を用いた送受信制御が可能 |
| | 送受信 FIFO | - | 送信 16 段、受信 16 段の FIFO を利用可能 |
| スマートカードインタフェースモード | エラー処理 | - | 受信時パリティエラーを検出するとエラーシグナルを自動送出 |
| | | - | 送信時エラーシグナルを受信するとデータを自動再送信 |
| | データタイプ | - | ダイレクトコンベンション/インバースコンベンションをサポート |
| 簡易 $I^2C$ モード | 通信フォーマット | - | $I^2C$ バスフォーマット |
| | 動作モード | - | マスタ(シングルマスタ動作のみ) |
| | 転送速度 | - | ファストモード対応 |
| | ノイズ除去 | - | SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵<br>ノイズ除去幅調整可能 |
| 簡易 SPI モード | データ長 | - | 8 ビット |
| | エラーの検出 | - | オーバランエラー |
| | SS 入力端子機能 | - | SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能 |
| | クロック設定 | - | クロック位相、クロック極性の設定を 4 種類から選択可能 |
| ビットレートモジュレーション | | - | 内蔵ボーレートジェネレータの出力補正により誤差を低減可能 |

表 2.50　SCId、SCIh 仕様の概要比較

| 項目 | | RX63N(SCId) | RX65N(SCIh) |
|---|---|---|---|
| チャネル数 | | 1 チャネル | 1 チャネル |
| シリアル通信方式 | | • 調歩同期式<br>• クロック同期式<br>• スマートカードインタフェース<br>• 簡易 I²C バス<br>• 簡易 SPI バス | • 調歩同期式<br>• クロック同期式<br>• スマートカードインタフェース<br>• 簡易 I²C バス<br>• 簡易 SPI バス |
| 転送速度 | | ボーレートジェネレータ内蔵により任意のビットレートを設定可能 | ボーレートジェネレータ内蔵により任意のビットレートを設定可能 |
| 全二重通信 | | 送信部:ダブルバッファ構成による連続送信が可能<br>受信部:ダブルバッファ構成による連続受信が可能 | 送信部:ダブルバッファ構成による連続送信が可能<br>受信部:ダブルバッファ構成による連続受信が可能 |
| データ転送 | | LSB ファースト/MSB ファースト選択可能* | LSB ファースト/MSB ファースト選択可能* |
| 割り込み要因 | | 送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開始条件/停止条件生成終了(簡易 I²C モード用) | 送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開始条件/停止条件生成終了(簡易 I²C モード用) |
| 消費電力低減機能 | | モジュールストップ状態への設定が可能 | モジュールストップ状態への設定が可能 |
| 調歩同期式モード | データ長 | 7 ビット/8 ビット | 7 ビット/8 ビット/9 ビット |
| | 送信ストップビット | 1 ビット/2 ビット | 1 ビット/2 ビット |
| | パリティ機能 | 偶数パリティ /奇数パリティ /パリティなし | 偶数パリティ /奇数パリティ /パリティなし |
| | 受信エラー検出機能 | パリティエラー、オーバランエラー、フレーミングエラー | パリティエラー、オーバランエラー、フレーミングエラー |
| | ハードウェアフロー制御 | CTSn 端子、RTSn 端子を用いた送受信制御が可能 | CTSn#端子、RTSn#端子を用いた送受信制御が可能 |
| | スタートビットの検出 | Low レベルを検出 | Low レベルまたは立ち下がりエッジを選択可能 |
| | ブレーク検出 | フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能 | フレーミングエラー発生時、RXDn 端子のレベルを直接読み出すことでブレークを検出可能 |
| | クロックソース | 内部クロック/外部クロックの選択が可能<br>TMR からの転送レートクロック入力が可能 | 内部クロック/外部クロックの選択が可能<br>TMR からの転送レートクロック入力が可能 |
| | 倍速モード | - | ボーレートジェネレータ倍速モードを選択可能 |
| | マルチプロセッサ通信機能 | 複数のプロセッサ間のシリアル通信機能 | 複数のプロセッサ間のシリアル通信機能 |
| | ノイズ除去 | RXDn 端子入力経路にデジタルノイズフィルタを内蔵 | RXDn 端子入力経路にデジタルノイズフィルタを内蔵 |
| クロック同期式モード | データ長 | 8 ビット | 8 ビット |
| | 受信エラーの検出 | オーバランエラー | オーバランエラー |

| 項目 | | RX63N(SCId) | RX65N(SCIh) |
|---|---|---|---|
| クロック同期式モード | ハードウェアフロー制御 | CTSn 端子、RTSn 端子を用いた送受信制御が可能 | CTSn#端子、RTSn#端子を用いた送受信制御が可能 |
| スマートカードインタフェースモード | エラー処理 | 受信時パリティエラーを検出するとエラーシグナルを自動送出 | 受信時パリティエラーを検出するとエラーシグナルを自動送出 |
| | | 送信時エラーシグナルを受信するとデータを自動再送信 | 送信時エラーシグナルを受信するとデータを自動再送信 |
| | データタイプ | ダイレクトコンベンション/インバースコンベンションをサポート | ダイレクトコンベンション/インバースコンベンションをサポート |
| 簡易 $I^2C$ モード | 通信フォーマット | $I^2C$ バスフォーマット | $I^2C$ バスフォーマット |
| | 動作モード | マスタ(シングルマスタ動作のみ) | マスタ(シングルマスタ動作のみ) |
| | 転送速度 | ファストモード対応 | ファストモード対応 |
| | ノイズ除去 | SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵<br>ノイズ除去幅調整可能 | SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵<br>ノイズ除去幅調整可能 |
| 簡易 SPI モード | データ長 | 8 ビット | 8 ビット |
| | エラーの検出 | オーバランエラー | オーバランエラー |
| | SS 入力端子機能 | SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能 | SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能 |
| | クロック設定 | クロック位相、クロック極性の設定を 4 種類から選択可能 | クロック位相、クロック極性の設定を 4 種類から選択可能 |
| 拡張シリアルモード | Start Frame 送信 | • Break Field Low width の出力が可能/出力完了割り込み機能あり<br>• バス衝突検出機能あり/検出割り込み機能あり | • Break Field Low width の出力が可能/出力完了割り込み機能あり<br>• バス衝突検出機能あり/検出割り込み機能あり |
| | Start Frame 受信 | • Break Field Low width の検出が可能/検出完了割り込み機能あり<br>• Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり<br>• Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能<br>• Control Field 1 にプライオリティインタラプトビットを設定可能<br>• Break Field がない Start Frame にも対応可能<br>• Control Field 0 がない Start Frame にも対応可能<br>• ビットレート測定機能あり | • Break Field Low width の検出が可能/検出完了割り込み機能あり<br>• Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり<br>• Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能<br>• Control Field 1 にプライオリティインタラプトビットを設定可能<br>• Break Field がない Start Frame にも対応可能<br>• Control Field 0 がない Start Frame にも対応可能<br>• ビットレート測定機能あり |

| 項目 | | RX63N(SCId) | RX65N(SCIh) |
|---|---|---|---|
| 拡張シリアルモード | 入出力制御機能 | • TXDX12/RXDX12 信号の極性選択が可能<br>• RXDX12 信号にデジタルフィルタ機能を設定可能<br>• RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能<br>• RXDX12 端子受信データサンプリングタイミング選択可能<br>• 拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIc へスルー出力可能 | • TXDX12/RXDX12 信号の極性選択が可能<br>• RXDX12 信号にデジタルフィルタ機能を設定可能<br>• RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能<br>• RXDX12 端子受信データサンプリングタイミング選択可能<br>• 拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIg へスルー出力可能 |
| | タイマ機能 | リロードタイマ機能として使用可能 | リロードタイマ機能として使用可能 |
| ビットレートモジュレーション | | - | 内蔵ボーレートジェネレータの出力補正により誤差を低減可能 |

【注】 * 簡易 I2C モードでは、MSB ファーストでのみ使用可能です。

表 2.51　SCI チャネル別仕様比較

| 項目 | RX63N(SCIc, SCId) | RX65N(SCIg, SCIi, SCIh) |
|---|---|---|
| 調歩同期式モード | SCI0～SCI12 | SCI0～SCI12 |
| クロック同期式モード | SCI0～SCI12 | SCI0～SCI12 |
| スマートカードインタフェースモード | SCI0～SCI12 | SCI0～SCI12 |
| 簡易 $I^2C$ モード | SCI0～SCI12 | SCI0～SCI12 |
| 簡易 SPI モード | SCI0～SCI12 | SCI0～SCI12 |
| 拡張シリアルモード | SCI12 | SCI12 |
| TMR クロック入力 | SCI5, 6, 12 | SCI5, 6, 12 |
| イベントリンク機能 | - | SCI5 |
| FIFO モード | - | SCI10, 11 |
| データ一致検出 | - | SCI10, 11 |

表 2.52　シリアルコミュニケーションインタフェースレジスタ比較

| レジスタ | ビット | RX63N(SCIc, SCId) | RX65N(SCIg, SCIi, SCIh) |
|---|---|---|---|
| RDRH | - | - | レシーブデータレジスタ H |
| RDRL | - | - | レシーブデータレジスタ L |
| RDRHL | - | - | レシーブデータレジスタ HL |
| FRDR | - | - | 受信 FIFO データレジスタ |
| TDRH | - | - | トランスミットデータレジスタ H |
| TDRL | - | - | トランスミットデータレジスタ L |
| TDRHL | - | - | トランスミットデータレジスタ HL |
| FTDR | - | - | 送信 FIFO データレジスタ |
| SMR | CHR | キャラクタレングスビット<br>(調歩同期式モードのみ有効)<br><br>0：データ長 8 ビットで送受信<br>1：データ長 7 ビットで送受信 | キャラクタレングスビット<br>(調歩同期式モードのみ有効)<br>SCMR.CHR1 ビットと組み合わせて選択します。<br><br>CHR1CHR<br>0　0：データ長 9 ビットで送受信<br>0　1：データ長 9 ビットで送受信<br>1　0：データ長 8 ビットで送受信<br>1　1：データ長 7 ビットで送受信 |
| SSRFIFO | - | - | シリアルステータスレジスタ* |
| SCMR | CHR1 | - | キャラクタレングスビット 1 |
| MDDR | - | - | モジュレーションデューティレジスタ |
| SEMR | BRME | - | ビットレートモジュレーションイネーブルビット |
| | BGDM | - | ボーレートジェネレータ倍速モードセレクトビット |
| | RXDESEL | - | 調歩同期スタートビットエッジ検出セレクトビット |
| FCR | - | - | FIFO コントロールレジスタ |
| FDR | - | - | FIFO データカウントレジスタ |
| LSR | - | - | ラインステータスレジスタ |
| CDR | - | - | 比較データレジスタ |
| DCCR | - | - | データ比較制御レジスタ |
| SPTR | - | - | シリアルポートレジスタ |

| レジスタ | ビット | RX63N(SCIc, SCId) | RX65N(SCIg, SCIi, SCIh) |
|---|---|---|---|
| CR2 | BCCS[1:0] | バス衝突検出クロック選択ビット<br><br>b5b4<br>0　0：SCI 基本クロック<br>0　1：SCI 基本クロックの 2 分周<br>1　0：SCI 基本クロックの 4 分周<br>1　1：設定しないでください | バス衝突検出クロック選択ビット<br>• SEMR.BGDM ビットが”0”または、SEMR.BGDM ビットが”1”かつ SMR.CKS[1:0]ビットが”00b”以外の場合<br><br>b5b4<br>0　0：SCI 基本クロック<br>0　1：SCI 基本クロックの 2 分周<br>1　0：SCI 基本クロックの 4 分周<br>1　1：設定しないでください<br><br>• SEMR.BGDM ビットが”1”かつ SMR.CKS[1:0]ビットが”00b”の場合<br><br>b5b4<br>0　0：SCI 基本クロックの 2 分周<br>0　1：SCI 基本クロックの 4 分周<br>1　0：設定しないでください<br>1　1：設定しないでください |

【注】 * 非スマートカードインタフェースモードかつ FIFO モードのとき（SCMR.SMIF ビット= 0、FCR.FM ビット= 1）

## 2.27　I²C バスインタフェース

表 2.53 に I²C バスインタフェース仕様の概要比較を、表 2.54 に I²C バスインタフェースレジスタ比較を示します。

表 2.53　I²C バスインタフェース仕様の概要比較

| 項目 | RX63N(RIIC) | RX65N(RIICa) |
|---|---|---|
| チャネル数 | 4 チャネル | 2 チャネル / 3 チャネル *1 |
| 通信フォーマット | • I2C バスフォーマット/SMBus フォーマット<br>• マスタ/スレーブ選択可能<br>• 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保 | • I2C バスフォーマット/SMBus フォーマット<br>• マスタ/スレーブ選択可能<br>• 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保 |
| 転送速度 | ファストモードプラス対応 | ファストモードプラス対応 |
| SCL クロック | マスタ時、SCL クロックのデューティ比を 4%～96%の範囲で設定可能 | マスタ時、SCL クロックのデューティ比を 4%～96%の範囲で設定可能 |
| コンディション発行・コンディション検出 | スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能 | スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能 |
| スレーブアドレス | • スレーブアドレスを 3 セット設定可能<br>• 7 ビット/10 ビットアドレスフォーマット対応(混在可能)<br>• ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能 | • 異なるスレーブアドレスを 3 種類まで設定可能<br>• 7 ビット/10 ビットアドレスフォーマット対応(混在可能)<br>• ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能 |
| アクノリッジ応答 | • 送信時、アクノリッジビットの自動ロード<br>— ノットアクノリッジ受信時に次送信データ転送の自動中断が可能<br>• 受信時、アクノリッジビットの自動送出<br>— 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能 | • 送信時、アクノリッジビットの自動ロード<br>— ノットアクノリッジ受信時に次送信データ転送の自動中断が可能<br>• 受信時、アクノリッジビットの自動送出<br>— 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能 |
| ウェイト機能 | • 受信時、SCL クロックの Low ホールドによるウェイトが可能<br>— 8 クロック目と 9 クロック目の間をウェイト<br>— 9 クロック目と 1 クロック目の間をウェイト(WAIT 機能) | • 受信時、SCL クロックの Low ホールドによるウェイトが可能<br>— 8 クロック目と 9 クロック目の間をウェイト<br>— 9 クロック目と 1 クロック目の間をウェイト |
| SDA 出力遅延機能 | アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能 | アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能 |

| 項目 | RX63N(RIIC) | RX65N(RIICa) |
|---|---|---|
| アービトレーション | • マルチマスタ対応<br>— 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能<br>— スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能<br>— マスタ時、送信データ不一致でアービトレーションロスト検出可能<br>• バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止)<br>• ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能<br>• スレーブ送信時、データ不一致でアービトレーションロスト検出可能 | • マルチマスタ対応<br>— 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能<br>— スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能<br>— マスタ時、送信データ不一致でアービトレーションロスト検出可能<br>• バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止)<br>• ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能<br>• スレーブ送信時、データ不一致でアービトレーションロスト検出可能 |
| タイムアウト検出機能 | 内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能 | 内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能 |
| ノイズ除去 | SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をプログラマブルに調整可能 | SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をプログラマブルに調整可能 |
| 割り込み要因 | 4 種類<br>• 通信エラー /イベント発生<br>— アービトレーション検出<br>— NACK 検出<br>— タイムアウト検出<br>— スタートコンディション検出(リスタートコンディション含む)<br>— ストップコンディション検出<br>• 受信データフル(スレーブアドレス一致時含む)<br>• 送信データエンプティ(スレーブアドレス一致時含む)<br>• 送信終了 | 4 種類<br>• 通信エラー /イベント発生<br>— アービトレーション検出<br>— NACK 検出<br>— タイムアウト検出<br>— スタートコンディション検出(リスタートコンディション含む)<br>— ストップコンディション検出<br>• 受信データフル(スレーブアドレス一致時含む)<br>• 送信データエンプティ(スレーブアドレス一致時含む)<br>• 送信終了 |
| 消費電力低減機能 | モジュールストップ状態への設定が可能 | モジュールストップ状態への設定が可能 |
| イベントリンク機能 | - | • 通信エラー/通信イベント発生<br>• 受信データフル<br>• 送信データエンプティ<br>• 送信終了 |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）。但し、64 ピンは 2 チャネル。

表 2.54　$I^2C$ バスインタフェースレジスタ比較

| レジスタ | ビット | RX63N(RIIC) | RX65N(RIICa) |
|---|---|---|---|
| ICMR2 | TMWE | タイムアウト内部カウンタ書き込み許可ビット | - |
| TMOCNTL | - | タイムアウト 内部カウンタ L | - |
| TMOCNTU | - | タイムアウト 内部カウンタ U | - |

## 2.28　CAN モジュール

表 2.55 に CAN モジュール仕様の概要比較を示します。

表 2.55　CAN モジュール仕様の概要比較

| 項目 | RX63N(CAN) | RX65N(CAN) |
|---|---|---|
| チャネル数 | • 3 チャネル | • 2 チャネル |
| プロトコル | • ISO11898-1 仕様準拠(標準フレーム/拡張フレーム) | • ISO11898-1 仕様準拠(標準フレーム/拡張フレーム) |
| ビットレート | • 1Mbps 以下のビットレートをプログラム可能（fCAN≧8MHz）<br>fCAN：CAN クロックソース | • 1Mbps 以下のビットレートをプログラム可能（fCAN≧8MHz）<br>fCAN：CAN クロックソース |
| メッセージボックス | • 32 メールボックス：2 種類のメールボックスモードを選択可能<br>— 通常メールボックスモード：32 メールボックスを送信または受信用に設定可能<br>— FIFO メールボックスモード：24 メールボックスを送信または受信用に設定可能<br>残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能 | • 32 メールボックス：2 種類のメールボックスモードを選択可能<br>— 通常メールボックスモード：32 メールボックスを送信または受信用に設定可能<br>— FIFO メールボックスモード：24 メールボックスを送信または受信用に設定可能<br>残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能 |
| 受信 | • データフレームとリモートフレームを受信可能<br>• 受信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能<br>• ワンショット受信機能を選択可能<br>• オーバライトモード（メッセージ上書き）かオーバランモード（メッセージ破棄）を選択可能<br>• 受信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能 | • データフレームとリモートフレームを受信可能<br>• 受信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能<br>• ワンショット受信機能を選択可能<br>• オーバライトモード（メッセージ上書き）かオーバランモード（メッセージ破棄）を選択可能<br>• 受信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能 |
| アクセプタンスフィルタ | • 8 つのアクセプタンスマスク（4 メールボックスごとに個別のマスク）<br>• メールボックスはマスクの有効/無効を個別に設定可能 | • 8 つのアクセプタンスマスク（4 メールボックスごとに個別のマスク）<br>• メールボックスはマスクの有効/無効を個別に設定可能 |

| 項目 | RX63N(CAN) | RX65N(CAN) |
|---|---|---|
| 送信 | • データフレームとリモートフレームを送信可能<br>• 送信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能<br>• ワンショット送信機能を選択可能<br>• ID 優先送信モードかメールボックス番号優先送信モードを選択可能<br>• 送信要求をアボート可能（フラグでアボート完了を確認可能）<br>• 送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能 | • データフレームとリモートフレームを送信可能<br>• 送信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能<br>• ワンショット送信機能を選択可能<br>• ID 優先送信モードかメールボックス番号優先送信モードを選択可能<br>• 送信要求をアボート可能（フラグでアボート完了を確認可能）<br>• 送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能 |
| バスオフ復帰方法 | • バスオフ状態からの復帰方法を選択可能<br>— ISO11898-1 仕様準拠<br>— バスオフ開始で自動的に CAN Halt モードへ移行<br>— バスオフ終了で自動的に CAN Halt モードへ移行<br>— プログラムにより CAN Halt モードへ移行<br>— プログラムによりエラーアクティブ状態へ遷移 | • バスオフ状態からの復帰方法を選択可能<br>— ISO11898-1 規格準拠<br>— バスオフ開始で自動的に CAN Halt モードへ移行<br>— バスオフ終了で自動的に CAN Halt モードへ移行<br>— プログラムにより CAN Halt モードへ移行<br>— プログラムによりエラーアクティブ状態へ遷移 |
| エラー状態の監視 | • CAN バスエラー（スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー）を監視可能<br>• エラー状態の遷移を検出可能（エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰）<br>• エラーカウンタを読み出し可能 | • CAN バスエラー（スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー）を監視可能<br>• エラー状態の遷移を検出可能（エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰）<br>• エラーカウンタを読み出し可能 |
| タイムスタンプ機能 | • 16 ビットカウンタによるタイムスタンプ機能<br>• 基準クロックは、1、2、4、8 ビットタイムから選択可能 | • 16 ビットカウンタによるタイムスタンプ機能<br>• 基準クロックは、1、2、4、8 ビットタイムから選択可能 |
| 割り込み機能 | • 5 種類の割り込み要因（受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、送信 FIFO 割り込み、エラー割り込み） | • 5 種類の割り込み要因（受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、送信 FIFO 割り込み、エラー割り込み） |
| CAN スリープモード | • CAN クロックを停止することで消費電流を低減可能 | • CAN クロックを停止することで消費電流を低減可能 |

| 項目 | RX63N(CAN) | RX65N(CAN) |
|---|---|---|
| ソフトウェアサポートユニット | • 3 つのソフトウェアサポートユニット<br>— アクセプタンスフィルタサポート<br>— メールボックス検索サポート（受信メールボックス検索、送信メールボックス検索、メッセージロスト検索）<br>— チャネル検索サポート | • 3 つのソフトウェアサポートユニット<br>— アクセプタンスフィルタサポート<br>— メールボックス検索サポート（受信メールボックス検索、送信メールボックス検索、メッセージロスト検索）<br>— チャネル検索サポート |
| CAN クロックソース | • 周辺モジュールクロック（PCLKB）、CANMCLK | • 周辺モジュールクロック（PCLKB）、CANMCLK |
| テストモード | • ユーザ評価用に 3 つのテストモードを用意<br>— リッスンオンリモード<br>— セルフテストモード 0（外部ループバック）<br>— セルフテストモード 1（内部ループバック） | • ユーザ評価用に 3 つのテストモードを用意<br>— リッスンオンリモード<br>— セルフテストモード 0（外部ループバック）<br>— セルフテストモード 1（内部ループバック） |
| 消費電力低減機能 | • モジュールストップ状態への設定が可能 | • モジュールストップ状態への設定が可能 |

## 2.29　シリアルペリフェラルインタフェース

表 2.56 にシリアルペリフェラルインタフェース仕様の概要比較を、表 2.57 にシリアルペリフェラルインタフェースレジスタ比較を示します。

表 2.56　シリアルペリフェラルインタフェース仕様の概要比較

| 項目 | RX63N(RSPI) | RX65N(RSPIc) |
|---|---|---|
| チャネル数 | 3 チャネル | 3 チャネル |
| RSPI 転送機能 | • MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能<br>• 送信のみの動作が可能<br>• 通信モード:全二重または送信のみを選択可能<br>• RSPCK の極性を変更可能<br>• RSPCK の位相を変更可能 | • MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能<br>• 送信のみの動作が可能<br>• 通信モード:全二重または送信のみを選択可能<br>• RSPCK の極性を変更可能<br>• RSPCK の位相を変更可能 |
| データフォーマット | • MSB ファースト/LSB ファーストの切り替え可能<br>• 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットに変更可能<br>• 送信/受信バッファは 128 ビット<br>• 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) | • MSB ファースト/LSB ファーストの切り替え可能<br>• 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能<br>• 送信/受信バッファは 128 ビット<br>• 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット)<br>• 送信データ、受信データをバイト単位でスワップ可能 |
| ビットレート | • マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2～4096 分周)<br>• スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能(RSPCK の最大周波数は PCLK の 8 分周)High 幅:PCLK の 4 サイクル、Low 幅:PCLK の 4 サイクル | • マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2～4096 分周)<br>• スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最大周波数は PCLK の 4 分周)High 幅:PCLK の 2 サイクル、Low 幅:PCLK の 2 サイクル |
| バッファ構成 | • 送信および受信バッファはそれぞれダブルバッファ構造<br>• 送信および受信バッファは 128 ビット | • 送信および受信バッファはそれぞれダブルバッファ構造<br>• 送信および受信バッファは 128 ビット |
| エラー検出 | • モードフォルトエラー検出<br>• オーバランエラー検出<br>• パリティエラー検出 | • モードフォルトエラー検出<br>• オーバランエラー検出<br>マスタ受信かつ、RSPCK 自動停止機能有効時、オーバランエラー検出タイミングで転送クロックが停止するため、オーバランエラーが発生しません。<br>• パリティエラー検出<br>• アンダランエラー検出 |

| 項目 | RX63N(RSPI) | RX65N(RSPIc) |
|---|---|---|
| SSL 制御機能 | • 1 チャネルあたり 4 本の SSL 信号(SSLn0～SSLn3)<br>• シングルマスタ設定時には、SSLn0～SSLn3 信号を出力<br>• マルチマスタ設定時:SSLn0 信号は入力、SSLn1～SSLn3 信号は出力または未使用<br>• スレーブ設定時:SSLn0 信号は入力、SSLn1～SSLn3 信号は未使用<br>• SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能(設定範囲:1～8 RSPCK 設定単位:1 RSPCK)<br>• RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能(設定範囲:1～8 RSPCK　設定単位:1 RSPCK)<br>• 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能(設定範囲:1～8 RSPCK 設定単位:1 RSPCK)<br>• SSL 極性変更機能 | • 1 チャネルあたり 4 本の SSL 端子(SSLn0～SSLn3)<br>• シングルマスタ設定時には、SSLn0～SSLn3 端子を出力<br>• マルチマスタ設定時:SSLn0 端子は入力、SSLn1～SSLn3 端子は出力または未使用<br>• スレーブ設定時:SSLn0 端子は入力、SSLn1～SSLn3 端子は未使用<br>• SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能(設定範囲:1～8RSPCK 設定単位:1RSPCK)<br>• RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能(設定範囲:1～8RSPCK　設定単位:1RSPCK)<br>• 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能(設定範囲:1～8RSPCK 設定単位:1RSPCK)<br>• SSL 極性変更機能 |
| マスタ転送時の制御方式 | • 最大 8 コマンドで構成された転送をシーケンシャルにループ実行可能<br>• 各コマンドに以下の項目を設定可能<br>• SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延<br>• 送信バッファへのライトで転送を起動可能<br>• SSL ネゲート時の MOSI 信号値を設定可能 | • 最大 8 コマンドで構成された転送を連続してループ実行可能<br>• 各コマンドに以下の項目を設定可能<br>• SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延<br>• 送信バッファへのライトで転送を起動可能<br>• SSL ネゲート時の MOSI 信号値を設定可能<br>• RSPCK 自動停止機能 |
| 割り込み要因 | • 受信バッファフル割り込み<br>• 送信バッファエンプティ割り込み<br>• RSPI エラー割り込み(モードフォルト、オーバラン、パリティエラー)<br>• RSPI アイドル割り込み(RSPI アイドル) | • 受信バッファフル割り込み<br>• 送信バッファエンプティ割り込み<br>• RSPI エラー割り込み(モードフォルト、オーバラン、アンダラン、パリティエラー)<br>• RSPI アイドル割り込み(RSPI アイドル) |

| 項目 | RX63N(RSPI) | RX65N(RSPIc) |
|---|---|---|
| イベントリンク機能(出力) | - | 以下のイベントをイベントリンクコントローラへ出力可能(RSPI0)<br>• 受信バッファフルイベント信号<br>• 送信バッファエンプティイベント信号<br>• モードフォルト/オーバラン/アンダラン/パリティエラーのイベント信号<br>• RSPI アイドルイベント信号<br>• 送信完了イベント信号 |
| その他の機能 | • CMOS/オープンドレイン出力切り替え機能<br>• RSPI 初期化機能<br>• ループバックモード機能 | • CMOS/オープンドレイン出力切り替え機能<br>• RSPI 初期化機能<br>• ループバックモード機能 |
| 消費電力低減機能 | モジュールストップ状態への設定が可能 | モジュールストップ状態への設定が可能 |

表 2.57　シリアルペリフェラルインタフェースレジスタ比較

| レジスタ | ビット | RX63N(RSPI) | RX65N(RSPIc) |
|---|---|---|---|
| SPSR | MODF | モードフォルトエラーフラグ<br><br>0：モードフォルトエラーなし<br><br>1：モードフォルトエラー発生 | モードフォルトエラーフラグ<br><br>0：モードフォルトエラーなし、アンダランエラーなし<br>1：モードフォルトエラー、アンダランエラー発生 |
| | UDRF | - | アンダランエラーフラグ |
| | SPTEF | - | 送信バッファエンプティフラグ |
| | SPRF | - | 受信バッファフルフラグ |
| SPDR | - | RSPI データレジスタ<br><br>可能アクセスサイズ<br>• ロングワード (SPDCR.SPLW=1)<br>• ワードアクセス (SPDCR.SPLW=0) | RSPI データレジスタ<br><br>可能アクセスサイズ<br>• ロングワード (SPDCR.SPLW=1,SPBYTE=0)<br>• ワードアクセス (SPDCR.SPLW=0,SPBYTE=0)<br>• バイトアクセス(SPDCR.SPBYT=1) |
| SPDCR | SPBYT | - | RSPI バイトアクセス設定ビット |
| SPCR2 | SCKASE | - | RSPCK 自動停止機能許可ビット |
| SPDCR2 | - | - | RSPI データコントロールレジスタ 2 |

## 2.30　CRC 演算器

表 2.58 に CRC 演算器仕様の概要比較を、表 2.59 に CRC 演算器レジスタ比較を示します。

表 2.58　CRC 演算器仕様の概要比較

| 項目 | RX63N(CRC) | RX65N(CRCA) |
|---|---|---|
| データサイズ | 8/16 ビット | 8/32 ビット |
| CRC 演算対象データ | • データサイズ 8/16 ビット時<br>8n ビットのデータに対して CRC コードを生成(n=自然数) | • データサイズ 8 ビット時<br>8n ビットのデータに対して CRC コードを生成(n=自然数)<br>• データサイズ 32 ビット時<br>32n ビットのデータに対して CRC コードを生成(n=自然数) |
| CRC 演算処理方式 | • 8 ビット並列実装 | • 8 ビット並列実装<br>• 32 ビット並列実装 |
| CRC 生成多項式 | 3 つの多項式から選択可能<br>• 8 ビット CRC<br>$X^8 + X^2 + X + 1$<br>• 16 ビット CRC<br>$X^{16} + X^{15} + X^2 + 1$<br>$X^{16} + X^{12} + X^5 + 1$ | 5 つの多項式から選択可能<br>• 8 ビット CRC<br>$X^8 + X^2 + X + 1$<br>• 16 ビット CRC<br>$X^{16} + X^{15} + X^2 + 1$<br>$X^{16} + X^{12} + X^5 + 1$<br>• 32 ビット CRC<br>$X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$<br>$X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1$ |
| CRC 演算切り替え | LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能 | LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能 |
| 消費電力低減機能 | モジュールストップ状態への設定が可能 | モジュールストップ状態への設定が可能 |

表 2.59　CRC 演算器レジスタ比較

| レジスタ | ビット | RX63N(CRC) | RX65N(CRCA) |
|---|---|---|---|
| CRCCR | GPS | CRC 生成多項式切り替えビット(b1-b0) | CRC 生成多項式切り替えビット(b2-b0) |
| | LMS | CRC 切り替えビット(b2) | CRC 切り替えビット(b6) |
| CRCDIR | - | • 16 ビット CRC、8 ビット CRC 生成時<br>CRC データ入力レジスタ(b7-b0) | • 32 ビット CRC 生成時<br>CRC データ入力レジスタ(b31-b0)<br>• 16 ビット CRC、8 ビット CRC 生成時<br>CRC データ入力レジスタ(b7-b0) |
| CRCDOR | - | • 16 ビット、8 ビット CRC 生成時<br>CRC データ出力レジスタ(b15-b0)<br><br>8 ビット CRC 生成時は、下位バイト(b7～b0)を使用 | • 32 ビット CRC 生成時<br>CRC データ出力レジスタ(b31-b0)<br>• 16 ビット CRC 生成時<br>CRC データ出力レジスタ(b15-b0)<br>• 8 ビット CRC 生成時<br>CRC データ出力レジスタ(b7-b0)<br><br>すべて同一アドレスをアクセス |

## 2.31　パラレルデータキャプチャユニット

表 2.60 にパラレルデータキャプチャユニット仕様の概要比較を示します。パラレルデータキャプチャユニットは RX631 にのみ搭載されています。

表 2.60　パラレルデータキャプチャユニット仕様の概要比較

| 項目 | RX631(PDC) | RX65N(PDC) |
|---|---|---|
| キャプチャ範囲 | • 任意の垂直、水平方向のパラレルデータをキャプチャ可能<br>垂直方向: 1～4095 ライン<br>水平方向: 4～4095 バイト | • 任意の垂直、水平方向のパラレルデータをキャプチャ可能<br>垂直方向: 1～4095 ライン<br>水平方向: 4～4095 バイト |
| パラレルデータ転送クロック(PIXCLK) | • 動作周波数: 1～27MHz | • 動作周波数: 1～27MHz |
| 割り込み要因 | • 受信データレディ<br>• フレームエンド<br>• オーバラン<br>• アンダラン<br>• 垂直方向ライン数設定エラー<br>• 水平方向バイト数設定エラー | • 受信データレディ<br>• フレームエンド<br>• オーバラン<br>• アンダラン<br>• 垂直方向ライン数設定エラー<br>• 水平方向バイト数設定エラー |
| DTC/DMAC の起動 | • 受信データレディ割り込みにより起動可能 | • 受信データレディ割り込みにより起動可能 |
| パラレルデータ転送クロック出力(PCKO) | • 動作周波数: 1～25MHz<br>• クロックソース: 周辺モジュールクロック B(PCLKB)<br>• 分周比: 2,4,6,8,10,12,14,16 分周から選択可能 | • 動作周波数: 1～30MHz<br>• クロックソース: 周辺モジュールクロック B(PCLKB)<br>• 分周比: 2,4,6,8,10,12,14,16 分周から選択可能 |
| その他機能 | • PDC リセット機能<br>• VSYNC 信号および HSYNC 信号の極性選択機能<br>• VSYNC 信号および HSYNC 信号のモニタ機能<br>• エンディアン選択機能 | • PDC リセット機能<br>• VSYNC 信号および HSYNC 信号の極性選択機能<br>• VSYNC 信号および HSYNC 信号のモニタ機能<br>• エンディアン選択機能 |
| 消費電力低減機能 | • モジュールストップ状態への設定が可能 | • モジュールストップ状態への設定が可能 |
| 内部バスインタフェース | • 内部周辺バス 3 に接続 | • 内部周辺バス 3 に接続 |

## 2.32　12 ビット A/D コンバータ

表 2.61 に 12 ビット A/D コンバータ仕様の概要比較を、表 2.62 に 12 ビット A/D コンバータレジスタ比較を示します。

表 2.61　12 ビット A/D コンバータ仕様の概要比較

| 項目 | RX63N(S12ADa) | RX65N(S12ADFa) |
|---|---|---|
| ユニット数 | 1 ユニット | 2 ユニット |
| 入力チャネル | 21 チャネル | ユニット 0:8 チャネル<br>ユニット 1:21 チャネル+拡張 1 本 |
| 拡張アナログ入力 | 温度センサ出力、内部基準電圧 | 温度センサ出力、内部基準電圧 |
| A/D 変換方式 | 逐次比較方式 | 逐次比較方式 |
| 分解能 | 12 ビット | 12 ビット |
| 変換時間 | 1 チャネル当たり 1.0μs(A/D 変換クロック　ADCLK = 50MHz 動作時) | 1 チャネル当たり (0.48μs) (12 ビット変換モード)<br>1 チャネル当たり (0.45μs) (10 ビット変換モード)<br>1 チャネル当たり (0.42μs) (8 ビット変換モード)<br>(A/D 変換クロック　ADCLK = 60MHz 動作時) |
| A/D 変換クロック(ADCLK) | 4 種類:PCLK、PCLK/2、PCLK/4、PCLK/8 | 周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の分周比で設定可能<br>「PCLKB:ADCLK 周波数比<br>= 1:1, 2:1, 4:1, 8:1」<br><br>ADCLK の設定はクロック発生回路(CPG)で行います |
| データレジスタ | • アナログ入力用:21 本<br>• 温度センサ用:1 本<br>• 内部基準電圧用:1 本 | • アナログ入力用:29 本(ユニット 0:8 本、ユニット 1:21 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本/各ユニット、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/各ユニット<br>• 温度センサ用:1 本(ユニット 1 のみ)<br>• 内部基準電圧用:1 本(ユニット 1 のみ)<br>• 自己診断用 1 本/ユニット |

| 項目 | RX63N(S12ADa) | RX65N(S12ADFa) |
|---|---|---|
| データレジスタ | • A/D 変換結果を 12 ビットの A/D データレジスタに保持<br>• 加算モード時は、A/D 変換結果を 14 ビットの A/D データレジスタに保持 | • A/D 変換結果を 12 ビット A/D データレジスタに保持<br>• A/D 変換結果の 8, 10, 12 ビット精度出力対応<br>• 加算モード時は A/D 変換結果の加算値を変換精度ビット数+2 ビット/4 ビットで A/D データレジスタに保持<br>• ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能)<br>• 選択した 1 つのチャネルのアナログ入力の A/D 変換データを 1 回目は対象チャネルのデータレジスタに保持、　2 回目の A/D 変換データは二重化レジスタに保持<br>• ダブルトリガモード拡張動作(特定トリガ種別で有効)<br>• 選択した 1 つのチャネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持 |
| 動作モード | • シングルスキャンモード:<br>— 任意に選択した最大 21 チャネルのアナログ入力を 1 回のみ A/D 変換<br>— 温度センサ出力を 1 回のみ A/D 変換<br>— 内部基準電圧を 1 回のみ A/D 変換<br>• 連続スキャンモード:<br>— 任意に選択した最大 21 チャネルのアナログ入力を繰り返し A/D 変換。(温度センサ出力または内部基準電圧を選択した場合は､連続スキャンモードを使用しないでください。) | • シングルスキャンモード:<br>— 任意に選択した最大 8 チャネル(ユニット 0)/21 チャネル(ユニット 1)のアナログ入力を 1 回のみ A/D 変換<br>— 温度センサ出力を 1 回のみ A/D 変換(ユニット 1 のみ)<br>— 内部基準電圧を 1 回のみ A/D 変換(ユニット 1 のみ)<br>— 拡張アナログ入力を 1 回のみ A/D 変換(ユニット 1 のみ)<br>• 連続スキャンモード:<br>— 任意に選択した最大 8 チャネル(ユニット 0)/21 チャネル(ユニット 1)のアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)を繰り返し A/D 変換<br>— 拡張アナログ入力を繰り返し A/D 変換(ユニット 1 のみ) |

| 項目 | RX63N(S12ADa) | RX65N(S12ADFa) |
|---|---|---|
| 動作モード | | • グループスキャンモード:<br>— 使用するグループの数は 2 つ(グループ A、B)と 3 つ(グループ A、B、C)が選択可能(グループ数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能)<br>— 任意に選択したチャネルのアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)をグループ A とグループ B またはグループ A、B、C に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換<br>— グループ A とグループ B とグループ C は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能<br>• グループスキャンモード(グループ優先制御選択時)<br>— 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループ A(高) > グループ B > グループ C(低)<br>優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能。また再スキャンは、選択チャネルの最初からか、A/D 変換未終了のチャネルからかを設定可能 |
| A/D 変換開始条件 | • ソフトウェアトリガ<br>• 同期トリガ<br>• MTU、TPU または TMR からのトリガ<br>• 非同期トリガ<br>• 外部トリガ ADTRG0#端子による A/D 変換の開始が可能 | • ソフトウェアトリガ<br>• 同期トリガ<br>• MTU、TPU、TMR、ELC からのトリガ<br>• 非同期トリガ<br>• 外部トリガ ADTRG0#端子(ユニット 0)/ADTRG1#端子(ユニット 1)による A/D 変換動作の開始が可能 |

| 項目 | RX63N(S12ADa) | RX65N(S12ADFa) |
|---|---|---|
| 機能 | • サンプル&ホールド機能<br>• サンプリングステート数可変機能<br>• A/D 変換値加算モード | • サンプル&ホールド機能<br>• チャネル専用サンプル&ホールド機能(3ch:ユニット 0 のみ)<br>• サンプリングステート数可変機能<br>• 12 ビット A/D コンバータの自己診断機能<br>• A/D 変換値加算モードと平均モードが選択可能<br>• アナログ入力断線検出機能(ディスチャージ機能/プリチャージ機能)<br>• ダブルトリガモード(A/D 変換データ二重化機能)<br>• 12/10/8 ビット変換切り替え機能<br>• A/D データレジスタオートクリア機能<br>• 拡張アナログ入力機能<br>• コンペア機能(ウィンド A、ウィンド B) |
| 割り込み要因 | • A/D 変換終了でスキャン終了割り込み要求(S12ADI0)を発生 | • ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生<br>• ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生<br>• グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(S12GBADI、 S12GBADI1)を発生。グループ C のスキャン終了でグループ C 専用のスキャン終了割り込み要求(S12GCADI、S12GCADI1)を発生。 |

| 項目 | RX63N(S12ADa) | RX65N(S12ADFa) |
|---|---|---|
| 割り込み要因 | • S12ADI0 割り込みで DMAC、DTC を起動可能 | • グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生。グループ B とグループ C のスキャン終了で、それぞれ専用のスキャン終了割り込み要求(S12GBADI/S12GCADI、S12GBADI1/S12GCADI1)を発生<br>• デジタルコンペア機能の比較条件成立で、コンペア割り込み(S12CMPAI、S12CMPAI1、S12CMPBI、S12CMPBI1)を発生<br>• S12ADI/S12ADI1、S12GBADI/S12GBADI1、S12GCADI/S12GCADI1 割り込みで DMAC 、DTC を起動可能 |
| イベントリンク機能 | - | • すべてのスキャン終了時に ELC イベント発生<br>• ELC からのトリガによりスキャン開始可能 |
| 消費電力低減機能 | モジュールストップ状態への設定可能 | モジュールストップ状態への設定が可能 |

表 2.62　12 ビット A/D コンバータレジスタ比較

| レジスタ | ビット | RX63N(S12ADa) | RX65N(S12ADFa) |
|---|---|---|---|
| ADDBLDR | - | - | A/D データ 二重化レジスタ |
| ADDBLDRA | - | - | A/D データ 二重化レジスタ A |
| ADDBLDRB | - | - | A/D データ 二重化レジスタ B |
| ADRD | - | - | A/D 自己診断データレジスタ |
| ADCSR | DBLANS[4:0] | - | ダブルトリガ対象チャネル選択ビット(b4～b0) |
| | GBADIE | - | グループ B スキャン終了割り込み許可ビット(b6) |
| | DBLE | - | ダブルトリガモード選択ビット(b7) |
| | EXTRG | トリガ選択ビット(b0) | トリガ選択ビット(b8) |
| | TRGE | トリガ開始許可ビット(b1) | トリガ開始許可ビット(b9) |
| | CKS[1:0] | A/D 変換クロック選択ビット(b3,b2) | - |
| | ADIE | スキャン終了割り込み許可ビット(b4) | スキャン終了割り込み許可ビット(b12) |
| | ADCS | スキャンモード選択ビット(b6)<br><br>0：シングルスキャンモード<br><br>1：連続スキャンモード | スキャンモード選択ビット(b14,b13)<br><br>b14b13<br>0　0：シングルスキャンモード<br>0　1：グループスキャンモード<br>1　0：連続スキャンモード<br>1　1：設定禁止 |

| レジスタ | ビット | RX63N(S12ADa) | RX65N(S12ADFa) |
|---|---|---|---|
| ADCSR | ADST | A/D 変換スタートビット(b7) | A/D 変換スタートビット(b15) |
| ADANS0 | - | A/D チャネル選択レジスタ 0 | - |
| ADANS1 | - | A/D チャネル選択レジスタ 1 | - |
| ADANSA0 | - | - | A/D チャネル選択レジスタ A0 |
| ADANSA1 | - | - | A/D チャネル選択レジスタ A1 |
| ADANSB0 | - | - | A/D チャネル選択レジスタ B0 |
| ADANSB1 | - | - | A/D チャネル選択レジスタ B1 |
| ADANSC0 | - | - | A/D チャネル選択レジスタ C0 |
| ADANSC1 | - | - | A/D チャネル選択レジスタ C1 |
| ADADS0 | - | A/D 変換値加算モード選択レジスタ 0 | A/D 変換値加算/平均機能チャネル選択レジスタ 0 |
| ADADS1 | - | A/D 変換値加算モード選択レジスタ 1 | A/D 変換値加算/平均機能チャネル選択レジスタ 1 |
| ADADC | ADC | 加算回数選択ビット(b1～b0)<br><br>b1b0<br>0 0：1 回変換(加算なし。通常変換と同じ)<br>0 1：2 回変換(1 回加算を行う)<br>1 0：3 回変換(2 回加算を行う)<br>1 1：4 回変換(3 回加算を行う) | 加算回数選択ビット(b2～b0)<br><br>b2b0<br>0 0 0：1 回変換(加算なし。通常変換と同じ)<br>0 0 1：2 回変換(1 回加算を行う)<br>0 1 0：3 回変換(2 回加算を行う)<br>0 1 1：4 回変換(3 回加算を行う)<br>1 0 1:16 回変換(15 回加算を行う)<br>上記以外は設定しないでください |
| | AVEE | - | 平均モードイネーブルビット |
| ADCER | ADPRC[1:0] | - | A/D 変換精度指定ビット |
| | DIAGVAL[1:0] | - | 自己診断変換電圧選択ビット |
| | DIAGLD | - | 自己診断モード選択ビット |
| | DIAGM | - | 自己診断イネーブルビット |
| ADSTRGR | ADSTRS[3:0] | A/D 変換開始トリガ選択ビット | - |
| | TRSB[5:0] | - | グループ B 専用 A/D 変換開始トリガ選択ビット |
| | TRSA[5:0] | - | A/D 変換開始トリガ選択ビット |
| ADEXICR | TSSAD | 温度センサ出力 A/D 変換値加算モード選択ビット | 温度センサ出力 A/D 変換値加算/平均モード選択ビット |
| | OCSAD | 内部基準電圧 A/D 変換値加算モード選択ビット | 内部基準電圧 A/D 変換値加算/平均モード選択ビット |
| | TSS | 温度センサ出力 A/D 変換選択ビット | - |
| | TSSA | - | 温度センサ出力 A/D 変換選択ビット |
| | OCS | 内部基準電圧 A/D 変換選択ビット | - |
| | OCSA | - | 内部基準電圧 A/D 変換選択ビット |
| | TSSB | - | 温度センサ出力 A/D 変換選択ビット |
| | OCSB | - | 内部基準電圧 A/D 変換選択ビット |

| レジスタ | ビット | RX63N(S12ADa) | RX65N(S12ADFa) |
|---|---|---|---|
| ADEXICR | EXSEL[1:0] | - | 拡張アナログ入力選択ビット |
| | EXOEN | - | 拡張アナログ出力制御ビット |
| ADGCEXCR | - | - | A/D グループ C 拡張入力コントロールレジスタ |
| ADGCTRGR | - | - | A/D グループ C トリガ選択レジスタ |
| ADSSTR01 | - | A/D サンプリングステートレジスタ 01 | - |
| ADSSTR23 | - | A/D サンプリングステートレジスタ 23 | - |
| ADSSTRn | - | - | A/D サンプリングステートレジスタ n(n=0～15、L、T、O) |
| ADSHCR | - | - | A/D サンプル ＆ ホールド回路コントロールレジスタ |
| ADSHMSR | - | - | A/D サンプル&ホールド動作モード選択レジスタ |
| ADDISCR | - | - | A/D 断線検出コントロールレジスタ |
| ADGSPCR | - | - | A/D グループスキャン優先コントロールレジスタ |
| ADCMPCR | - | - | A/D コンペア機能コントロールレジスタ |
| ADCMPANSR0 | - | - | A/D コンペア機能ウィンドウ A チャネル選択レジスタ 0 |
| ADCMPANSR1 | - | - | A/D コンペア機能ウィンドウ A チャネル選択レジスタ 1 |
| ADCMPANSER | - | - | A/D コンペア機能ウィンドウ A 拡張入力選択レジスタ |
| ADCMPLR0 | - | - | A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0 |
| ADCMPLR1 | - | - | A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 1 |
| ADCMPLER | - | - | A/D コンペア機能ウィンドウ A 拡張入力比較条件設定レジスタ |
| ADCMPDR0 | - | - | A/D コンペア機能ウィンドウ A 下位側レベル設定レジスタ |
| ADCMPDR1 | - | - | A/D コンペア機能ウィンドウ A 上位側レベル設定レジスタ |
| ADCMPSR0 | - | - | A/D コンペア機能ウィンドウ A チャネルステータスレジスタ 0 |
| ADCMPSR1 | - | - | A/D コンペア機能ウィンドウ A チャネルステータスレジスタ 1 |
| ADCMPSER | - | - | A/D コンペア機能ウィンドウ A 拡張入力チャネルステータスレジスタ |
| ADWINMON | - | - | A/D コンペア機能ウィンドウ A/B ステータスモニタレジスタ |
| ADCMPBNSR | - | - | A/D コンペア機能ウィンドウ B チャネル選択レジスタ |

| レジスタ | ビット | RX63N(S12ADa) | RX65N(S12ADFa) |
|---|---|---|---|
| ADWINLLB | - | - | A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ |
| ADWINULB | - | - | A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ |
| ADCMPBSR | - | - | A/D コンペア機能ウィンドウ B チャネルステータスレジスタ |
| ADSAM | - | - | A/D 逐次変換時間設定レジスタ |
| ADSAMPR | - | - | A/D 逐次変換時間設定プロテクト解除レジスタ |

## 2.33　D/A コンバータ

表 2.63 に D/A コンバータ仕様の概要比較を、表 2.64 に D/A コンバータレジスタ比較を示します。

表 2.63　D/A コンバータ仕様の概要比較

| 項目 | RX63N(DAa) | RX65N(R12DAa) |
|---|---|---|
| 分解能 | 10 ビット | 12 ビット |
| 出力チャネル | 2 チャネル | 2 チャネル |
| アナログモジュールの干渉対策 | D/A 変換と A/D 変換の干渉対策:<br>10 ビット A/D コンバータが出力する 10 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。(D/A コンバータのラッシュカレント発生タイミングを許可信号で制御することにより、干渉による A/D 変換精度劣化を低減する) | D/A 変換と A/D 変換の干渉対策:<br>12 ビット A/D コンバータ(ユニット 1)が出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。これにより、12 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。 |
| 消費電力低減機能 | モジュールストップ状態への設定が可能 | モジュールストップ状態への設定が可能 |
| イベントリンク機能(入力) | - | イベント信号の入力により、チャネル 0 の D/A 変換を開始可能 |
| 出力方式切り替え | - | バッファ出力(ゲイン= 1)とバッファなし出力を切り替え可能 |

表 2.64　D/A コンバータレジスタ比較

| レジスタ | ビット | RX63N(DAa) | RX65N(R12DAa) |
|---|---|---|---|
| DAADUSR | - | - | D/A A/D 同期ユニット選択レジスタ |
| DAAMPCR | - | - | D/A 出力アンプ制御レジスタ |
| DAASWCR | - | - | D/A 出力アンプ安定待ち制御レジスタ |

## 2.34　温度センサ

表 2.65 に　温度センサのレジスタ比較を示します。

表 2.65　温度センサのレジスタ比較

| レジスタ | ビット | RX63N | RX65N(TEMPS) |
|---|---|---|---|
| TSCDRH, TSCDRL (RX63N)<br>TSCDR (RX65N) | - | 温度センサ校正データレジスタ (b7-b0)<br><br>工場出荷時に個々のチップごとに測定された温度センサ校正データを TSCDRH のビット 3～ビット 0、TSCDRL のビット 7～ビット 0 に格納 | 温度センサ校正データレジスタ (b31-b0)<br><br>工場出荷時に個々のチップごとに測定された温度センサ校正データをビット 11～ビット 0 に格納 |

## 2.35　RAM

表 2.66 に RAM 仕様の概要比較を、表 2.67 に RAM のレジスタ比較を示します。

表 2.66　RAM 仕様の概要比較

| 項目 | RX63N | RX65N(ECC 誤り訂正機能なし) |
|---|---|---|
| RAM 容量 | • 64K バイト<br>RAM0:64K バイト<br>• 128K バイト<br>RAM0:64K バイト、RAM1:64K バイト<br>• 192K バイト<br>RAM0:64K バイト、RAM1:128K バイト<br>• 256K バイト<br>RAM0:64K バイト、RAM1:192K バイト | • 256K バイト / 384K バイト *1<br>RAM:256K バイト<br>拡張 RAM:384K バイト *1 |
| RAM アドレス | • RAM 容量が 64K バイトの場合<br>RAM0:0000 0000h～0000 FFFFh<br>(64K バイト)<br>RAM1:なし<br>• RAM 容量が 128K バイトの場合<br>RAM0:0000 0000h～0000 FFFFh<br>(64K バイト)<br>RAM1:0001 0000h～0001 FFFFh<br>(64K バイト)<br>• RAM 容量が 192K バイトの場合<br>RAM0:0000 0000h～0000 FFFFh<br>(64K バイト)<br>RAM1:0001 0000h～0002 FFFFh<br>(128K バイト)<br>• RAM 容量が 256K バイトの場合<br>RAM0:0000 0000h～0000 FFFFh<br>(64K バイト)<br>RAM1:0001 0000h～0003 FFFFh<br>(192K バイト) | RAM:0000 0000h ～ 0003 FFFFh<br>拡張 RAM: 0080 0000h～0085 FFFFh *1 |
| アクセス | • 読み出し/書き込みともに 1 サイクルで動作<br>• RAM 有効/無効選択可能 | • 読み出し/書き込みともに 1 サイクルで動作<br>• RAM 有効/無効選択可能 |
| データ保持機能 | ディープソフトウェアスタンバイモード時、RAM0 のデータを保持可能 | ディープソフトウェアスタンバイモード時のデータ保持機能なし(スタンバイ RAM にて保持可能) |
| 消費電力低減機能 | RAM0～RAM1 個別にモジュールストップ状態への設定が可能 | RAM、拡張 RAM *1 個別にモジュールストップ状態への遷移が可能 |
| エラーチェック機能 | なし | • 1 ビット誤り検出<br>• エラー発生時、ノンマスカブル割り込み、または割り込みを発生 |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

表 2.67　RAM のレジスタ比較

| レジスタ | ビット | RX63N | RX65N |
|---|---|---|---|
| RAMMODE | - | - | RAM 動作モード制御レジスタ |
| RAMSTS | - | - | RAM エラーステータスレジスタ |
| RAMECAD | - | - | RAM エラーアドレスキャプチャレジスタ |
| RAMPRCR | - | - | RAM プロテクトレジスタ |
| EXRAMMODE | - | - | 拡張 RAM 動作モード制御レジスタ *1 |
| EXRAMSTS | - | - | 拡張 RAM エラーステータスレジスタ *1 |
| EXRAMECAD | - | - | 拡張 RAM エラーアドレスキャプチャレジスタ *1 |
| EXRAMPRCR | - | - | 拡張 RAM プロテクトレジスタ *1 |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

## 2.36　フラッシュメモリ(コードフラッシュ)

表 2.68 にフラッシュメモリ(コードフラッシュ)仕様の概要比較を、表 2.69 にフラッシュメモリのレジスタ比較を示します。

表 2.68　フラッシュメモリ(コードフラッシュ)仕様の概要比較

| 項目 | RX63N | RX65N |
|---|---|---|
| メモリ空間 | • ユーザ領域:最大 2M バイト<br>• ユーザブート領域:16K バイト | • ユーザ領域:最大 1M / 2M バイト *1 |
| キャッシュ | なし | • 容量:最大 256 バイト<br>• マッピング方式:8 ウェイセットアソシエイティブ<br>• リプレース方式:LRU アルゴリズム<br>• ラインサイズ:16 バイト |
| リードサイクル | ICLK 1 サイクルの高速読み出し | • キャッシュヒット時：1 サイクル<br>• キャッシュミス時：<br>ICLK≦50MHz 1 サイクル<br>50MHz<ICLK≦100MHz 2 サイクル<br>ICLK>100MHz 3 サイクル |
| イレーズ後の値 | FFh | FFh |
| プログラム/イレーズ方式 | • ROM の書き換えを行う専用のシーケンサ(FCU)を内蔵<br>• FCU へコマンドを発行することにより、ROM へ P/E を実行可能 | • FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリのプログラム/イレーズが可能<br>• 専用フラッシュメモリプログラマによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング)<br>• ユーザプログラムによるフラッシュメモリのプログラム/イレーズ(セルフプログラミング) |
| セキュリティ機能 | フラッシュメモリの不正改ざん/不正読み出しを防止 | フラッシュメモリの不正改ざん/不正読み出しを防止 |
| プロテクション機能 | フラッシュメモリの誤書き換えを防止 | フラッシュメモリの誤書き換えを防止 |
| デュアルバンク機能 *1 | - | デュアルバンク構成を用いて、書き換え動作中の中断に対して安全な更新を行うことが可能<br>• リニアモード:コードフラッシュメモリを 1 領域として使用するモード<br>• デュアルモード:コードフラッシュメモリを 2 領域に分割して使用するモード |
| Trusted Memory(TM) 機能 | - | • コードフラッシュメモリのブロック 8,9 に対する不正リードを防止<br>• デュアルモード:ブロック 8, 9, 46, 47 *1 |

| 項目 | RX63N | RX65N |
|---|---|---|
| BGO(バックグラウンドオペレーション)機能 | E2 データフラッシュへの P/E を実行している期間、CPU は ROM 領域のプログラムを実行可能 | • コードフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能 *1<br>• コードフラッシュメモリプログラム/イレーズ中のデータフラッシュメモリリードが可能 *1<br>• データフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能 *1 |
| サスペンド/レジューム機能 | • ROM への P/E を中断し、CPU は ROM 領域のプログラムを実行可能(サスペンド)<br>• E2 データフラッシュへの P/E を中断し、CPU は E2 データフラッシュ領域の読み出しを実行可能(サスペンド)<br>• 中断した後､ROM/E2 データフラッシュへの P/E を再開可能(レジューム) | • コードフラッシュへの P/E を中断し、CPU はコードフラッシュ領域のプログラムを実行可能(サスペンド)<br>• 中断した後、コードフラッシュへの P/E を再開可能(レジューム) |
| プログラム/イレーズ単位 | • ユーザ領域およびユーザブート領域へのプログラム:128 バイト<br>• ユーザ領域のイレーズ:ブロック | • ユーザ領域へのプログラム:128 バイト<br>• ユーザ領域のイレーズ:ブロック |
| その他の機能 | セルフプログラミング中の割り込み受け付け可能 | セルフプログラミング中の割り込み受け付け可能 |
| | 本 MCU の初期設定をオプション設定メモリに設定可能 | 本 MCU の初期設定をオプション設定メモリに設定可能 |
| | - | コードフラッシュメモリのスタートアップ領域をブロック 0、1 から選択可能 |

| 項目 | RX63N | RX65N |
|---|---|---|
| オンボードプログラミング | • ブートモード(SCI インタフェース)によるプログラム<br>— 調歩同期式シリアルインタフェース(SCI1)を使用<br>— 通信速度は自動調整<br>— ユーザブート領域も書き換え可能<br><br>• USB ブートモードによる書き換え<br>— USB0 を使用<br>— 特別なハードウェアが不要で、PC と直結可能<br><br>• ユーザブートモードによる書き換え<br>— ユーザ独自のブートプログラムを作成可能<br><br>• ユーザプログラム中の ROM 書き換えルーチンによる書き換え<br>— システムをリセットすることなく ROM の書き換えが可能 | • ブートモード(SCI インタフェース)によるプログラム/イレーズ<br>— 調歩同期式シリアルインタフェース(SCI1)を使用<br>— 通信速度は自動調整<br><br>• USB ブートモードによるプログラム/イレーズ<br>— USBb を使用<br>— 特別なハードウェアが不要で、PC と直結可能<br><br>• ブートモード(FINE インタフェース)によるプログラム/イレーズ<br>— FINE を使用<br><br>• ユーザプログラム中のコードフラッシュメモリ書き換えルーチンによるプログラム/イレーズ<br>— システムをリセットすることなくコードフラッシュメモリのプログラム/イレーズが可能 |
| オフボードプログラミング(100 ピン以上の製品) | フラッシュライタを使用して、ユーザ領域/ユーザブート領域の書き換えが可能 | フラッシュライタを使用して、ユーザ領域のプログラム/イレーズが可能 |
| ユニーク ID | 本 MCU 個体ごとの 16 バイト長の ID コード(G バージョン製品のみ使用可能) | 本 MCU 個体ごとの 16 バイト長の ID コード |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

表 2.69　フラッシュメモリのレジスタ比較

| レジスタ | ビット | RX63N | RX65N |
|---|---|---|---|
| FWEPROR | FLWE[1:0] | フラッシュ P/E ビット<br><br>b1b0<br>0　0 : P/E、ロックビットの P/E、ロックビットの読み出し、ブランクチェックの禁止<br>0　1 : P/E、ロックビットの P/E、ロックビットの読み出し、ブランクチェックの許可<br>1　0 : P/E、ロックビットの P/E、ロックビットの読み出し、ブランクチェックの禁止<br>1　1 : P/E、ロックビットの P/E、ロックビットの読み出し、ブランクチェックの禁止 | フラッシュライトイレーズ許可ビット<br><br>コードフラッシュメモリ容量が 1.5M バイト以上の製品：<br>b1 b0<br>0 0 ：P/E、ブランクチェックの禁止<br>0 1 ：P/E、ブランクチェックの許可<br>1 0 ：P/E、ブランクチェックの禁止<br>1 1 ：P/E、ブランクチェックの禁止<br><br>コードフラッシュメモリ容量が 1M バイト以下の製品：<br>b1 b0<br>0 0 ：P/E の禁止<br>0 1 ：P/E の許可<br>1 0 ：P/E の禁止<br>1 1 ：P/E の禁止 |
| FMODR | - | フラッシュモードレジスタ | - |
| FASTAT | DFLWPE | E2 データフラッシュ P/E プロテクト違反フラグ | - |
| | DFLRPE | E2 データフラッシュリードプロテクト違反フラグ | - |
| | DFLAE | E2 データフラッシュアクセス違反フラグ | - |
| | ROMAE | ROM アクセス違反フラグ | - |
| | CFAE | - | コードフラッシュメモリアクセス違反フラグ |
| FAEINT | DFLWPEIE | E2 データフラッシュ P/E プロテクト違反割り込み許可ビット | - |
| | DFLRPEIE | E2 データフラッシュリードプロテクト違反割り込み許可ビット | - |
| | DFAEIE | - | E2 データフラッシュアクセス違反割り込み許可ビット |
| | DFLAEIE | E2 データフラッシュアクセス違反割り込み許可ビット | - |
| | ROMAEIE | ROM アクセス違反割り込み許可ビット | - |
| | CFAEIE | - | コードフラッシュメモリアクセス違反割り込み許可ビット |
| DFLRE0 | - | E2 データフラッシュ読み出し許可レジスタ 0 | - |
| DFLRE1 | - | E2 データフラッシュ読み出し許可レジスタ 1 | - |

| レジスタ | ビット | RX63N | RX65N |
|---|---|---|---|
| DFLWE0 | - | E2 データフラッシュ P/E 許可レジスタ 0 | - |
| DFLWE1 | - | E2 データフラッシュ P/E 許可レジスタ 1 | - |
| FSADDR | - | - | FACI コマンド処理開始アドレスレジスタ |
| FCURAME | - | FCURAM イネーブルレジスタ | - |
| FSTATR0 | - | フラッシュステータスレジスタ 0 | - |
| FSTATR1 | - | フラッシュステータスレジスタ 1 | - |
| FSTATR | - | - | フラッシュステータスレジスタ |
| FENTRYR | FENTRY0 | ROM P/E モードエントリビット 0 | - |
| | FENTRYC | - | コードフラッシュ P/E モードエントリビット |
| | FENTRY1 | ROM P/E モードエントリビット 1 | - |
| | FENTRY2 | ROM P/E モードエントリビット 2 | - |
| | FENTRY3 | ROM P/E モードエントリビット 3 | - |
| | FEKEY[7:0] | キーコード | - |
| | KEY[7:0] | - | キーコードビット |
| FPROTR | - | フラッシュプロテクトレジスタ | - |
| FRESETR | - | フラッシュリセットレジスタ | - |
| FSUINITR | - | - | フラッシュシーケンサ設定初期化レジスタ |
| DFLBCCNT | - | E2 データフラッシュブランクチェック制御レジスタ | - |
| FPESTAT | - | フラッシュ P/E ステータスレジスタ | - |
| DFLBCSTAT | - | E2 データフラッシュブランクチェックステータスレジスタ | - |
| FAWMON | - | - | フラッシュアクセスウィンドウモニタレジスタ |
| FPCKAR | - | - | フラッシュシーケンサ処理クロック通知レジスタ |
| FSUACR | - | - | スタートアップ領域コントロールレジスタ |
| PCKAR | - | 周辺クロック通知レジスタ | - |
| ROMCE | - | - | ROM キャッシュ許可レジスタ |
| ROMCIV | - | - | ROM キャッシュ無効化レジスタ |
| EEPFCLK | - | - | データフラッシュメモリアクセス周波数設定レジスタ *1 |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

## 2.37　パッケージ

表 2.70 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。詳細は、「RX ファミリ間の移行設計ガイド パッケージ外形の相違点（R01AN4591JJ）」を参照してください。

表 2.70　パッケージ

| パッケージタイプ | RENESAS Code | |
|---|---|---|
| | RX63N | RX65N |
| 144 ピン LFQFP | PLQP0144KA-A | PLQP0144KA-B |
| 100 ピン LFQFP | PLQP0100KB-A | PLQP0100KB-B |
| 64 ピン TFLGA | ○ | × |
| 64 ピン LFQFP | PLQP0064KB-A | PLQP0064KB-C |
| 48 ピン LQFP | ○ | × |

○：パッケージあり(RENESAS Code は省略)、×：パッケージなし

# 3.　端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は**青字**に、両方のグループに存在するが相違点ある項目は**赤字**にしています。仕様に相違点がない項目は**黒字**にしています。

## 3.1　177/176 ピンパッケージ

表 3.1 に 177/176 ピンパッケージ端子機能の比較を示します。

表 3.1　177/176 ピンパッケージ端子機能の比較

| 177/176 ピン | RX63N | RX65N |
|---|---|---|
| A1 | AVSS0 | AVSS0 |
| A2 | AVCC0 | AVCC0 |
| A3 | VREFL0 | VREFL0 |
| A4 | P42/IRQ10-DS/AN002 | P42/IRQ10-DS/AN002 |
| A5 | P46/IRQ14-DS/AN006 | P46/IRQ14-DS/AN006 |
| A6 | VCC | VCC |
| A7 | VSS | VSS |
| A8 | P94/A20/D20 | P94/D20/A20 |
| A9 | VCC | VCC |
| A10 | P97/A23/D23 | TRSYNC1/P97/D23/A23 |
| A11 | PD6/D6[A6/D6]/MTIC5V/POE1#/SSLC2/IRQ6/AN6 | PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/MMC_D0-B/LCD_DATA18-B/IRQ6/AN106 |
| A12 | P60/CS0# | P60/CS0# |
| A13 | P63/CS3#/CAS# | P63/CAS#/D2[A2/D2]/CS3# |
| A14 | PE1/D9[A9/D9]/MTIOC4C/TIOCD9/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2/RSPCKB/ANEX1 | PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/LCD_DATA15-B/ANEX1 |
| A15 | PE2/D10[A10/D10]/MTIOC4A/TIOCA9/PO23/RXD12/SMISO12/SSCL12/RXDX12/SSLB3/MOSIB/IRQ7-DS/AN0 | PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXDX12/SSLB3-B/MMC_D6-B/LCD_DATA14-B/IRQ7-DS/AN100 |
| B1 | P05/IRQ13/DA1 | P05/IRQ13/DA1 |
| B2 | P07/IRQ15/ADTRG0# | P07/IRQ15/ADTRG0# |
| B3 | P40/IRQ8-DS/AN000 | P40/IRQ8-DS/AN000 |
| B4 | P41/IRQ9-DS/AN001 | P41/IRQ9-DS/AN001 |
| B5 | P47/IRQ15-DS/AN007 | P47/IRQ15-DS/AN007 |
| B6 | P91/A17/D17/SCK7/AN015 | P91/D17/A17/SCK7/AN115 |
| B7 | P92/A18/D18/RXD7/SMISO7/SSCL7/AN016 | P92/D18/A18/POE4#/RXD7/SMISO7/SSCL7/AN116 |
| B8 | PD1/D1[A1/D1]/MTIOC4B/TIOCB7/TCLKG/MOSIC/CTX0/IRQ1/AN009 | PD1/D1[A1/D1]/MTIOC4B/POE0#/MOSIC-A/CTX0/LCD_DATA23-B/IRQ1/AN109 |
| B9 | P96/A22/D22 | TRDATA5/P96/D22/A22 |
| B10 | PD4/D4[A4/D4]/POE3#/SSLC0/IRQ4/AN012 | PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0-A/QSSL-B/SDHI_CMD-B/MMC_CMD-B/LCD_DATA20-B/IRQ4/AN112 |
| B11 | PG1/D25 | TRDATA7/PG1/D25 |
| B12 | VSS | VSS |
| B13 | P64/CS4#/WE# | P64/WE#/D3[A3/D3]/CS4# |

| 177/176 ピン | RX63N | RX65N |
|---|---|---|
| B14 | PE0/D8[A8/D8]/TIOCC9/SCK12/SSLB1/ANEX0 | PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/LCD_DATA16-B/ANEX0 |
| B15 | PE3/D11[A11/D11]/MTIOC4B/TIOCB9/PO26/POE8#/ET_ERXD3/CTS12#/RTS12#/SS12#/MISOB/AN1 | PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/PO26/TOC3/POE8#/ET0_ERXD3/CTS12#/RTS12#/SS12#/MMC_D7-B/LCD_DATA13-B/AN101 |
| C1 | VREFL | AVSS1 |
| C2 | VREFH | AVCC1 |
| C3 | VREFH0 | VREFH0 |
| C4 | P43/IRQ11-DS/AN003 | P43/IRQ11-DS/AN003 |
| C5 | P45/IRQ13-DS/AN005 | P45/IRQ13-DS/AN005 |
| C6 | P90/A16/D16/TXD7/SMOSI7/SSDA7/AN014 | P90/D16/A16/TXD7/SMOSI7/SSDA7/AN114 |
| C7 | PD0/D0[A0/D0]/TIOCA7/IRQ0/AN008 | PD0/D0[A0/D0]/POE4#/LCD_EXTCLK-B/IRQ0/AN108 |
| C8 | PD2/D2[A2/D2]/MTIOC4D/TIOCA8/MISOC/CRX0/IRQ2/AN010 | PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/LCD_DATA22-B/IRQ2/AN110 |
| C9 | PD3/D3[A3/D3]/TIOCB8/TCLKH/POE8#/RSPCKC/IRQ3/AN011 | PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/RSPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/LCD_DATA21-B/IRQ3/AN111 |
| C10 | PG0/D24 | TRDATA6/PG0/D24 |
| C11 | VCC | VCC |
| C12 | P62/CS2#/RAS# | P62/RAS#/D1[A1/D1]/CS2# |
| C13 | PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/TIOCA10/PO28/ET_ERXD2/SSLB0/AN2 | PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/LCD_DATA12-B/AN102 |
| C14 | VSS | VSS |
| C15 | P70/SDCLK | P70/SDCLK |
| D1 | P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/AN019 | P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/AN119 |
| D2 | P02/TMCI1/SCK6/IRQ10/AN020 | P02/TMCI1/SCK6/IRQ10/AN120 |
| D3 | P03/IRQ11/DA0 | P03/IRQ11/DA0 |
| D4 | P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/AN018 | P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/AN118 |
| D5 | P44/IRQ12-DS/AN004 | P44/IRQ12-DS/AN004 |
| D6 | P93/A19/D19/CTS7#/RTS7#/SS7#/AN017 | P93/D19/A19/POE0#/CTS7#/RTS7#/SS7#/AN117 |
| D7 | P95/A21/D21 | TRDATA4/P95/D21/A21 |
| D8 | VSS | VSS |
| D9 | PD5/D5[A5/D5]/MTIC5W/POE2#/SSLC1/IRQ5/AN013 | PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1-A/QSPCLK-B/SDHI_CLK-B/MMC_CLK-B/LCD_DATA19-B/IRQ5/AN113 |
| D10 | PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/IRQ7/AN7 | PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/LCD_DATA17-B/IRQ7/AN107 |
| D11 | P61/CS1#/SDCS# | P61/SDCS#/D0[A0/D0]/CS1# |
| D12 | PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/TIOCB10/ET_RX_CLK/REF50CK/RSPCKB/IRQ5/AN3 | PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/MTIOC2B/ET0_RX_CLK/REF50CK0/RSPCKB-B/LCD_DATA11-B/IRQ5/AN103 |
| D13 | VCC | VCC |

| 177/176 ピン | RX63N | RX65N |
|---|---|---|
| D14 | PE7/D15[A15/D15]/TIOCB11/MISOB/IRQ7/AN5 | PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/TOC1/MISOB-B/SDHI_WP/MMC_RES#-B/LCD_DATA9-B/IRQ7/AN105 |
| D15 | P65/CS5#/CKE | P65/CKE/CS5# |
| E1 | PJ5 | PJ5/POE8#/CTS2#/RTS2#/SS2# |
| E2 | EMLE | EMLE |
| E3 | PF5/IRQ4 | PF5/IRQ4 |
| E4 | VSS | VSS |
| E5(注 1) | NC | NC |
| E12 | PE6/D14[A14/D14]/TIOCA11/MOSIB/IRQ6/AN4 | PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/TIC1/MOSIB-B/SDHI_CD/MMC_CD-B/LCD_DATA10-B/IRQ6/AN104 |
| E13 | TRDATA0/PG2/D26 | TRDATA0/PG2/D26 |
| E14 | TRDATA1/PG3/D27 | TRDATA1/PG3/D27 |
| E15 | P67/CS7#/DQM1/CRX2(注 3)/IRQ15 | P67/DQM1/CS7#/MTIOC7C/IRQ15 |
| F1 | VBATT | VBATT |
| F2 | VCL | VCL |
| F3 | PJ3/MTIOC3C/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0# | PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0# |
| F4 | BSCANP | BSCANP |
| F12 | P66/CS6#/DQM0/CTX2(注 3) | P66/DQM0/CS6#/MTIOC7D |
| F13 | TRSYNC/PG4/D28 | TRSYNC/PG4/D28 |
| F14 | PA0/A0/BC0#/DQM2/MTIOC4A/TIOCA0/PO16/ET_TX_EN/RMII_TXD_EN/SSLA1 | PA0/DQM2/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/PO16/CACREF/ET0_TX_EN/RMII0_TXD_EN/SSLA1-B/LCD_DATA8-B |
| F15 | VSS | VSS |
| G1 | XCIN | XCIN |
| G2 | XCOUT | XCOUT |
| G3 | MD/FINED | MD/FINED |
| G4 | TRST#/PF4 | TRST#/PF4 |
| G12 | TRCLK/PG5/D29 | TRCLK/PG5/D29 |
| G13 | TRDATA2/PG6/D30 | TRDATA2/PG6/D30 |
| G14 | PA1/A1/DQM3/MTIOC0B/MTCLKC/TIOCB0/PO17/ET_WOL/SCK5/SSLA2/IRQ11 | PA1/DQM3/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/PO17/ET0_WOL/SCK5/SSLA2-B/LCD_DATA7-B/IRQ11 |
| G15 | VCC | VCC |
| H1 | XTAL/P37 | XTAL/P37 |
| H2 | VSS | VSS |
| H3 | RES# | RES# |
| H4 | P35/NMI | UPSEL/P35/NMI |
| H12 | PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET_MDC/TXD5/SMOSI5/SSDA5/SSLA0/IRQ5-DS | PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/SSLA0-B/LCD_DATA4-B/IRQ5-DS |
| H13 | PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/ET_MDIO/RXD5/SMISO5/SSCL5/IRQ6-DS | PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/SSCL5/LCD_DATA5-B/IRQ6-DS |
| H14 | PA2/A2/PO18/RXD5/SMISO5/SSCL5/SSLA3 | PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/SSCL5/SSLA3-B/LCD_DATA6-B |
| H15 | TRDATA3/PG7/D31 | TRDATA3/PG7/D31 |
| J1 | EXTAL/P36 | EXTAL/P36 |
| J2 | VCC | VCC |

| 177/176 ピン | RX63N | RX65N |
|---|---|---|
| J3 | P34/MTIOC0A/TMCI3/PO12/POE2#/SCK6/SCK0/USB0_DPRPD/IRQ4 | P34/MTIOC0A/TMCI3/PO12/POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4 |
| J4 | TMS/PF3 | TMS/PF3 |
| J12 | PA5/A5/TIOCB1/PO21/ET_LINKSTA/RSPCKA | PA5/A5/MTIOC6B/TIOCB1/PO21/ET0_LINKSTA/RSPCKA-B/LCD_DATA3-B |
| J13 | VSS | VSS |
| J14 | PA7/A7/TIOCB2/PO23/ET_WOL/MISOA | PA7/A7/TIOCB2/PO23/ET0_WOL/MISOA-B/LCD_DATA1-B |
| J15 | PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE2#/ET_EXOUT/CTS5#/RTS5#/SS5#/MOSIA | PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/SS5#/MOSIA-B/LCD_DATA2-B |
| K1 | P33/MTIOC0D/TIOCD0/TMRI3/PO11/POE3#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/PCKO/IRQ3-DS | P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/PO11/POE4#/POE11#/RXD6/SMISO6/SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/IRQ3-DS |
| K2 | P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCOUT/RTCIC2/TXD6/TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS | P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCIC2/RTCOUT/POE0#/POE10#/TXD6/SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS |
| K3 | TDI/PF2/RXD1/SMISO1/SSCL1 | TDI/PF2/RXD1/SMISO1/SSCL1 |
| K4 | TCK/FINEC/PF1/SCK1 | TCK/PF1/SCK1 |
| K12 | PB2/A10/TIOCC3/TCLKC/PO26/ET_RX_CLK/REF50CK/CTS4#/RTS4#/CTS6#/RTS6#/SS4#/SS6# | PB2/A10/TIOCC3/TCLKC/PO26/ET0_RX_CLK/REF50CK0/CTS4#/RTS4#/SS4#/CTS6#/RTS6#/SS6#/SDSI_D2-B/LCD_TCON2-B |
| K13 | P71/CS1#/ET_MDIO | P71/A18/CS1#/ET0_MDIO |
| K14 | VCC | VCC |
| K15 | PB0/A8/MTIC5W/TIOCA3/PO24/ET_ERXD1/RMII_RXD1/RXD4/RXD6/SMISO4/SMISO6/SSCL4/SSCL6/RSPCKA/IRQ12 | PB0/A8/MTIC5W/TIOCA3/PO24/ET0_ERXD1/RMII0_RXD1/RXD4/SMISO4/SSCL4/RXD6/SMISO6/SSCL6/LCD_DATA0-B/IRQ12 |
| L1 | P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/USB0_DPUPE/IRQ1-DS | P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS |
| L2 | P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB/USB0_DRPD/IRQ0-DS | P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS |
| L3 | TDO/PF0/TXD1/SMOSI1/SSDA1 | TDO/PF0/TXD1/SMOSI1/SSDA1 |
| L4 | P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/USB0_DPRPD/HSYNC/ADTRG0# | P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/SDHI_CD/HSYNC/ADTRG0# |
| L12 | PB6/A14/MTIOC3D/TIOCA5/PO30/ET_ETXD1/RMII_TXD1/RXD9/SMISO9/SSCL9 | PB6/A14/MTIOC3D/TIOCA5/PO30/ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/SSCL9/SMISO11/SSCL11/RXD11/SDSI_D0-B |
| L13 | PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE3#/ET_RX_ER/RMII_RX_ER/SCK4/SCK6 | PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/ET0_RX_ER/RMII0_RX_ER/SCK4/SCK6/SDSI_D3-B/LCD_TCON1-B |
| L14 | PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET_ERXD0/RMII_RXD0/TXD4/TXD6/SMOSI4/SMOSI6/SSDA4/SSDA6/IRQ4-DS | PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/TXD4/SMOSI4/SSDA4/TXD6/SMOSI6/SSDA6/LCD_TCON3-B/IRQ4-DS |
| L15 | P72/CS2#/ET_MDC | P72/A19/CS2#/ET0_MDC/LCD_DATA23-A |
| M1 | P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB | P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB-A |

| 177/176 ピン | RX63N | RX65N |
|---|---|---|
| M2 | P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/MOSIB | P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/MOSIB-A |
| M3 | P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/PIXCLK | P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/SDHI_WP/PIXCLK |
| M4 | P86/TIOCA0/PIXD1 | P86/MTIOC4D/TIOCA0/SMISO10/SSCL10/RXD10/PIXD1 |
| M5 | P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG# | PJ2/TXD8/SMOSI8/SSDA8/SSLC3-B/LCD_TCON2-A |
| M6 | P56/WR2#/BC2#/EDACK1/MTIOC3C/TIOCA1 | PJ1/MTIOC6A/RXD8/SMISO8/SSCL8/SSLC2-B/LCD_TCON3-A |
| M7 | P54/ALE/EDACK0/MTIOC4B/TMCI1/ET_LINKSTA/CTS2#/RTS2#/SS2#/CTX1 | P85/MTIOC6C/TIOCC0/LCD_DATA1-A |
| M8 | BCLK/P53(注 2) | P55/D0[A0/D0]/EDREQ0/WAIT#/MTIOC4D/TMO3/ET0_EXOUT/TXD7/SMOSI7/SSDA7/MISOC-B/CRX1/LCD_DATA5-A/IRQ10 |
| M9 | P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1 | P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1-A |
| M10 | PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TIOCD6/TCLKF/TMRI2/PO29/ET_ETXD2/SCK8/RSPCKA | PC5/D3[A3/D3]/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/PO29/ET0_ETXD2/SCK8/SCK10/RSPCKA-A/MMC_D5-A/LCD_DATA11-A |
| M11 | P81/EDACK0/MTIOC3D/PO27/ET_ETXD0/RMII_TXD0/RXD10/SMISO10/SSCL10 | P81/EDACK0/MTIOC3D/PO27/ET0_ETXD0/RMII0_TXD0/SMISO10/SSCL10/RXD10/QIO3-A/SDHI_CD/MMC_D3-A/LCD_DATA13-A |
| M12 | P77/CS7#/PO23/ET_RX_ER/RMII_RX_ER/TXD11/SMOSI11/SSDA11 | P77/CS7#/PO23/ET0_RX_ER/RMII0_RX_ER/SMOSI11/SSDA11/TXD11/QSPCLK-A/SDHI_CLK-A/SDSI_CLK-A/MMC_CLK-A/LCD_DATA17-A |
| M13 | PB7/A15/MTIOC3B/TIOCB5/PO31/ET_CRS/RMII_CRS_DV/TXD9/SMOSI9/SSDA9 | PB7/A15/MTIOC3B/TIOCB5/PO31/ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/SDSI_D1-B |
| M14 | PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE1#/ET_ETXD0/RMII_TXD0/SCK9 | PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/ET0_ETXD0/RMII0_TXD0/SCK9/SCK11/SDSI_CLK-B/LCD_CLK-B |
| M15 | PB4/A12/TIOCA4/PO28/ET_TX_EN/RMII_TXD_EN/CTS9#/RTS9#/SS9# | PB4/A12/TIOCA4/PO28/ET0_TX_EN/RMII0_TXD_EN/CTS9#/RTS9#/SS9#/SS11#/CTS11#/RTS11#/SDSI_CMD-B/LCD_TCON0-B |
| N1 | VCC | VCC |
| N2 | P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3/USB0_DPUPE/PIXD7 | P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/SS0#/SDHI_D1-C/PIXD7 |
| N3 | P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_DRPD/PIXD6 | P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_OVRCURB/SDHI_D0-C/PIXD6 |
| N4 | P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/USB1_DPUPE/PIXD0/IRQ5 | P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/CRX1-DS/PIXD0/IRQ5 |
| N5 | P12/MTIC5U/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/IRQ2 | P12/WR3#/BC3#/MTIC5U/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/LCD_TCON1-A/IRQ2 |

| 177/176 ピン | RX63N | RX65N |
|---|---|---|
| N6 | P57/WAIT#/WR3#/BC3#/EDREQ1 | PJ0/MTIOC6B/SCK8/SSLC1-B/LCD_DATA0-A |
| N7 | P55/WAIT#/EDREQ0/MTIOC4D/TMO3/ET_EXOUT/CRX1/IRQ10 | P84/MTIOC6D/LCD_DATA2-A |
| N8 | VCC_USB | P54/D1[A1/D1]/EDACK0/ALE/MTIOC4B/TMCI1/ET0_LINKSTA/CTS2#/RTS2#/SS2#/MOSIC-B/CTX1/LCD_DATA6-A |
| N9 | P51/WR1#/BC1#/WAIT#/SCK2/SSLB2 | P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A |
| N10 | PC7/A23/CS0#/MTIOC3A/MTCLKB/TIOCB6/TMO2/PO31/ET_COL/TXD8/SMOSI8/SSDA8/MISOA/IRQ14 | UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/TMO2/PO31/TOC0/CACREF/ET0_COL/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/MMC_D7-A/LCD_DATA9-A/IRQ14 |
| N11 | P82/EDREQ1/MTIOC4A/PO28/ET_ETXD1/RMII_TXD1/TXD10/SMOSI10/SSDA10 | P82/EDREQ1/MTIOC4A/PO28/ET0_ETXD1/RMII0_TXD1/SMOSI10/SSDA10/TXD10/MMC_D4-A/LCD_DATA12-A |
| N12 | PC3/A19/MTIOC4D/TCLKB/PO24/ET_TX_ER/TXD5/SMOSI5/SSDA5/IETXD | PC3/A19/MTIOC4D/TCLKB/PO24/ET0_TX_ER/TXD5/SMOSI5/SSDA5/QMO-A/QIO0-A/SDHI_D0-A/SDSI_D0-A/MMC_D0-A/LCD_DATA16-A |
| N13 | PC0/A16/MTIOC3C/TCLKC/PO17/ET_ERXD3/CTS5#/RTS5#/SS5#/SSLA1/SCL3/IRQ14 | PC0/A16/MTIOC3C/TCLKC/PO17/ET0_ERXD3/CTS5#/RTS5#/SS5#/SSLA1-A/IRQ14 |
| N14 | P73/CS3#/PO16/ET_WOL | P73/CS3#/PO16/ET0_WOL/LCD_EXTCLK-A |
| N15 | VSS | VSS |
| P1 | VSS | VSS |
| P2 | P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/MISOA/SDA2-DS/IETXD/USB1_VBUS/PIXD3/IRQ7/ADTRG# | P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/SDHI_D3-C/PIXD3/IRQ7/ADTRG1# |
| P3 | P87/TIOCA2/PIXD2 | P87/MTIOC4C/TIOCA2/SMOSI10/SSDA10/TXD10/SDHI_D2-C/PIXD2 |
| P4 | P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_DPUPE/USB0_OVRCURA/IRQ4 | P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/LCD_CLK-A/IRQ4 |
| P5 | P10/MTIC5W/TMRI3/IRQ0 | VCC_USB |
| P6 | VCC_USB | VSS_USB |
| P7 | VSS_USB | P57/RXD7/SMISO7/SSCL7/SSLC0-B/LCD_DATA3-A |
| P8 | USB1_DP | P10/ALE/MTIC5W/TMRI3/IRQ0 |
| P9 | P52/RD#/RXD2/SMISO2/SSCL2/SSLB3 | P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A |
| P10 | P83/EDACK1/MTIOC4C/ET_CRS/RMII_CRS_DV/CTS10#/RTS10#/SS10# | P83/EDACK1/MTIOC4C/ET0_CRS/RMII0_CRS_DV/SCK10/SS10#/CTS10#/LCD_DATA8-A |
| P11 | PC6/A22/CS1#/MTIOC3C/MTCLKA/TIOCA6/TMCI2/PO30/ET_ETXD3/RXD8/SMISO8/SSCL8/MOSIA/IRQ13 | PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/PO30/TIC0/ET0_ETXD3/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/MMC_D6-A/LCD_DATA10-A/IRQ13 |
| P12 | PC4/A20/CS3#/MTIOC3D/MTCLKC/TIOCC6/TCLKE/TMCI1/PO25/POE0#/ET_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SSLA0 | PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A/QMI-A/QIO1-A/SDHI_D1-A/SDSI_D1-A/MMC_D1-A/LCD_DATA15-A |

| 177/176 ピン | RX63N | RX65N |
|---|---|---|
| P13 | PC2/A18/MTIOC4B/TCLKA/PO21/ET_RX_DV/RXD5/SMISO5/SSCL5/SSLA3/IERXD | PC2/A18/MTIOC4B/TCLKA/PO21/ET0_RX_DV/RXD5/SMISO5/SSCL5/SSLA3-A/SDHI_D3-A/SDSI_D3-A/MMC_CD-A/LCD_DATA19-A |
| P14 | P75/CS5#/PO20/ET_ERXD0/RMII_RXD0/SCK11 | P75/CS5#/PO20/ET0_ERXD0/RMII0_RXD0/SCK11/RTS11#/SDHI_D2-A/SDSI_D2-A/MMC_RES#-A/LCD_DATA20-A |
| P15 | VCC | VCC |
| R1 | P21/MTIOC1B/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/SCL1/USB0_EXICEN/PIXD5/IRQ9 | P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/SCL1/USB0_EXICEN/SDHI_CLK-C/PIXD5/IRQ9 |
| R2 | P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/SDA1/USB0_ID/PIXD4/IRQ8 | P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/SDA1/USB0_ID/SDHI_CMD-C/PIXD4/IRQ8 |
| R3 | P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/SMISO3/SSDA1/SSCL3/MOSIA/SCL2-DS/IERXD/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0# | P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/SMOSI1/SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/USB0_VBUSEN/USB0_VBUS/USB0_OVRCURB/IRQ6/ADTRG0# |
| R4 | P85 | P13/WR2#/BC2#/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/LCD_TCON0-A/IRQ3/ADTRG1# |
| R5 | P11/MTIC5V/TMCI3/SCK2/IRQ1 | USB0_DM |
| R6 | USB0_DM | USB0_DP |
| R7 | USB0_DP | P56/EDACK1/MTIOC3C/TIOCA1/SCK7/RSPCKC-B/LCD_DATA4-A |
| R8 | USB1_DM | P11/MTIC5V/TMCI3/SCK2/LCD_DATA7-A/IRQ1 |
| R9 | P84 | P53(注 2)/BCLK |
| R10 | VSS | VSS |
| R11 | VCC | VCC |
| R12 | P80/EDREQ0/MTIOC3B/PO26/ET_TX_EN/RMII_TXD_EN/SCK10 | P80/EDREQ0/MTIOC3B/PO26/ET0_TX_EN/RMII0_TXD_EN/SCK10/RTS10#/QIO2-A/SDHI_WP/MMC_D2-A/LCD_DATA14-A |
| R13 | P76/CS6#/PO22/ET_RX_CLK/REF50CK/RXD11/SMISO11/SSCL11 | P76/CS6#/PO22/ET0_RX_CLK/REF50CK0/SMISO11/SSCL11/RXD11/QSSL-A/SDHI_CMD-A/SDSI_CMD-A/MMC_CMD-A/LCD_DATA18-A |
| R14 | P74/CS4#/PO19/ET_ERXD1/RMII_RXD1/CTS11#/RTS11#/SS11# | P74/A20/CS4#/PO19/ET0_ERXD1/RMII0_RXD1/SS11#/CTS11#/LCD_DATA21-A |
| R15 | PC1/A17/MTIOC3A/TCLKD/PO18/ET_ERXD2/SCK5/SSLA2/SDA3/IRQ12 | PC1/A17/MTIOC3A/TCLKD/PO18/ET0_ERXD2/SCK5/SSLA2-A/LCD_DATA22-A/IRQ12 |

注 1. 176 ピン LFBGA には E5 ピンはありません
注 2.  外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません
注 3. ROM 容量 2M バイト/1.5M バイトのみ有効

## 3.2　176 ピンパッケージ

表 3.2 に 176 ピンパッケージ端子機能の比較を示します。

表 3.2　176 ピンパッケージ端子機能の比較

| 176 ピン | RX63N | RX65N |
|---|---|---|
| 1 | AVSS0 | AVSS0 |
| 2 | P05/IRQ13/DA1 | P05/IRQ13/DA1 |
| 3 | VREFH | AVCC1 |
| 4 | P03/IRQ11/DA0 | P03/IRQ11/DA0 |
| 5 | VREFL | AVSS1 |
| 6 | P02/TMCI1/SCK6/IRQ10/AN020 | P02/TMCI1/SCK6/IRQ10/AN120 |
| 7 | P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/AN019 | P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/AN119 |
| 8 | P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/AN018 | P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/AN118 |
| 9 | PF5/IRQ4 | PF5/IRQ4 |
| 10 | EMLE | EMLE |
| 11 | PJ5 | PJ5/POE8#/CTS2#/RTS2#/SS2# |
| 12 | VSS | VSS |
| 13 | PJ3/MTIOC3C/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0# | PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0# |
| 14 | VCL | VCL |
| 15 | VBATT | VBATT |
| 16 | NC | NC |
| 17 | TRST#/PF4 | TRST#/PF4 |
| 18 | MD/FINED | MD/FINED |
| 19 | XCIN | XCIN |
| 20 | XCOUT | XCOUT |
| 21 | RES# | RES# |
| 22 | XTAL/P37 | XTAL/P37 |
| 23 | VSS | VSS |
| 24 | EXTAL/P36 | EXTAL/P36 |
| 25 | VCC | VCC |
| 26 | P35/NMI | UPSEL/P35/NMI |
| 27 | P34/MTIOC0A/TMCI3/PO12/POE2#/SCK6/SCK0/USB0_DPRPD/IRQ4 | P34/MTIOC0A/TMCI3/PO12/POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4 |
| 28 | P33/MTIOC0D/TIOCD0/TMRI3/PO11/POE3#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/PCKO/IRQ3-DS | P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/PO11/POE4#/POE11#/RXD6/SMISO6/SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/IRQ3-DS |
| 29 | P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCOUT/RTCIC2/TXD6/TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS | P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCIC2/RTCOUT/POE0#/POE10#/TXD6/SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS |
| 30 | TMS/PF3 | TMS/PF3 |
| 31 | TDI/PF2/RXD1/SMISO1/SSCL1 | TDI/PF2/RXD1/SMISO1/SSCL1 |
| 32 | P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/USB0_DPUPE/IRQ1-DS | P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS |
| 33 | P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB/USB0_DRPD/IRQ0-DS | P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS |

| 176 ピン | RX63N | RX65N |
|---|---|---|
| 34 | TCK/FINEC/PF1/SCK1 | TCK/PF1/SCK1 |
| 35 | TDO/PF0/TXD1/SMOSI1/SSDA1 | TDO/PF0/TXD1/SMOSI1/SSDA1 |
| 36 | P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB | P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB-A |
| 37 | P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/MOSIB | P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/MOSIB-A |
| 38 | P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/USB0_DPRPD/HSYNC/ADTRG0# | P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/SDHI_CD/HSYNC/ADTRG0# |
| 39 | VCC | VCC |
| 40 | P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/PIXCLK | P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/SDHI_WP/PIXCLK |
| 41 | VSS | VSS |
| 42 | P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3/USB0_DPUPE/PIXD7 | P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/SS0#/SDHI_D1-C/PIXD7 |
| 43 | P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_DRPD/PIXD6 | P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_OVRCURB/SDHI_D0-C/PIXD6 |
| 44 | P21/MTIOC1B/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/SCL1/USB0_EXICEN/PIXD5/IRQ9 | P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/SCL1/USB0_EXICEN/SDHI_CLK-C/PIXD5/IRQ9 |
| 45 | P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/SDA1/USB0_ID/PIXD4/IRQ8 | P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/SDA1/USB0_ID/SDHI_CMD-C/PIXD4/IRQ8 |
| 46 | P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/MISOA/SDA2-DS/IETXD/USB1_VBUS/PIXD3/IRQ7/ADTRG# | P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/SDHI_D3-C/PIXD3/IRQ7/ADTRG1# |
| 47 | P87/TIOCA2/PIXD2 | P87/MTIOC4C/TIOCA2/SMOSI10/SSDA10/TXD10/SDHI_D2-C/PIXD2 |
| 48 | P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/SMISO3/SSDA1/SSCL3/MOSIA/SCL2-DS/IERXD/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0# | P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/SMOSI1/SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/USB0_VBUSEN/USB0_VBUS/USB0_OVRCURB/IRQ6/ADTRG0# |
| 49 | P86/TIOCA0/PIXD1 | P86/MTIOC4D/TIOCA0/SMISO10/SSCL10/RXD10/PIXD1 |
| 50 | P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/USB1_DPUPE/PIXD0/IRQ5 | P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/CRX1-DS/PIXD0/IRQ5 |
| 51 | P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_DPUPE/USB0_OVRCURA/IRQ4 | P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/LCD_CLK-A/IRQ4 |
| 52 | P85 | P13/WR2#/BC2#/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/LCD_TCON0-A/IRQ3/ADTRG1# |
| 53 | P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG# | P12/WR3#/BC3#/MTIC5U/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/LCD_TCON1-A/IRQ2 |
| 54 | P12/MTIC5U/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/IRQ2 | VCC_USB |
| 55 | P11/MTIC5V/TMCI3/SCK2/IRQ1 | USB0_DM |
| 56 | P10/MTIC5W/TMRI3/IRQ0 | USB0_DP |

| 176 ピン | RX63N | RX65N |
|---|---|---|
| 57 | VCC_USB | VSS_USB |
| 58 | USB0_DM | PJ2/TXD8/SMOSI8/SSDA8/SSLC3-B/LCD_TCON2-A |
| 59 | USB0_DP | PJ1/MTIOC6A/RXD8/SMISO8/SSCL8/SSLC2-B/LCD_TCON3-A |
| 60 | VSS_USB | PJ0/MTIOC6B/SCK8/SSLC1-B/LCD_DATA0-A |
| 61 | P57/WAIT#/WR3#/BC3#/EDREQ1 | P85/MTIOC6C/TIOCC0/LCD_DATA1-A |
| 62 | P56/WR2#/BC2#/EDACK1/MTIOC3C/TIOCA1 | P84/MTIOC6D/LCD_DATA2-A |
| 63 | USB1_DM | P57/RXD7/SMISO7/SSCL7/SSLC0-B/LCD_DATA3-A |
| 64 | USB1_DP | P56/EDACK1/MTIOC3C/TIOCA1/SCK7/RSPCKC-B/LCD_DATA4-A |
| 65 | VCC_USB | P55/D0[A0/D0]/EDREQ0/WAIT#/MTIOC4D/TMO3/ET0_EXOUT/TXD7/SMOSI7/SSDA7/MISOC-B/CRX1/LCD_DATA5-A/IRQ10 |
| 66 | P55/WAIT#/EDREQ0/MTIOC4D/TMO3/ET_EXOUT/CRX1/IRQ10 | P54/D1[A1/D1]/EDACK0/ALE/MTIOC4B/TMCI1/ET0_LINKSTA/CTS2#/RTS2#/SS2#/MOSIC-B/CTX1/LCD_DATA6-A |
| 67 | P54/ALE/EDACK0/MTIOC4B/TMCI1/ET_LINKSTA/CTS2#/RTS2#/SS2#/CTX1 | P11/MTIC5V/TMCI3/SCK2/LCD_DATA7-A/IRQ1 |
| 68 | BCLK/P53(注 1) | P10/ALE/MTIC5W/TMRI3/IRQ0 |
| 69 | P84 | P53(注 1)/BCLK |
| 70 | P52/RD#/RXD2/SMISO2/SSCL2/SSLB3 | P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A |
| 71 | P51/WR1#/BC1#/WAIT#/SCK2/SSLB2 | P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A |
| 72 | P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1 | P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1-A |
| 73 | VSS | VSS |
| 74 | P83/EDACK1/MTIOC4C/ET_CRS/RMII_CRS_DV/CTS10#/RTS10#/SS10# | P83/EDACK1/MTIOC4C/ET0_CRS/RMII0_CRS_DV/SCK10/SS10#/CTS10#/LCD_DATA8-A |
| 75 | VCC | VCC |
| 76 | PC7/A23/CS0#/MTIOC3A/MTCLKB/TIOCB6/TMO2/PO31/ET_COL/TXD8/SMOSI8/SSDA8/MISOA/IRQ14 | UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/TMO2/PO31/TOC0/CACREF/ET0_COL/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/MMC_D7-A/LCD_DATA9-A/IRQ14 |
| 77 | PC6/A22/CS1#/MTIOC3C/MTCLKA/TIOCA6/TMCI2/PO30/ET_ETXD3/RXD8/SMISO8/SSCL8/MOSIA/IRQ13 | PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/PO30/TIC0/ET0_ETXD3/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/MMC_D6-A/LCD_DATA10-A/IRQ13 |
| 78 | PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TIOCD6/TCLKF/TMRI2/PO29/ET_ETXD2/SCK8/RSPCKA | PC5/D3[A3/D3]/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/PO29/ET0_ETXD2/SCK8/SCK10/RSPCKA-A/MMC_D5-A/LCD_DATA11-A |
| 79 | P82/EDREQ1/MTIOC4A/PO28/ET_ETXD1/RMII_TXD1/TXD10/SMOSI10/SSDA10 | P82/EDREQ1/MTIOC4A/PO28/ET0_ETXD1/RMII0_TXD1/SMOSI10/SSDA10/TXD10/MMC_D4-A/LCD_DATA12-A |
| 80 | P81/EDACK0/MTIOC3D/PO27/ET_ETXD0/RMII_TXD0/RXD10/SMISO10/SSCL10 | P81/EDACK0/MTIOC3D/PO27/ET0_ETXD0/RMII0_TXD0/SMISO10/SSCL10/RXD10/QIO3-A/SDHI_CD/MMC_D3-A/LCD_DATA13-A |
| 81 | P80/EDREQ0/MTIOC3B/PO26/ET_TX_EN/RMII_TXD_EN/SCK10 | P80/EDREQ0/MTIOC3B/PO26/ET0_TX_EN/RMII0_TXD_EN/SCK10/RTS10#/QIO2-A/SDHI_WP/MMC_D2-A/LCD_DATA14-A |

| 176 ピン | RX63N | RX65N |
|---|---|---|
| 82 | PC4/A20/CS3#/MTIOC3D/MTCLKC/TIOCC6/TCLKE/TMCI1/PO25/POE0#/ET_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SSLA0 | PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A/QMI-A/QIO1-A/SDHI_D1-A/SDSI_D1-A/MMC_D1-A/LCD_DATA15-A |
| 83 | PC3/A19/MTIOC4D/TCLKB/PO24/ET_TX_ER/TXD5/SMOSI5/SSDA5/IETXD | PC3/A19/MTIOC4D/TCLKB/PO24/ET0_TX_ER/TXD5/SMOSI5/SSDA5/QMO-A/QIO0-A/SDHI_D0-A/SDSI_D0-A/MMC_D0-A/LCD_DATA16-A |
| 84 | P77/CS7#/PO23/ET_RX_ER/RMII_RX_ER/TXD11/SMOSI11/SSDA11 | P77/CS7#/PO23/ET0_RX_ER/RMII0_RX_ER/SMOSI11/SSDA11/TXD11/QSPCLK-A/SDHI_CLK-A/SDSI_CLK-A/MMC_CLK-A/LCD_DATA17-A |
| 85 | P76/CS6#/PO22/ET_RX_CLK/REF50CK/RXD11/SMISO11/SSCL11 | P76/CS6#/PO22/ET0_RX_CLK/REF50CK0/SMISO11/SSCL11/RXD11/QSSL-A/SDHI_CMD-A/SDSI_CMD-A/MMC_CMD-A/LCD_DATA18-A |
| 86 | PC2/A18/MTIOC4B/TCLKA/PO21/ET_RX_DV/RXD5/SMISO5/SSCL5/SSLA3/IERXD | PC2/A18/MTIOC4B/TCLKA/PO21/ET0_RX_DV/RXD5/SMISO5/SSCL5/SSLA3-A/SDHI_D3-A/SDSI_D3-A/MMC_CD-A/LCD_DATA19-A |
| 87 | P75/CS5#/PO20/ET_ERXD0/RMII_RXD0/SCK11 | P75/CS5#/PO20/ET0_ERXD0/RMII0_RXD0/SCK11/RTS11#/SDHI_D2-A/SDSI_D2-A/MMC_RES#-A/LCD_DATA20-A |
| 88 | P74/CS4#/PO19/ET_ERXD1/RMII_RXD1/CTS11#/RTS11#/SS11# | P74/A20/CS4#/PO19/ET0_ERXD1/RMII0_RXD1/SS11#/CTS11#/LCD_DATA21-A |
| 89 | PC1/A17/MTIOC3A/TCLKD/PO18/ET_ERXD2/SCK5/SSLA2/SDA3/IRQ12 | PC1/A17/MTIOC3A/TCLKD/PO18/ET0_ERXD2/SCK5/SSLA2-A/LCD_DATA22-A/IRQ12 |
| 90 | VCC | VCC |
| 91 | PC0/A16/MTIOC3C/TCLKC/PO17/ET_ERXD3/CTS5#/RTS5#/SS5#/SSLA1/SCL3/IRQ14 | PC0/A16/MTIOC3C/TCLKC/PO17/ET0_ERXD3/CTS5#/RTS5#/SS5#/SSLA1-A/IRQ14 |
| 92 | VSS | VSS |
| 93 | P73/CS3#/PO16/ET_WOL | P73/CS3#/PO16/ET0_WOL/LCD_EXTCLK-A |
| 94 | PB7/A15/MTIOC3B/TIOCB5/PO31/ET_CRS/RMII_CRS_DV/TXD9/SMOSI9/SSDA9 | PB7/A15/MTIOC3B/TIOCB5/PO31/ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/SDSI_D1-B |
| 95 | PB6/A14/MTIOC3D/TIOCA5/PO30/ET_ETXD1/RMII_TXD1/RXD9/SMISO9/SSCL9 | PB6/A14/MTIOC3D/TIOCA5/PO30/ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/SSCL9/SMISO11/SSCL11/RXD11/SDSI_D0-B |
| 96 | PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE1#/ET_ETXD0/RMII_TXD0/SCK9 | PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/ET0_ETXD0/RMII0_TXD0/SCK9/SCK11/SDSI_CLK-B/LCD_CLK-B |
| 97 | PB4/A12/TIOCA4/PO28/ET_TX_EN/RMII_TXD_EN/CTS9#/RTS9#/SS9# | PB4/A12/TIOCA4/PO28/ET0_TX_EN/RMII0_TXD_EN/CTS9#/RTS9#/SS9#/SS11#/CTS11#/RTS11#/SDSI_CMD-B/LCD_TCON0-B |
| 98 | PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE3#/ET_RX_ER/RMII_RX_ER/SCK4/SCK6 | PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/ET0_RX_ER/RMII0_RX_ER/SCK4/SCK6/SDSI_D3-B/LCD_TCON1-B |
| 99 | PB2/A10/TIOCC3/TCLKC/PO26/ET_RX_CLK/REF50CK/CTS4#/RTS4#/CTS6#/RTS6#/SS4#/SS6# | PB2/A10/TIOCC3/TCLKC/PO26/ET0_RX_CLK/REF50CK0/CTS4#/RTS4#/SS4#/CTS6#/RTS6#/SS6#/SDSI_D2-B/LCD_TCON2-B |

| 176 ピン | RX63N | RX65N |
|---|---|---|
| 100 | PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET_ERXD0/RMII_RXD0/TXD4/TXD6/SMOSI4/SMOSI6/SSDA4/SSDA6/IRQ4-DS | PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/TXD4/SMOSI4/SSDA4/TXD6/SMOSI6/SSDA6/LCD_TCON3-B/IRQ4-DS |
| 101 | P72/CS2#/ET_MDC | P72/A19/CS2#/ET0_MDC/LCD_DATA23-A |
| 102 | P71/CS1#/ET_MDIO | P71/A18/CS1#/ET0_MDIO |
| 103 | VCC | VCC |
| 104 | PB0/A8/MTIC5W/TIOCA3/PO24/ET_ERXD1/RMII_RXD1/RXD4/RXD6/SMISO4/SMISO6/SSCL4/SSCL6/RSPCKA/IRQ12 | PB0/A8/MTIC5W/TIOCA3/PO24/ET0_ERXD1/RMII0_RXD1/RXD4/SMISO4/SSCL4/RXD6/SMISO6/SSCL6/LCD_DATA0-B/IRQ12 |
| 105 | VSS | VSS |
| 106 | PA7/A7/TIOCB2/PO23/ET_WOL/MISOA | PA7/A7/TIOCB2/PO23/ET0_WOL/MISOA-B/LCD_DATA1-B |
| 107 | PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE2#/ET_EXOUT/CTS5#/RTS5#/SS5#/MOSIA | PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/SS5#/MOSIA-B/LCD_DATA2-B |
| 108 | PA5/A5/TIOCB1/PO21/ET_LINKSTA/RSPCKA | PA5/A5/MTIOC6B/TIOCB1/PO21/ET0_LINKSTA/RSPCKA-B/LCD_DATA3-B |
| 109 | PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET_MDC/TXD5/SMOSI5/SSDA5/SSLA0/IRQ5-DS | PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/SSLA0-B/LCD_DATA4-B/IRQ5-DS |
| 110 | PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/ET_MDIO/RXD5/SMISO5/SSCL5/IRQ6-DS | PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/SSCL5/LCD_DATA5-B/IRQ6-DS |
| 111 | TRDATA3/PG7/D31 | TRDATA3/PG7/D31 |
| 112 | PA2/A2/PO18/RXD5/SMISO5/SSCL5/SSLA3 | PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/SSCL5/SSLA3-B/LCD_DATA6-B |
| 113 | TRDATA2/PG6/D30 | TRDATA2/PG6/D30 |
| 114 | PA1/A1/DQM3/MTIOC0B/MTCLKC/TIOCB0/PO17/ET_WOL/SCK5/SSLA2/IRQ11 | PA1/DQM3/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/PO17/ET0_WOL/SCK5/SSLA2-B/LCD_DATA7-B/IRQ11 |
| 115 | VCC | VCC |
| 116 | TRCLK/PG5/D29 | TRCLK/PG5/D29 |
| 117 | VSS | VSS |
| 118 | PA0/A0/BC0#/DQM2/MTIOC4A/TIOCA0/PO16/ET_TX_EN/RMII_TXD_EN/SSLA1 | PA0/DQM2/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/PO16/CACREF/ET0_TX_EN/RMII0_TXD_EN/SSLA1-B/LCD_DATA8-B |
| 119 | TRSYNC/PG4/D28 | TRSYNC/PG4/D28 |
| 120 | P67/CS7#/DQM1/CRX2(注 2)/IRQ15 | P67/DQM1/CS7#/MTIOC7C/IRQ15 |
| 121 | TRDATA1/PG3/D27 | TRDATA1/PG3/D27 |
| 122 | P66/CS6#/DQM0/CTX2(注 2) | P66/DQM0/CS6#/MTIOC7D |
| 123 | TRDATA0/PG2/D26 | TRDATA0/PG2/D26 |
| 124 | P65/CS5#/CKE | P65/CKE/CS5# |
| 125 | PE7/D15[A15/D15]/TIOCB11/MISOB/IRQ7/AN5 | PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/TOC1/MISOB-B/SDHI_WP/MMC_RES#-B/LCD_DATA9-B/IRQ7/AN105 |
| 126 | PE6/D14[A14/D14]/TIOCA11/MOSIB/IRQ6/AN4 | PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/TIC1/MOSIB-B/SDHI_CD/MMC_CD-B/LCD_DATA10-B/IRQ6/AN104 |
| 127 | VCC | VCC |
| 128 | P70/SDCLK | P70/SDCLK |
| 129 | VSS | VSS |

| 176 ピン | RX63N | RX65N |
|---|---|---|
| 130 | PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/TIOCB10/ET_RX_CLK/REF50CK/RSPCKB/IRQ5/AN3 | PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/MTIOC2B/ET0_RX_CLK/REF50CK0/RSPCKB-B/LCD_DATA11-B/IRQ5/AN103 |
| 131 | PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/TIOCA10/PO28/ET_ERXD2/SSLB0/AN2 | PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/LCD_DATA12-B/AN102 |
| 132 | PE3/D11[A11/D11]/MTIOC4B/TIOCB9/PO26/POE8#/ET_ERXD3/CTS12#/RTS12#/SS12#/MISOB/AN1 | PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/PO26/TOC3/POE8#/ET0_ERXD3/CTS12#/RTS12#/SS12#/MMC_D7-B/LCD_DATA13-B/AN101 |
| 133 | PE2/D10[A10/D10]/MTIOC4A/TIOCA9/PO23/RXD12/SMISO12/SSCL12/RXDX12/SSLB3/MOSIB/IRQ7-DS/AN0 | PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXDX12/SSLB3-B/MMC_D6-B/LCD_DATA14-B/IRQ7-DS/AN100 |
| 134 | PE1/D9[A9/D9]/MTIOC4C/TIOCD9/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2/RSPCKB/ANEX1 | PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/LCD_DATA15-B/ANEX1 |
| 135 | PE0/D8[A8/D8]/TIOCC9/SCK12/SSLB1/ANEX0 | PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/LCD_DATA16-B/ANEX0 |
| 136 | P64/CS4#/WE# | P64/WE#/D3[A3/D3]/CS4# |
| 137 | P63/CS3#/CAS# | P63/CAS#/D2[A2/D2]/CS3# |
| 138 | P62/CS2#/RAS# | P62/RAS#/D1[A1/D1]/CS2# |
| 139 | P61/CS1#/SDCS# | P61/SDCS#/D0[A0/D0]/CS1# |
| 140 | VSS | VSS |
| 141 | P60/CS0# | P60/CS0# |
| 142 | VCC | VCC |
| 143 | PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/IRQ7/AN7 | PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/LCD_DATA17-B/IRQ7/AN107 |
| 144 | PG1/D25 | TRDATA7/PG1/D25 |
| 145 | PD6/D6[A6/D6]/MTIC5V/POE1#/SSLC2/IRQ6/AN6 | PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/MMC_D0-B/LCD_DATA18-B/IRQ6/AN106 |
| 146 | PG0/D24 | TRDATA6/PG0/D24 |
| 147 | PD5/D5[A5/D5]/MTIC5W/POE2#/SSLC1/IRQ5/AN013 | PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1-A/QSPCLK-B/SDHI_CLK-B/MMC_CLK-B/LCD_DATA19-B/IRQ5/AN113 |
| 148 | PD4/D4[A4/D4]/POE3#/SSLC0/IRQ4/AN012 | PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0-A/QSSL-B/SDHI_CMD-B/MMC_CMD-B/LCD_DATA20-B/IRQ4/AN112 |
| 149 | P97/A23/D23 | TRSYNC1/P97/D23/A23 |
| 150 | PD3/D3[A3/D3]/TIOCB8/TCLKH/POE8#/RSPCKC/IRQ3/AN011 | PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/RSPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/LCD_DATA21-B/IRQ3/AN111 |
| 151 | VSS | VSS |
| 152 | P96/A22/D22 | TRDATA5/P96/D22/A22 |
| 153 | VCC | VCC |
| 154 | PD2/D2[A2/D2]/MTIOC4D/TIOCA8/MISOC/CRX0/IRQ2/AN010 | PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/LCD_DATA22-B/IRQ2/AN110 |
| 155 | P95/A21/D21 | TRDATA4/P95/D21/A21 |

| 176 ピン | RX63N | RX65N |
|---|---|---|
| 156 | PD1/D1[A1/D1]/MTIOC4B/TIOCB7/TCLKG/MOSIC/CTX0/IRQ1/AN009 | PD1/D1[A1/D1]/MTIOC4B/POE0#/MOSIC-A/CTX0/LCD_DATA23-B/IRQ1/AN109 |
| 157 | P94/A20/D20 | P94/D20/A20 |
| 158 | PD0/D0[A0/D0]/TIOCA7/IRQ0/AN008 | PD0/D0[A0/D0]/POE4#/LCD_EXTCLK-B/IRQ0/AN108 |
| 159 | P93/A19/D19/CTS7#/RTS7#/SS7#/AN017 | P93/D19/A19/POE0#/CTS7#/RTS7#/SS7#/AN117 |
| 160 | P92/A18/D18/RXD7/SMISO7/SSCL7/AN016 | P92/D18/A18/POE4#/RXD7/SMISO7/SSCL7/AN116 |
| 161 | P91/A17/D17/SCK7/AN015 | P91/D17/A17/SCK7/AN115 |
| 162 | VSS | VSS |
| 163 | P90/A16/D16/TXD7/SMOSI7/SSDA7/AN014 | P90/D16/A16/TXD7/SMOSI7/SSDA7/AN114 |
| 164 | VCC | VCC |
| 165 | P47/IRQ15-DS/AN007 | P47/IRQ15-DS/AN007 |
| 166 | P46/IRQ14-DS/AN006 | P46/IRQ14-DS/AN006 |
| 167 | P45/IRQ13-DS/AN005 | P45/IRQ13-DS/AN005 |
| 168 | P44/IRQ12-DS/AN004 | P44/IRQ12-DS/AN004 |
| 169 | P43/IRQ11-DS/AN003 | P43/IRQ11-DS/AN003 |
| 170 | P42/IRQ10-DS/AN002 | P42/IRQ10-DS/AN002 |
| 171 | P41/IRQ9-DS/AN001 | P41/IRQ9-DS/AN001 |
| 172 | VREFL0 | VREFL0 |
| 173 | P40/IRQ8-DS/AN000 | P40/IRQ8-DS/AN000 |
| 174 | VREFH0 | VREFH0 |
| 175 | AVCC0 | AVCC0 |
| 176 | P07/IRQ15/ADTRG0# | P07/IRQ15/ADTRG0# |

注 1. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません
注 2. ROM 容量 2M バイト/1.5M バイトのみ有効

## 3.3　144/145 ピンパッケージ

表 3.3 に 144/145 ピンパッケージ端子機能の比較を示します。

表 3.3　144/145 ピンパッケージ端子機能の比較

| 144 ピン LFQFP | 145 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 1 | A1 | AVSS0 | AVSS0 |
| 2 | B3 | P05/IRQ13/DA1 | P05/IRQ13/DA1 |
| 3 | B1 | VREFH | AVCC1 |
| 4 | D3 | P03/IRQ11/DA0 | P03/IRQ11/DA0 |
| 5 | C1 | VREFL | AVSS1 |
| 6 | C2 | P02/TMCI1/SCK6/IRQ10/AN020 | P02/TMCI1/SCK6/IRQ10/AN120 |
| 7 | D4 | P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/AN019 | P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/AN119 |
| 8 | D1 | P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/AN018 | P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/AN118 |
| 9 | D2 | PF5/IRQ4 | PF5/IRQ4 |
| 10 | E4 | EMLE | EMLE |
| 11 | E3 | PJ5 | PJ5/POE8#/CTS2#/RTS2#/SS2# |
| 12 | A10 | VSS | VSS |
| 13 | F3 | PJ3/MTIOC3C/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0# | PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0# |
| 14 | E2 | VCL | VCL |
| 15 | F4 | VBATT | VBATT |
| 16 | G3 | MD/FINED | MD/FINED |
| 17 | F1 | XCIN | XCIN |
| 18 | F2 | XCOUT | XCOUT |
| 19 | G2 | RES# | RES# |
| 20 | G1 | P37/XTAL | P37/XTAL |
| 21 | C6 | VSS | VSS |
| 22 | H1 | P36/EXTAL | P36/EXTAL |
| 23 | B10 | VCC | VCC |
| 24 | H4 | P35/NMI | P35/UPSEL/NMI |
| 25 | J1 | P34/TRST#/MTIOC0A/TMCI3/PO12/POE2#/SCK6/SCK0/USB0_DPRPD/IRQ4 | P34/TRST#/MTIOC0A/TMCI3/PO12/POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4 |
| 26 | J2 | P33/MTIOC0D/TIOCD0/TMRI3/PO11/POE3#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/PCKO/IRQ3-DS | P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/PO11/POE4#/POE11#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/PCKO/IRQ3-DS |
| 27 | J3 | P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCOUT/RTCIC2/TXD6/TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS | P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCOUT/RTCIC2/POE0#/POE10#/TXD6/TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS |
| 28 | K3 | P31/TMS/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/USB0_DPUPE/IRQ1-DS | P31/TMS/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS |
| 29 | J4 | P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB/USB0_DRPD/IRQ0-DS | P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS |

| 144 ピン LFQFP | 145 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 30 | K1 | P27/TCK/FINEC/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB | P27/TCK/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB-A |
| 31 | K2 | P26/TDO/CS6#/MTIOC2A/TMO1/PO6/TXD1/CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/MOSIB | P26/TDO/CS6#/MTIOC2A/TMO1/PO6/TXD1/CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/MOSIB-A |
| 32 | L1 | P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/USB0_DPRPD/HSYNC/ADTRG0# | P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/HSYNC/ADTRG0#/(SDHI_CD)*1 |
| 33 | L4 | P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/PIXCLK | P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/PIXCLK/(SDHI_WP)*1 |
| 34 | L2 | P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3/USB0_DPUPE/PIXD7 | P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3/PIXD7/(SDHI_D1-C)*1 |
| 35 | M1 | P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_DRPD/PIXD6 | P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_OVRCURB/PIXD6/(SDHI_D0-C)*1 |
| 36 | N1 | P21/MTIOC1B/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/SCL1/USB0_EXICEN/PIXD5/IRQ9 | P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/USB0_EXICEN/PIXD5/IRQ9/(SCL1/SDHI_CLK-C)*1 |
| 37 | N2 | P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/SDA1/USB0_ID/PIXD4/IRQ8 | P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/USB0_ID/PIXD4/IRQ8/(SDA1/SDHI_CMD-C)*1 |
| 38 | M2 | P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/MISOA/SDA2-DS/IETXD/PIXD3/IRQ7/ADTRG# | P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/PIXD3/IRQ7/ADTRG1#/(SDHI_D3-C)*1 |
| 39 | N3 | P87/TIOCA2/PIXD2 | P87/MTIOC4C/TIOCA2/TXD10/SMOSI10/SSDA10/PIXD2/(SDHI_D2-C)*1 |
| 40 | L3 | P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/SMISO3/SSDA1/SSCL3/MOSIA/SCL2-DS/IERXD/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0# | P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/SMISO3/SSDA1/SSCL3/SCL2-DS/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0# |
| 41 | M3 | P86/TIOCA0/PIXD1 | P86/MTIOC4D/TIOCA0/RXD10/SMISO10/SSCL10/PIXD1 |
| 42 | K4 | P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/PIXD0/IRQ5 | P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/PIXD0/IRQ5 |
| 43 | N4 | P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_DPUPE/USB0_OVRCURA/IRQ4 | P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/IRQ4 |
| 44 | L5 | P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG# | P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1# |
| 45 | M4 | P12/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/IRQ2 | P12/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/IRQ2 |
| 46 | M5 | VCC_USB | VCC_USB |
| 47 | N5 | USB0_DM | USB0_DM |
| 48 | N6 | USB0_DP | USB0_DP |

| 144 ピン LFQFP | 145 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 49 | M6 | VSS_USB | VSS_USB |
| 50 | L6 | P56/EDACK1/MTIOC3C/TIOCA1 | P56/EDACK1/MTIOC3C/TIOCA1/(SCK7)*1 |
| 51 | N7 | P55/TRDATA3/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ET_EXOUT/IRQ10 | P55/TRDATA3/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ET0_EXOUT/IRQ10/(D0[A0/D0]/ TXD7/SMOSI7/SSDA7)*1 |
| 52 | K5 | P54/TRDATA2/ALE/EDACK0/MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/CTX1/ET_LINKSTA | P54/TRDATA2/ALE/EDACK0/MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/CTX1/ET0_LINKSTA/(D1[A1/D1])*1 |
| 53 | K6 | P53/BCLK | P53/BCLK |
| 54 | L7 | P52/RD#/RXD2/SMISO2/SSCL2/SSLB3 | P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A |
| 55 | K7 | P51/WR1#/BC1#/WAIT#/SCK2/SSLB2 | P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A |
| 56 | M7 | P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1 | P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1-A |
| 57 | C13 | VSS | VSS |
| 58 | L8 | P83/TRCLK/EDACK1/MTIOC4C/CTS10#/RTS10#/SS10#/ET_CRS/RMII_CRS_DV | P83/TRCLK/EDACK1/MTIOC4C/CTS10#/SS10#/ET0_CRS/RMII0_CRS_DV/SCK10 |
| 59 | D5 | VCC | VCC |
| 60 | N9 | PC7/A23/CS0#/MTIOC3A/MTCLKB/TIOCB6/TMO2/PO31/TXD8/SMOSI8/SSDA8/MISOA/ET_COL/IRQ14 | PC7/UB/A23/CS0#/MTIOC3A/MTCLKB/TMO2/TOC0/PO31/CACREF/TXD8/SMOSI8/SSDA8/MISOA-A/ET0_COL/TXD10/SMOSI10/SSDA10/MMC_D7-A/IRQ14 |
| 61 | M8 | PC6/A22/CS1#/MTIOC3C/MTCLKA/TIOCA6/TMCI2/PO30/RXD8/SMISO8/SSCL8/MOSIA/ET_ETXD3/IRQ13 | PC6/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/TIC0/PO30/RXD8/SMISO8/SSCL8/MOSIA-A/ET0_ETXD3/RXD10/SMISO10/SSCL10/MMC_D6-A/IRQ13/(D2[A2/D2])*1 |
| 62 | L9 | PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TIOCD6/TCLKF/TMRI2/PO29/SCK8/RSPCKA/ET_ETXD2 | PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/PO29/SCK8/RSPCKA-A/ET0_ETXD2/SCK10/MMC_D5-A/(D3[A3/D3])*1 |
| 63 | N10 | P82/TRSYNC/EDREQ1/MTIOC4A/PO28/TXD10/SMOSI10/SSDA10/ET_ETXD1/RMII_TXD1 | P82/TRSYNC/EDREQ1/MTIOC4A/PO28/TXD10/SMOSI10/SSDA10/ET0_ETXD1/RMII0_TXD1/MMC_D4-A |
| 64 | M9 | P81/TRDATA1/EDACK0/MTIOC3D/PO27/RXD10/SMISO10/SSCL10/ET_ETXD0/RMII_TXD0 | P81/TRDATA1/EDACK0/MTIOC3D/PO27/RXD10/SMISO10/SSCL10/ET0_ETXD0/RMII0_TXD0/MMC_D3-A/SDHI_CD-A/QIO3-A/(SDHI_CD)*1 |
| 65 | K9 | P80/TRDATA0/EDREQ0/MTIOC3B/PO26/SCK10/ET_TX_EN/RMII_TXD_EN | P80/TRDATA0/EDREQ0/MTIOC3B/PO26/SCK10/RTS10#/ET0_TX_EN/RMII0_TXD_EN/MMC_D2-A/SDHI_WP-A/QIO2-A/(SDHI_WP)*1 |
| 66 | L10 | PC4/A20/CS3#/MTIOC3D/MTCLKC/TIOCC6/TCLKE/TMCI1/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0/ET_TX_CLK | PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0-A/ET0_TX_CLK/CTS10#/RTS10#/SS10#/MMC_D1-A/SDHI_D1-A/SDSI_D1-A/QIO1-A/QMI-A |

| 144 ピン LFQFP | 145 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 67 | N11 | PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/IETXD/ET_TX_ER | PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER/MMC_D0-A/SDHI_D0-A/SDSI_D0-A/QIO0-A/QMO-A |
| 68 | M10 | P77/CS7#/PO23/TXD11/SMOSI11/SSDA11/ET_RX_ER/RMII_RX_ER | P77/TRDATA7/CS7#/PO23/TXD11/SMOSI10/SSDA10/ET0_RX_ER/RMII0_RX_ER/MMC_CLK-A/SDHI_CLK-A/SDSI_CLK-A/QSPCLK-A |
| 69 | K10 | P76/CS6#/PO22/RXD11/SMISO11/SSCL11/ET_RX_CLK/REF50CK | P76/TRDATA6/CS6#/PO22/RXD11/SMISO11/SSCL11/ET0_RX_CLK/REF50CK0/MMC_CMD-A/SDHI_CMD-A/SDSI_CMD-A/QSSL-A |
| 70 | L11 | PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3/IERXD/ET_RX_DV | PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ET0_RX_DV/MMC_CD-A/SDHI_D3-A/SDSI_D3-A |
| 71 | N12 | P75/CS5#/PO20/SCK11/ET_ERXD0/RMII_RXD0 | P75/TRSYNC1/CS5#/PO20/SCK11/RTS11#/ET0_ERXD0/RMII0_RXD0/MMC_RES#-A/SDHI_D2-A/SDSI_D2-A |
| 72 | N13 | P74/CS4#/PO19/CTS11#/RTS11#/SS11#/ET_ERXD1/RMII_RXD1 | P74/TRDATA5/A20/CS4#/PO19/CTS11#/SS11#/ET0_ERXD1/RMII0_RXD1 |
| 73 | M12 | PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2/SDA3/ET_ERXD2/IRQ12 | PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2-A/ET0_ERXD2/IRQ12 |
| 74 | D11 | VCC | VCC |
| 75 | M11 | PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1/SCL3/ET_ERXD3/IRQ14 | PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14 |
| 76 | E1 | VSS | VSS |
| 77 | L12 | P73/CS3#/PO16/ET_WOL | P73/TRDATA4/CS3#/PO16/ET0_WOL |
| 78 | K11 | PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9/ET_CRS/RMII_CRS_DV | PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9/ET0_CRS/RMII0_CRS_DV/TXD11/SMOSI11/SSDA11/SDSI_D1-B |
| 79 | K12 | PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9/ET_ETXD1/RMII_TXD1 | PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9/ET0_ETXD1/RMII0_TXD1/RXD11/SMISO11/SSCL11/SDSI_D0-B |
| 80 | K13 | PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE1#/SCK9/ET_ETXD0/RMII_TXD0 | PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/SCK9/ET0_ETXD0/RMII0_TXD0/SCK11/SDSI_CLK-B/(LCD_CLK-B)*1 |
| 81 | J11 | PB4/A12/TIOCA4/PO28/CTS9#/RTS9#/SS9#/ET_TX_EN/RMII_TXD_EN | PB4/A12/TIOCA4/PO28/CTS9#/RTS9#/SS9#/ET0_TX_EN/RMII0_TXD_EN/CTS11#/RTS11#/SS11#/SDSI_CMD-B/(LCD_TCON0-B)*1 |
| 82 | J10 | PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE3#/SCK4/SCK6/ET_RX_ER/RMII_RX_ER | PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ET0_RX_ER/RMII0_RX_ER/SDSI_D3-B/(LCD_TCON1-B)*1 |
| 83 | J12 | PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/RTS4#/CTS6#/RTS6#/SS4#/SS6#/ET_RX_CLK/REF50CK | PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/RTS4#/CTS6#/RTS6#/SS4#/SS6#/ET0_RX_CLK/REF50CK0/SDSI_D2-B/(LCD_TCON2-B)*1 |

| 144 ピン LFQFP | 145 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 84 | J13 | PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD4/TXD6/SMOSI4/SMOSI6/SSDA4/SSDA6/ET_ERXD0/RMII_RXD0/IRQ4-DS | PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD4/TXD6/SMOSI4/SMOSI6/SSDA4/SSDA6/ET0_ERXD0/RMII0_RXD0/IRQ4-DS/(LCD_TCON3-B)*1 |
| 85 | H10 | P72/CS2#/ET_MDC | P72/A19/CS2#/ET0_MDC |
| 86 | H11 | P71/CS1#/ET_MDIO | P71/A18/CS1#/ET0_MDIO |
| 87 | H12 | PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/RXD6/SMISO4/SMISO6/SSCL4/SSCL6/RSPCKA/ET_ERXD1/RMII_RXD1/IRQ12 | PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/RXD6/SMISO4/SMISO6/SSCL4/SSCL6/ET0_ERXD1/RMII0_RXD1/IRQ12/(LCD_DATA0-B)*1 |
| 88 | H13 | PA7/A7/TIOCB2/PO23/MISOA/ET_WOL | PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL/(LCD_DATA1-B)*1 |
| 89 | G11 | PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE2#/CTS5#/RTS5#/SS5#/MOSIA/ET_EXOUT | PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE10#/CTS5#/RTS5#/SS5#/MOSIA-B/ET0_EXOUT/(LCD_DATA2-B)*1 |
| 90 | G10 | PA5/A5/TIOCB1/PO21/RSPCKA/ET_LINKSTA | PA5/A5/MTIOC6B/TIOCB1/PO21/RSPCKA-B/ET0_LINKSTA/(LCD_DATA3-B)*1 |
| 91 | G12 | VCC | VCC |
| 92 | G13 | PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/TXD5/SMOSI5/SSDA5/SSLA0/ET_MDC/IRQ5-DS | PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ET0_MDC/IRQ5-DS/(LCD_DATA4-B)*1 |
| 93 | F11 | VSS | VSS |
| 94 | F10 | PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/RXD5/SMISO5/SSCL5/ET_MDIO/IRQ6-DS | PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/RXD5/SMISO5/SSCL5/ET0_MDIO/IRQ6-DS/(LCD_DATA5-B)*1 |
| 95 | F13 | PA2/A2/PO18/RXD5/SMISO5/SSCL5/SSLA3 | PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/SSCL5/SSLA3-B/(LCD_DATA6-B)*1 |
| 96 | F12 | PA1/A1/MTIOC0B/MTCLKC/TIOCB0/PO17/SCK5/SSLA2/ET_WOL/IRQ11 | PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/PO17/SCK5/SSLA2-B/ET0_WOL/IRQ11/(LCD_DATA7-B)*1 |
| 97 | E10 | PA0/A0/BC0#/MTIOC4A/TIOCA0/PO16/SSLA1/ET_TX_EN/RMII_TXD_EN | PA0/A0/BC0#/MTIOC4A/MTIOC6D/TIOCA0/CACREF/PO16/SSLA1-B/ET0_TX_EN/RMII0_TXD_EN/(LCD_DATA8-B)*1 |
| 98 | E13 | P67/CS7#/DQM1/CRX2/IRQ15 | P67/CS7#/DQM1/MTIOC7C/IRQ15 |
| 99 | E11 | P66/CS6#/DQM0/CTX2 | P66/CS6#/DQM0/MTIOC7D |
| 100 | E12 | P65/CS5#/CKE | P65/CS5#/CKE |
| 101 | D10 | PE7/D15[A15/D15]/TIOCB11/MISOB/IRQ7/AN5 | PE7/D15[A15/D15]/MTIOC6A/TOC1/MISOB-B/MMC_RES#-B/SDHI_WP-B/IRQ7/AN105/(D7[A7/D7]/LCD_DATA9-B)*1 |
| 102 | D13 | PE6/D14[A14/D14]/TIOCA11/MOSIB/IRQ6/AN4 | PE6/D14[A14/D14]/MTIOC6C/TIC1/MOSIB-B/MMC_CD-B/SDHI_CD-B/IRQ6/AN104/(D6[A6/D6]/SDHI_CD/LCD_DATA10-B)*1 |
| 103 | H2 | VCC | VCC |
| 104 | C12 | P70/SDCLK | P70/SDCLK |
| 105 | H3 | VSS | VSS |

| 144 ピン LFQFP | 145 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 106 | D12 | PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/TIOCB10/RSPCKB/ET_RX_CLK/REF50CK/IRQ5/AN3 | PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ET0_RX_CLK/REF50CK0/RSPCKB-B/IRQ5/AN103/(D5[A5/D5]/ LCD_DATA11-B)*1 |
| 107 | B13 | PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/TIOCA10/PO28/SSLB0/ET_ERXD2/ AN2 | PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/AN102 /(D4[A4/D4]/ LCD_DATA12-B)*1 |
| 108 | A13 | PE3/D11[A11/D11]/MTIOC4B/TIOCB9/ PO26/POE8#/CTS12#/RTS12#/SS12# /MISOB/ET_ERXD3/AN1 | PE3/D11[A11/D11]/MTIOC4B/PO26/POE8#/TOC3/CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7-B/AN101/(D3[A3/D3]/ LCD_DATA13-B)*1 |
| 109 | B12 | PE2/D10[A10/D10]/MTIOC4A/TIOCA9/ PO23/RXD12/SMISO12/SSCL12/RXDX12/SSLB3/MOSIB/IRQ7-DS/AN0 | PE2/D10[A10/D10]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXDX12/SSLB3-B/MMC_D6-B/IRQ7-DS/AN100/(D2[A2/D2]/ LCD_DATA14-B)*1 |
| 110 | A12 | PE1/D9[A9/D9]/MTIOC4C/TIOCD9/PO18/TXD12/SMOSI12/SSDA12/TXDX12 /SIOX12/SSLB2/RSPCKB/ANEX1 | PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/ANEX1/(D1[A1/D1]/ LCD_DATA15-B)*1 |
| 111 | C11 | PE0/D8[A8/D8]/TIOCC9/SCK12/SSLB1/ANEX0 | PE0/D8[A8/D8]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/ANEX0/(D0[A0/D0]/ LCD_DATA16-B)*1 |
| 112 | D9 | P64/CS4#/WE# | P64/CS4#/WE#/(D3[A3/D3])*1 |
| 113 | C10 | P63/CS3#/CAS# | P63/CS3#/CAS#/(D2[A2/D2])*1 |
| 114 | A11 | P62/CS2#/RAS# | P62/CS2#/RAS#/(D1[A1/D1])*1 |
| 115 | B11 | P61/CS1#/SDCS# | P61/CS1#/SDCS#/(D0[A0/D0])*1 |
| 116 | L13 | VSS | VSS |
| 117 | D8 | P60/CS0# | P60/CS0# |
| 118 | K8 | VCC | VCC |
| 119 | C9 | PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/IRQ7/AN7 | PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/MMC_D1-B/SDHI_D1-B/QIO1-B/QMI-B/IRQ7/AN107/(SSLC3-A/LCD_DATA17-B)*1 |
| 120 | A9 | PD6/D6[A6/D6]/MTIC5V/POE1#/SSLC2/IRQ6/AN6 | PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2/MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/IRQ6/AN106/(SSLC2-A/LCD_DATA18-B)*1 |
| 121 | D7 | PD5/D5[A5/D5]/MTIC5W/POE2#/SSLC1/IRQ5/AN013 | PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1/MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/IRQ5/AN113/(SSLC1-A/LCD_DATA19-B)*1 |
| 122 | B9 | PD4/D4[A4/D4]/POE3#/SSLC0/IRQ4/AN012 | PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0/MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/AN112/(SSLC0-A/LCD_DATA20-B)*1 |
| 123 | C8 | PD3/D3[A3/D3]/TIOCB8/TCLKH/POE8#/RSPCKC/IRQ3/AN011 | PD3/D3[A3/D3]/MTIOC8D/POE8#/TOC2/RSPCKC/MMC_D3-B/SDHI_D3-B/QIO3-B/IRQ3/AN111/(RSPCKC-A/LCD_DATA21-B)*1 |
| 124 | A8 | PD2/D2[A2/D2]/MTIOC4D/TIOCA8/MISOC/CRX0/IRQ2/AN010 | PD2/D2[A2/D2]/MTIOC4D/TIC2/CRX0/MISOC/MMC_D2-B/SDHI_D2-B/QIO2-B/IRQ2/AN110/(MISOC-A/LCD_DATA22-B)*1 |

| 144 ピン LFQFP | 145 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 125 | C7 | PD1/D1[A1/D1]/MTIOC4B/TIOCB7/TCLKG/MOSIC/CTX0/IRQ1/AN009 | PD1/D1[A1/D1]/MTIOC4B/POE0#/CTX0/MOSIC/IRQ1/AN109/(MOSIC-A/LCD_DATA23-B)*1 |
| 126 | B8 | PD0/D0[A0/D0]/TIOCA7/IRQ0/AN008 | PD0/D0[A0/D0]/POE4#/IRQ0/AN108/(LCD_EXTCLK-B)*1 |
| 127 | D6 | P93/A19/CTS7#/RTS7#/SS7#/AN017 | P93/A19/POE0#/CTS7#/RTS7#/SS7#/AN117 |
| 128 | A7 | P92/A18/RXD7/SMISO7/SSCL7/AN016 | P92/A18/POE4#/RXD7/SMISO7/SSCL7/AN116 |
| 129 | B7 | P91/A17/SCK7/AN015 | P91/A17/SCK7/AN115 |
| 130 | N8 | VSS | VSS |
| 131 | A6 | P90/A16/TXD7/SMOSI7/SSDA7/AN014 | P90/A16/TXD7/SMOSI7/SSDA7/AN114 |
| 132 | M13 | VCC | VCC |
| 133 | B6 | P47/IRQ15-DS/AN007 | P47/IRQ15-DS/AN007 |
| 134 | C5 | P46/IRQ14-DS/AN006 | P46/IRQ14-DS/AN006 |
| 135 | A5 | P45/IRQ13-DS/AN005 | P45/IRQ13-DS/AN005 |
| 136 | E5 | P44/IRQ12-DS/AN004 | P44/IRQ12-DS/AN004 |
| 137 | B5 | P43/IRQ11-DS/AN003 | P43/IRQ11-DS/AN003 |
| 138 | A4 | P42/IRQ10-DS/AN002 | P42/IRQ10-DS/AN002 |
| 139 | C4 | P41/IRQ9-DS/AN001 | P41/IRQ9-DS/AN001 |
| 140 | B4 | VREFL0 | VREFL0 |
| 141 | A3 | P40/IRQ8-DS/AN000 | P40/IRQ8-DS/AN000 |
| 142 | C3 | VREFH0 | VREFH0 |
| 143 | B2 | AVCC0 | AVCC0 |
| 144 | A2 | P07/IRQ15/ADTRG0# | P07/IRQ15/ADTRG0# |
| - | G4 | - | BSCANP |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

## 3.4　100 ピンパッケージ

表 3.4 に 100 ピンパッケージ端子機能の比較を示します。

表 3.4　100 ピンパッケージ端子機能の比較

| 100 ピン LFQFP | 100 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 1 | A2 | VREFH | AVCC1 |
| 2 | B1 | EMLE | EMLE |
| 3 | C2 | VREFL | AVSS1 |
| 4 | C3 | PJ3/MTIOC3C/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0# | PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0# |
| 5 | C1 | VCL | VCL |
| 6 | D4 | VBATT | VBATT |
| 7 | D3 | MD/FINED | MD/FINED |
| 8 | D1 | XCIN | XCIN |
| 9 | D2 | XCOUT | XCOUT |
| 10 | E3 | RES# | RES# |
| 11 | E1 | P37/XTAL | P37/XTAL |
| 12 | E2 | VSS | VSS |
| 13 | F1 | P36/EXTAL | P36/EXTAL |
| 14 | F2 | VCC | VCC |
| 15 | F3 | P35/NMI | P35/UPSEL/NMI |
| 16 | E4 | P34/TRST#/MTIOC0A/TMCI3/PO12/POE2#/SCK6/SCK0/USB0_DPRPD/IRQ4 | P34/TRST#/MTIOC0A/TMCI3/PO12/POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4 |
| 17 | G1 | P33/MTIOC0D/TIOCD0/TMRI3/PO11/POE3#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/IRQ3-DS | P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/PO11/POE4#/POE11#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/IRQ3-DS |
| 18 | F4 | P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCOUT/RTCIC2/TXD6/TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/CTX0/USB0_VBUSEN/IRQ2-DS | P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCOUT/RTCIC2/POE0#/POE10#/TXD6/TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/CTX0/USB0_VBUSEN/IRQ2-DS |
| 19 | G2 | P31/TMS/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/USB0_DPUPE/IRQ1-DS | P31/TMS/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS |
| 20 | G3 | P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB/USB0_DRPD/IRQ0-DS | P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS |
| 21 | G4 | P27/TCK/FINEC/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB | P27/TCK/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB-A |
| 22 | H1 | P26/TDO/CS6#/MTIOC2A/TMO1/PO6/TXD1/CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/MOSIB | P26/TDO/CS6#/MTIOC2A/TMO1/PO6/TXD1/CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/MOSIB-A |
| 23 | H2 | P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/USB0_DPRPD/ADTRG0# | P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/ADTRG0# |
| 24 | J1 | P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN | P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN |

| 100 ピン LFQFP | 100 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 25 | K1 | P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3/USB0_DPUPE | P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3 |
| 26 | K2 | P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_DRPD | P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_OVRCURB |
| 27 | J2 | P21/MTIOC1B/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/USB0_EXICEN/IRQ9 | P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/USB0_EXICEN/IRQ9/(SCL1)*1 |
| 28 | K3 | P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/USB0_ID/IRQ8 | P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/USB0_ID/IRQ8/(SDA1)*1 |
| 29 | J3 | P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/MISOA/SDA2-DS/IETXD/IRQ7/ADTRG# | P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/IRQ7/ADTRG1# |
| 30 | H3 | P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/SMISO3/SSDA1/SSCL3/MOSIA/SCL2-DS/IERXD/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0# | P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/SMISO3/SSDA1/SSCL3/SCL2-DS/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0# |
| 31 | H4 | P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/IRQ5 | P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/IRQ5 |
| 32 | K4 | P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_DPUPE/USB0_OVRCURA/IRQ4 | P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/IRQ4 |
| 33 | J4 | P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG# | P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1# |
| 34 | F5 | P12/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/IRQ2 | P12/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/IRQ2 |
| 35 | J6 | VCC_USB | VCC_USB |
| 36 | K5 | USB0_DM | USB0_DM |
| 37 | K6 | USB0_DP | USB0_DP |
| 38 | J5 | VSS_USB | VSS_USB |
| 39 | H5 | P55/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ET_EXOUT/IRQ10 | P55/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ET0_EXOUT/IRQ10/(D0[A0/D0])*1 |
| 40 | H6 | P54/ALE/EDACK0/MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/CTX1/ET_LINKSTA | P54/ALE/EDACK0/MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/CTX1/ET0_LINKSTA/(D1[A1/D1])*1 |
| 41 | G5 | P53/BCLK | P53/BCLK |
| 42 | G6 | P52/RD#/RXD2/SMISO2/SSCL2/SSLB3 | P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A |
| 43 | K7 | P51/WR1#/BC1#/WAIT#/SCK2/SSLB2 | P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A |
| 44 | J7 | P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1 | P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1-A |

| 100 ピン LFQFP | 100 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 45 | H7 | PC7/A23/CS0#/MTIOC3A/MTCLKB/TMO2/PO31/TXD8/SMOSI8/SSDA8/MISOA/ET_COL/IRQ14 | PC7/UB/A23/CS0#/MTIOC3A/MTCLKB/TMO2/TOC0/PO31/CACREF/TXD8/SMOSI8/SSDA8/MISOA-A/ET0_COL/TXD10/SMOSI10/SSDA10/IRQ14 |
| 46 | H8 | PC6/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/PO30/RXD8/SMISO8/SSCL8/MOSIA/ET_ETXD3/IRQ13 | PC6/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/TIC0/PO30/RXD8/SMISO8/SSCL8/MOSIA-A/ET0_ETXD3/RXD10/SMISO10/SSCL10/IRQ13/(D2[A2/D2])*1 |
| 47 | K8 | PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/PO29/SCK8/RSPCKA/ET_ETXD2 | PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/PO29/SCK8/RSPCKA-A/ET0_ETXD2/SCK10/(D3[A3/D3])*1 |
| 48 | J8 | PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0/ET_TX_CLK | PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0-A/ET0_TX_CLK/CTS10#/RTS10#/SS10# |
| 49 | K9 | PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/IETXD/ET_TX_ER | PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER |
| 50 | K10 | PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3/IERXD/ET_RX_DV | PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ET0_RX_DV |
| 51 | J10 | PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2/ET_ERXD2/IRQ12 | PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2-A/ET0_ERXD2/IRQ12 |
| 52 | J9 | PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1/ET_ERXD3/IRQ14 | PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14 |
| 53 | H10 | PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9/ET_CRS/RMII_CRS_DV | PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9/ET0_CRS/RMII0_CRS_DV/TXD11/SMOSI11/SSDA11/SDSI_D1-B |
| 54 | H9 | PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9/ET_ETXD1/RMII_TXD1 | PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9/ET0_ETXD1/RMII0_TXD1/RXD11/SMISO11/SSCL11/SDSI_D0-B |
| 55 | G7 | PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE1#/SCK9/ET_ETXD0/RMII_TXD0 | PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/SCK9/ET0_ETXD0/RMII0_TXD0/SCK11/SDSI_CLK-B/(LCD_CLK-B)*1 |
| 56 | G8 | PB4/A12/TIOCA4/PO28/CTS9#/RTS9#/SS9#/ET_TX_EN/RMII_TXD_EN | PB4/A12/TIOCA4/PO28/CTS9#/RTS9#/SS9#/ET0_TX_EN/RMII0_TXD_EN/CTS11#/RTS11#/SS11#/SDSI_CMD-B/(LCD_TCON0-B)*1 |
| 57 | F6 | PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE3#/SCK6/ET_RX_ER/RMII_RX_ER | PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/SCK6/ET0_RX_ER/RMII0_RX_ER/SDSI_D3-B/(LCD_TCON1-B)*1 |
| 58 | F7 | PB2/A10/TIOCC3/TCLKC/PO26/CTS6#/RTS6#/SS6#/ET_RX_CLK/REF50CK | PB2/A10/TIOCC3/TCLKC/PO26/CTS6#/RTS6/#SS6#/ET0_RX_CLK/REF50CK0/SDSI_D2-B/(LCD_TCON2-B)*/ |
| 59 | G9 | PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD6/SMOSI6/SSDA6/ET_ERXD0/RMII_RXD0/IRQ4-DS | PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD6/SMOSI6/SSDA6/ET0_ERXD0/RMII0_RXD0/IRQ4-DS/(LCD_TCON3-B)*1 |
| 60 | G10 | VCC | VCC |

| 100 ピン LFQFP | 100 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 61 | F8 | PB0/A8/MTIC5W/TIOCA3/PO24/RXD6/SMISO6/SSCL6/RSPCKA/ET_ERXD1/RMII_RXD1/IRQ12 | PB0/A8/MTIC5W/TIOCA3/PO24/RXD6/SMISO6/SSCL6/ET0_ERXD1/RMII0_RXD1/IRQ12/(LCD_DATA0-B)*1 |
| 62 | F10 | VSS | VSS |
| 63 | F9 | PA7/A7/TIOCB2/PO23/MISOA/ET_WOL | PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL/(LCD_DATA1-B)*1 |
| 64 | E7 | PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE2#/CTS5#/RTS5#/SS5#/MOSIA/ET_EXOUT | PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE10#/CTS5#/RTS5#/SS5#/MOSIA-B/ET0_EXOUT/(LCD_DATA2-B)*1 |
| 65 | E9 | PA5/A5/TIOCB1/PO21/RSPCKA/ET_LINKSTA | PA5/A5/MTIOC6B/TIOCB1/PO21/RSPCKA-B/ET0_LINKSTA/(LCD_DATA3-B)*1 |
| 66 | E8 | PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/TXD5/SMOSI5/SSDA5/SSLA0/ET_MDC/IRQ5-DS | PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ET0_MDC/IRQ5-DS/(LCD_DATA4-B)*1 |
| 67 | E10 | PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/RXD5/SMISO5/SSCL5/ET_MDIO/IRQ6-DS | PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/RXD5/SMISO5/SSCL5/ET0_MDIO/IRQ6-DS/(LCD_DATA5-B)*1 |
| 68 | E6 | PA2/A2/PO18/RXD5/SMISO5/SSCL5/SSLA3 | PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/SSCL5/SSLA3-B/(LCD_DATA6-B)*1 |
| 69 | D9 | PA1/A1/MTIOC0B/MTCLKC/TIOCB0/PO17/SCK5/SSLA2/ET_WOL/IRQ11 | PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/PO17/SCK5/SSLA2-B/ET0_WOL/IRQ11/(LCD_DATA7-B)*1 |
| 70 | D10 | PA0/A0/BC0#/MTIOC4A/TIOCA0/PO16/SSLA1/ET_TX_EN/RMII_TXD_EN | PA0/A0/BC0#/MTIOC4A/MTIOC6D/TIOCA0/CACREF/PO16/SSLA1-B/ET0_TX_EN/RMII0_TXD_EN/(LCD_DATA8-B)*1 |
| 71 | D8 | PE7/D15[A15/D15]/MISOB/IRQ7/AN5 | PE7/D15[A15/D15]/MTIOC6A/TOC1/MISOB-B/MMC_RES#-B/SDHI_WP-B/IRQ7/AN105/(D7[A7/D7]/ LCD_DATA9-B)*1 |
| 72 | D7 | PE6/D14[A14/D14]/MOSIB/IRQ6/AN4 | PE6/D14[A14/D14]/MTIOC6C/TIC1/MOSIB-B/MMC_CD-B/SDHI_CD-B/IRQ6/AN104/(D6[A6/D6]/ SDHI_CD/LCD_DATA10-B)*1 |
| 73 | C9 | PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/RSPCKB/ET_RX_CLK/REF50CK/IRQ5/AN3 | PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ET0_RX_CLK/REF50CK0/RSPCKB-B/IRQ5/AN103/(D5[A5/D5]/ LCD_DATA11-B)*1 |
| 74 | C10 | PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/PO28/SSLB0/ET_ERXD2/AN2 | PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/AN102/(D4[A4/D4]/ LCD_DATA12-B)*1 |
| 75 | B10 | PE3/D11[A11/D11]/MTIOC4B/PO26/POE8#/CTS12#/RTS12#/SS12#/MISOB/ET_ERXD3/AN1 | PE3/D11[A11/D11]/MTIOC4B/PO26/POE8#/TOC3/CTS12#/RTS12#/SS12#/ET0_ERXD3/MMC_D7-B/AN101/(D3[A3/D3]/ LCD_DATA13-B)*1 |
| 76 | A10 | PE2/D10[A10/D10]/MTIOC4A/PO23/RXD12/SMISO12/SSCL12/RXDX12/SSLB3/MOSIB/IRQ7-DS/AN0 | PE2/D10[A10/D10]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXDX12/SSLB3-B/MMC_D6-B/IRQ7-DS/AN100/(D2[A2/D2]/ LCD_DATA14-B)*1 |

| 100 ピン LFQFP | 100 ピン TFLGA | RX63N | RX65N |
|---|---|---|---|
| 77 | A9 | PE1/D9[A9/D9]/MTIOC4C/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2/RSPCKB/ANEX1 | PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/ANEX1/(D1[A1/D1]/ LCD_DATA15-B)*1 |
| 78 | A8 | PE0/D8[A8/D8]/SCK12/SSLB1/ANEX0 | PE0/D8[A8/D8]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/ANEX0/(D0[A0/D0]/ LCD_DATA16-B)*1 |
| 79 | B9 | PD7/D7[A7/D7]/MTIC5U/POE0#/IRQ7/AN7 | PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/MMC_D1-B/SDHI_D1-B/QIO1-B/QMI-B/IRQ7/AN107/(SSLC3-A/LCD_DATA17-B)*1 |
| 80 | B8 | PD6/D6[A6/D6]/MTIC5V/POE1#/IRQ6/AN6 | PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2/MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/IRQ6/AN106/(SSLC2-A/LCD_DATA18-B)*1 |
| 81 | C8 | PD5/D5[A5/D5]/MTIC5W/POE2#/IRQ5/AN013 | PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1/MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/IRQ5/AN113/(SSLC1-A/LCD_DATA19-B)*1 |
| 82 | A7 | PD4/D4[A4/D4]/POE3#/IRQ4/AN012 | PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0/MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/AN112/(SSLC0-A/LCD_DATA20-B)*1 |
| 83 | B7 | PD3/D3[A3/D3]/POE8#/IRQ3/AN011 | PD3/D3[A3/D3]/MTIOC8D/POE8#/TOC2/RSPCKC/MMC_D3-B/SDHI_D3-B/QIO3-B/IRQ3/AN111/(RSPCKC-A/LCD_DATA21-B)*1 |
| 84 | C7 | PD2/D2[A2/D2]/MTIOC4D/CRX0/IRQ2/AN010 | PD2/D2[A2/D2]/MTIOC4D/TIC2/CRX0/MISOC/MMC_D2-B/SDHI_D2-B/QIO2-B/IRQ2/AN110/(MISOC-A/LCD_DATA22-B)*1 |
| 85 | B6 | PD1/D1[A1/D1]/MTIOC4B/CTX0/IRQ1/AN009 | PD1/D1[A1/D1]/MTIOC4B/POE0#/CTX0/MOSIC/IRQ1/AN109/(MOSIC-A/LCD_DATA23-B)*1 |
| 86 | A6 | PD0/D0[A0/D0]/IRQ0/AN008 | PD0/D0[A0/D0]/POE4#/IRQ0/AN108/(LCD_EXTCLK-B)*1 |
| 87 | C6 | P47/IRQ15-DS/AN007 | P47/IRQ15-DS/AN007 |
| 88 | D6 | P46/IRQ14-DS/AN006 | P46/IRQ14-DS/AN006 |
| 89 | D5 | P45/IRQ13-DS/AN005 | P45/IRQ13-DS/AN005 |
| 90 | B5 | P44/IRQ12-DS/AN004 | P44/IRQ12-DS/AN004 |
| 91 | A5 | P43/IRQ11-DS/AN003 | P43/IRQ11-DS/AN003 |
| 92 | C5 | P42/IRQ10-DS/AN002 | P42/IRQ10-DS/AN002 |
| 93 | E5 | P41/IRQ9-DS/AN001 | P41/IRQ9-DS/AN001 |
| 94 | A4 | VREFL0 | VREFL0 |
| 95 | B4 | P40/IRQ8-DS/AN000 | P40/IRQ8-DS/AN000 |
| 96 | C4 | VREFH0 | VREFH0 |
| 97 | B3 | AVCC0 | AVCC0 |
| 98 | A3 | P07/IRQ15/ADTRG0# | P07/IRQ15/ADTRG0# |
| 99 | B2 | AVSS0 | AVSS0 |
| 100 | A1 | P05/IRQ13/DA1 | P05/IRQ13/DA1 |

*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

## 3.5　64 ピンパッケージ(RX631：TFLGA, RX651：TFBGA)

表 3.5 に 64 ピンパッケージ端子機能の比較(RX631 : TFLGA, RX651 : TFBGA)を示します。 なお、RX63N グループ、RX65N グループに 64 ピンパッケージはありません。

表 3.5　64 ピンパッケージ端子機能の比較(RX631：TFLGA, RX651：TFBGA)

| 64 ピン | RX631 (64 ピン TFLGA) | RX651 (64 ピン TFBGA) |
|---|---|---|
| A1 | P05/IRQ13/DA1 | AVCC1 |
| A2 | AVCC0 | AVSS0 |
| A3 | VREFH0 | VREFH0 |
| A4 | VREFL0 | VREFL0 |
| A5 | VREFH | PD2/MTIOC4D/TIC2/QIO2-B/SDHI_D2-B/IRQ2/AN110 |
| A6 | VREFL | PD7/MTIC5U/POE0#/QMI-B/QIO1-B/SDHI_D1-B/IRQ7/AN107 |
| A7 | PE2/MTIOC4A/PO23/RXD12/SMISO12/SSCL12/RXDX12/SSLB3/MOSIB/IRQ7-DS/AN010 | PE0/MTIOC3D/SCK12/ANEX0 |
| A8 | PE3/MTIOC4B/PO26/POE8#/CTS12#/RTS12#/SS12#/MISOB/AN011 | PE2/MTIOC4A/TIC3/RXD12/SSCL12/RXDX12/IRQ7-DS |
| B1 | VCL | EMLE |
| B2 | AVSS0 | AVSS1 |
| B3 | P40/IRQ8-DS/AN000 | AVCC0 |
| B4 | P42/IRQ10-DS/AN002 | P42/IRQ10-DS/AN002 |
| B5 | P44/IRQ12-DS/AN004 | PD3/MTIOC8D/TOC2/POE8#/QIO3-B/SDHI_D3-B/IRQ3/AN111 |
| B6 | P46/IRQ14-DS/AN006 | PD6/MTIC5V/MTIOC8A/POE4#/QMO-B/QIO0-B/SDHI_D0-B/IRQ6/AN106 |
| B7 | PE1/MTIOC4C/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2/RSPCKB/AN009 | PE1/MTIOC4C/MTIOC3B/TXD12/SSDA12/TXDX12/SIOX12/ANEX1 |
| B8 | PE4/MTIOC4D/MTIOC1A/PO28/SSLB0/AN012 | PE6/MTIOC6C/TIC1/SDHI_CD/IRQ6 |
| C1 | XCIN | VCL |
| C2 | MD/FINED | VBATT |
| C3 | EMLE | MD/FINED |
| C4 | P41/IRQ9-DS/AN001 | P41/IRQ9-DS/AN001 |
| C5 | P43/IRQ11-DS/AN003 | PD4/MTIOC8B/POE11#/QSSL-B/SDHI_CMD-B/IRQ4/AN112 |
| C6 | PE0/SCK12/SSLB1/AN008 | PD5/MTIC5W/MTIOC8C/POE10#/QSPCLK-B/SDHI_CLK-B/IRQ5/AN113 |
| C7 | PE5/MTIOC4C/MTIOC2B/RSPCKB/IRQ5/AN013 | PA1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/SCK5/IRQ11 |
| C8 | PA0/MTIOC4A/TIOCA0/PO16/SSLA1 | PE7/MTIOC6A/TOC1/SDHI_WP/IRQ7 |
| D1 | XCOUT | XCIN |
| D2 | RES# | XCOUT |
| D3 | TCK/FINEC/P27/MTIOC2B/TMCI3/SCK1/RSPCKB | RES# |
| D4 | P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/CTS1#/RTS1#/SS1#/CTX1/USB0_DPUPE/USB0_OVRCURA/IRQ4 | P40/IRQ8-DS/AN000 |
| D5 | PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE2#/CTS5#/RTS5#/SS5#/MOSIA | P43/IRQ11-DS/AN003 |

| 64 ピン | RX631 (64 ピン TFLGA) | RX651 (64 ピン TFBGA) |
|---|---|---|
| D6 | PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/TXD5/SMOSI5/SSDA5/SSLA0/IRQ5-DS | PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/POE10#/CTS5#/RTS5#/SS5# |
| D7 | PA1/MTIOC0B/MTCLKC/TIOCB0/PO17/SCK5/SSLA2/SCL2/IRQ11 | PA2/MTIOC7A/RXD5/SMISO5/SSCL5 |
| D8 | PA3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/RXD5/SMISO5/SSCL5/SDA2/IRQ6-DS | PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/TXD5/SMOSI5/SSDA5/IRQ5-DS |
| E1 | VSS | XTAL/P37 |
| E2 | VBATT | VSS |
| E3 | TDI/P30/MTIOC4B/TMRI3/POE8#/RTCIC0/RXD1/SMISO1/SSCL1/MISOB/USB0_DRPD/IRQ0-DS | TRST#/P34/MTIOC0A/TMCI3/POE10#/IRQ4 |
| E4 | TMS/P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/RTCOUT/TXD1/SMOSI1/SSDA1/MOSIA/SCL2-DS/IERXD/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0# | P13/MTIOC0B/TIOCA5/TMO3/TXD2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1# |
| E5 | PC4/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/SCK5/SSLA0/USB0_DPRPD | BSCANP |
| E6 | VCC | PA7/TIOCB2 |
| E7 | VSS | VCC |
| E8 | PB0/MTIC5W/TIOCA3/PO24/RXD6/SMISO6/SSCL6/RSPCKA/IRQ12 | VSS |
| F1 | VCC | EXTAL/P36 |
| F2 | P35/NMI | VCC |
| F3 | P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/USB0_DPUPE/IRQ1-DS | UPSEL/P35/NMI |
| F4 | PC5/MTIOC3B/MTCLKD/TMRI2/PO29/RSPCKA/USB0_ID | P12/TMCI1/RXD2/SSCL2/SCL0[FM+]/IRQ2 |
| F5 | P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/RXD1/SMISO1/SSCL1/CRX1-DS/USB1_DPUPE/IRQ5 | P53 |
| F6 | PB1/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD6/SMOSI6/SSDA6/IRQ4-DS | PB7/MTIOC3B/TIOCB5/TXD9/SSDA9/SSDA11/TXD11 |
| F7 | PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE1#/SCK9 | PB6/MTIOC3D/TIOCA5/RXD9/SSCL9/SSCL11/RXD11 |
| F8 | PB3/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE3#/SCK6 | PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/POE4#/SCK9/SCK11 |
| G1 | EXTAL/P36 | TCK/P27/MTIOC2B/TMCI3/SCK1/RSPCKB-A |
| G2 | TDO/P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/MOSIB/USB0_VBUSEN | TMS/P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS |
| G3 | VCC_USB | TDI/P30/MTIOC4B/TMRI3/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS |
| G4 | VSS_USB | VCC_USB |
| G5 | VCC_USB | VSS_USB |
| G6 | PC6/MTIOC3C/MTCLKA/TMCI2/PO30/MOSIA/USB0_EXICEN/IRQ13 | UB/PC7/MTIOC3A/MTCLKB/TMO2/TOC0/CACREF/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/IRQ14 |
| G7 | PC3/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/SDA2/IETXD | PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/SCK10/RSPCKA-A |
| G8 | PB6/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9 | PC0/MTIOC3C/TCLKC/SSLA1-A/IRQ14 |
| H1 | XTAL/P37 | TDO/P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/MOSIB-A |

| 64 ピン | RX631 (64 ピン TFLGA) | RX651 (64 ピン TFBGA) |
|---|---|---|
| H2 | TRST#/P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/TMO1/POE8#/SCK1/MISOA/SDA2-DS/IETXD/USB1_VBUS/IRQ7 | P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/POE8#/SCK1/TXD3/SSDA3/SDA2-DS/IRQ7/ADTRG1# |
| H3 | USB0_DM | P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/RTCOUT/TXD1/SMOSI1/SSDA1/RXD3/SSCL3/SCL2-DS/USB0_VBUS/IRQ6/ADTRG0# |
| H4 | USB0_DP | USB0_DM |
| H5 | USB1_DM | USB0_DP |
| H6 | USB1_DP | PC6/MTIOC3C/MTCLKA/TMCI2/TIC0/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/IRQ13 |
| H7 | PC2/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3/SCL2/IERXD | PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A |
| H8 | PB7/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9 | PC1/MTIOC3A/TCLKD/SSLA2-A/IRQ12 |

## 3.6　64 ピンパッケージ(RX631：LQFP, RX651：LFQFP)

表 3.6 に 64 ピンパッケージ端子機能の比較(RX631：LQFP, RX651：LFQFP)を示します。なお、RX63N グループ、RX65N グループに 64 ピンパッケージはありません。

表 3.6　64 ピンパッケージ端子機能の比較(RX631：LQFP, RX651：LFQFP)

| 64 ピン | RX631 (64 ピン LQFP) | RX651 (64 ピン LFQFP) |
|---|---|---|
| 1 | EMLE | AVCC1 |
| 2 | VCL | EMLE |
| 3 | MD/FINED | AVSS1 |
| 4 | XCIN | VCL |
| 5 | XCOUT | VBATT |
| 6 | RES# | MD/FINED |
| 7 | XTAL/P37 | XCIN |
| 8 | VSS | XCOUT |
| 9 | EXTAL/P36 | RES# |
| 10 | VCC | XTAL/P37 |
| 11 | P35/NMI | VSS |
| 12 | VBATT | EXTAL/P36 |
| 13 | P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/USB0_DPUPE/IRQ1-DS | VCC |
| 14 | TDI/P30/MTIOC4B/TMRI3/PO8/POE8#/RTCIC0/RXD1/SMISO1/SSCL1/MISOB/USB0_DRPD/IRQ0-DS | UPSEL/P35/NMI |
| 15 | TCK/FINEC/P27/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB | TRST#/P34/MTIOC0A/TMCI3/POE10#/IRQ4 |
| 16 | TDO/P26/MTIOC2A/TMO1/PO6/TXD1/SMOSI1/SSDA1/MOSIB/USB0_VBUSEN | TDI/P30/MTIOC4B/TMRI3/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS |
| 17 | TRST#/P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/MISOA/SDA2-DS/IETXD/IRQ7 | TMS/P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS |
| 18 | TMS/P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/SMOSI1/SSDA1/MOSIA/SCL2-DS/IERXD/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0# | TDO/P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/MOSIB-A |
| 19 | P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SMISO1/SSCL1/CRX1-DS/IRQ5 | TCK/P27/MTIOC2B/TMCI3/SCK1/RSPCKB-A |
| 20 | P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_DPUPE/USB0_OVRCURA/IRQ4 | P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/POE8#/SCK1/TXD3/SSDA3/SDA2-DS/IRQ7/ADTRG1# |
| 21 | VCC_USB | P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/RTCOUT/TXD1/SMOSI1/SSDA1/RXD3/SSCL3/SCL2-DS/USB0_VBUS/IRQ6/ADTRG0# |
| 22 | USB0_DM | P13/MTIOC0B/TIOCA5/TMO3/TXD2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1# |
| 23 | USB0_DP | P12/TMCI1/RXD2/SSCL2/SCL0[FM+]/IRQ2 |
| 24 | VSS_USB | VCC_USB |
| 25 | P55/MTIOC4D/TMO3/CRX1/IRQ10 | USB0_DM |
| 26 | P54/MTIOC4B/TMCI1/CTX1 | USB0_DP |

| 64 ピン | RX631 (64 ピン LQFP) | RX651 (64 ピン LFQFP) |
|---|---|---|
| 27 | PC7/MTIOC3A/MTCLKB/TMO2/PO31/TXD8/SMOSI8/SSDA8/MISOA/IRQ14 | VSS_USB |
| 28 | PC6/MTIOC3C/MTCLKA/TMCI2/PO30/RXD8/SMISO8/SSCL8/MOSIA/USB0_EXICEN/IRQ13 | P53 |
| 29 | PC5/MTIOC3B/MTCLKD/TMRI2/PO29/SCK8/RSPCKA/USB0_ID | UB/PC7/MTIOC3A/MTCLKB/TMO2/TOC0/CACREF/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/IRQ14 |
| 30 | PC4/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0/USB0_DPRPD | PC6/MTIOC3C/MTCLKA/TMCI2/TIC0/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/IRQ13 |
| 31 | PC3/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/IETXD | PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/SCK10/RSPCKA-A |
| 32 | PC2/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3/IERXD | PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A |
| 33 | PB7/PC1/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9 | PC1/MTIOC3A/TCLKD/SSLA2-A/IRQ12 |
| 34 | PB6/PC0/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9 | PC0/MTIOC3C/TCLKC/SSLA1-A/IRQ14 |
| 35 | PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE1#/SCK9 | PB7/MTIOC3B/TIOCB5/TXD9/SSDA9/SSDA11/TXD11 |
| 36 | PB3/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE3#/SCK6 | PB6/MTIOC3D/TIOCA5/RXD9/SSCL9/SSCL11/RXD11 |
| 37 | PB1/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD6/SMOSI6/SSDA6/IRQ4-DS | PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/POE4#/SCK9/SCK11 |
| 38 | VCC | VCC |
| 39 | PB0/MTIC5W/TIOCA3/PO24/RXD6/SMISO6/SSCL6/RSPCKA/IRQ12 | VSS |
| 40 | VSS | PA7/TIOCB2 |
| 41 | PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE2#/CTS5#/RTS5#/SS5#/MOSIA | PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/POE10#/CTS5#/RTS5#/SS5# |
| 42 | PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/TXD5/SMOSI5/SSDA5/SSLA0/IRQ5-DS | PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/TXD5/SMOSI5/SSDA5/IRQ5-DS |
| 43 | PA3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/RXD5/SMISO5/SSCL5/IRQ6-DS | PA2/MTIOC7A/RXD5/SMISO5/SSCL5 |
| 44 | PA1/MTIOC0B/MTCLKC/TIOCB0/PO17/SCK5/SSLA2/IRQ11 | PA1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/SCK5/IRQ11 |
| 45 | PA0/MTIOC4A/TIOCA0/PO16/SSLA1 | PE7/MTIOC6A/TOC1/SDHI_WP/IRQ7 |
| 46 | PE5/MTIOC4C/MTIOC2B/RSPCKB/IRQ5/AN013 | PE6/MTIOC6C/TIC1/SDHI_CD/IRQ6 |
| 47 | PE4/MTIOC4D/MTIOC1A/PO28/SSLB0/AN012 | PE2/MTIOC4A/TIC3/RXD12/SSCL12/RXDX12/IRQ7-DS |
| 48 | PE3/MTIOC4B/PO26/POE8#/CTS12#/RTS12#/SS12#/MISOB/AN011 | PE1/MTIOC4C/MTIOC3B/TXD12/SSDA12/TXDX12/SIOX12/ANEX1 |
| 49 | PE2/MTIOC4A/PO23/RXD12/SMISO12/SSCL12/RXDX12/SSLB3/MOSIB/IRQ7-DS/AN010 | PE0/MTIOC3D/SCK12/ANEX0 |
| 50 | PE1/MTIOC4C/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2/RSPCKB/AN009 | PD7/MTIC5U/POE0#/QMI-B/QIO1-B/SDHI_D1-B/IRQ7/AN107 |
| 51 | PE0/SCK12/SSLB1/AN008 | PD6/MTIC5V/MTIOC8A/POE4#/QMO-B/QIO0-B/SDHI_D0-B/IRQ6/AN106 |

| 64 ピン | RX631 (64 ピン LQFP) | RX651 (64 ピン LFQFP) |
|---|---|---|
| 52 | VREFL | PD5/MTIC5W/MTIOC8C/POE10#/QSPCLK-B/SDHI_CLK-B/IRQ5/AN113 |
| 53 | P46/IRQ14-DS/AN006 | PD4/MTIOC8B/POE11#/QSSL-B/SDHI_CMD-B/IRQ4/AN112 |
| 54 | VREFH | PD3/MTIOC8D/TOC2/POE8#/QIO3-B/SDHI_D3-B/IRQ3/AN111 |
| 55 | P44/IRQ12-DS/AN004 | PD2/MTIOC4D/TIC2/QIO2-B/SDHI_D2-B/IRQ2/AN110 |
| 56 | P43/IRQ11-DS/AN003 | P43/IRQ11-DS/AN003 |
| 57 | P42/IRQ10-DS/AN002 | P42/IRQ10-DS/AN002 |
| 58 | P41/IRQ9-DS/AN001 | P41/IRQ9-DS/AN001 |
| 59 | VREFL0 | VREFL0 |
| 60 | P40/IRQ8-DS/AN000 | P40/IRQ8-DS/AN000 |
| 61 | VREFH0 | VREFH0 |
| 62 | AVCC0 | AVCC0 |
| 63 | P05/IRQ13/DA1 | AVSS0 |
| 64 | AVSS0 | P05/IRQ13/DA1 |

# 4.　移行の際の留意点

## 4.1　端子設計の留意点

### 4.1.1　VCL 端子(外付け容量)

RX65N グループの VCL 端子に接続する内部電源安定用の平滑コンデンサは 0.22μF の容量を使用してください。

### 4.1.2　外部クロックを入力する方法

RX63N グループでは、外部クロックを入力する際、EXTAL 端子へ入力するクロックの逆相を XTAL 端子に入力することを許可していました。しかし RX65N グループは許可していませんので、設計の際は注意してください。

### 4.1.3　USB DP/DM のプルアップ抵抗/プルダウン抵抗内蔵

RX65N グループでは、DP/DM のプルダウン抵抗/プルダウン抵抗が内蔵されています。そのため RX63N とは外部接続回路が異なります。

外部接続回路の詳細につきましては、「5 参考ドキュメント」の RX65N グループ、RX651 グループ　ユーザーズマニュアルハードウェア編を参照してください。

## 4.2　機能設定の留意点

### 4.2.1　セルフプログラミングでオプション設定メモリを変更する方法

RX65N グループでは、セルフプログラミングでオプション設定メモリを変更する場合、コンフィギュレーション設定コマンドで、オプション設定メモリのコンフィギュレーション設定領域に対するプログラムを行います。

コンフィギュレーション設定コマンドの詳細につきましては、「5 参考ドキュメント」の RX65N グループ、RX651 グループ フラッシュメモリ　ユーザーズマニュアル　ハードウェア　インタフェース編を参照してください。

### 4.2.2　フラッシュメモリのアクセスウェイト数の設定

RX65N グループでは、MCU のシステムクロック(ICLK)の周波数によって、フラッシュメモリへのアクセスウェイト数を変更する必要があります。設定レジスタは ROMWT レジスタです。

表 4.1 に ICLK 周波数におけるフラッシュメモリへのアクセスウェイト数を示します。

表 4.1　ICLK 周波数におけるフラッシュメモリへのアクセスウェイト数

| | ICLK≦50MHz | 50MHz<ICLK≦100MHz | 100MHz<ICLK≦120MHz |
|---|---|---|---|
| ウェイト数 | 0～2 | 1 または 2 | 2 |

レジスタの設定値および仕様の詳細につきましては、「5 参考ドキュメント」の RX65N グループ、RX651 グループ　ユーザーズマニュアルハードウェア編を参照してください。

### 4.2.3　選択型割り込み

RX65N グループでは選択型割り込み機能が追加されています。割り込みベクタ番号 128～255 には、複数の周辺モジュールの割り込み要因から任意の 1 つを選択して割り当てることができます。

選択割り込み機能の詳細につきましては、「5 参考ドキュメント」の RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編を参照してください。

### 4.2.4　ユーザブートモード

RX63N グループには UB コード A と UB コード B およびユーザブートモードが存在しますが、RX65N グループには存在しません。

RX65N グループでは、スタートアッププログラム保護機能を使用するとユーザブートモードの代わりに任意のインタフェースでフラッシュメモリのユーザ領域のプログラム/イレーズが可能です。詳細は「5 参考ドキュメント」の RX65N グループ、RX651 グループ フラッシュメモリ ユーザーズマニュアル ハードウェアインタフェース編の「7.3 スタートアッププログラム保護機能」を参照してください。

### 4.2.5　FCU RAM へのファームウェア転送

RX63N グループでは FCU コマンドを使用するためには、FCU RAM に FCU 用のファームウェアを格納する必要がありましたが、RX65N グループでは本処理は必要ありません。

### 4.2.6　フラッシュメモリのコマンド使用方法

RX63N グループでは、FCU に FCU コマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。RX65N グループでは、FACI コマンド発行領域に FACI コマンドを設定することにより、FCU を制御してフラッシュメモリのプログラム/イレーズ等を行います。

表 4.2 に FCU コマンドと FACI コマンドの仕様比較を示します。

表 4.2　FCU コマンドと FACI コマンドの仕様比較

| 項目 | FCU コマンド(RX63N) | FACI コマンド(RX65N) |
|---|---|---|
| コマンド発行領域 | • P/E 用アドレス<br>(00E0 0000h～00FF FFFFh) | • FACI コマンド発行領域<br>(007E 0000h) |
| 使用可能コマンド | • P/E ノーマルモード移行<br>• ステータスリードモード移行<br>• ロックビットリードモード移行<br>• 周辺クロック通知<br>• プログラム<br>• ブロックイレーズ<br>• P/E サスペンド<br>• P/E レジューム<br>• ステータスレジスタクリア<br>• ロックビットリード 2<br>• ロックビットプログラム<br>• ブランクチェック | • プログラム<br>• ブロックイレーズ<br>• マルチブロックイレーズ<br>• P/E サスペンド<br>• P/E レジューム<br>• ステータスクリア<br>• 強制終了<br>• ブランクチェック<br>• コンフィギュレーション設定 |

### 4.2.7　フラッシュアクセスウィンドウ設定レジスタ(FAW)

RX65N グループでは、フラッシュアクセスウィンドウ設定レジスタ(FAW)のアクセスウィンドウプロテクトビット(FSPR)を、いったん“0”に設定すると“1”に戻すことができません。

詳細につきましては、「5 参考ドキュメント」の RX65N グループ、RX651 グループ　ユーザーズマニュアル ハードウェア編を参照してください。

## 5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX63N グループ、RX631 グループ ユーザーズマニュアル ハードウェア編 Rev.1.80
(R01UH0041JJ0180)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編 Rev.2.30
(R01UH0590JJ0230)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX65N グループ、RX651 グループ フラッシュメモリ ユーザーズマニュアル ハードウェアインタフェース編 Rev.2.10(R01UH0602JJ0210)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

アプリケーションノート

RX ファミリ間の移行設計ガイド パッケージ外形の相違点
(R01AN4591JJ)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース
(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

## テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A104A/J
- TN-RX*-A108A/J
- TN-RX*-A116A/J
- TN-RX*-A120A/J
- TN-RX*-A138A/J

## 改訂記録

| Rev. | 発行日 | 改訂内容 | |
|---|---|---|---|
| | | ページ | ポイント |
| 0.40 | 2015.09.17 | — | 初版発行 |
| 0.50 | 2016.02.25 | | UMHRev0.4 から Rev0.5 の変更に伴う改訂 |
| | | 4 | (1)ブートモード(FINE インタフェース)の追加 |
| | | 11 | (2)ビット名の変更(MSTPA0,MSTPA1) |
| | | 21 | (3)DTC モードレジスタ A の IR2C ビットの削除 |
| | | 61 | (4)データサイズ 16 ビットの仕様を削除 |
| | | 66 | (5)コンペア機能使用時のリングバッファ機能削除 |
| | | 68 | (6)A/D サンプリングステートレジスタのチャネル数変更 |
| | | 69 | (7)A/D データ格納バッファレジスタ(ADBUF)、A/D データ格納バッファイネーブルレジスタ(ADBUFEN)、A/D データ格納バッファポインタレジスタ(ADBUFPTR)の削除 |
| | | 71 | (8)温度センサ校正データレジスタの追加<br>(9)温度センサ校正データレジスタの追加に伴い、表 2.50 温度センサ仕様の概要比較を削除 |
| | | 74 | (10)AFU 削除に伴い、キャッシュ、リードサイクル項目の内容を変更 |
| | | 75 | (11) オンボードプログラミング項目にブートモード(FINE インタフェース)を追加 |
| | | 77 | (12)レジスタ名の変更(FSUACR)<br>(13)ユニーク ID レジスタ n の追加 |
| | | | 誤記による改訂 |
| | | 55 | (14)CAN モジュールの追加 |
| | | 61 | (15)32 ビット多項式の修正<br>(16)レジスタの追加(CRCDIR) |
| | | 68 | (17)レジスタ名の修正(ADGCEXCR)<br>(18)レジスタの追加(ADGCTRGR) |
| | | 74 | (19)プログラム/イレーズ方式項目の単語(データフラッシュメモリ)を削除 |
| 0.51 | 2016.04.30 | | 改訂内容 |
| | | 1 | (1)タイトルのグループおよび目次を修正 |
| | | 5 | (2) オプション機能選択レジスタ 0 の IWDT リセット割り込み要求選択ビット(OFS0. IWDTRSTIRQS)の追加<br>(3) オプション機能選択レジスタ 0 の WDT リセット割り込み要求選択ビット(OFS0. WDTRSTIRQS)の追加 |
| | | 7 | (4)電源検出レベル選択レジスタの電圧検知 1 レベル選択ビット(LVDLVLR. LVD1LVL[3:0])、電圧検知 2 レベル選択ビット(LVDLVLR. LVD2LVL[3:0])の追加<br>(5)電圧監視 1 回路制御レジスタ 0 のサンプリングクロック選択ビット(LVD1CR0. LVD1FSAMP[1:0])の追加<br>(6)電圧監視 2 回路制御レジスタ 0 のサンプリングクロック選択ビット(LVD2CR0. LVD2FSAMP[1:0])の追加 |
| | | 10 | (7)システムクロックコントロールレジスタ 2 の USB クロック(UCLK)選択ビット(SCKCR2.UCK[3:0])の追加 |
| | | 10 | (8)PLL コントロールレジスタの PLL 入力分周比選択ビット(PLLCR. PLIDIV[1:0])の追加 |
| | | 20 | (9)バスの章を追加 |

| Rev. | 発行日 | 改訂内容 | |
|---|---|---|---|
| | | ページ | ポイント |
| 0.51 | 2016.04.30 | 25 | (10)DMA ブロック転送カウントレジスタ(DMCRB)の追加 |
| | | 26 | (11)EXDMA コントローラの章を追加 |
| | | 30 | (12)DTC ベクタベースレジスタ(DTCVBR)の追加 |
| | | 33 | (13)イベントリンク機能項目の TPU 表記の修正<br>(14)TPU のレジスタ比較削除 |
| | | 35 | (15)割り込み項目の追加 |
| | | 39 | (16)独立ウォッチドッグタイマ(IWDT)の章を追加 |
| | | 42 | (18)FIFO 容量指定レジスタ(FDR)の追加 |
| | | 43 | (19)フロー制御開始 FIFO しきい値設定レジスタの受信 FIFO 格納データ量 PAUSE 送出しきい値ビット(FCFTR.RFDO[2:0])の追加 |
| | | 46 | (20)SOF 出力コンフィグレーションレジスタのトランザクション有効期間切り替えビット(SOFCFG.TRNENSEL)の追加 |
| | | 53 | (21)デバイス n コンフィギュレーションレジスタ(DEVADDn)の追加 |
| | | 54 | (22)拡張シリアルモードの入出力制御機能項目の誤記修正 |
| | | 55 | (23)レシーブレジスタ(RDRH,RDRL)、トランスミットレジスタ(TDRH,TDRL)の追加<br>(24)シリアルモードレジスタのキャラクタレングスビット(SMR.CHR)、コミュニケーションモードビット(SMR.CM)の追加 |
| | | 65 | (25)コントロールレジスタ 2 のバス衝突検出クロック選択ビット(CR2.BCCS[1:0])の追加 |
| | | 72 | (26)CRC データ入力レジスタ(CRCDIR)、CRC データ出力レジスタ(CRCDOR)の表記を変更 |
| | | 73 | (27)A/D コントロールレジスタのダブルトリガ対象チャネル選択ビット(ADCSR.DBLANS[4:0]、グループ B スキャン終了割り込み許可ビット(ADCSR.GBADIE)、ダブルトリガモード選択ビット(ADCSR.DBLE)のビット表記の追加<br>(28) A/D コントロールレジスタのスキャンモード選択ビット(ADCSR.ADCS)のビット内容の追記 |
| | | 80 | (29)A/D 変換値加算/平均回数選択レジスタの加算回数選択ビット(ADADC.ADC)の追加 |
| | | 82 | (30)サスペンド/レジューム機能の追加<br>(31)フラッシュ P/E プロテクトレジスタのフラッシュライトイレーズビット(FWEPROR.FLWE[1:0])のビット内容を追加<br>(32)フラッシュアクセスステータスレジスタ(FASTAT.CMDLK)のコマンドロックフラグの削除<br>(33)フラッシュアクセスエラ割り込み許可レジスタのコマンドロック割り込み許可ビット(FAEINT.CMDLKIE)の削除 |
| | | 84 | (34)端子機能の比較を追加 |
| | | 54 | (35)SCI 受信データフルフラグ(SSR.RDRF)、送信データエンプティ(SSR.TDRE)の削除(TU 対応(TN-RX*-A138A/J)) |
| | | 64 | (36)RSPI 受信バッファフルフラグ(SPSR.SPRF)、送信バッファエンプティフラグ(SPSR.SPTEF)の削除(TU 対応(TN-RX*-A138A/J)) |
| | | 77 | (37)温度センサのレジスタ比較を修正(TU 対応(TN-RX*-A116A/J)) |
| | | 83 | (38)ユニーク ID レジスタの削除(TU 対応(TN-RX*-A116A/J)) |

| Rev. | 発行日 | 改訂内容 | |
|---|---|---|---|
| | | ページ | ポイント |
| 0.80 | 2016.07.08 | | 改訂内容 |
| | | 1 | (1)要旨の改訂 |
| | | 3,17,19 | (2)割り込みコントローラの略称変更 |
| | | 6 | (3)ROM コードプロテクトレジスタ(ROMCODE)の追加 |
| | | 18 | (4)RAM エラー割り込みの追加 |
| | | 19 | (5)RAM エラー割り込みステータスフラグ(RAMST)の追加 |
| | | | (6)RAM エラー割り込み許可ビット(RAMEN)の追加 |
| | | | (7)選択型割り込み A 要求レジスタ k(PIARk)の k の範囲を変更 |
| | | 21 | (8)RX65N 側の内部メインバス 2 に接続されている周辺モジュールに SDSI を追加 |
| | | 23 | (9)バスマスタコードビットの内訳に SDSI を追加 |
| | | 31 | (10)リードスキップ、ライトバックスキップ、シーケンス転送の文章を変更 |
| | | | (11)ディスプレースメント加算項目追加 |
| | | | (12)ライトバックディスエーブルビットのビット名変更 |
| | | 33 | (13)駆動能力制御レジスタ 2(DSCR2)の追加 |
| | | | (14)外部バス制御レジスタ 0(PFBCR0)の ADRHMS ビットの削除 |
| | | 42 | (15)アドレスエラーフラグ(ADE)およびアドレスエラー割り込み許可ビット(ADEIP)の追加 |
| | | | (16)RX65N 側の受信要求リセットビット(RNC)を削除 |
| | | 53 | (17)FIFO に関する項目名称の変更 |
| | | 64 | (18)RSPI ステータスレジスタ(SPSR)のモードフォルトエラーフラグ(MODF)を追加 |
| | | | (19)RSPI データレジスタ(SPDR)の追加 |
| | | | (20)RSPI バイトアクセス設定ビット(SPBYT)の追加 |
| | | 68 | (21)PCLKB:ADCLK 周波数比に変更 |
| | | 68,69,71 | (22)文章の変更(2 重->二重) |
| | | 72 | (23)レジスタ名称の変更(ADDBLDR, ADDBLDRA, ADDBLDRB) |
| | | 75 | (24) A/D 逐次変換時間設定レジスタ(ADSAM)、A/D 逐次変換時間設定プロテクト解除レジスタ(ADSAMPR)の追加 |
| | | 76 | (25)D/A 出力の方式切り替えの内容を変更 |
| | | 81 | (26)D/A 出力禁止レジスタ(DAODISR)の追加 |
| | | 82 | (27)ユニーク ID 項目の追加 |
| | | 85～98 | (28)RX65N 側のレジスタビット(FLWE)名称の変更 |
| | | 99 | (29)  比較表の改訂 |
| | | 100 | (30)表番号の追加(表 4.1) |
| | | | (31)4.2.4～4.2.7 章を追加 |
| 1.00 | 2016.10.01 | | 改訂内容 |
| | | 5 | (1)MDSR のレジスタ名称を変更 |
| | | 7 | (2)RX65N 側のビット名称の訂正(LVDnLVL) |
| | | 34 | (3)設定可能動作の内容変更 |
| | | | (4)イベントリンク機能(入力)の文章訂正 |
| | | | (5)消費電力低減機能の文章訂正 |
| | | 40 | (6)表 2.30 に注意事項追加 |
| | | 50 | (7)調歩同期式モードにデーター致検出項目を追加 |

| Rev. | 発行日 | 改訂内容 | |
|---|---|---|---|
| | | ページ | ポイント |
| 1.00 | 2016.10.01 | 64 | (8)SSL 制御機能の誤記訂正 |
| | | 65 | (9)RX65N 側のモードフォルトエラーフラグ(MODF)の改訂 |
| | | 69 | (10)RX65N 側の変換時間を改訂 |
| | | 73 | (11)A/D 変換クロック選択ビットにビット表記を追加 |
| | | 77 | (12)D/A 出力の方式切り替え項目の削除 |
| | | | (13)D/A 出力アンプ制御レジスタ(DAAMPCR)、D/A 出力禁止レジスタ(DAODISR)の削除 |
| | | 81 | (14)プログラム/イレーズ方式の RX65N 側の文章改訂 |
| | | | (15)TrustedMemory 機能の文章改訂 |
| | | | (16)BGO 機能の文章改訂 |
| | | 82 | (17)その他の機能を改訂 |
| | | | (18)オンボードプログラミングの文章改訂 |
| | | | (19)項目名称の改訂(オフプログラミング->専用パラレルプログラマ・・・) |
| | | | (20)専用パラレルプログラマによるプログラム/イレーズの RX65N 側の文章改訂 |
| | | | (21)ユニーク ID の RX63N 側に文章追加 |
| | | 83 | (22)E2 データフラッシュ P/E 許可レジスタ 1 のレジスタ名称を改訂(DFLWE0 -> DFLWE1) |
| | | 87 | (23)RX65N 側の P83 を改訂 |
| | | 98 | (24)4.2.4 ユーザブートモード追加 |
| 2.00 | 2017.xx.xx | 全ページ | RX65N コードフラッシュ 1.5MB 以上に対応 |
| 2.10 | Apr.01.19 | 1 | 要旨 改訂 |
| | | 4 | 1 RX65N グループと RX63N グループの搭載機能比較 改訂 |
| | | | 1 表 1.1 RX63N/RX65N 搭載機能比較 改訂 |
| | | 6 | 2.1 CPU 追加 |
| | | | 2.1 表 2.1　CPU の概要比較 追加 |
| | | | 2.2 表 2.2　CPU のレジスタ比較追加 |
| | | 8 | 2.3 アドレス空間 追加 |
| | | | 2.3 表 2.5　シングルチップモードのメモリマップ比較 追加 |
| | | 9 | 2.3 表 2.6　内蔵 ROM 有効拡張モードのメモリマップ比較 追加 |
| | | 10 | 2.3 表 2.7　内蔵 ROM 無効拡張モードのメモリマップ比較 追加 |
| | | 11 | 2.4 表 2.8　オプション設定メモリのレジスタ比較 改訂 |
| | | 13 | 2.5 表 2.10 電圧検出回路のレジスタ比較 改訂 |
| | | 14 | 2.6 表 2.11 クロック発生回路仕様の概要比較 改訂 |
| | | 16 | 2.6 表 2.12 クロック発生回路のレジスタ比較 改訂 |
| | | 23 | 2.9 表 2.16 割り込みコントローラ仕様の概要比較 改訂 |
| | | 24 | 2.9 表 2.17 割り込みコントローラのレジスタ比較 改訂 |
| | | 26 | 2.10 表 2.18 バス仕様の概要比較 改訂 |
| | | 28 | 2.10 表 2.20 バスのレジスタ比較 改訂 |
| | | 39 | 2.15 表 2.28　I/O ポート 177 ピン、176 ピンの概要比較 追加 |
| | | | 2.15 表 2.29　I/O ポート 145 ピン、144 ピンの概要比較 追加 |
| | | 40 | 2.15 表 2.30　I/O ポート 100 ピンの概要比較 追加 |
| | | | 2.15 表 2.31　I/O ポート 64 ピンの概要比較 追加 |

| Rev. | 発行日 | 改訂内容 | |
|---|---|---|---|
| | | ページ | ポイント |
| 2.10 | Apr.01.19 | 41 | 2.15 表 2.32　I/O ポートのレジスタ比較 改訂 |
| | | 42 | 2.16 表 2.33　マルチファンクションピンコントローラのレジスタ比較 改訂 |
| | | 44 | 2.18 プログラマブルパルスジェネレータ 追加 |
| | | | 2.18 表 2.35　プログラマブルパルスジェネレータのレジスタ比較 追加 |
| | | 51 | 2.22 ウォッチドッグタイマ 追加 |
| | | | 2.22 表 2.41　ウォッチドッグタイマ仕様の概要比較 追加 |
| | | 52 | 2.22 表 2.42 ウォッチドッグタイマのレジスタ比較 追加 |
| | | 53 | 2.23 表 2.43　独立ウォッチドッグタイマ仕様の概要比較 変更 |
| | | 55 | 2.23 表 2.44 独立ウォッチドッグタイマのレジスタ比較 追加 |
| | | 56 | 2.24 表 2.45 イーサネットコントローラ用 DMA コントローラレジスタ比較 改訂 |
| | | 61 | 2.26 表 2.48　SCIc、SCIg 仕様の概要比較 改訂 |
| | | 63 | 2.26 表 2.49　SCIi 仕様の概要比較 改訂 |
| | | 65 | 2.26 表 2.50　SCId、SCIh 仕様の概要比較 改訂 |
| | | 67 | 2.26 表 2.51　SCI チャネル別仕様比較 改訂 |
| | | 78 | 2.29 表 2.57 シリアルペリフェラルインタフェースレジスタ比較 改訂 |
| | | 82 | 2.32 表 2.61　12 ビット A/D コンバータ仕様の概要比較 改訂 |
| | | 90 | 2.33 表 2.63　D/A コンバータ仕様の概要比較 改訂 |
| | | | 2.33 表 2.64　D/A コンバータレジスタ比較 改訂 |
| | | 91 | 2.34 表 2.65 温度センサのレジスタ比較 改訂 |
| | | 94 | 2.36 表 2.68　フラッシュメモリ(コードフラッシュ)仕様の概要比較 改訂 |
| | | 97 | 2.36 表 2.69 フラッシュメモリのレジスタ比較 改訂 |
| | | 99 | 2.37 パッケージ 追加 |
| | | | 2.37 表 2.70 パッケージ 追加 |
| | | 100 | 3.1 177/176 ピンパッケージ 追加 |
| | | | 3.1 表 3.1 177/176 ピンパッケージ端子機能の比較 追加 |
| | | 107 | 3.2 176 ピンパッケージ 追加 |
| | | | 3.2 表 3.2 176 ピンパッケージ端子機能の比較 追加 |
| | | 126 | 3.5 64 ピンパッケージ(RX631：TFLGA, RX651：TFBGA)追加 |
| | | | 3.5 表 3.5 64 ピンパッケージ端子機能の比較(RX631：TFLGA, RX651：TFBGA) 追加 |
| | | 129 | 3.6 64 ピンパッケージ(RX631：LQFP, RX651：LFQFP) 追加 |
| | | | 3.6 表 3.6 64 ピンパッケージ端子機能の比較(RX631：LQFP, RX651：LFQFP) 追加 |
| | | 133 | 4.2.4 ユーザブートモード 改訂 |
| | | | 4.2.6 表 4.2 FCU コマンドと FACI コマンドの仕様比較 改訂 |
| | | 134 | 4.2.8 ID コードプロテクト機能によるコードフラッシュ領域のイレーズ 削除 |
| | | 135 | 5 参考ドキュメント 改訂 |
| | | 136 | テクニカルアップデートの対応について 改訂 |

# 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

   CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

   電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

   当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

   未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

   リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

   入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、$V_{IL}$（Max.）から $V_{IH}$（Min.）までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、$V_{IL}$（Max.）から $V_{IH}$（Min.）までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

   リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

   型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

# ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

   標準水準：　コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

   高品質水準：輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

   当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1　2017.11)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

© 2019 Renesas Electronics Corporation. All rights reserved.