

---

## RX65N/RX651 グループ RX63N/RX631 グループ

### RX65N グループと RX63N グループの相違点

---

#### 要旨

本アプリケーションノートは、主に RX65N グループ、RX63N グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートで特に記載のない箇所については RX65N グループの 176/177 ピンパッケージと RX63N グループの 176/177 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順の仕様差分についてはユーザーズマニュアルをご確認ください。

#### 動作確認デバイス

RX65N グループ、RX63N グループ

## 目次

1. RX65N グループと RX63N グループの搭載機能比較 .....	4
2. 仕様の概要比較 .....	6
2.1 CPU .....	6
2.2 動作モード .....	7
2.3 アドレス空間 .....	8
2.4 オプション設定メモリ .....	11
2.5 電圧検出回路 .....	12
2.6 クロック発生回路 .....	14
2.7 消費電力低減機能 .....	18
2.8 レジスタライトプロテクション機能 .....	21
2.9 割り込みコントローラ .....	22
2.10 バス .....	26
2.11 メモリプロテクションユニット .....	30
2.12 DMA コントローラ .....	31
2.13 EXDMA コントローラ .....	33
2.14 データトランスファコントローラ .....	36
2.15 I/O ポート .....	39
2.16 マルチファンクションピンコントローラ .....	42
2.17 16 ビットタイマパルスユニット .....	43
2.18 プログラマブルパルスジェネレータ .....	44
2.19 8 ビットタイマ .....	45
2.20 コンペアマッチタイマ .....	47
2.21 リアルタイムクロック .....	48
2.22 ウォッチドッグタイマ .....	51
2.23 独立ウォッチドッグタイマ .....	53
2.24 イーサネットコントローラ用 DMA コントローラ .....	56
2.25 USB2.0 ホスト/ファンクションモジュール .....	58
2.26 シリアルコミュニケーションインタフェース .....	61
2.27 I <sup>2</sup> C バスインタフェース .....	70
2.28 CAN モジュール .....	73
2.29 シリアルペリフェラルインタフェース .....	76
2.30 CRC 演算器 .....	79
2.31 パラレルデータキャプチャユニット .....	81
2.32 12 ビット A/D コンバータ .....	82
2.33 D/A コンバータ .....	90
2.34 温度センサ .....	91
2.35 RAM .....	92
2.36 フラッシュメモリ(コードフラッシュ) .....	94
2.37 パッケージ .....	99
3. 端子機能の比較 .....	100
3.1 177/176 ピンパッケージ .....	100
3.2 176 ピンパッケージ .....	107
3.3 144/145 ピンパッケージ .....	114
3.4 100 ピンパッケージ .....	121

3.5	64 ピンパッケージ(RX631 : TFLGA, RX651 : TFBGA).....	126
3.6	64 ピンパッケージ(RX631 : LQFP, RX651 : LQFP).....	129
4.	移行の際の留意点.....	132
4.1	端子設計の留意点.....	132
4.1.1	VCL 端子(外付け容量).....	132
4.1.2	外部クロックを入力する方法.....	132
4.1.3	USB DP/DM のプルアップ抵抗/プルダウン抵抗内蔵.....	132
4.2	機能設定の留意点.....	132
4.2.1	セルフプログラミングでオプション設定メモリを変更する方法.....	132
4.2.2	フラッシュメモリのアクセスウェイト数の設定.....	132
4.2.3	選択型割り込み.....	133
4.2.4	ユーザブートモード.....	133
4.2.5	FCU RAM へのファームウェア転送.....	133
4.2.6	フラッシュメモリのコマンド使用方法.....	133
4.2.7	フラッシュアクセスウィンドウ設定レジスタ (FAW).....	134
5.	参考ドキュメント.....	135
	改訂記録.....	137

## 1. RX65N グループと RX63N グループの搭載機能比較

RX65N グループと RX63N グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX63N/RX65N 搭載機能比較を示します。

表 1.1 RX63N/RX65N 搭載機能比較

機能名	RX63N	RX65N コード フラッ シュ 1.0MB 以下	RX65N コード フラッ シュ 1.5MB 以上
<a href="#">CPU</a>		▲	
<a href="#">動作モード</a>		●/■	
<a href="#">アドレス空間</a>		▲	
<a href="#">リセット</a>		○	
<a href="#">オプション設定メモリ</a>		●/▲	
<a href="#">電圧検出回路 (LVDA)</a>		●/▲	
<a href="#">クロック発生回路</a>		●/▲/■	
<a href="#">周波数測定機能 (MCK)</a>	○		×
<a href="#">クロック周波数精度測定回路 (CAC)</a>	×		○
<a href="#">消費電力低減機能</a>		●	
<a href="#">バッテリーバックアップ機能</a>		○	
<a href="#">レジスタライトプロテクション機能</a>		▲	
<a href="#">例外処理</a>		○	
<a href="#">割り込みコントローラ (ICUb): RX63N、(ICUB): RX65N</a>		●/▲	
<a href="#">バス</a>		▲	
<a href="#">メモリプロテクションユニット (MPU)</a>		▲	
<a href="#">DMA コントローラ (DMACA): RX63N、(DMACAa): RX65N</a>		●/▲	
<a href="#">EXDMA コントローラ (EXDMACA)</a>		▲*2	
<a href="#">データトランスファコントローラ (DTCa): RX63N、(DTCb): RX65N</a>		●	
<a href="#">イベントリンクコントローラ (ELC)</a>	×		○
<a href="#">I/O ポート</a>		●/▲	
<a href="#">マルチファンクションピンコントローラ (MPC)</a>		●/▲/■	
<a href="#">マルチファンクションタイマパルスユニット 2(MTU2a)</a>	○		×
<a href="#">マルチファンクションタイマパルスユニット 3(MTU3a)</a>	×		○
<a href="#">ポートアウトプットイネーブル 2(POE2a)</a>	○		×
<a href="#">ポートアウトプットイネーブル 3(POE3a)</a>	×		○
<a href="#">16 ビットタイマパルスユニット (TPUa)</a>		●/▲	
<a href="#">プログラマブルパルスジェネレータ (PPG)</a>		●*2	
<a href="#">8 ビットタイマ (TMR)</a>		●	
<a href="#">コンペアマッチタイマ (CMT)</a>		●	
<a href="#">コンペアマッチタイマ W (CMTW)</a>	×		○
<a href="#">リアルタイムクロック (RTCa): RX63N、(RTCd): RX65N</a>		●	
<a href="#">ウォッチドッグタイマ (WDTA)</a>		●	
<a href="#">独立ウォッチドッグタイマ (IWDTa)</a>		●	
<a href="#">イーサネットコントローラ (ETHERC)</a>		○*2	

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

機能名	RX63N	RX65N コード フラッ シュ 1.0MB 以下	RX65N コード フラッ シュ 1.5MB 以上
<a href="#">イーサネットコントローラ用 DMA コントローラ (EDMAC): RX63N</a> <a href="#">イーサネットコントローラ用 DMA コントローラ (EDMACa): RX65N</a>		▲/■*2	
<a href="#">USB2.0 ホスト/ファンクションモジュール (USBa): RX63N</a> <a href="#">USB2.0 FS ホスト/ファンクションモジュール (USBb): RX65N</a>		●/■	
<a href="#">シリアルコミュニケーションインタフェース (SCId): RX63N</a> <a href="#">シリアルコミュニケーションインタフェース (SCId): RX65N</a>		●/▲	
<a href="#">I<sup>2</sup>C バスインタフェース (RIIC): RX63N、(RIICa): RX65N</a>		●/▲	
<a href="#">CAN モジュール (CAN)</a>		▲*2	
<a href="#">シリアルペリフェラルインタフェース (RSPi): RX63N、(RSPiC): RX65N</a>		●/▲	
クワッドシリアルペリフェラルインタフェース (QSPI)	×		○
IEBus コントローラ (IEB)	○		×
<a href="#">CRC 演算器 (CRC): RX63N、(CRCA): RX65N</a>		●	
SD ホストインタフェース (SDHI)	×		○
SD スレーブインタフェース (SDSI)	×		○*2
マルチメディアカードインタフェース (MMCIF)	×		○*2
<a href="#">パラレルデータキャプチャユニット (PDC)</a>		▲*3	
バウンダリスキャン		○	
AESa	×	○	○*1
RNGa	×	○	○*1
<a href="#">12 ビット A/D コンバータ (S12ADa): RX63N、(S12ADFa): RX65N</a>		●/▲	
10 ビット A/D コンバータ (ADb)	○		×
<a href="#">D/A コンバータ (DAa): RX63N</a> <a href="#">12 ビット D/A コンバータ (R12DAa): RX65N</a>		●/▲	
<a href="#">温度センサ</a>		▲	
データ演算回路 (DOC)	×		○
<a href="#">RAM</a>		▲	
スタンバイ RAM	×		○
<a href="#">フラッシュメモリ (コードフラッシュ)</a>		●/▲	
フラッシュメモリ (E2 データフラッシュ)		○	×
Trusted Secure IP (TSIP)	×		○
フラッシュメモリ(データフラッシュ)	×		○
<a href="#">パッケージ</a>		▲/■	

○: 機能搭載、×: 機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

\*1: TSIP 内に実装

\*2: 64 ピンは非搭載

\*3: パラレルデータキャプチャユニット (PDC)はRX631 に搭載されています。RX63N には搭載されていません。

## 2. 仕様の概要比較

### 2.1 CPU

表 2.1 に CPU の概要比較を、表 2.2 に CPU のレジスタ比較を示します。

表 2.1 CPU の概要比較

項目	RX63N	RX65N
中央演算処理装置	<ul style="list-style-type: none"> <li>最大動作周波数：100MHz</li> <li>32 ビット RX CPU</li> <li>最小命令実行時間：1 命令 1 クロック</li> <li>アドレス空間：4G バイト・リニアアドレス</li> <li>レジスタ 汎用レジスタ：32 ビット × 16 本 制御レジスタ：32 ビット × 9 本 アキュムレータ：64 ビット × 1 本</li> <li>基本命令：73 種類</li> <li>浮動小数点演算命令：8 種類</li> <li>DSP 機能命令：9 種類</li> <li>アドレッシングモード：10 種類</li> <li>データ配置 命令：リトルエンディアン データ：リトルエンディアン/ビッグエンディアンを選択可能</li> <li>32 ビット乗算器：32 ビット × 32 ビット → 64 ビット</li> <li>除算器：32 ビット ÷ 32 ビット → 32 ビット</li> <li>バレルシフタ：32 ビット</li> <li>メモリプロテクションユニット (MPU)</li> </ul>	<ul style="list-style-type: none"> <li>最大動作周波数：<b>120MHz</b></li> <li>32 ビット RX CPU(<b>RXv2</b>)</li> <li>最小命令実行時間：1 命令 1 クロック</li> <li>アドレス空間：4G バイト・リニアアドレス</li> <li>レジスタ 汎用レジスタ：32 ビット × 16 本 制御レジスタ：32 ビット × <b>10</b> 本 アキュムレータ：<b>72</b> ビット × <b>2</b> 本</li> <li>基本命令：<b>75</b> 種類</li> <li>浮動小数点演算命令：<b>11</b> 種類</li> <li>DSP 機能命令：<b>23</b> 種類</li> <li>アドレッシングモード：<b>11</b> 種類</li> <li>データ配置 命令：リトルエンディアン データ：リトルエンディアン/ビッグエンディアンを選択可能</li> <li>32 ビット乗算器：32 ビット × 32 ビット → 64 ビット</li> <li>除算器：32 ビット ÷ 32 ビット → 32 ビット</li> <li>バレルシフタ：32 ビット</li> <li>メモリプロテクションユニット (MPU)</li> </ul>
FPU	<ul style="list-style-type: none"> <li>単精度浮動小数点数(32 ビット)</li> <li>IEEE754 に準拠したデータタイプ、および例外</li> </ul>	<ul style="list-style-type: none"> <li>単精度浮動小数点数(32 ビット)</li> <li>IEEE754 に準拠したデータタイプ、および例外</li> </ul>

表 2.2 CPU のレジスタ比較

レジスタ	ビット	RX63N	RX65N
EXTB	-	-	例外テーブルレジスタ
ACC(RX63N) <b>ACC0、ACC1</b> <b>(RX65N)</b>	-	アキュムレータ	アキュムレータ 0、 アキュムレータ 1

## 2.2 動作モード

表 2.3 に動作モード仕様の概要比較を、表 2.4 に動作モードのレジスタ比較を示します。

表 2.3 動作モード仕様の概要比較

項目	RX63N	RX65N
モード設定端子による動作モード	シングルチップモード	シングルチップモード
	ブートモード (SCI インタフェース)	ブートモード (SCI インタフェース)
	ブートモード (USB インタフェース)	ブートモード (USB インタフェース)
	ユーザブートモード	-
	-	ブートモード (FINE インタフェース)
レジスタによる動作モード	シングルチップモード	シングルチップモード
	ユーザブートモード	-
	内蔵 ROM 無効拡張モード	内蔵 ROM 無効拡張モード
	内蔵 ROM 有効拡張モード	内蔵 ROM 有効拡張モード

表 2.4 動作モードのレジスタ比較

レジスタ	ビット	RX63N	RX65N
MDSR	-	モードステータスレジスタ	-
SYSCR1	SBYRAME	-	スタンバイ RAM 有効ビット

## 2.3 アドレス空間

表 2.5 にシングルチップモードのメモリマップ比較を、表 2.6 に内蔵 ROM 有効拡張モードのメモリマップ比較を、表 2.7 に内蔵 ROM 無効拡張モードのメモリマップ比較を示します。

表 2.5 シングルチップモードのメモリマップ比較

開始アドレス	RX63N	RX65N
0000 0000h	RAM	内蔵 RAM
0004 0000h	予約領域	予約領域
0008 0000h	周辺 I/O レジスタ	周辺 I/O レジスタ
000A 4000h		スタンバイ RAM
000A 6000h		周辺 I/O レジスタ
0010 0000h	内蔵 ROM (E2 データフラッシュ)	内蔵 ROM (データフラッシュメモリ)
0010 8000h	予約領域	予約領域
007E 0000h		FACI コマンド発行領域
007F 0004h		
007F 8000h	FCU-RAM 領域	予約領域
007F A000h	予約領域	周辺 I/O レジスタ
007F C000h	周辺 I/O レジスタ	
007F C500h	予約領域	
007F FC00h	周辺 I/O レジスタ	
0080 0000h	予約領域	内蔵拡張 RAM
0086 0000h		
00E0 0000h	内蔵 ROM (プログラム ROM) (書き換え専用)	予約領域
0100 0000h	予約領域	内蔵 ROM (オプション設定メモリ)
FE7F 5D00h		予約領域
FE7F 5D80h		予約領域
FE7F 7D70h		内蔵 ROM (読み出し専用)
FE7F 7DA0h		
FEFF E000h	内蔵 ROM (FCU ファーム) (読み出し専用)	予約領域
FF00 0000h	予約領域	
FF7F C000h	内蔵 ROM (ユーザブート) (読み出し専用)	
FF80 0000h	予約領域	
FFE0 0000h	内蔵 ROM (プログラム ROM) (読み出し専用)	内蔵 ROM (コードフラッシュメモリ)



表 2.6 内蔵 ROM 有効拡張モードのメモリマップ比較

開始アドレス	RX63N	RX65N
0000 0000h	RAM	内蔵 RAM
0004 0000h	予約領域	予約領域
0008 0000h	周辺 I/O レジスタ	周辺 I/O レジスタ
000A 4000h		スタンバイ RAM
000A 6000h		周辺 I/O レジスタ
0010 0000h	内蔵 ROM (E2 データフラッシュ)	内蔵 ROM (データフラッシュメモリ)
0010 2000h		
0010 8000h	予約領域	予約領域
007E 0000h		FACI コマンド発行領域
007F 0004h		
007F 8000h	FCU-RAM 領域	予約領域
007F A000h	予約領域	周辺 I/O レジスタ
007F C000h	周辺 I/O レジスタ	
007F C500h	予約領域	
007F FC00h	周辺 I/O レジスタ	
0080 0000h	予約領域	内蔵拡張 RAM
0086 0000h		予約領域
00E0 0000h	内蔵 ROM (プログラム ROM) (書き換え専用)	
0100 0000h	CS7 (16M バイト)	CS7 (16M バイト)
0200 0000h	CS6 (16M バイト)	CS6 (16M バイト)
0300 0000h	CS5 (16M バイト)	CS5 (16M バイト)
0400 0000h	CS4 (16M バイト)	CS4 (16M バイト)
0500 0000h	CS3 (16M バイト)	CS3 (16M バイト)
0600 0000h	CS2 (16M バイト)	CS2 (16M バイト)
0700 0000h	CS1 (16M バイト)	CS1 (16M バイト)
0800 0000h	SDCS (128M バイト)	SDCS (128M バイト)
1000 0000h	予約領域	予約領域
FE7F 5D00h		内蔵 ROM (オプション設定メモリ)
FE7F 5D80h		予約領域
FE7F 7D70h		内蔵 ROM (読み出し専用)
FE7F 7DA0h		予約領域
FEFF E000h		
FF00 0000h	予約領域	
FF7F C000h	内蔵 ROM (ユーザブート) (読み出し専用)	予約領域
FF80 0000h	予約領域	
FFE0 0000h	内蔵 ROM (プログラム ROM) (読み出し専用)	内蔵 ROM (コードフラッシュメモリ)

太枠で囲まれた領域は外部アドレス空間(CS 領域、SDRAM 領域)です。

表 2.7 内蔵 ROM 無効拡張モードのメモリマップ比較

開始アドレス	RX63N	RX65N
0000 0000h	RAM	内蔵 RAM
0004 0000h	予約領域	予約領域
0008 0000h	周辺 I/O レジスタ	周辺 I/O レジスタ
000A 4000h		スタンバイ RAM
000A 6000h		周辺 I/O レジスタ
0010 0000h	予約領域	予約領域
0080 0000h		内蔵拡張 RAM
0086 0000h		予約領域
0100 0000h	CS7 (16M バイト)	CS7 (16M バイト)
0200 0000h	CS6 (16M バイト)	CS6 (16M バイト)
0300 0000h	CS5 (16M バイト)	CS5 (16M バイト)
0400 0000h	CS4 (16M バイト)	CS4 (16M バイト)
0500 0000h	CS3 (16M バイト)	CS3 (16M バイト)
0600 0000h	CS2 (16M バイト)	CS2 (16M バイト)
0700 0000h	CS1 (16M バイト)	CS1 (16M バイト)
0800 0000h	SDCS (128M バイト)	SDCS (128M バイト)
1000 0000h	予約領域	予約領域
FF00 0000h	CS0 (16M バイト)	CS0 (16M バイト)

太枠で囲まれた領域は外部アドレス空間(CS 領域、SDRAM 領域)です。

## 2.4 オプション設定メモリ

表 2.8 にオプション設定メモリのレジスタ比較を示します。

表 2.8 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX63N	RX65N(OFSM)
SPCC	-	-	シリアルコマンド制御レジスタ
OSIS	-	-	OCD/シリアルプログラム ID 設定レジスタ
OFS0	IWDTRSTIRQS	IWDT リセット割り込み要求選択ビット 0 : ノンマスクابل割り込み要求を許可 1 : リセットを許可	IWDT リセット割り込み要求選択ビット 0 : ノンマスクابل割り込み要求、 または割り込み要求を許可 1 : リセットを許可
	WDTRSTIRQS	WDT リセット割り込み要求選択ビット 0 : ノンマスクابل割り込み要求を許可 1 : リセットを許可	WDT リセット割り込み要求選択ビット 0 : ノンマスクابل割り込み要求、 または割り込み要求を許可 1 : リセットを許可
OFS1	VDSEL[1:0]	-	電圧検出 0 レベル選択ビット
MDEB	-	エンディアン選択レジスタ B	-
MDES	-	エンディアン選択レジスタ S	-
MDE	MDE[2:0]	-	エンディアン選択ビット
	BANKMD[2:0]	-	バンクモード選択ビット *1
TMEF	TMEF[2:0]	-	TM イネーブルビット
	TMEFDB[2:0]	-	デュアルバンク TM イネーブルビット *1
TMINF	-	-	TM 識別データレジスタ
BANKSEL	-	-	バンク選択レジスタ *1
FAW	-	-	フラッシュアクセスウィンドウ設定レジスタ
ROMCODE	-	-	ROM コードプロテクトレジスタ

\*1 : フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)

## 2.5 電圧検出回路

表 2.9 に電圧検出回路仕様の概要比較を、表 2.10 に電圧検出回路のレジスタ比較を示します。

表 2.9 電圧検出回路仕様の概要比較

項目		RX63N (LVDA)			RX65N (LVDA)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet0	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
	検出電圧	1 レベル固定	LVLDLVL.R.LVD1LVL[3:0]ビットで指定	LVLDLVL.R.LVD2LVL[3:0]ビットで指定	OFS1.VDSEL [1:0]ビットで 3 レベルから選択可能	LVLDLVL.R.LVD1LVL[3:0]ビットで 3 レベルから選択可能	LVLDLVL.R.LVD2LVL[3:0]ビットで 3 レベルから選択可能
	モニタフラグ	-	LVD1SR.LVD1 MON フラグ: Vdet1 より高いか低いかをモニタ LVD1SR.LVD1 DET フラグ: Vdet1 通過検出	LVD2SR.LVD2 MON フラグ: Vdet2 より高いか低いかをモニタ LVD2SR.LVD2 DET フラグ: Vdet2 通過検出	-	LVD1SR.LVD1 MON フラグ: Vdet1 より高いか低いかをモニタ LVD1SR.LVD1 DET フラグ: Vdet1 通過検出	LVD2SR.LVD2 MON フラグ: Vdet2 より高いか低いかをモニタ LVD2SR.LVD2 DET フラグ: Vdet2 通過検出
電圧検出時の処理	リセット	電圧監視 0 リセット Vdet0 > VCC でリセット: VCC > Vdet0 の一定時間後に CPU 動作再開	電圧監視 1 リセット Vdet1 > VCC でリセット: VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	電圧監視 2 リセット Vdet2 > VCC でリセット: VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能	電圧監視 0 リセット Vdet0 > VCC でリセット: VCC > Vdet0 の一定時間後に CPU 動作再開	電圧監視 1 リセット Vdet1 > VCC でリセット: VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	電圧監視 2 リセット Vdet2 > VCC でリセット: VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能
	割り込み	-	電圧監視 1 割り込み ノンмасカブル 割り込み	電圧監視 2 割り込み ノンмасカブル 割り込み	-	電圧監視 1 割り込み ノンмасカブル 割り込み、または割り込みを選択可能	電圧監視 2 割り込み ノンмасカブル 割り込み、または割り込みを選択可能
		-	Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求	Vdet2 > VCC、VCC > Vdet2 の両方、またはどちらかで割り込み要求	-	Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求	Vdet2 > VCC、VCC > Vdet2 の両方、またはどちらかで割り込み要求
デジタルフィルタ		有効/無効切り替え	あり	あり	-	あり	あり
	サンプリング時間	-	LOCO の n 分周 × 2 (n: 1, 2, 4, 8)	LOCO の n 分周 × 2 (n: 1, 2, 4, 8)	-	LOCO の n 分周 × 2 (n: 2, 4, 8, 16)	LOCO の n 分周 × 2 (n: 2, 4, 8, 16)
	イベントリンク機能	-	-	-	-	あり: Vdet 通過検出イベント出力	あり: Vdet 通過検出イベント出力

表 2.10 電圧検出回路のレジスタ比較

レジスタ	ビット	RX63N (LVDA)	RX65N (LVDA)
LVD1CR1	LVD1IRQSEL	-	電圧監視 1 割り込み種類選択ビット
LVD2CR1	LVD2IRQSEL	-	電圧監視 2 割り込み種類選択ビット
LVDLVL	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧)  b3 b0  1 0 1 0 : 2.95V  上記以外は設定しないでください。	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧)  b3 b0  1 0 0 1 : 2.99V (Vdet1_1) 1 0 1 0 : 2.92V (Vdet1_2) 1 0 1 1 : 2.85V (Vdet1_3)  上記以外は設定しないでください。
	LVD2LVL[3:0]	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧)  b7 b4  1 0 1 0 : 2.95V  上記以外は設定しないでください。	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧)  b7 b4  1 0 0 1 : 2.99V (Vdet2_1) 1 0 1 0 : 2.92V (Vdet2_2) 1 0 1 1 : 2.85V (Vdet2_3)  上記以外は設定しないでください。
LVD1CR0	LVD1FSAMP[1:0]	サンプリングクロック選択ビット  b5b4 0 0 : LOCO の 1 分周 0 1 : LOCO の 2 分周 1 0 : LOCO の 4 分周 1 1 : LOCO の 8 分周	サンプリングクロック選択ビット  b5b4 0 0 : LOCO の 2 分周 0 1 : LOCO の 4 分周 1 0 : LOCO の 8 分周 1 1 : LOCO の 16 分周
LVD2CR0	LVD2FSAMP[1:0]	サンプリングクロック選択ビット  b5b4 0 0 : LOCO の 1 分周 0 1 : LOCO の 2 分周 1 0 : LOCO の 4 分周 1 1 : LOCO の 8 分周	サンプリングクロック選択ビット  b5b4 0 0 : LOCO の 2 分周 0 1 : LOCO の 4 分周 1 0 : LOCO の 8 分周 1 1 : LOCO の 16 分周

## 2.6 クロック発生回路

表 2.11 にクロック発生回路仕様の概要比較を、表 2.12 にクロック発生回路のレジスタ比較を示します。

表 2.11 クロック発生回路仕様の概要比較

項目	RX63N	RX65N
用途	<ul style="list-style-type: none"> <li>• CPU, DMAC, DTC, ROM および RAM に供給されるシステムクロック (ICLK) の生成</li> <li>• ETHERC, EDMAC, DEU に供給される周辺モジュールクロック (PCLKA) の生成</li> <li>• 周辺モジュールに供給される周辺モジュールクロック (PCLKB) の生成</li> <li>• FlashIF に供給される FlashIF クロック (FCLK) の生成</li> <li>• 外部バスに供給される外部バスクロック (BCLK) の生成</li> <li>• SDRAM に供給される SDRAM クロック (SDCLK) の生成</li> <li>• USB に供給される USB クロック (UCLK) の生成</li> <li>• CAN に供給される CAN クロック (CANMCLK) の生成</li> <li>• IEBUS に供給される IEBUS クロック (IECLK) の生成</li> <li>• RTC に供給される RTC 専用サブクロック (RTCSCCLK) の生成</li> <li>• RTC に供給される RTC 専用メインクロック (RTCMCLK) の生成</li> <li>• IWDT に供給される IWDT 専用クロック (IWDTCLK) の生成</li> <li>• JTAG に供給される JTAG 用クロック (JTAGTCK) の生成</li> </ul>	<ul style="list-style-type: none"> <li>• CPU, DMAC, DTC, コードフラッシュメモリおよび RAM に供給されるシステムクロック (ICLK) の生成</li> <li>• ETHERC, EDMAC, RSPI, SCli, MTU3, AES に供給される周辺モジュールクロック (PCLKA) の生成</li> <li>• 周辺モジュールに供給される周辺モジュールクロック (PCLKB) の生成</li> <li>• S12ADC に供給される周辺モジュール (アナログ変換用) クロック (PCLKC: ユニット 0, PCLKD: ユニット 1) の生成</li> <li>• FlashIF に供給される FlashIF クロック (FCLK) の生成</li> <li>• 外部バスに供給される外部バスクロック (BCLK) の生成</li> <li>• SDRAM に供給される外部バスクロック (SDCLK) の生成</li> <li>• USBb に供給される USB クロック (UCLK) の生成</li> <li>• CAC に供給される CAC クロック (CACCLK) の生成</li> <li>• CAN に供給される CAN クロック (CANMCLK) の生成</li> <li>• RTC に供給される RTC サブクロック (RTCSCCLK) の生成</li> <li>• RTC に供給される RTC メインクロック (RTCMCLK) の生成</li> <li>• IWDT に供給される IWDT 専用クロック (IWDTCLK) の生成</li> <li>• JTAG に供給される JTAG クロック (JTAGTCK) の生成</li> </ul>

項目	RX63N	RX65N
動作周波数	<ul style="list-style-type: none"> <li>ICLK:100MHz (max)</li> <li>PCLKA:100MHz (max)</li> <li>PCLKB:50MHz (max)</li> <li>FCLK:4MHz~50MHz(ROM、E2 データフラッシュ P/E 時)</li> <li>50MHz (max)(E2 データフラッシュ読み出し時)</li> <li>BCLK:100MHz (max)</li> <li>BCLK 端子出力:50MHz (max)</li> <li>SDCLK 端子出力:50MHz (max)</li> <li>UCLK:48MHz (max)</li> <li>CANMCLK:20MHz (max)</li> <li>IECLK:50MHz (max)</li> <li>RTCCLK:32.768kHz</li> <li>RTCMCLK:4MHz~16MHz</li> <li>IWDTCLK:125kHz</li> <li>JTAGTCK:10MHz (max)</li> </ul>	<ul style="list-style-type: none"> <li>ICLK:120MHz (max)</li> <li>PCLKA:120MHz (max)</li> <li>PCLKB:60MHz (max)</li> <li>PCLKC:60MHz (max)</li> <li>PCLKD:60MHz (max)</li> <li>FCLK:4MHz~60MHz(コードフラッシュメモリ、データフラッシュメモリ P/E 時) *1</li> <li>60MHz (max) (データフラッシュメモリ読み出し時) *1</li> <li>BCLK:120MHz (max)</li> <li>BCLK 端子出力:60MHz (max)</li> <li>SDCLK 端子出力:60MHz (max)</li> <li>UCLK:48MHz (max)</li> <li>CACCLK:各発振器のクロックと同じ</li> <li>CANMCLK:24MHz (max)</li> <li>RTCCLK:32.768kHz</li> <li>RTCMCLK:8MHz~16MHz</li> <li>IWDTCLK:120kHz</li> <li>JTAGTCK:10MHz (max)</li> </ul>
メインクロック発振器	<ul style="list-style-type: none"> <li>発振子周波数:4MHz~16MHz</li> <li>外部クロック入力周波数:20MHz (max)</li> <li>接続できる発振子または付加回路:セラミック共振子、水晶振動子</li> <li>接続端子:EXTAL、XTAL</li> <li>発振停止検出機能:メインクロックの発振停止検出時、LOCO に切り替える機能、MTU 端子をハイインピーダンスにする機能</li> </ul>	<ul style="list-style-type: none"> <li>発振子周波数:8MHz~24MHz</li> <li>外部クロック入力周波数:24MHz (max)</li> <li>接続できる発振子または付加回路:セラミック共振子、水晶振動子</li> <li>接続端子:EXTAL、XTAL</li> <li>発振停止検出機能:メインクロックの発振停止検出時、LOCO に切り替える機能、MTU 端子をハイインピーダンスにする機能</li> </ul>
サブクロック発振器	<ul style="list-style-type: none"> <li>発振子周波数:32.768kHz</li> <li>接続できる発振子、または付加回路:水晶振動子</li> <li>接続端子:XCIN、XCOUT</li> </ul>	<ul style="list-style-type: none"> <li>発振子周波数:32.768kHz</li> <li>接続できる発振子または付加回路:水晶振動子</li> <li>接続端子:XCIN、XCOUT</li> </ul>
PLL 周波数シンセサイザ	<ul style="list-style-type: none"> <li>入力クロックソース:メインクロック</li> <li>入力分周比:1、2、4 分周から選択可能</li> <li>入力周波数:4MHz~16MHz</li> <li>通倍比:8、10、12、16、20、24、25、50 通倍から選択可能</li> <li>VCO 発振周波数:104MHz~200MHz</li> </ul>	<ul style="list-style-type: none"> <li>入力クロックソース:メインクロック、HOCO</li> <li>入力分周比:1、2、3 分周から選択可能</li> <li>入力周波数:8MHz~24MHz</li> <li>通倍比:10~30 通倍から選択可能</li> <li>PLL 周波数シンセサイザ出力クロック周波数:120MHz~240MHz</li> </ul>
高速オンチップオシレータ (HOCO)	<ul style="list-style-type: none"> <li>発振周波数:50MHz</li> <li>HOCO 電源制御</li> </ul>	<ul style="list-style-type: none"> <li>発振周波数:16MHz、18MHz、20MHz から選択可能</li> <li>HOCO 電源制御</li> </ul>
低速オンチップオシレータ (LOCO)	発振周波数:125kHz	発振周波数:240kHz
IWDT 専用オンチップオシレータ	発振周波数:125kHz	発振周波数:120kHz

項目	RX63N	RX65N
JTAG 用外部 クロック入力 (TCK)	入力クロック周波数:10MHz (max)	入力クロック周波数:10MHz (max)
BCLK 端子の 出力制御機能	<ul style="list-style-type: none"> <li>BCLK クロック出力または High 出力の 選択が可能</li> <li>出力するクロックは BCLK または BCLK の 2 分周の選択が可能</li> </ul>	<ul style="list-style-type: none"> <li>BCLK クロック出力または High 出力の 選択が可能</li> <li>出力するクロックは BCLK または BCLK の 2 分周の選択が可能</li> </ul>
SDCLK 端子の 出力制御機能	SDCLK クロック出力または High 出力の選 択が可能	SDCLK クロック出力または High 出力の選 択が可能
イベントリン ク機能(出力)	-	メインクロック発振器の発振停止検出
イベントリン ク機能(入力)	-	低速オンチップオシレータへのクロック ソース切り替え

\*1: フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)

表 2.12 クロック発生回路のレジスタ比較

レジスタ	ビット	RX63N	RX65N
SCKCR	PCKD[3:0]	-	周辺モジュールクロック D(PCLKD)選択ビット
	PCKC[3:0]	-	周辺モジュールクロック C(PCLKC)選択ビット
ROMWT	-	-	ROM ウェイトサイクル設定レジ スタ
SCKCR2	IEBCK[3:0]	IEBUS クロック(IECLK)選択ビッ ト	-
	UCK[3:0]	USB クロック(UCLK)選択ビット  b7 b4  0010: 3分周 0011: 4分周  USB を使用する場合、上記以外は 設定しないでください。USB を使 用しない場合、読むと"0001b"が読 めます。書く場合、"0001b"として ください。	USB クロック(UCLK)選択ビット  b7 b4 <b>0001: 2分周</b> 0010: 3分周 0011: 4分周 <b>0100: 5分周</b>  USB を使用する場合、上記以外は 設定しないでください。USB を使 用しない場合、読むと"0001b"が読 めます。書く場合、"0001b"として ください。
PLLRCR	PLIDIV[1:0]	PLL 入力分周比選択ビット  b1b0 00: 1分周 01: 2分周 10: 4分周 11: 設定しないでください	PLL 入力分周比選択ビット  b1b0 00: 1分周 01: 2分周 10: <b>3分周</b> 11: 設定しないでください
	PLLSRCSEL	-	PLL クロックソース選択ビット



RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

レジスタ	ビット	RX63N	RX65N
PLLCR	STC[5:0]	周波数逡倍率設定ビット	周波数逡倍率設定ビット
		b13 b8 000111 : ×8 001001 : ×10 001011 : ×12 001111 : ×16 010011 : ×20 010111 : ×24 011000 : ×25 110001 : ×50  上記以外は設定しないでください リセット後の初期値が異なります	b13 b8 010011 : ×10.0 010100 : ×10.5 010101 : ×11.0 010110 : ×11.5 010111 : ×12.0 011000 : ×12.5 . . . 111001 : ×29.0 111010 : ×29.5 111011 : ×30.0  上記以外は設定しないでください
HOCOCR2	-	-	高速オンチップオシレータコントロールレジスタ 2
OSCOVFSR	-	-	発振安定フラグレジスタ
MOSCWTCCR*	MSTS	bit0~4:メインクロック発振器 ウェイト時間設定ビット	bit0~7:メインクロック発振器 ウェイト時間設定ビット
SOSCWTCCR*	SSTS	bit0~4:サブクロック発振器ウェ イト時間設定ビット	bit0~7:サブクロック発振器ウェ イト時間設定ビット
MOFCR	MODRV2[1:0]	-	メインクロック発振器ドライブ能 力2切り替えビット
	MOSEL	-	メインクロック発振器切り替え ビット

【注】 \* RX63N グループの MOSCWTCCR と SOSCWTCCR は、ユーザーズマニュアル ハードウェア編「消費電力低減機能」章に記載されています。

## 2.7 消費電力低減機能

表 2.13 に消費電力低減機能の概要比較を、表 2.14 に消費電力低減機能のレジスタ比較を示します。

表 2.13 消費電力低減機能の概要比較

項目	RX63N	RX65N
クロックの切り替えによる消費電力の低減	システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能	システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB, <b>PCLKC, PCLKD</b> )、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能
BCLK 出力制御機能	BCLK 出力または High 出力の選択が可能	BCLK 出力または High 出力の選択が可能
SDCLK 出力制御機能	SDCLK 出力または High 出力の選択が可能	SDCLK 出力または High 出力の選択が可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	<ul style="list-style-type: none"> <li>スリープモード</li> <li>全モジュールクロックストップモード</li> <li>ソフトウェアスタンバイモード</li> <li>ディープソフトウェアスタンバイモード</li> </ul>	<ul style="list-style-type: none"> <li>スリープモード</li> <li>全モジュールクロックストップモード</li> <li>ソフトウェアスタンバイモード</li> <li>ディープソフトウェアスタンバイモード</li> </ul>
動作電力低減機能	<ul style="list-style-type: none"> <li>動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能</li> <li>動作電力制御状態:3 種類 高速動作モード 低速動作モード 1 低速動作モード 2</li> </ul>	<ul style="list-style-type: none"> <li>動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能</li> <li>動作電力制御状態:3 種類 高速動作モード 低速動作モード 1 低速動作モード 2</li> </ul> <p>低速動作モード 1 と低速動作モード 2 において、同条件（周波数・電圧）に設定した場合、消費電力に差はありません。</p>

表 2.14 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX63N	RX65N
MSTPCRA	MSTPA0	-	コンペアマッチタイマ W(ユニット 1)モジュールストップ設定ビット
	MSTPA1	-	コンペアマッチタイマ W(ユニット 0)モジュールストップ設定ビット
	MSTPA9	マルチファンクションタイマパルスユニット 2 モジュールストップ設定ビット	マルチファンクションタイマパルスユニット 3 モジュールストップ設定ビット
	MSTPA12	16 ビットタイマパルスユニット 1(ユニット 1)モジュールストップ設定ビット	-
	MSTPA16	-	12 ビット A/D コンバータ(ユニット 1)モジュールストップ設定ビット
	MSTPA23	10 ビット A/D コンバータモジュールストップ設定ビット	-
MSTPCRB	MSTPB2	CAN モジュール 2 モジュールストップ設定ビット	-
	MSTPB4	シリアルコミュニケーションインタフェース SCId モジュールストップ設定ビット	シリアルコミュニケーションインタフェース SCIdh モジュールストップ設定ビット
	MSTPB6	-	データ演算回路モジュールストップ設定ビット
	MSTPB9	-	イベントリンクコントローラモジュールストップ設定ビット
	MSTPB15	イーサネットコントローラ用 DMA コントローラ(チャンネル 0)モジュールストップ設定ビット	イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラ(チャンネル 0)モジュールストップ設定ビット
	MSTPB18	ユニバーサルシリアルバスインタフェース(ポート 1)モジュールストップ設定ビット	-
	MSTPB20	I <sup>2</sup> C バスインタフェース 1 モジュールストップ設定ビット	I <sup>2</sup> C バスインタフェース 1 モジュールストップ設定ビット *1
MSTPCRC	MSTPC1	RAM1 モジュールストップ設定ビット	-
	MSTPC2	-	拡張 RAM モジュールストップ設定ビット *1
	MSTPC7	-	スタンバイ RAM モジュールストップ設定ビット
	MSTPC16	I <sup>2</sup> C バスインタフェース 3 モジュールストップ設定ビット	-
	MSTPC18	IEBUS モジュールストップ設定ビット	-
	MSTPC19	周波数測定機能モジュールストップ設定ビット	CAC モジュールストップ設定ビット
	MSTPC23	-	クワッドシリアルパラレルインタフェースモジュールストップ設定ビット
	MSTPC28	-	2D 描画エンジンモジュールストップ設定ビット *1

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

レジスタ	ビット	RX63N	RX65N
MSTPCRC	MSTPC29	-	グラフィック LCD コントローラ モジュールストップ設定ビット *1
MSTPCRD	MSTPD0	-	モジュールストップ D0 設定ビット
	MSTPD1	-	モジュールストップ D1 設定ビット
	MSTPD2	-	モジュールストップ D2 設定ビット
	MSTPD3	-	モジュールストップ D3 設定ビット
	MSTPD4	-	モジュールストップ D4 設定ビット
	MSTPD5	-	モジュールストップ D5 設定ビット
	MSTPD6	-	モジュールストップ D6 設定ビット
	MSTPD7	-	モジュールストップ D7 設定ビット
	MSTPD13	-	SD スレーブインタフェースモ ジュールストップ設定ビット
	MSTPD19	-	SD ホストインタフェースモジュール ストップ設定ビット
MSTPD21	-	MMC ホストインタフェースモ ジュールストップ設定ビット	
MSTPD27	-	Trusted Secure IP モジュールス トップ設定ビット *1	
MSTPD31	データ暗号化ユニット(DEU)モ ジュールストップ設定ビット	-	
MOSCWTCR*	MSTS	bit0~4:メインクロック発振器ウェ イト時間設定ビット	bit0~7:メインクロック発振器ウェ イト時間設定ビット
SOSCWTCR*	SSTS	bit0~4:メインクロック発振器ウェ イト時間設定ビット	bit0~7:メインクロック発振器ウェ イト時間設定ビット
PLLWTCR	-	PLL ウェイトコントロールレジスタ	-

【注】 \* RX65N グループの MOSCWTCR と SOSCWTCR は、ユーザーズマニュアル ハードウェア編「ク  
ロック発生回路」章に記載されています。

\*1 : フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)

## 2.8 レジスタライトプロテクション機能

表 2.15 にレジスタライトプロテクション機能の概要比較を示します。

表 2.15 レジスタライトプロテクション機能の概要比較

項目	RX63N	RX65N
PRC0 ビット	<ul style="list-style-type: none"> <li>クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOGR, OSTDCR, OSTDSR</li> </ul>	<ul style="list-style-type: none"> <li>クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOGR, <b>HOCOGR2</b>, OSTDCR, OSTDSR</li> </ul>
PRC1 ビット	<ul style="list-style-type: none"> <li>動作モード関連レジスタ SYSCR0, SYSCR1</li> <li>消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPC RC, MSTPCRD, OPCCR, RSTCKCR, <b>MOSCWTCR*</b>, <b>SOSCWTCR*</b>, <b>PLLWTCR</b>, DPSBYCR, DPSIER0~3, DPSIFR0~3, DPSIEGR0~3</li> <li>クロック発生回路関連レジスタ MOFCR, HOCOPCR</li> <li>ソフトウェアリセットレジスタ SWRR</li> </ul>	<ul style="list-style-type: none"> <li>動作モード関連レジスタ SYSCR0, SYSCR1</li> <li>消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, DPSBYCR, DPSIER0~3, DPSIFR0~3, DPSIEGR0~3</li> <li>クロック発生回路関連レジスタ <b>MOSCWTCR*</b>, <b>SOSCWTCR*</b>, MOFCR, HOCOPCR</li> <li>ソフトウェアリセットレジスタ SWRR</li> </ul>
PRC3 ビット	<ul style="list-style-type: none"> <li>LVD 関連レジスタ LVCMPPCR, LVDLVLR, LVD1CR0, LVD1C R1, LVD1SR, LVD2CR0, LVD2CR1, LVD2 SR</li> </ul>	<ul style="list-style-type: none"> <li>LVD 関連レジスタ LVCMPPCR, LVDLVLR, LVD1CR0, LVD1C R1, LVD1SR, LVD2CR0, LVD2CR1, LVD2 SR</li> </ul>

【注】 \* RX65N グループの MOSCWTCR と SOSCWTCR は、「クロック発生回路関連レジスタ」に記載されています。

## 2.9 割り込みコントローラ

表 2.16 に割り込みコントローラ仕様の概要比較を、表 2.17 に割り込みコントローラのレジスタ比較を示します。

表 2.16 割り込みコントローラ仕様の概要比較

項目		RX63N(ICUb)	RX65N(ICUB)
割り込み	周辺機能割り込み	<ul style="list-style-type: none"> <li>● 周辺モジュールからの割り込み</li> <li>● 割り込み検出方法:エッジ検出またはレベル検出(割り込み要因ごとの検出方法は固定)</li> <li>● グループ割り込み:複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能                             <ul style="list-style-type: none"> <li>— エッジ検出割り込みグループ数:7(グループ 0~6)</li> <li>— レベル検出割り込みグループ数:1(グループ 12)</li> </ul> </li> <li>● ユニット選択機能:2つの割り込み要求のうち一方の割り込み要求を選択 ユニット数:6</li> </ul>	<ul style="list-style-type: none"> <li>● 周辺モジュールからの割り込み</li> <li>● 割り込みの検出方法:エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定)</li> <li>● グループ割り込み:複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能                             <ul style="list-style-type: none"> <li>— <b>グループ BE0 割り込み:</b> PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出)</li> <li>— <b>グループ BL0/BL1/BL2 割り込み:</b> PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出)</li> <li>— <b>グループ AL0/AL1 割り込み:</b> PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出)</li> </ul> </li> <li>● <b>選択型割り込み B:</b>割り込みベクタ番号 128~207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1つを割り当てることが可能</li> <li>● <b>選択型割り込み A:</b>割り込みベクタ番号 208~255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1つを割り当てることが可能</li> </ul>
	外部端子割り込み	<ul style="list-style-type: none"> <li>● IRQi 端子(i = 0~15)への入力信号による割り込み</li> <li>● 割り込み検出:Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能</li> <li>● デジタルフィルタを使用することにより、ノイズを除去することが可能</li> </ul>	<ul style="list-style-type: none"> <li>● IRQi 端子(i = 0~15)への入力信号による割り込み</li> <li>● 割り込み検出:Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能</li> <li>● デジタルフィルタを使用することにより、ノイズを除去することが可能</li> </ul>

項目	RX63N(ICUb)	RX65N(ICUB)	
割り込み	ソフトウェア割り込み	<ul style="list-style-type: none"> <li>レジスタへの書き込みにより、割り込み要求を発生させることが可能</li> <li>要因数:1</li> </ul>	<ul style="list-style-type: none"> <li>レジスタへの書き込みにより、割り込み要求を発生させることが可能</li> <li>要因数:2</li> </ul>
	割り込み優先レベル	割り込み要因プライオリティレジスタ(IPR)により優先レベルを設定	割り込み要因プライオリティレジスタ(IPR)により優先レベルを設定
	高速割り込み機能	CPUの割り込み応答時間を短縮可能。1つの割り込み要因にのみ設定可能	CPUの割り込み応答時間を短縮可能。1つの割り込み要因にのみ設定可能
	DTC、DMAC 制御	割り込み要因により DTC や DMAC を起動可能	割り込み要因により DTC や DMAC の起動が可能
	EXDMAC 制御	-	<p>選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択レジスタ 208 で選択した割り込みにより EXDMAC0 の起動が可能。</p> <p>選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能。</p>
ノンマスクابل割り込み	NMI 端子割り込み	<p>NMI 端子への入力信号による割り込み</p> <ul style="list-style-type: none"> <li>割り込み検出:立ち下がりエッジまたは立ち上がりエッジ</li> <li>デジタルフィルタを使用することにより、ノイズを除去することが可能</li> </ul>	<p>NMI 端子への入力信号による割り込み</p> <ul style="list-style-type: none"> <li>割り込み検出:立ち下がりエッジまたは立ち上がりエッジ</li> <li>デジタルフィルタを使用することにより、ノイズを除去することが可能</li> </ul>
	発振停止検出割り込み	メインクロック発振器の停止を検出したときの割り込み	メインクロック発振器の停止を検出したときの割り込み
	WDT アンダフロー /リフレッシュエラー割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	IWDT アンダフロー /リフレッシュエラー割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出 1 回路(LVD1)からの割り込み	電圧検出 1 回路(LVD1)からの割り込み
	電圧監視 2 割り込み	電圧検出 2 回路(LVD2)からの割り込み	電圧検出 2 回路(LVD2)からの割り込み
	RAM エラー割り込み	-	RAM のパリティエラーチェックを検出したときの割り込み
低消費電力状態からの復帰	スリープモード	すべての割り込み要因で復帰	すべての割り込み要因で復帰
	全モジュールクロックストップモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、IWDT、TMR 割り込み)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、IWDT、 <b>選択型割り込み 146~157</b> )で復帰

項目		RX63N(ICUb)	RX65N(ICUB)
低消費電力状態からの復帰	ソフトウェアスタンバイモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、IWDI)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、IWDI)で復帰
	ディープソフトウェアスタンバイモード	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期)で復帰	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期)で復帰

表 2.17 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX63N(ICUb)	RX65N(ICUB)
SWINT2R	-	-	ソフトウェア割り込み 2 起動レジスタ
DTCERn	-	DTC 起動許可レジスタ n (n=027~251)	DTC 転送要求許可レジスタ n (n=026~255)
DMRSRm	-	DMAC 起動要因選択レジスタ (m=0~3)	DMAC 起動要因選択レジスタ (m=0~7)
GRPm	-	グループ m 割り込み要因レジスタ (m=0~6, 12)	-
NMISR	RAMST	-	RAM エラー割り込みステータスフラグ
NMIER	RAMEN	-	RAM エラー割り込み許可ビット
GRPBE0	-	-	グループ BE0 割り込み要求レジスタ
GRPBL0	-	-	グループ BL0 割り込み要求レジスタ
GRPBL1	-	-	グループ BL1 割り込み要求レジスタ
GRPBL2	-	-	グループ BL2 割り込み要求レジスタ
GRPAL0	-	-	グループ AL0 割り込み要求レジスタ
GRPAL1	-	-	グループ AL1 割り込み要求レジスタ
GENm	-	グループ m 割り込み許可レジスタ (m=0~6, 12)	-
GENBE0	-	-	グループ BE0 割り込み許可レジスタ
GENBL0	-	-	グループ BL0 割り込み許可レジスタ
GENBL1	-	-	グループ BL1 割り込み許可レジスタ
GENBL2	-	-	グループ BL2 割り込み許可レジスタ
GENAL0	-	-	グループ AL0 割り込み許可レジスタ
GENAL1	-	-	グループ AL1 割り込み許可レジスタ
GCRm	-	グループ m 割り込みクリアレジスタ (m=0~6)	-
GCRBE0	-	-	グループ BE0 割り込みクリアレジスタ
SEL	-	ユニット選択レジスタ	-
PIBRk	-	-	選択型割り込み B 要求レジスタ k (k=0h~Bh)
PIARk	-	-	選択型割り込み A 要求レジスタ k (k=0h~5h,Bh)
SLIBXRn	-	-	選択型割り込み B 要因選択レジスタ Xn (n = 128~143)



RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

レジスタ	ビット	RX63N(ICUb)	RX65N(ICUB)
SLIBRn	-	-	選択型割り込み B 要因選択レジスタ n (n=144~207)
SLIARn	-	-	選択型割り込み A 要因選択レジスタ n (n=208~255)
SELEXDR	-	-	EXDMAC 起動割り込み選択レジスタ
SLIPRCR	-	-	選択型割り込み要因選択レジスタ書き込み保護レジスタ

## 2.10 バス

表 2.18 にバス仕様の概要比較を、表 2.19 に外部バス仕様の概要比較を、表 2.20 にバスのレジスタ比較を示します。

表 2.18 バス仕様の概要比較

バスの種類		RX63N	RX65N
CPU バス	命令バス	<ul style="list-style-type: none"> <li>• CPU(命令)を接続</li> <li>• 内蔵メモリを接続(RAM、ROM)</li> <li>• システムクロック(ICLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>• CPU(命令)を接続</li> <li>• 内蔵メモリを接続(RAM、<b>拡張 RAM *1</b>、コードフラッシュメモリ)</li> <li>• システムクロック(ICLK)に同期して動作</li> </ul>
	オペランドバス	<ul style="list-style-type: none"> <li>• CPU(オペランド)を接続</li> <li>• 内蔵メモリを接続(RAM、ROM)</li> <li>• システムクロック(ICLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>• CPU(オペランド)を接続</li> <li>• 内蔵メモリを接続(RAM、コードフラッシュメモリ)</li> <li>• システムクロック(ICLK)に同期して動作</li> </ul>
メモリバス	メモリバス 1	<ul style="list-style-type: none"> <li>• RAM を接続</li> </ul>	<ul style="list-style-type: none"> <li>• RAM を接続</li> </ul>
	メモリバス 2	<ul style="list-style-type: none"> <li>• ROM を接続</li> </ul>	<ul style="list-style-type: none"> <li>• コードフラッシュメモリを接続</li> </ul>
	メモリバス 3	<ul style="list-style-type: none"> <li>• なし</li> </ul>	<ul style="list-style-type: none"> <li>• <b>拡張 RAM を接続 *1</b></li> </ul>
内部メインバス	内部メインバス 1	<ul style="list-style-type: none"> <li>• CPU を接続</li> <li>• システムクロック(ICLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>• CPU を接続</li> <li>• システムクロック(ICLK)に同期して動作</li> </ul>
	内部メインバス 2	<ul style="list-style-type: none"> <li>• DTC,DMAC,EDMAC を接続</li> <li>• 内蔵メモリを接続(RAM,ROM)</li> <li>• システムクロック(ICLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>• DTC,DMAC,EDMAC,<b>SDSI, GLCDC *1,DRW2D *1</b> を接続</li> <li>• 内蔵メモリを接続(RAM,<b>拡張 RAM *1</b>,コードフラッシュ)</li> <li>• システムクロック(ICLK)に同期して動作</li> </ul>
内部周辺バス	内部周辺バス 1	<ul style="list-style-type: none"> <li>• 周辺機能(DTC,DMAC,EXDMAC,<b>DEU</b>,割り込みコントローラ、バスエラー監視部)を接続</li> <li>• システムクロック(ICLK)に同期して動作(EXDMAC は、BCLK に同期して動作)</li> </ul>	<ul style="list-style-type: none"> <li>• 周辺機能(DTC,DMAC,EXDMAC,割り込みコントローラ、バスエラー監視部)を接続</li> <li>• システムクロック(ICLK)に同期して動作(EXDMAC は、BCLK に同期して動作)</li> </ul>
	内部周辺バス 2	<ul style="list-style-type: none"> <li>• 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続</li> <li>• 周辺モジュールクロック(PCLKB)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>• 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続</li> <li>• 周辺モジュールクロック(PCLKB)に同期して動作</li> </ul>
	内部周辺バス 3	<ul style="list-style-type: none"> <li>• 周辺機能(USB,PDC)を接続する。</li> <li>• 周辺モジュールクロック(PCLKB)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>• 周辺機能(<b>USBb,PDC,スタンバイ RAM</b>)を接続する。</li> <li>• 周辺モジュールクロック(PCLKB)に同期して動作</li> </ul>
	内部周辺バス 4	<ul style="list-style-type: none"> <li>• 周辺機能(EDMAC,ETHERC)を接続する。</li> <li>• 周辺モジュールクロック(PCLKA)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>• 周辺機能(EDMAC,ETHERC,<b>MTU3,SCli, RSPI,AES</b>)を接続する。</li> <li>• 周辺モジュールクロック(PCLKA)に同期して動作</li> </ul>

バスの種類		RX63N	RX65N
内部周辺バス	内部周辺バス 5	<ul style="list-style-type: none"> <li>予約領域</li> </ul>	<ul style="list-style-type: none"> <li>周辺機能(GLCDC、DRW2D)を接続 *1</li> <li>周辺モジュールクロック(PCLKA)に同期して動作 *1</li> </ul>
	内部周辺バス 6	<ul style="list-style-type: none"> <li>ROM(P/E 時)、E2 データフラッシュを接続</li> <li>FlashIF クロック(FCLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>コードフラッシュメモリ(P/E 時)、データフラッシュメモリ *1 を接続</li> <li>FlashIF クロック(FCLK)に同期して動作</li> </ul>
外部バス	CS 領域	<ul style="list-style-type: none"> <li>外部デバイスを接続</li> <li>外部バスクロック(BCLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>外部デバイスを接続</li> <li>外部バスクロック(BCLK)に同期して動作</li> </ul>
	SDRAM 領域	<ul style="list-style-type: none"> <li>SDRAM を接続</li> <li>SDRAM クロック(SDCLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>SDRAM を接続</li> <li>SDRAM クロック(SDCLK)に同期して動作</li> </ul>

\*1 : フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)

表 2.19 外部バス仕様の概要比較

項目	RX63N	RX65N
外部アドレス空間	<ul style="list-style-type: none"> <li>外部アドレス空間を 8 つの CS 領域 (CS0~CS7) と SDRAM 領域(SDCS) に分割して管理</li> <li>領域ごとにチップセレクトを出力可能</li> <li>領域ごとにバス幅を選択可能                         <ul style="list-style-type: none"> <li>セパレートバス : 8 ビットバス空間/16 ビットバス空間/32 ビットバス空間を選択可能</li> <li>アドレス/データマルチプレクスバス : 8 ビットバス空間/16 ビットバス空間を選択可能</li> </ul> </li> <li>領域ごとにエンディアンを設定可能</li> </ul>	<ul style="list-style-type: none"> <li>外部アドレス空間を 8 つの CS 領域 (CS0~CS7) と SDRAM 領域(SDCS) に分割して管理</li> <li>領域ごとにチップセレクトを出力可能</li> <li>領域ごとにバス幅を選択可能                         <ul style="list-style-type: none"> <li>セパレートバス : 8 ビットバス空間/16 ビットバス空間/32 ビットバス空間 *1 を選択可能</li> <li>アドレス/データマルチプレクスバス : 8 ビットバス空間/16 ビットバス空間を選択可能</li> </ul> </li> <li>領域ごとにエンディアンを設定可能</li> </ul>
CS 領域コントローラ	<ul style="list-style-type: none"> <li>リカバリサイクル挿入可能                         <ul style="list-style-type: none"> <li>リードリカバリ最大 15 サイクル挿入可能</li> <li>ライトリカバリ最大 15 サイクル挿入可能</li> </ul> </li> <li>サイクルウェイト機能: 最大 31 サイクルウェイト(ページアクセス最大 7 サイクルウェイト)</li> <li>ウェイト制御                         <ul style="list-style-type: none"> <li>チップセレクト信号(CS0#~CS7#)のアサート/ネゲートタイミング設定可能</li> <li>リード信号(RD#)、ライト信号(WR0#/WR#~WR3#)のアサートタイミング設定可能</li> <li>データ出力の開始/終了タイミング設定可能</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>リカバリサイクル挿入可能                         <ul style="list-style-type: none"> <li>リードリカバリ最大 15 サイクル挿入可能</li> <li>ライトリカバリ最大 15 サイクル挿入可能</li> </ul> </li> <li>サイクルウェイト機能: 最大 31 サイクルウェイト(ページアクセス最大 7 サイクルウェイト)</li> <li>ウェイト制御                         <ul style="list-style-type: none"> <li>チップセレクト信号(CS0#~CS7#)のアサート/ネゲートタイミング設定可能</li> <li>リード信号(RD#)、ライト信号(WR0#/WR#~WR1#/WR3# *1)のアサートタイミング設定可能</li> <li>データ出力の開始/終了タイミング設定可能</li> </ul> </li> </ul>

項目	RX63N	RX65N
	<ul style="list-style-type: none"> <li>ライトアクセスモード：1ライトストロープモード/バイトストロープモード</li> <li>セパレートバス、アドレス/データマルチプレクスバスの領域ごとに設定可能</li> </ul>	<ul style="list-style-type: none"> <li>ライトアクセスモード：1ライトストロープモード/バイトストロープモード</li> <li>セパレートバス、アドレス/データマルチプレクスバスの領域ごとに設定可能</li> </ul>
SDRAM 領域コントローラ	<ul style="list-style-type: none"> <li>ロウアドレス/カラムアドレスのマルチプレクス出力(8ビット/9ビット/10ビット/11ビット)</li> <li>オートリフレッシュとセルフリフレッシュを選択可能</li> <li>CAS レイテンシを1~3に設定可能</li> </ul>	<ul style="list-style-type: none"> <li>ロウアドレス/カラムアドレスのマルチプレクス出力(8ビット/9ビット/10ビット/11ビット)</li> <li>オートリフレッシュとセルフリフレッシュを選択可能</li> <li>CAS レイテンシを1~3に設定可能</li> </ul>
ライトバッファ機能	バスマスタからのライトデータをライトバッファに書き込んだ時点で、バスマスタ側のライトアクセスを終了	バスマスタからのライトデータをライトバッファに書き込んだ時点で、バスマスタ側のライトアクセスを終了
周波数	<ul style="list-style-type: none"> <li>CS 領域コントローラ(CSC)は、BCLK(注 1)に同期して動作</li> <li>SDRAM 領域コントローラ(SDRAMC)は、SDCLK に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>CS 領域コントローラ(CSC)は、BCLK(注 1)に同期して動作</li> <li>SDRAM 領域コントローラ(SDRAMC)は、SDCLK に同期して動作</li> </ul>

注1. SDRAM 使用時、BCLK と SDCLK は同じ周波数で動作させる必要があります。

注2. \*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）

表 2.20 バスのレジスタ比較

レジスタ	ビット名	RX63N	RX65N
CSnCR (n=0~7)	BSIZE[1:0]	外部バス幅選択ビット b5b4 00：16ビットバス空間に設定 01：32ビットバス空間に設定 10：8ビットバス空間に設定 11：設定しないでください	外部バス幅選択ビット b5b4 00：16ビットバス空間に設定 01：設定しないでください/ 32ビットバス空間に設定 *1 10：8ビットバス空間に設定 11：設定しないでください
SDCCR	BSIZE[1:0]	SDRAM バス幅選択ビット b5b4 00：16ビットバス空間に設定 01：32ビットバス空間に設定 10：8ビットバス空間に設定 11：設定しないでください	SDRAM バス幅選択ビット b5b4 00：16ビットバス空間に設定 01：設定しないでください/ 32ビットバス空間に設定 *1 10：8ビットバス空間に設定 11：設定しないでください
BERSR1	MST[2:0]	バスマスタコードビット b6 b4 000：CPU 001：予約 010：予約 011：DTC/DMAC 100：予約 101：予約 110：EDMAC 111：EXDMAC	バスマスタコードビット b6 b4 000：CPU 001：予約 010：予約 011：DTC/DMAC 100：予約 101：予約 110：拡張バスマスタ 111：EXDMAC

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

レジスタ	ビット名	RX63N	RX65N
BUSPRI	BPRA[1:0]	メモリバス1(RAM)プライオリティ制御ビット	メモリバス 1, 3 (RAM/拡張 RAM)プライオリティ制御ビット (注2)
EBMAPCR	-	-	拡張バスマスタ優先度制御レジスタ *1

\*1 : フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)

## 2.11 メモリプロテクションユニット

表 2.21 にメモリプロテクションユニットのレジスタ比較を示します。

表 2.21 メモリプロテクションユニットのレジスタ比較

レジスタ	ビット名	RX63N	RX65N
MPESTS	IA	命令メモリプロテクションエラー発生ビット	-
	DA	データメモリプロテクションエラー発生ビット	-
	IMPER	-	命令メモリプロテクションエラー発生ビット
	DMPER	-	データメモリプロテクションエラー発生ビット

## 2.12 DMA コントローラ

表 2.22 に DMA コントローラ仕様の概要比較を、表 2.23 に DMA コントローラレジスタ比較を示します。

表 2.22 DMA コントローラ仕様の概要比較

項目		RX63N(DMACA)	RX65N(DMACAa)
チャンネル数		4 チャンネル(DMACm (m = 0~3) )	<b>8 チャンネル(DMACm(m = 0~7))</b>
転送空間		512M バイト (00000000h~0FFFFFFFh と F0000000h~FFFFFFFh のう ち予約領域を除く領域)	512M バイト (00000000h~0FFFFFFFh と F0000000h~FFFFFFFh のう ち予約領域を除く領域)
最大転送データ数		1M データ(ブロック転送モード 最大総転送数:1024 データ× 1024 ブロック)	<b>64M データ(ブロック転送モード 最大総転送数:1024 データ× 65536 ブロック)</b>
DMA 起動要因		<ul style="list-style-type: none"> <li>チャンネルごとに起動要因を選択可能</li> <li>ソフトウェアトリガ</li> <li>周辺モジュールからの割り込み要求/外部割り込み入力端子へのトリガ入力</li> </ul>	<ul style="list-style-type: none"> <li>チャンネルごとに起動要因を選択可能</li> <li>ソフトウェアトリガ</li> <li>周辺モジュールからの割り込み要求/外部割り込み入力端子へのトリガ入力</li> </ul>
チャンネル優先順位		チャンネル0 > チャンネル1 > チャンネル2 > チャンネル3(チャンネル0が最優先)	チャンネル0 > チャンネル1 > チャンネル2 > チャンネル3... > <b>チャンネル7</b> (チャンネル0が最優先)
転送データ	1 データ	ビット長:8 ビット、16 ビット、32 ビット	ビット長:8 ビット、16 ビット、32 ビット
	ブロックサイズ	データ数:1~1024 データ	データ数:1~1024 データ
転送モード	ノーマル転送モード	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1データを転送</li> <li>総データ転送数を指定しない設定(フリーランニングモード)が可能</li> </ul>	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1データを転送</li> <li>総データ転送数を指定しない設定(フリーランニングモード)が可能</li> </ul>
	リピート転送モード	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1データを転送</li> <li>転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰</li> <li>リピートサイズは最大 1024 回設定可能</li> </ul>	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1データを転送</li> <li>転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰</li> <li>リピートサイズは最大 1024 回設定可能</li> </ul>
	ブロック転送モード	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1ブロックのデータを転送</li> <li>ブロックサイズは最大 1024 データ設定可能</li> </ul>	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1ブロックのデータを転送</li> <li>ブロックサイズは最大 1024 データ設定可能</li> </ul>
選択機能	拡張リピートエリア機能	<ul style="list-style-type: none"> <li>転送アドレスレジスタの上位ビットの値を固定して特定範囲のアドレスを繰り返す設定が可能</li> <li>拡張リピートエリアは2バイトから 128M バイトを転送元、転送先別に設定可能</li> </ul>	<ul style="list-style-type: none"> <li>転送アドレスレジスタの上位ビットの値を固定して特定範囲のアドレスを繰り返す設定が可能</li> <li>拡張リピートエリアは2バイトから 128M バイトを転送元、転送先別に設定可能</li> </ul>

項目		RX63N(DMACA)	RX65N(DMACAa)
割り込み要求	転送終了割り込み	転送カウンタで設定したデータ数を転送終了時に発生	転送カウンタで設定したデータ数を転送終了時に発生
	転送エスケープ終了割り込み	リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバーフローしたときに発生	リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバーフローしたときに発生
イベントリンク起動		-	1回のデータ転送後(ブロックの場合は1ブロック転送後)、イベントリンク要求を発生
消費電力低減機能		モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.23 DMA コントローラレジスタ比較

レジスタ	ビット名	RX63N(DMACA)	RX65N(DMACAa)
DMCRB	-	DMA ブロック転送カウントレジスタ (b9-b0)	DMA ブロック転送カウントレジスタ (b15-b0)
DMIST	-	-	DMAC74 割り込みステータスマニタレジスタ



## 2.13 EXDMA コントローラ

表 2.24 に EXDMA コントローラ仕様の概要比較を、表 2.25 に EXDMA コントローラレジスタ比較を示します。

表 2.24 EXDMA コントローラ仕様の概要比較

項目		RX63N(EXDMACa)	RX65N(EXDMACa)
チャンネル数		2 チャンネル (EXDMAC0,EXDMAC1)	2 チャンネル (EXDMAC0,EXDMAC1)
転送空間		512M バイト (0000 0000h~0FFF FFFFh と F000 0000h~FFFF FFFFh のう ち予約領域を除く外部領域)	512M バイト (0000 0000h~0FFF FFFFh と F000 0000h~FFFF FFFFh のう ち予約領域を除く外部領域)
最大転送データ数		1M データ(ブロック転送モード 最大総転送数 : 1024 データ × 1024 ブロック)	1M データ(ブロック転送モード 最大総転送数 : 1024 データ × 1024 ブロック)
DMA 起動要因		<ul style="list-style-type: none"> <li>チャンネルごとに 3 種類の起動要因を選択可能 ソフトウェアトリガ 外部 DMA 転送要求入力 周辺モジュール(MTU1 ある いは TPU7 のコンペアマッチ A)からの DMA 転送要求</li> </ul>	<ul style="list-style-type: none"> <li>チャンネルごとに 3 種類の起動要因を選択可能 ソフトウェアトリガ 外部 DMA 転送要求入力 周辺モジュール(TPU1.TRGA あるいは MTU1.TRGA)から の DMA 転送要求  (チャンネル 0 : ICU.SLIBR144 で選択した TPU1.TRGA の選 択型割り込み B 要求、または ICU.SLIAR208 で選択した MTU1.TRGA の選択型割り込 み A 要求、 チャンネル 1 : ICU.SLIBR145 で選択した TPU1.TRGA の選 択型割り込み B 要求、または ICU.SLIAR209 で選択した MTU1.TRGA の選択型割り込 み A 要求)</li> </ul>
チャンネル優先順位		チャンネル 0 > チャンネル 1 (チャ ネル 0 が最優先)	チャンネル 0 > チャンネル 1 (チャ ネル 0 が最優先)
転送データ	1 データ	ビット長:8 ビット、16 ビット、 32 ビット	ビット長:8 ビット、16 ビット、 32 ビット
	ブロックサイズ	データ数:1~1024 データ	データ数:1~1024 データ
	クラスタサイズ	データ数:1~8 データ	データ数:1~8 データ
転送モード	ノーマル転送 モード	<ul style="list-style-type: none"> <li>1 回の DMA 転送要求で 1 デ ータを転送</li> <li>総データ転送数を指定しない 設定(フリーランニングモー ド)が可能</li> </ul>	<ul style="list-style-type: none"> <li>1 回の DMA 転送要求で 1 デ ータを転送</li> <li>総データ転送数を指定しない 設定(フリーランニングモー ド)が可能</li> </ul>

項目		RX63N(EXDMACa)	RX65N(EXDMACa)
転送モード	リピート転送モード	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1データを転送</li> <li>転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰</li> <li>リピートサイズは最大1024回設定可能</li> </ul>	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1データを転送</li> <li>転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰</li> <li>リピートサイズは最大1024回設定可能</li> </ul>
	ブロック転送モード	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1ブロックのデータを転送</li> <li>ブロックサイズは最大1024データ設定可能</li> </ul>	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1ブロックのデータを転送</li> <li>ブロックサイズは最大1024データ設定可能</li> </ul>
	クラスタ転送	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1クラスタのデータを転送</li> <li>クラスタサイズは最大8データ(32バイト)設定可能</li> </ul>	<ul style="list-style-type: none"> <li>1回のDMA転送要求で1クラスタのデータを転送</li> <li>クラスタサイズは最大8データ(32バイト)設定可能</li> </ul>
アドレスモード	シングルアドレスモード	<ul style="list-style-type: none"> <li>転送元または転送先の周辺デバイスをEDACKn信号(n=0,1)でアクセスし、もう一方をアドレス指定してデータを転送</li> <li>ノーマル転送モード、リピートモード、ブロック転送モードで使用可能</li> </ul>	<ul style="list-style-type: none"> <li>転送元または転送先の周辺デバイスをEDACKn信号(n=0,1)でアクセスし、もう一方をアドレス指定してデータを転送</li> <li>ノーマル転送モード、リピートモード、ブロック転送モードで使用可能</li> </ul>
	デュアルアドレスモード	<ul style="list-style-type: none"> <li>転送元、転送先双方をアドレス指定してデータを転送</li> <li>ノーマル転送モード、リピートモード、ブロック転送モード、クラスタ転送モードで使用可能</li> </ul>	<ul style="list-style-type: none"> <li>転送元、転送先双方をアドレス指定してデータを転送</li> <li>ノーマル転送モード、リピートモード、ブロック転送モード、クラスタ転送モードで使用可能</li> </ul>
選択機能	拡張リピートエリア機能	<ul style="list-style-type: none"> <li>転送アドレスレジスタの上位ビットの値を固定して特定範囲のアドレスを繰り返す設定が可能</li> <li>拡張リピートエリアは2バイトから128Mバイトを転送元、転送先別に設定可能</li> </ul>	<ul style="list-style-type: none"> <li>転送アドレスレジスタの上位ビットの値を固定して特定範囲のアドレスを繰り返す設定が可能</li> <li>拡張リピートエリアは2バイトから128Mバイトを転送元、転送先別に設定可能</li> </ul>
割り込み要求	転送終了割り込み	転送カウンタで設定したデータ数を転送終了時に発生	転送カウンタで設定したデータ数を転送終了時に発生
	転送エスケープ終了割り込み	リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバーフローしたときに発生	リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバーフローしたときに発生
消費電力低減機能		モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.25 EXDMA コントローラレジスタ比較

レジスタ	ビット名	RX63N(EXDMAa)	RX65N(EXDMAa)
EDMTMD	DCTG[1:0]	転送要求選択ビット  b1b0 0 0: ソフトウェア 0 1: 設定しないでください 1 0: 外部 DMA 転送要求 (EDREQn 端子) 1 1: 周辺モジュール(MTU1 あるいは TPU7 のコンペアマッチ A)から の DMA 転送要求	転送要求選択ビット  b1b0 0 0: ソフトウェア 0 1: 設定しないでください 1 0: 外部 DMA 転送要求 (EDREQn 端子) 1 1: 周辺モジュール(TPU1.TGRA ま たは MTU1.TGRA)からの DMA 転送要求

## 2.14 データトランスファコントローラ

表 2.26 にデータトランスファコントローラ仕様の概要比較を、表 2.27 にデータトランスファコントローラのレジスタ比較を示します。

表 2.26 データトランスファコントローラ仕様の概要比較

項目	RX63N(DTCa)	RX65N(DTCb)
転送モード	<ul style="list-style-type: none"> <li>● ノーマル転送モード                             <ul style="list-style-type: none"> <li>— 1 回の起動で 1 データ転送する</li> </ul> </li> <li>● リピート転送モード                             <ul style="list-style-type: none"> <li>— 1 回の起動で 1 データ転送する</li> <li>— リピートサイズ分データを転送すると転送開始アドレスに復帰</li> <li>— リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能</li> </ul> </li> <li>● ブロック転送モード                             <ul style="list-style-type: none"> <li>— 1 回の起動で 1 ブロックのデータ転送する</li> <li>— ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>● ノーマル転送モード                             <ul style="list-style-type: none"> <li>— 1 回の起動で 1 データ転送する</li> </ul> </li> <li>● リピート転送モード                             <ul style="list-style-type: none"> <li>— 1 回の起動で 1 データ転送する</li> <li>— リピートサイズ分データを転送すると転送開始アドレスに復帰</li> <li>— リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能</li> </ul> </li> <li>● ブロック転送モード                             <ul style="list-style-type: none"> <li>— 1 回の起動で 1 ブロックのデータ転送する</li> <li>— ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能</li> </ul> </li> </ul>
転送チャンネル	<ul style="list-style-type: none"> <li>● 割り込み要因に対するチャンネルの転送が可能(ICU からの DTC 転送要求で転送)</li> <li>● 1 回の転送要求に対して複数のデータ転送が可能(チェーン転送)</li> <li>● チェーン転送は「カウンタ=0 のとき実施」/「毎回実施」のいずれかを選択可能</li> </ul>	<ul style="list-style-type: none"> <li>● 割り込み要因に対するチャンネルの転送が可能(ICU からの DTC 転送要求で転送)</li> <li>● 1 回の転送要求に対して複数のデータ転送が可能(チェーン転送)</li> <li>● チェーン転送は「カウンタ=0 のとき実施」/「毎回実施」のいずれかを選択可能</li> </ul>
転送空間	<ul style="list-style-type: none"> <li>● ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007F FFFFh"と"FF80 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)</li> <li>● フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)</li> </ul>	<ul style="list-style-type: none"> <li>● ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007F FFFFh"と"FF80 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)</li> <li>● フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)</li> </ul>
データ転送単位	<ul style="list-style-type: none"> <li>● 1 データ:1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット)</li> <li>● 1 ブロックサイズ: 1~256 データ</li> </ul>	<ul style="list-style-type: none"> <li>● 1 データ:1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット)</li> <li>● 1 ブロックサイズ: 1~256 データ</li> </ul>

項目	RX63N(DTCa)	RX65N(DTCb)
CPU 割り込み要求	<ul style="list-style-type: none"> <li>• DTC を起動した割り込みで CPU への割り込み要求を発生可能</li> <li>• 1 回のデータ転送終了後に CPU への割り込み要求を発生可能</li> <li>• 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能</li> </ul>	<ul style="list-style-type: none"> <li>• DTC を起動した割り込みで CPU への割り込み要求を発生可能</li> <li>• 1 回のデータ転送終了後に CPU への割り込み要求を発生可能</li> <li>• 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能</li> </ul>
イベントリンク起動	-	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生
リードスキップ	同一転送が連続したときの転送情報の読み出しを省略する設定が可能	同一転送が連続したときの転送情報の読み出しを省略する設定が可能
ライトバックスキップ	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略
ライトバックディスエーブル	-	転送情報のライトバックを実行しない設定が可能
シーケンス転送	-	複雑な一連の転送をシーケンスとして登録し、転送データにより任意のシーケンスを選択して実行可能 <ul style="list-style-type: none"> <li>• シーケンス転送の起動要因は同時に 1 つのみ選択可能</li> <li>• シーケンスは、1 つの起動要因に対し最大 256 通り</li> <li>• 転送要求によって最初に転送されたデータがシーケンスを決定</li> <li>• シーケンスは、1 回の転送要求で最後まで実行することも、途中で止めて次の転送要求で再開する(シーケンス分割)ことも可能</li> </ul>
ディスプレイメント加算	-	転送元アドレスにディスプレイメントを加算可能(転送情報ごとに選択)
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.27 データトランスファコントローラのレジスタ比較

レジスタ	ビット	RX63N(DTCa)	RX65N(DTCb)
MRA	WBDIS	-	ライトバックディスエーブルビット
MRB	SQEND	-	シーケンス転送終了ビット
	INDX	-	インデックステーブル参照ビット
MRC	-	-	DTC モードレジスタ C
DTCVBR	-	DTC ベクタベースレジスタ (b31~b0) 上位 4 ビットへの書き込みは無視され、b27 の値は拡張されて設定されません。また、下位 12 ビットは予約ビットで、値は"0"固定です。書く場合、"0"を書いてください。 0000 0000h~07FF F000h、および F800 0000h~FFFF F000h の範囲で、4K バイト単位で設定可能です。	DTC ベクタベースレジスタ (b31~b0) 上位 4 ビットへの書き込みは無視され、b27 の値は拡張されて設定されません。また、下位 10 ビットは予約ビットで、値は"0"固定です。書く場合、"0"を書いてください。 0000 0000h~07FF FC00h、および F800 0000h~FFFF FC00h の範囲で、1K バイト単位で設定可能です。
DTCIBR	-	-	DTC インデックステーブルベースレジスタ
DTCOR	-	-	DTC オペレーションレジスタ
DTCSQE	-	-	DTC シーケンス転送許可レジスタ
DTCDISP	-	-	DTC アドレスディスプレイメントレジスタ

## 2.15 I/O ポート

表 2.28～表 2.31 にパッケージごとの概要比較を、表 2.32 に I/O ポートのレジスタ比較を示します。

表 2.28 I/O ポート 177 ピン、176 ピンの概要比較

ポートシンボル	RX63N(177 ピン、176 ピン)	RX65N(177 ピン、176 ピン)
PORT0	P00～P03, P05, P07	P00～P03, P05, P07
PORT1	P10～P17	P10～P17
PORT2	P20～P27	P20～P27
PORT3	P30～P37	P30～P37
PORT4	P40～P47	P40～P47
PORT5	P50～P57	P50～P57
PORT6	P60～P67	P60～P67
PORT7	P70～P77	P70～P77
PORT8	P80～P87	P80～P87
PORT9	P90～P97	P90～P97
PORTA	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7
PORTC	PC0～PC7	PC0～PC7
PORTD	PD0～PD7	PD0～PD7
PORTE	PE0～PE7	PE0～PE7
PORTF	PF0～PF5	PF0～PF5
PORTG	PG0～PG7	PG0～PG7
PORTJ	PJ3, PJ5	PJ0～PJ3, PJ5

表 2.29 I/O ポート 145 ピン、144 ピンの概要比較

ポートシンボル	RX63N(145 ピン、144 ピン)	RX65N(145 ピン、144 ピン)
PORT0	P00～P03, P05, P07	P00～P03, P05, P07
PORT1	P12～P17	P12～P17
PORT2	P20～P27	P20～P27
PORT3	P30～P37	P30～P37
PORT4	P40～P47	P40～P47
PORT5	P50～P56	P50～P56
PORT6	P60～P67	P60～P67
PORT7	P70～P77	P70～P77
PORT8	P80～P83, P86, P87	P80～P83, P86, P87
PORT9	P90～P93	P90～P93
PORTA	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7
PORTC	PC0～PC7	PC0～PC7
PORTD	PD0～PD7	PD0～PD7
PORTE	PE0～PE7	PE0～PE7
PORTF	PF5	PF5
PORTG	-	-
PORTJ	PJ3, PJ5	PJ3, PJ5

表 2.30 I/O ポート 100 ピンの概要比較

ポートシンボル	RX63N(100 ピン)	RX65N(100 ピン)
PORT0	P05, P07	P05, P07
PORT1	P12~P17	P12~P17
PORT2	P20~P27	P20~P27
PORT3	P30~P37	P30~P37
PORT4	P40~P47	P40~P47
PORT5	P50~P55	P50~P55
PORT6	-	-
PORT7	-	-
PORT8	-	-
PORT9	-	-
PORTA	PA0~PA7	PA0~PA7
PORTB	PB0~PB7	PB0~PB7
PORTC	PC0~PC7	PC0~PC7
PORTD	PD0~PD7	PD0~PD7
PORTE	PE0~PE7	PE0~PE7
PORTF	-	-
PORTG	-	-
PORTJ	PJ3	PJ3

表 2.31 I/O ポート 64 ピンの概要比較

ポートシンボル	RX631(64 ピン) *1		RX651(64 ピン) *1
	LQFP	TFLGA	
PORT0	P05	P05	P05
PORT1	P14~P17	P14~P17	P12, P13, P16, P17
PORT2	P26, P27	P26, P27	P26, P27
PORT3	P30, P31, P35~P37	P30, P31, P35~P37	P30, P31, P34~P37
PORT4	P40~P44, P46	P40~P44, P46	P40~P43
PORT5	P54, P55	-	P53
PORT6	-	-	-
PORT7	-	-	-
PORT8	-	-	-
PORT9	-	-	-
PORTA	PA0, PA1, PA3, PA4, PA6	PA0, PA1, PA3, PA4, PA6	PA1, PA2, PA4, PA6, PA7
PORTB	PB0, PB1, PB3, PB5~PB7	PB0, PB1, PB3, PB5~PB7	PB5~PB7
PORTC	PC2~PC7	PC2~PC6	PC0, PC1, PC4~PC7
PORTD	-	-	PD2~PD7
PORTE	PE0~PE5	PE0~PE5	PE0~PE2, PE6, PE7
PORTF	-	-	-
PORTG	-	-	-
PORTJ	-	-	-

\*1 : RX63N と RX65N に 64 ピンパッケージはありません。



表 2.32 I/O ポートのレジスタ比較

レジスタ	ビット名	RX63N	RX65N
ODR0	B3	-	PE1 出力形態指定ビット
PSRA *1	-	ポート切り換えレジスタ A	-
PSRB *2	-	ポート切り換えレジスタ B	-
DSCR2	-	-	駆動能力制御レジスタ 2

\*1 : RX631 かつ 64 ピンパッケージに存在するレジスタです。

\*2 : RX631 かつ 48 ピンパッケージに存在するレジスタです。

## 2.16 マルチファンクションピンコントローラ

表 2.33 にマルチファンクションピンコントローラのレジスタ比較を示します。

表 2.33 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット名	RX63N	RX65N
PmnPFS	-	端子機能制御レジスタについては、ユーザズマニュアルを参照してください	
PFBCR0	ADRHMS2	-	A18~A20 出力許可 2 ビット
	BCLKO	-	BCLK 強制出力ビット
	DH32E	D16~D31 出力許可ビット	D16~D31 出力許可ビット *1
	WR32BC32E	WR3#/BC3#出力許可ビット WR2#/BC2#出力許可ビット	WR3#/BC3#、WR2#/BC2# 出力許可ビット *1
PFBCR1	WAITS[1:0]	WAIT 選択ビット  b1 b0 00: P57 を WAIT#入力端子として設定 01: P55 を WAIT#入力端子として設定 10: PC5 を WAIT#入力端子として設定 11: P51 を WAIT#入力端子として設定	WAIT 選択ビット  b1 b0 00: <b>設定無効</b> 01: P55 を WAIT#入力端子として設定 10: PC5 を WAIT#入力端子として設定 11: P51 を WAIT#入力端子として設定
	ALES	-	ALE 選択ビット
PFBCR2	-	-	外部バス制御レジスタ 2 *1
PFBCR3	-	-	外部バス制御レジスタ 3 *1
PFENET	PHYMODE (RX63N) <b>PHYMODE0</b> (RX65N)	イーサネットモード設定ビット	イーサネットチャンネル 0 モード 設定ビット
PFUSB0	-	USB0 制御レジスタ	-
PFUSB1	-	USB1 制御レジスタ	-

\*1: フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)

2.17 16 ビットタイマパルスユニット

表 2.34 に 16 ビットタイマパルスユニット仕様の概要比較を示します。

表 2.34 16 ビットタイマパルスユニット仕様の概要比較

項目	RX63N(TPUa)	RX65N(TPUa)
パルス入出力	最大 32 本	最大 16 本
カウントクロック	各チャンネルに 7 種類または 8 種類	各チャンネルに 7 種類または 8 種類
設定可能動作	<ul style="list-style-type: none"> <li>コンペアマッチによる波形出力</li> <li>インプットキャプチャ機能(ノイズフィルタ設定可能)</li> <li>カウンタクリア動作</li> <li>複数のタイマカウンタ(TCNT)への同時書き込み</li> <li>コンペアマッチ/インプットキャプチャによる同時入出力</li> <li>カウンタの同期動作による各レジスタの同期入出力</li> <li>同期動作と組み合わせることによる最大 15 相の PWM 出力</li> <li>カスケード接続動作</li> </ul>	<ul style="list-style-type: none"> <li>コンペアマッチによる波形出力</li> <li>インプットキャプチャ機能(ノイズフィルタ設定可能)</li> <li>カウンタクリア動作</li> <li>複数のタイマカウンタ(TCNT)への同時書き込み</li> <li>コンペアマッチ/インプットキャプチャによる同時入出力</li> <li>カウンタの同期動作による各レジスタの同期入出力</li> <li>同期動作と組み合わせることによる最大 15 相の PWM 出力</li> <li>カスケード接続動作</li> </ul>
バッファ動作	<ul style="list-style-type: none"> <li>チャンネル 0,3,6,9</li> <li>レジスタデータの自動転送</li> </ul>	<ul style="list-style-type: none"> <li>チャンネル 0,3</li> <li>レジスタデータの自動転送</li> </ul>
位相係数モード	チャンネル 1,2,4,5,7,8,10,11	チャンネル 1,2,4,5
割り込み要因	52 種類	26 種類
トリガ生成	プログラマブルパルスジェネレータ (PPG) の出力トリガを生成可能 A/D コンバータの変換開始トリガを生成可能	プログラマブルパルスジェネレータ (PPG) の出力トリガを生成可能 A/D コンバータの変換開始トリガを生成可能
イベントリンク機能(出力)	-	<ul style="list-style-type: none"> <li>イベント 6 種類を ELC に出力可能</li> <li>コンペアマッチ A(TPU0~TPU3)</li> <li>コンペアマッチ B(TPU0~TPU3)</li> <li>コンペアマッチ C(TPU0, TPU3)</li> <li>コンペアマッチ D(TPU0, TPU3)</li> <li>オーバフロー(TPU0~TPU3)</li> <li>アンダフロー(TPU1, TPU)</li> </ul>
イベントリンク機能(入力)	-	<ul style="list-style-type: none"> <li>イベント入力により、以下の 3 種類のいずれかの動作が可能</li> <li>カウントスタート動作(TPU0~TPU3)</li> <li>カウントリスタート動作(TPU0~TPU3)</li> <li>インプットキャプチャ動作(TPU0~TPU3)</li> </ul>
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

## 2.18 プログラマブルパルスジェネレータ

表 2.35 にプログラマブルパルスジェネレータのレジスタ比較を示します。

表 2.35 プログラマブルパルスジェネレータのレジスタ比較

レジスタ	ビット名	RX63N(PPG)	RX65N(PPG)
NDRH2	-	-	ネクストデータレジスタ H2
NDRL2	-	-	ネクストデータレジスタ L2

## 2.19 8ビットタイマ

表 2.36 に 8 ビットタイマ仕様の概要比較を、表 2.37 に 8 ビットタイマのレジスタ比較を示します。

表 2.36 8ビットタイマ仕様の概要比較

項目	RX63N(TMR)	RX65N(TMR)
カウントクロック	<ul style="list-style-type: none"> <li>分周クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192</li> <li>外部クロック</li> </ul>	<ul style="list-style-type: none"> <li>分周クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192</li> <li>外部クロック</li> </ul>
チャンネル数	(8ビット×2チャンネル)×2ユニット	(8ビット×2チャンネル)×2ユニット
コンペアマッチ	<ul style="list-style-type: none"> <li>8ビットモード(コンペアマッチ A、コンペアマッチ B)</li> <li>16ビットモード(コンペアマッチ A、コンペアマッチ B)</li> </ul>	<ul style="list-style-type: none"> <li>8ビットモード(コンペアマッチ A、コンペアマッチ B)</li> <li>16ビットモード(コンペアマッチ A、コンペアマッチ B)</li> </ul>
カウンタクリア	コンペアマッチ A、コンペアマッチ B、外部リセット信号から選択	コンペアマッチ A、コンペアマッチ B、外部リセット信号から選択
タイマ出力	任意のデューティ比のパルス出力、PWM 出力	任意のデューティ比のパルス出力、PWM 出力
2チャンネルのカスケード接続	<ul style="list-style-type: none"> <li>16ビットカウントモード</li> <li>TMR0 を上位、TMR1 を下位 (TMR2 を上位、TMR3 を下位)とする 16ビットタイマ</li> <li>コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント)</li> </ul>	<ul style="list-style-type: none"> <li>16ビットカウントモード</li> <li>TMR0 を上位、TMR1 を下位 (TMR2 を上位、TMR3 を下位)とする 16ビットタイマ</li> <li>コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント)</li> </ul>
割り込み要因	コンペアマッチ A、コンペアマッチ B、オーバフロー	コンペアマッチ A、コンペアマッチ B、オーバフロー
イベントリンク機能(出力)	-	<ul style="list-style-type: none"> <li>コンペアマッチ A、コンペアマッチ B、オーバフロー(TMR0~3)</li> </ul>
イベントリンク機能(入力)	-	<ul style="list-style-type: none"> <li>イベント受付により、3種類のうち1つの動作が可能</li> <li>(1)カウントスタート動作(TMR0~3)</li> <li>(2)イベントカウンタ動作(TMR0~3)</li> <li>(3)カウントリスタート動作(TMR0~3)</li> </ul>
DTC の起動	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みによる起動可能	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みによる起動可能
A/D コンバータの変換開始トリガ	TMR0、TMR2 のコンペアマッチ A	TMR0、TMR2 のコンペアマッチ A
SCI のボーレートクロック生成	SCI のボーレートクロックを生成	SCI のボーレートクロックを生成
消費電力低減機能	ユニットごとにモジュールストップ状態への設定が可能	ユニットごとにモジュールストップ状態への設定が可能

表 2.37 8ビットタイマのレジスタ比較

レジスタ	ビット	RX63N(TMR)	RX65N(TMR)
TCSTR	-	-	タイムカウンタスタートレジスタ

## 2.20 コンペアマッチタイマ

表 2.38 にコンペアタイマ仕様の概要比較を示します。

表 2.38 コンペアタイマ仕様の概要比較

項目	RX63N(CMT)	RX65N(CMT)
カウントクロック	<ul style="list-style-type: none"> <li>4 種類の分周クロック PCLK/8、PCLK/32、PCLK128、 PCLK/512 の中からチャンネルごと に選択可能</li> </ul>	<ul style="list-style-type: none"> <li>4 種類の分周クロック PCLK/8、PCLK/32、PCLK128、 PCLK/512 の中からチャンネルごと に選択可能</li> </ul>
割り込み	コンペアマッチ割り込みをチャンネルごと に要求することが可能	コンペアマッチ割り込みをチャンネルごと に要求することが可能
イベントリンク機能(出力)	-	<b>CMT1 のコンペアマッチによりイベ ント信号出力</b>
イベントリンク機能(入力)	-	<ul style="list-style-type: none"> <li><b>設定したモジュールに対してリン ク動作が可能</b></li> <li><b>CMT1 のカウントスタート、イベ ントカウンタ、カウントリスター ト動作が可能</b></li> </ul>
消費電力低減機能	ユニットごとにモジュールストップ 状態への設定が可能	ユニットごとにモジュールストップ 状態への設定が可能

## 2.21 リアルタイムクロック

表 2.39 にリアルタイムクロック仕様の概要比較を、表 2.40 にリアルタイムクロックのレジスタ比較を示します。

表 2.39 リアルタイムクロック仕様の概要比較

項目	RX63N(RTCa)	RX65N(RTCd)
カウントモード	カレンダーカウントモード	カレンダーカウントモード/ <b>バイナリカウントモード</b>
カウントソース	サブクロック(XCIN)またはメインクロック(EXTAL)	サブクロック(XCIN)またはメインクロック(EXTAL)
時計/カレンダー機能	<ul style="list-style-type: none"> <li>● カレンダーカウントモード                             <ul style="list-style-type: none"> <li>— 年、月、日、曜日、時、分、秒をカウント、BCD 表示</li> <li>— 12 時間/24 時間モード切り替え機能</li> <li>— 30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ)</li> <li>— うるう年自動補正機能</li> </ul> </li> <li>— スタート/ストップ機能</li> <li>— 秒以下の桁のバイナリ表示 (1Hz、2Hz、4Hz、8Hz、16Hz、32Hz、64Hz)</li> <li>— 時計誤差補正機能</li> <li>— クロック(1Hz)出力</li> </ul>	<ul style="list-style-type: none"> <li>● カレンダーカウントモード                             <ul style="list-style-type: none"> <li>— 年、月、日、曜日、時、分、秒をカウント、BCD 表示</li> <li>— 12 時間/24 時間モード切り替え機能</li> <li>— 30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ)</li> <li>— うるう年自動補正機能</li> </ul> </li> <li>● <b>バイナリカウントモード</b> <ul style="list-style-type: none"> <li>— <b>秒を 32 ビットでカウント、バイナリ表示</b></li> </ul> </li> <li>● 両モード共通                             <ul style="list-style-type: none"> <li>— スタート/ストップ機能</li> <li>— 秒以下の桁のバイナリ表示 (1Hz、2Hz、4Hz、8Hz、16Hz、32Hz、64Hz)</li> <li>— 時計誤差補正機能</li> <li>— クロック(1Hz/<b>64Hz</b>)出力</li> </ul> </li> </ul>



項目	RX63N(RTCa)	RX65N(RTCd)
割り込み	<ul style="list-style-type: none"> <li>● アラーム割り込み(ALM) アラーム割り込み条件として、年、月、日、曜日、時、分、秒のいずれと比較するか選択可能</li> <li>● 周期割り込み(PRD) 割り込み周期として、2秒、1秒、1/2秒、1/4秒、1/8秒、1/16秒、1/32秒、1/64秒、1/128秒、1/256秒周期から選択可能</li> <li>● 桁上げ割り込み(CUP) 次のいずれかのタイミングで割り込み要求発生                             <ul style="list-style-type: none"> <li>— 64Hzカウンタから秒カウンタへの桁上げが発生したとき</li> <li>— 64Hzカウンタの変化とR64CNTレジスタの読み出しタイミングが重なったとき</li> </ul> </li> <li>● アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能</li> </ul>	<ul style="list-style-type: none"> <li>● アラーム割り込み(ALM) アラーム割り込み条件として、以下のいずれと比較するか選択可能                             <ul style="list-style-type: none"> <li>— カレンダカウントモード: 年、月、日、曜日、時、分、秒</li> <li>— <b>バイナリカウントモード: 32ビットバイナリカウンタの各ビット</b></li> </ul> </li> <li>● 周期割り込み(PRD) 割り込み周期として、2秒、1秒、1/2秒、1/4秒、1/8秒、1/16秒、1/32秒、1/64秒、1/128秒、1/256秒周期から選択可能</li> <li>● 桁上げ割り込み(CUP) 次のいずれかのタイミングで割り込み要求発生                             <ul style="list-style-type: none"> <li>— 64Hzカウンタから秒カウンタへの桁上げが発生したとき</li> <li>— 64Hzカウンタの変化とR64CNTレジスタの読み出しタイミングが重なったとき</li> </ul> </li> <li>● アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能</li> </ul>
時間キャプチャ機能	<ul style="list-style-type: none"> <li>● 時間キャプチャイベント入力端子のエッジ検出によって、時間のキャプチャが可能 イベント入力ごとに、月、日、時、分、秒をキャプチャ</li> </ul>	<ul style="list-style-type: none"> <li>● 時間キャプチャイベント入力端子のエッジ検出によって、時間のキャプチャが可能 イベント入力ごとに、月、日、時、分、秒をキャプチャ、<b>または32ビットバイナリカウンタ値をキャプチャ</b></li> </ul>
イベントリンク機能	-	<b>周期イベント出力</b>

表 2.40 リアルタイムクロックのレジスタ比較

レジスタ	ビット	RX63N(RTCa)	RX65N(RTCd)
BCNT0*	-	-	バイナリカウンタ 0
BCNT1*	-	-	バイナリカウンタ 1
BCNT2*	-	-	バイナリカウンタ 2
BCNT3*	-	-	バイナリカウンタ 3
BCNT0AR*	-	-	バイナリカウンタ 0 アラームレジスタ
BCNT1AR*	-	-	バイナリカウンタ 1 アラームレジスタ
BCNT2AR*	-	-	バイナリカウンタ 2 アラームレジスタ
BCNT3AR*	-	-	バイナリカウンタ 3 アラームレジスタ
BCNT0AER*	-	-	バイナリカウンタ 0 アラーム許可レジスタ
BCNT1AER*	-	-	バイナリカウンタ 1 アラーム許可レジスタ
BCNT2AER*	-	-	バイナリカウンタ 2 アラーム許可レジスタ
BCNT3AER*	-	-	バイナリカウンタ 3 アラーム許可レジスタ
RCR1	RTCOS	-	RTCOUT 出力選択ビット
RCR2	CNTMD	-	カウントモード選択ビット
BCNT0CPy*	-	-	BCNT0 キャプチャレジスタ y(y=0~2)
BCNT1CPy*	-	-	BCNT1 キャプチャレジスタ y(y=0~2)
BCNT2CPy*	-	-	BCNT2 キャプチャレジスタ y(y=0~2)
BCNT3CPy*	-	-	BCNT3 キャプチャレジスタ y(y=0~2)

【注】 \* バイナリカウンタモード時

## 2.22 ウォッチドッグタイマ

表 2.41 にウォッチドッグタイマ仕様の概要比較を、表 2.42 にウォッチドッグタイマのレジスタ比較を示します。

表 2.41 ウォッチドッグタイマ仕様の概要比較

項目	RX63N(WDTA)	RX65N(WDTA)
カウントソース	周辺クロック (PCLK)	周辺モジュールクロック (PCLK)
クロック分周比	4 分周/64 分周/128 分周/512 分周/2048 分周/8192 分周	4 分周/64 分周/128 分周/512 分周/2048 分周/8192 分周
カウント動作	14 ビットのダウンカウンタによるダウンカウント	14 ビットのダウンカウンタによるダウンカウント
カウント開始条件	<ul style="list-style-type: none"> <li>リセット後、自動的にカウント開始 (オートスタートモード)</li> <li>リフレッシュ (WDTRR レジスタに 00h を書き込み後、FFh を書き込む) により、カウント開始 (レジスタスタートモード)</li> </ul>	<ul style="list-style-type: none"> <li>オートスタートモード：リセット解除後、自動的にカウント開始</li> <li>レジスタスタートモード：リフレッシュ動作 (WDTRR レジスタに “00h” を書き込み後、“FFh” を書き込む) により、カウント開始</li> </ul>
カウント停止条件	<ul style="list-style-type: none"> <li>リセット (ダウンカウンタ、レジスタは初期値に戻る)</li> <li>アンダフロー、リフレッシュエラー発生時カウント再開 (オートスタートモード：自動、レジスタスタートモード：リフレッシュ)</li> </ul>	<ul style="list-style-type: none"> <li>リセット (ダウンカウンタ、レジスタは初期値に戻る)</li> <li><b>低消費電力状態</b></li> <li>アンダフロー、リフレッシュエラー発生時(レジスタスタートモード時のみ)</li> </ul>
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)
リセット出力要因	<ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローした場合</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)</li> </ul>	<ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたとき</li> <li>リフレッシュ許可期間以外でリフレッシュを行ったとき(リフレッシュエラー)</li> </ul>
割り込み要因	割り込み要求出力要因 <ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローした場合、ノンマスクブル割り込み (WUNI) を発生</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)</li> </ul>	<b>ノンマスクブル割り込み</b> /割り込み要因 <ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたとき</li> <li>リフレッシュ許可期間以外でリフレッシュを行ったとき(リフレッシュエラー)</li> </ul>
カウント値の読み出し	WDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能	WDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能

表 2.42 ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX63N(WDTA)	RX65N(WDTA)
WDTRCR	RSTIRQS	リセット割り込み要求選択ビット  0: ノンマスクابل割り込み要求出力を許可  1: リセット出力を許可	リセット割り込み要求選択ビット  0: ノンマスクابل割り込み要求、または割り込み要求出力を許可 *1  1: リセット出力を許可

\*1: NMIE.WDTEN ビットの値が、1 の時はノンマスクابل割り込み、0 の時はマスクابل割り込みを発生します。

## 2.23 独立ウォッチドッグタイマ

表 2.43 に独立ウォッチドッグタイマ仕様の概要比較を、表 2.44 に独立ウォッチドッグタイマのレジスタ比較を示します。

表 2.43 独立ウォッチドッグタイマ仕様の概要比較

項目	RX63N(IWDTa)	RX65N(IWDTa)
カウントソース	IWDT 専用クロック(IWDTCLK)	IWDT 専用クロック(IWDTCLK)
クロック分周比	1 分周/16 分周/32 分周/64 分周/ 128 分周/256 分周	1 分周/16 分周/32 分周/64 分周/ 128 分周/256 分周
カウント動作	14 ビットのダウンカウンタによるダウンカウント	14 ビットのダウンカウンタによるダウンカウント
カウント開始条件	<ul style="list-style-type: none"> <li>リセット後、自動的にカウント開始(オートスタートモード)</li> <li>リフレッシュ(IWDTRR レジスタに 00h を書き込み後、FFh を書き込む)により、カウント開始(レジスタスタートモード)</li> </ul>	<ul style="list-style-type: none"> <li>オートスタートモード:リセット解除後、自動的にカウント開始</li> <li>レジスタスタートモード:リフレッシュ動作(IWDTRR レジスタに 00h を書き込み後、FFh を書き込む)により、カウント開始</li> </ul>
カウント停止条件	<ul style="list-style-type: none"> <li>リセット(ダウンカウンタ、レジスタは初期値に戻る)</li> <li>アンダフロー、リフレッシュエラー発生時 カウント再開(オートスタートモード:リセットもしくはノンマスクابل割り込み要求後に自動でカウント再開、レジスタスタートモード:リフレッシュ後にカウント再開)</li> </ul>	<ul style="list-style-type: none"> <li>リセット(ダウンカウンタ、レジスタは初期値に戻る)</li> <li>低消費電力状態(レジスタ設定による)</li> <li>アンダフロー、リフレッシュエラー発生時(レジスタスタートモード時のみ)</li> </ul>
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能(リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能(リフレッシュ許可/禁止期間)
リセット出力要因	<ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたとき</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合(リフレッシュエラー)</li> </ul>	<ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたとき</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合(リフレッシュエラー)</li> </ul>
割り込み要因	割り込み要求出力要因 <ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたときノンマスクابل割り込み(WUNI)を発生</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合(リフレッシュエラー)</li> </ul>	ノンマスクابل割り込み/割り込み要因 <ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたとき</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合(リフレッシュエラー)</li> </ul>
カウント値の読み出し	IWDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能	IWDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能
イベントリンク機能(出力)	-	<ul style="list-style-type: none"> <li>ダウンカウンタのアンダフローイベント出力</li> <li>リフレッシュエラーイベント出力</li> </ul>

項目	RX63N(IWDTa)	RX65N(IWDTa)
出力信号(内部信号)	<ul style="list-style-type: none"> <li>リセット出力</li> <li>割り込み要求出力</li> <li>スリープモードカウンタ停止制御出力</li> </ul>	<ul style="list-style-type: none"> <li>リセット出力</li> <li>割り込み要求出力</li> <li>スリープモードカウンタ停止制御出力</li> </ul>
オートスタートモード (オプション機能選択レジスタ 0(OFS0 制御))	<ul style="list-style-type: none"> <li>リセット後のクロック分周比の選択(OFS0.IWDTCKS[3:0]ビット)</li> <li>独立ウォッチドッグタイマのタイムアウト期間の選択(OFS0.IWDTTOPS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ開始位置の選択(OFS0.IWDRPSS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ終了位置の選択(OFS0.IWDRPES[1:0]ビット)</li> <li>リセット出力、または割り込み要求出力の選択(OFS0.IWDRSTIRQSビット)</li> <li>スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウンタ停止の選択(OFS0.IWDTSLCSTP ビット)</li> </ul>	<ul style="list-style-type: none"> <li>リセット後のクロック分周比の選択(OFS0.IWDTCKS[3:0]ビット)</li> <li>独立ウォッチドッグタイマのタイムアウト期間の選択(OFS0.IWDTTOPS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ開始位置の選択(OFS0.IWDRPSS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ終了位置の選択(OFS0.IWDRPES[1:0]ビット)</li> <li>リセット出力、または割り込み要求出力の選択(OFS0.IWDRSTIRQSビット)</li> <li>スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウンタ停止の選択(OFS0.IWDTSLCSTP ビット)</li> </ul>
レジスタスタートモード (IWDT レジスタ制御)	<ul style="list-style-type: none"> <li>リフレッシュ動作後のクロック分周比の選択(IWDTCR.CKS[3:0]ビット)</li> <li>独立ウォッチドッグタイマのタイムアウト期間の選択(IWDTCR.TOPS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ開始位置の選択(IWDTCR.RPSS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ終了位置の選択(IWDTCR.RPES[1:0]ビット)</li> <li>リセット出力、または割り込み要求出力の選択(IWDTCR.RSTIRQSビット)</li> <li>スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウンタ停止の選択(IWDTCSTPR.SLCSTP ビット)</li> </ul>	<ul style="list-style-type: none"> <li>リフレッシュ動作後のクロック分周比の選択(IWDTCR.CKS[3:0]ビット)</li> <li>独立ウォッチドッグタイマのタイムアウト期間の選択(IWDTCR.TOPS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ開始位置の選択(IWDTCR.RPSS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ終了位置の選択(IWDTCR.RPES[1:0]ビット)</li> <li>リセット出力、または割り込み要求出力の選択(IWDTCR.RSTIRQSビット)</li> <li>スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウンタ停止の選択(IWDTCSTPR.SLCSTP ビット)</li> </ul>

表 2.44 独立ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX63N(IWDTa)	RX65N(IWDTa)
IWDTRCR	RSTIRQS	リセット割り込み要求選択ビット  0: ノンマスクابل割り込み要求出力を許可  1: リセット出力を許可	リセット割り込み要求選択ビット  0: ノンマスクابل割り込み要求、または割り込み要求出力を許可 *1  1: リセット出力を許可

\*1: NMIER.IWDTEN ビットの値が、1 の時はノンマスクابل割り込み、0 の時はマスクابل割り込みを発生します。

## 2.24 イーサネットコントローラ用 DMA コントローラ

表 2.45 にイーサネットコントローラ用 DMA コントローラレジスタ比較を示します。

表 2.45 イーサネットコントローラ用 DMA コントローラレジスタ比較

レジスタ	ビット	RX63N(EDMAC)	RX65N(EDMACa)
EESR	ADE	アドレスエラーフラグ	-
EESIPR	ADEIP	アドレスエラー割り込み許可ビット	-
TRSCER	CERFCE	CERF ビットコピー指示ビット	-
	PRECE	PRE ビットコピー指示ビット	-
	RTSFCE	RTSF ビットコピー指示ビット	-
	RTLFCCE	RTLFC ビットコピー指示ビット	-
	TROCE	TRO ビットコピー指示ビット	-
	CDCE	CD ビットコピー指示ビット	-
	DLCCE	DLC ビットコピー指示ビット	-
	CNDCE	CND ビットコピー指示ビット	-
FDR	RFD[4:0]	受信 FIFO 容量ビット  b4 b0 00000: 256 バイト 00001: 512 バイト 00010: 768 バイト 00011: 1024 バイト 00100: 1280 バイト 00101: 1536 バイト 00110: 1792 バイト 00111: 2048 バイト 上記以は設定しないでください	受信 FIFO 容量ビット  b4 b0  00111: 1968 バイト 上記以は設定しないでください
	TFD[4:0]	送信 FIFO 容量ビット  b12 b8 00000: 256 バイト 00001: 512 バイト 00010: 768 バイト 00011: 1024 バイト 00100: 1280 バイト 00101: 1536 バイト 00110: 1792 バイト  00111: 2048 バイト 上記以は設定しないでください	送信 FIFO 容量ビット  b12 b8  00111: 2048 バイト 上記以は設定しないでください
RMCR	RNC	受信要求ビット non リセットモード指定ビット	-



RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

レジスタ	ビット	RX63N(EDMAC)	RX65N(EDMACa)
FCFTR	RFDO[2:0]	受信 FIFO オーバフローBSY 送 出しきい値ビット  b2 b0 0 0 0 : 受信 FIFO 内に 256-32 バ イトのデータ容量を格納 時 0 0 1 : 受信 FIFO 内に 512-32 バ イトのデータ容量を格納 時 . . 1 1 0 : 受信 FIFO 内に 1792-32 バ イトのデータ容量を格納 時 1 1 1 : 受信 FIFO 内に 2048-64 バ イトのデータ容量を格納 時	受信 FIFO 格納データ量 PAUSE 送しきい値ビット  b2 b0 0 0 0 : 受信 FIFO 内に 256-32 バ イトのデータ容量を格納 時 0 0 1 : 受信 FIFO 内に 512-32 バ イトのデータ容量を格納 時 . . 1 1 0 : 受信 FIFO 内に 1792-32 バ イトのデータ容量を格納 時 1 1 1 : 受信 FIFO 内に 2048-96 バ イトのデータ容量を格納 時

## 2.25 USB2.0 ホスト/ファンクションモジュール

表 2.46 に USB2.0 ホスト/ファンクションモジュール仕様の概要比較を、表 2.47 に USB2.0 ホスト/ファンクションモジュールのレジスタ比較を示します。

表 2.46 USB2.0 ホスト/ファンクションモジュール仕様の概要比較

項目	RX63N(USBa)	RX65N(USBb)
ポート数	2	1
特長	<ul style="list-style-type: none"> <li>USB2.0 に対応した UDC(USB Device Controller)およびトランシーバを内蔵</li> <li>USB0:ホストコントローラ機能/ファンクションコントローラ機能/OTG(ON-The-Go)に対応</li> <li>USB1:ファンクションコントローラ機能に対応</li> <li>ホストコントローラ機能とファンクションコントローラ機能はソフトウェアで切り替え可能</li> <li>セルフパワーモードおよびバスパワーモードを選択可能</li> </ul>	<ul style="list-style-type: none"> <li>USB2.0 に対応した UDC(USB Device Controller)およびトランシーバを内蔵</li> <li>ホストコントローラ機能/ファンクションコントローラ機能/OTG(ON-The-Go)に対応</li> <li>ホストコントローラ機能とファンクションコントローラ機能はソフトウェアで切り替え可能</li> <li>セルフパワーモードおよびバスパワーモードを選択可能</li> </ul>
	ホストコントローラ機能選択時 <ul style="list-style-type: none"> <li>フルスピード転送(12Mbps)に対応</li> <li>SOF、パケット送信のスケジュールを自動化</li> <li>アイソクロナス転送、インタラプト転送の転送インターバル設定機能</li> <li>ハブを 1 段経由し、複数の周辺デバイスと接続し通信が可能</li> </ul>	ホストコントローラ機能選択時 <ul style="list-style-type: none"> <li>フルスピード転送(12Mbps)に対応、およびロースピード転送(1.5Mbps)</li> <li>SOF、パケット送信のスケジュールを自動化</li> <li>アイソクロナス転送、インタラプト転送の転送インターバル設定機能</li> <li>ハブを 1 段経由し、複数の周辺デバイスと接続し通信が可能</li> </ul>
	ファンクションコントローラ機能選択時 <ul style="list-style-type: none"> <li>フルスピード転送(12Mbps)に対応</li> <li>コントロール転送ステージ管理機能</li> <li>デバイスステート管理機能</li> <li>SET_ADDRESS リクエストに対する自動応答機能</li> <li>SOF 補間機能</li> </ul>	ファンクションコントローラ機能選択時 <ul style="list-style-type: none"> <li>フルスピード転送(12Mbps)に対応*</li> <li>コントロール転送ステージ管理機能</li> <li>デバイスステート管理機能</li> <li>SET_ADDRESS リクエストに対する自動応答機能</li> <li>SOF 補完機能</li> </ul>
通信データ転送タイプ	<ul style="list-style-type: none"> <li>コントロール転送</li> <li>バルク転送</li> <li>インタラプト転送</li> <li>アイソクロナス転送</li> </ul>	<ul style="list-style-type: none"> <li>コントロール転送</li> <li>バルク転送</li> <li>インタラプト転送</li> <li>アイソクロナス転送</li> </ul>
パイプコンフィギュレーション	<ul style="list-style-type: none"> <li>USB 通信用バッファメモリを内蔵</li> <li>最大 10 本のパイプを選択可能(デフォルトコントロールパイプを含む)</li> <li>パイプ 1~9 は任意のエンドポイント番号を割り付け可能</li> </ul>	<ul style="list-style-type: none"> <li>USB 通信用バッファメモリを内蔵</li> <li>最大 10 本のパイプを選択可能(デフォルトコントロールパイプを含む)</li> <li>パイプ 1~9 は任意のエンドポイント番号を割り付け可能</li> </ul>

項目	RX63N(USBa)	RX65N(USBb)
パイプコンフィギュレーション	<p>各パイプの設定可能な転送条件</p> <ul style="list-style-type: none"> <li>パイプ 0:コントロール転送専用のパイプ(デフォルトコントロールパイプ:DCP)、バッファサイズは 8/16/32/64 バイト(シングルバッファ)</li> <li>パイプ 1、2:バルク転送またはアイソクロナス転送を選択可能なパイプ、バルク転送時バッファサイズは 8/16/32/64 バイト(ダブルバッファ指定可能)、アイソクロナス転送時バッファサイズは 1~256 バイト(ダブルバッファ指定可能)</li> <li>パイプ 3~5:バルク転送専用のパイプ、バッファサイズは 8/16/32/64 バイト(ダブルバッファ指定可能)</li> <li>パイプ 6~9:インタラプト転送専用のパイプ、1~64 バイト(シングルバッファ)</li> </ul>	<p>各パイプの設定可能な転送条件</p> <ul style="list-style-type: none"> <li>パイプ 0:コントロール転送専用のパイプ(デフォルトコントロールパイプ:DCP)、バッファサイズは 64 バイト(シングルバッファ)</li> <li>パイプ 1、2:バルク転送またはアイソクロナス転送を選択可能なパイプ、バルク転送時バッファサイズは 64 バイト(ダブルバッファ指定可能)、アイソクロナス転送時バッファサイズは 256 バイト(ダブルバッファ指定可能)</li> <li>パイプ 3~5:バルク転送専用のパイプ、バッファサイズは 64 バイト(ダブルバッファ指定可能)</li> <li>パイプ 6~9:インタラプト転送専用のパイプ、64 バイト(シングルバッファ)</li> </ul>
その他の機能	<ul style="list-style-type: none"> <li>トランザクションカウントによる受信トランスファ終了機能</li> <li>BRDY 割り込みイベント通知タイミング変更機能(BFRE)</li> <li>DnFIFO(n = 0, 1)ポートで指定したパイプのデータ読み出し後自動バッファメモリクリア機能(DCLRM)</li> <li>トランスファ終了による応答 PID の NAK 設定機能(SHTNAK)</li> </ul>	<ul style="list-style-type: none"> <li>トランザクションカウントによる受信トランスファ終了機能</li> <li>BRDY 割り込みイベント通知タイミング変更機能(BFRE)</li> <li>DnFIFO(n = 0, 1)ポートで指定したパイプのデータ読み出し後自動バッファメモリクリア機能(DCLRM)</li> <li>トランスファ終了による応答 PID の NAK 設定機能(SHTNAK)</li> <li><b>DP/DM のプルアップ抵抗、プルダウン抵抗をチップに内蔵</b></li> </ul>
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

【注】 \* ファンクションコントローラ機能選択時、ロースピード転送(1.5Mbps)に対応していません。

表 2.47 USB2.0 ホスト/ファンクションモジュールのレジスタ比較

レジスタ	ビット	RX63N(USBa)	RX65N(USBb)
SYSSTS0	SOFEA	-	ホストコントローラ機能選択時のSOF アクティブモニタビット
SOFCFG	TRNENSEL	-	トランザクション有効期間切り替えビット
DEVADDn (n=0~5)	USBSPPD[1:0]	通信対象デバイスの転送速度ビット  b7b6 00: DEVADDn レジスタ未使用 01: 設定しないでください 10: フルスピード 11: 設定しないでください	通信対象デバイスの転送速度ビット  b7b6 00: DEVADDn レジスタ未使用 01: <b>ロースピード</b> 10: フルスピード 11: 設定しないでください
PHYSLEW	-	-	PHY クロスポイント調整レジスタ
DPUSR0R	RPUE0	-	D+プルアップ抵抗制御ビット
	DRPD0	-	D+/D-プルダウン抵抗制御ビット
	SRPC1	USB1 シングルエンドレシーバ制御ビット	-
	FIXPHY1	USB1 トランシーバ出力固定ビット	-
	DP1	USB1 DP 入力	-
	DM1	USB1 DM 入力	-
	DVBSTS1	USB1 VBUS 入力	-
DPUSR1R	DPINTE1	USB1 DP 割り込み許可/クリアビット	-
	DMINTE1	USB1 DM 割り込み許可/クリアビット	-
	DVBSE1	USB1 VBUS 割り込み許可/クリアビット	-
	DPINT1	USB1 DP 割り込み要因による復帰表示ビット	-
	DMINT1	USB1 DM 割り込み要因による復帰表示ビット	-
	DVBINT1	USB1 VBUS 割り込み要因による復帰表示ビット	-

## 2.26 シリアルコミュニケーションインタフェース

RX63N グループは、独立した 13 チャンネル(SCIc:12 チャンネル、SCIId:1 チャンネル)のシリアルコミュニケーションインタフェースを持っています。

RX65N グループは、独立した 13 チャンネル(SCIlg:10 チャンネル、SCCli:2 チャンネル、SCIh:1 チャンネル)のシリアルコミュニケーションインタフェースを持っています。

表 2.48 に SCIc、SCIlg 仕様の概要比較を、表 2.49 に SC Cli 仕様の概要比較を、表 2.50 に SCIId、SCIh 仕様の概要比較を、表 2.51 に SCI チャンネル別仕様比較を、表 2.52 にシリアルコミュニケーションインタフェースレジスタ比較を示します。

表 2.48 SCIc、SCIlg 仕様の概要比較

項目		RX63N(SCIc)	RX65N(SCIlg)
チャンネル数		12 チャンネル	10 チャンネル
シリアル通信方式		<ul style="list-style-type: none"> <li>調歩同期式</li> <li>クロック同期式</li> <li>スマートカードインタフェース</li> <li>簡易 I<sup>2</sup>C バス</li> <li>簡易 SPI バス</li> </ul>	<ul style="list-style-type: none"> <li>調歩同期式</li> <li>クロック同期式</li> <li>スマートカードインタフェース</li> <li>簡易 I<sup>2</sup>C バス</li> <li>簡易 SPI バス</li> </ul>
転送速度		ポーレートジェネレータ内蔵により任意のビットレートを設定可能	ポーレートジェネレータ内蔵により任意のビットレートを設定可能 <b>(電気的特性に差異があるため、設定できるビットレートにも差異があります。詳細はユーザーズマニュアルをご確認ください)</b>
全二重通信		送信部：ダブルバッファ構成による連続送信が可能 受信部：ダブルバッファ構成による連続受信が可能	送信部：ダブルバッファ構成による連続送信が可能 受信部：ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能*	LSB ファースト/MSB ファースト選択可能*
割り込み要因		送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I <sup>2</sup> C モード用)	送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I <sup>2</sup> C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への設定が可能	チャンネルごとにモジュールストップ状態への設定が可能
調歩同期式モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ / 奇数パリティ / パリティなし	偶数パリティ / 奇数パリティ / パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTS <sub>n</sub> 端子、RTS <sub>n</sub> 端子を用いた送受信制御が可能	CTS <sub>n</sub> #端子、RTS <sub>n</sub> #端子を用いた送受信制御が可能
	スタートビットの検出	Low レベルを検出	Low レベルまたは立ち下がりがエッジを選択可能
	ブレーク検出	フレーミングエラー発生時、RXD <sub>n</sub> 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXD <sub>n</sub> 端子のレベルを直接読み出すことでブレークを検出可能

項目		RX63N(SCIc)	RX65N(SCIg)
調歩同期式モード	クロックソース	内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能(SCI5、SCI6)	内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能(SCI5、SCI6)
	倍速モード	-	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTS <sub>n</sub> 端子、RTS <sub>n</sub> 端子を用いた送受信制御が可能	CTS <sub>n</sub> #端子、RTS <sub>n</sub> #端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	受信時パリティエラーを検出するとエラーシグナルを自動送出	受信時パリティエラーを検出するとエラーシグナルを自動送出
		送信時エラーシグナルを受信するとデータを自動再送信	送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I <sup>2</sup> C モード	通信フォーマット	I <sup>2</sup> C バスフォーマット	I <sup>2</sup> C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	SSCL <sub>n</sub> 、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能	SSCL <sub>n</sub> 、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SS <sub>n</sub> #端子が High のとき、出力端子をハイインピーダンスにすることが可能	SS <sub>n</sub> #端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
ビットレートモジュレーション機能	-	内蔵ボーレートジェネレータの出力補正により誤差を低減可能	
イベントリンク機能	-	-	エラー(受信エラー・エラーシグナル検出)イベント出力
	-	-	受信データフルイベント出力
	-	-	送信データエンptyイベント出力
	-	-	送信終了イベント出力

【注】 \* 簡易 I<sup>2</sup>C モードでは、MSB ファーストでのみ使用可能です。

表 2.49 SCLi 仕様の概要比較

項目		RX63N(-)	RX65N(SCLi)
チャンネル数		-	2 チャンネル
シリアル通信方式		-	<ul style="list-style-type: none"> <li>調歩同期式</li> <li>クロック同期式</li> <li>スマートカードインタフェース</li> <li>簡易 I<sup>2</sup>C バス</li> <li>簡易 SPI バス</li> </ul>
転送速度		-	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		-	送信部:ダブルバッファ構成による連続送信が可能 受信部:ダブルバッファ構成による連続受信が可能
データ転送		-	LSB ファースト/MSB ファースト選択可能(注 1)
割り込み要因		-	送信終了、送信データエンプティ、受信データフル、受信エラー、受信データレディ、データ一致、開始条件/再開条件/停止条件生成終了(簡易 I <sup>2</sup> C モード用)
消費電力低減機能		-	モジュールストップ状態への設定が可能
調歩同期式モード	データ長	-	7 ビット/8 ビット/9 ビット
	送信ストップビット	-	1 ビット/2 ビット
	パリティ機能	-	偶数パリティ / 奇数パリティ / パリティなし
	受信エラー検出機能	-	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	-	CTS#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	-	送信 16 段、受信 16 段の FIFO を利用可能
	スタートビットの検出	-	Low レベルまたは立ち下がリエッジを選択可能
	データ一致検出	-	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能
	ブレーク検出	-	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTR.RXDMON フラグを読み出すことでブレークを検出可能
	クロックソース	-	内部クロック/外部クロックの選択が可能
	倍速モード	-	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	-	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	-	RXDn 端子入力経路にデジタルノイズフィルタを内蔵

項目		RX63N(-)	RX65N(SCIi)
クロック同期式モード	データ長	-	8ビット
	受信エラーの検出	-	オーバランエラー
	ハードウェアフロー制御	-	CTS#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	-	送信 16 段、受信 16 段の FIFO を利用可能
スマートカードインタフェースモード	エラー処理	-	受信時パリティエラーを検出するとエラーシグナルを自動送出
		-	送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	-	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I <sup>2</sup> C モード	通信フォーマット	-	I <sup>2</sup> C バスフォーマット
	動作モード	-	マスタ(シングルマスタ動作のみ)
	転送速度	-	ファストモード対応
	ノイズ除去	-	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	-	8ビット
	エラーの検出	-	オーバランエラー
	SS 入力端子機能	-	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	-	クロック位相、クロック極性の設定を 4 種類から選択可能
ビットレートモジュレーション		-	内蔵ボーレートジェネレータの出力補正により誤差を低減可能



表 2.50 SCId、SCIh 仕様の概要比較

項目		RX63N(SCId)	RX65N(SCIh)
チャンネル数		1チャンネル	1チャンネル
シリアル通信方式		<ul style="list-style-type: none"> <li>調歩同期式</li> <li>クロック同期式</li> <li>スマートカードインタフェース</li> <li>簡易 I<sup>2</sup>C バス</li> <li>簡易 SPI バス</li> </ul>	<ul style="list-style-type: none"> <li>調歩同期式</li> <li>クロック同期式</li> <li>スマートカードインタフェース</li> <li>簡易 I<sup>2</sup>C バス</li> <li>簡易 SPI バス</li> </ul>
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		送信部:ダブルバッファ構成による連続送信が可能 受信部:ダブルバッファ構成による連続受信が可能	送信部:ダブルバッファ構成による連続送信が可能 受信部:ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能*	LSB ファースト/MSB ファースト選択可能*
割り込み要因		送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I <sup>2</sup> C モード用)	送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I <sup>2</sup> C モード用)
消費電力低減機能		モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能
調歩同期式モード	データ長	7ビット/8ビット	7ビット/8ビット/9ビット
	送信ストップビット	1ビット/2ビット	1ビット/2ビット
	パリティ機能	偶数パリティ /奇数パリティ /パリティなし	偶数パリティ /奇数パリティ /パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTS <sub>n</sub> 端子、RTS <sub>n</sub> 端子を用いた送受信制御が可能	CTS <sub>n</sub> #端子、RTS <sub>n</sub> #端子を用いた送受信制御が可能
	スタートビットの検出	Low レベルを検出	Low レベルまたは立ち下がリエッジを選択可能
	ブレイク検出	フレーミングエラー発生時、RXD <sub>n</sub> 端子のレベルを直接リードすることでブレイクを検出可能	フレーミングエラー発生時、RXD <sub>n</sub> 端子のレベルを直接読み出すことでブレイクを検出可能
	クロックソース	内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能	内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能
	倍速モード	-	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
ノイズ除去	RXD <sub>n</sub> 端子入力経路にデジタルノイズフィルタを内蔵	RXD <sub>n</sub> 端子入力経路にデジタルノイズフィルタを内蔵	
クロック同期式モード	データ長	8ビット	8ビット
	受信エラーの検出	オーバランエラー	オーバランエラー

項目		RX63N(SCId)	RX65N(SCIh)
クロック同期式モード	ハードウェアフロー制御	CTSn 端子、RTSn 端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	受信時パリティエラーを検出するとエラーシグナルを自動送出	受信時パリティエラーを検出するとエラーシグナルを自動送出
		送信時エラーシグナルを受信するとデータを自動再送信	送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I <sup>2</sup> C モード	通信フォーマット	I <sup>2</sup> C バスフォーマット	I <sup>2</sup> C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を4種類から選択可能	クロック位相、クロック極性の設定を4種類から選択可能
拡張シリアルモード	Start Frame 送信	<ul style="list-style-type: none"> <li>Break Field Low width の出力が可能/出力完了割り込み機能あり</li> <li>バス衝突検出機能あり/検出割り込み機能あり</li> </ul>	<ul style="list-style-type: none"> <li>Break Field Low width の出力が可能/出力完了割り込み機能あり</li> <li>バス衝突検出機能あり/検出割り込み機能あり</li> </ul>
	Start Frame 受信	<ul style="list-style-type: none"> <li>Break Field Low width の検出が可能/検出完了割り込み機能あり</li> <li>Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり</li> <li>Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能</li> <li>Control Field 1 にプライオリティインタラプトビットを設定可能</li> <li>Break Field がない Start Frame にも対応可能</li> <li>Control Field 0 がない Start Frame にも対応可能</li> <li>ビットレート測定機能あり</li> </ul>	<ul style="list-style-type: none"> <li>Break Field Low width の検出が可能/検出完了割り込み機能あり</li> <li>Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり</li> <li>Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能</li> <li>Control Field 1 にプライオリティインタラプトビットを設定可能</li> <li>Break Field がない Start Frame にも対応可能</li> <li>Control Field 0 がない Start Frame にも対応可能</li> <li>ビットレート測定機能あり</li> </ul>

項目		RX63N(SCId)	RX65N(SCIh)
拡張シリアルモード	入出力制御機能	<ul style="list-style-type: none"> <li>TXDX12/RXDX12 信号の極性選択が可能</li> <li>RXDX12 信号にデジタルフィルタ機能を設定可能</li> <li>RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能</li> <li>RXDX12 端子受信データサンプリングタイミング選択可能</li> <li>拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIdc へスルー出力可能</li> </ul>	<ul style="list-style-type: none"> <li>TXDX12/RXDX12 信号の極性選択が可能</li> <li>RXDX12 信号にデジタルフィルタ機能を設定可能</li> <li>RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能</li> <li>RXDX12 端子受信データサンプリングタイミング選択可能</li> <li>拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIdg へスルー出力可能</li> </ul>
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション		-	内蔵ボーレートジェネレータの出力補正により誤差を低減可能

【注】 \* 簡易 I2C モードでは、MSB ファーストでのみ使用可能です。

表 2.51 SCI チャンネル別仕様比較

項目	RX63N(SCIdc, SCId)	RX65N(SCIdg, SCIdi, SCIdh)
調歩同期式モード	SCI0~SCI12	SCI0~SCI12
クロック同期式モード	SCI0~SCI12	SCI0~SCI12
スマートカードインタフェースモード	SCI0~SCI12	SCI0~SCI12
簡易 I <sup>2</sup> C モード	SCI0~SCI12	SCI0~SCI12
簡易 SPI モード	SCI0~SCI12	SCI0~SCI12
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5, 6, 12	SCI5, 6, 12
イベントリンク機能	-	SCI5
FIFO モード	-	SCI10, 11
データ一致検出	-	SCI10, 11

表 2.52 シリアルコミュニケーションインタフェースレジスタ比較

レジスタ	ビット	RX63N(SCIc, SCId)	RX65N(SCIg, SCli, SCih)
RDRH	-	-	レシーブデータレジスタ H
RDRL	-	-	レシーブデータレジスタ L
RDRHL	-	-	レシーブデータレジスタ HL
FRDR	-	-	受信 FIFO データレジスタ
TDRH	-	-	トランスミットデータレジスタ H
TDRL	-	-	トランスミットデータレジスタ L
TDRHL	-	-	トランスミットデータレジスタ HL
FTDR	-	-	送信 FIFO データレジスタ
SMR	CHR	キャラクタレングスビット (調歩同期式モードのみ有効)  0: データ長 8 ビットで送受信 1: データ長 7 ビットで送受信	キャラクタレングスビット (調歩同期式モードのみ有効) SCMR.CHR1 ビットと組み合わせ て選択します。  CHR1CHR 0 0: データ長 9 ビットで送受信 0 1: データ長 9 ビットで送受信 1 0: データ長 8 ビットで送受信 1 1: データ長 7 ビットで送受信
SSRFIFO	-	-	シリアルステータスレジスタ*
SCMR	CHR1	-	キャラクタレングスビット 1
MDDR	-	-	モジュレーションデューティレジスタ
SEMR	BRME	-	ビットレートモジュレーションイネーブルビット
	BGDM	-	ボーレートジェネレータ倍速モードセレクトビット
	RXDESEL	-	調歩同期スタートビットエッジ検出セレクトビット
FCR	-	-	FIFO コントロールレジスタ
FDR	-	-	FIFO データカウントレジスタ
LSR	-	-	ラインステータスレジスタ
CDR	-	-	比較データレジスタ
DCCR	-	-	データ比較制御レジスタ
SPTR	-	-	シリアルポートレジスタ

レジスタ	ビット	RX63N(SCIc, SCId)	RX65N(SCIg, SCIf, SCIf)
CR2	BCCS[1:0]	<p>バス衝突検出クロック選択ビット</p> <p>b5b4</p> <p>0 0 : SCI 基本クロック</p> <p>0 1 : SCI 基本クロックの 2 分周</p> <p>1 0 : SCI 基本クロックの 4 分周</p> <p>1 1 : 設定しないでください</p>	<p>バス衝突検出クロック選択ビット</p> <ul style="list-style-type: none"> <li>SEMR.BGDM ビットが"0"または、SEMR.BGDM ビットが"1"かつ SMR.CKS[1:0]ビットが"00b"以外の場合</li> </ul> <p>b5b4</p> <p>0 0 : SCI 基本クロック</p> <p>0 1 : SCI 基本クロックの 2 分周</p> <p>1 0 : SCI 基本クロックの 4 分周</p> <p>1 1 : 設定しないでください</p> <ul style="list-style-type: none"> <li>SEMR.BGDM ビットが"1"かつ SMR.CKS[1:0]ビットが"00b"の場合</li> </ul> <p>b5b4</p> <p>0 0 : SCI 基本クロックの 2 分周</p> <p>0 1 : SCI 基本クロックの 4 分周</p> <p>1 0 : 設定しないでください</p> <p>1 1 : 設定しないでください</p>

【注】 \* 非スマートカードインタフェースモードかつ FIFO モードのとき (SCMR.SMIF ビット= 0、FCR.FM ビット= 1)

## 2.27 I<sup>2</sup>C バスインタフェース

表 2.53 に I<sup>2</sup>C バスインタフェース仕様の概要比較を、表 2.54 に I<sup>2</sup>C バスインタフェースレジスタ比較を示します。

表 2.53 I<sup>2</sup>C バスインタフェース仕様の概要比較

項目	RX63N(RIIC)	RX65N(RIICa)
チャンネル数	4 チャンネル	2 チャンネル / 3 チャンネル *1
通信フォーマット	<ul style="list-style-type: none"> <li>I<sup>2</sup>C バスフォーマット/SMBus フォーマット</li> <li>マスタ/スレーブ選択可能</li> <li>設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保</li> </ul>	<ul style="list-style-type: none"> <li>I<sup>2</sup>C バスフォーマット/SMBus フォーマット</li> <li>マスタ/スレーブ選択可能</li> <li>設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保</li> </ul>
転送速度	ファストモードプラス対応	ファストモードプラス対応
SCL クロック	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能
コンディション発行・コンディション検出	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能
スレーブアドレス	<ul style="list-style-type: none"> <li>スレーブアドレスを 3 セット設定可能</li> <li>7 ビット/10 ビットアドレスフォーマット対応(混在可能)</li> <li>ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能</li> </ul>	<ul style="list-style-type: none"> <li>異なるスレーブアドレスを 3 種類まで設定可能</li> <li>7 ビット/10 ビットアドレスフォーマット対応(混在可能)</li> <li>ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能</li> </ul>
アクノリッジ応答	<ul style="list-style-type: none"> <li>送信時、アクノリッジビットの自動ロード                             <ul style="list-style-type: none"> <li>— ノットアクノリッジ受信時に次送信データ転送の自動中断が可能</li> </ul> </li> <li>受信時、アクノリッジビットの自動送出                             <ul style="list-style-type: none"> <li>— 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>送信時、アクノリッジビットの自動ロード                             <ul style="list-style-type: none"> <li>— ノットアクノリッジ受信時に次送信データ転送の自動中断が可能</li> </ul> </li> <li>受信時、アクノリッジビットの自動送出                             <ul style="list-style-type: none"> <li>— 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能</li> </ul> </li> </ul>
ウェイト機能	<ul style="list-style-type: none"> <li>受信時、SCL クロックの Low ホールドによるウェイトが可能                             <ul style="list-style-type: none"> <li>— 8 クロック目と 9 クロック目の間をウェイト</li> <li>— 9 クロック目と 1 クロック目の間をウェイト(WAIT 機能)</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>受信時、SCL クロックの Low ホールドによるウェイトが可能                             <ul style="list-style-type: none"> <li>— 8 クロック目と 9 クロック目の間をウェイト</li> <li>— 9 クロック目と 1 クロック目の間をウェイト</li> </ul> </li> </ul>
SDA 出力遅延機能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能

項目	RX63N(RIIC)	RX65N(RIICa)
アービトレーション	<ul style="list-style-type: none"> <li>● マルチマスタ対応                             <ul style="list-style-type: none"> <li>— 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能</li> <li>— スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能</li> <li>— マスタ時、送信データ不一致でアービトレーションロスト検出可能</li> </ul> </li> <li>● バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止)</li> <li>● ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能</li> <li>● スレーブ送信時、データ不一致でアービトレーションロスト検出可能</li> </ul>	<ul style="list-style-type: none"> <li>● マルチマスタ対応                             <ul style="list-style-type: none"> <li>— 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能</li> <li>— スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能</li> <li>— マスタ時、送信データ不一致でアービトレーションロスト検出可能</li> </ul> </li> <li>● バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止)</li> <li>● ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能</li> <li>● スレーブ送信時、データ不一致でアービトレーションロスト検出可能</li> </ul>
タイムアウト検出機能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能
ノイズ除去	SCL、SDA 入口にデジタルノイズフィルタを内蔵、ノイズ除去幅をプログラマブルに調整可能	SCL、SDA 入口にデジタルノイズフィルタを内蔵、ノイズ除去幅をプログラマブルに調整可能
割り込み要因	4 種類 <ul style="list-style-type: none"> <li>● 通信エラー / イベント発生                             <ul style="list-style-type: none"> <li>— アービトレーション検出</li> <li>— NACK 検出</li> <li>— タイムアウト検出</li> <li>— スタートコンディション検出 (リスタートコンディション含む)</li> <li>— ストップコンディション検出</li> </ul> </li> <li>● 受信データフル(スレーブアドレス一致時含む)</li> <li>● 送信データエンプティ(スレーブアドレス一致時含む)</li> <li>● 送信終了</li> </ul>	4 種類 <ul style="list-style-type: none"> <li>● 通信エラー / イベント発生                             <ul style="list-style-type: none"> <li>— アービトレーション検出</li> <li>— NACK 検出</li> <li>— タイムアウト検出</li> <li>— スタートコンディション検出 (リスタートコンディション含む)</li> <li>— ストップコンディション検出</li> </ul> </li> <li>● 受信データフル(スレーブアドレス一致時含む)</li> <li>● 送信データエンプティ(スレーブアドレス一致時含む)</li> <li>● 送信終了</li> </ul>
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能
イベントリンク機能	-	<ul style="list-style-type: none"> <li>● 通信エラー/通信イベント発生</li> <li>● 受信データフル</li> <li>● 送信データエンプティ</li> <li>● 送信終了</li> </ul>

\*1: フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)。但し、64 ピンは 2 チャネル。

表 2.54 I<sup>2</sup>C バスインタフェースレジスタ比較

レジスタ	ビット	RX63N(RIIC)	RX65N(RIICa)
ICMR2	TMWE	タイムアウト内部カウンタ書き込み許可ビット	-
TMOCNTL	-	タイムアウト 内部カウンタ L	-
TMOCNTU	-	タイムアウト 内部カウンタ U	-



## 2.28 CAN モジュール

表 2.55 に CAN モジュール仕様の概要比較を示します。

表 2.55 CAN モジュール仕様の概要比較

項目	RX63N(CAN)	RX65N(CAN)
チャネル数	<ul style="list-style-type: none"> <li>3 チャネル</li> </ul>	<ul style="list-style-type: none"> <li>2 チャネル</li> </ul>
プロトコル	<ul style="list-style-type: none"> <li>ISO11898-1 仕様準拠(標準フレーム/拡張フレーム)</li> </ul>	<ul style="list-style-type: none"> <li>ISO11898-1 仕様準拠(標準フレーム/拡張フレーム)</li> </ul>
ビットレート	<ul style="list-style-type: none"> <li>1Mbps 以下のビットレートをプログラム可能 (fCAN<math>\geq</math>8MHz) fCAN : CAN クロックソース</li> </ul>	<ul style="list-style-type: none"> <li>1Mbps 以下のビットレートをプログラム可能 (fCAN<math>\geq</math>8MHz) fCAN : CAN クロックソース</li> </ul>
メッセージボックス	<ul style="list-style-type: none"> <li>32 メールボックス : 2 種類のメールボックスモードを選択可能           <ul style="list-style-type: none"> <li>通常メールボックスモード : 32 メールボックスを送信または受信用に設定可能</li> <li>FIFO メールボックスモード : 24 メールボックスを送信または受信用に設定可能 残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>32 メールボックス : 2 種類のメールボックスモードを選択可能           <ul style="list-style-type: none"> <li>通常メールボックスモード : 32 メールボックスを送信または受信用に設定可能</li> <li>FIFO メールボックスモード : 24 メールボックスを送信または受信用に設定可能 残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能</li> </ul> </li> </ul>
受信	<ul style="list-style-type: none"> <li>データフレームとリモートフレームを受信可能</li> <li>受信する ID フォーマット(標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID) を選択可能</li> <li>ワンショット受信機能を選択可能</li> <li>オーバーライトモード(メッセージ上書き)かオーバーランモード(メッセージ破棄)を選択可能</li> <li>受信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能</li> </ul>	<ul style="list-style-type: none"> <li>データフレームとリモートフレームを受信可能</li> <li>受信する ID フォーマット(標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID) を選択可能</li> <li>ワンショット受信機能を選択可能</li> <li>オーバーライトモード(メッセージ上書き)かオーバーランモード(メッセージ破棄)を選択可能</li> <li>受信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能</li> </ul>
アクセプタンスフィルタ	<ul style="list-style-type: none"> <li>8 つのアクセプタンスマスク (4 メールボックスごとに個別のマスク)</li> <li>メールボックスはマスクの有効/無効を個別に設定可能</li> </ul>	<ul style="list-style-type: none"> <li>8 つのアクセプタンスマスク (4 メールボックスごとに個別のマスク)</li> <li>メールボックスはマスクの有効/無効を個別に設定可能</li> </ul>

項目	RX63N(CAN)	RX65N(CAN)
送信	<ul style="list-style-type: none"> <li>データフレームとリモートフレームを送信可能</li> <li>送信する ID フォーマット(標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID) を選択可能</li> <li>ワンショット送信機能を選択可能</li> <li>ID 優先送信モードかメールボックス番号優先送信モードを選択可能</li> <li>送信要求をアボート可能 (フラグでアボート完了を確認可能)</li> <li>送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能</li> </ul>	<ul style="list-style-type: none"> <li>データフレームとリモートフレームを送信可能</li> <li>送信する ID フォーマット(標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID) を選択可能</li> <li>ワンショット送信機能を選択可能</li> <li>ID 優先送信モードかメールボックス番号優先送信モードを選択可能</li> <li>送信要求をアボート可能 (フラグでアボート完了を確認可能)</li> <li>送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能</li> </ul>
バスオフ復帰方法	<ul style="list-style-type: none"> <li>バスオフ状態からの復帰方法を選択可能                             <ul style="list-style-type: none"> <li>ISO11898-1 仕様準拠</li> <li>バスオフ開始で自動的に CAN Halt モードへ移行</li> <li>バスオフ終了で自動的に CAN Halt モードへ移行</li> <li>プログラムにより CAN Halt モードへ移行</li> <li>プログラムによりエラーアクティブ状態へ遷移</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>バスオフ状態からの復帰方法を選択可能                             <ul style="list-style-type: none"> <li>ISO11898-1 規格準拠</li> <li>バスオフ開始で自動的に CAN Halt モードへ移行</li> <li>バスオフ終了で自動的に CAN Halt モードへ移行</li> <li>プログラムにより CAN Halt モードへ移行</li> <li>プログラムによりエラーアクティブ状態へ遷移</li> </ul> </li> </ul>
エラー状態の監視	<ul style="list-style-type: none"> <li>CAN バスエラー (スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー) を監視可能</li> <li>エラー状態の遷移を検出可能 (エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰)</li> <li>エラーカウンタを読み出し可能</li> </ul>	<ul style="list-style-type: none"> <li>CAN バスエラー (スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー) を監視可能</li> <li>エラー状態の遷移を検出可能 (エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰)</li> <li>エラーカウンタを読み出し可能</li> </ul>
タイムスタンプ機能	<ul style="list-style-type: none"> <li>16 ビットカウンタによるタイムスタンプ機能</li> <li>基準クロックは、1、2、4、8 ビットタイムから選択可能</li> </ul>	<ul style="list-style-type: none"> <li>16 ビットカウンタによるタイムスタンプ機能</li> <li>基準クロックは、1、2、4、8 ビットタイムから選択可能</li> </ul>
割り込み機能	<ul style="list-style-type: none"> <li>5 種類の割り込み要因 (受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、送信 FIFO 割り込み、エラー割り込み)</li> </ul>	<ul style="list-style-type: none"> <li>5 種類の割り込み要因 (受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、送信 FIFO 割り込み、エラー割り込み)</li> </ul>
CAN スリープモード	<ul style="list-style-type: none"> <li>CAN クロックを停止することで消費電流を低減可能</li> </ul>	<ul style="list-style-type: none"> <li>CAN クロックを停止することで消費電流を低減可能</li> </ul>

項目	RX63N(CAN)	RX65N(CAN)
ソフトウェアサポートユニット	<ul style="list-style-type: none"> <li>● 3つのソフトウェアサポートユニット</li> <li>— アクセプタンスフィルタサポート</li> <li>— メールボックス検索サポート (受信メールボックス検索、送信メールボックス検索、メッセージロスト検索)</li> <li>— チャネル検索サポート</li> </ul>	<ul style="list-style-type: none"> <li>● 3つのソフトウェアサポートユニット</li> <li>— アクセプタンスフィルタサポート</li> <li>— メールボックス検索サポート (受信メールボックス検索、送信メールボックス検索、メッセージロスト検索)</li> <li>— チャネル検索サポート</li> </ul>
CAN クロックソース	<ul style="list-style-type: none"> <li>● 周辺モジュールクロック (PCLKB)、CANMCLK</li> </ul>	<ul style="list-style-type: none"> <li>● 周辺モジュールクロック (PCLKB)、CANMCLK</li> </ul>
テストモード	<ul style="list-style-type: none"> <li>● ユーザ評価用に3つのテストモードを用意</li> <li>— リッスンオンリモード</li> <li>— セルフテストモード0 (外部ループバック)</li> <li>— セルフテストモード1 (内部ループバック)</li> </ul>	<ul style="list-style-type: none"> <li>● ユーザ評価用に3つのテストモードを用意</li> <li>— リッスンオンリモード</li> <li>— セルフテストモード0 (外部ループバック)</li> <li>— セルフテストモード1 (内部ループバック)</li> </ul>
消費電力低減機能	<ul style="list-style-type: none"> <li>● モジュールストップ状態への設定が可能</li> </ul>	<ul style="list-style-type: none"> <li>● モジュールストップ状態への設定が可能</li> </ul>

## 2.29 シリアルペリフェラルインタフェース

表 2.56 にシリアルペリフェラルインタフェース仕様の概要比較を、表 2.57 にシリアルペリフェラルインタフェースレジスタ比較を示します。

表 2.56 シリアルペリフェラルインタフェース仕様の概要比較

項目	RX63N(RSPI)	RX65N(RSPIC)
チャンネル数	3 チャンネル	3 チャンネル
RSPI 転送機能	<ul style="list-style-type: none"> <li>• MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能</li> <li>• 送信のみの動作が可能</li> <li>• 通信モード:全二重または送信のみを選択可能</li> <li>• RSPCK の極性を変更可能</li> <li>• RSPCK の位相を変更可能</li> </ul>	<ul style="list-style-type: none"> <li>• MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能</li> <li>• 送信のみの動作が可能</li> <li>• 通信モード:全二重または送信のみを選択可能</li> <li>• RSPCK の極性を変更可能</li> <li>• RSPCK の位相を変更可能</li> </ul>
データフォーマット	<ul style="list-style-type: none"> <li>• MSB ファースト/LSB ファーストの切り替え可能</li> <li>• 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットに変更可能</li> <li>• 送信/受信バッファは 128 ビット</li> <li>• 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット)</li> </ul>	<ul style="list-style-type: none"> <li>• MSB ファースト/LSB ファーストの切り替え可能</li> <li>• 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能</li> <li>• 送信/受信バッファは 128 ビット</li> <li>• 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット)</li> <li>• <b>送信データ、受信データをバイト単位でスワップ可能</b></li> </ul>
ビットレート	<ul style="list-style-type: none"> <li>• マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周)</li> <li>• スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能(RSPCK の最大周波数は PCLK の 8 分周)High 幅:PCLK の 4 サイクル、Low 幅:PCLK の 4 サイクル</li> </ul>	<ul style="list-style-type: none"> <li>• マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周)</li> <li>• スレーブ時は、PCLK の最小 <b>4</b> 分周のクロックを、RSPCK として入力可能(RSPCK の最大周波数は PCLK の <b>4</b> 分周)High 幅:PCLK の <b>2</b> サイクル、Low 幅:PCLK の <b>2</b> サイクル</li> </ul>
バッファ構成	<ul style="list-style-type: none"> <li>• 送信および受信バッファはそれぞれダブルバッファ構成</li> <li>• 送信および受信バッファは 128 ビット</li> </ul>	<ul style="list-style-type: none"> <li>• 送信および受信バッファはそれぞれダブルバッファ構成</li> <li>• 送信および受信バッファは 128 ビット</li> </ul>
エラー検出	<ul style="list-style-type: none"> <li>• モードフォルトエラー検出</li> <li>• オーバランエラー検出</li> <li>• パリティエラー検出</li> </ul>	<ul style="list-style-type: none"> <li>• モードフォルトエラー検出</li> <li>• オーバランエラー検出</li> <li>• <b>マスタ受信かつ、RSPCK 自動停止機能有効時、オーバランエラー検出タイミングで転送クロックが停止するため、オーバランエラーが発生しません。</b></li> <li>• パリティエラー検出</li> <li>• <b>アンダランエラー検出</b></li> </ul>

項目	RX63N(RSPI)	RX65N(RSPic)
SSL 制御機能	<ul style="list-style-type: none"> <li>● 1チャンネルあたり4本のSSL信号(SSLn0~SSLn3)</li> <li>● シングルマスタ設定時には、SSLn0~SSLn3信号を出力</li> <li>● マルチマスタ設定時:SSLn0信号は入力、SSLn1~SSLn3信号は出力または未使用</li> <li>● スレーブ設定時:SSLn0信号は入力、SSLn1~SSLn3信号は未使用</li> <li>● SSL出力のアサートからRSPCK動作までの遅延(RSPCK遅延)を設定可能(設定範囲:1~8RSPCK設定単位:1RSPCK)</li> <li>● RSPCK停止からSSL出力のネゲートまでの遅延(SSLネゲート遅延)を設定可能(設定範囲:1~8RSPCK設定単位:1RSPCK)</li> <li>● 次アクセスのSSL出力アサートのウェイト(次アクセス遅延)を設定可能(設定範囲:1~8RSPCK設定単位:1RSPCK)</li> <li>● SSL極性変更機能</li> </ul>	<ul style="list-style-type: none"> <li>● 1チャンネルあたり4本のSSL端子(SSLn0~SSLn3)</li> <li>● シングルマスタ設定時には、SSLn0~SSLn3端子を出力</li> <li>● マルチマスタ設定時:SSLn0端子は入力、SSLn1~SSLn3端子は出力または未使用</li> <li>● スレーブ設定時:SSLn0端子は入力、SSLn1~SSLn3端子は未使用</li> <li>● SSL出力のアサートからRSPCK動作までの遅延(RSPCK遅延)を設定可能(設定範囲:1~8RSPCK設定単位:1RSPCK)</li> <li>● RSPCK停止からSSL出力のネゲートまでの遅延(SSLネゲート遅延)を設定可能(設定範囲:1~8RSPCK設定単位:1RSPCK)</li> <li>● 次アクセスのSSL出力アサートのウェイト(次アクセス遅延)を設定可能(設定範囲:1~8RSPCK設定単位:1RSPCK)</li> <li>● SSL極性変更機能</li> </ul>
マスタ転送時の制御方式	<ul style="list-style-type: none"> <li>● 最大8コマンドで構成された転送をシーケンシャルにループ実行可能</li> <li>● 各コマンドに以下の項目を設定可能</li> <li>● SSL信号値、ビットレート、RSPCK極性/位相、転送データ長、LSB/MSBファースト、パースト、RSPCK遅延、SSLネゲート遅延、次アクセス遅延</li> <li>● 送信バッファへのライトで転送を起動可能</li> <li>● SSLネゲート時のMOSI信号値を設定可能</li> </ul>	<ul style="list-style-type: none"> <li>● 最大8コマンドで構成された転送を連続してループ実行可能</li> <li>● 各コマンドに以下の項目を設定可能</li> <li>● SSL信号値、ビットレート、RSPCK極性/位相、転送データ長、LSB/MSBファースト、パースト、RSPCK遅延、SSLネゲート遅延、次アクセス遅延</li> <li>● 送信バッファへのライトで転送を起動可能</li> <li>● SSLネゲート時のMOSI信号値を設定可能</li> <li>● <b>RSPCK自動停止機能</b></li> </ul>
割り込み要因	<ul style="list-style-type: none"> <li>● 受信バッファフル割り込み</li> <li>● 送信バッファエンプティ割り込み</li> <li>● RSPIエラー割り込み(モードフォルト、オーバラン、パリティエラー)</li> <li>● RSPIアイドル割り込み(RSPIアイドル)</li> </ul>	<ul style="list-style-type: none"> <li>● 受信バッファフル割り込み</li> <li>● 送信バッファエンプティ割り込み</li> <li>● RSPIエラー割り込み(モードフォルト、オーバラン、<b>アンダラン</b>、パリティエラー)</li> <li>● RSPIアイドル割り込み(RSPIアイドル)</li> </ul>

項目	RX63N(RSPI)	RX65N(RSPIC)
イベントリンク機能(出力)	-	以下のイベントをイベントリンクコントローラへ出力可能(RSPI0) <ul style="list-style-type: none"> <li>● 受信バッファフルイベント信号</li> <li>● 送信バッファエンptyイベント信号</li> <li>● モードフォルト/オーバラン/アンダラン/パリティエラーのイベント信号</li> <li>● RSPI アイドルイベント信号</li> <li>● 送信完了イベント信号</li> </ul>
その他の機能	<ul style="list-style-type: none"> <li>● CMOS/オープンドレイン出力切り替え機能</li> <li>● RSPI 初期化機能</li> <li>● ループバックモード機能</li> </ul>	<ul style="list-style-type: none"> <li>● CMOS/オープンドレイン出力切り替え機能</li> <li>● RSPI 初期化機能</li> <li>● ループバックモード機能</li> </ul>
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.57 シリアルペリフェラルインタフェースレジスタ比較

レジスタ	ビット	RX63N(RSPI)	RX65N(RSPIC)	
SPSR	MODF	モードフォルトエラーフラグ  0 : モードフォルトエラーなし 1 : モードフォルトエラー発生	モードフォルトエラーフラグ  0 : モードフォルトエラーなし、アンダランエラーなし 1 : モードフォルトエラー、アンダランエラー発生	
		UDRF	-	アンダランエラーフラグ
		SPTEF	-	送信バッファエンptyフラグ
		SPRF	-	受信バッファフルフラグ
SPDR	-	RSPI データレジスタ  可能アクセスサイズ <ul style="list-style-type: none"> <li>● ロングワード (SPDCR.SPLW=1)</li> <li>● ワードアクセス (SPDCR.SPLW=0)</li> </ul>	RSPI データレジスタ  可能アクセスサイズ <ul style="list-style-type: none"> <li>● ロングワード (SPDCR.SPLW=1,SPBYTE=0)</li> <li>● ワードアクセス (SPDCR.SPLW=0,SPBYTE=0)</li> <li>● バイトアクセス(SPDCR.SPBYT=1)</li> </ul>	
SPDCR	SPBYT	-	RSPI バイトアクセス設定ビット	
SPCR2	SCKASE	-	RSPCK 自動停止機能許可ビット	
SPDCR2	-	-	RSPI データコントロールレジスタ 2	

## 2.30 CRC 演算器

表 2.58 に CRC 演算器仕様の概要比較を、表 2.59 に CRC 演算器レジスタ比較を示します。

表 2.58 CRC 演算器仕様の概要比較

項目	RX63N(CRC)	RX65N(CRCA)
データサイズ	8/16 ビット	8/ <b>32</b> ビット
CRC 演算対象データ	<ul style="list-style-type: none"> <li>データサイズ 8/16 ビット時 8n ビットのデータに対して CRC コードを生成(n=自然数)</li> </ul>	<ul style="list-style-type: none"> <li>データサイズ 8 ビット時 8n ビットのデータに対して CRC コードを生成(n=自然数)</li> <li>データサイズ 32 ビット時 <b>32n ビットのデータに対して CRC コードを生成(n=自然数)</b></li> </ul>
CRC 演算処理方式	<ul style="list-style-type: none"> <li>8 ビット並列実装</li> </ul>	<ul style="list-style-type: none"> <li>8 ビット並列実装</li> <li><b>32 ビット並列実装</b></li> </ul>
CRC 生成多項式	3つの多項式から選択可能 <ul style="list-style-type: none"> <li>8 ビット CRC <math>X^8 + X^2 + X + 1</math></li> <li>16 ビット CRC <math>X^{16} + X^{15} + X^2 + 1</math> <math>X^{16} + X^{12} + X^5 + 1</math></li> </ul>	5つの多項式から選択可能 <ul style="list-style-type: none"> <li>8 ビット CRC <math>X^8 + X^2 + X + 1</math></li> <li>16 ビット CRC <math>X^{16} + X^{15} + X^2 + 1</math> <math>X^{16} + X^{12} + X^5 + 1</math></li> <li><b>32 ビット CRC</b> <b><math>X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1</math></b> <b><math>X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1</math></b></li> </ul>
CRC 演算切り替え	LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能	LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.59 CRC 演算器レジスタ比較

レジスタ	ビット	RX63N(CRC)	RX65N(CRCA)
CRCCR	GPS	CRC 生成多項式切り替えビット(b1-b0)	CRC 生成多項式切り替えビット(b2-b0)
	LMS	CRC 切り替えビット(b2)	CRC 切り替えビット(b6)
CRCDIR	-	<ul style="list-style-type: none"> <li>16 ビット CRC、8 ビット CRC 生成時 CRC データ入力レジスタ(b7-b0)</li> </ul>	<ul style="list-style-type: none"> <li>32 ビット CRC 生成時 CRC データ入力レジスタ(b31-b0)</li> <li>16 ビット CRC、8 ビット CRC 生成時 CRC データ入力レジスタ(b7-b0)</li> </ul>
CRCDOR	-	<ul style="list-style-type: none"> <li>16 ビット、8 ビット CRC 生成時 CRC データ出力レジスタ(b15-b0)</li> </ul> <p>8 ビット CRC 生成時は、下位バイト(b7~b0)を使用</p>	<ul style="list-style-type: none"> <li>32 ビット CRC 生成時 CRC データ出力レジスタ(b31-b0)</li> <li>16 ビット CRC 生成時 CRC データ出力レジスタ(b15-b0)</li> <li>8 ビット CRC 生成時 CRC データ出力レジスタ(b7-b0)</li> </ul> <p>すべて同一アドレスをアクセス</p>



## 2.31 パラレルデータキャプチャユニット

表 2.60 にパラレルデータキャプチャユニット仕様の概要比較を示します。パラレルデータキャプチャユニットは RX631 にのみ搭載されています。

表 2.60 パラレルデータキャプチャユニット仕様の概要比較

項目	RX631(PDC)	RX65N(PDC)
キャプチャ範囲	<ul style="list-style-type: none"> <li>任意の垂直、水平方向のパラレルデータをキャプチャ可能</li> <li>垂直方向: 1~4095 ライン</li> <li>水平方向: 4~4095 バイト</li> </ul>	<ul style="list-style-type: none"> <li>任意の垂直、水平方向のパラレルデータをキャプチャ可能</li> <li>垂直方向: 1~4095 ライン</li> <li>水平方向: 4~4095 バイト</li> </ul>
パラレルデータ転送クロック(PIXCLK)	<ul style="list-style-type: none"> <li>動作周波数: 1~27MHz</li> </ul>	<ul style="list-style-type: none"> <li>動作周波数: 1~27MHz</li> </ul>
割り込み要因	<ul style="list-style-type: none"> <li>受信データレディ</li> <li>フレームエンド</li> <li>オーバラン</li> <li>アンダラン</li> <li>垂直方向ライン数設定エラー</li> <li>水平方向バイト数設定エラー</li> </ul>	<ul style="list-style-type: none"> <li>受信データレディ</li> <li>フレームエンド</li> <li>オーバラン</li> <li>アンダラン</li> <li>垂直方向ライン数設定エラー</li> <li>水平方向バイト数設定エラー</li> </ul>
DTC/DMAC の起動	<ul style="list-style-type: none"> <li>受信データレディ割り込みにより起動可能</li> </ul>	<ul style="list-style-type: none"> <li>受信データレディ割り込みにより起動可能</li> </ul>
パラレルデータ転送クロック出力(PCKO)	<ul style="list-style-type: none"> <li>動作周波数: 1~25MHz</li> <li>クロックソース: 周辺モジュールクロック B(PCLKB)</li> <li>分周比: 2,4,6,8,10,12,14,16 分周から選択可能</li> </ul>	<ul style="list-style-type: none"> <li>動作周波数: 1~30MHz</li> <li>クロックソース: 周辺モジュールクロック B(PCLKB)</li> <li>分周比: 2,4,6,8,10,12,14,16 分周から選択可能</li> </ul>
その他機能	<ul style="list-style-type: none"> <li>PDC リセット機能</li> <li>VSYNC 信号および HSYNC 信号の極性選択機能</li> <li>VSYNC 信号および HSYNC 信号のモニタ機能</li> <li>エンディアン選択機能</li> </ul>	<ul style="list-style-type: none"> <li>PDC リセット機能</li> <li>VSYNC 信号および HSYNC 信号の極性選択機能</li> <li>VSYNC 信号および HSYNC 信号のモニタ機能</li> <li>エンディアン選択機能</li> </ul>
消費電力低減機能	<ul style="list-style-type: none"> <li>モジュールストップ状態への設定が可能</li> </ul>	<ul style="list-style-type: none"> <li>モジュールストップ状態への設定が可能</li> </ul>
内部バスインタフェース	<ul style="list-style-type: none"> <li>内部周辺バス 3 に接続</li> </ul>	<ul style="list-style-type: none"> <li>内部周辺バス 3 に接続</li> </ul>

## 2.32 12 ビット A/D コンバータ

表 2.61 に 12 ビット A/D コンバータ仕様の概要比較を、表 2.62 に 12 ビット A/D コンバータレジスタ比較を示します。

表 2.61 12 ビット A/D コンバータ仕様の概要比較

項目	RX63N(S12ADa)	RX65N(S12ADFa)
ユニット数	1 ユニット	2 ユニット
入力チャンネル	21 チャンネル	ユニット 0:8 チャンネル ユニット 1:21 チャンネル+拡張 1 本
拡張アナログ入力	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネル当たり 1.0 $\mu$ s(A/D 変換クロック ADCLK = 50MHz 動作時)	1 チャンネル当たり (0.48 $\mu$ s) (12 ビット変換モード) 1 チャンネル当たり (0.45 $\mu$ s) (10 ビット変換モード) 1 チャンネル当たり (0.42 $\mu$ s) (8 ビット変換モード) (A/D 変換クロック ADCLK = 60MHz 動作時)
A/D 変換クロック(ADCLK)	4 種類:PCLK、PCLK/2、PCLK/4、PCLK/8	周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の分周比で設定可能 「PCLKB:ADCLK 周波数比 = 1:1, 2:1, 4:1, 8:1」  ADCLK の設定はクロック発生回路 (CPG)で行います
データレジスタ	<ul style="list-style-type: none"> <li>アナログ入力用:21 本</li> <li>温度センサ用:1 本</li> <li>内部基準電圧用:1 本</li> </ul>	<ul style="list-style-type: none"> <li>アナログ入力用:29 本(ユニット 0:8 本、ユニット 1:21 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本/各ユニット、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/各ユニット</li> <li>温度センサ用:1 本(ユニット 1 のみ)</li> <li>内部基準電圧用:1 本(ユニット 1 のみ)</li> <li>自己診断用 1 本/ユニット</li> </ul>

項目	RX63N(S12ADa)	RX65N(S12ADFa)
データレジスタ	<ul style="list-style-type: none"> <li>● A/D 変換結果を 12 ビットの A/D データレジスタに保持</li> <li>● 加算モード時は、A/D 変換結果を 14 ビットの A/D データレジスタに保持</li> </ul>	<ul style="list-style-type: none"> <li>● A/D 変換結果を 12 ビット A/D データレジスタに保持</li> <li>● A/D 変換結果の 8, 10, 12 ビット精度出力対応</li> <li>● 加算モード時は A/D 変換結果の加算値を変換精度ビット数+2 ビット/4 ビットで A/D データレジスタに保持</li> <li>● ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能)</li> <li>● 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、 2 回目の A/D 変換データは二重化レジスタに保持</li> <li>● ダブルトリガモード拡張動作(特定トリガ種別で有効)</li> <li>● 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持</li> </ul>
動作モード	<ul style="list-style-type: none"> <li>● シングルスキャンモード:                             <ul style="list-style-type: none"> <li>— 任意に選択した最大 21 チャンネルのアナログ入力を 1 回のみ A/D 変換</li> <li>— 温度センサ出力を 1 回のみ A/D 変換</li> <li>— 内部基準電圧を 1 回のみ A/D 変換</li> </ul> </li> <li>● 連続スキャンモード:                             <ul style="list-style-type: none"> <li>— 任意に選択した最大 21 チャンネルのアナログ入力を繰り返し A/D 変換。(温度センサ出力または内部基準電圧を選択した場合は、連続スキャンモードを使用しないでください。)</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>● シングルスキャンモード:                             <ul style="list-style-type: none"> <li>— 任意に選択した最大 8 チャンネル(ユニット 0)/21 チャンネル(ユニット 1)のアナログ入力を 1 回のみ A/D 変換</li> <li>— 温度センサ出力を 1 回のみ A/D 変換(ユニット 1 のみ)</li> <li>— 内部基準電圧を 1 回のみ A/D 変換(ユニット 1 のみ)</li> <li>— 拡張アナログ入力を 1 回のみ A/D 変換(ユニット 1 のみ)</li> </ul> </li> <li>● 連続スキャンモード:                             <ul style="list-style-type: none"> <li>— 任意に選択した最大 8 チャンネル(ユニット 0)/21 チャンネル(ユニット 1)のアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)を繰り返し A/D 変換</li> <li>— 拡張アナログ入力を繰り返し A/D 変換(ユニット 1 のみ)</li> </ul> </li> </ul>

項目	RX63N(S12ADa)	RX65N(S12ADFa)
動作モード		<ul style="list-style-type: none"> <li>● <b>グループスキャンモード:</b> <ul style="list-style-type: none"> <li>— 使用するグループの数は2つ(グループ A、B)と3つ(グループ A、B、C)が選択可能(グループ数A、グループ B の組み合わせのみ選択可能)</li> <li>— 任意に選択したチャンネルのアナログ入力、温度センサ出力(ユニット1のみ)、内部基準電圧(ユニット1のみ)をグループ A とグループ B またはグループ A、B、C に分け、グループ単位で選択したアナログ入力を1回のみ A/D 変換</li> <li>— グループ A とグループ B とグループ C は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能</li> </ul> </li> <li>● <b>グループスキャンモード(グループ優先制御選択時)</b> <ul style="list-style-type: none"> <li>— 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループ A(高) &gt; グループ B &gt; グループ C(低) 優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能</li> </ul> </li> </ul>
A/D 変換開始条件	<ul style="list-style-type: none"> <li>● ソフトウェアトリガ</li> <li>● 同期トリガ</li> <li>● MTU、TPU または TMR からのトリガ</li> <li>● 非同期トリガ</li> <li>● 外部トリガ ADTRG0#端子による A/D 変換の開始が可能</li> </ul>	<ul style="list-style-type: none"> <li>● ソフトウェアトリガ</li> <li>● 同期トリガ</li> <li>● MTU、TPU、TMR、ELC からのトリガ</li> <li>● 非同期トリガ</li> <li>● 外部トリガ ADTRG0#端子(ユニット0)/ADTRG1#端子(ユニット1)による A/D 変換動作の開始が可能</li> </ul>

項目	RX63N(S12ADa)	RX65N(S12ADFa)
機能	<ul style="list-style-type: none"> <li>● サンプル&amp;ホールド機能</li> <li>● サンプリングステート数可変機能</li> <li>● A/D 変換値加算モード</li> </ul>	<ul style="list-style-type: none"> <li>● サンプル&amp;ホールド機能</li> <li>● チャンネル専用サンプル&amp;ホールド機能(3ch:ユニット0のみ)</li> <li>● サンプリングステート数可変機能</li> <li>● 12ビット A/D コンバータの自己診断機能</li> <li>● A/D 変換値加算モードと平均モードが選択可能</li> <li>● アナログ入力断線検出機能(ディスプレイチャージ機能/プリチャージ機能)</li> <li>● ダブルトリガモード(A/D 変換データ二重化機能)</li> <li>● 12/10/8 ビット変換切り替え機能</li> <li>● A/D データレジスタオートクリア機能</li> <li>● 拡張アナログ入力機能</li> <li>● コンペア機能(ウィンド A、ウィンド B)</li> </ul>
割り込み要因	<ul style="list-style-type: none"> <li>● A/D 変換終了でスキャン終了割り込み要求(S12ADI0)を発生</li> </ul>	<ul style="list-style-type: none"> <li>● ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生</li> <li>● ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生</li> <li>● グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(S12GBADI、S12GBADI1)を発生。グループ C のスキャン終了でグループ C 専用のスキャン終了割り込み要求(S12GCADI、S12GCADI1)を発生。</li> </ul>

項目	RX63N(S12ADa)	RX65N(S12ADFa)
割り込み要因	<ul style="list-style-type: none"> <li>S12ADI0 割り込みで DMAC、DTC を起動可能</li> </ul>	<ul style="list-style-type: none"> <li>グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生。グループ B とグループ C のスキャン終了で、それぞれ専用のスキャン終了割り込み要求(S12GBADI/S12GCADI、S12GBADI1/S12GCADI1)を発生</li> <li>デジタルコンペア機能の比較条件成立で、コンペア割り込み(S12CMPAI、S12CMPAI1、S12CMPBI、S12CMPBI1)を発生</li> <li>S12ADI/S12ADI1、S12GBADI/S12GBADI1、S12GCADI/S12GCADI1 割り込みで DMAC、DTC を起動可能</li> </ul>
イベントリンク機能	-	<ul style="list-style-type: none"> <li>すべてのスキャン終了時に ELC イベント発生</li> <li>ELC からのトリガによりスキャン開始可能</li> </ul>
消費電力低減機能	モジュールストップ状態への設定可能	モジュールストップ状態への設定が可能

表 2.62 12 ビット A/D コンバータレジスタ比較

レジスタ	ビット	RX63N(S12ADa)	RX65N(S12ADFa)
ADBLDR	-	-	A/D データ 二重化レジスタ
ADBLDRA	-	-	A/D データ 二重化レジスタ A
ADBLDRB	-	-	A/D データ 二重化レジスタ B
ADRD	-	-	A/D 自己診断データレジスタ
ADCSR	DBLANS[4:0]	-	ダブルトリガ対象チャンネル選択ビット(b4~b0)
	GBADIE	-	グループ B スキャン終了割り込み許可ビット(b6)
	DBLE	-	ダブルトリガモード選択ビット(b7)
	EXTRG	トリガ選択ビット(b0)	トリガ選択ビット(b8)
	TRGE	トリガ開始許可ビット(b1)	トリガ開始許可ビット(b9)
	CKS[1:0]	A/D 変換クロック選択ビット(b3,b2)	-
	ADIE	スキャン終了割り込み許可ビット(b4)	スキャン終了割り込み許可ビット(b12)
	ADCS	スキャンモード選択ビット(b6)	スキャンモード選択ビット(b14,b13)
	0 : シングルスキャンモード 1 : 連続スキャンモード	b14b13 0 0 : シングルスキャンモード 0 1 : グループスキャンモード 1 0 : 連続スキャンモード 1 1 : 設定禁止	

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

レジスタ	ビット	RX63N(S12ADa)	RX65N(S12ADFa)
ADCSR	ADST	A/D 変換スタートビット(b7)	A/D 変換スタートビット(b15)
ADANS0	-	A/D チャンネル選択レジスタ 0	-
ADANS1	-	A/D チャンネル選択レジスタ 1	-
ADANSA0	-	-	A/D チャンネル選択レジスタ A0
ADANSA1	-	-	A/D チャンネル選択レジスタ A1
ADANSB0	-	-	A/D チャンネル選択レジスタ B0
ADANSB1	-	-	A/D チャンネル選択レジスタ B1
ADANSC0	-	-	A/D チャンネル選択レジスタ C0
ADANSC1	-	-	A/D チャンネル選択レジスタ C1
ADADS0	-	A/D 変換値加算モード選択レジスタ 0	A/D 変換値加算/平均機能チャンネル選択レジスタ 0
ADADS1	-	A/D 変換値加算モード選択レジスタ 1	A/D 変換値加算/平均機能チャンネル選択レジスタ 1
ADADC	ADC	加算回数選択ビット(b1~b0)  b1b0 00: 1回変換(加算なし。通常変換と同じ) 01: 2回変換(1回加算を行う) 10: 3回変換(2回加算を行う) 11: 4回変換(3回加算を行う)	加算回数選択ビット(b2~b0)  b2b0 000: 1回変換(加算なし。通常変換と同じ) 001: 2回変換(1回加算を行う) 010: 3回変換(2回加算を行う) 011: 4回変換(3回加算を行う) 101: 16回変換(15回加算を行う) 上記以外は設定しないでください
	AVEE	-	平均モードイネーブルビット
ADCER	ADPRC[1:0]	-	A/D 変換精度指定ビット
	DIAGVAL[1:0]	-	自己診断変換電圧選択ビット
	DIAGLD	-	自己診断モード選択ビット
	DIAGM	-	自己診断イネーブルビット
ADSTRGR	ADSTRS[3:0]	A/D 変換開始トリガ選択ビット	-
	TRSB[5:0]	-	グループB専用A/D変換開始トリガ選択ビット
	TRSA[5:0]	-	A/D変換開始トリガ選択ビット
ADEXICR	TSSAD	温度センサ出力 A/D 変換値加算モード選択ビット	温度センサ出力 A/D 変換値加算/平均モード選択ビット
	OCSAD	内部基準電圧 A/D 変換値加算モード選択ビット	内部基準電圧 A/D 変換値加算/平均モード選択ビット
	TSS	温度センサ出力 A/D 変換選択ビット	-
	TSSA	-	温度センサ出力 A/D 変換選択ビット
	OCS	内部基準電圧 A/D 変換選択ビット	-
	OCSA	-	内部基準電圧 A/D 変換選択ビット
	TSSB	-	温度センサ出力 A/D 変換選択ビット
	OCSB	-	内部基準電圧 A/D 変換選択ビット

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

レジスタ	ビット	RX63N(S12ADa)	RX65N(S12ADFa)
ADEXICR	EXSEL[1:0]	-	拡張アナログ入力選択ビット
	EXOEN	-	拡張アナログ出力制御ビット
ADGCEXCR	-	-	A/D グループ C 拡張入力コントロールレジスタ
ADGCTRGR	-	-	A/D グループ C トリガ選択レジスタ
ADSSTR01	-	A/D サンプリングステートレジスタ 01	-
ADSSTR23	-	A/D サンプリングステートレジスタ 23	-
ADSSTRn	-	-	A/D サンプリングステートレジスタ n(n=0~15、L、T、O)
ADSHCR	-	-	A/D サンプル & ホールド回路コントロールレジスタ
ADSHMSR	-	-	A/D サンプル&ホールド動作モード選択レジスタ
ADDISCR	-	-	A/D 断線検出コントロールレジスタ
ADGSPCR	-	-	A/D グループスキャン優先コントロールレジスタ
ADCMPCR	-	-	A/D コンペア機能コントロールレジスタ
ADCMPANSR0	-	-	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 0
ADCMPANSR1	-	-	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 1
ADCMPANSER	-	-	A/D コンペア機能ウィンドウ A 拡張入力選択レジスタ
ADCMPLR0	-	-	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0
ADCMPLR1	-	-	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 1
ADCMPLER	-	-	A/D コンペア機能ウィンドウ A 拡張入力比較条件設定レジスタ
ADCMPDR0	-	-	A/D コンペア機能ウィンドウ A 下位側レベル設定レジスタ
ADCMPDR1	-	-	A/D コンペア機能ウィンドウ A 上位側レベル設定レジスタ
ADCMPSR0	-	-	A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 0
ADCMPSR1	-	-	A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 1
ADCMPSER	-	-	A/D コンペア機能ウィンドウ A 拡張入力チャンネルステータスレジスタ
ADWINMON	-	-	A/D コンペア機能ウィンドウ A/B ステータスマニタレジスタ
ADCMPBNSR	-	-	A/D コンペア機能ウィンドウ B チャンネル選択レジスタ



RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

レジスタ	ビット	RX63N(S12ADa)	RX65N(S12ADFa)
ADWINLLB	-	-	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ
ADWINULB	-	-	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ
ADCMPBSR	-	-	A/D コンペア機能ウィンドウ B チャンステータスレジスタ
ADSAM	-	-	A/D 逐次変換時間設定レジスタ
ADSAMPR	-	-	A/D 逐次変換時間設定プロテクト解除レジスタ

### 2.33 D/A コンバータ

表 2.63 に D/A コンバータ仕様の概要比較を、表 2.64 に D/A コンバータレジスタ比較を示します。

表 2.63 D/A コンバータ仕様の概要比較

項目	RX63N(DAa)	RX65N(R12DAa)
分解能	10 ビット	12 ビット
出力チャンネル	2 チャンネル	2 チャンネル
アナログモジュールの干渉対策	D/A 変換と A/D 変換の干渉対策: 10ビット A/D コンバータが出力する 10 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。(D/A コンバータのラッシュカレント発生タイミングを許可信号で制御することにより、干渉による A/D 変換精度劣化を低減する)	D/A 変換と A/D 変換の干渉対策: 12 ビット A/D コンバータ(ユニット 1)が出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。これにより、12 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能
イベントリンク機能(入力)	-	イベント信号の入力により、チャンネル 0 の D/A 変換を開始可能
出力方式切り替え	-	バッファ出力(ゲイン= 1)とバッファなし出力を切り替え可能

表 2.64 D/A コンバータレジスタ比較

レジスタ	ビット	RX63N(DAa)	RX65N(R12DAa)
DAADUSR	-	-	D/A A/D 同期ユニット選択レジスタ
DAAMPCR	-	-	D/A 出力アンプ制御レジスタ
DAASWCR	-	-	D/A 出力アンプ安定待ち制御レジスタ

## 2.34 温度センサ

表 2.65 に 温度センサのレジスタ比較を示します。

表 2.65 温度センサのレジスタ比較

レジスタ	ビット	RX63N	RX65N(TEMPS)
TSCDRH, TSCDRL (RX63N) TSCDR (RX65N)	-	温度センサ校正データレジスタ (b7-b0)  工場出荷時に個々のチップごとに測定された温度センサ校正データを TSCDRH のビット 3~ビット 0、TSCDRL のビット 7~ビット 0 に格納	温度センサ校正データレジスタ (b31-b0)  工場出荷時に個々のチップごとに測定された温度センサ校正データを <b>ビット 11~ビット 0</b> に格納

2.35 RAM

表 2.66 に RAM 仕様の概要比較を、表 2.67 に RAM のレジスタ比較を示します。

表 2.66 RAM 仕様の概要比較

項目	RX63N	RX65N(ECC 誤り訂正機能なし)
RAM 容量	<ul style="list-style-type: none"> <li>64K バイト RAM0:64K バイト</li> <li>128K バイト RAM0:64K バイト、RAM1:64K バイト</li> <li>192K バイト RAM0:64K バイト、RAM1:128K バイト</li> <li>256K バイト RAM0:64K バイト、RAM1:192K バイト</li> </ul>	<ul style="list-style-type: none"> <li>256K バイト / 384K バイト *1 RAM:256K バイト 拡張 RAM:384K バイト *1</li> </ul>
RAM アドレス	<ul style="list-style-type: none"> <li>RAM 容量が 64K バイトの場合 RAM0:0000 0000h~0000 FFFFh (64K バイト) RAM1:なし</li> <li>RAM 容量が 128K バイトの場合 RAM0:0000 0000h~0000 FFFFh (64K バイト) RAM1:0001 0000h~0001 FFFFh (64K バイト)</li> <li>RAM 容量が 192K バイトの場合 RAM0:0000 0000h~0000 FFFFh (64K バイト) RAM1:0001 0000h~0002 FFFFh (128K バイト)</li> <li>RAM 容量が 256K バイトの場合 RAM0:0000 0000h~0000 FFFFh (64K バイト) RAM1:0001 0000h~0003 FFFFh (192K バイト)</li> </ul>	<p>RAM:0000 0000h ~ 0003 FFFFh 拡張 RAM: 0080 0000h~0085 FFFFh *1</p>
アクセス	<ul style="list-style-type: none"> <li>読み出し/書き込みともに 1 サイクルで動作</li> <li>RAM 有効/無効選択可能</li> </ul>	<ul style="list-style-type: none"> <li>読み出し/書き込みともに 1 サイクルで動作</li> <li>RAM 有効/無効選択可能</li> </ul>
データ保持機能	ディープソフトウェアスタンバイモード時、RAM0 のデータを保持可能	ディープソフトウェアスタンバイモード時のデータ保持機能なし(スタンバイ RAM にて保持可能)
消費電力低減機能	RAM0~RAM1 個別にモジュールストップ状態への設定が可能	RAM、拡張 RAM *1 個別にモジュールストップ状態への遷移が可能
エラーチェック機能	なし	<ul style="list-style-type: none"> <li>1 ビット誤り検出</li> <li>エラー発生時、ノンマスカブル割り込み、または割り込みを発生</li> </ul>

\*1: フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)

表 2.67 RAM のレジスタ比較

レジスタ	ビット	RX63N	RX65N
RAMMODE	-	-	RAM 動作モード制御レジスタ
RAMSTS	-	-	RAM エラーステータスレジスタ
RAMECAD	-	-	RAM エラーアドレスキャプチャレジスタ
RAMPRCR	-	-	RAM プロテクトレジスタ
EXRAMMODE	-	-	拡張 RAM 動作モード制御レジスタ *1
EXRAMSTS	-	-	拡張 RAM エラーステータスレジスタ *1
EXRAMECAD	-	-	拡張 RAM エラーアドレスキャプチャレジスタ *1
EXRAMPRCR	-	-	拡張 RAM プロテクトレジスタ *1

\*1 : フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)

## 2.36 フラッシュメモリ(コードフラッシュ)

表 2.68 にフラッシュメモリ(コードフラッシュ)仕様の概要比較を、表 2.69 にフラッシュメモリのレジスタ比較を示します。

表 2.68 フラッシュメモリ(コードフラッシュ)仕様の概要比較

項目	RX63N	RX65N
メモリ空間	<ul style="list-style-type: none"> <li>ユーザ領域:最大 2M バイト</li> <li>ユーザブート領域:16K バイト</li> </ul>	<ul style="list-style-type: none"> <li>ユーザ領域:最大 1M / 2M バイト *1</li> </ul>
キャッシュ	なし	<ul style="list-style-type: none"> <li>容量:最大 256 バイト</li> <li>マッピング方式:8 ウェイセットアソシエイティブ</li> <li>リプレイス方式:LRU アルゴリズム</li> <li>ラインサイズ:16 バイト</li> </ul>
リードサイクル	ICLK 1 サイクルの高速読み出し	<ul style="list-style-type: none"> <li>キャッシュヒット時: 1 サイクル</li> <li>キャッシュミス時:                             <ul style="list-style-type: none"> <li>ICLK ≤ 50MHz 1 サイクル</li> <li>50MHz &lt; ICLK ≤ 100MHz 2 サイクル</li> <li>ICLK &gt; 100MHz 3 サイクル</li> </ul> </li> </ul>
イレーズ後の値	FFh	FFh
プログラム/イレーズ方式	<ul style="list-style-type: none"> <li>ROM の書き換えを行う専用のシーケンサ(FCU)を内蔵</li> <li>FCU へコマンドを発行することにより、ROM へ P/E を実行可能</li> </ul>	<ul style="list-style-type: none"> <li>FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリのプログラム/イレーズが可能</li> <li>専用フラッシュメモリプログラマによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング)</li> <li>ユーザプログラムによるフラッシュメモリのプログラム/イレーズ(セルフプログラミング)</li> </ul>
セキュリティ機能	フラッシュメモリの不正改ざん/不正読み出しを防止	フラッシュメモリの不正改ざん/不正読み出しを防止
プロテクション機能	フラッシュメモリの誤書き換えを防止	フラッシュメモリの誤書き換えを防止
デュアルバンク機能 *1	-	デュアルバンク構成を用いて、書き換え動作中の中断に対して安全な更新を行うことが可能 <ul style="list-style-type: none"> <li>リニアモード:コードフラッシュメモリを 1 領域として使用するモード</li> <li>デュアルモード:コードフラッシュメモリを 2 領域に分割して使用するモード</li> </ul>
Trusted Memory(TM)機能	-	<ul style="list-style-type: none"> <li>コードフラッシュメモリのブロック 8,9 に対する不正リードを防止</li> <li>デュアルモード:ブロック 8, 9, 46, 47 *1</li> </ul>

項目	RX63N	RX65N
BGO(バックグラウンドオペレーション)機能	E2 データフラッシュへの P/E を実行している期間、CPU は ROM 領域のプログラムを実行可能	<ul style="list-style-type: none"> <li>コードフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能 *1</li> <li>コードフラッシュメモリプログラム/イレーズ中のデータフラッシュメモリリードが可能 *1</li> <li>データフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能 *1</li> </ul>
サスペンド/レジューム機能	<ul style="list-style-type: none"> <li>ROM への P/E を中断し、CPU は ROM 領域のプログラムを実行可能(サスペンド)</li> <li>E2 データフラッシュへの P/E を中断し、CPU は E2 データフラッシュ領域の読み出しを実行可能(サスペンド)</li> <li>中断した後、ROM/E2 データフラッシュへの P/E を再開可能(レジューム)</li> </ul>	<ul style="list-style-type: none"> <li>コードフラッシュへの P/E を中断し、CPU はコードフラッシュ領域のプログラムを実行可能(サスペンド)</li> <li>中断した後、コードフラッシュへの P/E を再開可能(レジューム)</li> </ul>
プログラム/イレーズ単位	<ul style="list-style-type: none"> <li>ユーザ領域およびユーザブート領域へのプログラム:128 バイト</li> <li>ユーザ領域のイレーズ:ブロック</li> </ul>	<ul style="list-style-type: none"> <li>ユーザ領域へのプログラム:128 バイト</li> <li>ユーザ領域のイレーズ:ブロック</li> </ul>
その他の機能	セルフプログラミング中の割り込み受け付け可能	セルフプログラミング中の割り込み受け付け可能
	本 MCU の初期設定をオプション設定メモリに設定可能	本 MCU の初期設定をオプション設定メモリに設定可能
	-	コードフラッシュメモリのスタートアップ領域をブロック 0、1 から選択可能

項目	RX63N	RX65N
オンボードプログラミング	<ul style="list-style-type: none"> <li>● ブートモード(SCI インタフェース)によるプログラム                             <ul style="list-style-type: none"> <li>— 調歩同期式シリアルインタフェース (SCI1)を使用</li> <li>— 通信速度は自動調整</li> <li>— ユーザブート領域も書き換え可能</li> </ul> </li> <li>● USB ブートモードによる書き換え                             <ul style="list-style-type: none"> <li>— USB0 を使用</li> <li>— 特別なハードウェアが不要で、PC と直結可能</li> </ul> </li> <li>● ユーザブートモードによる書き換え                             <ul style="list-style-type: none"> <li>— ユーザ独自のブートプログラムを作成可能</li> </ul> </li> <li>● ユーザプログラム中の ROM 書き換えルーチンによる書き換え                             <ul style="list-style-type: none"> <li>— システムをリセットすることなく ROM の書き換えが可能</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>● ブートモード(SCI インタフェース)によるプログラム/イレーズ                             <ul style="list-style-type: none"> <li>— 調歩同期式シリアルインタフェース (SCI1)を使用</li> <li>— 通信速度は自動調整</li> </ul> </li> <li>● USB ブートモードによるプログラム/イレーズ                             <ul style="list-style-type: none"> <li>— USBb を使用</li> <li>— 特別なハードウェアが不要で、PC と直結可能</li> </ul> </li> <li>● ブートモード(FINE インタフェース)によるプログラム/イレーズ                             <ul style="list-style-type: none"> <li>— FINE を使用</li> </ul> </li> <li>● ユーザプログラム中のコードフラッシュメモリ書き換えルーチンによるプログラム/イレーズ                             <ul style="list-style-type: none"> <li>— システムをリセットすることなくコードフラッシュメモリのプログラム/イレーズが可能</li> </ul> </li> </ul>
オフボードプログラミング (100 ピン以上の製品)	フラッシュライタを使用して、ユーザ領域/ <b>ユーザブート</b> 領域の書き換えが可能	フラッシュライタを使用して、ユーザ領域のプログラム/イレーズが可能
ユニーク ID	本 MCU 個体ごとの 16 バイト長の ID コード(G バージョン製品のみ使用可能)	本 MCU 個体ごとの 16 バイト長の ID コード

\*1：フラッシュメモリ（コードフラッシュ 1.5MB 以上のみ）



表 2.69 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX63N	RX65N
FWEPROR	FLWE[1:0]	フラッシュ P/E ビット  b1b0 0 0: P/E、ロックビットの P/E、ロックビットの読み出し、ブランクチェックの禁止 0 1: P/E、ロックビットの P/E、ロックビットの読み出し、ブランクチェックの許可 1 0: P/E、ロックビットの P/E、ロックビットの読み出し、ブランクチェックの禁止 1 1: P/E、ロックビットの P/E、ロックビットの読み出し、ブランクチェックの禁止	フラッシュライトイレーズ許可ビット  コードフラッシュメモリ容量が 1.5M バイト以上の製品: b1 b0 0 0 : P/E、ブランクチェックの禁止 0 1 : P/E、ブランクチェックの許可 1 0 : P/E、ブランクチェックの禁止 1 1 : P/E、ブランクチェックの禁止  コードフラッシュメモリ容量が 1M バイト以下の製品: b1 b0 0 0 : P/E の禁止 0 1 : P/E の許可 1 0 : P/E の禁止 1 1 : P/E の禁止
FMODR	-	フラッシュモードレジスタ	-
FASTAT	DFLWPE	E2 データフラッシュ P/E プロテクト違反フラグ	-
	DFLRPE	E2 データフラッシュリードプロテクト違反フラグ	-
	DFLAE	E2 データフラッシュアクセス違反フラグ	-
	ROMAE	ROM アクセス違反フラグ	-
	CFAE	-	コードフラッシュメモリアクセス違反フラグ
FAEINT	DFLWPEIE	E2 データフラッシュ P/E プロテクト違反割り込み許可ビット	-
	DFLRPEIE	E2 データフラッシュリードプロテクト違反割り込み許可ビット	-
	DFAEIE	-	E2 データフラッシュアクセス違反割り込み許可ビット
	DFLAEIE	E2 データフラッシュアクセス違反割り込み許可ビット	-
	ROMAEIE	ROM アクセス違反割り込み許可ビット	-
	CFAEIE	-	コードフラッシュメモリアクセス違反割り込み許可ビット
DFLRE0	-	E2 データフラッシュ読み出し許可レジスタ 0	-
DFLRE1	-	E2 データフラッシュ読み出し許可レジスタ 1	-

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

レジスタ	ビット	RX63N	RX65N
DFLWE0	-	E2 データフラッシュ P/E 許可レジスタ 0	-
DFLWE1	-	E2 データフラッシュ P/E 許可レジスタ 1	-
FSADDR	-	-	FACI コマンド処理開始アドレスレジスタ
FCURAME	-	FCURAM イネーブルレジスタ	-
FSTATR0	-	フラッシュステータスレジスタ 0	-
FSTATR1	-	フラッシュステータスレジスタ 1	-
FSTATR	-	-	フラッシュステータスレジスタ
FENTRYR	FENTRY0	ROM P/E モードエントリビット 0	-
	FENTRYC	-	コードフラッシュ P/E モードエントリビット
	FENTRY1	ROM P/E モードエントリビット 1	-
	FENTRY2	ROM P/E モードエントリビット 2	-
	FENTRY3	ROM P/E モードエントリビット 3	-
	FEKEY[7:0]	キーコード	-
	KEY[7:0]	-	キーコードビット
FPROTR	-	フラッシュプロテクトレジスタ	-
FRESETR	-	フラッシュリセットレジスタ	-
FSUINTR	-	-	フラッシュシーケンサ設定初期化レジスタ
DFLBCCNT	-	E2 データフラッシュブランクチェック制御レジスタ	-
FPESTAT	-	フラッシュ P/E ステータスレジスタ	-
DFLBCSTAT	-	E2 データフラッシュブランクチェックステータスレジスタ	-
FAWMON	-	-	フラッシュアクセスウィンドウモニタレジスタ
FPCKAR	-	-	フラッシュシーケンサ処理クロック通知レジスタ
FSUACR	-	-	スタートアップ領域コントロールレジスタ
PCKAR	-	周辺クロック通知レジスタ	-
ROMCE	-	-	ROM キャッシュ許可レジスタ
ROMCIV	-	-	ROM キャッシュ無効化レジスタ
EEPFLCK	-	-	データフラッシュメモリアクセス周波数設定レジスタ *1

\*1 : フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)

## 2.37 パッケージ

表 2.70 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。詳細は、「RX ファミリ間の移行設計ガイド パッケージ外形の相違点 (R01AN4591JJ)」を参照してください。

表 2.70 パッケージ

パッケージタイプ	RENESAS Code	
	RX63N	RX65N
144 ピン LFQFP	PLQP0144KA-A	PLQP0144KA-B
100 ピン LFQFP	PLQP0100KB-A	PLQP0100KB-B
64 ピン TFLGA	○	×
64 ピン LFQFP	PLQP0064KB-A	PLQP0064KB-C
48 ピン LQFP	○	×

○ : パッケージあり(RENESAS Code は省略)、 × : パッケージなし

### 3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点ある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

#### 3.1 177/176 ピンパッケージ

表 3.1 に 177/176 ピンパッケージ端子機能の比較を示します。

表 3.1 177/176 ピンパッケージ端子機能の比較

177/176 ピン	RX63N	RX65N
A1	AVSS0	AVSS0
A2	AVCC0	AVCC0
A3	VREFL0	VREFL0
A4	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
A5	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
A6	VCC	VCC
A7	VSS	VSS
A8	P94/A20/D20	P94/D20/A20
A9	VCC	VCC
A10	P97/A23/D23	TRSYNC1/P97/D23/A23
A11	PD6/D6[A6/D6]/MTIC5V/POE1#/SSLC2/IRQ6/AN6	PD6/D6[A6/D6]/MTIOC8A/POE4#/SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/MMC_D0-B/LCD_DATA18-B/IRQ6/AN106
A12	P60/CS0#	P60/CS0#
A13	P63/CS3#/CAS#	P63/CAS#/D2[A2/D2]/CS3#
A14	PE1/D9[A9/D9]/MTIOC4C/TIOCD9/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2/RSPCKB/ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXD12/SIOX12/SSLB2-B/MMC_D5-B/LCD_DATA15-B/ANEX1
A15	PE2/D10[A10/D10]/MTIOC4A/TIOCA9/PO23/RXD12/SMISO12/SSCL12/RXDX12/SSLB3/MOSIB/IRQ7-DS/AN0	PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXD12/SSLB3-B/MMC_D6-B/LCD_DATA14-B/IRQ7-DS/AN100
B1	P05/IRQ13/DA1	P05/IRQ13/DA1
B2	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
B3	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
B4	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
B5	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
B6	P91/A17/D17/SCK7/AN015	P91/D17/A17/SCK7/AN115
B7	P92/A18/D18/RXD7/SMISO7/SSCL7/AN016	P92/D18/A18/POE4#/RXD7/SMISO7/SSCL7/AN116
B8	PD1/D1[A1/D1]/MTIOC4B/TIOCB7/TCLKG/MOSIC/CTX0/IRQ1/AN009	PD1/D1[A1/D1]/MTIOC4B/POE0#/MOSIC-A/CTX0/LCD_DATA23-B/IRQ1/AN109
B9	P96/A22/D22	TRDATA5/P96/D22/A22
B10	PD4/D4[A4/D4]/POE3#/SSLC0/IRQ4/AN012	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0-A/QSSL-B/SDHI_CMD-B/MMC_CMD-B/LCD_DATA20-B/IRQ4/AN112
B11	PG1/D25	TRDATA7/PG1/D25
B12	VSS	VSS
B13	P64/CS4#/WE#	P64/WE#/D3[A3/D3]/CS4#

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

177/176 ピン	RX63N	RX65N
B14	PE0/D8[A8/D8]/TIOCC9/SCK12/SSLB1/AN EX0	PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/SCK1 2/SSLB1-B/MMC_D4-B/LCD_DATA16-B/A NEX0
B15	PE3/D11[A11/D11]/MTIOC4B/TIOCB9/PO2 6/POE8#/ET_ERXD3/CTS12#/RTS12#/SS 12#/MISOB/AN1	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/P O26/TOC3/POE8#/ET0_ERXD3/CTS12#/R TS12#/SS12#/MMC_D7-B/LCD_DATA13-B /AN101
C1	VREFL	AVSS1
C2	VREFH	AVCC1
C3	VREFH0	VREFH0
C4	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
C5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
C6	P90/A16/D16/TXD7/SMOSI7/SSDA7/AN01 4	P90/D16/A16/TXD7/SMOSI7/SSDA7/AN11 4
C7	PD0/D0[A0/D0]/TIOCA7/IRQ0/AN008	PD0/D0[A0/D0]/POE4#/LCD_EXTCLK-B/IR Q0/AN108
C8	PD2/D2[A2/D2]/MTIOC4D/TIOCA8/MISOC/ CRX0/IRQ2/AN010	PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/ CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/LC D_DATA22-B/IRQ2/AN110
C9	PD3/D3[A3/D3]/TIOCB8/TCLKH/POE8#/R SPCKC/IRQ3/AN011	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/R SPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/ LCD_DATA21-B/IRQ3/AN111
C10	PG0/D24	TRDATA6/PG0/D24
C11	VCC	VCC
C12	P62/CS2#/RAS#	P62/RAS#/D1[A1/D1]/CS2#
C13	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/TI OCA10/PO28/ET_ERXD2/SSLB0/AN2	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/M TIOC1A/PO28/ET0_ERXD2/SSLB0-B/LCD _DATA12-B/AN102
C14	VSS	VSS
C15	P70/SDCLK	P70/SDCLK
D1	P01/TMC10/RXD6/SMISO6/SSCL6/IRQ9/A N019	P01/TMC10/RXD6/SMISO6/SSCL6/IRQ9/A N119
D2	P02/TMC11/SCK6/IRQ10/AN020	P02/TMC11/SCK6/IRQ10/AN120
D3	P03/IRQ11/DA0	P03/IRQ11/DA0
D4	P00/TMR10/TXD6/SMOSI6/SSDA6/IRQ8/A N018	P00/TMR10/TXD6/SMOSI6/SSDA6/IRQ8/A N118
D5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
D6	P93/A19/D19/CTS7#/RTS7#/SS7#/AN017	P93/D19/A19/POE0#/CTS7#/RTS7#/SS7#/ AN117
D7	P95/A21/D21	TRDATA4/P95/D21/A21
D8	VSS	VSS
D9	PD5/D5[A5/D5]/MTIC5W/POE2#/SSLC1/IR Q5/AN013	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10 #/SSLC1-A/QSPCLK-B/SDHI_CLK-B/MMC _CLK-B/LCD_DATA19-B/IRQ5/AN113
D10	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/IR Q7/AN7	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/ QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/LC D_DATA17-B/IRQ7/AN107
D11	P61/CS1#/SDCS#	P61/SDCS#/D0[A0/D0]/CS1#
D12	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/TI OCB10/ET_RX_CLK/REF50CK/RSPCKB/I RQ5/AN3	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/M TIOC2B/ET0_RX_CLK/REF50CK0/RSPCK B-B/LCD_DATA11-B/IRQ5/AN103
D13	VCC	VCC

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

177/176 ピン	RX63N	RX65N
D14	PE7/D15[A15/D15]/TIOCB11/MISOB/IRQ7/AN5	PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/TIOC1/MISOB-B/SDHI_WP/MMC_RES#-B/LCD_DATA9-B/IRQ7/AN105
D15	P65/CS5#/CKE	P65/CKE/CS5#
E1	PJ5	PJ5/POE8#/CTS2#/RTS2#/SS2#
E2	EMLE	EMLE
E3	PF5/IRQ4	PF5/IRQ4
E4	VSS	VSS
E5(注1)	NC	NC
E12	PE6/D14[A14/D14]/TIOCA11/MOSIB/IRQ6/AN4	PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/TIOC1/MOSIB-B/SDHI_CD/MMC_CD-B/LCD_DATA10-B/IRQ6/AN104
E13	TRDATA0/PG2/D26	TRDATA0/PG2/D26
E14	TRDATA1/PG3/D27	TRDATA1/PG3/D27
E15	P67/CS7#/DQM1/CRX2(注3)/IRQ15	P67/DQM1/CS7#/MTIOC7C/IRQ15
F1	VBATT	VBATT
F2	VCL	VCL
F3	PJ3/MTIOC3C/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0#
F4	BSCANP	BSCANP
F12	P66/CS6#/DQM0/CTX2(注3)	P66/DQM0/CS6#/MTIOC7D
F13	TRSYNC/PG4/D28	TRSYNC/PG4/D28
F14	PA0/A0/BC0#/DQM2/MTIOC4A/TIOCA0/PO16/ET_TX_EN/RMII_TXD_EN/SSLA1	PA0/DQM2/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/PO16/CACREF/ET0_TX_EN/RMII0_TXD_EN/SSLA1-B/LCD_DATA8-B
F15	VSS	VSS
G1	XCIN	XCIN
G2	XCOUT	XCOUT
G3	MD/FINED	MD/FINED
G4	TRST#/PF4	TRST#/PF4
G12	TRCLK/PG5/D29	TRCLK/PG5/D29
G13	TRDATA2/PG6/D30	TRDATA2/PG6/D30
G14	PA1/A1/DQM3/MTIOC0B/MTCLKC/TIOCB0/PO17/ET_WOL/SCK5/SSLA2/IRQ11	PA1/DQM3/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/PO17/ET0_WOL/SCK5/SSLA2-B/LCD_DATA7-B/IRQ11
G15	VCC	VCC
H1	XTAL/P37	XTAL/P37
H2	VSS	VSS
H3	RES#	RES#
H4	P35/NMI	UPSEL/P35/NMI
H12	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET_MDC/TXD5/SMOSI5/SSDA5/SSLA0/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/SSLA0-B/LCD_DATA4-B/IRQ5-DS
H13	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/ET_MDIO/RXD5/SMISO5/SSCL5/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/SSCL5/LCD_DATA5-B/IRQ6-DS
H14	PA2/A2/PO18/RXD5/SMISO5/SSCL5/SSLA3	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/SSCL5/SSLA3-B/LCD_DATA6-B
H15	TRDATA3/PG7/D31	TRDATA3/PG7/D31
J1	EXTAL/P36	EXTAL/P36
J2	VCC	VCC

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

177/176 ピン	RX63N	RX65N
J3	P34/MTIOC0A/TMCI3/PO12/POE2#/SCK6/SCK0/USB0_DPRPD/IRQ4	P34/MTIOC0A/TMCI3/PO12/POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4
J4	TMS/PF3	TMS/PF3
J12	PA5/A5/TIOCB1/PO21/ET_LINKSTA/RSPCKA	PA5/A5/MTIOC6B/TIOCB1/PO21/ET0_LINKSTA/RSPCKA-B/LCD_DATA3-B
J13	VSS	VSS
J14	PA7/A7/TIOCB2/PO23/ET_WOL/MISOA	PA7/A7/TIOCB2/PO23/ET0_WOL/MISOA-B/LCD_DATA1-B
J15	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE2#/ET_EXOUT/CTS5#/RTS5#/SS5#/MOSIA	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/SS5#/MOSIA-B/LCD_DATA2-B
K1	P33/MTIOC0D/TIOCD0/TMRI3/PO11/POE3#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/PCKO/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/PO11/POE4#/POE11#/RXD6/SMISO6/SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/IRQ3-DS
K2	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCOUT/RTCIC2/TXD6/TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCIC2/RTCOUT/POE0#/POE10#/TXD6/SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS
K3	TDI/PF2/RXD1/SMISO1/SSCL1	TDI/PF2/RXD1/SMISO1/SSCL1
K4	TCK/FINEC/PF1/SCK1	TCK/PF1/SCK1
K12	PB2/A10/TIOCC3/TCLKC/PO26/ET_RX_CLK/REF50CK/CTS4#/RTS4#/CTS6#/RTS6#/SS4#/SS6#	PB2/A10/TIOCC3/TCLKC/PO26/ET0_RX_CLK/REF50CK0/CTS4#/RTS4#/SS4#/CTS6#/RTS6#/SS6#/SDSI_D2-B/LCD_TCON2-B
K13	P71/CS1#/ET_MDIO	P71/A18/CS1#/ET0_MDIO
K14	VCC	VCC
K15	PB0/A8/MTIC5W/TIOCA3/PO24/ET_ERXD1/RMII_RXD1/RXD4/RXD6/SMISO4/SMISO6/SSCL4/SSCL6/RSPCKA/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/ET0_ERXD1/RMII0_RXD1/RXD4/SMISO4/SSCL4/RXD6/SMISO6/SSCL6/LCD_DATA0-B/IRQ12
L1	P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/USB0_DPUPE/IRQ1-DS	P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS
L2	P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB/USB0_DRPD/IRQ0-DS	P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS
L3	TDO/PF0/TXD1/SMOSI1/SSDA1	TDO/PF0/TXD1/SMOSI1/SSDA1
L4	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/USB0_DPRPD/HSYNC/ADTRG0#	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/SDHI_CD/HSYNC/ADTRG0#
L12	PB6/A14/MTIOC3D/TIOCA5/PO30/ET_ETXD1/RMII_TXD1/RXD9/SMISO9/SSCL9	PB6/A14/MTIOC3D/TIOCA5/PO30/ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/SSCL9/SMISO11/SSCL11/RXD11/SDSI_D0-B
L13	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TC LKD/TMO0/PO27/POE3#/ET_RX_ER/RMII_RX_ER/SCK4/SCK6	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TC LKD/TMO0/PO27/POE11#/ET0_RX_ER/RMII0_RX_ER/SCK4/SCK6/SDSI_D3-B/LCD_TCON1-B
L14	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET_ERXD0/RMII_RXD0/TXD4/TXD6/SMOSI4/SMOSI6/SSDA4/SSDA6/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/TXD4/SMOSI4/SSDA4/TXD6/SMOSI6/SSDA6/LCD_TCON3-B/IRQ4-DS
L15	P72/CS2#/ET_MDC	P72/A19/CS2#/ET0_MDC/LCD_DATA23-A
M1	P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB	P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSPCKB-A

177/176 ピン	RX63N	RX65N
M2	P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/ <b>MOSIB</b>	P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ <b>MOSIB-A</b>
M3	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/PIXCLK	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ <b>SDHI_WP</b> /PIXCLK
M4	P86/TIOCA0/PIXD1	P86/ <b>MTIOC4D</b> /TIOCA0/ <b>SMISO10/SSCL10/RXD10</b> /PIXD1
M5	<b>P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG#</b>	<b>PJ2/TXD8/SMOSI8/SSDA8/SSCL3-B/LCD_TCON2-A</b>
M6	<b>P56/WR2#/BC2#/EDACK1/MTIOC3C/TIOCA1</b>	<b>PJ1/MTIOC6A/RXD8/SMISO8/SSCL8/SSL_C2-B/LCD_TCON3-A</b>
M7	<b>P54/ALE/EDACK0/MTIOC4B/TMCI1/ET_LI NKSTA/CTS2#/RTS2#/SS2#/CTX1</b>	<b>P85/MTIOC6C/TIOCC0/LCD_DATA1-A</b>
M8	<b>BCLK/P53</b> (注2)	<b>P55/D0[A0/D0]/EDREQ0/WAIT#/MTIOC4D/TMO3/ET0_EXOUT/TXD7/SMOSI7/SSDA7/MISOC-B/CRX1/LCD_DATA5-A/IRQ10</b>
M9	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ <b>SSLB1</b>	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ <b>SSLB1-A</b>
M10	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/ <b>TIOCD6/TCLKF</b> /TMRI2/PO29/ <b>ET_ETXD2/SCK8/RSPCKA</b>	PC5/ <b>D3[A3/D3]</b> /A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/PO29/ <b>ET0_ETXD2/SCK8/SCK10/RSPCKA-A/MMC_D5-A/LCD_DATA11-A</b>
M11	P81/EDACK0/MTIOC3D/PO27/ <b>ET_ETXD0/RMII_TXD0</b> /RXD10/SMISO10/SSCL10	P81/EDACK0/MTIOC3D/PO27/ <b>ET0_ETXD0/RMII0_TXD0</b> /SMISO10/SSCL10/RXD10/ <b>QIO3-A/SDHI_CD/MMC_D3-A/LCD_DATA13-A</b>
M12	P77/CS7#/PO23/ <b>ET_RX_ER/RMII_RX_ER</b> /TXD11/SMOSI11/SSDA11	P77/CS7#/PO23/ <b>ET0_RX_ER/RMII0_RX_ER</b> /SMOSI11/SSDA11/TXD11/ <b>QSPCLK-A/SDHI_CLK-A/SDSI_CLK-A/MMC_CLK-A/LCD_DATA17-A</b>
M13	PB7/A15/MTIOC3B/TIOCB5/PO31/ <b>ET_CRS/RMII_CRS_DV</b> /TXD9/SMOSI9/SSDA9	PB7/A15/MTIOC3B/TIOCB5/PO31/ <b>ET0_CRS/RMII0_CRS_DV</b> /TXD9/SMOSI9/SSDA9/ <b>SMOSI11/SSDA11/TXD11/SDSI_D1-B</b>
M14	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/ <b>POE1#/ET_ETXD0/RMII_TXD0/SCK9</b>	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/ <b>POE4#/ET0_ETXD0/RMII0_TXD0/SCK9/SCK11/SDSI_CLK-B/LCD_CLK-B</b>
M15	PB4/A12/TIOCA4/PO28/ <b>ET_TX_EN/RMII_TXD_EN</b> /CTS9#/RTS9#/SS9#	PB4/A12/TIOCA4/PO28/ <b>ET0_TX_EN/RMII0_TXD_EN</b> /CTS9#/RTS9#/SS9#/ <b>SS11#/CTS11#/RTS11#/SDSI_CMD-B/LCD_TCON0-B</b>
N1	VCC	VCC
N2	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3/ <b>USB0_DPUPE</b> /PIXD7	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/SS0#/ <b>SDHI_D1-C</b> /PIXD7
N3	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/ <b>USB0_DRPD</b> /PIXD6	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/ <b>USB0_OVRCURB/SDHI_D0-C</b> /PIXD6
N4	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/ <b>USB1_DPUPE</b> /PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/CRX1-DS/PIXD0/IRQ5
N5	P12/MTIC5U/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/IRQ2	P12/ <b>WR3#/BC3#</b> /MTIC5U/TMCI1/RXD2/SMISO2/SSCL2/SCL0[FM+]/ <b>LCD_TCON1-A</b> /IRQ2



RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

177/176 ピン	RX63N	RX65N
N6	P57/WAIT#/WR3#/BC3#/EDREQ1	PJ0/MTIOC6B/SCK8/SSLC1-B/LCD_DATA0-A
N7	P55/WAIT#/EDREQ0/MTIOC4D/TMO3/ET_EXOUT/CRX1/IRQ10	P84/MTIOC6D/LCD_DATA2-A
N8	VCC_USB	P54/D1[A1/D1]/EDACK0/ALE/MTIOC4B/TMCI1/ET0_LINKSTA/CTS2#/RTS2#/SS2#/MOSIC-B/CTX1/LCD_DATA6-A
N9	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A
N10	PC7/A23/CS0#/MTIOC3A/MTCLKB/TIOCB6/TMO2/PO31/ET_COL/TXD8/SMOSI8/SSDA8/MISOA/IRQ14	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/TMO2/PO31/TOC0/CACREF/ET0_COL/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/MMC_D7-A/LCD_DATA9-A/IRQ14
N11	P82/EDREQ1/MTIOC4A/PO28/ET_ETXD1/RMII_TXD1/TXD10/SMOSI10/SSDA10	P82/EDREQ1/MTIOC4A/PO28/ET0_ETXD1/RMII0_TXD1/SMOSI10/SSDA10/TXD10/MMC_D4-A/LCD_DATA12-A
N12	PC3/A19/MTIOC4D/TCLKB/PO24/ET_TX_ER/TXD5/SMOSI5/SSDA5/IETXD	PC3/A19/MTIOC4D/TCLKB/PO24/ET0_TX_ER/TXD5/SMOSI5/SSDA5/QMO-A/QIO0-A/SDHI_D0-A/SDSI_D0-A/MMC_D0-A/LCD_DATA16-A
N13	PC0/A16/MTIOC3C/TCLKC/PO17/ET_ERXD3/CTS5#/RTS5#/SS5#/SSLA1/SCL3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/ET0_ERXD3/CTS5#/RTS5#/SS5#/SSLA1-A/IRQ14
N14	P73/CS3#/PO16/ET_WOL	P73/CS3#/PO16/ET0_WOL/LCD_EXTCLK-A
N15	VSS	VSS
P1	VSS	VSS
P2	P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/MISOA/SDA2-DS/IETXD/USB1_VBUS/PIXD3/IRQ7/ADTRG#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/SDHI_D3-C/PIXD3/IRQ7/ADTRG1#
P3	P87/TIOCA2/PIXD2	P87/MTIOC4C/TIOCA2/SMOSI10/SSDA10/TXD10/SDHI_D2-C/PIXD2
P4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_DPUPE/USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/LCD_CLK-A/IRQ4
P5	P10/MTIC5W/TMRI3/IRQ0	VCC_USB
P6	VCC_USB	VSS_USB
P7	VSS_USB	P57/RXD7/SMISO7/SSCL7/SSLC0-B/LCD_DATA3-A
P8	USB1_DP	P10/ALE/MTIC5W/TMRI3/IRQ0
P9	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A
P10	P83/EDACK1/MTIOC4C/ET_CRS/RMII_CRS_DV/CTS10#/RTS10#/SS10#	P83/EDACK1/MTIOC4C/ET0_CRS/RMII0_CRS_DV/SCK10/SS10#/CTS10#/LCD_DATA8-A
P11	PC6/A22/CS1#/MTIOC3C/MTCLKA/TIOCB6/TMCI2/PO30/ET_ETXD3/RXD8/SMISO8/SSCL8/MOSIA/IRQ13	PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/PO30/TIC0/ET0_ETXD3/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/MMC_D6-A/LCD_DATA10-A/IRQ13
P12	PC4/A20/CS3#/MTIOC3D/MTCLKC/TIOCB6/TCLKC/TMCI1/PO25/POE0#/ET_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SSLA0	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A/QMI-A/QIO1-A/SDHI_D1-A/SDSI_D1-A/MMC_D1-A/LCD_DATA15-A

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

177/176 ピン	RX63N	RX65N
P13	PC2/A18/MTIOC4B/TCLKA/PO21/ET_RX_DV/RXD5/SMISO5/SSCL5/SSLA3/IERXD	PC2/A18/MTIOC4B/TCLKA/PO21/ET0_RX_DV/RXD5/SMISO5/SSCL5/SSLA3-A/SDHI_D3-A/SDSI_D3-A/MMC_CD-A/LCD_DATA19-A
P14	P75/CS5#/PO20/ET_ERXD0/RMII_RXD0/SCK11	P75/CS5#/PO20/ET0_ERXD0/RMII0_RXD0/SCK11/RTS11#/SDHI_D2-A/SDSI_D2-A/MMC_RES#-A/LCD_DATA20-A
P15	VCC	VCC
R1	P21/MTIOC1B/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/SCL1/USB0_EXICEN/PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/SCL1/USB0_EXICEN/SDHI_CLK-C/PIXD5/IRQ9
R2	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/SDA1/USB0_ID/PIXD4/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/SDA1/USB0_ID/SDHI_CMD-C/PIXD4/IRQ8
R3	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/SMISO3/SSDA1/SSCL3/MOSIA/SCL2-D S/IERXD/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/SMOSI1/SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/USB0_VBUSEN/USB0_VBUS/USB0_OVRCURB/IRQ6/ADTRG0#
R4	P85	P13/WR2#/BC2#/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/LCD_TCON0-A/IRQ3/ADTRG1#
R5	P11/MTIC5V/TMCI3/SCK2/IRQ1	USB0_DM
R6	USB0_DM	USB0_DP
R7	USB0_DP	P56/EDACK1/MTIOC3C/TIOCA1/SCK7/RSPCKC-B/LCD_DATA4-A
R8	USB1_DM	P11/MTIC5V/TMCI3/SCK2/LCD_DATA7-A/IRQ1
R9	P84	P53 <sup>(注2)</sup> /BCLK
R10	VSS	VSS
R11	VCC	VCC
R12	P80/EDREQ0/MTIOC3B/PO26/ET_TX_EN/RMII_TXD_EN/SCK10	P80/EDREQ0/MTIOC3B/PO26/ET0_TX_EN/RMII0_TXD_EN/SCK10/RTS10#/QIO2-A/SDHI_WP/MMC_D2-A/LCD_DATA14-A
R13	P76/CS6#/PO22/ET_RX_CLK/REF50CK/RXD11/SMISO11/SSCL11	P76/CS6#/PO22/ET0_RX_CLK/REF50CK0/SMISO11/SSCL11/RXD11/QSSL-A/SDHI_CMD-A/SDSI_CMD-A/MMC_CMD-A/LCD_DATA18-A
R14	P74/CS4#/PO19/ET_ERXD1/RMII_RXD1/CTS11#/RTS11#/SS11#	P74/A20/CS4#/PO19/ET0_ERXD1/RMII0_RXD1/SS11#/CTS11#/LCD_DATA21-A
R15	PC1/A17/MTIOC3A/TCLKD/PO18/ET_ERXD2/SCK5/SSLA2/SDA3/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/ET0_ERXD2/SCK5/SSLA2-A/LCD_DATA22-A/IRQ12

注 1. 176 ピン LFBGA には E5 ピンはありません

注 2. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません

注 3. ROM 容量 2M バイト/1.5M バイトのみ有効

## 3.2 176 ピンパッケージ

表 3.2 に 176 ピンパッケージ端子機能の比較を示します。

表 3.2 176 ピンパッケージ端子機能の比較

176 ピン	RX63N	RX65N
1	AVSS0	AVSS0
2	P05/IRQ13/DA1	P05/IRQ13/DA1
3	VREFH	AVCC1
4	P03/IRQ11/DA0	P03/IRQ11/DA0
5	VREFL	AVSS1
6	P02/TMCI1/SCK6/IRQ10/AN020	P02/TMCI1/SCK6/IRQ10/AN120
7	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/AN019	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/AN119
8	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/AN018	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/AN118
9	PF5/IRQ4	PF5/IRQ4
10	EMLE	EMLE
11	PJ5	PJ5/POE8#/CTS2#/RTS2#/SS2#
12	VSS	VSS
13	PJ3/MTIOC3C/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0#
14	VCL	VCL
15	VBATT	VBATT
16	NC	NC
17	TRST#/PF4	TRST#/PF4
18	MD/FINED	MD/FINED
19	XCIN	XCIN
20	XCOU	XCOU
21	RES#	RES#
22	XTAL/P37	XTAL/P37
23	VSS	VSS
24	EXTAL/P36	EXTAL/P36
25	VCC	VCC
26	P35/NMI	UPSEL/P35/NMI
27	P34/MTIOC0A/TMCI3/PO12/POE2#/SCK6/SCK0/USB0_DPRPD/IRQ4	P34/MTIOC0A/TMCI3/PO12/POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4
28	P33/MTIOC0D/TIOC0D/TMRI3/PO11/POE3#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/PCKO/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOC0D/TMRI3/PO11/POE4#/POE11#/RXD6/SMISO6/SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/IRQ3-DS
29	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCOUT/RTCIC2/TXD6/TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCIC2/RTCOUT/POE0#/POE10#/TXD6/SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS
30	TMS/PF3	TMS/PF3
31	TDI/PF2/RXD1/SMISO1/SSCL1	TDI/PF2/RXD1/SMISO1/SSCL1
32	P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/USB0_DPUPE/IRQ1-DS	P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS
33	P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB/USB0_DRPD/IRQ0-DS	P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

176 ピン	RX63N	RX65N
34	TCK/FINEC/PF1/SCK1	TCK/PF1/SCK1
35	TDO/PF0/TXD1/SMOSI1/SSDA1	TDO/PF0/TXD1/SMOSI1/SSDA1
36	P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSP CKB	P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/RSP CKB-A
37	P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/CTS 3#/RTS3#/SMOSI1/SS3#/SSDA1/MOSIB	P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/SMO SI1/SSDA1/CTS3#/RTS3#/SS3#/MOSIB-A
38	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIO CA4/PO5/RXD3/SMISO3/SSCL3/USB0_DP RPD/HSYNC/ADTRG0#	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/TIO CA4/PO5/RXD3/SMISO3/SSCL3/SDHI_CD/ HSYNC/ADTRG0#
39	VCC	VCC
40	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIO CB4/TMRI1/PO4/SCK3/USB0_VBUSEN/PIX CLK	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/TIO CB4/TMRI1/PO4/SCK3/USB0_VBUSEN/SD HI_WP/PIXCLK
41	VSS	VSS
42	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SS DA3/USB0_DPUPE/PIXD7	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/ SS0#/SDHI_D1-C/PIXD7
43	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/SCK0/USB0_DRPD/PIXD6	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/SCK0/USB0_OVRCURB/SDHI_ D0-C/PIXD6
44	P21/MTIOC1B/TIOCA3/TMCI0/PO1/RXD0/S MISO0/SSCL0/SCL1/USB0_EXICEN/PIXD5/ IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/P O1/RXD0/SMISO0/SSCL0/SCL1/USB0_EXI CEN/SDHI_CLK-C/PIXD5/IRQ9
45	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/S MOSI0/SSDA0/SDA1/USB0_ID/PIXD4/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/S MOSI0/SSDA0/SDA1/USB0_ID/SDHI_CMD- C/PIXD4/IRQ8
46	P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/T MO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SS DA3/MISOA/SDA2-DS/IETXD/USB1_VBUS/ PIXD3/IRQ7/ADTRG#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0 /TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/S MOSI3/SSDA3/SDA2-DS/SDHI_D3-C/PIXD3 /IRQ7/ADTRG1#
47	P87/TIOCA2/PIXD2	P87/MTIOC4C/TIOCA2/SMOSI10/SSDA10/T XD10/SDHI_D2-C/PIXD2
48	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/T MO2/PO14/RTCOU/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/MOSIA/SCL2-DS/IE RXD/USB0_VBUS/USB0_VBUSEN/USB0_O VRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/T MO2/PO14/RTCOU/TXD1/SMOSI1/SSDA1 /RXD3/SMISO3/SSCL3/SCL2-DS/USB0_VB USEN/USB0_VBUS/USB0_OVRCURB/IRQ6 /ADTRG0#
49	P86/TIOCA0/PIXD1	P86/MTIOC4D/TIOCA0/SMISO10/SSCL10/R XD10/PIXD1
50	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TM CI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CR X1-DS/USB1_DPUPE/PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TM CI2/PO13/RXD1/SMISO1/SSCL1/SCK3/CR X1-DS/PIXD0/IRQ5
51	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TM RI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0 _DPUPE/USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TM RI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0 _OVRCURA/LCD_CLK-A/IRQ4
52	P85	P13/WR2#/BC2#/MTIOC0B/TIOCA5/TMO3/ PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/LC D_TCON0-A/IRQ3/ADTRG1#
53	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/S MOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG#	P12/WR3#/BC3#/MTIC5U/TMCI1/RXD2/SMI SO2/SSCL2/SCL0[FM+]/LCD_TCON1-A/IRQ 2
54	P12/MTIC5U/TMCI1/RXD2/SMISO2/SSCL2/ SCL0[FM+]/IRQ2	VCC_USB
55	P11/MTIC5V/TMCI3/SCK2/IRQ1	USB0_DM
56	P10/MTIC5W/TMRI3/IRQ0	USB0_DP

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

176 ピン	RX63N	RX65N
57	VCC_USB	VSS_USB
58	USB0_DM	PJ2/TXD8/SMOSI8/SSDA8/SSLC3-B/LCD_T CON2-A
59	USB0_DP	PJ1/MTIOC6A/RXD8/SMISO8/SSCL8/SSLC 2-B/LCD_TCON3-A
60	VSS_USB	PJ0/MTIOC6B/SCK8/SSLC1-B/LCD_DATA0 -A
61	P57/WAIT#/WR3#/BC3#/EDREQ1	P85/MTIOC6C/TIOCC0/LCD_DATA1-A
62	P56/WR2#/BC2#/EDACK1/MTIOC3C/TIOCA 1	P84/MTIOC6D/LCD_DATA2-A
63	USB1_DM	P57/RXD7/SMISO7/SSCL7/SSLC0-B/LCD_ DATA3-A
64	USB1_DP	P56/EDACK1/MTIOC3C/TIOCA1/SCK7/RSP CKC-B/LCD_DATA4-A
65	VCC_USB	P55/D0[A0/D0]/EDREQ0/WAIT#/MTIOC4D/T MO3/ET0_EXOUT/TXD7/SMOSI7/SSDA7/M ISOC-B/CRX1/LCD_DATA5-A/IRQ10
66	P55/WAIT#/EDREQ0/MTIOC4D/TMO3/ET_ EXOUT/CRX1/IRQ10	P54/D1[A1/D1]/EDACK0/ALE/MTIOC4B/TM CI1/ET0_LINKSTA/CTS2#/RTS2#/SS2#/MO SIC-B/CTX1/LCD_DATA6-A
67	P54/ALE/EDACK0/MTIOC4B/TMCI1/ET_LIN KSTA/CTS2#/RTS2#/SS2#/CTX1	P11/MTIC5V/TMCI3/SCK2/LCD_DATA7-A/I RQ1
68	BCLK/P53 <sup>(注1)</sup>	P10/ALE/MTIC5W/TMRI3/IRQ0
69	P84	P53 <sup>(注1)</sup> /BCLK
70	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A
71	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A
72	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSL B1	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSL B1-A
73	VSS	VSS
74	P83/EDACK1/MTIOC4C/ET_CRS/RMII_CR S_DV/CTS10#/RTS10#/SS10#	P83/EDACK1/MTIOC4C/ET0_CRS/RMII0_C RS_DV/SCK10/SS10#/CTS10#/LCD_DATA8 -A
75	VCC	VCC
76	PC7/A23/CS0#/MTIOC3A/MTCLKB/TIOCB6/ TMO2/PO31/ET_COL/TXD8/SMOSI8/SSDA 8/MISOA/IRQ14	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/TMO 2/PO31/TOC0/CACREF/ET0_COL/TXD8/SM OSI8/SSDA8/SMOSI10/SSDA10/TXD10/MIS OA-A/MMC_D7-A/LCD_DATA9-A/IRQ14
77	PC6/A22/CS1#/MTIOC3C/MTCLKA/TIOCA6/ TMC12/PO30/ET_ETXD3/RXD8/SMISO8/SS CL8/MOSIA/IRQ13	PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/MTCL KA/TMC12/PO30/TIC0/ET0_ETXD3/RXD8/S MISO8/SSCL8/SMISO10/SSCL10/RXD10/M OSIA-A/MMC_D6-A/LCD_DATA10-A/IRQ13
78	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/ TIOCD6/TCLKF/TMRI2/PO29/ET_ETXD2/S CK8/RSPCKA	PC5/D3[A3/D3]/A21/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/PO29/ET0_ETXD2/SCK8/S CK10/RSPCKA-A/MMC_D5-A/LCD_DATA11 -A
79	P82/EDREQ1/MTIOC4A/PO28/ET_ETXD1/R MII_TXD1/TXD10/SMOSI10/SSDA10	P82/EDREQ1/MTIOC4A/PO28/ET0_ETXD1/ RMII0_TXD1/SMOSI10/SSDA10/TXD10/MM C_D4-A/LCD_DATA12-A
80	P81/EDACK0/MTIOC3D/PO27/ET_ETXD0/R MII_TXD0/RXD10/SMISO10/SSCL10	P81/EDACK0/MTIOC3D/PO27/ET0_ETXD0/ RMII0_TXD0/SMISO10/SSCL10/RXD10/QIO 3-A/SDHI_CD/MMC_D3-A/LCD_DATA13-A
81	P80/EDREQ0/MTIOC3B/PO26/ET_TX_EN/R MII_TXD_EN/SCK10	P80/EDREQ0/MTIOC3B/PO26/ET0_TX_EN/ RMII0_TXD_EN/SCK10/RTS10#/QIO2-A/SD HI_WP/MMC_D2-A/LCD_DATA14-A

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

176 ピン	RX63N	RX65N
82	PC4/A20/CS3#/MTIOC3D/MTCLKC/TIOCC6/TCLKE/TMC11/PO25/POE0#/ET_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SSLA0	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMC11/PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A/QMI-A/QIO1-A/SDHI_D1-A/SDSI_D1-A/MMC_D1-A/LCD_DATA15-A
83	PC3/A19/MTIOC4D/TCLKB/PO24/ET_TX_ER/TXD5/SMOSI5/SSDA5/IETXD	PC3/A19/MTIOC4D/TCLKB/PO24/ET0_TX_ER/TXD5/SMOSI5/SSDA5/QMO-A/QIO0-A/SDHI_D0-A/SDSI_D0-A/MMC_D0-A/LCD_DATA16-A
84	P77/CS7#/PO23/ET_RX_ER/RMII_RX_ER/TXD11/SMOSI11/SSDA11	P77/CS7#/PO23/ET0_RX_ER/RMII0_RX_ER/SMOSI11/SSDA11/TXD11/QSPCLK-A/SDHI_CLK-A/SDSI_CLK-A/MMC_CLK-A/LCD_DATA17-A
85	P76/CS6#/PO22/ET_RX_CLK/REF50CK/RXD11/SMISO11/SSCL11	P76/CS6#/PO22/ET0_RX_CLK/REF50CK0/SMISO11/SSCL11/RXD11/QSSL-A/SDHI_CMD-A/SDSI_CMD-A/MMC_CMD-A/LCD_DATA18-A
86	PC2/A18/MTIOC4B/TCLKA/PO21/ET_RX_DV/RXD5/SMISO5/SSCL5/SSLA3/IERXD	PC2/A18/MTIOC4B/TCLKA/PO21/ET0_RX_DV/RXD5/SMISO5/SSCL5/SSLA3-A/SDHI_D3-A/SDSI_D3-A/MMC_CD-A/LCD_DATA19-A
87	P75/CS5#/PO20/ET_ERXD0/RMII_RXD0/SCK11	P75/CS5#/PO20/ET0_ERXD0/RMII0_RXD0/SCK11/RTS11#/SDHI_D2-A/SDSI_D2-A/MMC_RES-A/LCD_DATA20-A
88	P74/CS4#/PO19/ET_ERXD1/RMII_RXD1/CTS11#/RTS11#/SS11#	P74/A20/CS4#/PO19/ET0_ERXD1/RMII0_RXD1/SS11#/CTS11#/LCD_DATA21-A
89	PC1/A17/MTIOC3A/TCLKD/PO18/ET_ERXD2/SCK5/SSLA2/SDA3/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/ET0_ERXD2/SCK5/SSLA2-A/LCD_DATA22-A/IRQ12
90	VCC	VCC
91	PC0/A16/MTIOC3C/TCLKC/PO17/ET_ERXD3/CTS5#/RTS5#/SS5#/SSLA1/SCL3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/ET0_ERXD3/CTS5#/RTS5#/SS5#/SSLA1-A/IRQ14
92	VSS	VSS
93	P73/CS3#/PO16/ET_WOL	P73/CS3#/PO16/ET0_WOL/LCD_EXTCLK-A
94	PB7/A15/MTIOC3B/TIOCB5/PO31/ET_CRS/RMII_CRS_DV/TXD9/SMOSI9/SSDA9	PB7/A15/MTIOC3B/TIOCB5/PO31/ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/SDSI_D1-B
95	PB6/A14/MTIOC3D/TIOCA5/PO30/ET_ETXD1/RMII_TXD1/RXD9/SMISO9/SSCL9	PB6/A14/MTIOC3D/TIOCA5/PO30/ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/SSCL9/SMISO11/SSCL11/RXD11/SDSI_D0-B
96	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE1#/ET_ETXD0/RMII_TXD0/SCK9	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/ET0_ETXD0/RMII0_TXD0/SCK9/SCK11/SDSI_CLK-B/LCD_CLK-B
97	PB4/A12/TIOCA4/PO28/ET_TX_EN/RMII_TXD_EN/CTS9#/RTS9#/SS9#	PB4/A12/TIOCA4/PO28/ET0_TX_EN/RMII0_TXD_EN/CTS9#/RTS9#/SS9#/SS11#/CTS11#/RTS11#/SDSI_CMD-B/LCD_TCON0-B
98	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE3#/ET_RX_ER/RMII_RX_ER/SCK4/SCK6	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/ET0_RX_ER/RMII0_RX_ER/SCK4/SCK6/SDSI_D3-B/LCD_TCON1-B
99	PB2/A10/TIOCC3/TCLKC/PO26/ET_RX_CLK/REF50CK/CTS4#/RTS4#/CTS6#/RTS6#/SS4#/SS6#	PB2/A10/TIOCC3/TCLKC/PO26/ET0_RX_CLK/REF50CK0/CTS4#/RTS4#/SS4#/CTS6#/RTS6#/SS6#/SDSI_D2-B/LCD_TCON2-B

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

176 ピン	RX63N	RX65N
100	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET_ERXD0/RMII_RXD0/TXD4/TXD6/SMOSI4/SMOSI6/SSDA4/SSDA6/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/TXD4/SMOSI4/SSDA4/TXD6/SMOSI6/SSDA6/LCD_TCON3-B/IRQ4-DS
101	P72/CS2#/ET_MDC	P72/A19/CS2#/ET0_MDC/LCD_DATA23-A
102	P71/CS1#/ET_MDIO	P71/A18/CS1#/ET0_MDIO
103	VCC	VCC
104	PB0/A8/MTIC5W/TIOCA3/PO24/ET_ERXD1/RMII_RXD1/RXD4/RXD6/SMISO4/SMISO6/SSCL4/SSCL6/RSPCKA/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/ET0_ERXD1/RMII0_RXD1/RXD4/SMISO4/SSCL4/RXD6/SMISO6/SSCL6/LCD_DATA0-B/IRQ12
105	VSS	VSS
106	PA7/A7/TIOCB2/PO23/ET_WOL/MISOA	PA7/A7/TIOCB2/PO23/ET0_WOL/MISOA-B/LCD_DATA1-B
107	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE2#/ET_EXOUT/CTS5#/RTS5#/SS5#/MOSIA	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/SS5#/MOSIA-B/LCD_DATA2-B
108	PA5/A5/TIOCB1/PO21/ET_LINKSTAR/RSPOCKA	PA5/A5/MTIOC6B/TIOCB1/PO21/ET0_LINKSTAR/RSPOCKA-B/LCD_DATA3-B
109	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET_MDC/TXD5/SMOSI5/SSDA5/SSLA0/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/SSLA0-B/LCD_DATA4-B/IRQ5-DS
110	PA3/A3/MTIOC0D/MTCLKD/TIOC0D/TCLKB/PO19/ET_MDIO/RXD5/SMISO5/SSCL5/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOC0D/TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/SSCL5/LCD_DATA5-B/IRQ6-DS
111	TRDATA3/PG7/D31	TRDATA3/PG7/D31
112	PA2/A2/PO18/RXD5/SMISO5/SSCL5/SSLA3	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/SSCL5/SSLA3-B/LCD_DATA6-B
113	TRDATA2/PG6/D30	TRDATA2/PG6/D30
114	PA1/A1/DQM3/MTIOC0B/MTCLKC/TIOCB0/PO17/ET_WOL/SCK5/SSLA2/IRQ11	PA1/DQM3/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/PO17/ET0_WOL/SCK5/SSLA2-B/LCD_DATA7-B/IRQ11
115	VCC	VCC
116	TRCLK/PG5/D29	TRCLK/PG5/D29
117	VSS	VSS
118	PA0/A0/BC0#/DQM2/MTIOC4A/TIOCA0/PO16/ET_TX_EN/RMII_TXD_EN/SSLA1	PA0/DQM2/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/PO16/CACREF/ET0_TX_EN/RMII0_TXD_EN/SSLA1-B/LCD_DATA8-B
119	TRSYNC/PG4/D28	TRSYNC/PG4/D28
120	P67/CS7#/DQM1/CRX2 <sup>(注2)</sup> /IRQ15	P67/DQM1/CS7#/MTIOC7C/IRQ15
121	TRDATA1/PG3/D27	TRDATA1/PG3/D27
122	P66/CS6#/DQM0/CTX2 <sup>(注2)</sup>	P66/DQM0/CS6#/MTIOC7D
123	TRDATA0/PG2/D26	TRDATA0/PG2/D26
124	P65/CS5#/CKE	P65/CKE/CS5#
125	PE7/D15[A15/D15]/TIOCB11/MISOB/IRQ7/AN5	PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/TIOCB11/MISOB-B/SDHI_WP/MMC_RES#-B/LCD_DATA9-B/IRQ7/AN105
126	PE6/D14[A14/D14]/TIOCA11/MOSIB/IRQ6/AN4	PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/TIOCA11/MOSIB-B/SDHI_CD/MMC_CD-B/LCD_DATA10-B/IRQ6/AN104
127	VCC	VCC
128	P70/SDCLK	P70/SDCLK
129	VSS	VSS

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

176 ピン	RX63N	RX65N
130	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/TIOCB10/ET_RX_CLK/REF50CK/RSPCKB/IRQ5/AN3	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/MTIOC2B/ET0_RX_CLK/REF50CK0/RSPCKB-B/LCD_DATA11-B/IRQ5/AN103
131	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/TIOCA10/PO28/ET_ERXD2/SSLB0/AN2	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/LCD_DATA12-B/AN102
132	PE3/D11[A11/D11]/MTIOC4B/TIOCB9/PO26/POE8#/ET_ERXD3/CTS12#/RTS12#/SS12#/MISOB/AN1	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/PO26/TOC3/POE8#/ET0_ERXD3/CTS12#/RTS12#/SS12#/MMC_D7-B/LCD_DATA13-B/AN101
133	PE2/D10[A10/D10]/MTIOC4A/TIOCA9/PO23/RXD12/SMISO12/SSCL12/RDX12/SSLB3/MOSIB/IRQ7-DS/ANO	PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RDX12/SSLB3-B/MMC_D6-B/LCD_DATA14-B/IRQ7-DS/AN100
134	PE1/D9[A9/D9]/MTIOC4C/TIOCD9/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2/RSPCKB/ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/LCD_DATA15-B/ANEX1
135	PE0/D8[A8/D8]/TIOCC9/SCK12/SSLB1/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/LCD_DATA16-B/ANEX0
136	P64/CS4#/WE#	P64/WE#/D3[A3/D3]/CS4#
137	P63/CS3#/CAS#	P63/CAS#/D2[A2/D2]/CS3#
138	P62/CS2#/RAS#	P62/RAS#/D1[A1/D1]/CS2#
139	P61/CS1#/SDCS#	P61/SDCS#/D0[A0/D0]/CS1#
140	VSS	VSS
141	P60/CS0#	P60/CS0#
142	VCC	VCC
143	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/IRQ7/AN7	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/LCD_DATA17-B/IRQ7/AN107
144	PG1/D25	TRDATA7/PG1/D25
145	PD6/D6[A6/D6]/MTIC5V/POE1#/SSLC2/IRQ6/AN6	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/MMC_D0-B/LCD_DATA18-B/IRQ6/AN106
146	PG0/D24	TRDATA6/PG0/D24
147	PD5/D5[A5/D5]/MTIC5W/POE2#/SSLC1/IRQ5/AN013	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1-A/QSPCLK-B/SDHI_CLK-B/MMC_CLK-B/LCD_DATA19-B/IRQ5/AN113
148	PD4/D4[A4/D4]/POE3#/SSLC0/IRQ4/AN012	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0-A/QSSL-B/SDHI_CMD-B/MMC_CMD-B/LCD_DATA20-B/IRQ4/AN112
149	P97/A23/D23	TRSYNC1/P97/D23/A23
150	PD3/D3[A3/D3]/TIOCB8/TCLKH/POE8#/RSPCKC/IRQ3/AN011	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/RSPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/LCD_DATA21-B/IRQ3/AN111
151	VSS	VSS
152	P96/A22/D22	TRDATA5/P96/D22/A22
153	VCC	VCC
154	PD2/D2[A2/D2]/MTIOC4D/TIOCA8/MISOC/CRX0/IRQ2/AN010	PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/LCD_DATA22-B/IRQ2/AN110
155	P95/A21/D21	TRDATA4/P95/D21/A21



RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

176 ピン	RX63N	RX65N
156	PD1/D1[A1/D1]/MTIOC4B/TIOCB7/TCLKG/ MOSIC/CTX0/IRQ1/AN009	PD1/D1[A1/D1]/MTIOC4B/POE0#/MOSIC-A/ CTX0/LCD_DATA23-B/IRQ1/AN109
157	P94/A20/D20	P94/D20/A20
158	PD0/D0[A0/D0]/TIOCA7/IRQ0/AN008	PD0/D0[A0/D0]/POE4#/LCD_EXTCLK-B/IR Q0/AN108
159	P93/A19/D19/CTS7#/RTS7#/SS7#/AN017	P93/D19/A19/POE0#/CTS7#/RTS7#/SS7#/A N117
160	P92/A18/D18/RXD7/SMISO7/SSCL7/AN016	P92/D18/A18/POE4#/RXD7/SMISO7/SSCL7 /AN116
161	P91/A17/D17/SCK7/AN015	P91/D17/A17/SCK7/AN115
162	VSS	VSS
163	P90/A16/D16/TXD7/SMOSI7/SSDA7/AN014	P90/D16/A16/TXD7/SMOSI7/SSDA7/AN114
164	VCC	VCC
165	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
166	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
167	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
168	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
169	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
170	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
171	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
172	VREFL0	VREFL0
173	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
174	VREFH0	VREFH0
175	AVCC0	AVCC0
176	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#

注 1. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません

注 2. ROM 容量 2M バイト/1.5M バイトのみ有効

### 3.3 144/145 ピンパッケージ

表 3.3 に 144/145 ピンパッケージ端子機能の比較を示します。

表 3.3 144/145 ピンパッケージ端子機能の比較

144 ピン LFQFP	145 ピン TFLGA	RX63N	RX65N
1	A1	AVSS0	AVSS0
2	B3	P05/IRQ13/DA1	P05/IRQ13/DA1
3	B1	VREFH	AVCC1
4	D3	P03/IRQ11/DA0	P03/IRQ11/DA0
5	C1	VREFL	AVSS1
6	C2	P02/TMC11/SCK6/IRQ10/AN020	P02/TMC11/SCK6/IRQ10/AN120
7	D4	P01/TMC10/RXD6/SMISO6/SSCL6/IRQ9/AN019	P01/TMC10/RXD6/SMISO6/SSCL6/IRQ9/AN119
8	D1	P00/TMR10/TXD6/SMOSI6/SSDA6/IRQ8/AN018	P00/TMR10/TXD6/SMOSI6/SSDA6/IRQ8/AN118
9	D2	PF5/IRQ4	PF5/IRQ4
10	E4	EMLE	EMLE
11	E3	PJ5	PJ5/POE8#/CTS2#/RTS2#/SS2#
12	A10	VSS	VSS
13	F3	PJ3/MTIOC3C/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#
14	E2	VCL	VCL
15	F4	VBATT	VBATT
16	G3	MD/FINED	MD/FINED
17	F1	XCIN	XCIN
18	F2	XCOU	XCOU
19	G2	RES#	RES#
20	G1	P37/XTAL	P37/XTAL
21	C6	VSS	VSS
22	H1	P36/EXTAL	P36/EXTAL
23	B10	VCC	VCC
24	H4	P35/NMI	P35/UPSEL/NMI
25	J1	P34/TRST#/MTIOC0A/TMC13/PO12/POE2#/SCK6/SCK0/USB0_DRPDP/IRQ4	P34/TRST#/MTIOC0A/TMC13/PO12/POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4
26	J2	P33/MTIOC0D/TIOCD0/TMR13/PO11/POE3#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/PCKO/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMR13/PO11/POE4#/POE11#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/PCKO/IRQ3-DS
27	J3	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCOU/RTCIC2/TXD6/TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCOU/RTCIC2/POE0#/POE10#/TXD6/TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS
28	K3	P31/TMS/MTIOC4D/TMC12/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/USB0_DPUPE/IRQ1-DS	P31/TMS/MTIOC4D/TMC12/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS
29	J4	P30/TDI/MTIOC4B/TMR13/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB/USB0_DRPDP/IRQ0-DS	P30/TDI/MTIOC4B/TMR13/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

144ピン LFQFP	145ピン TFLGA	RX63N	RX65N
30	K1	P27/TCK/FINEC/CS7#/MTIOC2B/TMC I3/PO7/SCK1/RSPCKB	P27/TCK/CS7#/MTIOC2B/TMCI3/PO7 /SCK1/RSPCKB-A
31	K2	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/ TXD1/CTS3#/RTS3#/SMOSI1/SS3#/S SDA1/MOSIB	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/ TXD1/CTS3#/RTS3#/SMOSI1/SS3#/S SDA1/MOSIB-A
32	L1	P25/CS5#/EDACK1/MTIOC4C/MTCLK B/TIOCA4/PO5/RXD3/SMISO3/SSCL3 /USB0_DRPDP/HSYNC/ADTRG0#	P25/CS5#/EDACK1/MTIOC4C/MTCLK B/TIOCA4/PO5/RXD3/SMISO3/SSCL3 /HSYNC/ADTRG0#/(SDHI_CD)*1
33	L4	P24/CS4#/EDREQ1/MTIOC4A/MTCLK A/TIOCB4/TMRI1/PO4/SCK3/USB0_V BUSEN/PIXCLK	P24/CS4#/EDREQ1/MTIOC4A/MTCLK A/TIOCB4/TMRI1/PO4/SCK3/USB0_V BUSEN/PIXCLK/(SDHI_WP)*1
34	L2	P23/EDACK0/MTIOC3D/MTCLKD/TIO CD3/PO3/TXD3/CTS0#/RTS0#/SMOS I3/SS0#/SSDA3/USB0_DPUPE/PIXD7	P23/EDACK0/MTIOC3D/MTCLKD/TIO CD3/PO3/TXD3/CTS0#/RTS0#/SMOS I3/SS0#/SSDA3/PIXD7/(SDHI_D1-C)* 1
35	M1	P22/EDREQ0/MTIOC3B/MTCLKC/TIO CC3/TMO0/PO2/SCK0/USB0_DRPDP/ PIXD6	P22/EDREQ0/MTIOC3B/MTCLKC/TIO CC3/TMO0/PO2/SCK0/USB0_OVRCU RB/PIXD6/(SDHI_D0-C)*1
36	N1	P21/MTIOC1B/TIOCA3/TMCI0/PO1/R XD0/SMISO0/SSCL0/SCL1/USB0_EXI CEN/PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TM CI0/PO1/RXD0/SMISO0/SSCL0/USB0 _EXICEN/PIXD5/IRQ9/(SCL1/SDHI_C LK-C)*1
37	N2	P20/MTIOC1A/TIOCB3/TMRI0/PO0/T XD0/SMOSI0/SSDA0/SDA1/USB0_ID/ PIXD4/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/T XD0/SMOSI0/SSDA0/USB0_ID/PIXD4 /IRQ8/(SDA1/SDHI_CMD-C)*1
38	M2	P17/MTIOC3A/MTIOC3B/TIOCB0/TCL KD/TMO1/PO15/POE8#/SCK1/TXD3/ SMOSI3/SSDA3/MISOA/SDA2-DS/IET XD/PIXD3/IRQ7/ADTRG#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TI OCB0/TCLKD/TMO1/PO15/POE8#/SC K1/TXD3/SMOSI3/SSDA3/SDA2-DS/P IXD3/IRQ7/ADTRG1#/(SDHI_D3-C)*1
39	N3	P87/TIOCA2/PIXD2	P87/MTIOC4C/TIOCA2/TXD10/SMOSI 10/SSDA10/PIXD2/(SDHI_D2-C)*1
40	L3	P16/MTIOC3C/MTIOC3D/TIOCB1/TC LKC/TMO2/PO14/RTCOUT/TXD1/RX D3/SMOSI1/SMISO3/SSDA1/SSCL3/ MOSIA/SCL2-DS/IERXD/USB0_VBUS /USB0_VBUSEN/USB0_OVRCURB/IR Q6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TC LKC/TMO2/PO14/RTCOUT/TXD1/RX D3/SMOSI1/SMISO3/SSDA1/SSCL3/S CL2-DS/USB0_VBUS/USB0_VBUSEN /USB0_OVRCURB/IRQ6/ADTRG0#
41	M3	P86/TIOCA0/PIXD1	P86/MTIOC4D/TIOCA0/RXD10/SMIS O10/SSCL10/PIXD1
42	K4	P15/MTIOC0B/MTCLKB/TIOCB2/TCL KB/TMCI2/PO13/RXD1/SCK3/SMISO1 /SSCL1/CRX1-DS/PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCL KB/TMCI2/PO13/RXD1/SCK3/SMISO1 /SSCL1/CRX1-DS/PIXD0/IRQ5
43	N4	P14/MTIOC3A/MTCLKA/TIOCB5/TCL KA/TMRI2/PO15/CTS1#/RTS1#/SS1#/ CTX1/USB0_DPUPE/USB0_OVRCUR A/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCL KA/TMRI2/PO15/CTS1#/RTS1#/SS1#/ CTX1/USB0_OVRCURA/IRQ4
44	L5	P13/MTIOC0B/TIOCA5/TMO3/PO13/T XD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ 3/ADTRG#	P13/MTIOC0B/TIOCA5/TMO3/PO13/T XD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ 3/ADTRG1#
45	M4	P12/TMCI1/RXD2/SMISO2/SSCL2/SC L0[FM+]/IRQ2	P12/TMCI1/RXD2/SMISO2/SSCL2/SC L0[FM+]/IRQ2
46	M5	VCC_USB	VCC_USB
47	N5	USB0_DM	USB0_DM
48	N6	USB0_DP	USB0_DP

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

144 ピン LFQFP	145 ピン TFLGA	RX63N	RX65N
49	M6	VSS_USB	VSS_USB
50	L6	P56/EDACK1/MTIOC3C/TIOCA1	P56/EDACK1/MTIOC3C/TIOCA1/( <b>SK7</b> )*1
51	N7	P55/TRDATA3/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ET_EXOUT/IRQ10	P55/TRDATA3/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ <b>ET0_EXOUT</b> /IRQ10/( <b>D0[A0/D0]</b> /TXD7/SMOSI7/SSDA7)*1
52	K5	P54/TRDATA2/ALE/EDACK0/MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/CTX1/ET_LINKSTA	P54/TRDATA2/ALE/EDACK0/MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/CTX1/ <b>ET0_LINKSTA</b> /( <b>D1[A1/D1]</b> )*1
53	K6	P53/BCLK	P53/BCLK
54	L7	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3	P52/RD#/RXD2/SMISO2/SSCL2/ <b>SSLB3-A</b>
55	K7	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2	P51/WR1#/BC1#/WAIT#/SCK2/ <b>SSLB2-A</b>
56	M7	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ <b>SSLB1-A</b>
57	C13	VSS	VSS
58	L8	P83/TRCLK/EDACK1/MTIOC4C/CTS10#/RTS10#/SS10#/ET_CRS/RMII_CRS_DV	P83/TRCLK/EDACK1/MTIOC4C/CTS10#/SS10#/ <b>ET0_CRS</b> /RMII0_CRS_DV/ <b>SCK10</b>
59	D5	VCC	VCC
60	N9	PC7/A23/CS0#/MTIOC3A/MTCLKB/TIOCB6/TMO2/PO31/TXD8/SMOSI8/SSDA8/MISOA/ET_COL/IRQ14	PC7/ <b>UB</b> /A23/CS0#/MTIOC3A/MTCLKB/TMO2/ <b>TOC0</b> /PO31/ <b>CACREF</b> /TXD8/SMOSI8/SSDA8/ <b>MISOA-A</b> / <b>ET0_COL</b> /TXD10/SMOSI10/SSDA10/MMC_D7-A/IRQ14
61	M8	PC6/A22/CS1#/MTIOC3C/MTCLKA/TIOCA6/TMCI2/PO30/RXD8/SMISO8/SSCL8/MOSIA/ET_ETXD3/IRQ13	PC6/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/ <b>TIC0</b> /PO30/RXD8/SMISO8/SSCL8/ <b>MOSIA-A</b> / <b>ET0_ETXD3</b> /RXD10/SMISO10/SSCL10/MMC_D6-A/IRQ13/( <b>D2[A2/D2]</b> )*1
62	L9	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TIOCD6/TCLKF/TMRI2/PO29/SCK8/RSPCKA/ET_ETXD2	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/PO29/SCK8/ <b>RSPCKA-A</b> / <b>ET0_ETXD2</b> /SCK10/MMC_D5-A/( <b>D3[A3/D3]</b> )*1
63	N10	P82/TRSYNC/EDREQ1/MTIOC4A/PO28/TXD10/SMOSI10/SSDA10/ET_ETXD1/RMII_TXD1	P82/TRSYNC/EDREQ1/MTIOC4A/PO28/TXD10/SMOSI10/SSDA10/ <b>ET0_ETXD1</b> /RMII0_TXD1/MMC_D4-A
64	M9	P81/TRDATA1/EDACK0/MTIOC3D/PO27/RXD10/SMISO10/SSCL10/ET_ETXD0/RMII_TXD0	P81/TRDATA1/EDACK0/MTIOC3D/PO27/RXD10/SMISO10/SSCL10/ <b>ET0_ETXD0</b> /RMII0_TXD0/MMC_D3-A/SDHI_CD-A/QIO3-A/(SDHI_CD)*1
65	K9	P80/TRDATA0/EDREQ0/MTIOC3B/PO26/SCK10/ET_TX_EN/RMII_TXD_EN	P80/TRDATA0/EDREQ0/MTIOC3B/PO26/SCK10/ <b>RTS10</b> #/ <b>ET0_TX_EN</b> /RMII0_TXD_EN/MMC_D2-A/SDHI_WP-A/QIO2-A/(SDHI_WP)*1
66	L10	PC4/A20/CS3#/MTIOC3D/MTCLKC/TIOCC6/TCLKE/TMCI1/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0/ET_TX_CLK	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/ <b>SSLA0-A</b> / <b>ET0_TX_CLK</b> /CTS10#/RTS10#/SS10#/MMC_D1-A/SDHI_D1-A/SDSI_D1-A/QIO1-A/QMI-A

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

144ピン LFQFP	145ピン TFLGA	RX63N	RX65N
67	N11	PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/IETXD/ET_TX_ER	PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER/MMC_D0-A/SDHI_D0-A/SDSI_D0-A/QIO0-A/QMO-A
68	M10	P77/CS7#/PO23/TXD11/SMOSI11/SSDA11/ET_RX_ER/RMII_RX_ER	P77/TRDATA7/CS7#/PO23/TXD11/SMOSI10/SSDA10/ET0_RX_ER/RMII0_RX_ER/MMC_CLK-A/SDHI_CLK-A/SDSI_CLK-A/QSPCLK-A
69	K10	P76/CS6#/PO22/RXD11/SMISO11/SSCL11/ET_RX_CLK/REF50CK	P76/TRDATA6/CS6#/PO22/RXD11/SMISO11/SSCL11/ET0_RX_CLK/REF50CK0/MMC_CMD-A/SDHI_CMD-A/SDSI_CMD-A/QSSL-A
70	L11	PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3/IERXD/ET_RX_DV	PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ET0_RX_DV/MMC_CD-A/SDHI_D3-A/SDSI_D3-A
71	N12	P75/CS5#/PO20/SCK11/ET_ERXD0/RMII_RXD0	P75/TRSYNC1/CS5#/PO20/SCK11/RTS11#/ET0_ERXD0/RMII0_RXD0/MMC_RES#-A/SDHI_D2-A/SDSI_D2-A
72	N13	P74/CS4#/PO19/CTS11#/RTS11#/SS11#/ET_ERXD1/RMII_RXD1	P74/TRDATA5/A20/CS4#/PO19/CTS11#/SS11#/ET0_ERXD1/RMII0_RXD1
73	M12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2/SDA3/ET_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2-A/ET0_ERXD2/IRQ12
74	D11	VCC	VCC
75	M11	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1/SCL3/ET_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14
76	E1	VSS	VSS
77	L12	P73/CS3#/PO16/ET_WOL	P73/TRDATA4/CS3#/PO16/ET0_WOL
78	K11	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9/ET_CRS/RMII_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9/ET0_CRS/RMII0_CRS_DV/TXD11/SMOSI11/SSDA11/SDSI_D1-B
79	K12	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9/ET_ETXD1/RMII_TXD1	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9/ET0_ETXD1/RMII0_TXD1/RXD11/SMISO11/SSCL11/SDSI_D0-B
80	K13	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE1#/SCK9/ET_ETXD0/RMII_TXD0	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/SCK9/ET0_ETXD0/RMII0_TXD0/SCK11/SDSI_CLK-B/(LCD_CLK-B)*1
81	J11	PB4/A12/TIOCA4/PO28/CTS9#/RTS9#/SS9#/ET_TX_EN/RMII_TXD_EN	PB4/A12/TIOCA4/PO28/CTS9#/RTS9#/SS9#/ET0_TX_EN/RMII0_TXD_EN/CTS11#/RTS11#/SS11#/SDSI_CMD-B/(LCD_TCON0-B)*1
82	J10	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE3#/SCK4/SCK6/ET_RX_ER/RMII_RX_ER	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ET0_RX_ER/RMII0_RX_ER/SDSI_D3-B/(LCD_TCON1-B)*1
83	J12	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/RTS4#/CTS6#/RTS6#/SS4#/SS6#/ET_RX_CLK/REF50CK	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/RTS4#/CTS6#/RTS6#/SS4#/SS6#/ET0_RX_CLK/REF50CK0/SDSI_D2-B/(LCD_TCON2-B)*1

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

144ピン LFQFP	145ピン TFLGA	RX63N	RX65N
84	J13	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD4/TXD6/SMOSI4/SMOSI6/SSDA4/SSDA6/ET_ERXD0/RMII_RXD0/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD4/TXD6/SMOSI4/SMOSI6/SSDA4/SSDA6/ET_ERXD0/RMII0_RXD0/IRQ4-DS/(LCD_TCON3-B)*1
85	H10	P72/CS2#/ET_MDC	P72/A19/CS2#/ET0_MDC
86	H11	P71/CS1#/ET_MDIO	P71/A18/CS1#/ET0_MDIO
87	H12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/RXD6/SMISO4/SMISO6/SSCL4/SSCL6/RSPCKA/ET_ERXD1/RMII_RXD1/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/RXD6/SMISO4/SMISO6/SSCL4/SSCL6/ET0_ERXD1/RMII0_RXD1/IRQ12/(LCD_DATA0-B)*1
88	H13	PA7/A7/TIOCB2/PO23/MISOA/ET_WOL	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL/(LCD_DATA1-B)*1
89	G11	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE2#/CTS5#/RTS5#/SS5#/MOSIA/ET_EXOUT	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE10#/CTS5#/RTS5#/SS5#/MOSIA-B/ET0_EXOUT/(LCD_DATA2-B)*1
90	G10	PA5/A5/TIOCB1/PO21/RSPCKA/ET_LINKSTA	PA5/A5/MTIOC6B/TIOCB1/PO21/RSPCKA-B/ET0_LINKSTA/(LCD_DATA3-B)*1
91	G12	VCC	VCC
92	G13	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/TXD5/SMOSI5/SSDA5/SSLA0/ET_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ET0_MDC/IRQ5-DS/(LCD_DATA4-B)*1
93	F11	VSS	VSS
94	F10	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/RXD5/SMISO5/SSCL5/ET_MDIO/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/RXD5/SMISO5/SSCL5/ET0_MDIO/IRQ6-DS/(LCD_DATA5-B)*1
95	F13	PA2/A2/PO18/RXD5/SMISO5/SSCL5/SSLA3	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/SSCL5/SSLA3-B/(LCD_DATA6-B)*1
96	F12	PA1/A1/MTIOC0B/MTCLKC/TIOCB0/PO17/SCK5/SSLA2/ET_WOL/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/PO17/SCK5/SSLA2-B/ET0_WOL/IRQ11/(LCD_DATA7-B)*1
97	E10	PA0/A0/BC0#/MTIOC4A/TIOCA0/PO16/SSLA1/ET_TX_EN/RMII_TXD_EN	PA0/A0/BC0#/MTIOC4A/MTIOC6D/TIOCA0/CACREF/PO16/SSLA1-B/ET0_TX_EN/RMII0_TXD_EN/(LCD_DATA8-B)*1
98	E13	P67/CS7#/DQM1/CRX2/IRQ15	P67/CS7#/DQM1/MTIOC7C/IRQ15
99	E11	P66/CS6#/DQM0/CTX2	P66/CS6#/DQM0/MTIOC7D
100	E12	P65/CS5#/CKE	P65/CS5#/CKE
101	D10	PE7/D15[A15/D15]/TIOCB11/MISOB/IRQ7/AN5	PE7/D15[A15/D15]/MTIOC6A/TOC1/MISOB-B/MMC_RES#-B/SDHI_WP-B/IRQ7/AN105/(D7[A7/D7]/LCD_DATA9-B)*1
102	D13	PE6/D14[A14/D14]/TIOCA11/MOSIB/IRQ6/AN4	PE6/D14[A14/D14]/MTIOC6C/TIC1/MOSIB-B/MMC_CD-B/SDHI_CD-B/IRQ6/AN104/(D6[A6/D6]/SDHI_CD/LCD_DATA10-B)*1
103	H2	VCC	VCC
104	C12	P70/SDCLK	P70/SDCLK
105	H3	VSS	VSS

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

144ピン LFQFP	145ピン TFLGA	RX63N	RX65N
106	D12	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/TIOCB10/RSPCKB/ET_RX_CLK/REF50CK/IRQ5/AN3	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ET0_RX_CLK/REF50CK0/RSPCKB-B/IRQ5/AN103/(D5[A5/D5]/LCD_DATA11-B)*1
107	B13	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/TIOCA10/PO28/SSLB0/ET_ERXD2/AN2	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/AN102/(D4[A4/D4]/LCD_DATA12-B)*1
108	A13	PE3/D11[A11/D11]/MTIOC4B/TIOCB9/PO26/POE8#/CTS12#/RTS12#/SS12#/MISOB/ET_ERXD3/AN1	PE3/D11[A11/D11]/MTIOC4B/PO26/POE8#/TOC3/CTS12#/RTS12#/SS12#/ET0_ERXD3/MMC_D7-B/AN101/(D3[A3/D3]/LCD_DATA13-B)*1
109	B12	PE2/D10[A10/D10]/MTIOC4A/TIOCA9/PO23/RXD12/SMISO12/SSCL12/RXD12/SSLB3/MOSIB/IRQ7-DS/AN0	PE2/D10[A10/D10]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXD12/SSLB3-B/MMC_D6-B/IRQ7-DS/AN100/(D2[A2/D2]/LCD_DATA14-B)*1
110	A12	PE1/D9[A9/D9]/MTIOC4C/TIOCD9/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2/RSPCKB/ANEX1	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/ANEX1/(D1[A1/D1]/LCD_DATA15-B)*1
111	C11	PE0/D8[A8/D8]/TIOCC9/SCK12/SSLB1/ANEX0	PE0/D8[A8/D8]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/ANEX0/(D0[A0/D0]/LCD_DATA16-B)*1
112	D9	P64/CS4#/WE#	P64/CS4#/WE#/(D3[A3/D3])*1
113	C10	P63/CS3#/CAS#	P63/CS3#/CAS#/(D2[A2/D2])*1
114	A11	P62/CS2#/RAS#	P62/CS2#/RAS#/(D1[A1/D1])*1
115	B11	P61/CS1#/SDCS#	P61/CS1#/SDCS#/(D0[A0/D0])*1
116	L13	VSS	VSS
117	D8	P60/CS0#	P60/CS0#
118	K8	VCC	VCC
119	C9	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/IRQ7/AN7	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/MMC_D1-B/SDHI_D1-B/QIO1-B/QMIO1-B/IRQ7/AN107/(SSLC3-A/LCD_DATA17-B)*1
120	A9	PD6/D6[A6/D6]/MTIC5V/POE1#/SSLC2/IRQ6/AN6	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2/MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/IRQ6/AN106/(SSLC2-A/LCD_DATA18-B)*1
121	D7	PD5/D5[A5/D5]/MTIC5W/POE2#/SSLC1/IRQ5/AN013	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1/MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/IRQ5/AN113/(SSLC1-A/LCD_DATA19-B)*1
122	B9	PD4/D4[A4/D4]/POE3#/SSLC0/IRQ4/AN012	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0/MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/AN112/(SSLC0-A/LCD_DATA20-B)*1
123	C8	PD3/D3[A3/D3]/TIOCB8/TCLKH/POE8#/RSPCKC/IRQ3/AN011	PD3/D3[A3/D3]/MTIOC8D/POE8#/TOC2/RSPCKC/MMC_D3-B/SDHI_D3-B/QIO3-B/IRQ3/AN111/(RSPCKC-A/LCD_DATA21-B)*1
124	A8	PD2/D2[A2/D2]/MTIOC4D/TIOCA8/MISOC/CRX0/IRQ2/AN010	PD2/D2[A2/D2]/MTIOC4D/TIC2/CRX0/MISOC/MMC_D2-B/SDHI_D2-B/QIO2-B/IRQ2/AN110/(MISOC-A/LCD_DATA22-B)*1

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

144ピン LFQFP	145ピン TFLGA	RX63N	RX65N
125	C7	PD1/D1[A1/D1]/MTIOC4B/TIOCB7/TC LKG/MOSIC/CTX0/IRQ1/AN009	PD1/D1[A1/D1]/MTIOC4B/POE0#/CTX 0/MOSIC/IRQ1/AN109/(MOSIC-A/LCD _DATA23-B)*1
126	B8	PD0/D0[A0/D0]/TIOCA7/IRQ0/AN008	PD0/D0[A0/D0]/POE4#/IRQ0/AN108/( LCD_EXTCLK-B)*1
127	D6	P93/A19/CTS7#/RTS7#/SS7#/AN017	P93/A19/POE0#/CTS7#/RTS7#/SS7#/ AN117
128	A7	P92/A18/RXD7/SMISO7/SSCL7/AN01 6	P92/A18/POE4#/RXD7/SMISO7/SSCL 7/AN116
129	B7	P91/A17/SCK7/AN015	P91/A17/SCK7/AN115
130	N8	VSS	VSS
131	A6	P90/A16/TXD7/SMOSI7/SSDA7/AN01 4	P90/A16/TXD7/SMOSI7/SSDA7/AN11 4
132	M13	VCC	VCC
133	B6	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
134	C5	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
135	A5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
136	E5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
137	B5	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
138	A4	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
139	C4	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
140	B4	VREFL0	VREFL0
141	A3	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
142	C3	VREFH0	VREFH0
143	B2	AVCC0	AVCC0
144	A2	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
-	G4	-	BSCANP

\*1 : フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)



### 3.4 100 ピンパッケージ

表 3.4 に 100 ピンパッケージ端子機能の比較を示します。

表 3.4 100 ピンパッケージ端子機能の比較

100 ピン LFQFP	100 ピン TFLGA	RX63N	RX65N
1	A2	VREFH	AVCC1
2	B1	EMLE	EMLE
3	C2	VREFL	AVSS1
4	C3	PJ3/MTIOC3C/CTS6#/RTS6#/CTS0#/ RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/CTS0#/RTS0#/SS6#/S S0#
5	C1	VCL	VCL
6	D4	VBATT	VBATT
7	D3	MD/FINED	MD/FINED
8	D1	XCIN	XCIN
9	D2	XCOU	XCOU
10	E3	RES#	RES#
11	E1	P37/XTAL	P37/XTAL
12	E2	VSS	VSS
13	F1	P36/EXTAL	P36/EXTAL
14	F2	VCC	VCC
15	F3	P35/NMI	P35/UPSEL/NMI
16	E4	P34/TRST#/MTIOC0A/TMCI3/PO12/P OE2#/SCK6/SCK0/USB0_DRPDP/IRQ 4	P34/TRST#/MTIOC0A/TMCI3/PO12/P OE10#/SCK6/SCK0/ET0_LINKSTA/IR Q4
17	G1	P33/MTIOC0D/TIOCD0/TMRI3/PO11/ POE3#/RXD6/RXD0/SMISO6/SMISO0 /SSCL6/SSCL0/CRX0/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMR I3/PO11/POE4#/POE11#/RXD6/RXD0 /SMISO6/SMISO0/SSCL6/SSCL0/CR X0/IRQ3-DS
18	F4	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOUT/RTCIC2/TXD6/TXD0/SMOSI 6/SMOSI0/SSDA6/SSDA0/CTX0/USB 0_VBUSEN/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOUT/RTCIC2/POE0#/POE10#/TX D6/TXD0/SMOSI6/SMOSI0/SSDA6/S SDA0/CTX0/USB0_VBUSEN/IRQ2-DS
19	G2	P31/TMS/MTIOC4D/TMCI2/PO9/RTCI C1/CTS1#/RTS1#/SS1#/SSLB0/USB0 _DPUPE/IRQ1-DS	P31/TMS/MTIOC4D/TMCI2/PO9/RTCI C1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ 1-DS
20	G3	P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC 0/POE8#/RXD1/SMISO1/SSCL1/MISO B/USB0_DRPDP/IRQ0-DS	P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC 0/POE8#/RXD1/SMISO1/SSCL1/MISO B-A/IRQ0-DS
21	G4	P27/TCK/FINEC/CS7#/MTIOC2B/TMC I3/PO7/SCK1/RSPCKB	P27/TCK/CS7#/MTIOC2B/TMCI3/PO7 /SCK1/RSPCKB-A
22	H1	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/ TXD1/CTS3#/RTS3#/SMOSI1/SS3#/S SDA1/MOSIB	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/ TXD1/CTS3#/RTS3#/SMOSI1/SS3#/S SDA1/MOSIB-A
23	H2	P25/CS5#/EDACK1/MTIOC4C/MTCLK B/TIOCA4/PO5/RXD3/SMISO3/SSCL3 /USB0_DRPDP/ADTRG0#	P25/CS5#/EDACK1/MTIOC4C/MTCLK B/TIOCA4/PO5/RXD3/SMISO3/SSCL3 /ADTRG0#
24	J1	P24/CS4#/EDREQ1/MTIOC4A/MTCLK A/TIOCB4/TMRI1/PO4/SCK3/USB0_V BUSEN	P24/CS4#/EDREQ1/MTIOC4A/MTCLK A/TIOCB4/TMRI1/PO4/SCK3/USB0_V BUSEN

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

100ピン LFQFP	100ピン TFLGA	RX63N	RX65N
25	K1	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3/ <b>USB0_DPUPE</b>	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3
26	K2	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/ <b>USB0_DRPD</b>	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/ <b>USB0_OVRCURB</b>
27	J2	P21/MTIOC1B/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/USB0_EXICEN/IRQ9	P21/MTIOC1B/ <b>MTIOC4A</b> /TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/USB0_EXICEN/IRQ9/ <b>(SCL1)*1</b>
28	K3	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/USB0_ID/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/USB0_ID/IRQ8/ <b>(SDA1)*1</b>
29	J3	P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/ <b>MISOA</b> /SDA2-DS/ <b>IETXD</b> /IRQ7/ <b>ADTRG#</b>	P17/MTIOC3A/MTIOC3B/ <b>MTIOC4B</b> /TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/IRQ7/ <b>ADTRG1#</b>
30	H3	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOU/TXD1/RXD3/SMOSI1/SMISO3/SSDA1/SSCL3/ <b>MOSIA</b> /SCL2-DS/ <b>IERTXD</b> /USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOU/TXD1/RXD3/SMOSI1/SMISO3/SSDA1/SSCL3/SCL2-DS/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0#
31	H4	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/IRQ5
32	K4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ <b>USB0_DPUPE</b> /USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/IRQ4
33	J4	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ <b>ADTRG#</b>	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ <b>ADTRG1#</b>
34	F5	P12/TMCI1/RXD2/SMISO2/SSCL2/SCLO[FM+]/IRQ2	P12/TMCI1/RXD2/SMISO2/SSCL2/SCLO[FM+]/IRQ2
35	J6	VCC_USB	VCC_USB
36	K5	USB0_DM	USB0_DM
37	K6	USB0_DP	USB0_DP
38	J5	VSS_USB	VSS_USB
39	H5	P55/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ET_EXOUT/IRQ10	P55/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ <b>ET0_EXOUT</b> /IRQ10/ <b>(D0[A0/D0])</b> *1
40	H6	P54/ALE/EDACK0/MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/CTX1/ET_LINKSTA	P54/ALE/EDACK0/MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/CTX1/ <b>ET0_LINKSTA</b> / <b>(D1[A1/D1])</b> *1
41	G5	P53/BCLK	P53/BCLK
42	G6	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3	P52/RD#/RXD2/SMISO2/SSCL2/ <b>SSLB3-A</b>
43	K7	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2	P51/WR1#/BC1#/WAIT#/SCK2/ <b>SSLB2-A</b>
44	J7	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ <b>SSLB1-A</b>

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

100ピン LFQFP	100ピン TFLGA	RX63N	RX65N
45	H7	PC7/A23/CS0#/MTIOC3A/MTCLKB/TMO2/PO31/TXD8/SMOSI8/SSDA8/MISOA/ET_COL/IRQ14	PC7/UB/A23/CS0#/MTIOC3A/MTCLKB/TMO2/TOC0/PO31/CACREF/TXD8/SMOSI8/SSDA8/MISOA-A/ET0_COL/TXD10/SMOSI10/SSDA10/IRQ14
46	H8	PC6/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/PO30/RXD8/SMISO8/SSCL8/MOSIA/ET_ETXD3/IRQ13	PC6/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/TIC0/PO30/RXD8/SMISO8/SSCL8/MOSIA-A/ET0_ETXD3/RXD10/SMISO10/SSCL10/IRQ13/(D2[A2/D2])*1
47	K8	PC5/A21/CS2#/WAIT#/MTIOC3B/MTC LKD/TMRI2/PO29/SCK8/RSPCKA/ET_ETXD2	PC5/A21/CS2#/WAIT#/MTIOC3B/MTC LKD/TMRI2/PO29/SCK8/RSPCKA-A/ET0_ETXD2/SCK10/(D3[A3/D3])*1
48	J8	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0/ET_TX_CLK	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0-A/ET0_TX_CLK/CTS10#/RTS10#/SS10#
49	K9	PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/IETXD/ET_TX_ER	PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER
50	K10	PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3/IERXD/ET_RX_DV	PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ET0_RX_DV
51	J10	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2/ET_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2-A/ET0_ERXD2/IRQ12
52	J9	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1/ET_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14
53	H10	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9/ET_CRS/RMII_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9/ET0_CRS/RMII0_CRS_DV/TXD11/SMOSI11/SSDA11/SDSI_D1-B
54	H9	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9/ET_ETXD1/RMII_TXD1	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9/ET0_ETXD1/RMII0_TXD1/RXD11/SMISO11/SSCL11/SDSI_D0-B
55	G7	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE1#/SCK9/ET_ETXD0/RMII_TXD0	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/SCK9/ET0_ETXD0/RMII0_TXD0/SCK11/SDSI_CLK-B/(LCD_CLK-B)*1
56	G8	PB4/A12/TIOCA4/PO28/CTS9#/RTS9#/SS9#/ET_TX_EN/RMII_TXD_EN	PB4/A12/TIOCA4/PO28/CTS9#/RTS9#/SS9#/ET0_TX_EN/RMII0_TXD_EN/CTS11#/RTS11#/SS11#/SDSI_CMD-B/(LCD_TCON0-B)*1
57	F6	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE3#/SCK6/ET_RX_ER/RMII_RX_ER	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/SCK6/ET0_RX_ER/RMII0_RX_ER/SDSI_D3-B/(LCD_TCON1-B)*1
58	F7	PB2/A10/TIOCC3/TCLKC/PO26/CTS6#/RTS6#/SS6#/ET_RX_CLK/REF50CK	PB2/A10/TIOCC3/TCLKC/PO26/CTS6#/RTS6#/SS6#/ET0_RX_CLK/REF50CK0/SDSI_D2-B/(LCD_TCON2-B)*1
59	G9	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD6/SMOSI6/SSDA6/ET_ERXD0/RMII_RXD0/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD6/SMOSI6/SSDA6/ET0_ERXD0/RMII0_RXD0/IRQ4-DS/(LCD_TCON3-B)*1
60	G10	VCC	VCC

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

100ピン LFQFP	100ピン TFLGA	RX63N	RX65N
61	F8	PB0/A8/MTIC5W/TIOCA3/PO24/RXD6 /SMISO6/SSCL6/RSPCKA/ET_ERXD1 /RMII_RXD1/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD6 /SMISO6/SSCL6/ET0_ERXD1/RMII0_ RXD1/IRQ12/(LCD_DATA0-B)*1
62	F10	VSS	VSS
63	F9	PA7/A7/TIOCB2/PO23/MISOA/ET_W OL	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_ WOL/(LCD_DATA1-B)*1
64	E7	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TM CI3/PO22/POE2#/CTS5#/RTS5#/SS5 #/MOSIA/ET_EXOUT	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TM CI3/PO22/POE10#/CTS5#/RTS5#/SS 5#/MOSIA-B/ET0_EXOUT/(LCD_DAT A2-B)*1
65	E9	PA5/A5/TIOCB1/PO21/RSPCKA/ET_L INKSTA	PA5/A5/MTIOC6B/TIOCB1/PO21/RSP CKA-B/ET0_LINKSTA/(LCD_DATA3-B ) *1
66	E8	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TM RI0/PO20/TXD5/SMOSI5/SSDA5/SSL A0/ET_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TM RI0/PO20/TXD5/SMOSI5/SSDA5/SSL A0-B/ET0_MDC/IRQ5-DS/(LCD_DATA 4-B)*1
67	E10	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET_MDIO/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS/(LCD_DATA5-B) *1
68	E6	PA2/A2/PO18/RXD5/SMISO5/SSCL5/ SSLA3	PA2/A2/MTIOC7A/PO18/RXD5/SMIS O5/SSCL5/SSLA3-B/(LCD_DATA6-B)* 1
69	D9	PA1/A1/MTIOC0B/MTCLKC/TIOCB0/P O17/SCK5/SSLA2/ET_WOL/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B /TIOCB0/PO17/SCK5/SSLA2-B/ET0_ WOL/IRQ11/(LCD_DATA7-B)*1
70	D10	PA0/A0/BC0#/MTIOC4A/TIOCA0/PO1 6/SSLA1/ET_TX_EN/RMII_TXD_EN	PA0/A0/BC0#/MTIOC4A/MTIOC6D/TI OCA0/CACREF/PO16/SSLA1-B/ET0_ TX_EN/RMII0_TXD_EN/(LCD_DATA8 -B)*1
71	D8	PE7/D15[A15/D15]/MISOB/IRQ7/AN5	PE7/D15[A15/D15]/MTIOC6A/TOC1/M ISOB-B/MMC_RES#-B/SDHI_WP-B/IR Q7/AN105/(D7[A7/D7]/ LCD_DATA9-B)*1
72	D7	PE6/D14[A14/D14]/MOSIB/IRQ6/AN4	PE6/D14[A14/D14]/MTIOC6C/TIC1/M OSIB-B/MMC_CD-B/SDHI_CD-B/IRQ6 /AN104/(D6[A6/D6]/ SDHI_CD/LCD_DATA10-B)*1
73	C9	PE5/D13[A13/D13]/MTIOC4C/MTIOC2 B/RSPCKB/ET_RX_CLK/REF50CK/IR Q5/AN3	PE5/D13[A13/D13]/MTIOC4C/MTIOC2 B/ET0_RX_CLK/REF50CK0/RSPCKB- B/IRQ5/AN103/(D5[A5/D5]/ LCD_DATA11-B)*1
74	C10	PE4/D12[A12/D12]/MTIOC4D/MTIOC1 A/PO28/SSLB0/ET_ERXD2/AN2	PE4/D12[A12/D12]/MTIOC4D/MTIOC1 A/PO28/ET0_ERXD2/SSLB0-B/AN102 /(D4[A4/D4]/ LCD_DATA12-B)*1
75	B10	PE3/D11[A11/D11]/MTIOC4B/PO26/P OE8#/CTS12#/RTS12#/SS12#/MISOB /ET_ERXD3/AN1	PE3/D11[A11/D11]/MTIOC4B/PO26/P OE8#/TOC3/CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7-B/AN101/(D3[ A3/D3]/ LCD_DATA13-B)*1
76	A10	PE2/D10[A10/D10]/MTIOC4A/PO23/R XD12/SMISO12/SSCL12/RXDX12/SS LB3/MOSIB/IRQ7-DS/AN0	PE2/D10[A10/D10]/MTIOC4A/PO23/TI C3/RXD12/SMISO12/SSCL12/RXDX1 2/SSLB3-B/MMC_D6-B/IRQ7-DS/AN1 00/(D2[A2/D2]/ LCD_DATA14-B)*1

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

100ピン LFQFP	100ピン TFLGA	RX63N	RX65N
77	A9	PE1/D9[A9/D9]/MTIOC4C/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2/RSPCKB/ANEX1	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/ANEX1/(D1[A1/D1]/LCD_DATA15-B)*1
78	A8	PE0/D8[A8/D8]/SCK12/SSLB1/ANEX0	PE0/D8[A8/D8]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/ANEX0/(D0[A0/D0]/LCD_DATA16-B)*1
79	B9	PD7/D7[A7/D7]/MTIC5U/POE0#/IRQ7/AN7	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/MMC_D1-B/SDHI_D1-B/QIO1-B/QMI-B/IRQ7/AN107/(SSLC3-A/LCD_DATA17-B)*1
80	B8	PD6/D6[A6/D6]/MTIC5V/POE1#/IRQ6/AN6	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2/MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/IRQ6/AN106/(SSLC2-A/LCD_DATA18-B)*1
81	C8	PD5/D5[A5/D5]/MTIC5W/POE2#/IRQ5/AN013	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1/MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/IRQ5/AN113/(SSLC1-A/LCD_DATA19-B)*1
82	A7	PD4/D4[A4/D4]/POE3#/IRQ4/AN012	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0/MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/AN112/(SSLC0-A/LCD_DATA20-B)*1
83	B7	PD3/D3[A3/D3]/POE8#/IRQ3/AN011	PD3/D3[A3/D3]/MTIOC8D/POE8#/TOC2/RSPCKC/MMC_D3-B/SDHI_D3-B/QIO3-B/IRQ3/AN111/(RSPCKC-A/LCD_DATA21-B)*1
84	C7	PD2/D2[A2/D2]/MTIOC4D/CRX0/IRQ2/AN010	PD2/D2[A2/D2]/MTIOC4D/TIC2/CRX0/MISOC/MMC_D2-B/SDHI_D2-B/QIO2-B/IRQ2/AN110/(MISOC-A/LCD_DATA22-B)*1
85	B6	PD1/D1[A1/D1]/MTIOC4B/CTX0/IRQ1/AN009	PD1/D1[A1/D1]/MTIOC4B/POE0#/CTX0/MOSIC/IRQ1/AN109/(MOSIC-A/LCD_DATA23-B)*1
86	A6	PD0/D0[A0/D0]/IRQ0/AN008	PD0/D0[A0/D0]/POE4#/IRQ0/AN108/(LCD_EXTCLK-B)*1
87	C6	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
88	D6	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
89	D5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
90	B5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
91	A5	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
92	C5	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
93	E5	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
94	A4	VREFL0	VREFL0
95	B4	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
96	C4	VREFH0	VREFH0
97	B3	AVCC0	AVCC0
98	A3	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
99	B2	AVSS0	AVSS0
100	A1	P05/IRQ13/DA1	P05/IRQ13/DA1

\*1: フラッシュメモリ (コードフラッシュ 1.5MB 以上のみ)

### 3.5 64 ピンパッケージ(RX631 : TFLGA, RX651 : TFBGA)

表 3.5 に 64 ピンパッケージ端子機能の比較(RX631 : TFLGA, RX651 : TFBGA)を示します。なお、RX63N グループ、RX65N グループに 64 ピンパッケージはありません。

表 3.5 64 ピンパッケージ端子機能の比較(RX631 : TFLGA, RX651 : TFBGA)

64 ピン	RX631 (64 ピン TFLGA)	RX651 (64 ピン TFBGA)
A1	P05/IRQ13/DA1	AVCC1
A2	AVCC0	AVSS0
A3	VREFH0	VREFH0
A4	VREFL0	VREFL0
A5	VREFH	PD2/MTIOC4D/TIC2/QIO2-B/SDHI_D2-B/IRQ2/AN110
A6	VREFL	PD7/MTIC5U/POE0#/QMI-B/QIO1-B/SDHI_D1-B/IRQ7/AN107
A7	PE2/MTIOC4A/PO23/RXD12/SMISO12/SSCL12/RXDX12/SSLB3/MOSIB/IRQ7-DS/AN010	PE0/MTIOC3D/SCK12/ANEX0
A8	PE3/MTIOC4B/PO26/POE8#/CTS12#/RTS12#/SS12#/MISOB/AN011	PE2/MTIOC4A/TIC3/RXD12/SSCL12/RXDX12/IRQ7-DS
B1	VCL	EMLE
B2	AVSS0	AVSS1
B3	P40/IRQ8-DS/AN000	AVCC0
B4	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
B5	P44/IRQ12-DS/AN004	PD3/MTIOC8D/TOC2/POE8#/QIO3-B/SDHI_D3-B/IRQ3/AN111
B6	P46/IRQ14-DS/AN006	PD6/MTIC5V/MTIOC8A/POE4#/QMO-B/QIO0-B/SDHI_D0-B/IRQ6/AN106
B7	PE1/MTIOC4C/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2/RSPCKB/AN009	PE1/MTIOC4C/MTIOC3B/TXD12/SSDA12/TXDX12/SIOX12/ANEX1
B8	PE4/MTIOC4D/MTIOC1A/PO28/SSLB0/AN012	PE6/MTIOC6C/TIC1/SDHI_CD/IRQ6
C1	XCIN	VCL
C2	MD/FINED	VBATT
C3	EMLE	MD/FINED
C4	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
C5	P43/IRQ11-DS/AN003	PD4/MTIOC8B/POE11#/QSSL-B/SDHI_CMD-B/IRQ4/AN112
C6	PE0/SCK12/SSLB1/AN008	PD5/MTIC5W/MTIOC8C/POE10#/QSPCLK-B/SDHI_CLK-B/IRQ5/AN113
C7	PE5/MTIOC4C/MTIOC2B/RSPCKB/IRQ5/AN013	PA1/MTIOC0B/MTCLKC/MTIOC7B/TIOCBO/SCK5/IRQ11
C8	PA0/MTIOC4A/TIOCA0/PO16/SSLA1	PE7/MTIOC6A/TOC1/SDHI_WP/IRQ7
D1	XCOUT	XCIN
D2	RES#	XCOUT
D3	TCK/FINEC/P27/MTIOC2B/TMCI3/SCK1/RSPCKB	RES#
D4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/CTS1#/RTS1#/SS1#/CTX1/USB0_DPUPE/USB0_OVRCURA/IRQ4	P40/IRQ8-DS/AN000
D5	PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE2#/CTS5#/RTS5#/SS5#/MOSIA	P43/IRQ11-DS/AN003

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

64 ピン	RX631 (64 ピン TFLGA)	RX651 (64 ピン TFBGA)
D6	PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/TXD5/SMOSI5/SSDA5/SSLA0/IRQ5-DS	PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/POE10#/CTS5#/RTS5#/SS5#
D7	PA1/MTIOC0B/MTCLKC/TIOCB0/PO17/SCK5/SSLA2/SCL2/IRQ11	PA2/MTIOC7A/RXD5/SMISO5/SSCL5
D8	PA3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/RXD5/SMISO5/SSCL5/SDA2/IRQ6-DS	PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/TXD5/SMOSI5/SSDA5/IRQ5-DS
E1	VSS	XTAL/P37
E2	VBATT	VSS
E3	TDI/P30/MTIOC4B/TMRI3/POE8#/RTCIC0/RXD1/SMISO1/SSCL1/MISOB/USB0_DRPD/IRQ0-DS	TRST#/P34/MTIOC0A/TMCI3/POE10#/IRQ4
E4	TMS/P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/RTCOUT/TXD1/SMOSI1/SSDA1/MOSIA/SCL2-DS/IERXD/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0#	P13/MTIOC0B/TIOCA5/TMO3/TXD2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1#
E5	PC4/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/SCK5/SSLA0/USB0_DPRPD	BSCANP
E6	VCC	PA7/TIOCB2
E7	VSS	VCC
E8	PB0/MTIC5W/TIOCA3/PO24/RXD6/SMISO6/SSCL6/RSPCKA/IRQ12	VSS
F1	VCC	EXTAL/P36
F2	P35/NMI	VCC
F3	P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/USB0_DPUPE/IRQ1-DS	UPSEL/P35/NMI
F4	PC5/MTIOC3B/MTCLKD/TMRI2/PO29/RSPCKA/USB0_ID	P12/TMCI1/RXD2/SSCL2/SCL0[FM+]/IRQ2
F5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/RXD1/SMISO1/SSCL1/CRX1-DS/USB1_DPUPE/IRQ5	P53
F6	PB1/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD6/SMOSI6/SSDA6/IRQ4-DS	PB7/MTIOC3B/TIOCB5/TXD9/SSDA9/SSDA11/TXD11
F7	PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE1#/SCK9	PB6/MTIOC3D/TIOCA5/RXD9/SSCL9/SSCL11/RXD11
F8	PB3/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE3#/SCK6	PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/POE4#/SCK9/SCK11
G1	EXTAL/P36	TCK/P27/MTIOC2B/TMCI3/SCK1/RSPCKB-A
G2	TDO/P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/MOSIB/USB0_VBUSEN	TMS/P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS
G3	VCC_USB	TDI/P30/MTIOC4B/TMRI3/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS
G4	VSS_USB	VCC_USB
G5	VCC_USB	VSS_USB
G6	PC6/MTIOC3C/MTCLKA/TMCI2/PO30/MOSIA/USB0_EXICEN/IRQ13	UB/PC7/MTIOC3A/MTCLKB/TMO2/TOC0/ACREF/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/IRQ14
G7	PC3/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/SDA2/IETXD	PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/SCK10/RSPCKA-A
G8	PB6/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9	PC0/MTIOC3C/TCLKC/SSLA1-A/IRQ14
H1	XTAL/P37	TDO/P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/MOSIB-A

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

64 ピン	RX631 (64 ピン TFLGA)	RX651 (64 ピン TFBGA)
H2	TRST#/P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/TMO1/POE8#/SCK1/MISOA/SDA2-D S/IETXD/USB1_VBUS/IRQ7	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/POE8#/SCK1/TXD3/SSDA3/SDA2-DS/IRQ7/ADTRG1#
H3	USB0_DM	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/RTCOUT/TXD1/SMOSI1/SSDA1/RXD3/SSCL3/SCL2-DS/USB0_VBUS/IRQ6/ADTRG0#
H4	USB0_DP	USB0_DM
H5	USB1_DM	USB0_DP
H6	USB1_DP	PC6/MTIOC3C/MTCLKA/TMCI2/TIC0/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/IRQ13
H7	PC2/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3/SCL2/IERXD	PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SLA0-A
H8	PB7/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9	PC1/MTIOC3A/TCLKD/SSLA2-A/IRQ12



### 3.6 64 ピンパッケージ(RX631 : LQFP, RX651 : LFQFP)

表 3.6 に 64 ピンパッケージ端子機能の比較(RX631 : LQFP, RX651 : LFQFP)を示します。なお、RX63N グループ、RX65N グループに 64 ピンパッケージはありません。

表 3.6 64 ピンパッケージ端子機能の比較(RX631 : LQFP, RX651 : LFQFP)

64 ピン	RX631 (64 ピン LQFP)	RX651 (64 ピン LFQFP)
1	EMLE	AVCC1
2	VCL	EMLE
3	MD/FINED	AVSS1
4	XCIN	VCL
5	XCOU	VBATT
6	RES#	MD/FINED
7	XTAL/P37	XCIN
8	VSS	XCOU
9	EXTAL/P36	RES#
10	VCC	XTAL/P37
11	P35/NMI	VSS
12	VBATT	EXTAL/P36
13	P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/ RTS1#/SS1#/SSLB0/USB0_DPUPE/IRQ1-D S	VCC
14	TDI/P30/MTIOC4B/TMRI3/PO8/POE8#/RTCI C0/RXD1/SMISO1/SSCL1/MISOB/USB0_D RPD/IRQ0-DS	UPSEL/P35/NMI
15	TCK/FINEC/P27/MTIOC2B/TMCI3/PO7/SCK 1/RSPCKB	TRST#/P34/MTIOC0A/TMCI3/POE10#/IRQ4
16	TDO/P26/MTIOC2A/TMO1/PO6/TXD1/S MO S11/SSDA1/MOSIB/USB0_VBUSEN	TDI/P30/MTIOC4B/TMRI3/RTCIC0/POE8#/R XD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS
17	TRST#/P17/MTIOC3A/MTIOC3B/TIOCB0/T CLKD/TMO1/PO15/POE8#/SCK1/MISOA/S DA2-DS/IETXD/IRQ7	TMS/P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/ RTS1#/SS1#/SSLB0-A/IRQ1-DS
18	TMS/P16/MTIOC3C/MTIOC3D/TIOCB1/TCL KC/TMO2/PO14/RTCOU/TXD1/SMOS11/S SDA1/MOSIA/SCL2-DS/IERXD/USB0_VBU S/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ ADTRG0#	TDO/P26/MTIOC2A/TMO1/TXD1/SMOS11/S SDA1/CTS3#/RTS3#/MOSIB-A
19	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TM CI2/PO13/RXD1/SMISO1/SSCL1/CRX1-DS/I RQ5	TCK/P27/MTIOC2B/TMCI3/SCK1/RSPCKB- A
20	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TM RI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0 _DPUPE/USB0_OVRCURA/IRQ4	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0 /TCLKD/TMO1/POE8#/SCK1/TXD3/SSDA3/ SDA2-DS/IRQ7/ADTRG1#
21	VCC_USB	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/T MO2/RTCOU/TXD1/SMOS11/SSDA1/RXD3 /SSCL3/SCL2-DS/USB0_VBUS/IRQ6/ADTR G0#
22	USB0_DM	P13/MTIOC0B/TIOCA5/TMO3/TXD2/SSDA2 /SDA0[FM+]/IRQ3/ADTRG1#
23	USB0_DP	P12/TMCI1/RXD2/SSCL2/SCL0[FM+]/IRQ2
24	VSS_USB	VCC_USB
25	P55/MTIOC4D/TMO3/CRX1/IRQ10	USB0_DM
26	P54/MTIOC4B/TMCI1/CTX1	USB0_DP

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

64 ピン	RX631 (64 ピン LQFP)	RX651 (64 ピン LFQFP)
27	PC7/MTIOC3A/MTCLKB/TMO2/PO31/TXD8/SMOSI8/SSDA8/MISOA/IRQ14	VSS_USB
28	PC6/MTIOC3C/MTCLKA/TMCI2/PO30/RXD8/SMISO8/SSCL8/MOSIA/USB0_EXICEN/IRQ13	P53
29	PC5/MTIOC3B/MTCLKD/TMRI2/PO29/SCK8/RSPCKA/USB0_ID	UB/PC7/MTIOC3A/MTCLKB/TMO2/TOC0/ACREF/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/IRQ14
30	PC4/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0/USB0_DPRPD	PC6/MTIOC3C/MTCLKA/TMCI2/TIC0/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/IRQ13
31	PC3/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/IETXD	PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/SCK10/RSPCKA-A
32	PC2/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3/IERXD	PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/SSLA0-A
33	PB7/PC1/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9	PC1/MTIOC3A/TCLKD/SSLA2-A/IRQ12
34	PB6/PC0/MTIOC3D/TIOCA5/PO30/RXD9/SMISO9/SSCL9	PC0/MTIOC3C/TCLKC/SSLA1-A/IRQ14
35	PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE1#/SCK9	PB7/MTIOC3B/TIOCB5/TXD9/SSDA9/SSDA11/TXD11
36	PB3/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE3#/SCK6	PB6/MTIOC3D/TIOCA5/RXD9/SSCL9/SSCL11/RXD11
37	PB1/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/PO25/TXD6/SMOSI6/SSDA6/IRQ4-DS	PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/POE4#/SCK9/SCK11
38	VCC	VCC
39	PB0/MTIC5W/TIOCA3/PO24/RXD6/SMISO6/SSCL6/RSPCKA/IRQ12	VSS
40	VSS	PA7/TIOCB2
41	PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/PO22/POE2#/CTS5#/RTS5#/SS5#/MOSIA	PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/POE10#/CTS5#/RTS5#/SS5#
42	PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/PO20/TXD5/SMOSI5/SSDA5/SSLA0/IRQ5-DS	PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/TXD5/SMOSI5/SSDA5/IRQ5-DS
43	PA3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/PO19/RXD5/SMISO5/SSCL5/IRQ6-DS	PA2/MTIOC7A/RXD5/SMISO5/SSCL5
44	PA1/MTIOC0B/MTCLKC/TIOCB0/PO17/SCK5/SSLA2/IRQ11	PA1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/SCK5/IRQ11
45	PA0/MTIOC4A/TIOCA0/PO16/SSLA1	PE7/MTIOC6A/TOC1/SDHI_WP/IRQ7
46	PE5/MTIOC4C/MTIOC2B/RSPCKB/IRQ5/AN013	PE6/MTIOC6C/TIC1/SDHI_CD/IRQ6
47	PE4/MTIOC4D/MTIOC1A/PO28/SSLB0/AN012	PE2/MTIOC4A/TIC3/RXD12/SSCL12/RXD12/IRQ7-DS
48	PE3/MTIOC4B/PO26/POE8#/CTS12#/RTS12#/SS12#/MISOB/AN011	PE1/MTIOC4C/MTIOC3B/TXD12/SSDA12/TXD12/SIOX12/ANEX1
49	PE2/MTIOC4A/PO23/RXD12/SMISO12/SSCL12/RDX12/SSLB3/MOSIB/IRQ7-DS/AN010	PE0/MTIOC3D/SCK12/ANEX0
50	PE1/MTIOC4C/PO18/TXD12/SMOSI12/SSDA12/TDX12/SIOX12/SSLB2/RSPCKB/AN009	PD7/MTIC5U/POE0#/QMI-B/QIO1-B/SDHI_D1-B/IRQ7/AN107
51	PE0/SCK12/SSLB1/AN008	PD6/MTIC5V/MTIOC8A/POE4#/QMO-B/QIO0-B/SDHI_D0-B/IRQ6/AN106

RX65N/RX651 グループ RX63N/RX631 グループ RX65N グループと RX63N グループの相違点

64 ピン	RX631 (64 ピン LQFP)	RX651 (64 ピン LFQFP)
52	VREFL	PD5/MTIC5W/MTIOC8C/POE10#/QSPCLK-B/SDHI_CLK-B/IRQ5/AN113
53	P46/IRQ14-DS/AN006	PD4/MTIOC8B/POE11#/QSSL-B/SDHI_CM D-B/IRQ4/AN112
54	VREFH	PD3/MTIOC8D/TOC2/POE8#/QIO3-B/SDHI_D3-B/IRQ3/AN111
55	P44/IRQ12-DS/AN004	PD2/MTIOC4D/TIC2/QIO2-B/SDHI_D2-B/IRQ2/AN110
56	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
57	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
58	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
59	VREFL0	VREFL0
60	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
61	VREFH0	VREFH0
62	AVCC0	AVCC0
63	P05/IRQ13/DA1	AVSS0
64	AVSS0	P05/IRQ13/DA1

## 4. 移行の際の留意点

### 4.1 端子設計の留意点

#### 4.1.1 VCL 端子(外付け容量)

RX65N グループの VCL 端子に接続する内部電源安定用の平滑コンデンサは  $0.22\mu\text{F}$  の容量を使用してください。

#### 4.1.2 外部クロックを入力する方法

RX63N グループでは、外部クロックを入力する際、EXTAL 端子へ入力するクロックの逆相を XTAL 端子に入力することを許可していました。しかし RX65N グループは許可していませんので、設計の際は注意してください。

#### 4.1.3 USB DP/DM のプルアップ抵抗/プルダウン抵抗内蔵

RX65N グループでは、DP/DM のプルダウン抵抗/プルダウン抵抗が内蔵されています。そのため RX63N とは外部接続回路が異なります。

外部接続回路の詳細につきましては、「5 参考ドキュメント」の RX65N グループ、RX651 グループ ユーザーズマニュアルハードウェア編を参照してください。

## 4.2 機能設定の留意点

### 4.2.1 セルフプログラミングでオプション設定メモリを変更する方法

RX65N グループでは、セルフプログラミングでオプション設定メモリを変更する場合、コンフィギュレーション設定コマンドで、オプション設定メモリのコンフィギュレーション設定領域に対するプログラムを行います。

コンフィギュレーション設定コマンドの詳細につきましては、「5 参考ドキュメント」の RX65N グループ、RX651 グループ フラッシュメモリ ユーザーズマニュアル ハードウェア インタフェース編を参照してください。

### 4.2.2 フラッシュメモリのアクセスウェイト数の設定

RX65N グループでは、MCU のシステムクロック(ICLK)の周波数によって、フラッシュメモリへのアクセスウェイト数を変更する必要があります。設定レジスタは ROMWT レジスタです。

表 4.1 に ICLK 周波数におけるフラッシュメモリへのアクセスウェイト数を示します。

表 4.1 ICLK 周波数におけるフラッシュメモリへのアクセスウェイト数

	ICLK $\leq$ 50MHz	50MHz<ICLK $\leq$ 100MHz	100MHz<ICLK $\leq$ 120MHz
ウェイト数	0~2	1 または 2	2

レジスタの設定値および仕様の詳細につきましては、「5 参考ドキュメント」の RX65N グループ、RX651 グループ ユーザーズマニュアルハードウェア編を参照してください。

#### 4.2.3 選択型割り込み

RX65N グループでは選択型割り込み機能が追加されています。割り込みベクタ番号 128～255 には、複数の周辺モジュールの割り込み要因から任意の 1 つを選択して割り当てることができます。

選択割り込み機能の詳細につきましては、「5 参考ドキュメント」の RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編を参照してください。

#### 4.2.4 ユーザブートモード

RX63N グループには UB コード A と UB コード B およびユーザブートモードが存在しますが、RX65N グループには存在しません。

RX65N グループでは、スタートアッププログラム保護機能を使用するとユーザブートモードの代わりに任意のインタフェースでフラッシュメモリのユーザ領域のプログラム/イレーズが可能です。詳細は「5 参考ドキュメント」の RX65N グループ、RX651 グループ フラッシュメモリ ユーザーズマニュアル ハードウェアインタフェース編の「7.3 スタートアッププログラム保護機能」を参照してください。

#### 4.2.5 FCU RAM へのファームウェア転送

RX63N グループでは FCU コマンドを使用するためには、FCU RAM に FCU 用のファームウェアを格納する必要がありますでしたが、RX65N グループでは本処理は必要ありません。

#### 4.2.6 フラッシュメモリのコマンド使用方法

RX63N グループでは、FCU に FCU コマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。RX65N グループでは、FACI コマンド発行領域に FACI コマンドを設定することにより、FCU を制御してフラッシュメモリのプログラム/イレーズ等を行います。

表 4.2 に FCU コマンドと FACI コマンドの仕様比較を示します。

表 4.2 FCU コマンドと FACI コマンドの仕様比較

項目	FCU コマンド(RX63N)	FACI コマンド(RX65N)
コマンド発行領域	<ul style="list-style-type: none"> <li>● P/E 用アドレス (00E0 0000h～00FF FFFFh)</li> </ul>	<ul style="list-style-type: none"> <li>● <b>FACI コマンド発行領域 (007E 0000h)</b></li> </ul>
使用可能コマンド	<ul style="list-style-type: none"> <li>● <b>P/E ノーマルモード移行</b></li> <li>● <b>ステータスリードモード移行</b></li> <li>● <b>ロックビットリードモード移行</b></li> <li>● <b>周辺クロック通知</b></li> <li>● プログラム</li> <li>● ブロックイレーズ</li> <li>● P/E サスペンド</li> <li>● P/E レジューム</li> <li>● ステータスレジスタクリア</li> <li>● <b>ロックビットリード 2</b></li> <li>● <b>ロックビットプログラム</b></li> <li>● ブランクチェック</li> </ul>	<ul style="list-style-type: none"> <li>● プログラム</li> <li>● ブロックイレーズ</li> <li>● <b>マルチブロックイレーズ</b></li> <li>● P/E サスペンド</li> <li>● P/E レジューム</li> <li>● ステータスクリア</li> <li>● <b>強制終了</b></li> <li>● ブランクチェック</li> <li>● <b>コンフィギュレーション設定</b></li> </ul>

#### 4.2.7 フラッシュアクセスウィンドウ設定レジスタ (FAW)

RX65N グループでは、フラッシュアクセスウィンドウ設定レジスタ (FAW) のアクセスウィンドウプロテクトビット (FSPR) を、いったん “0” に設定すると “1” に戻すことができません。

詳細につきましては、「5 参考ドキュメント」の RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編を参照してください。

## 5. 参考ドキュメント

### ユーザーズマニュアル:ハードウェア

RX63N グループ、RX631 グループ ユーザーズマニュアル ハードウェア編 Rev.1.80  
(R01UH0041JJ0180)  
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編 Rev.2.30  
(R01UH0590JJ0230)  
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX65N グループ、RX651 グループ フラッシュメモリ ユーザーズマニュアル ハードウェア  
インタフェース編 Rev.2.10(R01UH0602JJ0210)  
(最新版をルネサス エレクトロニクスホームページから入手してください。)

### アプリケーションノート

RX ファミリ間の移行設計ガイド パッケージ外形の相違点  
(R01AN4591JJ)  
(最新版をルネサス エレクトロニクスホームページから入手してください。)

### テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

## テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX\*-A104A/J
- TN-RX\*-A108A/J
- TN-RX\*-A116A/J
- TN-RX\*-A120A/J
- TN-RX\*-A138A/J



改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
0.40	2015.09.17	—	初版発行
0.50	2016.02.25	4 11 21 61 66 68 69  71  74  75  77   55 61 68  74	UMHRev0.4 から Rev0.5 の変更に伴う改訂 (1)ブートモード(FINE インタフェース)の追加 (2)ビット名の変更(MSTPA0,MSTPA1) (3)DTC モードレジスタ A の IR2C ビットの削除 (4)データサイズ 16 ビットの仕様を削除 (5)コンペア機能使用時のリングバッファ機能削除 (6)A/D サンプリングステートレジスタのチャンネル数変更 (7)A/D データ格納バッファレジスタ(ADBUF)、A/D データ格納バッファイネーブルレジスタ(ADBUFEN)、A/D データ格納バッファポインタレジスタ(ADBUFPTR)の削除 (8)温度センサ校正データレジスタの追加 (9)温度センサ校正データレジスタの追加に伴い、表 2.50 温度センサ仕様の概要比較を削除 (10)AFU 削除に伴い、キャッシュ、リードサイクル項目の内容を変更 (11) オンボードプログラミング項目にブートモード(FINE インタフェース)を追加 (12)レジスタ名の変更(FSUACR) (13)ユニーク ID レジスタ n の追加  誤記による改訂 (14)CAN モジュールの追加 (15)32 ビット多項式の修正 (16)レジスタの追加(CRCDIR) (17)レジスタ名の修正(ADGCEXCR) (18)レジスタの追加(ADGCTRGR) (19)プログラム/イレーズ方式項目の単語(データフラッシュメモリ)を削除
0.51	2016.04.30	1 5  7   10 10 20	改訂内容 (1)タイトルのグループおよび目次を修正 (2) オプション機能選択レジスタ 0 の IWDTR リセット割り込み要求選択ビット(OFS0. IWDTRSTIRQS)の追加 (3) オプション機能選択レジスタ 0 の WDT リセット割り込み要求選択ビット(OFS0. WDTRSTIRQS)の追加 (4)電源検出レベル選択レジスタの電圧検知 1 レベル選択ビット(LVDLVLR. LVD1LVL[3:0])、電圧検知 2 レベル選択ビット(LVDLVLR. LVD2LVL[3:0])の追加 (5)電圧監視 1 回路制御レジスタ 0 のサンプリングクロック選択ビット(LVD1CR0. LVD1FSAMP[1:0])の追加 (6)電圧監視 2 回路制御レジスタ 0 のサンプリングクロック選択ビット(LVD2CR0. LVD2FSAMP[1:0])の追加 (7)システムクロックコントロールレジスタ 2 の USB クロック(UCLK)選択ビット(SCKCR2.UCK[3:0])の追加 (8)PLL コントロールレジスタの PLL 入力分周比選択ビット(PLLCR. PLIDIV[1:0])の追加 (9)バスの章を追加

Rev.	発行日	改訂内容	
		ページ	ポイント
0.51	2016.04.30	25	(10)DMA ブロック転送カウントレジスタ(DMCRB)の追加
		26	(11)EXDMA コントローラの章を追加
		30	(12)DTC ベクタベースレジスタ(DTCVBR)の追加
		33	(13)イベントリンク機能項目の TPU 表記の修正 (14)TPU のレジスタ比較削除
		35	(15)割り込み項目の追加
		39	(16)独立ウォッチドッグタイマ(IWDT)の章を追加
		42	(18)FIFO 容量指定レジスタ(FDR)の追加
		43	(19)フロー制御開始 FIFO しきい値設定レジスタの受信 FIFO 格納データ量 PAUSE 送しきい値ビット (FCFTR.RFDO[2:0])の追加
		46	(20)SOF 出力コンフィグレーションレジスタのトランザクション有効期間切り替えビット(SOFCFG.TRNENSEL)の追加 (21)デバイス n コンフィギュレーションレジスタ(DEVADDn)の追加
		53	(22)拡張シリアルモードの入出力制御機能項目の誤記修正
		54	(23)レシーブレジスタ(RDRH,RDRL)、トランスミットレジスタ(TDRH,TDRL)の追加 (24)シリアルモードレジスタのキャラクタレンクスビット (SMR.CHR)、コミュニケーションモードビット(SMR.CM)の追加
		55	(25)コントロールレジスタ 2 のバス衝突検出クロック選択ビット(CR2.BCCS[1:0])の追加
		65	(26)CRC データ入力レジスタ(CRCDIR)、CRC データ出力レジスタ(CRCDOR)の表記を変更
		72	(27)A/D コントロールレジスタのダブルトリガ対象チャンネル選択ビット(ADCSR.DBLANS[4:0]、グループ B スキャン終了割り込み許可ビット(ADCSR.GBADIE)、ダブルトリガモード選択ビット(ADCSR.DBLE)のビット表記の追加
		73	(28) A/D コントロールレジスタのスキャンモード選択ビット(ADCSR.ADCS)のビット内容の追記 (29)A/D 変換値加算/平均回数選択レジスタの加算回数選択ビット(ADADC.ADC)の追加
		80	(30)サスペンド/レジューム機能の追加
		82	(31)フラッシュ P/E プロテクトレジスタのフラッシュライトイレースビット(FWEPROR.FLWE[1:0])のビット内容を追加 (32)フラッシュアクセスステータスレジスタ (FASTAT.CMDLK)のコマンドロックフラグの削除
		84	(33)フラッシュアクセスエラー割り込み許可レジスタのコマンドロック割り込み許可ビット(FAEINT.CMDLKIE)の削除
		54	(34)端子機能の比較を追加
		64	(35)SCI 受信データフルフラグ(SSR.RDRF)、送信データエンプティ(SSR.TDRE)の削除(TU 対応(TN-RX*-A138A/J)) (36)RSPI 受信バッファフルフラグ(SPSR.SPRF)、送信バッファエンプティフラグ(SPSR.SPTEF)の削除(TU 対応(TN-RX*-A138A/J))
		77	(37)温度センサのレジスタ比較を修正(TU 対応(TN-RX*-A116A/J))
		83	(38)ユニーク ID レジスタの削除(TU 対応(TN-RX*-A116A/J))

Rev.	発行日	改訂内容	
		ページ	ポイント
0.80	2016.07.08		改訂内容
		1	(1)要旨の改訂
		3,17,19	(2)割り込みコントローラの略称変更
		6	(3)ROM コードプロテクトレジスタ(ROMCODE)の追加
		18	(4)RAM エラー割り込みの追加
		19	(5)RAM エラー割り込みステータスフラグ(RAMST)の追加
			(6)RAM エラー割り込み許可ビット(RAMEN)の追加
			(7)選択型割り込み A 要求レジスタ k(PIARK)の k の範囲を変更
		21	(8)RX65N 側の内部メインバス 2 に接続されている周辺モジュールに SDSI を追加
		23	(9)バスマスタコードビットの内訳に SDSI を追加
		31	(10)リードスキップ、ライトバックスキップ、シーケンス転送の文章を変更
			(11)ディスプレイメント加算項目追加
			(12)ライトバックディスエーブルビットのビット名変更
		33	(13)駆動能力制御レジスタ 2(DSCR2)の追加
			(14)外部バス制御レジスタ 0(PFBCR0)の ADRHMS ビットの削除
		42	(15)アドレスエラーフラグ(ADE)およびアドレスエラー割り込み許可ビット(ADEIP)の追加
			(16)RX65N 側の受信要求リセットビット(RNC)を削除
		53	(17)FIFO に関する項目名称の変更
		64	(18)RSPI ステータスレジスタ(SPSR)のモードフォルトエラーフラグ(MODF)を追加
			(19)RSPI データレジスタ(SPDR)の追加
			(20)RSPI バイトアクセス設定ビット(SPBYT)の追加
		68	(21)PCLKB:ADCLK 周波数比に変更
		68,69,71	(22)文章の変更(2 重->二重)
		72	(23)レジスタ名称の変更(ADDBLDR, ADDBLDRA, ADDBLDRB)
		75	(24) A/D 逐次変換時間設定レジスタ(ADSAM)、A/D 逐次変換時間設定プロテクト解除レジスタ(ADSAMPR)の追加
		76	(25)D/A 出力の方式切り替えの内容を変更
		81	(26)D/A 出力禁止レジスタ(DAODISR)の追加
		82	(27)ユニーク ID 項目の追加
		85~98	(28)RX65N 側のレジスタビット(FLWE)名称の変更
		99	(29) 比較表の改訂
		100	(30)表番号の追加(表 4.1)
	(31)4.2.4~4.2.7 章を追加		
1.00	2016.10.01		改訂内容
		5	(1)MDSR のレジスタ名称を変更
		7	(2)RX65N 側のビット名称の訂正(LVDnLVL)
		34	(3)設定可能動作の内容変更
			(4)イベントリンク機能(入力)の文章訂正
			(5)消費電力低減機能の文章訂正
		40	(6)表 2.30 に注意事項追加
50	(7)調歩同期式モードにデータ一致検出項目を追加		

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2016.10.01	64	(8)SSL 制御機能の誤記訂正
		65	(9)RX65N 側のモードフォルトエラーフラグ(MODF)の改訂
		69	(10)RX65N 側の変換時間を改訂
		73	(11)A/D 変換クロック選択ビットにビット表記を追加
		77	(12)D/A 出力の方式切り替え項目の削除
			(13)D/A 出力アンプ制御レジスタ(DAAMPCR)、D/A 出力禁止レジスタ(DAODISR)の削除
		81	(14)プログラム/イレーズ方式の RX65N 側の文章改訂
			(15)TrustedMemory 機能の文章改訂
			(16)BGO 機能の文章改訂
		82	(17)その他の機能を改訂
	(18)オンボードプログラミングの文章改訂		
	(19)項目名称の改訂(オフプログラミング->専用パラレルプログラマ・・・)		
	(20)専用パラレルプログラマによるプログラム/イレーズの RX65N 側の文章改訂		
	(21)ユニーク ID の RX63N 側に文章追加		
83	(22)E2 データフラッシュ P/E 許可レジスタ 1 のレジスタ名称を改訂(DFLWE0 -> DFLWE1)		
87	(23)RX65N 側の P83 を改訂		
98	(24)4.2.4 ユーザブートモード追加		
2.00	2017.xx.xx	全ページ	RX65N コードフラッシュ 1.5MB 以上に対応
2.10	Apr.01.19	1	要旨 改訂
		4	1 RX65N グループと RX63N グループの搭載機能比較 改訂
			1 表 1.1 RX63N/RX65N 搭載機能比較 改訂
		6	2.1 CPU 追加
			2.1 表 2.1 CPU の概要比較 追加
			2.2 表 2.2 CPU のレジスタ比較追加
		8	2.3 アドレス空間 追加
			2.3 表 2.5 シングルチップモードのメモリマップ比較 追加
		9	2.3 表 2.6 内蔵 ROM 有効拡張モードのメモリマップ比較 追加
		10	2.3 表 2.7 内蔵 ROM 無効拡張モードのメモリマップ比較 追加
		11	2.4 表 2.8 オプション設定メモリのレジスタ比較 改訂
		13	2.5 表 2.10 電圧検出回路のレジスタ比較 改訂
		14	2.6 表 2.11 クロック発生回路仕様の概要比較 改訂
		16	2.6 表 2.12 クロック発生回路のレジスタ比較 改訂
		23	2.9 表 2.16 割り込みコントローラ仕様の概要比較 改訂
		24	2.9 表 2.17 割り込みコントローラのレジスタ比較 改訂
		26	2.10 表 2.18 バス仕様の概要比較 改訂
		28	2.10 表 2.20 バスのレジスタ比較 改訂
		39	2.15 表 2.28 I/O ポート 177 ピン、176 ピンの概要比較 追加
			2.15 表 2.29 I/O ポート 145 ピン、144 ピンの概要比較 追加
40	2.15 表 2.30 I/O ポート 100 ピンの概要比較 追加		
	2.15 表 2.31 I/O ポート 64 ピンの概要比較 追加		

Rev.	発行日	改訂内容	
		ページ	ポイント
2.10	Apr.01.19	41	2.15 表 2.32 I/O ポートのレジスタ比較 改訂
		42	2.16 表 2.33 マルチファンクションピンコントローラのレジスタ比較 改訂
		44	2.18 プログラマブルパルスジェネレータ 追加 2.18 表 2.35 プログラマブルパルスジェネレータのレジスタ比較 追加
		51	2.22 ウォッチドッグタイマ 追加 2.22 表 2.41 ウォッチドッグタイマ仕様の概要比較 追加
		52	2.22 表 2.42 ウォッチドッグタイマのレジスタ比較 追加
		53	2.23 表 2.43 独立ウォッチドッグタイマ仕様の概要比較 変更
		55	2.23 表 2.44 独立ウォッチドッグタイマのレジスタ比較 追加
		56	2.24 表 2.45 イーサネットコントローラ用 DMA コントローラレジスタ比較 改訂
		61	2.26 表 2.48 SC1c、SC1g 仕様の概要比較 改訂
		63	2.26 表 2.49 SC1i 仕様の概要比較 改訂
		65	2.26 表 2.50 SC1d、SC1h 仕様の概要比較 改訂
		67	2.26 表 2.51 SCI チャネル別仕様比較 改訂
		78	2.29 表 2.57 シリアルペリフェラルインタフェースレジスタ比較 改訂
		82	2.32 表 2.61 12 ビット A/D コンバータ仕様の概要比較 改訂
		90	2.33 表 2.63 D/A コンバータ仕様の概要比較 改訂 2.33 表 2.64 D/A コンバータレジスタ比較 改訂
		91	2.34 表 2.65 温度センサのレジスタ比較 改訂
		94	2.36 表 2.68 フラッシュメモリ(コードフラッシュ)仕様の概要比較 改訂
		97	2.36 表 2.69 フラッシュメモリのレジスタ比較 改訂
		99	2.37 パッケージ 追加 2.37 表 2.70 パッケージ 追加
		100	3.1 177/176 ピンパッケージ 追加 3.1 表 3.1 177/176 ピンパッケージ端子機能の比較 追加
		107	3.2 176 ピンパッケージ 追加 3.2 表 3.2 176 ピンパッケージ端子機能の比較 追加
		126	3.5 64 ピンパッケージ(RX631 : TFLGA, RX651 : TFBGA)追加 3.5 表 3.5 64 ピンパッケージ端子機能の比較(RX631 : TFLGA, RX651 : TFBGA) 追加
		129	3.6 64 ピンパッケージ(RX631 : LQFP, RX651 : LFQFP) 追加 3.6 表 3.6 64 ピンパッケージ端子機能の比較(RX631 : LQFP, RX651 : LFQFP) 追加
133	4.2.4 ユーザブートモード 改訂 4.2.6 表 4.2 FCU コマンドと FACI コマンドの仕様比較 改訂		
134	4.2.8 ID コードプロテクト機能によるコードフラッシュ領域のイレーズ 削除		
135	5 参考ドキュメント 改訂		
136	テクニカルアップデートの対応について 改訂		

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS製品の取り扱いの際は静電気防止を心がけてください。CMOS製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$  から  $V_{IH}(\text{Min.})$  までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$  から  $V_{IH}(\text{Min.})$  までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電气的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
  2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
  3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
  4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
  5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等  
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
  6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
  7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
  8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
  9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
  10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
  11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
  12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

[www.renesas.com](http://www.renesas.com)

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。