

RX23W グループ RX230/RX231 グループ

RX23W グループと RX231 グループの相違点

要旨

本アプリケーションノートは、主に RX23W グループ、RX231 グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートで特に記載のない箇所については RX23W グループの 85 ピンパッケージと RX231 グループの 100 ピンパッケージ、チップバージョン B について記載しています。電気的特性、注意事項、設定手順の仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX23W グループ、RX231 グループ

目次

1. RX23W グループと RX231 グループの搭載機能比較	3
2. 仕様の概要比較	5
2.1 動作モード	5
2.2 リセット	6
2.3 オプション設定メモリ	7
2.4 電圧検出回路	8
2.5 クロック発生回路	10
2.6 消費電力低減機能	13
2.7 レジスタライトプロテクション機能	14
2.8 割り込みコントローラ	15
2.9 バス	17
2.10 イベントリンクコントローラ	19
2.11 I/O ポート	22
2.12 マルチファンクションピンコントローラ	24
2.13 マルチファンクションタイマパルスユニット 2	39
2.14 ポートアウトプットイネーブル 2	41
2.15 16 ビットタイマパルスユニット	43
2.16 8 ビットタイマ	46
2.17 リアルタイムクロック	47
2.18 USB2.0 ホスト/ファンクションモジュール	48
2.19 シリアルコミュニケーションインタフェース	49
2.20 シリアルペリフェラルインタフェース	52
2.21 静電容量式タッチセンサ	55
2.22 12 ビット A/D コンバータ	59
2.23 12 ビット D/A コンバータ	63
2.24 コンパレータ B	64
2.25 RAM	66
2.26 フラッシュメモリ	67
2.27 パッケージ	69
3. 端子機能の比較	70
3.1 100 ピンパッケージ(RX231 : TFLGA)/85 ピンパッケージ(RX23W : BGA)	70
3.2 64 ピンパッケージ(RX231 : HWQFN)/56 ピンパッケージ(RX23W : QFN)	74
4. 移行の際の留意点	77
4.1 動作電圧範囲	77
4.1.1 電源電圧	77
4.2 機能設定の留意点	78
4.2.1 I/O ポートのレジスタ設定に関する制限事項	78
4.2.2 8 ビットタイマのカスケード接続時の動作	78
5. 参考ドキュメント	79
改訂記録	81

1. RX23W グループと RX231 グループの搭載機能比較

RX23W グループと RX231 グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX231/RX23W 搭載機能比較を示します。

表 1.1 RX231/RX23W 搭載機能比較

機能名	RX231	RX23W
CPU	○	
動作モード	■	
アドレス空間	○	
リセット	■	
オプション設定メモリ (OFSM)	■	
電圧検出回路 (LVDAb)	■	
クロック発生回路	●/■	
クロック周波数精度測定回路 (CAC)	○	
消費電力低減機能	▲/■	
バッテリーバックアップ機能	○	
レジスタライトプロテクション機能	■	
例外処理	○	
割り込みコントローラ (ICUb)	■	
バス	■	
メモリプロテクションユニット (MPU)	○	
DMA コントローラ (DMACA)	○	
データトランスファコントローラ (DTCa)	○	
イベントリンクコントローラ (ELC)	■	
I/O ポート	●/■	
マルチファンクションピンコントローラ (MPC)	▲/■	
マルチファンクションタイマパルスユニット 2 (MTU2a)	■	
ポートアウトプットイネーブル 2 (POE2a)	■	
16 ビットタイマパルスユニット (TPUa)	■	
8 ビットタイマ (TMR)	▲	
コンペアマッチタイマ (CMT)	○	
リアルタイムクロック (RTCe)	■	
ローパワータイマ (LPT)	○	
ウォッチドッグタイマ (WDTA)	○	
独立ウォッチドッグタイマ (IWDTa)	○	
USB2.0 ホスト/ファンクションモジュール (USBd):RX231、(USBc):RX23W	■	
シリアルコミュニケーションインタフェース (SCIg, SCIf)	■	
IrDA インタフェース	○	
I ² C バスインタフェース (RIICa)	○	
CAN モジュール (RSCAN)	○	
シリアルサウンドインタフェース (SSI)	○	
シリアルペリフェラルインタフェース (RSPIa)	■	
CRC 演算器 (CRC)	○	

機能名	RX231	RX23W
SD ホストインタフェース (SDH1a)		○
Bluetooth Low Energy (BLE)	×	○
Trusted Secure IP (TSIP-Lite)		○
静電容量式タッチセンサ (CTSU)	■	
12 ビット A/D コンバータ (S12ADE)	■	
12 ビット D/A コンバータ (R12DAA)	■	
温度センサ (TEMPSA)		○
コンパレータ B (CMPBa)	■	
データ演算回路 (DOC)		○
RAM	■	
フラッシュメモリ (FLASH)	■	
パッケージ	●/■	

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

2. 仕様の概要比較

2.1 動作モード

表 2.1 に動作モードの概要比較を、表 2.2 に動作モードのレジスタ比較を示します。

表 2.1 動作モードの概要比較

項目	RX231	RX23W
モード設定端子による動作モード	シングルチップモード	シングルチップモード
	ブートモード (SCI インタフェース)	ブートモード (SCI インタフェース)
	ブートモード (USB インタフェース)	ブートモード (USB インタフェース)
レジスタによる動作モード	シングルチップモード	シングルチップモード
	内蔵 ROM 無効拡張モード	-
	内蔵 ROM 有効拡張モード	-

表 2.2 動作モードのレジスタ比較

レジスタ	ビット	RX231	RX23W
SYSCR0	-	システムコントロールレジスタ 0	-

2.2 リセット

表 2.3 にリセットの概要比較を、表 2.4 にリセットのレジスタ比較を示します。

表 2.3 リセットの概要比較

項目	RX231	RX23W
RES#端子リセット	RES#端子の入力電圧が Low	RES#端子の入力電圧が Low
パワーオンリセット	VCC の上昇(監視電圧 : VPOR)	VCC の上昇(監視電圧 : VPOR)
電圧監視 0 リセット	VCC の下降(監視電圧 : Vdet0)	VCC の下降(監視電圧 : Vdet0)
電圧監視 1 リセット	VCC の下降(監視電圧 : Vdet1)	VCC の下降(監視電圧 : Vdet1)
電圧監視 2 リセット	VCC の下降(監視電圧 : Vdet2)	-
独立ウォッチドッグタイマ リセット	独立ウォッチドッグタイマのアンダ フロー、またはリフレッシュエラー	独立ウォッチドッグタイマのアンダ フロー、またはリフレッシュエラー
ウォッチドッグタイマ リセット	ウォッチドッグタイマのアンダフ ロー、またはリフレッシュエラー	ウォッチドッグタイマのアンダフ ロー、またはリフレッシュエラー
ソフトウェアリセット	レジスタ設定	レジスタ設定

表 2.4 リセットのレジスタ比較

レジスタ	ビット	RX231	RX23W
RSTSR0	LVD2RF	電圧監視 2 リセット検出フラグ	-

2.3 オプション設定メモリ

表 2.5 にオプション設定メモリのレジスタ比較を示します。

表 2.5 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX231(OFSM)	RX23W(OFSM)
OFS1	VDSEL[1:0]	電圧検出 0 レベル選択ビット b1 b0 0 0 : 3.84V を選択 0 1 : 2.82V を選択 1 0 : 2.51V を選択 1 1 : 1.90V を選択	電圧検出 0 レベル選択ビット b1 b0 0 0 : 設定しないでください 0 1 : 2.82V を選択 1 0 : 2.51V を選択 1 1 : 1.90V を選択

2.4 電圧検出回路

表 2.6 に電圧検出回路の概要比較を、表 2.7 に電圧検出回路のレジスタ比較を示します。

表 2.6 電圧検出回路の概要比較

項目		RX231(LVDAb)			RX23W(LVDAb)	
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1
VCC 監視	監視する電圧	Vdet0	Vdet1	Vdet2	Vdet0	Vdet1
	検出対象	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合 LVCMPCR.EXVCC INP2 ビットで VCC と CMPA2 端子への入力電圧の切り替え可能	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合
	検出電圧	OFS1.VDSEL[1:0] ビットで 4 レベルから選択可能	LVDLVLR.LVD1LV L[3:0]ビットで 14 レベルから選択可能	LVDLVLR.LVD2LV L[1:0]ビットで 4 レベルから選択可能	OFS1 レジスタで 3 レベルから選択可能	LVDLVLR.LVD1LV L[3:0]ビットで 10 レベルから選択可能
	モニタフラグ	-	LVD1SR.LVD1MON フラグ: Vdet1 より高いか低いかをモニタ	LVD2SR.LVD2MON フラグ: Vdet2 より高いか低いかをモニタ	-	LVD1SR.LVD1MON フラグ: Vdet1 より高いか低いかをモニタ
			LVD1SR.LVD1DET フラグ: Vdet1 通過検出	LVD2SR.LVD2DET フラグ: Vdet2 通過検出		LVD1SR.LVD1DET フラグ: Vdet1 通過検出
電圧検出時の処理	リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット
		Vdet0 > VCC でリセット: VCC > Vdet0 の一定時間後に CPU 動作再開	Vdet1 > VCC でリセット: VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet2 > VCC または CMPA2 端子でリセット: VCC または CMPA2 端子 > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC または CMPA2 端子の一定時間後に CPU 動作再開を選択可能	Vdet0 > VCC でリセット: VCC > Vdet0 の一定時間後に CPU 動作再開	Vdet1 > VCC でリセット: VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能
	割り込み	-	電圧監視 1 割り込み ノンマスクابل割り込み、または割り込みを選択可能	電圧監視 2 割り込み ノンマスクابل割り込み、または割り込みを選択可能	-	電圧監視 1 割り込み ノンマスクابلまたはマスクابلを選択可能
電圧検出時の処理	割り込み	-	Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求	Vdet2 > VCC または CMPA2 端子、VCC または CMPA2 端子 > Vdet2 の両方、またはどちらかで割り込み要求	-	Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求

項目	RX231(LVDAb)			RX23W(LVDAb)	
	電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1
イベントリンク機能	-	あり Vdet1 通過検出イベント出力	あり Vdet2 通過検出イベント出力	-	あり Vdet1 通過検出イベント出力

表 2.7 電圧検出回路のレジスタ比較

レジスタ	ビット	RX231(LVDAb)	RX23W(LVDAb)
LVD2CR1	-	電圧監視 2 回路制御レジスタ 1	-
LVD2SR	-	電圧監視 2 回路ステータスレジスタ	-
LVCMPCR	EXVCCINP2	電圧検出 2 比較電圧外部入力選択ビット	-
	LVD2E	電圧検出 2 許可ビット	-
LVDLVLR	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 0 0 0 : 4.29V 0 0 0 1 : 4.14V 0 0 1 0 : 4.02V 0 0 1 1 : 3.84V 0 1 0 0 : 3.10V 0 1 0 1 : 3.00V 0 1 1 0 : 2.90V 0 1 1 1 : 2.79V 1 0 0 0 : 2.68V 1 0 0 1 : 2.58V 1 0 1 0 : 2.48V 1 0 1 1 : 2.20V 1 1 0 0 : 1.96V 1 1 0 1 : 1.86V 上記以外は設定しないでください	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 1 0 0 : 3.10V 0 1 0 1 : 3.00V 0 1 1 0 : 2.90V 0 1 1 1 : 2.79V 1 0 0 0 : 2.68V 1 0 0 1 : 2.58V 1 0 1 0 : 2.48V 1 0 1 1 : 2.20V 1 1 0 0 : 1.96V 1 1 0 1 : 1.86V 上記以外は設定しないでください。
	LVD2LVL[1:0]	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧)	-
LVD2CR0	-	電圧監視 2 回路制御レジスタ 0	-

2.5 クロック発生回路

表 2.8 にクロック発生回路の概要比較を、表 2.9 にクロック発生回路のレジスタ比較を示します。

表 2.8 クロック発生回路の概要比較

項目	RX231	RX23W
用途	• CPU、DMAC、DTC、ROM および RAM に供給されるシステムクロック(ICLK)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKA、PCLKB、PCLKD)の生成 周辺モジュールクロック(PCLKA)は MTU2 用、周辺モジュールクロック(PCLKD)は S12AD 用、周辺モジュールクロック(PCLKB)は MTU2、S12AD 以外の周辺モジュール用の動作クロックです。 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • 外部バスに供給される外部バスクロック(BCLK)の生成 • USB に供給される USB クロック(UCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • RTC に供給される RTC 専用サブクロック(RTCSCLK)の生成 • IWDTC に供給される IWDTC 専用クロック(IWDTCCLK)の生成 • RSCAN に供給される CAN クロック(CANMCLK)の生成 • SSI に供給される SSI クロック(SSISCK)の生成 • LPT に供給される LPT クロック(LPTCLK)の生成	• CPU、DMAC、DTC、ROM および RAM に供給されるシステムクロック(ICLK)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKA、PCLKB、PCLKD)の生成 周辺モジュールクロック(PCLKA)は MTU2 用、周辺モジュールクロック(PCLKD)は S12AD 用、周辺モジュールクロック(PCLKB)は MTU2、S12AD 以外の周辺モジュール用の動作クロックです。 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • USB に供給される USB クロック(UCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • RTC に供給される RTC 専用サブクロック(RTCSCLK)の生成 • IWDTC に供給される IWDTC 専用クロック(IWDTCCLK)の生成 • RSCAN に供給される CAN クロック(CANMCLK)の生成 • SSI に供給される SSI クロック(SSISCK)の生成 • LPT に供給される LPT クロック(LPTCLK)の生成 • Bluetooth 専用クロック(BLECLK)の生成 • Bluetooth 専用低速クロック(BLELOCO)の生成

項目	RX231	RX23W
動作周波数	• ICLK : 54MHz(max) • PCLKA : 54MHz(max) • PCLKB : 32MHz(max) • PCLKD : 54MHz(max) • FCLK : — 1MHz~32MHz (ROM、E2 データフラッシュ P/E 時) — 32MHz(max) (E2 データフラッシュ読み出し時) • BCLK : 32MHz(max) • BCLK 端子出力 : 16MHz(max) • UCLK : 48MHz • CACCLK : 各発振器のクロックと同じ • RTCSCCLK : 32.768kHz • IWDTCLK : 15kHz • CANMCLK : 20MHz(max) • SSISCK : 20MHz(max) • LPTCLK : 選択した発振器のクロックと同じ	• ICLK : 54MHz(max) • PCLKA : 54MHz(max) • PCLKB : 32MHz(max) • PCLKD : 54MHz(max) • FCLK : — 1MHz~32MHz (ROM、E2 データフラッシュ P/E 時) — 32MHz(max) (E2 データフラッシュ読み出し時) • UCLK : 48MHz • CACCLK : 各発振器のクロックと同じ • RTCSCCLK : 32.768kHz • IWDTCLK : 15kHz • CANMCLK : 20MHz(max) • SSISCK : 20MHz(max) • LPTCLK : 選択した発振器のクロックと同じ • BLECLK : 32MHz • BLELOCO : 32.768kHz
メインクロック 発振器	• 発振子周波数 : 1MHz~20MHz(VCC$\geq$ 2.4V)、1MHz~8MHz(VCC<2.4V) • 外部クロック入力周波数 : 20MHz(max) • 接続できる発振子または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL、XTAL • 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能 • ドライブ能力を切り替える機能	• 発振子周波数 : 1MHz~20MHz(VCC$\geq$ 2.4V)、1MHz~8MHz(VCC<2.4V) • 外部クロック入力周波数 : 20MHz(max) • 接続できる発振子または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL、XTAL • 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能 • ドライブ能力を切り替える機能
サブクロック発振器	• 発振子周波数 : 32.768kHz • 接続できる発振子、または付加回路 : 水晶振動子 • 接続端子 : XCIN、XCOUT • ドライブ能力を切り替える機能	• 発振子周波数:32.768kHz • 接続できる発振子または付加回路: 水晶振動子 • 接続端子:XCIN, XCOUT • ドライブ能力を切り替える機能
PLL 回路	• 入力クロックソース:メインクロック • 入力分周比 : 1、2、4 分周から選択可能 • 入力周波数 : 4MHz~12.5MHz • 通倍比 : 4~13.5 通倍(0.5 刻み)から選択可能 • 発振周波数 : 24MHz~54MHz(VCC$\geq$2.4V)	• 入力クロックソース:メインクロック • 入力分周比 : 1、2、4 分周から選択可能 • 入力周波数 : 4MHz~12.5MHz • 通倍比 : 4~13.5 通倍(0.5 刻み)から選択可能 • 発振周波数 : 24MHz~54MHz(VCC$\geq$2.4V)
USB 専用 PLL 回路	• 入力クロック源 : メインクロック • 入力分周比 : 1、2、4 分周から選択可能 • 入力周波数 : 4MHz、6MHz、8MHz、12MHz • 通倍比 : 4、6、8、12 通倍から選択可能 • 発振周波数 : 48MHz(VCC$\geq$2.4V)	• 入力クロック源 : メインクロック • 入力分周比 : 1、2、4 分周から選択可能 • 入力周波数 : 4MHz、6MHz、8MHz、12MHz • 通倍比 : 4、6、8、12 通倍から選択可能 • 発振周波数 : 48MHz(VCC$\geq$2.4V)
高速オンチップ オシレータ (HOCO)	発振周波数 : 32MHz、54MHz	発振周波数 : 32MHz、54MHz
低速オンチップ オシレータ (LOCO)	発振周波数 : 4MHz	発振周波数 : 4MHz
IWDT 専用オン チップオシレー タ	発振周波数 : 15kHz	発振周波数 : 15kHz

項目	RX231	RX23W
Bluetooth 専用 クロック発振器	-	- 発振周波数 : 32MHz - 接続できる発振子 : 水晶振動子 - 接続端子 : XTAL1_RF、XTAL2_RF
Bluetooth 専用 低速オンチップ オシレータ	-	発振周波数 : 32.768kHz

表 2.9 クロック発生回路のレジスタ比較

レジスタ	ビット	RX231	RX23W
SCKCR	BCK[3:0](RX231) 予約ビット (RX23W)	外部バスクロック(BCLK)選択ビット (b19-b16)	- (b19-b16) ICK[3:0]ビット、PCKB[3:0]ビットの 設定値のうち、分周数の大きい値と 同じ値を設定してください。
	PSTOP1	BCLK 端子出力制御ビット	-
BCKCR	-	外部バスクロックコントロール レジスタ	-

2.6 消費電力低減機能

表 2.10 に消費電力低減機能の概要比較を、表 2.11 に消費電力低減機能のレジスタ比較を示します。

表 2.10 消費電力低減機能の概要比較

項目	RX231	RX23W
クロックの切り替えによる消費電力の低減	システムクロック(ICLK)、高速周辺モジュールクロック(PCLKA)、周辺モジュールクロック(PCLKB)、S12AD 用クロック(PCLKD)、外部バスクロック(BCLK)、FlashIF クロック(FCLK)に対し、個別に分周比を設定することが可能	システムクロック(ICLK)、高速周辺モジュールクロック(PCLKA)、周辺モジュールクロック(PCLKB)、S12AD 用クロック(PCLKD)、FlashIF クロック(FCLK)に対し、個別に分周比を設定することが可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	- スリープモード - ディープスリープモード - ソフトウェアスタンバイモード	- スリープモード - ディープスリープモード - ソフトウェアスタンバイモード
動作電力低減機能	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、およびディープスリープモード時の消費電力を低減することが可能 - 動作電力制御状態：3 種類 - 高速動作モード - 中速動作モード - 低速動作モード	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、およびディープスリープモード時の消費電力を低減することが可能 - 動作電力制御状態：3 種類 - 高速動作モード - 中速動作モード - 低速動作モード

表 2.11 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX231	RX23W
SBYCR	OPE	出力ポートイネーブル	-
MSTPCRB	MSTPB25	シリアルコミュニケーションインタフェース 6 モジュールストップ設定ビット	Bluetooth Low Energy モジュールストップ設定ビット
	MSTPB31	シリアルコミュニケーションインタフェース 0 モジュールストップ設定ビット	-
MSTPCRC	MSTPC26	シリアルコミュニケーションインタフェース 9 設定ビット	-

2.7 レジスタライトプロテクション機能

表 2.12 にレジスタライトプロテクション機能の概要比較を示します。

表 2.12 レジスタライトプロテクション機能の概要比較

項目	RX231	RX23W
PRC0 ビット	クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOGR, OSTDCR, OSTDSR, CKOCR, UPLLCR, UPLLCR2, BCKCR, HOCOGR2, MEMWAIT, LOCOTRR, ILOCOTRR, HOCOTRR0, HOCOTRR3	クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOGR, OSTDCR, OSTDSR, CKOCR, UPLLCR, UPLLCR2, HOCOGR2, MEMWAIT, LOCOTRR, ILOCOTRR, HOCOTRR0, HOCOTRR3
PRC1 ビット	- 動作モード関連レジスタ SYSCR0, SYSCR1 - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, SOPCCR - クロック発生回路関連レジスタ MOFCR, MOSCWTCR - ソフトウェアリセットレジスタ SWRR	- 動作モード関連レジスタ SYSCR0 - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, SOPCCR - クロック発生回路関連レジスタ MOFCR, MOSCWTCR - ソフトウェアリセットレジスタ SWRR
PRC2 ビット	ローパワータイマ関連レジスタ LPTCR1, LPTCR2, LPTCR3, LPTPRD, LPCMR0, LPWUCR	ローパワータイマ関連レジスタ LPTCR1, LPTCR2, LPTCR3, LPTPRD, LPCMR0, LPWUCR
PRC3 ビット	- LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR - バッテリーバックアップ機能関連レジスタ VBATTTCR, VBATTSR, VBTLDICR	- LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR - バッテリーバックアップ機能関連レジスタ VBATTTCR, VBATTSR, VBTLDICR

2.8 割り込みコントローラ

表 2.13 に割り込みコントローラの概要比較を、表 2.14 に割り込みコントローラのレジスタ比較を示します。

表 2.13 割り込みコントローラの概要比較

項目		RX231(ICUb)	RX23W(ICUb)
割り込み	周辺機能割り込み	- 周辺モジュールからの割り込み - 割り込み検出：エッジ検出/レベル検出 接続している周辺モジュールの要因ごとの検出方法は固定	- 周辺モジュールからの割り込み - 割り込み検出：エッジ検出/レベル検出 接続している周辺モジュールの要因ごとの検出方法は固定
	外部端子割り込み	- IRQ0～IRQ7 端子からの割り込み - 要因数：8 - 割り込み検出：Low/立ち下がりエッジ/立ち上がりエッジ/両エッジを要因ごとに設定可能 - デジタルフィルタ機能：あり	- IRQ0、IRQ1、IRQ4～IRQ7 端子からの割り込み - 要因数：6 - 割り込み検出：Low/立ち下がりエッジ/立ち上がりエッジ/両エッジを要因ごとに設定可能 - デジタルフィルタ機能：あり
	ソフトウェア割り込み	- レジスタ書き込みによる割り込み - 要因数：1	- レジスタ書き込みによる割り込み - 要因数：1
	イベントリンク割り込み	ELC イベントより、ELSR8I、ELSR18I、ELSR19I 割り込みを発生	ELC イベントより、ELSR8I、ELSR18I、ELSR19I 割り込みを発生
	割り込み優先順位	レジスタにより優先順位を設定	レジスタにより優先順位を設定
	高速割り込み機能	CPU の割り込み処理を高速化可能。 1 要因にのみ設定	CPU の割り込み処理を高速化可能。 1 要因にのみ設定
	DTC、DMAC 制御	割り込み要因により DTC や DMAC を起動可能	割り込み要因により DTC や DMAC の起動が可能
ノンマスクابل割り込み	NMI 端子割り込み	- NMI 端子からの割り込み - 割り込み検出：立ち下がりエッジ/立ち上がりエッジ - デジタルフィルタ機能：あり	- NMI 端子からの割り込み - 割り込み検出：立ち下がりエッジ/立ち上がりエッジ - デジタルフィルタ機能：あり
	発振停止検出割り込み	発振停止検出時の割り込み	発振停止検出時の割り込み
	WDT アンダフロー/リフレッシュエラー	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み
	IWDT アンダフロー/リフレッシュエラー	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出回路 1(LVD1)の電圧監視割り込み	電圧検出 1 回路(LVD1)からの割り込み
	電圧監視 2 割り込み	電圧検出回路 2(LVD2)の電圧監視割り込み	-
	VBATT 電圧監視割り込み	VBATT の電圧監視割り込み	VBATT の電圧監視割り込み
低消費電力状態からの復帰	スリープモード	ノンマスクابل割り込み、全割り込み要因で復帰	ノンマスクابل割り込み、全割り込み要因で復帰
	ディープスリープモード	ノンマスクابل割り込み、全割り込み要因で復帰	ノンマスクابل割り込み、全割り込み要因で復帰
	ソフトウェアスタンバイモード	ノンマスクابل割り込み、IRQ0～IRQ7 割り込み、RTC アラーム/周期割り込みで復帰	ノンマスクابل割り込み、IRQ0、IRQ1、IRQ4～IRQ7 割り込み、RTC アラーム/周期割り込みで復帰

表 2.14 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX231(ICUb)	RX23W(ICUb)
IRQCRi	-	IRQ コントロールレジスタ i (i =0 ~7)	IRQ コントロールレジスタ i (i =0, 1, 4~7)
IRQFLTE0	FLTEN2	IRQ2 デジタルフィルタ許可ビット	-
	FLTEN3	IRQ3 デジタルフィルタ許可ビット	-
IRQFLTC0	FCLKSEL2[1:0]	IRQ2 デジタルフィルタ サンプリングクロック設定ビット	-
	FCLKSEL3[1:0]	IRQ3 デジタルフィルタ サンプリングクロック設定ビット	-
NMISR	LVD2ST	電圧監視 2 割り込みステータスフラグ	-
NMIER	LVD2EN	電圧監視 2 割り込み許可ビット	-
NMICLR	LVD2CLR	LVD2 クリアビット	-

2.9 バス

表 2.15 にバスの概要比較を、表 2.16 にバスのレジスタ比較を示します。

表 2.15 バスの概要比較

項目		RX231	RX23W
CPU バス	命令バス	• CPU(命令)を接続 • 内蔵メモリを接続 (RAM、ROM) • システムクロック(ICLK)に同期して動作	• CPU(命令)を接続 • 内蔵メモリを接続 (RAM、ROM) • システムクロック(ICLK)に同期して動作
	オペランドバス	• CPU(オペランド)を接続 • 内蔵メモリを接続 (RAM、ROM) • システムクロック(ICLK)に同期して動作	• CPU(オペランド)を接続 • 内蔵メモリを接続 (RAM、ROM) • システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	• RAM を接続	• RAM を接続
	メモリバス 2	• ROM を接続	• ROM を接続
内部メインバス	内部メインバス 1	• CPU を接続 • システムクロック(ICLK)に同期して動作	• CPU を接続 • システムクロック(ICLK)に同期して動作
	内部メインバス 2	• DTC, DMAC を接続 • 内蔵メモリを接続 (RAM、ROM) • システムクロック(ICLK)に同期して動作	• DTC, DMAC を接続 • 内蔵メモリを接続 (RAM、ROM) • システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	• 周辺機能 (DTC, DMAC, 割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作	• 周辺機能 (DTC, DMAC, 割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作
	内部周辺バス 2	• 周辺機能(内部周辺バス 1, 3, 4 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(内部周辺バス 1, 3, 4 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 3	• 周辺機能(USB0, CAN, CTSU)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(USB0, CAN, CTSU)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 4	• 周辺機能(MTU2)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作	• 周辺機能(MTU2)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 6	• フラッシュ制御モジュール、E2 データフラッシュを接続 • FlashIF クロック(FCLK)に同期して動作	• フラッシュ制御モジュール、E2 データフラッシュを接続 • FlashIF クロック(FCLK)に同期して動作
外部バス	CS 領域	• 外部デバイスを接続 • 外部バスクロック(BCLK)に同期して動作	-

表 2.16 バスのレジスタ比較

レジスタ	ビット名	RX231	RX23W
CSnCR	-	CSn 制御レジスタ (n = 0~3)	-
CSnREC	-	CSn リカバリサイクル設定レジスタ (n = 0~3)	-
CSRECEN	-	CS リカバリサイクル挿入許可 レジスタ	-
CSnMOD	-	CSn モードレジスタ (n = 0~3)	-
CSnWCR1	-	CSn ウェイト制御レジスタ 1 (n = 0~3)	-
CSnWCR2	-	CSn ウェイト制御レジスタ 2 (n = 0~3)	-
BUSPRI	BPEB[1:0]	外部バスプライオリティ制御ビット	-

2.10 イベントリンクコントローラ

表 2.17 にイベントリンクコントローラの概要比較を、表 2.18 に ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応を示します。

表 2.17 イベントリンクコントローラの概要比較

項目	RX231(ELC)	RX23W(ELC)
イベントリンク機能	63 種類のイベント信号を、直接周辺モジュールへリンク可能 - タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 - ポート B、ポート E のイベントリンク動作が可能 シングルポート： 指定した 1 本のポートにイベントリンクの動作設定が可能 ポートグループ： 最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能	60 種類のイベント信号を、直接周辺モジュールへリンク可能 - タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 - ポート B、ポート E のイベントリンク動作が可能 シングルポート： 指定した 1 本のポートにイベントリンクの動作設定が可能 ポートグループ： 最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.18 ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応

ELS[7:0]ビットの値	周辺モジュール	RX231(ELC)	RX23W(ELC)
08h	マルチファンクションタイマパルスユニット 2	MTU1・コンペアマッチ 1A	MTU1・コンペアマッチ 1A
09h		MTU1・コンペアマッチ 1B	MTU1・コンペアマッチ 1B
0Ah		MTU1・オーバフロー	MTU1・オーバフロー
0Bh		MTU1・アンダフロー	MTU1・アンダフロー
0Ch		MTU2・コンペアマッチ 2A	MTU2・コンペアマッチ 2A
0Dh		MTU2・コンペアマッチ 2B	MTU2・コンペアマッチ 2B
0Eh		MTU2・オーバフロー	MTU2・オーバフロー
0Fh		MTU2・アンダフロー	MTU2・アンダフロー
10h		MTU3・コンペアマッチ 3A	MTU3・コンペアマッチ 3A
11h		MTU3・コンペアマッチ 3B	MTU3・コンペアマッチ 3B
12h		MTU3・コンペアマッチ 3C	MTU3・コンペアマッチ 3C
13h		MTU3・コンペアマッチ 3D	MTU3・コンペアマッチ 3D
14h		MTU3・オーバフロー	MTU3・オーバフロー
15h		MTU4・コンペアマッチ 4A	MTU4・コンペアマッチ 4A
16h		MTU4・コンペアマッチ 4B	MTU4・コンペアマッチ 4B
17h		MTU4・コンペアマッチ 4C	MTU4・コンペアマッチ 4C
18h		MTU4・コンペアマッチ 4D	MTU4・コンペアマッチ 4D
19h		MTU4・オーバフロー	MTU4・オーバフロー
1Ah		MTU4・アンダフロー	MTU4・アンダフロー
1Fh	コンペアマッチタイマ	CMT1・コンペアマッチ 1	CMT1・コンペアマッチ 1
22h	8 ビットタイマ	TMR0・コンペアマッチ A0	TMR0・コンペアマッチ A0
23h		TMR0・コンペアマッチ B0	TMR0・コンペアマッチ B0
24h		TMR0・オーバフロー	TMR0・オーバフロー
28h		TMR2・コンペアマッチ A2	TMR2・コンペアマッチ A2
29h		TMR2・コンペアマッチ B2	TMR2・コンペアマッチ B2

ELS[7:0]ビット の値	周辺 モジュール	RX231(ELC)	RX23W(ELC)
2Ah	8 ビットタイマ	TMR2・オーバフロー	TMR2・オーバフロー
2Eh	リアルタイム クロック	RTC・周期イベント(1/256 秒、1/128 秒、1/64 秒、1/32 秒、1/16 秒、1/8 秒、1/4 秒、1/2 秒、1 秒、2 秒から選択)	RTC・周期イベント(1/256 秒、1/128 秒、1/64 秒、1/32 秒、1/16 秒、1/8 秒、1/4 秒、1/2 秒、1 秒、2 秒から選択)
31h	独立ウォッチ ドッグタイマ	IWDT・アンダフロー・リフレッシュエ ラー	IWDT・アンダフロー・リフレッシュエ ラー
32h	ローパワー タイマ	LPT・コンペアマッチ	LPT・コンペアマッチ
34h	12 ビット	S12AD・比較条件成立	S12AD・比較条件成立
35h	A/D コンバータ	S12AD・比較条件不成立	S12AD・比較条件不成立
3Ah	シリアルコミュ ニケーションイ ンタフェース	SCI5・エラー (受信エラー・エラーシグナル検出)	SCI5・エラー (受信エラー・エラーシグナル検出)
3Bh		SCI5・受信データフル	SCI5・受信データフル
3Ch		SCI5・送信データエンプティ	SCI5・送信データエンプティ
3Dh		SCI5・送信完了	SCI5・送信完了
4Eh	I ² C バス インタフェース	RIIC0・通信エラー、イベント発生	RIIC0・通信エラー、イベント発生
4Fh		RIIC0・受信データフル	RIIC0・受信データフル
50h		RIIC0・送信データエンプティ	RIIC0・送信データエンプティ
51h		RIIC0・送信終了	RIIC0・送信終了
52h	シリアルペリ フェラルインタ フェース	RSPI0・エラー(モードフォルト・オー バラン・パリティエラー)	RSPI0・エラー (モードフォルト・オー バラン・パリティエラー)
53h		RSPI0・アイドル	RSPI0・アイドル
54h		RSPI0・受信データフル	RSPI0・受信データフル
55h		RSPI0・送信データエンプティ	RSPI0・送信データエンプティ
56h		RSPI0・送信完了	RSPI0・送信完了
58h	12 ビット A/D コンバータ	S12AD・A/D 変換終了	S12AD・A/D 変換終了
59h	コンパレータ B0	コンパレータ B0・比較結果変化	-
5Ah	コンパレータ B0・ B1	コンパレータ B0・B1 共通比較結果変 化	-
5Bh	電圧検出回路	LVD1・電圧検出	LVD1・電圧検出
5Ch		LVD2・電圧検出	-
5Dh	DMA コントローラ	DMAC0・転送終了	DMAC0・転送終了
5Eh		DMAC1・転送終了	DMAC1・転送終了
5Fh		DMAC2・転送終了	DMAC2・転送終了
60h		DMAC3・転送終了	DMAC3・転送終了
61h	データトランス ファコントロー ラ	DTC・転送終了	DTC・転送終了
62h	クロック発生 回路	クロック発生回路・発振停止検出	クロック発生回路・発振停止検出
63h	I/O ポート	入力ポートグループ 1・ 入力エッジ検出	入力ポートグループ 1・ 入力エッジ検出
64h		入力ポートグループ 2・ 入力エッジ検出	入力ポートグループ 2・ 入力エッジ検出
65h		シングル入力ポート 0・ 入力エッジ検出	シングル入力ポート 0・ 入力エッジ検出
66h		シングル入力ポート 1・ 入力エッジ検出	シングル入力ポート 1・ 入力エッジ検出
67h		シングル入力ポート 2・ 入力エッジ検出	シングル入力ポート 2・ 入力エッジ検出

ELS[7:0]ビット の値	周辺 モジュール	RX231(ELC)	RX23W(ELC)
68h	I/O ポート	シングル入力ポート 3・ 入力エッジ検出	シングル入力ポート 3・ 入力エッジ検出
69h	イベントリンク コントローラ	ソフトウェアイベント	ソフトウェアイベント
6Ah	データ演算回路	DOC・データ演算条件成立	DOC・データ演算条件成立
上記以外は設定しないでください			

表 2.19 イベントリンクコントローラのレジスタ比較

レジスタ	ビット	RX231(ELC)	RX23W(ELC)
ELOPC	LPTMD[1:0]	b5 b4 0 0: コンペアマッチイベントを割り 込み要求として ICU に出力 1 1: イベント出力禁止 上記以外は設定しないでください	b5 b4 0 0: LPT のコンペアマッチ 0 イベント ト を割り込み要求として ICU に出力 1 1: イベント出力禁止 上記以外は設定しないでください

2.11 I/O ポート

表 2.20 に I/O ポート 100 ピン(RX231)/85 ピン、83 ピン(RX23W)の概要比較を、表 2.21 に I/O ポート 64 ピン(RX231)/56 ピン(RX23W)の概要比較を、表 2.22 に I/O ポートの機能比較を、表 2.23 に I/O ポートのレジスタ比較を示します。

表 2.20 I/O ポート 100 ピン(RX231)/85 ピン、83 ピン(RX23W)の概要比較

ポートシンボル	RX231(100 ピン)	RX23W(85 ピン、83 ピン)
PORT0	P03, P05, P07	P03, P05, P07
PORT1	P12~P17	P14~P17
PORT2	P20~P27	P21, P22, P25~P27
PORT3	P30~P37	P30, P31, P35~P37
PORT4	P40~P47	P40~P47
PORT5	P50~P55	-
PORTA	PA0~PA7	-
PORTB	PB0~PB7	PB0, PB1, PB3, PB5, PB7
PORTC	PC0~PC7	PC0, PC2~PC7
PORTD	PD0~PD7	PD3
PORTE	PE0~PE7	PE0~PE4
PORTH	PH0~PE3	-
PORTJ	PJ3	PJ3

表 2.21 I/O ポート 64 ピン(RX231)/56 ピン(RX23W)の概要比較

ポートシンボル	RX231(64 ピン)	RX23W(56 ピン)
PORT0	P03, P05	P05
PORT1	P14~P17	P14~P17
PORT2	P26, P27	P26, P27
PORT3	P30, P31, P35~P37	P30, P31, P35~P37
PORT4	P40~P44, P46	P41, P45~P47
PORT5	P54, P55	-
PORTA	PA0, PA1, PA3, PA4, PA6	-
PORTB	PB0, PB1, PB3, PB5~PB7	PB0, PB1, PB7
PORTC	PC2~PC7	PC0, PC2~PC7
PORTD	-	PD3
PORTE	PE0~PE5	PE2~PE4
PORTH	PH0~PH3	-

表 2.22 I/O ポートの機能比較

項目	ポート シンボル	RX231	RX23W
入力プルアップ機能	PORT0	P03, P05, P07	P03, P05, P07
	PORT1	P12~P17	P14~P17
	PORT2	P20~P27	P21, P22, P25~P27
	PORT3	P30~P34, P36, P37	P30, P31, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P55	—
	PORTA	PA0~PA7	—
	PORTB	PB0~PB7	PB0, PB1, PB3, PB5, PB7
	PORTC	PC0~PC7	PC0, PC2~PC7
	PORTD	PD0~PD7	PD3
	PORTE	PE0~PE7	PE0~PE4
	PORTH	PH0~PH3	—
	PORTJ	PJ3	PJ3
オープンドレイン 出力機能	PORT1	P12~P17	P14~P17
	PORT2	P20~P27	P21, P22, P25~P27
	PORT3	P30~P34, P36, P37	P30, P31, P36, P37
	PORT5	P50~P52, P54	—
	PORTA	PA0~PA7	—
	PORTB	PB0~PB7	PB0, PB1, PB3, PB5, PB7
	PORTC	PC0~PC7	PC0, PC2~PC7
	PORTE	PE0~PE7	PE0~PE4
	PORTJ	PJ3	PJ3
駆動能力切り替え機能	PORT0	P03, P05, P07	P03, P05, P07
	PORT1	P12~P17	P14~P17
	PORT2	P20~P27	P21, P22, P25~P27
	PORT3	P30~P34, P36, P37	P30, P31, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P55	—
	PORTA	PA0~PA7	—
	PORTB	PB0~PB7	PB0, PB1, PB3, PB5, PB7
	PORTC	PC0~PC7	PC0, PC2~PC7
	PORTD	PD0~PD7	PD3
	PORTE	PE0~PE7	PE0~PE4
	PORTH	PH0~PH3	—
	PORTJ	PJ3	PJ3
5V トレラント	PORT1	P12, P13, P16, P17	P16, P17
	PORT3	P30~P32	P30, P31
	PORTB	PB5	PB5

表 2.23 I/O ポートのレジスタ比較

レジスタ	ビット名	RX231	RX23W
PSRA	-	ポート切り換えレジスタ A	-
PSRB	-	ポート切り換えレジスタ B	-

2.12 マルチファンクションピンコントローラ

表 2.24 にマルチプル端子の割り当て比較を、表 2.25～表 2.36 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**青字**は RX23W グループのみに存在する端子、**橙字**は RX231 グループのみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.24 マルチプル端子の割り当て比較

モジュール/機能	端子機能	割り当てポート	RX231(MPC)		RX23W(MPC)	
			100 ピン	64 ピン	85,83 ピン	56 ピン
割り込み	NMI (入力)	P35	○	○	○	○
	IRQ0 (入力)	P30	○	○	○	○
		PD0	○	×	×	×
		PH1	○ (注 2)	○ (注 2)	×	×
	IRQ1 (入力)	P31	○	○	○	○
		PD1	○	×	×	×
		PH2	○ (注 2)	○ (注 2)	×	×
	IRQ2 (入力)	P32	○	×		
		P12	○	×		
		PD2	○	×		
	IRQ3 (入力)	P33	○	×		
		P13	○	×		
		PD3	○	×		
	IRQ4 (入力)	PB1	○	○	○	○
		P14	○	○	○	○
		P34	○	×	×	×
		PD4	○	×	×	×
	IRQ5 (入力)	PA4	○	○	×	×
		P15	○	○	○	○
		PD5	○	×	×	×
		PE5	○	○	×	×
	IRQ6 (入力)	PA3	○	○	×	×
		P16	○	○	○	○
		PD6	○	×	×	×
		PE6	○	×	×	×
	IRQ7 (入力)	PE2	○	○	○	○
		P17	○	○	○	○
		PD7	○	×	×	×
		PE7	○	×	×	×
クロック発生回路	CLKOUT (出力)	PE3	○	○	○	○
		PE4	○	○	○	○
マルチファンクションタイマユニット 2	MTIOC0A (入出力)	P34	○	×	×	×
		PB3	○	○	○	×
	MTIOC0B (入出力)	P13	○	×	×	×
		P15	○	○	○	○
		PA1	○	○	×	×
	MTIOC0C (入出力)	P32	○	×	×	×
		PB1	○	○	○	○

モジュール/機能	端子機能	割り当て ポート	RX231(MPC)		RX23W(MPC)	
			100 ピン	64 ピン	85,83 ピン	56 ピン
マルチファンクショ ンタイマユニット 2	MTIOC0D (入出力)	P33	○	×		
		PA3	○	○		
	MTIOC1A (入出力)	P20	○	×	×	×
		PE4	○	○	○	○
	MTIOC1B (入出力)	P21	○	×	○	×
		PB5	○	○	○	×
	MTIOC2A (入出力)	P26	○	○	○	○
		PB5	○	○	○	×
	MTIOC2B (入出力)	P27	○	○	○	○
		PE5	○	○	×	×
	MTIOC3A (入出力)	P14	○	○	○	○
		P17	○	○	○	○
		PC1	○	×	×	×
		PC7	○	○	○	○
	MTIOC3B (入出力)	P17	○	○	○	○
		P22	○	×	○	×
		PB7	○	○	○	○
		PC5	○	○	○	○
	MTIOC3C (入出力)	P16	○	○	○	○
		PC0	○	×	○	○
		PC6	○	○	○	○
		PJ3	○	×	○	×
	MTIOC3D (入出力)	P16	○	○	○	○
		P23	○	×	×	×
		PB6	○	○	×	×
		PC4	○	○	○	○
	MTIOC4A (入出力)	P24	○	×	×	×
		PA0	○	○	×	×
		PB3	○	○	○	×
		PE2	○	○	○	○
	MTIOC4B (入出力)	P30	○	○	○	○
		P54	○	○	×	×
		PC2	○	○	○	○
		PD1	○	×	×	×
		PE3	○	○	○	○
	MTIOC4C (入出力)	P25	○	×	○	×
		PB1	○	○	○	○
		PE1	○	○	○	×
		PE5	○	○	×	×
	MTIOC4D (入出力)	P31	○	○	○	○
		P55	○	○	×	×
		PC3	○	○	○	○
		PD2	○	×	×	×
		PE4	○	○	○	○
	MTIC5U (入力)	PA4	○	○		
		PD7	○	×		
	MTIC5V (入力)	PA6	○	○		
		PD6	○	×		
	MTIC5W (入力)	PB0	○	○		
		PD5	○	×		

モジュール/機能	端子機能	割り当て ポート	RX231(MPC)		RX23W(MPC)	
			100 ピン	64 ピン	85,83 ピン	56 ピン
マルチファンクショ ンタイマユニット 2	MTCLKA (入力)	P14	○	○	○	○
		P24	○	×	×	×
		PA4	○	○	×	×
		PC6	○	○	○	○
	MTCLKB (入力)	P15	○	○	○	○
		P25	○	×	○	×
		PA6	○	○	×	×
		PC7	○	○	○	○
	MTCLKC (入力)	P22	○	×	○	×
		PA1	○	○	×	×
		PC4	○	○	○	○
	MTCLKD (入力)	P23	○	×	×	×
		PA3	○	○	×	×
		PC5	○	○	○	○
ポートアウトプット イネーブル 2	POE0# (入力)	PC4	○	○	○	○
		PD7	○	×	×	×
	POE1# (入力)	PB5	○	○	○	×
		PD6	○	×	×	×
	POE2# (入力)	P34	○	×		
		PA6	○	○		
		PD5	○	×		
	POE3# (入力)	P33	○	×	×	×
		PB3	○	○	○	×
		PD4	○	×	×	×
	POE8# (入力)	P17	○	○	○	○
		P30	○	○	○	○
		PD3	○	×	○	○
		PE3	○	○	○	○
16 ビットタイマ パルスユニット	TIOCA0 (入出力)	PA0	○	○		
	TIOCB0 (入出力)	P17	○	○	○	○
		PA1	○	○	×	×
	TIOCC0 (入出力)	P32	○	×		
	TIOCD0 (入出力)	P33	○	×		
		PA3	○	○		
	TIOCA1 (入出力)	PA4	○	○		
	TIOCB1 (入出力)	P16	○	○	○	○
		PA5	○	×	×	×
	TIOCA2 (入出力)	PA6	○	○		
	TIOCB2 (入出力)	P15	○	○	○	○
		PA7	○	×	×	×
	TIOCA3 (入出力)	P21	○	×	○	×
		PB0	○	○	○	○
	TIOCB3 (入出力)	P20	○	×	×	×
		PB1	○	○	○	○
	TIOCC3 (入出力)	P22	○	×	○	×
		PB2	○	×	×	×
	TIOCD3 (入出力)	P23	○	×	×	×
		PB3	○	○	○	×
	TIOCA4 (入出力)	P25	○	×	○	×
		PB4	○	×	×	×

モジュール/機能	端子機能	割り当て ポート	RX231(MPC)		RX23W(MPC)	
			100 ピン	64 ピン	85,83 ピン	56 ピン
16 ビットタイマ パルスユニット	TIOCB4 (入出力)	P24	○	×	×	×
		PB5	○	○	○	×
	TIOCA5 (入出力)	P13	○	×		
		PB6	○	○		
	TIOCB5 (入出力)	P14	○	○	○	○
		PB7	○	○	○	○
	TCLKA (入力)	P14	○	○	○	○
		PC2	○	○	○	○
	TCLKB (入力)	P15	○	○	○	○
		PA3	○	○	×	×
		PC3	○	○	○	○
	TCLKC (入力)	P16	○	○	○	○
		PB2	○	×	×	×
		PC0	○	×	○	○
	TCLKD (入力)	P17	○	○	○	○
PB3		○	○	○	×	
PC1		○	×	×	×	
8 ビットタイマ	TMO0 (出力)	P22	○	×	○	×
		PB3	○	○	○	×
		PH1	○ (注 2)	○ (注 2)	×	×
	TMCI0 (入力)	P21	○	×	○	×
		PB1	○	○	○	○
		PH3	○ (注 2)	○ (注 2)	×	×
	TMRI0 (入力)	P20	○	×		
		PA4	○	○		
		PH2	○ (注 2)	○ (注 2)		
	TMO1 (出力)	P17	○	○	○	○
		P26	○	○	○	○
	TMCI1 (入力)	P12	○	×	×	×
		P54	○	○	×	×
		PC4	○	○	○	○
	TMRI1 (入力)	P24	○	×	×	×
		PB5	○	○	○	×
	TMO2 (出力)	P16	○	○	○	○
		PC7	○	○	○	○
	TMCI2 (入力)	P15	○	○	○	○
		P31	○	○	○	○
		PC6	○	○	○	○
TMRI2 (入力)	P14	○	○	○	○	
	PC5	○	○	○	○	
TMO3 (出力)	P13	○	×			
	P32	○	×			
	P55	○	○			
TMCI3 (入力)	P27	○	○	○	○	
	P34	○	×	×	×	
	PA6	○	○	×	×	
TMRI3 (入力)	P30	○	○	○	○	
	P33	○	×	×	×	

モジュール/機能	端子機能	割り当て ポート	RX231(MPC)		RX23W(MPC)	
			100 ピン	64 ピン	85,83 ピン	56 ピン
シリアルコミュニケーションインタフェース	RXD0 (入力) / SMISO0 (入出力) / SSCL0 (入出力)	P21	○	×		
	TXD0 (出力) / SMOSI0 (入出力) / SSDA0 (入出力)	P20	○	×		
	SCK0 (入出力)	P22	○	×		
	CTS0# (入力) / RTS0# (出力) / SS0# (入力)	P23	○	×		
	RXD1 (入力) / SMISO1 (入出力) / SSCL1 (入出力)	P15	○	○	○	○
		P30	○	○	○	○
	TXD1 (出力) / SMOSI1 (入出力) / SSDA1 (入出力)	P16	○	○	○	○
		P26	○	○	○	○
	SCK1 (入出力)	P17	○	○	○	○
		P27	○	○	○	○
	CTS1# (入力) / RTS1# (出力) / SS1# (入力)	P14	○	○	○	○
		P31	○	○	○	○
	RXD5 (入力) / SMISO5 (入出力) / SSCL5 (入出力)	PA2	○	×	×	×
		PA3	○	○	×	×
		PC2	○	○	○	○
	TXD5 (出力) / SMOSI5 (入出力) / SSDA5 (入出力)	PA4	○	○	×	×
		PC3	○	○	○	○
	SCK5 (入出力)	PA1	○	○	×	×
		PC1	○	×	×	×
		PC4	○	○	○	○
	CTS5# (入力) / RTS5# (出力) / SS5# (入力)	PA6	○	○	×	×
		PC0	○	×	○	○
	RXD6 (入力) / SMISO6 (入出力) / SSCL6 (入出力)	P33	○	×		
		PB0	○	○		
	TXD6 (出力) / SMOSI6 (入出力) / SSDA6 (入出力)	P32	○	×		
		PB1	○	○		
	SCK6 (入出力)	P34	○	×		
		PB3	○	○		
	CTS6# (入力) / RTS6# (出力) / SS6# (入力)	PB2	○	×		
		PJ3	○	×		
	RXD8 (入力) / SMISO8 (入出力) / SSCL8 (入出力)	PC6	○	○	○	○
	TXD8 (出力) / SMOSI8 (入出力) / SSDA8 (入出力)	PC7	○	○	○	○
		PC5	○	○	○	○

モジュール/機能	端子機能	割り当て ポート	RX231(MPC)		RX23W(MPC)	
			100 ピン	64 ピン	85,83 ピン	56 ピン
シリアルコミュニケーションインタフェース	CTS8# (入力) / RTS8# (出力) / SS8# (入力)	PC4	○	○	○	○
	RXD9 (入力) / SMISO9 (入出力) / SSCL9 (入出力)	PB6	○	○		
	TXD9 (出力) / SMOSI9 (入出力) / SSDA9 (入出力)	PB7	○	○		
	SCK9 (入出力)	PB5	○	○		
	CTS9# (入力) / RTS9# (出力) / SS9# (入力)	PB4	○	×		
	RXD12 (入力) / SMISO12 (入出力) / SSCL12 (入出力) / RXDX12 (入力)	PE2	○	○	○	×
	TXD12 (出力) / SMOSI12 (入出力) / SSDA12 (入出力) / TXDX12 (出力) / SIOX12 (入出力)	PE1	○	○	○	×
	SCK12 (入出力)	PE0	○	○	○	×
	CTS12# (入力) / RTS12# (出力) / SS12# (入力)	PE3	○	○	○	×
I ² C バス インタフェース	SCL (入出力)	P16	○	○	○	○
		P12	○	×	×	×
	SDA (入出力)	P17	○	○	○	○
		P13	○	×	×	×
シリアルペリフェラル インタフェース	RSPCKA (入出力)	PA5	○	×	×	×
		PB0	○	○	○	○
		PC5	○	○	○	○
	MOSIA (入出力)	P16	○	○	○	○
		PA6	○	○	×	×
		PC6	○	○	○	○
	MISOA (入出力)	P17	○	○	○	○
		PA7	○	×	×	×
		PC7	○	○	○	○
	SSLA0 (入出力)	PA4	○	○	×	×
		PC4	○	○	○	○
	SSLA1 (出力)	PA0	○	○	×	×
		PC0	○	×	○	○
	SSLA2 (出力)	PA1	○	○		
		PC1	○	×		
	SSLA3 (出力)	PA2	○	×	×	×
		PC2	○	○	○	○
リアルタイム クロック	RTCOUT (出力)	P16	○	○	○	○
		P32	○	×	×	×
	RTCIC0 (入力) ^(注 1)	P30	○	○	○	○
	RTCIC1 (入力) ^(注 1)	P31	○	○	○	○
	RTCIC2 (入力) ^(注 1)	P32	○	×		

モジュール/機能	端子機能	割り当て ポート	RX231(MPC)		RX23W(MPC)	
			100 ピン	64 ピン	85,83 ピン	56 ピン
IrDA インタフェース	IRTXD5 (出力)	PA4	○	○	×	×
		PC3	○	○	○	○
	IRRXD5 (入力)	PA2	○	×	×	×
		PA3	○	○	×	×
		PC2	○	○	○	○
CAN モジュール	CRXD0 (入力)	P15	○	○	○	○
		P55	○	○	×	×
	CTXD0 (出力)	P14	○	○	○	○
		P54	○	○	×	×
シリアルサウンド インタフェース	SSISCK0 (入出力)	P23	○	×	×	×
		P31	○	○	○	○
		PA1	○	○	×	×
	SSIWS0 (入出力)	P21	○	×	○	×
		P27	○	○	○	○
		PA6	○	○	×	×
	SSITXD0 (出力)	P17	○	○	○	○
		PA4	○	○	×	×
	SSIRXD0 (入力)	P20	○	×	×	×
		P26	○	○	○	○
		PA3	○	○	×	×
	AUDIO_MCLK (入力)	P22	○	×	○	×
		P30	○	○	○	○
		PE3	○	○	○	○
SD ホスト インタフェース	SDHI_CLK (出力)	PB1	○	○	○	×
	SDHI_CMD (入出力)	PB0	○	○	○	×
	SDHI_D0 (入出力)	PC3	○	○	○	×
	SDHI_D1 (入出力)	PB6	○	○	×	×
		PC4	○	○	○	×
	SDHI_D2 (入出力)	PB7	○	○	○	×
	SDHI_D3 (入出力)	PC2	○	○	○	×
	SDHI_CD (入力)	PB5	○	○	○	×
	SDHI_WP (入力)	PB3	○	○	○	×
USB2.0 ホスト/ ファンクション モジュール	USB0_VBUS (入力)	P16	○	○	○	○
		PB5	○	○	○	×
	USB0_EXICEN (出力)	P21	○	×	○	×
		PC6	×	○	○	○
	USB0_VBUSEN (出力)	P16	○	○	○	○
		P24	○	×	×	×
		P26	×	○	○	○
		P32	○	×	×	×
	USB0_OVRCURA (入力)	P14	○	○	○	○
	USB0_OVRCURB (入力)	P16	○	○	○	○
		P22	○	×	○	×
	USB0_ID (入力)	P20	○	×	×	×
		PC5	×	○	○	○
12 ビット A/D コンバータ	AN000 (入力) ^(注1)	P40	○	○	○	×
	AN001 (入力) ^(注1)	P41	○	○	○	○

モジュール/機能	端子機能	割り当て ポート	RX231(MPC)		RX23W(MPC)	
			100 ピン	64 ピン	85,83 ピン	56 ピン
12 ビット A/D コンバータ	AN002 (入力) ^(注 1)	P42	○	○	○	×
	AN003 (入力) ^(注 1)	P43	○	○	○	×
	AN004 (入力) ^(注 1)	P44	○	○	○	×
	AN005 (入力) ^(注 1)	P45	○	×	○	○
	AN006 (入力) ^(注 1)	P46	○	○	○	○
	AN007 (入力) ^(注 1)	P47	○	×	○	○
	AN016 (入力) ^(注 1)	PE0	○	○	○	×
	AN017 (入力) ^(注 1)	PE1	○	○	○	×
	AN018 (入力) ^(注 1)	PE2	○	○	○	○
	AN019 (入力) ^(注 1)	PE3	○	○	○	○
	AN020 (入力) ^(注 1)	PE4	○	○	○	○
	AN021 (入力) ^(注 1)	PE5	○	○		
	AN022 (入力) ^(注 1)	PE6	○	×		
	AN023 (入力) ^(注 1)	PE7	○	×		
	AN024 (入力)	PD0	○	×		
	AN025 (入力)	PD1	○	×		
	AN026 (入力)	PD2	○	×		
	AN027 (入力)	PD3	○	×	○	○
	AN028 (入力)	PD4	○	×		
	AN029 (入力)	PD5	○	×		
	AN030 (入力)	PD6	○	×		
	AN031 (入力)	PD7	○	×		
	ADTRG0# (入力)	P07	○	×	○	×
		P16	○	○	○	○
		P25	○	×	○	×
D/A コンバータ	DA0 (出力) ^(注 1)	P03	○	○	○	×
	DA1 (出力) ^(注 1)	P05	○	○	○	○
クロック周波数 精度測定回路	CACREF (入力)	PA0	○	○	×	×
		PC7	○	○	○	○
		PH0	○ ^(注 2)	○ ^(注 2)	×	×
LVD 電圧検出入力	CMPA2 (入力) ^(注 1)	PE4	○	○		
コンパレータ B	CMPB0 (入力) ^(注 1)	PE1	○	○		
	CVREFB0 (入力) ^(注 1)	PE2	○	○		
	CMPB1 (入力) ^(注 1)	PA3	○	○		
	CVREFB1 (入力) ^(注 1)	PA4	○	○		
	CMPB2 (入力) ^(注 1)	P15	○	○	○	○
	CVREFB2 (入力) ^(注 1)	P14	○	○	○	○
	CMPB3 (入力) ^(注 1)	P26	○	○	○	○
	CVREFB3 (入力) ^(注 1)	P27	○	○	○	○
	CMPOB0 (出力)	PE5	○	○		
	CMPOB1 (出力)	PB1	○	○		
	CMPOB2 (出力)	P17	○	○	○	○
	CMPOB3 (出力)	P30	○	○	○	○
静電容量式タッチ センサ (CTSU)	TSCAP (出力)	PC4	○	○	○	○
	TS0 (出力)	P34	○	×		
	TS1 (出力)	P33	○	×		
	TS2 (出力)	P27	○	○	○	○
	TS3 (出力)	P26	○	○	○	○
	TS4 (出力)	P25	○	×	○	×
	TS5 (出力)	P24	○	×		

モジュール/機能	端子機能	割り当て ポート	RX231(MPC)		RX23W(MPC)	
			100 ピン	64 ピン	85,83 ピン	56 ピン
静電容量式タッチ センサ (CTSU)	TS6 (出力)	P23	○	×		
	TS7 (出力)	P22	○	×	○	×
	TS8 (出力)	P21	○	×	○	×
	TS9 (出力)	P20	○	×		
	TS12 (出力)	P15	○	○	○	○
	TS13 (出力)	P14	○	○	○	○
	TS15 (出力)	P55	○	○		
	TS16 (出力)	P54	○	○		
	TS17 (出力)	P53	○	×		
	TS18 (出力)	P52	○	×		
	TS19 (出力)	P51	○	×		
	TS20 (出力)	P50	○	×		
	TS22 (出力)	PC6	○	○	○	○
	TS23 (出力)	PC5	○	○	○	○
	TS27 (出力)	PC3	○	○	○	○
	TS30 (出力)	PC2	○	○	○	○
	TS33 (出力)	PC1	○	×		
	TS35 (出力)	PC0	○	×	○	○
外部バス	CS0# (出力)	P24	○	×		
		PC7	○	×		
	CS1# (出力)	P25	○	×		
		PC6	○	×		
	CS2# (出力)	P26	○	×		
		PC5	○	×		
	CS3# (出力)	P27	○	×		
		PC4	○	×		
	A0~A7 (出力)	PA0~PA7	○	×		
	A8~A15 (出力)	PB0~PB7	○	×		
	A16~A23 (出力)	PC0~PC7	○	×		
	D0~D7 (入出力)	PD0~PD7	○	×		
	D8~D15 (入出力)	PE0~PE7	○	×		
	BCLK (出力)	P53	○	×		
	RD# (出力)	P52	○	×		
	WR# (出力)	P50	○	×		
	WR0# (出力)	P50	○	×		
	WR1# (出力)	P51	○	×		
	BC0# (出力)	PA0	○	×		
	BC1# (出力)	P51	○	×		
	WAIT# (入力)	P51	○	×		
		P55	○	×		
		PC5	○	×		
	ALE (出力)	P54	○	×		

注 1. この端子を使用する場合は、該当端子の設定を汎用入力にしてください
(PORTm.PDR.Bn ビットおよび PORTm.PMR.Bn ビットを“0”にする)

注 2. RX230 のみ、当該端子を持っています。

表 2.25 P1n 端子機能制御レジスタ (P1nPFS) の比較

レジスタ	ビット	RX231(n = 2~7)	RX23W(n = 4~7)
P12PFS	-	P12 端子機能制御レジスタ	-
P13PFS	-	P13 端子機能制御レジスタ	-
P14PFS	PSEL[4:0]	端子機能選択ビット	端子機能選択ビット
P1nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P12 : IRQ2 (100 ピン) P13 : IRQ3 (100 ピン) P14 : IRQ4 (100/64/48 ピン) P15 : IRQ5 (100/64/48 ピン) P16 : IRQ6 (100/64/48 ピン) P17 : IRQ7 (100/64/48 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P14 : IRQ4 (85/83/56 ピン) P15 : IRQ5 (85/83/56 ピン) P16 : IRQ6 (85/83/56 ピン) P17 : IRQ7 (85/83/56 ピン)

表 2.26 P2n 端子機能制御レジスタ (P2nPFS) の比較

レジスタ	ビット	RX231(n = 0~7)	RX23W(n = 1, 2, 5~7)
P20PFS	-	P20 端子機能制御レジスタ	-
P21PFS	PSEL[4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1B 00011b : TIOCA3 00101b : TMCIO 01010b : RXD0/SMISO0/SSCLO 10001b : USB0_EXICEN 10111b : SSIWS0 11001b : TS8	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1B 00011b : TIOCA3 00101b : TMCIO 10001b : USB0_EXICEN 10111b : SSIWS0 11001b : TS8
P22PFS	PSEL[4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00010b : MTCLKC 00011b : TIOCC3 00101b : TMO0 01010b : SCK0 10001b : USB0_OVRCURB 10111b : AUDIO_MCLK 11001b : TS7	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00010b : MTCLKC 00011b : TIOCC3 00101b : TMO0 10001b : USB0_OVRCURB 10111b : AUDIO_MCLK 11001b : TS7
P23PFS	-	P23 端子機能制御レジスタ	-
P24PFS	-	P24 端子機能制御レジスタ	-

レジスタ	ビット	RX231(n = 0~7)	RX23W(n = 1, 2, 5~7)
P26PFS	PSEL[4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2A 00101b : TMO1 01010b : TXD1/SMOSI1/SSDA1 10111b : SSIRXD0 11001b : TS3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2A 00101b : TMO1 01010b : TXD1/SMOSI1/SSDA1 10001b : USB0_VBUSEN 10111b : SSIRXD0 11001b : TS3

表 2.27 P3n 端子機能制御レジスタ (P3nPFS) の比較

レジスタ	ビット	RX231(n = 0~4)	RX23W(n = 0, 1)
P32PFS	-	P32 端子機能制御レジスタ	-
P33PFS	-	P33 端子機能制御レジスタ	-
P34PFS	-	P34 端子機能制御レジスタ	-
P3nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30: IRQ0 (100/64/48 ピン) P31: IRQ1 (100/64/48 ピン) P32: IRQ2 (100 ピン) P33: IRQ3 (100 ピン) P34: IRQ4 (100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30: IRQ0 (85/83/56 ピン) P31: IRQ1 (85/83/56 ピン)

表 2.28 P5n 端子機能制御レジスタ (P5nPFS) の比較

レジスタ	ビット	RX231(n = 0~5)	RX23W
P5nPFS	-	P5n 端子機能制御レジスタ	-

表 2.29 PAn 端子機能制御レジスタ (PAnPFS) の比較

レジスタ	ビット	RX231(n = 0~7)	RX23W
PAnPFS	-	PAn 端子機能制御レジスタ	-

表 2.30 PBn 端子機能制御レジスタ (PBnPFS) の比較

レジスタ	ビット	RX231(n = 0~7)	RX23W(n = 0, 1, 3, 5, 7)
PB0PFS	PSEL[4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : TIOCA3 01011b : RXD6/SMISO6/SSCL6 01101b : RSPCKA 11010b : SDHI_CMD	端子機能選択ビット b4 b0 00000b : Hi-Z 00011b : TIOCA3 01101b : RSPCKA 11010b : SDHI_CMD
PB1PFS	PSEL[4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0C 00010b : MTIOC4C 00011b : TIOCB3 00101b : TMCIO 01011b : TXD6/SMOSI6/SSDA6 10000b : CMPOB1 11010b : SDHI_CLK	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0C 00010b : MTIOC4C 00011b : TIOCB3 00101b : TMCIO 11010b : SDHI_CLK
PB2PFS	-	PB2 端子機能制御レジスタ	-
PB3PFS	PSEL[4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTIOC4A 00011b : TIOCD3 00100b : TCLKD 00101b : TMO0 00111b : POE3# 01011b : SCK6 11010b : SDHI_WP	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTIOC4A 00011b : TIOCD3 00100b : TCLKD 00101b : TMO0 00111b : POE3# 11010b : SDHI_WP
PB4PFS	-	PB4 端子機能制御レジスタ	-
PB5PFS	PSEL[4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2A 00010b : MTIOC1B 00011b : TIOCB4 00101b : TMRI1 00111b : POE1# 01010b : SCK9 10001b : USB0_VBUS 11010b : SDHI_CD	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2A 00010b : MTIOC1B 00011b : TIOCB4 00101b : TMRI1 00111b : POE1# 10001b : USB0_VBUS 11010b : SDHI_CD
PB6PFS	-	PB6 端子機能制御レジスタ	-

レジスタ	ビット	RX231(n = 0~7)	RX23W(n = 0, 1, 3, 5, 7)
PB7PFS	PSEL[4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00011b : TIOCB5 01010b : TXD9/SMOSI9/SSDA9 11010b : SDHI_D2	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00011b : TIOCB5 11010b : SDHI_D2

表 2.31 PCn 端子機能制御レジスタ(PCnPFS)の比較

レジスタ	ビット	RX231(n = 0~7)	RX23W(n = 0, 2~7)
PC1PFS	-	PC1 端子機能制御レジスタ	-
PC5PFS	PSEL[4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00010b : MTCLKD 00101b : TMRI2 01010b : SCK8 01101b : RSPCKA 11001b : TS23	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00010b : MTCLKD 00101b : TMRI2 01010b : SCK8 01101b : RSPCKA 10001b : USB0_ID 11001b : TS23
PC6PFS	PSEL[4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKA 00101b : TMCi2 01010b : RXD8/SMISO8/SSCL8 01101b : MOSIA 11001b : TS22	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKA 00101b : TMCi2 01010b : RXD8/SMISO8/SSCL8 01101b : MOSIA 10001b : USB0_EXICEN 11001b : TS22

表 2.32 PDn 端子機能制御レジスタ(PDnPFS)の比較

レジスタ	ビット	RX231(n = 0~7)	RX23W(n = 3)
PD0PFS	-	PD0 端子機能制御レジスタ	-
PD1PFS	-	PD1 端子機能制御レジスタ	-
PD2PFS	-	PD2 端子機能制御レジスタ	-
PD4PFS	-	PD4 端子機能制御レジスタ	-
PD5PFS	-	PD5 端子機能制御レジスタ	-
PD6PFS	-	PD6 端子機能制御レジスタ	-
PD7PFS	-	PD7 端子機能制御レジスタ	-
PDnPFS	ISEL	割り込み入力機能選択ビット	-
	ASEL	アナログ機能選択ビット	-

表 2.33 PEn 端子機能制御レジスタ(PEnPFS)の比較

レジスタ	ビット	RX231(n = 0~7)	RX23W(n = 0~4)
PE5PFS	-	PE5 端子機能制御レジスタ	-
PE6PFS	-	PE6 端子機能制御レジスタ	-
PE7PFS	-	PE7 端子機能制御レジスタ	-
PEnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2: IRQ7 (100/64/48 ピン) PE5: IRQ5 (100/64 ピン) PE6: IRQ6 (100 ピン) PE7: IRQ7 (100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2: IRQ7 (85/83/56 ピン)
	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN016 (100/64 ピン) PE1 : AN017、CMPB0 (100/64/48 ピン) PE2 : AN018、CVREFB0 (100/64/48 ピン) PE3 : AN019 (100/64/48 ピン) PE4 : AN020 (100/64/48 ピン) PE5 : AN021 (100/64 ピン) PE6 : AN022 (100 ピン) PE7 : AN023 (100 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN016 (85/83 ピン) PE1 : AN017 (85/83 ピン) PE2 : AN018 (85/83/56 ピン) PE3 : AN019 (85/83/56 ピン) PE4 : AN020 (85/83/56 ピン)

表 2.34 PHn 端子機能制御レジスタ(PHnPFS)の比較

レジスタ	ビット	RX231(n = 0~3)	RX23W
PHnPFS	-	PHn 端子機能制御レジスタ RX230 グループにのみ搭載しています	-

表 2.35 PJn 端子機能制御レジスタ(PJnPFS)の比較

レジスタ	ビット	RX231(n = 3)	RX23W(n = 3)
PJ3PFS	PSEL[4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3C 01011b : CTS6#/RTS6#/SS6#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3C

表 2.36 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット名	RX231(MPC)	RX23W(MPC)
PFCSE	-	CS 出力許可レジスタ	-
PFAOE0	-	アドレス出力許可レジスタ 0	-
PFAOE1	-	アドレス出力許可レジスタ 1	-
PFBCR0	-	外部バス制御レジスタ 0	-
PFBCR1	-	外部バス制御レジスタ 1	-

2.13 マルチファンクションタイマパルスユニット 2

表 2.37 にマルチファンクションタイマパルスユニット 2 の概要比較を、表 2.38 にマルチファンクションタイマパルスユニット 2 のレジスタ比較を示します。

表 2.37 マルチファンクションタイマパルスユニット 2 の概要比較

項目	RX231(MTU2a)	RX23W(MTU2a)
パルス入出力	最大 16 本	最大 15 本
パルス入力	3 本	-
カウントクロック	チャンネルごとに 8 または 7 種類 (MTU5 は 4 種類)	チャンネルごとに 8 または 7 種類
設定可能動作	【MTU0～MTU4】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定機能) - カウンタクリア動作 - 複数のタイマカウンタ(TCNT)への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 12 相の PWM 出力	【MTU0～MTU4】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定機能) - カウンタクリア動作 - 複数のタイマカウンタ(TCNT)への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 11 相の PWM 出力
	【MTU0, MTU3, MTU4】 - バッファ動作を設定可能 - 相補 PWM、リセット同期 PWM を用いた AC 同期モータ(ブラシレス DC モータ)駆動モードが設定可能で、2 種類(チョッピング、レベル)の波形出力が選択可能	【MTU0, MTU3, MTU4】 - バッファ動作を設定可能 - 相補 PWM、リセット同期 PWM を用いた AC 同期モータ(ブラシレス DC モータ)駆動モードが設定可能で、2 種類(チョッピング、レベル)の波形出力が選択可能
	【MTU1, MTU2】 - 独立に位相計数モードを設定可能 - カスケード接続動作	【MTU1, MTU2】 - 独立に位相計数モードを設定可能 - カスケード接続動作
	【MTU3, MTU4】 連動動作による相補 PWM、リセット PWM3 相のポジ、ネガ計 6 相の出力が可能	【MTU3, MTU4】 連動動作による相補 PWM、リセット同期 PWM3 相のポジ、ネガ計 6 相の出力が可能
	【MTU5】 デッドタイム補償用カウンタ機能 インプットキャプチャ機能 (ノイズフィルタ設定可能) カウンタクリア動作	-
相補 PWM モード	- カウンタの山、谷での割り込み - A/D コンバータの変換スタートトリガを間引き機能	- カウンタの山、谷での割り込み - A/D コンバータの変換スタートトリガを間引き機能
割り込み要因	28 種類	25 種類
バッファ動作	レジスタデータの自動転送	レジスタデータの自動転送
トリガ生成	A/D コンバータの変換スタートトリガを生成可能	A/D コンバータの変換スタートトリガを生成可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.38 マルチファンクションタイマパルスユニット 2 のレジスタ比較

レジスタ	ビット	RX231(MTU2a)	RX23W(MTU2a)
TCNTCMPCLR	-	タイマコンペアマッチ クリアレジスタ	-

2.14 ポートアウトプットイネーブル 2

表 2.39 にポートアウトプットイネーブル 2 の概要比較を、表 2.40 にポートアウトプットイネーブル 2 のレジスタ比較を示します。

表 2.39 ポートアウトプットイネーブル 2 の概要比較

項目	RX231(POE2a)	RX23W(POE2a)
入力レベル検出による ハイインピーダンス制御	- POE0#~POE3#、POE8#の各入力端子に立ち下がりエッジ、PCLK/8 クロックごとに 16 回、PCLK/16 クロックごとに 16 回、PCLK/128 クロックごとに 16 回の Low サンプリングが設定可能 - POE0#~POE3#端子の立ち下がりエッジまたは Low サンプリングによって、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能 - POE8#端子の立ち下がりエッジまたは Low サンプリングによって、MTU0 出力端子をハイインピーダンスに設定可能	- POE0#、POE1#、POE3#、POE8#の各入力端子に立ち下がりエッジ、PCLK/8 クロックごとに 16 回、PCLK/16 クロックごとに 16 回、PCLK/128 クロックごとに 16 回の Low サンプリングが設定可能 - POE0#~POE3#端子の立ち下がりエッジまたは Low サンプリングによって、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能 - POE8#端子の立ち下がりエッジまたは Low サンプリングによって、MTU0 出力端子をハイインピーダンスに設定可能
出力レベル比較による ハイインピーダンス制御	MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1PCLK クロック以上続いた場合、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能	MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1PCLK クロック以上続いた場合、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能
発振停止検出による ハイインピーダンス制御	クロック発生回路が発振停止した場合、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能	クロック発生回路が発振停止した場合、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能
ソフトウェア(レジスタ) によるハイインピーダンス 制御	POE のレジスタ書き込みをすることで、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能	POE のレジスタ書き込みをすることで、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能
イベント信号による ハイインピーダンス制御	イベントリンクコントローラ(ELC)からのイベント信号により、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能	イベントリンクコントローラ(ELC)からのイベント信号により、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能
割り込み	POE0#~POE3#、POE8#の入力レベル検出結果または MTU 相補 PWM 出力端子の出力レベルの比較結果により、それぞれの割り込みを発生	POE0#、POE1#、POE3#、POE8#の入力レベル検出結果または MTU 相補 PWM 出力端子の出力レベルの比較結果により、それぞれの割り込みを発生

表 2.40 ポートアウトプットイネーブル 2 のレジスタ比較

レジスタ	ビット	RX231(POE2a)	RX23W(POE2a)
ICSR1	POE2M[1:0]	POE2 モード選択ビット	-
	POE2F	POE2 フラグ	-
ICSR2	POE8E	POE8 ハイインピーダンス許可ビット 0 : MTIOC0A、MTIOC0B、MTIOC0C、 MTIOC0D 端子をハイインピーダンスにしない 1 : MTIOC0A、MTIOC0B、MTIOC0C、 MTIOC0D 端子をハイインピーダンスにする	POE8 ハイインピーダンス許可ビット 0 : MTIOC0A、MTIOC0B、MTIOC0C 端子をハイインピーダンスにしない 1 : MTIOC0A、MTIOC0B、MTIOC0C 端子をハイインピーダンスにする
POECR1	PE3ZE	MTIOC0D ハイインピーダンス許可ビット	-
ICSR3	OSTSTE	OSTST ハイインピーダンス許可ビット 0 : MTIOC0A、MTIOC0B、MTIOC0C、 MTIOC0D、MTIOC3B、 MTIOC3D、MTIOC4A、 MTIOC4B、MTIOC4C、MTIOC4D 端子をハイインピーダンスにしない 1 : MTIOC0A、MTIOC0B、MTIOC0C、 MTIOC0D、MTIOC3B、 MTIOC3D、MTIOC4A、 MTIOC4B、MTIOC4C、MTIOC4D 端子をハイインピーダンスにする	OSTST ハイインピーダンス許可ビット 0 : MTIOC0A、MTIOC0B、MTIOC0C、 MTIOC3B、MTIOC3D、 MTIOC4A、MTIOC4B、 MTIOC4C、MTIOC4D 端子をハイ インピーダンスにしない 1 : MTIOC0A、MTIOC0B、MTIOC0C、 MTIOC3B、MTIOC3D、 MTIOC4A、MTIOC4B、 MTIOC4C、MTIOC4D 端子をハイ インピーダンスにする

2.15 16 ビットタイマパルスユニット

表 2.41 に 16 ビットタイマパルスユニットの概要比較を、表 2.42 に 16 ビットタイマパルスユニットのレジスタ比較を示します。

表 2.41 16 ビットタイマパルスユニットの概要比較

項目	RX231(TPUa)	RX23W(TPUa)
パルス入出力	最大 16 本	最大 10 本
カウントクロック	各チャネルに 7 種類または 8 種類	各チャネルに 7 種類または 8 種類
設定可能動作	- コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ(TCNT)への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 15 相の PWM 出力 - カスケード接続動作	- コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ(TCNT)への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 9 相の PWM 出力 - カスケード接続動作
バッファ動作	- チャネル 0,3 - レジスタデータの自動転送	- チャネル 0,3 - レジスタデータの自動転送
位相係数モード	チャネル 1,2,4,5	チャネル 1,2,4,5
割り込み要因	26 種類	26 種類
トリガ生成	A/D コンバータの変換開始トリガを生成可能	A/D コンバータの変換開始トリガを生成可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.42 16 ビットタイマパルスユニットのレジスタ比較

レジスタ	ビット	RX231(TPUa)	RX23W(TPUa)
TMDR	ICSELB	TGRB インพุットキャプチャ入力選択ビット 0 : インพุットキャプチャ入力元は TIOCBn 端子 1 : インพุットキャプチャ入力元は TIOCA_n 端子 (n = 0~5)	TGRB インพุットキャプチャ入力選択ビット 0 : インพุットキャプチャ入力元は TIOCBn 端子 1 : インพุットキャプチャ入力元は TIOCA_n 端子 (n = 3, 4) TIOCA_n 端子を持たない TPU0、TPU1、TPU2、TPU5 では予約ビットです。読むと“0”が読めます。書く場合、“0”としてください。
	ICSELD	TGRD インพุットキャプチャ入力選択ビット 0 : インพุットキャプチャ入力元は TIOCDn 端子 1 : インพุットキャプチャ入力元は TIOCCn 端子 (n = 0, 3) TGRC、TGRD レジスタを持たない TPU1、TPU2、TPU4、TPU5 では予約ビットです。読むと“0”が読めます。書く場合、“0”としてください。	TGRD インพุットキャプチャ入力選択ビット 0 : インพุットキャプチャ入力元は TIOCDn 端子 1 : インพุットキャプチャ入力元は TIOCCn 端子 (n = 3) TIOCCn、TIOCDn 端子を持たない TPU0、TPU1、TPU2、TPU4、TPU5 では予約ビットです。読むと“0”が読めます。書く場合、“0”としてください。
TIORH	IOA[3:0]	TGRA レジスタコントロールビット	TGRA レジスタコントロールビット TIOCA_n 端子を持たない TPU0、TPU1、TPU2、TPU5 では予約ビットです。読むと“0”が読めます。
NFCR	NFAEN	ノイズフィルタ許可 A ビット 0 : TIOCA_m のノイズフィルタは無効 1 : TIOCA_m のノイズフィルタは有効 (m = 0~5)	ノイズフィルタ許可 A ビット 0 : TIOCA_m のノイズフィルタは無効 1 : TIOCA_m のノイズフィルタは有効 (m = 3, 4) TPU0、TPU1、TPU2、TPU4、TPU5 では予約ビットです。読むと“0”が読めます。書き込みはできません。
	NFCEN	ノイズフィルタ許可 C ビット 0 : TIOCC_m のノイズフィルタは無効 1 : TIOCC_m のノイズフィルタは有効 (m = 0, 3) TPU1、TPU2、TPU4、TPU5 では予約ビットです。読むと“0”が読めます。書き込みはできません。	ノイズフィルタ許可 C ビット 0 : TIOCC_m のノイズフィルタは無効 1 : TIOCC_m のノイズフィルタは有効 (m = 3) TPU0、TPU1、TPU2、TPU5 では予約ビットです。読むと“0”が読めます。書き込みはできません。

レジスタ	ビット	RX231(TPUa)	RX23W(TPUa)
NFCR	NFDEN	ノイズフィルタ許可 D ビット 0 : TIOCDm のノイズフィルタは無効 1 : TIOCDm のノイズフィルタは有効 (m = 0, 3) TPU1、TPU2、TPU4、TPU5 では予約ビットです。読むと “0” が読めます。書き込みはできません。	ノイズフィルタ許可 D ビット 0 : TIOCDm のノイズフィルタは無効 1 : TIOCDm のノイズフィルタは有効 (m = 3) TPU0、TPU1、TPU2、TPU5 では予約ビットです。読むと “0” が読めます。書き込みはできません。

2.16 8 ビットタイマ

表 2.43 に 8 ビットタイマのレジスタ比較を示します。

表 2.43 8 ビットタイマのレジスタ比較

レジスタ	ビット	RX231(TMR)	RX23W(TMR)
TCR	CCLR[1:0]	カウンタクリアビット b4 b3 00 : クリアを禁止 01 : コンペアマッチ A によりクリア 10 : コンペアマッチ B によりクリア 11 : 外部カウンタリセット信号によりク リア (TCCR.TMRIS ビットでエッジまたはレベ ルを選択)	カウンタクリアビット b4 b3 00 : クリアを禁止 01 : コンペアマッチ A によりクリア 10 : コンペアマッチ B によりクリア 11 : 外部カウンタリセット信号によりク リア (注 1) (TCCR.TMRIS ビットでエッジまたはレベ ルを選択)
TCCR	TMRIS	タイマリセット検出条件選択ビット	タイマリセット検出条件選択ビット TMR0 では予約ビットです。読むと “0” が 読めます。書く場合、“0” としてくださ い。

注 1. TMR0 では設定しないでください。

2.17 リアルタイムクロック

表 2.44 にリアルタイムクロックのレジスタ比較を示します。

表 2.44 リアルタイムクロックのレジスタ比較

レジスタ	ビット	RX231(RTCe)	RX23W(RTCe)
RTCCRn	-	時間キャプチャ制御レジスタ n (n = 0~2)	時間キャプチャ制御レジスタ n (n = 0, 1)
RSECCPn / BCNT0CPn	-	秒キャプチャレジスタ n / BCNT0 キャプチャレジスタ n (n = 0~2)	秒キャプチャレジスタ n / BCNT0 キャプチャレジスタ n (n = 0, 1)
RMINCPn / BCNT1CPn	-	分キャプチャレジスタ n / BCNT1 キャプチャレジスタ n (n = 0~2)	分キャプチャレジスタ n / BCNT1 キャプチャレジスタ n (n = 0, 1)
RHRCPn / BCNT2CPn	-	時キャプチャレジスタ n / BCNT2 キャプチャレジスタ n (n = 0~2)	時キャプチャレジスタ n / BCNT2 キャプチャレジスタ n (n = 0, 1)
RDAYCPn / BCNT3CPn	-	日キャプチャレジスタ n / BCNT3 キャプチャレジスタ n (n = 0~2)	日キャプチャレジスタ n / BCNT3 キャプチャレジスタ n (n = 0, 1)
RMONCPn	-	月キャプチャレジスタ n (n = 0~2)	月キャプチャレジスタ n (n = 0, 1)

2.18 USB2.0 ホスト/ファンクションモジュール

表 2.45 に USB2.0 ホスト/ファンクションモジュールのレジスタ比較を示します。

表 2.45 USB2.0 ホスト/ファンクションモジュールのレジスタ比較

レジスタ	ビット	RX231(USBd)	RX23W(USBc)
USBMC	VDCEN	USB レギュレータ ON/OFF 制御ビット	-

2.19 シリアルコミュニケーションインタフェース

表 2.46 にシリアルコミュニケーションインタフェースの概要比較を、表 2.47 に SCI チャンネル別仕様比較を示します。

表 2.46 シリアルコミュニケーションインタフェースの概要比較

項目		RX231(SCI _g , SCI _h)	RX23W(SCI _g , SCI _h)
チャンネル数		- SCI_g : 6 チャンネル - SCI_h : 1 チャンネル	- SCI_g : 3 チャンネル - SCI_h : 1 チャンネル
シリアル通信方式		- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		- 送信部:ダブルバッファ構成による連続送信が可能 - 受信部:ダブルバッファ構成による連続受信が可能	- 送信部:ダブルバッファ構成による連続送信が可能 - 受信部:ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
割り込み要因		送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I ² C モード用)	送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I ² C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への設定が可能	チャンネルごとにモジュールストップ状態への設定が可能
調歩同期式モード	データ長	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ / 奇数パリティ / パリティなし	偶数パリティ / 奇数パリティ / パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能
	スタートビットの検出	Low または立ち下がリエッジを選択可能	Low レベルまたは立ち下がリエッジを選択可能
	ブレーク検出	フレーミングエラー発生時、RXD _n 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXD _n 端子のレベルを直接読み出すことでブレークを検出可能
	クロックソース	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能(SCI5、SCI6、SCI12)	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能(SCI5、SCI12)
	倍速モード	ボーレートジェネレータ倍速モードを選択可能	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXD _n 端子入力経路にデジタルノイズフィルタを内蔵	RXD _n 端子入力経路にデジタルノイズフィルタを内蔵

項目		RX231(SCIg, SCIh)	RX23W(SCIg, SCIh)
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn 端子、RTSn 端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	受信時パリティエラーを検出するとエラーシグナルを自動送出	受信時パリティエラーを検出するとエラーシグナルを自動送出
		送信時エラーシグナルを受信するとデータを自動再送信	送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/ インバースコンベンションをサポート	ダイレクトコンベンション/ インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
拡張シリアルモード (SCI12 のみ対応)	Start Frame 送信	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり
	Start Frame 受信	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり
	入出力制御機能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
	ビットレートモジュレーション機能	内蔵ボーレートジェネレータの出力補正により誤差を低減可能	内蔵ボーレートジェネレータの出力補正により誤差を低減可能

項目	RX231(SCIg, SCIH)	RX23W(SCIg, SCIH)
イベントリンク機能 (SCI5 のみ対応)	- エラー(受信エラー・エラーシグナル検出)イベント出力 - 受信データフルイベント出力 - 送信データエンプティイベント出力 - 送信終了イベント出力	- エラー(受信エラー・エラーシグナル検出)イベント出力 - 受信データフルイベント出力 - 送信データエンプティイベント出力 - 送信終了イベント出力

表 2.47 SCI チャンネル別仕様比較

項目	RX231(SCIg, SCIH)	RX23W(SCIg, SCIH)
調歩同期式モード	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI8, SCI12
クロック同期式モード	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI8, SCI12
スマートカード インタフェースモード	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI8, SCI12
簡易 I ² C モード	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI8, SCI12
簡易 SPI モード	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI8, SCI12
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5, SCI6, SCI12	SCI5, SCI12
イベントリンク機能	SCI5	SCI5

表 2.48 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX231(SCIg, SCIH)	RX23W(SCIg, SCIH)
SCR	MPIE	マルチプロセッサインタラプトイネーブルビット (調歩同期式モードで、SMR.MP ビット=1 のとき有効) 0: 通常の受信動作 1: マルチプロセッサビットが“0”の受信データは読み飛ばし、SSR.ORER, FER の各ステータスフラグのセット(“1”)を禁止します。マルチプロセッサビットが“1”のデータを受信すると、MPIE ビットは自動的に“0”になり、通常の受信動作に戻ります	マルチプロセッサインタラプトイネーブルビット (調歩同期式モードで、SMR.MP ビット=1 のとき有効) 0: 通常の受信動作 1: マルチプロセッサビットが“0”の受信データは読み飛ばし、SSR.RDRF, ORER, FER の各ステータスフラグのセット(“1”)を禁止します。マルチプロセッサビットが“1”のデータを受信すると、MPIE ビットは自動的に“0”になり、通常の受信動作に戻ります

2.20 シリアルペリフェラルインタフェース

表 2.49 にシリアルペリフェラルインタフェースの概要比較を、表 2.50 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.49 シリアルペリフェラルインタフェースの概要比較

項目	RX231(RSPIa)	RX23W(RSPIa)
チャンネル数	1 チャンネル	1 チャンネル
RSPI 転送機能	• MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード:全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能	• MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード:全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能
データフォーマット	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット)	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット)
ビットレート	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能(RSPCK の最大周波数は PCLK の 8 分周) High 幅:PCLK の 4 サイクル、Low 幅:PCLK の 4 サイクル	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能(RSPCK の最大周波数は PCLK の 8 分周) High 幅:PCLK の 4 サイクル、Low 幅:PCLK の 4 サイクル
バッファ構成	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット
エラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出

項目	RX231(RSPIa)	RX23W(RSPIa)
SSL 制御機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK - SSL 極性変更機能	1 チャンネルあたり 3 本の SSL 端子 (SSLA0, SSLA1, SSLA3) - シングルマスタ設定時には、SSLA1、SSLA3 端子を出力 - マルチマスタ設定時：SSLA0 端子は入力、SSLA1、SSLA3 端子は出力または未使用 - スレーブ設定時：SSLA0 端子は入力、SSLA1、SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK - SSL 極性変更機能
マスタ転送時の制御方式	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能
割り込み要因	- 受信バッファフル割り込み - 送信バッファエンプティ割り込み - RSPI エラー割り込み(モードフォルト、オーバラン、パリティエラー) - RSPI アイドル割り込み(RSPI アイドル)	- 受信バッファフル割り込み - 送信バッファエンプティ割り込み - RSPI エラー割り込み(モードフォルト、オーバラン、パリティエラー) - RSPI アイドル割り込み(RSPI アイドル)
イベントリンク機能(出力)	以下のイベントをイベントリンクコントローラへ出力可能(RSPI0) - 受信バッファフルイベント信号 - 送信バッファエンプティイベント信号 - モードフォルト/オーバラン/パリティエラーのイベント信号 - RSPI アイドルイベント信号 - 送信完了イベント信号	以下のイベントをイベントリンクコントローラへ出力可能(RSPI0) - 受信バッファフルイベント信号 - 送信バッファエンプティイベント信号 - モードフォルト/オーバラン/パリティエラーのイベント信号 - RSPI アイドルイベント信号 - 送信完了イベント信号
その他の機能	- CMOS/オープンドレイン出力切り替え機能 - RSPI 初期化機能 - ループバックモード機能	- CMOS/オープンドレイン出力切り替え機能 - RSPI 初期化機能 - ループバックモード機能

項目	RX231(RSPIa)	RX23W(RSPIa)
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.50 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX231(RSPIa)	RX23W(RSPIa)
SSLP	SSL2P	SSL2 信号極性設定ビット	-
SPCMDm (m = 0~7)	SSLA[2:0]	SSL 信号アサート設定ビット b6 b4 0 0 0 : SSL0 0 0 1 : SSL1 0 1 0 : SSL2 0 1 1 : SSL3 1 x x : 設定しないでください	SSL 信号アサート設定ビット b6 b4 0 0 0 : SSL0 0 0 1 : SSL1 0 1 1 : SSL3 上記以外は設定しないでください

2.21 静電容量式タッチセンサ

表 2.51 に静電容量式タッチセンサの概要比較を、表 2.52 に静電容量式タッチセンサのレジスタ比較を示します。

表 2.51 静電容量式タッチセンサの概要比較

項目	RX231(CTSU)	RX23W(CTSU)
動作クロック	PCLK、PCLK/2 または PCLK/4	PCLK、PCLK/2 または PCLK/4
端子	TS00, TS01, TS02, TS03, TS04, TS05, TS06, TS07, TS08, TS09, TS12, TS13, TS15, TS16, TS17, TS18, TS19, TS20, TS22, TS23, TS27, TS30, TS33, TS35 : 静電容量計測端子(24 チャンネル)	TS2, TS3, TS4, TS7, TS8, TS12, TS13, TS22, TS23, TS27, TS30, TS35 : 静電容量計測端子(12 チャンネル)
	TSCAP : LPF (Low-pass filter)接続用端子	TSCAP : LPF (Low-pass filter)接続用端子
計測モード	自己容量シングルスキャンモード : 自己容量方式による任意の 1 チャンネルの静電容量を計測	自己容量シングルスキャンモード : 自己容量方式による任意の 1 チャンネルの静電容量を計測
	自己容量マルチスキャンモード : 自己容量方式による任意の複数チャンネルの静電容量を連続して計測	自己容量マルチスキャンモード : 自己容量方式による任意の複数チャンネルの静電容量を連続して計測
	相互容量フルスキャンモード : 相互容量による任意の複数チャンネルの静電容量を連続して計測	相互容量フルスキャンモード : 相互容量による任意の複数チャンネルの静電容量を連続して計測
ノイズ対策	同期系ノイズ対策、高域ノイズ対策	同期系ノイズ対策、高域ノイズ対策
計測開始条件	- ソフトウェアトリガ - 外部トリガ(イベントリンクコントローラ (ELC)からのイベント入力)	- ソフトウェアトリガ - 外部トリガ(イベントリンクコントローラ (ELC)からのイベント入力)

表 2.52 静電容量式タッチセンサのレジスタ比較

レジスタ	ビット	RX231(CTSU)	RX23W(CTSU)
CTSUMCH0	CTSUMCH0[5:0]	CTSU 計測チャンネル 0 ビット - 自己容量シングルスキャンモード b5 b0 000000 : TS0 000001 : TS1 000010 : TS2 000011 : TS3 000100 : TS4 000111 : TS7 001000 : TS8 001001 : TS9 001100 : TS12 001101 : TS13 001111 : TS15 : 010100 : TS20 010110 : TS22 010111 : TS23 011011 : TS27 011110 : TS30 100001 : TS33 100011 : TS35 上記以外 : 設定後の計測動作開始 (CTSUCR0.CTSUSTRT ビット = 1) は禁止 - 自己容量シングルスキャン以外の計測モード b5 b0 000000 : TS0 000001 : TS1 000010 : TS2 000011 : TS3 000100 : TS4 000111 : TS7 001000 : TS8	CTSU 計測チャンネル 0 ビット - 自己容量シングルスキャンモード b5 b0 000010 : TS2 000011 : TS3 000100 : TS4 000111 : TS7 001000 : TS8 001100 : TS12 001101 : TS13 010110 : TS22 010111 : TS23 011011 : TS27 011110 : TS30 100011 : TS35 上記以外 : 設定後の計測動作開始 (CTSUCR0.CTSUSTRT ビット = 1) は禁止 - 自己容量シングルスキャン以外の計測モード b5 b0 000010 : TS2 000011 : TS3 000100 : TS4 000111 : TS7 001000 : TS8
CTSUMCH0	CTSUMCH0[5:0]	001001 : TS9 001100 : TS12 001101 : TS13 001111 : TS15 : 010100 : TS20 010110 : TS22 010111 : TS23 011011 : TS27 011110 : TS30 100001 : TS33 100011 : TS35 111111 : 計測停止中	001100 : TS12 001101 : TS13 010110 : TS22 010111 : TS23 011011 : TS27 011110 : TS30 100011 : TS35 111111 : 計測停止中

レジスタ	ビット	RX231(CTSU)	RX23W(CTSU)
CTSUMCH1	CTSUMCH1[5:0]	CTSU 計測チャネル 1 ビット b5 b0 0 0 0 0 0 : TS0 0 0 0 0 1 : TS1 0 0 0 1 0 : TS2 0 0 0 1 1 : TS3 0 0 0 1 0 0 : TS4 0 0 0 1 1 1 : TS7 0 0 1 0 0 0 : TS8 0 0 1 0 0 1 : TS9 0 0 1 1 0 0 : TS12 0 0 1 1 0 1 : TS13 0 0 1 1 1 1 : TS15 : : 0 1 0 1 0 0 : TS20 0 1 0 1 1 0 : TS22 0 1 0 1 1 1 : TS23 0 1 1 0 1 1 : TS27 0 1 1 1 1 0 : TS30 1 0 0 0 0 1 : TS33 1 0 0 0 1 1 : TS35 1 1 1 1 1 1 : 計測停止中	CTSU 計測チャネル 1 ビット b5 b0 0 0 0 0 1 0 : TS2 0 0 0 0 1 1 : TS3 0 0 0 1 0 0 : TS4 0 0 0 1 1 1 : TS7 0 0 1 0 0 0 : TS8 0 0 1 1 0 0 : TS12 0 0 1 1 0 1 : TS13 0 1 0 1 1 0 : TS22 0 1 0 1 1 1 : TS23 0 1 1 0 1 1 : TS27 0 1 1 1 1 0 : TS30 1 0 0 0 1 1 : TS35 1 1 1 1 1 1 : 計測停止中
CTSUCHAC0	CTSUCHAC00	CTSU チャネル有効制御 00 ビット	—
	CTSUCHAC01	CTSU チャネル有効制御 01 ビット	—
	CTSUCHAC02	CTSU チャネル有効制御 02 ビット	CTSU チャネル 2 有効制御ビット
	CTSUCHAC03	CTSU チャネル有効制御 03 ビット	CTSU チャネル 3 有効制御ビット
	CTSUCHAC04	CTSU チャネル有効制御 04 ビット	CTSU チャネル 4 有効制御ビット
	CTSUCHAC05	CTSU チャネル有効制御 05 ビット	—
	CTSUCHAC06	CTSU チャネル有効制御 06 ビット	—
	CTSUCHAC07	CTSU チャネル有効制御 07 ビット	CTSU チャネル 7 有効制御ビット
CTSUCHAC1	CTSUCHAC10	CTSU チャネル有効制御 10 ビット	CTSU チャネル 8 有効制御ビット
	CTSUCHAC11	CTSU チャネル有効制御 11 ビット	—
	CTSUCHAC12	CTSU チャネル有効制御 12 ビット	—
	CTSUCHAC13	CTSU チャネル有効制御 13 ビット	—
	CTSUCHAC14	CTSU チャネル有効制御 14 ビット	CTSU チャネル 12 有効制御ビット
	CTSUCHAC15	CTSU チャネル有効制御 15 ビット	CTSU チャネル 13 有効制御ビット
	CTSUCHAC16	CTSU チャネル有効制御 16 ビット	—
	CTSUCHAC17	CTSU チャネル有効制御 17 ビット	—
CTSUCHAC2	CTSUCHAC20	CTSU チャネル有効制御 20 ビット	—
	CTSUCHAC21	CTSU チャネル有効制御 21 ビット	—
	CTSUCHAC22	CTSU チャネル有効制御 22 ビット	—
	CTSUCHAC23	CTSU チャネル有効制御 23 ビット	—
	CTSUCHAC24	CTSU チャネル有効制御 24 ビット	—
	CTSUCHAC25	CTSU チャネル有効制御 25 ビット	—
	CTSUCHAC26	CTSU チャネル有効制御 26 ビット	CTSU チャネル 22 有効制御ビット
	CTSUCHAC27	CTSU チャネル有効制御 27 ビット	CTSU チャネル 23 有効制御ビット
CTSUCHAC3	CTSUCHAC30	CTSU チャネル有効制御 30 ビット	—
	CTSUCHAC31	CTSU チャネル有効制御 31 ビット	—
	CTSUCHAC32	CTSU チャネル有効制御 32 ビット	—
	CTSUCHAC33	CTSU チャネル有効制御 33 ビット	CTSU チャネル 27 有効制御ビット
	CTSUCHAC34	CTSU チャネル有効制御 34 ビット	—

レジスタ	ビット	RX231(CTSU)	RX23W(CTSU)
	CTSUCHAC35	CTSU チャンネル有効制御 35 ビット	—
	CTSUCHAC36	CTSU チャンネル有効制御 36 ビット	CTSU チャンネル 30 有効制御ビット
	CTSUCHAC37	CTSU チャンネル有効制御 37 ビット	—
CTSUCHAC4	CTSUCHAC40	CTSU チャンネル有効制御 40 ビット	—
	CTSUCHAC41	CTSU チャンネル有効制御 41 ビット	—
	CTSUCHAC42	CTSU チャンネル有効制御 42 ビット	—
	CTSUCHAC43	CTSU チャンネル有効制御 43 ビット	CTSU チャンネル 35 有効制御ビット
CTSUCHTRC0	CTSUCHTRC00	CTSU チャンネル送受信制御 00 ビット	—
	CTSUCHTRC01	CTSU チャンネル送受信制御 01 ビット	—
	CTSUCHTRC02	CTSU チャンネル送受信制御 02 ビット	CTSU チャンネル 2 送受信制御ビット
	CTSUCHTRC03	CTSU チャンネル送受信制御 03 ビット	CTSU チャンネル 3 送受信制御ビット
	CTSUCHTRC04	CTSU チャンネル送受信制御 04 ビット	CTSU チャンネル 4 送受信制御ビット
	CTSUCHTRC05	CTSU チャンネル送受信制御 05 ビット	—
	CTSUCHTRC06	CTSU チャンネル送受信制御 06 ビット	—
	CTSUCHTRC07	CTSU チャンネル送受信制御 07 ビット	CTSU チャンネル 7 送受信制御ビット
CTSUCHTRC1	CTSUCHTRC10	CTSU チャンネル送受信制御 10 ビット	CTSU チャンネル 8 送受信制御ビット
	CTSUCHTRC11	CTSU チャンネル送受信制御 11 ビット	—
	CTSUCHTRC12	CTSU チャンネル送受信制御 12 ビット	—
	CTSUCHTRC13	CTSU チャンネル送受信制御 13 ビット	—
	CTSUCHTRC14	CTSU チャンネル送受信制御 14 ビット	CTSU チャンネル 12 送受信制御ビット
	CTSUCHTRC15	CTSU チャンネル送受信制御 15 ビット	CTSU チャンネル 13 送受信制御ビット
	CTSUCHTRC16	CTSU チャンネル送受信制御 16 ビット	—
	CTSUCHTRC17	CTSU チャンネル送受信制御 17 ビット	—
CTSUCHTRC2	CTSUCHTRC20	CTSU チャンネル送受信制御 20 ビット	—
	CTSUCHTRC21	CTSU チャンネル送受信制御 21 ビット	—
	CTSUCHTRC22	CTSU チャンネル送受信制御 22 ビット	—
	CTSUCHTRC23	CTSU チャンネル送受信制御 23 ビット	—
	CTSUCHTRC24	CTSU チャンネル送受信制御 24 ビット	—
	CTSUCHTRC25	CTSU チャンネル送受信制御 25 ビット	—
	CTSUCHTRC26	CTSU チャンネル送受信制御 26 ビット	CTSU チャンネル 22 送受信制御ビット
	CTSUCHTRC27	CTSU チャンネル送受信制御 27 ビット	CTSU チャンネル 23 送受信制御ビット
CTSUCHTRC3	CTSUCHTRC30	CTSU チャンネル送受信制御 30 ビット	—
	CTSUCHTRC31	CTSU チャンネル送受信制御 31 ビット	—
	CTSUCHTRC32	CTSU チャンネル送受信制御 32 ビット	—
	CTSUCHTRC33	CTSU チャンネル送受信制御 33 ビット	CTSU チャンネル 27 送受信制御ビット
	CTSUCHTRC34	CTSU チャンネル送受信制御 34 ビット	—
	CTSUCHTRC35	CTSU チャンネル送受信制御 35 ビット	—
	CTSUCHTRC36	CTSU チャンネル送受信制御 36 ビット	CTSU チャンネル 30 送受信制御ビット
	CTSUCHTRC37	CTSU チャンネル送受信制御 37 ビット	—
CTSUCHTRC4	CTSUCHTRC40	CTSU チャンネル送受信制御 40 ビット	—
	CTSUCHTRC41	CTSU チャンネル送受信制御 41 ビット	—
	CTSUCHTRC42	CTSU チャンネル送受信制御 42 ビット	—
	CTSUCHTRC43	CTSU チャンネル送受信制御 43 ビット	CTSU チャンネル 35 送受信制御ビット

2.22 12 ビット A/D コンバータ

表 2.53 に 12 ビット A/D コンバータの概要比較を、表 2.54 に 12 ビット A/D コンバータのレジスタ比較を示します。

表 2.53 12 ビット A/D コンバータの概要比較

項目	RX231(S12ADE)	RX23W(S12ADE)
ユニット数	1 ユニット	1 ユニット
入力チャンネル	24 チャンネル	14 チャンネル
拡張アナログ機能	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネル当たり 0.83 μ s (A/D 変換クロック ADCLK = 54MHz 動作時)	1 チャンネル当たり 0.83 μ s (A/D 変換クロック ADCLK = 54MHz 動作時)
A/D 変換クロック	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の分周比で設定可能 — PCLK : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の分周比で設定可能 — PCLK : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います
データレジスタ	- アナログ入力用 24 本、ダブルトリガモードでの A/D 変換データ二重化用 1 本 - 温度センサ用 1 本 - 内部基準電圧用 1 本 - 自己診断用 1 本 - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 12 ビット精度出力に対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット / 4 ビットで A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持	- アナログ入力用 14 本、ダブルトリガモードでの A/D 変換データ二重化用 1 本 - 温度センサ用 1 本 - 内部基準電圧用 1 本 - 自己診断用 1 本 - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 12 ビット精度出力に対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット / 4 ビットで A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持

項目	RX231(S12ADE)	RX23W(S12ADE)
動作モード	• シングルスキャンモード : — 任意に選択した最大 24 チャンネルのアナログ入力を 1 回のみ A/D 変換 — 温度センサ出力を 1 回のみ A/D 変換 — 内部基準電圧を 1 回のみ A/D 変換 • 連続スキャンモード : — 任意に選択した最大 24 チャンネルのアナログ入力を繰り返し A/D 変換 • グループスキャンモード : — 任意に選択した最大 24 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 — グループ A とグループ B は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 • グループスキャンモード (グループ A 優先制御選択時) — グループ B の A/D 変換動作中にグループ A のトリガ入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施 — グループ A の A/D 変換動作終了後、グループ B の A/D 変換動作を再実行(再スキャン)の設定が可能	• シングルスキャンモード : — 任意に選択した最大 14 チャンネルのアナログ入力を 1 回のみ A/D 変換 — 温度センサ出力を 1 回のみ A/D 変換 — 内部基準電圧を 1 回のみ A/D 変換 • 連続スキャンモード : — 任意に選択した最大 14 チャンネルのアナログ入力を繰り返し A/D 変換 • グループスキャンモード : — 任意に選択した最大 14 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 — グループ A とグループ B は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 • グループスキャンモード (グループ A 優先制御選択時) — グループ B の A/D 変換動作中にグループ A のトリガ入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施 — グループ A の A/D 変換動作終了後、グループ B の A/D 変換動作を再実行(再スキャン)の設定が可能
A/D 変換開始条件	• ソフトウェアトリガ • 同期トリガ • マルチファンクションタイマパルスユニット(MTU)、イベントリンクコントローラ(ELC)、16 ビットタイマパルスユニット(TPU)からのトリガ • 非同期トリガ • 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能	• ソフトウェアトリガ • 同期トリガ • マルチファンクションタイマパルスユニット(MTU)、イベントリンクコントローラ(ELC)、16 ビットタイマパルスユニット(TPU)からのトリガ • 非同期トリガ • 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能
機能	• サンプリングステート数可変機能 • 12 ビット A/D コンバータの自己診断機能 • A/D 変換値加算モードと平均モードが選択可能 • アナログ入力断線検出機能(ディスチャージ機能/プリチャージ機能) • ダブルトリガモード (A/D 変換データ 2 重化機能) • A/D データレジスタオートクリア機能 • コンペア機能 (ウィンドウ A、ウィンドウ B) • コンペア機能使用時のリングバッファ (16 本)	• サンプリングステート数可変機能 • 12 ビット A/D コンバータの自己診断機能 • A/D 変換値加算モードと平均モードが選択可能 • アナログ入力断線検出機能(ディスチャージ機能/プリチャージ機能) • ダブルトリガモード (A/D 変換データ 2 重化機能) • A/D データレジスタオートクリア機能 • コンペア機能 (ウィンドウ A、ウィンドウ B) • コンペア機能使用時のリングバッファ (16 本)

項目	RX231(S12ADE)	RX23W(S12ADE)
割り込み要因	- ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 - ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生 - グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生 - S12ADI0、GBADI 割り込みで DMA コントローラ(DMAC)、データ転送ファクタコントローラ(DTC)を起動可能	- ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 - ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生 - グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生 - S12ADI0、GBADI 割り込みで DMA コントローラ(DMAC)、データ転送ファクタコントローラ(DTC)を起動可能
イベントリンク機能	- グループスキャンモードでのグループ B のスキャン終了を除くスキャン終了時に ELC イベント発生 - グループスキャンモードでのグループ B のスキャン終了時に ELC イベント発生 - すべてのスキャン終了時に ELC イベント発生 - ELC からのトリガによりスキャン開始可能 - シングルスキャンモードでのウィンドウコンペア機能のイベント条件に応じて、ELC イベント発生	- グループスキャンモードでのグループ B のスキャン終了を除くスキャン終了時に ELC イベント発生 - グループスキャンモードでのグループ B のスキャン終了時に ELC イベント発生 - すべてのスキャン終了時に ELC イベント発生 - ELC からのトリガによりスキャン開始可能 - シングルスキャンモードでのウィンドウコンペア機能のイベント条件に応じて、ELC イベント発生
消費電力低減機能	モジュールストップ状態への設定可能	モジュールストップ状態への設定が可能

表 2.54 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX231(S12ADE)	RX23W(S12ADE)
ADDRy	-	A/D データレジスタ y (y = 0~7, 16~ 31)	A/D データレジスタ y (y = 0~7, 16~20, 27)
ADANSA1	ANSA1n	A/D 変換チャネル選択ビット (n = 00~ 15)	A/D 変換チャネル選択ビット (n = 00~04, 11)
ADANSB1	ANSB1n	A/D 変換チャネル選択ビット (n = 00~ 15)	A/D 変換チャネル選択ビット (n = 00~04, 11)
ADADS1	ADS1n	A/D 変換値加算/平均チャネル選択 ビット (n = 00~ 15)	A/D 変換値加算/平均チャネル選択 ビット (n = 00~04, 11)
ADCMPANSR1	CMPCHA1n	コンペアウィンドウ A チャネル選択ビット (n = 00~ 15)	コンペアウィンドウ A チャネル選択ビット (n = 00~04, 11)
ADCMPLR1	CMPLCHA1n	コンペアウィンドウ A コンペア条件選択ビット (n = 00~ 15)	コンペアウィンドウ A コンペア条件選択ビット (n = 00~04, 11)
ADCMPSR1	CMPSTCHA1n	コンペアウィンドウ A フラグ (n = 00~ 15)	コンペアウィンドウ A フラグ (n = 00~04, 11)
ADCMPBNSR	CMPCHB[5:0]	コンペアウィンドウ B チャネル選択ビット b5 b0 0 0 0 0 0 0 : AN000 0 0 0 0 0 1 : AN001 0 0 0 0 1 0 : AN002 : 0 0 0 1 1 0 : AN006 0 0 0 1 1 1 : AN007 0 1 0 0 0 0 : AN016 0 1 0 0 0 1 : AN017 : 0 1 0 1 0 0 : AN020 : 0 1 1 0 1 1 : AN027 0 1 1 1 0 0 : AN028 0 1 1 1 0 1 : AN029 0 1 1 1 1 0 : AN030 0 1 1 1 1 1 : AN031 1 0 0 0 0 0 : 温度センサ 1 0 0 0 0 1 : 内部基準電圧 上記以外は設定しないでください	コンペアウィンドウ B チャネル選択ビット b5 b0 0 0 0 0 0 0 : AN000 0 0 0 0 0 1 : AN001 0 0 0 0 1 0 : AN002 : 0 0 0 1 1 0 : AN006 0 0 0 1 1 1 : AN007 0 1 0 0 0 0 : AN016 0 1 0 0 0 1 : AN017 : 0 1 0 1 0 0 : AN020 : 0 1 1 0 1 1 : AN027 1 0 0 0 0 0 : 温度センサ 1 0 0 0 0 1 : 内部基準電圧 上記以外は設定しないでください

2.23 12 ビット D/A コンバータ

表 2.55 に 12 ビット D/A コンバータのレジスタ比較を示します。

表 2.55 12 ビット D/A コンバータのレジスタ比較

レジスタ	ビット	RX231(R12DAA)	RX23W(R12DAA)
DAVREFCR	REF[2:0]	D/A 基準電圧選択ビット b2 b0 0 0 0 : 非選択 0 0 1 : AVCC0/AVSS0 0 1 1 : 内部基準電圧/AVSS0 1 1 0 : VREFH/VREFL 上記以外は設定しないでください	D/A 基準電圧選択ビット b2 b0 0 0 0 : 非選択 0 0 1 : AVCC0/AVSS0 0 1 1 : 内部基準電圧/AVSS0 上記以外は設定しないでください

2.24 コンパレータ B

表 2.56 にコンパレータ B の概要比較を、表 2.57 にコンパレータ B のレジスタ比較を示します。

表 2.56 コンパレータ B の概要比較

項目	RX231(CMPBa)	RX23W(CMPBa)
チャンネル数	2 チャンネル×2 ユニット	2 チャンネル×1 ユニット
アナログ入力電圧	CMPBn 端子への入力電圧 (n = 0~3)	CMPBn 端子への入力電圧 (n = 2, 3)
リファレンス入力電圧	CVREFBn 端子への入力電圧(n = 0~3) または内部基準電圧	CVREFBn 端子への入力電圧(n = 2, 3) または内部基準電圧
比較結果	- CPBFLG.CPBnOUT フラグの読み出し(n = 0~3) - 比較結果を CMPOBn 端子へ出力可能 (n = 0~3)	- CPBFLG.CPBnOUT フラグの読み出し (n = 2, 3) - 比較結果を CMPOBn 端子へ出力可能 (n = 2, 3)
割り込み要求発生 タイミング	- コンパレータ B0 の比較結果が変化したとき - コンパレータ B1 の比較結果が変化したとき - コンパレータ B2 の比較結果が変化したとき - コンパレータ B3 の比較結果が変化したとき	- コンパレータ B2 の比較結果が変化したとき - コンパレータ B3 の比較結果が変化したとき
ELC へのイベント発生 タイミング	- コンパレータ B0 の比較結果が変化したとき - コンパレータ B0 または B1 の比較結果が変化したとき	-
選択機能	- デジタルフィルタ機能 デジタルフィルタの有無、 サンプリング周波数を選択可能 - ウィンドウ機能 ウィンドウ機能(低電位側リファレンス (VRFL) < CMPBn (n = 0~3) < 高電位側リファレンス (VRFH))の有効/無効選択可能 - リファレンス入力電圧 CVREFBn 端子入力/内部基準電圧(内部生成)を選択可能 (n = 0~3) - コンパレータ B 応答速度 高速モード/低速モードを選択可能	- デジタルフィルタ機能 デジタルフィルタの有無、 サンプリング周波数を選択可能 - ウィンドウ機能 ウィンドウ機能(VRFL < CMPBn (n = 2, 3) < VRFH)の有効/無効を選択可能 - リファレンス入力電圧 CVREFBn 端子入力/内部基準電圧(内部生成)を選択可能 (n = 2, 3) - コンパレータ B 応答速度 高速モード/低速モードを選択可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.57 コンパレータ B のレジスタ比較

レジスタ	ビット	RX231(CMPBa)	RX23W(CMPBa)
CPBCNT1	-	コンパレータ B 制御レジスタ 1	-
CPBCNT2	-	コンパレータ B 制御レジスタ 2	-
CPBFLG	-	コンパレータ B フラグレジスタ	-
CPBINT	-	コンパレータ B 割り込み制御レジスタ	-
CPBF	-	コンパレータ B フィルタ選択レジスタ	-
CPBMD	-	コンパレータ B モード選択レジスタ	-
CPBREF	-	コンパレータ B リファレンス入力電圧選択レジスタ	-
CPBOCR	-	コンパレータ B 出力制御レジスタ	-

2.25 RAM

表 2.58 に RAM の概要比較を示します。

表 2.58 RAM の概要比較

項目	RX231	RX23W
容量	64K バイト (0000 0000h~0000 FFFFh) 32K バイト (0000 0000h~0000 7FFFh)	64K バイト (0000 0000h~0000 FFFFh)
アクセス	- 読み出し/書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能	- 読み出し/書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

2.26 フラッシュメモリ

表 2.59 にフラッシュメモリの概要比較を示します。

表 2.59 フラッシュメモリの概要比較

項目	RX231	RX23W(FLASH)
メモリ容量	- ユーザ領域：最大 512K バイト - データ領域：8K バイト - エクストラ領域：スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納	- ユーザ領域：最大 512K バイト - データ領域：8K バイト - エクストラ領域：スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納
アドレス	- 容量が 512K バイトの場合 — FFF8 0000h~FFFF FFFFh - 容量が 384K バイトの場合 — FFFA 0000h~FFFF FFFFh - 容量が 256K バイトの場合 — FFFC 0000h~FFFF FFFFh - 容量が 128K バイトの場合 — FFFE 0000h~FFFF FFFFh	- 容量が 512K バイトの場合 — FFF8 0000h~FFFF FFFFh - 容量が 384K バイトの場合 — FFFA 0000h~FFFF FFFFh
ソフトウェアコマンド	- 以下のソフトウェアコマンドを実装 — プログラム、ブランクチェック、ブロックイレース、全ブロックイレース - エクストラ領域のプログラム用に以下のコマンドを実装 — スタートアップ領域情報プログラム、アクセスウィンドウ情報プログラム	- 以下のソフトウェアコマンドを実装 — プログラム、ブランクチェック、ブロックイレース、全ブロックイレース - エクストラ領域のプログラム用に以下のコマンドを実装 — スタートアップ領域情報プログラム、アクセスウィンドウ情報プログラム
イレース後の値	- ROM : FFh - E2 データフラッシュ : FFh	- ROM : FFh - E2 データフラッシュ : FFh
割り込み	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み (FRDYI)が発生	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み (FRDYI)が発生
オンボードプログラミング	- ブートモード(SCI インタフェース) — シリアルコミュニケーションインタフェースのチャネル 1 (SCI1)を調歩同期式モードで使用通信速度は自動調整 — ユーザ領域とデータ領域を書き換え可能 - ブートモード(FINE インタフェース) — FINE を使用 — ユーザ領域とデータ領域を書き換え可能 - ブートモード(USB インタフェース) — USB2.0 ファンクションモジュールのチャネル 0 (USB0)を使用 — ユーザ領域とデータ領域を書き換え可能 — セルフパワー、バスパワーいずれのモードでもフラッシュ書き換えが可能 — USB ケーブルだけを用いてパソコンと接続が可能 - セルフプログラミング(シングルチップモード) — ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能	- ブートモード(SCI インタフェース) — シリアルコミュニケーションインタフェースのチャネル 1 (SCI1)を調歩同期式モードで使用通信速度は自動調整 — ユーザ領域とデータ領域を書き換え可能 - ブートモード(FINE インタフェース) — FINE を使用 — ユーザ領域とデータ領域を書き換え可能 - ブートモード(USB インタフェース) — USB2.0 ファンクションモジュールのチャネル 0 (USB0)を使用 — ユーザ領域とデータ領域を書き換え可能 — セルフパワー、バスパワーいずれのモードでもフラッシュ書き換えが可能 — USB ケーブルだけを用いてパソコンと接続が可能 - セルフプログラミング(シングルチップモード) — ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能

項目	RX231	RX23W(FLASH)
オフボードプログラミング	本 MCU に対応したフラッシュプログラマ(シリアルプログラマ、 パラレルプログラマ)を使用して、ユーザ領域とデータ領域の書き換えが可能	本 MCU に対応したフラッシュプログラマを使用して、ユーザ領域とデータ領域の書き換えが可能
ID コードプロテクト	- ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能 - オンチップデバッグエミュレータ接続時、ID コードにより制御可能 パラレルプログラマ接続時、ROM コードにより制御可能	- ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能 - オンチップデバッグエミュレータ接続時、ID コードにより制御可能
スタートアッププログラム保護機能	ブロック 0~7 の書き換えを安全に行うための機能	ブロック 0~7 の書き換えを安全に行うための機能
エリアプロテクション	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能
バックグラウンドオペレーション(BGO)機能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能

2.27 パッケージ

表 2.60 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。

表 2.60 パッケージ

パッケージタイプ	RENESAS Code	
	RX231	RX23W
100 ピン TFLGA	○	×
100 ピン LFQFP	○	×
85 ピン BGA	×	○
83 ピン LGA	×	○
64 ピン WFLGA	○	×
64 ピン HWQFN	○	×
64 ピン LFQFP	○	×
56 ピン QFN	×	○
48 ピン HWQFN	○	×
48 ピン LFQFP	○	×

○ : パッケージあり(RENESAS Code は省略)、 × : パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

RX23W グループと RX231 グループでは、ピン数が同じパッケージはありませんが、各端子機能は一部を除いて互換性があり、移行し易い端子設計となっています。

3.1 100 ピンパッケージ(RX231 : TFLGA)/85 ピンパッケージ(RX23W : BGA)

表 3.1 に 100 ピンパッケージ(RX231 : TFLGA)/85 ピンパッケージ(RX23W : BGA)を示します。

表 3.1 100 ピンパッケージ(RX231 : TFLGA)/85 ピンパッケージ(RX23W : BGA)

100 ピン TFLGA	85 ピン BGA	RX231 (100 ピン TFLGA)	RX23W (85 ピン BGA)
A1	B9	P05/DA1	P05/DA1
A2	-	VREFH	-
A3	C7	P07/ADTRG0#	P07/ADTRG0#
A4	D10	VREFL0	VREFL0
A5	D9	P43/AN003	P43/AN003
A6	-	PD0/D0[A0/D0]/IRQ0/AN024	-
A7	-	PD4/D4[A4/D4]/POE3#/IRQ4/AN028	-
A8	G9	PE0/D8[A8/D8]/SCK12/AN016	PE0/SCK12/AN016
A9	J9	PE1/D9[A9/D9]/MTIOC4C/TXD12/ TXDX12/SIOX12/SMOSI12/ SSDA12/AN017/CMPB0	PE1/MTIOC4C/TXD12/TXDX12/ SIOX12/SMOSI12/SSDA12/AN017
A10	H9	PE2/D10[A10/D10]/MTIOC4A/ RXD12/RXDX12/SMISO12/SSCL12/ IRQ7/AN018/CVREFB0	PE2/MTIOC4A/RXD12/RXDX12/ SMISO12/SSCL12/IRQ7/AN018
B1	B8	P03/DA0	P03/DA0
B2	A10	AVSS0	AVSS0
B3	B10	AVCC0	AVCC0
B4	C9	P40/AN000	P40/AN000
B5	E10	P44/AN004	P44/AN004
B6	-	PD1/D1[A1/D1]/MTIOC4B/IRQ1/ AN025	-
B7	F9	PD3/D3[A3/D3]/POE8#/IRQ3/AN027	PD3/POE8#/AN027
B8	-	PD6/D6[A6/D6]/MTIC5V/POE1#/ IRQ6/AN030	-
B9	-	PD7/D7[A7/D7]/MTIC5U/POE0#/ IRQ7/AN031	-
B10	H8	PE3/D11[A11/D11]/MTIOC4B/ POE8#/CTS12#/RTS12#/SS12#/ AUDIO_MCLK/AN019/CLKOUT	PE3/MTIOC4B/POE8#/CTS12#/ RTS12#/SS12#/AUDIO_MCLK/ AN019/CLKOUT
C1	A9	VCL	VCL
C2	-	VREFL	-
C3	C6	PJ3/MTIOC3C/CTS6#/RTS6#/SS6#	PJ3/MTIOC3C
C4	C10	VREFH0	VREFH0
C5	D8	P42/AN002	P42/AN002
C6	F10	P47/AN007	CLKOUT_RF/P47/AN007
C7	-	PD2/D2[A2/D2]/MTIOC4D/IRQ2/ AN026	-
C8	-	PD5/D5[A5/D5]/MTIC5W/POE2#/ IRQ5/AN029	-
C9	-	PE5/D13[A13/D13]/MTIOC4C/ MTIOC2B/IRQ5/AN021/CMPOB0	-

100ピン TFLGA	85ピン BGA	RX231 (100ピン TFLGA)	RX23W (85ピン BGA)
C10	J8	PE4/D12[A12/D12]/MTIOC4D/ MTIOC1A/AN020/CMPA2/CLKOUT	PE4/MTIOC4D/MTIOC1A/AN020/ CLKOUT
D1	A8	XCIN	XCIN
D2	A7	XCOUT	XCOUT
D3	B7	MD/FINED	MD/FINED
D4	C5	VBATT	VBATT
D5	E9	P45/AN005	P45/AN005
D6	E8	P46/AN006	P46/AN006
D7	-	PE6/D14[A14/D14]/IRQ6/AN022	-
D8	-	PE7/D15[A15/D15]/IRQ7/AN023	-
D9	-	PA1/A1/MTIOC0B/MTCLKC/ TIOCB0/SCK5/SSLA2/SSISCK0	-
D10	-	PA0/A0/BC0#/MTIOC4A/TIOCA0/ SSLA1/CACREF	-
E1	A6	XTAL/P37	XTAL/P37
E2	A5	VSS	VSS
E3	B6	RES#	RES#
E4	-	P34/MTIOC0A/TMC13/POE2#/ SCK6/TS0/IRQ4	-
E5	C8	P41/AN001	P41/AN001
E6	-	PA2/A2/RXD5/SMISO5/SSCL5/ SSLA3/IRRXD5	-
E7	-	PA6/A6/MTIC5V/MTCLKB/TMC13/ POE2#/TIOCA2/CTS5#/RTS5#/ SS5#/MOSIA/SSIWS0	-
E8	-	PA4/A4/MTIC5U/MTCLKA/TMRI0/ TIOCA1/TXD5/SMOSI5/SSDA5/ SSLA0/SSITXD0/IRTXD5/IRQ5/ CVREFB1	-
E9	-	PA5/A5/TIOCB1/RSPCKA	-
E10	-	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/RXD5/SMISO5/ SSCL5/SSIRXD0/IRRXD5/IRQ6/ CMPB1	-
F1	A4	EXTAL/P36	EXTAL/P36
F2	A3	VCC	VCC
F3	B5	UPSEL/P35/NMI	UPSEL/P35/NMI
F4	-	P32/MTIOC0C/TMO3/TIOCC0/ RTCOUT/RTCIC2/TXD6/SMOSI6/ SSDA6/USB0_VBUSEN/IRQ2	-
F5	-	P12/TMC11/SCL/IRQ2	-
F6	H4	PB3/A11/MTIOC0A/MTIOC4A/ TMO0/POE3#/TIOCD3/TCLKD/ SCK6/SDHI_WP	PB3/MTIOC0A/MTIOC4A/TMO0/ POE3#/TIOCD3/TCLKD/SDHI_WP
F7	-	PB2/A10/TIOCC3/TCLKC/CTS6#/ RTS6#/SS6#	-
F8	J6	PB0/A8/TIOCA3/RXD6/SMISO6/ SSCL6/RSPCKA/SDHI_CMD	PB0/MTIC5W/TIOCA3/RSPCKA/ SDHI_CMD
F9	-	PA7/A7/TIOCB2/MISOA	-
F10	K5	VSS	VSS
G1	-	P33/MTIOC0D/TMRI3/POE3#/ TIOCD0/RXD6/SMISO6/SSCL6/ TS1/IRQ3	-
G2	B4	P31/MTIOC4D/TMC12/RTCIC1/ CTS1#/RTS1#/SS1#/SSISCK0/IRQ1	P31/MTIOC4D/TMC12/RTCIC1/ CTS1#/RTS1#/SS1#/SSISCK0/IRQ1
G3	A2	P30/MTIOC4B/TMRI3/POE8#/ RTCIC0/RXD1/SMISO1/SSCL1/ AUDIO_MCLK/IRQ0/CMPOB3	P30/MTIOC4B/TMRI3/POE8#/ RTCIC0/RXD1/SMISO1/SSCL1/ AUDIO_MCLK/IRQ0/CMPOB3

100 ピン TFLGA	85 ピン BGA	RX231 (100 ピン TFLGA)	RX23W (85 ピン BGA)
G4	B3	P27/ CS3# /MTIOC2B/TMC13/SCK1/ SSIWS0/TS2/CVREFB3	P27/MTIOC2B/TMC13/SCK1/ SSIWS0/TS2/CVREFB3
G5	-	BCLK/P53/TS17	-
G6	-	P52/RD#/TS18	-
G7	J4	PB5/ A13 /MTIOC2A/MTIOC1B/ TMR11/POE1#/TIOCB4/ SCK9 / USB0_VBUS/SDHI_CD	PB5/MTIOC2A/MTIOC1B/TMR11/ POE1#/TIOCB4/USB0_VBUS/ SDHI_CD
G8	-	PB4/A12/TIOCA4/CTS9# / RTS9# / SS9#	-
G9	J5	PB1/ A9 /MTIOC0C/MTIOC4C/ TMC10/TIOCB3/ TXD6 / SMOSI6 / SSDA6 /SDHI_CLK/IRQ4/ CMPOB1	PB1/MTIOC0C/MTIOC4C/TMC10/ TIOCB3/SDHI_CLK/IRQ4
G10	K4	VCC	VCC
H1	B2	P26/ CS2# /MTIOC2A/TMO1/TXD1/ SMOSI1/SSDA1/SSIRXD0/TS3/ CMPB3	P26/MTIOC2A/TMO1/TXD1/ SMOSI1/SSDA1/SSIRXD0/ USB0_VBUSEN /TS3/CMPB3
H2	A1	P25/ CS1# /MTIOC4C/MTCLKB/ TIOCA4/TS4/ADTRG0#	P25/MTIOC4C/MTCLKB/TIOCA4/ TS4/ADTRG0#
H3	C3	P16/MTIOC3C/MTIOC3D/TMO2/ TIOCB1/TCLKC/RTCOUT/TXD1/ SMOSI1/SSDA1/MOSIA/SCL/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/ TIOCB1/TCLKC/RTCOUT/TXD1/ SMOSI1/SSDA1/MOSIA/SCL/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#
H4	C2	P15/MTIOC0B/MTCLKB/TMC12/ TIOCB2/TCLKB/RXD1/SMISO1/ SSCL1/CRXD0/TS12/IRQ5/CMPB2	P15/MTIOC0B/MTCLKB/TMC12/ TIOCB2/TCLKB/RXD1/SMISO1/ SSCL1/CRXD0/TS12/IRQ5/CMPB2
H5	-	P55/WAIT# / MTIOC4D/TMO3 / CRXD0/TS15	-
H6	-	P54/ALE / MTIOC4B/TMC11/CTXD0 / TS16	-
H7	F1	UB/PC7/ A23/CS0# /MTIOC3A/ MTCLKB/TMO2/TXD8/SMOSI8/ SSDA8/MISOA/CACREF	UB/PC7/MTIOC3A/MTCLKB/TMO2/ TXD8/SMOSI8/SSDA8/MISOA/ CACREF
H8	F2	PC6/ A22/CS1# /MTIOC3C/MTCLKA/ TMC12/RXD8/SMISO8/SSCL8/ MOSIA/TS22	PC6/MTIOC3C/MTCLKA/TMC12/ RXD8/SMISO8/SSCL8/MOSIA/ USB0_EXICEN /TS22
H9	-	PB6/A14/MTIOC3D/TIOCA5/RXD9 / SMISO9/SSCL9/SDHI_D1	-
H10	J3	PB7/ A15 /MTIOC3B/TIOCB5/ TXD9 / SMOSI9/SSDA9 /SDHI_D2	PB7/MTIOC3B/TIOCB5/SDHI_D2
J1	-	P24/CS0# / MTIOC4A/MTCLKA / TMR11/TIOCB4/USB0_VBUSEN / TS5	-
J2	D3	P21/MTIOC1B/TMC10/TIOCA3/ RXD0/SMISO0/SSCL0 / USB0_EXICEN/SSIWS0/TS8	P21/MTIOC1B/TMC10/TIOCA3/ USB0_EXICEN/SSIWS0/TS8
J3	B1	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/TIOCB0/TCLKD/SCK1/ MISOA/SDA/SSITXD0/IRQ7/ CMPOB2	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/TIOCB0/TCLKD/SCK1/ MISOA/SDA/SSITXD0/IRQ7/ CMPOB2
J4	-	P13/MTIOC0B/TMO3/TIOCA5/SDA / IRQ3	-
J5	E2	VSS_USB	VSS_USB
J6	D2	VCC_USB	VCC_USB
J7	-	P50/WR0# / WR# / TS20	-

100 ピン TFLGA	85 ピン BGA	RX231 (100 ピン TFLGA)	RX23W (85 ピン BGA)
J8	G1	PC4/A20/CS3#/MTIOC3D/MTCLKC/ TMC11/POE0#/SCK5/CTS8#/ RTS8#/SS8#/SSLA0/SDHI_D1/ TSCAP	PC4/MTIOC3D/MTCLKC/TMC11/ POE0#/CTS8#/RTS8#/SS8#/SSLA0/ SCK5/SDHI_D1/TSCAP
J9	J1	PC0/A16/MTIOC3C/TCLKC/CTS5#/ RTS5#/SS5#/SSLA1/TS35	PC0/MTIOC3C/TCLKC/CTS5#/ RTS5#/SS5#/SSLA1/TS35
J10	-	PC1/A17/MTIOC3A/TCLKD/SCK5/ SSLA2/TS33	-
K1	-	P23/MTIOC3D/MTCLKD/TIOCD3/ CTS0#/RTS0#/SS0#/SSISCK0/TS6	-
K2	C4	P22/MTIOC3B/MTCLKC/TMO0/ TIOCC3/SCK0/USB0_OVRCURB/ AUDIO_MCLK/TS7	P22/MTIOC3B/MTCLKC/TMO0/ TIOCC3/USB0_OVRCURB/ AUDIO_MCLK/TS7
K3	-	P20/MTIOC1A/TMRI0/TIOCB3/ TXD0/SMOSI0/SSDA0/USB0_ID/ SSIRXD0/TS9	-
K4	C1	P14/MTIOC3A/MTCLKA/TMRI2/ TIOCB5/TCLKA/CTS1#/RTS1#/ SS1#/CTXD0/USB0_OVRCURA/ TS13/IRQ4/CVREFB2	P14/MTIOC3A/MTCLKA/TMRI2/ TIOCB5/TCLKA/CTS1#/RTS1#/ SS1#/CTXD0/USB0_OVRCURA/ TS13/IRQ4/CVREFB2
K5	D1	USB0_DM	USB0_DM
K6	E1	USB0_DP	USB0_DP
K7	-	P51/WR1#/BC1#/WAIT#/TS19	-
K8	G2	PC5/A21/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/SCK8/RSPCKA/ TS23	PC5/MTIOC3B/MTCLKD/TMRI2/ SCK8/RSPCKA/USB0_ID/TS23
K9	H1	PC3/A19/MTIOC4D/TCLKB/TXD5/ SMOSI5/SSDA5/IRTXD5/SDHI_D0/ TS27	PC3/MTIOC4D/TCLKB/TXD5/ SMOSI5/SSDA5/IRTXD5/SDHI_D0/ TS27
K10	H2	PC2/A18/MTIOC4B/TCLKA/RXD5/ SMISO5/SSCL5/SSLA3/IRRXD5/ SDHI_D3/TS30	PC2/MTIOC4B/TCLKA/RXD5/ SMISO5/SSCL5/SSLA3/IRRXD5/ SDHI_D3/TS30
-	D4	-	VSS_RF
-	E3	-	VSS_RF
-	F3	-	VSS_RF
-	F8	-	VSS_RF
-	G3	-	VSS_RF
-	G8	-	VSS_RF
-	G10	-	DCLIN_A
-	H3	-	VSS_RF
-	H5	-	VSS_RF
-	H6	-	VSS_RF
-	H7	-	VSS_RF
-	H10	-	DCLIN_D
-	J2	-	VSS_RF
-	J7	-	VSS_RF
-	J10	-	VCC_RF
-	K1	-	VSS_RF
-	K2	-	ANT
-	K3	-	VSS_RF
-	K6	-	XTAL2_RF
-	K7	-	XTAL1_RF
-	K8	-	AVCC_RF
-	K9	-	DCLOUT
-	K10	-	VSS_RF

3.2 64 ピンパッケージ(RX231 : HWQFN)/56 ピンパッケージ(RX23W : QFN)

表 3.2 に 64 ピンパッケージ(RX231 : HWQFN)/56 ピンパッケージ(RX23W : QFN)を示します。

表 3.2 64 ピンパッケージ(RX231 : HWQFN)/56 ピンパッケージ(RX23W : QFN)

64 ピン HWQFN	56 ピン QFN	RX231 (64 ピン HWQFN)	RX23W (56 ピン QFN)
1	-	P03/DA0	-
2	1	VCL	VCL
3	2	MD/FINED	MD/FINED
4	3	XCIN	XCIN
5	4	XCOUT	XCOUT
6	5	RES#	RES#
7	6	XTAL/P37	XTAL/P37
8	7	VSS	VSS
9	8	EXTAL/P36	EXTAL/P36
10	9	VCC	VCC
11	10	UPSEL/P35/NMI	UPSEL/P35/NMI
12	-	VBATT	-
13	11	P31/MTIOC4D/TMCI2/RTCIC1/ CTS1#/RTS1#/SS1#/SSISCK0/IRQ1	P31/MTIOC4D/TMCI2/RTCIC1/ CTS1#/RTS1#/SS1#/SSISCK0/IRQ1
14	12	P30/MTIOC4B/TMRI3/POE8#/ RTCIC0/RXD1/SMISO1/SSCL1/ AUDIO_MCLK/IRQ0/CMPOB3	P30/MTIOC4B/TMRI3/POE8#/ RTCIC0/RXD1/SMISO1/SSCL1/ AUDIO_MCLK/IRQ0/CMPOB3
15	13	P27/MTIOC2B/TMCI3/SCK1/ SSIWS0/TS2/CVREFB3	P27/MTIOC2B/TMCI3/SCK1/ SSIWS0/TS2/CVREFB3
16	14	P26/MTIOC2A/TMO1/TXD1/ SMOSI1/SSDA1/USB0_VBUSEN/ SSIRXD0/TS3/CMPB3	P26/MTIOC2A/TMO1/TXD1/ SMOSI1/SSDA1/SSIRXD0/ USB0_VBUSEN/TS3/CMPB3
17	15	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/TIOCB0/TCLKD/SCK1/ MISOA/SDA/SSITXD0/IRQ7/ CMPOB2	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/TIOCB0/TCLKD/SCK1/ MISOA/SDA/SSITXD0/IRQ7/ CMPOB2
18	16	P16/MTIOC3C/MTIOC3D/TMO2/ TIOCB1/TCLKC/RTCOU/TXD1/ SMOSI1/SSDA1/MOSIA/SCL/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/ TIOCB1/TCLKC/RTCOU/TXD1/ SMOSI1/SSDA1/MOSIA/SCL/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#
19	17	P15/MTIOC0B/MTCLKB/TMCI2/ TIOCB2/TCLKB/RXD1/SMISO1/ SSCL1/CRXD0/TS12/IRQ5/CMPB2	P15/MTIOC0B/MTCLKB/TMCI2/ TIOCB2/TCLKB/RXD1/SMISO1/ SSCL1/CRXD0/TS12/IRQ5/CMPB2
20	18	P14/MTIOC3A/MTCLKA/TMRI2/ TIOCB5/TCLKA/CTS1#/RTS1#/ SS1#/CTXD0/USB0_OVRCURA/ TS13/IRQ4/CVREFB2	P14/MTIOC3A/MTCLKA/TMRI2/ TIOCB5/TCLKA/CTS1#/RTS1#/ SS1#/CTXD0/USB0_OVRCURA/ TS13/IRQ4/CVREFB2
21	19	VCC_USB	VCC_USB
22	20	USB0_DM	USB0_DM
23	21	USB0_DP	USB0_DP
24	22	VSS_USB	VSS_USB
25	-	P55/MTIOC4D/TMO3/CRXD0/TS15	-
26	-	P54/MTIOC4B/TMCI1/CTXD0/TS16	-
27	23	UB/PC7/MTIOC3A/MTCLKB/TMO2/ TXD8/SMOSI8/SSDA8/MISOA/ CACREF	UB/PC7/MTIOC3A/MTCLKB/TMO2/ TXD8/SMOSI8/SSDA8/MISOA/ CACREF
28	24	PC6/MTIOC3C/MTCLKA/TMCI2/ RXD8/SMISO8/SSCL8/MOSIA/ USB0_EXICEN/TS22	PC6/MTIOC3C/MTCLKA/TMCI2/ RXD8/SMISO8/SSCL8/MOSIA/ USB0_EXICEN/TS22

64 ピン HWQFN	56 ピン QFN	RX231 (64 ピン HWQFN)	RX23W (56 ピン QFN)
29	25	PC5/MTIOC3B/MTCLKD/TMRI2/ SCK8/RSPCKA/USB0_ID/TS23	PC5/MTIOC3B/MTCLKD/TMRI2/ SCK8/RSPCKA/USB0_ID/TS23
30	26	PC4/MTIOC3D/MTCLKC/TMC11/ POE0#/SCK5/CTS8#/RTS8#/SS8#/ SSLA0/SDHI_D1/TSCAP	PC4/MTIOC3D/MTCLKC/TMC11/ POE0#/CTS8#/RTS8#/SS8#/SSLA0/ SCK5/TSCAP
31	27	PC3/MTIOC4D/TCLKB/TXD5/ SMOSI5/SSDA5/IRTXD5/SDHI_D0/ TS27	PC3/MTIOC4D/TCLKB/TXD5/ SMOSI5/SSDA5/IRTXD5/TS27
32	29	PC2/MTIOC4B/TCLKA/RXD5/ SMISO5/SSCL5/SSLA3/IRRXD5/ SDHI_D3/TS30	PC2/MTIOC4B/TCLKA/RXD5/ SMISO5/SSCL5/SSLA3/IRRXD5/ TS30
33	31	PB7/PC1/MTIOC3B/TIOCB5/TXD9/ SMOSI9/SSDA9/SDHI_D2	PB7/MTIOC3B/TIOCB5
34	-	PB6/PC0/MTIOC3D/TIOCA5/RXD9/ SMISO9/SSCL9/SDHI_D1	-
35	-	PB5/MTIOC2A/MTIOC1B/TMRI1/ POE1#/TIOCB4/SCK9/ USB0_VBUS/SDHI_CD	-
36	-	PB3/MTIOC0A/MTIOC4A/TMO0/ POE3#/TIOCD3/TCLKD/SCK6/ SDHI_WP	-
37	33	PB1/MTIOC0C/MTIOC4C/TMCIO/ TIOCB3/TXD6/SMOSI6/SSDA6/ SDHI_CLK/IRQ4/CMPOB1	PB1/MTIOC0C/MTIOC4C/TMCIO/ TIOCB3/IRQ4
38	34	VCC	VCC
39	35	PB0/MTIC5W/TIOCA3/RXD6/ SMISO6/SSCL6/RSPCKA/ SDHI_CMD	PB0/TIOCA3/RSPCKA
40	36	VSS	VSS
41	30	PA6/MTIC5V/MTCLKB/TMC13/ POE2#/TIOCA2/CTS5#/RTS5#/ SS5#/MOSIA/SSIWS0	PC0/MTIOC3C/TCLKC/CTS5#/ RTS5#/SS5#/SSLA1/TS35
42	-	PA4/MTIC5U/MTCLKA/TMRI0/ TIOCA1/TXD5/SMOSI5/SSDA5/ SSLA0/SSITXD0/IRTXD5/IRQ5/ CVREFB1	-
43	-	PA3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/RXD5/SMISO5/SSCL5/ SSIRXD0/IRRXD5/IRQ6/CMPB1	-
44	-	PA1/MTIOC0B/MTCLKC/TIOCB0/ SCK5/SSLA2/SSISCK0	-
45	-	PA0/MTIOC4A/TIOCA0/SSLA1/ CACREF	-
46	-	PE5/MTIOC4C/MTIOC2B/IRQ5/ AN021/CMPOB0	-
47	41	PE4/MTIOC4D/MTIOC1A/AN020/ CMPA2/CLKOUT	PE4/MTIOC4D/MTIOC1A/AN020/ CLKOUT
48	42	PE3/MTIOC4B/POE8#/CTS12#/ RTS12#/SS12#/AUDIO_MCLK/ AN019/CLKOUT	PE3/MTIOC4B/POE8#/ AUDIO_MCLK/AN019/CLKOUT
49	43	PE2/MTIOC4A/RXD12/RDX12/ SMISO12/SSCL12/IRQ7/AN018/ CVREFB0	PE2/MTIOC4A/IRQ7/AN018
50	-	PE1/MTIOC4C/TXD12/TDX12/ SIOX12/SMOSI12/SSDA12/AN017/ CMPB0	-
51	-	PE0/SCK12/AN016	-
52	-	VREFL	-

64 ピン HWQFN	56 ピン QFN	RX231 (64 ピン HWQFN)	RX23W (56 ピン QFN)
53	49	P46/AN006	P46/AN006
54	-	VREFH	-
55	-	P44/AN004	-
56	-	P43/AN003	-
57	-	P42/AN002	-
58	51	P41/AN001	P41/AN001
59	52	VREFL0	VREFL0
60	-	P40/AN000	-
61	53	VREFH0	VREFH0
62	54	AVCC0	AVCC0
63	55	P05/DA1	P05/DA1
64	56	AVSS0	AVSS0
-	28	-	VSS_RF
-	32	-	ANT
-	37	-	XTAL2_RF
-	38	-	XTAL1_RF
-	39	-	AVCC_RF
-	40	-	DCLOUT
-	44	-	VCC_RF
-	45	-	DCLIN_D
-	46	-	DCLIN_A
-	47	-	PD3/POE8#/AN027
-	48	-	CLKOUT_RF/P47/AN007
-	50	-	P45/AN005

4. 移行の際の留意点

RX231 グループと RX23W グループの相違について、いくつかの留意点があります。

動作電圧に関する留意点を「4.1 動作電圧範囲」で説明します。また、ソフトウェアに関する留意点を「4.2 機能設定の留意点」で説明します。

4.1 動作電圧範囲

4.1.1 電源電圧

RX231 と RX23W は電源電圧範囲が異なります。

表 4.1 に電源電圧範囲の仕様比較を示します。

表 4.1 電源電圧範囲の仕様比較

項目		RX231	RX23W
電源電圧	VCC	1.8V ~ 5.5V (注 1)	1.8V ~ 3.6V (注 1)(注 4)
アナログ電源電圧	AVCC0	1.8V ~ 5.5V (注 2)	1.8V ~ 3.6V (注 3)
	VREFH0	1.8V ~ AVCC0	1.8V ~ AVCC0
	VREFH	1.8V ~ AVCC0	なし
USB 電源電圧	VCC_USB	VCC と同電位	VCC と同電位
VBATT 電源電圧	VBATT	1.8V ~ 5.5V	1.8V ~ 3.6V
BLE 電源電圧	VCC_RF	なし	1.8V ~ 3.6V (注 4)
	AVCC_RF	なし	1.8V ~ 3.6V (注 4)

注 1. USB 未使用時

注 2. $VCC \geq 2.0V$ の時 : AVCC0 と VCC は使用範囲内で独立して設定可能
 $VCC < 2.0V$ の時 : AVCC0 = VCC

注 3. $VCC > 2.4V$ の時 : AVCC0 $\geq 2.4V$ の場合に AVCC0 は VCC と独立して設定可能
 $VCC \leq 2.4V$ の時 : AVCC0 $\geq VCC$ の場合に AVCC0 は VCC と独立して設定可能

注 4. $VCC = VCC_RF = AVCC_RF$ で使用して下さい

4.2 機能設定の留意点

RX231 グループで動作するソフトウェアは RX23W グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電気的特性などが異なるため、十分に評価してください。

以下は RX23W グループと RX231 グループで異なる機能の設定に関し、ソフトウェアでの留意点について掲載しております。

モジュールおよび機能の相違点については「2 仕様の概要比較」を参照してください。詳細は、「5 参考ドキュメント」のユーザーズマニュアルハードウェア編を参照してください。

4.2.1 I/O ポートのレジスタ設定に関する制限事項

RX23W グループの PDR レジスタ、PODR レジスタ、PMR レジスタの P12、P13、P20、P32、P33、P34 端子に対応しているビットは、読むと不定値が読めます。書く場合、読んだ値を書き戻してください。

4.2.2 8 ビットタイマのカスケード接続時の動作

RX23W グループの TMR0 には外部カウンタリセット入力端子がないため、外部カウンタリセット信号によるカウンタクリアができません。また、TMR3 にはコンペアマッチ出力端子がないため、コンペアマッチによる出力ができません。そのため、RX23W グループでは、カスケード接続した場合、ユニット 0 とユニット 1 で一部動作が異なります。

詳細につきましては、「5 参考ドキュメント」の RX23W グループ ユーザーズマニュアル ハードウェア編を参照してください。

5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX230 グループ、RX231 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20
(R01UH0496JJ0120)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX23W グループ ユーザーズマニュアル ハードウェア編 Rev.1.00

(R01UH0823JJ0100)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A0198B/J
- TN-RX*-A0214A/J
- TN-RX*-A0217A/J
- TN-RX*-A0227A/J
- TN-RX*-A0224B/J

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Jun.06.19	—	初版発行
1.10	Aug.31.20	3	1 表 1.1 RX231/RX23W 搭載機能比較 改訂
		5	2.1 表 2.1 動作モードの概要比較 改訂
		8	2.4 表 2.6 電圧検出回路の概要比較 改訂
		17	2.9 表 2.15 バスの概要比較 改訂
		19	2.10 表 2.17 イベントリンクコントローラの概要比較 追加
		22	2.11 表 2.20 I/O ポート 64 ピン(RX231)/56 ピン(RX23W)の概要比較 改訂
			2.11 表 2.21 I/O ポートの機能比較 追加
		24	2.12 表 2.23 マルチプル端子の割り当て比較 追加
		33~37	2.12 表 2.24~表 2.34 追加
		38	2.12 表 2.35 マルチファンクションピンコントローラのレジスタ比較 改訂
		44	2.15 表 2.41 16 ビットタイマパルスユニットのレジスタ比較 追加
		47	2.17 表 2.43 リアルタイムクロックのレジスタ比較 改訂
		48	2.18 表 2.29 USB2.0 ホスト/ファンクションモジュールの概要比較 削除
		51	2.19 表 2.46 SCI チャネル別仕様比較 改訂
		52	2.20 表 2.47 シリアルペリフェラルインタフェースの概要比較 改訂
		55	2.21 表 2.50 静電容量式タッチセンサのレジスタ比較 改訂
		77	4.移行の際の留意点 説明文追加
		78	4.2 機能設定の留意点 説明文追加
		80	テクニカルアップデートの対応について 改訂
1.20	Sep.10.21	21	2.10 イベントリンクコントローラ 表 2.19 イベントリンクコントローラのレジスタ比較 改訂
		22	2.11 イベントリンクコントローラ 表 2.20 I/O ポート 100 ピン(RX231)/85 ピン、83 ピン(RX23W)の概要比較 改訂
		24~34,37	2.12 83 ピン LGA 仕様追加
		51	2.19 表 2.48 シリアルコミュニケーションインタフェースのレジスタ比較 追加
		57,58	2.22 表 2.52 静電容量式タッチセンサのレジスタ比較 改訂
		68	2.27 フラッシュメモリ 表 2.60 フラッシュメモリの概要 改訂
		69	2.27 パッケージ 表 2.61 パッケージ改訂

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、リセットしてください。リセット時、外部発振子(または外部発振回路)を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子(または外部発振回路)を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス(予約領域)のアクセス禁止

リザーブアドレス(予約領域)のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス(予約領域)があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

- 当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0—1 2020.10)

本社所在地

〒135—0061 東京都江東区豊洲 3—2—24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。