

## RX140 グループ RX210 グループ

### RX140 グループと RX210 グループの相違点

---

#### 要旨

本アプリケーションノートは、主に RX140 グループ、RX210 グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX140 グループの 80 ピンパッケージと RX210 グループ(チップバージョン B)の 145 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

#### 対象デバイス

RX140 グループ、RX210 グループ

## 目次

1. RX140 グループと RX210 グループの搭載機能比較 .....	4
2. 仕様の概要比較 .....	6
2.1. CPU .....	6
2.2. 動作モード .....	7
2.3. アドレス空間 .....	8
2.4. リセット .....	9
2.5. オプション設定メモリ .....	10
2.6. 電圧検出回路 .....	12
2.7. クロック発生回路 .....	17
2.8. クロック周波数精度測定回路 .....	21
2.9. 消費電力低減機能 .....	24
2.10. レジスタライトプロテクション機能 .....	32
2.11. 例外処理 .....	33
2.12. 割り込みコントローラ .....	34
2.13. バス .....	37
2.14. データトランスファコントローラ .....	39
2.15. イベントリンクコントローラ .....	42
2.16. I/O ポート .....	45
2.17. マルチファンクションピンコントローラ .....	49
2.18. ポートアウトプットイネーブル 2 .....	67
2.19. コンペアマッチタイマ .....	68
2.20. リアルタイムクロック .....	69
2.21. 独立ウォッチドッグタイマ .....	71
2.22. シリアルコミュニケーションインタフェース .....	74
2.23. I <sup>2</sup> C バスインタフェース .....	82
2.24. シリアルペリフェラルインタフェース .....	83
2.25. 12 ビット A/D コンバータ .....	86
2.26. D/A コンバータ .....	91
2.27. 温度センサ .....	92
2.28. コンパレータ B .....	93
2.29. RAM .....	95
2.30. フラッシュメモリ .....	96
2.31. パッケージ .....	100
3. 端子機能の比較 .....	101
3.1. 80 ピンパッケージ .....	101
3.2. 64 ピンパッケージ .....	104
3.3. 48 ピンパッケージ .....	107
4. 移行の際の留意点 .....	109
4.1. 機能設計の留意点 .....	109
4.1.1. VCL 端子(外付け容量) .....	109
4.1.2. ブートモード(FINE インタフェース)への遷移 .....	109
4.1.3. モード設定端子 .....	109
4.1.4. ユーザブートモード .....	109

4.1.5. クロック周波数設定 .....	109
4.1.6. PLL 回路 .....	109
4.1.7. 全モジュールクロックストップモード .....	110
4.1.8. 例外ベクタテーブル .....	110
4.1.9. エンディアン .....	110
4.1.10. コンペア機能制約 .....	110
4.1.11. I2C バスインタフェースのノイズ除去 .....	110
4.1.12. MOSCWTCR レジスタ .....	110
4.1.13. ポート方向レジスタ(PDR)の初期化 .....	110
4.1.14. 12 ビット A/D コンバータのスキャン変換時間 .....	111
4.1.15. 動作電力制御モードと動作周波数範囲・動作電圧範囲の関係の注意事項 .....	112
4.1.16. チップバージョン間の差分 .....	113
5. 参考ドキュメント .....	114

## 1. RX140 グループと RX210 グループの搭載機能比較

RX140 グループと RX210 グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX210/RX140 搭載機能比較を示します。

表 1.1 RX210/RX140 搭載機能比較

機能名	RX210	RX140
<a href="#">CPU</a>		●
<a href="#">動作モード</a>		■
<a href="#">アドレス空間</a>		▲
<a href="#">リセット</a>		■
<a href="#">オプション設定メモリ(OFSM)</a>		▲
<a href="#">電圧検出回路(LVDAa):RX210, (LVDAb):RX140</a>		■/▲
<a href="#">クロック発生回路</a>		●/▲
<a href="#">クロック周波数制度測定回路</a>		●/▲
<a href="#">消費電力低減機能</a>		■/▲
<a href="#">レジスタライトプロテクション機能</a>		●/▲
<a href="#">例外処理</a>		●
<a href="#">割り込みコントローラ(ICUb)</a>		●/■
<a href="#">バス</a>		●/■
DMA コントローラ(DMACA)	○	×
<a href="#">データトランスファコントローラ(DTCa):RX210, (DTCb):RX140</a>		●
<a href="#">イベントリンクコントローラ(ELC)</a>		■
<a href="#">I/O ポート</a>		■/▲
<a href="#">マルチファンクションピンコントローラ(MPC)</a>		●/▲
マルチファンクションタイマパルスユニット 2(MTU2a)		○
<a href="#">ポートアウトプットイネーブル 2(POE2a)</a>		■
16 ビットタイマパルスユニット(TPUa)	○	×
8 ビットタイマ(TMR):RX210, (TMRa):RX140		○
<a href="#">コンペアマッチタイマ(CMT)</a>		■
<a href="#">リアルタイムクロック(RTCB):RX140, (RTCc):RX210</a>		●
ローパワータイマ(LPTa)	×	○
ウォッチドッグタイマ(WDTA)	○	×
<a href="#">独立ウォッチドッグタイマ(IWDTa)</a>		▲
<a href="#">シリアルコミュニケーションインタフェース(SGlg, SCIk, SCIh):RX140 (SCId, SCId):RX210</a>		●/▲
<a href="#">I2C バスインタフェース(RIICa):RX140, (RIIC):RX210</a>		▲
CAN モジュール(RSCAN)	×	○
<a href="#">シリアルペリフェラルインタフェース(RSPic):RX140, (RSPI):RX210</a>		■/▲
CRC 演算器(CRC)		○
静電容量式タッチセンサ(CTSUSL, CTSU2L)	×	○
AESA	×	○

機能名	RX210	RX140
RNGA	×	○
<a href="#">12 ビット A/D コンバータ(S12ADE):RX140,(S12ADb)RX210</a>	●/▲	
<a href="#">D/A コンバータ (DAa):RX140,(DA):RX210</a>	●/▲	
<a href="#">温度センサ(TEMPSA):RX140,(TEMPSa):RX210</a>	▲	
コンパレータ A(CMPA)	○	×
<a href="#">コンパレータ B(CMPBa):RX140,(CMPB):RX210</a>	●	
データ演算回路(DOC)	○	
<a href="#">RAM</a>	▲	
<a href="#">E2 データフラッシュ (データ格納用フラッシュメモリ) (RX210)</a> <a href="#">ROM(コード格納用フラッシュメモリ)(RX210)</a> <a href="#">フラッシュメモリ(FLASH)(RX140)</a>	▲	
<a href="#">パッケージ</a>	▲	

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

## 2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は**赤字**にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は**赤字**に、いずれかのグループにしか存在しない項目は**黒字**でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

### 2.1. CPU

表 2.1 に CPU の概要比較を示します。

表 2.1 CPU の概要比較

項目	RX210	RX140
中央演算処理装置	<ul style="list-style-type: none"> <li>● 最大動作周波数：50MHz</li> <li>● 32 ビット RX CPU</li> <li>● 最小命令実行時間：1 命令 1 クロック</li> <li>● アドレス空間：4G バイト・リニアアドレス</li> <li>● レジスタ <ul style="list-style-type: none"> <li>- 汎用レジスタ：32 ビット × 16 本</li> <li>- 制御レジスタ：32 ビット × 8 本</li> <li>- アキュムレータ：64 ビット × 1 本</li> </ul> </li> <li>● 基本命令：73 種類</li> <li>● DSP 機能命令：9 種類</li> <li>● アドレッシングモード：10 種類</li> <li>● データ配置 <ul style="list-style-type: none"> <li>- 命令：リトルエンディアン</li> <li>- データ：リトルエンディアン/ ビッグエンディアンを選択可能</li> </ul> </li> <li>● 32 ビット乗算器： 32 ビット × 32 ビット → 64 ビット</li> <li>● 除算器： 32 ビット ÷ 32 ビット → 32 ビット</li> <li>● パレルシフタ：32 ビット</li> </ul>	<ul style="list-style-type: none"> <li>● 最大動作周波数：<b>48MHz</b></li> <li>● 32 ビット RX CPU(<b>RXv2</b>)</li> <li>● 最小命令実行時間：1 命令 1 クロック</li> <li>● アドレス空間：4G バイト・リニアアドレス</li> <li>● レジスタ <ul style="list-style-type: none"> <li>- 汎用レジスタ：32 ビット × 16 本</li> <li>- 制御レジスタ：32 ビット × <b>10</b> 本</li> <li>- アキュムレータ：<b>72</b> ビット × <b>2</b> 本</li> </ul> </li> <li>● 基本命令：<b>75</b> 種類 可変長命令形式</li> <li>● <b>浮動小数点演算命令：11 種類</b></li> <li>● DSP 機能命令：<b>23</b> 種類</li> <li>● アドレッシングモード：<b>11</b> 種類</li> <li>● データ配置 <ul style="list-style-type: none"> <li>- 命令：リトルエンディアン</li> <li>- データ：リトルエンディアン/ ビッグエンディアンを選択可能</li> </ul> </li> <li>● 32 ビット乗算器： 32 ビット × 32 ビット → 64 ビット</li> <li>● 除算器： 32 ビット ÷ 32 ビット → 32 ビット</li> <li>● パレルシフタ：32 ビット</li> </ul>
FPU	—	<ul style="list-style-type: none"> <li>● <b>単精度浮動小数点数(32 ビット)</b></li> <li>● <b>IEEE754 に準拠したデータタイプ、および例外</b></li> </ul>

## 2.2. 動作モード

表 2.2 に動作モードの概要比較を、表 2.3 に動作モードのレジスタ比較を示します。

表 2.2 動作モードの概要比較

項目	RX210	RX140
モード設定端子による 動作モード	シングルチップモード	シングルチップモード
	ブートモード	ブートモード(SCIインタフェース) ブートモード(FINEインタフェース)
	ユーザブートモード	—
レジスタによる 動作モードの選択	シングルチップモード	—
	内蔵ROM無効拡張モード	—
	内蔵ROM有効拡張モード	—

表 2.3 動作モードのレジスタ比較

レジスタ	ビット名	RX210	RX140
MDSR	—	モードステータスレジスタ	—
SYSCR0	—	システムコントロールレジスタ 0	—

2.3. アドレス空間

図 2.1 にシングルチップモードのメモリマップ比較を示します。

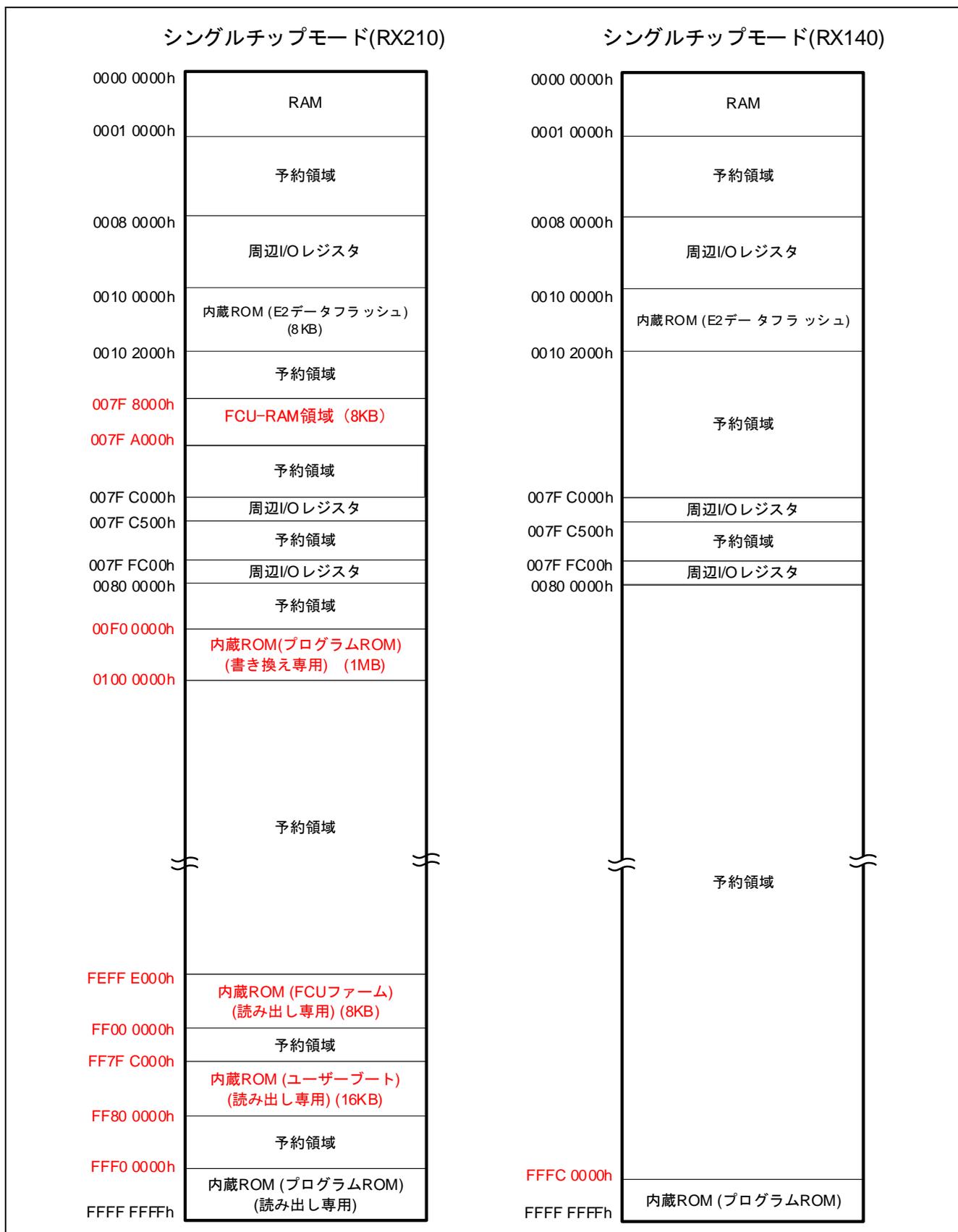


図 2.1 シングルチップモードのメモリマップ比較

## 2.4. リセット

表 2.4 にリセット要因比較を、表 2.5 にリセットのレジスタ比較を示します。

表 2.4 リセット要因比較

項目	RX210	RX140
RES#端子リセット	RES#端子の入力電圧が Low	RES#端子の入力電圧が Low
パワーオンリセット	VCC の上昇(監視電圧:VPOR)	VCC の上昇(監視電圧:VPOR)
電圧監視 0 リセット	VCC の下降(監視電圧:Vdet0)	VCC の下降(監視電圧:Vdet0)
電圧監視 1 リセット	VCC の下降(監視電圧:Vdet1)	VCC の下降(監視電圧:Vdet1)
電圧監視 2 リセット	VCC の下降(監視電圧:Vdet2)	VCC の下降(監視電圧:Vdet2)
ディープソフトウェアスタンバイリセット	割り込みによるディープソフトウェアスタンバイモードの解除	—
独立ウォッチドッグタイマリセット	独立ウォッチドッグタイマのアンダフロー、またはリフレッシュエラー	独立ウォッチドッグタイマのアンダフロー、またはリフレッシュエラー
ウォッチドッグタイマリセット	ウォッチドッグタイマのアンダフロー、またはリフレッシュエラー	—
ソフトウェアリセット	レジスタ設定	レジスタ設定

表 2.5 リセットのレジスタ比較

レジスタ	ビット名	RX210	RX140
RSTSR0	DPSRSTF	ディープソフトウェアスタンバイリセット検出フラグ	—
RSTSR2	WDTRF	ウォッチドッグタイマリセット検出フラグ	—

## 2.5. オプション設定メモリ

図 2.2 にオプション設定メモリ領域比較を、表 2.6 にオプション設定メモリのレジスタ比較を示します。

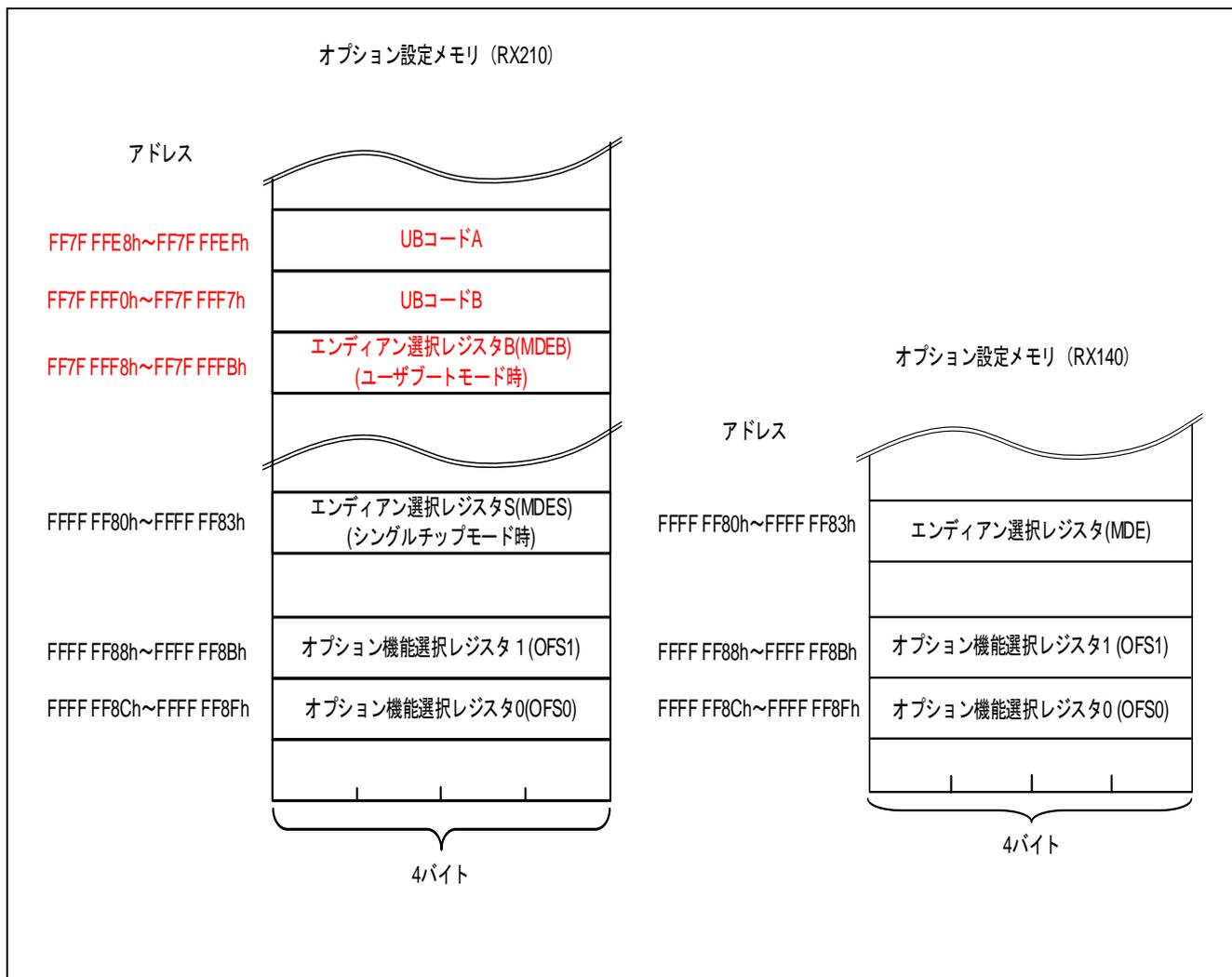


図 2.2 オプション設定メモリ領域比較

表 2.6 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX210(OFSM)	RX140(OFSM)
OFS0	IWDTTOPS[1:0]	IWDT タイムアウト期間選択ビット  b3 b2 0 0 : 1024 サイクル(03FFh) 0 1 : 4096 サイクル(0FFFh) 1 0 : 8192 サイクル(1FFFh) 1 1 : 16384 サイクル(3FFFh)	IWDT タイムアウト期間選択ビット  b3 b2 0 0 : 128 サイクル(007Fh) 0 1 : 512 サイクル(01FFh) 1 0 : 1024 サイクル(03FFh) 1 1 : 2048 サイクル(07FFh)

レジスタ	ビット名	RX210(OFSM)	RX140(OFSM)
	IWDTSLCSTP	IWDT スリープモードカウント停止制御ビット  0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、 <b>ディープソフトウェアスタンバイモード、および全モジュールクロックストップモード移行時の</b> カウント停止有効	IWDT スリープモードカウント停止制御ビット  0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、 <b>およびディープスリープモード</b> 移行時のカウント停止有効
	WDTSTRT	WDT スタートモード選択ビット	—
	WDTTOPS[1:0]	WDT タイムアウト期間選択ビット	—
	WDTCKS[3:0]	WDT クロック分周比選択ビット	—
	WDTRPES[1:0]	WDT ウィンドウ終了位置選択ビット	—
	WDTRPSS[1:0]	WDT ウィンドウ開始位置選択ビット	—
	WDTRSTIRQS	WDT リセット割り込み要求選択ビット	—
OFS1	VDSEL[1:0]	電圧検出 0 レベル選択ビット  b1 b0 0 0 : 3.80V を選択 0 1 : 2.80V を選択 1 0 : 1.90V を選択 1 1 : 1.72V を選択	電圧検出 0 レベル選択ビット  b1 b0 0 0 : <b>3.85V</b> を選択 0 1 : <b>2.85V</b> を選択 1 0 : <b>2.53V</b> を選択 1 1 : <b>1.90V</b> を選択
	FASTSTUP	—	電源立ち上げ時起動時間短縮ビット
	HOCOFrq[1:0]	—	HOCO 周波数選択ビット
MDEB MDES (RX210) <b>MDE</b> (RX140)	—	エンディアン選択レジスタ B エンディアン選択レジスタ S	<b>エンディアン選択レジスタ</b>

## 2.6. 電圧検出回路

表 2.7 に電圧検出回路の概要比較を、表 2.8 に電圧検出回路のレジスタ比較を示します。

表 2.7 電圧検出回路の概要比較

項目		RX210(LVDAb)			RX140(LVDAb)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet0	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
				LVCMPCR. EXVCCINP2 ビットで VCC と CMPA2 端子への入力電圧の切り替え可能			
	検出電圧	OFS1 レジスタで 4 レベルから選択可能	LVDLVLR. LVD1LVL[3:0] ビットで 16 レベルから選択可能	VCC または CMPA2 端子入力電圧選択時で異なる。 LVDLVLR. LVD2LVL[3:0] ビットで 16 レベルから選択可能	OFS1 レジスタで 4 レベルから選択可能	LVDLVLR. LVD1LVL[3:0] ビットで 14 レベルから選択可能	LVDLVLR. LVD2LVL[1:0] ビットで 4 レベルから選択可能
モニタフラグ	なし	LVD1SR. LVD1MON フラグ : Vdet1 より高いか低いかをモニタ	LVD2SR. LVD2MON フラグ : Vdet2 より高いか低いかをモニタ	なし	LVD1SR. LVD1MON フラグ : Vdet1 より高いか低いかをモニタ	LVD2SR. LVD2MON フラグ : Vdet2 より高いか低いかをモニタ	
		LVD1SR. LVD1DET フラグ : Vdet1 通過検出	LVD2SR. LVD2DET フラグ : Vdet2 通過検出		LVD1SR. LVD1DET フラグ : Vdet1 通過検出	LVD2SR. LVD2DET フラグ : Vdet2 通過検出	

項目		RX210(LVDAb)			RX140(LVDAb)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
電圧検出時の処理	リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット
		Vdet0>VCC でリセット： VCC>Vdet0 の一定時間後 に CPU 動作 再開	Vdet1>VCC で リセット： VCC>Vdet1 の一定時間後 に CPU 動作 再開、または Vdet1>VCC の一定時間後 に CPU 動作 再開を 選択可能	Vdet2>VCC でリセット： VCC>Vdet2 の一定時間後 に CPU 動作再 開、または Vdet2>VCC の一定時間後 に CPU 動作 再開を 選択可能	Vdet0>VCC でリセット： VCC>Vdet0 の一定時間後 に CPU 動作 再開	Vdet1>VCC でリセット： VCC>Vdet1 の一定時間後 に CPU 動作 再開、または Vdet1>VCC の一定時間後 に CPU 動作 再開を 選択可能	Vdet2>VCC または CMPA2 端子で リセット： VCC または CMPA2 端子> Vdet2 の一定時 間後に CPU 動作再開、 または Vdet2>VCC または CMPA2 端子の 一定時間後に CPU 動作再開 を選択可能
	割り込み	なし	電圧監視 1 割り込み ノンマスクابل または マスクابلを 選択可能 Vdet1>VCC、 VCC>Vdet1 の両方、 または どちらかで 割り込み要求	電圧監視 2 割り込み ノンマスクابل または マスクابلを 選択可能 Vdet2>VCC、 VCC>Vdet2 の両方、 または どちらかで 割り込み要求	なし	電圧監視 1 割り込み ノンマスクابل または マスクابلを 選択可能 Vdet1>VCC、 VCC>Vdet1 の両方、 または どちらかで 割り込み要求	電圧監視 2 割り込み ノンマスクابل または マスクابلを 選択可能 Vdet2>VCC または CMPA2 端子、 VCC または CMPA2 端子> Vdet2 の両方、 または どちらかで 割り込み要求
デジタルフィルタ	有効/ 無効切 り替え	デジタル フィルタ機能 なし	あり	あり	—	—	—
	サンプリング 時間	—	LOCO の n 分周×2 (n : 1,2,4,8)	LOCO の n 分周×2 (n : 1,2,4,8)	—	—	—
イベントリンク機能	—	なし	あり Vdet1 通過 検出イベント 出力	あり Vdet1 通過 検出イベント 出力	なし	あり Vdet1 通過 検出イベント 出力	なし

表 2.8 電圧検出回路のレジスタ比較

レジスタ	ビット	RX210(LVDAb)	RX140(LVDAb)
LVD1CR1	—	電圧監視 1 回路/コンパレータ A1 制御レジスタ 1	電圧監視 1 回路制御レジスタ 1
LVD1SR	—	電圧監視 1 回路/コンパレータ A1 ステータスレジスタ	電圧監視 1 回路ステータスレジスタ
LVD2CR1	—	電圧監視 2 回路/コンパレータ A2 制御レジスタ 1	電圧監視 2 回路制御レジスタ 1
LVD2SR	—	電圧監視 2 回路/コンパレータ A2 ステータスレジスタ	電圧監視 2 回路ステータスレジスタ
LVCMPCR	—	電圧監視回路 / コンパレータ A 制御レジスタ	電圧監視回路制御レジスタ
	EXVREFINP1	コンパレータ A1 リファレンス電圧外部入力選択ビット	—
	EXVCCINP1	コンパレータ A1 比較電圧外部入力選択ビット	—
	EXVREFINP2	コンパレータ A2 リファレンス電圧外部入力選択ビット	—
	EXVCCINP2	コンパレータ A2 比較電圧外部入力選択ビット	電圧検出 2 比較電圧外部入力選択ビット
	LVD1E	電圧検出 1/コンパレータ A1 許可ビット 0: 電圧検出 1/コンパレータ A1 回路無効 1: 電圧検出 1/コンパレータ A1 回路有効	電圧検出 1 許可ビット 0: 電圧検出 1 回路無効 1: 電圧検出 1 回路有効
	LVD2E	電圧検出 2/コンパレータ A2 許可ビット 0: 電圧検出 2/コンパレータ A2 回路無効 1: 電圧検出 2/コンパレータ A2 回路有効	電圧検出 2 許可ビット 0: 電圧検出 2 回路無効 1: 電圧検出 2 回路有効
LVDLVLR	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧)  b3 b0 0 0 0 0 : 4.15V 0 0 0 1 : 4.00V 0 0 1 0 : 3.85V 0 0 1 1 : 3.70V 0 1 0 0 : 3.55V 0 1 0 1 : 3.40V 0 1 1 0 : 3.25V 0 1 1 1 : 3.10V 1 0 0 0 : 2.95V 1 0 0 1 : 2.80V 1 0 1 0 : 2.65V 1 0 1 1 : 2.50V 1 1 0 0 : 2.35V 1 1 0 1 : 2.20V 1 1 1 0 : 2.05V 1 1 1 1 : 1.90V 上記以外は設定しないでください	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧)  b3 b0 0 0 0 0 : 4.29V 0 0 0 1 : 4.16V 0 0 1 0 : 4.03V 0 0 1 1 : 3.86V 0 1 0 0 : 3.10V 0 1 0 1 : 3.00V 0 1 1 0 : 2.90V 0 1 1 1 : 2.80V 1 0 0 0 : 2.68V 1 0 0 1 : 2.59V 1 0 1 0 : 2.48V 1 0 1 1 : 2.20V 1 1 0 0 : 1.96V 1 1 0 1 : 1.86V 上記以外は設定しないでください

レジスタ	ビット	RX210(LVDAb)	RX140(LVDAb)
LVDLVLR	LVD2LVL[3:0] (RX210) LVD2LVL[1:0] (RX140)	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) (b7-b4)  (LVCMP2CR.EXVCCINP2="0"(VCC 選 択)のとき) b7 b4 0 0 0 0 : 4.15V 0 0 0 1 : 4.00V 0 0 1 0 : 3.85V 0 0 1 1 : 3.70V 0 1 0 0 : 3.55V 0 1 0 1 : 3.40V 0 1 1 0 : 3.25V 0 1 1 1 : 3.10V 1 0 0 0 : 2.95V 1 0 0 1 : 2.80V 1 0 1 0 : 2.65V 1 0 1 1 : 2.50V 1 1 0 0 : 2.35V 1 1 0 1 : 2.20V 1 1 1 0 : 2.05V 1 1 1 1 : 1.90V  (LVCMP2CR.EXVCCINP2="1"(CMPA2 端 子選択)のとき) b7 b4 0 0 0 1 : 1.33V 上記以外は設定しないでください	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) (b5-b4)  b5 b4 0 0 : 4.32V 0 1 : 4.17V 1 0 : 4.03V 1 1 : 3.84V
LVD1CR0	—	電圧監視 1 回路/コンパレータ A1 制御レジスタ 0	電圧監視 1 回路制御レジスタ 0
	LVD1RIE	電圧監視 1/コンパレータ A1 割り込み/ リセット許可ビット	電圧監視 1 割り込み/リセット 許可ビット
	LVD1DFDIS	電圧監視 1/コンパレータ A1 デジタル フィルタ無効モード選択ビット	—
	LVD1CMPE	電圧監視 1 回路/コンパレータ A1 比較結果出力許可ビット	電圧監視 1 回路比較結果出力許可ビット
	LVD1FSAMP [1:0]	サンプリングクロック選択ビット	—
	LVD1RI	電圧監視 1 回路/コンパレータ A1 モード選択ビット	電圧監視 1 回路モード選択ビット
	LVD1RN	電圧監視 1/コンパレータ A1 リセット ネゲート選択ビット	電圧監視 1 リセットネゲート選択ビット
LVD2CR0	—	電圧監視 2 回路/コンパレータ A2 制御レジスタ 0	電圧監視 2 回路制御レジスタ 0
	LVD2RIE	電圧監視 2/コンパレータ A2 割り込み/リセット許可ビット	電圧監視 2 割り込み/リセット 許可ビット
	LVD2DFDIS	電圧監視 2/コンパレータ A2 デジタル フィルタ無効モード選択ビット	—
	LVD2CMPE	電圧監視 2 回路/コンパレータ A2 比較結果出力許可ビット	電圧監視 2 回路比較結果出力許可ビット
	LVD2FSAMP [1:0]	サンプリングクロック選択ビット	—

レジスタ	ビット	RX210(LVDAb)	RX140(LVDAb)
LVD2CR0	LVD2RI	電圧監視 2 回路/ <b>コンパレータ A2</b> モード 選択ビット	電圧監視 2 回路モード選択ビット
	LVD2RN	電圧監視 2/ <b>コンパレータ A2</b> リセット ネゲート選択ビット	電圧監視 2 リセットネゲート選択ビット

## 2.7. クロック発生回路

表 2.9 にクロック発生回路の概要比較を、表 2.10 にクロック発生回路のレジスタ比較を示します。

表 2.9 クロック発生回路の概要比較

項目	RX210	RX140
用途	<ul style="list-style-type: none"> <li>● CPU、DMAC、DTC、ROM および RAM に供給されるシステムクロック (ICLK) の生成</li> <li>● 周辺モジュールに供給される周辺モジュールクロック (PCLKB、PCLKD) の生成</li> <li>● 周辺モジュールクロック (PCLKD) は S12AD 用、周辺モジュールクロック (PCLKB) は S12AD 以外の周辺モジュール用の動作クロックです。</li> <li>● FlashIF に供給される FlashIF クロック (FCLK) の生成</li> <li>● 外部バスに供給される外部バスクロック (BCLK) の生成</li> <li>● CAC に供給される CAC クロック (CACCLK) の生成</li> <li>● RTC に供給される RTC 専用サブクロック (RTCSCCLK) の生成</li> <li>● IWDTC に供給される IWDTC 専用クロック (IWDTCCLK) の生成</li> </ul>	<ul style="list-style-type: none"> <li>● CPU、DTC、ROM および RAM に供給されるシステムクロック (ICLK) の生成</li> <li>● 周辺モジュールに供給される周辺モジュールクロック (PCLKB、PCLKD) の生成</li> <li>● 周辺モジュールクロック (PCLKD) は S12AD 用、周辺モジュールクロック (PCLKB) は、S12AD 以外の周辺モジュール用の動作クロックです。</li> <li>● FlashIF に供給される FlashIF クロック (FCLK) の生成</li> <li>● CAC に供給される CAC クロック (CACCLK) の生成</li> <li>● CAN に供給される CAN クロック (CANMCLK) の生成</li> <li>● RTC に供給される RTC 専用サブクロック (RTCSCCLK) の生成</li> <li>● IWDTC に供給される IWDTC 専用クロック (IWDTCCLK) の生成</li> <li>● LPT に供給される LPT クロック (LPTCLK) の生成</li> </ul>
動作周波数	<ul style="list-style-type: none"> <li>● ICLK : 50MHz(max)</li> <li>● PCLKB : 32MHz(max)</li> <li>● PCLKD : 50MHz(max)</li> <li>● FCLK : <ul style="list-style-type: none"> <li>- 4MHz~32MHz (ROM、E2 データフラッシュ P/E 時)</li> <li>- 32MHz(max) (E2 データフラッシュ読み出し時)</li> </ul> </li> <li>● BCLK : 25MHz(max)</li> <li>● BCLK 端子出力 : 12.5MHz(max)</li> <li>● CACCLK : 各発振器のクロックと同じ</li> <li>● RTCSCCLK : 32.768kHz</li> <li>● IWDTCCLK : 125kHz</li> </ul>	<ul style="list-style-type: none"> <li>● ICLK : 48MHz(max)</li> <li>● PCLKB : 32MHz(max)</li> <li>● PCLKD : 48MHz(max)</li> <li>● FCLK : <ul style="list-style-type: none"> <li>- 1MHz~48MHz (ROM、E2 データフラッシュ P/E 時)</li> <li>- 48MHz(max) (E2 データフラッシュ読み出し時)</li> </ul> </li> <li>● CACCLK : 各発振器のクロックと同じ</li> <li>● CANMCLK : 20MHz(max)</li> <li>● RTCSCCLK : 32.768kHz</li> <li>● IWDTCCLK : 15kHz</li> <li>● LPTCLK : 選択した発振器のクロックと同じ</li> </ul>

項目	RX210	RX140
メインクロック 発振器	<ul style="list-style-type: none"> <li>● 発振子周波数 : 1MHz~20MHz</li> <li>● 外部クロック入力周波数 : 20MHz(max)</li> <li>● 接続できる発振子、または付加回路 : セラミック共振子、水晶振動子</li> <li>● 接続端子 : EXTAL、XTAL</li> <li>● 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能</li> <li>● ドライブ能力を切り替える機能</li> </ul>	<ul style="list-style-type: none"> <li>● 発振子周波数 : 1MHz~20MHz</li> <li>● 外部クロック入力周波数 20MHz(max)</li> <li>● 接続できる発振子、または付加回路 : セラミック共振子、水晶振動子</li> <li>● 接続端子 : EXTAL、XTAL</li> <li>● 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能</li> <li>● ドライブ能力を切り替える機能</li> </ul>
サブクロック 発振器	<ul style="list-style-type: none"> <li>● 発振子周波数 : 32.768kHz</li> <li>● 接続できる発振子、または付加回路 : 水晶振動子</li> <li>● 接続端子 : XCIN、XCOUT</li> <li>● ドライブ能力を切り替える機能</li> </ul>	<ul style="list-style-type: none"> <li>● 発振子周波数 : 32.768kHz</li> <li>● 接続できる発振子、または付加回路 : 水晶振動子</li> <li>● 接続端子 : XCIN、XCOUT</li> <li>● ドライブ能力を切り替える機能</li> </ul>
PLL 回路	<ul style="list-style-type: none"> <li>● 入力クロック源 : メインクロック</li> <li>● 入力分周比 : 1、2、4 分周から選択可能</li> <li>● 入力周波数 : 4MHz~12.5MHz</li> <li>● 逡倍比 : 8,10,12,16,20,24,25 逡倍から選択可能</li> <li>● VCO 発振周波数 : 50MHz~100MHz</li> </ul>	<ul style="list-style-type: none"> <li>● 入力クロック源 : メインクロック</li> <li>● 入力分周比 : 1、2、4 分周から選択可能</li> <li>● 入力周波数 : 4MHz~12MHz</li> <li>● 逡倍比 : 4~12 逡倍(0.5 刻み)から選択可能</li> <li>● 発振周波数 : 24MHz~48MHz</li> </ul>
高速オンチップ オシレータ (HOCO)	<ul style="list-style-type: none"> <li>● 発振周波数 : 32MHz/36.864MHz/40MHz/50MHz</li> <li>● HOCO 電源制御</li> </ul>	発振周波数 : 24MHz、32MHz、48MHz
低速オンチップ オシレータ (LOCO)	発振周波数 : 125KHz	発振周波数 : 4MHz
IWDT 専用オン チップオシレータ	発振周波数 : 125kHz	発振周波数 : 15kHz
BCLK 端子の出力 制御機能	<ul style="list-style-type: none"> <li>● BCLK クロック出力または High 出力の選択が可能</li> <li>● 出力するクロックは BCLK または BCLK の 2 分周の選択が可能</li> </ul>	—

表 2.10 クロック発生回路のレジスタ比較

レジスタ	ビット	RX210	RX140
SCKCR	BCK[3:0]	外部バスクロック(BCLK)選択ビット	—
	PSTOP1	BCLK 端子出力制御ビット	—
SCKCR3	CKSEL[2:0]	クロックソース選択ビット	クロックソース選択ビット
		<p>[チップバージョン A の場合]</p> <p>b10 b8</p> <p>0 0 0 : LOCO 選択</p> <p>0 0 1 : HOCO 選択</p> <p>0 1 1 : サブクロック発振器選択</p> <p>1 0 0 : PLL 回路選択</p> <p>[チップバージョン B、C の場合]</p> <p>b10 b8</p> <p>0 0 0 : LOCO 選択</p> <p>0 0 1 : HOCO 選択</p> <p>0 1 0 : メインクロック発振器選択</p> <p>0 1 1 : サブクロック発振器選択</p> <p>1 0 0 : PLL 回路選択</p> <p>上記以外は設定しないでください</p>	<p>b10 b8</p> <p>0 0 0 : LOCO 選択</p> <p>0 0 1 : HOCO 選択</p> <p>0 1 0 : メインクロック発振器選択</p> <p>0 1 1 : サブクロック発振器選択</p> <p>1 0 0 : PLL 回路選択</p> <p>上記以外は設定しないでください</p>
VRCCR	—	電圧レギュレータ制御レジスタ	—
PLLCR	STC[4:0] (RX210)	周波数通倍率設定ビット	周波数通倍率設定ビット
	STC[5:0] (RX140)	<p>b12 b8</p> <p>0 0 1 1 1 : x8</p> <p>0 1 0 0 1 : x10</p> <p>0 1 0 1 1 : x12</p> <p>0 1 1 1 1 : x16</p> <p>1 0 0 1 1 : x20</p> <p>1 0 1 1 1 : x24</p> <p>1 1 0 0 0 : x25</p> <p>上記以外は設定しないでください</p>	<p>b13 b8</p> <p>0 0 0 1 1 1 : x4</p> <p>0 0 1 0 0 0 : x4.5</p> <p>0 0 1 0 0 1 : x5</p> <p>0 0 1 0 1 0 : x5.5</p> <p>0 0 1 0 1 1 : x6</p> <p>0 0 1 1 0 0 : x6.5</p> <p>0 0 1 1 0 1 : x7</p> <p>0 0 1 1 1 0 : x7.5</p> <p>0 0 1 1 1 1 : x8</p> <p>0 1 0 0 0 0 : x8.5</p> <p>0 1 0 0 0 1 : x9</p> <p>0 1 0 0 1 0 : x9.5</p> <p>0 1 0 0 1 1 : x10</p> <p>0 1 0 1 0 0 : x10.5</p> <p>0 1 0 1 0 1 : x11</p> <p>0 1 0 1 1 0 : x11.5</p> <p>0 1 0 1 1 1 : x12</p> <p>上記以外は設定しないでください</p>
BCKCR	—	外部バスクロックコントロールレジスタ	—

レジスタ	ビット	RX210	RX140
SOSCCR	SOSTP	サブクロック発振器停止ビット	サブクロック発振器停止ビット
		リセット後の初期値が異なります	
HOCOCCR2	—	高速オンチップオシレータ コントロールレジスタ 2	—
OSCOVFSR	—	—	発振安定フラグレジスタ
MOSCWTCR	—	—	メインクロック発振器ウェイトコントロールレジスタ
LOFCR	—	—	低速オンチップオシレータ強制発振 コントロールレジスタ
CKOCR	—	—	CLKOUT 出カコントロールレジスタ
MOFCR	MODRV[2:0]	メインクロック発振器ドライブ 能力切り替えビット	—
	MODRV21	—	メインクロック発振器ドライブ能力 切り替えビット
	MODRV2 [1:0]	メインクロック発振器ドライブ 能力切り替え 2 ビット	—
LOCOTRR2	—	—	低速オンチップオシレータトリミングレ ジスタ 2
ILOCOTRR	—	—	IWDT 専用オンチップオシレータトリミ ングレジスタ
HOCOPCR	—	高速オンチップオシレータ電源コント ロールレジスタ	—
HOCOTRRn	—	高速オンチップオシレータトリミングレ ジスタ n(n=0~3)	高速オンチップオシレータトリミングレ ジスタ n(n=0)
PLLPCR	—	PLL 電源コントロールレジスタ	—
SOMCR	—	—	サブクロック発振器モードコントロール レジスタ

## 2.8. クロック周波数精度測定回路

表 2.11 にクロック周波数精度測定回路の概要比較を、表 2.12 にクロック周波数精度測定回路のレジスタ比較を示します。

表 2.11 クロック周波数精度測定回路の概要比較

項目	RX210(CAC)	RX140(CAC)
測定対象クロック	以下のクロックの周波数を測定可能 <ul style="list-style-type: none"> <li>● メインクロック発振器出力クロック (メインクロック)</li> <li>● サブクロック発振器出力クロック (サブクロック)</li> <li>● 高速オンチップオシレータ出力クロック (HOCO クロック)</li> <li>● 低速オンチップオシレータ出力クロック (LOCO クロック)</li> <li>● IWDT 専用オンチップオシレータ出力クロック (IWDTCLK クロック)</li> </ul>	以下のクロックの周波数を測定可能 <ul style="list-style-type: none"> <li>● メインクロック</li> <li>● サブクロック</li> <li>● HOCO クロック</li> <li>● LOCO クロック</li> <li>● IWDTCLK クロック</li> <li>● 周辺モジュールクロック B (PCLKB)</li> </ul>
測定基準クロック	—	<ul style="list-style-type: none"> <li>● 外部から CACREF 端子に入力したクロック</li> <li>● メインクロック</li> <li>● サブクロック</li> <li>● HOCO クロック</li> <li>● LOCO クロック</li> <li>● IWDT 専用クロック (IWDTCLK)</li> <li>● 周辺モジュールクロック B (PCLKB)</li> </ul>
選択機能	デジタルフィルタ機能	デジタルフィルタ機能
割り込み要因	<ul style="list-style-type: none"> <li>● 測定終了割り込み</li> <li>● 周波数エラー割り込み</li> <li>● オーバフロー割り込み</li> </ul>	<ul style="list-style-type: none"> <li>● 測定終了割り込み</li> <li>● 周波数エラー割り込み</li> <li>● オーバフロー割り込み</li> </ul>
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.12 クロック周波数精度測定回路のレジスタ比較

レジスタ	ビット	RX210(CAC)	RX140(CAC)
CACR1	FMCS[2:0]	周波数測定クロック選択ビット [チップバージョン A の場合] b3 b1  0 0 1 : サブクロック発振器 出力クロック 0 1 0 : 高速オンチップオシレータ 出力クロック 0 1 1 : 低速オンチップオシレータ 出力クロック 1 0 0 : IWDT 専用オンチップ オシレータ出力クロック  [チップバージョン B、C の場合] b3 b1  0 0 0 : メインクロック発振器 出力クロック 0 0 1 : サブクロック発振器 出力クロック 0 1 0 : 高速オンチップオシレータ 出力クロック 0 1 1 : 低速オンチップオシレータ 出力クロック 1 0 0 : IWDT 専用オンチップ オシレータ出力クロック 上記以外は設定しないでください	測定対象クロック選択ビット           b3 b1  0 0 0 : メインクロック 0 0 1 : サブクロック 0 1 0 : HOCO クロック 0 1 1 : LOCO クロック 1 0 0 : IWDT 専用クロック (IWDTCLK)  1 0 1 : 周辺モジュールクロック B (PCLKB) 上記以外は設定しないでください

レジスタ	ビット	RX210(CAC)	RX140(CAC)
CACR2	RSCS[2:0]	<p>周波数測定クロック選択ビット [チップバージョン A の場合] b3 b1</p> <p>0 0 1 : サブクロック発振器 出力クロック</p> <p>0 1 0 : 高速オンチップオシレータ 出力クロック</p> <p>0 1 1 : 低速オンチップオシレータ 出力クロック</p> <p>1 0 0 : IWDT 専用オンチップ オシレータ出力クロック</p> <p>[チップバージョン B、C の場合] b3 b1</p> <p>0 0 0 : メインクロック発振器 出力クロック</p> <p>0 0 1 : サブクロック発振器 出力クロック</p> <p>0 1 0 : 高速オンチップオシレータ 出力クロック</p> <p>0 1 1 : 低速オンチップオシレータ 出力クロック</p> <p>1 0 0 : IWDT 専用オンチップ オシレータ出力クロック</p> <p>上記以外は設定しないでください</p>	<p>測定対象クロック選択ビット</p> <p>b3 b1</p> <p>0 0 0 : メインクロック</p> <p>0 0 1 : サブクロック</p> <p>0 1 0 : HOCO クロック</p> <p>0 1 1 : LOCO クロック</p> <p>1 0 0 : IWDT 専用クロック (IWDTCCLK)</p> <p>1 0 1 : 周辺モジュールクロック B (PCLKB)</p> <p>上記以外は設定しないでください</p>

## 2.9. 消費電力低減機能

表 2.13 に消費電力低減機能の概要比較を、表 2.14 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.15 に消費電力低減機能のレジスタ比較を示します。

表 2.13 消費電力低減機能の概要比較

項目	RX210	RX140
クロックの切り替えによる消費電力の低減	システムクロック (ICLK)、 周辺モジュールクロック (PCLKB)、 S12AD 用クロック (PCLKD)、 <b>外部バスクロック (BCLK)、</b> FlashIF クロック (FCLK) に対し、個別に分 周比を設定することが可能	システムクロック (ICLK)、 周辺モジュールクロック (PCLKB)、 S12AD 用クロック (PCLKD)、  FlashIF クロック (FCLK) に対し、個別に分 周比を設定することが可能
BCLK 出力制御機能	<b>BCLK 出力または High 出力の選択が可能</b>	—
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	<ul style="list-style-type: none"> <li>スリープモード</li> <li><b>全モジュールクロックストップモード</b></li> <li>ソフトウェアスタンバイモード</li> <li><b>ディープソフトウェアスタンバイモード</b></li> </ul>	<ul style="list-style-type: none"> <li>スリープモード</li> <li><b>ディープスリープモード</b></li> <li>ソフトウェアスタンバイモード</li> <li><b>スヌーズモード</b></li> </ul>
動作電力低減機能	<ul style="list-style-type: none"> <li>動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、およびディープスリープモード時の消費電力を低減することが可能</li> </ul> <p>[チップバージョン A、C の場合]</p> <ul style="list-style-type: none"> <li>動作電力制御状態：5 種類 <ul style="list-style-type: none"> <li>高速動作モード</li> <li>中速動作モード 1A</li> <li>中速動作モード 1B</li> <li>低速動作モード 1</li> <li>低速動作モード 2</li> </ul> </li> </ul> <p>[チップバージョン B の場合]</p> <ul style="list-style-type: none"> <li>動作電力制御状態：7 種類 <ul style="list-style-type: none"> <li>高速動作モード</li> <li>中速動作モード 1A</li> <li>中速動作モード 1B</li> <li>中速動作モード 2A</li> <li>中速動作モード 2B</li> <li>低速動作モード 1</li> <li>低速動作モード 2</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、ディープスリープモード時、および<b>スヌーズモード</b>時の消費電力を低減することが可能</li> </ul> <ul style="list-style-type: none"> <li>動作電力制御状態：4 種類 <ul style="list-style-type: none"> <li>高速動作モード</li> <li>中速動作モード</li> <li>中速動作モード 2</li> <li>低速動作モード</li> </ul> </li> </ul>

表 2.14 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と 動作状態	RX210	RX140
スリープ モード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	USB 専用 PLL	動作可能	—
	CPU	停止(保持)	停止(保持)
	RAM0 (0000 0000h~0000 FFFFh) RAM1 (0001 0000h~0001 7FFFh) : RX210	動作可能(保持)	動作可能(保持)
	DTC	—	動作可能
	フラッシュメモリ	動作	動作
	ウォッチドッグタイマ(WDT)	停止(保持)	—
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8ビットタイマ(ユニット 0、1) (TMR)	動作可能	—
	ローパワータイマ(LPT)	—	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/O ポート	動作	動作
	RTCOOUT 出力	—	動作可能
	CLKOUT 出力	—	動作可能
コンパレータ B	—	動作可能	
全モジュール クロック ストップ モード	遷移方法	制御レジスタ+命令	—
	リセット以外の解除方法	割り込み	—
	解除後の状態	プログラム実行状態 (割り込み処理)	—
	メインクロック発振器	動作可能	—
	サブクロック発振器	動作可能	—
	高速オンチップオシレータ	動作可能	—
	低速オンチップオシレータ	動作可能	—
	IWDT 専用オンチップオシレータ	動作可能	—
	PLL	動作可能	—
	CPU	停止(保持)	—
	RAM0 (0000 0000h~0000 FFFFh) RAM1 (0001 0000h~0001 7FFFh) :	停止(保持)	—
	フラッシュメモリ	停止(保持)	—

モード	遷移および解除方法と動作状態	RX210	RX140
全モジュール クロック ストップ モード	ウォッチドッグタイマ(WDT)	停止(保持)	—
	独立ウォッチドッグタイマ(IWDT)	動作可能	—
	リアルタイムクロック(RTC)	動作可能	—
	8ビットタイマ(ユニット0、1) (TMR)	動作可能	—
	電圧検出回路(LVD)	動作可能	—
	パワーオンリセット回路	動作	—
	周辺モジュール	停止(保持)	—
	I/O ポート	保持	—
ディープ スリープ モード	遷移方法	—	制御レジスタ+命令
	リセット以外の解除方法	—	割り込み
	解除後の状態	—	プログラム実行状態 (割り込み処理)
	メインクロック発振器	—	動作可能
	サブクロック発振器	—	動作可能
	高速オンチップオシレータ	—	動作可能
	低速オンチップオシレータ	—	動作可能
	IWDT 専用オンチップオシレータ	—	動作可能
	PLL	—	動作可能
	CPU	—	停止(保持)
	RAM0 (0000 0000h~0000 FFFFh)	—	停止(保持)
	DTC	—	停止(保持)
	フラッシュメモリ	—	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	—	動作可能
	リアルタイムクロック(RTC)	—	動作可能
	ローパワータイマ(LPT)	—	動作可能
	電圧検出回路(LVD)	—	動作可能
	パワーオンリセット回路	—	動作
	周辺モジュール	—	動作可能
	I/O ポート	—	動作
RTCOOUT 出力	—	動作可能	
CLKOUT 出力	—	動作可能	
コンパレータ B	—	動作可能	
ソフトウェア スタンバイ モード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	停止	停止
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	停止	停止
	CPU	停止(保持)	停止(保持)

モード	遷移および解除方法と動作状態	RX210	RX140
ソフトウェアスタンバイモード	RAM0 (0000 0000h~0000 FFFFh) RAM1 (0001 0000h~0001 7FFFh) : RX210	停止(保持)	停止(保持)
	DTC	—	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	ウォッチドッグタイマ(WDT)	停止(保持)	—
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	ローパワータイマ(LPT)	—	動作可能
	8ビットタイマ(ユニット 0、1) (TMR)	停止(保持)	—
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
	RTCOU 出力	—	動作可能
	CLKOUT 出力	—	動作可能
	コンパレータ B	—	動作可能
	スヌーズモード	遷移方法	—
リセット以外の解除方法		—	割り込みまたはスヌーズ終了条件発生
解除後の状態		—	プログラム実行状態(割り込み処理) またはソフトウェアスタンバイモード
メインクロック発振器		—	動作可能
サブクロック発振器		—	動作可能
高速オンチップオシレータ		—	動作可能
低速オンチップオシレータ		—	動作可能
IWDT 専用オンチップオシレータ		—	動作可能
PLL		—	動作可能
CPU		—	停止(保持)
RAM0 (0000 0000h~0000 FFFFh)		—	動作可能(保持)
DTC		—	動作可能
フラッシュメモリ		—	停止(保持)
独立ウォッチドッグタイマ(IWDT)		—	動作可能
リアルタイムクロック(RTC)		—	動作可能
ローパワータイマ(LPT)		—	動作可能
電圧検出回路(LVD)		—	動作可能
パワーオンリセット回路		—	動作
周辺モジュール		—	動作可能
I/O ポート		—	動作

モード	遷移および解除方法と動作状態	RX210	RX140
スヌーズモード	RTCOOUT 出力	—	動作可能
	CLKOUT 出力	—	動作可能
	コンパレータ B	—	動作可能
ディープソフトウェアスタンバイモード	遷移方法	制御レジスタ+命令	—
	リセット以外の解除方法	割り込み	—
	解除後の状態	プログラム実行状態 (リセット処理)	—
	メインクロック発振器	停止	—
	サブクロック発振器	動作可能	—
	高速オンチップオシレータ	停止	—
	低速オンチップオシレータ	停止	—
	IWDT 専用オンチップオシレータ	停止(不定)	—
	PLL	停止	—
	CPU	停止(不定)	—
	RAM0 (0000 0000h~0000 FFFFh) RAM1 (0001 0000h~0001 7FFFh) : RX210	停止(不定)	—
	フラッシュメモリ	停止(保持)	—
	ウォッチドッグタイマ(WDT)	停止(不定)	—
	独立ウォッチドッグタイマ(IWDT)	停止(不定)	—
	リアルタイムクロック(RTC)	動作可能	—
	8ビットタイマ(ユニット 0、1) (TMR)	停止(不定)	—
	電圧検出回路(LVD)	動作可能	—
パワーオンリセット回路	動作	—	
周辺モジュール	停止(不定)	—	
I/O ポート	保持	—	

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。

停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

停止(不定)は、内部レジスタ値不定、内部状態は電源オフを示します。

表 2.15 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX210	RX140
SBYCR	—	スタンバイコントロールレジスタ リセット後の初期値が異なります	スタンバイコントロールレジスタ
	OPE	出力ポート許可ビット	—
MSTPCRA	MSTPA13	16ビットタイマパルスユニット モジュールストップ設定ビット	—
	MSTPA14	コンペアマッチタイマ1(ユニット1) モジュールストップ設定ビット	—
	MSTPA24	モジュールストップA24設定ビット	—
	MSTPA27	モジュールストップA27設定ビット	—
	MSTPA28	DMAコントローラ/データ転送ファ コントローラモジュールストップ 設定ビット  対象モジュール : DMAC/DTC	データ転送ファコントローラ モジュールストップ設定ビット  対象モジュール : DTC
	MSTPA29	モジュールストップA29設定ビット	—
	ACSE	全モジュールクロックストップモード 許可ビット	—
MSTPCRB	MSTPB0	—	CANモジュール モジュールストップ設定ビット
	MSTPB8	温度センサモジュールストップ設定 ビット	—
	MSTPB24	シリアルコミュニケーション インタフェース7モジュールストップ 設定ビット	—
	MSTPB27	シリアルコミュニケーション インタフェース4モジュールストップ 設定ビット	—
	MSTPB28	シリアルコミュニケーション インタフェース3モジュールストップ 設定ビット	—
	MSTPB29	シリアルコミュニケーション インタフェース2モジュールストップ 設定ビット	—
	MSTPB31	シリアルコミュニケーション インタフェース0モジュールストップ設定 ビット	—
MSTPCRC	MSTPC1	RAM1モジュールストップ設定ビット	—
	MSTPC24	シリアルコミュニケーションインタ フェース11モジュールストップ設定 ビット	—
	MSTPC25	シリアルコミュニケーションインタ フェース10モジュールストップ設定 ビット	—
	DSLPE	—	ディープスリープモード許可ビット
MSTPCRD	—	—	モジュールストップコントロール レジスタ D

レジスタ	ビット	RX210	RX140
OPCCR	OPCM [2:0]	動作電力制御モード選択ビット  [チップバージョンA、Cの場合] b2 b0 0 0 0: 高速動作モード 0 1 0: 中速動作モード1A 0 1 1: 中速動作モード1B 1 1 0: 低速動作モード1 1 1 1: 低速動作モード2  [チップバージョンBの場合] b2 b0 0 0 0: 高速動作モード 0 1 0: 中速動作モード1A 0 1 1: 中速動作モード1B 1 0 0: 中速動作モード2A 1 0 1: 中速動作モード2B 1 1 0: 低速動作モード1 1 1 1: 低速動作モード2 上記以外は設定しないでください	動作電力制御モード選択ビット      b2 b0 0 0 0: 高速動作モード 0 1 0: 中速動作モード 1 0 0: 中速動作モード2 上記以外は設定しないでください
SOPCCR	—	—	サブ動作電力コントロールレジスタ
RSTCKCR	RSTCKSEL[2:0]	スリープモード復帰クロックソース 選択ビット  [チップバージョンAの場合] b2 b0 0 0 1: HOCO 選択  [チップバージョンB、Cの場合]  b2 b0 0 0 1: HOCO 選択  0 1 0: メインクロック発振器選択 RSTCKEN ビットが“1”のとき、上記以外は 設定しないでください	スリープモード復帰クロックソース 選択ビット      b2 b0 0 0 0: LOCO 選択 0 0 1: HOCO 選択 <sup>(注1)</sup> 0 1 0: メインクロック発振器選択 RSTCKEN ビットが“1”のとき、上記以外は 設定しないでください
SNZCR	—	—	スヌーズコントロールレジスタ
SNZCR2	—	—	スヌーズコントロールレジスタ 2
MOSCWTCR	—	メインクロック発振器ウェイト コントロールレジスタ	—
SOSCWTCR	—	サブクロック発振器ウェイト コントロールレジスタ	—
PLLWTCR	—	PLL ウェイトコントロールレジスタ	—
HOCOWTCR2	—	HOCO ウェイトコントロールレジスタ 2	—
DPSBYCR	—	ディープスタンバイコントロールレジスタ	—
DPSIER0	—	ディープスタンバイインタラプト イネーブルレジスタ 0	—
DPSIER2	—	ディープスタンバイインタラプト イネーブルレジスタ 2	—
DPSIFR0	—	ディープスタンバイインタラプト フラグレジスタ 0	—
DPSIFR2	—	ディープスタンバイインタラプト フラグレジスタ 2	—

レジスタ	ビット	RX210	RX140
DPSIEGR0	—	ディープスタンバイインタラプトエッジレジスタ 0	—
DPSIEGR2	—	ディープスタンバイインタラプトエッジレジスタ 2	—
FHSSBYC R	—	フラッシュ HOCO ソフトウェアスタンバイコントロールレジスタ	—
DPSBKRY	—	ディープスタンバイバックアップレジスタ (y=0 ~ 31)	—

注 1. このレジスタは PRCR.PRC1 ビットを“1” (書き込み許可)にした後で書き換えてください。

## 2.10. レジスタライトプロテクション機能

表 2.16 にレジスタライトプロテクション機能の概要比較を、表 2.17 にレジスタライトプロテクション機能のレジスタ比較を示します。

表 2.16 レジスタライトプロテクション機能の概要比較

項目	RX210	RX140
PRC0 ビット	<ul style="list-style-type: none"> <li>クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, <b>BCKCR</b>, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, OSTDCR, OSTDSR, <b>HOCOCR2</b> HOCOTRR0, <b>HOCOTRR1</b>, <b>HOCOTRR2</b>, <b>HOCOTRR3</b></li> </ul>	<ul style="list-style-type: none"> <li>クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, <b>LOFCR</b>, OSTDCR, OSTDSR, <b>CKOCR</b>, <b>LOCOTRR2</b>, <b>ILOCOTRR2</b>, HOCOTRR0, <b>SOMCR</b></li> </ul>
PRC1 ビット	<ul style="list-style-type: none"> <li>動作モード関連レジスタ <b>SYSCR0</b>, SYSCR1</li> <li>消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, OPCCR, RSTCKCR, <b>MOSCWTCR</b>, <b>SOSCWTCR</b>, <b>PLLWTCR</b>, <b>DPSBYCR</b>, <b>DPSIER0</b>, <b>DPSIER2</b>, <b>DPSIFR0</b>, <b>DPSIFR2</b>, <b>DPSIEGR0</b>, <b>DPSIEGR2</b>, <b>HSSYCR</b>, <b>HOCOWTCR2</b></li> <li>クロック発生回路関連レジスタ MOFCR, <b>HOCOPCR</b>, <b>PLLPCR</b> (チップバージョン B の場合)</li> <li>ソフトウェアリセットレジスタ SWRR</li> </ul>	<ul style="list-style-type: none"> <li>動作モード関連レジスタ SYSCR1</li> <li>消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, <b>MSTPCRD</b>, OPCCR, RSTCKCR, <b>SOPCCR</b>, <b>SNZCR</b>, <b>SNZCR2</b></li> <li>クロック発生回路関連レジスタ MOFCR, <b>MOSCWTCR</b></li> <li>ソフトウェアリセットレジスタ SWRR</li> </ul>
PRC2 ビット	VRCCRレジスタ	<ul style="list-style-type: none"> <li><b>ローパワータイマ関連レジスタ</b> <b>LPTCR1</b>, <b>LPTCR2</b>, <b>LPTCR3</b>, <b>LPTPRD</b>, <b>LPCMR0</b>, <b>LPCMR1</b>, <b>LPWUCR</b></li> </ul>
PRC3 ビット	<ul style="list-style-type: none"> <li>LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR</li> </ul>	<ul style="list-style-type: none"> <li>LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR</li> </ul>

表 2.17 レジスタライトプロテクション機能のレジスタ比較

レジスタ	ビット	RX210	RX140
PRCR	PRC1	プロテクトビット1  動作モード、消費電力低減機能、 ソフトウェアリセット関連レジスタへの 書き込み許可	プロテクトビット1  動作モード、消費電力低減機能、 <b>クロック 発生回路関連レジスタ</b> 、ソフトウェア リセット関連レジスタへの書き込み許可
	PRC2	プロテクトビット2  VRCCRレジスタへの書き込み許可	プロテクトビット2  <b>ローパワータイマ関連レジスタ</b> への 書き込み許可

## 2.11. 例外処理

表 2.18 に例外処理の概要比較を、表 2.19 にベクタ比較を、表 2.20 に例外処理ルーチンからの復帰命令比較を示します。

表 2.18 例外処理の概要比較

項目	RX210	RX140
例外事象	<ul style="list-style-type: none"> <li>● 未定義命令例外</li> <li>● 特権命令例外</li>   <li>● リセット</li> <li>● ノンマスカブル割り込み</li> <li>● 割り込み</li> <li>● 無条件トラップ</li> </ul>	<ul style="list-style-type: none"> <li>● 未定義命令例外</li> <li>● 特権命令例外</li> <li>● 浮動小数点例外</li> <li>● リセット</li> <li>● ノンマスカブル割り込み</li> <li>● 割り込み</li> <li>● 無条件トラップ</li> </ul>

表 2.19 ベクタ比較

項目	RX210	RX140
未定義命令例外	固定ベクタテーブル	例外ベクタテーブル(EXTB)
特権命令例外	固定ベクタテーブル	例外ベクタテーブル(EXTB)
浮動小数点例外	—	例外ベクタテーブル(EXTB)
リセット	固定ベクタテーブル	例外ベクタテーブル(EXTB)
ノンマスカブル割り込み	固定ベクタテーブル	例外ベクタテーブル(EXTB)
割り込み		
高速割り込み	FINTV	FINTV
高速割り込み以外	可変ベクタテーブル(INTB)	割り込みベクタテーブル (INTB)
無条件トラップ	可変ベクタテーブル(INTB)	割り込みベクタテーブル (INTB)

表 2.20 例外処理ルーチンからの復帰命令比較

項目	RX210	RX140
未定義命令例外	RTE	RTE
特権命令例外	RTE	RTE
浮動小数点例外	—	RTE
リセット	復帰不可能	復帰不可能
ノンマスカブル割り込み	復帰不可能	禁止
割り込み		
高速割り込み	RTFI	RTFI
高速割り込み以外	RTE	RTE
無条件トラップ	RTE	RTE

## 2.12. 割り込みコントローラ

表 2.21 に割り込みコントローラの概要比較を、表 2.22 に割り込みコントローラのレジスタ比較を示します。

表 2.21 割り込みコントローラの概要比較

項目		RX210(ICUb)	RX140(ICUb)
割り込み	周辺機能 割り込み	<ul style="list-style-type: none"> <li>周辺モジュールからの割り込み</li> <li>割り込み検出：エッジ検出/レベル検出 接続している 周辺モジュールの要因ごとの 検出方法は固定</li> </ul>	<ul style="list-style-type: none"> <li>周辺モジュールからの割り込み</li> <li>割り込み検出：エッジ検出/レベル検出 接続している 周辺モジュールの要因ごとの 検出方法は固定</li> </ul>
	外部端子 割り込み	<ul style="list-style-type: none"> <li>IRQ0～IRQ7 端子からの割り込み</li> <li>要因数：8</li> <li>割り込み検出： Low/立下りエッジ/ 立ち上がりエッジ/ 両エッジを要因毎に設定可能</li> <li>デジタルフィルタ機能： あり</li> </ul>	<ul style="list-style-type: none"> <li>IRQ0～IRQ7 端子からの割り込み</li> <li>要因数：8</li> <li>割り込み検出： Low/立下りエッジ/ 立ち上がりエッジ/ 両エッジを要因毎に設定可能</li> <li>デジタルフィルタ機能： あり</li> </ul>
	ソフト ウェア 割り込み	<ul style="list-style-type: none"> <li>レジスタ書き込みによる</li> <li>割り込み</li> <li>要因数：1</li> </ul>	<ul style="list-style-type: none"> <li>レジスタ書き込みによる</li> <li>割り込み</li> <li>要因数：1</li> </ul>
	イベント リンク 割り込み	ELC イベントより、ELSR18I、 <b>ELSR19I</b> 割り込みを発生	ELC イベントより、 <b>ELSR8I</b> 、ELSR18I 割り込みを発生
	割り込み 優先順位	レジスタにより優先順位を 設定	レジスタにより優先順位を 設定
	高速割り込 み機能	CPU の割り込み処理を高速化可能。1 要 因にのみ設定	CPU の割り込み処理を高速化可能。1 要 因にのみ設定
	DTC、 DMAC 制御 (RX210) <b>DTC 制御</b> (RX140)	割り込み要因により DTC や <b>DMAC</b> の起 動が可能	割り込み要因により DTC の起動が可能
	ノンマスカ ブル 割り込み	NMI 端子 割り込み	<ul style="list-style-type: none"> <li>NMI 端子からの割り込み</li> <li>割り込み検出： - 立ち下りエッジ/ - 立ち上がりエッジ</li> <li>デジタルフィルタ機能：あり</li> </ul>
発振停止 割り込み		発振停止検出時の割り込み	発振停止検出時の割り込み

項目		RX210(ICUb)	RX140(ICUb)
ノンマスク ブル 割り込み	WDT アンダ フロー /リフ レッシュエ ラー	ダウンカウンタがアンダフロー したとき、もしくはリフレッシュ エラーが発生したときの割り込み	—
	IWDT アンダ フロー/リフ レッシュエ ラー	ダウンカウンタがアンダフローしたと き、もしくはリフレッシュ エラーが発生したときの割り込み	ダウンカウンタがアンダフローしたと き、もしくはリフレッシュ エラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出回路 1 (LVD1)の電圧監視 割り込み	電圧検出回路 1 (LVD1)の電圧監視 割り込み
	電圧監視 2 割り込み	電圧検出回路 2 (LVD2)の電圧監視 割り込み	電圧検出回路 2 (LVD2)の電圧監視 割り込み
低消費電力状態からの復帰		<ul style="list-style-type: none"> <li>スリープモード: ノンマスクブル割り込み、全割り込 み要因で復帰</li> <li>全モジュールクロックストップモ ード: ノンマスクブル割り込み、IRQ0~ IRQ7 割り込み、TMR 割り込み、 RTC アラーム/周期割り込みで復帰</li> <li>ソフトウェアスタンバイモード: ノンマスクブル割り込み、IRQ0~ IRQ7 割り込み、RTC アラーム/周期 割り込みで復帰</li> </ul>	<ul style="list-style-type: none"> <li>スリープモード、 ディープスリープモード: すべてのノンマスクブル割り込み、 すべての割り込みで復帰</li> <li>ソフトウェアスタンバイモード: 発振停止検出割り込みを除くノンマ スクブル割り込み、外部端子割り込 み(IRQ0~IRQ7)、周辺機能割り込み (電圧監視 1、電圧監視 2、RTC ア ラーム/周期)、ELSR8I 割り込み(LPT 専用割り込み)で復帰</li> <li>スヌーズモード: 発振停止検出割り込みを除くノンマ スクブル割り込み、外部端子割り込 み(IRQ0~IRQ7)、周辺機能割り込み (電圧監視 1、電圧監視 2、RTC ア ラーム/周期)、SNZI 割り込み(スヌ ーズ解除割り込み)で復帰</li> </ul>

表 2.22 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX210(ICUb)	RX140(ICUb)
DTCERn	DTCE	DTC 起動許可ビット 0 : DTC 起動禁止 1 : DTC 起動許可	DTC 転送要求許可ビット 0 : CPU への割り込み要因に 設定する 1 : DTC の起動要因に設定する
DMRSRm	—	DMAC 起動要求選択レジスタ m (m = DMAC チャンネル番号)	—
NMISR	WDTST	WDT アンダフロー /リフレッシュ エラーステータスフラグ	—
NMIER	WDTEN	WDT アンダフロー /リフレッシュ エラー許可ビット	—
NMICLR	WDTCLR	WDT クリアビット	—

## 2.13. バス

表 2.23 にバスの概要比較を示します。

表 2.23 バスの概要比較

項目		RX210	RX140
CPU バス	命令バス	<ul style="list-style-type: none"> <li>● CPU(命令)を接続</li> <li>● 内蔵メモリを接続(RAM,ROM)</li> <li>● システムクロック(ICLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>● CPU(命令)を接続</li> <li>● 内蔵メモリを接続(RAM,ROM)</li> <li>● システムクロック(ICLK)に同期して動作</li> </ul>
	オペランドバス	<ul style="list-style-type: none"> <li>● CPU(オペランド)を接続</li> <li>● 内蔵メモリを接続(RAM,ROM)</li> <li>● システムクロック(ICLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>● CPU(オペランド)を接続</li> <li>● 内蔵メモリを接続(RAM,ROM)</li> <li>● システムクロック(ICLK)に同期して動作</li> </ul>
メモリバス	メモリバス 1	RAM を接続	RAM を接続
	メモリバス 2	ROM を接続	ROM を接続
内部メインバス	内部メインバス 1	<ul style="list-style-type: none"> <li>● CPU を接続</li> <li>● システムクロック(ICLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>● CPU を接続</li> <li>● システムクロック(ICLK)に同期して動作</li> </ul>
	内部メインバス 2	<ul style="list-style-type: none"> <li>● DTC、DMAC を接続</li> <li>● 内蔵メモリを接続(RAM、ROM)</li> <li>● システムクロック(ICLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>● DTC を接続</li> <li>● 内蔵メモリを接続(RAM、ROM)</li> <li>● システムクロック(ICLK)に同期して動作</li> </ul>
内部周辺バス	内部周辺バス 1	<ul style="list-style-type: none"> <li>● 周辺機能(DTC、DMAC、割り込みコントローラ、バスエラー監視部)を接続</li> <li>● システムクロック(ICLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>● 周辺機能(DTC、割り込みコントローラ、バスエラー監視部)を接続</li> <li>● システムクロック(ICLK)に同期して動作</li> </ul>
	内部周辺バス 2	<ul style="list-style-type: none"> <li>● 周辺機能(内部周辺バス 1 以外の周辺機能)を接続</li> <li>● 周辺モジュールクロック</li> <li>● (PCLKB,PCLKD)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>● 周辺機能を接続</li> <li>● 周辺モジュールクロック</li> <li>● (PCLKB,PCLKD)に同期して動作</li> </ul>
	内部周辺バス 3	—	<ul style="list-style-type: none"> <li>● 周辺機能(CTSU、RSCAN)を接続</li> <li>● 周辺モジュールクロック(PCLKB)に同期して動作</li> </ul>
	内部周辺バス 6	<ul style="list-style-type: none"> <li>● ROM(P/E 時)、E2 データフラッシュを接続</li> <li>● FlashIF クロック(FCLK)に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>● ROM(P/E 時)、E2 データフラッシュを接続</li> <li>● FlashIF クロック(FCLK)に同期して動作</li> </ul>
外部バス	CS領域	<ul style="list-style-type: none"> <li>● 外部デバイスを接続</li> <li>● 外部バスクロック(BCLK)に同期して動作</li> </ul>	—

表 2.24 バスのレジスタ比較

レジスタ	ビット	RX210	RX140
CSnCR	—	CSn 制御レジスタ(n = 0 ~ 3)	—
CSnREC	—	CSn リカバリサイクル設定レジスタ (n = 0 ~ 3)	—
CSRECEEN	—	CS リカバリサイクル挿入許可 レジスタ	—
CSnMOD	—	CSn モードレジスタ(n = 0 ~ 3)	—
CSnWCR1	—	CSn ウェイト制御レジスタ 1 (n = 0 ~ 3)	—
CSnWCR2	—	CSn ウェイト制御レジスタ 2 (n = 0 ~ 3)	—
BERSR1	MST[2:0]	バスマスタコードビット  b6    b4 0 0 0 : CPU 0 0 1 : 予約 0 1 0 : 予約 0 1 1 : DTC/DMAC 1 0 0 : 予約 1 0 1 : 予約 1 1 0 : 予約 1 1 1 : 予約	バスマスタコードビット  b6    b4 0 0 0 : CPU 0 0 1 : 予約 0 1 0 : 予約 0 1 1 : DTC 1 0 0 : 予約 1 0 1 : 予約 1 1 0 : 予約 1 1 1 : 予約
BUSPRI	BPEB[1:0]	外部バスプライオリティ制御ビット	—

## 2.14. データトランスファコントローラ

表 2.25 にデータトランスファコントローラの概要比較を、表 2.26 にデータトランスファコントローラのレジスタ比較を示します。

表 2.25 データトランスファコントローラの概要比較

項目	RX210(DTCa)	RX140(DTCb)
転送チャンネル数	—	DTC 起動が可能なすべての割り込み要因の数と同数
転送モード	<ul style="list-style-type: none"> <li>ノーマル転送モード               <ul style="list-style-type: none"> <li>- 1 回の起動で 1 つのデータを転送する</li> </ul> </li> <li>リピート転送モード               <ul style="list-style-type: none"> <li>- 1 回の起動で 1 つのデータを転送する</li> <li>- リピートサイズ分データを転送すると転送開始アドレスに復帰</li> <li>- リピートサイズは最大 256</li> </ul> </li> <li>データ設定可能</li> <li>ブロック転送モード               <ul style="list-style-type: none"> <li>- 1 回の起動で 1 ブロックのデータを転送する</li> <li>- ブロックサイズは最大 256 データ設定可能</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>ノーマル転送モード               <ul style="list-style-type: none"> <li>- 1 回の起動で 1 つのデータを転送する</li> </ul> </li> <li>リピート転送モード               <ul style="list-style-type: none"> <li>- 1 回の起動で 1 つのデータを転送する</li> <li>- リピートサイズ分データを転送すると転送開始アドレスに復帰</li> <li>- リピート回数は最大 256 回設定可能で、256 × 32 ビットで、最大 1024 バイト転送可能</li> </ul> </li> <li>ブロック転送モード               <ul style="list-style-type: none"> <li>- 1 回の起動で 1 ブロックのデータを転送する</li> <li>- ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能</li> </ul> </li> </ul>
転送チャンネル	<ul style="list-style-type: none"> <li>割り込み要因に対応するチャンネルの転送が可能 (ICU からの DTC 起動要求で転送)</li> </ul>	—
チェーン転送機能	<ul style="list-style-type: none"> <li>1 回の転送要求に対して複数種類のデータ転送を連続して実行可能</li> <li>チェーン転送は「カウンタ = 0 のとき実施」 / 「毎回実施」のいずれかを選択可能</li> </ul>	<ul style="list-style-type: none"> <li>1 回の転送要求に対して複数種類のデータ転送を連続して実行可能</li> <li>「転送カウンタが“0”になったときのみ実施」 / 「毎回実施」のいずれかを選択可能</li> </ul>
シーケンス転送	—	<p>複雑な一連の転送をシーケンスとして登録し、転送データにより任意のシーケンスを選択して実行可能</p> <ul style="list-style-type: none"> <li>シーケンス転送の起動要因は同時に 1 つのみ選択可能</li> <li>シーケンスは、1 つの起動要因に対し最大 256 通り</li> <li>転送要求によって最初に転送されたデータがシーケンスを決定</li> <li>シーケンスは、1 回の転送要求で最後まで実行することも、途中で止めて次の転送要求で再開する(シーケンス分割)ことも可能</li> </ul>

項目	RX210(DTCa)	RX140(DTCb)
転送空間	<ul style="list-style-type: none"> <li>ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007FF FFFh"と "FF80 0000h"~"FFFF FFFFh"の うち、予約領域以外の領域)</li> <li>フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh"の うち、予約領域以外の領域)</li> </ul>	<ul style="list-style-type: none"> <li>ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007FF FFFh"と "FF80 0000h"~"FFFF FFFFh"の うち、予約領域以外の領域)</li> <li>フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh"の うち、予約領域以外の領域)</li> </ul>
データ転送単位	<ul style="list-style-type: none"> <li>1 データ : 8 ビット、 16 ビット、 32 ビット</li> <li>1 ブロックサイズ : 1~256 データ</li> </ul>	<ul style="list-style-type: none"> <li>1 データ : 1 バイト(8 ビット)、 1 ワード(16 ビット)、 1 ロングワード(32 ビット)</li> <li>1 ブロックサイズ : 1~256 データ</li> </ul>
CPU 割り込み要求	<ul style="list-style-type: none"> <li>DTC を起動した割り込みで CPU への 割り込み要求を発生可能</li> <li>1 回のデータ転送終了後に CPU への 割り込み要求を発生可能</li> <li>指定したデータ数のデータ転送終了後 に CPU への割り込み要求を発生可能</li> </ul>	<ul style="list-style-type: none"> <li>DTC を起動した割り込みで CPU への 割り込み要求を発生可能</li> <li>1 回のデータ転送終了後に CPU への 割り込み要求を発生可能</li> <li>指定したデータ数のデータ転送終了後 に CPU への割り込み要求を発生可能</li> </ul>
イベントリンク機能	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を 発生	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を 発生
リードスキップ	転送情報のリードスキップを指定可能	同一転送が連続したときの転送情報の読 み出しを省略する設定が可能
ライトバックスキップ	転送元アドレス固定の場合、または転送 先アドレス固定の場合、ライトバック スキップを実行可能	転送元アドレスまたは転送先アドレスが 固定の場合、更新されない転送情報の書 き戻しを省略
ライトバック ディスエーブル	—	転送情報のライトバックを実行しない設 定が可能
ディスプレイースメント加算	—	転送元アドレスにディスプレイースメント を加算可能 (転送情報ごとに選択)
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.26 データトランスファコントローラのレジスタ比較

レジスタ	ビット	RX210(DTCa)	RX140(DTCb)
MRA	WBDIS	—	ライトバックディスエーブルビット <sup>(注1)</sup>
MRB	SQEND	—	シーケンス転送終了ビット
	INDX	—	インデックステーブル参照ビット
MRB	DISEL	DTC 割り込み選択ビット  0 : 指定されたデータ転送終了時、CPU へ の割り込みが発生  1 : DTC データ転送のたびに、CPU への割 り込みが発生	DTC 割り込み選択ビット  0 : 指定した回数 of データ転送が終了したと き、CPU への割り込み要求が発生  1 : データ転送のたびに、CPU への割 り込み要求が発生

レジスタ	ビット	RX210(DTCa)	RX140(DTCb)
MRB	CHNS	DTC チェーン転送選択ビット  0 : 連続してチェーン転送を行う  1 : 転送カウンタが 1→0、または 1→CRAH となったとき、チェーン転送を行う	DTC チェーン転送選択ビット  0 : 転送が終了するたびにチェーン転送を行う  1 : 転送カウンタが 1 → 0、または 1 → CRAH となったとき、チェーン転送を行う
MRC	—	—	DTC モードレジスタ C
DTCIBR	—	—	DTC インデックステーブルベースレジスタ
DTCOR	—	—	DTC オペレーションレジスタ
DTCSQE	—	—	DTC シーケンス転送許可レジスタ
DTCDISP	—	—	DTC アドレスディスプレイメントレジスタ

注 1. 転送情報は RAM 領域に配置しますが、MRA.WBDIS ビットを“1”(ライトバックしない)にした場合は、ROM 領域に配置することもできます。

## 2.15. イベントリンクコントローラ

表 2.27 にイベントリンクコントローラの概要比較を、表 2.29 に ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応を示します。

表 2.27 イベントリンクコントローラの概要比較

項目	RX210(ELC)	RX140(ELC)
イベントリンク機能	<ul style="list-style-type: none"> <li>● 59 種類のイベント信号を、直接周辺モジュールへリンク可能</li> <li>● タイマ系の周辺モジュールは、イベント入力時の動作を選択可能</li> <li>● ポート B、<b>ポート E</b> のイベントリンク動作が可能 <ul style="list-style-type: none"> <li>- シングルポート：指定した 1 本のポートにイベントリンクの動作設定が可能</li> <li>- ポートグループ：8 ビットポート内で、指定した複数ビットをグループ化してイベントリンクの動作設定が可能</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>● 48 種類のイベント信号を、直接周辺モジュールへリンク可能</li> <li>● タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能</li> <li>● ポート B のイベントリンク動作が可能 <ul style="list-style-type: none"> <li>- シングルポート：指定した 1 本のポートにイベントリンクの動作設定が可能</li> <li>- ポートグループ：最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能</li> </ul> </li> </ul>
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.28 イベントリンクコントローラのレジスタ比較

レジスタ	ビット	RX210(ELC)	RX140(ELC)
ELSRn	—	イベントリンク設定レジスタ n (n = 1~4, 7, 10, 12, 15, 16, 18 ~ 29)	イベントリンク設定レジスタ n (n = 1~4, 7, <b>8</b> , 10, 12, <b>14</b> ~ 16, 18, 20, 22, 24, 25)
ELOPC	LPTMD[1:0]	—	LPT 動作選択ビット
PGRn (RX210) <b>PGR1 (RX140)</b>	—	ポートグループ指定レジスタ n (n = 1,2)	ポートグループ指定レジスタ 1
PGCn (RX210) <b>PGC1 (RX140)</b>	—	ポートグループコントロールレジスタ n (n=1,2)	ポートグループコントロールレジスタ 1
PDBFn (RX210) <b>PDBF1 (RX140)</b>	—	ポートバッファレジスタ n (n=1,2)	ポートバッファレジスタ 1
PELm	—	イベント接続ポート指定レジスタ m (m=0~3)	イベント接続ポート指定レジスタ m (m = 0, 1)
	PSP[1:0]	ポート番号指定ビット  b4 b3 0 0 : 設定無効 0 1 : ポート B (PGR1 レジスタに対応) 1 0 : <b>ポート E (PGR2 レジスタに対応)</b> 1 1 : 設定しないでください	ポート番号指定ビット  b4 b3 0 0 : 設定無効 0 1 : ポート B (PGR1 レジスタに対応) 1 0 : 設定しないでください 1 1 : 設定しないでください

表 2.29 ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応

ELS[7:0] ビットの値	周辺 モジュール	RX210(ELC)	RX140(ELC)
08h	マルチファンクション タイマパルスユニット 2	MTU1・コンペアマッチ 1A 信号	MTU1・コンペアマッチ 1A
09h		MTU1・コンペアマッチ 1B 信号	MTU1・コンペアマッチ 1B
0Ah		MTU1・オーバフロー信号	MTU1・オーバフロー
0Bh		MTU1・アンダフロー信号	MTU1・アンダフロー
0Ch		MTU2・コンペアマッチ 2A 信号	MTU2・コンペアマッチ 2A
0Dh		MTU2・コンペアマッチ 2B 信号	MTU2・コンペアマッチ 2B
0Eh		MTU2・オーバフロー信号	MTU2・オーバフロー
0Fh		MTU2・アンダフロー信号	MTU2・アンダフロー
10h		MTU3・コンペアマッチ 3A 信号	MTU3・コンペアマッチ 3A
11h		MTU3・コンペアマッチ 3B 信号	MTU3・コンペアマッチ 3B
12h		MTU3・コンペアマッチ 3C 信号	MTU3・コンペアマッチ 3C
13h		MTU3・コンペアマッチ 3D 信号	MTU3・コンペアマッチ 3D
14h		MTU3・オーバフロー信号	MTU3・オーバフロー
15h		MTU4・コンペアマッチ 4A 信号	MTU4・コンペアマッチ 4A
16h		MTU4・コンペアマッチ 4B 信号	MTU4・コンペアマッチ 4B
17h		MTU4・コンペアマッチ 4C 信号	MTU4・コンペアマッチ 4C
18h	MTU4・コンペアマッチ 4D 信号	MTU4・コンペアマッチ 4D	
19h	MTU4・オーバフロー信号	MTU4・オーバフロー	
1Ah	MTU4・アンダフロー信号	MTU4・アンダフロー	
1Fh	コンペアマッチタイマ	CMT1・コンペアマッチ 1 信号	CMT1・コンペアマッチ 1
22h	8 ビットタイマ	TMR0・コンペアマッチ A0 信号	TMR0・コンペアマッチ A0
23h		TMR0・コンペアマッチ B0 信号	TMR0・コンペアマッチ B0
24h		TMR0・オーバフロー信号	TMR0・オーバフロー
28h		TMR2・コンペアマッチ A2 信号	TMR2・コンペアマッチ A2
29h		TMR2・コンペアマッチ B2 信号	TMR2・コンペアマッチ B2
2Ah		TMR2・オーバフロー信号	TMR2・オーバフロー
2Eh	—	RTC・周期信号	—
31h	—	IWDT・アンダフロー・ リフレッシュエラー信号	—
32h	ローパワータイマ	—	LPT・コンペアマッチ 0
33h		—	LPT・コンペアマッチ 1
34h	12 ビット A/D コンバータ	—	S12AD・比較条件成立
35h		—	S12AD・比較条件不成立
3Ah	シリアル コミュニケーション インタフェース	SCI5・エラー(受信エラー・エラー シグナル検出)信号	SCI5・エラー(受信エラー・エラー シグナル検出)
3Bh		SCI5・受信データフル信号	SCI5・受信データフル
3Ch		SCI5・送信データエンプティ 信号	SCI5・送信データエンプティ
3Dh		SCI5・送信完了信号	SCI5・送信完了
4Eh	I <sup>2</sup> C バスインタフェース	RIIC0・通信エラー、 イベント発生信号	RIIC0・通信エラー、 イベント発生
4Fh		RIIC0・受信データフル信号	RIIC0・受信データフル
50h		RIIC0・送信データエンプティ 信号	RIIC0・送信データエンプティ
51h		RIIC0・送信終了信号	RIIC0・送信終了
52h	シリアル ペリフェラル インタフェース	RSPIO・エラー (モードフォルト オーバラン・ パリティエラー)信号	—

ELS[7:0] ビットの値	周辺 モジュール	RX210(ELC)	RX140(ELC)
53h	シリアル ペリフェラル インタフェース	RSPi0・アイドル信号	—
54h		RSPi0・受信データフル信号	—
55h		RSPi0・送信データエンプティ信号	—
56h		RSPi0・送信完了信号 (クロック同期式動作の スレーブモードを除く)	—
58h	12ビット A/D コンバータ	12ビット A/D コンバータ・ A/D 変換終了信号	S12AD・A/D 変換終了
59h	コンパレータ B0	コンパレータ B0・比較結果変化	コンパレータ B0・比較結果変化
5Ah	コンパレータ B0・B1	コンパレータ B0・B1 共通比較結果変化	コンパレータ B0・B1 共通比較結果変化
5Bh	電圧検出回路	LVD1・電圧検出信号	LVD1・電圧検出
5Ch		LVD2・電圧検出	—
5Dh	DMA コントローラ	DMAC0・転送終了	—
5Eh		DMAC1・転送終了	—
5Fh		DMAC2・転送終了	—
60h		DMAC3・転送終了	—
61h	データ転送ファ コントローラ	DTC・転送終了信号	DTC・転送終了
62h	クロック発生回路	クロック発生回路・ 発振停止検出信号	—
63h	I/O ポート	入力ポートグループ 1・ 入力エッジ検出信号	入力ポートグループ 1・ 入力エッジ検出
64h		入力ポートグループ 2・ 入力エッジ検出信号	—
65h		シングル入力ポート 0・ 入力エッジ検出信号	シングル入力ポート 0・ 入力エッジ検出
66h		シングル入力ポート 1・ 入力エッジ検出信号	シングル入力ポート 1・ 入力エッジ検出
67h		シングル入力ポート 2・ 入力エッジ検出信号	—
68h		シングル入力ポート 3・ 入力エッジ検出信号	—
69h	イベントリンク コントローラ	ソフトウェアイベント	ソフトウェアイベント
6Ah	データ演算回路	—	DOC・データ演算条件成立
上記以外は設定しないでください			

## 2.16. I/O ポート

表 2.30～表 2.32 に I/O ポートの概要比較を、表 2.33 に I/O ポートの機能比較を、表 2.34 に I/O ポートのレジスタ比較を示します。

表 2.30 I/O ポートの概要比較(80 ピン)

ポートシンボル	RX210(80 ピン)	RX140(80 ピン)
PORT0	P03,P05,P07	P03～P07
PORT1	P12～P17	P12～P17
PORT2	P20,P21,P26,P27	P20,P21,P26,P27
PORT3	P30～P32, P34～P37	P30～P32, P34～P37
PORT4	P40～P47	P40～P47
PORT5	P54, P55	P54, P55
PORTA	PA0～PA6	PA0～PA6
PORTB	PB0～PB7	PB0～PB7
PORTC	PC2～PC7	PC0～PC7
PORTD	PD0～PD2	PD0～PD2
PORTE	PE0～PE5	PE0～PE5
PORTG	—	PG7
PORTH	PH0～PH3	PH0～PH3,PH6,PH7
PORTJ	PJ1	PJ1,PJ6,PJ7

表 2.31 I/O ポートの概要比較(64 ピン)

ポートシンボル	RX210(64,69 ピン)	RX140(64 ピン)
PORT0	P03,P05	P03,P05
PORT1	P14～P17	P14～P17
PORT2	P26,P27	P26,P27
PORT3	P30～P32, P35～P37	P30～P32, P35～P37
PORT4	P40～P44,P46	P40～P47
PORT5	P54, P55	P54, P55
PORTA	PA0,PA1,PA3,PA4,PA6	PA0,PA1,PA3,PA4,PA6
PORTB	PB0,PB1,PB3,PB5～PB7	PB0,PB1,PB3,PB5～PB7
PORTC	PC2～PC7	PC0～PC7
PORTD	—	—
PORTE	PE0～PE5	PE0～PE5
PORTG	—	PG7
PORTH	PH0～PH3	PH0～PH3,PH6 <sup>(注1)</sup> ,PH7 <sup>(注1)</sup>
PORTJ	—	PJ6, PJ7

注 1. ROM 容量が 64K バイトの製品にはありません。

表 2.32 I/O ポートの概要比較(48 ピン)

ポートシンボル	RX210(48 ピン)	RX140(48 ピン)
PORT0	—	—
PORT1	P14～P17	P14～P17
PORT2	P26,P27	P26,P27
PORT3	P30,P31,P35～P37	P30,P31, P35～P37
PORT4	P40～P42,P46	P40～P42,P45～P47
PORTA	PA1,PA3,PA4,PA6	PA1,PA3,PA4,PA6
PORTB	PB0,PB1,PB3,PB5	PB0,PB1,PB3,PB5
PORTC	PC4～PC7	PC0～PC7
PORTE	PE1～PE4	PE1～PE4
PORTG	—	PG7

ポートシンボル	RX210(48 ピン)	RX140(48 ピン)
PORTH	PH0~PH3	PH0~PH3
PORTJ	—	PJ6, PJ7

表 2.33 I/O ポートの機能比較

項目	ポートシンボル	RX210	RX140
入力プルアップ機能	PORT0	P00~P03,P05,P07	P03~P07
	PORT1	P12~P17	P12~P17
	PORT2	P20~P27	P20, P21, P26, P27
	PORT3	P30~P34, P36, P37	P30~P32, P34, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P56	P54, P55
	PORT6	P60~P67	—
	PORT7	P70~P77	—
	PORT8	P80~P83,P86,P87	—
	PORT9	P90~P93	—
	PORTA	PA0~PA7	PA0~PA6
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC2~PC7
	PORTD	PD0~PD7	PD0~PD2
	PORTE	PE0~PE7	PE0~PE5
	PORTF	PF5	—
	PORTG	—	PG7
PORTH	PH0~PH3	PH0~PH3	
PORTJ	PJ1,PJ3,PJ5	PJ1,PJ6,PJ7	
PORTK	PK2~PK5	—	
PORTL	PL0, PL1	—	
オープンドレイン 出力機能	PORT0	P00~P02	—
	PORT1	P12~P17	P12~P17
	PORT2	P20~P27	P20, P21, P26, P27
	PORT3	P30~P34, P36, P37	P30~P32, P34, P36, P37
	PORT5	P50~P52,P54	—
	PORT6	P60,P61	—
	PORT7	P70,P74~P77	—
	PORT8	P80~P83	—
	PORT9	P90~P93	—
	PORTA	PA0~PA7	PA0~PA6
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC2~PC7
	PORTD	—	PD0~PD2
	PORTE	PE0~PE7	PE0~PE3
PORTG	—	PG7	
PORTK	PK2~PK5	—	
駆動能力切り替え機能	PORT0	P00~P03,P05,P07	—
	PORT1	P12~P17	—
	PORT2	P20~P27	—
	PORT3	P30~P34,P36,P37	—
	PORT4	P40~P47	—
	PORT5	P50~P56	—
	PORT6	P60~P67	—
	PORT7	P70,P71~P77	—
	PORT8	P80~P83,P86,P87	—

項目	ポートシンボル	RX210	RX140
駆動能力切り替え機能	PORT9	P90~P93	—
	PORTA	PA0~PA7	—
	PORTB	PB0~PB7	—
	PORTC	PC0~PC7	—
	PORTD	PD0~PD7	—
	PORTE	PE0~PE7	—
	PORTF	PF5	—
	PORTH	PH0~PH3	—
	PORTJ	PJ1,PJ3,PJ5	—
	PORTK	PK2~PK5	—
	PORTL	PL0,PL1	—
5V トレラント	PORT1	P12, P13, P16, P17	P12, P13, P16, P17

表 2.34 I/O ポートのレジスタ比較

レジスタ	ビット名	RX210	RX140
PDR	B0~B7	Pm0~7 方向制御ビット (m = 0~9, A~F, H, J~L)	Pm0~7 方向制御ビット (m = 0~5, A~E, G, H, J)
PODR	B0~B7	Pm0~7 出力データ格納ビット (m = 0~9, A~F, H, J~L)	Pm0~7 出力データ格納ビット (m = 0~5, A~E, G, H, J)
PIDR	B0~B7	Pm0~7 ビット (m = 0~9, A~F, H, J~L)	Pm0~7 ビット (m = 0~5, A~E, G, H, J)
PMR	B0~B7	Pm0 端子モード制御ビット (m = 0~9, A~F, H, J~L)  0 : 汎用入出力ポートとして使用 1 : 周辺機能として使用	Pm0~7 端子モード制御ビット (m = 0~5, A~E, G, H, J)  0 : 汎用入出力ポートとして使用 1 : 周辺機能として使用  ● PG7 のみ 0 : 汎用入出力ポートとして使用 1 : MD 機能として使用(初期値)
ODR0	B2~B3	Pm1 出力形態指定ビット (m = 0~3, 6~9, A~C, E, K)  ● P01, P21, P31, P51, P61, P81, P91, PA1, PB1, PC1  b2 0: CMOS 出力 1: N チャネルオープンドレイン b3 読むと“0”が読めます。書く場合、“0”として ください  ● PE1  b3 b2 0 0: CMOS 出力 0 1: N チャネルオープンドレイン 1 0: P チャネルオープンドレイン 1 1: Hi-Z	Pm1 出力形態指定ビット (m = 1~3, A~E, J)  ● P21, P31, PA1, PB1, PD1  b2 0: CMOS 出力 1: N チャネルオープンドレイン b3 読むと“0”が読めます。書く場合、“0”として ください  ● PE1  b3 b2 0 0: CMOS 出力 0 1: N チャネルオープンドレイン 1 0: P チャネルオープンドレイン 1 1: Hi-Z
ODR1	B0, B2, B4, B6	Pm4, 5, 6, 7 出力形態指定ビット (m = 1~3, 5, 7, A~C, E, K)	Pm4, 5, 6, 7 出力形態指定ビット (m = 1~3, A~C, G)
PCR	B0~B7	Pm0~7 入力プルアップ 抵抗制御ビット (m = 0~9, A~F, H, J~L)	Pm0~7 入力プルアップ 抵抗制御ビット (m = 0~5, A~E, G, H, J)
DSCR	—	駆動能力制御レジスタ	—
PSRA	—	—	ポート切り替えレジスタ A

レジスタ	ビット名	RX210	RX140
PSRB	—	—	ポート切り替えレジスタ B
PRWCNTR	—	—	ポートリードウェイト制御 レジスタ

## 2.17. マルチファンクションピンコントローラ

表 2.35 にマルチプル端子の割り当て端子比較を、表 2.37～表 2.52 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**青字**は RX140 グループのみに存在する端子、**橙字**は RX210 グループのみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.35 マルチプル端子の割り当て端子比較

モジュール/ 機能	端子機能	割り当て ポート	RX210			RX140		
			80ピン	64ピン	48ピン	80ピン	64ピン	48ピン
割り込み	NMI (入力)	P35	○	○	○	○	○	○
	IRQ0-DS (入力)	P30	○	○	○			
	IRQ0 (入力)	P30	×	×	×	○	○	○
		PD0	○	×	×	○	×	×
		PH1	○	○	○	○	○	○
	IRQ1-DS (入力)	P31	○	○	○			
	IRQ1 (入力)	P31	×	×	×	○	○	○
		PD1	○	×	×	○	×	×
		PH2	○	○	○	○	○	○
	IRQ2-DS (入力)	P32	○	○	×			
	IRQ2 (入力)	P12	○	×	×	○	×	×
		P32	×	×	×	○	○	×
		P36	×	×	×	○	○	○
		PD2	○	×	×	○	×	×
	IRQ3 (入力)	P13	○	×	×	○	×	×
	IRQ4-DS (入力)	PB1	○	○	○			
	IRQ4 (入力)	P14	○	○	○	○	○	○
		P34	○	×	×	○	×	×
		P37	×	×	×	○	○	○
		PB1	×	×	×	○	○	○
	IRQ5-DS (入力)	PA4	○	○	○			
	IRQ5 (入力)	P15	○	○	○	○	○	○
		PA4	×	×	×	○	○	○
		PE5	○	○	×	○	○	×
	IRQ6-DS (入力)	PA3	○	○	○			
	IRQ6 (入力)	P16	○	○	○	○	○	○
		PA3	×	×	×	○	○	○
IRQ7-DS (入力)	PE2	○	○	○				
IRQ7 (入力)	P17	○	○	○	○	○	○	
	PE2	×	×	×	○	○	○	
マルチファンクション タイマユニット 2	MTIIOC0A (入出力)	P34	○	×	×	○	×	×
		PB3	○	○	○	○	○	○
		PC4	×	×	×	○	○	○
	MTIIOC0B (入出力)	P13	○	×	×	○	×	×
		P15	○	○	○	○	○	○
		PA1	○	○	○	○	○	○
	MTIIOC0C (入出力)	P32	○	○	×	○	○	×
		PB1	○	○	○	○	○	○
		PC5	×	×	×	○	○	○
	MTIIOC0D (入出力)	PA3	○	○	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX210			RX140		
			80ピン	64ピン	48ピン	80ピン	64ピン	48ピン
マルチファンクション タイマユニット 2	MTIOC1A (入出力)	P20	○	×	×	○	×	×
		PE4	○	○	○	○	○	○
	MTIOC1B (入出力)	P21	○	×	×	○	×	×
		PB5	○	○	○	○	○	○
		PE3	×	×	×	○	○	○
	MTIOC2A (入出力)	P26	○	○	○	○	○	○
		PB5	○	○	○	○	○	○
	MTIOC2B (入出力)	P27	○	○	○	○	○	○
		PE5	○	○	×	○	○	×
	MTIOC3A (入出力)	P14	○	○	○	○	○	○
		P17	○	○	○	○	○	○
		PC7	○	○	○	○	○	○
		PJ1	○	×	×	○	×	×
	MTIOC3B (入出力)	P17	○	○	○	○	○	○
		PA1	×	×	×	○	○	○
		PB7	○	○	×	○	○	×
		PC5	○	○	○	○	○	○
	MTIOC3C (入出力)	PH0	×	×	×	○	○	○
		P16	○	○	○	○	○	○
	MTIOC3D (入出力)	PC6	○	○	○	○	○	○
		P16	○	○	○	○	○	○
	MTIOC4A (入出力)	PA6	×	×	×	○	○	○
		PB0	×	×	×	○	○	○
		PB6	○	○	×	○	○	×
		PC4	○	○	○	○	○	○
		PH1	×	×	×	○	○	○
	MTIOC4B (入出力)	P55	×	×	×	○	○	×
		PA0	○	○	×	○	○	×
		PB3	○	○	○	○	○	○
		PE2	○	○	○	○	○	○
		PE4	×	×	×	○	○	○
	MTIOC4C (入出力)	P30	○	○	○	○	○	○
		P54	○	○	×	○	○	×
		PC2	○	○	×	○	○	×
		PD1	○	×	×	○	×	×
		PE3	○	○	○	○	○	○
	MTIOC4D (入出力)	PA4	×	×	×	○	○	○
		PB1	○	○	○	○	○	○
		PE1	○	○	○	○	○	○
		PE5	○	○	×	○	○	×
	MTIOC4E (入出力)	PH2	×	×	×	○	○	○
		P31	○	○	○	○	○	○
		P55	○	○	×	○	○	×
		PA3	×	×	×	○	○	○
		PC3	○	○	×	○	○	×
		PD2	○	×	×	○	×	×
		PE4	○	○	○	○	○	○
PH3	×	×	×	○	○	○		
MTIC5U (入力)	PA4	○	○	○	○	○	○	
MTIC5V (入力)	PA6	○	○	○	○	○	○	

モジュール/ 機能	端子機能	割り当て ポート	RX210			RX140		
			80ピン	64ピン	48ピン	80ピン	64ピン	48ピン
マルチファンクション タイムユニット 2	MTIC5V (入力)	PA3	×	×	×	○	○	○
	MTIC5W (入力)	PB0	○	○	○	○	○	○
	MTCLKA (入力)	P14	○	○	○	○	○	○
		PA4	○	○	○	○	○	○
		PC6	○	○	○	○	○	○
	MTCLKB (入力)	P15	○	○	○	○	○	○
		PA6	○	○	○	○	○	○
		PC7	○	○	○	○	○	○
	MTCLKC (入力)	PA1	○	○	○	○	○	○
		PC4	○	○	○	○	○	○
	MTCLKD (入力)	PA3	○	○	○	○	○	○
		PC5	○	○	○	○	○	○
ポートアウトプット イネーブル 2	POE0# (入力)	PC4	○	○	○	○	○	○
	POE1# (入力)	PB5	○	○	○	○	○	○
	POE2# (入力)	P34	○	×	×	○	×	×
		PA6	○	○	○	○	○	○
	POE3# (入力)	PB3	○	○	○	○	○	○
	POE8# (入力)	P17	○	○	○	○	○	○
		P30 PE3	○ ○	○ ○	○ ○	○ ○	○ ○	○ ○
8ビットタイマ	TMO0 (出力)	PB3	○	○	○	○	○	○
		PH1	○	○	○	○	○	○
	TMC10 (入力)	P21	○	×	×	○	×	×
		PB1	○	○	○	○	○	○
		PH3	○	○	○	○	○	○
	TMR10 (入力)	P20	○	×	×	○	×	×
		PA4	○	○	○	○	○	○
		PH2	○	○	○	○	○	○
	TMO1 (出力)	P17	○	○	○	○	○	○
		P26	○	○	○	○	○	○
	TMC11 (入力)	P12	○	×	×	○	×	×
		P54	○	○	×	○	○	×
		PC4	○	○	○	○	○	○
	TMR11 (入力)	PB5	○	○	○	○	○	○
	TMO2 (出力)	P16	○	○	○	○	○	○
		PC7	○	○	○	○	○	○
	TMC12 (入力)	P15	○	○	○	○	○	○
		P31	○	○	○	○	○	○
		PC6	○	○	○	○	○	○
	TMR12 (入力)	P14	○	○	○	○	○	○
		PC5	○	○	○	○	○	○
	TMO3 (出力)	P13	○	×	×	○	×	×
		P32	○	○	×	○	○	×
		P55	○	○	×	○	○	×
	TMC13 (入力)	P27	○	○	○	○	○	○
		P34	○	×	×	○	×	×
		PA6	○	○	○	○	○	○
TMR13 (入力)	P30	○	○	○	○	○	○	
シリアル コミュニケーション インタフェース	RXD0 (入力) SMISO0 (入出力) SCL0 (入出力)	P21	○ (注 2)	×	×			

モジュール/ 機能	端子機能	割り当て ポート	RX210			RX140		
			80ピン	64ピン	48ピン	80ピン	64ピン	48ピン
シリアルコミュニケーションインターフェース	TXD0 (出力) SMOSI0 (入出力) SSDA0 (入出力)	P20	○ (注1)	×	×			
	RXD1 (入力) SMISO1 (入出力) SSCL1 (入出力)	P15 P30	○ ○	○ ○	○ ○	○ ○	○ ○	○ ○
	TXD1 (出力) SMOSI1 (入出力) SSDA1 (入出力)	P16 P26	○ ○	○ ○	○ ○	○ ○	○ ○	○ ○
	SCK1 (入出力)	P17 P27	○ ○	○ ○	○ ○	○ ○	○ ○	○ ○
	CTS1# (入力) RTS1# (出力) SS1# (入力)	P14 P31	○ ○	○ ○	○ ○	○ ○	○ ○	○ ○
	RXD5 (入力) SMISO5 (入出力) SSCL5 (入出力)	PA2 PA3 PC2	○ ○ ○	× ○ ○	× ○ ×	○ ○ ○	× ○ ○	× ○ ×
	TXD5 (出力) SMOSI5 (入出力) SSDA5 (入出力)	PA4 PC3	○ ○	○ ○	○ ×	○ ○	○ ○	○ ×
	SCK5 (入出力)	PA1 PC4	○ ○	○ ○	○ ○	○ ○	○ ○	○ ○
	CTS5# (入力) RTS5# (出力) SS5# (入力)	PA6	○	○	○	○	○	○
	RXD6 (入力) SMISO6 (入出力) SSCL6 (入出力)	PB0 PD1	○ ×	○ ×	○ ×	○ ○	○ ×	○ ×
	TXD6 (出力) SMOSI6 (入出力) SSDA6 (入出力)	P32 PB1 PD0	○ ○ ×	○ ○ ×	× ○ ×	○ ○ ○	○ ○ ×	× ○ ×
	SCK6 (入出力)	P34 PB3 PD2	○ ○ ×	× ○ ×	× ○ ×	○ ○ ○	× ○ ×	× ○ ×
	CTS6# (入力) RTS6# (出力) SS6# (入力)	PB2	○	×	×	○	×	×
	RXD8 (入力) SMISO8 (入出力) SSCL8 (入出力)	PC6	○	○	○	○	○	○
	TXD8 (出力) SMOSI8 (入出力) SSDA8 (入出力)	PC7	○	○	○	○	○	○
	SCK8 (入出力)	PC5	○	○	○	○	○	○
	CTS8# (入力) RTS8# (出力) SS8# (入力)	PC4	○	○	○	○	○	○
	RXD9 (入力) SMISO9 (入出力) SSCL9 (入出力)	PB6	○	○	×	○	○	×
	TXD9 (出力) SMOSI9 (入出力) SSDA9 (入出力)	PB7	○	○	×	○	○	×
	SCK9 (入出力)	PB5	○	○	×	○	○	×

モジュール/ 機能	端子機能	割り当て ポート	RX210			RX140		
			80ピン	64ピン	48ピン	80ピン	64ピン	48ピン
シリアル コミュニケーション インタフェース	CTS9# (入力) RTS9# (出力) SS9# (入力)	PB4	○	×	×	○	○	×
	RXD12 (入力) SMISO12 (入出力) SSCL12 (入出力) RXDX12 (入力)	PE2	○	○	○ (注3)	○	○	○ (注3)
	TXD12 (出力) SMOS12 (入出力) SSDA12 (入出力) TXDX12 (出力) SIOX12 (入出力)	PE1	○	○	○ (注4)	○	○	×
	SCK12 (入出力)	PE0	○	○	×	○	○	×
	CTS12# (入力) RTS12# (出力) SS12# (入力)	PE3	○	○	○ (注5)	○	○	○ (注5)
	I2C バス インタフェース	SCL-DS (入出力)	P16	○	○	○		
SCL (入出力)		P12	○	×	×			
SDA-DS (入出力)		P17	○	○	○			
SDA (入出力)		P13	○	×	×			
SCL0 (入出力)		P12				○	×	×
		P16				○	○	○
SDA0 (入出力)		P13				○	×	×
	P17				○	○	○	
シリアル ペリフェラル インタフェース	RSPCKA (入出力)	PA5	○	×	×	○	×	×
		PB0	○	○	○	○	○	○
		PC5	○	○	○	○	○	○
	MOSIA (入出力)	P16	○	○	○	○	○	○
		PA6	○	○	○	○	○	○
		PC6	○	○	○	○	○	○
	MISOA (入出力)	P17	○	○	○	○	○	○
		PC7	○	○	○	○	○	○
	SSLA0 (入出力)	PA4	○	○	○	○	○	○
		PC4	○	○	○	○	○	○
	SSLA1 (出力)	PA0	○	○	×	○	○	×
	SSLA2 (出力)	PA1	○	○	○	○	○	○
	SSLA3 (出力)	PA2	○	×	×	○	×	×
PC2		○	○	×	○	○	×	
リアルタイムクロック	RTCOUT (出力)	P16	○	○	×	○	○	○
		P32	○	○	×	○	○	×
	RTCIC0 (入力) <sup>(注6)</sup>	P30	○	○	×			
	RTCIC1 (入力) <sup>(注6)</sup>	P31	○	○	×			
	RTCIC2 (入力) <sup>(注6)</sup>	P32	○	○	×			
12ビット A/Dコンバータ	AN000 (入力) <sup>(注6)</sup>	P40	○	○	○	○	○	○
	AN001 (入力) <sup>(注6)</sup>	P41	○	○	○	○	○	○
	AN002 (入力) <sup>(注6)</sup>	P42	○	○	○	○	○	○
	AN003 (入力) <sup>(注6)</sup>	P43	○	○	×	○	○	×
	AN004 (入力) <sup>(注6)</sup>	P44	○	○	×	○	○	×
	AN005 (入力) <sup>(注6)</sup>	P45	○	×	×	○	○	○
	AN006 (入力) <sup>(注6)</sup>	P46	○	○	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX210			RX140		
			80ピン	64ピン	48ピン	80ピン	64ピン	48ピン
12ビット A/Dコンバータ	AN007 (入力) <sup>(注6)</sup>	P47	○	×	×	○	○	○
	AN008 (入力) <sup>(注6)</sup>	PE0	○	○	×			
	AN009 (入力) <sup>(注6)</sup>	PE1	○	○	○			
	AN010 (入力) <sup>(注6)</sup>	PE2	○	○	○			
	AN011 (入力) <sup>(注6)</sup>	PE3	○	○	○			
	AN012 (入力) <sup>(注6)</sup>	PE4	○	○	○			
	AN013 (入力) <sup>(注6)</sup>	PE5	○	○	×			
	AN016 (入力)	PE0				○	○	×
	AN017 (入力)	PE1				○	○	○
	AN018 (入力)	PE2				○	○	○
	AN019 (入力)	PE3				○	○	○
	AN020 (入力)	PE4				○	○	○
	AN021 (入力)	PE5				○	○	×
	AN024 (入力)	PD0				○	×	×
	AN025 (入力)	PD1				○	×	×
	AN026 (入力)	PD2				○	×	×
	ADTRG0# (入力)	P07	○	×	×	○	×	×
P16		○	○	○	○	○	○	
D/Aコンバータ	DA0 (出力) <sup>(注6)</sup>	P03	○	○	×	○	○	×
	DA1 (出力) <sup>(注6)</sup>	P05	○	○	×	○	○	×
クロック周波数精度 測定回路	CACREF (入力)	PA0	○	○	×	○	○	×
		PC7	○	○	○	○	○	○
		PH0	○	○	○	○	○	○
クロック発生回路	CLKOUT (出力)	PE3				○	○	○
		PE4				○	○	○
コンパレータ A	CMPA1 (入力) <sup>(注6)</sup>	PE3	○	○	○			
	CMPA2 (入力) <sup>(注6)</sup>	PE4	○	○	○			
	CVREFA (入力) <sup>(注6)</sup>	PA1	○	○	○			
	CMPB0 (入力) <sup>(注6)</sup>	PE1	○	○	○	○	○	○
	CVREFB0 (入力) <sup>(注6)</sup>	PE2	○	○	○	○	○	○
	CMPOB0 (出力)	PE5				○	○	×
	CMPB1 (入力) <sup>(注6)</sup>	PA3	○	○	○	○	○	○
	CVREFB1 (入力) <sup>(注6)</sup>	PA4				○	○	○
ローパワータイマ	LPTO (出力)	P26				○	○	○
		PB3				○	○	○
		PC7				○	○	○
CAN モジュール	CTXD0 (出力)	P14				○	○	○
		P54				○	○	×
	CRXD0 (入力)	P15				○	○	○
		P55				○	○	×
LVD 電圧検出入力	CMPA2 (入力)	PE4			○	○	○	
CTSU	TS0 (入出力)	P32				○	○	×
	TS1 (入出力)	P31				○	○	○
	TS2 (入出力)	P30				○	○	○
	TS3 (入出力)	P27				○	○	○
	TS4 (入出力)	P26				○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX210			RX140		
			80ピン	64ピン	48ピン	80ピン	64ピン	48ピン
CTSU	TS5 (入出力)	P15				○	○	○
	TS6 (入出力)	P14				○	○	○
	TS7 (入出力)	PH3				○	○	○
	TS8 (入出力)	PH2				○	○	○
	TS9 (入出力)	PH1				○	○	○
	TS10 (入出力)	PH0				○	○	○
	TS11 (入出力)	P55				○	○	×
	TS12 (入出力)	P54				○	○	×
	TS13 (入出力)	PC7				○	○	○
	TS14 (入出力)	PC6				○	○	○
	TS15 (入出力)	PC5				○	○	○
	TS16 (入出力)	PC3				○	○	×
	TS17 (入出力)	PC2				○	○	×
	TS18 (入出力)	PB7				○	○	×
	TS19 (入出力)	PB6				○	○	×
	TS20 (入出力)	PB5				○	○	○
	TS21 (入出力)	PB4				○	×	×
	TS22 (入出力)	PB3				○	○	○
	TS23 (入出力)	PB2				○	×	×
	TS24 (入出力)	PB1				○	○	○
	TS25 (入出力)	PB0				○	○	○
	TS26 (入出力)	PA6				○	○	○
	TS27 (入出力)	PA5				○	×	×
	TS28 (入出力)	PA4				○	○	○
	TS29 (入出力)	PA3				○	○	○
	TS30 (入出力)	PA2				○	×	×
	TS31 (入出力)	PA1				○	○	○
	TS32 (入出力)	PA0				○	○	×
	TS33 (入出力)	PE4				○	○	○
	TS34 (入出力)	PE3				○	○	○
	TS35 (入出力)	PE2				○	○	○
	TSCAP (—)	PC4				○	○	○

注 1. SMOSIO 機能はありません。

注 2. SMISO0 機能はありません。

注 3. SMISO12 機能はありません。

注 4. SMOSI12 機能はありません。

注 5. SS12#機能はありません。

注 6. この端子機能を使用する場合は、該当端子の設定を汎用入力にしてください。

表 2.36 P0n 端子機能制御レジスタ(P0nPFS)の比較

レジスタ	ビット	RX210(n = 0~3,5,7)	RX140(n =3,5,7)
P00PFS	—	P00 端子機能制御レジスタ	—
P01PFS	—	P01 端子機能制御レジスタ	—
P02PFS	—	P02 端子機能制御レジスタ	—

表 2.37 P1n 端子機能制御レジスタ(P1nPFS)の比較

レジスタ	ビット	RX210(n = 2~7)	RX140(n = 2~7)
P12PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0101b : TMCL1 1010b : RXD2/SMISO2/SSCL2 1111b : SCL	端子機能選択ビット 00000b : Hi-Z 00101b : TMCL1 01111b : SCL
P13PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0B 0011b : TIOCA5 0101b : TMO3 1010b : TXD2/SMOSI2/SSDA2 1111b : SDA	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0B 00101b : TMO3 01111b : SDA
P14PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3A 0010b : MTCLKA 0011b : TIOCB5 0100b : TCLKA 0101b : TMR12 1011b : CTS1#/RTS1#/SS1#	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKA 00101b : TMR12 01011b : CTS1#/RTS1#/SS1# 10000b : CTXDO 11001b : TS6
P15PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0B 0010b : MTCLKB 0011b : TIOCB2 0100b : TCLKB 0101b : TMCI2 1010b : RXD1/SMISO1/SSCL1 1011b : SCK3	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B 00010b : MTCLKB 00101b : TMCI2 01011b : RXD1/SMISO1/SSCL1 10000b : CRXD0 11001b : TS5

レジスタ	ビット	RX210(n = 2~7)	RX140(n = 2~7)
P16PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3C 0010b : MTIOC3D 0011b : TIOCB1 0100b : TCLKC 0101b : TMO2 0111b : RTCOUT 1001b : ADTRG0# 1010b : TXD1/SMOSI1/SSDA1 1011b : RXD3/SMISO3/SSCL3 1101b : MOSIA 1111b : SCL-DS	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTIOC3D  00101b : TMO2 00111b : RTCOUT 01001b : ADTRG0# 01010b : TXD1/SMOSI1/SSDA1  01101b : MOSIA 01111b : SCL
P17PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3A 0010b : MTIOC3B 0011b : TIOCB0 0100b : TCLKD 0101b : TMO1 0111b : POE8# 1010b : SCK1 1011b : TXD3/SMOSI3/SSDA3 1101b : MISOA 1111b : SDA-DS	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTIOC3B  00101b : TMO1 00111b : POE8# 01010b : SCK1  01101b : MISOA 01111b : SDA

表 2.38 P2n 端子機能制御レジスタ (P2nPFS) の比較

レジスタ	ビット	RX210(n = 0~7)	RX140(n = 0, 1, 6, 7)
P20PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC1A 0011b : TIOCB3 0101b : TMRIO 1010b : TXD0/SMOSI0/SSDA0	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC1A  00101b : TMRIO
P21PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC1B 0011b : TIOCA3 0101b : TMCIO 1010b : RXD0/SMISO0/SSCL0	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC1B  00101b : TMCIO
P22PFS	—	P22 端子機能制御レジスタ	—
P23PFS	—	P23 端子機能制御レジスタ	—
P24PFS	—	P24 端子機能制御レジスタ	—
P25PFS	—	P25 端子機能制御レジスタ	—

レジスタ	ビット	RX210(n = 0~7)	RX140(n = 0, 1, 6, 7)
P26PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC2A 0101b : TMO1 1010b : TXD1/SMOSI1/SSDA1 1011b : CTS3#/RTS3#/SS3#	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC2A 00101b : TMO1 01010b : TXD1/SMOSI1/SSDA1  11001b : TS4 11011b : LPTO
P27PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC2A 0101b : TMO1 1010b : SCK1	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC2B 00101b : TMCI3 01010b : SCK1  11001b : TS3

表 2.39 P3n 端子機能制御レジスタ (P3nPFS) の比較

レジスタ	ビット	RX210(n = 0~4)	RX140(n = 0~2, 4, 6, 7)
P30PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4B 0101b : TMR13 0111b : POE8# 1010b : RXD1/SMISO1/SSCL1	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 00101b : TMR13 00111b : POE8# 01010b : RXD1/SMISO1/SSCL1 11001b : TS2
P31PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4D 0101b : TMC12  1011b : CTS1#/RTS1#/SS1#	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 00101b : TMC12 01010b : RXD1/SMISO1/SSCL1  11001b : TS1
P32PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0C 0011b : TIOCC0 0101b : TMO3  1010b : TXD0/SMOSI0/SSDA0 1011b : TXD6/SMOSI6/SSDA6	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0C  00101b : TMO3 00111b : RTCOUT  01011b : TXD6/SMOSI6/SSDA6 11001b : TS0
P33PFS	—	P33 端子機能制御レジスタ	—

レジスタ	ビット	RX210(n = 0~4)	RX140(n = 0~2, 4, 6, 7)
P34PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット  0000b : Hi-Z 0001b : MTIOC0A 0101b : TMCi3 0111b : POE2# 1010b : SCK0 1011b : SCK6	端子機能選択ビット  00000b : Hi-Z 00001b : MTIOC0A 00101b : TMCi2 00111b : POE2#  01011b : SCK6
P3nPFS	ISEL	割り込み入力機能選択ビット  0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30: IRQ0-DS (145/144/100/80/69/64/48 ピン) P31: IRQ1-DS (145/144/100/80/69/64/48 ピン) P32: IRQ2-DS (145/144/100/80/69/64 ピン) P33: IRQ3-DS(145/144/100 ピン) P34: IRQ4(145/144/100/80 ピン)	割り込み入力機能選択ビット  0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0 (80/64/48/32 ピン)  P31 : IRQ1 (80/64/48/32 ピン)  P32 : IRQ2 (80/64 ピン)  P34 : IRQ4 (80 ピン) P36 : IRQ2 (80/64/48/32 ピン) P37 : IRQ4 (80/64/48 ピン)

表 2.40 P5n 端子機能制御レジスタ(P5nPFS)の比較

レジスタ	ビット	RX210(n = 0~2, 4~6)	RX140(n = 4, 5)
P50PFS	—	P50 端子機能制御レジスタ	—
P51PFS	—	P51 端子機能制御レジスタ	—
P52PFS	—	P52 端子機能制御レジスタ	—
P53PFS	—	P53 端子機能制御レジスタ	—
P54PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット  0000b : Hi-Z 0001b : MTIOC4B 0101b : TMCi1 1011b : CTS2#/RTS2#/SS2#	端子機能選択ビット  00000b : Hi-Z 00001b : MTIOC4B 00101b : TMCi1  10000b : CTXD0 11001b : TS12
P55PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット  0000b : Hi-Z  0101b : TMO3	端子機能選択ビット  00000b : Hi-Z 00001b : MTIOC4D 00101b : TMO3  10000b : CRXD0 11001b : TS11

表 2.41 P6n 端子機能制御レジスタ (P6nPFS) の比較

レジスタ	ビット	RX210(n=0,1)	RX140
P6nPFS	—	P6n 端子機能制御レジスタ	—

表 2.42 P7n 端子機能制御レジスタ (P7nPFS) の比較

レジスタ	ビット	RX210(n=0,4~7)	RX140
P7nPFS	—	P7n 端子機能制御レジスタ	—

表 2.43 P8n 端子機能制御レジスタ (P8nPFS) の比較

レジスタ	ビット	RX210(n=0~3,6,7)	RX140
P8nPFS	—	P8n 端子機能制御レジスタ	—

表 2.44 P9n 端子機能制御レジスタ (P9nPFS) の比較

レジスタ	ビット	RX210(n=0~3)	RX140
P9nPFS	—	P9n 端子機能制御レジスタ	—

表 2.45 PAn 端子機能制御レジスタ (PAnPFS) の比較

レジスタ	ビット	RX210(n=0~7)	RX140(n=0~6)
PA0PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4A 0011b : TIOCA0 0111b : CACREF 1101b : SSLA1	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4A 00111b : CACREF 01101b : SSLA1 11001b : TS32
PA1PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0B 0010b : MTCLKC 0011b : TIOCB0 1010b : SCK5 1101b : SSLA2	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKC 00011b : MTIOC3B 01010b : SCK5 01101b : SSLA2 11001b : TS31
PA2PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 1010b : RXD5/SMISO5/SSCL5 1101b : SSLA3	端子機能選択ビット 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5 01101b : SSLA3 11001b : TS30
PA3PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0D 0010b : MTCLKD 0011b : TIOC0D 0100b : TCLKB 1010b : RXD5/SMISO5/SSCL5	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0D 00010b : MTCLKD 00011b : MTIOC4D 00100b : MTIC5V 01010b : RXD5/SMISO5/SSCL5 11001b : TS29

レジスタ	ビット	RX210(n=0~7)	RX140(n=0~6)
PA4PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIC5U 0010b : MTCLKA 0011b : TIOCA1 0101b : TMRIO 1010b : TXD5/SMOSI5/SSDA5 1101b : SSLA0	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5U 00010b : MTCLKA 00011b : MTIOC4C 00101b : TMRIO 01010b : TXD5/SMOSI5/SSDA5 01101b : SSLA0 11001b : TS28
PA5PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0011b : TIOCB1 1101b : RSPCKA	端子機能選択ビット 00000b : Hi-Z 01101b : RSPCKA 11001b : TS27
PA6PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIC5V 0010b : MTCLKB 0011b : TIOCA2 0101b : TMCi3 0111b : POE2# 1011b : CTS5#/RTS5#/SS5# 1101b : MOSIA	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5V 00010b : MTCLKB 00011b : MTIOC3D 00101b : TMCi3 00111b : POE2# 01011b : CTS5#/RTS5#/SS5# 01101b : MOSIA 11001b : TS26
PA7PFS	—	PA7 端子機能制御レジスタ	—

表 2.46 PBn 端子機能制御レジスタ(PBnPFS)の比較

レジスタ	ビット	RX210(n=0~7)	RX140(n=0~7)
PB0PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIC5W 0011b : TIOCA3 1010b : RXD4/SMISO4/SSCL4 1011b : RXD6/SMISO6/SSCL6 1101b : RSPCKA	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5W 00010b : MTIOC3D 01011b : RXD6/SMISO6/SSCL6 01101b : RSPCKA 11001b : TS25
PB1PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0C 0010b : MTIOC4C 0011b : TIOCB3 0101b : TMCi0 1010b : TXD4/SMOSI4/SSDA4 1011b : TXD6/SMOSI6/SSDA6	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0C 00010b : MTIOC4C 00101b : TMCi0 01011b : TXD6/SMOSI6/SSDA6 10000b : CMPOB1 11001b : TS24
PB2PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0011b : TIOCC3 0100b : TCLKC 1011b : CTS4#/RTS4#/SS4# 1011b : CTS6#/RTS6#/SS6#	端子機能選択ビット 00000b : Hi-Z 01011b : CTS6#/RTS6#/SS6# 11001b : TS23

レジスタ	ビット	RX210(n=0~7)	RX140(n=0~7)
PB3PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC0A 0010b : MTIOC4A 0011b : TIOCD3 0100b : TCLKD 0101b : TMO0 0111b : POE3# 1010b : SCK4 1011b : SCK6	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTIOC4A  00101b : TMO0 00111b : POE3#  01011b : SCK6 11001b : TS22 11011b : LPTO
PB4PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0011b : TIOCA4 1011b : CTS9#/RTS9#/SS9#	端子機能選択ビット 00000b : Hi-Z  01011b : CTS9#/RTS9#/SS9# 11001b : TS21
PB5PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC2A 0010b : MTIOC1B 0011b : TIOCB4 0101b : TMR11 0111b : POE1# 1010b : SCK9	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC2A 00010b : MTIOC1B  00101b : TMR11 00111b : POE1# 01010b : SCK9 11011b : TS20
PB6PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3D 0011b : TIOCA5 1010b : RXD9/SMISO9/SSCL9	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3D  01010b : RXD9/SMISO9/SSCL9 11001b : TS19
PB7PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC3B 0011b : TIOCB5 1010b : TXD9/SMOSI9/SSDA9	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B  01010b : TXD9/SMOSI9/SSDA9 11001b : TS18

表 2.47 PCn 端子機能制御レジスタ(PCnPFS)の比較

レジスタ	ビット	RX210(n=0~7)	RX140(n=2~7)
PC0PFS	—	PC0 端子機能選択レジスタ	—
PC1PFS	—	PC1 端子機能選択レジスタ	—
PC2PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット  0000b : Hi-Z 0001b : MTIOC4B 0011b : TCLKA 1010b : RXD5/SMISO5/SSCL5 1101b : SSLA3	端子機能選択ビット  00000b : Hi-Z 00001b : MTIOC4B  01010b : RXD5/SMISO5/SSCL5 01101b : SSLA3 11001b : TS17
PC3PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット  0000b : Hi-Z 0001b : MTIOC4D 0011b : TCLKB 1010b : TXD5/SMOSI5/SSDA5	端子機能選択ビット  00000b : Hi-Z 00001b : MTIOC4D  01010b : TXD5/SMOSI5/SSDA5 11001b : TS16
PC4PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット  0000b : Hi-Z 0001b : MTIOC3D 0010b : MTCLKC  0101b : TMC11 0111b : POE0# 1010b : SCK5 1011b : CTS8#/RTS8#/SS8# 1101b : SSLA0	端子機能選択ビット  00000b : Hi-Z 00001b : MTIOC3D 00010b : MTCLKC 00011b : MTIOC0A 00101b : TMC11 00111b : POE0# 01010b : SCK5 01011b : CTS8#/RTS8#/SS8# 01101b : SSLA0 11001b : TSCAP
PC5PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット  0000b : Hi-Z 0001b : MTIOC3B 0010b : MTCLKD  0101b : TMRI2 1010b : SCK8 1101b : RSPCKA	端子機能選択ビット  00000b : Hi-Z 00001b : MTIOC3B 00010b : MTCLKD 00011b : MTIOC0C 00101b : TMRI2 01010b : SCK8 01101b : RSPCKA 11001b : TS15
PC6PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット  0000b : Hi-Z 0001b : MTIOC3C 0010b : MTCLKA 0101b : TMC12 1010b : RXD8/SMISO8/SSCL8 1101b : MOSIA	端子機能選択ビット  00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKA 00101b : TMC12 01010b : RXD8/SMISO8/SSCL8 01101b : MOSIA 11001b : TS14

レジスタ	ビット	RX210(n=0~7)	RX140(n=2~7)
PC7PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット  0000b : Hi-Z 0001b : MTIOC3A 0010b : MTCLKB 0101b : TMO2 0111b : CACREF 1010b : TXD8/SMOSI8/SSDA8 1101b : MISOA	端子機能選択ビット  00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKB 00101b : TMO2 00111b : CACREF 01010b : TXD8/SMOSI8/SSDA8 01101b : MISOA 11001b : TS13 11011b : LPTO

表 2.48 PDn 端子機能制御レジスタ (PDnPFS) の比較

レジスタ	ビット	RX210(n=0~7)	RX140(n=0~2)
PD0PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	—	PD0 端子機能選択レジスタ
PD1PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット  0000b : Hi-Z 0001b : MTIOC4B	端子機能選択ビット  00000b : Hi-Z  01011b : TXD6/SMOSI6/SSDA6
PD2PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット  00000b : Hi-Z 00001b : MTIOC4D	端子機能選択ビット  00000b : Hi-Z 00001b : MTIOC4D 01011b : SCK6
PD3PFS	—	PD3 端子機能選択レジスタ	—
PD4PFS	—	PD4 端子機能選択レジスタ	—
PD5PFS	—	PD5 端子機能選択レジスタ	—
PD6PFS	—	PD6 端子機能選択レジスタ	—
PD7PFS	—	PD7 端子機能選択レジスタ	—
PDnPFS	ISEL	割り込み入力機能選択ビット  0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD0: IRQ0(145/144/100/80 ピン) PD1: IRQ1(145/144/100/80 ピン) PD2: IRQ2(145/144/100/80 ピン) PD3: IRQ3(145/144/100 ピン) PD4: IRQ4(145/144/100 ピン) PD5: IRQ5(145/144/100 ピン) PD6: IRQ6(145/144/100 ピン) PD7: IRQ7(145/144/100 ピン)	割り込み入力機能選択ビット  0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD0 : IRQ0(80 ピン) PD1 : IRQ1(80 ピン) PD2 : IRQ2(80 ピン)
PDnPFS	ASEL	—	アナログ機能選択ビット

表 2.49 PEn 端子機能制御レジスタ (PEnPFS) の比較

レジスタ	ビット	RX210(n=0~7)	RX140(n=0~5)
PE3PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4B 0111b : POE8# 1100b : CTS12#/RTS12#/SS12#	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 00010b : MTIOC1B 00111b : POE8# 01001b : CLKOUT 01100b : CTS12#/RTS12#/SS12# 11001b : TS34
PE4PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4D 0010b : MTIOC1A	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 00010b : MTIOC1A 00011b : MTIOC4A 01001b : CLKOUT 11001b : TS33
PE5PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0001b : MTIOC4C 0010b : MTIOC2B	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4C 00010b : MTIOC2B 10000b : CMPOB0
PE6PFS	—	PE6 端子機能制御レジスタ	—
PEnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2: IRQ7-DS(145/144/100/80/69/64/48 ピン) PE5: IRQ5 (145/144/100/80/69/64 ピン) PE6: IRQ6(145/144/100 ピン) PE7: IRQ7(145/144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2: IRQ7 (80/64/48/32 ピン) PE5: IRQ5 (80/64 ピン)
PEnPFS	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN008 (145/144/100/80/69/64 ピン) PE1 : AN009、CMPB0 (145/144/100/80/69/64/48 ピン) PE2 : AN010、CVREFB0 (145/144/100/80/69/64/48 ピン) PE3 : AN011、CMPA1 (145/144/100/80/69/64/48 ピン) PE4 : AN012、CMPA2 (145/144/100/80/69/64/48 ピン) PE5 : AN013 (145/144/100/80/69/64 ピン) PE6 : AN014(145/144/100 ピン) PE7 : AN015(145/144/100 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN016 (80/64 ピン) PE1 : AN017, CMPB0 (80/64/48/32 ピン) PE2 : AN018, CVREFB0 (80/64/48/32 ピン) PE3 : AN019 (80/64/48/32 ピン) PE4 : AN020, CMPA2 (80/64/48/32 ピン) PE5 : AN021 (80/64 ピン)

表 2.50 PF5 端子機能制御レジスタ (P9nPFS) の比較

レジスタ	ビット	RX210(n=0~3)	RX140
PF5PFS	—	PF5 端子機能制御レジスタ	—

表 2.51 PHn 端子機能制御レジスタ(PHnPFS)の比較

レジスタ	ビット	RX210(n=0~3)	RX140(n=0~3)
PH0PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0111b : CACREF	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B 00111b : CACREF 11001b : TS10
PH1PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0101b : TMO0	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3D 00101b : TMO0 11001b : TS9
PH2PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0101b : TMRIO	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4C 00101b : TMRIO 11001b : TS8
PH3PFS	PSEL[3:0] (RX210) PSEL[4:0] (RX140)	端子機能選択ビット 0000b : Hi-Z 0101b : TMCIO	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 00101b : TMCIO 11001b : TS7

表 2.52 PJn 端子機能制御レジスタ(PJnPFS)の比較

レジスタ	ビット	RX210(n=1,3)	RX140(n=1,6,7)
PJ3PFS	—	PJ3 端子機能制御レジスタ	—
PJ3PFS	ASEL	—	アナログ機能選択ビット

表 2.53 PKn 端子機能制御レジスタ(PKnPFS)の比較

レジスタ	ビット	RX210(n=1,3)	RX140(n=1,6,7)
PKnPFS	—	PKn 端子機能制御レジスタ	—

表 2.54 マルチピンファンクションコントローラのレジスタ比較

レジスタ	ビット	RX210	RX140
PFCSE	—	CS 出力許可レジスタ	—
PFAOE0	—	アドレス出力許可レジスタ 0	—
PFAOE1	—	アドレス出力許可レジスタ 1	—
PFBCR0	—	外部バス制御レジスタ 0	—
PFBCR1	—	外部バス制御レジスタ 1	—

## 2.18. ポートアウトプットイネーブル 2

表 2.55 にポートアウトプットイネーブル 2 の概要比較を示します。

表 2.55 ポートアウトプットイネーブル 2 の概要比較

項目	RX210(POE2a)	RX140(POE2a)
入力レベル検出による ハイインピーダンス制御	<ul style="list-style-type: none"> <li>POE0#~POE3#、POE8#の各入力端子に立ち下がリエッジ、PCLK/8 クロックごとに 16 回、PCLK/16 クロックごとに 16 回、PCLK/128 クロックごとに 16 回の Low サンプリグが設定可能</li> <li>POE0#~POE3#端子の立ち下がリエッジまたは Low サンプリグによって、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能</li> <li>POE8#端子の立ち下がリエッジまたは Low サンプリグによって、MTU0 出力端子をハイインピーダンスに設定可能</li> </ul>	<ul style="list-style-type: none"> <li>POE0#~POE3#、POE8#の各入力端子に立ち下がリエッジ、PCLK/8 クロックごとに 16 回、PCLK/16 クロックごとに 16 回、PCLK/128 クロックごとに 16 回の Low サンプリグが設定可能</li> <li>POE0#~POE3#端子の立ち下がリエッジまたは Low サンプリグによって、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能</li> <li>POE8#端子の立ち下がリエッジまたは Low サンプリグによって、MTU0 出力端子をハイインピーダンスに設定可能</li> </ul>
出力レベル比較による ハイインピーダンス制御	<ul style="list-style-type: none"> <li>MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1PCLK クロック以上続いた場合、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能</li> </ul>	<ul style="list-style-type: none"> <li>MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1PCLK クロック以上続いた場合、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能</li> </ul>
発振停止検出による ハイインピーダンス制御	<ul style="list-style-type: none"> <li>クロック発生回路が発振停止した場合、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能</li> </ul>	<ul style="list-style-type: none"> <li>クロック発生回路が発振停止した場合、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能</li> </ul>
ソフトウェア(レジスタ) によるハイインピーダン ス制御	<ul style="list-style-type: none"> <li>POE のレジスタ書き込みをすることで、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能</li> </ul>	<ul style="list-style-type: none"> <li>POE のレジスタ書き込みをすることで、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能</li> </ul>
イベント信号による ハイインピーダンス制御	<ul style="list-style-type: none"> <li>イベントリンクコントローラ(ELC)からのイベント信号により、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能</li> </ul>	—
割り込み	<ul style="list-style-type: none"> <li>POE0#~POE3#、POE8#の入力レベル検出結果または MTU 相補 PWM 出力端子の出力レベルの比較結果により、それぞれの割り込みを発生</li> </ul>	<ul style="list-style-type: none"> <li>POE0#~POE3#、POE8#の入力レベル検出結果または MTU 相補 PWM 出力端子の出力レベルの比較結果により、それぞれの割り込みを発生</li> </ul>

## 2.19. コンペアマッチタイマ

表 2.56 にコンペアマッチタイマの概要比較を、表 2.57 にコンペアマッチタイマのレジスタ比較を示します。

表 2.56 コンペアマッチタイマの概要比較

項目	RX210(CMT)	RX140(CMT)
チャンネル数	4 チャンネル	2 チャンネル
カウントクロック	<ul style="list-style-type: none"> <li>4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、 PCLK/512 の中からチャンネルごとに 選択可能</li> </ul>	<ul style="list-style-type: none"> <li>4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、 PCLK/512 の中からチャンネルごとに 選択可能</li> </ul>
割り込み	コンペアマッチ割り込みをチャンネルごとに要求することが可能	コンペアマッチ割り込みをチャンネルごとに要求することが可能
イベントリンク機能(出力)	CMT1 のコンペアマッチによりイベント信号出力	CMT1 のコンペアマッチによりイベント信号出力
イベントリンク機能(入力)	設定したモジュールに対してリンク動作が可能 CMT1 のカウントスタート、イベントカウンタ、カウントリスタート動作が可能	設定したモジュールに対してリンク動作が可能 CMT1 のカウントスタート、イベントカウンタ、カウントリスタート動作が可能
消費電力低減機能	ユニットごとにモジュールストップ状態への設定が可能	ユニットごとにモジュールストップ状態への設定が可能

表 2.57 コンペアマッチタイマのレジスタ比較

レジスタ	ビット	RX210(CMT)	RX140(CMT)
CMSTR1	—	コンペアマッチタイマスタートレジスタ 1	—

## 2.20. リアルタイムクロック

表 2.58 にリアルタイムクロックの概要比較を、表 2.59 にリアルタイムクロックのレジスタ比較を示します。

表 2.58 リアルタイムクロックの概要比較

項目	RX210(RTCb)	RX140(RTCB)
カウントモード	カレンダーカウントモード	カレンダーカウントモード/ バイナリカウントモード
カウントソース	サブクロック(XCIN)	サブクロック(XCIN)
時計/カレンダー機能	<ul style="list-style-type: none"> <li>年、月、日、曜日、時、分、秒をカウント、BCD 表示</li> <li>1Hz、2Hz、4Hz、8Hz、16Hz、32Hz、64Hz の状態をバイナリで表示</li> <li>12 時間/24 時間モード切り替え機能</li> <li>スタート/ストップ機能</li> <li>30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ)</li> <li>うるう年自動補正機能</li> <li>1Hz クロック出力</li> <li>時計誤差補正機能</li> </ul>	<ul style="list-style-type: none"> <li>カレンダーカウントモード 年、月、日、曜日、時、分、秒をカウント、BCD 表示 12 時間/24 時間モード 切り替え機能 30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ) うるう年自動補正機能</li> <li>バイナリカウントモード 秒を 32 ビットでカウント、 バイナリ表示</li> <li>両モード共通 スタート/ストップ機能 秒以下の桁のバイナリ表示 (1Hz, 2Hz, 4Hz, 8Hz, 16Hz, 32Hz, 64Hz) 時計誤差補正機能 クロック(1Hz/64Hz)出力</li> </ul>
割り込み	<ul style="list-style-type: none"> <li>アラーム割り込み(ALM) アラーム割り込み条件として、年、月、日、曜日、時、分、秒のいずれと比較するか選択可能</li> <li>周期割り込み(PRD) 割り込み周期として、 2 秒、1 秒、1/2 秒、1/4 秒、 1/8 秒、1/16 秒、1/32 秒、1/64 秒、 1/128 秒、1/256 秒周期から選択可能</li> <li>桁上げ割り込み(CUP) 秒カウンタへの桁上げ、または 64Hz カウンタの読み出しと 64Hz カウンタへの桁上げが重なったとき、発生したことを示す</li> <li>アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能</li> </ul>	<ul style="list-style-type: none"> <li>アラーム割り込み(ALM) アラーム割り込み条件として、以下のいずれと比較するか選択可能 - カレンダーカウントモード： 年、月、日、曜日、時、分、秒 - バイナリカウントモード： 32 ビットバイナリカウンタの各ビット</li> <li>周期割り込み(PRD) 割り込み周期として、 2 秒、1 秒、1/2 秒、1/4 秒、 1/8 秒、1/16 秒、1/32 秒、 1/64 秒、1/128 秒、1/256 秒 周期から選択可能</li> <li>桁上げ割り込み(CUP) 次のいずれかのタイミングで 割り込み要求発生 - 64Hz カウンタから秒カウンタへの 桁上げが発生したとき - 64Hz カウンタの変化と R64CNT レジスタの読み出し タイミングが重なったとき</li> <li>アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードからの復帰が可能</li> </ul>

項目	RX210(RTCb)	RX140(RTCB)
時間キャプチャ機能	<ul style="list-style-type: none"> <li>3本のイベント入力によって、時間のキャプチャが可能</li> <li>イベント入力ごとに、月、日、時、分、秒をキャプチャ</li> </ul>	—
イベントリンク機能	周期イベント出力	—

表 2.59 リアルタイムクロックのレジスタ比較

レジスタ	ビット	RX210(RTCe)	RX140(RTCc)
RSECCNT/ BCNT0	—	秒カウンタ	秒カウンタ/バイナリカウンタ 0
RMINCNT/ BCNT1	—	分カウンタ	分カウンタ/バイナリカウンタ 1
RHRCNT/ BCNT2	—	時カウンタ	時カウンタ/バイナリカウンタ 2
RWKCNT/ BCNT3	—	曜日カウンタ	曜日カウンタ/バイナリカウンタ 3
RSECAR/ BCNT0AR	—	秒アラームレジスタ	秒アラームレジスタ/バイナリカウンタ 0 アラームレジスタ
RMINAR/ BCNT1AR	—	分アラームレジスタ	分アラームレジスタ/バイナリカウンタ 1 アラームレジスタ
RHRAR/ BCNT2AR	—	時アラームレジスタ	時アラームレジスタ/バイナリカウンタ 2 アラームレジスタ
RWKAR/ BCNT3AR	—	曜日アラームレジスタ	曜日アラームレジスタ/バイナリカウンタ 3 アラームレジスタ
RDAYAR/ BCNT0AER	—	日アラームレジスタ	日アラームレジスタ/バイナリカウンタ 0 アラーム許可レジスタ
RMONAR/ BCNT1AER	—	月アラームレジスタ	月アラームレジスタ/バイナリカウンタ 1 アラーム許可レジスタ
RYRAR/ BCNT2AER	—	年アラームレジスタ	年アラームレジスタ/バイナリカウンタ 2 アラーム許可レジスタ
RYRAREN/ BCNT3AER	—	年アラームイネーブルレジスタ	年アラーム許可レジスタ/バイナリカウンタ 3 アラーム許可レジスタ
RCR2	CNTMD	—	カウントモード選択ビット
RCR3	—	RTC コントロールレジスタ 3	—
RTCCRy	—	時間キャプチャ制御レジスタ y (y=0~2)	—
RSECCPy	—	秒キャプチャレジスタ y (y=0~2)	—
RMINCPy	—	分キャプチャレジスタ y (y=0~2)	—
RHRCPy	—	時キャプチャレジスタ y (y=0~2)	—
RDAYCPy	—	日キャプチャレジスタ y (y=0~2)	—
RMONCPy	—	月キャプチャレジスタ y (y=0~2)	—

## 2.21. 独立ウォッチドッグタイマ

表 2.60 に独立ウォッチドッグタイマの概要比較を示します。

表 2.60 独立ウォッチドッグタイマの概要比較

項目	RX210(IWDTa)	RX140(IWDTa)
カウントソース	IWDT 専用クロック (IWDTCLK)	IWDT 専用クロック (IWDTCLK)
クロック分周比	1 分周/16 分周/32 分周/64 分周/ 128 分周/256 分周	1 分周/16 分周/32 分周/64 分周/ 128 分周/256 分周
カウント動作	14 ビットのダウンカウンタによる ダウンカウント	14 ビットのダウンカウンタによる ダウンカウント
カウント開始条件	<ul style="list-style-type: none"> <li>リセット後、自動的にカウント開始(オートスタートモード)</li> <li>リフレッシュ(IWDTRR レジスタに 00h を書き込み後、FFh を書き込む)により、カウント開始(レジスタスタートモード)</li> </ul>	<ul style="list-style-type: none"> <li>オートスタートモード：リセット解除後、自動的にカウント開始</li> <li>レジスタスタートモード：リフレッシュ動作(IWDTRR レジスタに 00h を書き込み後、FFh を書き込む)により、カウント開始</li> </ul>
カウント停止条件	<ul style="list-style-type: none"> <li>リセット(ダウンカウンタ、レジスタは初期値に戻る)</li> <li>アンダフロー、リフレッシュエラー発生時</li> <li>カウント再開(オートスタートモード：リセットもしくはノンマスカブル割り込み要求を出力後に自動でカウント再開、レジスタスタートモード：リフレッシュ後にカウント再開)</li> </ul>	<ul style="list-style-type: none"> <li>リセット(ダウンカウンタ、レジスタは初期値に戻る)</li> <li>低消費電力状態 (レジスタ設定による)</li> <li>アンダフロー、リフレッシュエラー発生時(レジスタスタートモード時のみ)</li> </ul>
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)
リセット出力要因	<ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたとき</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)</li> </ul>	<ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたとき</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)</li> </ul>
ノンマスカブル割り込み要因	<ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたときノンマスカブル割り込み(WUNI)を発生</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)</li> </ul>	<ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたときノンマスカブル割り込み(WUNI)を発生</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)</li> </ul>
カウンタ値の読み出し	IWDTSR レジスタを読み出すことで、 ダウンカウンタのカウント値の 読み出しが可能	IWDTSR レジスタを読み出すことで、 ダウンカウンタのカウント値の 読み出しが可能
イベントリンク機能 (出力)	<ul style="list-style-type: none"> <li>ダウンカウンタの アンダフローイベント出力</li> <li>リフレッシュエラーイベント出力</li> </ul>	—
出力信号(内部信号)	<ul style="list-style-type: none"> <li>リセット出力</li> <li>割り込み要求出力</li> <li>スリープモードカウント停止制御出力</li> </ul>	<ul style="list-style-type: none"> <li>リセット出力</li> <li>割り込み要求出力</li> <li>スリープモードカウント停止制御出力</li> </ul>

項目	RX210(IWDTa)	RX140(IWDTa)
オートスタートモード (オプション機能選択 レジスタ 0(OFS0 制御))	<ul style="list-style-type: none"> <li>リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット)</li> <li>ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット)</li> <li>ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDRPSS[1:0]ビット)</li> <li>ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット)</li> <li>リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット)</li> <li>スリープモード、ソフトウェアスタンバイモード、<b>ディープソフトウェアスタンバイモード</b>、または<b>全モジュールクロックストップモード</b>遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)</li> </ul>	<ul style="list-style-type: none"> <li>リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット)</li> <li>独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDRPSS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット)</li> <li>リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット)</li> <li>スリープモード、ソフトウェアスタンバイモード、または<b>ディープスリープモード</b>遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)</li> </ul>
レジスタスタートモード (IWDT レジスタ制御)	<ul style="list-style-type: none"> <li>リフレッシュ動作後のクロック分周比の選択 (IWDTCR.CKS[3:0]ビット)</li> <li>ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット)</li> <li>ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット)</li> <li>ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット)</li> <li>リセット出力、または割り込み要求出力の選択 (IWDTCR.RSTIRQS ビット)</li> <li>スリープモード、ソフトウェアスタンバイモード、<b>ディープソフトウェアスタンバイモード</b>、または<b>全モジュールクロックストップモード</b>遷移時のダウンカウント停止の選択 (IWDTCSSTPR.SLCSTP ビット)</li> </ul>	<ul style="list-style-type: none"> <li>リフレッシュ動作後のクロック分周比の選択 (IWDTCR.CKS[3:0]ビット)</li> <li>独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット)</li> <li>リセット出力、または割り込み要求出力の選択 (IWDTCR.RSTIRQS ビット)</li> <li>スリープモード、ソフトウェアスタンバイモード、または<b>ディープスリープモード</b>遷移時のダウンカウント停止の選択 (IWDTCSSTPR.SLCSTP ビット)</li> </ul>

表 2.61 独立ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX210(IWDTCR)	RX140(IWDTCR)
IWDTCR	TOPS[1:0]	タイムアウト期間選択ビット  b1 b0 0 0 : 1024 サイクル(03FFh) 0 1 : 4096 サイクル(0FFFh) 1 0 : 8192 サイクル(1FFFh) 1 1 : 16384 サイクル(3FFFh)	タイムアウト期間選択ビット  b1 b0 0 0 : 128 サイクル(007Fh) 0 1 : 512 サイクル(01FFh) 1 0 : 1024 サイクル(03FFh) 1 1 : 2048 サイクル(07FFh)
IWDTCSTPR	SLCSTP	スリープモードカウント 停止制御ビット  0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、 <b>ディープソフトウェアスタンバイモード、および全モジュールクロックストップモード</b> 遷移時のカウント停止有効	スリープモードカウント 停止制御ビット  0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、および <b>ディープスリープモード</b> 遷移時のカウント停止有効

## 2.22. シリアルコミュニケーションインタフェース

表 2.62 にシリアルコミュニケーションインタフェースの概要比較を、表 2.63 に SCI チャンネル別仕様比較を、表 2.64 にシリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.62 シリアルコミュニケーションインタフェースの概要比較

項目		RX210(SCIc,SCIId)	RX140(SCIg,SCIk,SCIh)
チャンネル数		<ul style="list-style-type: none"> <li>• SCIc : 12 チャンネル</li> <li>• SCIId : 1 チャンネル</li> </ul>	<ul style="list-style-type: none"> <li>• <b>SCIg : 3 チャンネル</b></li> <li>• <b>SCIk : 2 チャンネル</b></li> <li>• <b>SCIh : 1 チャンネル</b></li> </ul>
シリアル通信方式		<ul style="list-style-type: none"> <li>• 調歩同期式</li> <li>• クロック同期式</li> <li>• スマートカードインタフェース</li> <li>• 簡易 I<sup>2</sup>C バス</li> <li>• 簡易 SPI バス</li> </ul>	<ul style="list-style-type: none"> <li>• 調歩同期式</li> <li>• クロック同期式</li> <li>• スマートカードインタフェース</li> <li>• 簡易 I<sup>2</sup>C バス</li> <li>• 簡易 SPI バス</li> </ul>
転送速度		ポーレートジェネレータ内蔵により任意のビットレートを設定可能	ポーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		<ul style="list-style-type: none"> <li>• 送信部：ダブルバッファ構成による連続送信が可能</li> <li>• 受信部：ダブルバッファ構成による連続受信が可能</li> </ul>	<ul style="list-style-type: none"> <li>• 送信部：ダブルバッファ構成による連続送信が可能</li> <li>• 受信部：ダブルバッファ構成による連続受信が可能</li> </ul>
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
入出力信号レベル反転		—	<b>入力信号、出力信号のレベルをそれぞれ独立して反転可能(SCI1,SCI5)</b>
割り込み要因		<ul style="list-style-type: none"> <li>• 送信終了、送信データエンプティ、受信データフル、受信エラー</li> <li>• 開始条件/再開条件/停止条件生成終了(簡易 I<sup>2</sup>C モード用)</li> </ul>	<ul style="list-style-type: none"> <li>• 送信終了、送信データエンプティ、受信データフル、受信エラー、<b>データ一致(SCI1,SCI5)</b></li> <li>• 開始条件/再開条件/停止条件生成終了(簡易 I<sup>2</sup>C モード用)</li> </ul>
消費電力低減機能		チャンネルごとにモジュールストップ状態への遷移が可能	チャンネルごとにモジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティなし	偶数パリティ/奇数パリティ/パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTSn 端子、RTSn 端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	データ一致検出	—	<b>受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能(SCI1,SCI5)</b>
	スタートビットの検出	—	<b>Low または立ち下がりエッジを選択可能</b>
	受信データサンプリングタイミング調整	—	<b>受信データのサンプリングポイントをデータの中央を基点に前後に変更可能(SCI1, SCI5)</b>
送信信号変化タイミング調整	—	<b>送信データの立ち下がりエッジまたは立ち上がりエッジのいずれかを遅延させることが可能(SCI1, SCI5)</b>	

項目		RX210(SCIc,SCIId)	RX140(SCIg,SCIk,SCIh)
調歩同期式モード	ブ레이크検出	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブ레이크を検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、 <b>または SPTR.RXDMON フラグを読み出す(SCI1,SCI5)ことでブ레이크を検出可能</b>
	クロックソース	<ul style="list-style-type: none"> <li>内部クロック/外部クロックの選択が可能</li> <li>TMR からの転送レートクロック入力が可能(SCI5, SCI6, SCI12)</li> </ul>	<ul style="list-style-type: none"> <li>内部クロック/外部クロックの選択が可能</li> <li>TMR からの転送レートクロック入力が可能(SCI5, SCI6, SCI12)</li> </ul>
	倍速モード	—	<b>ポーレートジェネレータ倍速モードを選択可能</b>
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTS <sub>n</sub> 端子、RTS <sub>n</sub> 端子を用いた送受信制御が可能	CTS <sub>n</sub> #端子、RTS <sub>n</sub> #端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	<ul style="list-style-type: none"> <li>受信時パリティエラーを検出するとエラーシグナルを自動送出</li> <li>送信時エラーシグナルを受信するとデータを自動再送信</li> </ul>	<ul style="list-style-type: none"> <li>受信時パリティエラーを検出するとエラーシグナルを自動送出</li> <li>送信時エラーシグナルを受信するとデータを自動再送信</li> </ul>
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I <sup>2</sup> C モード	通信フォーマット	I <sup>2</sup> C バスフォーマット(MSB ファースト限定)	I <sup>2</sup> C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	最大 384 kbps	ファストモード対応
	ノイズ除去	<ul style="list-style-type: none"> <li>SSCL<sub>n</sub>、SSDAn 入力経路にデジタルノイズフィルタを内蔵</li> <li>ノイズ除去幅調整可能</li> </ul>	<ul style="list-style-type: none"> <li>SSCL<sub>n</sub>、SSDAn 入力経路にデジタルノイズフィルタを内蔵</li> <li>ノイズ除去幅調整可能</li> </ul>
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SS <sub>n</sub> #端子が High のとき、出力端子をハイインピーダンスにすることが可能	SS <sub>n</sub> #端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
拡張シリアルモード (SCI12 のみ対応)	Start Frame 送信	<ul style="list-style-type: none"> <li>Break Field Low width の出力が可能/出力完了割り込み機能あり</li> <li>バス衝突検出機能あり/検出割り込み機能あり</li> </ul>	<ul style="list-style-type: none"> <li>Break Field Low width の出力が可能/出力完了割り込み機能あり</li> <li>バス衝突検出機能あり/検出割り込み機能あり</li> </ul>

項目		RX210(SCIc,SCIId)	RX140(SCIg,SCIk,SCIh)
拡張シリアルモード (SCI12 のみ対応)	Start Frame 受信	<ul style="list-style-type: none"> <li>Break Field Low width の検出が可能/検出完了割り込み機能あり</li> <li>Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり</li> <li>Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能</li> <li>Control Field 1 にプライオリティインタラプトビットを設定可能</li> <li>Break Field がない Start Frame にも対応可能</li> <li>Control Field 0 がない Start Frame にも対応可能</li> <li>ビットレート測定機能あり</li> </ul>	<ul style="list-style-type: none"> <li>Break Field Low width の検出が可能/検出完了割り込み機能あり</li> <li>Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり</li> <li>Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能</li> <li>Control Field 1 にプライオリティインタラプトビットを設定可能</li> <li>Break Field がない Start Frame にも対応可能</li> <li>Control Field 0 がない Start Frame にも対応可能</li> <li>ビットレート測定機能あり</li> </ul>
	入出力制御機能	<ul style="list-style-type: none"> <li>TXDX12/RXDX12 信号の極性選択が可能</li> <li>RXDX12 信号にデジタルフィルタ機能を設定可能</li> <li>RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能</li> <li>RXDX12 端子受信データサンプリングタイミング選択可能</li> <li>拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIc へスルー出力可能</li> </ul>	<ul style="list-style-type: none"> <li>TXDX12/RXDX12 信号の極性選択が可能</li> <li>RXDX12 信号にデジタルフィルタ機能を設定可能</li> <li>RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能</li> <li>RXDX12 端子受信データサンプリングタイミング選択可能</li> </ul>
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション機能		—	内蔵ボーレートジェネレータの出力補正により誤差を低減可能
イベントリンク機能 (SCI5 のみ対応)		<ul style="list-style-type: none"> <li>エラー(受信エラー・エラーシグナル検出)イベント出力</li> <li>受信データフルイベント出力</li> <li>送信データエンptyイベント出力</li> <li>送信終了イベント出力</li> </ul>	<ul style="list-style-type: none"> <li>エラー(受信エラー・エラーシグナル検出)イベント出力</li> <li>受信データフルイベント出力</li> <li>送信データエンptyイベント出力</li> <li>送信終了イベント出力</li> </ul>

表 2.63 SCI チャンネル別仕様比較

項目	RX210(SCIc,SCIId)	RX140(SCIg,SCIk,SCIh)
調歩同期式モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI1, SCI5, SCI6, SCI8, SCI9, SCI12
クロック同期式モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI1, SCI5, SCI6, SCI8, SCI9, SCI12
スマートカードインタフェースモード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI1, SCI5, SCI6, SCI8, SCI9, SCI12
簡易 I <sup>2</sup> C モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI1, SCI5, SCI6, SCI8, SCI9, SCI12
簡易 SPI モード	SCI0, SCI1, SCI2, SCI3, SCI4, SCI5, SCI6, SCI7, SCI8, SCI9, SCI10, SCI11, SCI12	SCI1, SCI5, SCI6, SCI8, SCI9, SCI12
データ一致検出	—	SCI1, SCI5

項目	RX210(SCIc,SCI d)	RX140(SCI g,SCI k,SCI h)
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5 ,SCI6 ,SCI12	SCI5 ,SCI6 ,SCI12
イベントリンク機能	SCI5	SCI5
周辺モジュールクロック	PCLKB : SCI0 ,SCI1 , SCI2 , SCI3 , SCI4 ,SCI5 ,SCI6 , SCI7 ,SCI8 ,SCI9 , SCI10 , SCI11 ,SCI12	PCLKB : SCI1 ,SCI5 ,SCI6 ,SCI8 ,SCI9 ,SCI12

表 2.64 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX210(SCIc,SCIId)	RX140(SCIlg,SCIk,SCIh)
RDRH, RDRL, RDRHL	—	—	レシーブデータレジスタ H、L、HL
TDRH, TDRL, TDRHL	—	—	トランスミットデータレジスタ H、L、HL
SMR	CHR	キャラクタレングスビット (調歩同期式モードのみ有効)  0 : データ長 8 ビットで送受信 1 : データ長 7 ビットで送受信	キャラクタレングスビット (調歩同期式モードのみ有効) <b>SCMR.CHR1 ビットと組み合わせて選択します。</b> CHR1 CHR <b>0 0 : データ長 9 ビットで送受信</b> <b>0 1 : データ長 9 ビットで送受信</b> <b>1 0 : データ長 8 ビットで送受信(初期値)</b> <b>1 1 : データ長 7 ビットで送受信</b>
	CM	コミュニケーションモードビット  0 : 調歩同期式モードで動作 1 : クロック同期式モードで動作	コミュニケーションモードビット  0 : 調歩同期式モード、 <b>または簡易 I2C モード</b> で動作 1 : クロック同期式モード、 <b>または簡易 SPI モード</b> で動作

レジスタ	ビット	RX210(SCIc,SCIId)	RX140(SCIg,SCIk,SCIh)
SCR	CKE[1:0]	<p>クロックイネーブルビット</p> <p>(調歩同期式の場合)</p> <p>b1 b0</p> <p>0 0 : 内蔵ポーレートジェネレータ I/O ポートの設定によって、 SCKn 端子は入出力ポートとして 使用できます</p> <p>0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと 同じ周波数のクロックを出力します</p> <p>1 x : 外部クロックまたは TMR クロック<sup>(注1)</sup> ・外部クロック使用時は、 SCKn 端子からビットレートの 16 倍の周波数のクロックを入力 してください。 SEMR.ABCS ビットが “1”のときは 8 倍の周波数のクロックを 入力してください TMR クロックを使用可能</p> <p>(クロック同期式の場合)</p> <p>b1 b0</p> <p>0 x : 内部クロック : SCKn 端子はクロック出力端子と なります</p> <p>1 x : 外部クロック SCKn 端子はクロック入力端子と なります</p>	<p>クロックイネーブルビット</p> <p>(調歩同期式の場合)</p> <p>b1 b0</p> <p>0 0 : 内蔵ポーレートジェネレータ <b>SCKn 端子はハイインピーダンス になります</b></p> <p>0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと 同じ周波数のクロックを出力します</p> <p>1 x : 外部クロックまたは TMR クロック<sup>(注1)</sup> ・外部クロック使用時は、 SCKn 端子からビットレートの 16 倍の周波数のクロックを入力 してください。 SEMR.ABCS ビットが “1”のときは 8 倍の周波数のクロックを 入力してください <b>TMR クロック使用時は、 SCKn 端子はハイインピーダンス になります。</b></p> <p>(クロック同期式の場合)</p> <p>b1 b0</p> <p>0 x : 内部クロック : SCKn 端子はクロック出力端子と なります</p> <p>1 x : 外部クロック SCKn 端子はクロック入力端子と なります</p>
	MPIE	<p>マルチプロセッサインタラプト イネーブルビット</p> <p>(調歩同期式モードで、SMR.MP ビット=“1” のとき有効)</p> <p>0 : 通常の受信動作</p> <p>1 : マルチプロセッサビットが“0”の 受信データは読み飛ばし、SSR.ORER, FER の各ステータスフラグのセット(“1”) を禁止します。マルチプロセッサビット が “1”のデータを受信すると、MPIE ビットは自動的にクリア(“0”)され、 通常の受信動作に戻ります</p>	<p>マルチプロセッサインタラプト イネーブルビット</p> <p>(調歩同期式モードで、SMR.MP ビット= 1 のとき有効)</p> <p>0 : 通常の受信動作</p> <p>1 : マルチプロセッサビットが“0”の 受信データは読み飛ばし、SSR.<b>RDRF</b>, ORER, FER の各ステータスフラグの セット(“1”)を禁止します。 マルチプロセッサビットが“1”のデータ を受信すると、MPIE ビットは自動的に “0”)になり、通常の受信動作に戻ります</p>
SCMR	CHR1	—	キャラクターリングビット 1
MDDR	—	—	モジュレーションデューティレジスタ

レジスタ	ビット	RX210(SCIc,SCIId)	RX140(SCIg,SCIk,SCIh)
SEMR	ACS0	調歩同期クロックソースセレクトビット  (調歩同期式モードのみ有効) 0 : 外部クロック入力 1 : TMR クロック入力 (SCI5,SCI6,SCI12 のみ有効)	調歩同期クロックソースセレクトビット  (調歩同期式モードでのみ有効) 0 : 外部クロック 1 : TMR から出力される <b>2つのコンペアマッチ出力の論理積</b> (SCI5、SCI6、SCI12 のみ有効)SCI のチャンネルごとに使用できるコンペアマッチ出力が異なります
	ITE	—	即時送信許可ビット
	BRME	—	ビットレートモジュレーションイネーブルビット
	ABCSE	—	調歩同期基本クロックセレクト拡張ビット
	BGDM	—	ポーレートジェネレータ倍速モードセレクトビット
	RXDESEL	—	調歩同期スタートビットエッジ検出セレクトビット
SIMR1	IICM	簡易 I2C モードセレクトビット  SMIF IICM 0 0 : シリアルインタフェースモード (調歩同期式、クロック同期式モードまたは簡易 SPI モード)  0 1 : 簡易 I2C モード 1 0 : スマートカードインタフェースモード 1 1 : 設定しないでください	簡易 I2C モードセレクトビット  SMIF IICM 0 0 : 調歩同期式モード、マルチプロセッサモード、クロック同期式モード (調歩同期式、クロック同期式モードまたは簡易 SPI モード) 0 1 : 簡易 I2C モード 1 0 : スマートカードインタフェースモード 1 1 : 設定しないでください
SPMR	MSS	マスタスレーブセレクトビット  0 : TXDn 端子 : 送信、RXDn 端子 : 受信(マスタモード) 1 : TXDn 端子 : 受信、RXDn 端子 : 送信(スレーブモード)	マスタスレーブセレクトビット  0 : <b>SMOSIn</b> 端子 : 送信、 <b>SMISOn</b> 端子 : 受信(マスタモード) 1 : <b>SMOSIn</b> 端子 : 受信、 <b>SMISOn</b> 端子 : 送信(スレーブモード)
CDR	—	—	比較データレジスタ
DCCR	—	—	データ比較制御レジスタ
SPTR	—	—	シリアルポートレジスタ
TMGR	—	—	送受信タイミング選択レジスタ

レジスタ	ビット	RX210(SCIc,SCIId)	RX140(SCIg,SCIk,SCIh)
CR2	BCCS [1:0]	バス衝突検出クロック選択ビット  b5 b4 0 0 : SCI 基本クロック 0 1 : SCI 基本クロックの 2 分周 1 0 : SCI 基本クロックの 4 分周 1 1 : 設定しないでください	バス衝突検出クロック選択ビット  • SEMR.BGDM ビットが“0”または、 SEMR.BGDM ビットが “1”かつ SMR.CKS[1:0]ビットが“00b”以外の場合  b5 b4 0 0 : 基本クロック 0 1 : 基本クロックの 2 分周 1 0 : 基本クロックの 4 分周 1 1 : 設定しないでください • SEMR.BGDM ビットが“1”かつ SMR.CKS[1:0]ビットが “00b”の場合 b5 b4 0 0 : 基本クロックの 2 分周 0 1 : 基本クロックの 4 分周 1 0 : 設定しないでください 1 1 : 設定しないでください

注 1. SCI5、SCI6、SCI12 のみ選択可能。

2.23. I<sup>2</sup>C バスインタフェース

表 2.65 に I<sup>2</sup>C バスインタフェースのレジスタ比較を示します。

表 2.65 I<sup>2</sup>C バスインタフェースのレジスタ比較

レジスタ	ビット	RX210(RIIC)	RX140(RIICa)
ICMR2	TMWE	タイムアウト内部カウンタ 書き込み許可ビット	—
TMOCNT	—	タイムアウト内部カウンタ	—

## 2.24. シリアルペリフェラルインタフェース

表 2.66 にシリアルペリフェラルインタフェースの概要比較を、表 2.67 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.66 シリアルペリフェラルインタフェースの概要比較

項目	RX210(RSPI)	RX140(RSPIC)
チャンネル数	1 チャンネル	1 チャンネル
RSPI 転送機能	<ul style="list-style-type: none"> <li>● MOSI(MasterOutSlaveIn)、MISO(MasterInSlaveOut)、SSL(SlaveSelect)、RSPCK(RSPIClock) 信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能</li> <li>● 送信のみの動作が可能</li> <li>● マスタ/スレーブモードでのシリアル通信が可能</li> <li>● シリアル転送クロックの極性を変更可能</li> <li>● シリアル転送クロックの位相を変更可能</li> </ul>	<ul style="list-style-type: none"> <li>● MOSI(MasterOutSlaveIn)、MISO(MasterInSlaveOut)、SSL(SlaveSelect)、RSPCK(RSPIClock) 信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能</li> <li>● 通信モード：全二重または単方向(送信のみ)を選択可能</li> <li>● RSPCK の極性を変更可能</li> <li>● RSPCK の位相を変更可能</li> </ul>
データフォーマット	<ul style="list-style-type: none"> <li>● MSB ファースト/LSB ファーストの切り替え可能</li> <li>● 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能</li> <li>● 送信/受信バッファは 128 ビット</li> <li>● 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット)</li> </ul>	<ul style="list-style-type: none"> <li>● MSB ファースト/LSB ファーストの切り替え可能</li> <li>● 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能</li> <li>● 送信/受信バッファは 128 ビット</li> <li>● 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット)</li> <li>● <b>送受信データをバイト単位でスワップ可能</b></li> </ul>
ビットレート	<ul style="list-style-type: none"> <li>● マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成(最大分周比は 4096 分周)</li> <li>● スレーブモード時、外部入力クロックをシリアルクロックとして使用(最大周波数は PCLK の 8 分周) <ul style="list-style-type: none"> <li>- High 幅：PCLK の 4 サイクル、</li> <li>- Low 幅：PCLK の 4 サイクル</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>● マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周)</li> <li>● スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 4 分周) <ul style="list-style-type: none"> <li>- High 幅：PCLK の 2 サイクル、</li> <li>- Low 幅：PCLK の 2 サイクル</li> </ul> </li> </ul>
バッファ構成	<ul style="list-style-type: none"> <li>● 送信/受信バッファ構成はダブルバッファ</li> </ul>	<ul style="list-style-type: none"> <li>● 送信および受信バッファはそれぞれダブルバッファ構造</li> <li>● <b>送信および受信バッファは 128 ビット</b></li> </ul>
エラー検出	<ul style="list-style-type: none"> <li>● モードフォルトエラー検出</li> <li>● オーバランエラー検出</li> <li>● パリティエラー検出</li> </ul>	<ul style="list-style-type: none"> <li>● モードフォルトエラー検出</li> <li>● オーバランエラー検出</li> <li>● パリティエラー検出</li> <li>● <b>アンダランエラー検出</b></li> </ul>

項目	RX210(RSPI)	RX140(RSPIC)
SSL 制御機能	<ul style="list-style-type: none"> <li>● 1チャンネルあたり 4本の SSL 端子 (SSLA0~SSLA3)</li> <li>● シングルマスタ設定時には、SSLA0~SSLA3 端子を出力</li> <li>● マルチマスタ設定時：</li> <li>● SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用</li> <li>● スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用</li> <li>● SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 <ul style="list-style-type: none"> <li>- 設定範囲：1~8RSPCK</li> <li>- 設定単位：1RSPCK</li> </ul> </li> <li>● RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 <ul style="list-style-type: none"> <li>- 設定範囲：1~8RSPCK</li> <li>- 設定単位：1RSPCK</li> </ul> </li> <li>● 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 <ul style="list-style-type: none"> <li>- 設定範囲：1~8RSPCK</li> <li>- 設定単位：1RSPCK</li> </ul> </li> <li>● SSL 極性変更機能</li> </ul>	<ul style="list-style-type: none"> <li>● 1チャンネルあたり 4本の SSL 端子 (SSLA0~SSLA3)</li> <li>● シングルマスタ設定時には、SSLA0~SSLA3 端子を出力</li> <li>● マルチマスタ設定時：</li> <li>● SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用</li> <li>● スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用</li> <li>● SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 <ul style="list-style-type: none"> <li>- 設定範囲：1~8RSPCK</li> <li>- 設定単位：1RSPCK</li> </ul> </li> <li>● RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 <ul style="list-style-type: none"> <li>- 設定範囲：1~8RSPCK</li> <li>- 設定単位：1RSPCK</li> </ul> </li> <li>● 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 <ul style="list-style-type: none"> <li>- 設定範囲：1~8RSPCK</li> <li>- 設定単位：1RSPCK</li> </ul> </li> <li>● SSL 極性変更機能</li> </ul>
マスタ転送時の制御方式	<ul style="list-style-type: none"> <li>● 最大 8 コマンドで構成された転送をシーケンシャルにループ実行可能</li> <li>● 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、パースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延</li> <li>● 送信バッファへのライトで転送を起動可能</li> <li>● SSL ネゲート時の MOSI 信号値を設定可能</li> </ul>	<ul style="list-style-type: none"> <li>● 最大 8 コマンドで構成された転送を連続してループ実行可能</li> <li>● 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、パースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延</li> <li>● 送信バッファへのライトで転送を起動可能</li> <li>● SSL ネゲート時の MOSI 信号値を設定可能</li> <li>● <b>RSPCK 自動停止機能</b></li> </ul>
割り込み要因	<ul style="list-style-type: none"> <li>● 割り込み要因 <ul style="list-style-type: none"> <li>- RSPI 受信割り込み(受信バッファフル)</li> <li>- RSPI 送信割り込み(送信バッファエンpty)</li> <li>- RSPI エラー割り込み(モードフォルト、オーバラン、パリティエラー)</li> <li>- RSPI アイドル割り込み(RSPI アイドル)</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>● 割り込み要因 <ul style="list-style-type: none"> <li>- 受信バッファフル割り込み</li> <li>- 送信バッファエンpty割り込み</li> <li>- エラー割り込み(モードフォルト、オーバラン、<b>アンダラン</b>、パリティエラー)</li> <li>- アイドル割り込み</li> </ul> </li> </ul>

項目	RX210(RSPI)	RX140(RSPIc)
イベントリンク機能 (出力)	<ul style="list-style-type: none"> <li>● 5種類のイベントをイベントリンクコントローラへ出力可能</li> <li>- 受信バッファフルイベント出力</li> <li>- 送信バッファエンptyイベント出力</li> <li>- モードフォルト/オーバラン/パリティエラーイベント出力</li> <li>- RSPI アイドルイベント出力</li> <li>- 送信完了イベント出力</li> </ul>	—
その他の機能	<ul style="list-style-type: none"> <li>● CMOS/オープンドレイン出力切り替え機能</li> <li>● RSPI 初期化機能</li> <li>● ループバックモード機能</li> </ul>	<ul style="list-style-type: none"> <li>● RSPI 初期化機能</li> <li>● ループバックモード機能</li> </ul>
消費電力低減機能	<ul style="list-style-type: none"> <li>● モジュールストップ状態への設定が可能</li> </ul>	モジュールストップ状態への設定が可能

表 2.67 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX210(RSPI)	RX140(RSPIc)
SPSR	UDRF	—	アンダランエラーフラグ
SPDCR	SPBYT	—	RSPI バイトアクセス設定ビット
SPCR2	SPPE	パリティ許可ビット  0 : 送信データパリティビットを付加しない。受信データの パリティチェックを行わない 1 : 送信データにパリティビットを付加し、 受信データのパリティチェックを行う (SPCR.TXMD=0 のとき) 送信データにパリティビットを 付加するが、受信データの パリティチェックを行わない (SPCR.TXMD=1 のとき)	パリティ許可ビット  0 : 送信データにパリティビットを 付加しない。受信データの パリティチェックを行わない 1 : 送信データにパリティビットを付加する 受信データのパリティチェックを行う
	SCKASE	—	RSPCK 自動停止機能許可ビット
SPDCR2	—	—	RSPI データコントロールレジスタ 2

## 2.25.12 ビット A/D コンバータ

表 2.68 に 12 ビット A/D コンバータの概要比較を、表 2.69 に 12 ビット A/D コンバータのレジスタ比較を示します。

表 2.68 12 ビット A/D コンバータの概要比較

項目	RX210(S12ADb)	RX140(S12AD <del>E</del> )
ユニット数	1 ユニット	1 ユニット
入力チャンネル	16 チャンネル	18 チャンネル
拡張アナログ機能	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネル当たり 1.0 $\mu$ s  (A/D 変換クロック ADCLK=50MHz 動作時)	1 チャンネル当たり 0.88 $\mu$ s (ADCCR.CCS ビット= 0)、 0.67 $\mu$ s (ADCCR.CCS ビット= 1) (A/D 変換クロック ADCLK = 48 MHz 動作時)
A/D 変換クロック	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の分周比で設定可能 - PCLK : ADCLK 分周比 = 1 : 1、1 : 2、1 : 4、1 : 8、2 : 1、4 : 1 ADCLK の設定はクロック発生回路で行います	周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の周波数比で設定可能 - PCLKB : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います
データレジスタ	<ul style="list-style-type: none"> <li>アナログ入力用 16 本、ダブルトリガモードでの A/D 変換データ 2 重化用 1 本</li> <li>温度センサ用 1 本</li> <li>内部基準電圧用 1 本</li> <li>A/D 変換結果を 12 ビット A/D データレジスタに保持</li> <li>加算モード時は A/D 変換結果の加算値を 14 ビットで A/D データレジスタに保持</li> <li>A/D 変換データの 2 重化 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は A/D データレジスタ y に保持、2 回目の A/D データは 2 重化レジスタに保持 シングルスキャンモードとグループスキャンモードでダブルトリガモード選択時のみ 2 重化が可能</li> </ul>	<ul style="list-style-type: none"> <li>アナログ入力用 18 本、ダブルトリガモードでの A/D 変換データ 2 重化用 1 本</li> <li>温度センサ用 1 本</li> <li>内部基準電圧用 1 本</li> <li>自己診断用 1 本</li> <li>A/D 変換結果を 12 ビット A/D データレジスタに保持</li> <li>A/D 変換結果の 12 ビット精度出力に対応</li> <li>加算モード時は A/D 変換結果の加算値を <b>変換精度ビット数+2 ビット/4 ビット</b>で A/D データレジスタに保持</li> <li>ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは 2 重化レジスタに保持</li> </ul>

項目	RX210(S12ADb)	RX140(S12AD <sup>E</sup> )
動作モード	<ul style="list-style-type: none"> <li>シングルスキャンモード： <ul style="list-style-type: none"> <li>- 任意に選択した最大 16 チャンネルのアナログ入力を 1 回のみ A/D 変換</li> <li>- 温度センサ出力を 1 回のみ A/D 変換</li> <li>- 内部基準電圧を 1 回のみ A/D 変換</li> </ul> </li> <li>連続スキャンモード： <ul style="list-style-type: none"> <li>- 任意に選択した最大 16 チャンネルのアナログ入力を繰り返し A/D 変換</li> </ul> </li> <li>グループスキャンモード： <ul style="list-style-type: none"> <li>- 任意に選択した最大 24 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換</li> <li>- グループ A とグループ B は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>シングルスキャンモード： <ul style="list-style-type: none"> <li>- 任意に選択した最大 18 チャンネルのアナログ入力を 1 回のみ A/D 変換</li> <li>- 温度センサ出力を 1 回のみ A/D 変換</li> <li>- 内部基準電圧を 1 回のみ A/D 変換</li> </ul> </li> <li>連続スキャンモード： <ul style="list-style-type: none"> <li>- 任意に選択した最大 18 チャンネルのアナログ入力を繰り返し A/D 変換</li> </ul> </li> <li>グループスキャンモード： <ul style="list-style-type: none"> <li>- 任意に選択した最大 18 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換</li> <li>- グループ A とグループ B は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能</li> </ul> </li> </ul>
動作モード	—	<ul style="list-style-type: none"> <li>グループスキャンモード (グループ A 優先制御選択時) <ul style="list-style-type: none"> <li>- グループ B の A/D 変換動作中にグループ A のトリガ入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施</li> <li>- グループ A の A/D 変換動作終了後、グループ B の A/D 変換動作を再実行 (再スキャン)の設定が可能</li> </ul> </li> </ul>
A/D 変換開始条件	<ul style="list-style-type: none"> <li>ソフトウェアトリガ</li> <li>同期トリガ MTU,ELC,温度センサからのトリガ</li> <li>非同期トリガ ADTRG0#端子による A/D 変換動作の開始が可能</li> </ul>	<ul style="list-style-type: none"> <li>ソフトウェアトリガ</li> <li>同期トリガ マルチファンクションタイムパルスユニット(MTU)、イベントリンクコントローラ(ELC)からのトリガ</li> <li>非同期トリガ 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能</li> </ul>
機能	<ul style="list-style-type: none"> <li>サンプル&amp;ホールド機能</li> <li>チャンネル専用サンプル&amp;ホールド機能 (0.25V ≤ アナログ電圧入力 ≤ AVCC0-0.25V)</li> <li>サンプリングステート数可変機能</li> <li>12 ビット A/D コンバータの自己診断機能</li> <li>A/D 変換値加算モード</li> <li>アナログ入力断線検出アシスト機能</li> <li>ダブルトリガモード (A/D 変換データ 2 重化機能)</li> </ul>	<ul style="list-style-type: none"> <li>サンプリングステート数可変機能</li> <li>12 ビット A/D コンバータの自己診断機能</li> <li>A/D 変換値加算モードと平均モードが選択可能</li> <li>アナログ入力断線検出機能 (ディスチャージ機能/プリチャージ機能)</li> <li>ダブルトリガモード (A/D 変換データ二重化機能)</li> <li>A/D データレジスタオートクリア機能</li> <li>コンペア機能 (ウィンドウ A、ウィンドウ B)</li> <li>コンペア機能使用時のリングバッファ (16 本)</li> </ul>

項目	RX210(S12ADb)	RX140(S12AD <sup>E</sup> )
割り込み要因	<ul style="list-style-type: none"> <li>ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求(S12ADIO)を発生</li> <li>ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求(S12ADIO)を発生</li> <li>グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADIO)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生</li> <li>グループスキャンモードでダブルトリガモードの設定では、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADIO)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生。</li> <li>S12ADIO または GBADI 割り込みで <b>DMA コントローラ(DMAC)</b>、データトランスファコントローラ(DTC)を起動可能</li> </ul>	<ul style="list-style-type: none"> <li>ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求(S12ADIO)を発生</li> <li>ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求(S12ADIO)を発生</li> <li>グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADIO)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生</li> <li>グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADIO)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生</li> <li>S12ADIO、GBADI 割り込みでデータトランスファコントローラ(DTC)を起動可能</li> </ul>
イベントリンク機能	<ul style="list-style-type: none"> <li>グループスキャンモードでのグループ B のスキャン終了を除くスキャン終了時に ELC イベント発生可能</li> <li>ELC からのトリガにより A/D 変換開始可能</li> </ul>	<ul style="list-style-type: none"> <li>グループスキャンモードでのグループ B のスキャン終了を除くスキャン終了時に ELC イベント発生</li> <li><b>グループスキャンモードでのグループ B のスキャン終了時に ELC イベント発生</b></li> <li><b>すべてのスキャン終了時に ELC イベント発生</b></li> <li>ELC からのトリガによりスキャン開始可能</li> <li><b>シングルスキャンモードでのウィンドウコンペア機能のイベント条件に応じて、ELC イベント発生</b></li> </ul>
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.69 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX210(S12ADb)	RX140(S12AD <sup>E</sup> )
ADDRy	—	AD データレジスタ (y = 0~15)	AD データレジスタ (y = 0~8, 16~21, 24~26)
ADRD	DIAGST[1:0]	自己診断ステータスビット	—
ADCSR	ADHSC	—	A/D 変換動作選択ビット
ADANSA	—	A/D チャンネル選択レジスタ A	—
ADANSA0	—	—	A/D チャンネル選択レジスタ A0
ADANSA1	—	—	A/D チャンネル選択レジスタ A1
ADANSB	—	A/D チャンネル選択レジスタ B	—
ADANSB0	—	—	A/D チャンネル選択レジスタ B0
ADANSB1	—	—	A/D チャンネル選択レジスタ B1
ADADS	—	A/D 変換値加算モード選択レジスタ	—
ADADS0	—	—	A/D 変換値加算 / 平均機能チャンネル選択レジスタ 0
ADADS1	—	—	A/D 変換値加算 / 平均機能チャンネル選択レジスタ 1

レジスタ	ビット	RX210(S12ADb)	RX140(S12AD <sup>E</sup> )
ADADC	ADC[1:0](RX210) ADC[2:0](RX140)	加算回数選択ビット  b1 b0 0 0 : 1 回変換 (加算なし。通常変換と同じ) 0 1 : 2 回変換(1 回加算を行う) 1 0 : 3 回変換(2 回加算を行う) 1 1 : 4 回変換(3 回加算を行う)	加算回数選択ビット  b2 b0 0 0 0 : 1 回変換 (加算なし。通常変換と同じ) 0 0 1 : 2 回変換(1 回加算を行う) 0 1 0 : 3 回変換(2 回加算を行う) 0 1 1 : 4 回変換(3 回加算を行う) <b>1 0 1 : 16 回変換(15 回加算を行う)</b> 上記以外は設定しないでください
	AVEE	—	平均モードイネーブルビット
ADSTRGR	TRSB[3:0] (RX210) TRSB[5:0] (RX140)	グループ B 専用 A/D 変換開始トリガ 選択ビット	グループ B 専用 A/D 変換開始トリガ 選択ビット
	TRSA[3:0] (RX210) TRSA[5:0] (RX140)	A/D 変換開始トリガ選択ビット	A/D 変換開始トリガ選択ビット
ADEXICR	TSSAD	—	温度センサ出力 A/D 変換値加算/平均 モード選択ビット
	OCSAD	内部基準電圧 A/D 変換値加算モード 選択ビット  0 : 内部基準電圧 A/D 変換値 加算モード非選択 1 : 内部基準電圧 A/D 変換値 加算モード選択	内部基準電圧 A/D 変換値加算/ <b>平均</b> モード選択ビット  0 : 内部基準電圧 A/D 変換値 加算/ <b>平均</b> モード非選択 1 : 内部基準電圧 A/D 変換値 加算/ <b>平均</b> モード選択
	TSS(RX210) TSSA(RX140)	温度センサ出力 A/D 変換選択ビット	温度センサ出力 A/D 変換選択ビット
	OCS(RX210) OCSA(RX140)	内部基準電圧 A/D 変換選択ビット	内部基準電圧 A/D 変換選択ビット
ADSSTRn	—	A/D サンプリグステートレジスタ n(n = 0~7,L,T,O)	A/D サンプリグステートレジスタ n(n = 0~ <b>8</b> , L, T, O)
ADSHCR	—	サンプル & ホールド回路 コントロールレジスタ	—
ADELCCR	—	—	A/D イベントリンクコントロール レジスタ
ADGSPCR	—	—	A/D グループスキャン優先 コントロールレジスタ
ADCMPCR	—	—	A/D コンペア機能コントロール レジスタ
ADCMPANSR0	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 0
ADCMPANSR1	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 1
ADCMPANSER	—	—	A/D コンペア機能ウィンドウ A 拡張入力選択レジスタ
ADCMPLR0	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0
ADCMPLR1	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 1
ADCMPLEER	—	—	A/D コンペア機能ウィンドウ A 拡張 入力比較条件設定レジスタ

レジスタ	ビット	RX210(S12ADb)	RX140(S12AD <sup>E</sup> )
ADCMPDR0	—	—	A/D コンペア機能ウィンドウ A 下位側レベル設定レジスタ
ADCMPDR1	—	—	A/D コンペア機能ウィンドウ A 上位側レベル設定レジスタ
ADCMPSR0	—	—	A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 0
ADCMPSR1	—	—	A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 1
ADCMPSER	—	—	A/D コンペア機能ウィンドウ A 拡張入力チャンネルステータスレジスタ
ADHVREFCNT	—	—	A/D 高電位 / 低電位基準電圧 コントロールレジスタ
ADWINMON	—	—	A/D コンペア機能ウィンドウ A/B ステータスマニタレジスタ
ADCMPBNSR	—	—	A/D コンペア機能ウィンドウ B チャンネル選択レジスタ
ADWINLLB	—	—	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ
ADWINULB	—	—	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ
ADCMPBSR	—	—	A/D コンペア機能ウィンドウ B チャンネルステータスレジスタ
ADBUF <sub>n</sub>	—	—	A/D データ格納バッファレジスタ n (n = 0 ~ 15)
ADBUFEN	—	—	A/D データ格納バッファイネーブル レジスタ
ADBUFPTR	—	—	A/D データ格納バッファポインタ レジスタ
ADCCR	—	—	A/D 変換サイクル制御レジスタ

## 2.26. D/A コンバータ

表 2.70 に D/A コンバータの概要比較を、表 2.71 に D/A コンバータレジスタ比較を示します。

表 2.70 D/A コンバータの概要比較

項目	RX210(DA)	RX140(DAa)
分解能	10 ビット	8 ビット
出力チャンネル	2 チャンネル	2 チャンネル
アナログモジュールの 干渉対策	—	D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータが出力する 12 ビット A/D コンバータ同期 D/A 変換許可信号により、D/A 変換データの 更新タイミングを制御する。 これにより、8 ビット D/A コンバータの ラッシュカレント発生タイミングを許可 信号で制御し、干渉による A/D 変換精度 劣化を低減する。
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
イベントリンク機能(入力)	イベント信号の入力により、 チャンネル 0 の D/A 変換を開始可能	イベント信号の入力により、 チャンネル 0 の D/A 変換を開始可能

表 2.71 D/A コンバータレジスタ比較

レジスタ	ビット	RX210(DA)	RX140(DAa)
DACR	DAE	D/A 許可ビット	—
DAADSCR	—	—	D/A A/D 同期スタート制御レジスタ

## 2.27. 温度センサ

表 2.73 に温度センサのレジスタ比較を示します。

表 2.72 温度センサの概要比較

項目	RX210(TEMPSa)	RX140(TEMPSA)
温度センサ電圧出力	PGA(Programmable Gain Amp)を経由して 12 ビット A/D コンバータへ出力	12 ビット A/D コンバータへ出力
消費電力低減機能	モジュールストップ状態への設定が可能	—

表 2.73 温度センサのレジスタ比較

レジスタ	ビット	RX210(TEMPSa)	RX140(TEMPSA)
TSCR	—	温度センサコントロールレジスタ	—
TSCDR	—	—	温度センサ校正データレジスタ

## 2.28. コンパレータ B

表 2.74 にコンパレータ B の概要比較を、表 2.75 にコンパレータ B のレジスタ比較を示します。

表 2.74 コンパレータ B の概要比較

項目	RX210(CMPB)	RX140(CMPBa)
アナログ入力電圧	CMPBn 端子への入力電圧 (n = 0,1)	CMPBn 端子への入力電圧
リファレンス入力電圧	CVREFBn 端子への入力電圧 (n = 0,1)	CVREFBn 端子への入力電圧 または内部基準電圧
比較結果	<ul style="list-style-type: none"> <li>CPBFLG.CPBnOUT フラグの読み出し(n = 0,1)</li> </ul>	<ul style="list-style-type: none"> <li>CPBFLG.CPBnOUT フラグの読み出し</li> <li>比較結果を CMPOBn 端子へ出力可能</li> </ul>
割り込み要求発生 タイミング	<ul style="list-style-type: none"> <li>コンパレータ B0 の比較結果が変化するとき</li> <li>コンパレータ B1 の比較結果が変化するとき</li> </ul>	<ul style="list-style-type: none"> <li>コンパレータ B0 の比較結果が変化するとき</li> <li>コンパレータ B1 の比較結果が変化するとき</li> </ul>
ELC へのイベント発生 タイミング	<ul style="list-style-type: none"> <li>コンパレータ B0 の比較結果が変化するとき</li> <li>コンパレータ B0 または B1 の比較結果が変化するとき</li> </ul>	<ul style="list-style-type: none"> <li>コンパレータ B0 の比較結果が変化するとき</li> <li>コンパレータ B0 または B1 の比較結果が変化するとき</li> </ul>
選択機能	<ul style="list-style-type: none"> <li>デジタルフィルタ機能 デジタルフィルタの有無、 サンプリング周波数を選択可能</li> </ul>	<ul style="list-style-type: none"> <li>デジタルフィルタ機能 デジタルフィルタの有無、 サンプリング周波数を選択可能</li> <li>ウィンドウ機能 ウィンドウ機能(VRFL &lt; CMPBn &lt; VRFH)の有効/無効を選択可能</li> <li>リファレンス入力電圧 CVREFBn 端子入力/内部基準電圧(内部生成)を選択可能</li> <li>コンパレータ B 応答速度 高速モード/低速モードを選択可能</li> </ul>
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.75 コンパレータ B のレジスタ比較

レジスタ	ビット	RX210(CMPBa)	RX140 (CMPBa)
CPB1CNT2	—	—	コンパレータ B1 制御レジスタ 2
CPBFLG	CPB0OUT	コンパレータ B0 モニタフラグ  0 : $CMPB0 < CVREFB0$ 1 : $CMPB0 > CVREFB0$	コンパレータ B0 モニタフラグ  (ウィンドウ機能無効時) 0 : $CMPB0 < CVREFB0$ または $CMPB0 < 内部基準電圧$ 、 またはコンパレータ B0 動作禁止 1 : $CMPB0 > CVREFB0$ または $CMPB0 > 内部基準電圧$ (ウィンドウ機能有効時) 0 : $CMPB0 < VRFL$ または $CMPB0 > VRFH$ 、または コンパレータ B0 動作禁止 1 : $VRFL < CMPB0 < VRFH$
	CPB1OUT	コンパレータ B1 モニタフラグ  0 : $CMPB1 < CVREFB1$ 1 : $CMPB1 > CVREFB1$	コンパレータ B1 モニタフラグ  (ウィンドウ機能無効時) 0 : $CMPB1 < CVREFB1$ または $CMPB1 < 内部基準電圧$ 、または コンパレータ B1 動作禁止 1 : $CMPB1 > CVREFB1$ または $CMPB1 > 内部基準電圧$ (ウィンドウ機能有効時) 0 : $CMPB1 < VRFL$ または $CMPB1 > VRFH$ 、または コンパレータ B1 動作禁止 1 : $VRFL < CMPB1 < VRFH$
CPBMD	—	—	コンパレータ B1 モード選択レジスタ
CPBREF	—	—	コンパレータ B リファレンス入力電圧 選択レジスタ
CPBOCR	—	—	コンパレータ B 出力制御レジスタ

## 2.29. RAM

表 2.76 に RAM の概要比較を示します。

表 2.76 RAM の概要比較

項目	RX210	RX140
RAM 容量	最大 96K バイト (RAM0 : 64K バイト、RAM1 : 32K バイト)	最大 64K バイト
RAM アドレス	<ul style="list-style-type: none"> <li>● 96K バイト RAM0 : 0000 0000h~0000 FFFFh RAM1 : 0001 0000h~0001 7FFFh</li> <li>● 64K バイト RAM0 : 0000 0000h~0000 FFFFh</li> <li>● 32K バイト RAM0 : 0000 0000h~0000 7FFFh</li> <li>● 20K バイト RAM0 : 0000 0000h~0000 4FFFh</li> <li>● 16K バイト RAM0 : 0000 0000h~0000 3FFFh</li> <li>● 12K バイト RAM0 : 0000 0000h~0000 2FFFh</li> </ul>	<ul style="list-style-type: none"> <li>● 64K バイト RAM0 : 0000 0000h~0000 FFFFh</li> <li>● 32K バイト RAM0 : 0000 0000h~0000 7FFFh</li> <li>● 16K バイト RAM0 : 0000 0000h~0000 3FFFh</li> </ul>
アクセス	<ul style="list-style-type: none"> <li>● 読み出し、書き込みともに 1 サイクルで動作</li> <li>● RAM 有効/無効選択可能</li> </ul>	<ul style="list-style-type: none"> <li>● 読み出し、書き込みともに 1 サイクルで動作</li> <li>● RAM 有効/無効選択可能</li> </ul>
消費電力低減機能	RAM0、RAM1 個別にモジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

## 2.30. フラッシュメモリ

表 2.77 にフラッシュメモリの概要比較を、表 2.78 にフラッシュメモリのレジスタ比較を示します。

表 2.77 フラッシュメモリの概要比較

項目	RX210	RX140 (FLASH)
メモリ容量	<ul style="list-style-type: none"> <li>ユーザ領域：最大 1M バイト</li> <li>データ領域：8K バイト</li> <li>ユーザブート領域：16K バイト</li> </ul>	<ul style="list-style-type: none"> <li>ユーザ領域：最大 256K バイト</li> <li>データ領域：8K バイト</li> <li>エクストラ領域： スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納</li> </ul>
アドレス	<ul style="list-style-type: none"> <li>容量が 1M バイトの場合 - FFF0 0000h~FFFF FFFFh</li> <li>容量が 768K バイトの場合 - FFF4 0000h~FFFF FFFFh</li> <li>容量が 512K バイトの場合 - FFF8 0000h~FFFF FFFFh</li> <li>容量が 384K バイトの場合 - FFFA 0000h~FFFF FFFFh</li> <li>容量が 256K バイトの場合 - FFFC 0000h~FFFF FFFFh</li> <li>容量が 128K バイトの場合 - FFFE 0000h~FFFF FFFFh</li> <li>容量が 96K バイトの場合 - FFFE 8000h~FFFF FFFFh</li> <li>容量が 64K バイトの場合 - FFFF 0000h~FFFF FFFFh</li> </ul>	<ul style="list-style-type: none"> <li>容量が 256K バイトの場合 - FFFC 0000h~FFFF FFFFh</li> <li>容量が 128K バイトの場合 - FFFE 0000h~FFFF FFFFh</li> <li>容量が 64K バイトの場合 - FFFF 0000h~FFFF FFFFh</li> </ul>
FCU コマンド(RX210) ソフトウェア コマンド(RX140)	<ul style="list-style-type: none"> <li>以下の FCU コマンドを実装 - P/E ノーマルモード移行、 ステータスリードモード移行、 ロックビットリードモード移行 (ロックビットリード 1)、 周辺クロック通知、プログラム、 ブロックイレーズ、P/E サスペンド、 P/E レジューム、 ステータスレジスタクリア、 ロックビットリード 2/ブランクチェック、</li> </ul>	<ul style="list-style-type: none"> <li>以下のソフトウェアコマンドを実装 - プログラム、ブランクチェック、 ブロックイレーズ、全ブロックイレーズ</li> <li>エクストラ領域のプログラム用に以下の コマンドを実装 - スタートアップ領域情報プログラム、 アクセスウィンドウプロテクト アクセスウィンドウ情報プログラム</li> </ul>
イレーズ後の値	<ul style="list-style-type: none"> <li>ROM : FFh</li> <li>E2 データフラッシュ : 不定</li> </ul>	<ul style="list-style-type: none"> <li>ROM : FFh</li> <li>E2 データフラッシュ : FFh</li> </ul>
割り込み	FCU コマンドの実行が完了により割り込み (FRDYI)が発生	ソフトウェアコマンド処理の完了、 または強制停止処理の完了により割り込み (FRDYI)が発生

項目		RX210	RX140 (FLASH)
オンボードプログラミング		<ul style="list-style-type: none"> <li>ブートモードによる書き換え <ul style="list-style-type: none"> <li>調歩同期式シリアルインタフェース (SCI1) を使用</li> <li>通信速度は自動調整</li> <li>ユーザブート領域も書き換え可能</li> </ul> </li> <li>ユーザブートモードによる書き換え <ul style="list-style-type: none"> <li>ユーザ独自のブートプログラムを作成可能</li> </ul> </li> <li>ユーザプログラム中の ROM 書き換えルーチンによる書き換え <ul style="list-style-type: none"> <li>システムをリセットすることなく ROM/E2 データフラッシュの書き換えが可能</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>ブートモード(SCI インタフェース) <ul style="list-style-type: none"> <li>シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1)を調歩同期式モードで使用</li> <li>ユーザ領域とデータ領域を書き換え可能</li> </ul> </li> <li>ブートモード(FINE インタフェース) <ul style="list-style-type: none"> <li>FINE を使用</li> <li>ユーザ領域とデータ領域を書き換え可能</li> </ul> </li> <li>セルフプログラミング (シングルチップモード) <ul style="list-style-type: none"> <li>ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能</li> </ul> </li> </ul>
オフボードプログラミング		PROM ライタを使用して、ユーザ領域とユーザブート領域の書き換えが可能	本 MCU に対応したフラッシュプログラマを使用して、ユーザ領域とデータ領域の書き換えが可能
ID コードプロテクト		<ul style="list-style-type: none"> <li>ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能</li> <li>オンチップデバッグエミュレータ接続時、ID コードにより制御可能</li> </ul>	<ul style="list-style-type: none"> <li>ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能</li> <li>オンチップデバッグエミュレータ接続時、ID コードにより制御可能</li> </ul>
プロテクト機能	ソフトウェアプロテクト機能	<ul style="list-style-type: none"> <li>FENTRYR.FENTRYD ビット、FWEPROR.FLWE[1:0]ビット、ロックビット、DFLRE0 レジスタ、DFLWE0 レジスタにより意図しない書き換えを防ぐことが可能</li> <li>DFLRE0 レジスタ、DFLWE0 レジスタによるプロテクトの単位は 2K バイト</li> </ul>	<ul style="list-style-type: none"> <li>DFLCTL.DFLEN ビット、FENTRYR.FENTRY0 ビットにより意図しない書き換えを防ぐことが可能</li> </ul>
	コマンドロック状態	プログラム/イレーズ中に異常動作を検出した場合、以後のプログラム/イレーズ処理を禁止	—
	ブートプログラムプロテクション	ユーザブート領域のプログラム/イレーズは、ブートモードでのみ可能	—
	スタートアッププログラム保護機能	—	ブロック 0~7 の書き換えを安全に行うための機能
	エリアプロテクト	—	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能
バックグラウンドオペレーション(BGO)機能		<ul style="list-style-type: none"> <li>E2 データフラッシュへのプログラム/イレーズを実行している期間、ROM 領域に配置したプログラムを実行可能</li> <li>ROM へのプログラム/イレーズを実行している期間、CPU は ROM/E2 データフラッシュ以外の領域に配置したプログラムを実行可能</li> </ul>	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能

表 2.78 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX210	RX140 (FLASH)
DFLCTL	—	—	E2 データフラッシュ制御レジスタ
MEMWAITR	—	—	メモリウェイトサイクル設定レジスタ
FENTRYR	FENTRY1	ROM P/E モードエントリビット 1	—
DFLWAITR	—	—	データフラッシュウェイトサイクル設定レジスタ
FPR	—	—	プロテクト解除レジスタ
FPSR	—	—	プロテクト解除ステータスレジスタ
FPMCR	—	—	フラッシュ P/E モード制御レジスタ
FISR	—	—	フラッシュ初期設定レジスタ
FRESETR	—	フラッシュリセットレジスタ	フラッシュリセットレジスタ
	FRKEY[7:0]	FRESETR は、16 ビットレジスタです。 キーコード	FRESETR は、8 ビットレジスタです。 —
FASR	—	—	フラッシュ領域選択レジスタ
FCR	—	—	フラッシュ制御レジスタ
FEXCR	—	—	フラッシュエクストラ領域制御レジスタ
FSARH	—	—	フラッシュ処理開始アドレスレジスタ H
FSARL	—	—	フラッシュ処理開始アドレスレジスタ L
FEARH	—	—	フラッシュ処理終了アドレスレジスタ H
FEARL	—	—	フラッシュ処理終了アドレスレジスタ L
FWBn	—	—	フラッシュライトバッファ n レジスタ (n = 0~3)
FSTATR0	ERSERR (RX210) ERERR (140)	消去エラービット (b5)	イレーズエラーフラグ (b0)
	PRGERR	書き込みエラービット (b4)	プログラムエラーフラグ (b1)
	BCERR	—	ブランクチェックエラーフラグ
	ILGLERR	イリーガルコマンドエラービット (b6)	イリーガルコマンドエラーフラグ (b4)
	EILGLERR	—	エクストラ領域 イリーガルコマンドエラーフラグ
	PRGSPD	書き込みサスペンドステータスビット	—
	ERSSPD	消去サスペンドステータスビット	—
	SUSRDY	サスペンドレディービット	—
FSTATR1	FRDY	フラッシュレディービット	—
	EXRDY	—	フラッシュレディフラグ
	FLOCKST	ロックビットステータスビット	—
	FCUERR	FCU エラービット	—
FEAMH	—	—	フラッシュエラーアドレス モニタレジスタ H
FEAML	—	—	フラッシュエラーアドレス モニタレジスタ L
FSCMR	—	—	フラッシュスタートアップ 設定モニタレジスタ
FAWSMR	—	—	フラッシュアクセスウィンドウ 開始アドレスモニタレジスタ
FAWEMR	—	—	フラッシュアクセスウィンドウ 終了アドレスモニタレジスタ
UIDRn	—	—	ユニーク ID レジスタ n(n = 0 ~ 3)

レジスタ	ビット	RX210	RX140 (FLASH)
FWEPROR	—	フラッシュライト イレーズプロテクトレジスタ	—
FMODR	—	フラッシュモードレジスタ	—
FASTAT	—	フラッシュアクセスステータスレジスタ	—
FAEINT	—	フラッシュアクセスエラー割り込み 許可レジスタ	—
FCURAME	—	FCU RAM イネーブルレジスタ	—
FRDYIE	—	フラッシュレディ割り込み 許可レジスタ	—
FPROTR	—	フラッシュプロテクトレジスタ	—
FCMDR	—	FCU コマンドレジスタ	—
FCPSR	—	FCU 処理切り替えレジスタ	—
FPESTAT	—	フラッシュ P/E ステータスレジスタ	—
PCKAR	—	周辺クロック通知レジスタ	—
FMODR	—	フラッシュモードレジスタ	—
FASTAT	—	フラッシュアクセスステータスレジスタ	—
FAEINT	—	フラッシュアクセスエラー割り込み 許可レジスタ	—
DFLRE0	—	E2 データフラッシュ読み出し 許可レジスタ 0	—
DFLWE0	—	E2 データフラッシュプログラム/ イレーズ許可レジスタ 0	—
DFLBCCNT	—	E2 データフラッシュブランクチェック 制御レジスタ	—
DFLBCSTAT	—	E2 データフラッシュブランクチェック ステータスレジスタ	—

## 2.31. パッケージ

表 2.79 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。

表 2.79 パッケージ

パッケージタイプ	RENESAS Code			
	RX210			RX140
	チップバージョン A	チップバージョン B	チップバージョン C	—
145 ピン TFLGA	×	○	×	×
144 ピン LQFP	×	○	×	×
100 ピン TFLGA	PTLG0100JA-A	PTLG0100JA-A PTLG0100KA-A	PTLG0100JA-A	×
100 ピン LQFP	PLQP0100KB-A	PLQP0100KB-A	PLQP0100KB-A	×
80 ピン LFQFP	×	×	×	○
80 ピン LQFP	PLQP0080KB-A	PLQP0080KB-A PLQP0080JA-A	PLQP0080KB-A PLQP0080JA-A	×
69 ピン WLBGA	×	○	×	×
64 ピン TFLGA	×	○	×	×
64 ピン LFQFP	×	×	×	○
64 ピン LQFP	PLQP0064KB-A	PLQP0064KB-A PLQP0064GA-A	PLQP0064KB-A PLQP0064GA-A	PLQP0064GA-A
48 ピン LQFP	×	○	×	×
48 ピン LFQFP	×	×	×	○
48 ピン HWQFN	×	×	×	○
32 ピン LQFP	×	×	×	○
32 ピン HWQFN	×	×	×	○

○ : パッケージあり(RENESASCode は省略)、× : パッケージなし

### 3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

#### 3.1. 80 ピンパッケージ

表 3.1 に 80 ピンパッケージ端子機能の比較を示します。

表 3.1 80 ピンパッケージ端子機能の比較

80 ピン LFQFP/ LQFP	RX210	RX140
1	VREFH	P06 (注 1)
2	P03/DA0	P03 (注 1)/DA0
3	VREFL	P04 (注 1)
4	VCL	VCL
5	PJ1/MTIOC3A	PJ1/MTIOC3A
6	MD/FINED	MD/PG7/FINED
7	XCIN	XCIN/PH7
8	XCOUT	XCOUT/PH6
9	RES#	RES#
10	XTAL/P37	XTAL/P37/IRQ4
11	VSS	VSS
12	EXTAL/P36	EXTAL/P36/IRQ2
13	VCC	VCC
14	P35/NMI	P35/NMI
15	P34/MTIOC0A/TMCI3/POE2#/SCK6/IRQ4	P34/MTIOC0A/TMCI3/POE2#/SCK6/IRQ4
16	P32/MTIOC0C/TMO3/TXD6/SMOSI6/ SSDA6/IRQ2-DS/RTCOUT/RTCIC2	P32/MTIOC0C/TMO3/TXD6/SMOSI6/ SSDA6/TS0/IRQ2/RTCOUT
17	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/SS1#/ IRQ1-DS/RTCIC1	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/SS1#/ TS1/IRQ1
18	P30/MTIOC4B/TMRI3/POE8#/RXD1/ SMISO1/SSCL1/IRQ0-DS/RTCIC0	P30/MTIOC4B/TMRI3/POE8#/RXD1/ SMISO1/SSCL1/TS2/IRQ0
19	P27/MTIOC2B/TMCI3/SCK1	P27/MTIOC2B/TMCI3/SCK1/TS3
20	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1	P26/MTIOC2A/TMO1/LPTO/TXD1/ SMOSI1/SSDA1/TS4
21	P21/MTIOC1B/TMCI0/RXD0/SSCL0	P21/MTIOC1B/TMCI0
22	P20/MTIOC1A/TMRI0/TXD0/SSDA0	P20/MTIOC1A/TMRI0
23	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/SCK1/MISOA/ SDA-DS/IRQ7	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/SCK1/MISOA/SDA0/IRQ7
24	P16/MTIOC3C/MTIOC3D/TMO2/ TXD1/SMOSI1/SSDA1/MOSIA/ SCL-DS/IRQ6/RTCOUT/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/ TXD1/SMOSI1/SSDA1/MOSIA/SCL0/ IRQ6/RTCOUT/ADTRG0#
25	P15/MTIOC0B/MTCLKB/TMCI2/ RXD1/SMISO1/SSCL1/IRQ5	P15/MTIOC0B/MTCLKB/TMCI2/ RXD1/SMISO1/SSCL1/CRXD0/TS5/IRQ5
26	P14/MTIOC3A/MTCLKA/TMRI2/ CTS1#/RTS1#/SS1#/IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/ CTS1#/RTS1#/SS1#/CTXD0/TS6/IRQ4
27	P13/MTIOC0B/TMO3/SDA/IRQ3	P13/MTIOC0B/TMO3/SDA0/IRQ3
28	P12/TMCI1/SCL/IRQ2	P12/TMCI1/SCL0/IRQ2
29	PH3/TMCI0	PH3/MTIOC4D/TMCI0/TS7
30	PH2/TMRI0/IRQ1	PH2/MTIOC4C/TMRI0/TS8/IRQ1

80ピン LFQFP/ LQFP	RX210	RX140
31	PH1/TMO0/IRQ0	PH1/MTIOC3D/TMO0/TS9/IRQ0
32	PH0/CACREF	PH0/MTIOC3B/TS10/CACREF
33	P55/MTIOC4D/TMO3	P55/MTIOC4A/MTIOC4D/TMO3/CRXD0/ TS11
34	P54/MTIOC4B/TMCI1	P54/MTIOC4B/TMCI1/CTXD0/TS12
35	PC7/MTIOC3A/TMO2/MTCLKB/ TXD8/SMOSI8/SSDA8/MISOA/ CACREF	PC7/MTCLKB/MTIOC3A/TMO2/LPTO/ MISOA/TXD8/SMOSI8/SSDA8/TS13/ CACREF
36	PC6/MTIOC3C/MTCLKA/TMCI2/ RXD8/SMISO8/SSCL8/MOSIA	PC6/MTIOC3C/MTCLKA/TMCI2/ MOSIA/RXD8/SMISO8/SSCL8/TS14
37	PC5/MTIOC3B/MTCLKD/TMRI2/ SCK8/RSPCKA	PC5/MTIOC0C/MTIOC3B/ MTCLKD/TMRI2/RSPCKA/SCK8/TS15
38	PC4/MTIOC3D/MTCLKC/TMCI1/ POE0#/SCK5/CTS8#/RTS8#/SSLA0	PC4/MTIOC0A/MTIOC3D/MTCLKC/ TMCI1/POE0#/SCK5/CTS8#/RTS8#/ SS8#/SSLA0/TSCAP
39	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5	PC3/MTIOC4D/TXD5/SMOSI5/ SSDA5/TS16
40	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/ SSLA3	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/ SSLA3/TS17
41	PB7/MTIOC3B/TXD9/SMOSI9/SSDA9	PB7/PC1 <sup>(注2)</sup> /MTIOC3B/TXD9/ SMOSI9/SSDA9/TS18
42	PB6/MTIOC3D/RXD9/SMISO9/SSCL9	PB6/PC0 <sup>(注2)</sup> /MTIOC3D/RXD9/ SMISO9/SSCL9/TS19
43	PB5/MTIOC2A/MTIOC1B/TMRI1/ POE1#/SCK9	PB5/MTIOC2A/MTIOC1B/ TMRI1/POE1#/SCK9/TS20
44	PB4/CTS9#/RTS9#/SS9#	PB4/CTS9#/RTS9#/SS9#/TS21
45	PB3/MTIOC0A/MTIOC4A/TMO0/ POE3#/SCK6	PB3/MTIOC0A/MTIOC4A/TMO0/ POE3#/LPTO/SCK6/TS22
46	PB2/CTS6#/RTS6#/SS6#	PB2/CTS6#/RTS6#/SS6#/TS23
47	PB1/MTIOC0C/MTIOC4C/TMCI0/ TXD6/SMOSI6/SSDA6/IRQ4-DS	PB1/MTIOC0C/MTIOC4C/ TMCI0/TXD6/SMOSI6/SSDA6/TS24/ IRQ4/CMPOB1
48	VCC	VCC
49	PB0/MTIC5W/RXD6/SMISO6/SSCL6/ RSPCKA	PB0/MTIOC3D/MTIC5W/RXD6/ SMISO6/SSCL6/RSPCKA/TS25
50	VSS	VSS
51	PA6/MTIC5V/MTCLKB/TMCI3/ POE2#/CTS5#/RTS5#/SS5#/MOSIA	PA6/MTIOC3D/MTIC5V/MTCLKB/ TMCI3/POE2#/CTS5#/RTS5#/SS5#/ MOSIA/TS26
52	PA5/RSPCKA	PA5/RSPCKA/TS27
53	PA4/MTIC5U/MTCLKA/TMRI0/TXD5/ SMOSI5/SSDA5/SSLA0/ IRQ5-DS/CVREFB1	PA4/MTIOC4C/MTIC5U/ MTCLKA/TMRI0/TXD5/SMOSI5/ SSDA5/SSLA0/TS28/IRQ5/CVREFB1
54	PA3/MTIOC0D/MTCLKD/RXD5/ SMISO5/SSCL5/IRQ6-DS/CMPB1	PA3/MTIOC0D/MTIOC4D/ MTIC5V/MTCLKD/RXD5/SMISO5/ SSCL5/TS29/IRQ6/CMPB1
55	PA2/RXD5/SMISO5/SSCL5/SSLA3	PA2/RXD5/SMISO5/SSCL5/SSLA3/TS30
56	PA1/MTIOC0B/MTCLKC/SCK5/ SSLA2/CVREFA	PA1/MTIOC0B/MTIOC3B/ MTCLKC/SCK5/SSLA2/TS31
57	PA0/MTIOC4A/SSLA1/CACREF	PA0/MTIOC4A/SSLA1/TS32/CACREF

80 ピン LFQFP/ LQFP	RX210	RX140
58	PE5/MTIOC4C/MTIOC2B/IRQ5/ <b>AN013</b>	PE5/MTIOC4C/MTIOC2B/IRQ5/ <b>AN021/CMPOB0</b>
59	PE4/MTIOC4D/MTIOC1A/ <b>AN012</b> / CMPA2	PE4/MTIOC4D/MTIOC1A/ <b>MTIOC4A/TS33/AN020</b> /CMPA2/ <b>CLKOUT</b>
60	PE3/MTIOC4B/POE8#/CTS12#/ RTS12#/SS12#/ <b>AN011</b> / <b>CMPA1</b>	PE3/ <b>MTIOC1B</b> /MTIOC4B/ POE8#/CTS12#/RTS12#/SS12#/ <b>TS34</b> / <b>AN019</b> / <b>CLKOUT</b>
61	PE2/MTIOC4A/RXD12/RXDX12/ SMISO12/SSCL12/ <b>IRQ7-DS/AN010</b> / CVREFB0	PE2/MTIOC4A/RXD12/RXDX12/ SMISO12/SSCL12/ <b>TS35/IRQ7/AN018</b> / CVREFB0
62	PE1/MTIOC4C/TXD12/TXDX12/ SIOX12/SMOSI12/SSDA12/ <b>AN009</b> / CMPB0	PE1/MTIOC4C/TXD12/TXDX12/ SIOX12/SMOSI12/SSDA12/ <b>AN017</b> / CMPB0
63	PE0/SCK12/ <b>AN008</b>	PE0/SCK12/ <b>AN016</b>
64	PD2/MTIOC4D/IRQ2	PD2/MTIOC4D/ <b>SCK6</b> /IRQ2/ <b>AN026</b>
65	PD1/MTIOC4B/IRQ1	PD1/MTIOC4B/ <b>RXD6/SMISO6</b> / <b>SSCL6</b> /IRQ1/ <b>AN025</b>
66	PD0/IRQ0	PD0/ <b>TXD6/SMOSI6/SSDA6</b> /IRQ0/ <b>AN024</b>
67	P47/AN007	P47 <sup>(注1)</sup> /AN007
68	P46/AN006	P46 <sup>(注1)</sup> /AN006
69	P45/AN005	P45 <sup>(注1)</sup> /AN005
70	P44/AN004	P44 <sup>(注1)</sup> /AN004
71	P43/AN003	P43 <sup>(注1)</sup> /AN003
72	P42/AN002	P42 <sup>(注1)</sup> /AN002
73	P41/AN001	P41 <sup>(注1)</sup> /AN001
74	VREFL0	VREFL0/ <b>PJ7</b> <sup>(注1)</sup>
75	P40/AN000	P40 <sup>(注1)</sup> /AN000
76	VREFH0	VREFH0/ <b>PJ6</b> <sup>(注1)</sup>
77	AVCC0	AVCC0
78	P07/ADTRG0#	P07 <sup>(注1)</sup> /ADTRG0#
79	AVSS0	AVSS0
80	P05/DA1	P05 <sup>(注1)</sup> /DA1

注 1. これら端子の入出力バッファの電源は AVCC0 です。

注 2. PC0、PC1 は、ポート切り替え機能選択時のみ有効です。

## 3.2. 64 ピンパッケージ

表 3.2 に 64 ピンパッケージ端子機能の比較を示します。

表 3.2 64 ピンパッケージ端子機能の比較

64 ピン LFQFP/ LQFP	RX210	RX140
1	P03/DA0	P03 <sup>(注 1)</sup> /DA0
2	VCL	VCL
3	MD/FINED	MD/ <b>PG7</b> /FINED
4	XCIN	XCIN/ <b>PH7</b> <sup>(注 3)</sup>
5	XCOUT	XCOUT/ <b>PH6</b> <sup>(注 3)</sup>
6	RES#	RES#
7	XTAL/P37	XTAL/P37/ <b>IRQ4</b>
8	VSS	VSS
9	EXTAL/P36	EXTAL/P36/ <b>IRQ2</b>
10	VCC	VCC
11	P35/NMI	P35/NMI
12	P32/MTIOC0C/TMO3/TXD6/SMOSI6/ SSDA6/ <b>IRQ2-DS</b> /RTCOUT/ <b>RTCIC2</b>	P32/MTIOC0C/TMO3/TXD6 <sup>(注 3)</sup> / SMOSI6 <sup>(注 3)</sup> /SSDA6 <sup>(注 3)</sup> / <b>TS0</b> <sup>(注 3)</sup> / <b>IRQ2</b> /RTCOUT
13	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/ SS1#/ <b>IRQ1-DS</b> / <b>RTCIC1</b>	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/SS1#/ <b>TS1</b> <sup>(注 3)</sup> / <b>IRQ1</b>
14	P30/MTIOC4B/TMRI3/POE8#/RXD1/ SMISO1/SSCL1/ <b>IRQ0-DS</b> / <b>RTCIC0</b>	P30/MTIOC4B/TMRI3/POE8#/RXD1/ SMISO1/SSCL1/ <b>TS2</b> <sup>(注 3)</sup> / <b>IRQ0</b>
15	P27/MTIOC2B/TMCI3/SCK1	P27/MTIOC2B/TMCI3/SCK1/ <b>TS3</b>
16	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1	P26/MTIOC2A/TMO1/ <b>LPTO</b> /TXD1/ SMOSI1/SSDA1/ <b>TS4</b>
17	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/SCK1/MISOA/ <b>SDA-DS</b> /IRQ7	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/SCK1/MISOA/ <b>SDA0</b> /IRQ7
18	P16/MTIOC3C/MTIOC3D/TMO2/ TXD1/SMOSI1/SSDA1/MOSIA/ <b>SCL-DS</b> /IRQ6/RTCOUT/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/ TXD1/SMOSI1/SSDA1/MOSIA/ <b>SCL0</b> / IRQ6/RTCOUT/ ADTRG0#
19	P15/MTIOC0B/MTCLKB/TMCI2/ RXD1/SMISO1/SSCL1/IRQ5	P15/MTIOC0B/MTCLKB/TMCI2/ RXD1/SMISO1/SSCL1/ <b>CRXD0</b> / <b>TS5</b> <sup>(注 3)</sup> /IRQ5
20	P14/MTIOC3A/MTCLKA/TMRI2/ CTS1#/RTS1#/SS1#/IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/ CTS1#/RTS1#/SS1#/ <b>CTXD0</b> / <b>TS6</b> <sup>(注 3)</sup> /IRQ4
21	PH3/TMCI0	PH3/ <b>MTIOC4D</b> /TMCI0/ <b>TS7</b> <sup>(注 3)</sup>
22	PH2/TMRI0/IRQ1	PH2/ <b>MTIOC4C</b> /TMRI0/ <b>TS8</b> <sup>(注 3)</sup> /IRQ1
23	PH1/TMO0/IRQ0	PH1/ <b>MTIOC3D</b> /TMO0/ <b>TS9</b> <sup>(注 3)</sup> /IRQ0
24	PH0/CACREF	PH0/ <b>MTIOC3B</b> / <b>TS10</b> <sup>(注 3)</sup> /CACREF
25	P55/MTIOC4D/TMO3	P55/ <b>MTIOC4A</b> /MTIOC4D/TMO3/ <b>CRXD0</b> / <b>TS11</b> <sup>(注 3)</sup>
26	P54/MTIOC4B/TMCI1	P54/MTIOC4B/TMCI1/ <b>CTXD0</b> / <b>TS12</b> <sup>(注 3)</sup>
27	PC7/MTIOC3A/TMO2/MTCLKB/TXD8/ SMOSI8/SSDA8/MISOA/CACREF	PC7/MTIOC3A/MTCLKB/TMO2/ <b>LPTO</b> /TXD8 <sup>(注 3)</sup> /SMOSI8 <sup>(注 3)</sup> / SSDA8 <sup>(注 3)</sup> /MISOA/ <b>TS13</b> /CACREF

64ピン LFQFP/ LQFP	RX210	RX140
28	PC6/MTIOC3C/MTCLKA/TMCI2/RXD8/ SMISO8/SSCL8/MOSIA	PC6/MTIOC3C/MTCLKA/TMCI2/ RXD8 <sup>(注3)</sup> /SMISO8 <sup>(注3)</sup> /SSCL8 <sup>(注3)</sup> / MOSIA/TS14
29	PC5/MTIOC3B/MTCLKD/TMRI2/ SCK8/RSPCKA	PC5/MTIOC0C/MTIOC3B/ MTCLKD/TMRI2/SCK8 <sup>(注3)</sup> /RSPCKA/TS15
30	PC4/MTIOC3D/MTCLKC/TMCI1/ POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0	PC4/MTIOC0A/MTIOC3D/MTCLKC/ TMCI1/POE0#/SCK5/CTS8# <sup>(注3)</sup> /RTS8# <sup>(注3)</sup> / SS8# <sup>(注3)</sup> /SSLA0/TS34P
31	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5	PC3/MTIOC4D/TXD5/SMOSI5/ SSDA5/TS16 <sup>(注3)</sup>
32	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/ SSLA3	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/ SSLA3/TS17 <sup>(注3)</sup>
33	PB7/MTIOC3B/TXD9/SMOSI9/SSDA9	PB7/PC1 <sup>(注2)</sup> /MTIOC3B/TXD9 <sup>(注3)</sup> / SMOSI9 <sup>(注3)</sup> /SSDA9 <sup>(注3)</sup> /TS18 <sup>(注3)</sup>
34	PB6/MTIOC3D/RXD9/SMISO9/SSCL9	PB6/PC0 <sup>(注2)</sup> /MTIOC3D/RXD9 <sup>(注3)</sup> / SMISO9 <sup>(注3)</sup> /SSCL9 <sup>(注3)</sup> /TS19 <sup>(注3)</sup>
35	PB5/MTIOC2A/MTIOC1B/ TMRI1/POE1#/SCK9	PB5/MTIOC2A/MTIOC1B/TMRI1/POE1#/ SCK9 <sup>(注3)</sup> /TS20 <sup>(注3)</sup>
36	PB3/MTIOC0A/MTIOC4A/TMO0/ POE3#/SCK6	PB3/MTIOC0A/MTIOC4A/TMO0/ POE3#/LPTO/SCK6 <sup>(注3)</sup> /TS22 <sup>(注3)</sup>
37	PB1/MTIOC0C/MTIOC4C/ TMCI0/TXD6/SMOSI6/SSDA6/IRQ4-DS	PB1/MTIOC0C/MTIOC4C/TMCI0/TXD6 <sup>(注3)</sup> / SMOSI6 <sup>(注3)</sup> /SSDA6 <sup>(注3)</sup> /TS24 <sup>(注3)</sup> /IRQ4/ CMPOB1
38	VCC	VCC
39	PB0/MTIC5W/RXD6/SMISO6/SSCL6/ RSPCKA	PB0/MTIOC3D/MTIC5W/RXD6 <sup>(注3)</sup> / SMISO6 <sup>(注3)</sup> /SSCL6 <sup>(注3)</sup> /RSPCKA/TS25
40	VSS	VSS
41	PA6/MTIC5V/MTCLKB/TMCI3/ POE2#/CTS5#/RTS5#/SS5#/MOSIA	PA6/MTIOC3D/MTIC5V/MTCLKB/ TMCI3/POE2#/CTS5#/RTS5#/SS5#/ MOSIA/TS26 <sup>(注3)</sup>
42	PA4/MTIC5U/MTCLKA/TMRI0/TXD5/ SMOSI5/SSDA5/SSLA0/IRQ5-DS/CVREFB1	PA4/MTIOC4C/MTIC5U/ MTCLKA/TMRI0/TXD5/SMOSI5/ SSDA5/SSLA0/TS28/IRQ5/CVREFB1
43	PA3/MTIOC0D/MTCLKD/RXD5/ SMISO5/SSCL5/IRQ6-DS/CMPB1	PA3/MTIOC0D/MTIOC4D/ MTIC5V/MTCLKD/RXD5/SMISO5/ SSCL5/TS29/IRQ6/CMPB1
44	PA1/MTIOC0B/MTCLKC/SCK5/SSLA2/ CVREFA	PA1/MTIOC0B/MTIOC3B/ MTCLKC/SCK5/SSLA2/TS31
45	PA0/MTIOC4A/SSLA1/CACREF	PA0/MTIOC4A/SSLA1/TS32 <sup>(注3)</sup> /CACREF
46	PE5/MTIOC4C/MTIOC2B/IRQ5/AN013	PE5/MTIOC4C/MTIOC2B/IRQ5/AN021/ CMPOB0
47	PE4/MTIOC4D/MTIOC1A/AN012/CMPA2	PE4/MTIOC4D/MTIOC1A/ MTIOC4A/TS33/AN020/CMPA2/CLKOUT
48	PE3/MTIOC4B/POE8#/CTS12#/ RTS12#/SS12#/AN011/CMPA1	PE3/MTIOC1B/MTIOC4B/ POE8#/CTS12#/RTS12#/SS12#/TS34/ AN019/CLKOUT
49	PE2/MTIOC4A/RXD12/RDX12/ SMISO12/SSCL12/ IRQ7-DS/AN010/CVREFB0	PE2/MTIOC4A/RXD12/RDX12/ SMISO12/SSCL12/TS35/IRQ7/AN018/ CVREFB0

64 ピン LFQFP/ LQFP	RX210	RX140
50	PE1/MTIOC4C/TXD12/TXDX12/ SIOX12/SMOSI12/SSDA12/ <b>AN009</b> /CMPB0	PE1/MTIOC4C/TXD12/TXDX12/ SIOX12/SMOSI12/SSDA12/ <b>AN017</b> /CMPB0
51	PE0/SCK12/ <b>AN008</b>	PE0/SCK12/ <b>AN016</b>
52	<b>VREFL</b>	<b>P47</b> (注 1)/ <b>AN007</b>
53	P46/AN006	P46(注 1)/AN006
54	<b>VREFH</b>	<b>P45</b> (注 1)/ <b>AN005</b>
55	P44/AN004	P44(注 1)/AN004
56	P43/AN003	P43(注 1)/AN003
57	P42/AN002	P42(注 1)/AN002
58	P41/AN001	P41(注 1)/AN001
59	VREFL0	VREFL0/ <b>PJ7</b> (注 1)
60	P40/AN000	P40(注 1)/AN000
61	VREFH0	VREFH0/ <b>PJ6</b> (注 1)
62	AVCC0	AVCC0
63	P05/DA1	P05(注 1)/DA1
64	AVSS0	AVSS0

注 1. これら端子の入出力バッファの電源は AVCC0 です。

注 2. PC0、PC1 は、ポート切り替え機能選択時のみ有効です。

注 3. ROM 容量が 64K バイトの製品にはありません。

## 3.3. 48 ピンパッケージ

表 3.3 に 48 ピンパッケージ端子機能の比較を示します。

表 3.3 48 ピンパッケージ端子機能の比較

48 ピン LFQFP/ HWQFN	RX210	RX140
1	VCL	VCL
2	MD/FINED	MD/PG7/FINED
3	RES#	RES#
4	XTAL/P37	XTAL/P37/IRQ4
5	VSS	VSS
6	EXTAL/P36	EXTAL/P36/IRQ2
7	VCC	VCC
8	P35/NMI	P35/NMI
9	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/SS1#/ IRQ1-DS	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/SS1#/ TS1 <sup>(注3)</sup> /IRQ1
10	P30/MTIOC4B/TMRI3/POE8#/RXD1/ SMISO1/SSCL1/IRQ0-DS	P30/MTIOC4B/TMRI3/POE8#/RXD1/ SMISO1/SSCL1/TS2 <sup>(注3)</sup> /IRQ0
11	P27/MTIOC2B/TMCI3/SCK1	P27/MTIOC2B/TMCI3/SCK1/TS3
12	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1	P26/MTIOC2A/TMO1/LPTO/TXD1/ SMOSI1/SSDA1/TS4
13	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/SCK1/MISOA/SDA-DS/IRQ7	P17/MTIOC3A/MTIOC3B/TMO1/ POE8#/SCK1/MISOA/SDA0/IRQ7
14	P16/MTIOC3C/MTIOC3D/TMO2/ TXD1/SMOSI1/SSDA1/MOSIA/ SCL-DS/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/ TXD1/SMOSI1/SSDA1/MOSIA/SCL0/ IRQ6/ADTRG0#/RTCOUT
15	P15/MTIOC0B/MTCLKB/TMCI2/ RXD1/SMISO1/SSCL1/IRQ5	P15/MTIOC0B/MTCLKB/TMCI2/ RXD1/SMISO1/SSCL1/CRXD0/TS5 <sup>(注3)</sup> /IRQ5
16	P14/MTIOC3A/MTCLKA/TMRI2/ CTS1#/RTS1#/SS1#/IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/ CTS1#/RTS1#/SS1#/CTXD0/TS6 <sup>(注3)</sup> /IRQ4
17	PH3/TMCI0	PH3/MTIOC4D/TMCI0/TS7 <sup>(注3)</sup>
18	PH2/TMRI0/IRQ1	PH2/MTIOC4C/TMRI0/TS8 <sup>(注3)</sup> /IRQ1
19	PH1/TMO0/IRQ0	PH1/MTIOC3D/TMO0/TS9 <sup>(注3)</sup> /IRQ0
20	PH0/CACREF	PH0/MTIOC3B/TS10 <sup>(注3)</sup> /CACREF
21	PC7/MTIOC3A/TMO2/MTCLKB/ TXD8/SMOSI8/SSDA8/MISOA/ CACREF	PC7/MTIOC3A/TMO2/MTCLKB/ LPTO/TXD8 <sup>(注3)</sup> /SMOSI8 <sup>(注3)</sup> /SSDA8 <sup>(注3)</sup> / MISOA/TS13/CACREF
22	PC6/MTIOC3C/MTCLKA/TMCI2/ RXD8/SMISO8/SSCL8/MOSIA	PC6/MTIOC3C/MTCLKA/TMCI2/ RXD8 <sup>(注3)</sup> /SMISO8 <sup>(注3)</sup> / SSCL8 <sup>(注3)</sup> /MOSIA/TS14
23	PC5/MTIOC3B/MTCLKD/TMRI2/ SCK8/RSPCKA	PC5/MTIOC0C/MTIOC3B/MTCLKD/TMRI2/ SCK8 <sup>(注3)</sup> /RSPCKA/TS15
24	PC4/MTIOC3D/MTCLKC/TMCI1/ POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0	PC4/MTIOC0A/MTIOC3D/MTCLKC/ TMCI1/POE0#/SCK5/CTS8# <sup>(注3)</sup> /RTS8# <sup>(注3)</sup> / SS8# <sup>(注3)</sup> /SSLA0/TSCAP
25	PB5/MTIOC2A/MTIOC1B/ TMRI1/POE1#	PB5/PC3 <sup>(注1)</sup> /MTIOC2A/MTIOC1B/TMRI1/ POE1#/TS20 <sup>(注3)</sup>
26	PB3/MTIOC0A/MTIOC4A/TMO0/ POE3#/SCK6	PB3/PC2 <sup>(注1)</sup> /MTIOC0A/MTIOC4A/ TMO0/POE3#/LPTO/SCK6 <sup>(注3)</sup> /TS22 <sup>(注3)</sup>

48ピン LFQFP/ HWQFN	RX210	RX140
27	PB1/MTIOC0C/MTIOC4C/ TMCI0/TXD6/SMOSI6/SSDA6/ <b>IRQ4-DS</b>	PB1/ <b>PC1</b> <sup>(注1)</sup> /MTIOC0C/MTIOC4C/TMCI0/ TXD6 <sup>(注3)</sup> /SMOSI6 <sup>(注3)</sup> /SSDA6 <sup>(注3)</sup> / <b>TS24</b> <sup>(注3)</sup> / <b>IRQ4/CMPOB1</b>
28	VCC	VCC
29	PB0/MTIC5W/RXD6/SMISO6/SSCL6/ RSPCKA	PB0/ <b>PC0</b> <sup>(注1)</sup> / <b>MTIOC3D</b> /MTIC5W/ RXD6 <sup>(注3)</sup> /SMISO6 <sup>(注3)</sup> /SSCL6 <sup>(注3)</sup> / RSPCKA/ <b>TS25</b>
30	VSS	VSS
31	PA6/MTIC5V/MTCLKB/TMCI3/ POE2#/CTS5#/RTS5#/SS5#/MOSIA	PA6/ <b>MTIOC3D</b> /MTIC5V/MTCLKB/ TMCI3/POE2#/CTS5#/RTS5#/SS5#/ MOSIA/ <b>TS26</b> <sup>(注3)</sup>
32	PA4/MTIC5U/MTCLKA/TMRI0/TXD5/ SMOSI5/SSDA5/SSLA0/ <b>IRQ5-DS</b> /CVREFB1	PA4/ <b>MTIOC4C</b> /MTIC5U/ MTCLKA/TMRI0/TXD5/SMOSI5/ SSDA5/SSLA0/ <b>TS28/IRQ5</b> /CVREFB1
33	PA3/MTIOC0D/MTCLKD/RXD5/ SMISO5/SSCL5/ <b>IRQ6-DS</b> /CMPB1	PA3/MTIOC0D/ <b>MTIOC4D</b> / <b>MTIC5V</b> /MTCLKD/RXD5/SMISO5/ SSCL5/ <b>TS29/IRQ6</b> /CMPB1
34	PA1/MTIOC0B/MTCLKC/SCK5/SSLA2 <b>CVREFA</b>	PA1/MTIOC0B/ <b>MTIOC3B</b> / MTCLKC/SCK5/SSLA2/ <b>TS31</b>
35	PE4/MTIOC4D/MTIOC1A/ <b>AN012</b> /CMPA2	PE4/MTIOC4D/MTIOC1A/ <b>MTIOC4A/TS33/AN020</b> /CMPA2/ <b>CLKOUT</b>
36	PE3/MTIOC4B/POE8#/CTS12#/ RTS12#/ <b>AN011</b> /CMPA1	PE3/ <b>MTIOC1B</b> /MTIOC4B/POE8#/CTS12#/ RTS12#/ <b>TS34/AN019</b> /CLKOUT
37	PE2/MTIOC4A/RXD12/RXDX12/ SSCL12/ <b>IRQ7-DS/AN010</b> /CVREFB0	PE2/MTIOC4A/RXD12/RXDX12/ SSCL12/ <b>TS35/IRQ7/AN018</b> /CVREFB0
38	PE1/MTIOC4C/TXD12/TXDX12/ SIOX12/SSDA12/ <b>AN009</b> /CMPB0	PE1/MTIOC4C/TXD12/TXDX12/ SIOX12/SSDA12/ <b>AN017</b> /CMPB0
39	<b>VREFL</b>	<b>P47</b> <sup>(注2)</sup> / <b>AN007</b>
40	P46/AN006	P46 <sup>(注2)</sup> /AN006
41	<b>VREFH</b>	<b>P45</b> <sup>(注2)</sup> / <b>AN005</b>
42	P42/AN002	P42 <sup>(注2)</sup> /AN002
43	P41/AN001	P41 <sup>(注2)</sup> /AN001
44	VREFL0	VREFL0/ <b>PJ7</b> <sup>(注2)</sup>
45	P40/AN000	P40 <sup>(注2)</sup> /AN000
46	VREFH0	VREFH0/ <b>PJ6</b> <sup>(注2)</sup>
47	AVCC0	AVCC0
48	AVSS0	AVSS0

注 1. PC0~PC3 は、ポート切り替え機能選択時のみ有効です。

注 2. これら端子の入出力バッファの電源は AVCC0 です。

注 3. ROM 容量が 64K バイトの製品にはありません。

## 4. 移行の際の留意点

RX140 グループと RX210 グループの相違について、いくつかの留意点があります。ソフトウェアに関する留意点を「4.1 機能設計の留意点」で説明します。

### 4.1. 機能設計の留意点

RX210 グループで動作するソフトウェアは RX140 グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電気的特性などが異なる場合があるため、十分に評価してください。以下に RX140 グループと RX210 グループで異なる機能の設定に関し、ソフトウェアでの留意点について説明します。

モジュールおよび機能の相違点については「2.仕様の概要比較」を参照してください。詳細は「5.参考ドキュメント」のユーザズマニュアルハードウェア編を参照してください。

#### 4.1.1. VCL 端子(外付け容量)

RX140 グループの VCL 端子に接続する内部電源安定用の平滑コンデンサは 4.7 $\mu$ F の容量を使用してください。

#### 4.1.2. ブートモード(FINE インタフェース)への遷移

RX140 グループでは、MD 端子を Low でリセット解除後、20~100msec 以内に High へ切り替えることでブートモード(FINE インタフェース)に遷移します。動作モードの詳細につきましては、「5 参考ドキュメント」の RX140 グループユーザズマニュアルハードウェア編を参照してください。

#### 4.1.3. モード設定端子

リセット解除時のモード設定端子は、RX140 グループでは MD 端子のみですが、RX210 グループでは MD 端子と PC7 端子となっています。

#### 4.1.4. ユーザブートモード

RX210 グループには UB コード A、UB コード B 及びユーザブートモードが存在しますが、RX140 グループには存在しません。RX140 グループでは、スタートアッププログラム保護機能を使用すると、ユーザブートモードの代わりに任意のインタフェースでフラッシュメモリのユーザ領域のプログラム/イレズが可能です。詳細は「5 参考ドキュメント」の RX140 グループフラッシュメモリユーザズマニュアルハードウェアインタフェース編の「41.5 スタートアッププログラム保護機能」を参照してください。

#### 4.1.5. クロック周波数設定

RX210 グループではシステムクロック(ICLK)と外部バスクロック(BCLK)との関係が  $ICLK \geq BCLK$  であるように設定する必要があります。また、RX140 グループではシステムクロック(ICLK)、周辺モジュールクロック B、D(PCLKB,PCLKD)、FlashIF クロック(FCLK)は  $ICLK:FCLK,PCLKB,PCLKD=1:N$ (N は整数)であるように設定する必要があります。

#### 4.1.6. PLL 回路

PLL 回路の逡倍率は、RX210 グループで 8~25 逡倍、RX140 グループで 4~12 逡倍(0.5 刻み)です。PLL 回路を使用するには、PLLCR.STC ビットに設定値を適切な値に変更してください。

#### 4.1.7. 全モジュールクロックストップモード

RX140 グループでは、全モジュールクロックストップモードはありません。

#### 4.1.8. 例外ベクタテーブル

RX210 グループのベクタテーブルの配置アドレスは固定ですが、RX140 グループでは例外テーブルレジスタ(EXTB)に設定した値を先頭アドレスとして、ベクタテーブルを可変に配置できます。

#### 4.1.9. エンディアン

RX210 グループでは、エンディアンの設定は動作モードに従い MDES, MDEB レジスタで行いますが、RX140 グループでは動作モードにかかわらず MDE レジスタで行います。

#### 4.1.10. コンペア機能制約

RX140 グループの 12 ビット A/D コンバータのコンペア機能には、以下の制約があります。

1. 自己診断機能、ダブルトリガモードは併用禁止です

(ADRD、ADDBLDR レジスタはコンペア機能対象外です。)

2. マッチ/アンマッチイベント出力を使用する場合は、シングルスキャンモードを設定してください。

3. ウィンドウ A で温度センサか内部基準電圧選択時は、ウィンドウ B の動作は禁止です。

4. ウィンドウ B で温度センサか内部基準電圧選択時は、ウィンドウ A の動作は禁止です。

5. ウィンドウ A とウィンドウ B で同一 CH は設定禁止です。

6. バッファ機能を使用する場合は、シングルスキャンモードを設定してください。

(ダブルトリガモードも併用禁止です)

7. High 側基準値  $\geq$  Low 側基準値となるように設定してください。

#### 4.1.11. I2C バスインタフェースのノイズ除去

RX210 グループでは、SCL、SDA ラインにアナログノイズフィルタを内蔵していますが、RX140 グループではアナログノイズフィルタを内蔵していません。

#### 4.1.12. MOSCWTCR レジスタ

RX210 グループはメインクロックをカウントし、RX140 グループは LOCO クロックをカウントします。

#### 4.1.13. ポート方向レジスタ(PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。

## 4.1.14. 12 ビット A/D コンバータのスキャン変換時間

RX210 グループと RX140 グループでは、スキャン変換時間が異なります。各グループの選択チャンネル数が  $n$  のシングルスキャンのスキャン変換時間( $t_{SCAN}$ )は、以下のように表されます。詳細は「5.参考ドキュメント」の RX210 グループ、RX140 グループ ユーザーズマニュアルハードウェア編で、12 ビット A/D コンバータのアナログ入力のサンプリング時間とスキャン変換時間を参照してください。

$$\text{RX210: } t_{SCAN} = t_D + t_{SH} + (t_{DIS} \times n) + t_{DIAG} + (t_{CONV} \times n) + t_{ED}$$

$$\text{RX140: } t_{SCAN} = t_D + (t_{DIS} \times n) + t_{DIAG} + (t_{CONV} \times n) + t_{ED}$$

$t_D$	…スキャン変換開始遅延時間
$t_{SH}$	…チャンネル専用サンプル&ホールド回路サンプリング時間
$t_{SPL}$	…サンプリング時間
$t_{DIS}$	…断線検出アシスト処理時間
$t_{DIAG}$	…自己診断変換時間
$t_{CONV}$	…A/D 変換処理時間
$t_{ED}$	…スキャン変換終了遅延時間

## 4.1.15. 動作電力制御モードと動作周波数範囲・動作電圧範囲の関係の注意事項

RX210 グループと RX140 グループでは、動作電力制御モードごとに FLASH リード時の最高動作周波数が異なります。詳細は下記の表をご覧ください。

動作電力制御モードと動作周波数範囲・動作電圧範囲の関係

動作電力制御モード	動作電圧範囲	動作周波数範囲					
		フラッシュメモリリード時					フラッシュメモリ P/E 時
		ICLK	FCLK	PCLKD	PCLKB	BCLK	FCLK
高速動作モード (RX140)	1.8~5.5V	~ 48MHz	~ 48MHz	~ 48MHz	~ 32MHz	—	1MHz ~ 48MHz
高速動作モード (RX210)	3.6~5.5V	50MHz max	32MHz max	50MHz max	32MHz max	25MHz max	4MHz~32MHz
	2.7~3.6V						4MHz~32MHz
	1.8~2.7V	—	—	—	—	—	—
	1.62~1.8V	—	—	—	—	—	—
中速動作モード (RX140)	1.8~5.5V	~ 24MHz	~ 24MHz	~ 24MHz	~ 24MHz	—	1MHz ~ 24MHz
中速動作モード 1A (RX210)	3.6~5.5V	32MHz max	32MHz max	32MHz max	32MHz max	25MHz max	4MHz~32MHz
	2.7~3.6V						4MHz~32MHz
	1.8~2.7V	—	—	—	—	—	—
	1.62~1.8V	20MHz max	—				
中速動作モード 1B (RX210)	3.6~5.5V	32MHz max	32MHz max	32MHz max	32MHz max	25MHz max	—
	2.7~3.6V						4MHz~32MHz
	1.8~2.7V	—	—	—	—	—	4MHz~32MHz
	1.62~1.8V	20MHz max	4MHz~32MHz				
中速動作モード 2 (RX140)	1.8~5.5V	~ 1MHz	~ 1MHz	~ 1MHz	~ 1MHz	—	1MHz
低速動作モード 1 (RX210)	3.6~5.5V	1MHz max	—				
	2.7~3.6V						—
	1.8~2.7V	—	—	—	—	—	—
	1.62~1.8V	—	—	—	—	—	—
低速動作モード (RX140)	1.8~5.5V	~32.768kHz	~32.768kHz	~32.768kHz	~32.768kHz	—	—
低速動作モード 2 (RX210)	3.6~5.5V	32.768kHz max	—				
	2.7~3.6V						—
	1.8~2.7V	—	—	—	—	—	—
	1.62~1.8V	—	—	—	—	—	—

## 4.1.16. チップバージョン間の差分

RX210 グループマイコンのチップバージョンごとに機能の差分が発生しています。

詳細は下記の表をご覧ください

章		仕様差分		
		チップバージョン A	チップバージョン C	チップバージョン B
9. クロック発生回路	9.2.2 システム クロック コントロール レジスタ 3 (SCKCR3)	クロックソースとして、メインクロック発振器を選択できません。	クロックソースとして、メインクロック発振器を選択できます。	← (左に同じ)
	9.2.17 PLL 電源 コントロール レジスタ (PLLPCR)	PLLPCR レジスタはありません。そのため、PLL の電源を切り低消費電力にする機能はありません。	← (左に同じ)	PLLPCR レジスタを追加しました。PLL を使用しない場合、PLL の電源を切り低消費電力にする機能があります。
10. クロック周波数精度測定回路 (CAC)	10.2.2 CAC コントロール レジスタ 1 (CACR1)	周波数測定クロックとして、メインクロック発振器出力クロックを選択できません。	周波数測定クロックとして、メインクロック発振器出力クロックを選択できます。	← (左に同じ)
	10.2.3 CAC コントロール レジスタ 2 (CACR2)	基準信号生成クロックとして、メインクロック発振器出力クロックを選択できません。	基準信号生成クロックとして、メインクロック発振器出力クロックを選択できます。	← (左に同じ)
11. 消費電力低減機能	11.2.5 動作電力 コントロール レジスタ (OPCCR)	中速動作モード 2A、2B はありません。	← (左に同じ)	動作中の消費電流を改善するために、中速動作モード 2A、2B を追加しました。
	11.2.6 スリープモード 復帰クロック ソース切り替え レジスタ (RSTCKCR)	スリープモード復帰クロックソースとして、メインクロック発振器を選択できません。	スリープモード復帰クロックソースとして、メインクロック発振器を選択できます。	← (左に同じ)
	11.2.18 フラッシュ HOCO ソフトウェア スタンバイ コントロール レジスタ (FHSSBYCR)	ソフトウェアスタンバイモードのフラッシュメモリの電源供給制御が必要です。	← (左に同じ)	ソフトウェアスタンバイモードのフラッシュメモリの電源供給制御が不要です。
19. I/O ポート	表 19.2 I/O ポートの 機能	ポート P17 は、5V トレラントに対応していません。	ポート P17 は、5V トレラントに対応しています。	← (左に同じ)

## 5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX210 グループ

ユーザーズマニュアル ハードウェア編 Rev1.50(R01UH0037JJ0150)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX140 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10(R01UH0905JJ0110)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

## テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX\*-A035B/J
- TN-RX\*-A080A/J
- TN-RX\*-A087A/J
- TN-RX\*-A094A/J
- TN-RX\*-A096A/J
- TN-RX\*-A097A/J
- TN-RX\*-A099A/J
- TN-RX\*-A107A/J
- TN-RX\*-A118A/J
- TN-RX\*-A138A/J
- TN-RX\*-A141A/J
- TN-RX\*-A147A/J
- TN-RX\*-A151A/J
- TN-RX\*-A177A/J
- TN-RX\*-A188A/J
- TN-RX\*-A193A/J
- TN-RX\*-A0147B/J
- TN-RX\*-A0231A/J
- TN-RX\*-A0224B/J
- TN-RX\*-A0239B/J
- TN-RX\*-A0258A/J

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Oct.29.21	—	初版発行
1.10	Mar.28.22	20	表 2.10 クロック発生回路のレジスタ比較 誤記修正
		45	表 2.30 I/O ポートの概要比較(80 ピン) 変更 表 2.31 I/O ポートの概要比較(64 ピン) 変更
		101	表 3.1 80 ピンパッケージ端子機能の比較 変更
		104	表 3.2 64 ピンパッケージ端子機能の比較 変更

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$  から  $V_{IH}(\text{Min.})$  までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$  から  $V_{IH}(\text{Min.})$  までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしたしめます。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレストシア）

[www.renesas.com](http://www.renesas.com)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)