

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/300L シリーズ

SSB 通信

要旨

SSB 通信機能を使用して，SCL(Serial Clock)と SDA(Serial Data)の 2 線で接続された 2 つのを制御します。

動作確認デバイス

H8/3644

目次

1. 仕様	2
2. 使用機能説明	3
3. 動作原理	6
4. ソフトウェア説明	7
5. フローチャート	9
6. プログラムリスト	10

1. 仕様

- (1) 図1に示すようにSSB通信機能を使用して、SCL(Serial Clock)とSDA(Serial Data)の2線で接続されたIC1、IC2を制御します。
- (2) 6.4 μ s の転送クロックで、16ビットのデータを送信します。
- (3) 16ビットデータの転送後に、TAIL MARK を付加して送信します。TAIL MARK には HOLD TAIL を選択します。

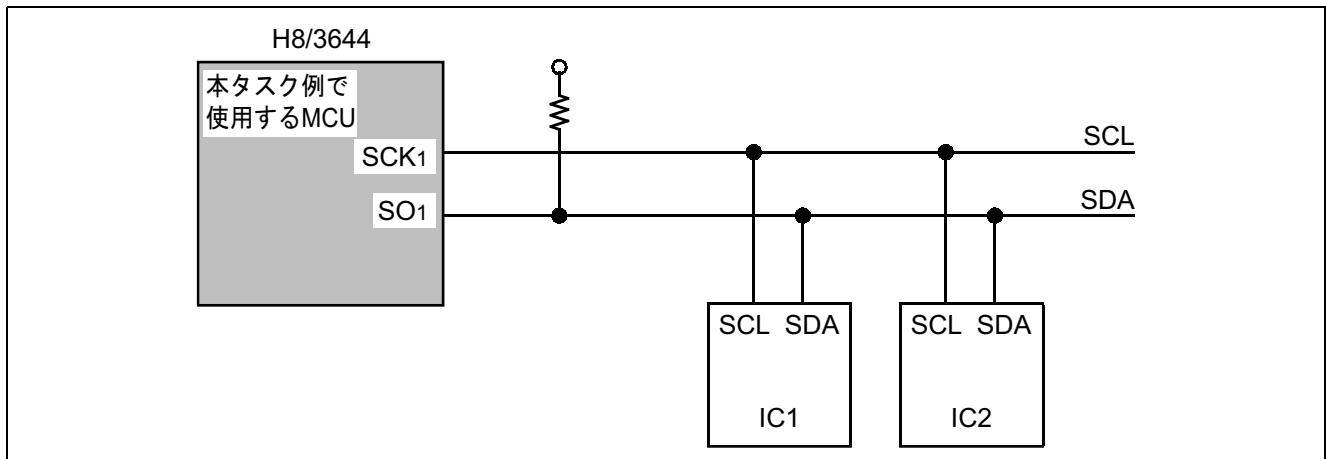


図1 SSB 接続例

2. 使用機能説明

(1) 本タスク例では、シリアルコミュニケーションインタフェース(SCI: Serial Communication Interface)を使用して、SSB 通信を行いません。図 2 に SSB 通信のブロック図を示します。以下に SSB 通信のブロック図について説明します。

- SSB 通信方式は、SCL(Serial Clock)と SDA(Serial Data)との 2 線で構成され、接続された複数の IC を制御することができます。
- SSB モードは 8 ビットまたは 16 ビットデータ転送後、TAIL MARK を付加して送信します。TAIL MARK は HOLD TAIL と LATCH TAIL から選択可能です。
- システムクロック()は、10MHz の OSC クロックを 2 分周した 5MHz のクロックで、CPU および周辺機能を動作させるための基準クロックです。
- プリスケアラ S(PSS)は、 を入力とする 13 ビットのカウンタで、1 サイクルごとにカウントアップします。
- シリアルコントロールレジスタ 1(SCR1)は、8 ビットのリード/ライト可能なレジスタで、動作モード、転送クロックソースとプリスケアラ分周比を制御します。
- シリアルコントロールステータスレジスタ 1(SCSR1)は、動作状態、エラー状態などを示す 8 ビットのカウントです。
- シリアルデータレジスタ U(SDRU)は、8 ビットのリード/ライト可能なレジスタで、16 ビット転送時に上位 8 ビットのデータレジスタとして使用します。SDRU に書き込まれたデータは、SDRL に LSB ファーストで出力されます。入れ替わりに SI₁ 端子より LSB ファーストでデータが入力されて、MSB LSB 方向にデータがシフトします。SDRU のリード/ライトは、データの送信/受信が完了してから行なう必要があります。データの送信/受信中にリード/ライトを行なうとデータの内容は保証されません。
- シリアルデータレジスタ L(SDRL)は、8 ビットのリード/ライト可能なレジスタで、8 ビット転送時のデータレジスタ、および 16 ビット転送時の下位 8 ビットのデータレジスタとして使用します。8 ビット転送時、SDRL に書き込まれたデータは SO₁ 端子より LSB ファーストで出力されます。入れ替わりに SI₁ 端子より LSB ファーストで入力されて、MSB LSB 方向にデータがシフトします。16 ビット転送時には、入力データが SDRU より取り込まれることを除けば 8 ビット転送時と同様の動作となります。SDRL のリード/ライトは、データの送信/受信が完了してから行なう必要があります。データの送信/受信中にリード/ライトを行なうとデータの内容は保証されません。
- 転送クロックは、8 種類の内部クロックと外部クロックから選択できますが、本 LSI がクロック出力となるため外部クロックは選択できません。また転送レートは、SCR1 の CKS2 ~ CKS0 で選択できますが、TAIL MARK の転送レートと兼ねているため、転送クロック周期が 2 μs 以上となるように設定しなければなりません。
- SCI1 の転送フォーマットを図 3 に示します。データ転送は、データの最下位ビットから送信される LSB ファースト方式による転送を行いません。8 ビットまたは 16 ビットデータ転送後、TAIL MARK を付加します。

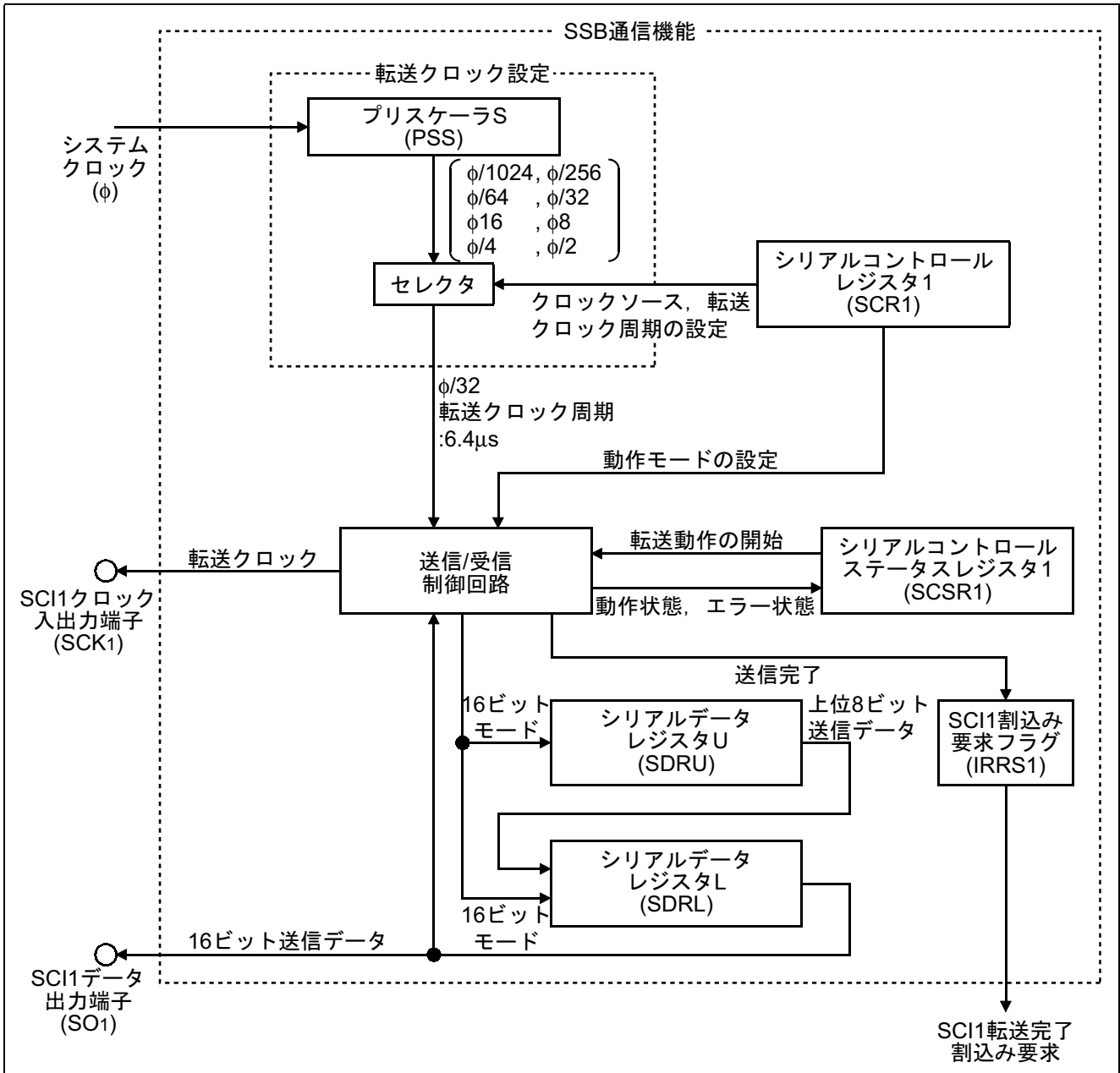


図2 SSB通信機能のブロック図

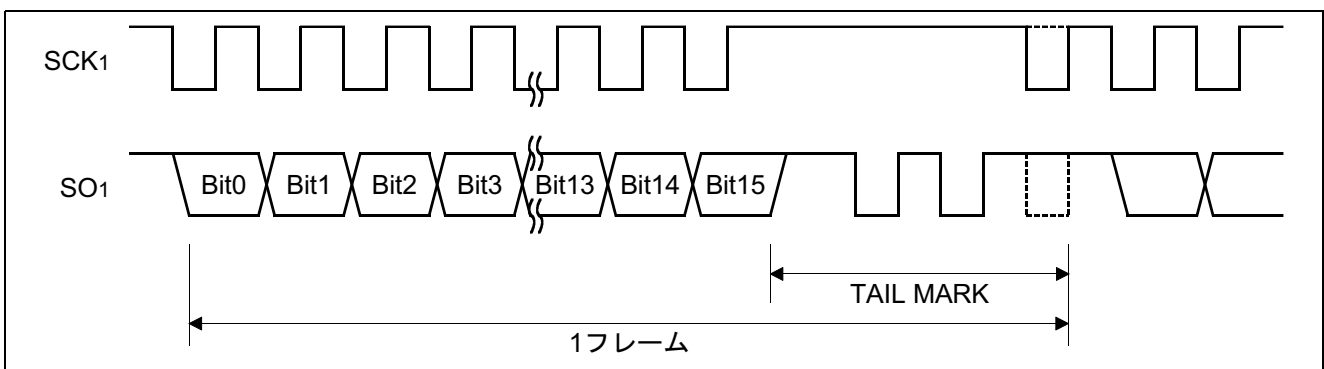


図3 転送フォーマット(SNC1="0", SNC0="1", MRKON="1"のとき)

- TAIL MARK には HOLD TAIL と LATCH TAIL があります。HOLD TAIL と LATCH TAIL の出力波形を図 4 に示します。図 4 中の時間 t は SCR1 の CKS2 ~ CKS0 により設定された転送クロックにより決まる時間です。
- SCI1 の割込み要因には転送完了があります。SCI1 が転送を完了すると、IRR2 の IRRS1 が "1" にセットされます。SCI1 の割込み要求は、IENR2 の IENS1 により許可/禁止を選択できます。

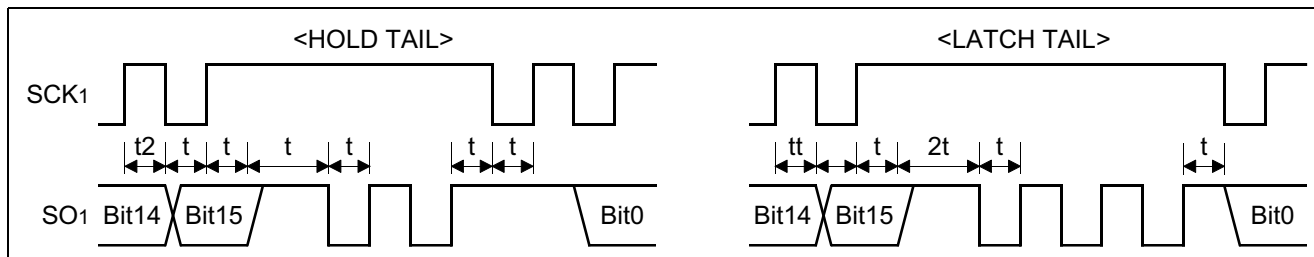


図 4 HOLD TAIL と LATCH TAIL の出力波形

(2) 表 1 に本タスク例の機能割付けを示します。表 1 に示すように機能を割付け、SSB 通信を行ないます。

表 1 機能割付け

機能	機能割付け
PSS	システムクロックを入力とする 13 ビットのカウンタ
SCR1	動作モード, 転送クロックソース, プリスケアラ分周比の設定
SCSR1	動作状態, エラー状態を示す
SDRU	16 ビットの送信データの上位 8 ビットのデータレジスタ
SDRL	16 ビットの送信データの下位 8 ビットのデータレジスタ
SCK1	SCI1 の転送クロック出力端子
SO1	SCI1 の送信データの出力端子
IRRS1	SCI1 の転送完了の有無を示す
IENS1	SCI1 割込み要求の許可/禁止を制御
PMR3	P3 ₂ /SO ₁ , P3 ₀ /SCK ₁ 端子機能の設定
PMR7	P3 ₂ /SO ₁ 端子出力バッファの PMOS の ON/OFF を制御

3. 動作原理

(1) 図 5 に動作原理を示します。図 5 に示すようなハードウェア処理，およびソフトウェア処理により SSB 通信を行ないます。

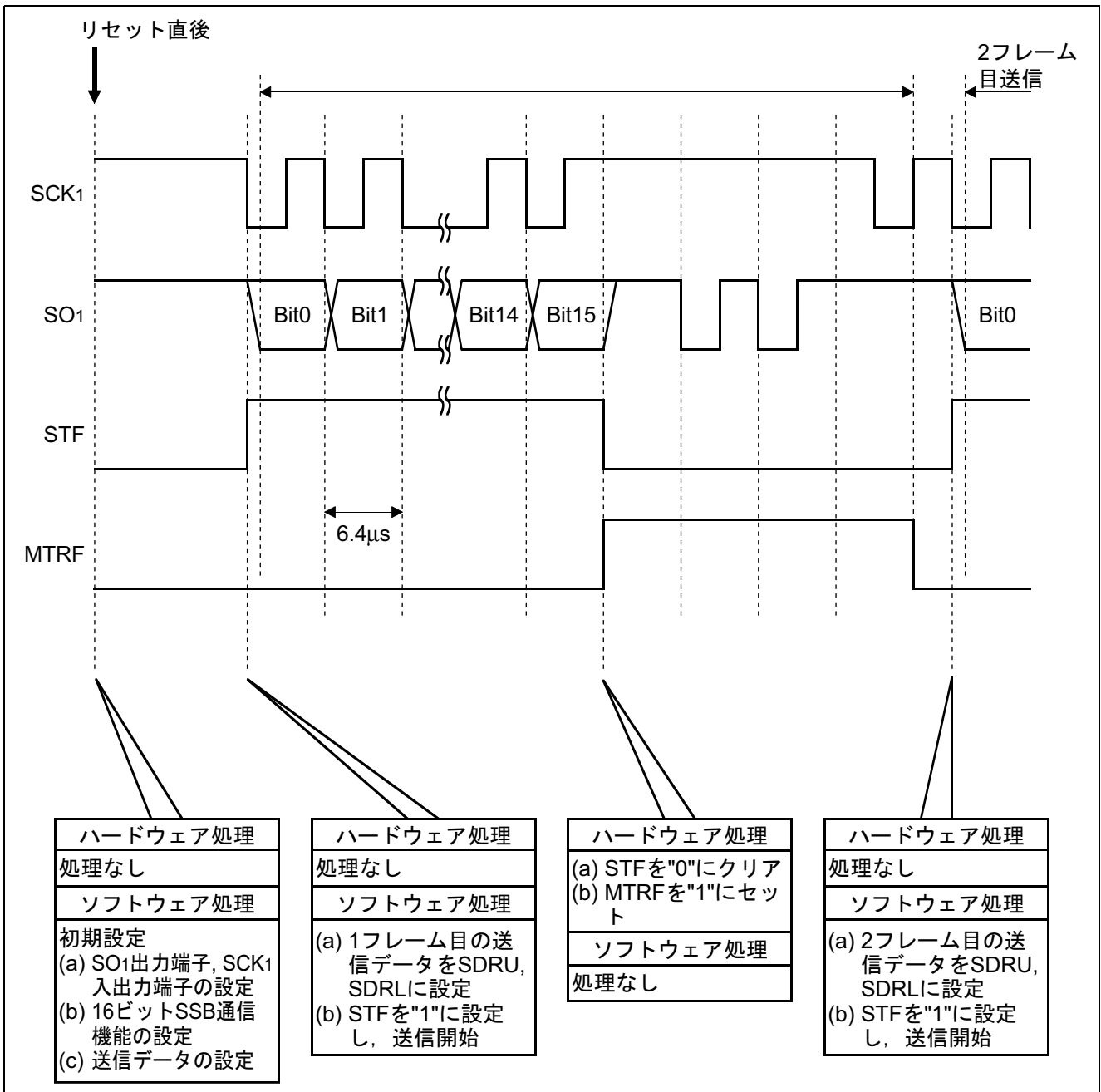


図 5 SSB 通信の動作原理

4. ソフトウェア説明

(1) モジュール説明

表 2 に本タスク例におけるモジュール説明を示します。

表 2 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	MAIN	スタックポインタのイニシャライズ, 転送データの設定, SSB 通信モードの設定, 割込みの許可, 4 フレームの 16 ビットのデータを送信したところで終了

(2) 引数の説明

表 3 に本タスク例で使用する引数を示します。

表 3 引数の説明

引数名	機能	使用モジュール名	データ長	入出力
STD0H ~ STD3H	16 ビット送信データの上位 8 ビットを格納	メインルーチン	1 バイト	入力
STD0L ~ STD3L	16 ビット送信データの低位 8 ビットを格納	メインルーチン	1 バイト	入力

(3) 使用内部レジスタ説明

表 4 に本タスク例における使用内部レジスタ説明を示します。

表 4 使用内部レジスタ説明

レジスタ名	機能	アドレス	設定値	
SCR1	SNC1 SNC0	シリアルコントロールレジスタ 1(動作モード選択 1, 0) : SNC1="0", SNC0="1" のとき, 動作モードを 16 ビットのモードに設定	H'FFA0 ビット 7 ビット 6	SNC1="0" SNC0="1"
	MRKON	シリアルコントロールレジスタ 1(TAIL MARK 制御) : MRKON="1" のとき, TAIL MARK を出力(SSB モード)	H'FFA0 ビット 5	1
	LATCH	シリアルコントロールレジスタ 1(LATCH TAIL 選択) : LATCH="0" のとき, TAIL MARK として HOLD TAIL を出力	H'FFA0 ビット 4	0
	CKS3	シリアルコントロールレジスタ 1(クロックソース選択 3) : CKS3="0" のとき, クロックソースをプリスケアラ S に, SCK ₁ 端子を出力に設定	H'FFA0 ビット 3	0
	CKS2 CKS1 CKS0	シリアルコントロールレジスタ 1(クロック選択 2, 1, 0) : CKS2="0", CKS1="1", CKS0="1" のとき, プリスケアラ分周比を 32 分周に, 転送クロック周期を 6.4 μs に設定	H'FFA0 ビット 2 ビット 1 ビット 0	CKS2="0" CKS1="1" CKS0="1"
SCSR1	SOL	シリアルコントロールステータスレジスタ 1 (拡張データビット) : SOL="0" のとき, SO ₁ 端子出力を "Low" レベルに変更 : SOL="1" のとき, SO ₁ 端子出力を "High" レベルに変更	H'FFA1 ビット 6	1
	MTRF	シリアルコントロールステータスレジスタ 1 (TAIL MARK 送信フラグ) : MTRF="0" のとき, 転送待ち状態および 8 ビットまたは 16 ビットデータ転送中 : MTRF="1" のとき, TAIL MARK 送信中	H'FFA1 ビット 1	0

表 4 使用内部レジスタ説明(つづき)

レジスタ名		機能	アドレス	設定値
SCSR	STF	シリアルコントロールステータスレジスタ 1(スタートフラグ) : STF="0"のとき, 転送動作の終了 : STF="1"のとき, 転送動作の開始	H'FFA1 ビット 0	0
SDRU		シリアルデータレジスタ U : 16 ビット転送時, 送信データの上位 8 ビットを格納	H'FFA2	—
SDRL		シリアルデータレジスタ L : 16 ビット転送時, 送信データの下位 8 ビットを格納	H'FFA3	—
IENR2	IENS1	割込み許可レジスタ 2(SCI1 割込みイネーブル) : IENS1="0"のとき, SCI1 割込み要求を禁止	H'FFF5 ビット 4	0
IRR2	IRRS1	割込み要求レジスタ 2(SCI1 割込み要求フラグ) : IRRS1="0"のとき, SCI1 割込みが要求されていない : IRRS1="1"のとき, SCI1 割込みが要求されている	H'FFF8 ビット 4	0
PMR3	SO1	ポートモードレジスタ 3(P3 ₂ /SO ₁ 端子機能切り替え) : SO1="1"のとき, SO ₁ 出力端子に設定	H'FFFD ビット 2	1
	SCK1	ポートモードレジスタ 3(P3 ₀ /SCK ₁ 端子機能切り替え) : SCK1="1"のとき, SCK ₁ 入出力端子として機能	H'FFFD ビット 0	1
PMR7	POF1	ポートモードレジスタ 3(P3 ₂ /SO ₁ 端子 PMOS コントロール) : POF1="1"のとき, NMOS オープンドレイン出力	H'FFFF ビット 0	1

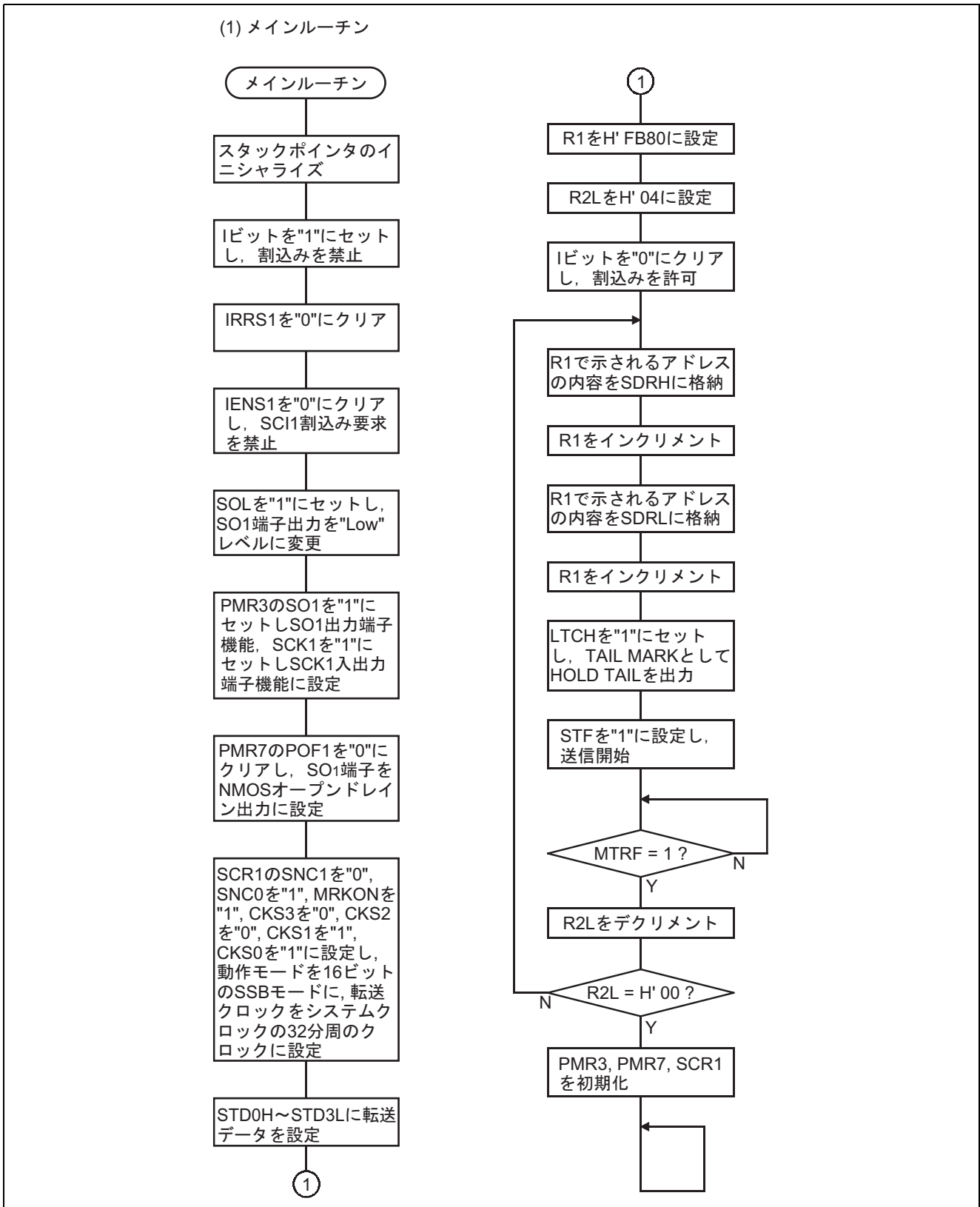
(4) 使用 RAM 説明

表 5 に本タスク例における使用 RAM 説明を示します。

表 5 使用 RAM 説明

ラベル名	機能	アドレス	使用モジュール名
STD0H	1 フレーム目の 16 ビット送信データの上位 8 ビットを格納	H'FB80	メインルーチン
STD0L	1 フレーム目の 16 ビット送信データの下位 8 ビットを格納	H'FB81	メインルーチン
STD1H	2 フレーム目の 16 ビット送信データの上位 8 ビットを格納	H'FB82	メインルーチン
STD1L	2 フレーム目の 16 ビット送信データの下位 8 ビットを格納	H'FB83	メインルーチン
STD2H	3 フレーム目の 16 ビット送信データの上位 8 ビットを格納	H'FB84	メインルーチン
STD2L	3 フレーム目の 16 ビット送信データの下位 8 ビットを格納	H'FB85	メインルーチン
STD3H	4 フレーム目の 16 ビット送信データの上位 8 ビットを格納	H'FB86	メインルーチン
STD3L	4 フレーム目の 16 ビット送信データの下位 8 ビットを格納	H'FB87	メインルーチン

5. フローチャート



6. プログラムリスト

```

;*****
;
;      H8/300L Series -H8/3644,H8/3657-
;      Application Note
;
;      'SSB Communications'
;
;      Function
;      : Serial Communication Interface
;      SSB Communication
;
;      External Clock : 10MHz
;      Internal Clock : 5MHz
;      Sub Clock      : 32.768kHz
;
;*****
;
;*****
;      .cpu      300L
;*****
;
;*****
;      Symbol Definition
;*****
;
SCR1      .equ      H'FFA0      ;Serial Control Register 1
SNC1      .bequ     7,SCR1      ;Select the Operation Mode 1
SNC0      .bequ     6,SCR1      ;Select the Operation Mode 0
MRKON     .bequ     5,SCR1      ;TAIL MARK Control
LTCH      .bequ     4,SCR1      ;LATCH TAIL Select
CKS3      .bequ     3,SCR1      ;Clock Source Slect 3
CKS2      .bequ     2,SCR1      ;Clock Slect 2
CKS1      .bequ     1,SCR1      ;Clock Slect 1
CKS0      .bequ     0,SCR1      ;Clock Slect 0
SCSR1     .equ      H'FFA1      ;Serial Control Status Register 1
SOL       .bequ     6,SCSR1     ;Extended Data Bit
ORER      .bequ     5,SCSR1     ;Overrun Erorr Flag
MTRF      .bequ     1,SCSR1     ;TAIL MARK Transmit Flag
STF       .bequ     0,SCSR1     ;Start Flag
SDRU      .equ      H'FFA2      ;Serial Data Register U
SDRL      .equ      H'FFA3      ;Serial Data Register L
IENR2     .equ      H'FFF5      ;Interrupt Enable Register 2
IENS1     .bequ     4,IENR2     ;SCI1 Interrupt Enable
IRR2      .equ      H'FFF8      ;Interrupt Request Register 2
IRRS1     .bequ     4,IRR2      ;SCI1 Interrupt Request Flag
PMR3      .equ      H'FFFD      ;Port Mode Register 3
SOL       .bequ     2,PMR3      ;P32/SOL Pin Function Switch
SI1       .bequ     1,PMR3      ;P31/SI1 Pin Function Switch
SCK1      .bequ     0,PMR3      ;P30/SCK1 Pin Function Switch
PMR7      .equ      H'FFFF      ;Port Mode Register 7
POF1      .bequ     0,PMR7      ;P32/SOL Pin Function Swtch
;
;*****
;      RAM Allocation
;*****

```

```

;
STACK      .equ      H'FF80          ;Stack Pointer
STD0H      .equ      H'FB80          ;Serial Transmitting Data 0 Upper
STD0L      .equ      H'FB81          ;Serial Transmitting Data 0 Lower
STD1H      .equ      H'FB82          ;Serial Transmitting Data 1 Upper
STD1L      .equ      H'FB83          ;Serial Transmitting Data 1 Lower
STD2H      .equ      H'FB84          ;Serial Transmitting Data 2 Upper
STD2L      .equ      H'FB85          ;Serial Transmitting Data 2 Lower
STD3H      .equ      H'FB86          ;Serial Transmitting Data 3 Upper
STD3L      .equ      H'FB87          ;Serial Transmitting Data 3 Lower
;
;*****
;      Vector Address
;*****
;
      .org      H'0000
      .data.w   MAIN      ;Reset Interrupt
;
      .org      H'0008
      .data.w   MAIN      ;IRQ0 Interrupt
      .data.w   MAIN      ;IRQ1 Interrupt
      .data.w   MAIN      ;IRQ2 Interrupt
      .data.w   MAIN      ;IRQ3 Interrupt
      .data.w   MAIN      ;INT0 - INT7 Interrupt
;
      .org      H'0014
      .data.w   MAIN      ;Timer A Interrupt
      .data.w   MAIN      ;Timer B1 Innerrupt
;
      .org      H'0020
      .data.w   MAIN      ;Timer X Interrupt
      .data.w   MAIN      ;Timer V Interruppt
;
      .org      H'0026
      .data.w   MAIN      ;SCI1 Interrupt
;
      .org      H'002A
      .data.w   MAIN      ;SCI3 Interrupt
      .data.w   MAIN      ;A/D Converter Interrupt
      .data.w   MAIN      ;SLEEP Instruction Executed Interrupt
;
;*****
;      Main Program
;*****
;
      .org      H'1000
;
MAIN      .equ      $
      MOV.W     #STACK,SP ;Initialize Stack Pointer
      ORC      #H'80,CCR  ;Interrupt Disable
;
      BCLR     IRRS1     ;Clear IRRS1
      BCLR     IENS1     ;SCI1 Interrupt Disable
;
      BSET     SOL       ;Initialize SOL Terminal Output Level
      MOV.B    #H'05,R0L
      MOV.B    R0L,@PMR3 ;Initialize SOL CKS1 Terminall Function

```

```

        BSET        POF1        ;Initialize S01 Terminal NMOS Open-Drain Output
;
        MOV.B       #H'63,R0L
        MOV.B       R0L,@SCR1 ;Initialize SSB Communication Function
;
        MOV.W       #H'0001,R0
        MOV.B       R0H,@STD0H        ;Set Serial Transmitting Data 1 Upper
        MOV.B       R0L,@STD0L        ;Set Serial Transmitting Data 1 Lower
        MOV.W       #H'0011,R0
        MOV.B       R0H,@STD1H        ;Set Serial Transmitting Data 2 Upper
        MOV.B       R0L,@STD1L        ;Set Serial Transmitting Data 2 Lower
        MOV.W       #H'0111,R0
        MOV.B       R0H,@STD2H        ;Set Serial Transmitting Data 3 Upper
        MOV.B       R0L,@STD2L        ;Set Serial Transmitting Data 3 Lower
        MOV.W       #H'1111,R0
        MOV.B       R0H,@STD3H        ;Set Serial Transmitting Data 4 Upper
        MOV.B       R0L,@STD3L        ;Set Serial Transmitting Data 4 Lower
;
        MOV.W       #H'FB80,R1        ;Initialize Serial Transmitting Data Address
        MOV.B       #H'04,R2L ;Initialize Serial Transmitting Data Counter
;
MAIN1    .equ      $
        MOV.B       @R1,R0H ;Load Serial Transmitting Data Upper
        MOV.B       R0H,@SDRU ;Set Serial Transmitting Data Upper
        ADDS        #1,R1 ;Increment Serial Transmitting Data Address
;
        MOV.B       @R1,R0L ;Load Serial Transmitting Data Lower
        MOV.B       R0L,@SDRL ;Set Serial Transmitting Data Lower
        ADDS        #1,R1 ;Increment Serial Transmitting Data Address
;
        BCLR        LTCH        ;Set HOLD TAIL
;
        BSET        STF        ;Start Transmitting
;
MAIN2    .equ      $
        BTST        MTRF        ;MTRF = "1" ?
        BEQ         MAIN2        ;No.
;
        DEC         R2L        ;Decrement Serial Transmitting Data Counter
        BNE         MAIN1        ;Serial Transmitting Data Counter = H'00 ? No.
;
        MOV.B       #H'00,R0L
        MOV.B       R0L,@PMR3 ;Initialize S01 & SCK1 Terminal Function
        BCLR        POF1        ;Initialize S01 Terminal Function
        MOV.B       R0L,@SCR1 ;Initialize SCI1 Function
;
MAIN9    .equ      $
        BRA         MAIN9
;
        .end
    
```

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2003.12.19	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。