カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (http://www.renesas.com)

2010 年 4 月 1 日 ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社(http://www.renesas.com)

【問い合わせ先】http://japan.renesas.com/inquiry



ご注意書き

- 1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
- 2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的 財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の 特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 3. 当社製品を改造、改変、複製等しないでください。
- 4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
- 5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
- 6. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
- 7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準: コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準: 輸送機器(自動車、電車、船舶等)、交通用信号機器、防災・防犯装置、各種安全装置、生命 維持を目的として設計されていない医療機器(厚生労働省定義の管理医療機器に相当)

特定水準: 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器(生命維持装置、人体に埋め込み使用するもの、治療行為(患部切り出し等)を行うもの、その他直接人命に影響を与えるもの)(厚生労働省定義の高度管理医療機器に相当)またはシステム

- 8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
- 9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
- 10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
- 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
- 12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご 照会ください。
- 注1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。



SH7211 グループ

DMAC を用いた SCIF へのデータ転送例

要旨

本アプリケーションノートは,ダイレクトメモリアクセスコントローラ (DMAC) と FIFO 内蔵シリアルコミュニケーションインタフェースの使用方法について述べており,ユーザソフトウェア設計の際のご参考としてお役立てください。

動作確認デバイス

SH7211

目次

1.	はじめに	2
2.	応用例の説明	3
2	会老ドキュメント	16



1. はじめに

1.1 仕様

- DMAC はチャネル 0, SCIF はチャネル 1 を使用します。
- 内蔵 RAM 上に配置した 32 バイトの文字列を SCIF のトランスミット FIFO データレジスタ (SCFTDR) へ転送します。
- トランスミット FIFO データレジスタ (SCFTDR) へ送られてきた文字列を調歩同期式通信で送信します。
- 送信データのフォーマットはデータ長が8ビット パリティなし ,1 ストップビット ,ビットレートは34800 bps に設定しています。
- DMA 転送要求として SCIF の送信 FIFO データエンプティ転送要求 (内蔵周辺モジュールリクエスト) を使用します。

1.2 使用機能

ダイレクトメモリアクセスコントローラ (DMAC チャネル 0)

FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF チャネル 1)

1.3 適用条件

マイコン: SH7211

動作周波数: 内部クロック: 160 MHz

バスクロック: 40 MHz 周辺クロック: 40 MHz

C コンパイラ: ルネサス テクノロジ製

SuperH RISC engine ファミリ C/C++ コンパイラパッケージ Ver.9.11



2. 応用例の説明

本応用例では,ダイレクトメモリアクセスコントローラ (DMAC) の DMA 転送により内部 RAM にある文字列データを FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF) のトランスミット FIFO データレジスタへ転送し調歩同期式通信を行ないます。

2.1 使用機能の動作概要

2.1.1 ダイレクトメモリアクセスコントローラ (DMAC)

DMAC は DMA 転送要求があると,決められたチャネルの優先順位にしたがって転送を開始し,転送終了条件が満たされると転送を終了します。転送要求にはオートリクエスト,外部リクエスト,内蔵周辺モジュールリクエストの3種類のモードがあります。バスモードはバーストモードとサイクルスチールモードを選択することができます。DMAC についての詳細は,「SH7211 グループハードウェアマニュアルダイレクトメモリアクセスコントローラ」の章を参照してください。

また,割り込み要因の中でDMAC 起動要因に指定されているものは割り込みコントローラ (INTC) に入力されずにマスクされます。詳細については「SH7211 グループ ハードウェアマニュアル 割り込みコントローラ」の章を参照してください。

表1にDMACの概要を示します。図1にDMACのブロック図を示します。

項目	概要
チャネル数	CH0~CH7 の 8 チャネル
	CH0~CH3 の 4 チャネルのみ,外部リクエストの受け付けが可能
アドレス空間	4 GB
転送データ長	バイト ,ワード (2バイト), ロングワード (4バイト), 16バイト (ロングワード×4)
最大転送回数	16,777,216 (24 ビット) 回
アドレスモード	シングルアドレスモード,デュアルアドレスモード
転送要求	外部リクエスト,内蔵モジュールリクエスト,オートリクエスト
	(SCIF: 8 要因,I ² C3: 2 要因,A/D コンバータ: 1 要因,MTU2: 5 要因,CMT: 2 要因)
バスモード	サイクルスチールモード,バーストモード
優先順位	チャネル優先順位固定モード,ラウンドロビンモード
割り込み要求	データ転送 1/2 終了時またはデータ転送終了時に CPU へ割り込み要求発生
外部リクエスト検出	DREQ 入力のロー/ハイレベル検出,立ち上がり/立ち下がりエッジ検出
転送要求受け付け	DACK および TEND はアクティブレベルを設定可能
信号/転送終了信号	

表 1 DMAC の概要



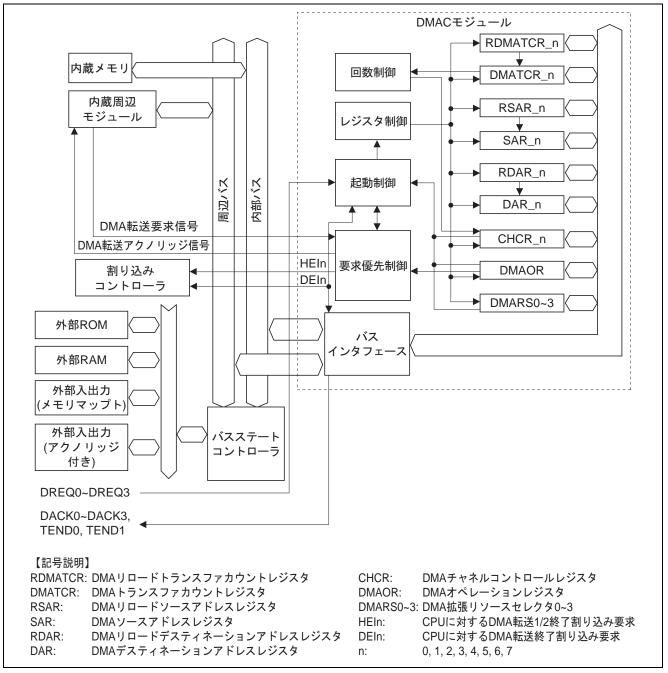


図1 DMAC のブロック図



2.1.2 FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF)

SCIF には調歩同期式通信とクロック同期式通信の 2 方式があり,送信/受信用に 16 段の FIFO (First-In First-Out) レジスタを内蔵し,効率的かつ高速な連続通信を可能にしています。SCIF についての詳細は,「SH7211 グループ ハードウェアマニュアル FIFO 内蔵シリアルコミュニケーションインタフェース」の章を参照してください。

表 2 に SCIF の概要を示します。また , 表 3 に調歩同期式シリアル通信の概要 , 表 4 にクロック同期式シリアル通信の概要を示します。

図2に SCIF のブロック図を示します。

表 2 SCIF の概要

項目	概要
通信モード	調歩同期式シリアル通信,クロック同期式シリアル通信
	全二重通信可能
クロックソース	ボーレートジェネレータ (内部クロック),または SCK 端子 (外部クロック)
割り込み	送信 FIFO データエンプティ割り込み,ブレーク割り込み,
	レシーブ FIFO データフル割り込み,および受信エラー割り込み
その他	低消費電力モードに設定可能
	受信エラー数を検出可能
	タイムアウトエラーを検出可能 (調歩同期モード受信時)

表 3 調歩同期式シリアル通信の概要

項目	概要
データ長	7 ビット,または8 ビット
ストップビット長	1 ビット, または2 ビット
パリティ	偶数パリティ,奇数パリティ,またはパリティなし
受信エラーの検出	パリティエラー,フレーミングエラー,オーバーランエラー
ブレークの検出	フレーミングエラー発生後,引き続き1フレーム長以上スペース0(ローレベル)の場合,ブレークが検出されます。またフレーミングエラー発生時にRXD端子のレベルをシリアルポートレジスタから直接読み出すことによってもブレークを検出できます

表 4 クロック同期式シリアル通信の概要

項目	概要
データ長	8 ビット
受信エラーの検出	オーバーランエラー



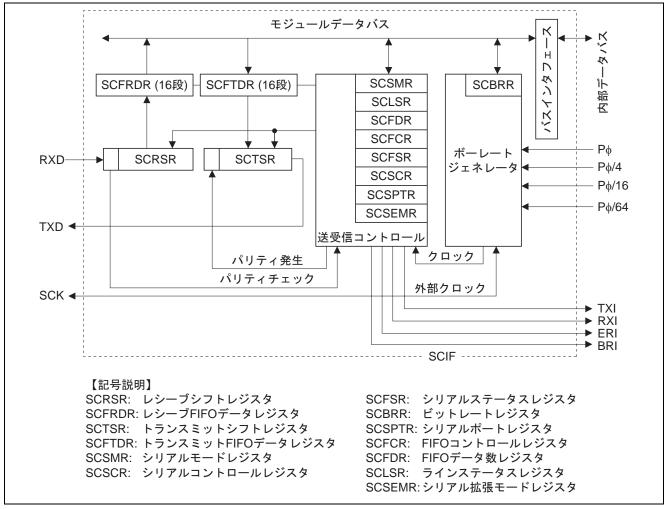


図2 SCIFのブロック図



2.2 参考プログラムの動作説明

参考プログラムでは,SCIF の送信 FIFO データエンプティ転送要求(内蔵周辺モジュールリクエスト)により DMAC チャネル 0 を起動し,内部 RAM から SCIF チャネル 1 のトランスミット FIFO データレジスタ (SCFTDR) へのデータ転送を行ないます。SCIF チャネル 1 の SCFTDR に書き込まれたデータは,調歩同期式シリアル通信(UART モード)で送信されます。表 5 に DMAC の設定内容,表 6 に SCIF の設定内容を示します。また,図 3 に参考プログラムの動作タイミングを示します。

表 5 DMAC の設定内容

DMA 転送条件	SCIF 送信データエンプティ(SCIF_TXI1)
チャネル	CH0
転送データ長	バイト
転送回数	32 回
アドレスモード	デュアルアドレスモード
転送要求	内蔵モジュールリクエスト (SCIF_TXI1)
バスモード	サイクルスチールモード*
優先順位	チャネル優先順位固定モード
割り込み要求	データ転送終了時に CPU へ割り込み要求発生
外部リクエスト検出	DREQ 入力のロー/ハイレベル検出,立ち上がり/立ち下がりエッジ検出
転送要求受け付け信号/	DACK および TEND はアクティブレベルを設定可能
転送終了信号	

【注】* DMA 転送要求元を SCIF の TXI に設定するときは, サイクルスチールモードにしか設定できません。詳細については,「SH7211 グループハードウェアマニュアルダイレクトメモリアクセスコントローラ」章の「DMA 転送要求」を参照してください。

表 6 SCIF の設定内容

動作モード	調歩同期式モード
チャネル	CH1
データ長	8 ビットデータ
パリティ	パリティビットの付加,およびチェックを禁止
ストップビット長	1 ストップビット
クロックソース	Pφクロック (40 MHz)
送信割り込み	送信 FIFO データエンプティ割り込み (TXI) を許可
エラー割り込み	エラー割り込み禁止
送受/受信モード	送信動作を許可
ボーレート	38400 bit/s



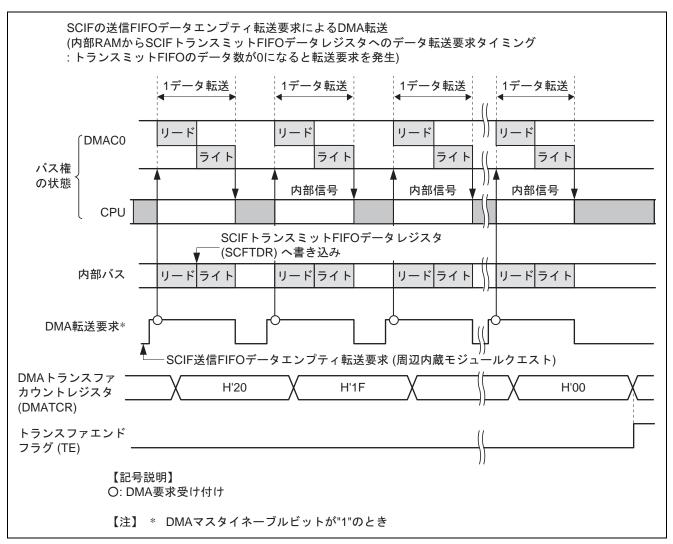


図3 参考プログラムの動作タイミング



2.3 使用機能の設定手順

ここでは , DMAC による内蔵 RAM から内蔵周辺モジュールへデータ転送を行なう場合の初期設定手順について説明します。

本 MCU ではデフォルトとして内蔵周辺モジュールがモジュールスタンバイモードになっています。使用モジュールがある場合は,モジュールスタンバイを最初に解除してから初期設定を行なうようにしてください。図 4 に参考プログラムの処理フローを示します。また,図 5 に DMAC と SCIF のモジュールスタンバイ解除フロー,図 6 に DMAC の初期設定フロー,図 7 に SCIF の初期設定フローを示します。図 8 に DMA 転送終了処理フローを示します。

なお,各レジスタ設定の詳細は,「SH7211 グループハードウェアマニュアル」を参照してください。

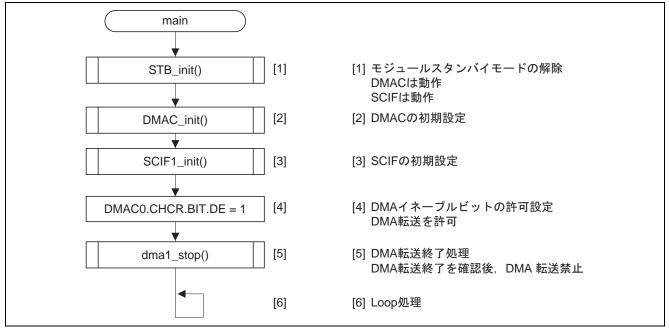


図 4 参考プログラムの処理フロー

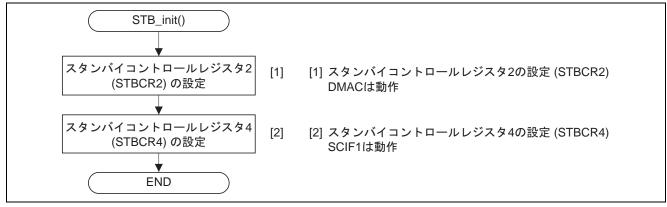


図 5 DMAC と SCIF のモジュールスタンバイ解除処理フロー



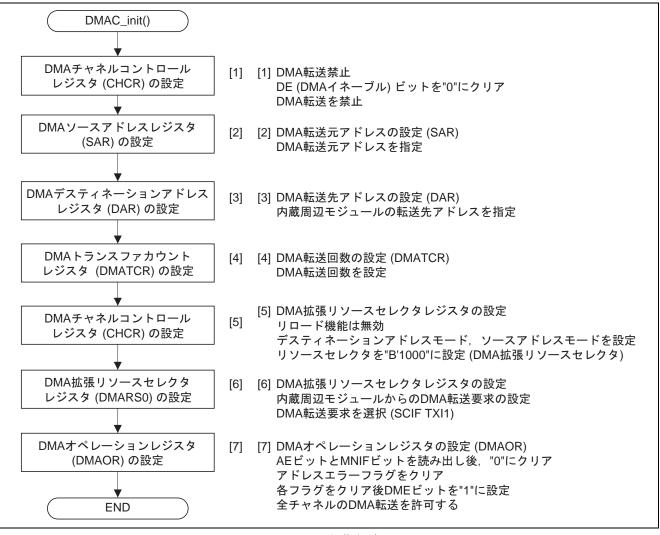


図 6 DMAC の初期設定フロー



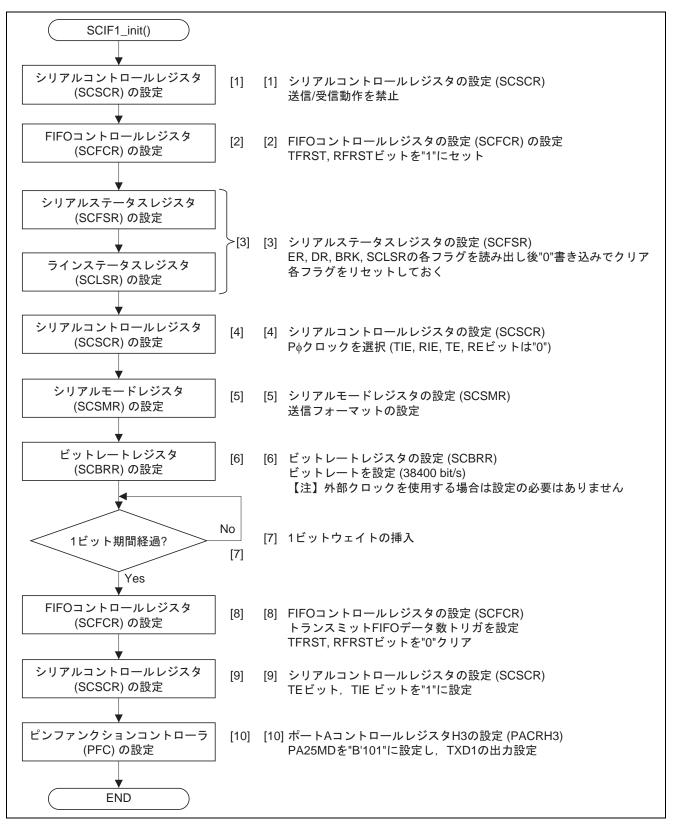


図7 SCIFの初期設定フロー例



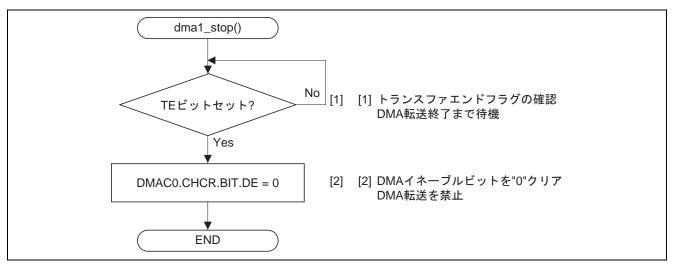


図8 DMA 転送終了処理フロー



2.4 参考プログラムのレジスタ設定と処理手順

参考プログラムでは , 内部 RAM に格納した文字列データを DMA 転送により SCIF チャネル 1 のトランスミット FIFO データレジスタ (SCFTDR) に転送し , 調歩同期モード (UART モード) で送信します。

2.4.1 クロックパルス発振器 (CPG)

表7に参考プログラムで使用したクロックパルス発振器の設定を示します。

表 7 クロックパルス発振器設定

レジスタ名	アドレス	設定値	機能
周波数制御レジスタ (FRQCR)	H'FFFE0010	H'1303	CKOEN = "B'1": クロックを出力
			STC[1:0] = "B'00": PLL 回路逓倍率 × 1
			IFC[2:0] = "B'000": 内部クロック × 1
			PFC[2:0] = "B'011": 周辺クロック × 1/4

2.4.2 スタンバイコントロールレジスタ

表8に参考プログラムで使用したスタンバイコントロールレジスタの設定を示します。

表8 スタンバイコントロールレジスタ設定

レジスタ名	アドレス	設定値	機能
スタンバイコントロールレジスタ2 (STBCR2)	H'FFFE0018	H'00	MSTP8 = "B'0": DMAC は動作
スタンバイコントロールレジスタ4 (STBCR4)	H'FFFE040C	H'B6	MSTP46 = "B'0": SCIF1 は動作

2.4.3 ピンファンクションコントローラ (PFC)

表 9 に参考プログラムの SCIF で使用したピンファンクションコントロールレジスタの設定を示します。

表 9 ピンファンクションコントロールレジスタ設定

レジスタ名	アドレス	設定値	機能
ポート A コントロールレジスタ H3	H'FFFE380A	H'0050	PA25MD[2:0] = "B'101": TXD1 出力
(PACRH3)			



2.4.4 ダイレクトメモリアクセスコントローラ (DMAC)

表 10 に参考プログラムで使用した DMAC のレジスタ設定を示します。

表 10 DMAC レジスタ設定

レジスタ名	アドレス	設定値	機能
DMA ソースアドレス	H'FFFE1000	文字列データの	転送元の開始アドレス
レジスタ_0 (SAR_0)		格納アドレス	内部 RAM に格納した文字列の先頭
			アドレス
DMA デスティネーション	H'FFFE1004	H'FFFE880C	転送先の開始アドレス
アドレスレジスタ_0 (DAR_0)			SCIF トランスミット FIFO データ
			レジスタ_1 (SCFTDR_1) アドレス
DMA トランスファカウント	H'FFFE1008	D'32	DMA 転送回数: 文字列データ数
レジスタ_0 (DMATCR_0)			
DMA チャネルコントロール	H'FFFE100C	H'00000000	DMA 初期設定前
レジスタ_0 (CHCR_0)			DE = "B'0": DMA 転送を禁止
		H'00001800	DMA 初期設定
			TC = "B'0": 1 回の転送要求で 1 回転送
			RLD = "B'0": リロード機能は無効 (OFF)
			DM[1:0] = "B'00": デスティネーション
			アドレスは固定
			SM[1:0] = "B'01": ソースアドレスは増加
			RS[3:0] = "B'1000": DAM 拡張リソース
			セレクタ
			TB = "B'0": サイクルスチールモード
			TS[1:0] = "B'00": バイト単位で転送
			IE = "B'0": 割り込み要求を禁止
			DE = "B'0": DMA 転送を禁止
		H'00001805	DMA 転送許可時
			IE = "B'1": 割り込み要求を許可
			DE = "B'1": DMA 転送を許可
		H'00001804	DMA 転送禁止時
			DE = "B'0": DMA 転送を禁止
DMA 拡張リソースセレクタ	H'FFFE1300	H'0085	MID = "B'100001"
レジスタ (DMARS_0)			RID = "B'01"
			SCIF_1 の送信 FIFO データエンプティ
			転送要求に設定
DMA オペレーションレジスタ	H'FFFE1200	H'00000001	DME = "B'1": 全チャネルの DMA 転送
(DMAOR)			許可



2.4.5 FIFO 内蔵シリアルコミュニケーションインタフェース 表 11 に参考プログラムで使用した SCIF のレジスタ設定を示します。

表 11 SCIF レジスタ設定

シリアルモードレジスタ_1 (SCSMR_1) H'FFFE8800 H'0000 H'0000 C/A = "B'0": 調歩同期式モード CHR = "B'0": 8 ビットデータ PE = "B'0": パリティビットの付加, およびチェック禁止 STOP = "B'0": 1 ストップビット SCKS[1:0] = "B'00": Pφクロック ビットレートレジスタ_1 (SCBRR_1) H'FFFE8804 SCBRR_1) D'32 ビットレート: 38400 (bit/s)* シリアルコントロール レジスタ_1 (SCSCR_1) H'FFFE8808 H'0000 H'0000 設定時 TIE = "B'0": 送信 FIFO データエンプティ 割り込み (TXI) 要求を禁止 RIE = "B'0": 受信 FIFO データフル割り込み (RXI) 要求, 受信エラー割り込み
PE = "B'0": パリティビットの付加 , およびチェック禁止 STOP = "B'0": 1 ストップビット SCKS[1:0] = "B'00": P ゆ クロック ビットレートレジスタ_1 (SCBRR_1)
およびチェック禁止 STOP = "B'0": 1 ストップビット SCKS[1:0] = "B'00": Pφクロック ビットレートレジスタ_1 (SCBRR_1) シリアルコントロール レジスタ_1 (SCSCR_1) H'FFFE8808 H'0000 設定時 TIE = "B'0": 送信 FIFO データエンプティ 割り込み (TXI) 要求を禁止 RIE = "B'0": 受信 FIFO データフル割り込み
STOP = "B'0": 1 ストップビット SCKS[1:0] = "B'00": Pφクロック ビットレートレジスタ_1 (SCBRR_1)
SCKS[1:0] = "B'00": Pφクロック
ビットレートレジスタ_1 (SCBRR_1) H'FFFE8804 D'32 ビットレート: 38400 (bit/s)* シリアルコントロール レジスタ_1 (SCSCR_1) H'FFFE8808 H'0000 設定時 TIE = "B'0": 送信 FIFO データエンプティ 割り込み (TXI) 要求を禁止 RIE = "B'0": 受信 FIFO データフル割り込み
(SCBRR_1) シリアルコントロール H'FFFE8808 H'0000 設定時 レジスタ_1 (SCSCR_1) TIE = "B'0": 送信 FIFO データエンプティ割り込み (TXI) 要求を禁止 RIE = "B'0": 受信 FIFO データフル割り込み
シリアルコントロール レジスタ_1 (SCSCR_1)H'FFFE8808 H'0000 TIE = "B'0": 送信 FIFO データエンプティ 割り込み (TXI) 要求を禁止 RIE = "B'0": 受信 FIFO データフル割り込み
レジスタ_1 (SCSCR_1) TIE = "B'0": 送信 FIFO データエンプティ 割り込み (TXI) 要求を禁止 RIE = "B'0": 受信 FIFO データフル割り込み
割り込み (TXI) 要求を禁止 RIE = "B'0": 受信 FIFO データフル割り込み
RIE = "B'0": 受信 FIFO データフル割り込み
(RXI) 要求, 受信エラー割り込み
(ERI) 要求 , ブレーク割り込み
(BRI) 要求を禁止
TE = "B'0": 送信動作を禁止
RE = "B'0": 受信動作を禁止
CKE[1:0] = "B'00": 内部クロック/SCK 端子は
入力端子
H'00C0 送信許可時
TIE = "B'1": 送信 FIFO データエンプティ
割り込み (TXI) 要求を許可
TE = "B'1": 送信動作を許可
FIFO コントロール H'FFFE8818 H'0060 初期設定
レジスタ_1 (SCFCR_1) TFRST = "B'1": トランスミット FIFO データ
レジスタの送信データを
RFRST = "B'1" レシーブ FIFO データレジスタの
受信データをリセット動作許可
H'0000 設定時
TFRST = "B'0": トランスミット FIFO データ
レジスタの送信データを
リセット動作禁止
RFRST = "B'0": レシーブFIFOデータレジスタの
受信データをリセット動作禁止
RTRG[1:0] = "B'00": 1 受信データ数
TTRG[1:0] = "B'00": 8 (8) 送信データ数

【注】 * ビットレートの設定は , 「SH7211 グループハードウェアマニュアル FIFO 内蔵シリアルコミュニケーションインタフェース」章の「SCBRR の設定例」を参照してください。



3. 参考ドキュメント

- ソフトウェアマニュアル SH-2A, SH2A-FPU ソフトウェアマニュアル (最新版をルネサス テクノロジホームページから入手してください)
- ハードウェアマニュアル SH7211 グループハードウェアマニュアル (最新版をルネサス テクノロジホームページから入手してください)



ホームページとサポート窓口

ルネサス テクノロジホームページ

http://japan.renesas.com/

お問合せ先

http://japan.renesas.com/inquiry

csc@renesas.com

改訂記録

		改訂内容	
Rev.	発行日	ページ	ポイント
1.00	2008.03.21	_	初版発行
	_		
	_		

すべての商標および登録商標は,それぞれの所有者に帰属します。



本資料ご利用に際しての留意事項・

- 1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
- 2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
- 3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ(http://www.renesas.com)などを通じて公開される情報に常にご注意ください。
- 5. 本資料に記載した情報は、正確を期すため慎重に制作したものですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
- 6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任は負いません。
- 7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません(弊社が自動車用と指定する製品を自動車に使用する場合を除きます)。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
- 8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用 されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為(患部切り出し、薬剤投与等)を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
- 9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他 諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障 および事故につきましては、弊社はその責任を負いません。10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使
- 10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計(含むハードウェアおよびソフトウェア)およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
- 11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
- 12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
- 13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444

© 2008. Renesas Technology Corp., All rights reserved.