カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (http://www.renesas.com)

2010年4月1日 ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (http://www.renesas.com)

【問い合わせ先】http://japan.renesas.com/inquiry



ご注意書き

- 1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
- 2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 3. 当社製品を改造、改変、複製等しないでください。
- 4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
- 5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
- 6. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
- 7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準: コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、 産業用ロボット

高品質水準: 輸送機器(自動車、電車、船舶等)、交通用信号機器、防災・防犯装置、各種安全装置、生命 維持を目的として設計されていない医療機器(厚生労働省定義の管理医療機器に相当)

特定水準: 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器(生命維持装置、人体に埋め込み使用するもの、治療行為(患部切り出し等)を行うもの、その他直接人命に影響を与えるもの)(厚生労働省定義の高度管理医療機器に相当)またはシステム

- 8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
- 9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
- 10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
- 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
- 12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご 照会ください。
- 注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

お客様各位

アプリケーション・ノート

ZUD-CC-09-0090-1 2009年7月9日

NECエレクトロニクス株式会社 マイクロコンピュータ事業部 製品ソリューション グループ グループ マネージャー

大場 浩司 (担当:西浦 真平)

78K0R/Kx3-L

サンプル・プログラム 低電圧検出回路編

この資料は、サンプル・プログラムの動作概要や使用方法、および低電圧検出機能を使用する際の設定方法や活用方法を説明したものです。サンプル・プログラムでは、低電圧検出による内部リセットの発生について説明しています。

対象デバイス

78K0R/KC3-L(44pin)

マイクロコントローラ

78K0R/KC3-L(48pin)

マイクロコントローラ

78K0R/KD3-Lマイクロコントローラ

78K0R/KE3-Lマイクロコントローラ

78K0R/KF3-Lマイクロコントローラ

78K0R/KG3-Lマイクロコントローラ

目 次

第1章	概要・・・3
第2章	回路イメージ ・・・5
2. 1	回路イメージ・・・5
2. 2	周辺ハードウエア・・・5
第3章	ソフトウエアについて ・・・6
3. 1	ファイル構成・・・6
3. 2	使用する内蔵周辺機能・・・7
3. 3	低電圧検出機能の設定と動作概要・・・7
3. 4	フロー・チャート・・・8
第4章	設定方法について ・・・10
4. 1	低電圧検出の設定 ・・・10
4. 2	割り込みの設定・・・10
4. 3	低電圧検出の設定レジスタ ・・・11
4. 4	割り込みの設定レジスタ ・・・14
4. 5	低電圧検出の設定概要・・・16
4. 6	割り込みの設定概要 ・・・20
第5章	PM+を用いたHEXファイルの生成 ・・・21
5. 1	ダウンロードファイルの解説 ・・・21
5. 2	サンプル・プログラムのHEXファイル生成 ・・・22
5. 3	開発環境のダウンロード、インストール・・・24
第6章	関連資料・・・25
付録A	プログラム・リスト ・・・26
・ア	センブリ言語 ・・・26
· C	言語 ・・・39
付録B	改版履歴・・・51

- ・本資料に記載されている内容は2009年1月現在のもので,今後,予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- ・文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は,本資料の誤りに関し,一切その責を負いません。
- ・当社は,本資料に記載された当社製品の使用に関連し発生した第三者の特許権,著作権その他の知的財産権の 侵害等に関し,一切その責を負いません。当社は,本資料に基づき当社または第三者の特許権,著作権その他の 知的財産権を何ら許諾するものではありません。
- ・本資料に記載された回路,ソフトウエアおよびこれらに関連する情報は,半導体製品の動作例,応用例を説明するものです。お客様の機器の設計において,回路,ソフトウエアおよびこれらに関連する情報を使用する場合には,お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し,当社は,一切その責を負いません。
- ・当社は,当社製品の品質,信頼性の向上に努めておりますが,当社製品の不具合が完全に発生しないことを保証するものではありません。また,当社製品は耐放射線設計については行っておりません。当社製品をお客様の機器にご使用の際には,当社製品の不具合の結果として,生命,身体および財産に対する損害や社会的損害を生じさせないよう,お客様の責任において冗長設計,延焼対策設計,誤動作防止設計等の安全設計を行ってください。
- ・当社は,当社製品の品質水準を「標準水準」,「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また,各品質水準は,以下に示す用途に製品が使われることを意図しておりますので,当社製品の品質水準をご確認ください。

標準水準:コンピュータ,OA機器,通信機器,計測機器,AV機器,家電,工作機械,パーソナル機器,産業用ロボット

特別水準:輸送機器(自動車,電車,船舶等),交通用信号機器,防災・防犯装置,各種安全装置,生命維持を目的として設計されていない医療機器

特定水準: 航空機器, 航空宇宙機器, 海底中継機器, 原子力制御システム, 生命維持のための医療機器, 生命維持のための装置またはシステム等

当社製品のデータ・シート,データ・ブック等の資料で特に品質水準の表示がない場合は,標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には,事前に当社販売窓口までお問い合わせください。

(注)

- (1)本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは,(1) において定義された当社の開発,製造製品をいう。

第1章 概 要

このサンプル・プログラムでは,低電圧検出(LVI)機能の使用例を示しています。LVI回路を使用し, $V_{DD} < V_{LVI} (V_{LVI} = 2.84 \ V \pm 0.1 \ V)$ を検出して,内部リセット(LVIリセット)信号を発生するように設定します。

(1)初期設定の主な内容

<オプション・バイトでの設定>

ウォッチドッグ・タイマのカウンタ動作制御(動作停止)

高速内蔵発振回路の周波数(8MHz)

LVI動作設定

オンチップ・デバッグ許可

<リセット解除後の初期化処理での設定>

入出力ポートの設定^注

CPU / 周辺ハードウエア・クロックの設定

各周辺ハードウエア・マクロの使用可否の設定

フラッシュ・メモリの高速動作用昇圧回路を制御

注:未使用端子のポート設定は,各デバイスによって設定が異なります。以下の各デバイスのポートをLow出力オープンに設定してください。ポートの設定については, "4.4 ポートの設定レジスタ"を参照して下さい。

KC3-L(44pin)

未使用端子: P10-13, P32, P40-41, P50-52, P70-75, P80-83, P150-151

KC3-L(48pin)

未使用端子: P10-13, P32, P40-41, P50-51, P60-61, P70-75, P80-83, 140, P150-152

KD3-L

未使用端子:P00-01,P10-13,P32,P40-41,P50-52,P60-61,P70-77,P80-83,P140 P150-152

KE3-L

未使用端子:P00-01,P10-17,P32-33,P40-43,P50-53,P60-61,P70-77,P80-83 P140-141,P150-153

KF3-L

未使用端子:P02-06,P10-17,P40-47,P50-55,P60-67,P70-77,P90-91,P110-111 P130,P140,P142-144,P150-153

KG3-L

未使用端子: P00-06, P10-17, P40-47, P50-57, P60-67, P70-77, P80-87, P91, P110-111 P130-131, P140-145, P150-157

(2)メイン・ループ以降の内容

初期設定完了後は,スイッチ入力の立ち下がりエッジを検出して割り込み処理を行います。割り込み処理では立ち下がりエッジを検出してから約10 ms経過後に,INTP0がハイ・レベル(スイッチがOFF)であった場合は,チャタリングであると判定し,メイン・ループに復帰します。

チャタリングで無い場合は,スイッチの押下回数をインクリメントします。(0~9まで繰り返し) メイン・ループでは,現在のスイッチ押下回数を7セグメントLEDに表示します。

LVI以外によるリセットが発生した場合では、プログラムにてスイッチの入力回数を初期化します。LVI リセットが発生した場合では、POC電圧を下回らないかぎり、RAMはリセット直前のデータを保持するため、LVIリセット解除後にリセット発生直前のスイッチの入力回数を初期化せず、それに応じて7セグメントLEDへ出力します。

- ・低電圧検出による内部リセットが発生した場合は,スイッチの押下回数はクリアしません^注。
- ・低電圧検出以外による内部リセットが発生した場合は、スイッチの押下回数をクリアします。

尚、デバイス使用上の注意事項については、78KOR/Kx3-Lユーザーズ・マニュアルを参照してください。

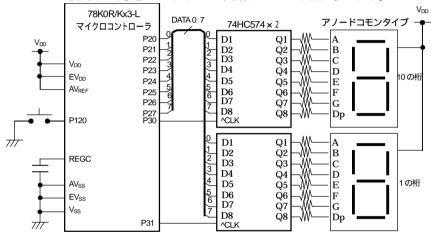
注: C言語のプログラムでは,標準のスタートアップ・ルーチンを使用した場合, main関数の前でRAM データが初期化されます。これを防ぐために,RAMデータ初期化をコメント・アウトしたスタート アップ・ルーチンを使用し,初期値なしRAMデータが初期化されないようにしています。

第2章 回路イメージ

この章では,このサンプル・プログラムで使用する回路イメージおよび周辺ハードウエアを説明します。

2.1 回路イメージ

サンプル・プログラムで使用する周辺ハードウエア回路イメージを次に示します。



注意:この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は,端子処理などを適切に行い,電流など電気的特性を満たすように設計してください。(P121~P124は入力専用ポートになりますから個別に抵抗を介してV_{DD}又はV_{SS}に接続して下さい)

2.2 周辺ハードウエア

使用する周辺ハードウエアを次に示します。

• 外部入力端子

INTP0: SW入力(内蔵プルアップ抵抗を使用) スイッチはON状態でLow。

- 外部出力端子
 - 7セグメントLEDデータ出力用として,外部出力端子を8ポート使用します。
- ・外部出力端子 7セグメントLEDの表示データ・ラッチ信号として,外部出力端子を2ポート使用します。

第3章 ソフトウエアについて

この章では、ダウンロードする圧縮ファイルのファイル構成、使用するマイコンの内蔵周辺機能、 サンプル・プログラムの動作概要,およびフロー・チャートを説明します。

3.1 ファイル構成

ダウンロードする圧縮ファイルのファイル構成は,次のようになっています。

【C言語版】

ファイル名	説 明	同封圧縮 (*.zip) ファイル	
			₽М 1 = <mark>32</mark>
Kx3-L_LVI.c	マイコンのハードウエア初期化処理とメイン処理のソース・ファイル		
OP.asm	オプション・バイトの指定ファイル		
cstart.asm	スタートアップ・ルーチンのソース・ファイ ル	-	
def.inc	ラ イ ブ ラ リ 種 別 設 定 用 フ ァ イ ル ("cstart.asm"のインクルード・ファイル)	-	
macro.inc	各種定型パターンについてのマクロ定義ファイル("cstart.asm"のインクルード・ファイル)	-	
78K0RKx3-L_sample_program.prw	統合開発環境 PM+用ワーク・スペース・ファイル	-	
78K0RKx3-L_sample_program.prj	統合開発環境 PM+用設定データ	-	

備考



: ソース・ファイルのみ同封

: 統合開発環境 PM+で使用するファイルを同封

【アセンブリ言語版】

ファイル名	説 明	同封圧縮(*.zip)ファイル	
			₽M 1 32
Kx3-L_LVI.asm	マイコンのハードウエア初期化処理とメイン処理のソース・ファイル		
OP.asm	オプション・バイトの指定ファイル		
78K0RKx3-L_sample_program.prw	統合開発環境 PM+用ワーク・スペース・ファイル	-	
78K0RKx3-L_sample_program.prj	統合開発環境 PM+用設定データ	-	

備考



: ソース・ファイルのみ同封

: 統合開発環境 PM+で使用するファイルを同封

3.2 使用する内蔵周辺機能

このサンプル・プログラムでは、マイコンに内蔵する次の周辺機能を使用します。

・低電圧検出: LVI (検出時はリセットとして使用)

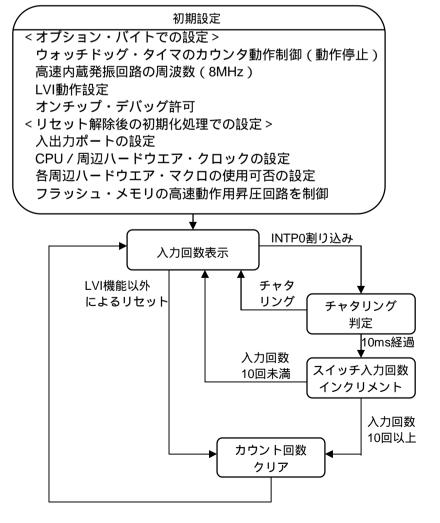
・スイッチ入力 : INTPO(外部割り込み)・7セグメントLED : P20-27(表示データ)

: P30-31(立ち上がリエッジで表示データをラッチ)

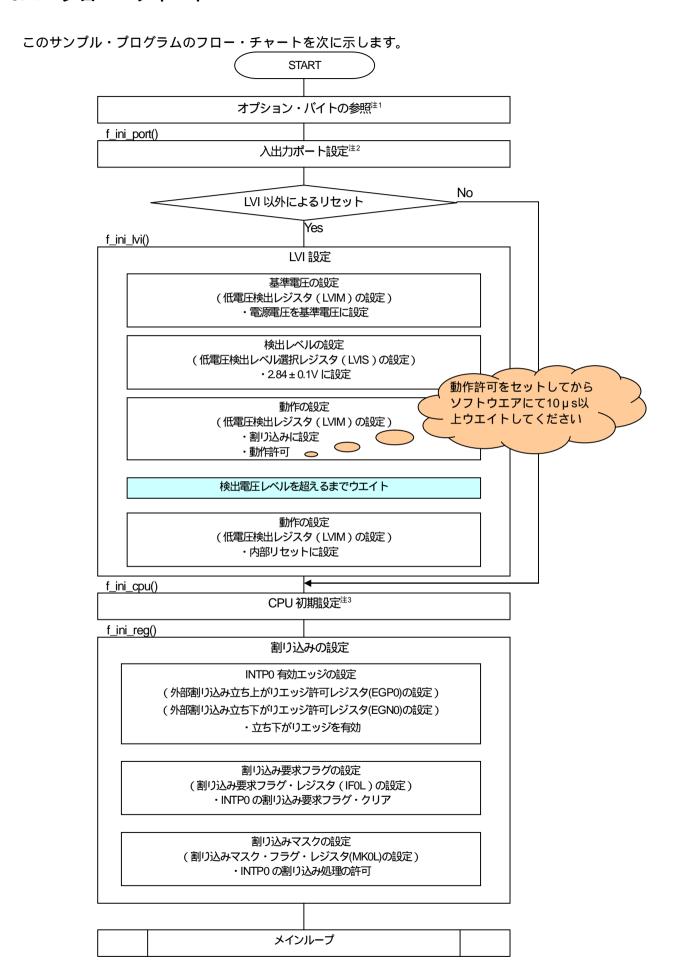
3.3 低電圧検出機能の設定と動作概要

このサンプル・プログラムでは、VDD < VLVIになった場合、低電圧検出(LVI)機能による内部リセット(LVIリセット)を発生します。このとき、レジスタ値は初期化されますが、RAMはPOC電圧を下回らない限り、リセット直前のデータを保持します。したがって、LVIリセット時は、リセット直前のスイッチの入力回数を保持し、リセット解除後に保持された値に応じた7セグメントLEDへの回数表示を行うことが可能となります。

LVI以外のリセット時は,プログラムにてスイッチの入力回数を初期化します。

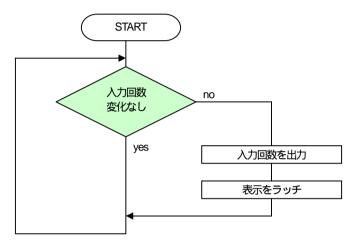


3.4 フロー・チャート

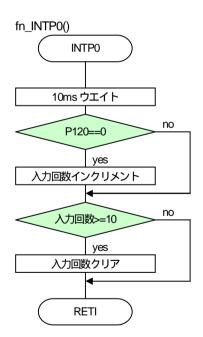


- 注1. オプション・バイトについては, サンプル・プログラム初期設定編アプリケーション・ノートの "4.6 オプション・バイトの設定概要"を参照して下さい。
 - 2. 入出力ポートの設定 (f_ini_port()) については, サンプル・プログラム初期設定編アプリケーション・ノートの "3.4 フロー・チャート" を参照して下さい。
 - 3. CPU初期設定(f_ini_cpu())については,サンプル・プログラム初期設定編アプリケーション・ ノートの"3.4 フロー・チャート"を参照して下さい。

(1)メイン処理



(2)割り込み処理



第4章 設定方法について

この章では,低電圧検出機能で電源電圧の監視を行い,低電圧検出によるリセットを発生させる場合の設定手順について説明します。

レジスタ設定方法の詳細については,各製品のユーザーズ・マニュアル (<u>78K0R/Kx3-L</u>)を参照してください。

アセンブラ命令については,78K0Rシリーズ 命令編 ユーザーズ・マニュアルを参照してください。

4.1 低電圧検出の設定

低電圧検出を使用する際に使用するレジスタは次の種類があります。

低電圧検出で使用するレジスタ

- ・リセット・コントロール・フラグ・レジスタ(RESF)
- ・ユーザー・オプション・バイト (000C1H/010C1H)
- ・低電圧検出レジスタ(LVIM)
- ・低電圧検出レベル選択レジスタ(LVIS)

4.2 割り込みの設定

以下にアプリケーションで許可する割り込みを設定するレジスタを示します。

割り込み設定で使用するレジスタ

- ・外部割り込み立ち上がりエッジ許可レジスタ(EGP0)
- ・外部割り込み立ち下がりエッジ許可レジスタ(EGNO)
- ・割り込み要求フラグ・レジスタ (IF1L)
- ・割り込みマスク・フラグ・レジスタ (MK1L)

4.3 低電圧検出の設定レジスタ

低電圧検出回路をリセットとして使用する場合、主に次のレジスタの設定、操作が必要になります。

(1)リセット・コントロール・フラグ・レジスタ(RESF)

リセット・コントロール・フラグ・レジスタは,どの要因から発生したリセット要求かを格納するレジスタです。RESFレジスタは,8ビット・メモリ操作命令で,読み出すことができます。RESET入力,POCによるリセット,及びRESFレジスタのデータを読み出すことにより,フラグはクリアされます。

略号: RESF

7	6	5	4	3	2	1	0
TRAP	0	0	WDRF	0	0	0	LVIRF

LVIRF	低電圧検出(LVI)回路による内部リセット要求
0	内部リセット要求は発生していない,またはRESFをクリアした
1	内部リセット要求は発生した

注:LVIによるリセットが発生した場合,LVIMレジスタ,LVISレジスタの内容は前回設定値が保持されます。

(2)ユーザー・オプション・バイト設定 (000C1H/010C1H)

リセット解除時(LVIを除くRESET端子, POC, WDT, 不正命令によるリセット), LVIがデフォルトでONまたはOFFの設定を行います。

略号: 000C1H/010C1H

7	6	5	4	3	2	1	0
1	1	1	1	1	FRQSEL2	FRQSEL1	LVIOFF

LVIOFF	電源立ち上げ時のLVIの設定			
リセット解除時(電源立ち上げ時),LVIがデフォルトでON				
U	(LVIデフォルト・スタート機能)			
4	リセット解除時(電源立ち上げ時) , LVIがデフォルトでOFF			
'	(LVIデフォルト・スタート機能停止)			

ユーザー・オプション・バイトは,統合開発環境(PM+)より設定を行います。

統合開発環境(PM+)についての, <u>PM+ プロジェクト・マネージャ・ユーザーズ・マニュアル</u>を参照してください。ユーザー・オプション・バイトについ詳細は, <u>78K0R/Kx3-L ユーザーズ・マニュアル</u>を参照してください。

注 オプション・バイトについては,サンプル・プログラム初期設定編アプリケーション・ノートの "4.6 オプション・バイトの設定概要"を参照して下さい。

(3)低電圧検出レジスタ (LVIM)

低電圧検出,動作モードを設定するレジスタです。 LVIMは,1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

略号: LVIM

7	6	5	4	3	2	1	0
LVION	0	0	0	0	LVISEL	LVIMD	LVIF

LVION	低電圧検出動作許可
0	動作禁止
1	動作許可

LVISEL	電圧検出の選択
0	電源電圧(VDD)のレベルを検出
1	外部入力端子からの入力電圧(EXLVI)のレベルを検出

LVIMD	低電圧検出の動作モード(割り込み/リセット)選択
	・LVISEL=0の場合,電圧降下時に電源電圧(VDD) < 検出電圧(VLVI)になったとき,
	または,電圧上昇時にVDD <vlviになったとき内部割り込み信号を発生< td=""></vlviになったとき内部割り込み信号を発生<>
0	・LVISEL=1の場合,電圧降下時に外部入力端子からの入力電圧(EXLVI)<検出電圧
	(VEXLVI)になったとき,または電圧上昇時にEXLVI <vexlviになったときに割り込み< td=""></vexlviになったときに割り込み<>
	信号発生
	・LVISEL=0の場合,電源電圧(VDD)<検出電圧(VLVI)時に内部リセット発生,
1	V _{DD} > V _{LVI} 時に内部リセット解除
'	・LVISEL=1の場合,外部入力端子からの入力電圧(EXLVI)<検出電圧(VEXLVI)時に
	内部リセット発生,EXLVI>VEXLVI時に内部リセット解除

LVIF	低電圧検出フラグ			
	・LVISEL=0の場合,電源電圧(VDD)>検出電圧(VLVI),またはLVI動作禁止時			
0	・LVISEL=1の場合,外部入力端子からの入力電圧(EXLVI)>検出電圧(VEXLVI),ま			
	たはLVI動作禁止時			
1	・LVISEL=0の場合,電源電圧(VDD)<検出電圧(VLVI)			
'	・LVISEL=1の場合,外部入力端子からの入力電圧(EXLVI) <検出電圧(VEXLVI)			

LVION, LVIMD, LVISELはLVIリセット以外のリセット時にクリア(0)されます。LVIリセットではクリア(0)されません。

LVIONをセット(1)すると,LVI回路内のコンパレータの動作を開始します。LVIONをセット(1)してからLVIFで電圧を確認するまでに,次の時間をソフトウエアでウエイトしてください。

動作安定時間10 μ s (MAX.) / 最小パルス幅200 μ s (MIN.) / 検出遅延時間200 μ s (MAX.) この期間のLVIFの値は電圧レベルによらず,セット / クリアされる可能性があり使用できません。また,この期間は割り込み要求フラグのLVIIFフラグがセット (1) される可能性もあります。

(4)低電圧検出レベル選択レジスタ(LVIS)

低電圧検出レベルを選択するレジスタです。

LVISは,1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

略号: LVIS

7	6	5	4	3	2	1	0
0	0	0	0	LVIS3	LVIS2	LVIS1	LVIS0

LVIS3	LVIS2	LVIS1	LVIS0	検出レベル
0	0	0	0	V _{LVI0} (4.22±0.1 V)
0	0	0	1	V _{LVI1} (4.07±0.1 V)
0	0	1	0	V _{LVI2} (3.92±0.1 V)
0	0	1	1	V _{LVI3} (3.76±0.1 V)
0	1	0	0	V _{LVI4} (3.61±0.1 V)
0	1	0	1	V _{LVI5} (3.45±0.1 V)
0	1	1	0	V _{LVI6} (3.30±0.1 V)
0	1	1	1	V _{LVI7} (3.15±0.1 V)
1	0	0	0	V _{LVI8} (2.99±0.1 V)
1	0	0	1	V _{LVI9} (2.84±0.1 V)
1	0	1	0	V _{LVI10} (2.68±0.1 V)
1	0	1	1	V _{LVI11} (2.53±0.1 V)
1	1	0	0	V _{LVI12} (2.38±0.1 V)
1	1	0	1	V _{LVI13} (2.22±0.1 V)
1	1	1	0	V _{LVI14} (2.07±0.1 V)
1	1	1	1	V _{LVI15} (1.91±0.1 V)

LVIによるリセットのときには , LVISレジスタの値はリセットされず , そのままの値を保持します。その他のリセットでは , "0EH"にリセットされます。

4.4 割り込みの設定レジスタ

(1)割り込み要求フラグ・レジスタ(IFOL)

割り込み要求フラグは,対応する割り込み要求の発生または命令の実行によりセット(1)され,割り込み要求受け付け時,リセット信号発生時または命令の実行によりクリア(0)されるフラグです。

割り込みが受け付けられた場合,まず割り込み要求フラグが自動的にクリアされてから割り込みルーチンに入ります。

IFOLは,1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

IFOLとIFOHをあわせて16ビット・レジスタIFOとして使用するときは,16ビット・メモリ操作命令で設定します。

リセット信号の発生により,00Hになります。

略号: IFOL

_	7	6	5	4	3	2	1	0
	PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	LVIIF	WDTIIF

	xxIFx	割り込み要求フラグ
Ī	0	割り込み要求信号が発生していない
Ī	1	割り込み要求信号が発生し,割り込み要求状態

(2)割り込みマスク・フラグ・レジスタ (MKOL)

割り込みマスク・フラグは、対応するマスカブル割り込み処理の許可/禁止を設定するフラグです。 MKOLは、1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

MK0LとMK0Hをあわせて16ビット・レジスタMK0として使用する場合,16ビット・メモリ操作命令で設定します。

リセット信号の発生により, FFHになります。

備考 このレジスタへの書き込み命令を行った場合,命令実行クロック数が2クロック長くなります。

略号: MK0L

_	7	6	5	4	3	2	1	0
	PMK5	PMK4	PMK3	PMK2	PMK1	PMK0	LVIMK	WDTIMK

xxMKx	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

(3)外部割り込み立ち上がり許可レジスタレジスタ0 (EGP0)

INTP0-INTP7の有効エッジを選択するレジスタです。

EGP0, EGN0レジスタは, それぞれ1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

リセット信号の発生により,00Hになります。

略号: EGP0

7	6	5	4	3	2	1	0
EGP7	EGP6	EGP 5	EGP4	EGP3	EGP2	EGP1	EGP0

略号: EGN0

7	6	5	4	3	2	1	0
EGN7	EGN6	EGN 5	EGN4	EGN3	EGN2	EGN1	EGN0

EGPx	EGNx	割り込み処理の制御
0	0	エッジ検出禁止
0	1	立ち下がりエッジ
1	0	立ち上がりエッジ
1	1	両エッジ

4.5 低電圧検出の設定概要

低電圧検出を、リセット・モードで動作させる場合の設定は、次の手順で実行します。

基準電圧を設定

低電圧検出レジスタ(LVIM) 電源電圧を基準電圧として使用

略号:LVIM

7	6	5	4	3	2	1	0
LVION	0	0	0	0	LVISEL	LVIMD	LVIF
0	х	х	Х	х	0	Х	х

 LVISEL
 電圧検出の選択

 0
 電源電圧(VDD)のレベルを検出

 1
 外部入力端子からの入力電圧(EXLVI)のレベルを検出

【使用例】

上記,赤文字部分と同設定にする場合 (本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

CLR1 LVISEL

C言語の場合(78K0R/KE3-Lマイクロコントローラ使用時)

LVISEL = 0;

低電圧検出レベルの設定

低電圧検出レベル選択レジスタ(LVIS) 検出レベルを2.85 ± 0.1Vに設定

略号:LVIS

7	6	5	4	3	2	1	0
0	0	0	0	LVIS3	LVIS2	LVIS1	LVIS0
х	х	х	х	1	0	0	1

......

LVIS3	LVIS2	LVIS1	LVIS0	検出レベル
0	0	0	0	V _{LVI0} (4.22±0.1 V)
0	0	0	1	V _{LVI1} (4.07±0.1 V)
0	0	1	0	V _{LVI2} (3.92±0.1 V)
0	0	1	1	V _{LVI3} (3.76±0.1 V)
0	1	0	0	V _{LVI4} (3.61±0.1 V)
0	1	0	1	V _{LVI5} (3.45±0.1 V)
0	1	1	0	V _{LVI6} (3.30±0.1 V)
0	1	1	1	V _{LVI7} (3.15±0.1 V)
1	0	0	0	V _{LVI8} (2.99±0.1 V)
1	0	0	1	V _{LVI9} (2.84±0.1 V)
1	0	1	0	V _{LVI10} (2.68±0.1 V)
1	0	1	1	V _{LVI11} (2.53±0.1 V)
1	1	0	0	V _{LVI12} (2.38±0.1 V)
1	1	0	1	V _{LVI13} (2.22±0.1 V)
1	1	1	0	V _{LVI14} (2.07±0.1 V)
1	1	1	1	V _{LVI15} (1.91±0.1 V)

【使用例】

上記, 赤文字部分と同設定にする場合(本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合(78K0R/KE3-Lマイクロコントローラ使用時)

MOV LVIS , #00001001B

C言語の場合(78K0R/KE3-Lマイクロコントローラ使用時)

LVIS = 0b00001001;

低電圧検出回路の動作設定

低電圧検出レジスタ(LVIM) 低電圧検出回路動作許可

略号:LVIM

7	6	5	4	3	2	1	0
LVION	0	0	0	0	LVISEL	LVIMD	LVIF
1	Х	Х	Х	Х	Х	Х	х

 LVION
 低電圧検出動作許可

 0
 動作禁止

 1
 動作許可

【使用例】

上記, 赤文字部分と同設定にする場合(本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

SET1 LVION

C言語の場合(78K0R/KE3-Lマイクロコントローラ使用時)

LVION = 1;

LVI 安定時間

LVIONをセットしてから10 µ s以上ウエイト

検出レベルまでウエイト

LVIFがセットされる(VDD VLVI)までウエイト

アセンブリ言語の場合(78KOR/KE3-Lマイクロコントローラ使用時)

HRES300:

NOP

BF LVIF, \$HRES300

C言語の場合(78K0R/KE3-Lマイクロコントローラ使用時)

```
while (!LVIF) {
    NOP();
}
```

内部リセットの設定

LVIによる内部リセットを許可

略号:LVIM

7	6	5	4	3	2	1	0
LVION	0	0	0	0	LVISEL	LVIMD	LVIF
х	x	x	х	x	x	1	x

Ι.		
•	LVIMD	低電圧検出の動作モード(割り込み/リセット)選択
	0	・LVISEL=0の場合,電圧降下時に電源電圧(VDD)<検出電圧(VLVI)になったとき,または,電圧上昇時にVDD <vlviになったとき内部割り込み信号を発生・lvisel=1の場合,電圧降下時に外部入力端子からの入力電圧(exlvi)<検出電圧(vexlvi)になったとき,または電圧上昇時にexlvi<vexlviになったときに割り込み信号発生< th=""></vlviになったとき内部割り込み信号を発生・lvisel=1の場合,電圧降下時に外部入力端子からの入力電圧(exlvi)<検出電圧(vexlvi)になったとき,または電圧上昇時にexlvi<vexlviになったときに割り込み信号発生<>
	1	・LVISEL=0の場合,電源電圧(VDD)<検出電圧(VLVI)時に内部リセット発生, VDD>VLVI時に内部リセット解除 ・LVISEL=1の場合,外部入力端子からの入力電圧(EXLVI)<検出電圧(VEXLVI)時に 内部リセット発生,EXLVI>VEXLVI時に内部リセット解除

【使用例】

上記,赤文字部分と同設定にする場合(本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合(78KOR/KE3-Lマイクロコントローラ使用時)

SET1 LVIMD

C言語の場合(78K0R/KE3-Lマイクロコントローラ使用時)

LVIMD = 1;

4.6 割り込みの設定概要

SW押下時割り込みの設定

外部割り込み立ち上がり、立ち下りエッジ許可レジスタ(EGPO、EGNO)

有効エッジの選択

割り込み要求フラグ・レジスタ (IFOL)

INTPO割り込みフラグ・クリア

割り込みマスク・フラグ・レジスタ (MK0L)

INTPO割り込みマスク・クリア

略号: EGP0

7	6	5	4	3	2	1	0
EGP7	EGP6	EGP5	EGP4	EGP3	EGP2	EGP1	EGP0
Х	х	х	х	х	х	х	0

略号: EGN0

7	6	5	4	3	2	1	0
EGN7	EGN6	EGN5	EGN4	EGN3	EGN2	EGN1	EGN0
Х	х	х	Х	Х	х	Х	1

*** EGPO EGNO INTPO端子の有効エッジの選択

0 0 エッジ検出禁止

0 1 立ち下がリエッジ検出

1 0 立ち上がリエッジ検出

1 1 1 両エッジ検出

略号: IFOL

7	6	5	4	3	2	1	0
PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	LVIIF	WDTIIF
Х	Х	Х	Х	Х	0	Х	Х

 PIF0
 割り込み要求信号が発生していない

 0
 割り込み要求信号が発生していない

 1
 割り込み要求信号が発生し,割り込み要求状態

略号: MK0L

7	6	5	4	3	2	1	0
PMK5	PMK4	PMK3	PMK2	PMK1	PMK0	LVIMK	WDTIMK
х	х	Х	Х	х	0	х	Х

【使用例】

上記,赤文字部分と同設定にする場合 (本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

MOV EGP0 , #00H MOV EGN0 , #01H CLR1 PIF0 CLR1 PMK0

C言語の場合(78K0R/KE3-Lマイクロコントローラ使用時)

EGP0 = 0; EGN0 = 1; PIF0 = 0; PMK0 = 0;

第5章 PM+を用いたHEXファイルの生成

この章では,PM+とダウンロードしたC言語用のファイルを用い,サンプル・プログラムからHEXファイルに生成する方法を説明します。

5.1 ダウンロードファイルの解説

ダウンロードした各種ファイルとの説明をします。

(1) C言語版

	ファイル名	内容
РМ 1 32	78K0RKx3-L_sample_program.prw	統合開発環境 PM+用ワーク・スペース・ファイル
	78K0RKx3-L_sample_program.prj	統合開発環境 PM+用設定データ
	Kx3-L_LVI.c	低電圧検出回路のC言語ソース・ファイル
	OP.asm	オプション・バイトのアセンブリ言語ソース・ファイ ル
	cstart.asm	スタートアップ・ルーチンのソース・ファイル
	def.inc	ライプラリ種別設定用ファイル(" cstart.asm " のインクルード・ファイル)
	macro.inc	各種定型パターンについてのマクロ定義ファイル ("csatart.asm"のインクルード・ファイル)

(2)アセンブラ版

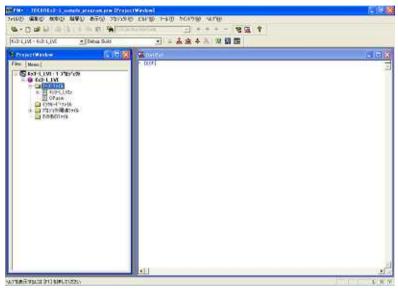
	ファイル名	内容
₽M 1-32	78K0RKx3-L_sample_program.prw	統合開発環境 PM+用ワーク・スペース・ファイル
	78K0RKx3-L_sample_program.prj	統合開発環境 PM+用設定データ
	Kx3-L_LVI.asm	低電圧検出回路のアセンブリ言語ソース・ファイル
	OP.asm	オプション・バイトのアセンブリ言語ソース・ファイ ル

5.2 サンプル・プログラムのHEXファイル生成 (ビルド)

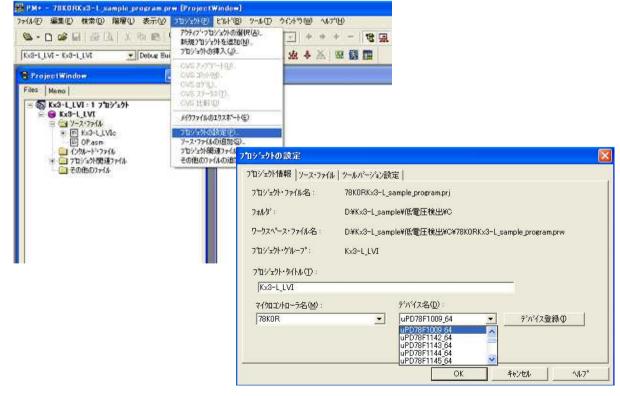
サンプル・プログラムからHEXファイルに生成するために,PM+を用いてサンプル・プログラムをビルドする必要があります。ここではで、でダウンロードしたC言語版のファイルを用いて,統合開発環境PM+にてビルドしてから,HEXファイルを生成するまでの動作の一例を説明します。

PM+操作方法の詳細については,<u>PM+ プロジェクト・マネージャ ユーザーズ・マニュアル</u>を参照してください。

(1) ダウンロードしたファイルを解凍し,「78K0RKx3-L_sample_program.prw」をダブルクリックしてください。ワークスペースが開き,その中にソース・ファイルが自動的に読み込まれます。



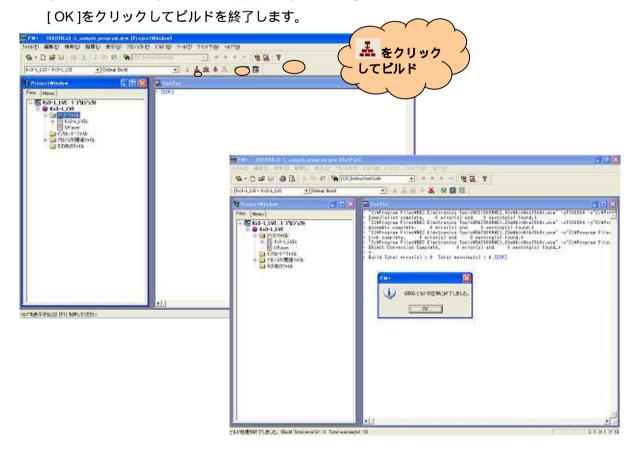
(2)[プロジェクト] [プロジェクトの設定] を選択してください。[プロジェクトの設定]画面が表示されたら,使用するデバイス名を選択(デフォルトでは,ROM/RAMサイズの最も大きいデバイスが選択)し,[OK]ボタンをクリックしてください



(3)[ツール] [オブジェクトコンバータオプションの設定] を選択してください。[オブジェクトコンバータオプションの設定]画面が表示されたら,[出力1] タグページが表示されているのを確認し,その中の出力ファイル名に任意のファイル名+拡張子(.HEX)を入力し,[OK]をクリックします。



(4) PM+画面の中央上付近の ♣ をクリックしてください。自動でビルドが実行され,ソース・ファイルの「Kx3-L_LVI.c」と「OP.asm」からHEXファイルが生成され,「I3500:ビルドが正常に終了しました」というメッセージ画面が表示されます。



5.3 開発環境のダウンロード,インストール

78K0R/Kx3-Lマイクロコントローラの開発ツールのフリーツールは,次のサイトより入手可能です。
→http://www.necel.com/micro/ja/freesoft/78k0r/index.html

「RA78KOR」「CC78KOR」「78KOR/Kx3-L用デバイス・ファイル」の3ファイルをダウンロードし, インストールすることで,サンプル・プログラムの動作確認が可能となります。 ダウンロード,インストールは,上記サイトの画面および説明に従って,行ってください。

- 備考 1. PM+は, RA78K0Rに同封されています。
 - 2. ダウンロード後,登録したEメール・アドレスに,RA78KOR,CC78KORのプロダクトIDが送付されます。このプロダクトIDは,各ツールのインストール時に必要となります。

第6章 関連資料

資料名		和文 / 英文
78K0R/Kx3-L ユーザーズ・マニュアル		<u>PDF</u>
78K0Rシリーズ 命令編 ユーザーズ・マニュアル		<u>PDF</u>
RA78KOR アセンブラ・パッケージ	言語編	<u>PDF</u>
ユーザーズ・マニュアル	操作編	<u>PDF</u>
CC78KOR Cコンパイラ	言語編	<u>PDF</u>
ユーザーズ・マニュアル	操作編	<u>PDF</u>
PM+ プロジェクト・マネージャ ユーザーズ・マニ	ュアル	<u>PDF</u>
SM+ システム・シミュレータ 操作編 ユーザーズ	・マニュアル	<u>PDF</u>

付録A プログラム・リスト

プログラム・リスト例として,78KOR/KE3-Lマイクロコントローラ用のソース・プログラムを次に示します。

Kx3-L_LVI.asm (アセンブリ言語版) NEC Electronics 78KOR/KE3-Lシリーズ 78KOR/KE3-Lシリーズ サンプル・プログラム (低電圧検出回路) 低電圧検出回路 ;【履歴】 2009.02.-- 新規作成 :【概要】 : 本サンプル・プログラムは低電圧検出回路の機能の使用例を示すものです。低電圧検出 ;回路を使用し, VDD < VLVI (2.84V ± 0.1V)を検出して内部リセット信号が発生するように ;設定を行います。初期設定完了後は,スイッチ入力回数に応じてLEDの点灯パターンを ;変化させます。ここで,低電圧検出以外によるリセット時はスイッチ入力回数が初期化 ;されますが,低電圧検出によるリセット時はRAMデータが保持されているため,リセッ ;ト前のスイッチ入力回数を復元し,それに応じたLED点灯パターンを表示します。 ; < 初期設定の主な内容 > ; (オプション・バイトでの設定) ・ウォッチドッグ・タイマの動作禁止 ・高速内蔵発振回路に8MHz/20MHzを選択 ・LVIデフォルト・スタート機能動作 ・オンチップ・デバッグを動作許可に設定 : (リセット解除後の初期化処理での設定) ・入出力ポートの設定 ・低電圧検出回路の機能を使用し,2.84V±0.1Vの電源電圧を確保 ・CPU / 周辺ハードウエア・クロックを高速内蔵発振クロック動作の8MHzに設定 ・X1/XT1発振回路の停止

・INTPO外部割り込みの設定

```
;
; < 入出力ポートの設定 >
  入力ポート: P120(INTP0:スイッチ)
  出力ポート: P20-P27(7segLED用), P31(7segLEDラッチ信号用)
     未使用のポートで出力に設定できるものは全て出力ポートに設定しておく
      ベクタ・テーブルの設定
TVECT1
                 CSEG AT
                              00000H
      DW
            RESET_START
                                          ;00000H
                                                      RESET入力, POC, LVI, WDT, TRAP
TVECT2
                 CSEG AT
                              00004H
      DW
            IINIT
                                          ;00004H
                                                      INTWDTI
      DW
            IINIT
                                                      INTLVI
                                          ;00006H
            I I NTPO
                                                      INTP0
      DW
                                          ;00008H
                                                      INTP1
      DW
            LINIT
                                          ;0000AH
      DW
            IINIT
                                          ;0000CH
                                                      INTP2
      DW
            IINIT
                                          ;0000EH
                                                      INTP3
            IINIT
                                                      INTP4
      DW
                                          ;00010H
      DW
            IINIT
                                                      INTP5
                                          ;00012H
TVECT3
                 CSEG AT
                             00016H
      DW
            IINIT
                                                      INTCMP0
                                          ;00016H
      DW
            IINIT
                                          ;00018H
                                                      INTCMP1
      DW
            IINIT
                                          ;0001AH
                                                      INTDMAO
      DW
            IINIT
                                          ;0001CH
                                                      INTDMA1
      \mathsf{DW}
            IINIT
                                          ;0001EH
                                                      INTSTO/INTCS100
      DW
            IINIT
                                          ;00020H
                                                      INTSRO/INTCSI01
      DW
            IINIT
                                          ;00022H
                                                      INTSRE0
      DW
            IINIT
                                          ;00024H
                                                      INTST1/INTCSI10/INTIIC10
      DW
            IINIT
                                          ;00026H
                                                      INTSR1
      DW
            IINIT
                                          ;00028H
                                                      INTSRE1
      DW
            IINIT
                                          ;0002AH
                                                      INTIICA
            IINIT
                                                      INTTMOO
      DW
                                          ;0002CH
            LINIT
                                                      INTTM01
      DW
                                          ;0002EH
      \mathsf{DW}
            IINIT
                                          ;00030H
                                                      INTTM02
                                                      INTTM03
      DW
            LINIT
                                          ;00032H
      DW
            IINIT
                                          ;00034H
                                                      INTAD
```

INTRTC

INTRTCI

;00036H

:00038H

DW

DW

IINIT

LINIT

```
DW
         IINIT
                                 :0003AH
                                           INTKR
TVECT4
              CSEG AT
                       00040H
    DW
         IINIT
                                 ;00040H
                                           INTMD
         LINIT
                                           INTTM04
    DW
                                 ;00042H
    DW
         IINIT
                                 ;00044H
                                           INTTM05
    DW
         IINIT
                                 ;00046H
                                           INTTM06
                                           INTTM07
    DW
         IINIT
                                 ;00048H
    DW
         IINIT
                                 ;0004AH
                                           INTP6
                                           INTP7
         IINIT
                                 ;0004CH
    DW
    スタック領域の確保
DSTK DSEG BASEP
STACKEND:
                                 ;スタック領域を32バイト確保
    DS
         20H
STACKTOP:
                                 ;スタック領域の先頭アドレス
    ROMの定義
XTBL1 CSEG MIRRORP
                                 ;ミラー領域使用
    LED表示用設定データ・テーブル
    LED表示する数値に対応した設定データのテーブルです。
      ロウ・アクティブ
      消灯なら出力データを1,点灯なら出力データを0とします。
TLEDNUM:
              h ----- h (P27)
                                      aaaaa
              |g ----- g (P26)
              ||f ----- f (P25)
              |||e ----- e (P24)
                                      ggggg
              ||||d ----- d (P23)
```

```
|||||c ----- c (P22)
                              e c
     |||||b ------ b (P21) ddddd hh
     ||||||a----- a (P20)
                                       hh
     11000000B ; "0"
DB
     11111001B ;"1"
DB
DB
     10100100B
              ; "2"
DB
     10110000B
              ; "3"
     10011001B
               ; "4"
DB
     10010010B
DB
               ; "5"
DB
     10000010B
               ;"6"
               ; "7"
DB
     11111000B
DB
     10000000B
               ;"8"
DB
     10010000B
               ; "9"
     10001000B
               ; "A"
DB
DB
     10000011B
               ;"B"
DB
     11000110B
               ; "C"
DB
     10100001B
              ; "D"
DB
     10000110B
               ;"E"
DB
     10001110B ; "F"
```

RETI

. * * *	**********	**********
;		
	リセット解除後の初期化処理	
,		**********
,		
RESE	T_START:	
;		
;	割り込み禁止	
,	DI	
	וט	
;		
;	レジスタ・バンク設定	
;		
	SEL RB0	
,	フカッカーポノン・カの中	
;	スタック・ポインタの設定	
;		
	MOVW SP, #LOWW STACKTOP	;スタック・ポインタを設定
;		
:	入出力ポートの設定	
, 		
,	CALL !!SINIPORT	;出力に設定できるものは全て出力ポートに設定
	CALL !!SINIPORI	,山川に設定できるものは主で山川が一下に設定
;		
;	低電圧検出	
;		
	CALL !!SINILVI	;2.7/以上の電源電圧を確保
,		
	クロック周波数の設定	
;		
	CALL !!SINICLK	;高速内蔵発振クロックを8MHzで動作
;		
	外部割り込みの設定	
,		
;)立ち下がりエッジ検出が行えるように
;	設定します。	
;		

CI R1	I EGPO.O	; INTPO端子の有効エッジを立ち下がりエッジに設
	I EGNO.0	, Oxid 3 05 13 00 = 5 7 10 12 12 12 12 12 12 12 12 12 12 12 12 12
0211	201010	
CLR1	I PIFO	; INTPO割り込み要求クリア
CLR1	I PMKO	;INTPO割り込み処理許可
		,
割り	込み許可	
(割)	り込みを使用する場合はこのタイミ	ミングで許可します。)
ΕI		;割り込み許可
BR	MAIN_LOOP	;メイン・ループへ
*****	**********	**********
λ 44	力ポートの設定	
ΛШ		
	*********	*********
********* INIPORT:	************************************	*********
*************************************		************************************
NIPORT: ポー	・ト0の設定	
*************************************	・ト0の設定 P0, #0000000B	 ;P00-P01の出力ラッチLow
*************************************	・ト0の設定 P0, #0000000B PM0, #11111100B	;P00-P01の出力ラッチLow ;P00-P01を出力ポートに設定 ;P00-P01:未使用
*************************************	・ト0の設定 PO, #0000000B PMO, #11111100B	;P00-P01の出力ラッチLow ;P00-P01を出力ポートに設定 ;P00-P01:未使用
NIPORT: ポー MOV MOV	・ト0の設定 PO, #0000000B PMO, #11111100B	;P00-P01の出力ラッチLow ;P00-P01を出力ポートに設定 ;P00-P01:未使用
*************************************	・ト0の設定 P0, #0000000B PM0, #11111100B ・ト1の設定 P1, #00000000B	;P00-P01の出力ラッチLow ;P00-P01を出力ポートに設定 ;P00-P01:未使用 ;P10-P17の出力ラッチLow,
*************************************	・ト0の設定 P0, #0000000B PM0, #11111100B	;P00-P01の出力ラッチLow ;P00-P01を出力ポートに設定 ;P00-P01:未使用 ;P10-P17の出力ラッチLow, ;P10-P17を出力ポートに設定
*************************************	・ト0の設定 P0, #0000000B PM0, #11111100B ・ト1の設定 P1, #00000000B	;P00-P01の出力ラッチLow ;P00-P01を出力ポートに設定 ;P00-P01:未使用 ;P10-P17の出力ラッチLow,
*************************************	PO, #0000000B PMO, #111111100B ・ト1の設定 P1, #0000000B PM1, #0000000B	;P00-P01の出力ラッチLow ;P00-P01を出力ポートに設定 ;P00-P01:未使用 ;P10-P17の出力ラッチLow, ;P10-P17を出力ポートに設定
NIPORT: ポー MOV MOV MOV MOV MOV	PO, #0000000B PMO, #111111100B PHO, #10000000B PH1, #0000000B PM1, #0000000B	;P00-P01の出力ラッチLow ;P00-P01を出力ポートに設定 ;P00-P01:未使用 ;P10-P17の出力ラッチLow, ;P10-P17を出力ポートに設定 ;P10-P17:未使用
*************************************	PO, #00000000B PMO, #111111100B ・ト1の設定 P1, #0000000B PM1, #0000000B	;P00-P01の出力ラッチLow ;P00-P01を出力ポートに設定 ;P00-P01:未使用 ;P10-P17の出力ラッチLow , ;P10-P17を出力ポートに設定 ;P10-P17:未使用
*************************************	PO, #0000000B PMO, #111111100B PHO, #10000000B PH1, #0000000B PM1, #0000000B	;P00-P01の出力ラッチLow ;P00-P01を出力ポートに設定 ;P00-P01:未使用 ;P10-P17の出力ラッチLow, ;P10-P17を出力ポートに設定 ;P10-P17:未使用

MOV	Р3,	#0000000B	;P30-P33の出力ラッチLow
MOV	PM3,	#11110000B	;P30-P33を出力ポートに設定
			;P30-P31:7segLEDラッチ信号用
			;P32-P33:未使用
	 ト4の設		
MOV	P4,	#0000000B	;P40-P43の出力ラッチLow
MOV	PM4,	#11110000B	;P40-P43を出力ポートに設定
			;P40-P43:未使用
	 ト5の設		
		#0000000B	;P50-P53の出力ラッチLow
VON	PM5,	#11110000B	;P50-P53を出力ポートに設定
			;P50-P53:未使用
	 ト6の設		
			:P60-P61の出力ラッチLow
		#0000000B #11111100B	,
WOV	PIVIO,	#111111006	;P60-P61を出力ポートに設定 ;P60-P61:未使用
ポー	ト7の設		
MOV		#0000000B	;P70-P77の出力ラッチLow
MOV	PM7,	#0000000B	;P70-P77を出力ポートに設定
			;P70-P77:未使用
 ポー	ト8の設		
		#0000000B	;P80-P83の出力ラッチLow
MOV		#1111000B	;P80-P83を出力ポートに設定
	PM8		,, oo , oo e m/, or I leax
	PM8,		;P80-P83:未使用

MOV			
	P12,	#0000000B	;P120の出力ラッチLow
MOV	PU12,	#0000001B	;P120に内蔵プルアップ抵抗を使用
MOV	PM12,	#1111111B	;P120を入力ポートに設定
			;P120:スイッチ入力用に使用する
			;P121-P124:未使用
			; P121-P124は入力ポート
ポー	ト14の討	设定	
		#0000000B	;P140-P141の出力ラッチLow
		#11111100B	;P140-P141を出力ポートに設定
	,		;P140-P141:未使用
ポー	ト15の討	设定	
		#00000000B	;P150-P153の出力ラッチLow
MOV	PM15,	#11110000B	;P150-P153を出力ポートに設定
			;P150-P153:未使用
RET			

低電 <i>/</i> 低電 <i>/</i>			 以上の電源電圧を確保します。
低電 <i>/</i> 低電 <i>/</i>	 圧検出回		 以上の電源電圧を確保します。 ************************************
低電/ 低電 ******	 圧検出回	*******	
低電/ 低電/ ******* LVI: SET1	 圧検出に ******* LVIMK	******	*************
低電/ 低電/ ******* LVI: SET1 ;	 圧検出回 ******* LVIMK 	*******	*************
低電/ 低電/ ************************************	 圧検出回 ******* LVIMK 	************************************	************************************
低電/ 低電/ ******** LVI: SET1 ; ;リセ ;	ET検出回 ******** LVIMK Zット要 	************************************	************************************
低電/ 低電/ ******** LVI: SET1 ; ;リセ ;	ET検出回 ******** LVIMK Zット要 	************************************	************************************
低電/ 低電/ ******** LVI: SET1 ; ;リセ ;	ET検出回 ******** LVIMK Zット要 	************************************	; INTLVI割り込み禁止 ; Uセット・コントロール・フラグ・レジス ; 低電圧検出回路による内部リセット? Yes, ; LVIRF
低電/ 低電/ ******** LVI: SET1 ; ;リセ ;	ET検出回 ******** LVIMK Zット要 	************************************	; INTLVI割り込み禁止; リセット・コントロール・フラグ・レジス ; 低電圧検出回路による内部リセット? Yes, ; LVIRF ; [低電圧検出回路による内部リセット要求
低電/ 低電/ ******** LVI: SET1 ; ;リセ ;	ET検出回 ******** LVIMK Zット要 	************************************	; INTLVI割り込み禁止 ; Uセット・コントロール・フラグ・レジス ; 低電圧検出回路による内部リセット? Yes,

```
:低電圧検出回路の設定
     ;-----
     CLR1 LVISEL
                                      :検出電圧をVDDに設定
     MOV LVIS, #00001001B
                                      :低電圧検出レベル選択レジスタ
                ;||||++++----- LVIS3-LVIS0
                               [検出レベル]
                ;||||
                                      0000:VLVI0 (4.22 \pm 0.1V)
                ; | | | |
                                      0001:VLVI1 (4.07 \pm 0.1V)
                ; | | | |
                ; | | | |
                                     0010:VLVI2 (3.92 \pm 0.1V)
                ;1111
                                     0011:VLVI3 (3.76 \pm 0.1V)
                ; | | | |
                                     0100:VLVI4 (3.61 \pm 0.1V)
                ;1111
                                     0101:VLVI5 (3.45 \pm 0.1V)
                ; | | | |
                                     0110:VLVI6 (3.30 \pm 0.1V)
                ; | | | |
                                     0111:VLVI7 (3.15 \pm 0.1V)
                ;||||
                                     1000:VLVI8 (2.99 \pm 0.1V)
                ; | | | |
                                     1001:VLVI9 (2.84 \pm 0.1V)
                ;||||
                                     1010:VLVI10(2.68 \pm 0.1V)
                                     1011:VLVI11(2.53\pm0.1V)
                ; | | | |
                                     1100:VLVI12(2.38 \pm 0.1V)
                ; | | | |
                ; | | | |
                                     1101:VLVI13(2.22\pm0.1V)
                ;||||
                                     1110:VLVI14(2.07 \pm 0.1V)
                ; | | | |
                                     1111:VLVI15(1.91 \pm 0.1V)
                ;++++----- 必ず0に設定
     CLR1 LVIMD
                                      ;低電圧検出時の動作モードを割り込み信号発生に設定
     SET1 LVION
                                      ;低電圧検出動作許可
     ;低電圧検出回路の動作安定待ち(約10us)
     MOV
          В.
                #10
                                      :カウント回数設定
HRES100:
     NOP
                                                      (1clk)
     DEC
                                                      (1clk)
     BNZ
          $HRES100
                                      ;ウエイト完了? No,
                                                           (2clk/4clk)
     ;VLVI VDDになるまでのウエイト
HRES300:
     NOP
     BT
          LVIF, $HRES300
                                      :VDD < VLVI? Yes.
     SET1 LVIMD
                                      ;低電圧検出の動作モードをに内部リセットが
                                      ;発生するように設定
     ;-----
     ;スイッチ入力回数の初期化
```

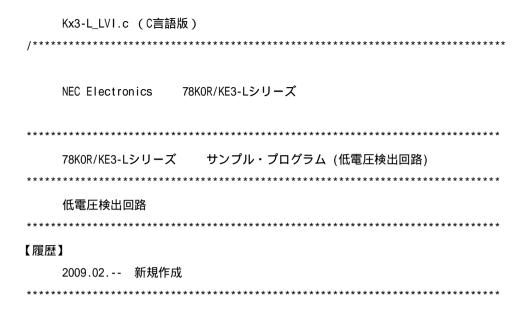
```
;-----
                             ;スイッチ入力回数の初期化
    CLRB RSWCNT
HRES900:
    RET
    クロック周波数の設定
    高速内蔵発振クロックで動作が行えるように設定します。
SINICLK:
    MOV CMC, #0000000B
                            ;クロック動作モード
            ;|||||+---- AMPH
                        [高速システム・クロック発振周波数の制御]
            ; | | | | | | |
                             0: 2MHz fMX < 10MHz
            ;||||||
                            1:10MHz < fMX 20MHz
            ;||||||
            ;||||++---- AMPHS1-AMPHS0
            ;|||||
                        [XT1発振回路の発振モード選択]
            ;|||||
                             00:低消費発振(デフォルト)
                             01:通常発振
            ; | | | | |
            ;|||||
                             10:超低消費発振
                            11:超低消費発振
            ; | | | | |
            ;||||+----- 必ず0に設定
            ;|||+---- OSCSELS
                         [サブシステム・クロック端子の動作モード]
            ; [ ] [
                            0:入力ポート・モード
            ;|||
                             1:XT1発振モード
            ;|||
            ;||+----- 必ず0に設定
            ;++---- EXCLK/OSCSEL
                         [高速システム・クロック端子の動作モード]
                             00:入力ポート・モード
                             01:X1発振モード
                             10:入力ポート・モード
                             11:外部クロック入力モード
                            ;クロック動作ステータス制御
       CSC, #11000000B
    MOV
            ;|||||+----- HIOSTOP
                        [高速内蔵発振クロックの動作制御]
            ; | | | | | | |
                             0:高速内蔵発振回路動作
            ;||||||
                            1:高速内蔵発振回路停止
            ;|||||
            ;||++++ 必ず0に設定
```

```
; | +---- XTSTOP
                       [サブシステム・クロックの動作制御]
         ; |
                            0:XT1発振回路動作
         ; |
                            1:XT1発振回路停止
         ; |
         ;+---- MSTOP
                       [高速システム・クロックの動作制御]
                            0:X1発振回路動作
                             1:X1発振回路停止
MOV
    OSMC, #10000000B
                            :動作スピード・モード
         ;|||||++----- FSEL/FLPC
                       [fCLKの周波数選択]
         ;|||||
                            00:10MHz以下の周波数で動作(デフォルト)
         ; | | | | | |
         ;|||||
                            01:10MHzを越える周波数で動作
         ;|||||
                            10:1MHzの周波数で動作
                            11:設定禁止
         ;|||||
         ; | ++++ ---- 必ず0に設定
         ;+----- RTCLPC
                       [サブシステム・クロックHALTモード時の設定]
                            0: 周辺機能へのサブシステム・クロック供給許可
                            1:リアルタイム・カウンタ以外の周辺機能への
                                      サブシステム・クロック供給停止
MOV
    CKC, #00001000B
                            ;クロック選択
         ; |+|+|+++----- CSS/MCMO/MDIV2-MDIV0
                       [CPU/周辺ハードウエア・クロック(fCLK)の選択]
         ; | | |
         ; | | |
                            00000: f I H
                            00001:fIH/2(デフォルト)
         ; | | |
                            00010: f IH/2^2
         :111
                            00011:fIH/2^3
         ; | | |
                            00100: f IH/2^4
         :111
         ; | | |
                            00101: f IH/2^5
                            01000: fMX
         ; | | |
                            01001: fMX/2
         ; | | |
         ;| | |
                            01010: fMX/2^2
                            01011: fMX/2^3
         ; | | |
                            01100:fMX/2^4
         ;|||
                            01101: fMX/2^5
         ; | | |
                            1xxxx:fSUB/2
         ; | | |
         ;| | +----- 必ず1に設定
         ;| +----- MCS <Read Only>
         ; |
                       [メイン・システム・クロック(fMAIN)のステータス]
                            0:高速内蔵発振クロック(fIH)
         ;|
```

```
1:高速システム・クロック(fMX)
             ; |
             ;+----- CLS <Read Only>
                          [CPU/周辺ハードウエア・クロック(fCLK)のステータス]
                              0:メイン・システム・クロック(fMAIN)
                              1: サブシステム・クロック(fSUB)
    MOV DSCCTL,
                 #0000000B
                              ;20MHz高速内蔵発振制御
                 ; | | | | | | +---- DSCON
                 ;|||||| [20MHz高速内蔵発振クロック(f1H20)の動作許可/禁止]
                 ; | | | | | | |
                              0:動作禁止
                             1:動作許可
                 ; | | | | | | |
                 ;|||||+---- 必ず0に設定
                 ;||||+---- SELDSC
                 ;|||| [CPU / 周辺ハードウエア・クロック(fCLK)への20MHz高速内蔵発振選択]
                              0:20MHz高速内蔵発振を選択しない
                 ; | | | | |
                 ; | | | | |
                              1:20MHz高速内蔵発振を選択
                 ;||||+----- DSCS <Read Only>
                 ;||| [20MHz高速内蔵発振供給状態フラグ]
                 ; | | | |
                              0:供給していない
                             1:供給している
                 ; | | | |
                 ;++++----- 必ず0に設定
    RET
    メイン・ループ
MAIN_LOOP:
    ;スイッチ入力回数に応じた点灯データをLED出力
    MOV A, RSWCNT
    MOV B, A
    MOV A, TLEDNUM[B]
    CMP A,
            P2
                              ;変化あり?
    ΒZ
        $LMAIN900
                              ; No,
    MOV P2, A
                              ;ラッチ
    SET1 P3.1
    NOP
    CLR1 P3.1
```

LMAIN900: MAIN LOOP BR INTPO割り込み処理 IINTPO: ;割り込み処理ではレジスタ・バンク1を使用する SEL RB1 · ;スイッチ入力あり ;-----;約10msのウエイト(チャタリング対策用) MOVW AX, #10000/1 ;1us*10000=10ms HINTP100: NOP (1clk=125ns) NOP (1clk) NOP (1clk) SUBW AX, #1 (1clk) BNZ \$HINTP100 ;ウエイト完了? No, (2clk/4clk) HINTP300: BT P12.0, \$HINTP900 ;スイッチはオン? No, INC RSWCNT ;スイッチ入力回数を加算 CMP RSWCNT, #10 ;入力回数は10? SKC ; No, CLRB RSWCNT ; Yes, 初期化 HINTP900: CLR1 PIF0 ; INTPO割り込み要求クリア RETI

end



【概要】

本サンプル・プログラムは低電圧検出回路の機能の使用例を示すものです。低電圧検出回路を使用し、VDD < VLVI(2.84V±0.1V)を検出して内部リセット信号が発生するように設定を行います。初期設定完了後は,スイッチ入力回数に応じてLEDの点灯パターンを変化させます。ここで,低電圧検出以外によるリセット時はスイッチ入力回数が初期化されますが,低電圧検出によるリセット時はRAMデータが保持されているため,リセット前のスイッチ入力回数を復元し,それに応じたLED点灯パターンを表示します。

<初期設定の主な内容>

(オプション・バイトでの設定)

- ・ウォッチドッグ・タイマの動作禁止
- ・高速内蔵発振回路に8MHz/20MHzを選択
- ・LVIデフォルト・スタート機能動作
- ・オンチップ・デバッグを動作許可に設定

(リセット解除後の初期化処理での設定)

- ・入出力ポートの設定
- ・低電圧検出回路の機能を使用し,2.84V±0.1Vの電源電圧を確保
- ・CPU / 周辺ハードウエア・クロックを高速内蔵発振クロック動作の8MHzに設定
- ・X1/XT1発振回路の停止
- ・INTPO外部割り込みの設定

< 入出力ポートの設定 >

入力ポート: P120(INTP0:スイッチ)

出力ポート: P20-P27(7segLED用), P31(7segLEDラッチ信号用)

未使用のポートで出力に設定できるものは全て出力ポートに設定しておく

```
/*________
   前処理指令 (#pragma指令)
       SFR
                          /* 特殊機能レジスタ(SFR)名を記述可能にする */
#pragma
                          /* NOP()を記述可能にする */
       NOP
#pragma
       STOP
                          /* STOP()を記述可能にする */
#pragma
                          /* HALT()を記述可能にする */
#pragma
       HALT
#pragma
       DΙ
                          /* DI()を記述可能にする */
                          /* EI()を記述可能にする */
#pragma
   割り込みハンドラ定義
#pragma interrupt INTPO fn_INTPO
   関数プロトタイプ宣言
void hdwinit( void );
                          /* リセット解除後の初期化処理 */
static void f_ini_port(void);
                          /* ポート初期設定 */
static void f_ini_lvi(void);
                          /* 電源電圧検出 */
static void f_ini_cpu(void);
                          /* CPU初期設定 */
                          /* 周辺レジスタ初期設定 */
static void f_ini_reg(void);
static void f_ini_itr(void);
                          /* 割り込み初期設定 */
                          /* メイン・ループ */
    void main(void);
   ROMの定義
   LED表示用設定データ・テーブル
   LED表示する数値に対応した設定データのテーブルです。
     ロウ・アクティブ
     消灯なら出力データを1,点灯なら出力データを0とします。
-----*/
static const unsigned char aLedNumberTable[16]=
{
```

```
/*
            h ----- h (P27)
                                       aaaaa
             |g ----- g (P26)
             ||f ----- f (P25)
             |||e ----- e (P24)
                                       ggggg
             ||||d ----- d (P23)
                                           С
            |||||c ----- c (P22)
                                           С
            |||||b ----- b (P21)
                                       ddddd
                                             hh
            ||||||a----- a (P20)
                                              hh
                                                            */
            /* "0" */
           0b11000000
                                      /* "1" */
           ,0b11111001
           ,0b10100100
                                      /* "2" */
           ,0b10110000
                                      /* "3" */
           ,0b10011001
                                      /* "4" */
                                      /* "5" */
           ,0b10010010
           ,0b10000010
                                      /* "6" */
           ,0b11111000
                                      /* "7" */
           ,0b10000000
                                      /* "8" */
           ,0b10010000
                                      /* "9" */
           ,0b10001000
                                      /* "A" */
                                      /* "B" */
           ,0b10000011
                                      /* "C" */
           ,0b11000110
           ,0b10100001
                                      /* "D" */
           ,0b10000110
                                      /* "E" */
                                      /* "F" */
           ,0b10001110
};
     グローバル変数の定義
static unsigned char
                     cSwitchCount;
                                      /* スイッチ入力回数のカウンタ */
     リセット解除後の初期化処理
void hdwinit( void )
     DI();
                                      /* ポート初期設定 */
     f_ini_port();
```

```
f_ini_lvi();
                   /* 2.7 以上の電源電圧を確保 */
                   /* CPU初期設定 */
  f_ini_cpu();
                   /* 周辺レジスタ初期設定 */
  f_ini_reg();
                   /* 割り込み初期設定 */
  f_ini_itr();
}
      ******************
  ポート初期設定
static void f_ini_port(void)
/*-----
  ポート0の設定
-----*/
                  /* P00-P01の出力ラッチLow */
  PO = 0b00000000:
  PMO = Ob111111100;
                  /* P00-P01を出力ポートに設定 */
                   /* P00-01:未使用 */
/*-----
  ポート1の設定
-----*/
  P1 = 0b000000000:
                  /* P10-P17の出力ラッチLow */
  PM1 = 0b00000000;
                  /* P10-P17を出力ポートに設定 */
                   /* P10-P17:未使用 */
ポート2の設定
*/
                  /* P20-P27の出力ラッチLow */
  P2 = 0b000000000;
  PM2 = 0b000000000;
                   /* P20-P27を出力ポートに設定 */
                   /* P20-P27:7segLED用 */
  ポート3の設定
  P3 = 0b000000000:
                  /* P30-P33の出力ラッチLow */
                  /* P30-P33を出力ポートに設定 */
  PM3 = 0b11110000;
                   /* P30-P31:7segLEDラッチ信号用 */
                   /* P32-P33:未使用 */
*-----
```

```
ポート4の設定
-----*/
  P4 = 0b000000000;
                   /* P40-P43の出力ラッチLow */
  PM4 = 0b11110000;
                  /* P40-P43を出力ポートに設定 */
                   /* P40-P43:未使用 */
/*-----
  ポート5の設定
-----*/
  P5 = 0b00000000;
                  /* P50-P53の出力ラッチLow */
  PM5 = 0b11110000;
                  /* P50-P53を出力ポートに設定 */
                   /* P50-P53:未使用 */
/*-----
  ポート6の設定
-----*/
                  /* P60-P61の出力ラッチLow */
  P6 = 0b00000000:
  PM6 = 0b11111100;
                  /* P60-P61を出力ポートに設定 */
                   /* P60-P61:未使用 */
/*-----
  ポート7の設定
*/
  P7 = 0b000000000:
                   /* P70-P77の出力ラッチLow */
  PM7 = 0b00000000;
                   /* P70-P77を出力ポートに設定 */
                   /* P70-P77:未使用 */
ポート8の設定
*/
                  /* P80-P83の出力ラッチLow */
  P8 = 0b00000000;
  PM8 = 0b11110000;
                   /* P80-P83を出力ポートに設定 */
                   /* P80-P83:未使用 */
  ポート12の設定
  P12 = 0b000000000:
                   /* P120の出力ラッチLow */
  PU12 = 0b00000001;
                  /* P120に内蔵プルアップ抵抗を使用 */
                   /* P120を入力ポートに設定 */
  PM12 = 0b111111111:
                   /* P120:スイッチ入力用に使用する */
                   /* P121-P124:未使用 */
                   /* P121-P124は入力ポート */
```

```
ポート14の設定
    P14 = 0b00000000;
                            /* P140-P141の出力ラッチLow */
    PM14 = 0b111111100:
                           /* P140-P141を出力ポートに設定 */
                            /* P140-P141:未使用 */
/*-----
    ポート15の設定
-----*/
    P15 = 0b00000000;
                           /* P150-P153の出力ラッチLow */
    PM15 = 0b11110000;
                           /* P150-P153を出力ポートに設定 */
                            /* P150-P153:未使用 */
}
    雷源雷圧検出
static void f_ini_lvi(void)
                         /* LVI起動待ち時間カウンタ */
    unsigned char ucCounter;
                            /* RESFレジスタのコピー */
    unsigned char status;
    /* 低電圧検出回路の設定 */
    LVIMK = 1;
                            /* INTLVI割り込み禁止 */
    status = RESF;
                            /* リセット・コントロール・フラグ・レジスタ */
    if(!(status & 0b00000001)){
    /* 低電圧検出回路による内部リセット要求のが発生なし */
        LVISEL
                = 0;
                           /* 検出電圧をVDDに設定 */
        LVIMD = 0;
                            /* 低電圧検出時の動作モードを割り込み信号発生に設定 */
        LVIS = 0b00001001;
                            /* 低電圧検出レベル(VLVI)を2.84±0.1Vに設定 */
               ||||++++---- LVIS3-LVIS0
               \Pi\Pi\Pi
                       [検出レベル]
                             0000:VLVI0 (4.22 \pm 0.1V)
               0001:VLVI1 (4.07 \pm 0.1V)
                             0010:VLVI2 (3.92 \pm 0.1V)
               ||||
```

||||

 $0011:VLVI3 (3.76 \pm 0.1V)$

```
0100:VLVI4 (3.61 \pm 0.1V)
                    IIII
                                      0101:VLVI5 (3.45 \pm 0.1V)
                    IIII
                                      0110:VLVI6 (3.30 \pm 0.1V)
                    IIII
                                      0111:VLVI7 (3.15 \pm 0.1V)
                    ||||
                                      1000:VLVI8 (2.99 \pm 0.1V)
                    IIII
                                      1001:VLVI9 (2.84 \pm 0.1V)
                    \Pi\Pi
                    \Pi\Pi
                                      1010:VLVI10(2.68 \pm 0.1V)
                                      1011:VLVI11(2.53 \pm 0.1V)
                    \Pi\Pi
                    IIII
                                      1100:VLVI12(2.38 \pm 0.1V)
                                      1101:VLVI13(2.22\pm0.1V)
                    \Pi\Pi\Pi
                    \Pi\Pi
                                      1110:VLVI14(2.07 \pm 0.1V)
                                      1111:VLVI15(1.91 \pm 0.1V)
                    \Pi\Pi
                    ++++---- 必ず0に設定
           */
          LVION = 1;
                                     /* 低電圧検出動作許可 */
           /* 低電圧検出回路の動作安定待ち(10us以上) */
           for( ucCounter = 0; ucCounter < 3; ucCounter++ ){</pre>
                NOP();
                NOP();
          }
           /* VLVI VDDになるまでのウエイト */
          while(LVIF){
                NOP();
           }
          LVIMD = 1;
                                     /* 低電圧検出の動作モードをに内部リセット発生に設定 */
           スイッチ入力回数の初期化
           低電圧検出回路による内部リセット要求のが発生なしの場合は"0"となります。
                                    /* スイッチ入力回数の初期化 */
          cSwitchCount = 0;
     }
}
     CPU初期設定
```

```
static void f_ini_cpu(void)
                           /* クロック動作モード */
    CMC = 0b000000000:
         |||||||+---- AMPH
         \Pi\Pi\Pi\Pi\Pi
                         [高速システム・クロック発振周波数の制御]
         \Pi\Pi\Pi\Pi\Pi
                             0: 2MHz fMX < 10MHz
                             1:10MHz < fMX 20MHz
         ||||++----- AMPHS1-AMPHS0
                         [XT1発振回路の発振モード選択]
         \Pi\Pi\Pi
                             00:低消費発振(デフォルト)
                             01:通常発振
         \Pi\Pi\Pi
                             10:超低消費発振
         \Pi\Pi\Pi\Pi
                             11:超低消費発振
         \Pi\Pi\Pi
         ||||+----- 必ず0に設定
         |||+---- OSCSELS
                         [サブシステム・クロック端子の動作モード]
         \Pi\Pi
                             0:入力ポート・モード
         \Pi\Pi
                             1:XT1発振モード
         \Pi\Pi
         ||+----- 必ず0に設定
         ++---- EXCLK/OSCSEL
                         [高速システム・クロック端子の動作モード]
                             00:入力ポート・モード
                             01:X1発振モード
                             10:入力ポート・モード
                             11:外部クロック入力モード
    * /
    CSC = 0b11000000;
                             /* クロック動作ステータス制御 */
            ||||||+----- HIOSTOP
                        [高速内蔵発振クロックの動作制御]
            \Pi\Pi\Pi\Pi\Pi
                             0: 高速内蔵発振回路動作
            1: 高速内蔵発振回路停止
            ||+++++---- 必ず0に設定
            [サブシステム・クロックの動作制御]
                             0:XT1発振回路動作
                             1:XT1発振回路停止
            +---- MSTOP
                         [高速システム・クロックの動作制御]
                             0:X1発振回路動作
                             1:X1発振回路停止
    */
```

```
OSMC = Ob000000000;
                           /* 動作スピード・モード */
      |||||++----- FSEL/FLPC
                      [fCLKの周波数選択]
      00:10MHz以下の周波数で動作(デフォルト)
      \Pi\Pi\Pi\Pi
      \Pi\Pi\Pi\Pi
                           01:10MHzを越える周波数で動作
      \Pi\Pi\Pi\Pi
                           10:1MHzの周波数で動作
                           11:設定禁止
      \Pi\Pi\Pi\Pi
      |++++ 必ず0に設定
      +---- RTCLPC
                      [サブシステム・クロックHALTモード時の設定]
                           0: 周辺機能へのサブシステム・クロック供給許可
                           1:リアルタイム・カウンタ以外の周辺機能への
                                    サブシステム・クロック供給停止
*/
CKC = 0b00001000;
                          /* クロック選択 */
      [CPU/周辺ハードウエア・クロック(fCLK)の選択]
      I I I
      I I I
                           00000: f I H
                           00001:fIH/2(デフォルト)
      I I I
      I I I
                           00010: f IH/2^2
                           00011: f IH/2^3
      I I I
      I I I
                           00100: f IH/2^4
                           00101: f IH/2^5
      I I I
                           01000: fMX
      I I I
                           01001: fMX/2
      I I I
      I I I
                           01010: fMX/2^2
                           01011: fMX/2^3
      I I I
                           01100: fMX/2^4
      I I I
                           01101: fMX/2^5
      | | |
                           1xxxx: fSUB/2
       | +----- 必ず1に設定
       +----- MCS < Read Only>
                      [メイン・システム・クロック(fMAIN)のステータス]
                           0:高速内蔵発振クロック(fIH)
                           1:高速システム・クロック(fMX)
       ----- CLS <Read Only>
                      [CPU/周辺ハードウエア・クロック(fCLK)のステータス]
                           0:メイン・システム・クロック(fMAIN)
                           1:サブシステム・クロック(fSUB)
*/
DSCCTL = 0b000000000;
                           /* 20MHz高速内蔵発振制御 */
```

```
/*
           ||||||+---- DSCON
                      [20MHz高速内蔵発振クロック(fIH20)の動作許可/禁止]
           0:動作禁止
           1:動作許可
           |||||+----- 必ず0に設定
           |||||+----- SELDSC
                       [CPU/周辺ハードウエア・クロック(fCLK)への20MHz高速内蔵発振選択]
           \Pi\Pi\Pi
                           0:20MHz高速内蔵発振を選択しない
           \Pi\Pi\Pi
                           1:20MHz高速内蔵発振を選択
           \Pi\Pi\Pi
           ||||+----- DSCS <Read Only>
                       [20MHz高速内蔵発振供給状態フラグ]
           \Pi\Pi
                           0:供給していない
                          1:供給している
           \Pi\Pi\Pi
           ++++---- 必ず0に設定
    */
}
    周辺レジスタ初期設定
static void f_ini_reg(void)
/*-----
    外部割り込みの設定
    スイッチ入力に使用するINTPO端子の立ち下がりエッジ検出が行えるように
    設定します。
                          /* INTPO端子の有効エッジを立ち下がりエッジに設定 */
    EGP0.0 = 0;
    EGN0.0 = 1;
}
    割り込み初期設定
static void f_ini_itr(void)
{
                           /* INTPO割り込み要求クリア */
    PIF0 = 0;
```

```
PMK0 = 0;
                         /* INTPO割り込み処理許可*/
   EI();
                         /* 割り込み許可 */
}
   INTPO割り込み処理
__interrupt void fn_INTPO(void)
{
   unsigned short count;
   /*-----
   スイッチ入力あり
   */
   /* 約10msのウエイト(チャタリング対策用) */
   for(count=0; count<6000; count++){</pre>
       NOP();
       NOP();
       NOP();
       NOP();
       NOP();
   }
   if(!P12.0){
   /*-----
   スイッチ入力確定
   */
       if(++cSwitchCount >= 10){
                        /* スイッチ入力回数を加算 */
          cSwitchCount = 0;
                         /* 0-9 */
       }
   }
   PIF0 = 0;
                         /* INTPO割り込み要求クリア */
}
```

メイン・ループ

付録B 改版履歴

版 数	発行年月	改版箇所	改版内容
第1版	-	-	-

【発行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話(代表):044(435)5111

---- お問い合わせ先 -

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。 URL(アドレス) http://www.necel.co.jp/

【営業関係,デバイスの技術関係お問い合わせ先】

半導体ホットライン (電話:午前 9:00~12:00,午後 1:00~5:00)

【マイコン開発ツールの技術関係お問い合わせ先】

開発ツールサポートセンター **E-mail** : <u>toolsupport-micom@ml.necel.com</u>

電 話:044-435-9494

E-mail : info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか, NECエレクトロニクスの販売特約店へお申し付けください。