

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

## 38D5グループ、R8C/L38Aグループ

### 38D5グループとR8C/L38Aグループの相違点

---

#### 1. 要約

この資料は、38D5グループからR8C/L38Aグループへ置き換えを行う際に、相違点を確認するための参考資料です。

各機能の詳細については、データシート、ハードウェアマニュアル、及びソフトウェアマニュアルを参照ください。

#### 2. はじめに

この資料は次のマイコンに適用されます。

- ・マイコン : 38D5グループ、R8C/L38Aグループ

### 3. 概要比較

#### 3.1 機能及び仕様の相違点

表3.1～表3.4に38D5グループとR8C/L38Aグループの機能及び仕様の相違点を示します。

表3.1 38D5グループとR8C/L38Aグループの相違点(1)

	38D5グループ	R8C/L38Aグループ
	QzROM, Flash	Flash
CPU (中央演算処理装置)	740ファミリコア ・基本命令数: 71命令 ・最小命令実行時間: 0.32 $\mu$ s (f(XIN)=12.5MHz、高速モード時、 VCC=4.5~5.5V) ・動作モード: シングルチップモード	R8C CPUコア ・基本命令数: 89命令 ・最小命令実行時間: 50ns (f(XIN)=20MHz、VCC=2.7~5.5V) 200ns (f(XIN)=5MHz、VCC=1.8~5.5V) ・動作モード: シングルチップモード (アドレス空間: 1Mバイト) ・乗算器: 16ビット×16ビット→32ビット ・積和演算命令: 16ビット×16ビット+32ビット→32ビット
対象品種	M38D58G8FP, M38D58G8-XXXFP M38D58G8HP, M38D58G8-XXXHP M38D59GCFP, M38D59GC-XXXFP M38D59GCHP, M38D59GC-XXXHP M38D59GFFP, M38D59GF-XXXFP M38D59GFHP, M38D59GF-XXXHP M38D59FFFP, M38D59FFHP	R5F2L387ANFA, R5F2L387ADFA R5F2L387ANFP, R5F2L387ADFP R5F2L388ANFA, R5F2L388ADFA R5F2L388ANFP, R5F2L388ADFP R5F2L38AANFA, R5F2L38AADFA R5F2L38AANFP, R5F2L38AADFP R5F2L38CANFA, R5F2L38CADFA R5F2L38CANFP, R5F2L38CADFP
パッケージ	PRQP0080GB-A(旧型名80P6N-A): 80pinQFP (20.0mm×14.0mm, 0.8mm pitch)  PLQP0080KB-A(旧型名80P6Q-A): 80Pin LQFP (12.0mm×12.0mm, 0.5mm pitch)	PLQP0080JA-A(旧型名FP-80W/FP-80WV) : 80Pin LQFP (14.0mm×14.0mm, 0.65mm pitch) PLQP0080KB-A(旧型名80P6Q-A): 80Pin LQFP (12.0mm×12.0mm, 0.5mm pitch)
ROMタイプ: ROM/RAMサイズ	32KB/1.5KB、48KB/2KB、60KB/2KB	48KB/6KB、64KB/8KB、96KB/10KB 、128KB/10KB
電圧検出回路	・なし	・なし
パワーオンリセット	・なし	・なし
プログラマブル 入出力ポート	・入力専用: 2 ・CMOS入出力: 59、プルアップ抵抗選択可能 ・大電流駆動ポート: 6	・CMOS入出力: 88、プルアップ抵抗選択可能 ・大電流駆動ポート: 8
クロック発生回路	・XIN-XOUT メインクロック(最大16MHz) ・XCIN-XCOOUT サブクロック(32kHz) ・オンチップオシレータ(標準5000kHz)  クロック分周比: 2, 4, 8分周選択	・XIN-XOUT メインクロック(最大20MHz) ・XCIN-XCOOUT サブクロック(32kHz) ・低速オンチップオシレータ(約125kHz) ・ウォッチドッグタイマ用低速オンチップオシレータ クロック分周比: 1, 2, 4, 8, 16分周選択
発振停止検出機能	なし	あり(発振停止検出時、割り込み要求発生)
低消費電力モード	・ウェイトモード ・ストップモード	・ウェイトモード(周辺機能クロック停止機能あり) ・ストップモード ・パワーオフモード

表3.2 38D5グループとR8C/L38Aグループの相違点(2)

	38D5グループ	R8C/L38Aグループ
	QzROM, Flash	Flash
割り込み	<ul style="list-style-type: none"> <li>・割り込みベクタ数:16</li> <li>・割り込みベクトル番地、及び優先順位は固定</li> </ul>	<ul style="list-style-type: none"> <li>・割り込みベクタ数:69</li> <li>・固定ベクタテーブル、及び可変ベクタテーブル</li> <li>・マスカブル割り込みは割り込み優先レベルによる優先順位の変更が可能(割り込み優先レベル:7レベル)</li> </ul>
ウォッチドッグタイマ	<ul style="list-style-type: none"> <li>・8ビット×1</li> </ul>	<ul style="list-style-type: none"> <li>・14ビット×1(プリスケアラ付)</li> <li>・リセットスタート機能選択可能(OFSレジスタのWDTONビット)</li> <li>・ウォッチドッグタイマ用低速OCO選択可能</li> </ul>
タイマ	<p>&lt;タイマ1&gt;8ビット×1</p> <ul style="list-style-type: none"> <li>・タイマモード(周期タイマ)</li> </ul>	<p>&lt;タイマRA&gt;8ビット×1(8ビットプリスケアラ付)</p> <ul style="list-style-type: none"> <li>・タイマモード(周期タイマ)</li> <li>・パルス出力モード(周期毎のレベル反転出力)</li> <li>・イベントカウンタモード</li> <li>・パルス幅測定モード</li> <li>・パルス周期測定モード</li> </ul>
	<p>&lt;タイマ2&gt;8ビット×1</p> <ul style="list-style-type: none"> <li>・タイマモード(周期タイマ)</li> <li>パルス出力機能(周期毎のレベル反転出力)あり</li> </ul>	<p>&lt;タイマRB&gt;8ビット×1(8ビットプリスケアラ付)</p> <ul style="list-style-type: none"> <li>・タイマモード(周期タイマ)</li> <li>・プログラマブル波形発生モード(PWM出力)</li> <li>・プログラマブルワンショット発生モード</li> <li>・プログラマブルウェイトワンショット発生モード</li> </ul>
	<p>&lt;タイマ3&gt;8ビット×1</p> <ul style="list-style-type: none"> <li>・タイマモード(周期タイマ)</li> <li>パルス出力機能(周期毎のレベル反転出力)あり</li> <li>・PWMモード(10bit精度相当)</li> </ul>	<p>&lt;タイマRC&gt;16ビット×1</p> <ul style="list-style-type: none"> <li>・タイマモード(アウトプットコンペア機能4本)</li> <li>・タイマモード(インプットキャプチャ機能4本)</li> <li>・PWMモード(出力3本)</li> <li>・PWM2モード(出力1本)</li> </ul>
	<p>&lt;タイマ4&gt;8ビット×1</p> <ul style="list-style-type: none"> <li>・タイマモード(周期タイマ)</li> <li>パルス出力機能(周期毎のレベル反転出力)あり</li> <li>・PWMモード(10bit精度相当)</li> </ul>	<p>&lt;タイマRD&gt;16ビット×2</p> <ul style="list-style-type: none"> <li>・タイマモード</li> <li>PWMモード</li> <li>リセット同期PWMモード</li> <li>相補PWMモード</li> <li>PWM3モード</li> </ul>
	<p>&lt;タイマX&gt;16ビット×1</p> <ul style="list-style-type: none"> <li>・タイマモード</li> <li>・パルス出力モード</li> <li>・IGBT出力モード</li> <li>・PWMモード</li> <li>・イベントカウンタモード</li> <li>・パルス幅測定モード</li> </ul>	<p>&lt;タイマRE&gt;8ビット×1</p> <ul style="list-style-type: none"> <li>・リアルタイムクロックモード</li> <li>・アウトプットコンペアモード</li> </ul>
	<p>&lt;タイマY&gt;16ビット×1</p> <ul style="list-style-type: none"> <li>・タイマモード(周期タイマ)</li> <li>・イベントカウンタモード</li> <li>・リアルタイムポート制御</li> <li>・パルス周期測定モード</li> <li>・パルス幅測定モード</li> </ul>	<p>&lt;タイマRG&gt;</p> <ul style="list-style-type: none"> <li>・タイマモード(インプットキャプチャ機能2本)</li> <li>PWMモード</li> <li>位相計数モード</li> </ul>

表3.3 38D5グループとR8C/L38Aグループの相違点(3)

	38D5グループ	R8C/L38Aグループ
	QzROM, Flash	Flash
DTC	-	1チャンネル 起動要因:38 転送モード:2(ノーマルモード リピートモード)
シリアルインターフェース	2チャンネル(シリアルI/O1、シリアルI/O2) シリアルI/O1:UART又はクロック同期形 シリアルI/O2:クロック同期形	3チャンネル(UART0、UART1、UART2) UART0、1:UART又はクロック同期形 UART2:UART、クロック同期形 特殊モード1(I2Cモード)、マルチプロセッサ通信機能
シンクロナスシリアル コミュニケーション ユニット(SSU)	-	1(I2Cバスインターフェイスと兼用)
I2Cバス	-	1(SSUと兼用)
LINモジュール	-	ハードウェアLIN 1チャンネル(タイマRA、UART0を使用)
A/Dコンバータ	10ビット分解能×8チャンネル(逐次比較型)	10ビット分解能×16チャンネル(逐次比較型) (サンプル&ホールドあり、掃引モードあり)
D/Aコンバータ	-	分解能8ビット×2回路
LCD駆動制御回路	最大256画素	最大344画素
ROM訂正機能	あり	なし
リセット	・ハードウェアリセット ・ウォッチドッグタイマリセット	・ハードウェアリセット ・ウォッチドッグタイマリセット ・ソフトウェアリセット
コールドスタート/ウォームスタート 判定機能	なし	あり
リセット要因判別機能	なし	あり (ハードウェアリセット、ソフトウェアリセット、 ウォッチドッグタイマリセットの判別可能)
リセット及びストップ モード復帰時の 動作モード	Flash版 オンチップオシレータモード QzROM版 OSCSEL=L:オンチップオシレータモード OSCSEL=H:8分周モード	リセット解除後: 低速オンチップオシレータクロックの 分周なしクロック ストップモード復帰時: ストップモード直前に使用していた クロックの8分周クロック
フラッシュメモリ	・プログラム、イレーズ電圧:VCC=2.7~5.5V ・プログラム、イレーズ回数:100回  ・プログラムセキュリティ: ROMコードプロテクト、IDコードチェック ・デバッグ機能: オンチップデバッグ、オンボードフラッシュ 書き換え機能	・プログラム、イレーズ電圧:VCC=2.7~5.5V ・プログラム、イレーズ回数: 1,000回(プログラムROM) ・プログラムセキュリティ: ROMコードプロテクト、IDコードチェック ・デバッグ機能: オンチップデバッグ、オンボードフラッシュ 書き換え機能

表3.4 38D5グループとR8C/L38Aグループの相違点(4)

	38D5グループ	R8C/L38Aグループ
	QzROM, Flash	Flash
機能設定ROM領域	なし	オプション機能選択レジスタ(FFFFh): リセット後のWDTの起動/停止選択可能 ROMコードプロテクトの設定可能 カウントソース保護モード有効/無効選択可能 オプション機能選択レジスタ(FFDBh): WDTアンダフロー周期選択可能 WDTタイマリフレッシュ受付周期選択可能
電源電圧	1.8V~5.5V(Flash版は、2.7V~5.5V)	1.8V~5.5V
消費電流	2分周モード:標準6.4mA 8分周モード:標準2.5mA (VCC=5V、f(XIN)=12.5MHz) 標準2.5μA (VCC=2.5V、低速モード WIT命令実行時 (f(XCIN)=32.768kHz)) 標準0.1μA (VCC=5V、ストップモード、Ta=25°C)	標準7mA (VCC=5V、f(XIN)=20MHz) 標準3.6mA (VCC=3V、f(XIN)=10MHz) 標準3.5μA (VCC=3V、ウェイトモード (f(XCIN)=32kHz)) 標準2.0μA (VCC=3V、ストップモード)
動作周囲温度	-20~85°C	-20~85°C(Nバージョン), -40~85°C(Dバージョン)

※上表は、相違点を示したものであり、すべての仕様や規格を示しているものではありません。

詳細仕様及び電气的特性を必ずデータシート、もしくはハードウェアマニュアルでご確認ください。

3.2 ピン配置比較

図3.1～図3.2に38D5グループピン配置図、図3.3にR8C/L38Aグループピン配置図を示します。

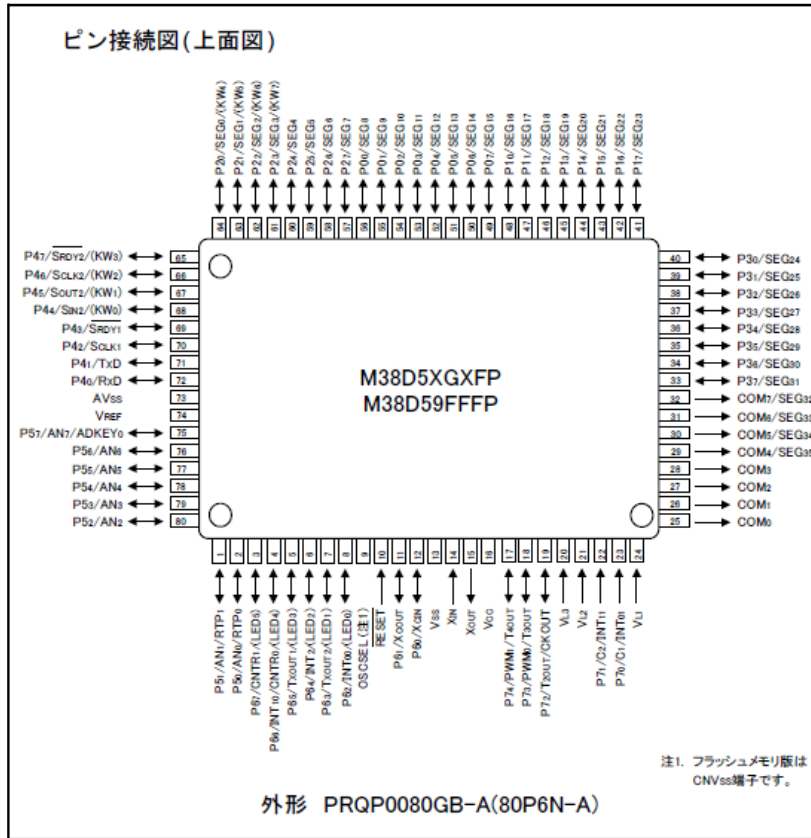


図3.1 38D5グループピン配置図(QFP)

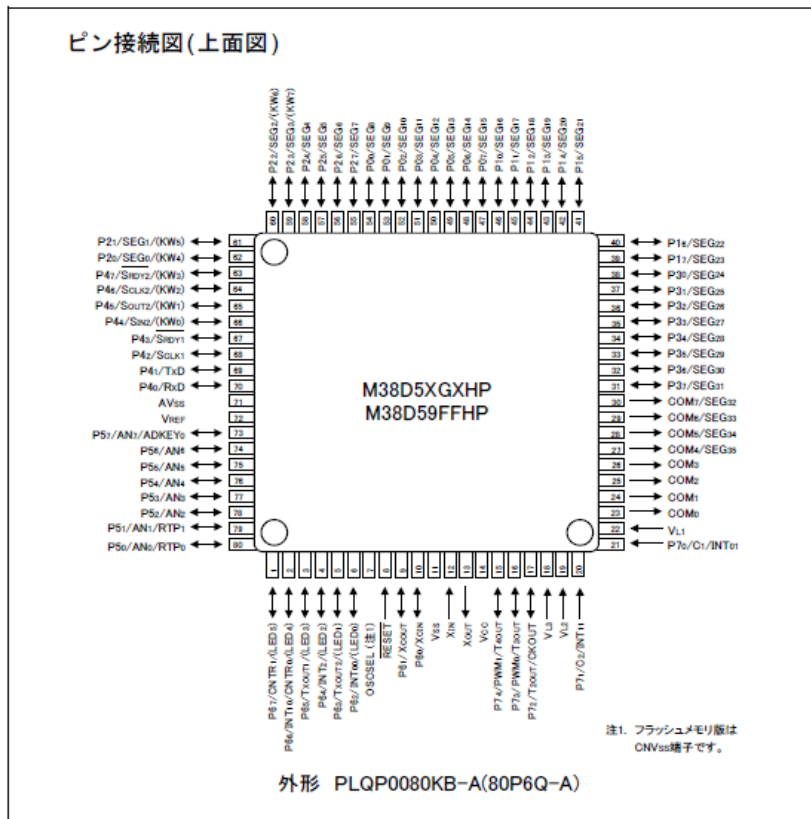


図3.2 38D5グループピン配置図(LQFP)



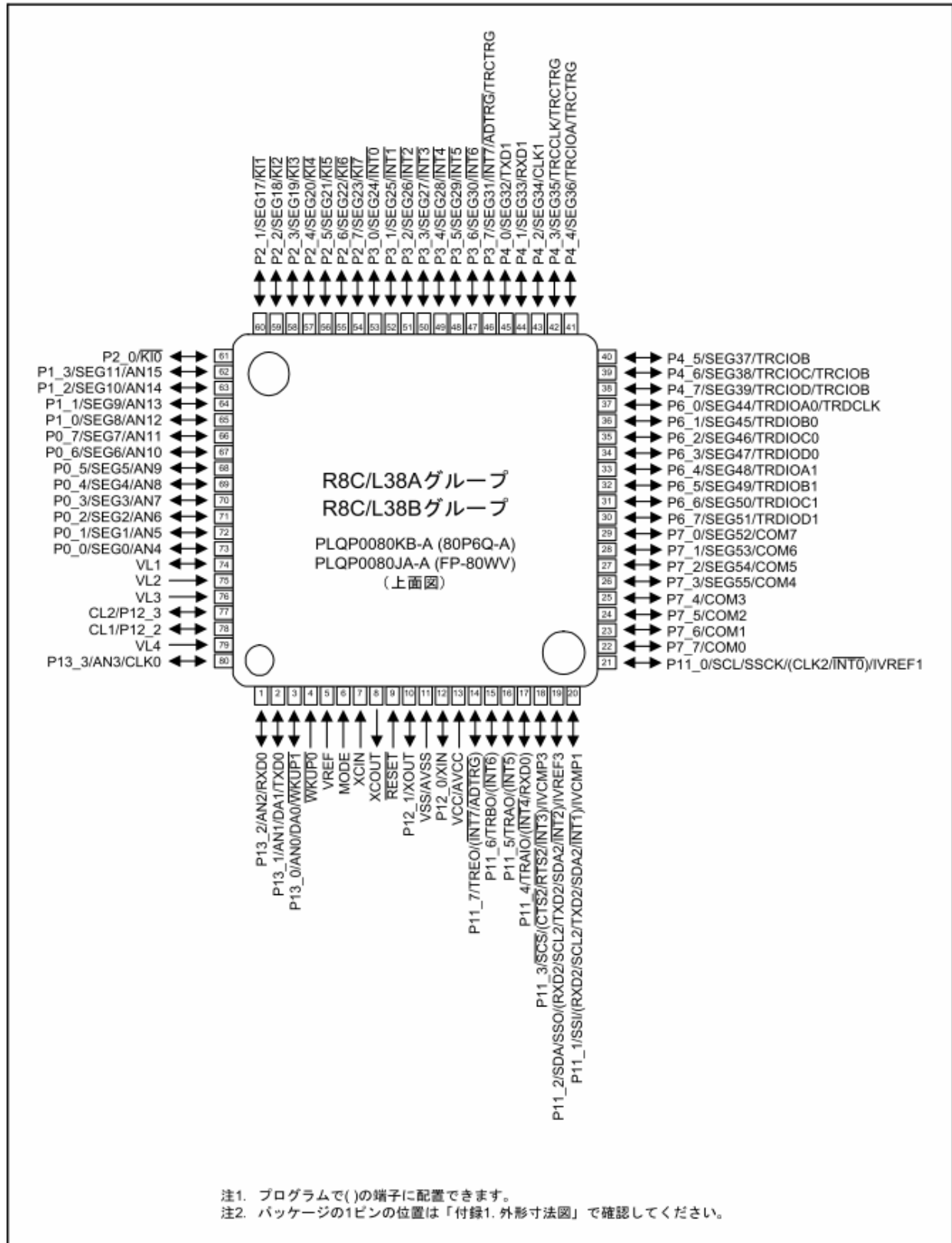


図3.3 R8C/L38Aグループピン配置図

3.3 メモリ配置比較

図3.4, 図3.5に38D5グループのメモリ配置図、図3.6にR8C/L38Aグループのメモリ配置図を示します。

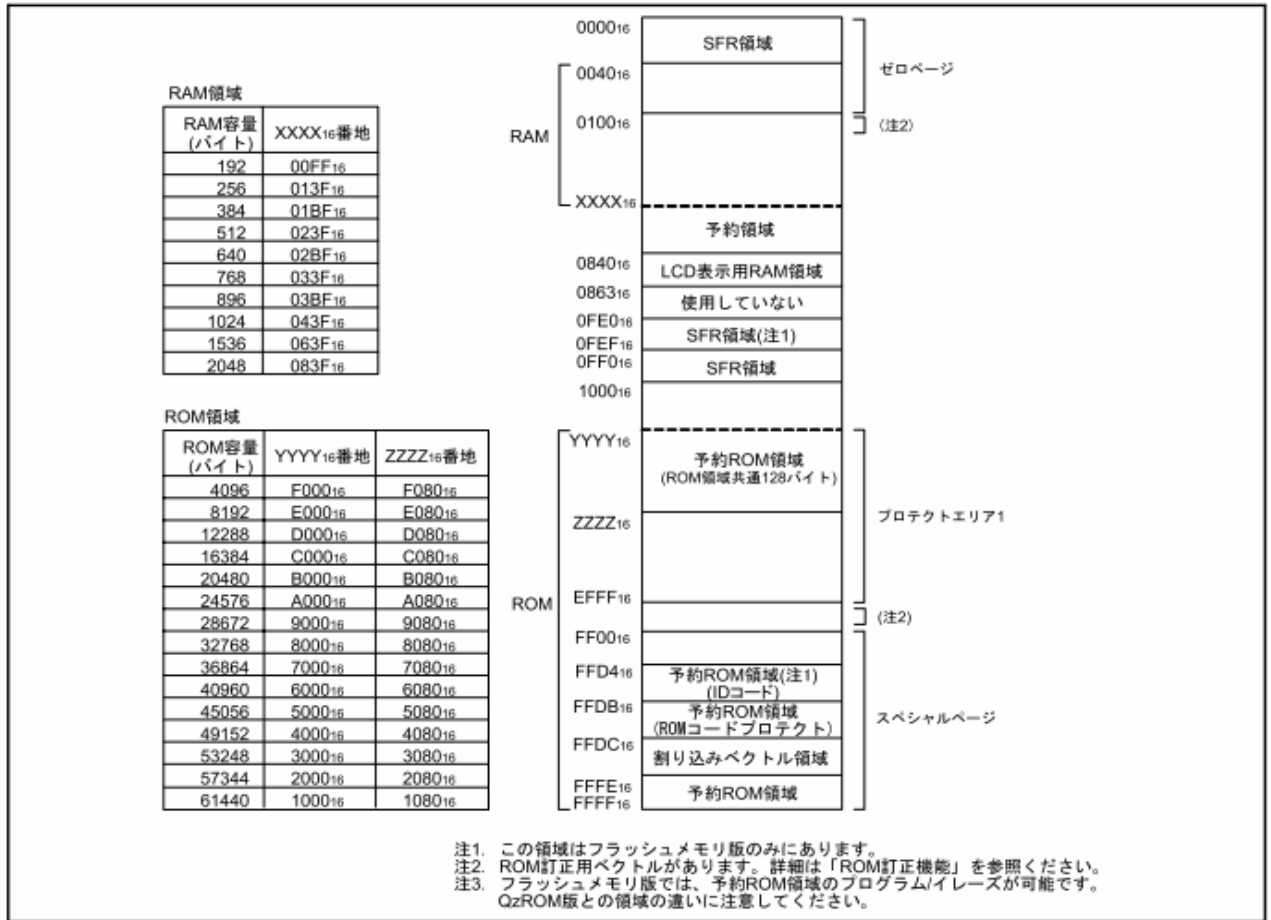


図3.4 38D5グループのメモリ配置図

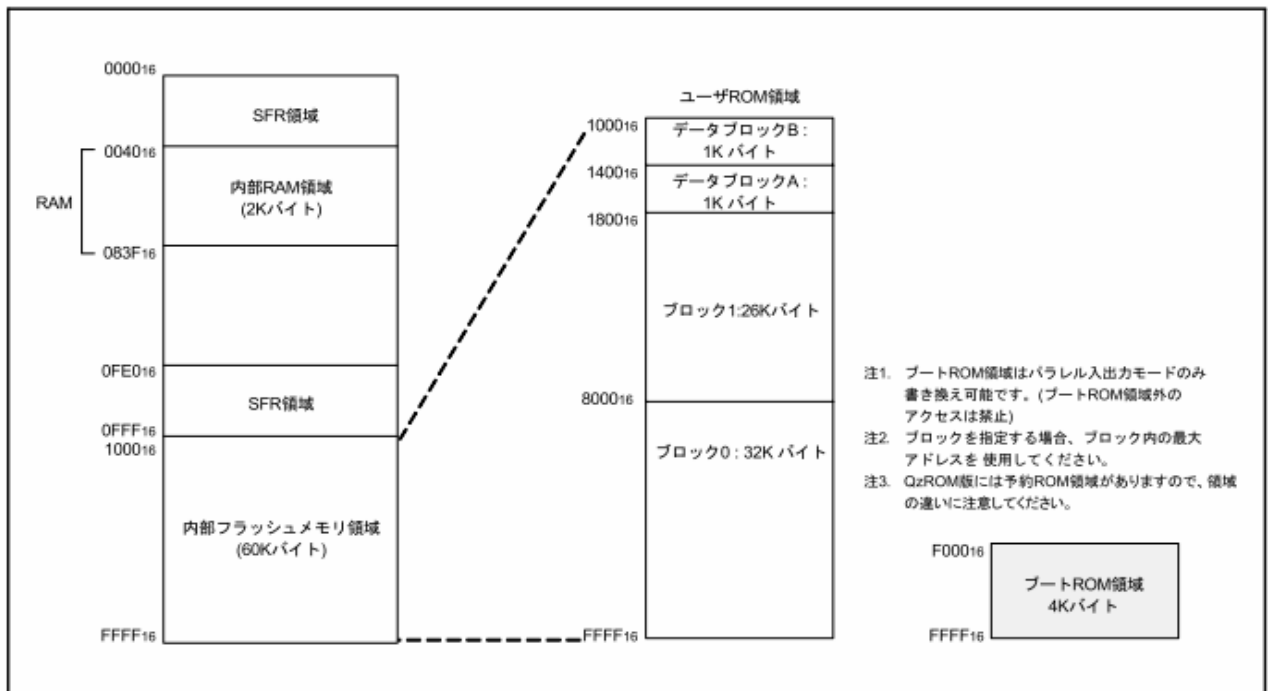


図3.5 38D5グループのフラッシュメモリ配置図

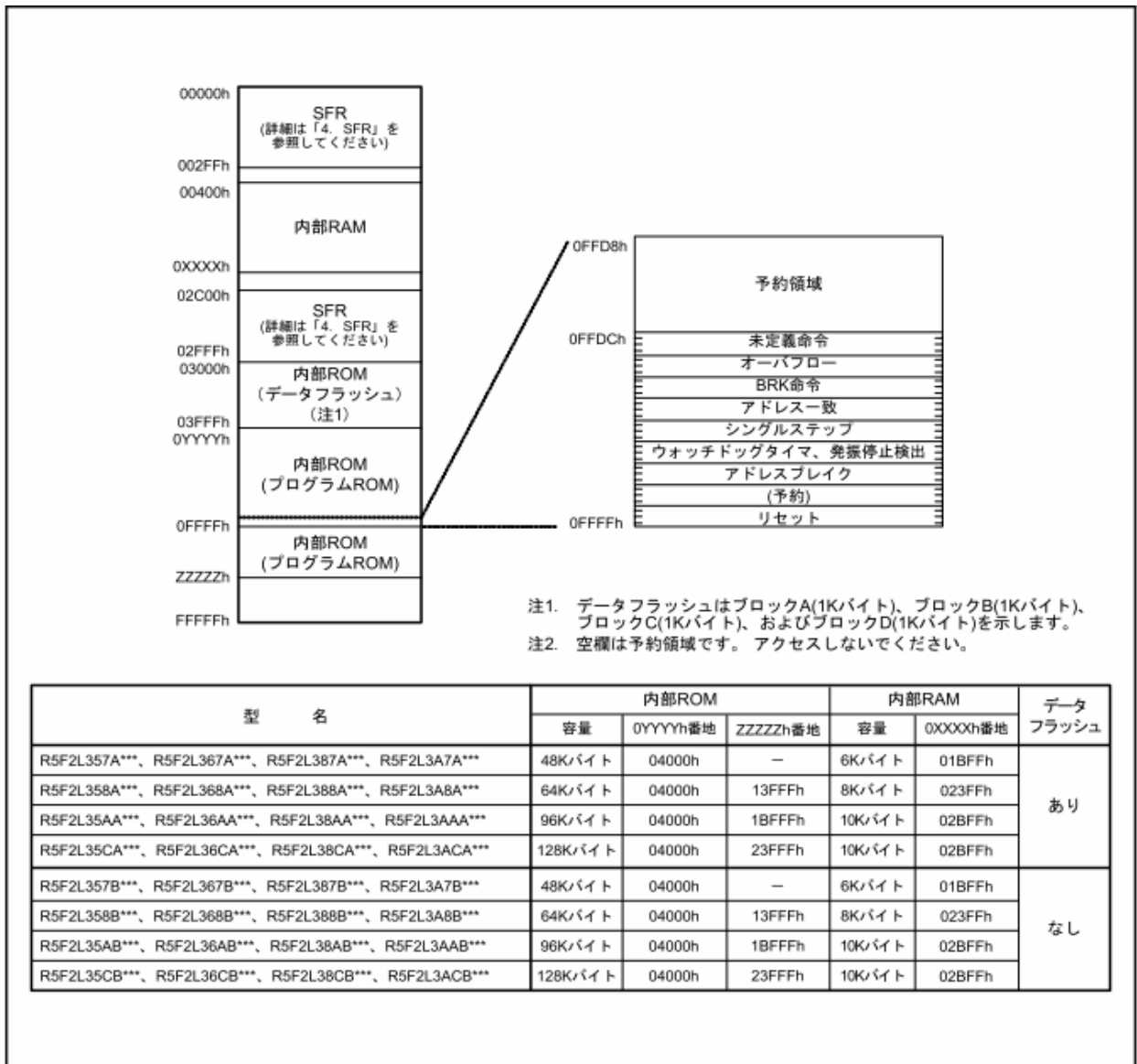


図3.6 R8C/L38Aグループのメモリ配置図

### 3.4 割り込みの相違点

表3.5に38D5グループとR8C/L38Aグループの割り込みの相違点を示します。

また、表3.6に38D5グループの固定ベクタテーブル、表3.7にR8C/L38Aの固定ベクタテーブル、

表3.8にR8C/L38Aの可変ベクタテーブルを示します。

表3.5 38D5グループとR8C/L38Aグループの割り込みの相違点

	38D5グループ	R8C/L38Aグループ
割り込みベクタ数	16 (外部6要因、内部11要因、ソフトウェア1要因)	69 (外部割り込み入力: 16 (INT×8、キー入力×8))
割り込みベクタテーブル	固定ベクタテーブル (1ベクタは2バイト)	固定ベクタテーブル、及び可変ベクタテーブル (1ベクタは4バイト)
割り込み優先レベル	固定	マスカブル割り込み: 変更可能 (優先レベル選択ビット(ILVL2~ILVL0)により任意に設定可能) ノンマスカブル割り込み: 固定
割り込み要求受付条件	<ul style="list-style-type: none"> <li>・割り込み禁止フラグ(Iフラグ)・・・"0"</li> <li>・割り込み要求ビット・・・"1"</li> <li>・割り込み許可ビット・・・"1"</li> </ul>	<ul style="list-style-type: none"> <li>・割り込み許可フラグ(Iフラグ)・・・"1"</li> <li>・割り込み要求ビット(IRビット)・・・"1"</li> <li>・割り込み優先レベル &gt; IPL (IPL: プロセッサ割り込み優先レベル)</li> </ul>

表3.6 38D5グループ固定ベクタテーブル

割り込み要因	優先順位	ベクトル番地(注1)	
		上位	下位
リセット(注2)	1	FFFD <sub>16</sub>	FFFC <sub>16</sub>
INT0(INT00 又は INT01)(注3)	2	FFFB <sub>16</sub>	FFFA <sub>16</sub>
INT1(INT10 又は INT11)	3	FFF9 <sub>16</sub>	FFF8 <sub>16</sub>
INT2	4	FFF7 <sub>16</sub>	FFF6 <sub>16</sub>
キー入力(キーオンウェイクアップ)	5	FFF5 <sub>16</sub>	FFF4 <sub>16</sub>
タイマX	6	FFF3 <sub>16</sub>	FFF2 <sub>16</sub>
タイマ1	7	FFF1 <sub>16</sub>	FFF0 <sub>16</sub>
タイマ2	8	FFEF <sub>16</sub>	FFEE <sub>16</sub>
タイマ3	9	FFED <sub>16</sub>	FFEC <sub>16</sub>
タイマ4	10	FFEB <sub>16</sub>	FFEA <sub>16</sub>
シリアルI/O1受信	11	FFE9 <sub>16</sub>	FFE8 <sub>16</sub>
シリアルI/O1送信	12	FFE7 <sub>16</sub>	FFE6 <sub>16</sub>
シリアルI/O2	13	FFE5 <sub>16</sub>	FFE4 <sub>16</sub>
CNTR0	14	FFE3 <sub>16</sub>	FFE2 <sub>16</sub>
タイマY CNTR1	15	FFE1 <sub>16</sub>	FFE0 <sub>16</sub>
AD変換	16	FFDF <sub>16</sub>	FFDE <sub>16</sub>
BRK命令	17	FFDD <sub>16</sub>	FFDC <sub>16</sub>

注1. ベクトル番地とは、割り込み飛び先番地の格納番地を示します。

注2. リセットは最上位の優先順位を持つ割り込みとして処理されます。

注3. INT0、INT1の入力端子選択は割り込みエッジ選択レジスタ(INTEDGE)で行います

表3.7 R8C/L38Aグループ固定ベクタテーブル

割り込み要因	ベクトル番地(注1)
	番地(L)~番地(H)
未定義命令	0FFDCh~0FFDFh
オーバフロー	0FFE0h~0FFE3h
BRK命令	0FFE4h~0FFE7h
アドレス一致	0FFE8h~0FFEBh
シングルステップ(注1)	0FFECCh~0FFEFh
ウォッチドッグタイマ 発振停止検出	0FFF0h~0FFF3h
アドレスブレイク(注1)	0FFF4h~0FFF7h
(予約)	0FFF8h~0FFFBh
リセット	0FFFCCh~0FFFFh

注1. 開発ツール専用の割り込みですので、  
使用しないでください。

表3.8 R8C/L38A可変ベクタテーブル

割り込み要因	ベクタ番地(注1) 番地(L)～番地(H)	ソフトウェア 割り込み番号
BRK命令(注3)	+0～+3(0000h～0003h)	0
フラッシュメモリエディ	+4～+7(0004h～0007h)	1
(予約)		2
INT7	+12～+15(000Ch～000Fh)	3
INT6	+16～+19(0010h～0013h)	4
INT5	+20～+23(0014h～0017h)	6
INT4	+24～+27(0018h～001Bh)	6
タイマRC	+28～+31(001Ch～001Fh)	7
タイマRD0	+32～+35(0020h～0023h)	8
タイマRD1	+36～+39(0024h～0027h)	9
タイマRE	+40～+43(0028h～002Bh)	10
UART2送信/NACK2	+44～+47(002Ch～002Fh)	11
UART2受信/ACK2	+48～+51(0030h～0033h)	12
キー入力	+52～+55(0034h～0037h)	13
A/D変換	+56～+59(0038h～003Bh)	14
シンクロナスシリアル コミュニケーションユニット I2Cバスインタフェース(注2)	+60～+63(003Ch～003Fh)	15
(予約)		16
UART0送信	+68～+71(0044h～0047h)	17
UART0受信	+72～+75(0048h～004Bh)	18
UART1送信	+76～+79(004Ch～004Fh)	19
UART1受信	+80～+83(0050h～0053h)	20
INT2	+84～+87(0054h～0057h)	21
タイマRA	+88～+91(0058h～005Bh)	22
(予約)		23
タイマRB	+96～+99(0060h～0063h)	24
INT1	+100～+103(0064h～0067h)	25
INT3	+104～+107(0068h～006Bh)	26
(予約)		27～28
INT0	+116～+119(0074h～0077h)	29
UART2バス衝突検出	+120～+123(0078h～007Bh)	30
(予約)		31
ソフトウェア(注3)	+128～+131(0080h～0083h) ～ +164～+167(00A4h～00A7h)	32～41
(予約)		42
タイマRG	+172～+175(00ACh～00AFh)	43
(予約)		44～49
(予約)		50
(予約)		51
(予約)		52～55
ソフトウェア(注3)	+224～+227(00E0h～00E3h) ～ +252～+255(00FCh～00FFh)	56～63

注1. INTレジスタが示す番地からの相対番地です。

注2. SSUIICSRレジスタのIICSELビットで選択出来ます。

注3. フラグによる禁止はできません。

## 4. 各機能比較

### 4.1 リセットの相違点

表4.1に38D5グループとR8C/L38Aグループの各リセット名称と要因を示します。

表4.1 リセット名称と要因

38D5グループ		R8C/L38Aグループ	
リセットの名称	要因	リセット名称	要因
ハードウェアリセット	RESET端子の入力電圧が"L"	ハードウェアリセット	RESET端子の入力電圧が"L"
ウォッチドッグタイマリセット	ウォッチドッグタイマのアンダフロー	ウォッチドッグタイマリセット	ウォッチドッグタイマのアンダフロー (PM1レジスタのPM12ビットが"1"の場合)
		ソフトウェアリセット	PM0レジスタのPM03ビットに"1"を書く

## 4.2 入出力ポートの相違点

表4.2に38D5グループの入出力ポートの概要、表4.3にR8C/L38Aグループの入出力ポートの概要を示します。

表4.2 38D5グループの入出力ポートの概要

ポート名	入出力	出力形式	入出力設定	内部プルアップ抵抗 (注1)	駆動能力 切り替え	入力レベル 切り替え
P0_0 ~ P0_7	入出力	COMS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 1ビット単位で設定	なし	なし
P1_0 ~ P1_7	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 1ビット単位で設定	なし	なし
P2_0 ~ P2_7	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 1ビット単位で設定	なし	なし
P3_0 ~ P3_3	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 4ビット単位で設定	なし	なし
P3_4 ~ P3_7	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 4ビット単位で設定	なし	なし
P4_0 ~ P4_3	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 4ビット単位で設定	なし	なし
P4_4 ~ P4_7	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 4ビット単位で設定	なし	なし
P5_0 ~ P5_7	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 1ビット単位で設定	なし	なし
P6_0 ~ P6_7	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 1ビット単位で設定	なし	なし
P7_0 ~ P7_1	入力	-	-	なし	なし	なし
P7_2 ~ P7_4	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 3ビット単位で設定	なし	なし

注1.内部プルアップ抵抗はポートの方向レジスタが入力に設定されているときのみ有効です。

出力に設定されているときは“プルアップあり”に設定してもポートはプルアップされません。

表4.3 R8C/L38Aグループの入出力ポートの概要

ポート名	入出力	出力形式	入出力設定	内部プルアップ抵抗	駆動能力 切り替え(注1)	入力レベル 切り替え(注2)
P0、P2、P3 、P4	入出力	COMS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 1ビット単位で設定	なし	入力のしきい値を 8ビット単位で設定
P1_0~P1_3	入出力	COMS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 1ビット単位で設定	なし	入力のしきい値を 4ビット単位で設定
P6、P7	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 1ビット単位で設定	なし	入力のしきい値を 8ビット単位で設定
P11	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 1ビット単位で設定	駆動能力の強/弱を 1ビット単位で設定	入力のしきい値を 8ビット単位で設定
P12_0 ~P12_3	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 1ビット単位で設定	なし	入力のしきい値を 4ビット単位で設定
P13_0 ~P13_3	入出力	CMOS3 ステート	入力/出力を 1ビット単位で設定	使用/未使用を 1ビット単位で設定	なし	入力のしきい値を 4ビット単位で設定

注1. 出力トランジスタの駆動能力をLowにするか、Highにするかを選択できます。

注2. 入力のしきい値を3種類の電圧レベル(0.35VCC、0.50VCC、0.70VCC)から選択できます。



### 4.3 クロック発生回路の相違点

表4.4に38D5グループ、表4.5にR8C/L38Aグループのクロック発生回路の概略仕様を示します。

表4.4 38D5グループのクロック発生回路の概略仕様

項目	XINクロック 発振回路	XCINクロック 発振回路	オンチップオシレータ
用途	・内部クロック ・周辺機能のクロック源	・内部クロック ・周辺機能のクロック源	・内部クロック ・周辺機能のクロック源
クロック周波数	0~16MHz	32.768kHz	2500~7500kHz(注a.)
接続できる発振子	・セラミック共振子 ・水晶発振子	・水晶発振子	-
発振子の接続端子	XIN、XOUT	XCIN、XCOUT	-
発振の開始と停止	あり	あり	あり
リセット後の状態	停止(注b.) / 発振(注c.)	停止	発振(注b.) / 停止(注c.)
その他	・外部クロック入力可能 ・帰還抵抗内蔵		

注a.VCC5.0V 25°C 標準5000kHz

注b.フラッシュメモリ版 / QzROM版(OSCCELをGNDレベル)

注c.QzROM版(OSCCELをVCCレベル)

表4.5 R8C/L38Aグループのクロック発生回路の概略仕様

項目	XINクロック 発振回路	XCINクロック 発振回路	オンチップオシレータ	ウォッチドッグタイマ
			低速オンチップ オシレータ	用低速オンチップ オシレータ
用途	・CPUのクロック源 ・周辺機能の クロック源	・CPUのクロック源 ・周辺機能の クロック源	・CPUのクロック源 ・周辺機能の クロック源 ・XINクロック発振 停止時のCPU、 周辺機能の クロック源	・ウォッチドッグ タイマのクロック源
クロック周波数	0~20MHz	32.768kHz	約125kHz	約125kHz
接続できる発振子	・セラミック共振子 ・水晶発振子	・水晶発振子	-	-
発振子の接続端子	XIN、XOUT(注1)	XCIN、XCOUT	-	-
発振の開始と停止	あり	あり	あり	あり
リセット後の状態	停止	停止	発振	停止 / 発振 (注4)
その他	・外部クロック入力 可能 (注2) ・帰還抵抗内蔵 (接続/非接続 選択可能)	・外部クロック入力 可能 (注3) ・帰還抵抗内蔵 (接続/非接続 選択可能)	-	

注1. XINクロック発振回路を使用しない場合には入出力ポートP12\_0、P12\_1として使うことができます。

注2. XIN 端子にクロック発生源を接続します。この場合、XOUT端子は開放としてください。

注3. XCIN 端子にクロック発生源を接続します。この場合、XCOUT端子は開放としてください。

注4. OFSレジスタのCSPROINIビットが"1"の場合は停止、"0"の場合は発振です。

4.4 発振停止検出機能の相違点

38D5グループに発振停止検出機能はありません。

表4.6にR8C/L38Aグループの発振停止検出機能の仕様を示します。

表4.6 発振停止検出機能の仕様

項目	R8C/L38Aグループ
発振停止検出可能クロックと周波数域	$f(XIN) \geq 2\text{MHz}$
発振停止検出機能有効条件	OCD1~OCD0ビットを"11b"にする
発振停止検出時の動作	<ul style="list-style-type: none"> <li>・次の状態になる</li> <li>OCD2=1 (オンチップオシレータクロック選択)</li> <li>OCD3=1 (XINクロック停止)</li> <li>CM14=0 (低速オンチップオシレータ発振)</li> <li>・発振停止検出割り込み発生(注.)</li> </ul>
その他	XINクロックの周波数が2MHz未満の場合、この機能は使用できないため、OCD1~OCD0ビットを"00b"にする必要がある

注:発振停止検出割り込みは、ウォッチドッグタイマ割り込みとベクタを共用しています。この為、ユーザシステムに応じて割り込み要因を判別する必要があります。

ex.割り込み要因判別例

判定するビット	割り込み要因
(a)OCD3=1	発振停止検出 (a) or (b)
(b)OCD1~OCD0=11b かつ OCD2=	
VW2CレジスタのVW2C3=1	ウォッチドッグタイマ

#### 4.5 ウォッチドッグタイマの相違点

表4.7に38D5グループとR8C/L38Aグループのウォッチドッグタイマの仕様を示します。

表4.7 ウォッチドッグタイマ仕様

項目	38D5グループ	R8C/L38Aグループ	
		カウントソース保護モード無効時	カウントソース保護モード有効時
構成	8ビットダウンカウンタ	14ビットダウンカウンタ、及びプリスケアラ(分周器:1/2、1/16、1/128)	
カウントソース	<ul style="list-style-type: none"> <li>φSOURCEの4分周 (注1)</li> <li>φSOURCEの1024分周</li> <li>オンチップオシレータの4分周の4分周</li> <li>オンチップオシレータの4分周の1024分周</li> </ul>	CPUクロック 次のいずれかを選択可能 <ul style="list-style-type: none"> <li>CPUクロックの2分周</li> <li>CPUクロックの16分周</li> <li>CPUクロックの128分周</li> </ul>	ウォッチドッグタイマ用 低速オンチップオシレータクロック
カウント開始条件	ウォッチドッグタイマ制御レジスタ(WDTCN)への任意データの書き込みによりカウントを開始	次のいずれかを選択可能 <ul style="list-style-type: none"> <li>リセット後、自動的にカウントを開始</li> <li>WDTSレジスタへの書き込みによりカウントを開始</li> </ul>	
カウント停止条件	ストップモード	ストップモード、ウェイトモード	-
ウォッチドッグタイマ初期化条件	<ul style="list-style-type: none"> <li>リセット</li> <li>WDTCNレジスタへの任意データの書き込み</li> </ul>	<ul style="list-style-type: none"> <li>リセット</li> <li>WDTRレジスタに"00h"、続いて"FFh"を書く(注2) (受付期間の設定あり)</li> <li>アンダフロー</li> </ul>	
アンダフロー時の動作	ウォッチドッグタイマリセット	<ul style="list-style-type: none"> <li>ウォッチドッグタイマ割り込み</li> <li>ウォッチドッグタイマリセット</li> </ul>	ウォッチドッグタイマリセット
アンダフロー周期	"FFh"	次のいずれかを選択可能 <ul style="list-style-type: none"> <li>"03FFh"</li> <li>"0FFFh"</li> <li>"1FFFh"</li> <li>"3FFFh"</li> </ul>	

注1.φSOURCEとは XINモードではXIN入力  
オンチップオシレータモードではオンチップオシレータの4分周  
低速モードではサブクロックの周波数

注2.WDTRレジスタへの書き込みを受付できる期間はOFS2 レジスタのWDTRCS0～WDTRCS1 ビットで選択できます。

4.6 DTC(データトランスファコントローラ)の相違点

38D5グループにDTC機能はありません。

DTC(データトランスファコントローラ)は、CPUを使わずにSFRと内蔵メモリの間でデータを転送する機能で、R8C/L38Aグループは1チャンネルを搭載しています。DTCは周辺機能割り込みによって起動し、データ転送します。DTCはCPUと同じデータバスを使用し、DTCのバス使用权はCPUよりも優先されます。

表4.8にR8C/L38AグループのDTC仕様を、図4.1にブロック図を示します。

機能の詳細についてはハードウェアマニュアルを参照ください。

表4.8 R8C/L38AグループのDTC(データトランスファコントローラ)仕様

項目		仕様
起動要因		38要因
配置可能なコントロールデータ		24通り
転送可能なアドレス空間		64Kバイト空間(00000h~0FFFFh)
転送モード		ノーマルモード、リピートモード
最大転送回数	ノーマルモード	256回
	リピートモード	255回
最大転送ブロックサイズ	ノーマルモード	256バイト
	リピートモード	255バイト
転送単位		バイト
アドレス制御	ノーマルモード	固定、または加算
	リピートモード	リピートエリアでないアドレスを固定、または加算

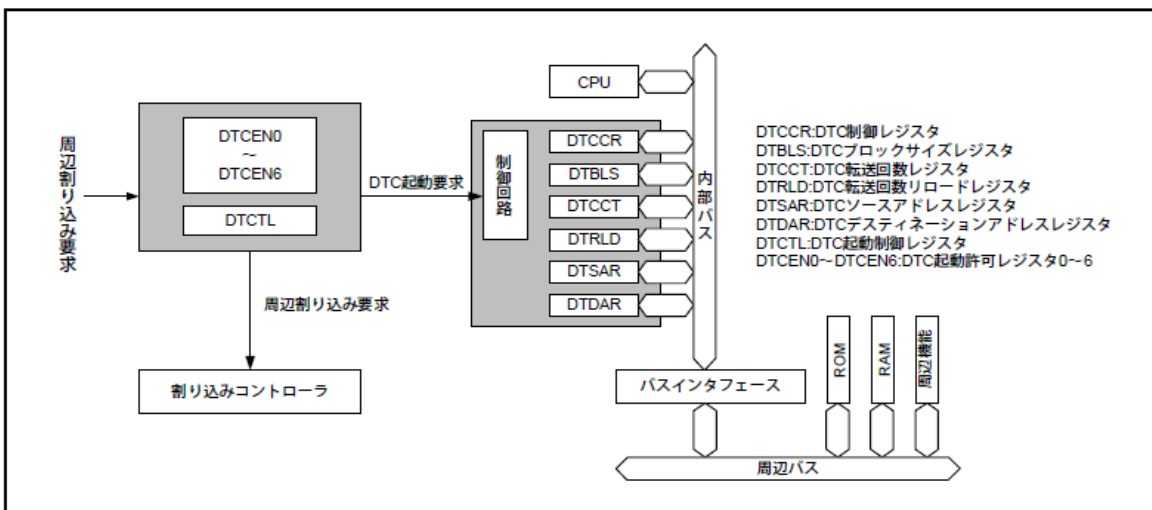


図4.1 R8C/L38AグループのDTC(データトランスファコントローラ)ブロック図

#### 4.7 タイマの相違点

38D5グループは8ビットタイマ4本と、16ビットタイマを2本を内蔵しています。

また、R8C/L38Aグループは8ビットプリスケアラ付8ビットタイマを2本と、16ビットタイマを4本と、4ビットカウンタ、8ビットカウンタを持つタイマを1本内蔵しています。

表4.9にそれぞれの8ビットタイマの仕様、表4.10～表4.11に16ビットタイマ、及び4ビットカウンタと8ビットカウンタを持つタイマの仕様を示します。

表4.9 8ビットタイマの仕様

項目	38D5グループ		R8C/L38Aグループ		
	タイマ1、タイマ2	タイマ3、タイマ4	タイマRA	タイマRB	
構成	8ビットタイマ (タイマラッチ付)	8ビットタイマ (タイマラッチ付)	8ビットプリスケアラ付 8ビットタイマ (リロードレジスタ付)	8ビットプリスケアラ付 8ビットタイマ (リロードレジスタ付)	
カウント	ダウンカウント	ダウンカウント	ダウンカウント	ダウンカウント	
カウントソース	<ul style="list-style-type: none"> <li>φSOURCEの 1/1, 1/2, 1/16, 1/256 (注1)</li> <li>XCINクロック</li> </ul> (タイマ1のみ) <ul style="list-style-type: none"> <li>タイマY出力 (タイマ2のみ)</li> <li>タイマ1アンダフロー</li> </ul>	<ul style="list-style-type: none"> <li>φSOURCEの 1/1, 1/2, 1/16, 1/256 (注1)</li> <li>タイマ2アンダフロー</li> </ul> (タイマ4のみ) <ul style="list-style-type: none"> <li>タイマ3アンダフロー</li> <li>f(XIN)</li> </ul>	f1、f2、f8、fOCO-S  fC32、fC	f1、f2、f8  タイマRAアンダフロー	
機能	内部のカウントソースのカウント	タイマモード	タイマモード	タイマモード	
	外部のカウントソースのカウント	-	-	イベントカウンタモード	
	外部パルス幅/周期測定	-	-	<ul style="list-style-type: none"> <li>パルス幅測定モード</li> <li>パルス周期測定モード</li> </ul>	
	PWM出力	(タイマ2出力) (注2)	<ul style="list-style-type: none"> <li>タイマ3PWM0モード / タイマ4PWM1モード (10ビット精度相当方形波)</li> </ul>	<ul style="list-style-type: none"> <li>パルス出力モード (注2)</li> <li>イベントカウンタモード (注2)</li> </ul>	プログラマブル波形発生モード
	ワンショット波形出力	-	-	-	<ul style="list-style-type: none"> <li>プログラマブルワンショット発生モード</li> <li>プログラマブルウェイトワンショット発生モード</li> </ul>
	時計	タイマモード (XCIN入カクロックカウントのみ)	-	タイマモード (fC32カウントのみ)	-
入力端子	-	-	TRAIO	INT0	
出力端子	(タイマ2)T2OUT	(タイマ3)PWM0/T3OUT (タイマ4)PWM1/T4OUT	TRAO TRAIO	TRBO	
関連する割り込み	タイマ1割り込み タイマ2割り込み	タイマ3割り込み タイマ4割り込み	タイマRA割り込み	タイマRB割り込み INT0割り込み	
タイマ停止	あり	あり	あり	あり	

注1. φSOURCE(XINモード: XIN入力 オンチップオシレータモード: オンチップオシレータの4分周 低速モード: サブクロックの周波数)

注2. 矩形波です。オーバフローごとの反転なので、パルスの“H”と“L”レベルの幅は同じです。

表4.10 16ビットタイマ、及び4ビットカウンタと8ビットカウンタを持つタイマの仕様(1)

項目	38D5グループ		R8C/L38Aグループ	
	タイマX	タイマY	タイマRC	
構成	16ビットタイマ (タイマラッチ付)	16ビットタイマ (タイマラッチ付)	16ビットタイマ (インプットキャプチャ、 アウトプットコンペア付)	
カウント	ダウンカウント	ダウンカウント	アップカウント	
カウントソース	・φSOURCEの 1/1 , 1/2, 1/16, 1/256 (注1) ・XCINクロック ・CNTR0端子入力	・φSOURCEの 1/1 , 1/2, 1/16, 1/256 (注1) ・XCINクロック ・CNTR1端子入力	f1、f2、f4、f8、f32、 TRCCLK端子に入力された 外部信号(立ち上がりエッジ)	
機能	内部のカウント ソースのカウント	タイマモード (拡張で18ビット)	タイマモード (アウトプットコンペア機能)	
	外部のカウント ソースのカウント	イベントカウンタモード (拡張で18ビット)	タイマモード (アウトプットコンペア機能)	
	外部パルス幅/ 周期測定	パルス幅測定モード/ (拡張で18ビット)	パルス幅HL連続測定 モード/周期測定モード	タイマモード (インプットキャプチャ機能:4本)
	PWM出力	PWMモード  (/パルス出力モード)	-	・タイマモード (注2) (アウトプットコンペア機能:4本) ・PWMモード (3本) ・PWM2モード (1本)
	ワンショット波形 出力	IGBT出力モード	-	PWMモード (3本)
	三相波形出力	-	-	-
	アンダフロー同期 任意レベル出力	-	リアルタイムポート制御 (2ビット)	-
時計	(タイマモード XCINカウントのみ)	(タイマモード XCINカウントのみ)	-	
入力端子	CNTR0	CNTR1	INT0、TRCCLK、TRCTRG、 TRCIOA、TRCIOB、 TRCIOC、TRCIOD (注3)	
出力端子	TXOUT1, TXOUT2	(RTP0, RTP1)	TRCIOA、TRCIOB、 TRCIOC、TRCIOD (注3)	
関連する割り込み	・タイマX割り込み ・CNTR0割り込み ・INT0, INT1, INT2 割り込み	・タイマY割り込み ・CNTR1割り込み	・コンペアー一致/インプットキャプチャ A~D割り込み ・オーバフロー割り込み ・INT0割り込み	
タイマ停止	あり	あり	あり	

注1. φSOURCE(XINモード: XIN入力 オンチップオシレータモード: オンチップオシレータの4分周  
低速モード: サブクロックの周波数)

注2. 矩形波です。オーバフローごとの反転なので、パルスの“H”と“L”レベルの幅は同じです。

注3. インプットキャプチャ機能、アウトプットコンペア機能、PWMモードは、1端子ごとに機能とモードを選択できます。

表4.11 16ビットタイマ、及び4ビットカウンタと8ビットカウンタを持つタイマの仕様(2)

項目	R8C/L38Aグループ			
	タイマRD	タイマRE	タイマRG	
構成	16ビットタイマ×2 (インプットキャプチャ、 アウトプットコンペア付)	4ビットカウンタ 8ビットカウンタ	16ビットタイマ (インプットキャプチャ、 アウトプットコンペア付)	
カウント	アップカウント/ダウンカウント	アップカウント	アップカウント/ダウンカウント	
カウントソース	f1、f2、f4、f8、f32、fc2  TRDCLK端子に入力された外部信号	f4、f8、f32、fc4	f1、f4、f8、f32、 (TRGCLKA端子、 TRGCLKB端子に入力された 外部信号) (注1)	
機能	内部のカウント ソースのカウント	タイマモード (アウトプットコンペア機能)	-	タイマモード (アウトプットコンペア機能)
	外部のカウント ソースのカウント	タイマモード (アウトプットコンペア機能)	-	(タイマモード/位相計数モード) (注1)
	外部パルス幅/ 周期測定	タイマモード (インプットキャプチャ機能:2×4本)	-	(タイマモード) (注1)
	PWM出力	タイマモード(注2) (アウトプットコンペア機能:2×4本) PWMモード(2×3本) PWM3モード(2×2本)	アウトプット コンペアモード(注2)	(タイマモード/PWMモード) (注1)
	ワンショット波形 出力	PWMモード (2×3本)	-	-
	三相波形出力	リセット同期PWMモード (2×3本、鋸波変調) 相補PWMモード (2×3本、 三角波変調、短絡防止時間あり)	-	-
	アンダフロー同期 任意レベル出力	-	-	-
	時計	-	リアルタイム クロックモード	-
入力端子	INT0、TRDCLK、TRDIOA0、TRDIOA1、 TRDIOB0、TRDIOB1、TRDIOC0、 TRDIOC1、TRDIOD0、TRDIOD1	-	(TRGCLKA,TRGCLKB,TRGIOA ,TRGIOB)(注1)	
出力端子	TRDIOA0、TRDIOA1、TRDIOB0、 TRDIOB1、TRDIOC0、TRDIOC1、 TRDIOD0、TRDIOD1	TREO	(TRGIOA,TRGIOB) (注1)	
関連する割り込み	・コンペア一致/インプットキャプチャ A0～D0割り込み、A1～D1割り込み ・オーバフロー割り込み ・INT0割り込み ・アンダフロー割り込み(注3)	・タイマRE割り込み	・コンペア一致/キャプチャA～B割り込み ・アンダフロー割り込み(注3) ・オーバフロー割り込み	
タイマ停止	あり	あり	あり	

注1. 本モデル(R8C/L38Aグループ)には該当する入出力端子が存在しません。

注2. 矩形波です。オーバフローごとの反転なので、パルスの“H”と“L”レベルの幅は同じです。

注3. アンダフロー割り込みは、タイマRD1とタイマRGのみ設定可能です。

#### 4.8 シリアルインターフェースの相違点

38D5グループは2チャンネル、R8C/L38Aグループは4チャンネル(UART0,1、UART2、SSUorI2Cバス)のシリアルインターフェースを持ちます。

表4.12、表4.13に各シリアルインターフェースのクロック同期形シリアルI/Oモードの仕様を、クロック非同期形シリアルI/Oモード(UARTモード)の仕様を表4.14に示します。

また、R8C/L38AグループのUART2は特殊モード(I2Cモード)、及びマルチプロセッサ通信機能も持ちます。

表4.12 クロック同期形シリアルI/Oモードの仕様(1)

項目	38D5グループ	R8C/L38Aグループ	
	シリアルI/O1	UART0, 1	UART2
転送データフォーマット	転送データ長:8ビット	転送データ長:8ビット	
転送クロック	(内部クロック使用時) ・ $f_i/(4(n+1))$ n=BRGレジスタの設定値(00h~FFh) $f_i=\Phi\text{SOURCE}$ 、 $\Phi\text{SOURCE}/4$ (注1) (外部クロック使用時) ・SCLK1端子からの入力	(内部クロック使用時) ・ $f_i/(2(n+1))$ $f_i=f_1, f_8, f_{32}, f_C$ n=UiBRGレジスタの設定値(00h~FFh) (外部クロック使用時) ・CLKi端子からの入力 (i=0~2)	
送信開始条件	・TE=1 (送信許可) (注2) ・TBE=0 (TBレジスタにデータあり) (内部クロック使用時) シリアルI/Oレジスタ書き込みタイミング (外部クロック使用時) 転送クロック入力タイミング	(UiC1レジスタの設定) (注3) ・TE=1 (送信許可) ・TI=0 (UiTBレジスタにデータあり) (i=0~2) ・CTS2端子の入力"L" (CTS機能選択時)	
受信開始条件	・RE=1 (受信許可) TE=1 (送信許可) (注2) ・TBE=0 (TBレジスタにデータあり) (内部クロック使用時) シリアルI/Oレジスタ書き込みタイミング (外部クロック使用時) 転送クロック入力タイミング	(UiC1レジスタの設定) (注3) ・RE=1 (受信許可) TE=1 (送信許可) ・TI=0 (UiTBレジスタにデータあり) (i=0~2)	
割り込み要求発生タイミング	(送信時、次の何れかを選択) ・データ送信開始時 ・データ送信完了時 (受信時) ・データ受信完了時	(送信時、次の何れかを選択) ・データ送信開始時 ・データ送信完了時 (受信時) ・データ受信完了時	
エラー検出	オーバーランエラー	オーバーランエラー	
選択機能	・SRDY1使用/入出力ポート 選択可 ・TXD出力形式選択可 ・連続受信モードなし ・クロック極性選択なし ・送受信データLSBファースト固定 ・端子配置固定 ・データ論理切り替え不可	・SRDY/CTS/RTSなし ・TXD出力形式選択可 ・連続受信モード選択可 ・クロック極性選択可 ・送受信データLSB/MSBファースト選択可 ・RXD0配置選択あり ・データ論理切り替え不可	・CTS/RTS機能選択可 ・TXD2,RXD2配置選択あり ・データ論理切り替え可

注1.  $\Phi\text{SOURCE}$ (XINモード:XIN入力 オンチップオシレータモード:オンチップオシレータの4分周

低速モード:サブクロックの周波数)

注2. 外部クロックを選択している場合、外部クロックが“H”の状態条件を満たしてください。

注3. 外部クロックを選択している場合、U0C0レジスタのCKPOLビットが“0”(転送クロックの立ち下がりで送信データ出力、立ち上がりで受信データ入力)のときは外部クロックが“H”の状態、CKPOLビットが“1”(転送クロックの立ち上がりで送信データ出力、立ち下がりで受信データ入力)のときは外部クロックが“L”の状態条件を満たしてください。



表4.13 クロック同期形シリアルI/Oモードの仕様(2)

項目	38D5グループ		R8C/L38Aグループ	
	シリアルI/O2		SSU	I2Cバス
転送データフォーマット	転送データ長: 8ビット		転送データ長: 8~16ビット	転送データ長: 8ビット
転送クロック	(内部クロック使用時) ・ΦSOURCE/8, ΦSOURCE/16 , ΦSOURCE/32, ΦSOURCE/64 (注1) , ΦSOURCE/128, ΦSOURCE/256  (外部クロック使用時) ・SCLK2端子から入力		(内部クロック使用時) ・f1/4, f1/8, f1/16, f1/32, f1/64, f1/128, f1/256  (外部クロック使用時) ・SSCK端子から入力	(内部クロック使用時) ・f1/28, f1/40, f1/48, f1/56, f1/64, f1/80, f1/96, f1/100, f1/112 f1/128, f1/160, f1/200 f1/224, f1/256 ・上記の2倍、上記の1/2倍 (外部クロック使用時) ・SCL端子から入力
送信開始条件	(内部クロック使用時) シリアルI/O2レジスタへの書き込み  (外部クロック使用時) シリアルI/O2レジスタへの書き込み後、 転送クロック入力タイミング		・TE=1 (送信許可) (マスタデバイス時) ・SSTDRレジスタに 送信データ書き込み (スレーブデバイス時) ・入力クロックに同期して出力 (ORER=0 CE=0)	・STOP(ICSR)=0 ・ICE=1 (転送動作可能状態) ・TRS=1 (送信許可) ・BBSUY=1 SCP=0 ・TDRE=1を確認 ・ICDRTIに送信データ書き込み (注2)
受信開始条件	(内部クロック使用時) シリアルI/O2レジスタへの書き込み  (外部クロック使用時) シリアルI/O2レジスタへの書き込み後、 転送クロック入力タイミング		・RE=1 (受信許可) (マスタデバイス時) ・SSRDRレジスタダミーリード (スレーブデバイス時) ・入力クロックに同期して入力 (ORER=0)	・TEND=0 ・ICE=1 (転送動作可能状態) ・TRS=0 (受信可能) (マスタ受信モード) ・ICDRRをダミーリード (注2)
割り込み要求発生タイミング	・データ送受信終了時(同期クロック8カウント)		・送信データエンプティ ・送信終了 ・受信データフル ・オーバーランエラー ・コンフリクトエラー	・送信データエンプティ ・送信終了 ・受信データフル ・オーバーランエラー ・アービトラージロスト ・NACK検出 ・停止条件検出
エラー検出	-		・オーバーランエラー ・コンフリクトエラー	・オーバーランエラー
機能選択	・SRDY2選択可 ・データLSB/MSBファースト選択可 ・SOUT2出力形式 CMOS/Nチャネルオープンドレイン選択可		・4線式バス通信モード選択可 ・LSB/MSBファースト選択可 ・マスター/スレーブ 選択可 ・SSCKクロック位相選択可 ・SSCKクロック極性選択可	・I2Cフォーマット選択可 ・アクリッジ出力 レベル選択可 ・クロック同期式 シリアルフォーマット選択可 ・LSB/MSBファースト選択可 ・SDAデジタル遅延値選択可

注1.φSOURCE(XINモード:XIN入力 オンチップオシレータモード:オンチップオシレータの4分周  
低速モード:サブクロックの周波数)

注2.実際の通信手順に関してマニュアルを御確認下さい。

表4.14 UARTモードの仕様

項目	38D5グループ	R8C/L38Aグループ	
	シリアルI/O1	UART0,1	UART2
転送データフォーマット	キャラクタビット:7、8ビット選択可 スタートビット:1ビット パリティビット:偶数、奇数、無し選択可 ストップビット:1、2ビット選択可	キャラクタビット:7、8、9ビット選択可 スタートビット:1ビット パリティビット:偶数、奇数、無し選択可 ストップビット:1、2ビット選択可	
転送クロック	(内部クロック使用時) ・ $f_i/(16(n+1))$ $f_i = \Phi_{SOURCE}$ 、 $\Phi_{SOURCE}/4$ $n = BR$ レジスタの設定値 (00h~FFh) (外部クロック使用時) ・ $f_{EXT}/16$ $f_{EXT} = SCLK$ からの入力	(内部クロック使用時) ・ $f_i/(16(n+1))$ $f_i = f_1$ 、 $f_8$ 、 $f_{32}$ 、 $f_C$ $n = U_iBR$ レジスタの設定値 (00h~FFh) (外部クロック使用時) ・ $f_{EXT}/(16(n+1))$ $f_{EXT} = CLK_i$ 端子からの入力 $n = U_iBR$ レジスタの設定値 (00h~FFh) (i=0~2)	
送信開始条件	・TE=1 (送信許可) ・TBE=0 (TBレジスタにデータあり)	(U <sub>i</sub> C1レジスタの設定) ・TE=1 (送信許可) ・TI=0 (UI <sub>i</sub> TBレジスタにデータあり) (i=0~2)	・CTS2端子の入力"L" (CTS機能選択時)
受信開始条件	・RE=1 (受信許可) ・スタートビットの検出	(U <sub>i</sub> C1レジスタの設定) ・RE=1 (受信許可) ・スタートビットの検出 (i=0~2)	
割り込み要求発生タイミング	(送信時、次の何れかを選択) ・データ送信開始時 ・データ送信完了時 (受信時) ・データ受信完了時	(送信時、次の何れかを選択) ・送信バッファ空 ・データ送信開始時 ・データ送信完了時 (受信時) ・データ受信完了時	
エラー検出	・オーバーランエラー ・フレーミングエラー ・パリティエラー ・サミングエラー	・オーバーランエラー ・フレーミングエラー ・パリティエラー ・サミングエラー	
機能選択	・TXD出力形式選択可	・TXD出力形式選択可 ・LSB/MSBファースト選択可 (注1) ・RXD0配置選択あり	・CTS/RTS機能選択可 ・データ論理切り替え ・TXD/RXD入力極性切り替え ・RXD2デジタルフィルタ選択可 ・TXD2,RXD2配置選択あり

注1.ビット数による制限あり。詳細はマニュアル参照

4.9 ハードウェアLINの相違点

38D5グループにハードウェアLIN機能はありません。

ハードウェアLINは、タイマRAおよびUART0と連携し、LIN通信を行うものです。

図4.2 にR8C/L38AグループのハードウェアLINのブロック図を示します。

機能の詳細についてはハードウェアマニュアルを参照ください。

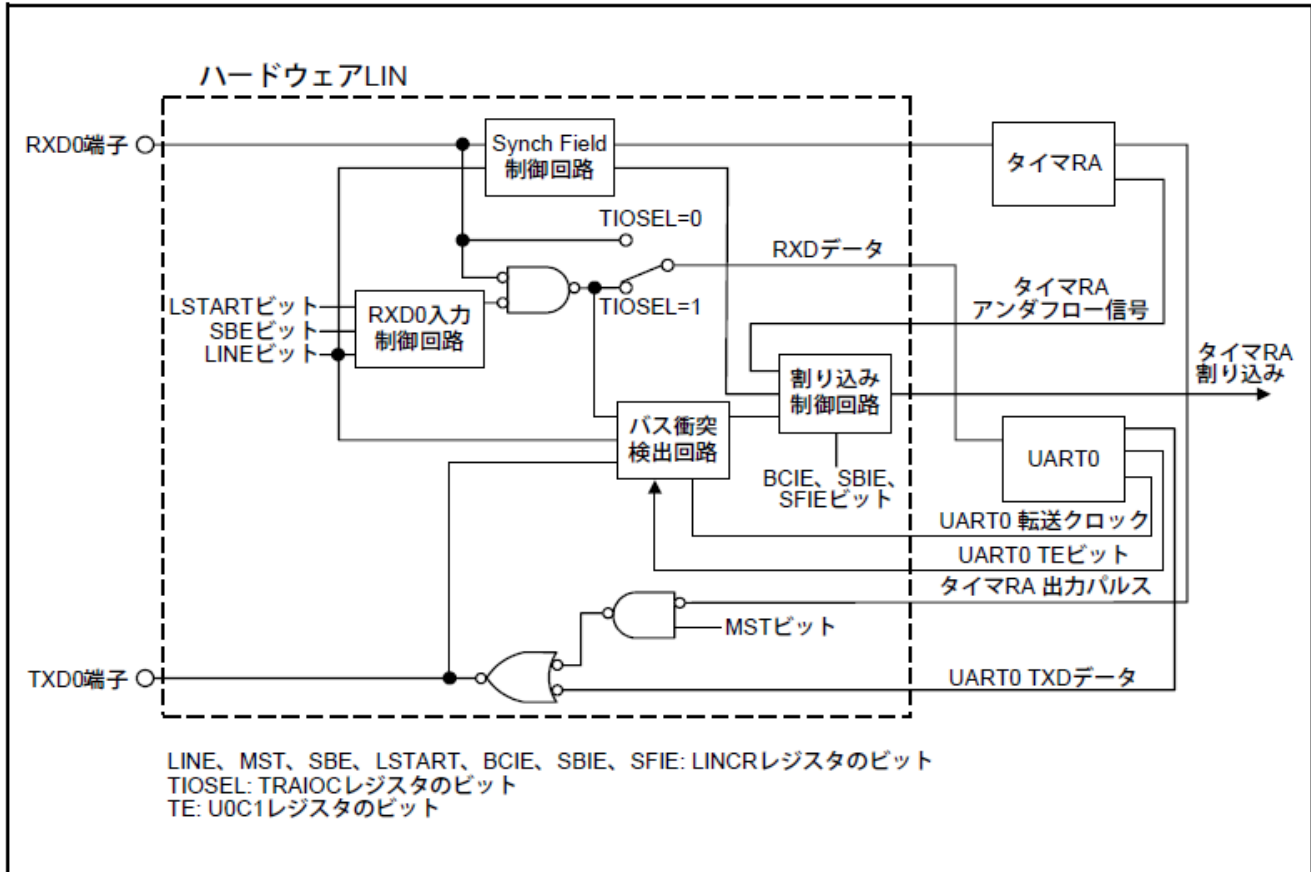


図4.2 R8C/L38AグループのハードウェアLINブロック図

#### 4.10 A/Dコンバータの相違点

38D5グループ、R8C/L38Aグループ共に10ビット分解能のA/Dコンバータを1回路持ちます。

表4.15に38D5グループ、R8C/L38AグループのA/Dコンバータの仕様を示します。

表4.15 A/Dコンバータの仕様

項目	38D5グループ	R8C/L38Aグループ
A/D変換方式	逐次比較変換方式	逐次比較変換方式
アナログ入力電圧	0V~VCC (注1)	0V~AVCC (注1)
動作クロックΦAD	φSOURCE/2, φSOURCE/4 (注2)	fAD、fAD/2、fAD/4、fAD/8 (注3) (fAD=f1)
分解能	8ビットまたは10ビット選択可能	8ビットまたは10ビット選択可能
サンプル&ホールド	なし	あり
絶対精度	Ta=-20~85°C 2.7 ≤ Vcc ≤ 5.5V(フラッシュメモリ版) 2.0 ≤ Vcc ≤ 5.5V(QzROM版) (10bitAD選択時)±4LSB (8bitAD選択時)±2LSB	AVCC=Vref=5V、ΦAD=20MHzのとき ・分解能8ビットの場合±2LSB ・分解能10ビットの場合±3LSB AVCC=Vref=3.3V、ΦAD=16MHzのとき AVCC=Vref=3.0V、ΦAD=10MHzのとき AVCC=Vref=2.2V、ΦAD=5MHzのとき ・分解能8ビットの場合±2LSB ・分解能10ビットの場合±5LSB
動作モード	単発モード	・単発モード ・繰り返しモード0 ・繰り返しモード1 ・単掃引モード ・繰り返し掃引モード
アナログ入力端子	8本(AN0~AN7)	16本(AN0~AN15)
A/D変換開始条件	・ソフトウェアトリガ	・ソフトウェアトリガ ・タイマRCからのトリガ ・タイマRDからのトリガ ・外部トリガ
1端子あたりの変換速度	10bitAD選択時 tc(φAD)×61 ~ tc(φAD)×62 us 8bitAD選択時 tc(φAD)×49 ~ tc(φAD)×50 us	ΦAD=fADの場合、 最短43ΦADサイクル
A/D断線検出アシスト機能	なし	あり
ADKEY機能	あり	なし

注1.アナログ入力電圧が基準電圧を超えた場合、A/D変換結果は10ビットモードでは3FFh、8ビットモードではFFhになります。

注2.XINモードの場合、f(XIN)を500kHz以上にしてください。

低速モードの場合、A/D変換クロックにオンチップオシレータを使用しますので周波数制限はありません。

φSOURCE(XINモード:XIN入力 オンチップオシレータモード:オンチップオシレータの4分周

低速モード:サブクロックの周波数)

注3.4.0V ≤ AVCC ≤ 5.5Vのとき、ΦADの周波数を20MHz以下にしてください。

3.2V ≤ AVCC < 4.0Vのとき、ΦADの周波数を16MHz以下にしてください。

3.0V ≤ AVCC < 3.2Vのとき、ΦADの周波数を10MHz以下にしてください。

2.2V ≤ AVCC < 3.0Vのとき、ΦADの周波数を5MHz以下にしてください。

ΦADの周波数は2MHz以上にしてください。

4.11 D/Aコンバータの相違点

38D5グループにD/Aコンバータはありません。

R8C/L38Aグループは8ビットのR-2R方式による独立した2つのD/Aコンバータを持ちます。

表4.16にR8C/L38AグループのD/Aコンバータの仕様を、図4.3にD/Aコンバータのブロック図を示します。

機能の詳細についてはハードウェアマニュアルを参照ください。

表4.16 D/Aコンバータの仕様

項目	仕様
D/A変換方式	R-2R方式
分解能	8ビット
アナログ出力端子	2本(DA0,DA1)

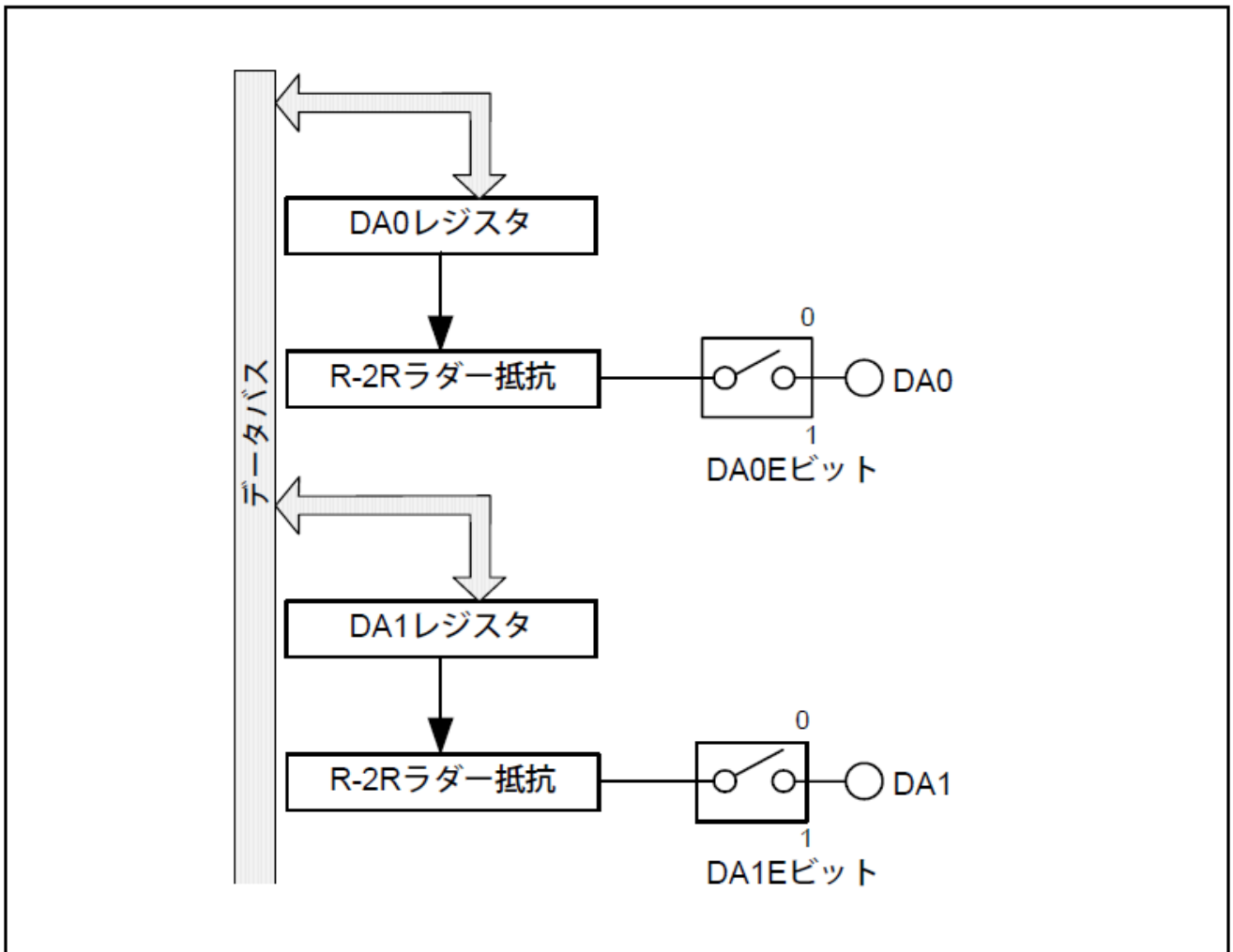


図4.3 R8C/L38AグループのD/Aコンバータブロック図

#### 4.12 LCD駆動制御回路の相違点

38D5グループ、R8C/L38Aグループ共にLCD駆動制御回路を内蔵しています。

表4.17に38D5グループ、R8C/L38AグループのLCD駆動制御回路の仕様を示します。

表4.17 LCD駆動制御回路の仕様

項目	38D5グループ	R8C/L38Aグループ
セグメント出力	<ul style="list-style-type: none"> <li>・最大36 (SEG0~SEG35)</li> <li>・SEG0~SEG15端子は、I/Oポートとして使用するか、セグメント出力端子として使用するかを1本ごとに制御可</li> <li>・SEG16~SEG31端子は、I/Oポートとして使用するか、セグメント出力端子として使用するかを4本毎に制御可</li> <li>・SEG32~SEG35端子は、コモン出力として使用するか、セグメント出力端子として使用するかを4本毎に制御可</li> </ul>	<ul style="list-style-type: none"> <li>・最大47本 (SEG0~SEG11,SEG17~SEG39,SEG44~SEG55)</li> <li>・SEG0~SEG11端子、SEG17~SEG39端子、SEG44~SEG51端子は、I/Oポートとして使用するか、セグメント出力端子として使用するかを1本ごとに制御可</li> <li>・SEG52~SEG55端子は、I/Oポートとして使用するか、コモン出力端子またはセグメント出力端子として使用するかを1本ごとに制御可</li> </ul>
コモン出力	<ul style="list-style-type: none"> <li>・最大8(COM0~COM7)</li> <li>・使用する端子は時分割数により固定</li> <li>・COM0~COM3は端子機能固定(他機能選択なし)</li> <li>・COM4~COM7はコモン出力として使用するか、セグメント出力端子として使用するかを4本毎に制御可</li> </ul>	<ul style="list-style-type: none"> <li>・最大8本(COM0~COM7)</li> <li>・使用するコモン出力端子は選択可</li> <li>・COM0~COM3端子はコモン出力として使用しない場合はI/Oポートとして使用可</li> <li>・COM4~COM7端子はコモン出力として使用しない場合はI/Oポートとして使用するか、セグメント出力として使用するかを1端子ごとに制御可</li> </ul>
フレーム周波数	$\frac{\text{LCDCK用カウントソース}}{\text{LCD用分周器分周比} \times \text{時分割数}}$ <p>時分割数=1,2,3,4,8 LCD用分周器分周比=1,2,4,8 LCDCK用カウントソース <math>f(\text{XCIN})/32, \phi\text{SOURCE}/8192</math></p>	$\text{LCDクロックソース周波数} \times \frac{\text{デューティ}}{2 \times n \times \text{分周比}}$ <p>デューティ=1,1/2,1/3,1/4,1/8 分周比=2,4,8,16,32,64 n=LCDクロックソースとして f32選択時32、fc-LCD選択時4</p>
バイアス制御	<ul style="list-style-type: none"> <li>・外付け分割抵抗を使用する場合と内部昇圧回路を使用する場合の2種類</li> <li>・内部昇圧回路を使用する場合、基準電圧VL1に外部より入力する。</li> </ul>	<ul style="list-style-type: none"> <li>・外付け分割抵抗を使用する場合と内部昇圧回路を使用する場合の2種類</li> <li>・内部昇圧回路を使用する場合、基準電圧VL1の電位は内部で生成するか、外部より入力するかを選択可</li> </ul>
LCD表示データレジスタ	・36バイト(32バイト+未使用4バイト)	・56バイト(本モデルに存在しないSEG分を含む)
LCD表示制御データレジスタ	・なし	・56バイト(本モデルに存在しないSEG分を含む)
最大画素数	256 (セグメント:32 × コモン:8)	344 (セグメント:43 × コモン:8)

#### 4.13 ROM訂正機能の相違点

R8C/L38AグループにROM訂正機能はありません。

38D5グループはROM内のプログラムの一部を訂正することができます。

訂正したい部分の先頭アドレス(先頭命令のオペコードのアドレス)をROM訂正アドレス上位レジスタ、下位レジスタに設定します。プログラム実行時、プログラムカウンタの値がROM訂正アドレスレジスタに設定した値と一致すると、ROM訂正用ベクトルに分岐します。訂正プログラムを訂正用ベクトルに設定しておくことにより、この訂正プログラムを実行することができます。

訂正プログラムからメインプログラムへの復帰には、JMP命令(3バイト命令)を使用してください

訂正できる部分は2箇所までで、ROM訂正用ベクトルは2ベクトルあります。

ROM訂正用メモリ選択ビットにより、ROM訂正用ベクトルをRAM領域又はROM領域から選択できます。

## 5. 参考ドキュメント

データシート

38D5グループ データシート

R8C/L38Aグループ ハードウェアマニュアル

R8C/L38Aグループ データシート

(最新版をルネサステクノロジホームページから入手してください。)

テクニカルニュース／テクニカルアップデート

(最新の情報をルネサステクノロジホームページから入手してください。)



ホームページとサポート窓口

ルネサス テクノロジホームページ  
<http://japan.renesas.com/>

お問合せ先  
<http://japan.renesas.com/inquiry>  
[csc@renesas.com](mailto:csc@renesas.com)

改訂記録	38D5グループ、R8C/L38Aグループ 38D5グループとR8C/L38Aグループの相違点
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.12.31	-	初版発行

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事事務の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
  - 1) 生命維持装置。
  - 2) 人体に埋め込み使用するもの。
  - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
  - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気づきの点等がございましたら弊社営業窓口までご照会ください。

D039444