

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

R8C/27 グループ タイマRC (PWMモード)

1. 要約

この資料はR8C/27グループのタイマRC (PWMモード) の設定方法例、及び応用例について説明しています。

2. はじめに

この資料で説明する応用例は次のマイコン、条件での利用に適用されます。

- マイコン : R8C/27グループ

R8C/27グループと同様のSFR (周辺機能レジスタ) を持つ他のR8C/Tinyシリーズでも本プログラムを使用することができます。ただし、一部の機能を機能追加等に変更している場合がありますのでマニュアルで確認してください。このアプリケーションノート使用に際しては十分な評価を行ってください。

3. 応用例の説明

3.1 タイマ RC

タイマ RC は、16 ビットタイマで4本の入出力端子を持ちます。

タイマ RC の動作クロックは、f1 または fOCO40M です。表 3.1 にタイマ RC の動作クロックを示します。

表 3.1 タイマ RC の動作クロック

条件	タイマ RC の動作クロック
カウントソースが f1、f2、f4、f8、f32、TRCCLK 入力 (TRCCR1 レジスタの TCK2 ~ TCK0 ビットが “000b” ~ “101b”)	f1
カウントソースが fOCO40M (TRCCR1 レジスタの TCK2 ~ TCK0 ビットが “110b”)	fOCO40M

表 3.2 にタイマ RC の入出力端子を、図 3.1 にタイマ RC のブロック図を示します。

タイマ RC は3種類のモードを持ちます。

- タイマモード

- インプットキャプチャ機能 外部信号をトリガにしてカウンタの値をレジスタに取り込む機能
- アウトプットコンペア機能 カウンタとレジスタの値の一致を検出する機能(検出時に端子出力変更可能)

次の2つのモードは、アウトプットコンペア機能を用います。

- PWMモード 任意の幅のパルスを連続して出力するモード
- PWM2モード トリガからウエイト時間において、ワンショット波形またはPWM波形を出力するモード

インプットキャプチャ機能、アウトプットコンペア機能、PWMモードは、1端子ごとに機能とモードを選択できます。

PWM2モードは、カウンタやレジスタを組み合わせることで波形を出力します。端子の機能はモードによって決まります。

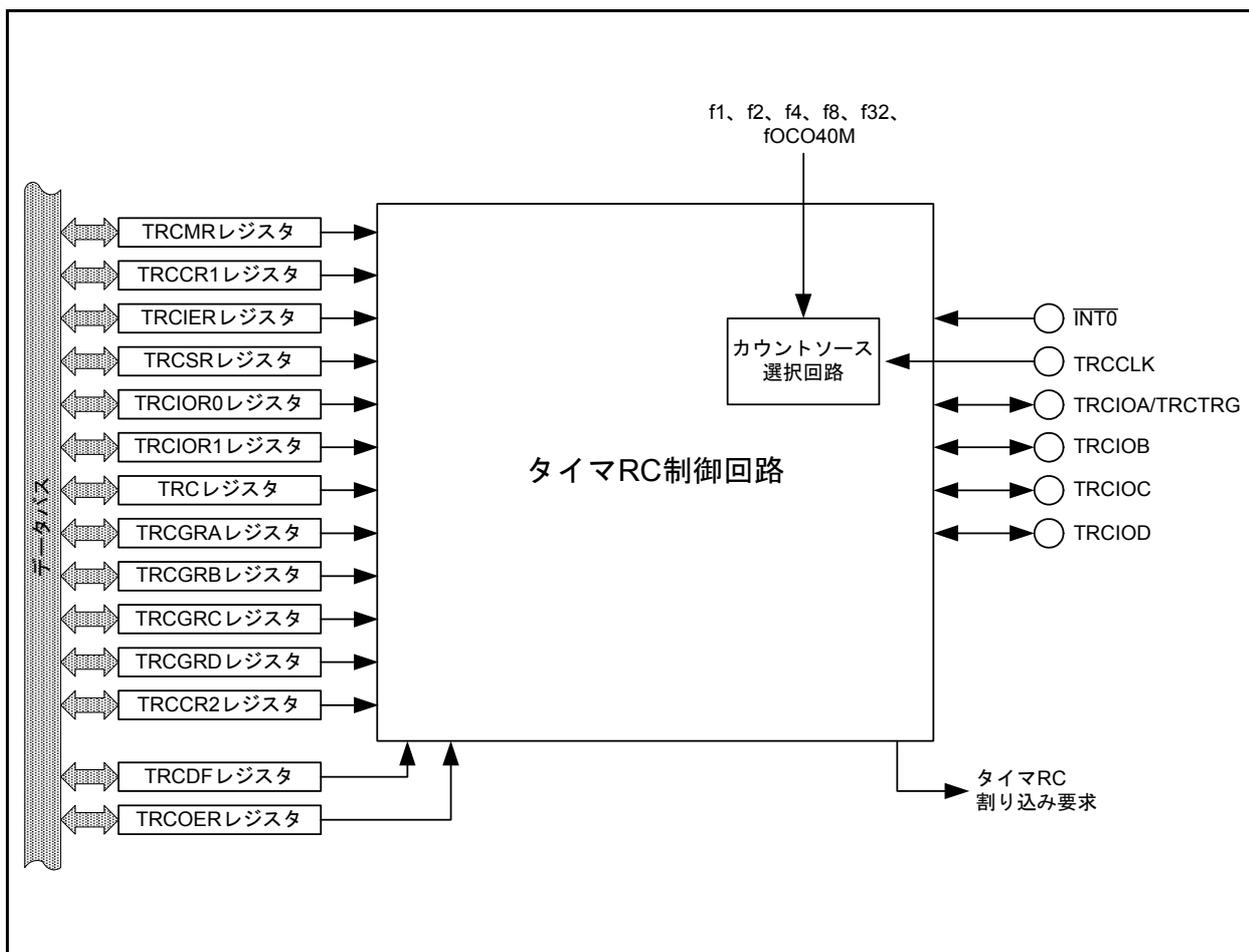


図 3.1 タイマRCのブロック図

表 3.2 タイマRCの入出力端子

端子名	入出力	機能
TRCIOA(P1_1) TRCIOB(P1_2) TRCIOC(P5_3またはP3_4)(注1) TRCIOD(P5_4またはP3_5)(注1)	入出力	モードによって機能が異なります。詳細は各モードを参照してください。
TRCLK(P3_3)	入力	外部クロック入力
TRCTRG(P1_1)	入力	PWM2モードの外部トリガ入力

注1. TRCIOC、TRCIODは端子を選択できます。詳細は「R8C/27グループハードウェアマニュアル」の PINSR3 レジスタの TRCIOCSEL ビット、TRCIODSEL ビットを参照してください。

3.2 タイマRC関連レジスタ

表 3.3 にタイマ RC 関連レジスタ一覧を示します。図 3.2～図 3.11 にタイマ RC 関連レジスタを示します。

表 3.3 タイマRC関連レジスタ一覧

番地	シンボル	モード				参照先
		タイマ		PWM	PWM2	
		入力 キャプチャ 機能	出力 コンペア機能			
0120h	TRCMR	有効	有効	有効	有効	タイマRCモードレジスタ 図 3.2 TRCMR レジスタ
0121h	TRCCR1	有効	有効	有効	有効	タイマRC制御レジスタ1 図 3.3 TRCCR1 レジスタ 図 3.15 PWMモード時のTRCCR1 レジスタ
0122h	TRCIER	有効	有効	有効	有効	タイマRC割り込み許可レジスタ 図 3.4 TRCIER レジスタ
0123h	TRCSR	有効	有効	有効	有効	タイマRCステータスレジスタ 図 3.5 TRCSR レジスタ
0124h	TRCIOR0	有効	有効	—	—	タイマRC I/O制御レジスタ0、タイマRC I/O制御 レジスタ1 図 3.11 TRCIOR0、TRCIOR1 レジスタ
0125h	TRCIOR1					
0126h 0127h	TRC	有効	有効	有効	有効	タイマRCカウンタ 図 3.6 TRC レジスタ
0128h 0129h 012Ah 012Bh 012Ch 012Dh 012Eh 012Fh	TRCGRA TRCGRB TRCGRC TRCGRD	有効	有効	有効	有効	タイマRCジェネラルレジスタA、B、C、D 図 3.7 TRCGRA、TRCGRB、TRCGRC、 TRCGRD レジスタ
0130h	TRCCR2	—	—	—	有効	タイマRC制御レジスタ2 図 3.8 TRCCR2 レジスタ
0131h	TRCDF	有効	—	—	有効	タイマRCデジタルフィルタ機能選択レジスタ 図 3.9 TRCDF レジスタ
0132h	TRCOER	—	有効	有効	有効	タイマRCアウトプットマスタ許可レジスタ 図 3.10 TRCOER レジスタ

— : 無効

タイマRCモードレジスタ (注1)

シンボル TRCMR	アドレス 0120h番地	リセット後の値 01001000b	
ビット シンボル	ビット名	機能	RW
PWMB	TRCIOB PWMモード選択ビット (注2)	0: タイマモード 1: PWMモード	RW
PWMC	TRCIOC PWMモード選択ビット (注2)	0: タイマモード 1: PWMモード	RW
PWMD	TRCIOD PWMモード選択ビット (注2)	0: タイマモード 1: PWMモード	RW
PWM2	PWM2モード選択ビット	0: PWM2モード 1: タイマモードまたはPWMモード	RW
BFC	TRCGRCレジスタ機能選択ビット (注3)	0: ジェネラルレジスタ 1: TRCGRAレジスタのバッファレジスタ	RW
BFD	TRCGRDレジスタ機能選択ビット	0: ジェネラルレジスタ 1: TRCGRBレジスタのバッファレジスタ	RW
— (b6)	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—
TSTART	TRCカウント開始ビット	0: カウント停止 1: カウント開始	RW

注1. PWM2モード時の注意事項は「R8C/27グループハードウェアマニュアル」を参照してください。

注2. これらのビットはPWM2ビットが“1” (タイマモードまたはPWMモード)のとき有効です。

注3. PWM2モードではBFCビットを“0” (ジェネラルレジスタ)にしてください。

図 3.2 TRCMR レジスタ

タイマRC制御レジスタ1

シンボル		アドレス	リセット後の値	
TRCCR1		0121h番地	00h	
ビットシンボル	ビット名	機能	RW	
TOA	TRCIOA出力レベル選択ビット (注1)	動作モード(機能)によって機能が異なる (注2)	RW	
TOB	TRCIOB出力レベル選択ビット (注1)		RW	
TOC	TRCIOC出力レベル選択ビット (注1)		RW	
TOD	TRCIOD出力レベル選択ビット (注1)		RW	
TCK0	カウントソース選択ビット (注1)	b6 b5 b4 0 0 0 : f1 0 0 1 : f2 0 1 0 : f4 0 1 1 : f8 1 0 0 : f32 1 0 1 : TRCCLK入力の立ち上がりエッジ 1 1 0 : fOCO40M 1 1 1 : 設定しないでください	RW	
TCK1		RW		
TCK2		RW		
CCLR	TRCカウンタクリア選択ビット (注2、3)	0 : クリア禁止(フリーランニング動作) 1 : TRCGRAのコンペアー致でクリア	RW	

注1. TRCMRレジスタのTSTARTビットが“0”(カウント停止)のとき、書いてください。
 注2. タイマモードのインプットキャプチャ機能では、CCLR、TOA、TOB、TOC、TODビットは無効です。
 注3. タイマモードのインプットキャプチャ機能では、CCLRビットの内容に関係なくフリーランニング動作します。

図 3.3 TRCCR1 レジスタ

タイマRC割り込み許可レジスタ

シンボル	アドレス	リセット後の値	
TRCIE	0122h番地	01110000b	
ビット シンボル	ビット名	機能	RW
IMIEA	インพุットキャプチャ/コンペア 一致割り込み許可ビットA	0 : IMFAビットによる割り込み (IMIA) 禁止 1 : IMFAビットによる割り込み (IMIA) 許可	RW
IMIEB	インพุットキャプチャ/コンペア 一致割り込み許可ビットB	0 : IMFBビットによる割り込み (IMIB) 禁止 1 : IMFBビットによる割り込み (IMIB) 許可	RW
IMIEC	インพุットキャプチャ/コンペア 一致割り込み許可ビットC	0 : IMFCビットによる割り込み (IMIC) 禁止 1 : IMFCビットによる割り込み (IMIC) 許可	RW
IMIED	インพุットキャプチャ/コンペア 一致割り込み許可ビットD	0 : IMFDビットによる割り込み (IMID) 禁止 1 : IMFDビットによる割り込み (IMID) 許可	RW
— (b6-b4)	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—
OVIE	オーバフロー割り込み許可ビット	0 : OVFビットによる割り込み (OVI) 禁止 1 : OVFビットによる割り込み (OVI) 許可	RW

図 3.4 TRCIE レジスタ

タイマRCステータスレジスタ

		シンボル TRCSR	アドレス 0123h番地	リセット後の値 01110000b
ビット シンボル	ビット名	機能	RW	
IMFA	インプットキャプチャ/コンペアー一致 フラグA	[“0” になる要因] 読んだ後、“0”を書く(注1) [“1” になる要因] 下表を参照	RW	
IMFB	インプットキャプチャ/コンペアー一致 フラグB		RW	
IMFC	インプットキャプチャ/コンペアー一致 フラグC		RW	
IMFD	インプットキャプチャ/コンペアー一致 フラグD		RW	
— (b6-b4)	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—	
OVF	オーバフローフラグ	[“0” になる要因] 読んだ後、“0”を書く(注1) [“1” になる要因] 下表を参照	RW	

- 注1. 書き込み結果は次のようになります。
- ・読んだ結果が“1”の場合、同じビットに“0”を書くと“0”になります。
 - ・読んだ結果が“0”の場合、同じビットに“0”を書いても変化しません(読んだ後で、“0”から“1”に変化した場合、“0”を書いても“1”のままです)。
 - ・“1”を書いた場合は変化しません。

ビット シンボル	タイマモード		PWMモード	PWM2モード
	インプット キャプチャ機能	アウトプット コンペアー機能		
IMFA	TRCIOA端子の入力エッジ (注1)	TRCとTRCGRAの値が一致したとき		
IMFB	TRCIOB端子の入力エッジ (注1)	TRCとTRCGRBの値が一致したとき		
IMFC	TRCIOC端子の入力エッジ (注1、2)	TRCとTRCGRCの値が一致したとき(注2)		
IMFD	TRCIOD端子の入力エッジ (注1、2)	TRCとTRCGRDの値が一致したとき(注2)		
OVF	TRCがオーバフローしたとき。			

- 注1. TRCIOR0、TRCIOR1レジスタのIOj1~IOj0ビット(j=A、B、C、D)で選択したエッジ。
注2. TRCMRレジスタのBFC、BFDビットが“1”(TRCGRA、TRCGRBのパッファレジスタ)の場合を含む。

図 3.5 TRCSR レジスタ

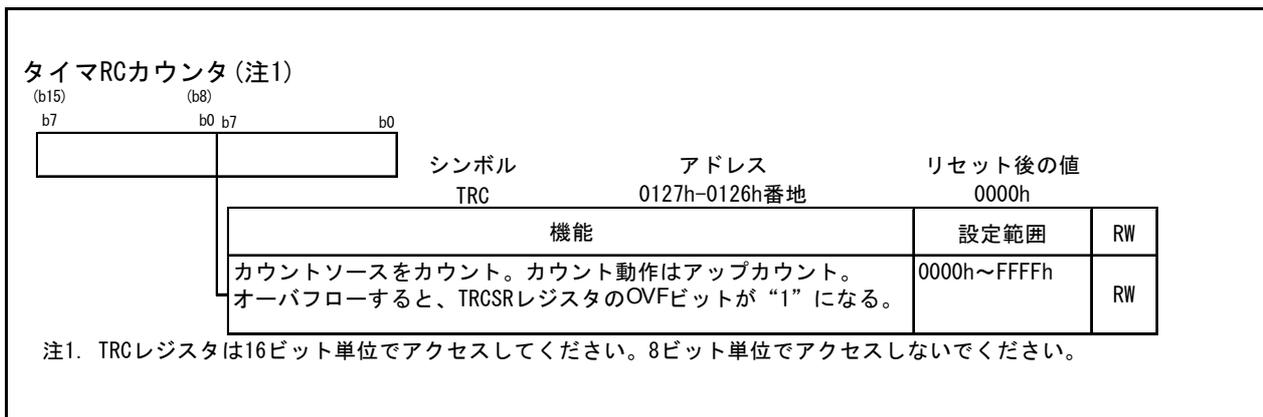


図 3.6 TRC レジスタ

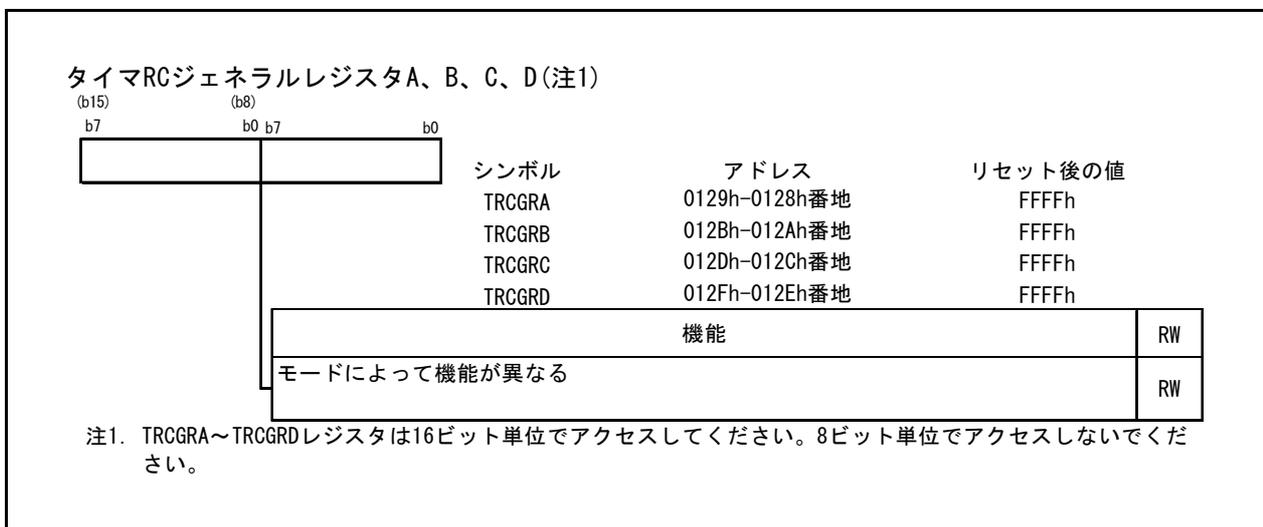


図 3.7 TRCGRA、TRCGRB、TRCGRC、TRCGRD レジスタ

タイマRC制御レジスタ2

シンボル	アドレス	リセット後の値	
TRCCR2	0130h番地	00011111b	
ビット シンボル	ビット名	機能	RW
— (b4-b0)	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—
CSEL	TRCカウント動作選択ビット (注1、2)	0 : TRCGRAレジスタとのコンペアー一致後 もカウント継続 1 : TRCGRAレジスタとのコンペアー一致で カウント停止	RW
TCEG0	TRCTRG入力エッジ選択ビット (注3)	b7 b6 0 0 : TRCTRGからのトリガ入力を禁止 0 1 : 立ち上がりエッジを選択 1 0 : 立ち下がりエッジを選択 1 1 : 立ち上がり/立ち下がり両エッジ を選択	RW
TCEG1			RW

注1. PWM2モード時の注意事項は「R8C/27グループハードウェアマニュアル」を参照してください。
 注2. タイマモード、PWMモードでは無効です(CSELビットの内容に関係なくカウントは継続します)。
 注3. タイマモード、PWMモードでは無効です。

図 3.8 TRCCR2 レジスタ

タイマRCデジタルフィルタ機能選択レジスタ

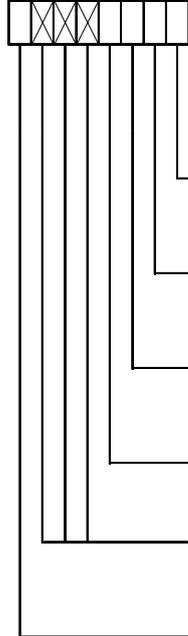
シンボル	アドレス	リセット後の値	
TRCDF	0131h番地	00h	
ビット シンボル	ビット名	機能	RW
DFA	TRCIOA端子デジタルフィルタ 機能選択ビット(注1)	0 : 機能なし 1 : 機能あり	RW
DFB	TRCIOB端子デジタルフィルタ 機能選択ビット(注1)	0 : 機能なし 1 : 機能あり	RW
DFC	TRCIOC端子デジタルフィルタ 機能選択ビット(注1)	0 : 機能なし 1 : 機能あり	RW
DFD	TRCIOD端子デジタルフィルタ 機能選択ビット(注1)	0 : 機能なし 1 : 機能あり	RW
DFTRG	TRCTRG端子デジタルフィルタ 機能選択ビット(注2)	0 : 機能なし 1 : 機能あり	RW
— (b5)	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“0”。		—
DFCK0	デジタルフィルタ機能用クロック 選択ビット(注1、2)	b7 b6 0 0 : f32 0 1 : f8 1 0 : f1 1 1 : カウントソース (TRCCR1レジスタ のTCK2~TCK0ビットで選択した クロック)	RW
DFCK1			RW

注1. インพุットキャプチャ機能のとき有効です。
 注2. PWM2モードで、TRCCR2レジスタのTCEG1~TCEG0ビットが“01b”、“10b”、“11b”(TRCTRGトリガ入力許可)のとき有効です。

図 3.9 TRCDF レジスタ

タイマRCアウトプットマスタ許可レジスタ

b7 b6 b5 b4 b3 b2 b1 b0



シンボル TRCOER	アドレス 0132h番地	リセット後の値 01111111b	
ビット シンボル	ビット名	機能	RW
EA	TRCIOA出力禁止ビット(注1)	0 : 出力許可 1 : 出力禁止 (TRCIOA端子はプログラマブル入出力ポート)	RW
EB	TRCIOB出力禁止ビット(注1)	0 : 出力許可 1 : 出力禁止 (TRCIOB端子はプログラマブル入出力ポート)	RW
EC	TRCIOC出力禁止ビット(注1)	0 : 出力許可 1 : 出力禁止 (TRCIOC端子はプログラマブル入出力ポート)	RW
ED	TRCIOD出力禁止ビット(注1)	0 : 出力許可 1 : 出力禁止 (TRCIOD端子はプログラマブル入出力ポート)	RW
— (b6-b4)	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—
PTO	パルス出力強制遮断信号 入力INT0有効ビット	0 : パルス出力強制遮断入力無効 1 : パルス出力強制遮断入力有効 (INT0端子に“L”を入力すると、EA、EB、EC、EDビットが“1” (出力禁止)になる)	RW

注1. 端子をインプットキャプチャ入力として使用するときは無効です。

図 3.10 TRCOER レジスタ

タイマRC I/O制御レジスタ0(注1)

シンボル TRCIOR0	アドレス 0124h番地	リセット後の値 10001000b	
ビット シンボル	ビット名	機能	RW
IOA0	TRCGRA制御ビット	動作モード(機能)によって機能が異なる	RW
IOA1			RW
IOA2	TRCGRAモード選択ビット(注2)	0: アウトプットコンペア機能 1: インプットキャプチャ機能	RW
— (b3)	予約ビット	“1” にしてください	RW
IOB0	TRCGRB制御ビット	動作モード(機能)によって機能が異なる	RW
IOB1			RW
IOB2	TRCGRBモード選択ビット(注3)	0: アウトプットコンペア機能 1: インプットキャプチャ機能	RW
— (b7)	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—

- 注1. タイマモードのとき有効です。PWMモード、PWM2モードでは無効です。
 注2. TRCMRレジスタのBFCビットを“1”(TRCGRAレジスタのバッファレジスタ)にした場合、TRCIOR0レジスタのIOA2ビットとTRCIOR1レジスタのIOC2ビットの設定を同じにしてください。
 注3. TRCMRレジスタのBFDビットを“1”(TRCGRBレジスタのバッファレジスタ)にした場合、TRCIOR0レジスタのIOB2ビットとTRCIOR1レジスタのIOD2ビットの設定を同じにしてください。

タイマRC I/O制御レジスタ1(注1)

シンボル TRCIOR1	アドレス 0125h番地	リセット後の値 10001000b	
ビット シンボル	ビット名	機能	RW
IOC0	TRCGRC制御ビット	動作モード(機能)によって機能が異なる	RW
IOC1			RW
IOC2	TRCGRCモード選択ビット(注2)	0: アウトプットコンペア機能 1: インプットキャプチャ機能	RW
— (b3)	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—
IOD0	TRCGRD制御ビット	動作モード(機能)によって機能が異なる	RW
IOD1			RW
IOD2	TRCGRDモード選択ビット(注3)	0: アウトプットコンペア機能 1: インプットキャプチャ機能	RW
— (b7)	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—

- 注1. タイマモードのとき有効です。PWMモード、PWM2モードでは無効です。
 注2. TRCMRレジスタのBFCビットを“1”(TRCGRAレジスタのバッファレジスタ)にした場合、TRCIOR0レジスタのIOA2ビットとTRCIOR1レジスタのIOC2ビットの設定を同じにしてください。
 注3. TRCMRレジスタのBFDビットを“1”(TRCGRBレジスタのバッファレジスタ)にした場合、TRCIOR0レジスタのIOB2ビットとTRCIOR1レジスタのIOD2ビットの設定を同じにしてください。

図 3.11 TRCIOR0、TRCIOR1 レジスタ

3.3 複数モードに関わる共通事項

3.3.1 カウントソース

カウントソースの選択方法は、すべてのモードに共通です。
表 3.4 にカウントソースの選択を、図 3.12 にカウントソースのブロック図を示します。

表 3.4 カウントソースの選択

カウントソース	選択方法
f1、f2、f4、f8、f32	TRCCR1 レジスタの TCK2 ~ TCK0 ビットでカウントソース選択
fOCO40M	FRA0 レジスタの FRA00 ビットが “1” (高速オンチップオシレータ発振) TRCCR1 レジスタの TCK2 ~ TCK0 ビットが “110b” (fOCO40M)
TRCCLK 端子に入力された外部信号	TRCCR1 レジスタの TCK2 ~ TCK0 ビットが “101b” (カウントソースは外部クロックの立ち上がりエッジ) PD3 レジスタの PD3_3 ビットが “0” (入力モード)

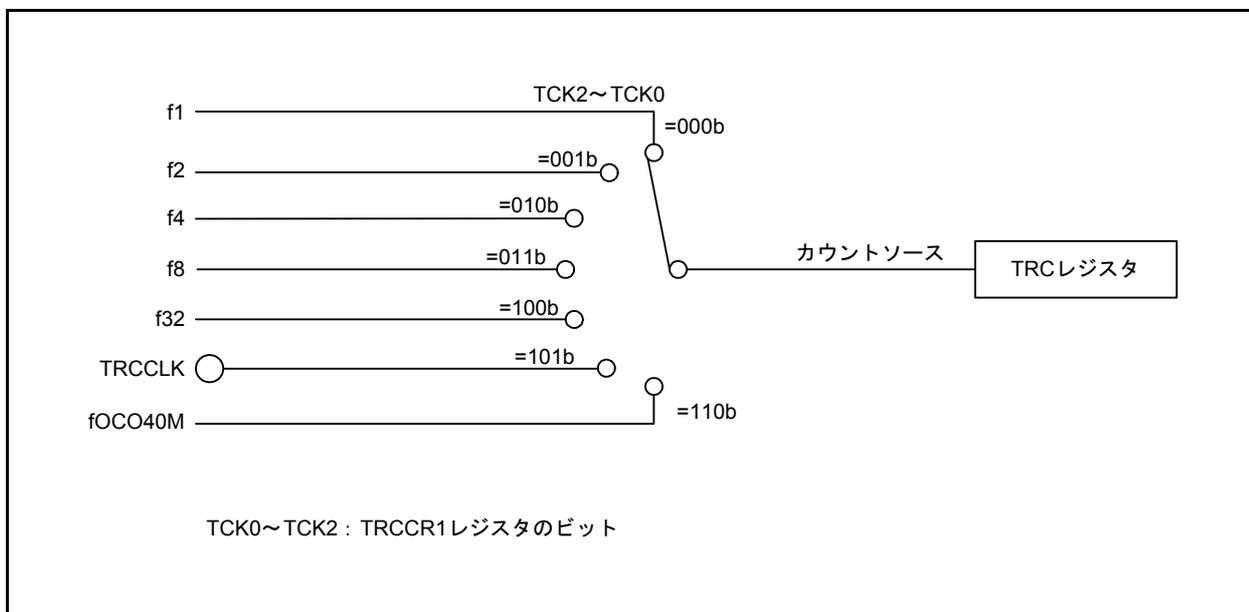


図 3.12 カウントソースのブロック図

TRCCLK 端子に入力する外部クロックのパルス幅は、タイマ RC の動作クロック (「表 3.1 タイマ RC の動作クロック」参照) の 3 サイクル以上にしてください。

カウントソースに fOCO40M を選択する場合は、FRA0 レジスタの FRA00 ビットを “1” (高速オンチップオシレータ発振) にしてから、TRCCR1 レジスタの TCK2 ~ TCK0 ビットを “110b” (fOCO40M) にしてください。

3.3.2 バッファ動作

TRCMR レジスタの BFC、BFD ビットで、TRCGRC、TRCGRD レジスタを TRCGRA、TRCGRB レジスタのバッファレジスタにできます。

- TRCGRA のバッファレジスタ : TRCGRC レジスタ
- TRCGRB のバッファレジスタ : TRCGRD レジスタ

バッファ動作は、モードによって異なります。表 3.5 に各モードのバッファ動作を示します。

表 3.5 各モードのバッファ動作

機能、モード	転送タイミング	転送するレジスタ
入力キャプチャ機能	入力キャプチャ信号入力	TRCGRA(TRCGRB)レジスタの内容をバッファレジスタに転送
アウトプットコンペア機能	TRC レジスタと TRCGRA(TRCGRB)レジスタのコンペア一致	バッファレジスタの内容を TRCGRA(TRCGRB)レジスタに転送
PWM モード		
PWM2 モード	<ul style="list-style-type: none"> • TRC レジスタと TRCGRA レジスタのコンペア一致 • TRCTRIG 端子トリガ入力 	バッファレジスタ (TRCGRD) の内容を TRCGRB レジスタに転送

アウトプットコンペア機能、PWM モード、PWM2 モードで、TRCGRC、TRCGRD レジスタをバッファレジスタに使用している場合も、TRC レジスタとのコンペア一致で TRCSR レジスタの IMFC、IMFD ビットが “1” になります。

3.3.3 パルス出力強制遮断

タイマモードのアウトプットコンペア機能、PWMモード、PWM2モードのとき、 $\overline{\text{INT0}}$ 端子の入力によってTRCIOj(j=A、B、C、Dのいずれか)出力端子を強制的にプログラマブル入出力ポートにし、パルス出力を遮断できます。

これらの機能/モードで出力に使用する端子は、TRCOERレジスタのEjビットを“0”(タイマRC出力許可)にすると、タイマRCの出力端子として機能します。TRCOERレジスタのPTOビットが“1”(パルス出力強制遮断信号入力 $\overline{\text{INT0}}$ 有効)のとき、 $\overline{\text{INT0}}$ 端子に“L”を入力すると、TRCOERレジスタのEA、EB、EC、EDビットがすべて“1”(タイマRC出力禁止、TRCIOj出力端子はプログラマブル入出力ポート)になります。 $\overline{\text{INT0}}$ 端子に“L”を入力してから、タイマRCの動作クロック(「表3.1 タイマRCの動作クロック」参照)の1~2サイクル後にTRCIOj出力端子がプログラマブル入出力ポートになります。

この機能を使用する場合は、次の設定をしてください。

- パルス出力を強制遮断したときの端子の状態(ハイインピーダンス(入力)、“L”出力、または“H”出力)を設定(「R8C/27グループハードウェアマニュアル」参照)。
- INTENレジスタのINT0ENビットを“1”(INT0入力許可)、INT0PLビットを“0”(片エッジ)にする。
- PD4レジスタのPD4_5ビットを“0”(入力モード)にする。
- $\overline{\text{INT0}}$ のデジタルフィルタをINTFレジスタのINT0F1~INT0F0ビットで選択。
- TRCOERレジスタのPTOビットを“1”(パルス出力強制遮断信号入力 $\overline{\text{INT0}}$ 有効)にする。

なお、INT0ICレジスタのPOLビットの選択と、 $\overline{\text{INT0}}$ 端子入力の変更にしたがって、INT0ICレジスタのIRビットが“1”(割り込み要求あり)になります(「R8C/27グループハードウェアマニュアル」参照)。割り込みの詳細は「R8C/27グループハードウェアマニュアル」を参照してください。

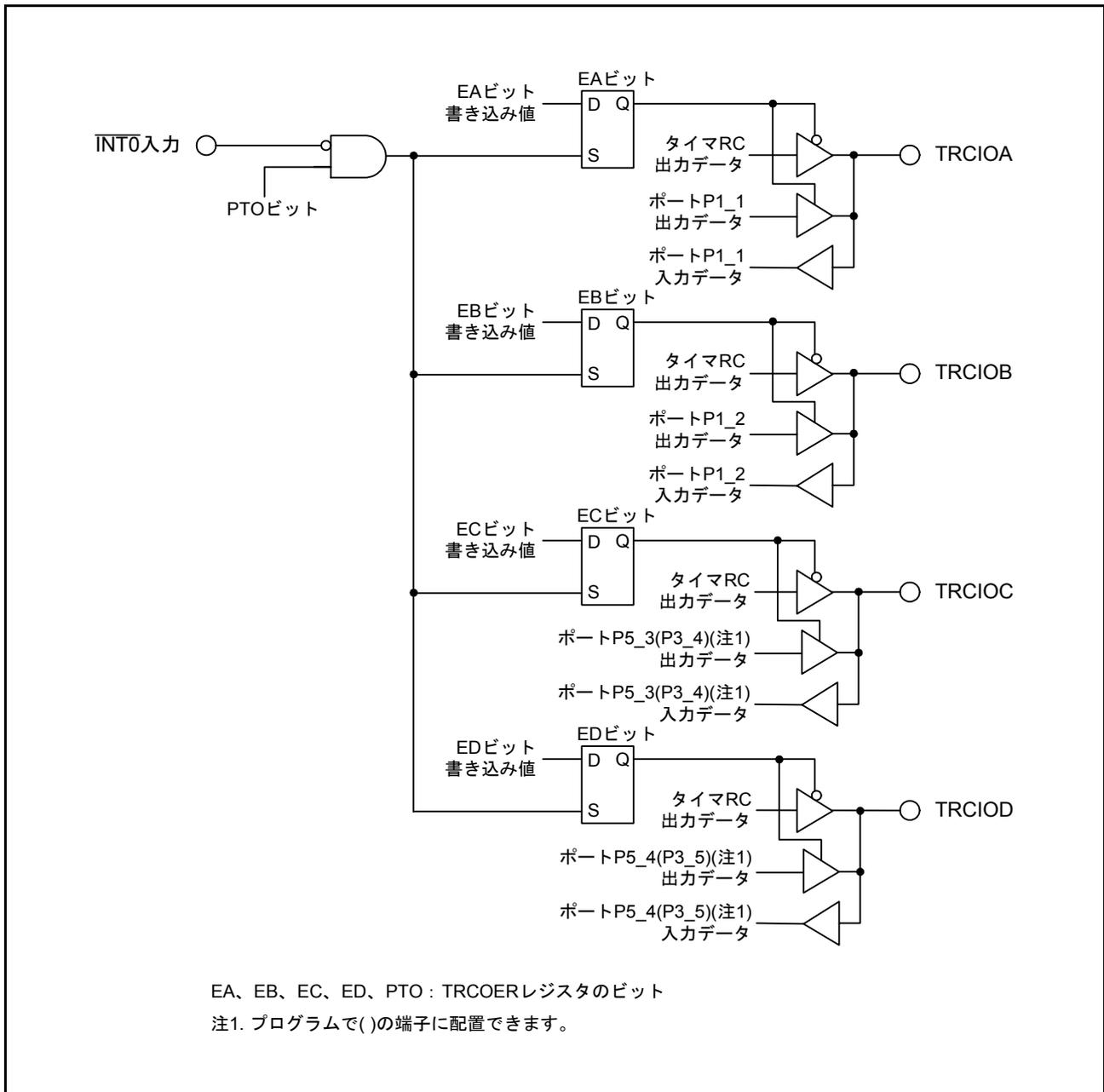


図 3.13 パルス出力強制遮断

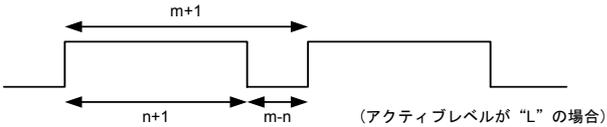
3.4 PWMモード

PWM波形を出力するモードです。同周期のPWM波形を最大3本出力できます。

端子1本ごとにPWMモードにするか、タイマモードにするかを選択できます。(ただし、いずれの端子をPWMモードに使用する場合もTRCGRAレジスタを使用しますので、TRCGRAレジスタはタイマモードに使用できません。)

表 3.6にPWMモードの仕様を、図 3.14にPWMモードのブロック図を、図 3.15にPWMモード関連レジスタを、表 3.7にPWMモード時のTRCGRjレジスタの機能を、図 3.16～図 3.17にPWMモードの動作例を示します。

表 3.6 PWMモードの仕様

項目	仕様
カウントソース	f1、f2、f4、f8、f32、fOCO40M TRCCLK端子に入力された外部信号(立ち上がりエッジ)
カウント動作	アップカウント
PWM波形	PWM周期: $1/f_k \times (m+1)$ アクティブレベル幅: $1/f_k \times (m-n)$ アクティブでないレベルの幅: $1/f_k \times (n+1)$ f_k : カウントソースの周波数 m : TRCGRAレジスタ設定値 n : TRCGRjレジスタ設定値 
カウント開始条件	TRCMRレジスタのTSTARTビットへの“1”(カウント開始)書き込み
カウント停止条件	TRCMRレジスタのTSTARTビットへの“0”(カウント停止)書き込み PWM出力端子はカウント停止前の出力レベルを保持、TRCレジスタは停止前の値を保持
割り込み要求発生タイミング	<ul style="list-style-type: none"> コンペアー一致(TRCレジスタとTRCGRjレジスタの内容が一致) TRCレジスタオーバフロー
TRCIOA端子機能	プログラマブル入出力ポート
TRCIOB、TRCIOC、TRCIOD端子機能	プログラマブル入出力ポート、またはPWM出力(1端子ごとに選択)
INT0端子機能	プログラマブル入出力ポート、パルス出力強制遮断信号入力、またはINT0割り込み入力
タイマの読み出し	TRCレジスタを読むと、カウント値が読める
タイマの書き込み	TRCレジスタに書き込める
選択機能	<ul style="list-style-type: none"> PWM出力端子を1チャンネルにつき1~3本選択 TRCIOB、TRCIOC、TRCIOD端子のいずれか1本または複数本。 アクティブレベルを1端子ごとに選択 バッファ動作(「3.3.2 バッファ動作」参照) パルス出力強制遮断信号入力(「3.3.3 パルス出力強制遮断」参照)

j=B、C、Dのいずれか

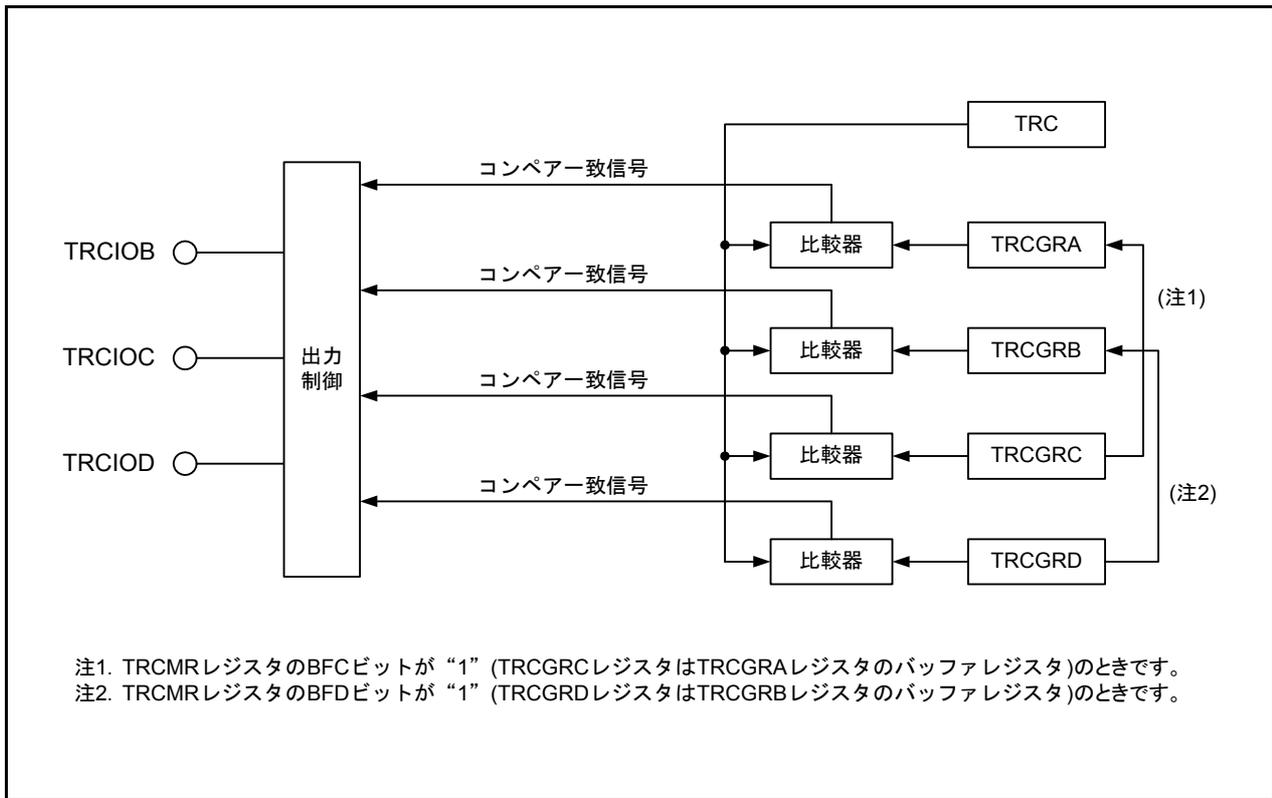


図 3.14 PWMモードのブロック図

タイマRC制御レジスタ1

シンボル	アドレス	リセット後の値	
TRCCR1	0121h番地	00h	
ビットシンボル	ビット名	機能	RW
TOA	TRCIOA出力レベル選択ビット (注1)	PWMモードでは無効	RW
TOB	TRCIOB出力レベル選択ビット (注1)	0 : アクティブレベル “H” (初期出力 “L” TRCGRjのコンペアー致で “H” 出力 TRCGRAのコンペアー致で “L” 出力) 1 : アクティブレベル “L” (初期出力 “H” TRCGRjのコンペアー致で “L” 出力 TRCGRAのコンペアー致で “H” 出力)	RW
TOC	TRCIOC出力レベル選択ビット (注1)		RW
TOD	TRCIOD出力レベル選択ビット (注1)		RW
TCK0	カウントソース選択ビット (注1)	b6 b5 b4 0 0 0 : f1 0 0 1 : f2 0 1 0 : f4 0 1 1 : f8 1 0 0 : f32 1 0 1 : TRCCLK入力の立ち上がりエッジ 1 1 0 : fOCO40M 1 1 1 : 設定しないでください	RW
TCK1			RW
TCK2			RW
GCLR	TRCカウンタクリア選択ビット	0 : クリア禁止(フリーランニング動作) 1 : TRCGRAのコンペアー致でクリア	RW

j=B、C、Dのいずれか
注1. TRCMRレジスタのTSTARTビットが“0” (カウント停止)のとき、書いてください。

図 3.15 PWMモード時のTRCCR1レジスタ

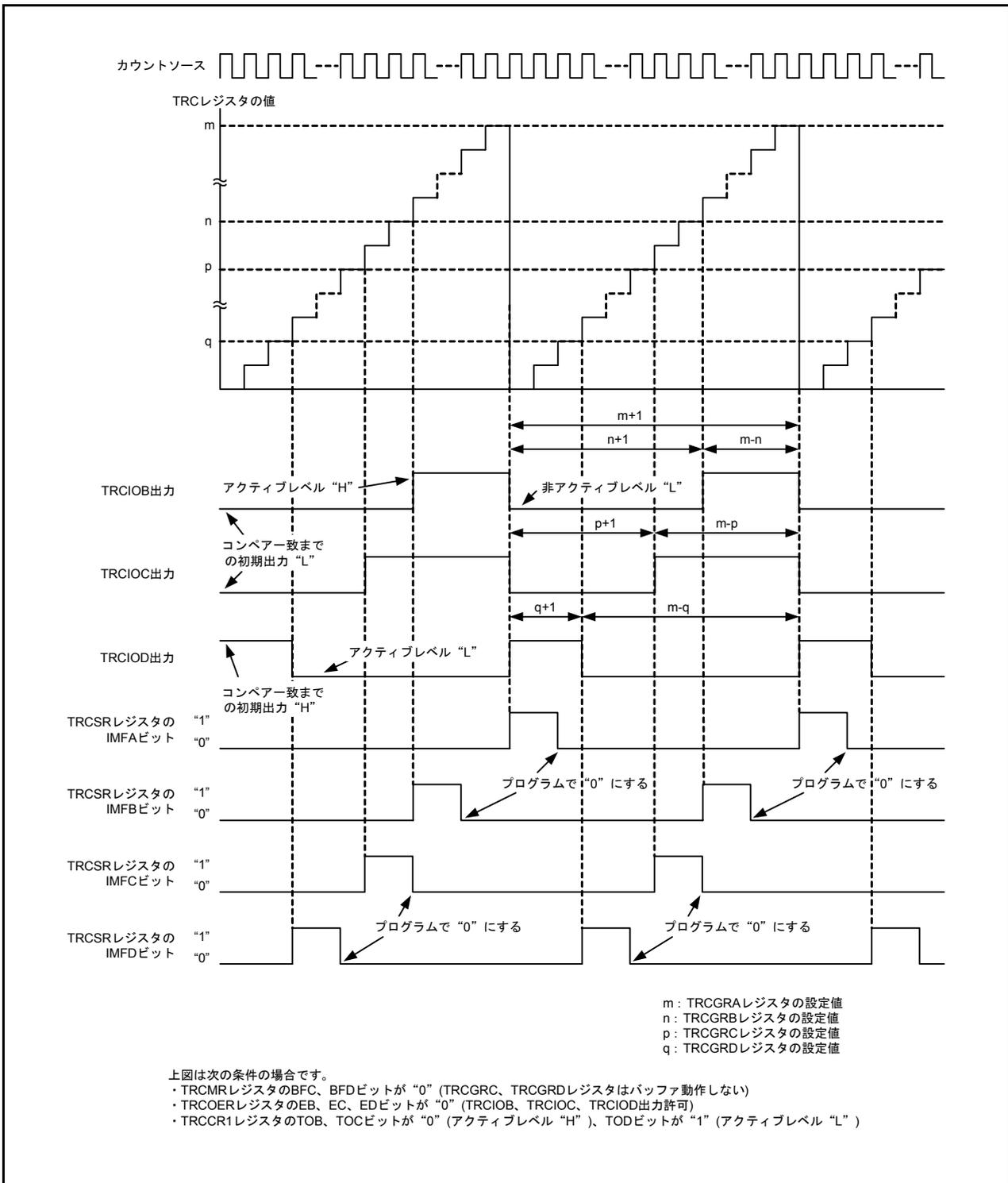
表 3.7 PWMモード時のTRCGRjレジスタの機能

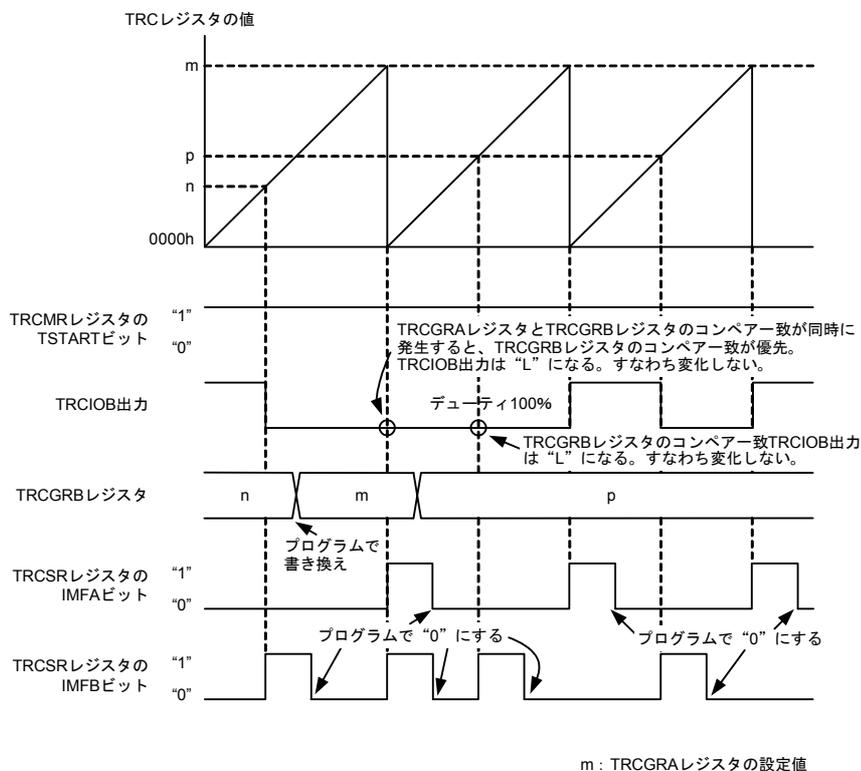
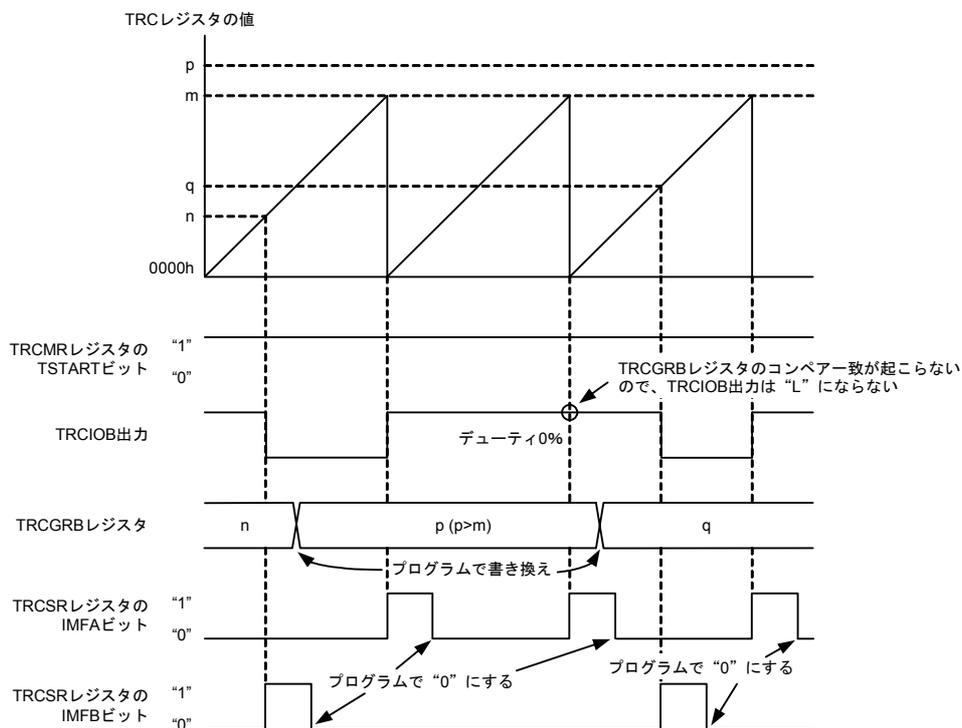
レジスタ	設定	レジスタの機能	PWM出力端子
TRCGRA	—	ジェネラルレジスタ。PWM周期を設定してください。	—
TRCGRB	—	ジェネラルレジスタ。PWM出力の変化点を設定してください。	TRCIOB
TRCGRC	BFC=0	ジェネラルレジスタ。PWM出力の変化点を設定してください。	TRCIOC
TRCGRD	BFD=0		TRCIOD
TRCGRC	BFC=1	バッファレジスタ。次回のPWM周期を設定してください(「3.3.2 バッファ動作」参照)。	—
TRCGRD	BFD=1	バッファレジスタ。次回のPWM出力の変化点を設定してください(「3.3.2 バッファ動作」参照)。	TRCIOB

j=A、B、C、Dのいずれか

BFC、BFD : TRCMRレジスタのビット

注2. TRCGRAレジスタの値(PWM周期)とTRCGRB、TRCGRC、TRCGRDレジスタの値が同じ場合、コンペアー致しても端子の出力レベルは変化しません。





上図は次の条件の場合です。
 ・TRCOERレジスタのEBビットが "0" (TRCIO出力許可)
 ・TRCCR1レジスタのTOBビットが "1" (アクティブレベル "L")

図 3.17 PWMモードの動作例(デューティ 0%、デューティ 100%)

3.5 タイマ RC 割り込み

タイマ RC は、5つの要因からタイマ RC 割り込み要求を発生します。タイマ RC 割り込みは1つの TRCIC レジスタ (IR ビット、ILVL0～ILVL2 ビット) と1つのベクタを持ちます。

表 3.8 にタイマ RC 割り込み関連レジスタを、図 3.18 にタイマ RC 割り込みのブロック図を示します。

表 3.8 タイマ RC 割り込み関連レジスタ

タイマ RC ステータスレジスタ	タイマ RC 割り込み許可レジスタ	タイマ RC 割り込み制御レジスタ
TRCSR0	TRCIER	TRCIC

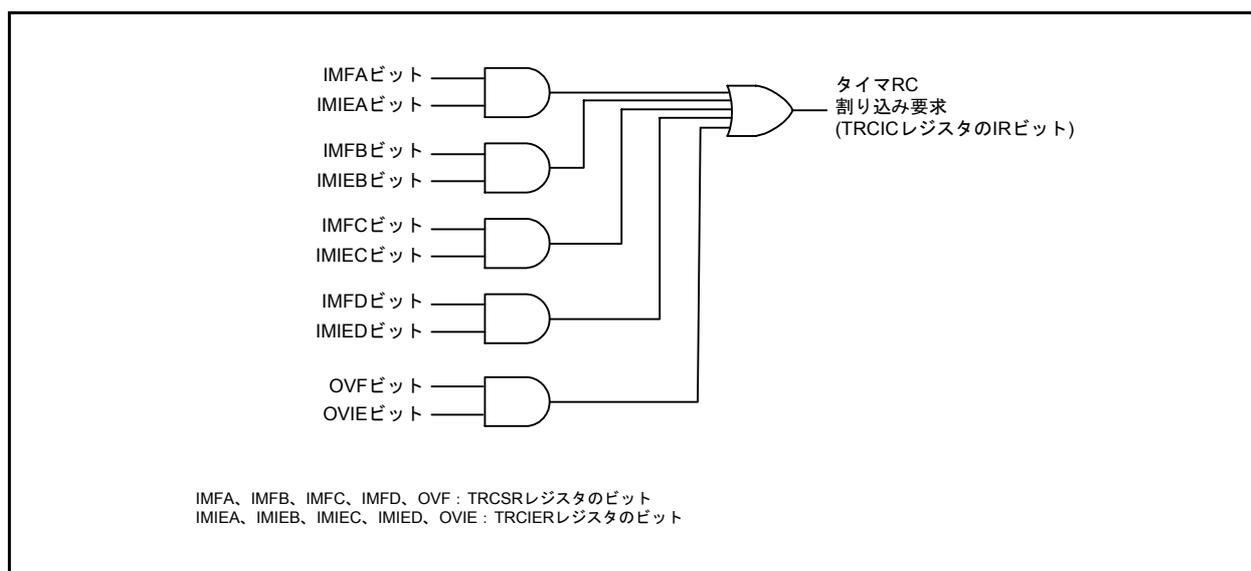


図 3.18 タイマ RC 割り込みのブロック図

タイマ RC 割り込みが、I フラグ、IR ビット、ILVL0～ILVL2 ビットと IPL の関係で割り込み制御を行うことは、他のマスカブル割り込みと同様です。しかし、複数の割り込み要求要因から、1つの割り込み要因 (タイマ RC 割り込み) を発生するため、他のマスカブル割り込みとは次のような違いがあります。

- TRCSR レジスタのビットが “1” で、それに対応する TRCIER レジスタのビットが “1” (割り込み許可) の場合、TRCIC レジスタの IR ビットが “1” (割り込み要求あり) になります。
- TRCSR レジスタのビットと、それに対応する TRCIER レジスタのビットのどちらか、または両方が “0” になると IR ビットが “0” (割り込み要求なし) になります。すなわち、IR ビットは、一旦 “1” になって、割り込みが受け付けられなかった場合も、割り込み要求を保持しません。
- IR ビットが “1” になった後、別の要求要因が成立した場合、IR ビットは “1” のまま変化しません。
- TRCIER レジスタの複数のビットを “1” にしている場合、どの要求要因による割り込みかは、TRCSR レジスタで判定してください。
- TRCSR レジスタの各ビットは、割り込みが受け付けられても自動的に “0” になりませんので、割り込みルーチン内で “0” にしてください。“0” にする方法は「図 3.5 TRCSR レジスタ」を参照してください。

TRCIER レジスタは「図 3.4 TRCIER レジスタ」を参照してください。

TRCIC レジスタおよび割り込みベクタは「R8C/27 グループハードウェアマニュアル」を参照してください。

3.6 タイマ RC 使用上の注意事項

3.6.1 TRC レジスタ

- TRCCR1 レジスタの CCLR ビットを “1” (TRCGRA レジスタとのコンペア一致で TRC レジスタをクリア) にしている場合に、次の注意事項が該当します。

TRCMR レジスタの TSTART ビットが “1” (カウント開始) の状態で、プログラムで TRC レジスタに値を書き込む場合は、TRC レジスタが “0000h” になるタイミングと重ならないように書いてください。

TRC レジスタが “0000h” になるタイミングと、TRC レジスタへの書き込むタイミングが重なると、値は書き込まれず、TRC レジスタが “0000h” になります。

- TRC レジスタに書いた後、TRC レジスタを続けて読み出すと、書く前の値を読み出すことがあります。この場合は書き込みと読み出しの間で、JMP.B 命令を実行してください。

```

プログラム例      MOV.W  #XXXXh, TRC      ; 書き込み
                   JMP.B  L1          ; JMP.B 命令
                   L1:  MOV.W  TRC,DATA    ; 読み出し
    
```

3.6.2 TRCSR レジスタ

TRCSR レジスタに書いた後、TRCSR レジスタを続けて読み出すと、書く前の値を読み出すことがあります。この場合は書き込みと読み出しの間で、JMP.B 命令を実行してください。

```

プログラム例      MOV.B  #XXh, TRCSR    ; 書き込み
                   JMP.B  L1          ; JMP.B 命令
                   L1:  MOV.B  TRCSR,DATA ; 読み出し
    
```

3.6.3 カウントソース切り替え

- カウントソースを切り替える際は、カウントを停止した後、切り替えてください。
変更手順

- (1) TRCMR レジスタの TSTART ビットを “0” (カウント停止) にする
- (2) TRCCR1 レジスタの TCK2 ~ TCK0 ビットを変更する

- カウントソースを fOCO40M からその他のクロックに変更し、fOCO40M を停止させる場合は、クロック切り替え設定後、f1 の 2 サイクル以上待ってから fOCO40M を停止させてください。

変更手順

- (1) TRCMR レジスタの TSTART ビットを “0” (カウント停止) にする
- (2) TRCCR1 レジスタの TCK2 ~ TCK0 ビットを変更する
- (3) f1 の 2 サイクル以上待つ
- (4) FRA0 レジスタの FRA00 ビットを “0” (高速オンチップオシレータ停止) にする

4. プログラム概要

PWM周期(100 μ s)でタイマRCカウンタ (TRC)とジェネラルレジスタ (TRCIOB、TRCIOC、TRCIOD)のコンペア一致信号を出力します。出力する信号は以下の通りです。

TRCIOB 端子：非アクティブレベル(“L”)	25 μ s = 40MHz \times (TRCGRB + 1) = 25ns \times 1000
アクティブレベル(“H”)	75 μ s = 40MHz \times ((TRCGRA + 1) – (TRCGRB + 1)) = 25ns \times (4000 – 1000) = 25ns \times 3000
TRCIOC 端子：非アクティブレベル(“L”)	50 μ s = 40MHz \times (TRCGRC + 1) = 25ns \times 2000
アクティブレベル(“H”)	50 μ s = 40MHz \times ((TRCGRA + 1) – (TRCGRC + 1)) = 25ns \times (4000 – 2000) = 25ns \times 2000
TRCIOD 端子：非アクティブレベル(“L”)	75 μ s = 40MHz \times (TRCGRD + 1) = 25ns \times 3000
アクティブレベル(“H”)	25 μ s = 40MHz \times ((TRCGRA + 1) – (TRCGRD + 1)) = 25ns \times (4000 – 3000) = 25ns \times 1000

PWM周期(100 μ s)はTRCGRAに設定します。

$$100\mu\text{s} = 40\text{MHz} \times (\text{TRCGRA} + 1) \\ = 25\text{ns} \times 4000$$

なお本プログラムの設定条件は以下の通りです。

- 高速オンチップオシレータ (fOCO40M)をカウントソースに使用しています。
 - TRCIOC 端子はP3_4を選択します。
 - TRCIOD 端子はP3_5を選択します。
 - タイマRCカウンタ (TRC)はTRCGRAのコンペア一致でクリアされます。
 - TRCIOB 端子の出力レベルは“H”アクティブ、初期出力レベルは非アクティブレベル(“L”レベル)
 - TRCIOC 端子の出力レベルは“H”アクティブ、初期出力レベルは非アクティブレベル(“L”レベル)
 - TRCIOD 端子の出力レベルは“H”アクティブ、初期出力レベルは非アクティブレベル(“L”レベル)
 - TRCとTRCGRBのコンペア一致でTRCIOB出力端子からアクティブレベル信号(“H”)を出力します。
 - TRCとTRCGRCのコンペア一致でTRCIOC出力端子からアクティブレベル信号(“H”)を出力します。
 - TRCとTRCGRDのコンペア一致でTRCIOD出力端子からアクティブレベル信号(“H”)を出力します。
 - TRCとTRCGRAのコンペア一致でTRCIOB、TRCIOC、TRCIOD出力端子から非アクティブレベル信号(“L”)を出力します。
 - パルス出力強制遮断入力機能は使用していません。
- 図4.1に使用端子を示します。

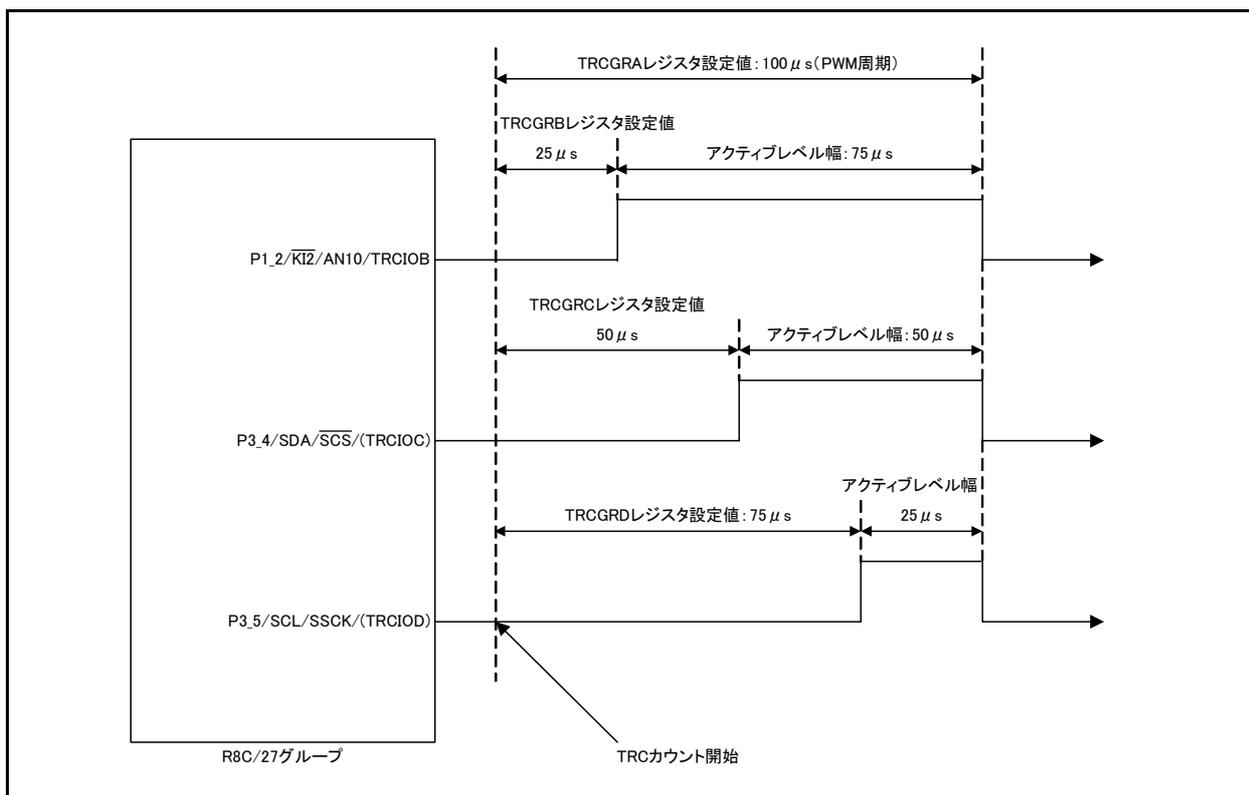


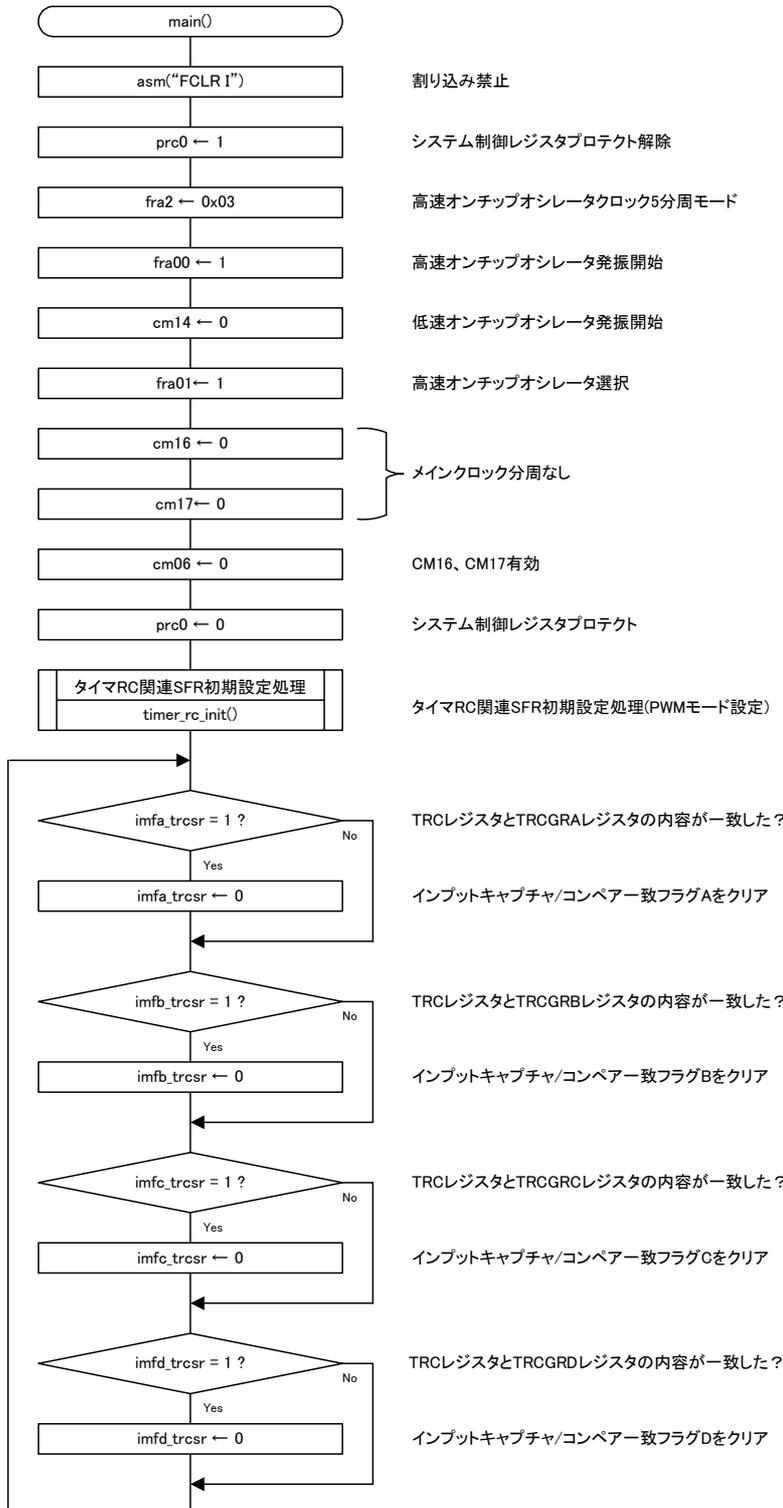
図 4.1 使用端子

4.1 関数表

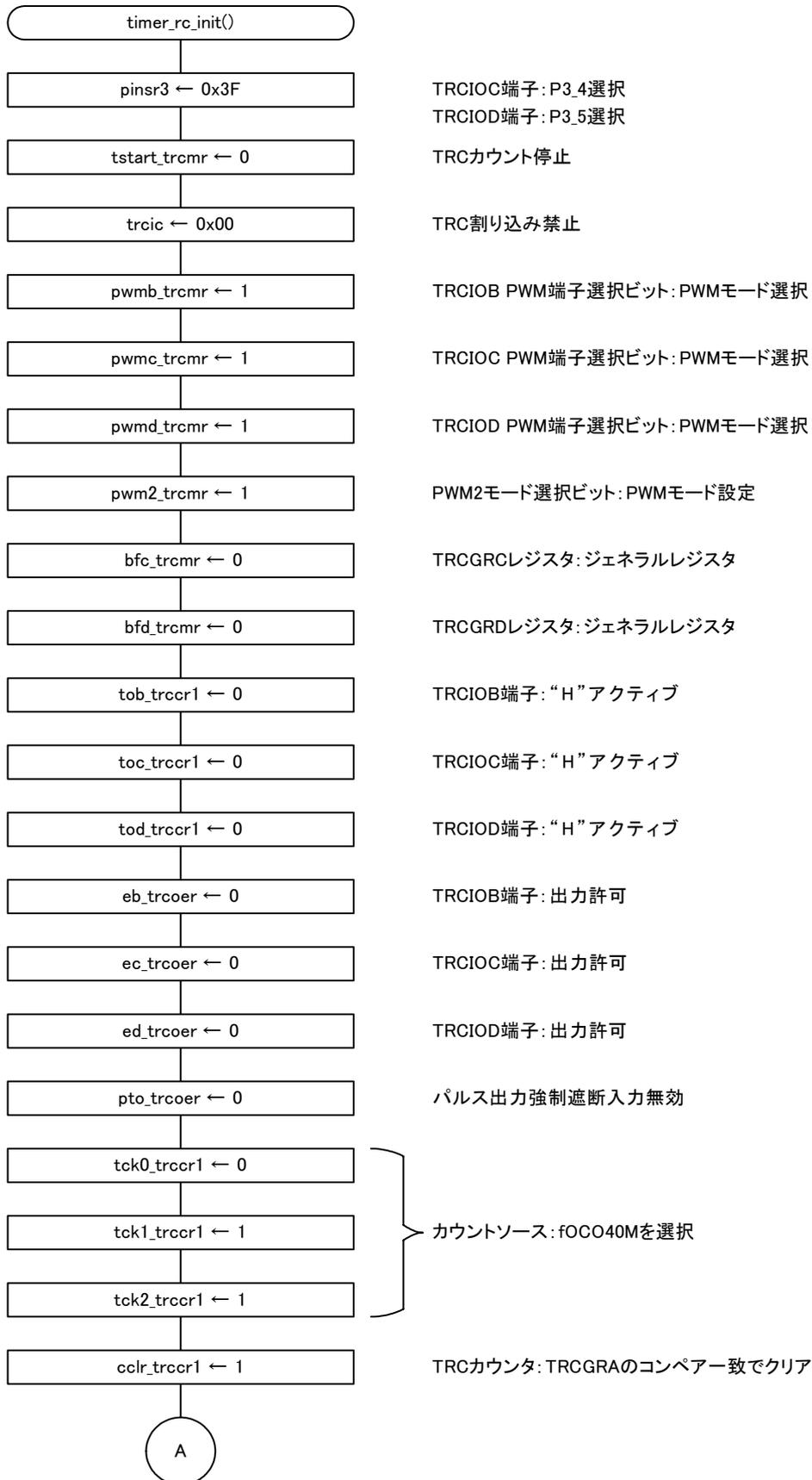
宣言	void timer_rc_init(void)		
概要	タイマRC 関連SFR 初期設定処理		
引数	引数名		意味
	なし		
使用変数 (グローバル)	変数名		使用内容
	なし		
戻り値	型	値	意味
	なし		
機能説明	タイマRC 関連SFR レジスタの初期設定を行います。		

4.2 フローチャート

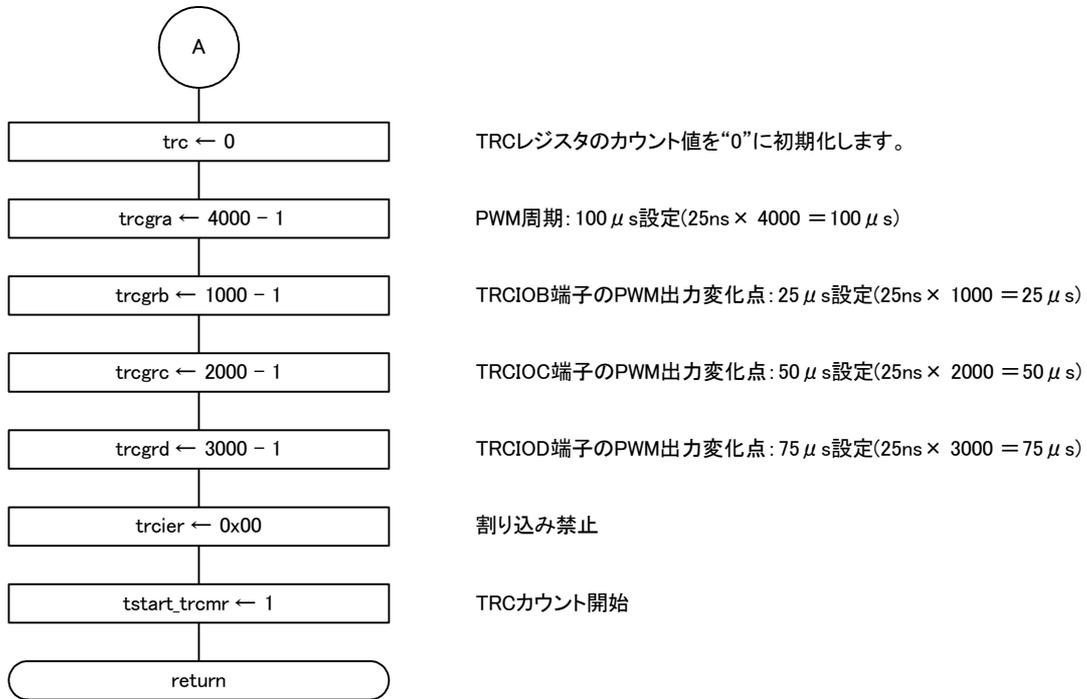
4.2.1 メイン関数



4.2.2 タイマ RC 関連SFR初期設定処理 1



4.2.3 タイマ RC 関連 SFR 初期設定処理 2



5. 参考プログラム例

参考プログラムは、ルネサステクノロジホームページから入手してください。
R8C/Tinyシリーズのトップページの画面左メニュー「アプリケーションノート」をクリックしてください。

6. 参考ドキュメント

ハードウェアマニュアル
R8C/27グループハードウェアマニュアル
(最新版をルネサステクノロジホームページから入手してください。)

テクニカルニュース/テクニカルアップデート
(最新の情報をルネサステクノロジホームページから入手してください。)

ホームページとサポート窓口

ルネサス テクノロジホームページ
<http://japan.renesas.com/>

お問合せ先
<http://japan.renesas.com/inquiry>
csc@renesas.com

改訂記録	R8C/27 グループ タイマ RC (PWMモード)
------	-----------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2006.08.01	—	初版発行
1.10	2008.08.29	27	フロー改訂
		—	参考プログラム改訂

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等については弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444