

R1LV0216BSB

2Mb Advanced LPSRAM (128k word x 16bit)

R10DS0051JJ0100

Rev.1.00

2011.03.30

概要

R1LV0216BSB は、シリコンゲート 0.15 μ m CMOS プロセス技術を用いた 131,072 語 \times 16 ビット 構成を持ち、単一電源で動作する非同期式のスタティック RAM です。メモリセルに TFT 技術を用い、高密度かつ低消費電力を実現したデバイスです。したがって R1LV0216BSB は、低スタンバイ電流かつ低動作電源電流という特性を有していますので、バッテリー駆動を行なうシステムに最適です。

R1LV0216BSB は、高密度実装可能な 44 ピンの薄型パッケージ (TSOP) に収納されています。

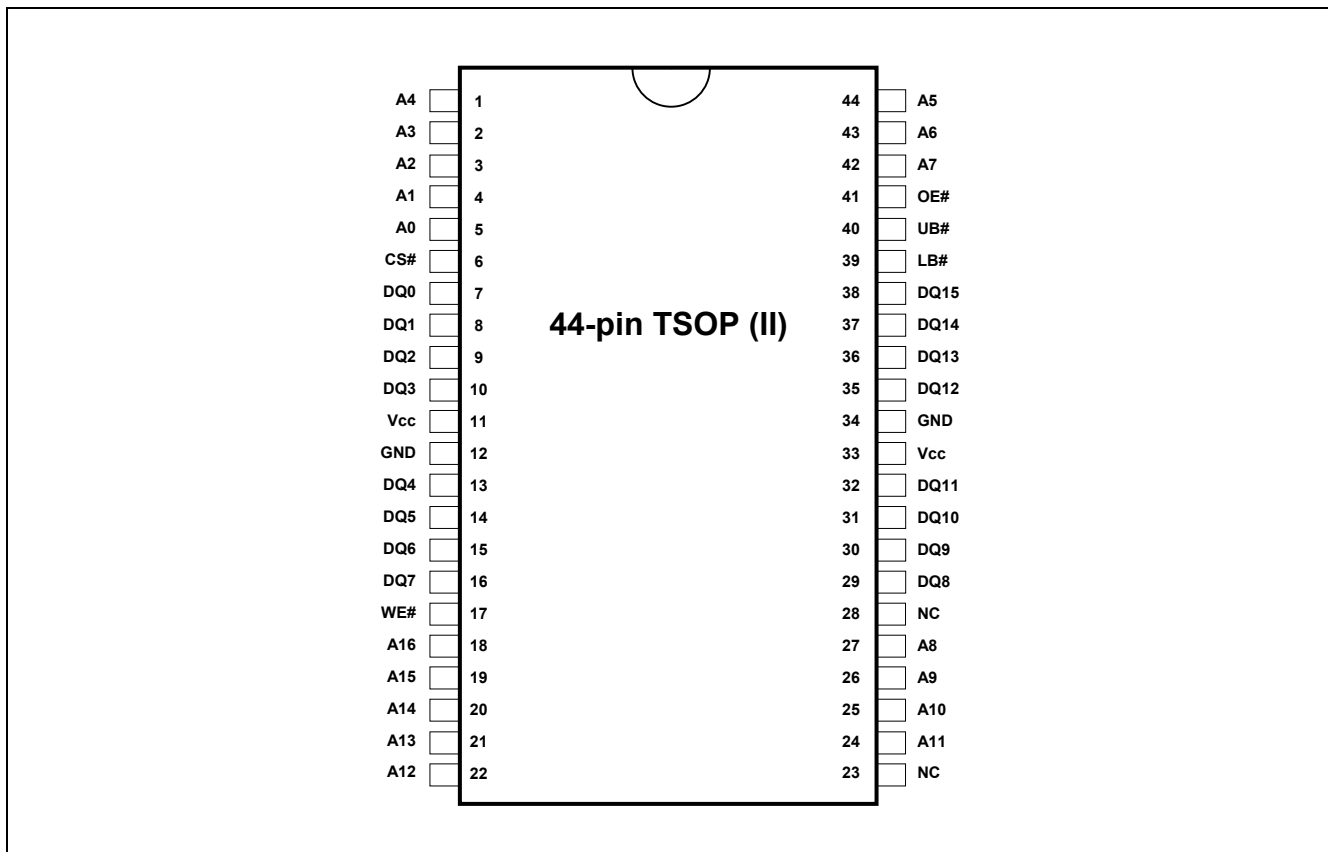
特長

- 2.7V~3.6V 単一電源
- 低スタンバイ電源電流 1 μ A ($V_{cc}=3.0V$ 標準値)
- 外部クロック及びリフレッシュ操作不要
- 入出力とも TTL 直結可能
- CS#, LB#, UB#信号によりメモリ容量の拡張可能
- データ端子は入力、出力が共通
- 出力はスリーステートで OR タイが可能
- OE#入力による I/O バスでのデータの競合防止可能

発注情報

Orderable Part Name	Access time	Temperature Range	Package	Shipping Container	Quantity
R1LV0216BSB-5SR#B0	55 ns	0 ~ +70°C	400-mil 44pin plastic TSOP (II) (normal-bend type)	Tray	Max. 135pcs/Tray Max. 1080pcs/Inner Box
R1LV0216BSB-5SI#B0		-40 ~ +85°C			
R1LV0216BSB-7SR#B0	70 ns	0 ~ +70°C			
R1LV0216BSB-7SI#B0		-40 ~ +85°C			
R1LV0216BSB-5SR#S0	55 ns	0 ~ +70°C	PTSB0044GD-B (44P3F-B)	Embossed tape	1000pcs/Reel
R1LV0216BSB-5SI#S0		-40 ~ +85°C			
R1LV0216BSB-7SR#S0	70 ns	0 ~ +70°C			
R1LV0216BSB-7SI#S0		-40 ~ +85°C			

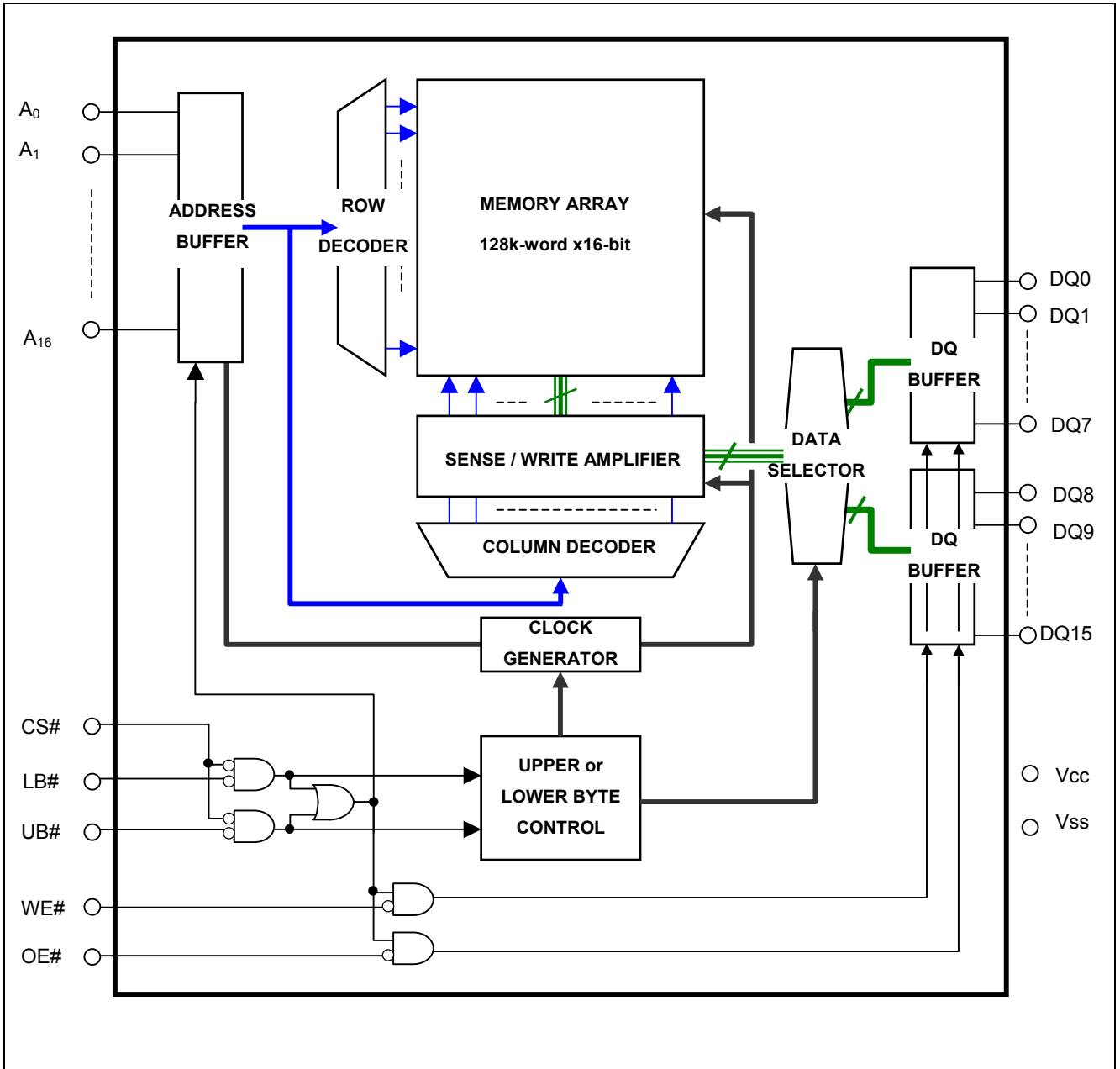
ピン配置



ピン説明

Pin name	Function
Vcc	Power supply
Vss	Ground
A0 to A16	Address input
DQ0 to DQ15	Data input/output
CS#	Chip select
WE#	Write enable
OE#	Output enable
LB#	Lower byte enable
UB#	Upper byte enable
NC	Non connection

ブロックダイアグラムブロックダイアグラム



動作表

CS#	LB#	UB#	WE#	OE#	DQ0~7	DQ8~15	Operation
H	X	X	X	X	High-Z	High-Z	Stand-by
X	H	H	X	X	High-Z	High-Z	Stand-by
L	L	H	L	X	Din	High-Z	Write in lower byte
L	L	H	H	L	Dout	High-Z	Read in lower byte
L	L	H	H	H	High-Z	High-Z	Output disable
L	H	L	L	X	High-Z	Din	Write in upper byte
L	H	L	H	L	High-Z	Dout	Read in upper byte
L	H	L	H	H	High-Z	High-Z	Output disable
L	L	L	L	X	Din	Din	Word write
L	L	L	H	L	Dout	Dout	Word read
L	L	L	H	H	High-Z	High-Z	Output disable

【注】 1 : H: V_{IH} L: V_{IL} X: V_{IH} or V_{IL}

絶対最大定格

Parameter	Symbol	Value	unit
Power supply voltage relative to Vss	Vcc	-0.5 to +4.6	V
Terminal voltage on any pin relative to Vss	V_T	-0.5^{*1} to $V_{cc}+0.5^{*2}$	V
Power dissipation	P_T	0.7	W
Operation temperature	T_{opr}^{*3}	R Ver.	0 to +70
		I Ver.	-40 to +85
Storage temperature range	T_{stg}	-65 to 150	°C
Storage temperature range under bias	T_{bias}^{*3}	R Ver.	0 to +70
		I Ver.	-40 to +85

【注】 1 : パルス半値幅 30ns 以下の場合、-3.0V (Min.)

2 : 最大電圧 +4.6V

3 : 周囲温度範囲は R/I 各バージョンによって異なります。1 頁の表をご参照下さい。

DC 動作条件

Parameter		Symbol	Min.	Typ.	Max.	Unit	Note
Supply voltage		V _{CC}	2.7	3.0	3.6	V	
		V _{SS}	0	0	0	V	
Input high voltage		V _{IH}	2.2	-	V _{CC} +0.3	V	
Input low voltage		V _{IL}	-0.3	-	0.6	V	1
Ambient temperature range	R Ver.	T _a	0	-	+70	°C	2
	I Ver.		-40	-	+85	°C	2

【注】 1 : パルス半値幅 30ns 以下の場合、-3.0V (Min.)

2 : 周囲温度範囲は R/I 各バージョンによって異なります。1 頁の表をご参照下さい。

DC 特性

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test conditions	
Input leakage current	I _{LI}	-	-	1	μA	V _{in} = V _{SS} to V _{CC}	
Output leakage current	I _{LO}	-	-	1	μA	CS# = LB# = UB# = V _{IH} or OE# = V _{IH} , V _{I/O} = V _{SS} to V _{CC}	
Average operating current	I _{CC1}	-	15	25	mA	Min. cycle, duty = 100%, I _{I/O} = 0mA CS# = V _{IL} , Others = V _{IH} /V _{IL}	
	I _{CC2}	-	2	5	mA	Cycle = 1μs, duty = 100%, I _{I/O} = 0mA CS# ≤ 0.2V, V _{IH} ≥ V _{CC} -0.2V, V _{IL} ≤ 0.2V	
Standby current	I _{SB}	-	-	0.5	mA	(1) CS# = V _{IH} , Others = V _{IH} /V _{IL} or (2) LB# = UB# = V _{IH} , Others = V _{IH} /V _{IL}	
Standby current	I _{SB1}	-	1 ^{*1}	2	μA	~+25°C	V _{in} = V _{SS} to V _{CC} (1) CS# ≥ V _{CC} -0.2V or (2) LB# = UB# ≥ V _{CC} -0.2V, CS# ≤ 0.2V
		-	-	3	μA	~+40°C	
		-	-	8	μA	~+70°C	
		-	-	10	μA	~+85°C	
Output high voltage	V _{OH}	2.4	-	-	V	I _{OH} = -0.5mA	
	V _{OH2}	V _{CC} -0.5	-	-	V	I _{OH} = -0.05mA	
Output low voltage	V _{OL}	-	-	0.4	V	I _{OL} = 2mA	

【注】 1 : V_{CC} = 3.0V、T_a = +25°Cにおける参考値

容量

(Vcc = 2.7V ~ 3.6V, f = 1MHz, Ta = 0 ~ +70°C / -40 ~ +85°C*2)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test conditions	Note
Input capacitance	C _{in}	-	-	8	pF	V _{in} = 0V	1
Input / output capacitance	C _{I/O}	-	-	10	pF	V _{I/O} = 0V	1

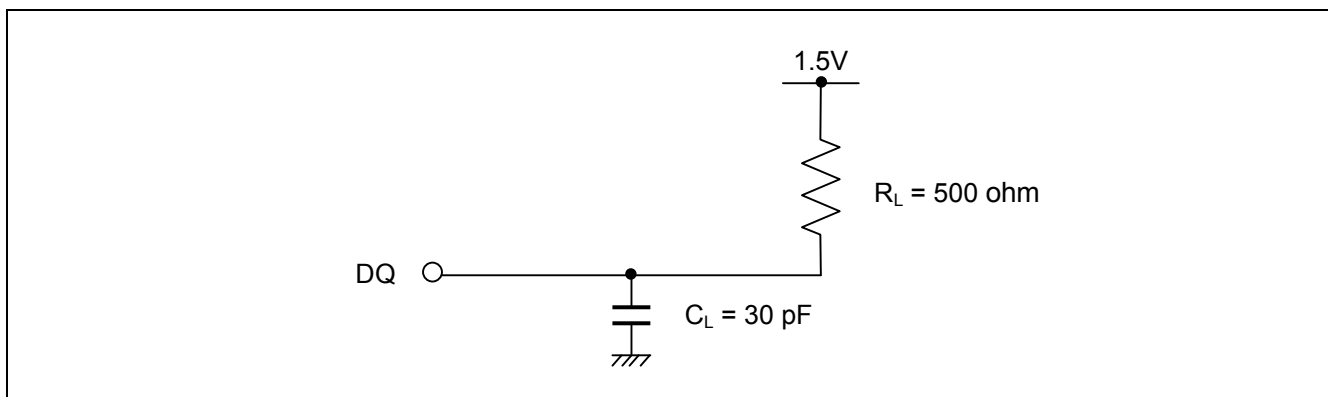
【注】 1 : このパラメータは全数測定されたものではなく、サンプル値です。

2 : 周囲温度範囲はR/I各バージョンによって異なります。1頁の表をご参照下さい。

AC 特性

測定条件 (Vcc = 2.7V ~ 3.6V, Ta = 0 ~ +70°C / -40 ~ +85°C*1)

- 入力パルスレベル : V_{IL} = 0.4V, V_{IH} = 2.4V
- 入力上昇/下降時間 : 5ns
- 入出力タイミング参照レベル : 1.5V
- 出力負荷 : 下図参照 (スコープ、ジグ容量を含む)



【注】 1 : 周囲温度範囲はR/I各バージョンによって異なります。1頁の表をご参照下さい。

リードサイクル

Parameter	Symbol	R1LV0216BSB-5S*		R1LV0216BSB-7S*		Unit	Note
		Min.	Max.	Min.	Max.		
Read cycle time	t _{RC}	55	-	70	-	ns	
Address access time	t _{AA}	-	55	-	70	ns	
Chip select access time	t _{ACS}	-	55	-	70	ns	
Output enable to output valid	t _{OE}	-	30	-	35	ns	
Output hold from address change	t _{OH}	10	-	10	-	ns	
LB#, UB# access time	t _{BA}	-	55	-	70	ns	
Chip select to output in low-Z	t _{CLZ}	10	-	10	-	ns	2,3
LB#, UB# enable to low-Z	t _{BLZ}	10	-	10	-	ns	2,3
Output enable to output in low-Z	t _{OLZ}	5	-	5	-	ns	2,3
Chip deselect to output in high-Z	t _{CHZ}	0	20	0	25	ns	1,2,3
LB#, UB# disable to high-Z	t _{BHZ}	0	20	0	25	ns	1,2,3
Output disable to output in high-Z	t _{OHZ}	0	20	0	25	ns	1,2,3

ライトサイクル

Parameter	Symbol	R1LV0216BSB-5S*		R1LV0216BSB-7S*		Unit	Note
		Min.	Max.	Min.	Max.		
Write cycle time	t_{WC}	55	-	70	-	ns	
Address valid to end of write	t_{AW}	50	-	55	-	ns	
Chip select to end of write	t_{CW}	50	-	55	-	ns	5
Write pulse width	t_{WP}	45	-	50	-	ns	4
LB#, UB# valid to end of write	t_{BW}	50	-	55	-	ns	
Address setup time	t_{AS}	0	-	0	-	ns	6
Write recovery time	t_{WR}	0	-	0	-	ns	7
Data to write time overlap	t_{DW}	25	-	30	-	ns	
Data hold from write time	t_{DH}	0	-	0	-	ns	
Output enable from end of write	t_{OW}	5	-	5	-	ns	2
Output disable to output in high-Z	t_{OHZ}	0	20	0	25	ns	1,2
Write to output in high-Z	t_{WHZ}	0	20	0	25	ns	1,2

【注】 1 : t_{CHZ} 、 t_{OHZ} 、 t_{WHZ} 、 t_{BHZ} は、出力閉回路条件になったときの時間で規定され、出力電圧レベルによっては判定しません。

2 : このパラメータは全数測定されたものではなくサンプル値です。

3 : 温度・電圧条件が同一の場合、 $t_{HZ\ max}$ は $t_{LZ\ min}$ より小さくなります。

4 : 書き込みは、CS#が Low、WE#が Low、LB#または UB#が Low のオーバーラップ中 (t_{WP}) に行われます。書き込み開始は、CS#の Low 遷移、WE#の Low 遷移、LB#または UB#の Low 遷移のうち最も遅い遷移点で始まります。書き込み終了は、CS#の High 遷移、WE#の High 遷移、LB#または UB#の High 遷移のうち、最も早い遷移点で終わります。 t_{WP} は書き込み開始から書き込み終了までの時間で測定されます。

5 : t_{CW} は、CS#の Low 遷移から書き込み終了までの時間で測定されます。

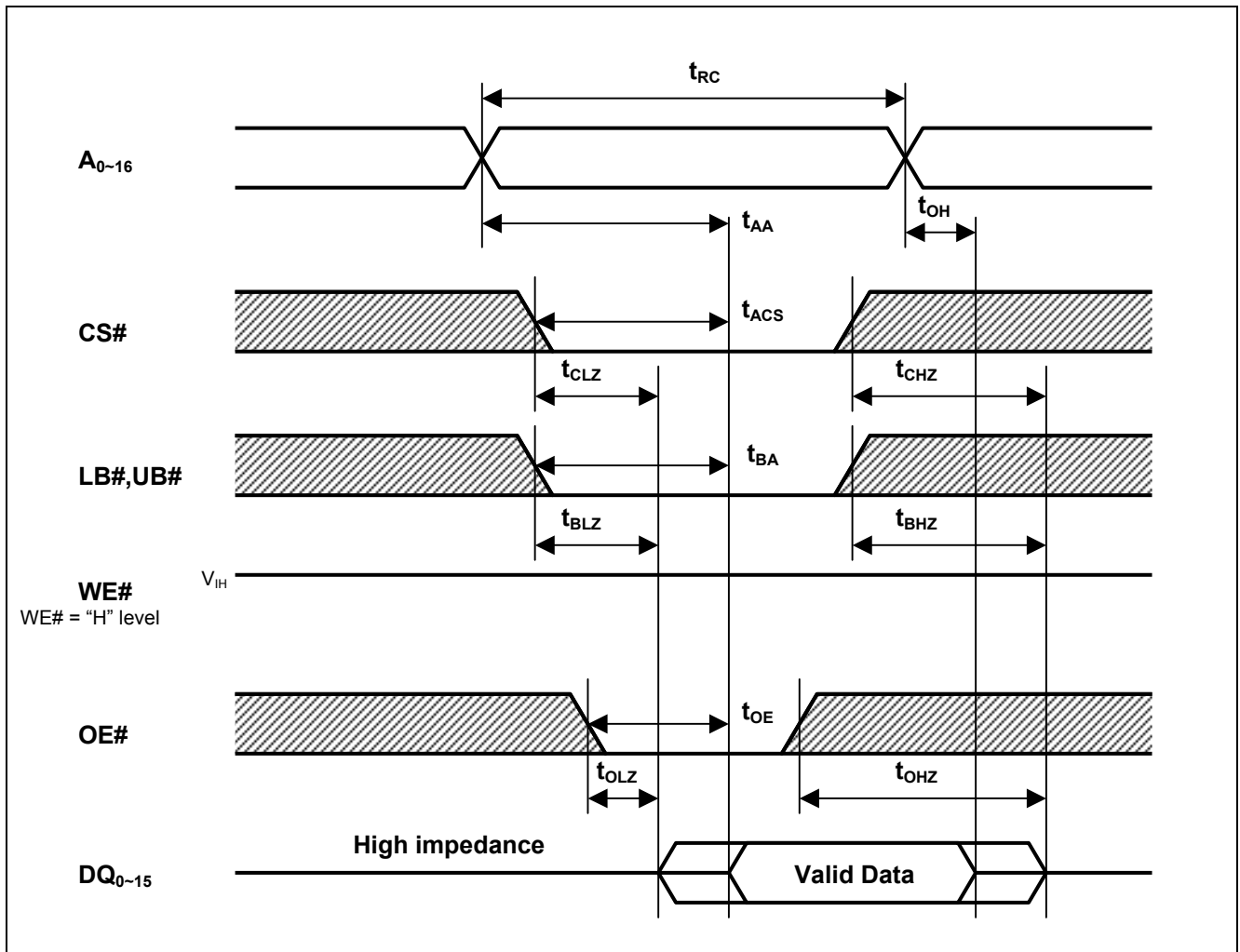
6 : t_{AS} は、アドレス変化から書き込み開始までの時間で規定されます。

7 : t_{WR} は、WE#または CS#または LB#、UB#の High 遷移のいずれか最も早い遷移から書き込みサイクルの終わりで規定されます。

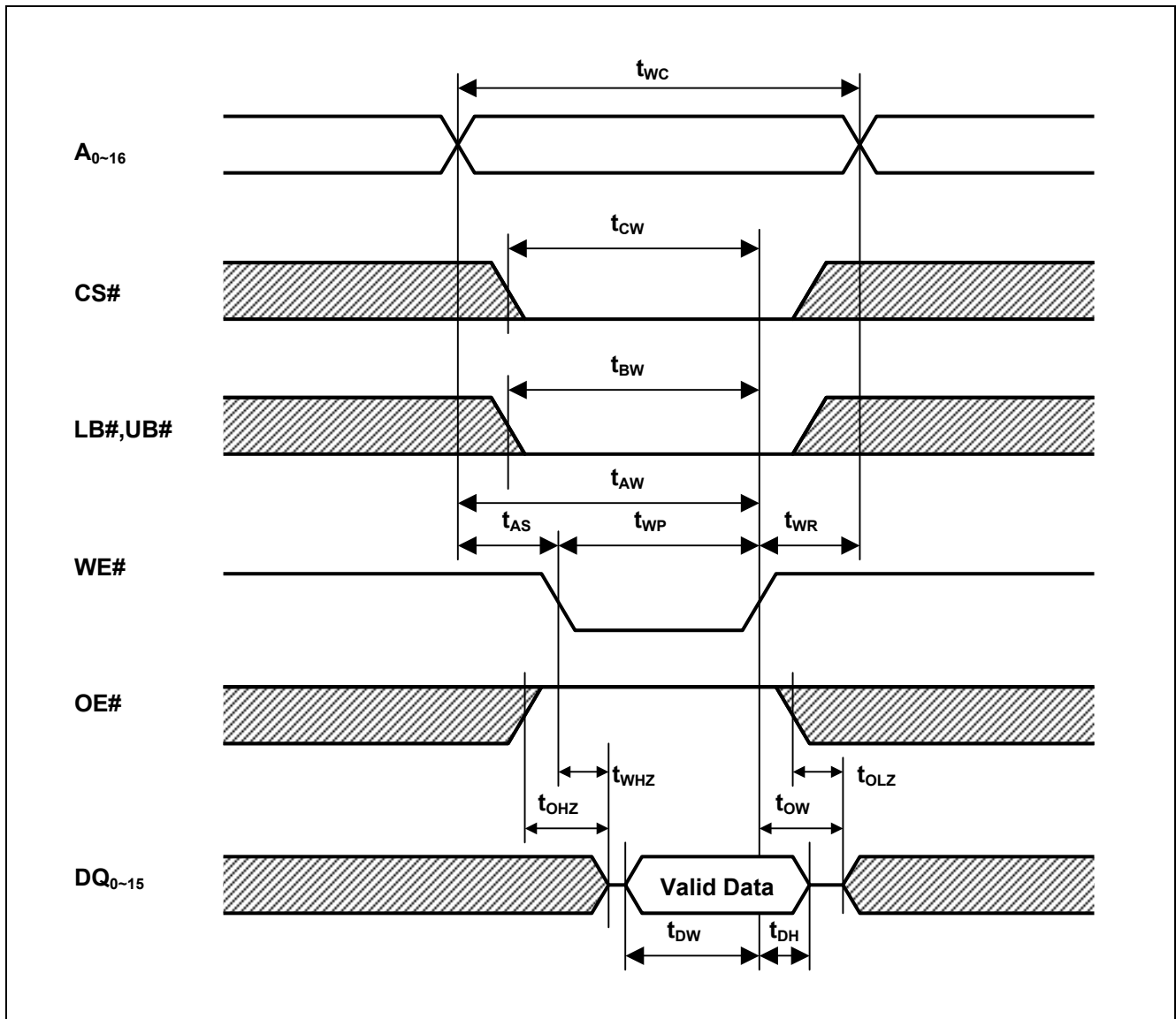
8 : DQ 端子が出力状態にあるとき、外部から逆位相の信号を印加しないでください。

タイミング波形

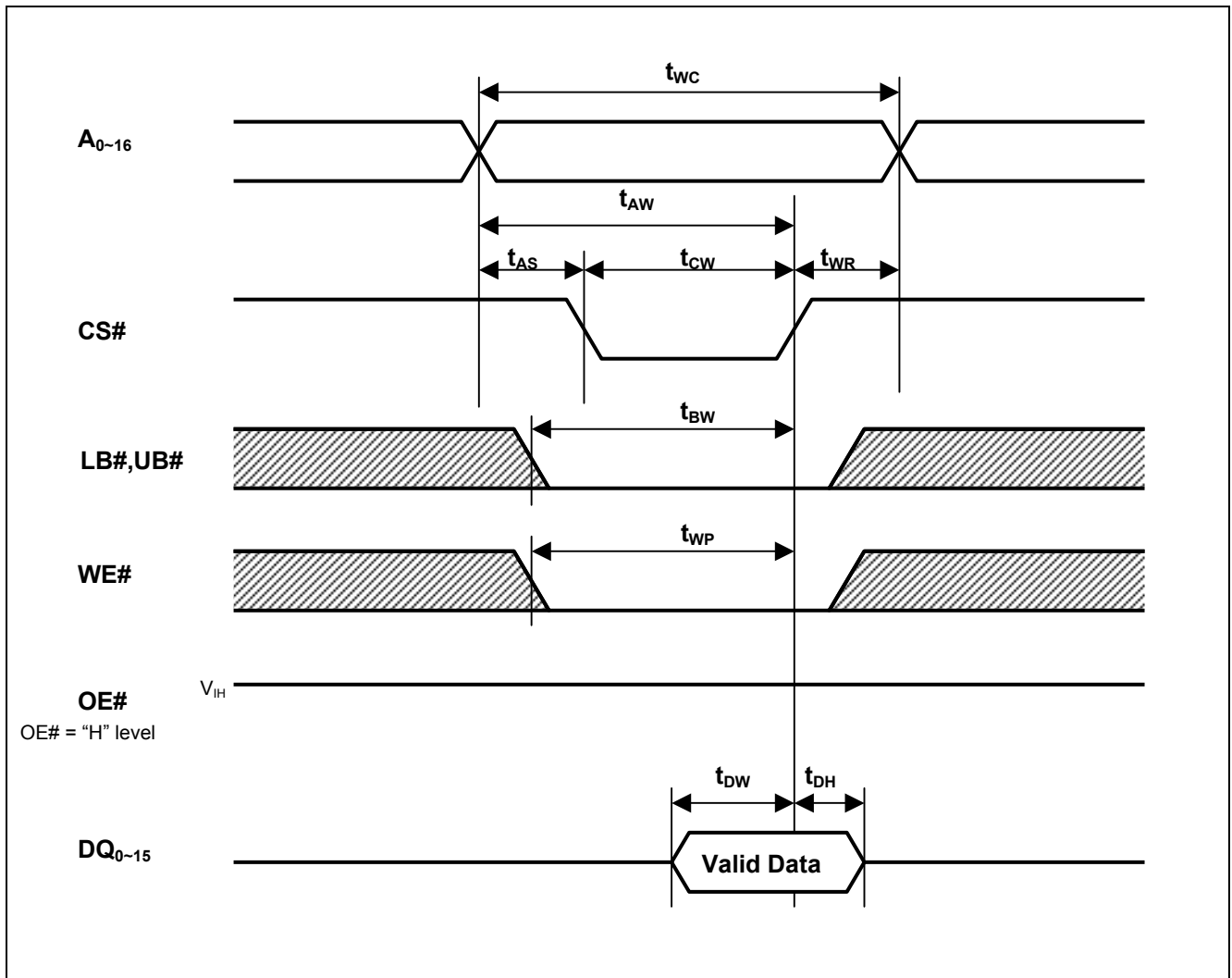
リードサイクル



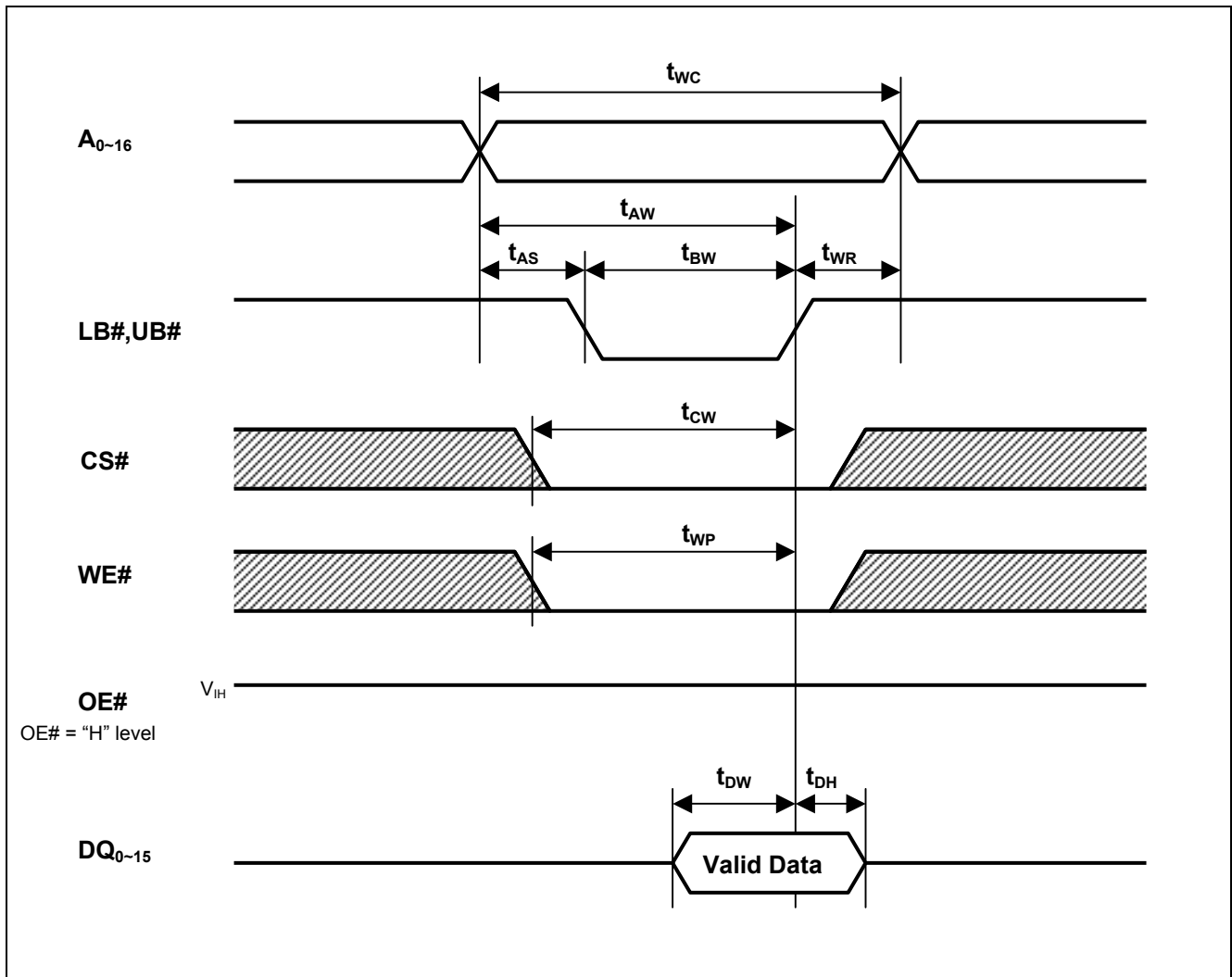
ライトサイクル(1) (WE# CLOCK)



ライトサイクル(2) (CS# CLOCK)



ライトサイクル(3) (LB#, UB# CLOCK)



データ保持特性

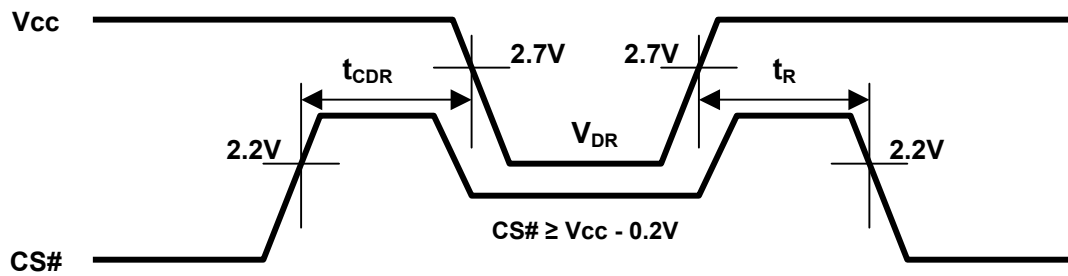
Parameter	Symbol	Min.	Typ.	Max.	Unit	Test conditions ^{*2}	
V _{CC} for data retention	V _{DR}	2.0	-	3.6	V	V _{in} ≥ 0V (1) CS# ≥ V _{CC} -0.2V or (2) LB# = UB# ≥ V _{CC} -0.2V, CS# ≤ 0.2V	
Data retention current	I _{CCDR}	-	1 ^{*1}	2	μA	~+25°C	V _{CC} =3.0V, V _{in} ≥ 0V (1) CS# ≥ V _{CC} -0.2V or (2) LB# = UB# ≥ V _{CC} -0.2V, CS# ≤ 0.2V
		-	-	3	μA	~+40°C	
		-	-	8	μA	~+70°C	
		-	-	10	μA	~+85°C	
Chip deselect to data retention time	t _{CDR}	0	-	-	ns	See retention waveform.	
Operation recovery time	t _R	5	-	-	ms		

【注】 1 : V_{CC} = 3.0V、T_a = +25°Cにおける参考値

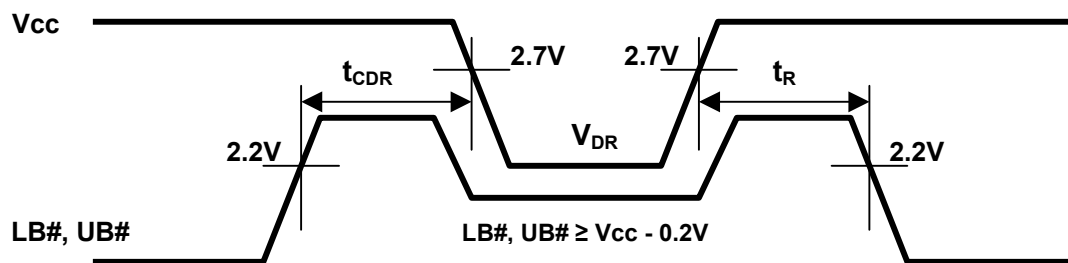
2 : CS#ピンは、アドレスバッファ、WE#バッファ、OE#バッファ、LB#、UB#バッファ、Din バッファを制御します。CS#がデータ保持モードを制御する場合、入力レベル（アドレス、WE#、OE#、LB#、UB#、DQ）は High-Z 状態にしてもかまいません。

データ保持タイミング波形

(1) CS# コントロール



(2) LB#, UB# コントロール



改訂記録	R1LV0216BSB データシート
------	--------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2011.03.30	—	初版

すべての商標および登録商標は、それぞれの所有者に帰属します。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社その総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：<http://japan.renesas.com/inquiry>