

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

M30620T2-RPD-E

ユーザーズマニュアル

M16C/62 グループM16C/62A 用エミュレーションポッド

IC61-1004-051は、山一電機株式会社の商標です。

NQPACK、YQPACK、YQSOCKET、YQ-GUIDE、HQPACk、TQPACk、TQSOCKET は東京エレテック株式会社の商標です。

安全設計に関するお願い

- 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

- 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について株式会社ルネサス テクノロジおよび株式会社ルネサス ソリューションズが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、株式会社ルネサス テクノロジおよび株式会社ルネサス ソリューションズは責任を負いません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、株式会社ルネサス テクノロジおよび株式会社ルネサス ソリューションズは、予告なしに、本資料に記載した製品又は仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前に株式会社ルネサス テクノロジ、株式会社ルネサス ソリューションズ、株式会社ルネサス販売又は特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
- 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、株式会社ルネサス テクノロジおよび株式会社ルネサス ソリューションズはその責任を負いません。
- 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。株式会社ルネサス テクノロジおよび株式会社ルネサス ソリューションズは、適用可否に対する責任を負いません。
- 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、株式会社ルネサス テクノロジ、株式会社ルネサス ソリューションズ、株式会社ルネサス販売又は特約店へご照会ください。
- 本資料の転載、複製については、文書による株式会社ルネサス テクノロジおよび株式会社ルネサス ソリューションズの事前の承諾が必要です。
- 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたら株式会社ルネサス テクノロジ、株式会社ルネサス ソリューションズ、株式会社ルネサス販売又は特約店までご照会ください。

本製品ご利用に際しての留意事項

- 本製品は、プログラムの開発、評価段階に使用する開発支援装置です。開発の完了したプログラムを量産される場合には、必ず事前に実装評価、試験などにより、お客様の責任において適用可否を判断してください。
- 本製品を使用したことによるお客様での開発結果については、一切の責任を負いません。
- 弊社は、本製品不具合に対する回避策の提示又は、不具合改修などについて、有償もしくは無償の対応に努めます。ただし、いかなる場合でも回避策の提示又は不具合改修を保証するものではありません。
- 本製品は、プログラムの開発、評価用に実験室での使用を想定して準備された製品です。国内の使用に際し、電気用品安全法及び電磁波障害対策の適用を受けておりません。

製品内容及び本書についてのお問い合わせ先

エミュレータデバッガのインストーラが生成する以下のテキストファイルに必要事項を記入の上、ツール技術サポート窓口 support_tool@renesas.com まで送信ください。

¥SUPPORT¥製品名¥SUPPORT.TXT

株式会社ルネサス ソリューションズ マイコンツール部
ツール技術サポート窓口 support_tool@renesas.com
ユーザ登録窓口 regist_tool@renesas.com
ホームページ <http://www.renesas.com/jp/tools>

はじめに

この度は、株式会社ルネサス テクノジ製エミュレーションポッド M30620T2-RPD-E をご購入いただき、誠にありがとうございます。M30620T2-RPD-E は、エミュレータ本体 PC4701 と接続して使用する、M16C/62 グループ M16C/62A 用のエミュレーションポッドです。

本資料は、M30620T2-RPD-E の仕様とセットアップ方法を中心に説明するものです。
エミュレータ本体、エミュレータデバッグに関しては、各製品に付属のユーザーズマニュアルを参照してください。

- エミュレータ本体: PC4701 ユーザーズマニュアル
- エミュレータデバッグ: M3T-PD30 ユーザーズマニュアル

本製品の包装内容は、本資料の「2.2 包装内容(21ページ)」に記載していますので確認してください。なお、本製品についてお気付きの点がございましたら、最寄りの株式会社ルネサス テクノジ、株式会社ルネサス ソリューションズ、株式会社ルネサス販売または特約店へお問い合わせください。

安全に正しくご使用いただくために

安全上の注意事項



- 本資料及び製品への表示では、製品を正しくお使いいただき、あなたや他の人々への危害や財産への損害を未然に防止するために、いろいろな絵表示をしています。
- その表示と意味に関しては、「第 1 章 安全上の注意事項(7ページ)」に示しています。掲載している内容をよく理解してからお使いください。

目次

第1章 安全上の注意事項.....	7
1.1 絵表示と意味.....	9
第2章 準備.....	19
2.1 用語説明.....	20
2.2 包装内容.....	21
2.3 その他開発に必要なもの.....	21
2.4 各部の名称.....	22
(1) システム全体図.....	22
(2) エミュレーションポッド内部.....	23
2.5 初めてご使用になられる場合.....	24
第3章 セットアップ.....	25
3.1 カバーの外し方.....	26
3.2 スイッチ/プルアップ抵抗設定.....	27
3.3 供給クロックの選択.....	31
(1) ターゲットシステム上発振回路の使用.....	32
(2) エミュレーションポッド内蔵発振回路の変更.....	33
(3) 発振回路基板の交換手順.....	34
3.4 PC4701 との接続.....	35
(1) PC4701 とケーブル接続.....	35
(2) ケーブルとエミュレーションポッド接続.....	36
3.5 ターゲットシステムとの接続.....	37
第4章 使用方法.....	39
4.1 電源の投入.....	40
(1) エミュレータシステムの接続内容確認.....	40
(2) 電源の投入.....	40
(3) PC4701 の正常起動時 LED 表示について.....	41
4.2 ファームウェアのダウンロード.....	42
(1) ファームウェアのダウンロードが必要な場合.....	42
(2) メンテナンスモードでのファームウェアダウンロード.....	42
4.3 セルフチェック.....	43
(1) セルフチェックの手順.....	43
(2) セルフチェックがエラーになった場合.....	43
第5章 仕様.....	45
5.1 仕様.....	46
5.2 メモリ拡張およびマイクロプロセッサモード動作タイミング(5V 時).....	47
(1) セパレートバス・ウエイトなし時.....	47
(2) セパレートバス・ウエイトあり・外部メモリ領域アクセス時.....	49
(3) マルチプレクスバス・ウエイトあり・外部メモリ領域アクセス時.....	51
(4) タイミング必要条件.....	54
5.3 メモリ拡張およびマイクロプロセッサモード動作タイミング(3V 時).....	56
(1) セパレートバス・ウエイトなし時.....	56
(2) セパレートバス・ウエイトあり・外部メモリ領域アクセス時.....	58
(3) マルチプレクスバス・ウエイトあり・外部メモリ領域アクセス時.....	60
(4) タイミング必要条件.....	63
5.4 電気的特性.....	65
5.5 接続図.....	66
5.6 寸法図.....	68
(1) エミュレーションポッド全体寸法図.....	68
(2) 変換基板(FLX-100LCC)寸法図.....	69

第 6 章	トラブルシューティング	71
6.1	トラブル時の解決フロー	72
6.2	エミュレータデバッグが起動しない	73
(1)	PC4701 の LED 表示が異常	73
(2)	エミュレータデバッグを起動させるとエラーがでる(ターゲット接続時)	74
(3)	エミュレータデバッグを起動させるとエラーがでる(ターゲット未接続時)	75
6.3	実際のMCUと動作が異なる	75
(1)	3.6V～5.5V で使用している時、本製品の保証周波数で正常動作しない。	75
(2)	2.7V～3.6V で使用している時、本製品の保証周波数で正常動作しない。	75
(3)	ターゲットシステムからのリセットができない。	75
(4)	電源投入時の ROM 領域のデータ値が異なる。	75
(5)	HOLD*端子へ”LOW”入力後、P00～P52 がホールド状態になるまでの時間が異なる。	76
(6)	A-D 変換値が期待値と異なる	76
(7)	ALE,アドレス等、実際の MCU と出力が異なる。	76
第 7 章	保守と保証	77
7.1	製品の保守	78
7.2	保証内容	78
7.3	修理規定	78
7.4	修理依頼方法	79

MEMO

第1章 安全上の注意事項

この章では、本製品を安全に正しくお使いいただくための注意事項を説明しています。エミュレータ本体、エミュレータデバッグの注意事項は、各製品に付属のユーザーズマニュアルを参照してください。



1.1	絵表示と意味	9ページ
警告	設置に関して:	10ページ
	使用環境に関して:	10ページ
注意	本製品の改造に関して:	10ページ
	本製品の取り扱いに関して:	10ページ
重要	PC4701 システムの異常動作に関して:	10ページ
	ファームウェアのダウンロードに関して:	11ページ
	ターゲットシステムに関して:	11ページ
	リセット入力に関して:	11ページ
	監視タイマ(ウォッチドック)機能に関して:	11ページ
	エミュレータデバッグ終了時に関して:	11ページ
	DMA 転送に関して:	12ページ
	ワーク領域の設定に関して:	12ページ
	スタック領域に関して:	12ページ
	0 番地のアクセスに関して:	12ページ
	ストップ、ウェイトモードに関して:	12ページ
	マッピング情報の参照/設定に関して:	13ページ
	S/W ブレーク、H/W ブレークに関して:	13ページ
	BRK 命令に関して:	13ページ
	NMI*入力に関して:	14ページ
	HOLD*入力に関して:	14ページ
	アドレス一致割り込みにに関して:	14ページ
	ソフトウェアリセットに関して:	14ページ
	プロテクトレジスタ(PRG2)に関して:	14ページ

プルアップ制御レジスタに関して:	14ページ
MCU との違いに関して:	15ページ
動作電圧によるスイッチ設定変更に関して:	17ページ







第1章 安全上の注意事項

M30620T2-RPD-Eユーザーズマニュアルおよび製品への表示では、製品を正しくお使いいただき、あなたや他の人々への危害や財産への損害を未然に防止するために、いろいろな絵表示をしています。第1章では、その絵表示と意味を示し、本製品を安全に正しくご使用されるための注意事項を説明します。ここに記載している内容をよく理解してからお使いください。

1.1 絵表示と意味

	警告	この表示を無視して、誤った取り扱いをすると、人が死亡又は重傷を負う可能性が想定される内容を示しています。
	注意	この表示を無視して、誤った取り扱いをすると、人が傷害を負う可能性が想定される内容および物的損害のみの発生が想定される内容を示しています。
	重要	その他、本製品を使用されるに当たって重要な情報を示しています。

上の3表示に加えて、適宜以下の表示を同時に示します。

	表示は、警告・注意を示します。
例:	 感電注意
	表示は、禁止を示します。
例:	 分解禁止
	表示は、強制・指示する内容を示します。
例:	 電源プラグをコンセントから抜け

次のページから、警告、注意、重要の順で記します。

警告

設置に関して:



- 湿度の高いところおよび水等で濡れるところには設置しないでください。水等が内部にこぼれた場合、修理不能な故障の原因となります。

使用環境に関して:



- 本製品の冷却は、エミュレーションポッドの通気口によって行われます。通気条件を確保するため、本製品の通気口を塞がないでください。エミュレーションポッド内部が高温となり、正常に動作できなくなる恐れがあります。
- 本製品使用時の周辺温度の上限(最大定格周辺温度)は 35℃です。この最大定格周囲温度を越えないように注意してください。

注意

本製品の改造に関して:



- 本製品を改造しないでください。分解又は改造による故障については、修理を受け付けられません。

本製品の取り扱いに関して:



- 本製品は慎重に扱い、落下・倒れ等による強い衝撃を与えないでください。
- エミュレータ本体接続コネクタの端子およびターゲットシステム接続部コネクタの端子は、直接手で触らないでください。静電気により内部回路が破壊される恐れがあります。
- エミュレータ本体への接続ケーブル(FLX120-RPD)やターゲットシステムへの接続ケーブル(FLX64,FLX100 または FLX160)でエミュレーションポッド本体を引っ張らないでください。ケーブルが断線する恐れがあります。
- エミュレータ本体への接続ケーブル(FLX120-RPD)やターゲットシステムへの接続ケーブル(FLX64,FLX100 または FLX160)は、スリットを入れて曲げ易い構造にしていますが、過度な曲げ方をしないでください。ケーブルが断線する恐れがあります。
- 本製品にインチサイズのネジを使用しないでください。本製品に使用しているネジはすべて ISO タイプ(メートルサイズ)のネジです。ネジを交換されるときは、前に使われていたものと同じタイプのネジをご使用ください。

重要

PC4701 システムの異常動作に関して:

- 外来のノイズ等の妨害が原因でエミュレータシステムの動作が異常になった場合、次の手順で処置してください。
 - ①エミュレータ本体のフロントパネルにあるシステムリセットスイッチを押してください。
 - ②上記①の処置を実施しても正常に復帰しない場合は、エミュレータ本体の電源を切り、再度電源を投入してください。

重要

ファームウェアのダウンロードに関して:

- 本製品を初めてご使用になる場合、専用ファームウェア(PC4701 に内蔵されるエミュレーションポッドのコントロールソフトウェア)をダウンロードする必要があります。このとき、PC4701 をメンテナンスモードと呼ぶ特殊なモードで起動する必要がありますのでご注意ください。
ファームウェアのダウンロード方法は、“4.2ファームウェアのダウンロード“(42ページ)を参照ください。ますようお願いいたします。次回以降については、通常の電源投入でご使用いただけます。
- ファームウェアのダウンロード中に電源を切らないでください。途中で電源が切れた場合、正常に起動できなくなります。予期しない状況で電源が切れた場合は、ダウンロードを再度実行してください。
- セルフチェックが正常に終了しない場合(ターゲットステータスエラーは除く)は、故障の可能性がありますので販売担当者までご相談ください。ただしセルフチェックは、以下に示す設定で行ってください。
 - ① ターゲットシステム : 未接続
 - ② エミュレーションポッド内部のスイッチ : 出荷時の設定

ターゲットシステムに関して:

- 本製品では Vcc 端子をターゲットシステムの電圧を監視するために接続しています。このためエミュレータからはターゲットシステムへの電源供給はできませんので、ターゲットシステムには別途電源を供給してください。
- ターゲットシステムの電源電圧は、MCU のスペック範囲にしてください。
- ターゲットシステムの電源電圧は、電源投入後変化させないでください。
- 電源の投入はホストマシン,PC4701,変換基板,ターゲットシステムとの接続をもう一度ご確認の上、以下の手順にしたがって電源を投入ください。
 - (1)ターゲットシステム,PC4701 の電源投入、遮断は可能な限り同時に行ってください。
 - (2)PC4701 およびエミュレータデバッグ起動後、本製品が動作可能な状態になっているかどうかをフロントパネルのターゲットステータス LED により確認してください。
電源は供給されているか : ターゲットステータス LED(POWER)点灯
→詳細については第4章(39ページ)を参照ください。

リセット入力に関して:

ターゲットシステムからのリセット入力はユーザプログラム実行中(PC4701 フロントパネル上の RUN ステータス LED 点灯中)のみ受け付けられます。

監視タイマ(ウォッチドック)機能に関して:

MCU の監視タイマ機能を使用する場合は、プログラム実行時のみ使用可能です。プログラム実行以外の機能を使用する場合は、監視タイマ機能を禁止してください。

ターゲットシステムのリセット回路にウォッチドック機能がある場合、エミュレータシステム使用時はウォッチドック機能を禁止してください。

エミュレータデバッグ終了時に関して:

エミュレータデバッグを終了し再度起動する場合には、必ずエミュレータ本体の電源も一度切断し、再投入してください。

重要

DMA 転送に関して:

本製品では、プログラム停止中状態を特定アドレスのループプログラムにて実現しています。したがってプログラム停止状態中に、タイマ等による DMA 要求が発生した場合、DMA 転送は実行されます。しかしプログラム停止状態中では、正常に DMA 転送できませんので注意願います。またプログラム停止状態中でも、上記 DMA 転送が発生するため以下レジスタが変化します。

DMA0 転送カウンタ TCR0

DMA1 転送カウンタ TCR1

ワーク領域の設定に関して:

本製品をご使用いただく場合は、ワークエリアをMCUの内部予約領域に設定していただく必要があります。ただし、内部予約領域最後の 10 バイトには設定しないでください。また、内部予約領域は必ず MAP=INT に設定してください。

(ワークエリアの設定は、エミュレータデバッグ M3T-PD30 の INIT 画面で行います)

(例1) 内部予約領域が 02C00₁₆~03FFF₁₆ 番地であるMCUのプログラムデバッグをする場合
ワークエリアを 02C00₁₆~03FF6₁₆ 番地の範囲内に設定してください。

(例2) 内部予約領域が 05400₁₆~05FFF₁₆ 番地であるMCUのプログラムデバッグをする場合
ワークエリアを 05400₁₆~05FF6₁₆ 番地の範囲内に設定してください。

例えば、ワークエリアを 05C00₁₆ 番地に設定した場合、05C00₁₆~05C09₁₆ 番地までの 10 バイトの空間をエミュレータが使用します。

スタック領域に関して:

- 本製品では、ユーザスタックを最大 8 バイト消費します。

ユーザスタック領域に余裕がない場合、スタックとして使用できない領域(SFR 領域,データを格納しているRAM 領域,ROM 領域)を使用し、ユーザプログラムの破壊やエミュレータ制御不能の原因となります。したがって、ユーザスタック領域としてユーザプログラムで使用する最大容量+8 バイトを確保してください。

0 番地のアクセスに関して:

M16C/62,62A グループ MCU ではマスカブル割り込みが発生した場合、その割り込み情報(割り込み番号と割り込み要求レベル)が格納されている 0 番地を読み出します。そして 0 番地を読み出すことにより、割り込み要求ビットをクリアする仕様となっています。したがって、0 番地を読み出す命令がある場合やプログラムが暴走して 0 番地を読み出す場合、許可されている最も優先度の高い割り込み要因の要求ビットをクリアしてしまうため、『割り込み要求が入っても割り込みを実行しない』という誤動作が発生します。

この動作に対して本製品では、割り込み処理以外での 0 番地への読み出しが発生した場合には、黄色の LED が点灯することにより警告を発します。この LED が点灯した場合は、0 番地への不正なアクセスの可能性がありますのでプログラムのチェックを行ってください。この LED は、エミュレータ本体のリセットスイッチにより消灯します。

ストップ、ウェイトモードに関して:

ストップ、ウェイトモードに移行する命令をステップ実行しないでください。通信エラーが起きる場合があります。

重要

マッピング情報の参照/設定に関して:

●MAP 情報参照/設定の詳細はエミュレータデバッガ M3T-PD30 のユーザーズマニュアルを参照してください。

SFR 領域は必ず EXT (外部) に設定してください。

0FFFC₁₆~0FFFF₁₆ を MAP=EXT でご使用になられる場合

本製品は、エミュレータデバッガ M3T-PD30 の RESET コマンド実行時にスタック領域として

0FFFC₁₆~0FFFF₁₆

の 4 バイトを使用します。この 4 バイトのメモリがリード/ライトできない場合、RESET が正しくできません。このため、以下に示す条件①または②に当てはまる場合は、MAP 設定変更手順に注意が必要です。

- ① シングルチップモードからメモリ拡張(またはマイクロプロセッサ)モードに移行するシステムで、0FFFC₁₆~0FFFF₁₆ の 4 バイトを EXTERNAL 設定でご使用の場合
- ② マイクロプロセッサモードで起動するシステムで、0FFFC₁₆~0FFFF₁₆ の 4 バイトを EXTERNAL 設定でご使用になり、外部領域にリード/ライト可能なメモリがない場合

上記条件①または②に当てはまる場合の MAP 設定変更手順を以下に示します。

(1) 0FFFC₁₆~0FFFF₁₆ の 4 バイトを MAP=INT に設定



(2) エミュレータデバッガ M3T-PD30 で RESET コマンドを実行



(3) スタックポインタの設定
(設定例)

RESET:

FCLR I

LDC #480H,SP ←

.

{ スタックポインタの設定
(本命令実行後、プログラム停止)



(4) 0FFFC₁₆~0FFFF₁₆ の 4 バイトを MAP=EXT に設定

S/W ブレーク、H/W ブレークに関して:

S/W ブレークは、本来の命令を BRK 命令に置き換えて BRK 割り込みを発生させます。トレース結果をバス表示で参照する場合、S/W ブレークを設定したアドレスの命令フェッチでは“00₁₆”が、逆アセンブル表示で参照する場合、“BRK”命令が表示されますのでご了承ください。

S/W ブレークと H/W ブレークを同時に使用することはできません。同時に使用すると正常に動作しない場合があります。

MAP 設定が MAP=EXT の領域では、S/W ブレークをご使用になれません。

BRK 命令に関して:

BRK 命令はご使用になれません。

重要

NMI*入力に関して:

ターゲットシステムからの NMI*入力はユーザプログラム実行中 (PC4701 フロントパネル上の RUN ステータス LED 点灯中) のみ受け付けられます。

HOLD*入力に関して:

ターゲットシステムからの HOLD*入力は、必ずユーザプログラム実行中 (PC4701 フロントパネル上の RUN ステータス LED 点灯中) に行ってください。ユーザプログラム停止中 および ランタイムデバッグ中に HOLD*に Low 入力があった場合、エミュレータは正常に動作しません。

アドレス一致割り込みに関して:

アドレス一致割り込みを設定したアドレスに S/W ブレークを設定しないでください。プログラムが暴走する場合があります。

アドレス一致割り込みが発生するアドレスとその直前 4 命令以内に H/W ブレークを設定しないでください。H/W ブレークを設定した場合、プログラムが暴走します。

アドレス一致割り込みが発生するアドレスをステップ実行した場合、アドレス一致割り込み処理と割り込みから復帰した最初の命令を実行後にプログラムが停止します。

ソフトウェアリセットに関して:

ソフトウェアリセットはご使用にならないでください。

プロテクトレジスタ(PRC2)に関して:

- ポート P9 方向レジスタおよび SI/O3,4 制御レジスタへの書き込み許可用のプロテクトレジスタ (PRC2) を以下のような手順で変更する場合、プロテクトは解除されませんのでご注意ください。

- ①『PRC2 をセット("1")する命令』のステップ実行
- ②『PRC2 をセット("1")する命令』から『プロテクト対象となるレジスタの設定』までの間でのブレークポイント設定
- ③Dump Window や Script Window 等での『PRC2 のセット("1")』

プルアップ制御レジスタに関して:

ポート P0₀~P5₇ に関しては、プルアップ制御レジスタによるプルアップが行われません。ポート P0₀~P5₇ をプルアップする場合は、エミュレーションボード内部に抵抗を取り付けてください。取り付け方法については、“3.2スイッチ/プルアップ抵抗設定”(27ページ)を参照してください。

(注) ポート P6₀~P10₀ に関しては、プルアップ制御レジスタによるプルアップが行われます。
(注)プルアップ制御レジスタ自体のリード、ライトは P0₀~P10₀ まで正常に行うことができます。

重要

MCU との違いに関して:

エミュレータシステムの動作は実際のマスク版 MCU に比べ、以下の違いがあります。

(1)リセット条件

立ち上がり時間(0.2V_{CC}→0.8V_{CC})を1[μs]以下にしてください。

(2)電源投入時の ROM 領域のデータ値

(3)内蔵メモリ(ROM,RAM)の容量等

(4)ポート P0₀~P5₇ の特性

ポート P0₀~P5₇ は、ポートエミュレーション回路を介して接続されます。ポートエミュレーション回路に使用しているデバイスは次の通りです。

デバイス : M60081L-0142FP

(5)ホールド制御

HOLD*端子に"Low"を入力してホールド状態にする場合、P0₀~P5₂ は実際のMCUより 2.5 サイクル遅れてホールド状態になります(表 5.5,図 5.5,表 5.9,図 5.10を参照してください)。

(6)A-D 入力グループ選択機能

A-D 入力グループ選択機能を使用する場合には、次の設定が必要となります。

①ポート P0 を A-D 入力選択している場合

- ・P10₇~P10₀ の方向レジスタを 8 ビットすべて入力に設定してください。
- ・P10₇~P10₀ のプルアップ制御レジスタ設定は、プルアップなしに設定してください。
- ・P10₇~P10₀ は入出力ポート、キー入力割り込み機能の入力端子として使用できません。

②ポート P2 を A-D 入力選択している場合

- ・P10₇~P10₀ の方向レジスタを 8 ビットすべて入力に設定してください。
- ・P10₇~P10₀ のプルアップ制御レジスタ設定は、プルアップなしに設定してください。
- ・P10₇~P10₀ は入出力ポート、キー入力割り込み機能の入力端子として使用できません。

③ポート P10 を A-D 入力選択している場合

- ・制限事項はありません。

本製品では、エミュレーション MCU とターゲットシステムとの間にフレキシブルケーブル、ピッチ変換基板等があるため、実際の MCU とは若干特性が異なります。このため、評価用 MCU での実装評価を必ず実施してください。また量産マスク投入前には ES(Engineering Sample)用 MCU での実装評価および最終評価を必ず実施してください。

重要

(7)実際の MCU 出力と本製品の出力に関して

表 1.1 実際の MCU と本製品出力一覧(ユーザプログラム実行中)

アクセス領域	信号名	実際の MCU 動作	本製品	相違箇所に*記載
SFR 領域 (MAP=EXT)	アドレス BHE*	出力する	出力する	
	データ	出力する(リード時フローティング)	出力する(リード時フローティング)	
	RD* WR*	出力する (ライト時 WR=Low 出力 リード時 RD=Low 出力)	出力する (ライト時 WR=Low 出力 リード時 RD=Low 出力)	
	CS*	出力しない (High 出力に固定)	出力しない (High 出力に固定)	
	ALE	出力しない (Low 出力に固定)	出力する	*
内部 RAM 内部 ROM	アドレス BHE*	前の状態を保持する	出力する	*
	データ	フローティング	フローティング	
	RD* WR*	出力しない (High 出力に固定)	出力しない (High 出力に固定)	
	CS*	出力しない (High 出力に固定)	出力しない (High 出力に固定)	
	ALE	出力しない (Low 出力に固定)	出力する	*
外部領域	アドレス BHE*	出力する	出力する	
	データ	出力する(リード時外部データを入力)	出力する(リード時外部データを入力)	
	RD* WR*	出力する (ライト時 WR=Low 出力 リード時 RD=Low 出力)	出力する (ライト時 WR=Low 出力 リード時 RD=Low 出力)	
	CS*	出力する	出力する	
	ALE	出力する	出力する	

表 1.2 実際の MCU と本製品出力一覧(ユーザプログラム停止中)

アクセス領域	信号名	実際の MCU 動作	本製品	相違箇所に*記載
/	アドレス BHE*	/	出力する	/
	データ		フローティング	
	RD* WR*		RD*のみ出力する (WR*は High 出力固定)	
	CS*		出力する	
	ALE		出力する	

重要

表 1.3 実際の MCU と本製品出力一覧(ストップモード中)

アクセス領域	信号名	実際の MCU 動作	本製品	相違箇所に*記載
	アドレス BHE*	直前の状態を保持	直前の状態を保持	
	データ	直前の状態を保持	フローティング	*
	RD* WR*	出力しない (High 出力に固定)	出力しない (High 出力に固定)	
	CS*	直前の状態を保持	直前の状態を保持	
	ALE	出力しない (High 出力に固定)	出力しない (High 出力に固定)	

表 1.4 実際の MCU と本製品出力一覧(ウェイトモード中)

アクセス領域	信号名	実際の MCU 動作	本製品	相違箇所に*記載
	アドレス BHE*	直前の状態を保持	直前の状態を保持	
	データ	直前の状態を保持	フローティング	*
	RD* WR*	出力しない (High 出力に固定)	出力しない (High 出力に固定)	
	CS*	直前の状態を保持	直前の状態を保持	
	ALE	出力しない (High 出力に固定)	出力しない (High 出力に固定)	

動作電圧によるスイッチ設定変更に関して:

本製品は、ご使用になられる電圧によって、スイッチ設定を変更する必要があります。ご使用になられる電圧に合うようにスイッチ設定してください(詳細は、第3章 3.2 を参照してください)。

JP2	 JP2 (出荷時の設定)	ターゲット電圧3.6V~5.5Vで使用する場合または ターゲット未接続で使用する場合の設定
	 JP2	ターゲット電圧2.7V~3.6Vで使用する場合の設定

MEMO

第2章 準備

この章では、本製品の包装内容やシステム構成および初めて本製品をご使用になられる場合の準備について説明しています。

2.1	用語説明	20ページ
2.2	包装内容	21ページ
2.3	その他開発に必要なもの	21ページ
2.4	各部の名称	22ページ
(1)	システム全体図	22ページ
(2)	エミュレーションポッド内部	23ページ
2.5	初めてご使用になられる場合	24ページ

第2章 準備

2.1 用語説明

本書で使用する用語は、下記に示すように定義して使用します。

●エミュレータシステム

エミュレータ本体 PC4701 を中心とした、エミュレータのシステムを指します。最小構成のエミュレータシステムは、エミュレータ本体、エミュレーションポッド、ホストマシン、エミュレータデバッグで構成されます。

●エミュレータ本体(以下、PC4701と呼ぶ)

8/16ビット MCU 用エミュレータ本体である、PC4701M/PC4701HS/PC4701L の総称を意味します。本製品は、以下に示すエミュレータ本体の内いずれかをご使用いただけます。

PC4701M	:海外規格適合品
PC4701HS	:海外規格適合品
PC4701L	:海外規格適合品

●エミュレーションポッド

M16C/62,62A グループ用エミュレーションポッドである、本製品を意味します。

●ホストマシン

エミュレータ本体およびエミュレーションポッドを制御する、パーソナルコンピュータを意味します。

●エミュレータデバッグ

ホストマシンからインタフェースを介してエミュレータ本体およびエミュレーションポッドを制御する、ソフトウェアツールを意味します。本製品を含むエミュレータシステムでは、以下のエミュレータデバッグをご使用いただけます。

M3T-PD30

●ファームウェア

エミュレータデバッグとの通信内容を解析して、エミュレータ本体のハードウェアを制御するためのプログラムです。エミュレータ本体内の EEPROM に格納されています。ファームウェアバージョンアップや他の MCU に対応させるときには、エミュレータデバッグ上からダウンロードすることができます。

●エバリュエーションMCU

エミュレーションポッドに内蔵しており、ツール専用のモードで動作させている MCU を意味します。

●ターゲットMCU

お客様がデバッグされる対象の MCU を意味します。

●ターゲットシステム

ターゲットMCUを使用した、お客様のアプリケーションシステムを意味します。

●信号名の最後につく“*”記号の意味

本資料中では、“Low”アクティブ信号を表記するために、信号名の末尾に“*”を付加しています。

例 : RESET*:リセット信号

2.2 包装内容

本製品は、以下の基板および部品によって構成されます。開封されたときにすべて揃っているかをご確認ください。

包装内容一覧

型名	説明	数量
M30620T2-RPD-E	エミュレーションポッド本体	1
FLX120-RPD	PC4701 接続用フレキシブルケーブル	1
FLX100	ピッチ変換基板接続用フレキシブルケーブル (エミュレーションポッドに実装済み)	1
FLX-100LCC	ターゲット接続用ピッチ変換基板	1
OSC-3(16MHz)	発振回路基板 (出荷時にエミュレーションポッドに内蔵)	1
OSC-2	発振回路基板	1
抵抗アレイ	ポート P0 ₀ ～P5 ₇ プルアップ用抵抗アレイ (51kΩ)	12
ハードウェアツールユーザ登録 FAX 用紙	ユーザ登録用紙 (和文/英文)	各 1
M30620T2-RPD-E ユーザーズマニュアル	ユーザーズマニュアル 日本語版(本書)	1
M30620T2-RPD-E User's Manual	ユーザーズマニュアル 英語版	1

※M30620T2-RPD-E の包装箱とクッション材は、故障時の修理やその他の輸送用として保管してください。また、輸送される場合は、精密機器扱いで輸送してください。やむをえず他の手段で輸送する場合、精密機器として厳重に包装してください。

※もし不足や不良がありましたら、お手数ですがご購入いただいた担当の特約店へご連絡ください。

※包装製品についてお気付きの点がございましたら、最寄りの株式会社ルネサス テクノロジ、株式会社ルネサスソリューションズ、株式会社ルネサス販売または特約店へお問い合わせください。

2.3 その他開発に必要なもの

M16C/62,62A グループのプログラム開発を行われる際には、本製品の他に、以下のツール製品が必要となります。これらは別途ご用意ください。

他のツール製品一覧

内容	型名	備考
エミュレータ本体	PC4701M/PC4701HS/PC4701L	いずれか 1 台必要
エミュレータデバッグ	M3T-PD30	必要
変換基板	FLX-DIRECT613 + DIRECT80S もしくは 100LCC-80QSB (図 3.11 ターゲットシステムとの 接続参照)	80 ピン版 MCU 開発時必要

※これらツール製品のご購入については、最寄りの株式会社ルネサス テクノロジ、株式会社ルネサスソリューションズ、株式会社ルネサス販売または特約店へお問い合わせください。

2.4 各部の名称

(1)システム全体図

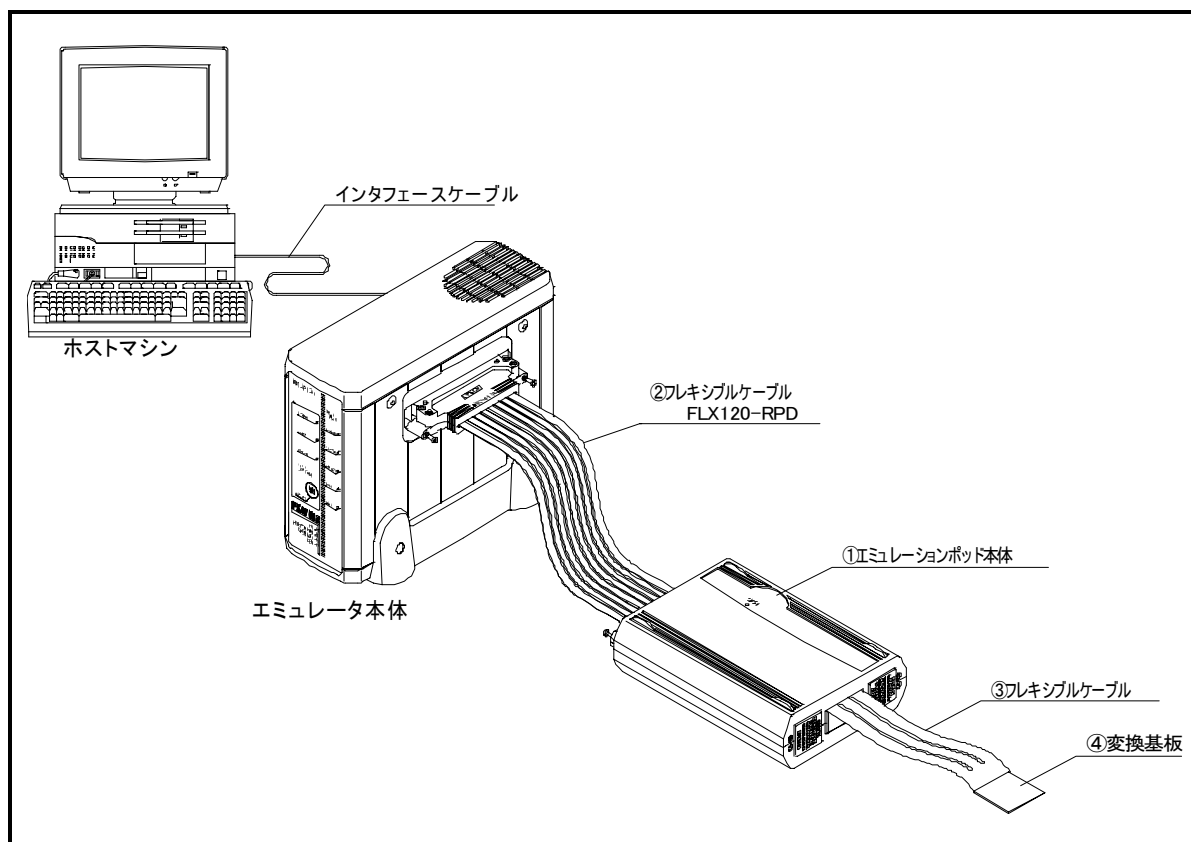


図 2.1 システム全体図

図 2.1中の①～④は、本製品に付属しています。

- ①エミュレーションポッド本体(M30620T2-RPD-E)
エバリュエーション MCU、エミュレーションメモリ、デバッグ機能実現するための回路を内蔵しています。
- ②PC4701 接続用フレキシブルケーブル(FLX120-RPD)
PC4701 とエミュレーションポッドを接続するための 120 極フレキシブルケーブルです。
- ③ターゲットシステム接続用フレキシブルケーブル(FLX100)
エミュレーションポッドとターゲットシステムを接続するための 100 極フレキシブルケーブルです。
- ④ターゲットシステム接続用ピッチ変換基板
ターゲットシステムに接続するためのピッチ変換基板です。
詳細については3.5項(37ページ)を参照してください。

(2)エミュレーションポッド内部

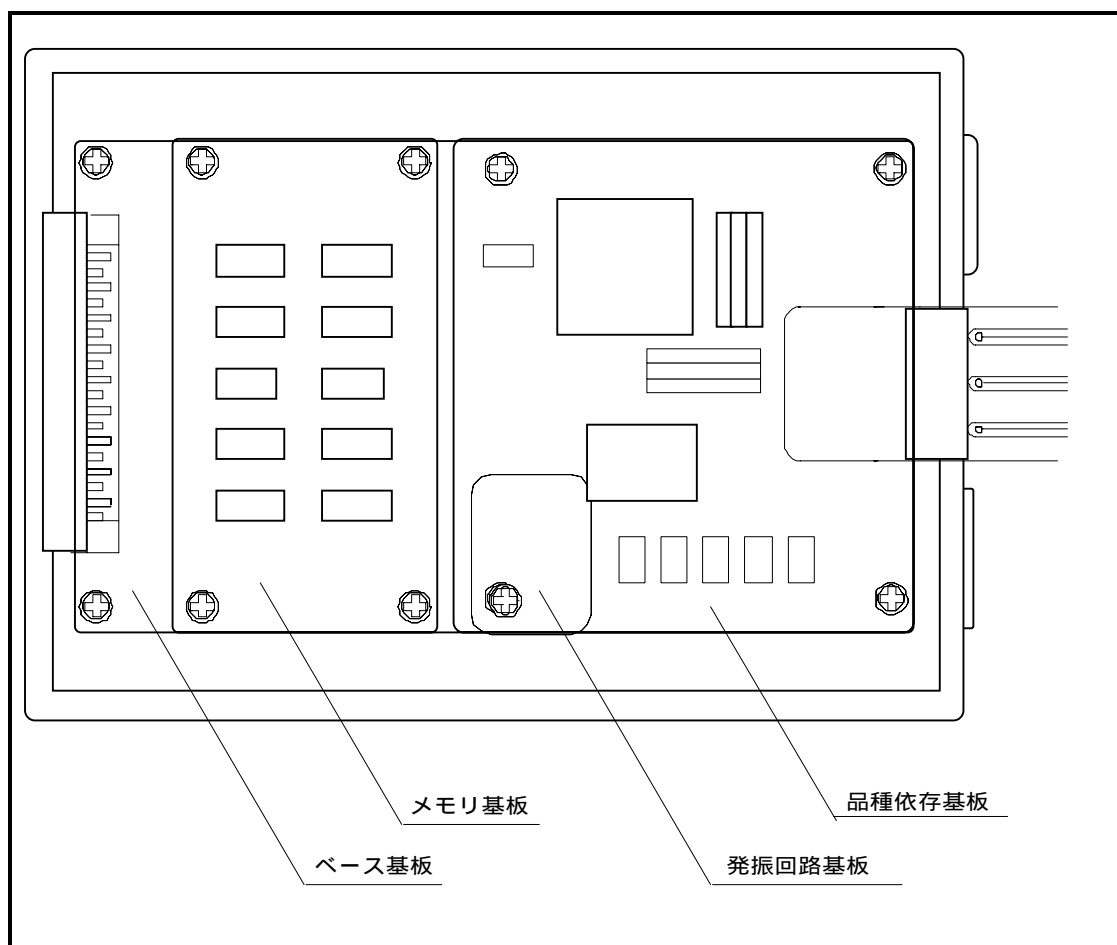


図 2.2 エミュレーションポッド内部基板構成

- ①品種依存基板
MCUの品種ごとに变化する部分(ピン数や機能追加)をまとめた基板です。
- ②ベース基板
PC4701とのインタフェースやエミュレーションMCUの制御を行っているM16C/20,60シリーズ用の共通基板です。
- ③メモリ基板
エミュレーションメモリ(1MB)およびマップメモリ(4bit×1M)を実装しているM16C/20,60シリーズ用のメモリ基板です。
- ④発振回路基板
16.000MHzの発振モジュール素子を搭載した発振回路基板です。

M16C/62,62Aグループの今後開発される品種に対して、品種依存基板を交換することで対応予定です。

2.5 初めてご使用になられる場合

本製品を新規にご購入された場合は必ずファームウェアのダウンロードを行う必要があります。ファームウェアのダウンロード手順を図 2.3に示します。

ファームウェアのダウンロードを開始する前準備として、エミュレータデバッガのインストールおよびPC4701とホストマシンの接続ができていることをご確認ください。なお詳細につきましては、エミュレータデバッガおよびPC4701のユーザーズマニュアルを参照くださいますようお願いいたします。

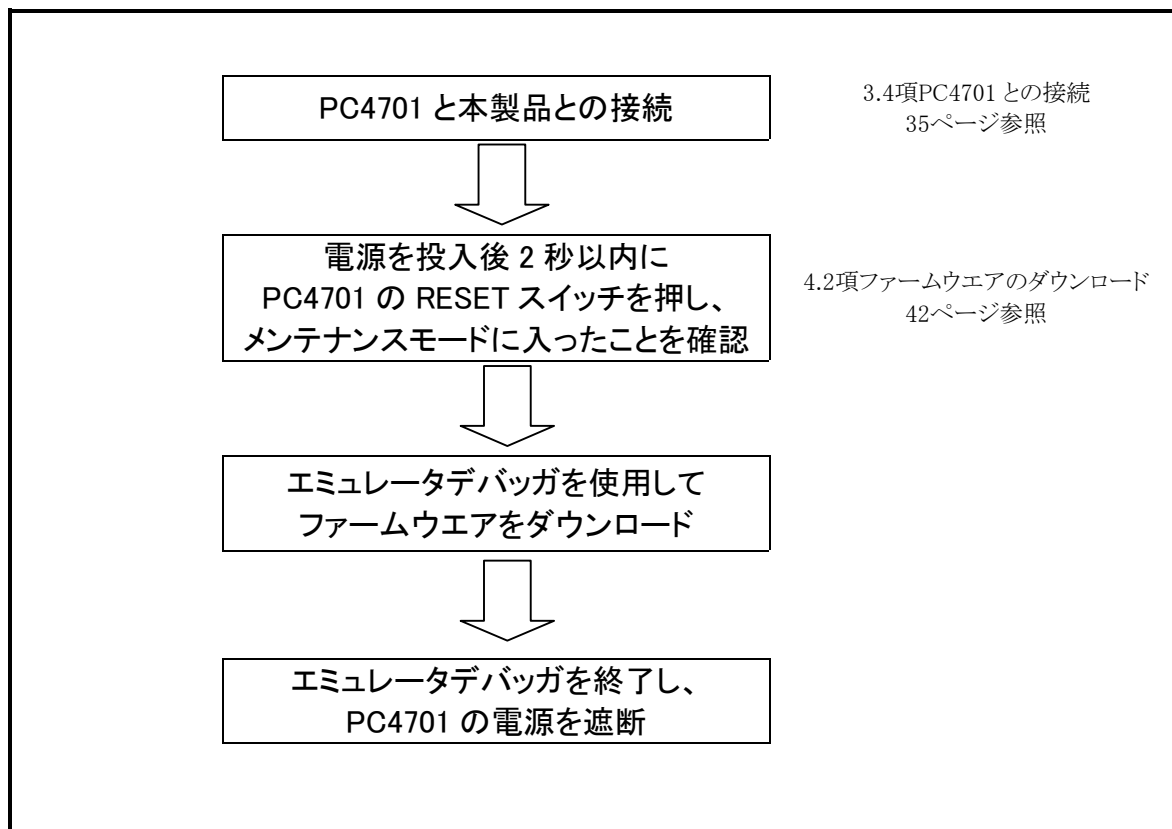


図 2.3 初めてご使用になられる場合のファームウェアダウンロード手順

なおご購入いただいたエミュレーションポッドが正常に動作することを確認いただくため、セルフチェックを行ってください。セルフチェックの手順につきましては4.3項“セルフチェック”43ページを参照ください。

第3章 セットアップ

この章では、本製品を使用するまでに必要なスイッチ設定、PC4701やターゲットシステムとの接続方法を説明しています。

3.1	カバーの外し方	26ページ
3.2	スイッチ/プルアップ抵抗設定	27ページ
3.3	供給クロックの選択	31ページ
(1)	ターゲットシステム上発振回路の使用	32ページ
(2)	エミュレーションポッド内蔵発振回路の変更	33ページ
(3)	発振回路基板の交換手順	34ページ
3.4	PC4701 との接続	35ページ
(1)	PC4701 とケーブル接続	35ページ
(2)	ケーブルとエミュレーションポッド接続	36ページ
3.5	ターゲットシステムとの接続	37ページ

第3章 セットアップ

本製品ではお客様のターゲットシステムに合わせて下記内容をそれぞれハードウェア的に設定していただく必要があります。これらはエミュレーションポッドのカバーを外して設定します。

エミュレーションポッド内部発振周波数の変更
ターゲットシステムへのXIN,XOUT,XCIN,XCOUT端子設定
ターゲット動作電圧対応のためのスイッチ設定
ポートP00～P57のプルアップ抵抗取り付け

3.1 カバーの外し方

エミュレーションポッドの上カバーを外す手順を以下に示します。

- ①本製品の両側面ネジ(4箇所)を外して、上カバーを取り外してください(図 3.1参照)。
- ②以降の説明にしたがってジャンプスイッチ等を設定してください。
- ③上カバーを元通り取り付け、ネジで固定してください。

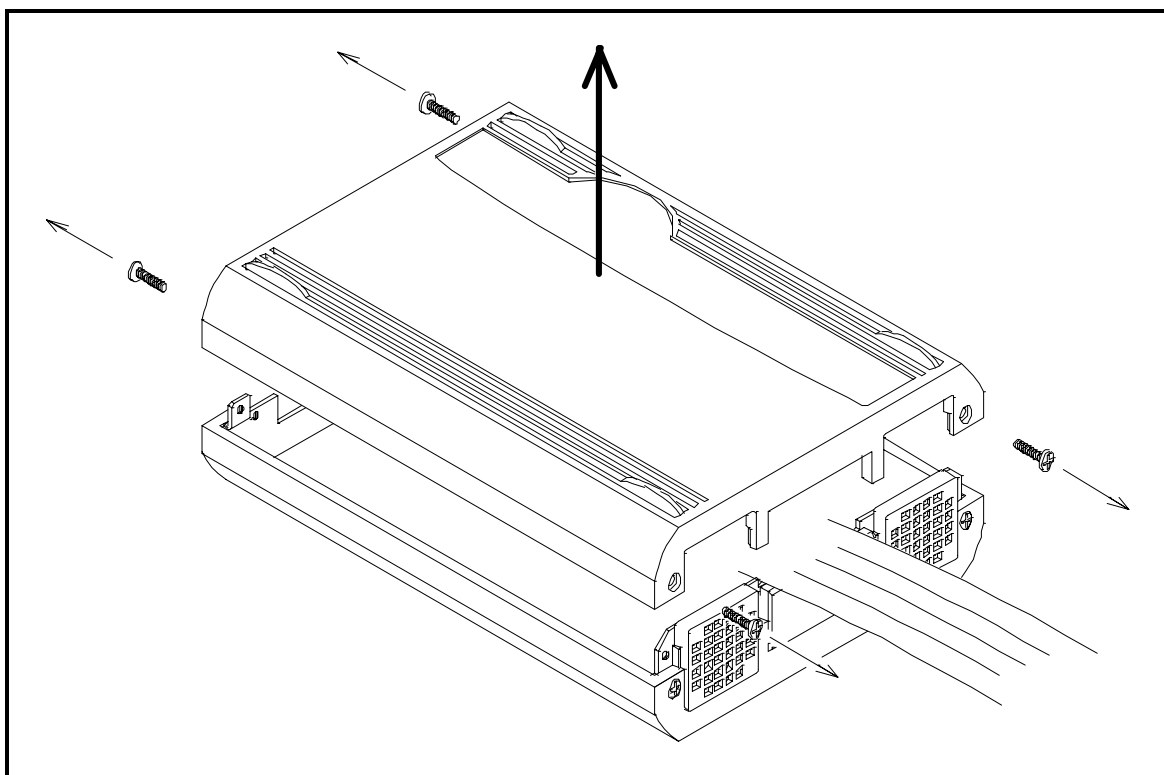


図 3.1 上カバーの取り外し

⚠ 注意

カバーの取り外しに関して:

- 上カバーの取り外しや各種スイッチ設定等は、必ず電源を切った状態で行ってください。

3.2 スイッチ/プルアップ抵抗設定

M30620T2-RPD-Eのスイッチ配置/プルアップ抵抗取り付け位置については図 3.2をご覧ください。
 また、それぞれのスイッチ設定方法については表 3.1,表 3.2、プルアップ抵抗設定方法については図 3.3をご覧ください。

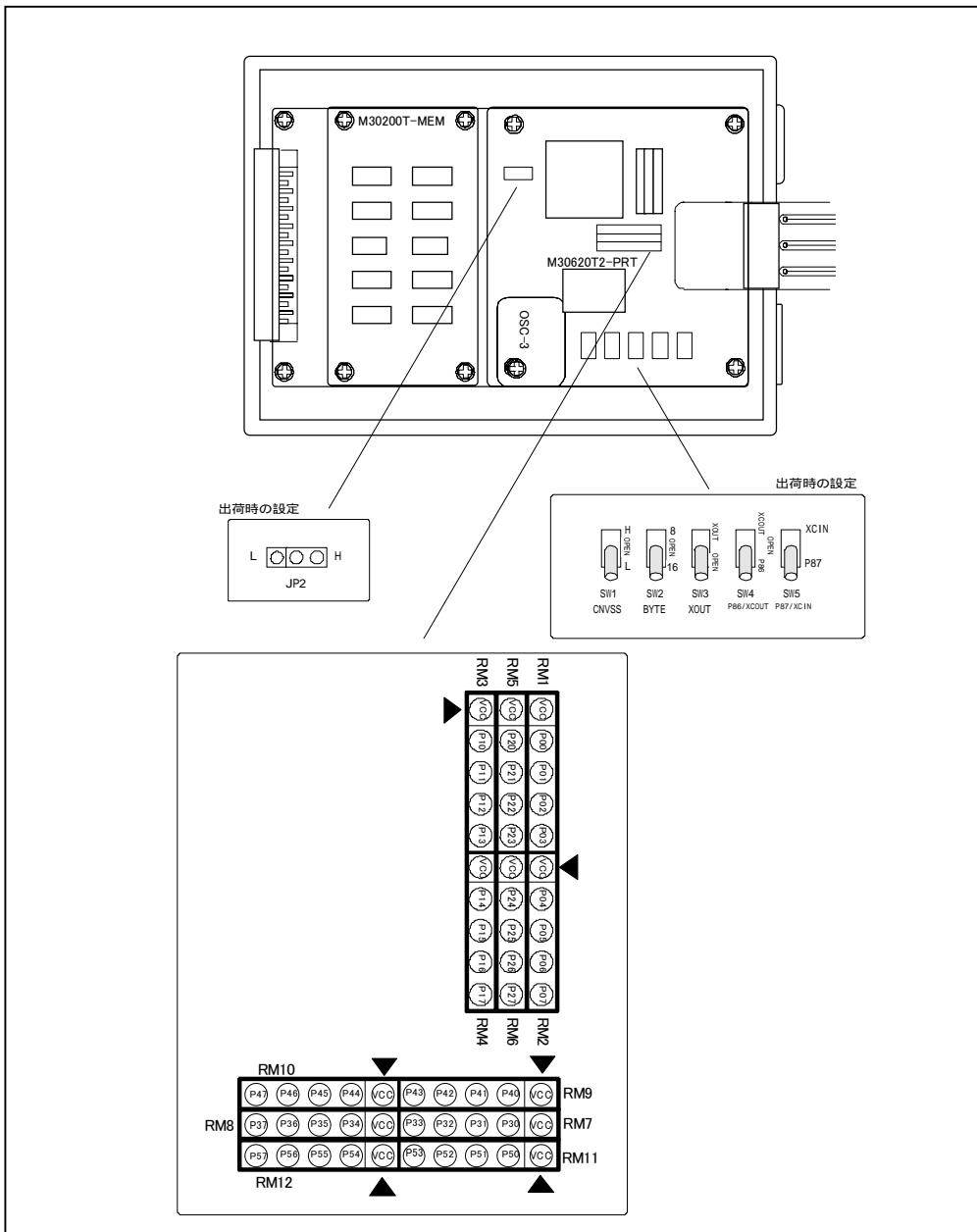


図 3.2 スイッチの位置と出荷時の設定

表 3.1 M30620T2-RPD-E のスイッチ設定方法(1)

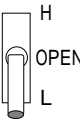
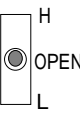

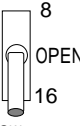
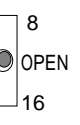


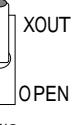
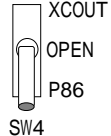
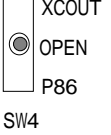
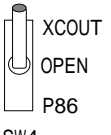
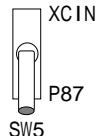
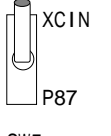


信号名	スイッチ番号	設定方法	説明
CNV _{ss}	SW1	 <p>SW1 CNVSS (出荷時の設定)</p>	MCUのCNV _{ss} 端子を33kΩでプルダウンします。
		 <p>SW1 CNVSS</p>	MCUのCNV _{ss} 端子をプルダウン・アップしません。
		 <p>SW1 CNVSS</p>	MCUのCNV _{ss} 端子を33kΩでプルアップします。
BYTE	SW2	 <p>SW2 BYTE (出荷時の設定)</p>	MCUのBYTE端子を33kΩでプルダウンします。
		 <p>SW2 BYTE</p>	MCUのBYTE端子をプルダウン・アップしません。
		 <p>SW2 BYTE</p>	MCUのBYTE端子を33kΩでプルアップします。
XOUT	SW3	 <p>SW3 XOUT (出荷時の設定)</p>	MCUのXOUT端子をターゲットシステムと未接続とします。
		 <p>SW3 XOUT</p>	MCUのXOUT端子をターゲットシステムと接続します。

表 3.2 M30620T2-RPD-E のスイッチ設定方法(2)

P8 ₆ /XCOUT	SW4		<p>MCUのP8₆/XCOUT端子をターゲットシステムと接続します。 (P8₆/XCOUT端子を、ポートP8₆として使用します)</p>
			<p>MCUのP8₆/XCOUT端子を未接続とします。 (P8₆/XCOUT端子を、XCOUTとして使用し、XCOUTをOPENにします)</p>
			<p>MCUのP8₆/XCOUT端子をターゲットシステムと接続します。 (P8₆/XCOUT端子を、XCOUTとして使用し、XCOUTをターゲットシステムに接続します)</p>
P8 ₇ /XCIN	SW5		<p>MCUのP8₇/XCIN端子をターゲットシステムと接続します。 (P8₇/XCIN端子を、ポートP8₇として使用します)</p>
			<p>P8₇/XCIN端子を、XCINとして使用します。</p>
	JP2		<p>ターゲット電圧3.6V~5.5Vで使用する場合またはターゲット未接続で使用する場合の設定</p>
			<p>ターゲット電圧2.7V~3.6Vで使用する場合の設定</p>

ポートP0～P57のプルアップ制御レジスタによるプルアップ制御はできません(プルアップ制御レジスタのリード・ライトは可能)。ただし、本製品内部にプルアップ抵抗を取り付けできるようにソケットを実装しておりますので、本製品添付の抵抗アレイをお取り付けいただくことでプルアップ可能です。取り付け位置については、図 3.3を参照ください。

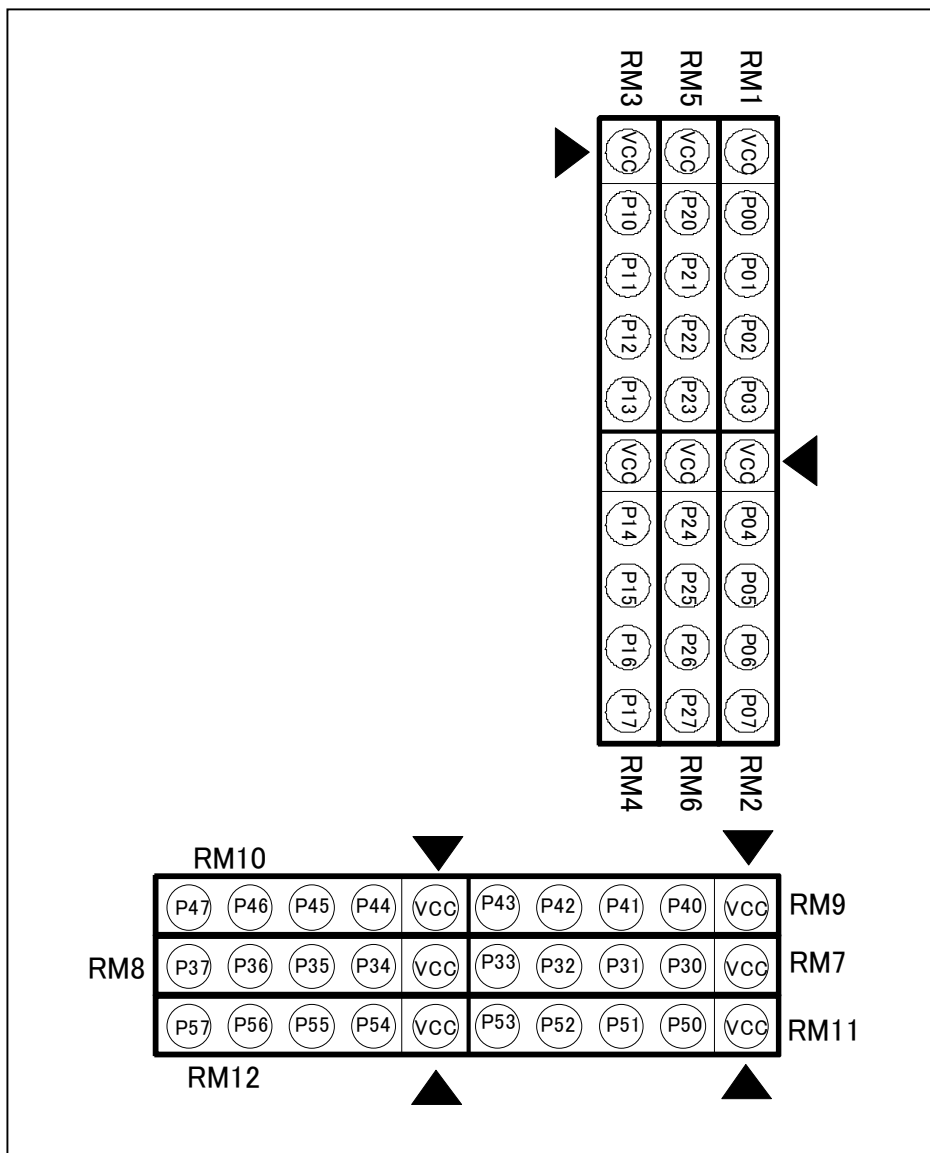


図 3.3 プルアップ抵抗取り付け位置

3.3 供給クロックの選択

本製品では、MCUへのクロック供給はエミュレーションポッド内の発振回路を使用する場合と、ターゲットシステム上の発振回路を使用する2通りの方法が選択できます。それぞれのクロック源のデフォルト設定を表 3.3に示します。

表 3.3 MCU への供給クロック源

クロック	内容	エミュレータデバッガ上の表示	デフォルト設定
X _{IN} -X _{OUT}	エミュレーションポッド内蔵発振回路 (OSC-3 : 16MHz)	Internal	○
	ターゲットシステム	External	-
X _{CIN} -X _{COUT}	エミュレーションポッド内蔵発振回路 (32.768kHz)	Internal	○
	ターゲットシステム	External	-

重要

クロック源の変更に関して:

クロック源はエミュレータデバッガ起動時のInitダイアログまたはScript Window上でのCLKコマンド入力により設定することができます。

X_{CIN}-X_{COUT}を用いる場合エミュレーションポッド内のスイッチ設定が必要です。設定方法については、3.2項“スイッチ/プルアップ抵抗設定”27ページを参照ください。

(1)ターゲットシステム上発振回路の使用

本製品の電源投入時にはMCUへの供給クロックはエミュレーションポッド内蔵の発振回路が選択されています。ターゲットシステム上の発振回路を使用される場合は、エミュレータデバッガ起動時のInitダイアログまたはScript Window上でのCLKコマンド入力にて変更ください(詳細はエミュレータデバッガのユーザーズマニュアルを参照ください)。

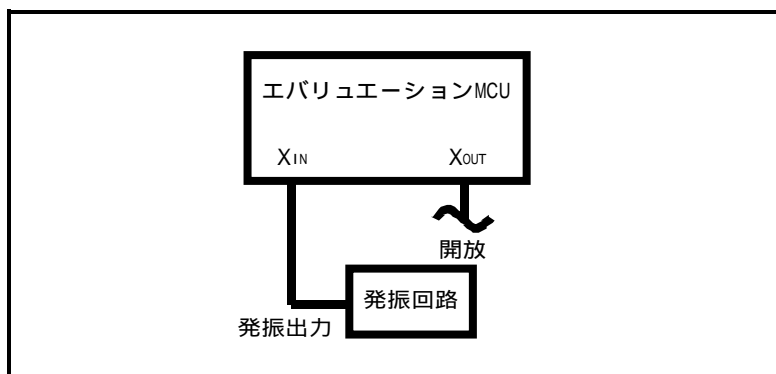


図 3.4 外部発振回路

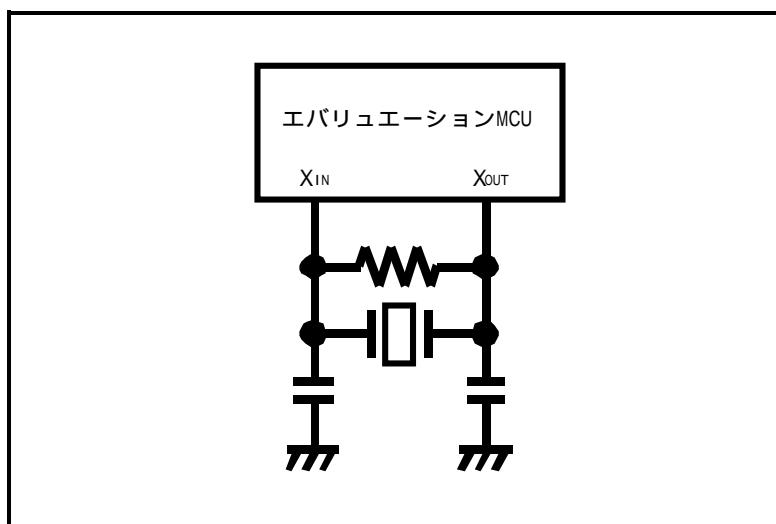


図 3.5 エミュレータでは発振しない回路(X_{CIN}-X_{COUT}も同様)

重要

ターゲットシステム上発振回路で動作させる場合:

本製品をターゲットシステム上発振回路で動作させる場合は、図 3.4に示すように、ターゲットシステム上に発振回路を構成し、エバリュエーションMCUの動作範囲内で、デューティ50%の発振出力をX_{IN}端子に入力してください。またこのときX_{OUT}端子は開放としてください。

図 3.5に示す、X_{IN}端子、X_{OUT}端子間に共振子を接続した発振回路では、エバリュエーションMCUとターゲットシステムとの間にフレキシブルケーブル、ピッチ変換基板等があるため、発振しませんのでご注意ください。サブクロック発振回路(X_{CIN},X_{COUT})についても同じです。

(2)エミュレーションポッド内蔵発振回路の変更

本製品では標準で16MHz用の発振回路基板(OSC-3)が装着されています。16MHz以外の発振周波数でご使用になられる場合は、本製品に添付の発振回路基板ベアボード(OSC-2)上にご希望の発振回路を構成し、出荷時に装着されている発振回路と交換してください。

図 3.6に、発振回路基板ベアボード(OSC-2)の外形とコネクタのピン配置を示します。

また、図 3.7 発振回路基板(OSC-2)回路に発振回路基板ベアボード(OSC-2)の回路を示します。発振回路の諸定数は、発振子メーカーの推奨回路定数をご使用ください。

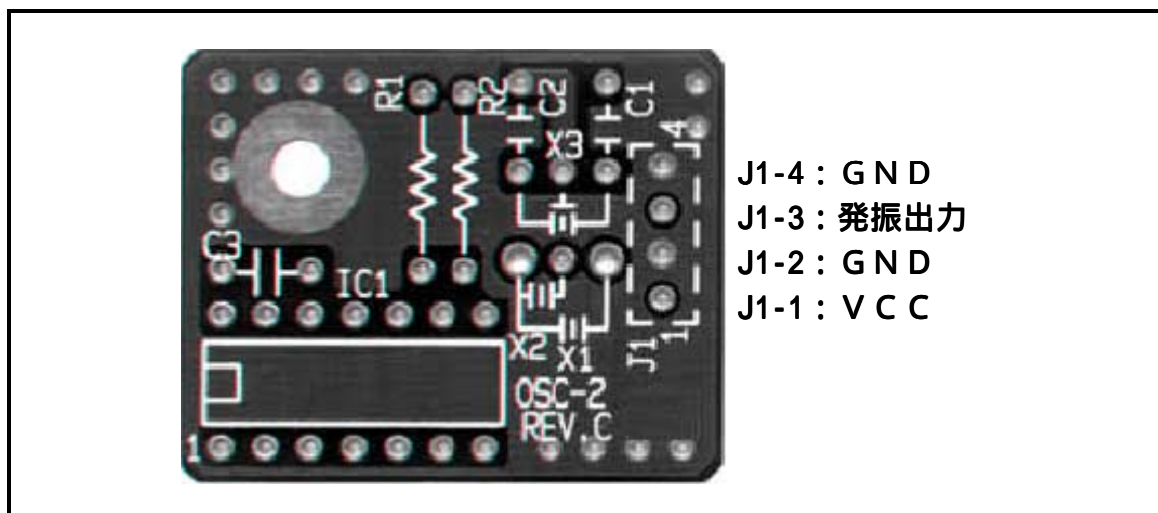


図 3.6 発振回路基板(OSC-2)の外形およびコネクタピンアサイン

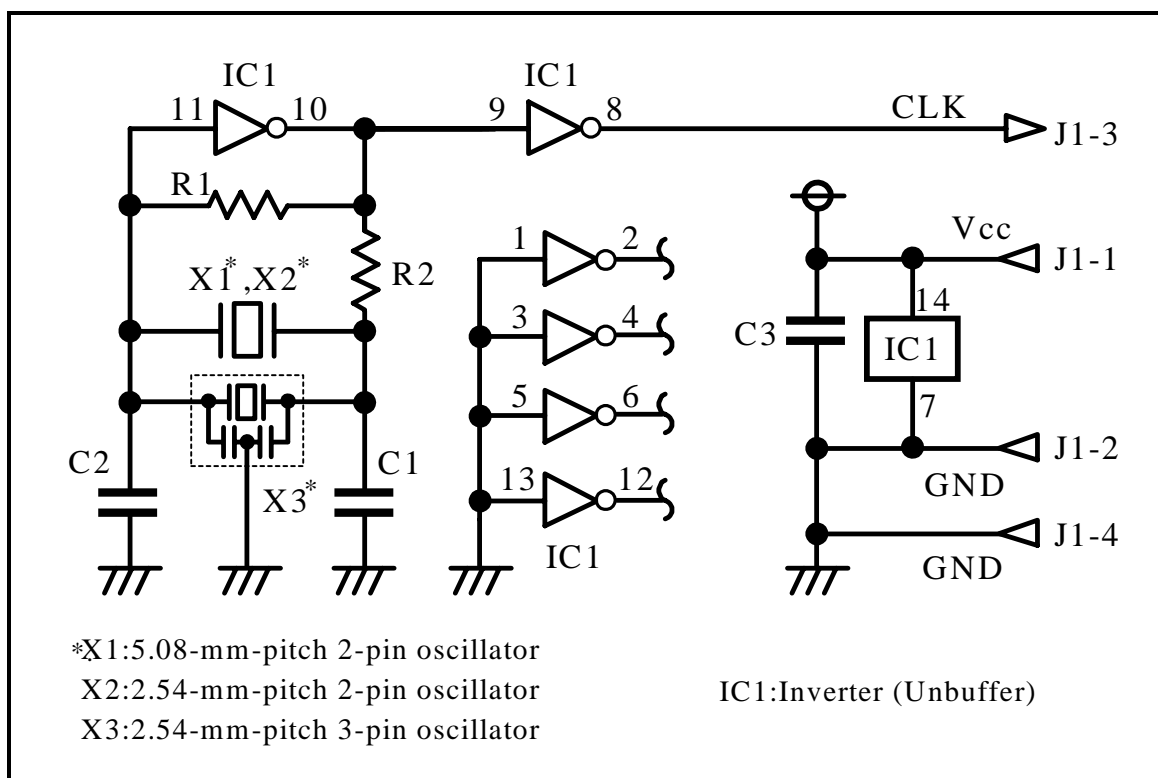


図 3.7 発振回路基板(OSC-2)回路

(3)発振回路基板の交換手順

発振回路基板の交換手順を図 3.8に示します。なお発振回路基板の位置については図 2.2を参照してください。

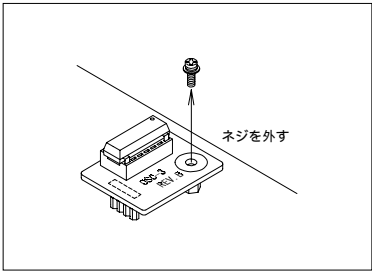
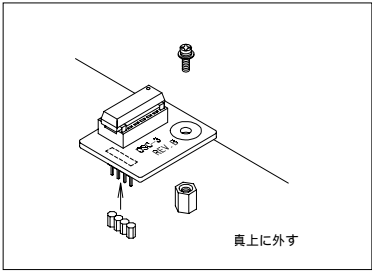
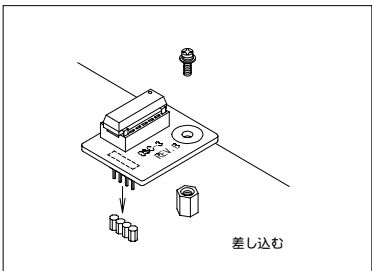
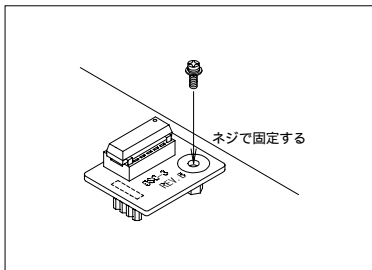
	<p>(1)発振回路基板固定ネジを取り外してください。</p>
	<p>(2)発振回路基板を真上に取り外してください。</p>
	<p>(3)交換する発振回路基板の J1 コネクタを品種依存基板 M30620T2-PRT 基板の J5 コネクタに差し込んでください。</p>
	<p>(4)発振回路基板固定ネジで発振回路基板を固定してください。</p>

図 3.8 発振回路基板の交換方法

3.4 PC4701 との接続

エミュレーションポッドをPC4701に接続するために、本製品付属の120極フレキシブルケーブルFLX120-RPDを使用します。PC4701のケーブルコネクタに、FLX120-RPDのPC4701側コネクタを接続してください。接続後は、脱落防止のためPC4701側コネクタカバーの両端にあるネジで必ず固定してください。

(1)PC4701 とケーブル接続

図 3.9に、PC4701とFLX120-RPDの接続方法を示します。

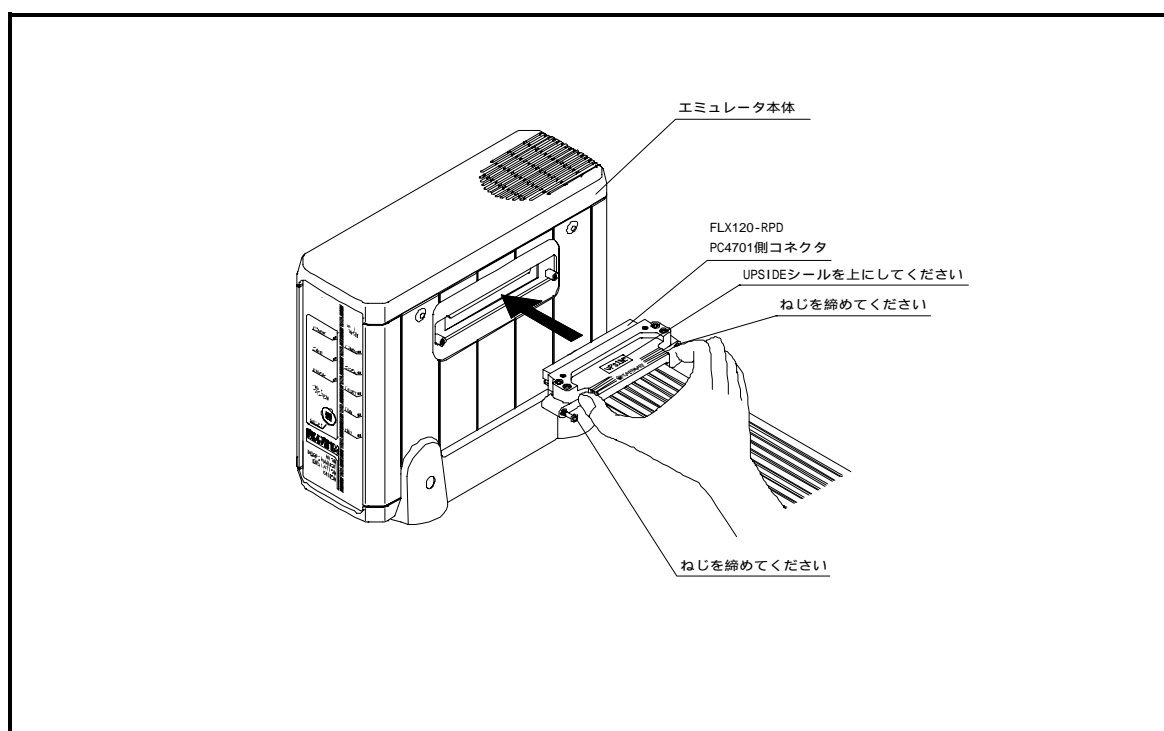


図 3.9 PC4701 とケーブル接続

⚠ 注意

ケーブルの接続に関して:

FLX120-RPD は、**UPSIDE**シールが上側に来るように PC4701 側コネクタカバーの両端を持って真っ直ぐ挿入してください。

FLX120-RPD の接続は、必ず電源を切った状態で行ってください。内部回路を破壊する恐れがあります。

ねじ止めに関して:

PC4701 と FLX120-RPD の接続後、必ず脱落防止のため PC4701 側コネクタカバーの両端にあるネジを締めてください。

(2)ケーブルとエミュレーションポッド接続

図 3.10に、FLX120-RPDとエミュレーションポッドの接続方法を示します。

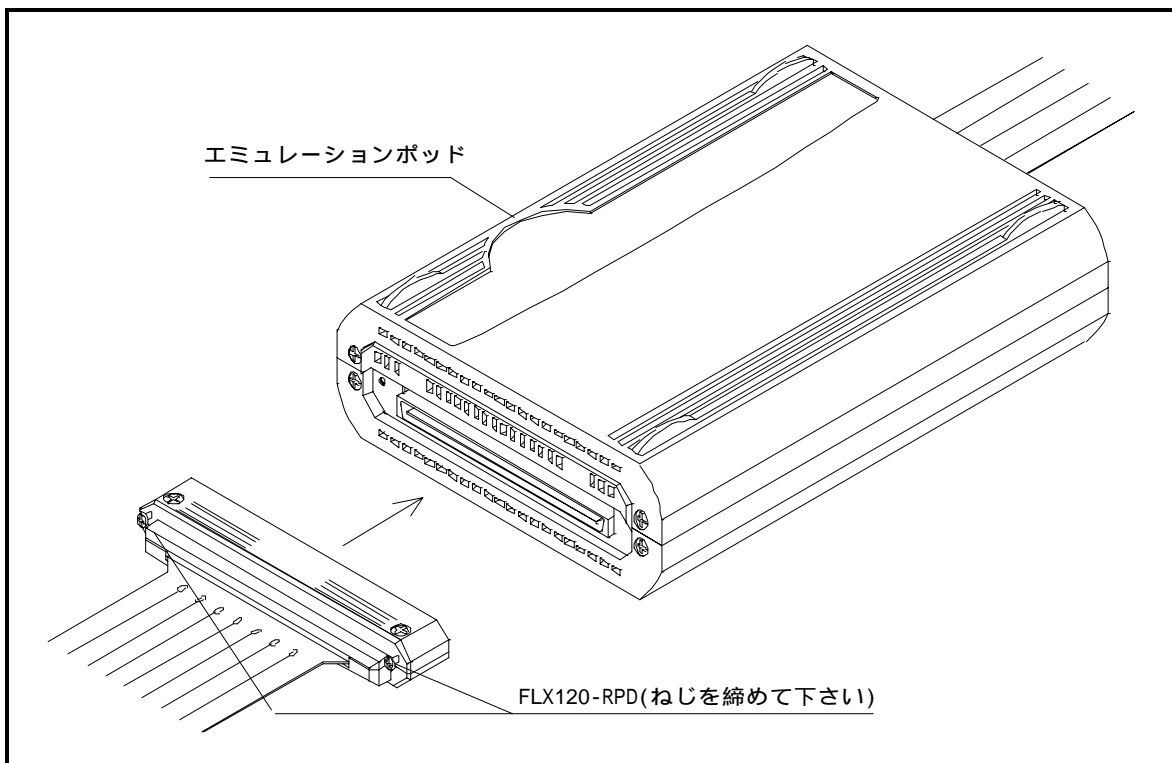


図 3.10 ケーブルとエミュレーションポッド接続

⚠ 注意

ケーブルの接続に関して:

- ケーブルの接続は、必ず電源を切った状態で行ってください。内部回路を破壊する場合があります。

ねじ止めに関して:

- エミュレーションポッドとケーブルの接続後、必ず脱落防止用ねじを締めてください。

3.5 ターゲットシステムとの接続

本製品とターゲットシステムとの接続は、図 3.11 ターゲットシステムとの接続に示す8通りの方法があります。

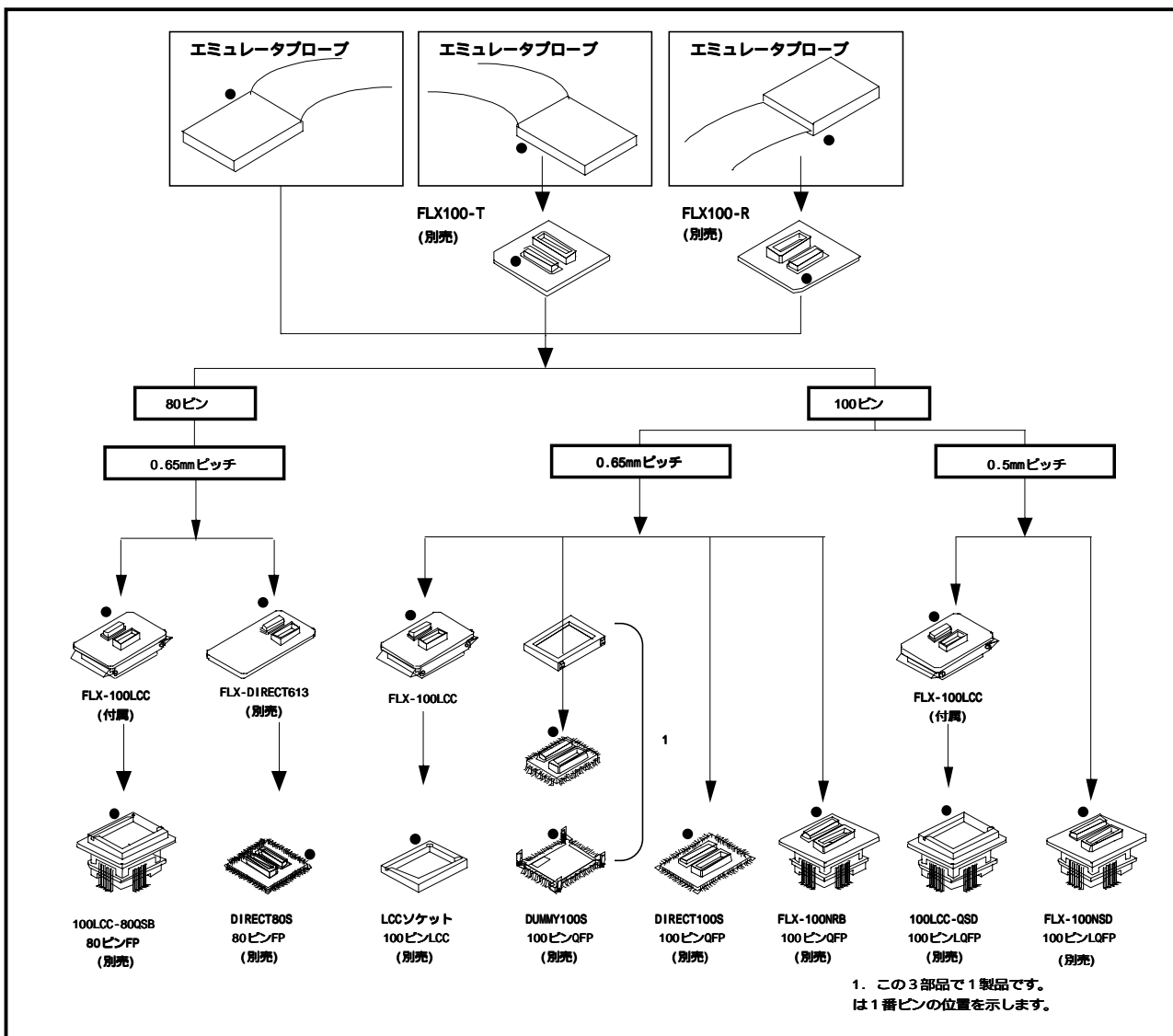


図 3.11 ターゲットシステムとの接続

⚠ 注意

ターゲットシステムとの接続に関して:

変換基板の逆差しは、エミュレーションポッドに致命的な破壊を引き起こしますので十分注意してください。

- FLX100, FLX-100LCCに使用している小型コネクタの挿抜保証回数は20回です。

MEMO

第4章 使用方法

この章では、本製品の電源投入からエミュレータデバッグ起動までを説明しています。

4.1	電源の投入	40ページ
(1)	エミュレータシステムの接続内容確認	40ページ
(2)	電源の投入	40ページ
(3)	PC4701 の正常起動時 LED 表示について	41ページ
4.2	ファームウェアのダウンロード	42ページ
(1)	ファームウェアのダウンロードが必要な場合	42ページ
(2)	メンテナンスモードでのファームウェアダウンロード	42ページ
4.3	セルフチェック	43ページ
(1)	セルフチェックの手順	43ページ
(2)	セルフチェックがエラーになった場合	43ページ

第 4 章 使用方法

4.1 電源の投入

(1)エミュレータシステムの接続内容確認

ホストマシン、PC4701、エミュレーションポッド、変換基板、ターゲットシステムの接続をもう一度ご確認ください。

(2)電源の投入

ターゲットシステム、PC4701の電源投入、遮断は可能な限り同時に行ってください。

⚠ 注意

電源供給に関して:

エミュレーションポッドのVcc端子は、ターゲットシステムの電圧を監視するためにターゲットシステムと接続していますが、エミュレーションポッドからはターゲットシステムへの電源供給はできませんので、ターゲットシステムには別途電源を供給してください。

- ターゲットシステムの電源電圧は、MCU のスペック範囲にしてください。
- ターゲットシステムの電源電圧は、電源投入後変化させないでください。

(3)PC4701 の正常起動時 LED 表示について

PC4701 起動後、本製品が動作可能な状態になっているかどうかをフロントパネルのターゲットステータスLEDにより確認してください。図 4.1に電源投入時のPC4701 LED表示状態を示します。

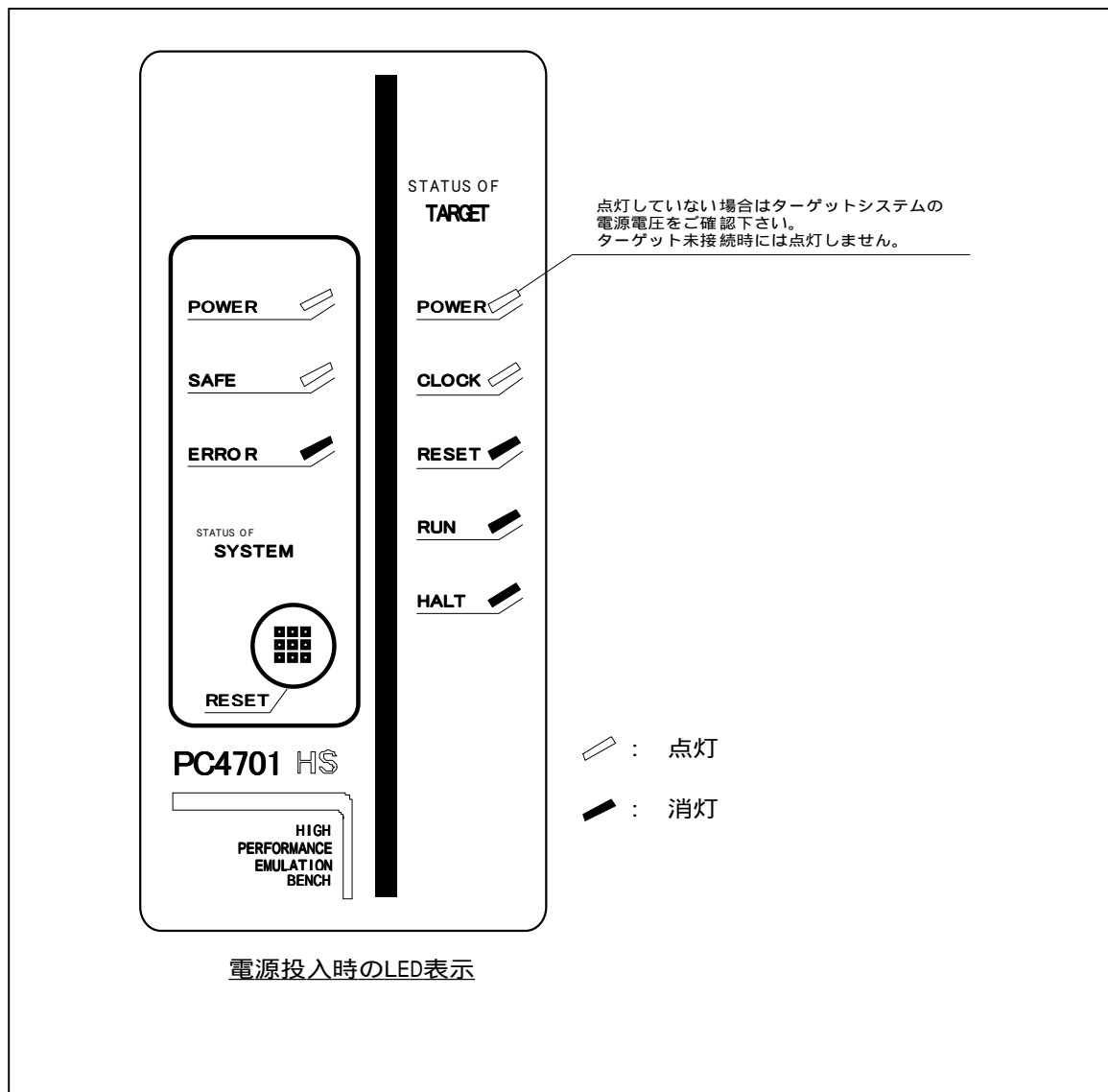


図 4.1 電源投入時の PC4701 の LED 表示

4.2 ファームウェアのダウンロード

(1)ファームウェアのダウンロードが必要な場合

ファームウェアは以下の場合に必ずダウンロードが必要です。

- ① 本製品を初めてご使用になられる場合
- ② ファームウェアがバージョンアップされた場合
- ③ エミュレータデバッガがバージョンアップされた場合
- ④ 他のエミュレーションボードと組み合わせて使用していたPC4701を本製品と組み合わせてご使用になられる場合

(2)メンテナンスモードでのファームウェアダウンロード

下記に示す手順でメンテナンスモードからファームウェアをダウンロードしてください。また**ファームウェアのダウンロードは必ずターゲットシステムを接続しない状態で行ってください。**

- ① PC4701の電源投入後、2秒以内にPC4701フロントパネルのシステムリセットを押し、メンテナンス用の特殊モードに切り替えます。
- ② エミュレータデバッガを起動させます。Initダイアログ設定終了後、ファームウェアのダウンロードを促すダイアログが表示されますのでメッセージにしたがってダウンロードしてください。ダウンロードの所要時間は、インタフェースの接続方法により異なります。

- シリアルインタフェース接続時 : 約7分
- パラレルインタフェース接続時 : 約30秒

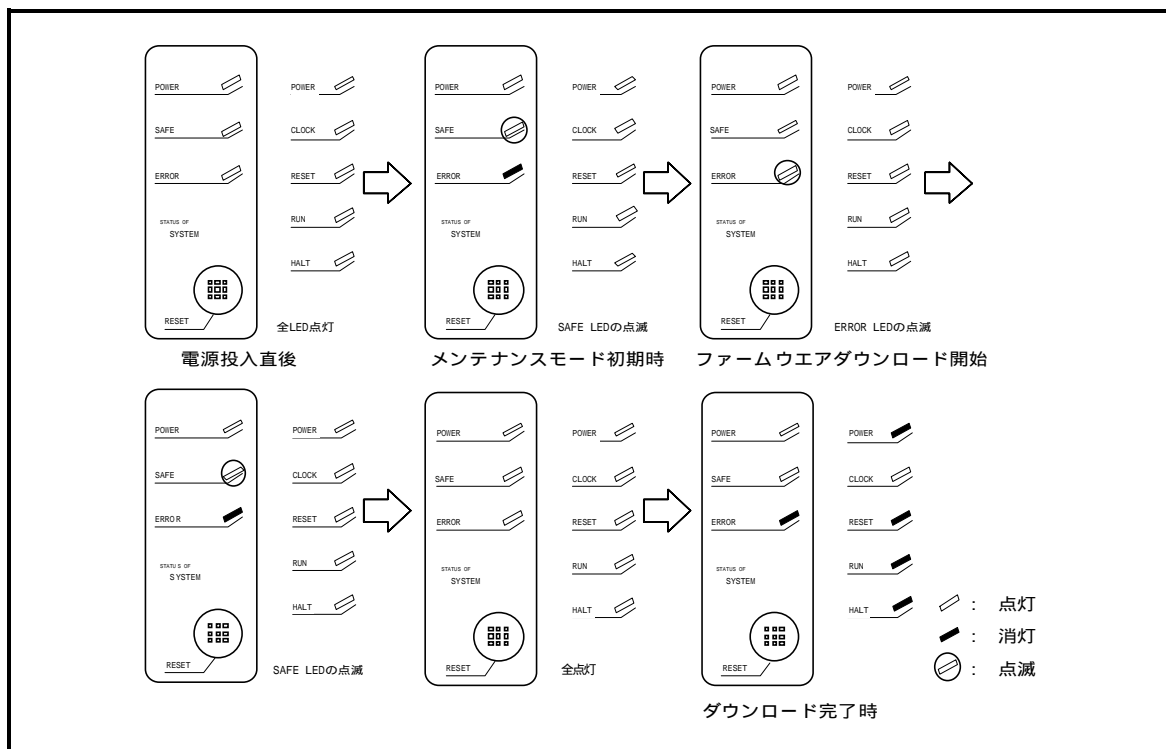


図 4.2 メンテナンスモードでのファームウェアダウンロード

⚠ 注意

ファームウェアに関して:

- ファームウェアのダウンロード中に電源を切らないでください。途中で電源が切れた場合、正常に起動できなくなります。予期しない状況で電源が切れた場合は、メンテナンスモードにて再度ダウンロードを行ってください。

4.3 セルフチェック

(1)セルフチェックの手順

PC4701のセルフチェック機能を使用する場合は、下記に示す手順に沿って実行してください。セルフチェック時のLEDの表示遷移を図 4.4に示します。

- ① エミュレーションポッド内のスイッチ設定を出荷時の設定(図 4.3参照)にしてください。
- ② ターゲットシステムが接続されている場合は、ターゲットシステムを外してください。
- ③ 電源投入後、2秒以内にPC4701フロントパネルのシステムリセットスイッチを押し、メンテナンス用の特殊モードに切り替えます。
- ④ “SAFE”のLEDが点滅開始するのを確認後、もう一度システムリセットスイッチを押ししてください。
- ⑤ セルフチェックを開始します。約2分で正常終了表示されればセルフチェック終了です。

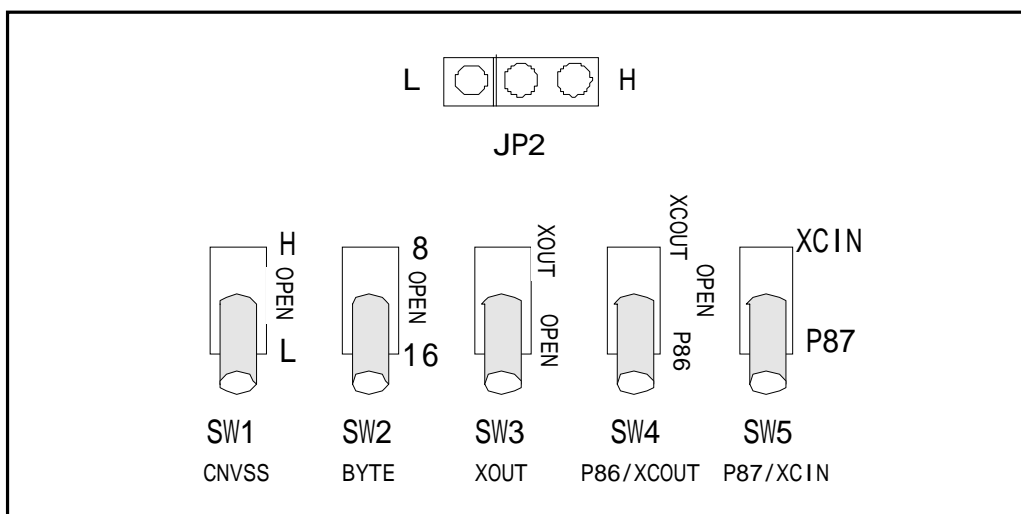


図 4.3 セルフチェック時のスイッチ設定 (=出荷時の設定)

(2)セルフチェックがエラーになった場合

セルフチェックによりエラーとなった場合(図 4.4のERRORその1またはその2)は下記内容をご確認ください。

- エミュレーションポッドとPC4701の接続を再度ご確認ください。
- 正しいファームウェアを再度ダウンロードしてください。
- 本製品内部のスイッチが出荷時の設定(図 4.3)になっているかご確認ください。

⚠ 注意

セルフチェックに関して:

- セルフチェックが正常に終了しない場合(ターゲットステータスエラーは除く)は、故障の可能性がありますので販売担当者までご相談ください。

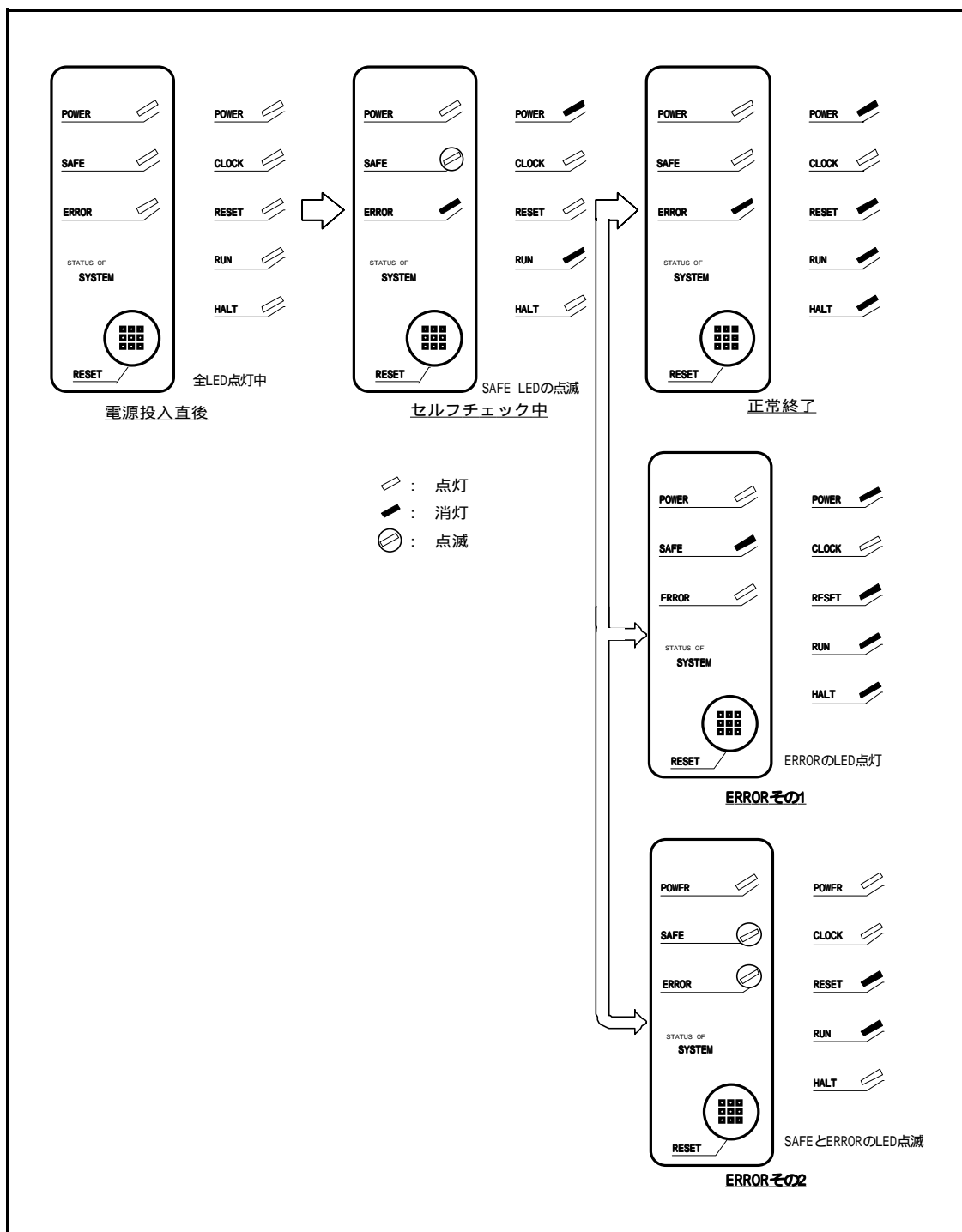


図 4.4 セルフチェック手順

第5章 仕様

この章では、本製品の製品仕様について説明しています。

5.1	仕様	46ページ
5.2	メモリ拡張およびマイクロプロセッサモード動作タイミング(5V 時)	47ページ
(1)	セパレートバス・ウエイトなし時	47ページ
(2)	セパレートバス・ウエイトあり・外部メモリ領域アクセス時	49ページ
(3)	マルチプレクスバス・ウエイトあり・外部メモリ領域アクセス時	51ページ
(4)	タイミング必要条件	54ページ
5.3	メモリ拡張およびマイクロプロセッサモード動作タイミング(3V 時)	56ページ
(1)	セパレートバス・ウエイトなし時	56ページ
(2)	セパレートバス・ウエイトあり・外部メモリ領域アクセス時	58ページ
(3)	マルチプレクスバス・ウエイトあり・外部メモリ領域アクセス時	60ページ
(4)	タイミング必要条件	63ページ
5.4	電気的特性	65ページ
5.5	接続図	66ページ
5.6	寸法図	68ページ
(1)	エミュレーションポッド全体寸法図	68ページ
(2)	変換基板(FLX-100LCC)寸法図	69ページ

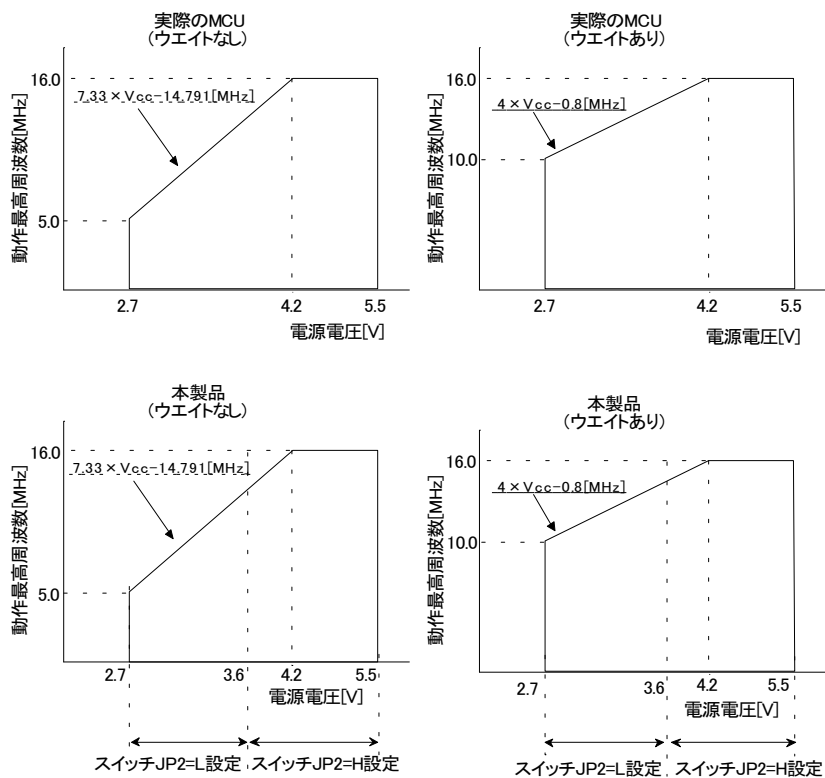
第5章 仕様

5.1 仕様

表 5.1に、M30620T2-RPD-Eの仕様を示します。

表 5.1 M30620T2-RPD-E の仕様

項目	内容	
対応 PC4701	PC4701M、PC4701HS、PC4701L	
エミュレーション可能 MCU	M16C/62,62A グループ MCU(5V 版)	
エミュレーション MCU	M30622SAFP	
対応モード	シングルチップモード、メモリ拡張モード、マイクロプロセッサモード	
エミュレーションメモリ	1M バイト	
最大動作周波数	スイッチ設定が JP2=L の時	下図参照(2.7~3.6V)
	スイッチ設定が JP2=H の時	下図参照(3.6~5.5V)
クロック供給源	X _{IN} -X _{OUT} 用	内蔵発振回路基板(OSC-3)、外部発振入力切り替え可能
	X _{CIN} -X _{COU} T 用	内蔵発振回路、外部発振入力切り替え可能
対応電源電圧	スイッチ設定が JP2=L の時	2.7~3.6[V]
	スイッチ設定が JP2=H の時	3.6~5.5[V]
動作周囲温度	5~35℃(結露なきこと)	
保管時温度範囲	-10~60℃(結露なきこと)	
エミュレーションポッドへの電源	PC4701 から供給	
ターゲットシステムとの接続	3.5項 37ページ参照	
適合海外規格	米国 EMI 規格[FCC part15 Class A], CE マーキング[EN55022, EN50082-1]	



5.2 メモリ拡張およびマイクロプロセッサモード動作タイミング(5V 時)

(1)セパレートバス・ウエイトなし時

表 5.2および図 5.1にメモリ拡張モードおよびマイクロプロセッサモード(セパレートバス・ウエイトなしの場合)のバスタイミングを示します。

表5.2 メモリ拡張モードおよびマイクロプロセッサモード(セパレートバス・ウエイトなし)

記号	項目	実MCU [ns]		本製品 [ns]	
		最小	最大	最小	最大
Td(BCLK-AD)	アドレス出力遅延時間		25		←同左
Th(BCLK-AD)	アドレス出力保持時間(BCLK 基準)	4		←同左	
Th(RD-AD)	アドレス出力保持時間(RD 基準)	0		←同左	
Th(WR-AD)	アドレス出力保持時間(WR 基準)	0		←同左	
Td(BCLK-CS)	チップセレクト出力遅延時間		25		←同左
Th(BCLK-CS)	チップセレクト出力保持時間(BCLK 基準)	4		←同左	
Td(BCLK-ALE)	ALE 信号出力遅延時間		25		←同左
Th(BCLK-ALE)	ALE 信号出力保持時間	-4		←同左	
Td(BCLK-RD)	RD 信号出力遅延時間		25		←同左
Th(BCLK-RD)	RD 信号出力保持時間	0		←同左	
Td(BCLK-WR)	WR 信号出力遅延時間		25		←同左
Th(BCLK-WR)	WR 信号出力保持時間	0		←同左	
Td(BCLK-DB)	データ出力遅延時間(BCLK 基準)		40		←同左
Th(BCLK-DB)	データ出力保持時間(BCLK 基準)	4		←同左	
Td(DB-WR)	データ出力遅延時間(WR 基準)	(注 1)		←同左	
Th(WR-DB)	データ出力保持時間(WR 基準)	0		←同左	

注1. BCLK の周波数に応じて次の計算式で算出されます。

$$Td(DB-WR) = \frac{10^9}{f(BCLK) \times 2} - 40 \quad [\text{ns}]$$

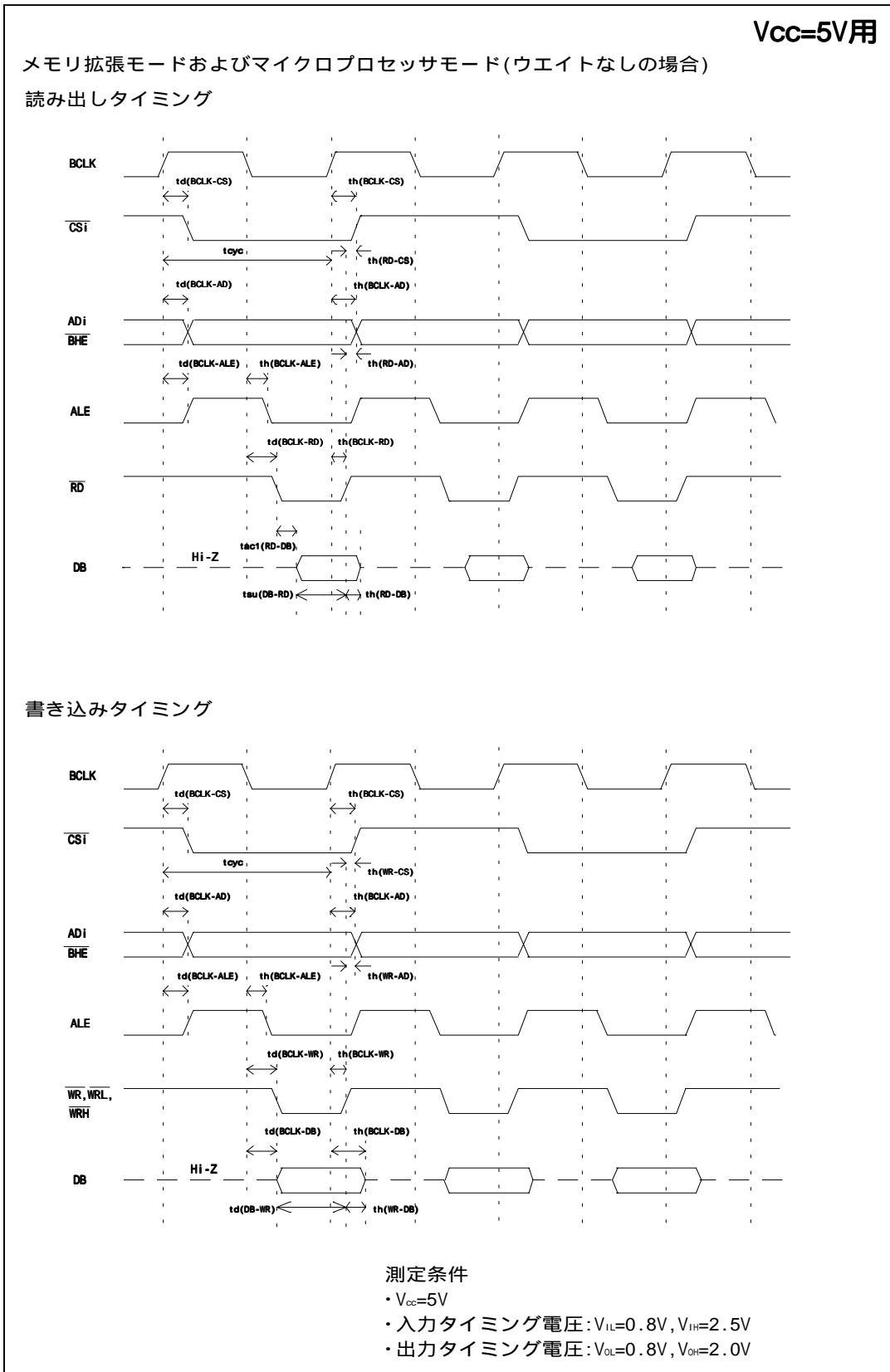


図5.1 メモリ拡張モードおよびマイクロプロセッサモード(ウエイトなし)

(2)セパレートバス・ウエイトあり・外部メモリ領域アクセス時

表 5.3および図 5.2 メモリ拡張モードおよびマイクロプロセッサモード(ウエイトありにメモリ拡張モードおよびマイクロプロセッサモード(ウエイトあり・外部メモリ領域をアクセスした場合)のバスタイミングを示します。

表5.3 メモリ拡張モードおよびマイクロプロセッサモード(ウエイトあり・外部メモリ領域)

記号	項目	実MCU [ns]		本製品 [ns]	
		最小	最大	最小	最大
Td(BCLK-AD)	アドレス出力遅延時間		25		←同左
Th(BCLK-AD)	アドレス出力保持時間(BCLK 基準)	4		←同左	
Th(RD-AD)	アドレス出力保持時間(RD 基準)	0		←同左	
Th(WR-AD)	アドレス出力保持時間(WR 基準)	0		←同左	
Td(BCLK-CS)	チップセレクト出力遅延時間		25		←同左
Th(BCLK-CS)	チップセレクト出力保持時間(BCLK 基準)	4		←同左	
Td(BCLK-ALE)	ALE 信号出力遅延時間		25		←同左
Th(BCLK-ALE)	ALE 信号出力保持時間	-4		←同左	
Td(BCLK-RD)	RD 信号出力遅延時間		25		←同左
Th(BCLK-RD)	RD 信号出力保持時間	0		←同左	
Td(BCLK-WR)	WR 信号出力遅延時間		25		←同左
Th(BCLK-WR)	WR 信号出力保持時間	0		←同左	
Td(BCLK-DB)	データ出力遅延時間(BCLK 基準)		40		←同左
Th(BCLK-DB)	データ出力保持時間(BCLK 基準)	4		←同左	
Td(DB-WR)	データ出力遅延時間(WR 基準)	(注 1)		←同左	
Th(WR-DB)	データ出力保持時間(WR 基準)	0		←同左	

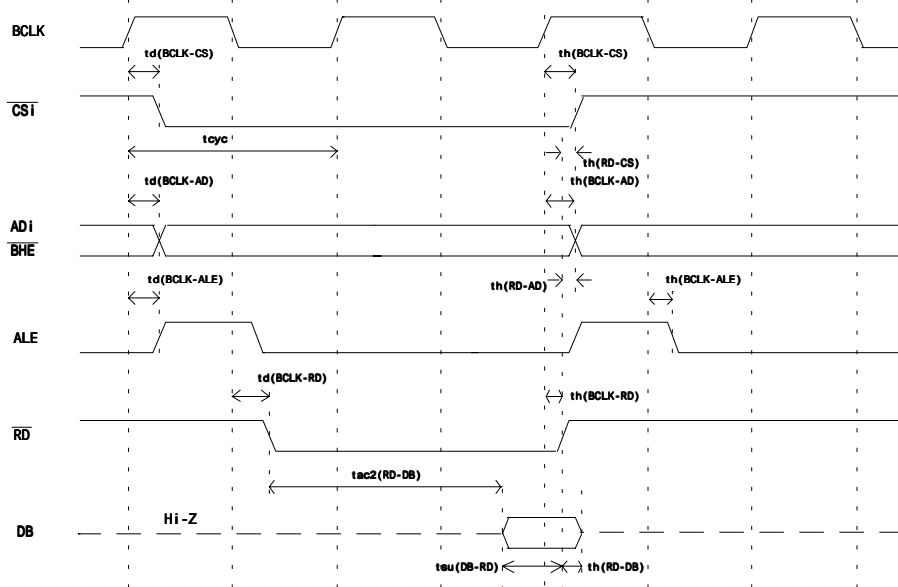
注1. BCLK の周波数に応じて次の計算式で算出されます。

$$Td(DB-WR) = \frac{10^9}{f(BCLK)} - 40 \quad [\text{ns}]$$

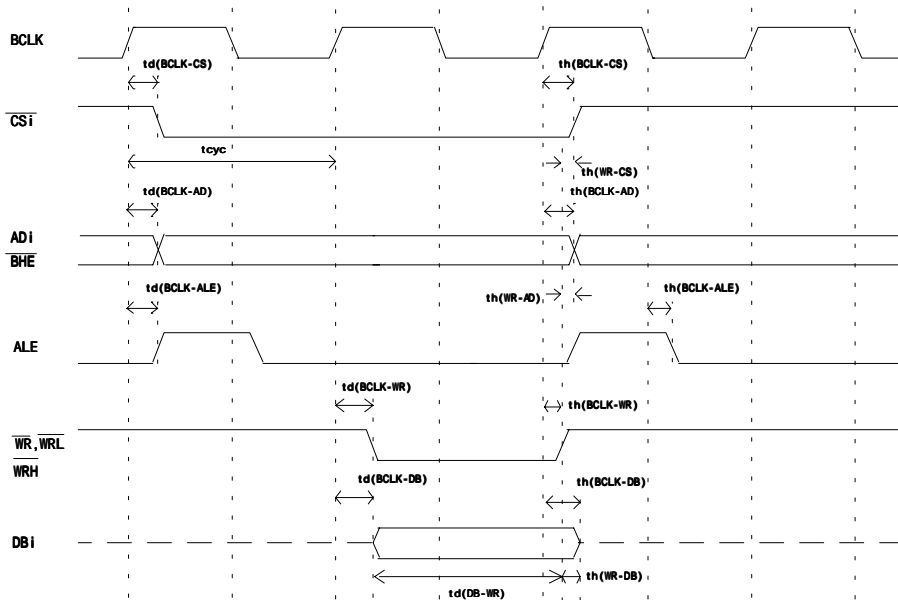
V_{CC}=5V用

メモリ拡張モードおよびマイクロプロセッサモード
(ウエイトあり、外部メモリ領域をアクセスした場合)

読み出しタイミング



書き込みタイミング



測定条件

- V_{CC}=5V
- 入力タイミング電圧: V_{IL}=0.8V, V_{IH}=2.5V
- 出力タイミング電圧: V_{OL}=0.8V, V_{OIH}=2.0V

図5.2 メモリ拡張モードおよびマイクロプロセッサモード(ウエイトあり)

(3)マルチプレクスバス・ウェイトあり・外部メモリ領域アクセス時

表 5.4および図 5.3にメモリ拡張モード、およびマイクロプロセッサモード(ウェイトあり、外部メモリ領域をアクセスし、かつマルチプレクスバス使用した場合)のバスタイミングを示します。

表5.4 メモリ拡張モード、およびマイクロプロセッサモード(ウェイトあり・マルチプレクスバス)

記号	項目	実MCU [ns]		本製品 [ns]	
		最小	最大	最小	最大
Td(BCLK-AD)	アドレス出力遅延時間		25		←同左
Th(BCLK-AD)	アドレス出力保持時間(BCLK 基準)	4		←同左	
Th(RD-AD)	アドレス出力保持時間(RD 基準)	(注 1)		(注 2)	
Th(WR-AD)	アドレス出力保持時間(WR 基準)	(注 1)		(注 2)	
Td(BCLK-CS)	チップセレクト出力遅延時間		25		←同左
Th(BCLK-CS)	チップセレクト出力保持時間(BCLK 基準)	4		←同左	
Th(RD-CS)	チップセレクト出力保持時間(RD 基準)	(注 1)		←同左	
Th(WR-CS)	チップセレクト出力保持時間(WR 基準)	(注 1)		←同左	
Td(BCLK-RD)	RD 信号出力遅延時間		25		←同左
Th(BCLK-RD)	RD 信号出力保持時間	0		←同左	
Td(BCLK-WR)	WR 信号出力遅延時間		25		←同左
Th(BCLK-WR)	WR 信号出力保持時間	0		←同左	
Td(BCLK-DB)	データ出力遅延時間(BCLK 基準)		40		←同左
Th(BCLK-DB)	データ出力保持時間(BCLK 基準)	4		←同左	
Td(DB-WR)	データ出力遅延時間(WR 基準)	(注 1)		←同左	
Th(WR-DB)	データ出力保持時間(WR 基準)	(注 1)		←同左	
Td(BCLK-ALE)	ALE 出力遅延時間(BCLK 基準)		25		←同左
Th(BCLK-ALE)	ALE 出力保持時間(BCLK 基準)	-4		←同左	
Td(AD-ALE)	ALE 出力遅延時間(アドレス基準)	(注 1)		←同左	
Th(ALE-AD)	ALE 出力保持時間(アドレス基準)	30		←同左	
Td(AD-RD)	アドレス後 RD 信号出力遅延時間	0		←同左	
Td(AD-WR)	アドレス後 WR 信号出力遅延時間	0		←同左	
Tdz(RD-AD)	アドレス出力フローティング開始時間		8		←同左

注1. BCLK の周波数に応じて次の計算式で算出されます。

$$Th(RD-AD) = \frac{10^9}{f(BCLK) \times 2} \quad [\text{ns}]$$

$$Th(WR-AD) = \frac{10^9}{f(BCLK) \times 2} \quad [\text{ns}]$$

$$Th(RD-CS) = \frac{10^9}{f(BCLK) \times 2} \quad [\text{ns}]$$

$$Th(WR-CS) = \frac{10^9}{f(BCLK) \times 2} \quad [\text{ns}]$$

$$Td(DB-WR) = \frac{10^9 \times 3}{f(BCLK) \times 2} - 40 \quad [\text{ns}]$$

$$Th(WR-DB) = \frac{10^9}{f(BCLK) \times 2} \quad [\text{ns}]$$

$$Td(AD-ALE) = \frac{10^9}{f(BCLK) \times 2} - 25 \quad [\text{ns}]$$

注2. BCLK の周波数に応じて次の計算式で算出されます。

$$Th(RD - AD) = \frac{10^9}{f(BCLK) \times 2} - 3 \text{ [ns]}$$

$$Th(WR - AD) = \frac{10^9}{f(BCLK) \times 2} - 3 \text{ [ns]}$$

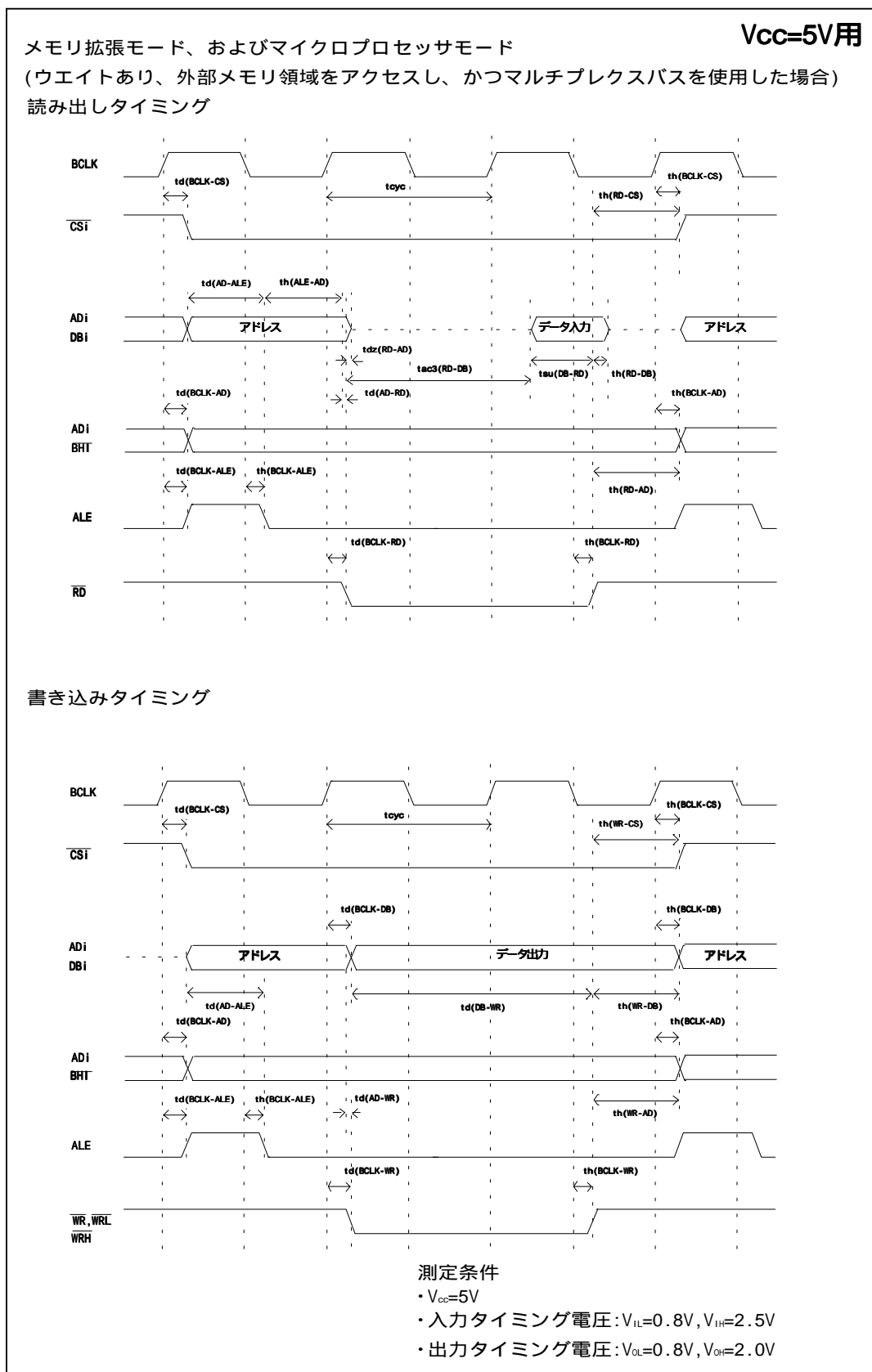


図5.3 メモリ拡張モード、およびマイクロプロセッサモード(ウエイトあり・マルチプレクスバス)

(4) タイミング必要条件

表 5.5, 図 5.4 および 図 5.5 にメモリ拡張・マイクロプロセッサモード時のタイミング必要条件を示します。

表5.5 タイミング必要条件(V_{CC}=5V)

記号	項目	実MCU [ns]		本製品 [ns]	
		最小	最大	最小	最大
Tsu(DB-RD)	データ入力セットアップ時間	40		←同左	
Tsu(RDY-BCLK)	RDY*入力セットアップ時間	30		45	
Tsu(HOLD-BCLK)	HOLD*入力セットアップ時間	40		(注 1)	
Th(RD-DB)	データ入力ホールド時間	0		←同左	
Th(BCLK-RDY)	RDY*入力ホールド時間	0		←同左	
Th(BCLK-HOLD)	HOLD*入力ホールド時間	0		←同左	
Td(BCLK-HLDA)	HLDA*出力遅延時間		40		←同左

注 1. 最低 7nS(実際の MCU とは規定箇所が異なります。詳細は図 5.5を参照ください。)

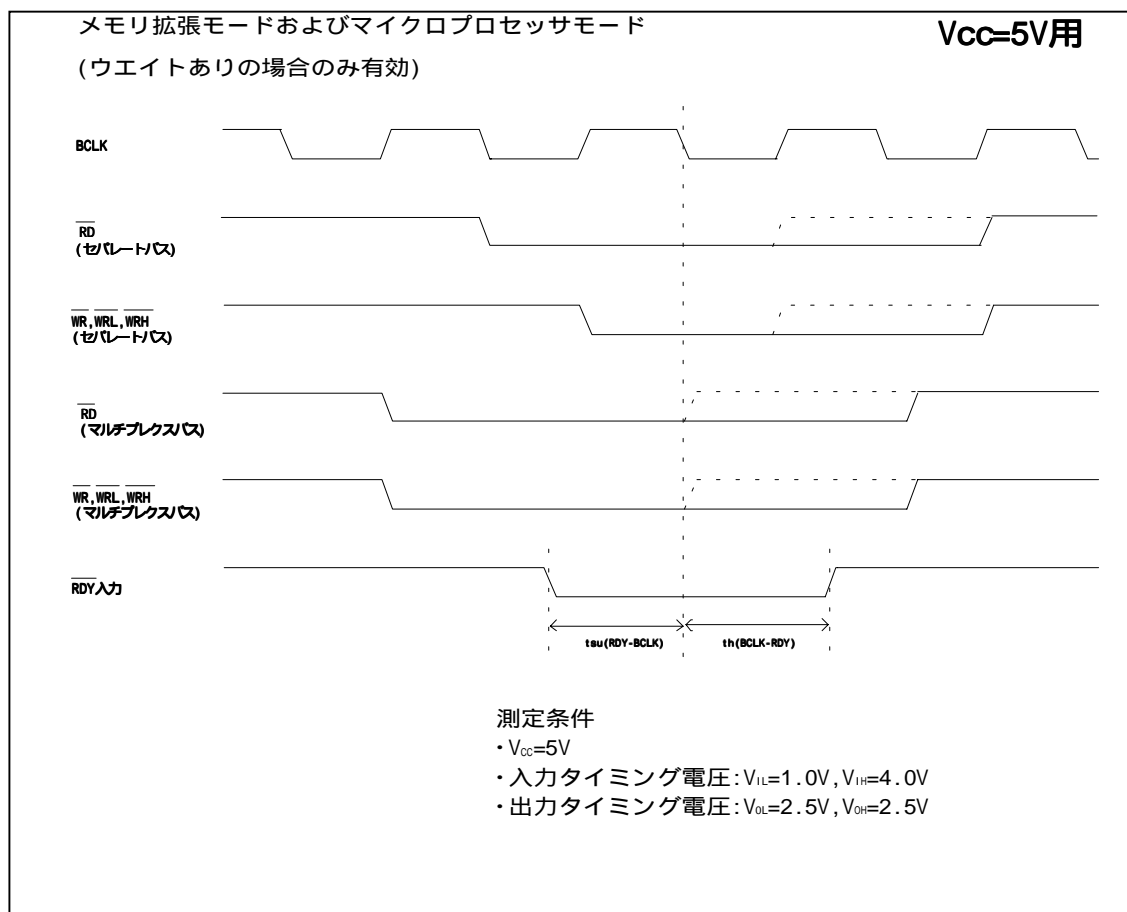


図 5.4 タイミング必要条件

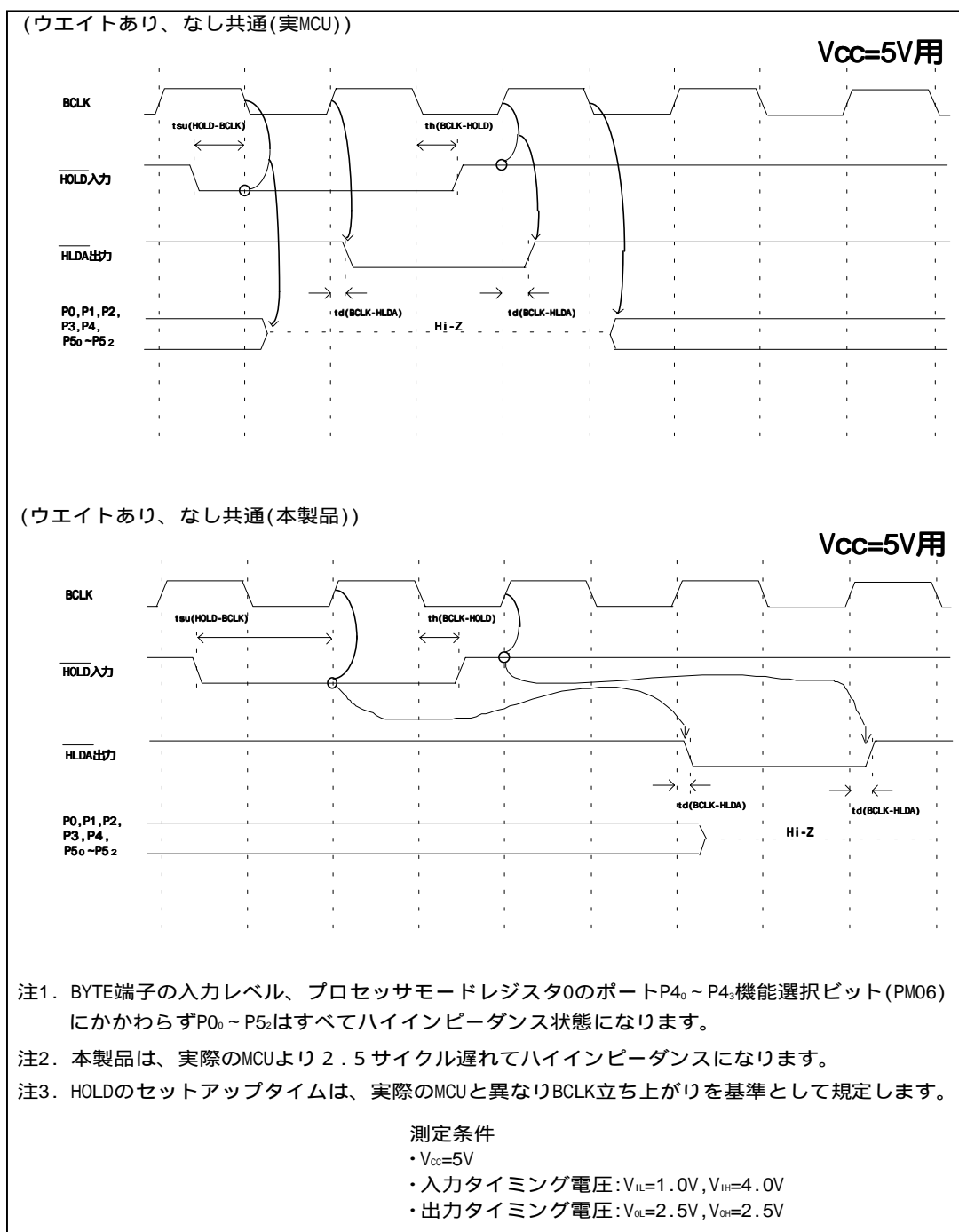


図 5.5 タイミング必要条件

5.3 メモリ拡張およびマイクロプロセッサモード動作タイミング(3V 時)

(1)セパレートバス・ウエイトなし時

表 5.6および図 5.6にメモリ拡張モードおよびマイクロプロセッサモード(セパレートバス・ウエイトなしの場合)のバスタイミングを示します。

表5.6 メモリ拡張モードおよびマイクロプロセッサモード(セパレートバス・ウエイトなし)

記号	項目	実MCU [ns]		本製品 [ns]	
		最小	最大	最小	最大
Td(BCLK-AD)	アドレス出力遅延時間		60		←同左
Th(BCLK-AD)	アドレス出力保持時間(BCLK 基準)	4		←同左	
Th(RD-AD)	アドレス出力保持時間(RD 基準)	0		←同左	
Th(WR-AD)	アドレス出力保持時間(WR 基準)	0		←同左	
Td(BCLK-CS)	チップセレクト出力遅延時間		60		←同左
Th(BCLK-CS)	チップセレクト出力保持時間(BCLK 基準)	4		←同左	
Td(BCLK-ALE)	ALE 信号出力遅延時間		60		←同左
Th(BCLK-ALE)	ALE 信号出力保持時間	-4		←同左	
Td(BCLK-RD)	RD 信号出力遅延時間		60		←同左
Th(BCLK-RD)	RD 信号出力保持時間	0		←同左	
Td(BCLK-WR)	WR 信号出力遅延時間		60		←同左
Th(BCLK-WR)	WR 信号出力保持時間	0		←同左	
Td(BCLK-DB)	データ出力遅延時間(BCLK 基準)		80		←同左
Th(BCLK-DB)	データ出力保持時間(BCLK 基準)	4		←同左	
Td(DB-WR)	データ出力遅延時間(WR 基準)	(注 1)		←同左	
Th(WR-DB)	データ出力保持時間(WR 基準)	0		←同左	

注1. BCLK の周波数に応じて次の計算式で算出されます。

$$Td(DB-WR) = \frac{10^9}{f(BCLK) \times 2} - 80 \quad [\text{ns}]$$

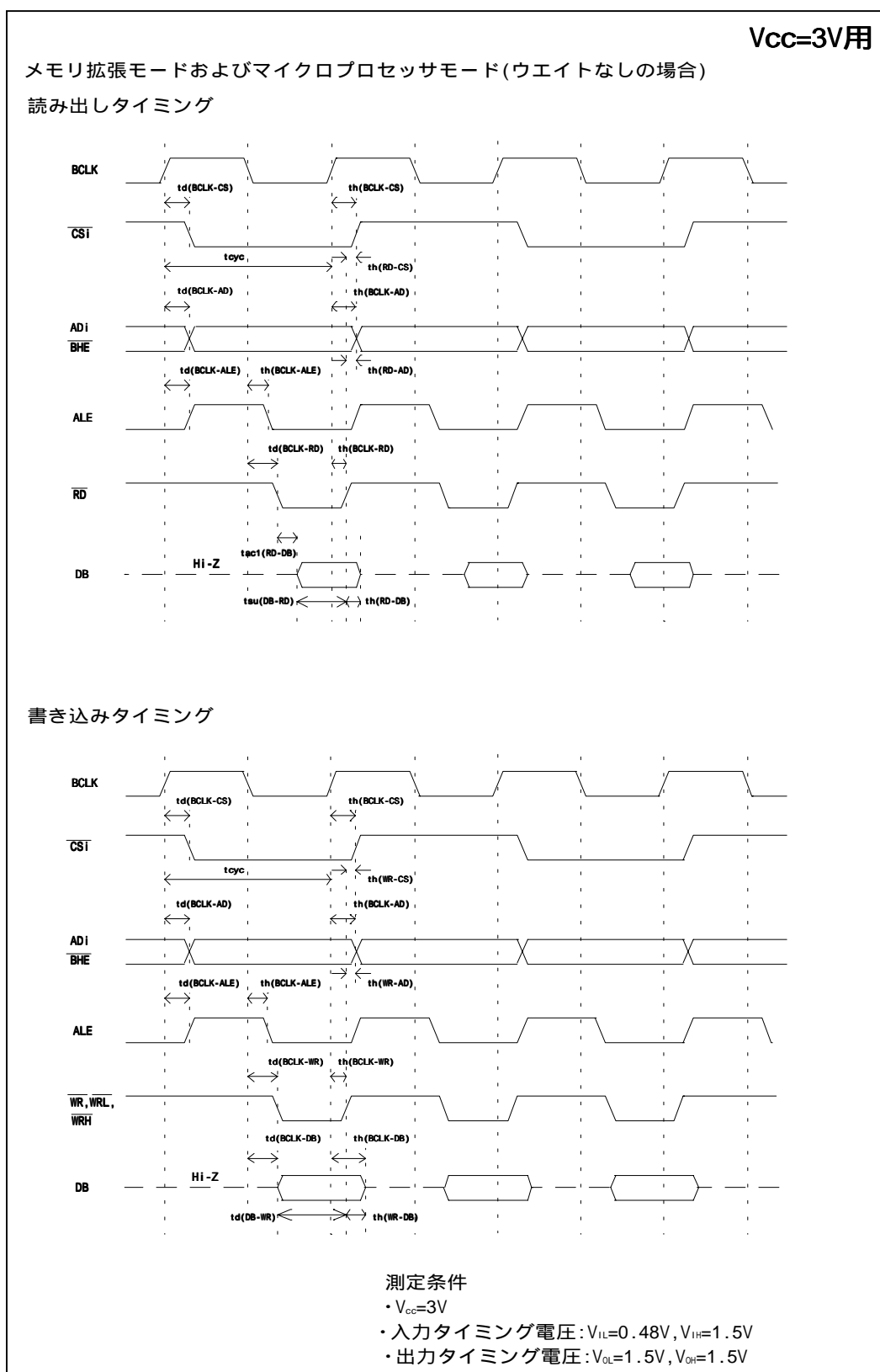


図5.6 メモリ拡張モードおよびマイクロプロセッサモード(ウエイトなし)

(2)セパレートバス・ウエイトあり・外部メモリ領域アクセス時

表 5.7および図 5.7にメモリ拡張モードおよびマイクロプロセッサモード(ウエイトあり・外部メモリ領域をアクセスした場合)のバスタイミングを示します。

表5.7 メモリ拡張モードおよびマイクロプロセッサモード(ウエイトあり・外部メモリ領域)

記号	項目	実MCU [ns]		本製品 [ns]	
		最小	最大	最小	最大
Td(BCLK-AD)	アドレス出力遅延時間		60		←同左
Th(BCLK-AD)	アドレス出力保持時間(BCLK 基準)	4		←同左	
Th(RD-AD)	アドレス出力保持時間(RD 基準)	0		←同左	
Th(WR-AD)	アドレス出力保持時間(WR 基準)	0		←同左	
Td(BCLK-CS)	チップセレクト出力遅延時間		60		←同左
Th(BCLK-CS)	チップセレクト出力保持時間(BCLK 基準)	4		←同左	
Td(BCLK-ALE)	ALE 信号出力遅延時間		60		←同左
Th(BCLK-ALE)	ALE 信号出力保持時間	-4		←同左	
Td(BCLK-RD)	RD 信号出力遅延時間		60		←同左
Th(BCLK-RD)	RD 信号出力保持時間	0		←同左	
Td(BCLK-WR)	WR 信号出力遅延時間		60		←同左
Th(BCLK-WR)	WR 信号出力保持時間	0		←同左	
Td(BCLK-DB)	データ出力遅延時間(BCLK 基準)		80		←同左
Th(BCLK-DB)	データ出力保持時間(BCLK 基準)	4		←同左	
Td(DB-WR)	データ出力遅延時間(WR 基準)	(注 1)		←同左	
Th(WR-DB)	データ出力保持時間(WR 基準)	0		←同左	

注1. BCLK の周波数に応じて次の計算式で算出されます。

$$Td(DB-WR) = \frac{10^9}{f(BCLK)} - 80 \quad [\text{ns}]$$

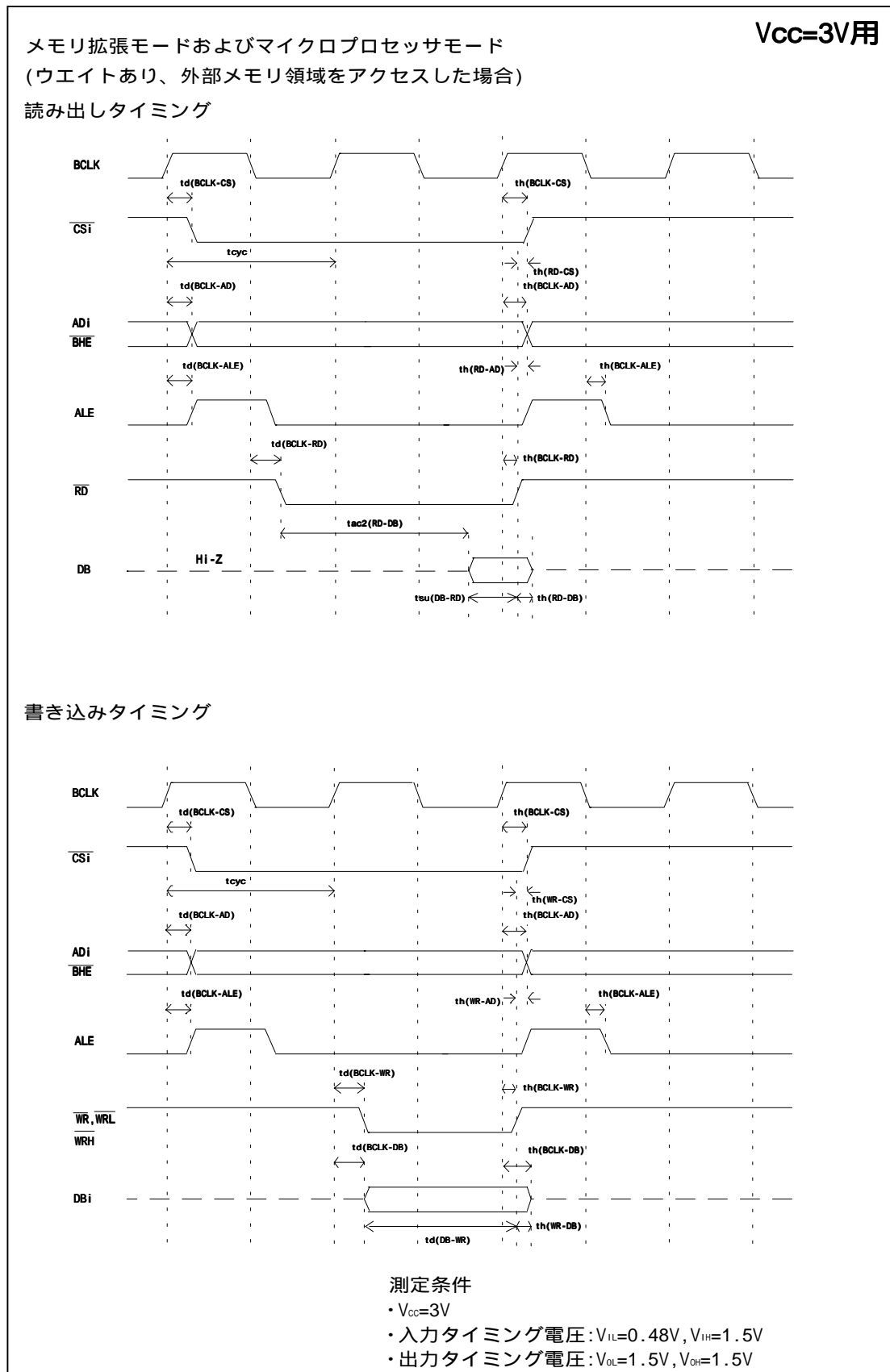


図5.7 メモリ拡張モードおよびマイクロプロセッサモード(ウエイトあり)

(3)マルチプレクスバス・ウェイトあり・外部メモリ領域アクセス時

表 5.8および図 5.8にメモリ拡張モードおよびマイクロプロセッサモード(ウェイトあり、外部メモリ領域をアクセスし、かつマルチプレクスバス使用した場合)のバスタイミングを示します。

表5.8 メモリ拡張モードおよびマイクロプロセッサモード(ウェイトあり・マルチプレクスバス)

記号	項目	実MCU [ns]		本製品 [ns]	
		最小	最大	最小	最大
Td(BCLK-AD)	アドレス出力遅延時間		60		←同左
Th(BCLK-AD)	アドレス出力保持時間(BCLK 基準)	4		←同左	
Th(RD-AD)	アドレス出力保持時間(RD 基準)	(注 1)		(注 2)	
Th(WR-AD)	アドレス出力保持時間(WR 基準)	(注 1)		(注 2)	
Td(BCLK-CS)	チップセレクト出力遅延時間		60		←同左
Th(BCLK-CS)	チップセレクト出力保持時間(BCLK 基準)	4		←同左	
Th(RD-CS)	チップセレクト出力保持時間(RD 基準)	(注 1)		←同左	
Th(WR-CS)	チップセレクト出力保持時間(WR 基準)	(注 1)		←同左	
Td(BCLK-RD)	RD 信号出力遅延時間		60		←同左
Th(BCLK-RD)	RD 信号出力保持時間	0		←同左	
Td(BCLK-WR)	WR 信号出力遅延時間		60		←同左
Th(BCLK-WR)	WR 信号出力保持時間	0		←同左	
Td(BCLK-DB)	データ出力遅延時間(BCLK 基準)		80		←同左
Th(BCLK-DB)	データ出力保持時間(BCLK 基準)	4		←同左	
Td(DB-WR)	データ出力遅延時間(WR 基準)	(注 1)		←同左	
Th(WR-DB)	データ出力保持時間(WR 基準)	(注 1)		←同左	
Td(BCLK-ALE)	ALE 出力遅延時間(BCLK 基準)		60		←同左
Th(BCLK-ALE)	ALE 出力保持時間(BCLK 基準)	-4		←同左	
Td(AD-ALE)	ALE 出力遅延時間(アドレス基準)	(注 1)		←同左	
Th(ALE-AD)	ALE 出力保持時間(アドレス基準)	50		←同左	
Td(AD-RD)	アドレス後 RD 信号出力遅延時間	0		←同左	
Td(AD-WR)	アドレス後 WR 信号出力遅延時間	0		←同左	
Tdz(RD-AD)	アドレス出力フローティング開始時間		8		←同左

注1. BCLK の周波数に応じて次の計算式で算出されます。

$$Th(RD - AD) = \frac{10^9}{f(BCLK) \times 2} \quad [ns]$$

$$Th(WR - AD) = \frac{10^9}{f(BCLK) \times 2} \quad [ns]$$

$$Th(RD - CS) = \frac{10^9}{f(BCLK) \times 2} \quad [ns]$$

$$Th(WR - CS) = \frac{10^9}{f(BCLK) \times 2} \quad [ns]$$

$$Td(DB - WR) = \frac{10^9 \times 3}{f(BCLK) \times 2} - 80 \quad [ns]$$

$$Th(WR - DB) = \frac{10^9}{f(BCLK) \times 2} \quad [ns]$$

$$Td(AD - ALE) = \frac{10^9}{f(BCLK) \times 2} - 45 \quad [ns]$$

注2. BCLK の周波数に応じて次の計算式で算出されます。

$$Th(RD - AD) = \frac{10^9}{f(BCLK) \times 2} - 5 \text{ [ns]}$$

$$Th(WR - AD) = \frac{10^9}{f(BCLK) \times 2} - 5 \text{ [ns]}$$

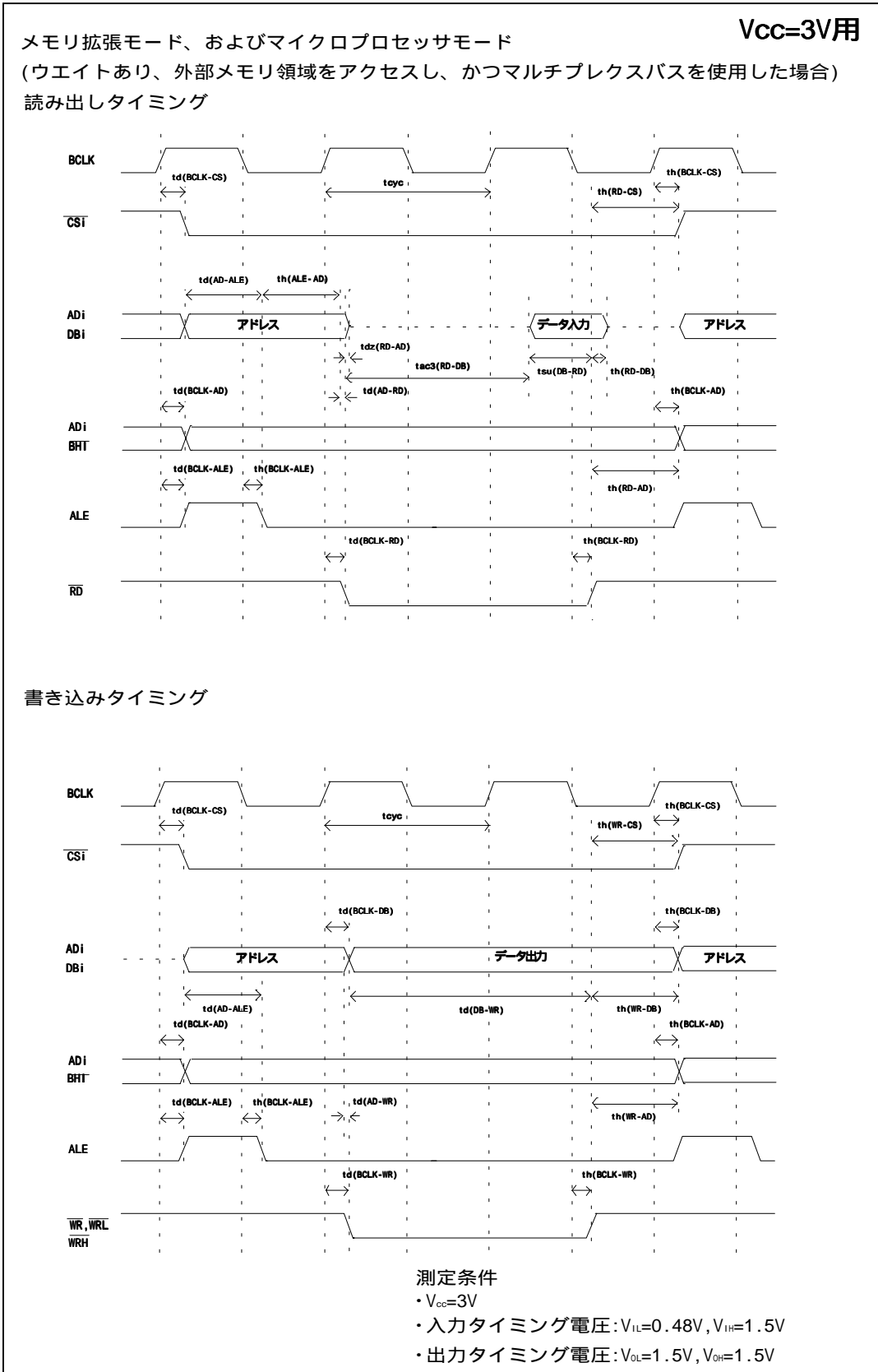


図5.8 メモリ拡張モード、およびマイクロプロセッサモード(ウエイトあり・マルチプレクスバス)

(4) タイミング必要条件

表 5.9, 図 5.9 および 図 5.10 にメモリ拡張・マイクロプロセッサモード時のタイミング必要条件を示します。

表5.9 タイミング必要条件(V_{CC}=3V)

記号	項目	実MCU [ns]		本製品 [ns]	
		最小	最大	最小	最大
Tsu(DB-RD)	データ入力セットアップ時間	80		←同左	
Tsu(RDY-BCLK)	RDY*入力セットアップ時間	60		80	
Tsu(HOLD-BCLK)	HOLD*入力セットアップ時間	80		(注 1)	
Th(RD-DB)	データ入力ホールド時間	0		←同左	
Th(BCLK-RDY)	RDY*入力ホールド時間	0		←同左	
Th(BCLK-HOLD)	HOLD*入力ホールド時間	0		←同左	
Td(BCLK-HLDA)	HLDA*出力遅延時間		100		←同左

注 1. 最低 7nS (実際の MCU とは規定箇所が異なります。詳細は図 5.10を参照ください。)

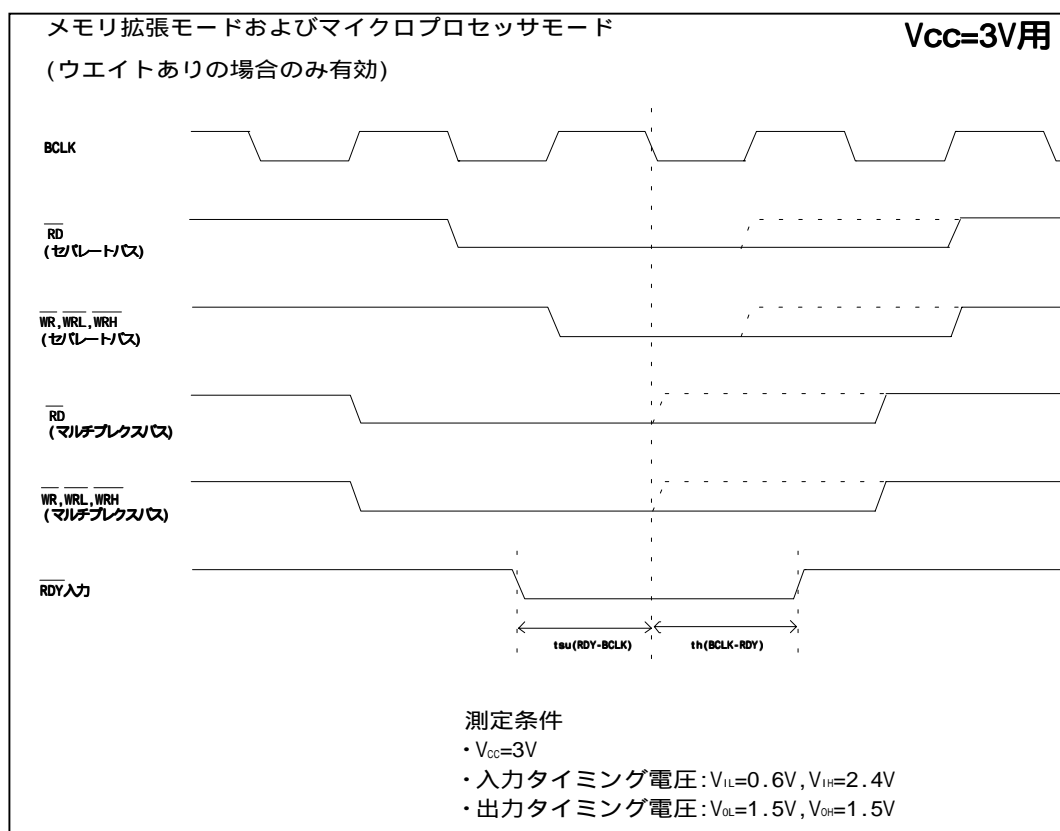


図 5.9 タイミング必要条件

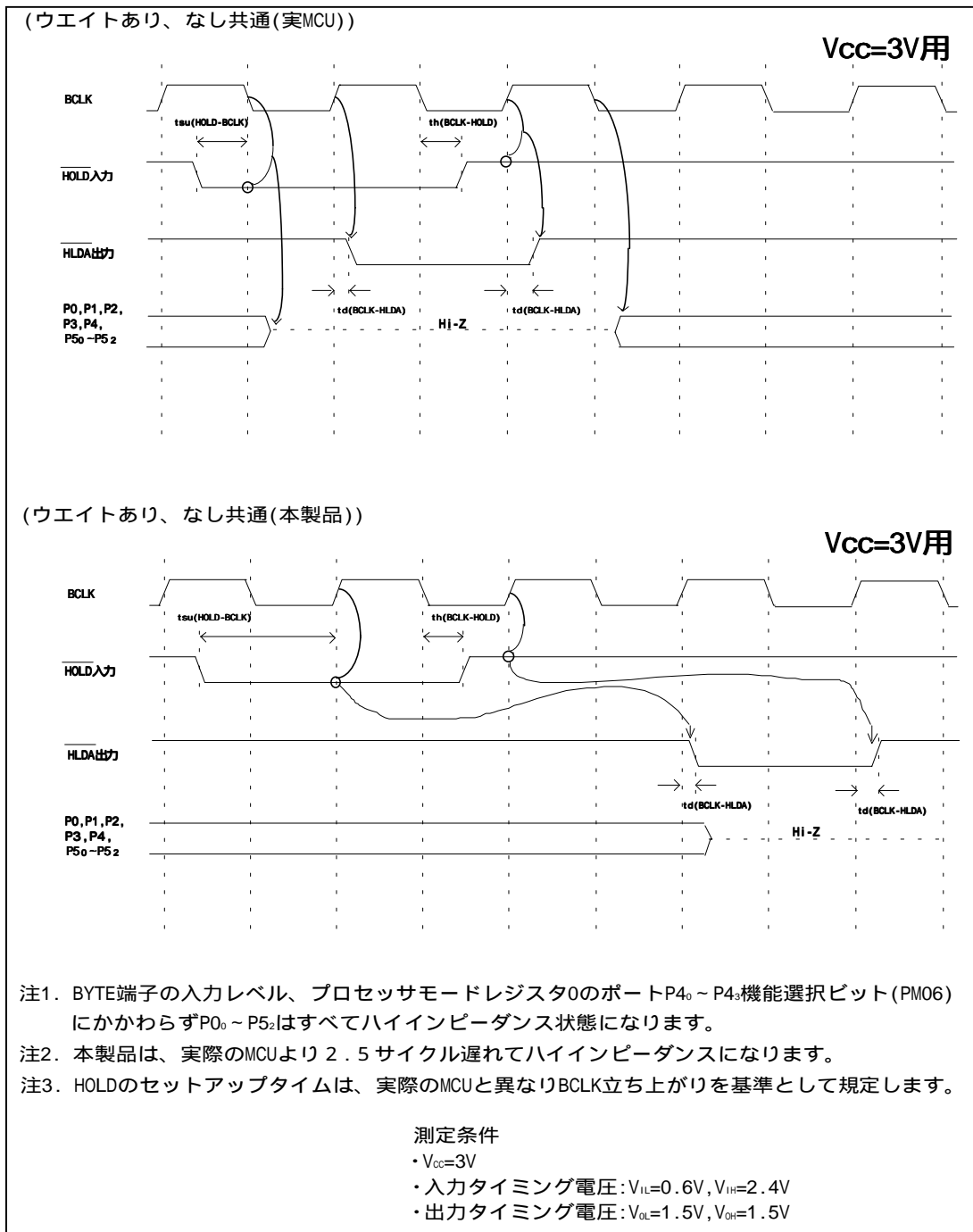


図 5.10 タイミング必要条件

5.4 電気的特性

表 5.10,表 5.11にユーザインタフェースに使用している IC の電気的特性を示します。

表5.10 74HC4066AFT の電気的特性(P100~P107,AN0~AN7,AN00~AN07,AN20~AN27)

記号	項目	Vcc	規格値			単位
			最小	標準	最大	
V _{IHC}	高レベルコントロール入力電圧	4.5	3.15			V
V _{ILC}	低レベルコントロール入力電圧	4.5			1.35	V
R _{ON}	オン抵抗	4.5		96	200	Ω
R _{ON}	オン抵抗差	4.5		10		Ω

表 5.11 M60081L-0142FP の電気的特性(P00~P57)

記号	項目	条件	規格値			単位
			最小	標準	最大	
V _{IL}	入力電圧	V _{CC} =4.5V	0		1.35	V
V _{IH}		V _{CC} =5.5V	3.85		5.5	
V _{OH}	出力電圧	V _{CC} =5.0V			0.05	V
V _{OL}		I _O < 1 μA	4.95			V
I _{OL}	出力電流	V _{CC} =4.5V V _{OL} =0.4V	8			mA
I _{OH}		V _{CC} =4.5V V _{OH} =4.1V			-8	mA
I _{IL}	入力リーク電流	V _{CC} =5.5V V _I =0V	-1		+1	μA
I _{IH}		V _{CC} =5.5V V _I =5.5V	-1		+1	μA
I _{OZL}	オフ状態出力リーク電流	V _{CC} =5.5V V _O =0V	-1		+1	μA
I _{OZH}		V _{CC} =5.5V V _O =5.5V	-1		+1	μA
C _{IO}	入出力ピン容量	f = 1MHz V _{CC} =0V		7	15	pF

5.5 接続図

M30620T2-RPD-Eの接続図を、図 5.11,図 5.12に示します。本接続図は、ターゲットシステムに接続する回路を中心に記載しております。エミュレータの制御系等直接ターゲットシステムに接続されない回路等は、省略しています。

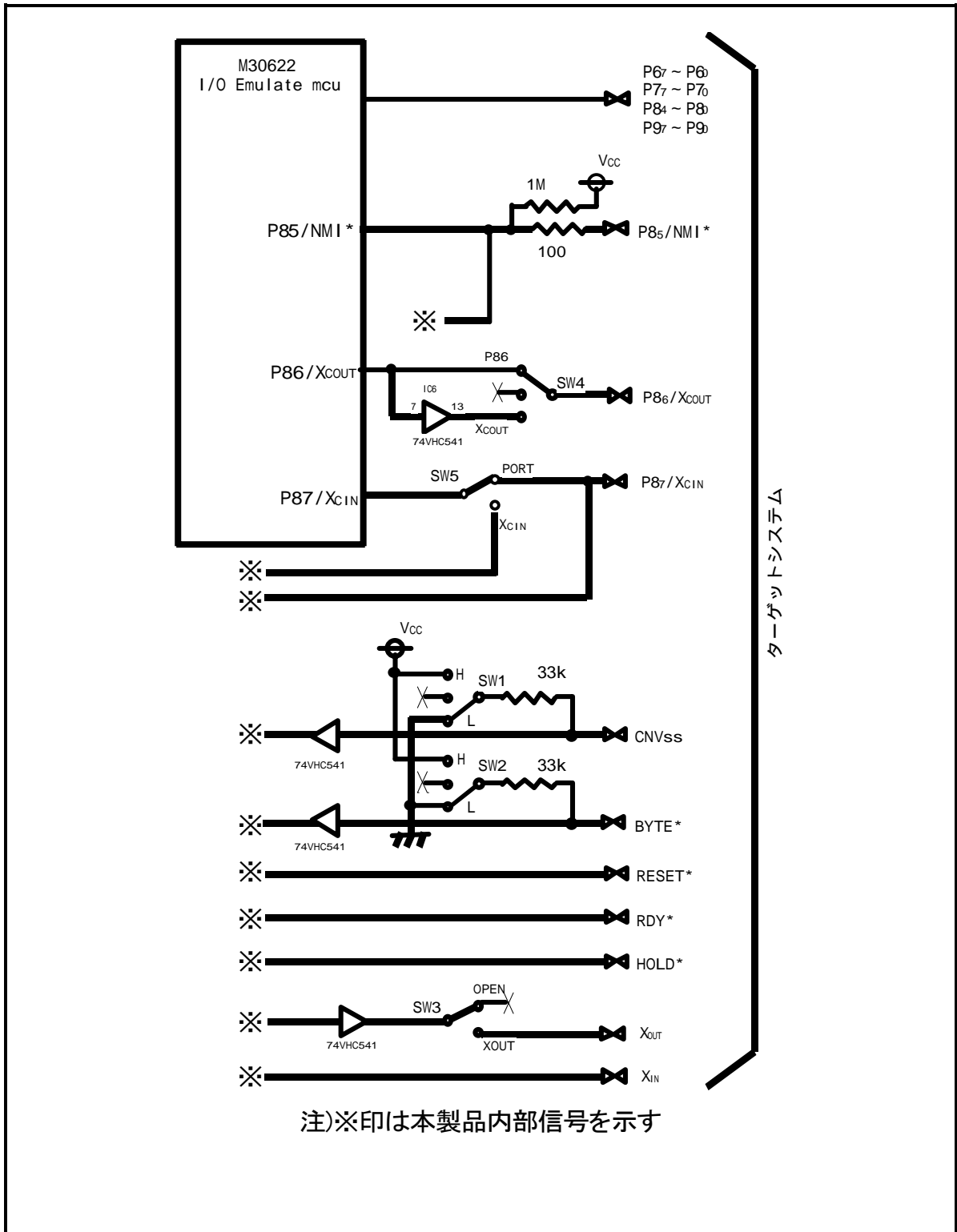


図 5.11 接続図 1

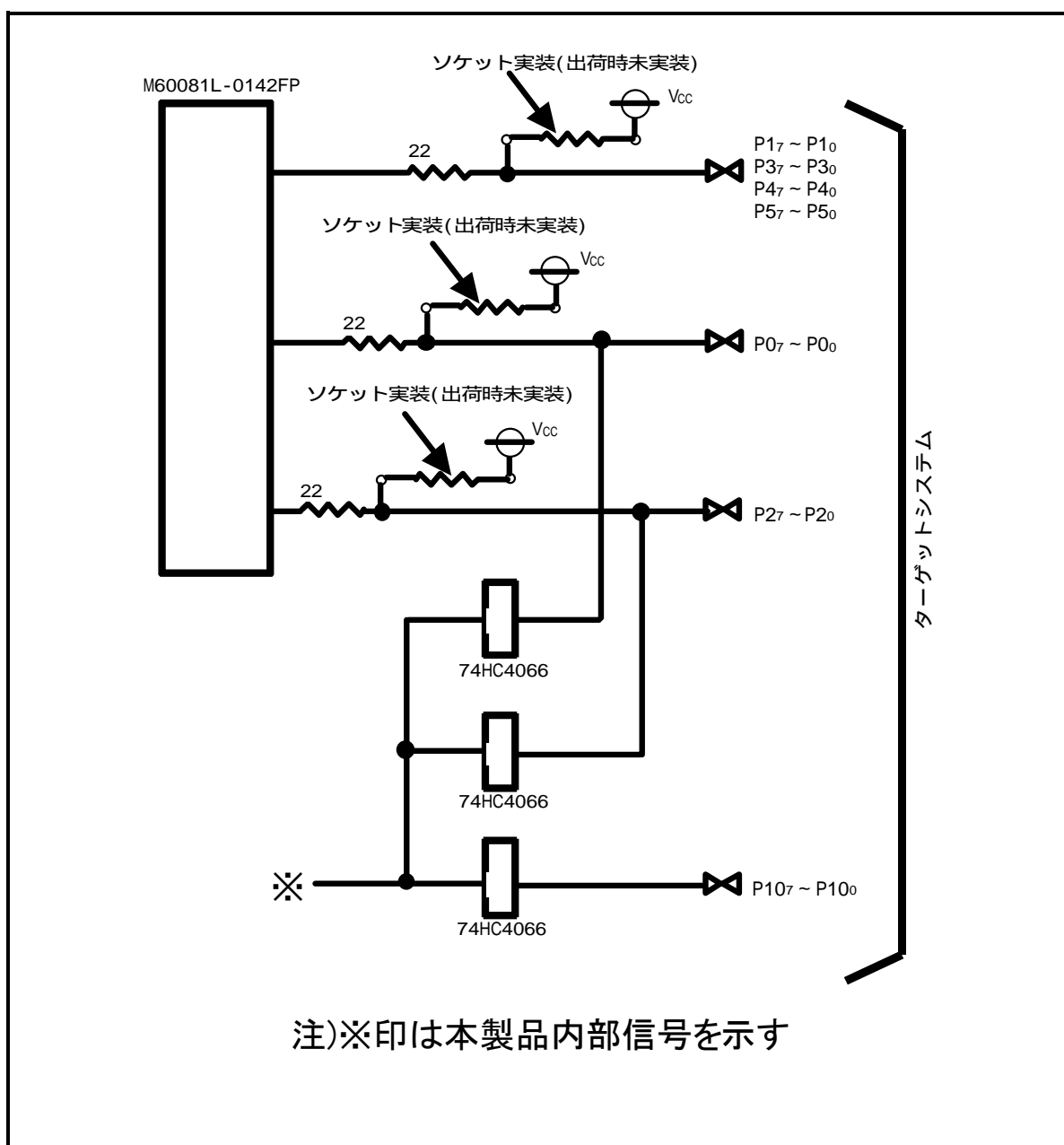


図 5.12 接続図 2

5.6 寸法図

(1)エミュレーションポッド全体寸法図

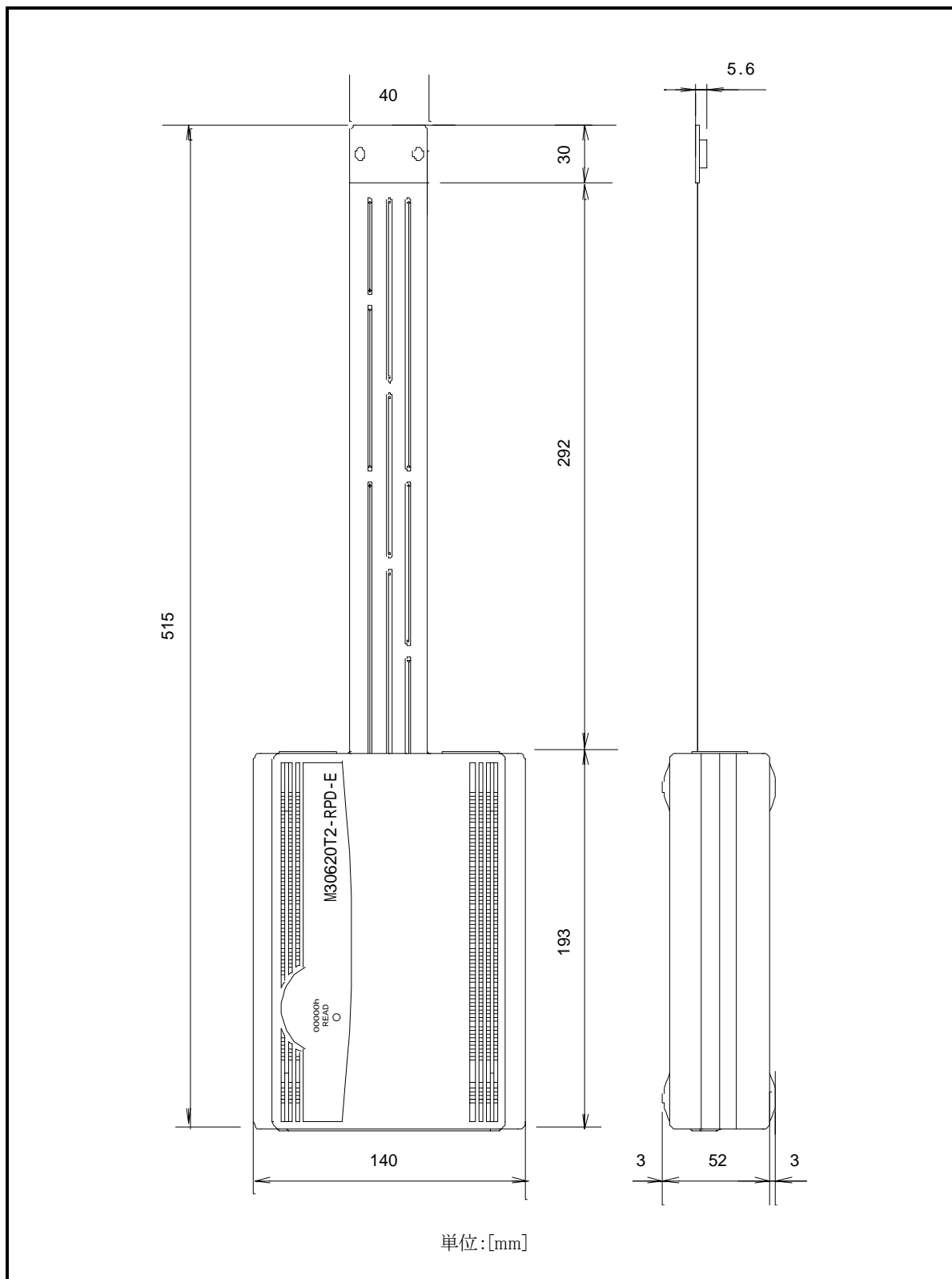


図 5.13 エミュレーションポッド全体寸法図

(2)変換基板(FLX-100LCC)寸法図

100ピンLQFP(100D0)用ピッチ変換基板FLX-100LCCの寸法図を図 5.14に示します。

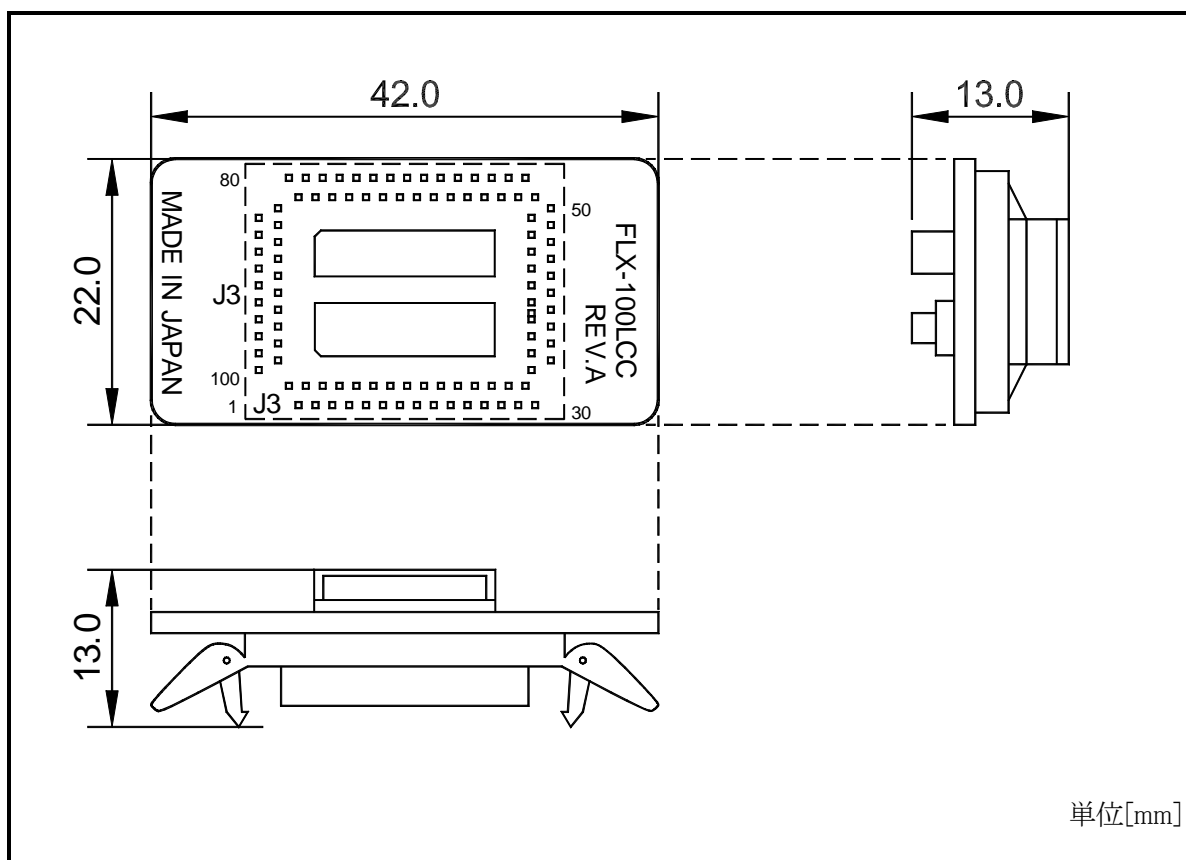


図 5.14 変換基板(FLX-100LCC)寸法図

MEMO

第6章 トラブルシューティング

この章では、本製品が正常に動作しない場合の対処方法を説明しています。

6.1	トラブル時の解決フロー	72ページ
6.2	エミュレータデバッグが起動しない	73ページ
(1)	PC4701 の LED 表示が異常	73ページ
(2)	エミュレータデバッグを起動させるとエラーがでる (ターゲット接続時)	74ページ
(3)	エミュレータデバッグを起動させるとエラーがでる (ターゲット未接続時)	75ページ
6.3	実際のMCUと動作が異なる	75ページ
(1)	3.6V~5.5V で使用している時、本製品の保証周波数で正常動作しない。	75ページ
(2)	2.7V~3.6V で使用している時、本製品の保証周波数で正常動作しない。	75ページ
(3)	ターゲットシステムからのリセットができない。	75ページ
(4)	電源投入時の ROM 領域のデータ値が異なる。	75ページ
(5)	HOLD*端子へ"LOW"入力後、P00~P52 がホールド状態になるまでの時間が異なる。	76ページ
(6)	A-D 変換値が期待値と異なる	76ページ
(7)	ALE,アドレス等、実際の MCU と出力が異なる。	76ページ

第 6 章 トラブルシューティング

6.1 トラブル時の解決フロー

エミュレータシステムの電源投入から、エミュレータデバッグが起動するまでに問題が発生した場合の、問題解決フローを図 6.1に示します。ターゲットシステムは外した状態で確認くださいますようお願いいたします。

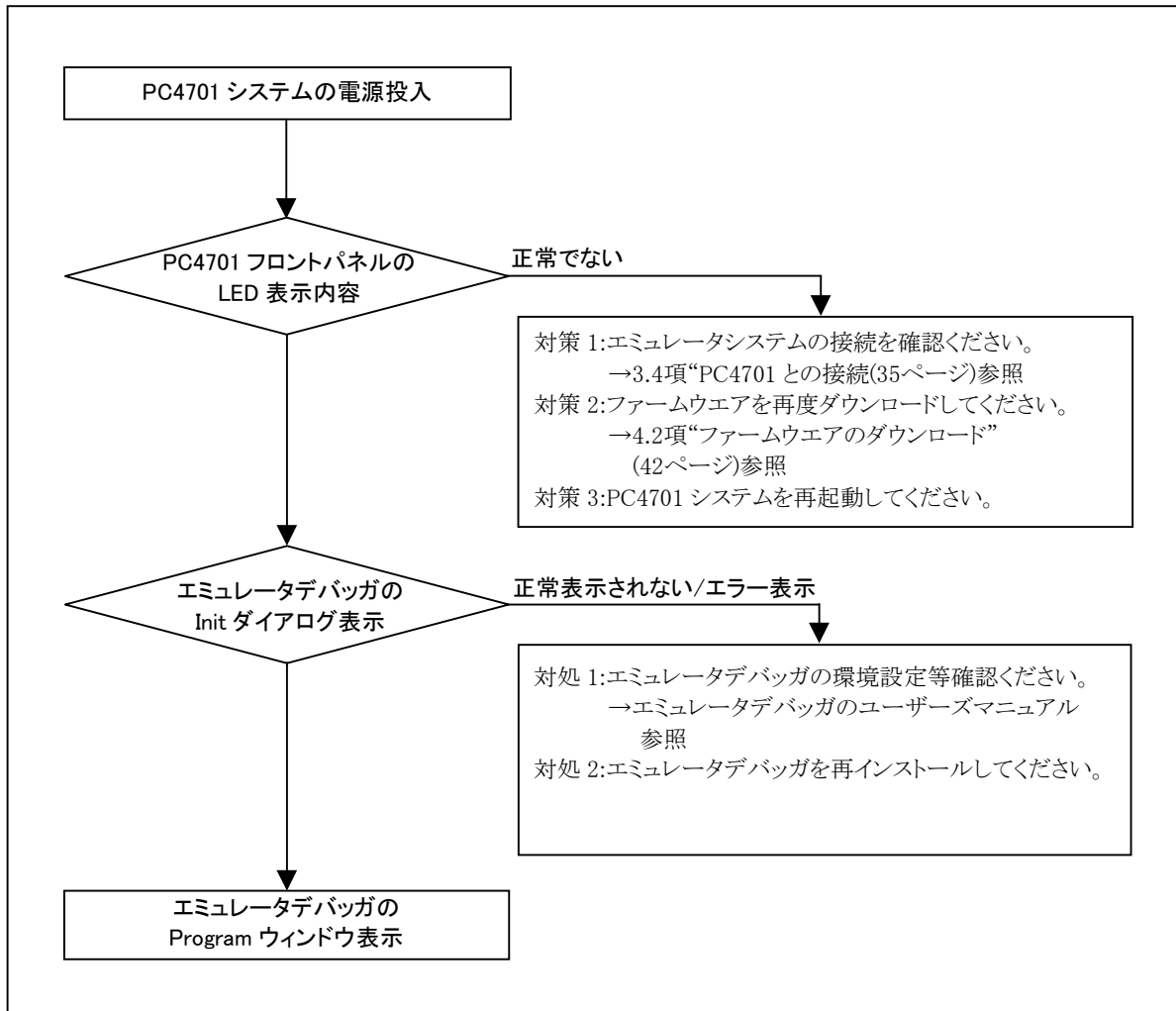


図 6.1 トラブル時の解決フロー

6.2 エミュレータデバグが起動しない

(1)PC4701 の LED 表示が異常

表 6.1 PC4701 の LED 表示異常時の確認事項

エラー内容	ターゲットシステムとの接続	確認内容
LED が点灯しない。	-	PC4701 の電源ケーブルの接続を再度ご確認ください。 →PC4701 ユーザーズマニュアル参照
LED が全点灯したままである。	-	PC4701 と本製品との接続を再度ご確認ください。 →3.4項 PC4701 との接続 (35ページ参照)
“STATUS OF TARGET”の POWER LED が点灯しない。	接続時	ターゲットシステム上に電源,GND が正しく供給されているかご確認ください。
“STATUS OF TARGET”の CLOCK LED が点灯しない。	未接続時	①エミュレータデバグのクロック選択でメイン/サブとも“EXT”設定になっていないかご確認ください。 →エミュレータデバグの CLK コマンド参照 ②エミュレーションポッド内部の発振回路が発振しているかご確認ください。 →3.3項 供給クロックの選択 (31ページ参照)
	接続時	①ターゲットシステム上の発振回路が正しく発振しているかご確認ください。 ②エミュレーションポッド内のスイッチ設定が正しいかどうかご確認ください。 →3.2項 スイッチ/プルアップ抵抗設定 (27ページ参照)

(2)エミュレータデバッグを起動させるとエラーがでる(ターゲット接続時)

表 6.2 エミュレータデバッグ起動時エラー確認事項(ターゲット接続時)

エラー内容	確認内容
通信エラーが発生しました。 ターゲットにデータを転送できません。	エミュレータデバッグの設定,インタフェースケーブルの接続,PC4701の背面スイッチ設定がすべて一致しているかご確認願います。 →PC4701ユーザーズマニュアルおよびエミュレータデバッグのユーザーズマニュアル参照
ターゲットシステムが正しく構成されていません。	①正しいファームウェアをダウンロードしてください。 →4.2項“ファームウェアのダウンロード”42ページ参照 ②PC4701と本製品との接続を再度ご確認してください。 →3.4項 PC4701との接続”35ページ参照
M3T-PD30のバージョンとターゲットに搭載しているファームウェアのバージョンが対応していません。	正しいファームウェアをダウンロードしてください。 →4.2項“ファームウェアのダウンロード”42ページ参照
現在ターゲットMCUはリセット状態です。	ターゲットシステム上のリセット端子が“Low”→“High”に変化しているかご確認ください
現在ターゲットMCUはリセット不可状態です。	①ターゲットシステムにてウォッチドック機能付きのリセット回路を使用されている場合は、ウォッチドック機能を禁止してください。 ②ターゲットシステム上に電源,GNDが正しく供給されているかご確認ください。 ③メモリが配置されていない箇所にてプログラムが暴走している可能性があります。MAP設定を再度ご確認ください。
現在ターゲットMCUはHOLD状態です。	①MCUがストップモードまたはウェイトモードになっています。MCUをリセットするか割り込みにより解除してください。 →MCUの仕様書参照 ②メモリが配置されていない箇所にてプログラムが暴走している可能性があります。MAP設定を再度ご確認ください。
現在ターゲットクロックが停止状態です。	①ターゲットシステム上の発振回路が正しく発振しているかご確認ください。 ②エミュレーションポッド内のスイッチ設定が正しいかどうかご確認ください。 →3.2項 スイッチ/プルアップ抵抗設定 (27ページ参照)
現在ターゲットMCUは電源未供給状態です。	ターゲットシステム上に電源,GNDが正しく供給されているかご確認ください。

(3)エミュレータデバッグを起動させるとエラーがでる(ターゲット未接続時)



表 6.3 エミュレータデバッグ起動時エラー確認事項(ターゲット未接続時)

エラー内容	確認内容
通信エラーが発生しました。 ターゲットにデータを転送できません。	エミュレータデバッグの設定,インタフェースケーブルの接続,PC4701の背面スイッチ設定がすべて一致しているかご確認ください。 →PC4701 ユーザーズマニュアルおよびエミュレータデバッグのユーザーズマニュアル参照
ターゲットシステムが正しく構成されていません。	①正しいファームウェアをダウンロードしてください。 →“4.2項ファームウェアのダウンロード (42ページ参照) ②PC4701と本製品との接続を再度ご確認ください。 →3.4項 PC4701との接続 (35ページ参照)
M3T-PD30のバージョンとターゲットに搭載しているファームウェアのバージョンが対応していません。	正しいファームウェアをダウンロードしてください。 →“4.2項ファームウェアのダウンロード (42ページ参照)
現在ターゲットMCUはリセット不可状態です。	メモリが配置されていない箇所にてプログラムが暴走している可能性があります。MAP設定を再度ご確認ください。
現在ターゲットMCUはHOLD状態です。	①MCUがストップモードまたはウェイトモードになっています。 MCUをリセットするか割り込みにより解除してください。 →MCUの仕様書参照 ②メモリが配置されていない箇所にてプログラムが暴走している可能性があります。MAP設定を再度ご確認ください。
現在ターゲットクロックが停止状態です。	エミュレーションポッド内のスイッチ設定が正しいかどうかご確認ください。 →3.2項 スイッチ/プルアップ抵抗設定 (27ページ参照)

6.3 実際のMCUと動作が異なる

(1)3.6V～5.5Vで使用している時、本製品の保証周波数で正常動作しない。

本製品は、ご使用になられる電圧によって、スイッチ設定を変更する必要があります。
ご使用になられる電圧に合うようにスイッチ設定してください(詳細は、第3章 3.2を参照してください)。

JP2	 JP2 (出荷時の設定)	ターゲット電圧3.6V～5.5Vで使用する場合またはターゲット未接続で使用する場合の設定
	 JP2	ターゲット電圧2.7V～3.6Vで使用する場合の設定

(2)2.7V～3.6Vで使用している時、本製品の保証周波数で正常動作しない。

上記(1)を参照してください。

(3)ターゲットシステムからのリセットができない。

立ち上がり時間(0.2V_{cc}→0.8V_{cc})を1[μs]以下にしてください。

(4)電源投入時のROM領域のデータ値が異なる。

本製品では、電源投入時、ROM領域に04hを書き込みます。そのため、実際のMCUとはデータ値が異なります。

(5)HOLD*端子へ"LOW"入力後、P00～P52 がホールド状態になるまでの時間が異なる。

HOLD*端子に"Low"を入力してホールド状態にする場合、P00～P52 は実際のMCUより 2.5 サイクル遅れてホールド状態になります(表 5.5,図 5.5,表 5.9,図 5.10を参照してください)。

(6)A-D 変換値が期待値と異なる

A-D 入力グループ選択機能を使用する場合には、次の設定が必要となります。

- ①ポートP0 を A-D 入力選択している場合
 - ・P10₇～P10₀ の方向レジスタを 8 ビットすべて入力に設定してください。
 - ・P10₇～P10₀ のプルアップ制御レジスタ設定は、プルアップなしに設定してください。
 - ・P10₇～P10₀ は入出力ポート、キー入力割り込み機能の入力端子として使用できません。
- ②ポートP2 を A-D 入力選択している場合
 - ・P10₇～P10₀ の方向レジスタを 8 ビットすべて入力に設定してください。
 - ・P10₇～P10₀ のプルアップ制御レジスタ設定は、プルアップなしに設定してください。
 - ・P10₇～P10₀ は入出力ポート、キー入力割り込み機能の入力端子として使用できません。
- ③ポートP10 を A-D 入力選択している場合
 - ・制限事項はありません。

本製品では、エバリュエーション MCU とターゲットシステムとの間にフレキシブルケーブル、ピッチ変換基板等があるため、実際の MCU とは若干特性が異なります。このため、評価用 MCU での実装評価を必ず実施してください。また量産マスク投入前には ES(Engineering Sample)用 MCU での実装評価および最終評価を必ず実施してください。

(7)ALE,アドレス等、実際の MCU と出力が異なる。

本製品の出力信号と、実際の MCU 出力信号では、異なる信号があります。相違箇所は次の通りです。

- ①SFR 領域アクセス中の ALE 信号出力
- ②内部 RAM,内部 ROM アクセス時のアドレス、BHE*, ALE 信号出力
- ③ストップモード中、ウェイトモード中のデータバスの状態

(詳細は、第 1 章 “MCU との違いに関して:” 15 ページを参照してください)

第7章 保守と保証

この章では、本製品の保守方法と保証内容、修理規定と修理の依頼方法を説明しています。

7.1	製品の保守	78ページ
7.2	保証内容	78ページ
7.3	修理規定	78ページ
7.4	修理依頼方法	79ページ

第7章 保守と保証

7.1 製品の保守

製品にはほこりや汚れが付着した場合は、乾いた柔らかい布で拭いてください。シンナーなどの溶剤を使用した場合には、塗料が剥げたりしますので使用しないでください。

7.2 保証内容

本書の「第1章 安全上の注意事項」を守った正常な使用状態のもとで、購入後1年以内に故障した場合は、無償修理または、無償交換いたします。

ただし、次の項目による故障の場合は、ご購入から1年以内でも有償修理または、有償交換いたします。

- ・製品の誤用、濫用または、その他異常な条件下での使用
- ・弊社以外による改造、修理、保守または、その他の行為
- ・ユーザシステムの不備または、誤使用
- ・火災、地震、または、その他の事故

修理を依頼される際は、購入された販売元の担当者へご連絡ください。

なお、レンタル中の製品は、レンタル会社または、貸し主にご相談ください。

7.3 修理規定

(1) 有償修理

ご購入後1年を超えて修理依頼される場合は、有償修理となります。

(2) 修理をお断りする場合

次の項目に該当する場合は、修理ではなく、ユニット交換または、新規購入いただく場合があります。

- ・機構部分の故障、破損
- ・塗装、メッキ部分の傷、剥がれ、錆
- ・樹脂部分の傷、割れなど
- ・使用上の誤り、不当な修理、改造による故障、破損
- ・電源ショートや過電圧、過電流のため電気回路が大きく破損した場合
- ・プリント基板の割れ、パターン焼失
- ・修理費用より交換の費用が安くなる場合
- ・不良箇所が特定できない場合

(3) 修理期間の終了

製品生産中止後、1年を経過した場合は修理不可能な場合があります。

(4) 修理依頼時の輸送料など

修理依頼時の輸送料などの費用は、お客様でご負担願います。

7.4 修理依頼方法

製品の故障と診断された場合には、以下の手順にて修理を依頼してください。

お客様:故障発生

↓ 添付の修理依頼書へ必要事項をご記入のうえ、修理依頼書と故障製品を販売元まで送付してください。修理依頼書は、迅速な修理を行うためにも詳しくご記入願います。

販売元:故障内容確認

↓ 故障内容を確認のうえ、修理依頼書と故障製品を以下の住所まで送付してください。
〒532-0003 大阪市淀川区宮原4丁目1-6 アクロス新大阪ビル
株式会社ルネサス ソリューションズ 業務部 生産管理課
TEL:(06)6398-6326 FAX:(06)6398-6193

株式会社ルネサス ソリューションズ:修理

故障した製品を修理のうえ、返送いたします。

⚠注意

製品の輸送方法に関して：

- 修理のために本製品を輸送される場合、本製品の包装箱、クッション材を用いて精密機器扱いで発送してください。製品の包装が不十分な場合、輸送中に損傷する恐れがあります。やむをえず他の手段で輸送する場合、精密機器として厳重に包装してください。また製品を包装する場合、必ず製品添付の導電性ポリ袋(通常青色の袋)をご使用ください。他の袋を使用した場合、静電気の発生などにより製品に別の故障を引き起こす恐れがあります。

MEMO

M30620T2-RPD-E ユーザーズマニュアル

Rev. 1.00
03.07.01
RJJ10J0255-0100Z

COPYRIGHT ©2003 RENESAS TECHNOLOGY CORPORATION
AND RENESAS SOLUTIONS CORPORATION ALL RIGHTS RESERVED

M30620T2-RPD-E
ユーザーズマニュアル



ルネサスエレクトロニクス株式会社
神奈川県川崎市中原区下沼部1753 〒211-8668

RJJ10J0255-0100Z