

# R8C/LA6A 群、 R8C/LA8A 群

用户手册 硬件篇

瑞萨单片机  
R8C 族 / R8C/Lx 系列

本资料所记载的内容，均为本资料发行时的信息，瑞萨电子对于本资料所记载的产品或者规格可能会作改动，恕不另行通知。  
请通过瑞萨电子的主页确认发布的最新信息。

## Notice

1. All information included in this document is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas Electronics products listed herein, please confirm the latest product information with a Renesas Electronics sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas Electronics such as that disclosed through our website.
2. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
3. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part.
4. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
5. When exporting the products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations. You should not use Renesas Electronics products or the technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations.
6. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
7. Renesas Electronics products are classified according to the following three quality grades: "Standard", "High Quality", and "Specific". The recommended applications for each Renesas Electronics product depends on the product's quality grade, as indicated below. You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application categorized as "Specific" without the prior written consent of Renesas Electronics. Further, you may not use any Renesas Electronics product for any application for which it is not intended without the prior written consent of Renesas Electronics. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for an application categorized as "Specific" or for which the product is not intended where you have failed to obtain the prior written consent of Renesas Electronics. The quality grade of each Renesas Electronics product is "Standard" unless otherwise expressly specified in a Renesas Electronics data sheets or data books, etc.
  - "Standard": Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots.
  - "High Quality": Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; safety equipment; and medical equipment not specifically designed for life support.
  - "Specific": Aircraft; aerospace equipment; submersible repeaters; nuclear reactor control systems; medical equipment or systems for life support (e.g. artificial life support devices or systems), surgical implantations, or healthcare intervention (e.g. excision, etc.), and any other applications or purposes that pose a direct threat to human life.
8. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
9. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
10. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
11. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) "Renesas Electronics" as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) "Renesas Electronics product(s)" means any product developed or manufactured by or for Renesas Electronics.

## 产品使用时的注意事项

本文对适用于单片机所有产品的“使用时的注意事项”进行说明。有关个别的使用时的注意事项请参照正文。此外，如果在记载上有与本手册的正文有差异之处，请以正文为准。

### 1. 未使用的引脚的处理

**【注意】**将未使用的引脚按照正文的“未使用引脚的处理”进行处理。

CMOS产品的输入引脚的阻抗一般为高阻抗。如果在开路的状态下运行未使用的引脚，由于感应现象，外加LSI周围的噪声，在LSI内部产生穿透电流，有可能被误认为是输入信号而引起误动作。未使用的引脚，请按照正文的“未使用引脚的处理”中的指示进行处理。

### 2. 通电时的处理

**【注意】**通电时产品处于不定状态。

通电时，LSI内部电路处于不确定状态，寄存器的设定和各引脚的状态不定。通过外部复位引脚对产品进行复位时，从通电到复位有效之前的期间，不能保证引脚的状态。

同样，使用内部上电复位功能对产品进行复位时，从通电到达到复位产生的一定电压的期间，不能保证引脚的状态。

### 3. 禁止存取保留地址（保留区）

**【注意】**禁止存取保留地址（保留区）

在地址区域中，有被分配将来用作功能扩展的保留地址（保留区）。因为无法保证存取这些地址时的运行，所以不能对保留地址（保留区）进行存取。

### 4. 关于时钟

**【注意】**复位时，请在时钟稳定后解除复位。

在程序运行中切换时钟时，请在要切换成的时钟稳定之后进行。复位时，在通过使用外部振荡器（或者外部振荡电路）的时钟开始运行的系统中，必须在时钟充分稳定后解除复位。另外，在程序运行中，切换成使用外部振荡器（或者外部振荡电路）的时钟时，在要切换成的时钟充分稳定后再进行切换。

### 5. 关于产品间的差异

**【注意】**在变更不同型号的产品时，请对每一个产品型号进行系统评价测试。

即使是同一个群的单片机，如果产品型号不同，由于内部ROM、版本模式等不同，在电特性范围内有时特性值、动作容限、噪声耐量、噪声辐射量等不同。因此，在变更不认同型号的产品时，请对每一个型号的产品进行系统评价测试。

# 本手册的使用方法

## 1 目的和对象

本手册是一本帮助用户理解本单片机的硬件功能和电特性的手册。它以使用本手册来设计应用系统的用户为对象。在使用本手册时，需要具备电路、逻辑电路以及单片机的基础知识。

本手册由产品概要、CPU、系统控制功能、外围功能、电特性、使用时的注意事项几大部分组成。

必须在充分确认注意事项后使用本单片机。注意事项记录在各章的正文中、各章的最后和注意事项章节中。

修订记录归纳了对旧版本记载内容的更正或追加的主要位置。并不是修订内容的全部记载。详情请确认本手册的正文。

R8C/LA6A 群、R8C/LA8A 群准备了以下的文献。请使用最新的文献。最新版本刊登在瑞萨电子的主页上。

文献的种类	记载内容	资料名	资料号
数据表	硬件的概要和电特性	R8C/LA3A Group, R8C/LA5A Group, R8C/LA6A Group, R8C/LA8A Group Datasheet	—
硬件手册	硬件的说明（引脚配置、存储器映像、外围功能的说明、电特性、时序）和运行说明 ※外围功能的使用方法必须参照应用注意事项。	R8C/LA6A 群、R8C/LA8A 群用户手册 硬件篇	本用户手册
软件手册	CPU 指令集的说明	R8C/Tiny 系列软件手册	RCJ09B0006
应用注意事项	外围功能的使用方法、应用例子 参考程序 应用汇编语言、C 语言编程方法	刊登在瑞萨电子的主页上	
RENESAS TECHNICAL UPDATE	相关产品说明、文献等的快速公告		

## 2 数字、符号的表示

以下说明本手册使用的寄存器名或者位名、数字或者符号的表示范例。

### 1. 寄存器名、位名、引脚名

在正文中用符号表示寄存器名、位名和引脚名。符号后面带有寄存器、位、引脚字样加以区别。

(例) PM0 寄存器的 PM03 位

P3\_5 引脚、VCC 引脚

### 2. 数字的表示

2 进制数的后面带有“b”，但是在只有 1 位时数字后面什么也没有；16 进制数后面带有“h”；十进制数后面什么也没有。

(例) 2 进制数：11b

16 进制数：EEA0h

10 进制数：1234

### 3 寄存器图表的阅读方法

说明在寄存器图表中使用的符号和术语。

X.X.X     . . . . 寄存器（符号）

地址     地址 . . . h

位     b7     b6     b5     b4     b3     b2     b1     b0

符号 

. . . 7	. . . 6	. . . 5	—	—	—	. . . 1	. . . 0
---------	---------	---------	---	---	---	---------	---------

     \*1

复位后的置     0     0     0     0     0     0     0     0

位	符号	位名	機能	R/W
b0	. . . 0	. . . 位	b1 b0 0 0: . . . 0 1: . . . 1 0: 不能设定。 1 1: . . .	R/W
b1	. . . 1			R/W
b2	—	什么也不指定。只能写“0”，读取值为不定值。		—
b3	—	保留位	必须置“0”。	W
b4	—			
b5	. . . 5	. . . 位	功能因运行模式而不同。	R/W
b6	. . . 6			R/W
b7	. . . 7	. . . 位	0: . . . 1: . . .	R

\*1  
R/W : 可读写。  
R : 可读，写数据无效。  
W : 可写，不能读位的状态。  
— : 什么也不指定。

\*2  
• 保留位  
保留位，必须写指定值。

\*3  
• 什么也不指定  
对该位，什么也不指定。根据将来外围功能的发展，可能出现新的功能。写数据时只能写“0”。  
• 不能设定  
不保证设定后的运行。  
• 功能根据运行模式而不同  
位功能因外围功能的模式而发生变化，请参照各模式的寄存器图表。

#### 4 省略语及简称的说明

省略 / 简称	全称	备注
ACIA	Asynchronous Communication Interface Adapter	异步通信接口适配器
bps	bits per second	位 / 秒; 每秒传送位数
CRC	Cyclic Redundancy Check	循环冗余校验
DMA	Direct Memory Access	直接存储器存取
DMAC	Direct Memory Access Controller	DMA 控制器
GSM	Global System for Mobile Communications	全球数字移动电话系统
Hi-Z	High Impedance	高阻抗
IEBus	Inter Equipment bus	-
I/O	Input/Output	输入 / 输出
IrDA	Infrared Data Association	红外线数据协会
LSB	Least Significant Bit	最低有效位
MSB	Most Significant Bit	最高有效位
NC	Non-Connection	未连接引脚
PLL	Phase Locked Loop	锁相环路
PWM	Pulse Width Modulation	脉宽调制
SFR	Special Function Registers	特殊功能寄存器
SIM	Subscriber Identity Module	ISO-7816 规定的 IC 卡
UART	Universal Asynchronous Receiver/Transmitter	通用异步收发器
VCO	Voltage Controlled Oscillator	电压控制振荡器

# 目 录

地址 - 页速查表.....	速查表 -1
1. 概要 .....	1
1.1 特点 .....	1
1.1.1 用途 .....	1
1.1.2 各群的不同点 .....	1
1.1.3 规格概要 .....	3
1.2 产品一览表 .....	6
1.3 框图 .....	8
1.4 引脚排列图 .....	10
1.5 引脚功能的说明 .....	15
2. 中央处理器 (CPU) .....	17
2.1 数据寄存器 (R0、R1、R2、R3) .....	18
2.2 地址寄存器 (A0、A1) .....	18
2.3 帧基址寄存器 (FB) .....	18
2.4 中断表寄存器 (INTB) .....	18
2.5 程序计数器 (PC) .....	18
2.6 用户堆栈指针 (USP) 和中断堆栈指针 (ISP) .....	18
2.7 静态基址寄存器 (SB) .....	18
2.8 标志寄存器 (FLG) .....	18
2.8.1 进位标志 (C 标志) .....	18
2.8.2 调试标志 (D 标志) .....	18
2.8.3 零标志 (Z 标志) .....	18
2.8.4 符号标志 (S 标志) .....	19
2.8.5 寄存器组指定标志 (B 标志) .....	19
2.8.6 上溢标志 (O 标志) .....	19
2.8.7 中断允许标志 (I 标志) .....	19
2.8.8 堆栈指针指定标志 (U 标志) .....	19
2.8.9 处理器中断优先级 (IPL) .....	19
2.8.10 保留位 .....	19
3. 存储器 .....	20
4. SFR .....	21
5. 复位 .....	31
5.1 寄存器说明 .....	33
5.1.1 处理器模式寄存器 0 (PM0) .....	33
5.1.2 复位源判断寄存器 (RSTFR) .....	34
5.1.3 选项功能选择寄存器 (OFS) .....	35
5.1.4 选项功能选择寄存器 2 (OFS2) .....	36
5.2 硬件复位 .....	36
5.2.1 电源稳定的情况 .....	37
5.2.2 接通电源的情况 .....	37
5.3 上电复位功能 .....	38
5.4 电压监视 0 复位 .....	39
5.5 看门狗定时器复位 .....	39
5.6 软件复位 .....	40
5.7 冷启动 / 热启动的判断功能 .....	40



5.8	复位源的判断功能 .....	40
6.	电压检测电路 .....	41
6.1	概要 .....	41
6.2	寄存器说明 .....	44
6.2.1	电压监视电路的控制寄存器 (CMPA) .....	44
6.2.2	电压监视电路的边沿选择寄存器 (VCAC) .....	45
6.2.3	电压检测寄存器 1 (VCA1) .....	45
6.2.4	电压检测寄存器 2 (VCA2) .....	46
6.2.5	电压检测 1 的电平选择寄存器 (VD1LS) .....	47
6.2.6	电压监视 0 电路的控制寄存器 (VW0C) .....	48
6.2.7	电压监视 1 电路的控制寄存器 (VW1C) .....	49
6.2.8	电压监视 2 电路的控制寄存器 (VW2C) .....	50
6.2.9	选项功能选择寄存器 (OFS) .....	51
6.3	VCC 输入电压的监视 .....	52
6.3.1	Vdet0 的监视 .....	52
6.3.2	Vdet1 的监视 .....	52
6.3.3	Vdet2 的监视 .....	52
6.4	电压监视 0 复位 .....	52
6.5	电压监视 1 中断 .....	53
6.6	电压监视 2 中断 .....	55
7.	I/O 端口 .....	57
7.1	概要 .....	57
7.2	I/O 端口的功能 .....	58
7.3	对外围功能的影响 .....	58
7.4	I/O 端口以外的引脚 .....	59
7.5	寄存器说明 .....	65
7.5.1	端口 Pi 方向寄存器 (PDi) (i=0 ~ 9) .....	65
7.5.2	端口 Pi 寄存器 (Pi) (i = 0 ~ 9) .....	66
7.5.3	定时器 RJ 的引脚选择寄存器 (TRJSR) .....	67
7.5.4	定时器 RB 的引脚选择寄存器 (TRBSR) .....	68
7.5.5	定时器 RC 的引脚选择寄存器 0 (TRCPSR0) .....	69
7.5.6	定时器 RC 的引脚选择寄存器 1 (TRCPSR1) .....	70
7.5.7	UART0 的引脚选择寄存器 (U0SR) .....	71
7.5.8	UART2 的引脚选择寄存器 0 (U2SR0) .....	72
7.5.9	UART2 的引脚选择寄存器 1 (U2SR1) .....	73
7.5.10	SSU/IIC 的引脚选择寄存器 (SSUICSR) .....	74
7.5.11	INT 中断输入的引脚选择寄存器 (INTSR) .....	75
7.5.12	输入 / 输出功能的引脚选择寄存器 (PINSR) .....	76
7.5.13	端口 Pi 的上拉控制寄存器 (PiPUR) (i=0 ~ 9) .....	77
7.5.14	端口 P7 的驱动能力控制寄存器 (P7DRR) .....	78
7.5.15	端口 P8 的驱动能力控制寄存器 (P8DRR) .....	78
7.5.16	输入阈值的控制寄存器 0 (VLT0) .....	79
7.5.17	输入阈值的控制寄存器 1 (VLT1) .....	80
7.5.18	输入阈值的控制寄存器 2 (VLT2) .....	81
7.6	端口的设定 .....	82
7.7	未使用引脚的处理 .....	108
8.	总线控制 .....	109
9.	时钟发生电路 .....	110

9.1	概要 .....	110
9.2	寄存器说明 .....	113
9.2.1	系统时钟控制寄存器 0 (CM0) .....	113
9.2.2	系统时钟控制寄存器 1 (CM1) .....	114
9.2.3	系统时钟控制寄存器 3 (CM3) .....	115
9.2.4	振荡停止检测寄存器 (OCD) .....	116
9.2.5	高速内部振荡器的控制寄存器 0 (FRA0) .....	117
9.2.6	高速内部振荡器的频率控制寄存器 0 (FRC0) .....	117
9.2.7	高速内部振荡器的控制寄存器 2 (FRA2) .....	118
9.2.8	高速内部振荡器的 18MHz 设定值寄存器 0 (FR18S0) .....	118
9.2.9	高速内部振荡器的 18MHz 设定值寄存器 1 (FR18S1) .....	119
9.2.10	高速内部振荡器的频率控制寄存器 1 (FRC1) .....	119
9.3	XIN 时钟 .....	120
9.4	内部振荡器时钟 .....	121
9.4.1	低速内部振荡器时钟 .....	121
9.4.2	高速内部振荡器时钟 .....	121
9.5	XCIN 时钟 .....	121
9.6	CPU 时钟和外围功能时钟 .....	122
9.6.1	系统时钟 .....	122
9.6.2	CPU 时钟 .....	122
9.6.3	外围功能时钟 (f1、f2、f4、f8、f16、f32) .....	122
9.6.4	fOCO .....	123
9.6.5	fOCO20M .....	123
9.6.6	fOCO-F .....	123
9.6.7	fOCO-S .....	123
9.6.8	fOCO128 .....	123
9.6.9	fC-LCD .....	123
9.6.10	fC、fC32 .....	123
9.6.11	fOCO-WDT .....	123
9.6.12	fC-TRH .....	124
9.7	振荡停止检测功能 .....	124
9.7.1	振荡停止检测功能的使用方法 .....	124
9.8	使用时钟发生电路时的注意事项 .....	126
9.8.1	振荡停止检测功能 .....	126
9.8.2	振荡电路常数 .....	126
9.8.3	XCIN 时钟 .....	126
10.	功率控制 .....	127
10.1	概要 .....	127
10.2	寄存器说明 .....	129
10.2.1	系统时钟控制寄存器 0 (CM0) .....	129
10.2.2	系统时钟控制寄存器 1 (CM1) .....	130
10.2.3	系统时钟控制寄存器 3 (CM3) .....	131
10.2.4	振荡停止检测寄存器 (OCD) .....	132
10.2.5	高速内部振荡器的控制寄存器 0 (FRA0) .....	133
10.2.6	电压检测寄存器 2 (VCA2) .....	134
10.2.7	断电模式控制寄存器 0 (POMCR0) .....	135
10.3	标准运行模式 .....	136
10.3.1	高速时钟模式 .....	137
10.3.2	低速时钟模式 .....	137
10.3.3	高速内部振荡器模式 .....	137
10.3.4	低速内部振荡器模式 .....	137

10.4	等待模式 .....	138
10.4.1	外围功能时钟停止功能 .....	138
10.4.2	向等待模式的转移 .....	138
10.4.3	等待模式中的引脚状态 .....	138
10.4.4	从等待模式的返回 .....	139
10.5	停止模式 .....	142
10.5.1	向停止模式的转移 .....	142
10.5.2	停止模式中的引脚状态 .....	142
10.5.3	从停止模式的返回 .....	143
10.6	断电 0 模式 .....	144
10.6.1	断电 0 模式的引脚处理 .....	144
10.6.2	向断电 0 模式的转移 .....	144
10.6.3	到断电 0 模式中的引脚状态 .....	144
10.6.4	断电 0 模式的解除 .....	145
10.7	断电 2 模式 .....	146
10.7.1	向断电 2 模式的转移 .....	146
10.7.2	断电 2 模式中的引脚状态 .....	146
10.7.3	从断电 2 模式的返回 .....	147
10.8	功耗的降低 .....	148
10.8.1	电压检测电路 .....	148
10.8.2	端口 .....	148
10.8.3	时钟 .....	148
10.8.4	等待模式、停止模式和断电模式 .....	148
10.8.5	外围功能时钟的停止 .....	148
10.8.6	定时器 .....	148
10.8.7	A/D 转换器 .....	148
10.8.8	时钟同步串行接口 .....	148
10.8.9	内部电源的低功耗 .....	149
10.8.10	闪存的停止 .....	150
10.8.11	低消耗电流读模式 .....	151
10.9	使用功率控制时的注意事项 .....	152
10.9.1	停止模式 .....	152
10.9.2	等待模式 .....	153
10.9.3	断电 0 模式 .....	154
10.9.4	断电 2 模式 .....	154
11.	保护 .....	155
11.1	寄存器说明 .....	155
11.1.1	保护寄存器 (PRCR) .....	155
12.	中断 .....	156
12.1	概要 .....	156
12.1.1	中断的分类 .....	156
12.1.2	软件中断 .....	156
12.1.3	特殊中断 .....	157
12.1.4	外围功能中断 .....	157
12.1.5	中断和中断向量 .....	158
12.2	寄存器说明 .....	160
12.2.1	中断控制寄存器 (S2TIC、S2RIC、KUPIC、ADIC、S0TIC、S0RIC、TRJ0IC、TRB1IC、 TRB0IC、TRJ1IC、TRJ2IC、U2BCNIC、LCDIC、VCMP1IC、VCMP2IC) .....	160

12.2.2	中断控制寄存器 (FMRDYIC、TRCIC、SSUIC/ICIC、TRHIC)	161
12.2.3	INT <sub>i</sub> 中断控制寄存器 (INT <sub>i</sub> IC) (i=0 ~ 7)	162
12.3	中断控制	163
12.3.1	I 标志	163
12.3.2	IR 位	163
12.3.3	ILVL2 ~ ILVL0 位和 IPL	163
12.3.4	中断响应顺序	164
12.3.5	中断响应时间	165
12.3.6	接受中断请求时的 IPL 变化	165
12.3.7	寄存器压栈	165
12.3.8	从中断程序的返回	167
12.3.9	中断优先级	167
12.3.10	中断优先级的判断电路	167
12.4	INT 中断	169
12.4.1	INT <sub>i</sub> 中断 (i=0 ~ 7)	169
12.4.2	INT 中断输入的引脚选择寄存器 (INTSR)	170
12.4.3	外部输入允许寄存器 0 (INTEN)	171
12.4.4	外部输入允许寄存器 1 (INTEN1)	172
12.4.5	INT 输入滤波器的选择寄存器 0 (INTF)	173
12.4.6	INT 输入滤波器的选择寄存器 1 (INTF1)	174
12.4.7	INT <sub>i</sub> 输入滤波器 (i=0 ~ 7)	175
12.5	键输入中断	176
12.5.1	键输入允许寄存器 0 (KIEN)	177
12.5.2	键输入允许寄存器 1 (KIEN1)	178
12.6	地址匹配中断	179
12.6.1	地址匹配中断允许寄存器 i (AIER <sub>i</sub> ) (i=0 ~ 1)	180
12.6.2	地址匹配中断寄存器 i (RMAD <sub>i</sub> ) (i=0 ~ 1)	180
12.7	定时器 RC 中断、定时器 RH 中断、同步串行通信单元中断、I <sup>2</sup> C 总线接口中断、 闪存中断 (有多个中断请求源的中断)	181
12.8	使用中断时的注意事项	182
12.8.1	读地址 00000h	182
12.8.2	SP 的设定	182
12.8.3	外部中断和键输入中断	182
12.8.4	中断源的变更	182
12.8.5	中断控制寄存器的变更	183
13.	ID 码区域	184
13.1	概要	184
13.2	功能	184
13.3	强制擦除功能	185
13.4	标准串行输入 / 输出模式的禁止功能	185
13.5	使用 ID 码区域时的注意事项	186
13.5.1	ID 码区域的设定例子	186
14.	选项功能选择区	187
14.1	概要	187
14.2	寄存器说明	188
14.2.1	选项功能选择寄存器 (OFS)	188
14.2.2	选项功能选择寄存器 2 (OFS2)	189
14.3	使用选项功能选择区时的注意事项	189
14.3.1	选项功能选择区的设定例子	189

15.	看门狗定时器 .....	190
15.1	概要 .....	190
15.2	寄存器说明 .....	192
15.2.1	处理器模式寄存器 1 (PM1) .....	192
15.2.2	看门狗定时器的复位寄存器 (WDTR) .....	192
15.2.3	看门狗定时器的启动寄存器 (WDTS) .....	193
15.2.4	看门狗定时器的控制寄存器 (WDTC) .....	193
15.2.5	计数源保护模式寄存器 (CSPR) .....	194
15.2.6	选择功能选择寄存器 (OFS) .....	195
15.2.7	选择功能选择寄存器 2 (OFS2) .....	196
15.3	运行说明 .....	197
15.3.1	有关多个模式的共同事项 .....	197
15.3.2	计数源保护模式无效的情况 .....	198
15.3.3	计数源保护模式有效的情况 .....	199
16.	定时器概论 .....	200
17.	定时器 RB .....	202
17.1	概要 .....	202
17.2	寄存器说明 .....	203
17.2.1	模块待机控制寄存器 1 (MSTCR1) .....	203
17.2.2	定时器 RB <sub>i</sub> 的控制寄存器 (TRBiCR) (i=0 ~ 1) .....	204
17.2.3	定时器 RB <sub>i</sub> 的单触发控制寄存器 (TRBiOCR) (i=0 ~ 1) .....	205
17.2.4	定时器 RB <sub>i</sub> 的 I/O 控制寄存器 (TRBiIOC) (i=0 ~ 1) .....	205
17.2.5	定时器 RB <sub>i</sub> 的模式寄存器 (TRBiMR) (i=0 ~ 1) .....	206
17.2.6	定时器 RB <sub>i</sub> 的预分频寄存器 (TRBiPRE) (i=0 ~ 1) .....	206
17.2.7	定时器 RB <sub>i</sub> 的辅助寄存器 (TRBiSC) (i=0 ~ 1) .....	207
17.2.8	定时器 RB <sub>i</sub> 的主寄存器 (TRBiPR) (i=0 ~ 1) .....	207
17.2.9	定时器 RB 的引脚选择寄存器 (TRBSR) .....	208
17.3	定时器模式 .....	209
17.3.1	定时器 RB <sub>i</sub> 的 I/O 控制寄存器 (TRBiIOC) (i=0 ~ 1) [ 定时器模式 ] .....	210
17.3.2	计数过程中的定时器写控制 .....	210
17.4	可编程波形发生模式 .....	212
17.4.1	定时器 RB <sub>i</sub> 的 I/O 控制寄存器 (TRBiIOC) (i=0 ~ 1) [ 可编程波形发生模式 ] .....	213
17.4.2	运行例子 .....	214
17.5	可编程单触发生模式 .....	215
17.5.1	定时器 RB <sub>i</sub> 的 I/O 控制寄存器 (TRBiIOC) (i=0 ~ 1) [ 可编程单触发生模式 ] .....	216
17.5.2	运行例子 .....	217
17.5.3	单触发的选择 .....	218
17.6	可编程等待单触发生模式 .....	219
17.6.1	定时器 RB <sub>i</sub> 的 I/O 控制寄存器 (TRBiIOC) (i=0 ~ 1) [ 可编程等待单触发生模式 ] .....	220
17.6.2	运行例子 .....	221
17.7	使用定时器 RB 时的注意事项 .....	222
17.7.1	定时器模式 .....	222
17.7.2	可编程波形发生模式 .....	222
17.7.3	可编程单触发生模式 .....	222
17.7.4	可编程等待单触发生模式 .....	222
18.	定时器 RC .....	223
18.1	概要 .....	223
18.2	寄存器说明 .....	225
18.2.1	模块待机控制寄存器 0 (MSTCR0) .....	226

18.2.2	定时器 RC 的模式寄存器 (TRCMR) .....	227
18.2.3	定时器 RC 的控制寄存器 1 (TRCCR1) .....	228
18.2.4	定时器 RC 的中断允许寄存器 (TRCIER) .....	229
18.2.5	定时器 RC 的状态寄存器 (TRCSR) .....	230
18.2.6	定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) .....	231
18.2.7	定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) .....	232
18.2.8	定时器 RC 的计数器 (TRC) .....	232
18.2.9	定时器 RC 的通用寄存器 A,B,C,D (TRCGRA、TRCGRB、TRCGRC、TRCGRD) .....	233
18.2.10	定时器 RC 的控制寄存器 2 (TRCCR2) .....	233
18.2.11	定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF) .....	234
18.2.12	定时器 RC 的输出主控允许寄存器 (TRCOER) .....	235
18.2.13	定时器 RC 的触发控制寄存器 (TRCADCR) .....	236
18.2.14	定时器 RC 的引脚选择寄存器 0 (TRCPSR0) .....	237
18.2.15	定时器 RC 的引脚选择寄存器 1 (TRCPSR1) .....	238
18.3	有关多个模式的共同事项 .....	239
18.3.1	计数源 .....	239
18.3.2	缓冲器运行 .....	240
18.3.3	数字滤波器 .....	242
18.3.4	脉冲输出的强制截止 .....	243
18.4	定时器模式 (输入捕捉功能) .....	244
18.4.1	定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输入捕捉功能)] .....	246
18.4.2	定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输入捕捉功能)] .....	247
18.4.3	运行例子 .....	248
18.5	定时器模式 (输出比较功能) .....	249
18.5.1	定时器 RC 的控制寄存器 1 (TRCCR1) [定时器模式 (输出比较功能)] .....	251
18.5.2	定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输出比较功能)] .....	252
18.5.3	定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输出比较功能)] .....	253
18.5.4	定时器 RC 的控制寄存器 2 (TRCCR2) [定时器模式 (输出比较功能)] .....	254
18.5.5	运行例子 .....	255
18.5.6	TRCGRC 寄存器和 TRCGRD 寄存器的输出引脚的变更 .....	256
18.6	PWM 模式 .....	258
18.6.1	定时器 RC 的控制寄存器 1 (TRCCR1) [PWM 模式] .....	259
18.6.2	定时器 RC 的控制寄存器 2 (TRCCR2) [PWM 模式] .....	260
18.6.3	运行例子 .....	261
18.7	PWM2 模式 .....	263
18.7.1	寄存器 RC 的控制寄存器 1 (TRCCR1) [PWM2 模式] .....	265
18.7.2	定时器 RC 的控制寄存器 2 (TRCCR2) [PWM2 模式] .....	266
18.7.3	定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF) [PWM2 模式] .....	267
18.7.4	运行例子 .....	268
18.8	定时器 RC 中断 .....	271
18.9	使用定时器 RC 时的注意事项 .....	272
18.9.1	TRC 寄存器 .....	272
18.9.2	TRCSR 寄存器 .....	272
18.9.3	TRCCR1 寄存器 .....	272
18.9.4	计数源的转换 .....	273
18.9.5	输入捕捉功能 .....	273
18.9.6	PWM2 模式的 TRCMR 寄存器 .....	273
19.	定时器 RH .....	274
19.1	概要 .....	274
19.2	实时时钟模式 .....	274
19.2.1	模块待机控制寄存器 1 (MSTCR1) .....	277

19.2.2	定时器 RH 的秒数据寄存器 (TRHSEC) [ 实时时钟模式 ] .....	278
19.2.3	定时器 RH 的分钟数据寄存器 (TRHMIN) [ 实时时钟模式 ] .....	279
19.2.4	定时器 RH 的小时数据寄存器 (TRHHR) [ 实时时钟模式 ] .....	280
19.2.5	定时器 RH 的星期数据寄存器 (TRHWK) [ 实时时钟模式 ] .....	281
19.2.6	定时器 RH 的日数据寄存器 (TRHDY) [ 实时时钟模式 ] .....	282
19.2.7	定时器 RH 的月数据寄存器 (TRHMON) [ 实时时钟模式 ] .....	283
19.2.8	定时器 RH 的年数据寄存器 (TRHYR) [ 实时时钟模式 ] .....	284
19.2.9	定时器 RH 的控制寄存器 (TRHCR) [ 实时时钟模式 ] .....	285
19.2.10	定时器 RH 的计数源选择寄存器 (TRHCSR) [ 实时时钟模式 ] .....	288
19.2.11	定时器 RH 的时钟误差校正寄存器 (TRHADJ) [ 实时时钟模式 ] .....	289
19.2.12	定时器 RH 的中断标志寄存器 (TRHIFR) [ 实时时钟模式 ] .....	290
19.2.13	定时器 RH 的中断允许寄存器 (TRHIER) [ 实时时钟模式 ] .....	291
19.2.14	定时器 RH 的闹钟分钟寄存器 (TRHAMN) [ 实时时钟模式 ] .....	292
19.2.15	定时器 RH 的闹钟小时寄存器 (TRHAHR) [ 实时时钟模式 ] .....	293
19.2.16	定时器 RH 的闹钟星期寄存器 (TRHAWK) [ 实时时钟模式 ] .....	294
19.2.17	定时器 RH 的保护寄存器 (TRHPRC) [ 实时时钟模式 ] .....	295
19.2.18	定时器 RH 的秒中断控制寄存器 (TRHICR) [ 实时时钟模式 ] .....	296
19.2.19	运行例子 .....	298
19.2.20	闹钟功能 .....	301
19.2.21	秒调整功能 .....	303
19.2.22	时钟误差校正功能 .....	305
19.2.23	时钟输出 .....	308
19.3	输出比较模式 .....	308
19.3.1	定时器 RH 的计数数据寄存器 (TRHSEC) [ 输出比较模式 ] .....	310
19.3.2	定时器 RH 的比较数据寄存器 (TRHMIN) [ 输出比较模式 ] .....	310
19.3.3	定时器 RH 的控制寄存器 (TRHCR) [ 输出比较模式 ] .....	311
19.3.4	定时器 RH 的计数源选择寄存器 (TRHCSR) [ 输出比较模式 ] .....	312
19.3.5	定时器 RH 的中断标志寄存器 (TRHIFR) [ 输出比较模式 ] .....	313
19.3.6	定时器 RH 的中断允许寄存器 (TRHIER) [ 输出比较模式 ] .....	314
19.3.7	定时器 RH 的保护寄存器 (TRHPRC) [ 输出比较模式 ] .....	315
19.3.8	运行例子 .....	316
19.4	使用定时器 RH 时的注意事项 .....	318
19.4.1	复位 .....	318
19.4.2	计数的开始和停止 .....	318
19.4.3	寄存器的设定 .....	318
19.4.4	实时时钟模式的时间读取步骤 .....	319
20.	定时器 RJ .....	320
20.1	概要 .....	320
20.2	寄存器说明 .....	321
20.2.1	模块待机控制寄存器 1 (MSTCR1) .....	321
20.2.2	定时器 RJi 的控制寄存器 (TRJiCR) (i=0 ~ 2) .....	322
20.2.3	定时器 RJi 的 I/O 控制寄存器 (TRJiIOC) (i=0 ~ 2) .....	323
20.2.4	定时器 RJi 的模式寄存器 (TRJiMR) (i=0 ~ 2) .....	324
20.2.5	定时器 RJi 的事件引脚选择寄存器 (TRJiISR) (i=0 ~ 2) .....	325
20.2.6	定时器 RJi 的寄存器 (TRJi) (i=0 ~ 2) .....	325
20.2.7	定时器 RJ 的引脚选择寄存器 (TRJSR) .....	326
20.2.8	定时器 RB 的引脚选择寄存器 (TRBSR) .....	327
20.3	定时器模式 .....	328
20.3.1	定时器 RJi 的 I/O 控制寄存器 (TRJiIOC) (i=0 ~ 2) [ 定时器模式 ] .....	328
20.3.2	计数过程中的定时器写控制 .....	329
20.4	脉冲输出模式 .....	330

20.4.1	定时器 RJi 的 I/O 控制寄存器 (TRJiIOC) (i=0 ~ 2) [ 脉冲输出模式 ] .....	331
20.5	事件计数器模式 .....	332
20.5.1	定时器 RJi 的 I/O 控制寄存器 (TRJiIOC) (i=0 ~ 2) [ 事件计数器模式 ] .....	333
20.6	脉宽测量模式 .....	334
20.6.1	定时器 RJi 的 I/O 控制寄存器 (TRJiIOC) (i=0 ~ 2) [ 脉宽测量模式 ] .....	335
20.6.2	运行例子 .....	336
20.7	脉冲周期测量模式 .....	337
20.7.1	定时器 RJi 的 I/O 控制寄存器 (TRJiIOC) (i=0 ~ 2) [ 脉冲周期测量模式 ] .....	338
20.7.2	运行例子 .....	339
20.8	使用定时器 RJ 时的注意事项 .....	340
21.	串行接口 (UART0) .....	341
21.1	概要 .....	341
21.2	寄存器说明 .....	343
21.2.1	模块待机控制寄存器 0 (MSTCR0) .....	343
21.2.2	UART0 发送 / 接收模式寄存器 (U0MR) .....	344
21.2.3	UART0 位速率寄存器 (U0BRG) .....	344
21.2.4	UART0 发送缓冲寄存器 (U0TB) .....	345
21.2.5	UART0 发送 / 接收控制寄存器 0 (U0C0) .....	346
21.2.6	UART0 发送 / 接收控制寄存器 1 (U0C1) .....	347
21.2.7	UART0 接收缓冲寄存器 (U0RB) .....	348
21.2.8	UART0 引脚选择寄存器 (U0SR) .....	349
21.3	时钟同步串行 I/O 模式 .....	350
21.3.1	发生通信错误时的处理方法 .....	353
21.3.2	极性选择功能 .....	353
21.3.3	LSB first 或者 MSB first 的选择 .....	354
21.3.4	连续接收模式 .....	354
21.4	时钟异步串行 I/O (UART) 模式 .....	355
21.4.1	位速率 .....	358
21.4.2	发生通信错误时的处理方法 .....	359
21.5	使用串行接口 (UART0) 时的注意事项 .....	359
22.	串行接口 (UART2) .....	360
22.1	概要 .....	360
22.2	寄存器说明 .....	362
22.2.1	模块待机控制寄存器 0 (MSTCR0) .....	362
22.2.2	UART2 发送 / 接收模式寄存器 (U2MR) .....	363
22.2.3	UART2 位速率寄存器 (U2BRG) .....	363
22.2.4	UART2 发送缓冲寄存器 (U2TB) .....	364
22.2.5	UART2 发送 / 接收控制寄存器 0 (U2C0) .....	365
22.2.6	UART2 发送 / 接收控制寄存器 1 (U2C1) .....	366
22.2.7	UART2 接收缓冲寄存器 (U2RB) .....	367
22.2.8	UART2 数字滤波器的功能选择寄存器 (URXDF) .....	368
22.2.9	UART2 特殊模式寄存器 5 (U2SMR5) .....	368
22.2.10	UART2 特殊模式寄存器 4 (U2SMR4) .....	369
22.2.11	UART2 特殊模式寄存器 3 (U2SMR3) .....	370
22.2.12	UART2 特殊模式寄存器 2 (U2SMR2) .....	371
22.2.13	UART2 特殊模式寄存器 (U2SMR) .....	371
22.2.14	UART2 引脚选择寄存器 0 (U2SR0) .....	372
22.2.15	UART2 引脚选择寄存器 1 (U2SR1) .....	373
22.3	时钟同步串行 I/O 模式 .....	374
22.3.1	发生通信错误时的处理方法 .....	378



22.3.2	CLK 极性的选择 .....	378
22.3.3	LSB first 或者 MSB first 的选择 .....	379
22.3.4	连续接收模式 .....	379
22.3.5	串行数据的逻辑转换 .....	380
22.3.6	CTS/RTS 功能 .....	380
22.4	时钟异步串行 I/O (UART) 模式 .....	381
22.4.1	位速率 .....	385
22.4.2	发生通信错误时的处理方法 .....	386
22.4.3	LSB first 或者 MSB first 的选择 .....	386
22.4.4	串行数据的逻辑转换 .....	387
22.4.5	TXD 和 RXD 输入 / 输出极性的转换功能 .....	387
22.4.6	CTS/RTS 功能 .....	388
22.4.7	RXD2 数字滤波器的选择功能 .....	388
22.5	特殊模式 1 (I <sup>2</sup> C 模式) .....	389
22.5.1	开始条件和停止条件的检测 .....	395
22.5.2	开始条件和停止条件的输出 .....	395
22.5.3	传送时钟 .....	396
22.5.4	SDA 输出 .....	397
22.5.5	SDA 输入 .....	397
22.5.6	ACK 和 NACK .....	397
22.5.7	发送和接收的初始化 .....	397
22.6	多处理器通信功能 .....	398
22.6.1	多处理器的发送 .....	401
22.6.2	多处理器的接收 .....	402
22.6.3	RXD2 数字滤波器的选择功能 .....	404
22.7	使用串行接口 (UART2) 时的注意事项 .....	404
22.7.1	时钟同步串行 I/O 模式 .....	404
22.7.2	特殊模式 1 (I <sup>2</sup> C 模式) .....	405
23.	时钟同步串行接口 .....	406
23.1	模式的选择 .....	406
24.	同步串行通信单元 (SSU) .....	407
24.1	概要 .....	407
24.2	寄存器说明 .....	409
24.2.1	模块待机控制寄存器 0 (MSTCR0) .....	409
24.2.2	SSU/IIC 引脚选择寄存器 (SSUICSR) .....	410
24.2.3	SS 位的计数寄存器 (SSBR) .....	411
24.2.4	SS 发送数据寄存器 (SSTDR) .....	412
24.2.5	SS 接收数据寄存器 (SSRDR) .....	412
24.2.6	SS 控制寄存器 H (SSCRH) .....	413
24.2.7	SS 控制寄存器 L (SSCRL) .....	414
24.2.8	SS 模式寄存器 (SSMR) .....	415
24.2.9	SS 允许寄存器 (SSER) .....	416
24.2.10	SS 状态寄存器 (SSSR) .....	417
24.2.11	SS 模式寄存器 2 (SSMR2) .....	418
24.3	有关多个模式的共同事项 .....	419
24.3.1	传送时钟 .....	419
24.3.2	SS 移位寄存器 (SSTRSR) .....	420
24.3.3	中断请求 .....	421
24.3.4	各通信模式和引脚功能 .....	422
24.4	时钟同步通信模式 .....	423

24.4.1	时钟同步通信模式的初始化 .....	423
24.4.2	数据的发送 .....	424
24.4.3	数据的接收 .....	426
24.5	4 线式总线通信模式 .....	429
24.5.1	4 线式总线通信模式的初始化 .....	429
24.5.2	数据的发送 .....	430
24.5.3	数据的接收 .....	432
24.5.4	SCS 引脚控制和仲裁 .....	434
24.6	使用同步串行通信单元 (SSU) 时的注意事项 .....	434
25.	I <sup>2</sup> C 总线接口 .....	435
25.1	概要 .....	435
25.2	寄存器说明 .....	438
25.2.1	模块待机控制寄存器 0 (MSTCR0) .....	438
25.2.2	SSU/IIC 引脚选择寄存器 (SSUIICSR) .....	439
25.2.3	输入 / 输出功能的引脚选择寄存器 (PINSR) .....	440
25.2.4	IIC 总线发送数据寄存器 (ICDRT) .....	441
25.2.5	IIC 总线接收数据寄存器 (ICDRR) .....	441
25.2.6	IIC 总线控制寄存器 1 (ICCR1) .....	442
25.2.7	IIC 总线控制寄存器 2 (ICCR2) .....	443
25.2.8	IIC 总线模式寄存器 (ICMR) .....	444
25.2.9	IIC 总线中断允许寄存器 (ICIER) .....	445
25.2.10	IIC 总线状态寄存器 (ICSR) .....	446
25.2.11	从属地址寄存器 (SAR) .....	447
25.2.12	IIC 总线移位寄存器 (ICDRS) .....	447
25.3	有关多个模式的共同事项 .....	448
25.3.1	传送时钟 .....	448
25.3.2	SDA 引脚的数字延迟的选择 .....	450
25.3.3	中断请求 .....	451
25.4	I <sup>2</sup> C 总线接口模式 .....	452
25.4.1	I <sup>2</sup> C 总线格式 .....	452
25.4.2	主控发送 .....	453
25.4.3	主控接收 .....	454
25.4.4	从属发送 .....	456
25.4.5	从属接收 .....	457
25.5	时钟同步串行模式 .....	459
25.5.1	时钟同步串行格式 .....	459
25.5.2	发送 .....	459
25.5.3	接收 .....	460
25.6	寄存器的设定例子 .....	461
25.7	噪声消除电路 .....	465
25.8	位同步电路 .....	465
25.9	使用 I <sup>2</sup> C 总线接口时的注意事项 .....	466
25.9.1	主控接收模式 .....	466
25.9.2	ICCR1 寄存器的 ICE 位和 ICCR2 寄存器的 IICRST 位 .....	466
26.	A/D 转换器 .....	467
26.1	概要 .....	467
26.2	寄存器说明 .....	469
26.2.1	模块待机控制寄存器 0 (MSTCR0) .....	469
26.2.2	芯片内部基准电压的控制寄存器 (OCVREFCR) .....	470
26.2.3	A/D 寄存器 i (ADi) (i=0 ~ 7) .....	471

26.2.4	A/D 模式寄存器 (ADM0D)	472
26.2.5	A/D 输入选择寄存器 (ADINSEL)	473
26.2.6	A/D 控制寄存器 0 (ADCON0)	474
26.2.7	A/D 控制寄存器 1 (ADCON1)	475
26.2.8	A/D 控制寄存器 2 (ADCON2)	476
26.3	有关多个模式的共同事项	477
26.3.1	输入 / 输出引脚	477
26.3.2	A/D 转换周期数	477
26.3.3	A/D 转换的开始条件	478
26.3.4	A/D 转换结果	480
26.3.5	降低消耗电流的功能	480
26.3.6	芯片内部基准电压 (OCVREF)	480
26.3.7	A/D 断路检测辅助功能	480
26.4	单次模式	482
26.5	重复模式 0	483
26.6	重复模式 1	484
26.7	单次扫描模式	486
26.8	重复扫描模式	488
26.9	温度传感器	490
26.9.1	温度传感器的设定步骤	491
26.10	A/D 转换时的传感器输出阻抗	492
26.11	使用 A/D 转换器时的注意事项	493
26.11.1	A/D 转换器	493
26.11.2	温度传感器	493
27.	比较器 B	494
27.1	概要	494
27.2	寄存器说明	495
27.2.1	比较器 B 的控制寄存器 0 (INTCMP)	495
27.2.2	外部输入允许寄存器 0 (INTEN)	496
27.2.3	INT 输入滤波器的选择寄存器 0 (INTF)	497
27.3	运行说明	498
27.3.1	比较器 Bi 的数字滤波器 (i=1,3)	499
27.4	比较器 B1 中断和比较器 B3 中断	499
28.	LCD 驱动控制电路	500
28.1	概要	500
28.2	寄存器说明	503
28.2.1	模块待机控制寄存器 0 (MSTCR0)	503
28.2.2	LCD 控制寄存器 (LCR0)	504
28.2.3	LCD 选项时钟控制寄存器 (LCR2)	505
28.2.4	LCD 时钟控制寄存器 (LCR3)	506
28.2.5	LCD 显示控制寄存器 (LCR4)	507
28.2.6	LCD 端口选择寄存器 0 (LSE0)	508
28.2.7	LCD 端口选择寄存器 1 (LSE1)	509
28.2.8	LCD 端口选择寄存器 2 (LSE2)	510
28.2.9	LCD 端口选择寄存器 3 (LSE3)	511
28.2.10	LCD 端口选择寄存器 4 (LSE4)	512
28.2.11	LCD 端口选择寄存器 5 (LSE5)	513
28.3	数据寄存器的说明	514
28.4	LCD 驱动控制	515
28.4.1	段输出引脚的选择	517

28.4.2	LCD 时钟的选择 .....	517
28.4.3	偏压控制 .....	517
28.4.4	LCD 数据显示 .....	518
28.4.5	停止模式和断电 2 模式中的引脚状态 .....	518
28.4.6	断电 0 模式中的引脚状态 .....	518
28.5	LCD 驱动波形 .....	519
28.5.1	段显示屏的驱动波形 .....	519
28.5.2	记忆性液晶显示屏的驱动波形 .....	523
28.5.3	中断控制波形 .....	524
28.6	使用 LCD 驱动控制电路时的注意事项 .....	524
28.6.1	外接分压电阻的情况 .....	524
29.	闪存 .....	525
29.1	概要 .....	525
29.2	存储器的分配 .....	526
29.3	闪存的改写禁止功能 .....	527
29.3.1	ID 码检查功能 .....	527
29.3.2	ROM 码保护功能 .....	527
29.3.3	选项功能选择寄存器 (OFS) .....	528
29.4	CPU 改写模式 .....	529
29.4.1	闪存状态寄存器 (FST) .....	530
29.4.2	闪存控制寄存器 0 (FMR0) .....	533
29.4.3	闪存控制寄存器 1 (FMR1) .....	535
29.4.4	闪存控制寄存器 2 (FMR2) .....	536
29.4.5	EW0 模式 .....	537
29.4.6	EW1 模式 .....	537
29.4.7	挂起 .....	538
29.4.8	各模式的设定和解除方法 .....	540
29.4.9	数据保护功能 .....	541
29.4.10	软件命令 .....	542
29.4.11	全状态检查 .....	554
29.5	标准串行输入 / 输出模式 .....	556
29.5.1	ID 码检查功能 .....	556
29.6	并行输入 / 输出模式 .....	558
29.6.1	ROM 码保护功能 .....	558
29.7	使用闪存时的注意事项 .....	558
29.7.1	CPU 改写模式 .....	558
30.	电特性 .....	562
30.1	绝对最大额定值 .....	562
30.2	推荐的工作条件 .....	563
30.3	外围功能的特性 .....	564
30.4	DC 特性 .....	572
30.5	AC 特性 .....	578
31.	使用时的注意事项 .....	585
31.1	使用时钟发生电路时的注意事项 .....	585
31.1.1	振荡停止检测功能 .....	585
31.1.2	振荡电路常数 .....	585
31.1.3	XCIN 时钟 .....	585
31.2	使用功率控制时的注意事项 .....	585
31.2.1	停止模式 .....	585

31.2.2	等待模式 .....	586
31.2.3	断电 0 模式 .....	586
31.2.4	断电 2 模式 .....	587
31.3	使用中断时的注意事项 .....	587
31.3.1	读地址 00000h .....	587
31.3.2	SP 的设定 .....	587
31.3.3	外部中断和键输入中断 .....	587
31.3.4	中断源的变更 .....	588
31.3.5	中断控制寄存器的变更 .....	589
31.4	使用 ID 码区域时的注意事项 .....	590
31.4.1	ID 码区域的设定例子 .....	590
31.5	使用选项功能选择区时的注意事项 .....	590
31.5.1	选项功能选择区的设定例子 .....	590
31.6	使用定时器 RB 时的注意事项 .....	591
31.6.1	定时器模式 .....	591
31.6.2	可编程波形发生模式 .....	591
31.6.3	可编程单触发发生模式 .....	591
31.6.4	可编程等待单触发发生模式 .....	591
31.7	使用定时器 RC 时的注意事项 .....	592
31.7.1	TRC 寄存器 .....	592
31.7.2	TRCSR 寄存器 .....	592
31.7.3	TRCCR1 寄存器 .....	592
31.7.4	计数源的转换 .....	592
31.7.5	输入捕捉功能 .....	593
31.7.6	PWM2 模式的 TRCMR 寄存器 .....	593
31.8	使用定时器 RH 时的注意事项 .....	593
31.8.1	复位 .....	593
31.8.2	计数的开始和停止 .....	593
31.8.3	寄存器的设定 .....	593
31.8.4	实时时钟模式的时间读取步骤 .....	594
31.9	使用定时器 RJ 时的注意事项 .....	595
31.10	使用串行接口 (UART0) 时的注意事项 .....	595
31.11	使用串行接口 (UART2) 时的注意事项 .....	596
31.11.1	时钟同步串行 I/O 模式 .....	596
31.11.2	特殊模式 1 (I <sup>2</sup> C 模式) .....	596
31.12	使用同步串行通信单元 (SSU) 时的注意事项 .....	596
31.13	使用 I <sup>2</sup> C 总线接口时的注意事项 .....	597
31.13.1	主控接收模式 .....	597
31.13.2	ICCR1 寄存器的 ICE 位和 ICCR2 寄存器的 IICRST 位 .....	597
31.14	使用 A/D 转换器时的注意事项 .....	598
31.14.1	A/D 转换器 .....	598
31.14.2	温度传感器 .....	598
31.15	使用 LCD 驱动控制电路时的注意事项 .....	598
31.15.1	外接分压电阻的情况 .....	598
31.16	使用闪存时的注意事项 .....	598
31.16.1	CPU 改写模式 .....	598
31.17	有关噪声的注意事项 .....	602
31.17.1	作为噪声和门锁对策, 在 VCC-VSS 引脚之间插入旁路电容 .....	602
31.17.2	端口控制寄存器的噪声误动作对策 .....	602
31.18	有关电源电压波动的注意事项 .....	602
32.	On-chip 调试器的注意事项 .....	603

附录 .....	604
附录 1. 封装尺寸图.....	604
附录 2. 和串行编程器的连接例子.....	607
附录 3. 和仿真器 E8a 的连接例子 .....	609
索引 .....	610

## 地址 - 页速查表

地址	寄存器	符号	记载页
0000h			
0001h			
0002h			
0003h			
0004h	处理器模式寄存器 0	PM0	33
0005h	处理器模式寄存器 1	PM1	192
0006h	系统时钟控制寄存器 0	CM0	113、129
0007h	系统时钟控制寄存器 1	CM1	114、130
0008h	模块待机控制寄存器 0	MSTCR0	226、343、362、409、438、469、503
0009h	系统时钟控制寄存器 3	CM3	115、131
000Ah	保护寄存器	PRCR	155
000Bh	复位源判断寄存器	RSTFR	34
000Ch	振荡停止检测寄存器	OCD	116、132
000Dh	看门狗定时器的复位寄存器	WDTR	192
000Eh	看门狗定时器的启动寄存器	WDTS	193
000Fh	看门狗定时器的控制寄存器	WDTC	193
0010h	模块待机控制寄存器 1	MSTCR1	203、277、321
0011h			
0012h			
0013h			
0014h			
0015h			
0016h			
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	计数源保护模式寄存器	CSPR	194
001Dh			
001Eh			
001Fh			
0020h	断电模式控制寄存器 0	POMCR0	135
0021h			
0022h			
0023h	高速内部振荡器的控制寄存器 0	FRA0	117、133
0024h	高速内部振荡器的频率控制寄存器 0	FRC0	117
0025h	高速内部振荡器的控制寄存器 2	FRA2	118
0026h	芯片内部基准电压的控制寄存器	OCVREFCR	470
0027h			
0028h			
0029h	高速内部振荡器的 18MHz 设定值寄存器 0	FR18S0	118
002Ah	高速内部振荡器的 18MHz 设定值寄存器 1	FR18S1	119
002Bh			
002Ch			
002Dh			
002Eh			
002Fh	高速内部振荡器的频率控制寄存器 1	FRC1	119
0030h	电压监视电路的控制寄存器	COMP	44
0031h	电压监视电路的边沿选择寄存器	VCAC	45
0032h			
0033h	电压检测寄存器 1	VCA1	45
0034h	电压检测寄存器 2	VCA2	46、134
0035h			
0036h	电压检测 1 的电平选择寄存器	VD1LS	47
0037h			
0038h	电压监视 0 电路的控制寄存器	VW0C	48
0039h	电压监视 1 电路的控制寄存器	VW1C	49
003Ah	电压监视 2 电路的控制寄存器	VW2C	50
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			

注 1. 空栏为保留区, 不能存取。

地址	寄存器	符号	记载页
0040h			
0041h	闪存就绪中断控制寄存器	FMRDYIC	161
0042h			
0043h	INT7 中断控制寄存器	INT7IC	162
0044h	INT6 中断控制寄存器	INT6IC	162
0045h	INT5 中断控制寄存器	INT5IC	162
0046h	INT4 中断控制寄存器	INT4IC	162
0047h	定时器 RC 的中断控制寄存器	TRCIC	161
0048h			
0049h			
004Ah	定时器 RH 的中断控制寄存器	TRHIC	161
004Bh	UART2 发送中断控制寄存器	S2TIC	160
004Ch	UART2 接收中断控制寄存器	S2RIC	160
004Dh	键输入中断控制寄存器	KUPIC	160
004Eh	AD 转换中断控制寄存器	ADIC	160
004Fh	SSU 中断控制寄存器 /IIC 总线中断控制寄存器	SSUIC/IICIC	161
0050h			
0051h	UART0 发送中断控制寄存器	S0TIC	160
0052h	UART0 接收中断控制寄存器	S0RIC	160
0053h			
0054h			
0055h	INT2 中断控制寄存器	INT2IC	162
0056h	定时器 RJ0 的中断控制寄存器	TRJ0IC	160
0057h	定时器 RB1 的中断控制寄存器	TRB1IC	160
0058h	定时器 RB0 的中断控制寄存器	TRB0IC	160
0059h	INT1 中断控制寄存器	INT1IC	162
005Ah	INT3 中断控制寄存器	INT3IC	162
005Bh	定时器 RJ1 的中断控制寄存器	TRJ1IC	160
005Ch	定时器 RJ2 的中断控制寄存器	TRJ2IC	160
005Dh	INT0 中断控制寄存器	INT0IC	162
005Eh	UART2 总线冲突检测的中断控制寄存器	U2BCNIC	160
005Fh			
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h			
006Ah	LCD 中断控制寄存器	LCDIC	160
006Bh			
006Ch			
006Dh			
006Eh			
006Fh			
0070h			
0071h			
0072h	电压监视 1 的中断控制寄存器	VCMP1IC	160
0073h	电压监视 2 的中断控制寄存器	VCMP2IC	160
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh			
007Ch			
007Dh			
007Eh			
007Fh			

地址	寄存器	符号	记载页
0080h	定时器 RJ0 的控制寄存器	TRJ0CR	322
0081h	定时器 RJ0 的 I/O 控制寄存器	TRJ0IOC	323、328、331、333、335、338
0082h	定时器 RJ0 的模式寄存器	TRJ0MR	324
0083h	定时器 RJ0 的事件引脚选择寄存器	TRJ0ISR	325
0084h	定时器 RJ0 的寄存器	TRJ0	325
0085h			
0086h			
0087h			
0088h	定时器 RJ1 的控制寄存器	TRJ1CR	322
0089h	定时器 RJ1 的 I/O 控制寄存器	TRJ1IOC	323、328、331、333、335、338
008Ah	定时器 RJ1 的模式寄存器	TRJ1MR	324
008Bh	定时器 RJ1 的事件引脚选择寄存器	TRJ1ISR	325
008Ch	定时器 RJ1 的寄存器	TRJ1	325
008Dh			
008Eh			
008Fh			
0090h	定时器 RJ2 的控制寄存器	TRJ2CR	322
0091h	定时器 RJ2 的 I/O 控制寄存器	TRJ2IOC	323、328、331、333、335、338
0092h	定时器 RJ2 的模式寄存器	TRJ2MR	324
0093h	定时器 RJ2 的事件引脚选择寄存器	TRJ2ISR	325
0094h	定时器 RJ2 的寄存器	TRJ2	325
0095h			
0096h			
0097h			
0098h	定时器 RB1 的控制寄存器	TRB1CR	204
0099h	定时器 RB1 的单触发控制寄存器	TRB1OCR	205
009Ah	定时器 RB1 的 I/O 控制寄存器	TRB1IOC	205、210、213、216、220
009Bh	定时器 RB1 的模式寄存器	TRB1MR	206
009Ch	定时器 RB1 的预分频寄存器	TRB1PRE	206
009Dh	定时器 RB1 的辅助寄存器	TRB1SC	207
009Eh	定时器 RB1 的主寄存器	TRB1PR	207
009Fh			
00A0h	UART0 发送 / 接收模式寄存器	U0MR	344
00A1h	UART0 位速率寄存器	U0BRG	344
00A2h	UART0 发送缓冲寄存器	U0TB	345
00A3h			
00A4h	UART0 发送 / 接收控制寄存器 0	U0C0	346
00A5h	UART0 发送 / 接收控制寄存器 1	U0C1	347
00A6h	UART0 接收缓冲寄存器	U0RB	348
00A7h			
00A8h	UART2 发送 / 接收模式寄存器	U2MR	363
00A9h	UART2 位速率寄存器	U2BRG	363
00AAh	UART2 发送缓冲寄存器	U2TB	364
00ABh			
00ACh	UART2 发送 / 接收控制寄存器 0	U2C0	365
00ADh	UART2 发送 / 接收控制寄存器 1	U2C1	366
00AEh	UART2 接收缓冲寄存器	U2RB	367
00AFh			
00B0h	UART2 数字滤波器的功能选择寄存器	URXDF	368
00B1h			
00B2h			
00B3h			
00B4h			
00B5h			
00B6h			
00B7h			
00B8h			
00B9h			
00BAh			
00BBh	UART2 特殊模式寄存器 5	U2SMR5	368
00BCh	UART2 特殊模式寄存器 4	U2SMR4	369
00BDh	UART2 特殊模式寄存器 3	U2SMR3	370
00BEh	UART2 特殊模式寄存器 2	U2SMR2	371
00BFh	UART2 特殊模式寄存器	U2SMR	371

注 1. 空栏为保留区, 不能存取。

地址	寄存器	符号	记载页
00C0h	A/D 寄存器 0	AD0	471
00C1h			
00C2h	A/D 寄存器 1	AD1	471
00C3h			
00C4h	A/D 寄存器 2	AD2	471
00C5h			
00C6h	A/D 寄存器 3	AD3	471
00C7h			
00C8h	A/D 寄存器 4	AD4	471
00C9h			
00CAh	A/D 寄存器 5	AD5	471
00CBh			
00CCh	A/D 寄存器 6	AD6	471
00CDh			
00CEh	A/D 寄存器 7	AD7	471
00CFh			
00D0h			
00D1h			
00D2h			
00D3h			
00D4h	A/D 模式寄存器	ADMOD	472
00D5h	A/D 输入选择寄存器	ADINSEL	473
00D6h	A/D 控制寄存器 0	ADCON0	474
00D7h	A/D 控制寄存器 1	ADCON1	475
00D8h			
00D9h			
00DAh			
00DBh			
00DCh			
00DDh	A/D 控制寄存器 2	ADCON2	476
00DEh			
00DFh			
00E0h	端口 P0 寄存器	P0	66
00E1h	端口 P1 寄存器	P1	66
00E2h	端口 P0 方向寄存器	PD0	65
00E3h	端口 P1 方向寄存器	PD1	65
00E4h	端口 P2 寄存器	P2	66
00E5h	端口 P3 寄存器	P3	66
00E6h	端口 P2 方向寄存器	PD2	65
00E7h	端口 P3 方向寄存器	PD3	65
00E8h	端口 P4 寄存器	P4	66
00E9h	端口 P5 寄存器	P5	66
00EAh	端口 P4 方向寄存器	PD4	65
00EBh	端口 P5 方向寄存器	PD5	65
00ECh	端口 P6 寄存器	P6	66
00EDh	端口 P7 寄存器	P7	66
00EEh	端口 P6 方向寄存器	PD6	65
00EFh	端口 P7 方向寄存器	PD7	65
00F0h	端口 P8 寄存器	P8	66
00F1h	端口 P9 寄存器	P9	66
00F2h	端口 P8 方向寄存器	PD8	65
00F3h	端口 P9 方向寄存器	PD9	65
00F4h			
00F5h			
00F6h			
00F7h			
00F8h			
00F9h			
00FAh			
00FBh			
00FCh			
00FDh			
00FEh			
00FFh			



地址	寄存器	符号	记载页
0100h			
0101h			
0102h			
0103h			
0104h			
0105h			
0106h			
0107h			
0108h	定时器 RB0 的控制寄存器	TRB0CR	204
0109h	定时器 RB0 的单触发控制寄存器	TRB0OCR	205
010Ah	定时器 RB0 的 I/O 控制寄存器	TRB0IOC	205、210、213、 216、220
010Bh	定时器 RB0 的模式寄存器	TRB0MR	206
010Ch	定时器 RB0 的预分频寄存器	TRB0PRE	206
010Dh	定时器 RB0 的辅助寄存器	TRB0SC	207
010Eh	定时器 RB0 的主寄存器	TRB0PR	207
010Fh			
0110h	定时器 RH 的秒数据寄存器 / 计数数据寄存器	TRHSEC	278、310
0111h	定时器 RH 的分钟数据寄存器 / 比较数据寄存器	TRHMIN	279、310
0112h	定时器 RH 的小时数据寄存器	TRHHR	280
0113h	定时器 RH 的星期数据寄存器	TRHWK	281
0114h	定时器 RH 的日数据寄存器	TRHDY	282
0115h	定时器 RH 的月数据寄存器	TRHMON	283
0116h	定时器 RH 的年数据寄存器	TRHYR	284
0117h	定时器 RH 的控制寄存器	TRHCR	285、311
0118h	定时器 RH 的计数源选择寄存器	TRHCSR	288、312
0119h	定时器 RH 的时钟误差校正寄存器	TRHADJ	289
011Ah	定时器 RH 的中断标志寄存器	TRHIFR	290、313
011Bh	定时器 RH 的中断允许寄存器	TRHIER	291、314
011Ch	定时器 RH 的闹钟分钟寄存器	TRHAMN	292
011Dh	定时器 RH 的闹钟小时寄存器	TRHAHR	293
011Eh	定时器 RH 的闹钟星期寄存器	TRHAWK	294
011Fh	定时器 RH 的保护寄存器	TRHPRC	295、315
0120h	定时器 RC 的模式寄存器	TRCMR	227
0121h	定时器 RC 的控制寄存器 1	TRCCR1	228、251、259、 265
0122h	定时器 RC 的中断允许寄存器	TRCIER	229
0123h	定时器 RC 的状态寄存器	TRCSR	230
0124h	定时器 RC 的 I/O 控制寄存器 0	TRCIOR0	231、246、252
0125h	定时器 RC 的 I/O 控制寄存器 1	TRCIOR1	232、247、253
0126h	定时器 RC 的计数器	TRC	232
0127h			
0128h	定时器 RC 的通用寄存器 A	TRCGRA	233
0129h			
012Ah	定时器 RC 的通用寄存器 B	TRCGRB	233
012Bh			
012Ch	定时器 RC 的通用寄存器 C	TRCGRC	233
012Dh			
012Eh	定时器 RC 的通用寄存器 D	TRCGRD	233
012Fh			

注 1. 空栏为保留区，不能存取。

地址	寄存器	符号	记载页
0130h	定时器 RC 的控制寄存器 2	TRCCR2	233、254、260、 266
0131h	定时器 RC 的数字滤波器的功能选择寄存器	TRCDF	234、267
0132h	定时器 RC 的输出主控允许寄存器	TRCOER	235
0133h	定时器 RC 的触发控制寄存器	TRCADCR	236
0134h			
0135h			
0136h			
0137h			
0138h			
0139h			
013Ah			
013Bh			
013Ch			
013Dh			
013Eh			
013Fh			
0140h			
0141h			
0142h			
0143h			
0144h			
0145h			
0146h			
0147h			
0148h			
0149h			
014Ah			
014Bh			
014Ch			
014Dh			
014Eh			
014Fh			
0150h			
0151h			
0152h			
0153h			
0154h			
0155h			
0156h			
0157h			
0158h			
0159h			
015Ah			
015Bh			
015Ch			
015Dh			
015Eh			
015Fh			

地址	寄存器	符号	记载页
0160h			
0161h			
0162h			
0163h			
0164h			
0165h			
0166h			
0167h			
0168h			
0169h			
016Ah			
016Bh			
016Ch			
016Dh			
016Eh			
016Fh			
0170h			
0171h			
0172h			
0173h			
0174h			
0175h			
0176h			
0177h			
0178h			
0179h			
017Ah			
017Bh			
017Ch			
017Dh			
017Eh			
017Fh			
0180h	定时器 RJ 的引脚选择寄存器	TRJSR	67、326
0181h	定时器 RB 的引脚选择寄存器	TRBSR	68、208、327
0182h	定时器 RC 的引脚选择寄存器 0	TRCPSR0	69、237
0183h	定时器 RC 的引脚选择寄存器 1	TRCPSR1	70、238
0184h			
0185h			
0186h			
0187h			
0188h	UART0 引脚选择寄存器	U0SR	71、349
0189h			
018Ah	UART2 引脚选择寄存器 0	U2SR0	72、372
018Bh	UART2 引脚选择寄存器 1	U2SR1	73、373
018Ch	SSU/IIC 引脚选择寄存器	SSUICSR	74、410、439
018Dh	定时器 RH 的秒中断控制寄存器	TRHICR	296
018Eh	INT 中断输入的引脚选择寄存器	INTSR	75、170
018Fh	输入 / 输出功能的引脚选择寄存器	PINSR	76、440

注 1. 空栏为保留区, 不能存取。

地址	寄存器	符号	记载页
0190h			
0191h			
0192h			
0193h	SS 位的计数寄存器	SSBR	411
0194h	SS 发送数据寄存器 L/IIC 总线发送数据寄存器	SSTDR/ICDRT	412、441
0195h	SS 发送数据寄存器 H	SSTDRH	
0196h	SS 接收数据寄存器 L/IIC 总线接收数据寄存器	SSRDR/ICDRR	412、441
0197h	SS 接收数据寄存器 H	SSRDRH	
0198h	SS 控制寄存器 H/IIC 总线控制寄存器 1	SSCRH/ICCR1	413、442
0199h	SS 控制寄存器 L/IIC 总线控制寄存器 2	SSCRL/ICCR2	414、443
019Ah	SS 模式寄存器 /IIC 总线模式寄存器	SSMR/ICMR	415、444
019Bh	SS 允许寄存器 /IIC 总线中断允许寄存器	SSER/ICIER	416、445
019Ch	SS 状态寄存器 /IIC 总线状态寄存器	SSSR/ICSR	417、446
019Dh	SS 模式寄存器 2/ 从属地址寄存器	SSMR2/SAR	418、447
019Eh			
019Fh			
01A0h			
01A1h			
01A2h			
01A3h			
01A4h			
01A5h			
01A6h			
01A7h			
01A8h			
01A9h			
01AAh			
01ABh			
01ACh			
01ADh			
01AEh			
01AFh			
01B0h			
01B1h			
01B2h	闪存状态寄存器	FST	530
01B3h			
01B4h	闪存控制寄存器 0	FMR0	533
01B5h	闪存控制寄存器 1	FMR1	535
01B6h	闪存控制寄存器 2	FMR2	536
01B7h			
01B8h			
01B9h			
01BAh			
01BBh			
01BCh			
01BDh			
01BEh			
01BFh			
01C0h	地址匹配中断寄存器 0	RMAD0	180
01C1h			
01C2h			
01C3h	地址匹配中断允许寄存器 0	AIER0	180
01C4h	地址匹配中断寄存器 1	RMAD1	180
01C5h			
01C6h			
01C7h	地址匹配中断允许寄存器 1	AIER1	180
01C8h			
01C9h			
01CAh			
01CBh			
01CCh			
01CDh			
01CEh			
01CFh			

地址	寄存器	符号	记载页
01D0h			
01D1h			
01D2h			
01D3h			
01D4h			
01D5h			
01D6h			
01D7h			
01D8h			
01D9h			
01DAh			
01DBh			
01DCh			
01DDh			
01DEh			
01DFh			
01E0h	端口 P0 的上拉控制寄存器	P0PUR	77
01E1h	端口 P1 的上拉控制寄存器	P1PUR	77
01E2h	端口 P2 的上拉控制寄存器	P2PUR	77
01E3h	端口 P3 的上拉控制寄存器	P3PUR	77
01E4h	端口 P4 的上拉控制寄存器	P4PUR	77
01E5h	端口 P5 的上拉控制寄存器	P5PUR	77
01E6h	端口 P6 的上拉控制寄存器	P6PUR	77
01E7h	端口 P7 的上拉控制寄存器	P7PUR	77
01E8h	端口 P8 的上拉控制寄存器	P8PUR	77
01E9h	端口 P9 的上拉控制寄存器	P9PUR	77
01EAh			
01EBh			
01ECh			
01EDh			
01EEh			
01EFh			
01F0h	端口 P7 的驱动能力控制寄存器	P7DRR	78
01F1h	端口 P8 的驱动能力控制寄存器	P8DRR	78
01F2h			
01F3h			
01F4h			
01F5h	输入阈值控制寄存器 0	VLT0	79
01F6h	输入阈值控制寄存器 1	VLT1	80
01F7h	输入阈值控制寄存器 2	VLT2	81
01F8h	比较器 B 的控制寄存器 0	INTCMP	495
01F9h			
01FAh	外部输入允许寄存器 0	INTEN	171、496
01FBh	外部输入允许寄存器 1	INTEN1	172
01FCh	INT 输入滤波器的选择寄存器 0	INTF	173、497
01FDh	INT 输入滤波器的选择寄存器 1	INTF1	172
01FEh	键输入允许寄存器 0	KIEN	177
01FFh	键输入允许寄存器 1	KIEN1	178

注 1. 空栏为保留区, 不能存取。

地址	寄存器	符号	记载页
0200h	LCD 控制寄存器	LCR0	504
0201h			
0202h	LCD 选项时钟控制寄存器	LCR2	505
0203h	LCD 时钟控制寄存器	LCR3	506
0204h	LCD 显示控制寄存器	LCR4	507
0205h			
0206h	LCD 端口选择寄存器 0	LSE0	508
0207h	LCD 端口选择寄存器 1	LSE1	509
0208h	LCD 端口选择寄存器 2	LSE2	510
0209h	LCD 端口选择寄存器 3	LSE3	511
020Ah	LCD 端口选择寄存器 4	LSE4	512
020Bh	LCD 端口选择寄存器 5	LSE5	513
020Ch			
020Dh			
020Eh			
020Fh			
0210h	LCD 显示数据寄存器	LRA0L	514
0211h		LRA1L	514
0212h		LRA2L	514
0213h		LRA3L	514
0214h		LRA4L	514
0215h		LRA5L	514
0216h		LRA6L	514
0217h		LRA7L	514
0218h		LRA8L	514
0219h		LRA9L	514
021Ah		LRA10L	514
021Bh		LRA11L	514
021Ch		LRA12L	514
021Dh		LRA13L	514
021Eh		LRA14L	514
021Fh		LRA15L	514
0220h		LRA16L	514
0221h		LRA17L	514
0222h		LRA18L	514
0223h		LRA19L	514
0224h	LRA20L	514	
0225h	LRA21L	514	
0226h	LRA22L	514	
0227h	LRA23L	514	
0228h	LRA24L	514	
0229h	LRA25L	514	
022Ah	LRA26L	514	
022Bh	LRA27L	514	
022Ch	LRA28L	514	
022Dh	LRA29L	514	
022Eh	LRA30L	514	
022Fh	LRA31L	514	
0230h	LRA32L	514	
0231h	LRA33L	514	
0232h	LRA34L	514	
0233h	LRA35L	514	
0234h	LRA36L	514	
0235h	LRA37L	514	
0236h	LRA38L	514	
0237h	LRA39L	514	
FFDBh	选项功能选择寄存器 2	OFS2	36、189、196
FFFFh	选项功能选择寄存器	OFS	35、51、188、195

## 1. 概要

### 1.1 特点

R8C/LA6A 群和 R8C/LA8A 群这 2 个群是装载了 R8C CPU 内核的单芯片微型计算机。R8C CPU 内核有高性能指令和高指令效率，还具备 1M 字节的地址空间和快速执行指令的能力，并且因有乘法器而能进行快速运算处理。

R8C/LA6A 群和 R8C/LA8A 群不仅功耗小，而且能通过运行模式进行功率控制。另外，这些单片机是在最大限度地考虑了 EMI/EMS 性能的基础上设计而成的。

这些单片机内置多功能定时器、串行接口等各种外围功能，能减少系统的部件数。

R8C/LA6A 群和 R8C/LA8A 群内置数据闪存（1KB×2 块）。

#### 1.1.1 用途

家电、办公设备、音响和民用设备等。

#### 1.1.2 各群的不同点

各群的不同点和各群具有的可编程输入 / 输出端口分别如表 1.1 和表 1.2 所示。

各群的引脚排列图和产品分别如图 1.5 ~ 图 1.6 和表 1.7 ~ 表 1.8 所示。

在第 2 章以后说明 R8C/LA8A 群，请注意以下的不同点。

表 1.1 各群的不同点

分类	功能	R8C/LA6A 群	R8C/LA8A 群
I/O 端口	可编程输入 / 输出端口	56 个	72 个
	大电流驱动端口	8 个	10 个
定时器	定时器 RJ0 引脚	1 个 (输入 / 输出: 1 个, 输出: 无)	2 个 (输入 / 输出: 1 个, 输出: 1 个)
	定时器 RJ1 引脚	1 个 (输入 / 输出: 1 个, 输出: 无)	2 个 (输入 / 输出: 1 个, 输出: 1 个)
	定时器 RJ2 引脚	无	2 个 (输入 / 输出: 1 个, 输出: 1 个)
串行接口	UART2	无	1 个
A/D 转换器	模拟输入引脚	8 个	12 个
LCD 驱动控制电路	段输出引脚	最多 32 个	最多 40 个
封装		64 引脚 LQFP	80 引脚 LQFP

注 1. I/O 端口兼用中断、定时器等输入 / 输出功能。

详细内容请参照“表 1.9 ~ 表 1.11 各引脚序号的引脚名一览表”。

表 1.2 各群具有的可编程输入 / 输出端口

可编程 输入 / 输出端口	R8C/LA6A 群 I/O 共计 56 个								R8C/LA8A 群 I/O 共计 72 个							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
P0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
P1	○	○	○	○	○	○	—	—	○	○	○	○	○	○	○	○
P2	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
P3	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
P4	○	○	—	—	—	—	—	—	○	○	○	○	○	○	○	○
P5	—	○	○	○	○	○	○	○	—	○	○	○	○	○	○	○
P6	○	○	○	○	○	○	○	—	○	○	○	○	○	○	○	○
P7	—	—	—	—	—	—	—	—	—	○	○	○	○	○	○	○
P8	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
P9	—	—	—	—	—	—	○	○	—	—	—	—	—	—	○	○

注 1. “○”表示装载的可编程输入 / 输出端口。

注 2. “—”的设定如下：

- 对应的 PDi (i=0 ~ 9) 寄存器的读写值都为 “1”。
- 对应的 Pi (i=0 ~ 9) 寄存器的读写值都为 “0”。
- 对应的 P7DRR 寄存器和 P8DRR 寄存器的读写值都为 “0”。

表 1.3 各群具有的 LCD 显示功能引脚

兼用的 I/O 端口	R8C/LA6A 群 公共输出：最多 4 个 段输出：最多 32 个								R8C/LA8A 群 公共输出：最多 4 个 段输出：最多 40 个							
	SEG 7	SEG 6	SEG 5	SEG 4	SEG 3	SEG 2	SEG 1	SEG 0	SEG 7	SEG 6	SEG 5	SEG 4	SEG 3	SEG 2	SEG 1	SEG 0
P0	SEG 7	SEG 6	SEG 5	SEG 4	SEG 3	SEG 2	SEG 1	SEG 0	SEG 7	SEG 6	SEG 5	SEG 4	SEG 3	SEG 2	SEG 1	SEG 0
P1	SEG 15	SEG 14	SEG 13	SEG 12	SEG 11	SEG 10	—	—	SEG 15	SEG 14	SEG 13	SEG 12	SEG 11	SEG 10	SEG 9	SEG 8
P2	SEG 23	SEG 22	SEG 21	SEG 20	SEG 19	SEG 18	SEG 17	SEG 16	SEG 23	SEG 22	SEG 21	SEG 20	SEG 19	SEG 18	SEG 17	SEG 16
P3	SEG 31	SEG 30	SEG 29	SEG 28	SEG 27	SEG 26	SEG 25	SEG 24	SEG 31	SEG 30	SEG 29	SEG 28	SEG 27	SEG 26	SEG 25	SEG 24
P4	SEG 39	SEG 38	—	—	—	—	—	—	SEG 39	SEG 38	SEG 37	SEG 36	SEG 35	SEG 34	SEG 33	SEG 32
P5	—	VL3 (注 2)	VL2 (注 2)	VL1 (注 2)	COM 0	COM 1	COM 2	COM 3	—	VL3 (注 2)	VL2 (注 2)	VL1 (注 2)	COM 0	COM 1	COM 2	COM 3

注 1. “—”表示没有 LCD 显示功能。必须通过 LSE0 ~ LSE5 寄存器将这些引脚的对应位置 “0”。

注 2. 当使用 LCD 驱动控制电路时，必须将 LSE5 寄存器的对应位置 “1”。

## 1.1.3 规格概要

规格概要如表 1.4 ~ 表 1.6 所示。

表 1.4 规格概要 (1)

分类	功能	说明
CPU	中央处理器	R8C CPU 内核 <ul style="list-style-type: none"> <li>基本指令数: 89 条</li> <li>指令的最短执行时间: 50ns (f(XIN)=20MHz, VCC=2.7V ~ 5.5V) 125ns (f(XIN)=8MHz, VCC=1.8V ~ 5.5V)</li> <li>乘法器: 16 位 × 16 位 → 32 位</li> <li>乘加运算指令: 16 位 × 16 位 + 32 位 → 32 位</li> <li>运行模式: 单芯片模式 (地址空间: 1M 字节)</li> </ul>
存储器	ROM/RAM 数据闪存	请参照“表 1.7 ~ 表 1.8 的产品一览表”。
电压检测	电压检测电路	<ul style="list-style-type: none"> <li>上电复位</li> <li>电压检测点: 3 个 (电压检测 0 和电压检测 1 可选择检测电平)</li> </ul>
I/O 端口	可编程输入 / 输出端口	R8C/LA6A 群 <ul style="list-style-type: none"> <li>CMOS 输入 / 输出: 56 个, 可选择上拉电阻 (注 1)。</li> <li>大电流驱动端口: 8 个</li> </ul>
		R8C/LA8A 群 <ul style="list-style-type: none"> <li>CMOS 输入 / 输出: 72 个, 可选择上拉电阻 (注 1)。</li> <li>大电流驱动端口: 10 个</li> </ul>
时钟	时钟发生电路	<ul style="list-style-type: none"> <li>4 个电路: XIN 时钟振荡电路 XCIN 时钟振荡电路 (32kHz) 高速内部振荡器 (具有频率调整功能) 低速内部振荡器</li> <li>振荡停止检测: XIN 时钟振荡停止检测功能</li> <li>频率分频电路: 可选择 1、2、4、8、16 分频</li> <li>低功耗结构: 标准运行模式 (高速时钟、低速时钟、高速内部振荡器、低速内部振荡器)、等待模式、停止模式、断电模式</li> </ul>
		有实时时钟 (定时器 RH)
中断		<ul style="list-style-type: none"> <li>中断向量数: 69 个</li> <li>外部中断输入: 16 个 (<math>\overline{\text{INT}} \times 8</math>、键输入 × 8)</li> <li>中断优先级: 7 级</li> </ul>
看门狗定时器		<ul style="list-style-type: none"> <li>14 位 × 1 个 (带预分频器)</li> <li>可选择复位开始功能。</li> <li>可选择看门狗定时器的低速内部振荡器。</li> </ul>

注 1. P5\_4 ~ P5\_6 引脚没有上拉电阻。

表 1.5 规格概要 (2)

分类	功能	说明	
定时器	定时器 RB0 和定时器 RB1	8 位 × 2 个 (带 8 位预分频器) 定时器模式 (周期定时器)、可编程波形发生模式 (PWM 输出)、 可编程单触发生模式、可编程等待单触发生模式	
	定时器 RC	16 位 × 1 个 (带 4 个捕捉 / 比较寄存器) 定时器模式 (输入捕捉功能、输出比较功能)、 PWM 模式 (3 个输出)、PWM2 模式 (1 个 PWM 输出)	
	定时器 RH	实时时钟模式 (对秒、分钟、小时、星期、日、月和年进行计数)、输出比较模式	
	定时器 RJ0 定时器 RJ1 定时器 RJ2	R8C/LA6A 群 R8C/LA8A 群	定时器 RJ0 和定时器 RJ1 定时器 RJ0、定时器 RJ1 和 定时器 RJ2
串行接口	UART0	1 个通道 兼用时钟同步串行 I/O 和时钟异步串行 I/O	
	UART2	1 个通道 兼用时钟同步串行 I/O 和时钟异步串行 I/O、 I <sup>2</sup> C 模式 (I <sup>2</sup> C 总线)、多处理器通信功能 R8C/LA8A 群才有 UART2。	
同步串行通信单元 (SSU)		1 个 (兼用 I <sup>2</sup> C 总线接口)	
I <sup>2</sup> C 总线		1 个 (兼用 SSU)	
A/D 转换器	R8C/LA6A 群	10 位分辨率 × 8 个通道, 有采样 & 保持和扫描模式 内置温度传感器 (测量温度范围: -20°C ~ 85°C)	
	R8C/LA8A 群	10 位分辨率 × 12 个通道, 有采样 & 保持和扫描模式 内置温度传感器 (测量温度范围: -20°C ~ 85°C)	
比较器 B		2 个电路 (比较器 B1 和比较器 B3)	
LCD 驱动控制电路	R8C/LA6A 群	<ul style="list-style-type: none"> <li>公共输出: 最多 4 个</li> <li>段输出: 最多 32 个</li> </ul>	<ul style="list-style-type: none"> <li>偏压: 1/2、1/3</li> <li>占空比: 静态、1/2、1/3、1/4</li> </ul>
	R8C/LA8A 群	<ul style="list-style-type: none"> <li>公共输出: 最多 4 个</li> <li>段输出: 最多 40 个</li> </ul>	

表 1.6 规格概要 (3)

分类	说明
闪存	<ul style="list-style-type: none"> <li>编程 / 擦除电压: VCC=1.8V ~ 5.5V (数据闪存 VCC=1.8V ~ 5.5V)</li> <li>编程 / 擦除次数: 10000 次 (数据闪存) 10000 次 (程序 ROM)</li> <li>编程保护: ROM 码保护、ID 码检查</li> <li>调试功能: on-chip 调试功能、板上闪存改写功能</li> </ul>
工作频率 / 电源电压	f(XIN)=20MHz (VCC=2.7 ~ 5.5V) f(XIN)=8MHz (VCC=1.8 ~ 5.5V)
消耗电流	4.7mA (VCC=5V, f(XIN)=20MHz) 2.3mA (VCC=3V, f(XIN)=10MHz) 1.7μA (VCC=3V, 等待模式 (f(XCIN)=32kHz)) 0.5μA (VCC=3V, 停止模式) 1.5μA (VCC=3V, 断电 2 模式, 定时器 RH 有效) 0.01μA (VCC=3V, 断电 0 模式, 定时器 RH 无效)
工作环境温度	-20°C ~ 85°C (N 版) -40°C ~ 85°C (D 版) (注 1)

注 1. 如果要使用 D 版功能, 请指定。



## 1.2 产品一览表

各群的产品一览表如表 1.7 ~ 表 1.8 所示，产品型号、存储容量和封装如图 1.1 ~ 图 1.2 所示。

表 1.7 R8C/LA6A 群的产品一览表

2010 年 6 月

产品型号	内部 ROM 容量		内部 RAM 容量	封装	备注
	程序 ROM	数据闪存			
R5F2LA64ANFP	16K 字节	1K 字节 ×2	2K 字节	PLQP0064KB-A	N 版
R5F2LA64ANFA	16K 字节	1K 字节 ×2	2K 字节	PLQP0064GA-A	
R5F2LA66ANFP	32K 字节	1K 字节 ×2	2K 字节	PLQP0064KB-A	
R5F2LA66ANFA	32K 字节	1K 字节 ×2	2K 字节	PLQP0064GA-A	
R5F2LA67ANFP	48K 字节	1K 字节 ×2	3.5K 字节	PLQP0064KB-A	
R5F2LA67ANFA	48K 字节	1K 字节 ×2	3.5K 字节	PLQP0064GA-A	
R5F2LA68ANFP	64K 字节	1K 字节 ×2	3.5K 字节	PLQP0064KB-A	
R5F2LA68ANFA	64K 字节	1K 字节 ×2	3.5K 字节	PLQP0064GA-A	
R5F2LA64ADFP	16K 字节	1K 字节 ×2	2K 字节	PLQP0064KB-A	D 版
R5F2LA64ADFA	16K 字节	1K 字节 ×2	2K 字节	PLQP0064GA-A	
R5F2LA66ADFP	32K 字节	1K 字节 ×2	2K 字节	PLQP0064KB-A	
R5F2LA66ADFA	32K 字节	1K 字节 ×2	2K 字节	PLQP0064GA-A	
R5F2LA67ADFP	48K 字节	1K 字节 ×2	3.5K 字节	PLQP0064KB-A	
R5F2LA67ADFA	48K 字节	1K 字节 ×2	3.5K 字节	PLQP0064GA-A	
R5F2LA68ADFP	64K 字节	1K 字节 ×2	3.5K 字节	PLQP0064KB-A	
R5F2LA68ADFA	64K 字节	1K 字节 ×2	3.5K 字节	PLQP0064GA-A	

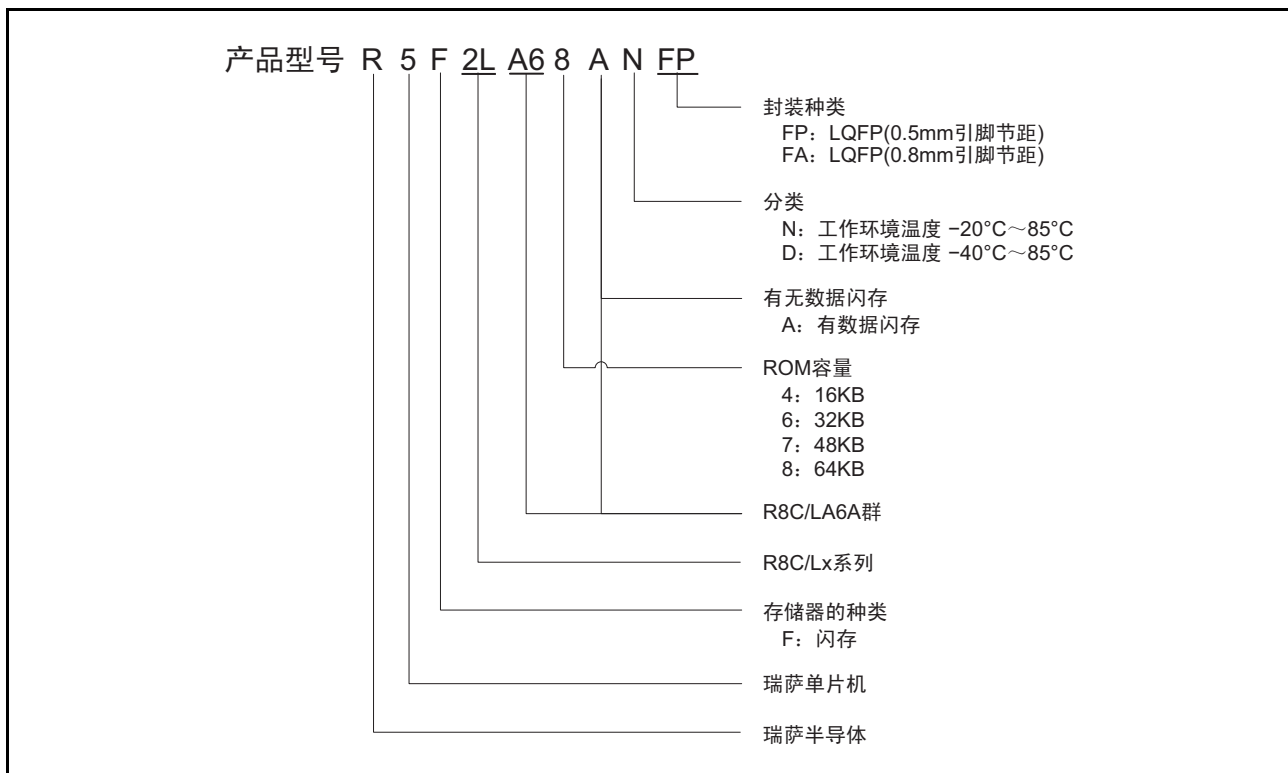


图 1.1 R8C/LA6A 群的产品型号、存储容量和封装

表 1.8 R8C/LA8A 群的产品一览表

2010 年 6 月

产品型号	内部 ROM 容量		内部 RAM 容量	封装	备注
	程序 ROM	数据闪存			
R5F2LA84ANFP	16K 字节	1K 字节 ×2	2K 字节	PLQP0080KB-A	N 版
R5F2LA84ANFA	16K 字节	1K 字节 ×2	2K 字节	PLQP0080JA-A	
R5F2LA86ANFP	32K 字节	1K 字节 ×2	2K 字节	PLQP0080KB-A	
R5F2LA86ANFA	32K 字节	1K 字节 ×2	2K 字节	PLQP0080JA-A	
R5F2LA87ANFP	48K 字节	1K 字节 ×2	3.5K 字节	PLQP0080KB-A	
R5F2LA87ANFA	48K 字节	1K 字节 ×2	3.5K 字节	PLQP0080JA-A	
R5F2LA88ANFP	64K 字节	1K 字节 ×2	3.5K 字节	PLQP0080KB-A	
R5F2LA88ANFA	64K 字节	1K 字节 ×2	3.5K 字节	PLQP0080JA-A	
R5F2LA84ADFP	16K 字节	1K 字节 ×2	2K 字节	PLQP0080KB-A	D 版
R5F2LA84ADFA	16K 字节	1K 字节 ×2	2K 字节	PLQP0080JA-A	
R5F2LA86ADFP	32K 字节	1K 字节 ×2	2K 字节	PLQP0080KB-A	
R5F2LA86ADFA	32K 字节	1K 字节 ×2	2K 字节	PLQP0080JA-A	
R5F2LA87ADFP	48K 字节	1K 字节 ×2	3.5K 字节	PLQP0080KB-A	
R5F2LA87ADFA	48K 字节	1K 字节 ×2	3.5K 字节	PLQP0080JA-A	
R5F2LA88ADFP	64K 字节	1K 字节 ×2	3.5K 字节	PLQP0080KB-A	
R5F2LA88ADFA	64K 字节	1K 字节 ×2	3.5K 字节	PLQP0080JA-A	

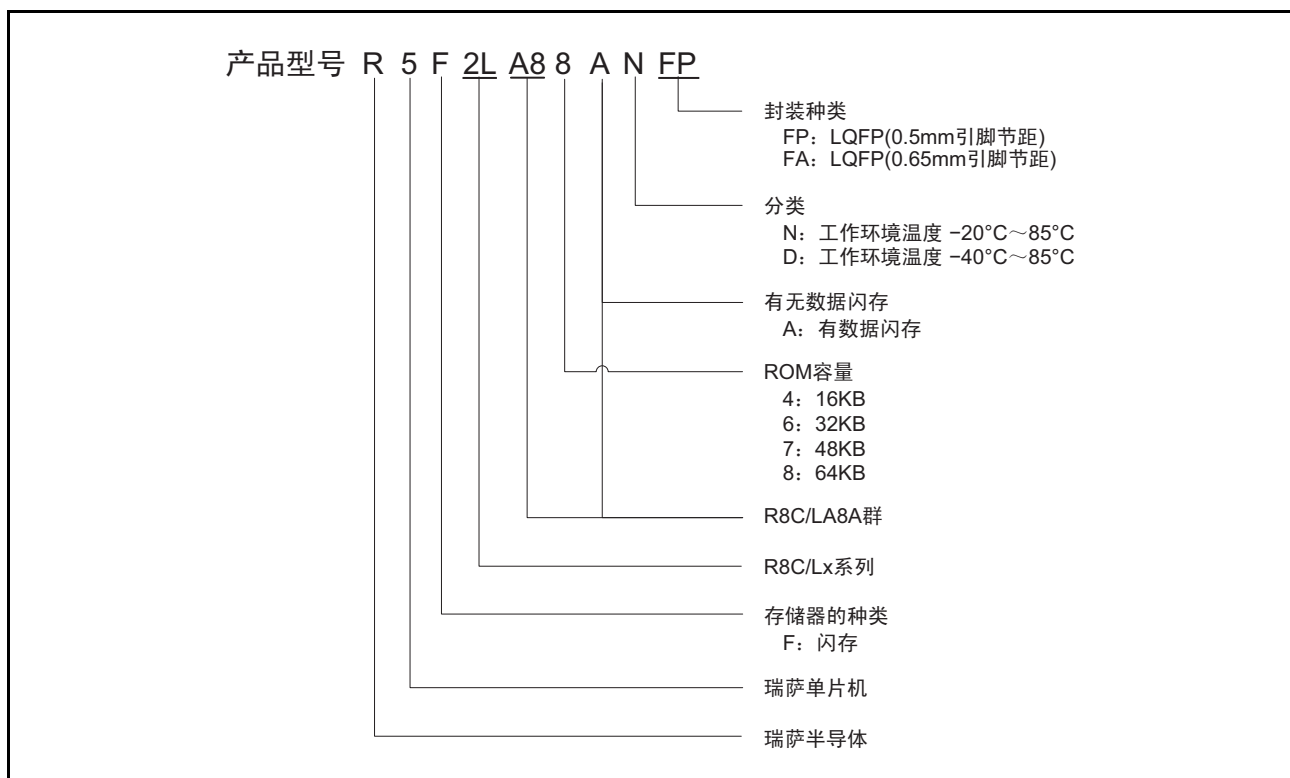


图 1.2 R8C/LA8A 群的产品型号、存储容量和封装

1.3 框图

R8C/LA6A 群的框图和 R8C/LA8A 群的框图分别如图 1.3 和图 1.4 所示。

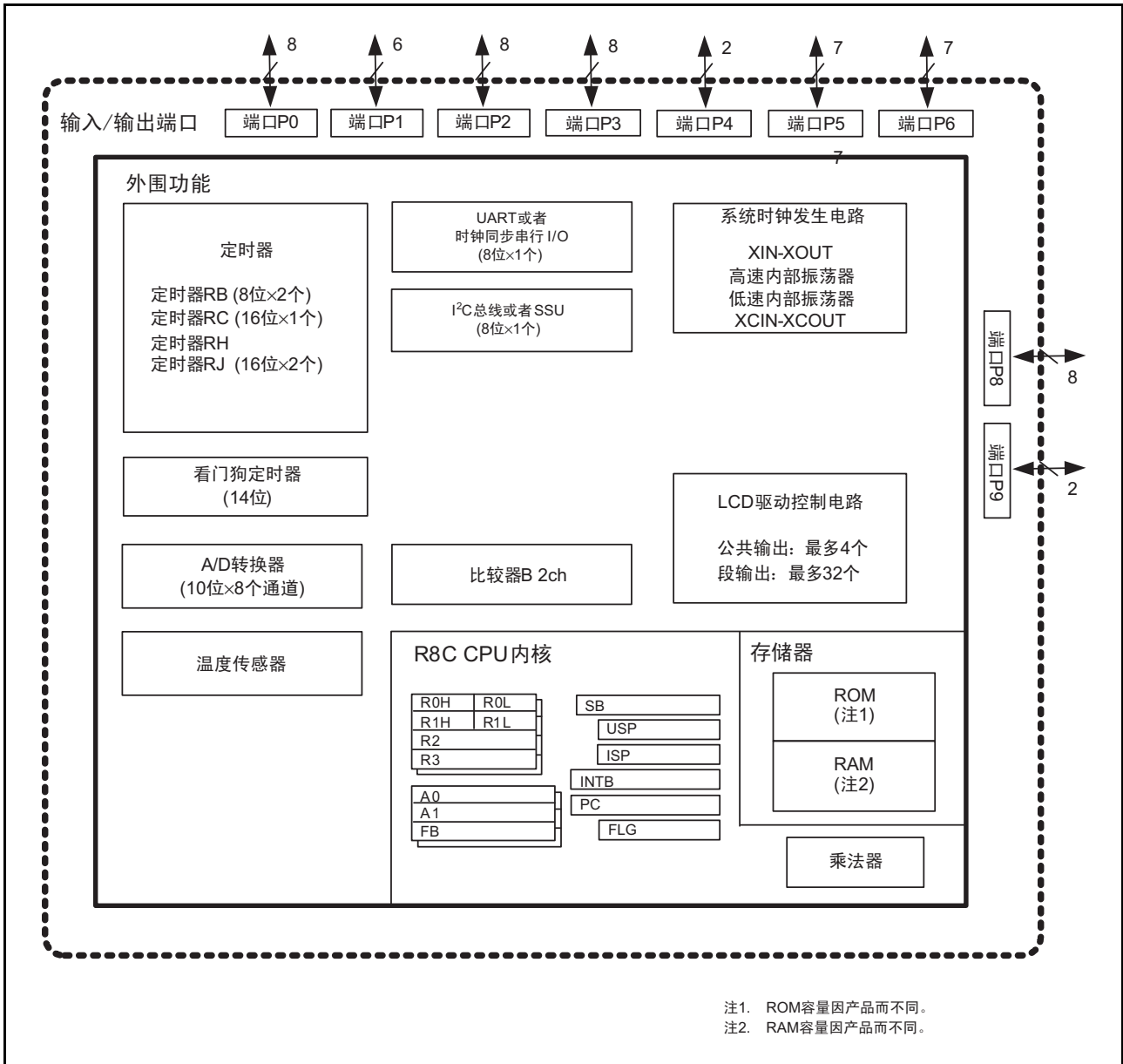


图 1.3 R8C/LA6A 群的框图

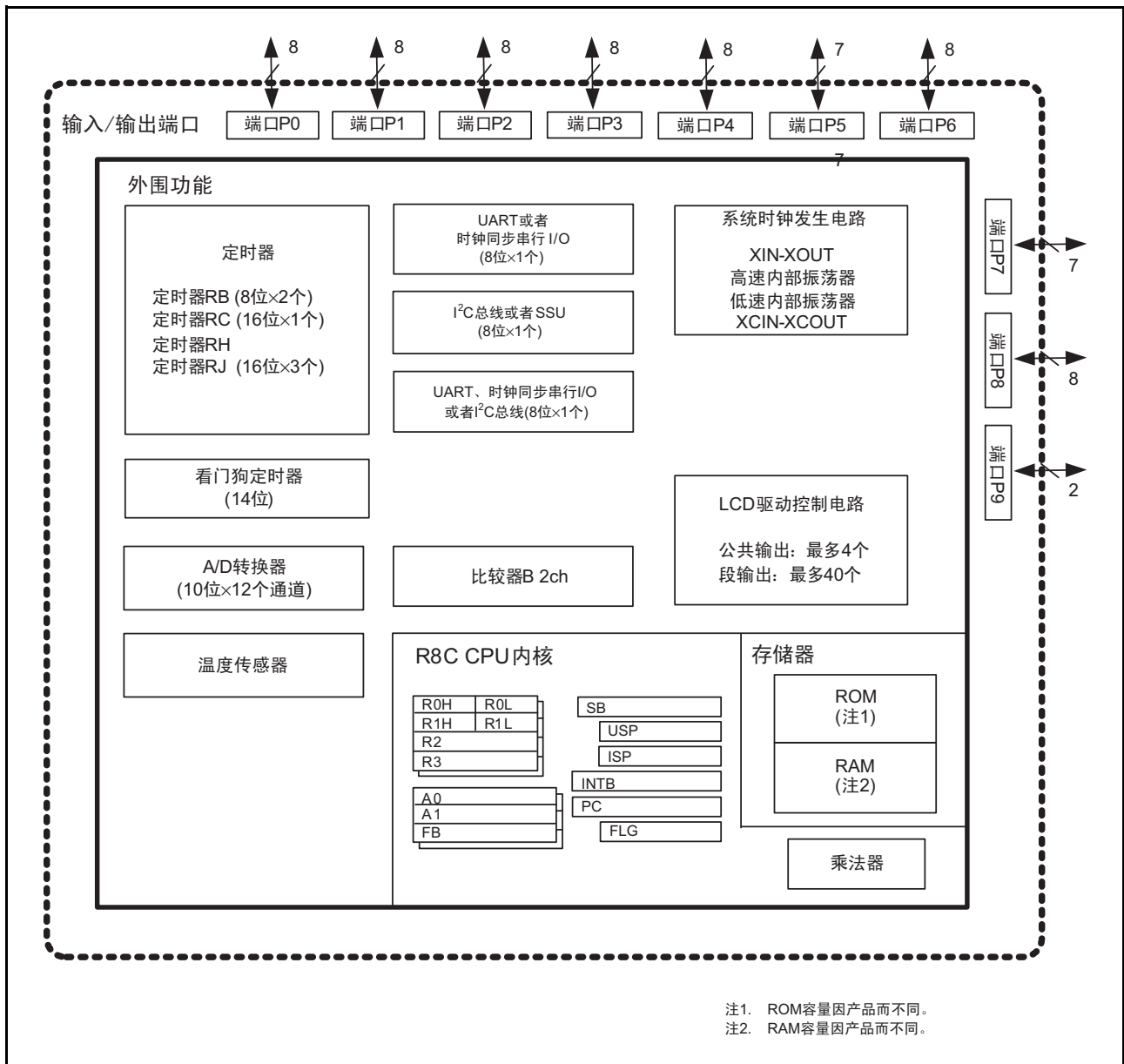


图 1.4 R8C/LA8A 群的框图

1.4 引脚排列图

引脚排列图（俯视图）和各引脚序号的引脚名一览表分别如图 1.5 ~ 图 1.6 和表 1.9 ~ 表 1.11 所示。

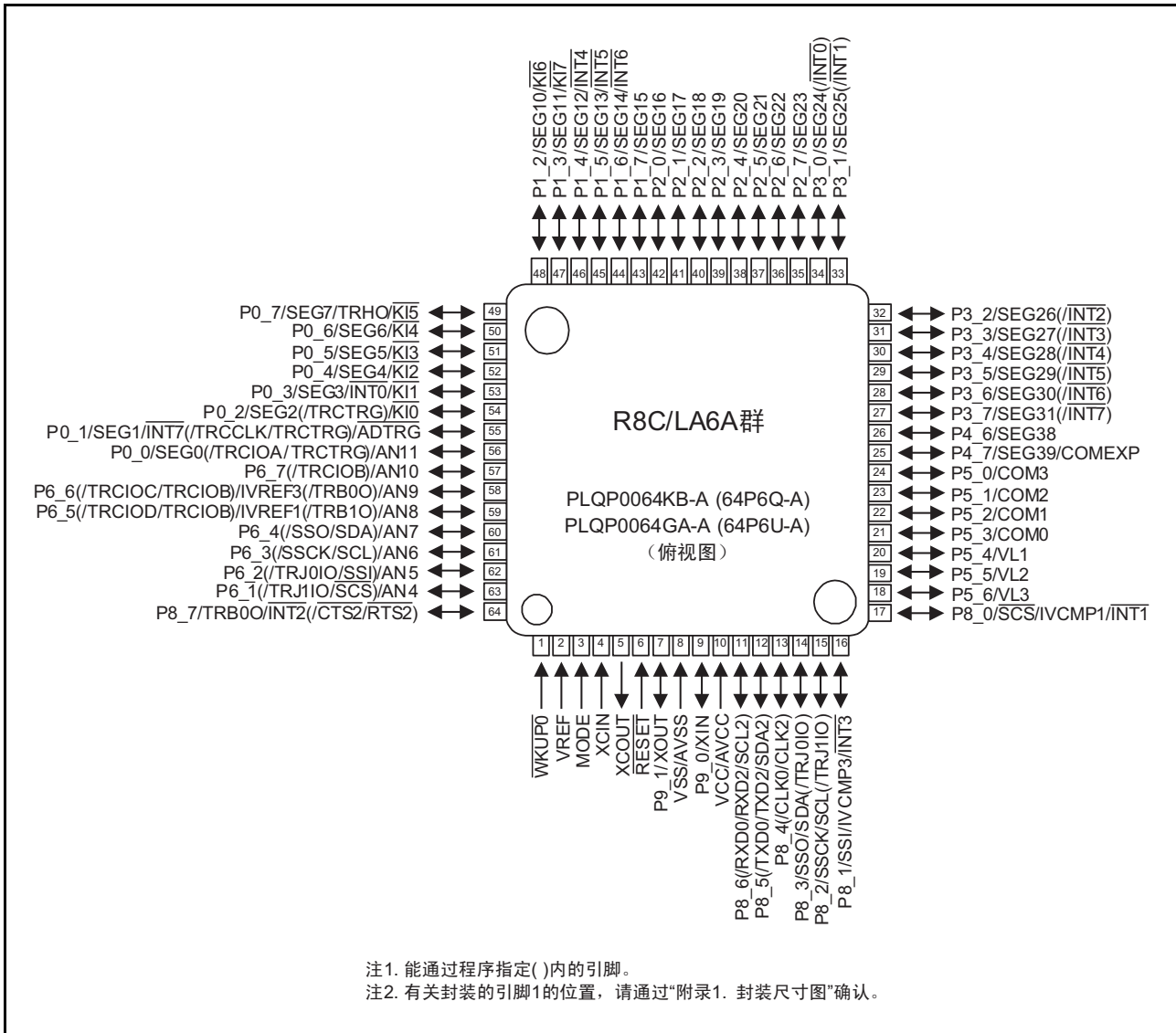


图 1.5 PLQP0064KB-A 和 PLQP0064GA-A 封装产品的引脚排列图（俯视图）

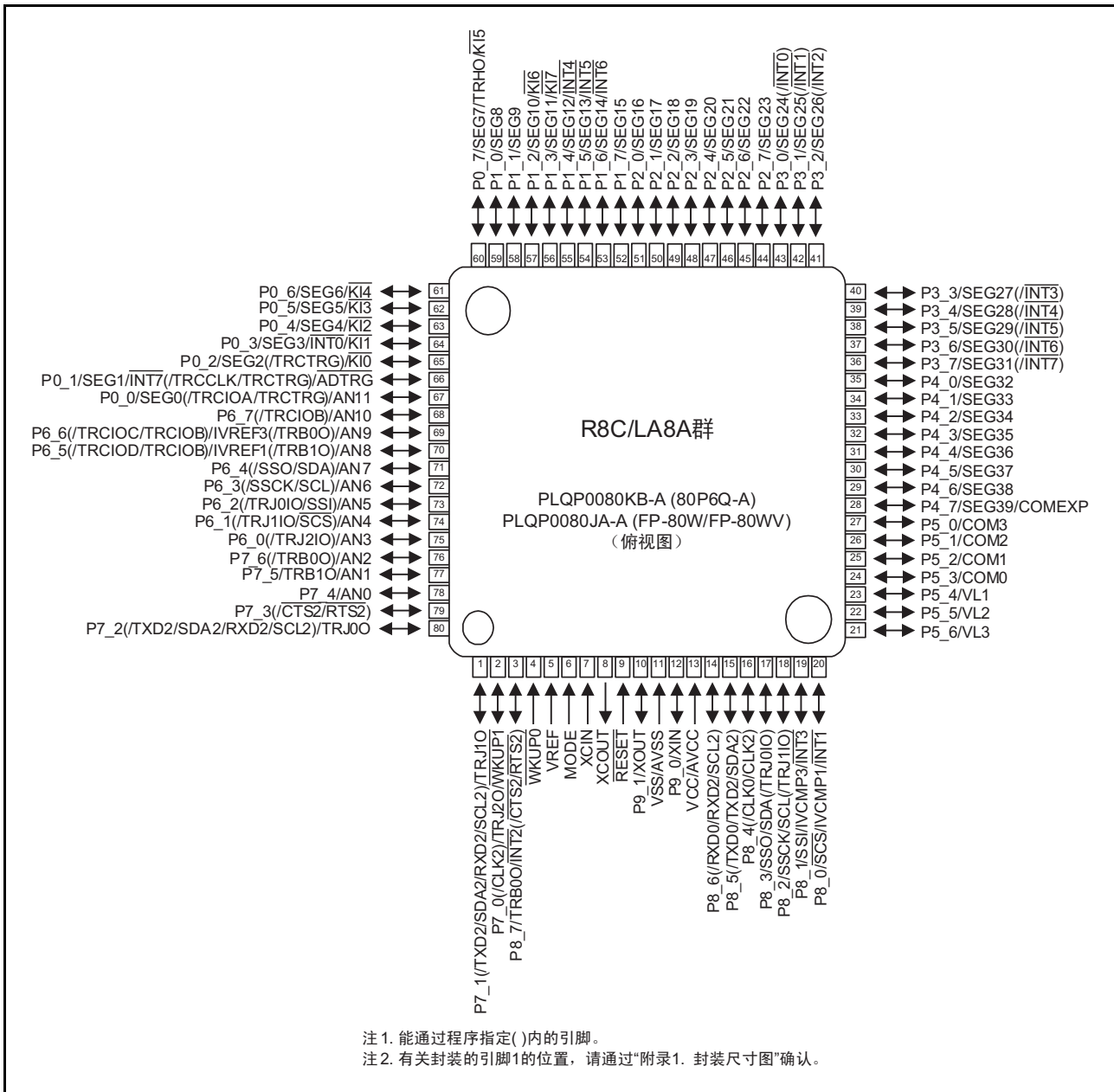


图 1.6 PLQP0080KB-A 和 PLQP0080JA-A 封装产品的引脚排列图 (俯视图)

表 1.9 各引脚序号的引脚名一览表 (1)

引脚序号		控制引脚	端口	外围功能的输入 / 输出引脚						
LA8A	LA6A			中断	定时器	串行接口	SSU	I <sup>2</sup> C 总线	A/D 转换器 比较器 B 电压检测电路	LCD 驱动 控制电路
1			P7_1		TRJ1O	(TXD2/SDA2/RXD2/ SCL2)				
2		WKUP1	P7_0		TRJ2O	(CLK2)				
3	64		P8_7	INT2	TRB0O	(CTS2/RTS2)				
4	1	WKUP0								
5	2	VREF								
6	3	MODE								
7	4	XCIN								
8	5	XCOUT								
9	6	RESET								
10	7	XOUT	P9_1							
11	8	VSS/ AVSS								
12	9	XIN	P9_0							
13	10	VCC/ AVCC								
14	11		P8_6			(RXD0/RXD2/SCL2)				
15	12		P8_5			(TXD0/TXD2/SDA2)				
16	13		P8_4			(CLK0/CLK2)				
17	14		P8_3		(TRJ0IO)		SSO	SDA		
18	15		P8_2		(TRJ1IO)		SSCK	SCL		
19	16		P8_1	INT3			SSI		IVCMP3	
20	17		P8_0	INT1			SCS		IVCMP1	
21	18		P5_6							VL3
22	19		P5_5							VL2
23	20		P5_4							VL1
24	21		P5_3							COM0
25	22		P5_2							COM1
26	23		P5_1							COM2
27	24		P5_0							COM3
28	25		P4_7							SEG39/ COMEXP
29	26		P4_6							SEG38
30			P4_5							SEG37

注 1. 能通过程序指定 ( ) 内的引脚。

表 1.10 各引脚序号的引脚名一览表 (2)

引脚序号		控制引脚	端口	外围功能的输入 / 输出引脚						
LA8A	LA6A			中断	定时器	串行接口	SSU	I <sup>2</sup> C 总线	A/D 转换器 比较器 B 电压检测电路	LCD 驱动 控制电路
31			P4_4							SEG36
32			P4_3							SEG35
33			P4_2							SEG34
34			P4_1							SEG33
35			P4_0							SEG32
36	27		P3_7	$\overline{\text{INT7}}$						SEG31
37	28		P3_6	$\overline{\text{INT6}}$						SEG30
38	29		P3_5	$\overline{\text{INT5}}$						SEG29
39	30		P3_4	$\overline{\text{INT4}}$						SEG28
40	31		P3_3	$\overline{\text{INT3}}$						SEG27
41	32		P3_2	$\overline{\text{INT2}}$						SEG26
42	33		P3_1	$\overline{\text{INT1}}$						SEG25
43	34		P3_0	$\overline{\text{INT0}}$						SEG24
44	35		P2_7							SEG23
45	36		P2_6							SEG22
46	37		P2_5							SEG21
47	38		P2_4							SEG20
48	39		P2_3							SEG19
49	40		P2_2							SEG18
50	41		P2_1							SEG17
51	42		P2_0							SEG16
52	43		P1_7							SEG15
53	44		P1_6	$\overline{\text{INT6}}$						SEG14
54	45		P1_5	$\overline{\text{INT5}}$						SEG13
55	46		P1_4	$\overline{\text{INT4}}$						SEG12
56	47		P1_3	$\overline{\text{KI7}}$						SEG11
57	48		P1_2	$\overline{\text{KI6}}$						SEG10
58			P1_1							SEG9
59			P1_0							SEG8
60	49		P0_7	$\overline{\text{KI5}}$	TRHO					SEG7
61	50		P0_6	$\overline{\text{KI4}}$						SEG6
62	51		P0_5	$\overline{\text{KI3}}$						SEG5
63	52		P0_4	$\overline{\text{KI2}}$						SEG4
64	53		P0_3	$\overline{\text{KI1}}$ $\overline{\text{INT0}}$						SEG3
65	54		P0_2	$\overline{\text{KI0}}$	(TRCTR <sub>G</sub> )					SEG2
66	55		P0_1	$\overline{\text{INT7}}$	(TRCTR <sub>G</sub> / TRCCLK)				$\overline{\text{ADTRG}}$	SEG1
67	56		P0_0		(TRCIOA/ TRCTR <sub>G</sub> )				AN11	SEG0
68	57		P6_7		(TRCIOB)				AN10	

注 1. 能通过程序指定 ( ) 内的引脚。



表 1.11 各引脚序号的引脚名一览表 (3)

引脚序号		控制引脚	端口	外围功能的输入 / 输出引脚						
LA8A	LA6A			中断	定时器	串行接口	SSU	I <sup>2</sup> C 总线	A/D 转换器 比较器 B 电压检测电路	LCD 驱动 控制电路
69	58		P6_6		(TRB0O/ TRCIOB/ TRCIOA)				AN9/IVREF3	
70	59		P6_5		(TRB1O/ TRCIOB/ TRCIOA)				AN8/IVREF1	
71	60		P6_4				(SSO)	(SDA)	AN7	
72	61		P6_3				(SSCK)	(SCL)	AN6/IVCMP1	
73	62		P6_2		(TRJ0IO)		(SSI)		AN5	
74	63		P6_1		(TRJ1IO)		(SCS)		AN4	
75			P6_0		(TRJ2IO)				AN3	
76			P7_6		(TRB0O)				AN2	
77			P7_5		TRB1O				AN1	
78			P7_4						AN0	
79			P7_3			(CTS2/RTS2)				
80			P7_2		TRJ0O	(RXD2/SCL2/TXD2/ SDA2)				

注 1. 能通过程序指定 ( ) 内的引脚。

## 1.5 引脚功能的说明

引脚功能的说明如表 1.12 ~ 表 1.13 所示。

表 1.12 引脚功能的说明 (1)

分类	引脚名	输入 / 输出	功能
电源输入	VCC、VSS	—	必须给 VCC 输入 1.8V ~ 5.5V, 给 VSS 输入 0V。
模拟电源输入	AVCC、AVSS	—	A/D 转换器的电源输入。 必须在 AVCC 和 AVSS 之间连接电容器。
复位输入	$\overline{\text{RESET}}$	输入	如果给此引脚输入“L”电平, 单片机就进入复位状态。
MODE	MODE	输入	必须通过电阻连接 VCC。
断电 0 模式的解除输入	$\overline{\text{WKUP0}}$	输入	断电 0 模式中使用的模式解除输入。 在不使用断电 0 模式时, 必须连接 VSS。
	$\overline{\text{WKUP1}}$	输入	断电 0 模式中使用的模式解除输入
XIN 时钟输入	XIN	输入	XIN 时钟振荡电路的输入 / 输出。
XIN 时钟输出	XOUT	输出	必须在 XIN 和 XOUT 之间连接陶瓷谐振器或者晶体振荡器 (注 1)。如果输入外部生成的时钟, 就必须从 XIN 输入时钟, 并且将 XOUT 设定为输入 / 输出端口 P9_1。如果不使用此引脚, 就必须进行未使用引脚的处理。
XCIN 时钟输入	XCIN	输入	XCIN 时钟振荡电路的输入 / 输出。
XCOU 时钟输出	XCOU	输出	必须在 XCIN 和 XCOU 之间连接晶体振荡器 (注 1)。如果输入外部生成的时钟, 就必须从 XCIN 输入时钟, 并且将 XCOU 置为开路。
$\overline{\text{INT}}$ 中断输入	$\overline{\text{INT0}} \sim \overline{\text{INT7}}$	输入	$\overline{\text{INT}}$ 中断的输入
键输入中断输入	KI0 ~ KI7	输入	键输入中断的输入
定时器 RB	TRB00、TRB10	输出	定时器 RB 的输出
定时器 RC	TRCLK	输入	外部时钟的输入引脚
	TRCTRG	输入	外部触发的输入引脚
	TRCIOA、TRCIOB、TRCIOC、TRCIOD	输入 / 输出	定时器 RC 的输入 / 输出
定时器 RH	TRHO	输出	定时器 RH 的输出
定时器 RJ	TRJ0IO、TRJ1IO、TRJ2IO	输入 / 输出	定时器 RJ 的输入 / 输出
	TRJ0O、TRJ1O、TRJ2O	输出	定时器 RJ 的输出
串行接口	CLK0、CLK2	输入 / 输出	传送时钟的输入 / 输出
	RXD0、RXD2	输入	串行数据的输入
	TXD0、TXD2	输出	串行数据的输出
	$\overline{\text{CTS2}}$	输入	用于发送控制的输入
	$\overline{\text{RTS2}}$	输出	用于接收控制的输出
	SCL2	输入 / 输出	I <sup>2</sup> C 模式的时钟输入 / 输出
	SDA2	输入 / 输出	I <sup>2</sup> C 模式的数据输入 / 输出

注 1. 有关振荡特性, 请向振荡器厂商询问。

表 1.13 引脚功能的说明 (2)

分类	引脚名	输入 / 输出	功能
I <sup>2</sup> C 总线	SCL	输入 / 输出	时钟的输入 / 输出
	SDA	输入 / 输出	数据的输入 / 输出
SSU	SSI	输入 / 输出	数据的输入 / 输出
	SCS	输入 / 输出	片选的输入 / 输出
	SSCK	输入 / 输出	时钟的输入 / 输出
	SSO	输入 / 输出	数据的输入 / 输出
基准电压输入	VREF	输入	A/D 转换器的基准电压输入
A/D 转换器	AN0 ~ AN11	输入	A/D 转换器的模拟输入
	ADTRG	输入	A/D 外部触发的输入
比较器 B	IVCMP1、IVCMP3	输入	比较器 B 的模拟电压输入引脚
	IVREF1、IVREF3	输入	比较器 B 的基准电压输入引脚
输入 / 输出端口	P0_0 ~ P0_7、 P1_0 ~ P1_7、 P2_0 ~ P2_7、 P3_0 ~ P3_7、 P4_0 ~ P4_7、 P5_0 ~ P5_6、 P6_0 ~ P6_7、 P7_0 ~ P7_6、 P8_0 ~ P8_7、 P9_0 ~ P9_1	输入 / 输出	CMOS 的输入 / 输出端口。 有用于选择输入 / 输出的方向寄存器，每个引脚能设定为输入端口或者输出端口。 输入端口能通过程序选择有无上拉电阻。 端口 P7_0、P7_1 和 P8 能用作 LED 驱动端口。
段输出	SEG0 ~ SEG39	输出	LCD 段输出引脚
公共输出	COM0 ~ COM3、 COMEXP	输出	LCD 公共输出引脚
LCD 的电源	VL1	输入	必须外加 $1V \leq VL1 \leq VCC$ 并且 $VL1 \leq VL2$ 的电压。
	VL2	输入	必须外加 $VL2 \leq 5.5V$ 并且 $VL1 \leq VL2 \leq VL3$ 的电压。
	VL3	输入	必须外加 $VL3 \leq 5.5V$ 并且 $VL2 \leq VL3$ 的电压。

注 1. 有关振荡特性，请向振荡器厂商询问。

## 2. 中央处理器 (CPU)

CPU 的寄存器如图 2.1 所示。CPU 有 13 个寄存器，其中 R0、R1、R2、R3、A0、A1、FB 构成寄存器组，有 2 个寄存器组。

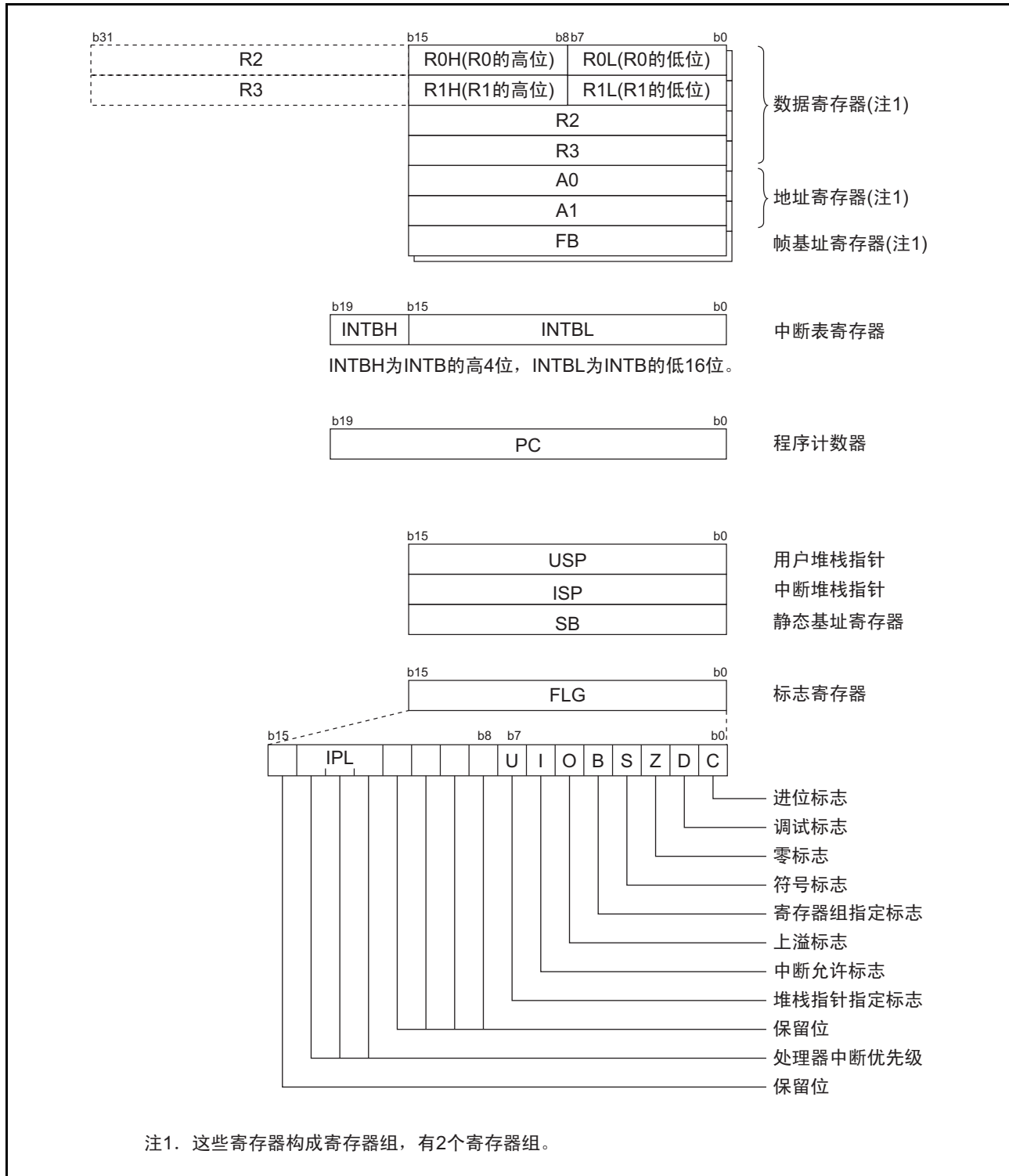


图 2.1 CPU 的寄存器

## 2.1 数据寄存器 (R0、R1、R2、R3)

R0 由 16 位构成，主要用于传送、算术运算和逻辑运算，R1 ~ R3 和 R0 相同。能将 R0 的高位 (R0H) 和低位 (R0L) 分别用作 8 位数据寄存器，R1H、R1L 和 R0H、R0L 相同。能将 R2 和 R0 组合用作 32 位数据寄存器 (R2R0)，R3R1 和 R2R0 相同。

## 2.2 地址寄存器 (A0、A1)

A0 由 16 位构成，用于地址寄存器间接寻址和地址寄存器相对寻址，也用于传送、算术运算和逻辑运算，A1 和 A0 相同。能将 A1 和 A0 组合用作 32 位地址寄存器 (A1A0)。

## 2.3 帧基址寄存器 (FB)

FB 由 16 位构成，用于 FB 相对寻址。

## 2.4 中断表寄存器 (INTB)

INTB 由 20 位构成，表示可变中断向量表的起始地址。

## 2.5 程序计数器 (PC)

PC 由 20 位构成，表示下次执行的指令地址。

## 2.6 用户堆栈指针 (USP) 和中断堆栈指针 (ISP)

堆栈指针 (SP) 有 USP 和 ISP 两种，都由 16 位构成。能通过 FLG 的 U 标志进行 USP 和 ISP 的转换。

## 2.7 静态基址寄存器 (SB)

SB 由 16 位构成，用于 SB 相对寻址。

## 2.8 标志寄存器 (FLG)

FLG 由 11 位构成，表示 CPU 状态。

### 2.8.1 进位标志 (C 标志)

保存由算术逻辑运算器产生的进位、借位和移出位等。

### 2.8.2 调试标志 (D 标志)

D 标志是调试专用的标志，必须置“0”。

### 2.8.3 零标志 (Z 标志)

当运算结果是“0”时，此标志为“1”，否则为“0”。

#### 2.8.4 符号标志 (S 标志)

当运算结果为负时，此标志为“1”，否则为“0”。

#### 2.8.5 寄存器组指定标志 (B 标志)

当 B 标志为“0”时，指定寄存器组 0；当 B 标志为“1”时，指定寄存器组 1。

#### 2.8.6 上溢标志 (O 标志)

当运算结果发生上溢时，此标志为“1”，否则为“0”。

#### 2.8.7 中断允许标志 (I 标志)

这是允许可屏蔽中断的标志。当 I 标志为“0”时，禁止可屏蔽中断；当 I 标志为“1”时，允许可屏蔽中断。如果接受中断请求，I 标志就变为“0”。

#### 2.8.8 堆栈指针指定标志 (U 标志)

当 U 标志为“0”时，指定 ISP；当 U 标志为“1”时，指定 USP。

当接受硬件中断请求或者执行软件中断序号 0 ~ 31 的 INT 指令时，U 标志变为“0”。

#### 2.8.9 处理器中断优先级 (IPL)

IPL 由 3 位构成，指定 0 ~ 7 级的 8 个处理器中断优先级。

如果发生请求的中断优先级高于 IPL，就允许该中断请求。

#### 2.8.10 保留位

只能写“0”，读取值为不定值。

### 3. 存储器

各群的存储器分配图如图 3.1 所示。地址空间为地址 00000h ~ 地址 FFFFFh 的 1M 字节。内部 ROM（程序 ROM）分配在从地址 0FFFFh 向低位地址方向延伸的区域。例如，48K 字节的内部 ROM 分配在地址 04000h ~ 地址 0FFFFh。

固定中断向量表分配在地址 0FFDCh ~ 地址 0FFFFh，保存中断程序的起始地址。

内部 ROM（数据闪存）分配在地址 03000h ~ 地址 037FFh。

内部 RAM 分配在从地址 00400h 向高位地址方向延伸的区域。例如，3.5K 字节的内部 RAM 分配在地址 00400h ~ 地址 011FFh。内部 RAM 除了保存数据以外，还用作子程序调用和中断时的堆栈。

SFR 分配在地址 00000h ~ 地址 002FFh 和地址 02C00h ~ 地址 02FFFh，配置外围功能的控制寄存器。SFR 中未被配置的区域全部为保留区，用户不能使用。

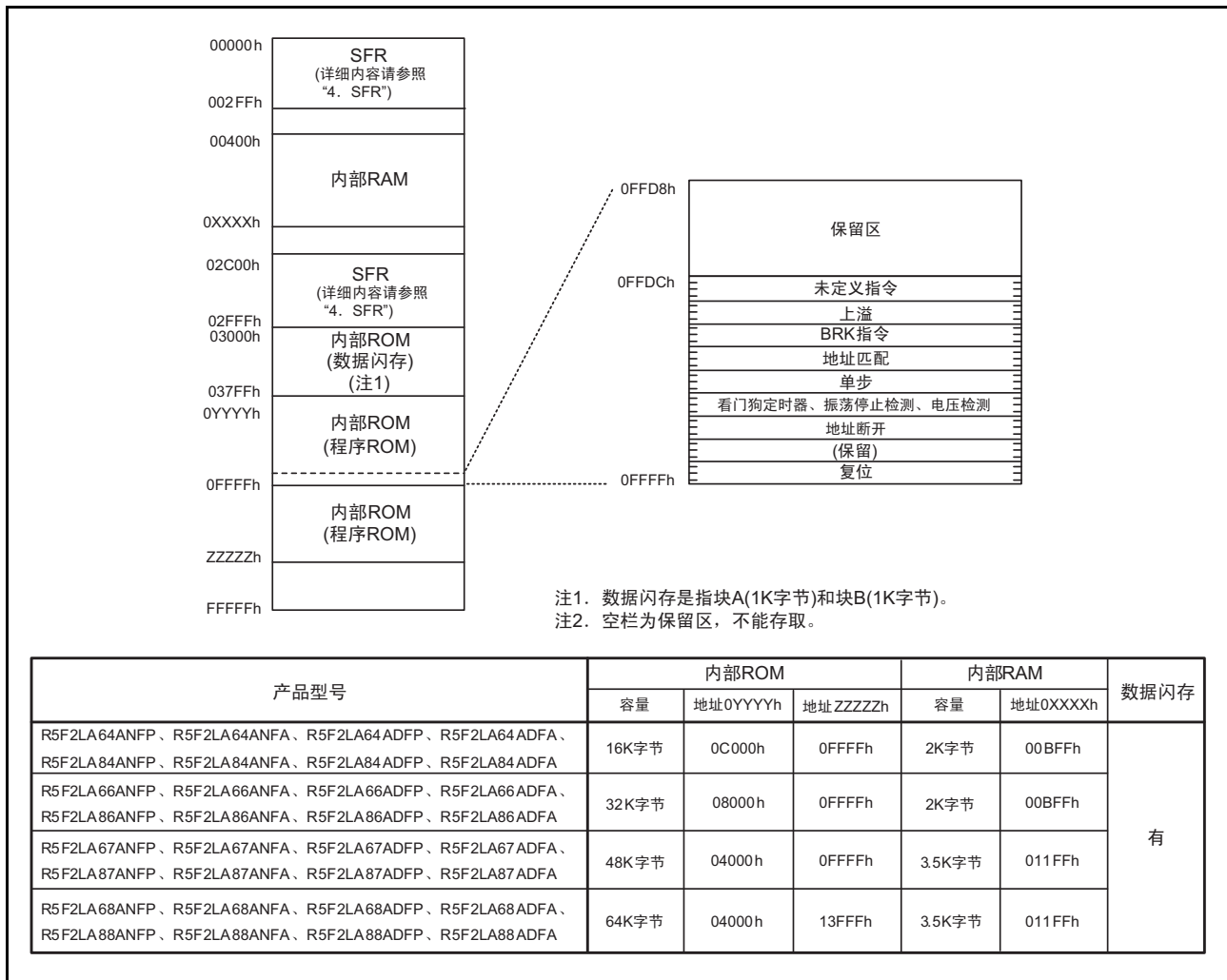


图 3.1 存储器的分配图

## 4. SFR

SFR（Special Function Register）是外围功能的控制寄存器，SFR 一览表如表 4.1～表 4.9 所示，ID 码区域和选项功能选择区如表 4.10 所示，本章对 R8C/LA8A 群进行说明。

表 4.1 SFR 一览表（1）（注 1）

地址	寄存器	符号	复位后的值
0000h			
0001h			
0002h			
0003h			
0004h	处理器模式寄存器 0	PM0	00h
0005h	处理器模式寄存器 1	PM1	00h 00000100b（注 2）
0006h	系统时钟控制寄存器 0	CM0	00100000b
0007h	系统时钟控制寄存器 1	CM1	00100000b
0008h	模块待机控制寄存器 0	MSTCR0	00h
0009h	系统时钟控制寄存器 3	CM3	00h
000Ah	保护寄存器	PRCR	00h
000Bh	复位源判断寄存器	RSTFR	XXh（注 3）
000Ch	振荡停止检测寄存器	OCD	00000100b（注 4） 00h（注 4）
000Dh	看门狗定时器的复位寄存器	WDTR	XXh
000Eh	看门狗定时器的启动寄存器	WDTS	XXh
000Fh	看门狗定时器的控制寄存器	WDTC	00111111b
0010h	模块待机控制寄存器 1	MSTCR1	00h
0011h			
0012h			
0013h			
0014h			
0015h			
0016h			
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	计数源保护模式寄存器	CSPR	00h 10000000b（注 5）
001Dh			
001Eh			
001Fh			
0020h	断电模式控制寄存器 0	POMCR0	XXXXXX00b
0021h			
0022h			
0023h	高速内部振荡器的控制寄存器 0	FRA0	00h
0024h	高速内部振荡器的频率控制寄存器 0	FRC0	出厂值
0025h	高速内部振荡器的控制寄存器 2	FRA2	00h
0026h	芯片内部基准电压的控制寄存器	OCVREFCR	00h
0027h			
0028h			
0029h	高速内部振荡器的 18MHz 设定值寄存器 0	FR18S0	XXh
002Ah	高速内部振荡器的 18MHz 设定值寄存器 1	FR18S1	XXh
002Bh			
002Ch			
002Dh			
002Eh			
002Fh	高速内部振荡器的频率控制寄存器 1	FRC1	出厂值
0030h	电压监视电路的控制寄存器	CMPA	00h
0031h	电压监视电路的边沿选择寄存器	VCAC	00h
0032h			
0033h	电压检测寄存器 1	VCA1	00001000b
0034h	电压检测寄存器 2	VCA2	00h（注 6） 00100000b（注 7）
0035h			
0036h	电压检测 1 的电平选择寄存器	VD1LS	00000111b
0037h			
0038h	电压监视 0 电路的控制寄存器	VW0C	1100X010b（注 6） 1100X011b（注 7）
0039h	电压监视 1 电路的控制寄存器	VW1C	10001010b

注 1. 空栏为保留区，不能存取。

注 2. 这是 CSPR 寄存器的 CSPRO 位为“1”的情况。

注 3. RSTFR 寄存器的 CWR 位在接通电源后、电压监视 0 复位后或者解除断电 0 模式后变为“0”，而在硬件复位、软件复位、看门狗定时器复位时不变。

注 4. 因模式而不同。

注 5. 这是 OFS 寄存器的 CSPROINI 位为“0”的情况。

注 6. 这是 OFS 寄存器的 LVDAS 位为“1”的情况。

注 7. 这是 OFS 寄存器的 LVDAS 位为“0”的情况。

X: 不定值



表 4.2 SFR 一览表 (2) (注 1)

地址	寄存器	符号	复位后的值
003Ah	电压监视 2 电路的控制寄存器	VW2C	1000010b
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			
0040h			
0041h	闪存就绪中断控制寄存器	FMRDYIC	XXXXX000b
0042h			
0043h	INT7 中断控制寄存器	INT7IC	XX00X000b
0044h	INT6 中断控制寄存器	INT6IC	XX00X000b
0045h	INT5 中断控制寄存器	INT5IC	XX00X000b
0046h	INT4 中断控制寄存器	INT4IC	XX00X000b
0047h	定时器 RC 的中断控制寄存器	TRCIC	XXXXX000b
0048h			
0049h			
004Ah	定时器 RH 的中断控制寄存器	TRHIC	XXXXX000b
004Bh	UART2 发送中断控制寄存器	S2TIC	XXXXX000b
004Ch	UART2 接收中断控制寄存器	S2RIC	XXXXX000b
004Dh	键输入中断控制寄存器	KUPIC	XXXXX000b
004Eh	A/D 转换中断控制寄存器	ADIC	XXXXX000b
004Fh	SSU 中断控制寄存器 / IIC 总线中断控制寄存器 (注 2)	SSUIC/IICIC	XXXXX000b
0050h			
0051h	UART0 发送中断控制寄存器	S0TIC	XXXXX000b
0052h	UART0 接收中断控制寄存器	S0RIC	XXXXX000b
0053h			
0054h			
0055h	INT2 中断控制寄存器	INT2IC	XX00X000b
0056h	定时器 RJ0 的中断控制寄存器	TRJ0IC	XXXXX000b
0057h	定时器 RB1 的中断控制寄存器	TRB1IC	XXXXX000b
0058h	定时器 RB0 的中断控制寄存器	TRB0IC	XXXXX000b
0059h	INT1 中断控制寄存器	INT1IC	XX00X000b
005Ah	INT3 中断控制寄存器	INT3IC	XX00X000b
005Bh	定时器 RJ1 的中断控制寄存器	TRJ1IC	XXXXX000b
005Ch	定时器 RJ2 的中断控制寄存器	TRJ2IC	XXXXX000b
005Dh	INT0 中断控制寄存器	INT0IC	XX00X000b
005Eh	UART2 总线冲突检测的中断控制寄存器	U2BCNIC	XXXXX000b
005Fh			
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h			
006Ah	LCD 中断控制寄存器	LCDIC	XXXXX000b
006Bh			
006Ch			
006Dh			
006Eh			
006Fh			
0070h			
0071h			
0072h	电压监视 1 的中断控制寄存器	VCMP1IC	XXXXX000b
0073h	电压监视 2 的中断控制寄存器	VCMP2IC	XXXXX000b
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh			
007Ch			
007Dh			
007Eh			
007Fh			

注 1. 空栏为保留区, 不能存取。

注 2. 能通过 SSUICSR 寄存器的 IICSEL 位进行选择。

X: 不定值

表 4.3 SFR 一览表 (3) (注 1)

地址	寄存器	符号	复位后的值
0080h	定时器 RJ0 的控制寄存器	TRJ0CR	00h
0081h	定时器 RJ0 的 I/O 控制寄存器	TRJ0IOC	00h
0082h	定时器 RJ0 的模式寄存器	TRJ0MR	00h
0083h	定时器 RJ0 的事件引脚选择寄存器	TRJ0ISR	00h
0084h	定时器 RJ0 的寄存器	TRJ0	FFh
0085h			FFh
0086h			
0087h			
0088h	定时器 RJ1 的控制寄存器	TRJ1CR	00h
0089h	定时器 RJ1 的 I/O 控制寄存器	TRJ1IOC	00h
008Ah	定时器 RJ1 的模式寄存器	TRJ1MR	00h
008Bh	定时器 RJ1 的事件引脚选择寄存器	TRJ1ISR	00h
008Ch	定时器 RJ1 的寄存器	TRJ1	FFh
008Dh			FFh
008Eh			
008Fh			
0090h	定时器 RJ2 的控制寄存器	TRJ2CR	00h
0091h	定时器 RJ2 的 I/O 控制寄存器	TRJ2IOC	00h
0092h	定时器 RJ2 的模式寄存器	TRJ2MR	00h
0093h	定时器 RJ2 的事件引脚选择寄存器	TRJ2ISR	00h
0094h	定时器 RJ2 的寄存器	TRJ2	FFh
0095h			FFh
0096h			
0097h			
0098h	定时器 RB1 的控制寄存器	TRB1CR	00h
0099h	定时器 RB1 的单触发控制寄存器	TRB1OCR	00h
009Ah	定时器 RB1 的 I/O 控制寄存器	TRB1IOC	00h
009Bh	定时器 RB1 的模式寄存器	TRB1MR	00h
009Ch	定时器 RB1 的预分频寄存器	TRB1PRE	FFh
009Dh	定时器 RB1 的辅助寄存器	TRB1SC	FFh
009Eh	定时器 RB1 的主寄存器	TRB1PR	FFh
009Fh			
00A0h	UART0 发送 / 接收模式寄存器	U0MR	00h
00A1h	UART0 位速率寄存器	U0BRG	XXh
00A2h	UART0 发送缓冲寄存器	U0TB	XXh
00A3h			XXh
00A4h	UART0 发送 / 接收控制寄存器 0	U0C0	00001000b
00A5h	UART0 发送 / 接收控制寄存器 1	U0C1	00000010b
00A6h	UART0 接收缓冲寄存器	U0RB	XXh
00A7h			XXh
00A8h	UART2 发送 / 接收模式寄存器	U2MR	00h
00A9h	UART2 位速率寄存器	U2BRG	XXh
00AAh	UART2 发送缓冲寄存器	U2TB	XXh
00ABh			XXh
00ACh	UART2 发送 / 接收控制寄存器 0	U2C0	00001000b
00ADh	UART2 发送 / 接收控制寄存器 1	U2C1	00000010b
00AEh	UART2 接收缓冲寄存器	U2RB	XXh
00AFh			XXh
00B0h	UART2 数字滤波器的功能选择寄存器	URXDF	00h
00B1h			
00B2h			
00B3h			
00B4h			
00B5h			
00B6h			
00B7h			
00B8h			
00B9h			
00BAh			
00BBh	UART2 特殊模式寄存器 5	U2SMR5	00h
00BCh	UART2 特殊模式寄存器 4	U2SMR4	00h
00BDh	UART2 特殊模式寄存器 3	U2SMR3	000X0X0Xb
00BEh	UART2 特殊模式寄存器 2	U2SMR2	X0000000b
00BFh	UART2 特殊模式寄存器	U2SMR	X0000000b

注 1. 空栏为保留区，不能存取。

X: 不定值

表 4.4 SFR 一览表 (4) (注 1)

地址	寄存器	符号	复位后的值
00C0h 00C1h	A/D 寄存器 0	AD0	XXh 000000XXb
00C2h 00C3h	A/D 寄存器 1	AD1	XXh 000000XXb
00C4h 00C5h	A/D 寄存器 2	AD2	XXh 000000XXb
00C6h 00C7h	A/D 寄存器 3	AD3	XXh 000000XXb
00C8h 00C9h	A/D 寄存器 4	AD4	XXh 000000XXb
00CAh 00CBh	A/D 寄存器 5	AD5	XXh 000000XXb
00CCh 00CDh	A/D 寄存器 6	AD6	XXh 000000XXb
00CEh 00CFh	A/D 寄存器 7	AD7	XXh 000000XXb
00D0h			
00D1h			
00D2h			
00D3h			
00D4h	A/D 模式寄存器	ADM0D	00h
00D5h	A/D 输入选择寄存器	ADINSEL	11000000b
00D6h	A/D 控制寄存器 0	ADCON0	00h
00D7h	A/D 控制寄存器 1	ADCON1	00h
00D8h			
00D9h			
00DAh			
00DBh			
00DCh			
00DDh	A/D 控制寄存器 2	ADCON2	00h
00DEh			
00DFh			
00E0h	端口 P0 寄存器	P0	XXh
00E1h	端口 P1 寄存器	P1	XXh
00E2h	端口 P0 方向寄存器	PD0	00h
00E3h	端口 P1 方向寄存器	PD1	00h
00E4h	端口 P2 寄存器	P2	XXh
00E5h	端口 P3 寄存器	P3	XXh
00E6h	端口 P2 方向寄存器	PD2	00h
00E7h	端口 P3 方向寄存器	PD3	00h
00E8h	端口 P4 寄存器	P4	XXh
00E9h	端口 P5 寄存器	P5	XXh
00EAh	端口 P4 方向寄存器	PD4	00h
00EBh	端口 P5 方向寄存器	PD5	00h
00ECh	端口 P6 寄存器	P6	XXh
00EDh	端口 P7 寄存器	P7	XXh
00EEh	端口 P6 方向寄存器	PD6	00h
00EFh	端口 P7 方向寄存器	PD7	00h
00F0h	端口 P8 寄存器	P8	XXh
00F1h	端口 P9 寄存器	P9	XXh
00F2h	端口 P8 方向寄存器	PD8	00h
00F3h	端口 P9 方向寄存器	PD9	00h
00F4h			
00F5h			
00F6h			
00F7h			
00F8h			
00F9h			
00FAh			
00FBh			
00FCh			
00FDh			
00FEh			
00FFh			

注 1. 空栏为保留区, 不能存取。

X: 不定值

表 4.5 SFR 一览表 (5) (注 1)

地址	寄存器	符号	复位后的值
0100h			
0101h			
0102h			
0103h			
0104h			
0105h			
0106h			
0107h			
0108h	定时器 RB0 的控制寄存器	TRBOCR	00h
0109h	定时器 RB0 的单触发控制寄存器	TRBOOCR	00h
010Ah	定时器 RB0 的 I/O 控制寄存器	TRBOIOC	00h
010Bh	定时器 RB0 的模式寄存器	TRBOMR	00h
010Ch	定时器 RB0 的预分频寄存器	TRBOPRE	FFh
010Dh	定时器 RB0 的辅助寄存器	TRBOSC	FFh
010Eh	定时器 RB0 的主寄存器	TRBOPR	FFh
010Fh			
0110h	定时器 RH 的秒数据寄存器 / 计数数据寄存器	TRHSEC	XXh 00h (注 2)
0111h	定时器 RH 的分钟数据寄存器 / 比较数据寄存器	TRHMIN	XXh 00h (注 2)
0112h	定时器 RH 的小时数据寄存器	TRHHR	00XXXXXXb 00h (注 2)
0113h	定时器 RH 的星期数据寄存器	TRHWK	000000XXb 00h (注 2)
0114h	定时器 RH 的日数据寄存器	TRHDY	00XXXXXXb 00000001b (注 2)
0115h	定时器 RH 的月数据寄存器	TRHMON	000XXXXXb 00000001b (注 2)
0116h	定时器 RH 的年数据寄存器	TRHYR	XXh 00h (注 2)
0117h	定时器 RH 的控制寄存器	TRHCR	XXX00X0Xb 000X1X0b (注 2)
0118h	定时器 RH 的计数源选择寄存器	TRHCSR	X0001000b 0XXXXXXb (注 2)
0119h	定时器 RH 的时钟误差校正寄存器	TRHADJ	XXh 00h (注 2)
011Ah	定时器 RH 的中断标志寄存器	TRHIFR	000000XXb 000X000b (注 2)
011Bh	定时器 RH 的中断允许寄存器	TRHIER	XXh 00h (注 2)
011Ch	定时器 RH 的闹钟分钟寄存器	TRHAMN	XXh 00h (注 2)
011Dh	定时器 RH 的闹钟小时寄存器	TRHAHR	XXh 00h (注 2)
011Eh	定时器 RH 的闹钟星期寄存器	TRHAWK	X00000XXb 00h (注 2)
011Fh	定时器 RH 的保护寄存器	TRHPRC	00h X0000000b (注 2)
0120h	定时器 RC 的模式寄存器	TRCMR	01001000b
0121h	定时器 RC 的控制寄存器 1	TRCCR1	00h
0122h	定时器 RC 的中断允许寄存器	TRCIER	01110000b
0123h	定时器 RC 的状态寄存器	TRCSR	01110000b
0124h	定时器 RC 的 I/O 控制寄存器 0	TRCIOR0	10001000b
0125h	定时器 RC 的 I/O 控制寄存器 1	TRCIOR1	10001000b
0126h	定时器 RC 的计数器	TRC	00h 00h
0127h			
0128h	定时器 RC 的通用寄存器 A	TRCGRA	FFh FFh
0129h			
012Ah	定时器 RC 的通用寄存器 B	TRCGRB	FFh FFh
012Bh			
012Ch	定时器 RC 的通用寄存器 C	TRCGRC	FFh FFh
012Dh			
012Eh	定时器 RC 的通用寄存器 D	TRCGRD	FFh FFh
012Fh			
0130h	定时器 RC 的控制寄存器 2	TRCCR2	00011000b
0131h	定时器 RC 的数字滤波器的功能选择寄存器	TRCDF	00h
0132h	定时器 RC 的输出主控允许寄存器	TRCOER	01111111b
0133h	定时器 RC 的触发控制寄存器	TRCADCR	00h
0134h			
0135h			
0136h			
0137h			
0138h			
0139h			
013Ah			
013Bh			
013Ch			
013Dh			
013Eh			
013Fh			

注 1. 空栏为保留区, 不能存取。

注 2. 这是通过 TRHCR 寄存器的 RTCRST 位进行复位后的值。

X: 不定值

表 4.6 SFR 一览表 (6) (注 1)

地址	寄存器	符号	复位后的值
0140h			
0141h			
0142h			
0143h			
0144h			
0145h			
0146h			
0147h			
0148h			
0149h			
014Ah			
014Bh			
014Ch			
014Dh			
014Eh			
014Fh			
0150h			
0151h			
0152h			
0153h			
0154h			
0155h			
0156h			
0157h			
0158h			
0159h			
015Ah			
015Bh			
015Ch			
015Dh			
015Eh			
015Fh			
0160h			
0161h			
0162h			
0163h			
0164h			
0165h			
0166h			
0167h			
0168h			
0169h			
016Ah			
016Bh			
016Ch			
016Dh			
016Eh			
016Fh			
0170h			
0171h			
0172h			
0173h			
0174h			
0175h			
0176h			
0177h			
0178h			
0179h			
017Ah			
017Bh			
017Ch			
017Dh			
017Eh			
017Fh			

注 1. 空栏为保留区, 不能存取。

表 4.7 SFR 一览表 (7) (注 1)

地址	寄存器	符号	复位后的值
0180h	定时器 RJ 的引脚选择寄存器	TRJSR	00h
0181h	定时器 RB 的引脚选择寄存器	TRBSR	00h
0182h	定时器 RC 的引脚选择寄存器 0	TRCPSR0	00h
0183h	定时器 RC 的引脚选择寄存器 1	TRCPSR1	00h
0184h			
0185h			
0186h			
0187h			
0188h	UART0 引脚选择寄存器	U0SR	00h
0189h			
018Ah	UART2 引脚选择寄存器 0	U2SR0	00h
018Bh	UART2 引脚选择寄存器 1	U2SR1	00h
018Ch	SSU/IIC 引脚选择寄存器	SSUICSR	00h
018Dh	定时器 RH 的秒中断控制寄存器	TRHICR	X0XXXXXb 0000001b (注 3)
018Eh	INT 中断输入的引脚选择寄存器	INTSR	00h
018Fh	输入/输出功能的引脚选择寄存器	PINSR	00h
0190h			
0191h			
0192h			
0193h	SS 位的计数寄存器	SSBR	11111000b
0194h	SS 发送数据寄存器 L/IIC 总线发送数据寄存器 (注 2)	SSTDR/ICDRT	FFh
0195h	SS 发送数据寄存器 H (注 2)	SSTDRH	FFh
0196h	SS 接收数据寄存器 L/IIC 总线接收数据寄存器 (注 2)	SSDR/ICDRR	FFh
0197h	SS 接收数据寄存器 H (注 2)	SSDRH	FFh
0198h	SS 控制寄存器 H/IIC 总线控制寄存器 1 (注 2)	SSCRH/ICCR1	00h
0199h	SS 控制寄存器 L/IIC 总线控制寄存器 2 (注 2)	SSCRL/ICCR2	0111101b
019Ah	SS 模式寄存器 /IIC 总线模式寄存器 (注 2)	SSMR/ICMR	00010000b/00011000b
019Bh	SS 允许寄存器 /IIC 总线中断允许寄存器 (注 2)	SSER/ICIER	00h
019Ch	SS 状态寄存器 /IIC 总线状态寄存器 (注 2)	SSSR/ICSR	00h/0000X000b
019Dh	SS 模式寄存器 2/ 从属地址寄存器 (注 2)	SSMR2/SAR	00h
019Eh			
019Fh			
01A0h			
01A1h			
01A2h			
01A3h			
01A4h			
01A5h			
01A6h			
01A7h			
01A8h			
01A9h			
01AAh			
01ABh			
01ACh			
01ADh			
01AEh			
01AFh			
01B0h			
01B1h			
01B2h	闪存状态寄存器	FST	1000X00b
01B3h			
01B4h	闪存控制寄存器 0	FMR0	00h
01B5h	闪存控制寄存器 1	FMR1	00000X0b
01B6h	闪存控制寄存器 2	FMR2	00h
01B7h			
01B8h			
01B9h			
01BAh			
01BBh			
01BCh			
01BDh			
01BEh			
01BFh			

注 1. 空栏为保留区, 不能存取。

注 2. 能通过 SSUICSR 寄存器的 IICSEL 位进行选择。

注 3. 这是通过 TRHCR 寄存器的 RTCRST 位进行复位后的值。

X: 不定值

表 4.8 SFR 一览表 (8) (注 1)

地址	寄存器	符号	复位后的值
01C0h	地址匹配中断寄存器 0	RMAD0	XXh
01C1h			XXh
01C2h			0000XXXXb
01C3h	地址匹配中断允许寄存器 0	AIER0	00h
01C4h	地址匹配中断寄存器 1	RMAD1	XXh
01C5h			XXh
01C6h			0000XXXXb
01C7h	地址匹配中断允许寄存器 1	AIER1	00h
01C8h			
01C9h			
01CAh			
01CBh			
01CCh			
01CDh			
01CEh			
01CFh			
01D0h			
01D1h			
01D2h			
01D3h			
01D4h			
01D5h			
01D6h			
01D7h			
01D8h			
01D9h			
01DAh			
01DBh			
01DCh			
01DDh			
01DEh			
01DFh			
01E0h	端口 P0 的上拉控制寄存器	P0PUR	00h
01E1h	端口 P1 的上拉控制寄存器	P1PUR	00h
01E2h	端口 P2 的上拉控制寄存器	P2PUR	00h
01E3h	端口 P3 的上拉控制寄存器	P3PUR	00h
01E4h	端口 P4 的上拉控制寄存器	P4PUR	00h
01E5h	端口 P5 的上拉控制寄存器	P5PUR	00h
01E6h	端口 P6 的上拉控制寄存器	P6PUR	00h
01E7h	端口 P7 的上拉控制寄存器	P7PUR	00h
01E8h	端口 P8 的上拉控制寄存器	P8PUR	00h
01E9h	端口 P9 的上拉控制寄存器	P9PUR	00h
01EAh			
01EBh			
01ECh			
01EDh			
01EEh			
01EFh			
01F0h	端口 P7 的驱动能力控制寄存器	P7DRR	00h
01F1h	端口 P8 的驱动能力控制寄存器	P8DRR	00h
01F2h			
01F3h			
01F4h			
01F5h	输入阈值控制寄存器 0	VLT0	00h
01F6h	输入阈值控制寄存器 1	VLT1	00h
01F7h	输入阈值控制寄存器 2	VLT2	00h
01F8h	比较器 B 的控制寄存器 0	INTCMP	00h
01F9h			
01FAh	外部输入允许寄存器 0	INTEN	00h
01FBh	外部输入允许寄存器 1	INTEN1	00h
01FCh	INT 输入滤波器的选择寄存器 0	INTF	00h
01FDh	INT 输入滤波器的选择寄存器 1	INTF1	00h
01FEh	键输入允许寄存器 0	KIEN	00h
01FFh	键输入允许寄存器 1	KIEN1	00h

注 1. 空栏为保留区，不能存取。

X: 不定值

表 4.9 SFR 一览表 (9) (注 1)

地址	寄存器	符号	复位后的值
0200h	LCD 控制寄存器	LCR0	00h
0201h			
0202h	LCD 选项时钟控制寄存器	LCR2	00h
0203h	LCD 时钟控制寄存器	LCR3	00h
0204h	LCD 显示控制寄存器	LCR4	00h
0205h			
0206h	LCD 端口选择寄存器 0	LSE0	00h
0207h	LCD 端口选择寄存器 1	LSE1	00h
0208h	LCD 端口选择寄存器 2	LSE2	00h
0209h	LCD 端口选择寄存器 3	LSE3	00h
020Ah	LCD 端口选择寄存器 4	LSE4	00h
020Bh	LCD 端口选择寄存器 5	LSE5	00h
020Ch			
020Dh			
020Eh			
020Fh			
0210h	LCD 显示数据寄存器	LRA0L	XXh
0211h		LRA1L	XXh
0212h		LRA2L	XXh
0213h		LRA3L	XXh
0214h		LRA4L	XXh
0215h		LRA5L	XXh
0216h		LRA6L	XXh
0217h		LRA7L	XXh
0218h		LRA8L	XXh
0219h		LRA9L	XXh
021Ah		LRA10L	XXh
021Bh		LRA11L	XXh
021Ch		LRA12L	XXh
021Dh		LRA13L	XXh
021Eh		LRA14L	XXh
021Fh		LRA15L	XXh
0220h		LRA16L	XXh
0221h		LRA17L	XXh
0222h		LRA18L	XXh
0223h		LRA19L	XXh
0224h		LRA20L	XXh
0225h		LRA21L	XXh
0226h		LRA22L	XXh
0227h		LRA23L	XXh
0228h		LRA24L	XXh
0229h		LRA25L	XXh
022Ah		LRA26L	XXh
022Bh		LRA27L	XXh
022Ch		LRA28L	XXh
022Dh		LRA29L	XXh
022Eh		LRA30L	XXh
022Fh		LRA31L	XXh
0230h		LRA32L	XXh
0231h		LRA33L	XXh
0232h		LRA34L	XXh
0233h		LRA35L	XXh
0234h		LRA36L	XXh
0235h		LRA37L	XXh
0236h		LRA38L	XXh
0237h		LRA39L	XXh
:			
2FFFh			

注 1. 空栏为保留区，不能存取。

X: 不定值



表 4.10 ID 码区域和选项功能选择区

地址	寄存器	符号	复位后的值
:			
FFDBh	选项功能选择寄存器 2	OFS2	(注 1)
:			
FFDFh	ID1		(注 2)
:			
FFE3h	ID2		(注 2)
:			
FFEBh	ID3		(注 2)
:			
FFEFh	ID4		(注 2)
:			
FFF3h	ID5		(注 2)
:			
FFF7h	ID6		(注 2)
:			
FFFBh	ID7		(注 2)
:			
FFFFh	选项功能选择寄存器	OFS	(注 1)

注 1. 选项功能选择区在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
不能追加写选项功能选择区。如果擦除选项功能选择区的块，选项功能选择区的值就变为“FFh”。  
空白发货产品的选项功能选择区的值为“FFh”，在用户进行数据编程后，变为编程后的值。  
编程后的发货产品的选项功能选择区的值是用户通过程序设定的值。

注 2. ID 码区域在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
不能追加写 ID 码区域。如果擦除 ID 码区域的块，ID 码区域的值就变为“FFh”。  
空白发货产品的 ID 码区域的值为“FFh”，在用户进行数据编程后，变为编程后的值。  
编程后的发货产品的 ID 码区域的值是用户通过程序设定的值。

## 5. 复位

复位有硬件复位、上电复位、电压监视 0 复位、看门狗定时器复位和软件复位。

复位名称和复位源如表 5.1 所示。

表 5.1 复位名称和复位源

复位名称	复位源
硬件复位	RESET 引脚的输入电压为“L”电平。
上电复位	VCC 的上升
电压监视 0 复位	VCC 的下降（监视电压：Vdet0）
看门狗定时器复位	看门狗定时器的下溢
软件复位	给 PM0 寄存器的 PM03 位写“1”。

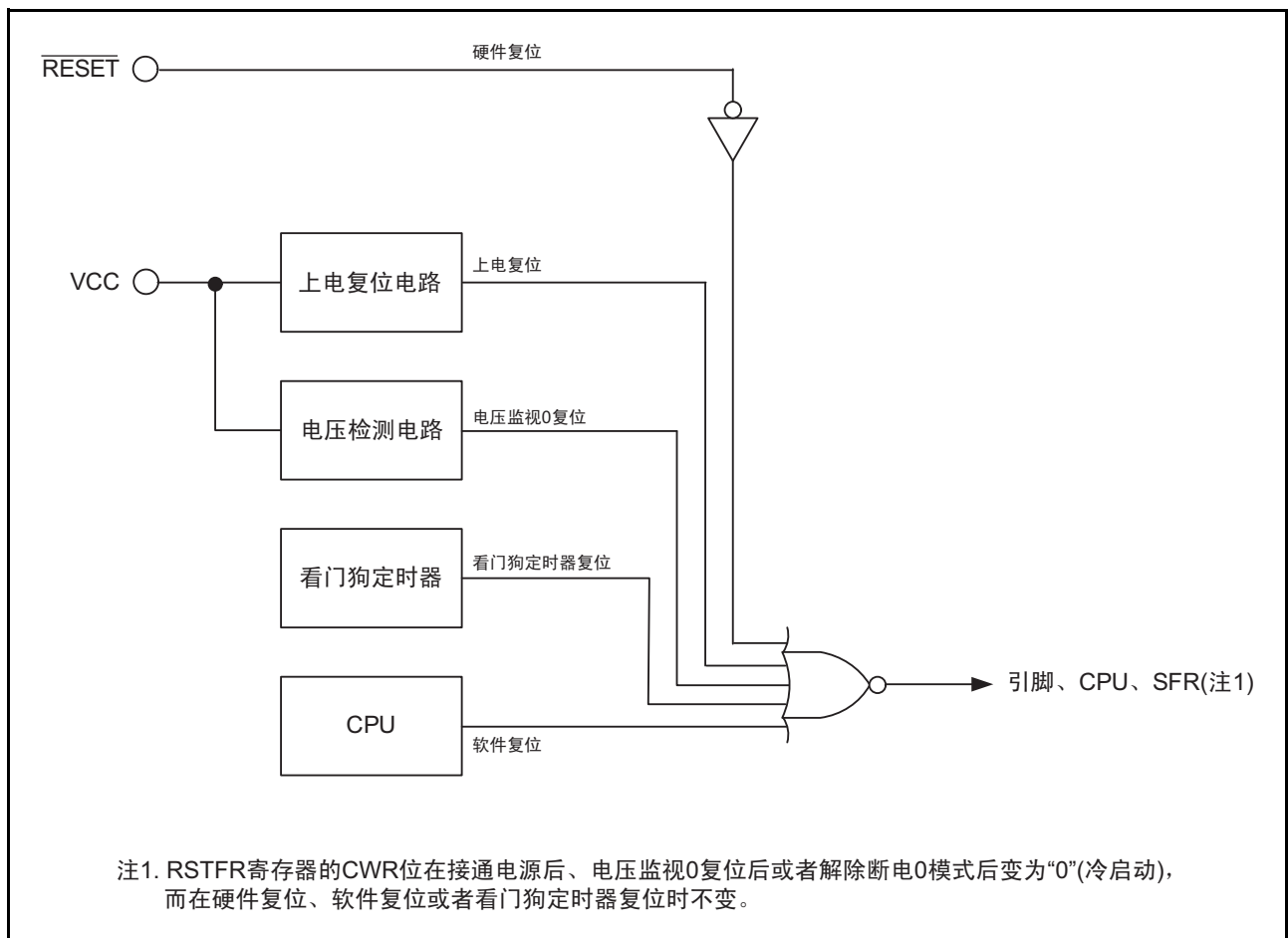


图 5.1 复位电路的框图

$\overline{\text{RESET}}$  引脚为“L”电平期间的引脚状态如表 5.2 所示，复位后的 CPU 寄存器状态和复位顺序分别如图 5.2 和图 5.3 所示。

表 5.2  $\overline{\text{RESET}}$  引脚为“L”电平期间的引脚状态

引脚名	引脚状态
P0 ~ P4、P5_0 ~ P5_6、P6、 P7_0 ~ P7_6、P8、P9_0 ~ P9_1	高阻抗
$\overline{\text{WKUP0}}$	高阻抗
XCIN、XCOUT	不确定
VL1 ~ VL3	高阻抗

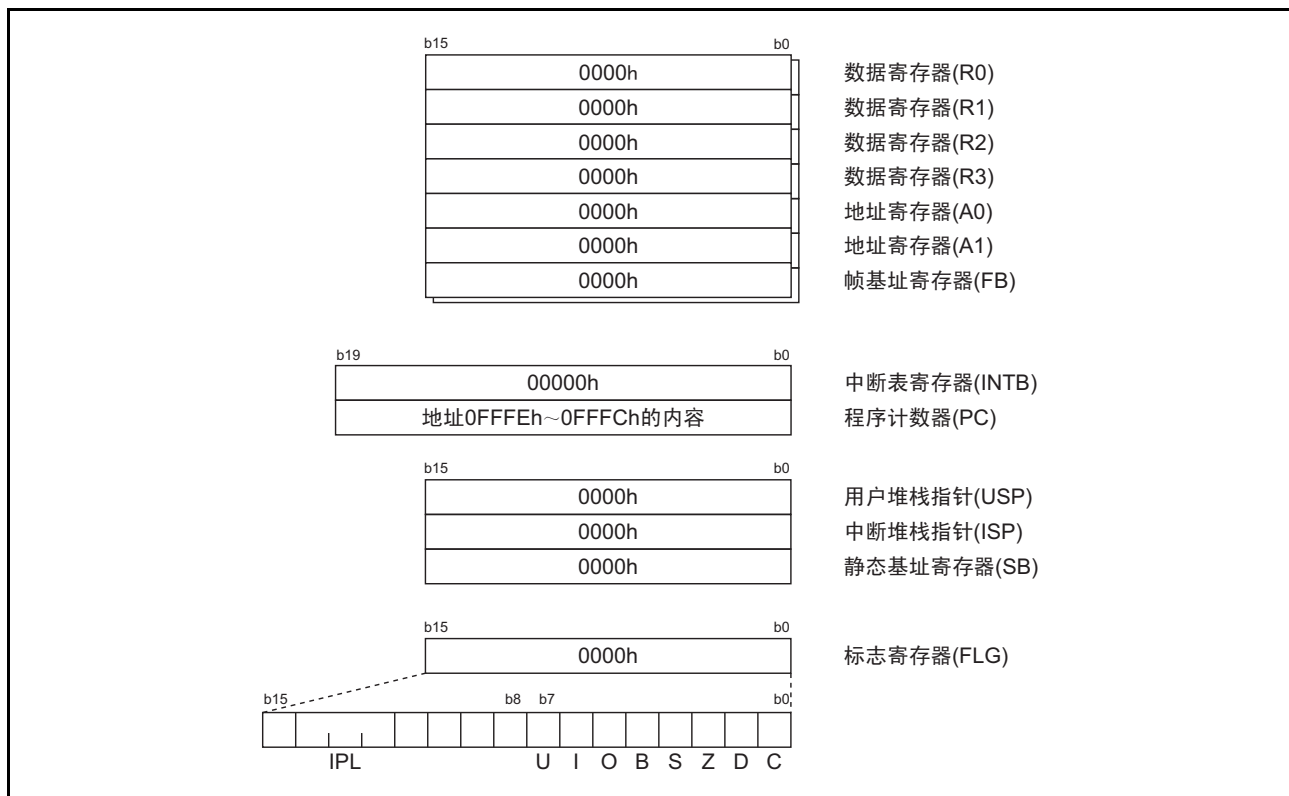


图 5.2 复位后的 CPU 寄存器状态

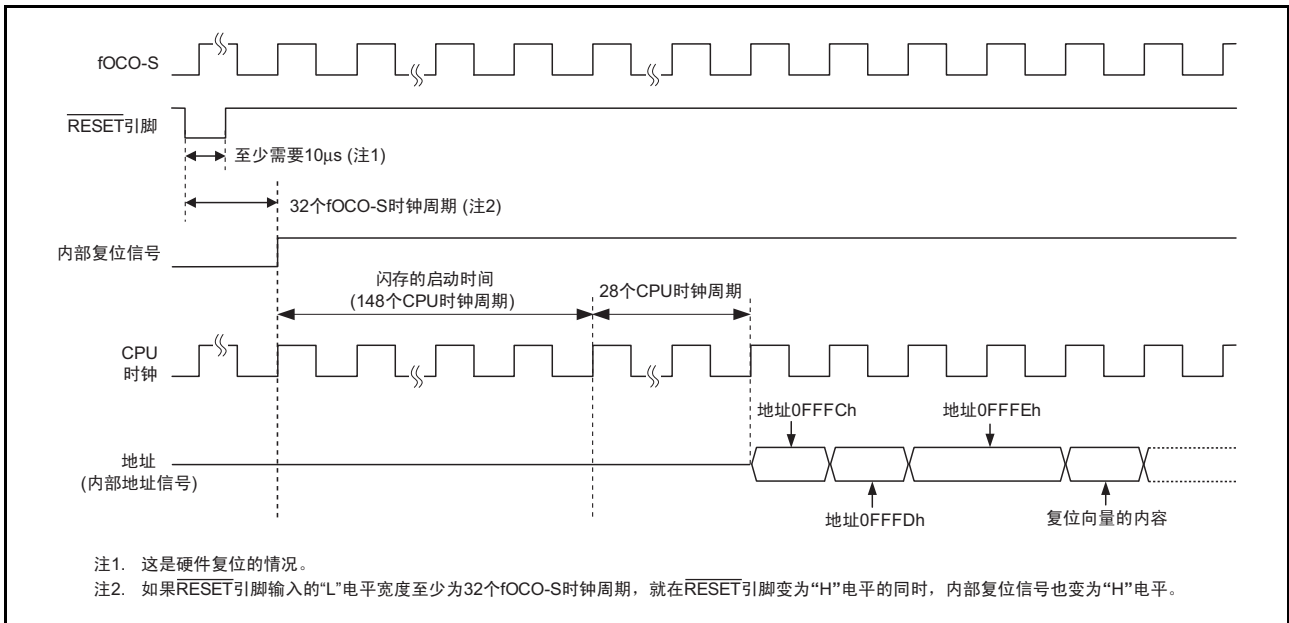


图 5.3 复位顺序

### 5.1 寄存器说明

#### 5.1.1 处理器模式寄存器 0 (PM0)

地址	地址 0004h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	PM03	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	—			
b3	PM03	软件复位的位	如果将此位置“1”，单片机就被复位。读取值为“0”。	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写 PM0 寄存器。

## 5.1.2 复位源判断寄存器 (RSTFR)

地址	地址 000Bh								
位	b7	b6	b5	b4	b3	b2	b1	b0	
符号	—	—	—	—	WDR	SWR	HWR	CWR	
复位后的值	X	X	X	X	X	X	X	X	(注 1)

位	符号	位名	功能	R/W
b0	CWR	冷启动 / 热启动的判断标志 (注 2、注 3)	0: 冷启动 1: 热启动	R/W
b1	HWR	硬件复位的检测标志 (注 4)	0: 未检测到 1: 检测到	R
b2	SWR	软件复位的检测标志	0: 未检测到 1: 检测到	R
b3	WDR	看门狗定时器复位的检测标志	0: 未检测到 1: 检测到	R
b4	—	保留位	读取值为不定值。	R
b5	—			
b6	—			
b7	—			

注 1. CWR 位在接通电源后、电压监视 0 复位后或者解除断电 0 模式后变为“0”（冷启动），而在硬件复位、软件复位或者看门狗定时器复位时不变。

注 2. 如果通过程序给 CWR 位写“1”，此位就变为“1”（即使写“0”值也不变）。

注 3. 当 VW0C 寄存器的 VW0C0 位为“0”（禁止电压监视 0 复位）时，CWR 位为不定值。

注 4. 对硬件复位或者断电 0 模式的解除进行检测。

## 5.1.3 选项功能选择寄存器 (OFS)

地址	地址 0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	VDSEL1	VDSEL0	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	VDSEL0	电压检测 0 的电平选择位 (注 2)	b5 b4 0 0: 选择 3.80V (Vdet0_3) 0 1: 选择 2.85V (Vdet0_2) 1 0: 选择 2.35V (Vdet0_1) 1 1: 选择 1.90V (Vdet0_0)	R/W
b5	VDSEL1			R/W
b6	LVDAS	电压检测 0 电路的启动位 (注 3)	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

注 1. OFS 寄存器在闪存内而不是 SFR, 作为 ROM 数据, 必须通过程序设定适当的值。  
不能追加写 OFS 寄存器。如果擦除含 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。  
空白发货产品的 OFS 寄存器的值为“FFh”, 在用户进行数据编程后, 变为编程后的值。  
编程后的发货产品的 OFS 寄存器的值是用户通过程序设定的值。

注 2. 给电压监视 0 复位和上电复位 2 种功能设定 VDSEL0 ~ VDSEL1 位选择的电压检测 0 电平。

注 3. 在使用上电复位和电压监视 0 复位时, 必须将 LVDAS 位置“0”(复位后, 电压监视 0 复位有效)。

有关 OFS 寄存器的设定例子, 请参照“14.3.1 选项功能选择区的设定例子”。

## LVDAS 位 (电压检测 0 电路的启动位)

通过 VDSEL0 ~ VDSEL1 位, 选择由电压检测 0 电路监视的 Vdet0 电压。

## 5.1.4 选项功能选择寄存器 2 (OFS2)

地址	地址 0FFDBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	WDTRCS1	WDTRCS0	WDTUFS1	WDTUFS0
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTUFS0	看门狗定时器的下溢周期设定位	b1 b0 0 0: 03FFh 0 1: 0FFFh 1 0: 1FFFh 1 1: 3FFFh	R/W
b1	WDTUFS1			R/W
b2	WDTRCS0	看门狗定时器的刷新接受周期设定位	b3 b2 0 0: 25% 0 1: 50% 1 0: 75% 1 1: 100%	R/W
b3	WDTRCS1			R/W
b4	—	保留位	必须置“1”。	R/W
b5	—			
b6	—			
b7	—			

注 1. OFS2 寄存器在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。不能追加写 OFS2 寄存器。如果擦除含 OFS2 寄存器的块，OFS2 寄存器的值就变为“FFh”。空白发货产品的 OFS2 寄存器的值为“FFh”，在用户进行数据编程后，变为编程后的值。编程后的发货产品的 OFS2 寄存器的值是用户通过程序设定的值。

有关 OFS2 寄存器的设定例子，请参照“14.3.1 选项功能选择区的设定例子”。

## WDTRCS0 位和 WDTRCS1 位 (看门狗定时器的刷新接受周期设定位)

假设看门狗定时器从开始计数到发生下溢的期间为 100%，则能选择看门狗定时器可接受刷新的期间。详细内容请参照“15.3.1.1 刷新接受期间”。

## 5.2 硬件复位

硬件复位是由  $\overline{\text{RESET}}$  引脚控制的复位。当电源电压满足推荐的工作条件时，如果将“L”电平输入到  $\overline{\text{RESET}}$  引脚，引脚、CPU 和 SFR 就被初始化（参照“表 5.2  $\overline{\text{RESET}}$  引脚为“L”电平期间的引脚状态”、“图 5.2 复位后的 CPU 寄存器状态”、“表 4.1 ~ 表 4.10 SFR 一览表”）。

如果将  $\overline{\text{RESET}}$  引脚的输入电平从“L”变为“H”，就从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

复位后的 SFR 状态请参照“4. SFR”。

不对内部 RAM 进行初始化。另外，如果在写内部 RAM 的过程中  $\overline{\text{RESET}}$  引脚变为“L”电平，内部 RAM 的内容就为不定值。

硬件复位的电路例子和运行如图 5.4 所示，硬件复位的电路例子（外接电源电压检测电路的使用例子）和运行如图 5.5 所示。

### 5.2.1 电源稳定的情况

1. 将“L”电平输入到 $\overline{\text{RESET}}$ 引脚。
2. 等待 $10\mu\text{s}$ 。
3. 将“H”电平输入到 $\overline{\text{RESET}}$ 引脚。

### 5.2.2 接通电源的情况

1. 将“L”电平输入到 $\overline{\text{RESET}}$ 引脚。
2. 使电源电压上升到满足推荐的工作条件的电平。
3. 等待 $t_d(\text{P-R})$ 直到内部电源稳定（参照“30. 电特性”）。
4. 等待 $10\mu\text{s}$ 。
5. 将“H”电平输入到 $\overline{\text{RESET}}$ 引脚。

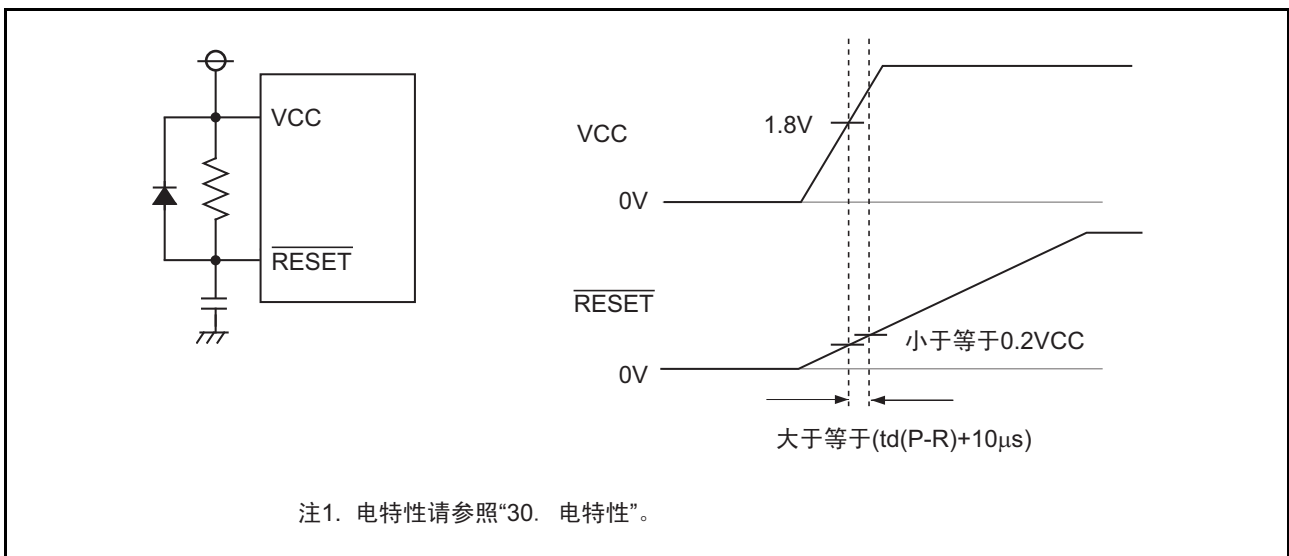


图 5.4 硬件复位的电路例子和运行

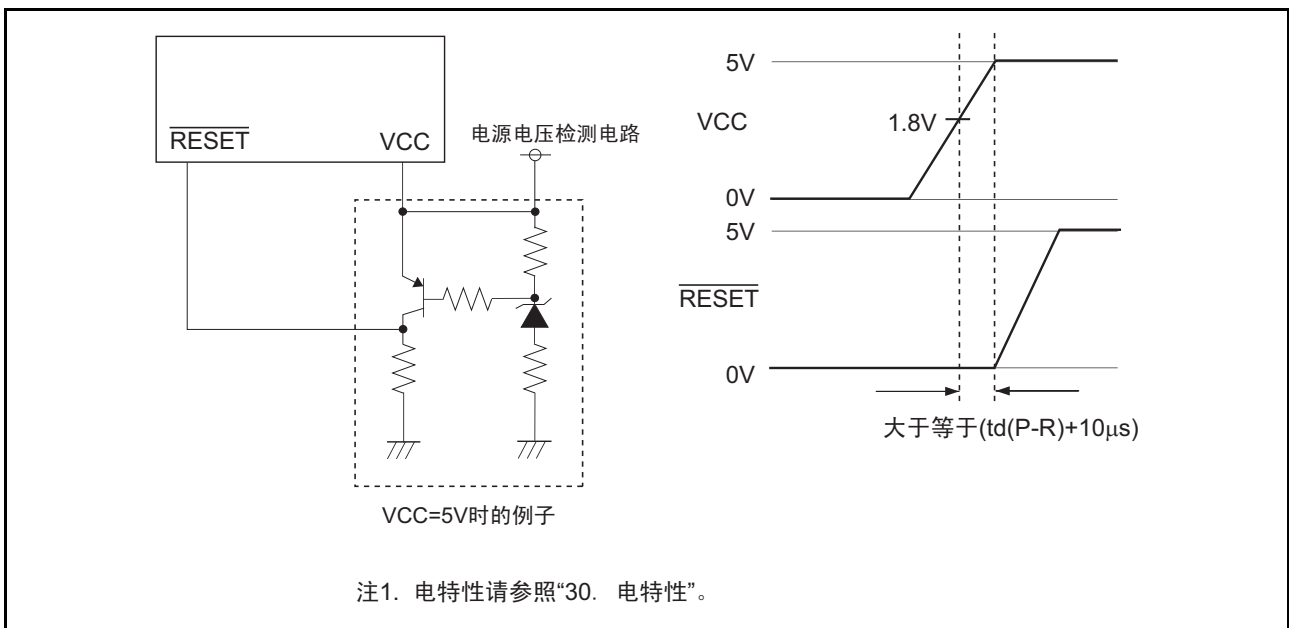


图 5.5 硬件复位的电路例子（外接电源电压检测电路的使用例子）和运行



### 5.3 上电复位功能

通过电阻将  $\overline{\text{RESET}}$  引脚连接  $\text{VCC}$ 。当  $\text{VCC}$  上升时，上电复位功能有效，并且引脚、CPU 和 SFR 被初始化。必须注意：在将电容器连接  $\overline{\text{RESET}}$  引脚时， $\overline{\text{RESET}}$  引脚的电压不能低于  $0.8\text{VCC}$ 。

当  $\text{VCC}$  引脚的输入电压高于等于  $\text{Vdet0}$  时，就对低速内部振荡器时钟开始计数。当对低速内部振荡器时钟进行了 32 次计数时，内部复位信号就变为“H”电平，并且进入复位顺序（参照图 5.3）。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

上电复位后的 SFR 状态请参照“4. SFR”。

在使用上电复位时，必须将 OFS 寄存器的 LVDAS 位置“0”，使电压监视 0 复位有效。

上电复位的电路例子和运行如图 5.6 所示。

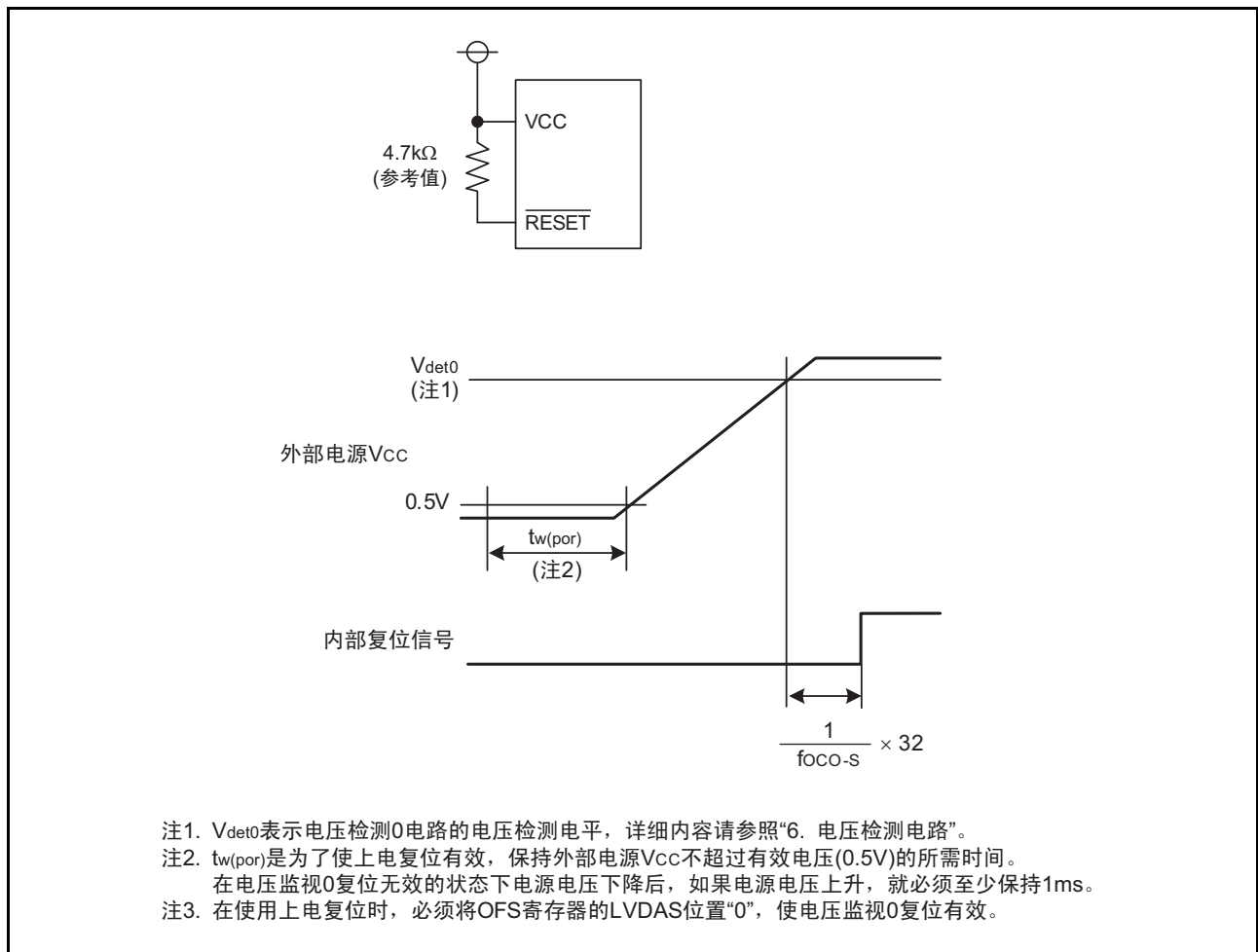


图 5.6 上电复位的电路例子和运行

## 5.4 电压监视 0 复位

电压监视 0 复位是由单片机内部的电压检测 0 电路控制的复位。电压检测 0 电路监视 VCC 引脚的输入电压，监视电压为 Vdet0。在使用电压监视 0 复位时，必须将 OFS 寄存器的 LVDAS 位置“0”（复位后，电压监视 0 复位有效）。能通过设定 OFS 寄存器的 VDSEL0 ~ VDSEL1 位，更改 Vdet0 的电压检测电平。

当 VCC 引脚的输入电压 < Vdet0 时，引脚、CPU 和 SFR 就被初始化。

当 VCC 引脚的输入电压  $\geq$  Vdet0 时，就对低速内部振荡器时钟开始计数。当对低速内部振荡器时钟进行了 32 次计数时，内部复位信号就变为“H”电平，并且进入复位顺序（参照图 5.3）。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

在使用上电复位时，必须将 OFS 寄存器的 LVDAS 位置“0”，使电压监视 0 复位有效。

不能通过程序更改 VDSEL0 ~ VDSEL1 位和 LVDAS 位。在设定这些位时，必须通过闪存编程器将值写到地址 0FFFFh 的 b4 ~ b6。有关 OFS 寄存器的详细内容，请参照“5.1.3 选项功能选择寄存器（OFS）”。

电压监视 0 复位后的 SFR 状态请参照“4. SFR”

不对内部 RAM 进行初始化。另外，如果在写内部 RAM 的过程中 VCC 引脚的输入电压 < Vdet0，内部 RAM 的内容就为不定值。

电压监视 0 复位的详细内容请参照“6. 电压检测电路”。

电压监视 0 复位的电路例子和运行如图 5.7 所示。

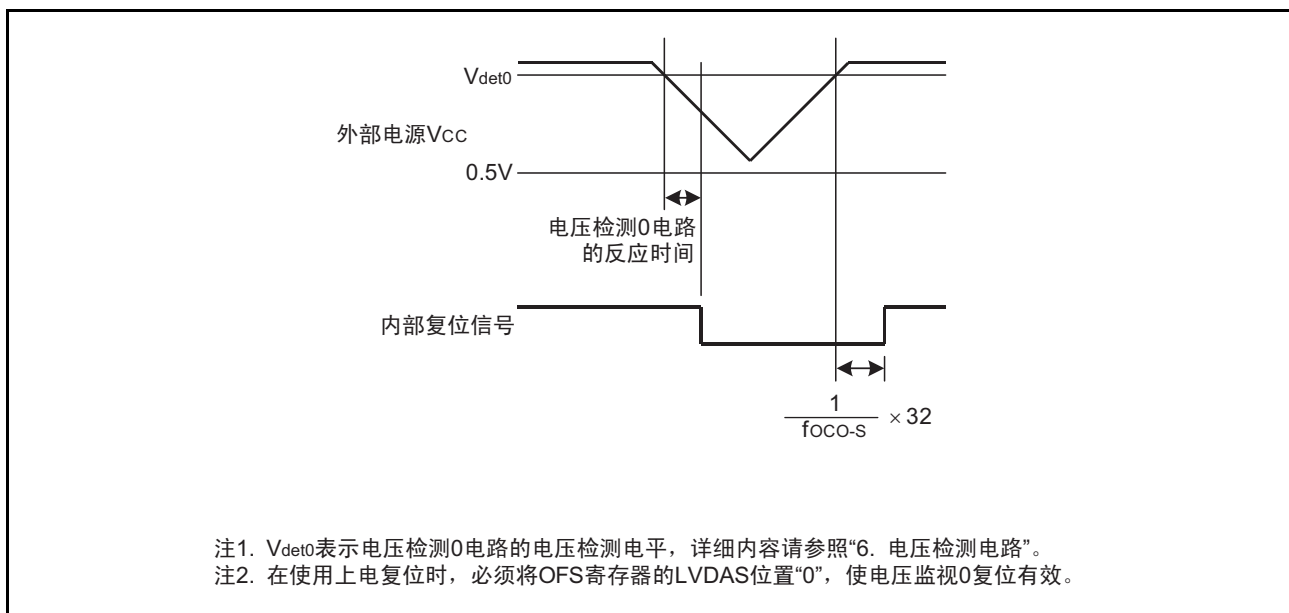


图 5.7 电压监视 0 复位的电路例子和运行

## 5.5 看门狗定时器复位

当 PM1 寄存器的 PM12 位为“1”（在看门狗定时器下溢时复位）时，如果看门狗定时器发生下溢，单片机就对引脚、CPU 和 SFR 进行初始化。然后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

看门狗定时器复位后的 SFR 状态请参照“4. SFR”。

不对内部 RAM 进行初始化。另外，如果在写内部 RAM 的过程中看门狗定时器发生下溢，内部 RAM 的内容就为不定值。

能通过 OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位和 WDTRCS0 ~ WDTRCS1 位，分别设定看门狗定时器的下溢周期和刷新接受周期。

看门狗定时器的详细内容请参照“15. 看门狗定时器”。

## 5.6 软件复位

如果将 PM0 寄存器的 PM03 位置“1”（将单片机复位），单片机就对引脚、CPU 和 SFR 进行初始化。然后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

软件复位后的 SFR 状态请参照“4. SFR”。

不对内部 RAM 进行初始化。

## 5.7 冷启动 / 热启动的判断功能

冷启动 / 热启动的判断功能通过 RSTFR 寄存器的 CWR 位，判断接通电源时的冷启动（复位处理）以及在运行中发生复位时的热启动（复位处理）。

CWR 位在接通电源时为“0”（冷启动），并且在电压监视 0 复位和解除断电 0 模式时也为“0”。如果通过程序给 CWR 位写“1”，此位就变为“1”，而在硬件复位、软件复位或者看门狗定时器复位时，此位不变。

冷启动 / 热启动的判断功能使用电压监视 0 复位。

冷启动 / 热启动的判断功能的运行例子如图 5.8 所示。

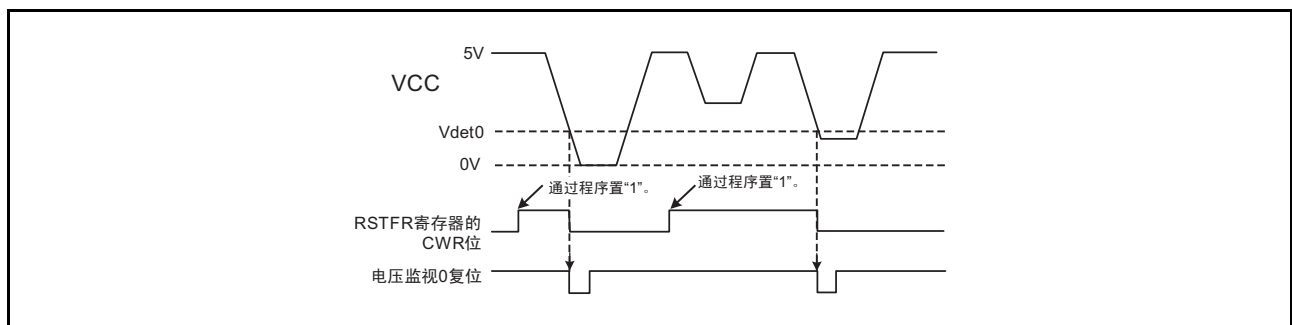


图 5.8 冷启动 / 热启动的判断功能的运行例子

## 5.8 复位源的判断功能

能通过 RSTFR 寄存器检测到硬件复位、软件复位和看门狗定时器复位的发生。

如果发生硬件复位或者解除断电 0 模式，HWR 位就变为“1”（检测到）。

如果发生软件复位，SWR 位就变为“1”（检测到）。

如果发生看门狗定时器复位，WDR 位就变为“1”（检测到）。

## 6. 电压检测电路

电压检测电路是能通过程序监视 VCC 引脚的输入电压的电路。

### 6.1 概要

电压检测 0 能通过 OFS 寄存器从 4 种电平中选择检测电压。

电压检测 1 能通过 VD1LS 寄存器从 16 种电平中选择检测电压。

另外，能使用电压监视 0 复位、电压监视 1 中断和电压监视 2 中断。

表 6.1 电压检测电路的规格

项目		电压监视 0	电压监视 1	电压监视 2
VCC 监视	监视电压	Vdet0	Vdet1	Vdet2
	检测对象	下降过程中是否经过 Vdet0。	上升或者下降过程中是否经过 Vdet1。	上升或者下降过程中是否经过 Vdet2。
	检测电压	能通过 OFS 寄存器从 4 种电平中进行选择。	能通过 VD1LS 寄存器从 16 种电平中进行选择。	VCC 为固定电平。
	监视	无	VW1C 寄存器的 VW1C3 位 高于或者低于 Vdet1	VCA1 寄存器的 VCA13 位 高于或者低于 Vdet2
电压检测时的处理	复位	电压监视 0 复位 当 $Vdet0 > VCC$ 时，复位； 当 $VCC > Vdet0$ 时，CPU 重新开始运行。	无	无
	中断	无	电压监视 1 中断 可选择非屏蔽中断或者可屏蔽中断。 当 $Vdet1 > VCC$ 或者 $VCC > Vdet1$ 时，都产生中断请求。 当 $Vdet1 > VCC$ 或者 $VCC > Vdet1$ 时，产生中断请求。	电压监视 2 中断 可选择非屏蔽中断或者可屏蔽中断。 当 $Vdet2 > VCC$ 或者 $VCC > Vdet2$ 时，产生中断请求。 当 $Vdet2 > VCC$ 或者 $VCC > Vdet2$ 时，都产生中断请求。
数字滤波器	有效 / 无效的转换	没有数字滤波器功能	有	有
	采样时间	—	$(f_{OCO-S} \text{ 的 } n \text{ 分频}) \times 2$ n: 1,2,4,8	$(f_{OCO-S} \text{ 的 } n \text{ 分频}) \times 2$ n: 1,2,4,8

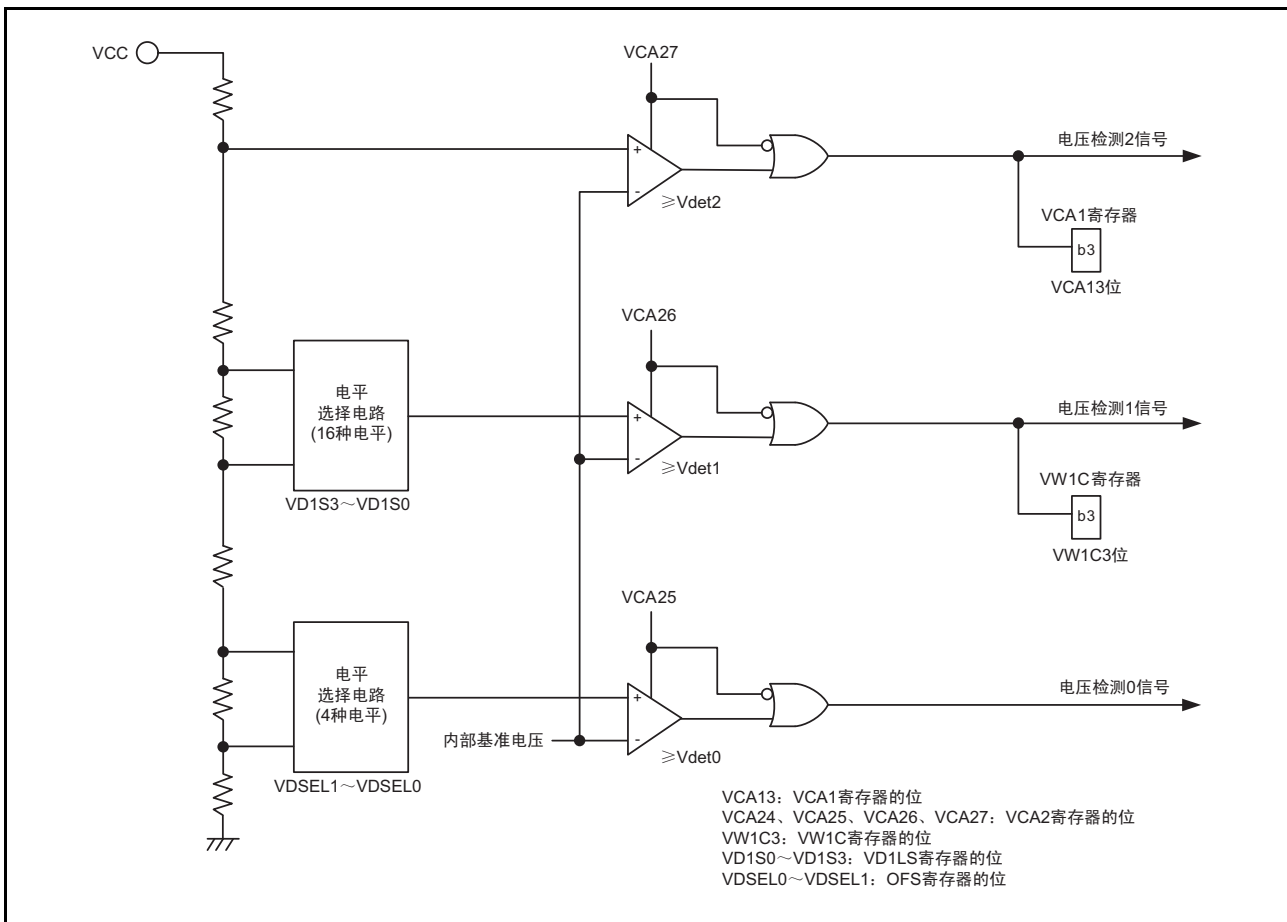


图 6.1 电压检测电路的框图

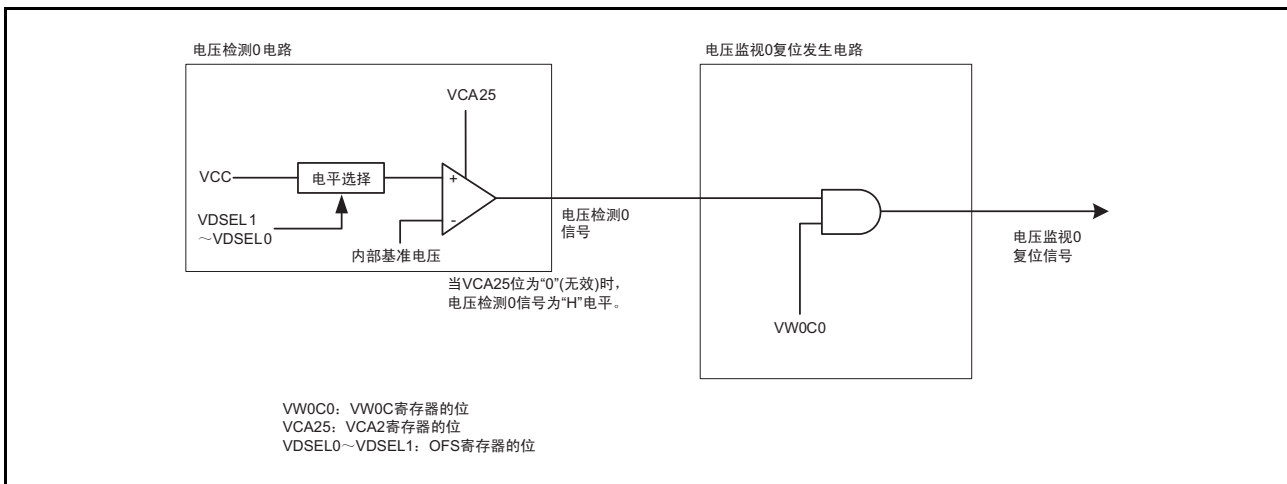


图 6.2 电压监视 0 复位发生电路的框图

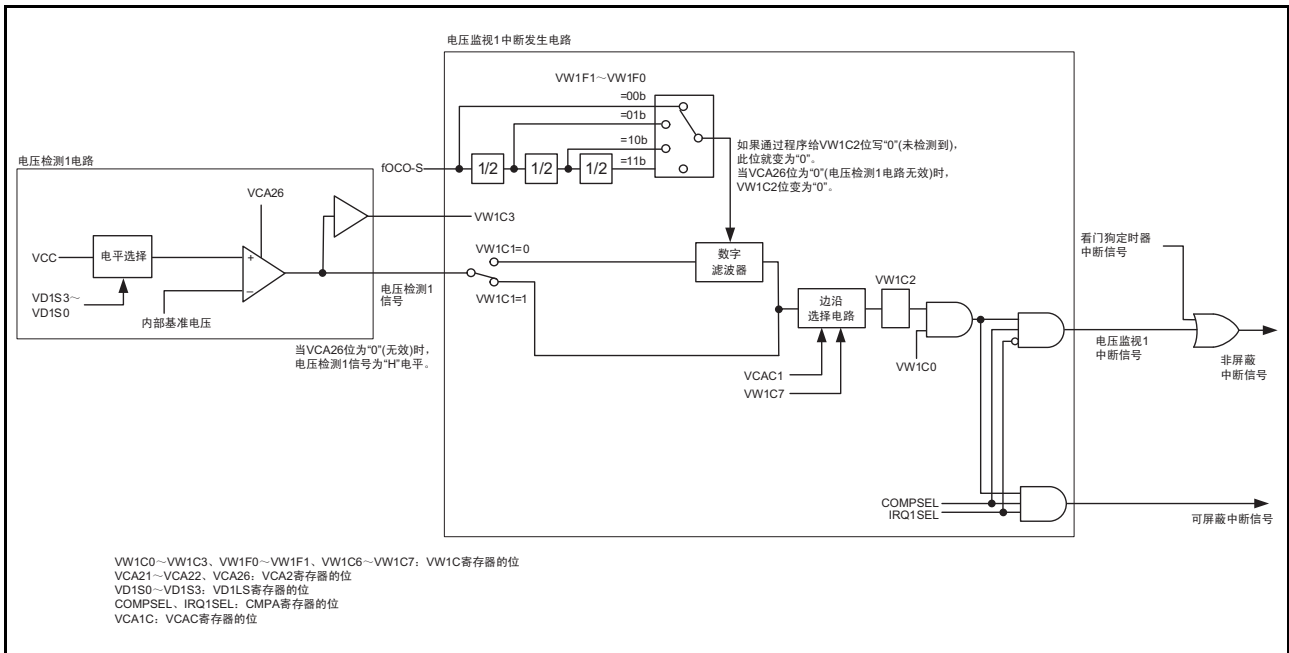


图 6.3 电压监视 1 中断发生电路的框图

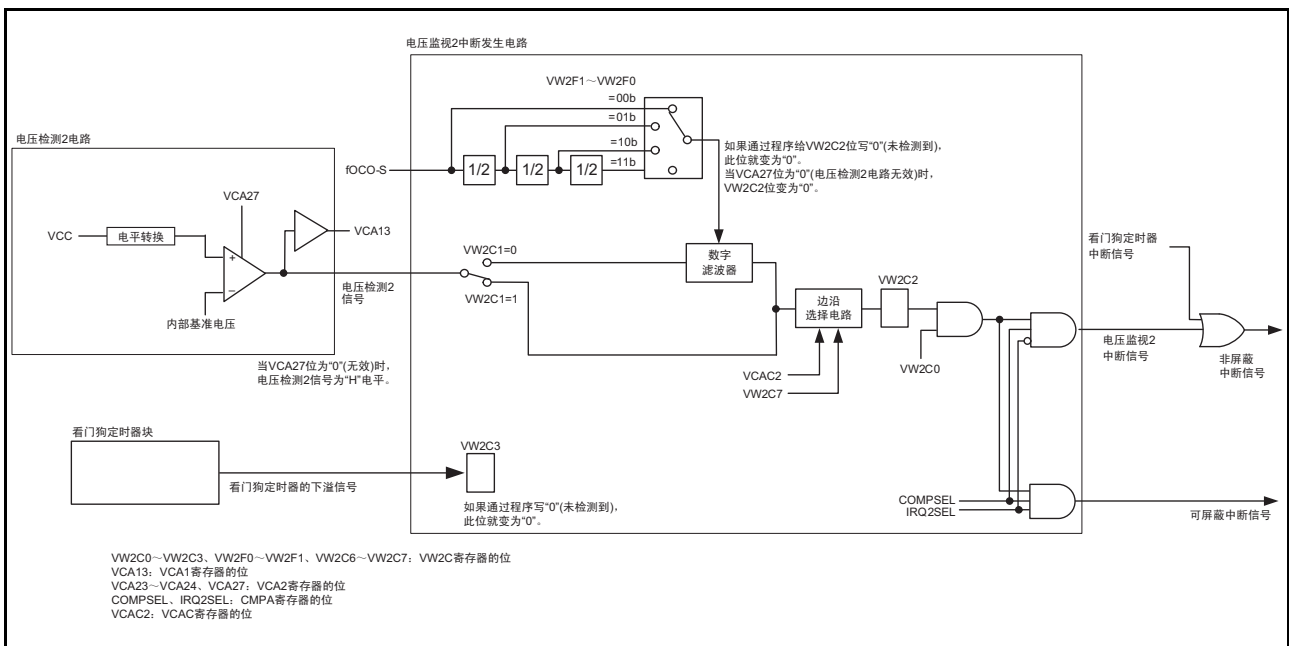


图 6.4 电压监视 2 中断发生电路的框图

## 6.2 寄存器说明

### 6.2.1 电压监视电路的控制寄存器（CMPA）

地址	地址 0030h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	COMPSEL	—	IRQ2SEL	IRQ1SEL	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	—			
b3	—			
b4	IRQ1SEL	电压监视 1 的中断种类选择位 (注 1)	0: 非屏蔽中断 1: 可屏蔽中断	R/W
b5	IRQ2SEL	电压监视 2 的中断种类选择位 (注 1)	0: 非屏蔽中断 1: 可屏蔽中断	R/W
b6	—	保留位	必须置“0”。	R/W
b7	COMPSEL	电压监视的中断种类选择有效位 (注 1、注 2)	0: IRQ1SEL 位和 IRQ2SEL 位无效 1: IRQ1SEL 位和 IRQ2SEL 位有效	R/W

注 1. 当 VW1C 寄存器的 VW1C0 位为“1”（允许）时，不能同时（用 1 条指令）设定 IRQ1SEL 位和 COMPSEL 位。

注 2. 当 VW2C 寄存器的 VW2C0 位为“1”（允许）时，不能同时（用 1 条指令）设定 IRQ2SEL 位和 COMPSEL 位。

## 6.2.2 电压监视电路的边沿选择寄存器 (VCAC)

地址	地址 0031h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	VCAC2	VCAC1	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	VCAC1	电压监视 1 电路的边沿选择位 (注 1)	0: 单边沿 1: 双边沿	R/W
b2	VCAC2	电压监视 2 电路的边沿选择位 (注 2)	0: 单边沿 1: 双边沿	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 当 VCAC1 位为“0”（单边沿）时，VW1C 寄存器的 VW1C7 位有效。必须在将 VCAC1 位置“0”后设定 VW1C7 位。

注 2. 当 VCAC2 位为“0”（单边沿）时，VW2C 寄存器的 VW2C7 位有效。必须在将 VCAC2 位置“0”后设定 VW2C7 位。

## 6.2.3 电压检测寄存器 1 (VCA1)

地址	地址 0033h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	VCA13	—	—	—
复位后的值	0	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	—			
b3	VCA13	电压检测 2 的信号监视标志 (注 1)	0: $VCC < V_{det2}$ 1: $VCC \geq V_{det2}$ 或者电压检测 2 电路无效	R
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	—			
b7	—			

注 1. 当 VCA2 寄存器的 VCA27 位为“1”（电压检测 2 电路有效）时，VCA13 位有效。

当 VCA2 寄存器的 VCA27 位为“0”（电压检测 2 电路无效）时，VCA13 位为“1”（ $VCC \geq V_{det2}$ ）。



## 6.2.4 电压检测寄存器 2 (VCA2)

地址	地址 0034h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	VCA27	VCA26	VCA25	—	—	—	—	VCA20
复位后的值	0	0	0	0	0	0	0	0
	上述是 OFS 寄存器的 LVDAS 位为 “1” 的情况。							
复位后的值	0	0	1	0	0	0	0	0
	上述是 OFS 寄存器的 LVDAS 位为 “0” 的情况。							

位	符号	位名	功能	R/W
b0	VCA20	内部电源低功耗允许位 (注 1)	0: 禁止低功耗 1: 允许低功耗 (注 2)	R/W
b1	—	保留位	必须置 “0”。	R/W
b2	—			
b3	—			
b4	—			
b5	VCA25	电压检测 0 允许位 (注 3)	0: 电压检测 0 电路无效 1: 电压检测 0 电路有效	R/W
b6	VCA26	电压检测 1 允许位 (注 4)	0: 电压检测 1 电路无效 1: 电压检测 1 电路有效	R/W
b7	VCA27	电压检测 2 允许位 (注 5)	0: 电压检测 2 电路无效 1: 电压检测 2 电路有效	R/W

注 1. 只有在转移到等待模式时才能使用 VCA20 位。必须按照“图 10.8 通过 VCA20 位设定内部电源低功耗的操作步骤”设定 VCA20 位。

注 2. 当 VCA20 位为 “1” (允许低功耗) 时, 不能将 CM1 寄存器的 CM10 位置 “1”。

注 3. 在写 VCA25 位时, 必须写复位后的值。

注 4. 在使用电压检测 1 中断或者 VW1C 寄存器的 VW1C3 位时, 必须将 VCA26 位置 “1”。在将 VCA26 位从 “0” 置为 “1” 后, 电压检测 1 电路在经过 td(E-A) 后开始运行。

注 5. 在使用电压检测 2 中断或者 VCA1 寄存器的 VCA13 位时, 必须将 VCA27 位置 “1”。在将 VCA27 位从 “0” 置为 “1” 后, 电压检测 2 电路在经过 td(E-A) 后开始运行。

必须在将 PRCR 寄存器的 PRC3 位置 “1” (允许写) 后改写 VCA2 寄存器。

## 6.2.5 电压检测 1 的电平选择寄存器 (VD1LS)

地址	地址 0036h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	VD1S3	VD1S2	VD1S1	VD1S0
复位后的值	0	0	0	0	0	1	1	1

位	符号	位名	功能	R/W
b0	VD1S0	电压检测 1 的电平选择位 (电压下降时的标准电压)	b3 b2 b1 b0 0 0 0 0: 2.20V (Vdet1_0)	R/W
b1	VD1S1		0 0 0 1: 2.35V (Vdet1_1)	R/W
b2	VD1S2		0 0 1 0: 2.50V (Vdet1_2)	R/W
b3	VD1S3		0 0 1 1: 2.65V (Vdet1_3)	R/W
			0 1 0 0: 2.80V (Vdet1_4)	
		0 1 0 1: 2.95V (Vdet1_5)		
		0 1 1 0: 3.10V (Vdet1_6)		
			0 1 1 1: 3.25V (Vdet1_7)	
			1 0 0 0: 3.40V (Vdet1_8)	
			1 0 0 1: 3.55V (Vdet1_9)	
			1 0 1 0: 3.70V (Vdet1_A)	
			1 0 1 1: 3.85V (Vdet1_B)	
			1 1 0 0: 4.00V (Vdet1_C)	
			1 1 0 1: 4.15V (Vdet1_D)	
			1 1 1 0: 4.30V (Vdet1_E)	
			1 1 1 1: 4.45V (Vdet1_F)	
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	—			
b7	—			

必须在将 PRCR 寄存器的 PRC3 位置“1”（允许写）后改写 VD1LS 寄存器。

## 6.2.6 电压监视 0 电路的控制寄存器 (VW0C)

地址	地址 0038h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	VW0C0
复位后的值	1	1	0	0	X	0	1	0
	上述是 OFS 寄存器的 LVDAS 位为 “1” 的情况。							
复位后的值	1	1	0	0	X	0	1	1
	上述是 OFS 寄存器的 LVDAS 位为 “0” 的情况。							

位	符号	位名	功能	R/W
b0	VW0C0	电压监视 0 复位的允许位 (注 1)	0: 禁止 1: 允许	R/W
b1	—	保留位	必须置 “1”。	R/W
b2	—	保留位	必须置 “0”。	R/W
b3	—	保留位	读取值为不定值。	R
b4	—	保留位	必须置 “0”。	R/W
b5	—			
b6	—	保留位	必须置 “1”。	R/W
b7	—			

注 1. VW0C0 位在 VCA2 寄存器的 VCA25 位为 “1” (电压检测 0 电路有效) 时有效。  
在写 VW0C0 位时, 必须写复位后的值。

必须在将 PRCR 寄存器的 PRC3 位置 “1” (允许写) 后改写 VW0C 寄存器。

## 6.2.7 电压监视 1 电路的控制寄存器 (VW1C)

地址	地址 0039h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	VW1C7	—	VW1F1	VW1F0	VW1C3	VW1C2	VW1C1	VW1C0
复位后的值	1	0	0	0	1	0	1	0

位	符号	位名	功能	R/W
b0	VW1C0	电压监视 1 的中断允许位 (注 1)	0: 禁止 1: 允许	R/W
b1	VW1C1	电压监视 1 数字滤波器的无效模式选择位 (注 2、注 6)	0: 数字滤波器有效模式 (数字滤波器电路有效) 1: 数字滤波器无效模式 (数字滤波器电路无效)	R/W
b2	VW1C2	电压变化检测标志 (注 3、注 4)	0: 未检测到 1: 检测到经过 Vdet1	R/W
b3	VW1C3	电压检测 1 信号的监视标志 (注 3)	0: $VCC < Vdet1$ 1: $VCC \geq Vdet1$ 或者电压检测 1 电路无效	R
b4	VW1F0	采样时钟选择位 (注 6)	b5 b4 00: fOCO-S 的 1 分频 01: fOCO-S 的 2 分频 10: fOCO-S 的 4 分频 11: fOCO-S 的 8 分频	R/W
b5	VW1F1			R/W
b6	—	保留位	必须置“0”。	R/W
b7	VW1C7	电压监视 1 中断的发生条件选择位 (注 5)	0: 当 $VCC \geq Vdet1$ 时 1: 当 $VCC \leq Vdet1$ 时	R/W

注 1. VW1C0 位在 VCA2 寄存器的 VCA26 位为“1” (电压检测 1 电路有效) 时有效。当 VCA26 位为“0” (电压检测 1 电路无效) 时, 必须将 VW1C0 位置“0” (禁止)。在将 VW1C0 位置“1” (允许) 时, 必须遵循“表 6.2 电压监视 1 中断相关位的设定步骤”。

注 2. 在使用数字滤波器时 (VW1C1 位为“0”), 必须将 CM1 寄存器的 CM14 位置“0” (低速内部振荡器振荡)。在将电压监视 1 中断用于从停止模式的返回时, 必须将 VW1C 寄存器的 VW1C1 位置“1” (数字滤波器无效)。

注 3. VW1C2 位和 VW1C3 位在 VCA2 寄存器的 VCA26 位为“1” (电压检测 1 电路有效) 时有效。

注 4. 必须通过程序置“0”。如果通过程序写“0”, 此位就变为“0” (即使写“1”值也不变)。

注 5. VW1C7 位在 VCAC 寄存器的 VCAC1 位为“0” (单边沿) 时有效。必须在将 VCAC1 位置“0”后设定 VW1C7 位。

注 6. 当 VW1C0 位为“1” (允许) 时, 不能同时 (用 1 条指令) 设定 VW1C1 位和 VW1F1 ~ VW1F0 位。

必须在将 PRCR 寄存器的 PRC3 位置“1” (允许写) 后改写 VW1C 寄存器。

如果改写 VW1C 寄存器, VW1C2 位就可能变为“1”。因此必须在改写 VW1C 寄存器后将 VW1C2 位置“0”。

## 6.2.8 电压监视 2 电路的控制寄存器 (VW2C)

地址	地址 003Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	VW2C7	—	VW2F1	VW2F0	VW2C3	VW2C2	VW2C1	VW2C0
复位后的值	1	0	0	0	0	0	1	0

位	符号	位名	功能	R/W
b0	VW2C0	电压监视 2 的中断允许位 (注 1)	0: 禁止 1: 允许	R/W
b1	VW2C1	电压监视 2 数字滤波器的无效模式选择位 (注 2、注 6)	0: 数字滤波器有效模式 (数字滤波器电路有效) 1: 数字滤波器无效模式 (数字滤波器电路无效)	R/W
b2	VW2C2	电压变化检测标志 (注 3、注 4)	0: 未检测到 1: 检测到经过 Vdet2	R/W
b3	VW2C3	WDT 检测标志 (注 4)	0: 未检测到 1: 检测到	R/W
b4	VW2F0	采样时钟选择位 (注 6)	b5 b4 00: fOCO-S 的 1 分频 01: fOCO-S 的 2 分频 10: fOCO-S 的 4 分频 11: fOCO-S 的 8 分频	R/W
b5	VW2F1			R/W
b6	—	保留位	必须置“0”。	R/W
b7	VW2C7	电压监视 2 中断的发生条件选择位 (注 5)	0: 当 $VCC \geq Vdet2$ 时 1: 当 $VCC \leq Vdet2$ 时	R/W

注 1. VW2C0 位在 VCA2 寄存器的 VCA27 位为“1” (电压检测 2 电路有效) 时有效。在 VCA27 位为“0” (电压检测 2 电路无效) 时, 必须将 VW2C0 位置“0” (禁止)。在将 VW2C0 位置“1” (允许) 时, 必须遵循“表 6.3 电压监视 2 中断相关位的设定步骤”。

注 2. 在使用数字滤波器时 (VW2C1 位为“0”), 必须将 CM1 寄存器的 CM14 位置“0” (低速内部振荡器振荡)。在将电压监视 2 中断用于从停止模式的返回时, 必须将 VW2C 寄存器的 VW2C1 位置“1” (数字滤波器无效)。

注 3. VW2C2 位在 VCA2 寄存器的 VCA27 位为“1” (电压检测 2 电路有效) 时有效。

注 4. 必须通过程序置“0”。如果通过程序写“0”, 此位就变为“0” (即使写“1”值也不变)。

注 5. VW2C7 位在 VCAC 寄存器的 VCAC2 位为“0” (单边沿) 时有效。必须在将 VCAC2 位置“0”后设定 VW2C7 位。

注 6. 当 VW2C0 位为“1” (允许) 时, 不能同时 (用 1 条指令) 设定 VW2C1 位和 VW2F1 ~ VW2F0 位。

必须在将 PRCR 寄存器的 PRC3 位置“1” (允许写) 后改写 VW2C 寄存器。

如果改写 VW2C 寄存器, VW2C2 位就可能变为“1”。因此必须在改写 VW2C 寄存器后将 VW2C2 位置“0”。

## 6.2.9 选项功能选择寄存器 (OFS)

地址	地址 0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	VDSEL1	VDSEL0	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	VDSEL0	电压检测 0 的电平选择位 (注 2)	b5 b4 0 0: 选择 3.80V (Vdet0_3) 0 1: 选择 2.85V (Vdet0_2) 1 0: 选择 2.35V (Vdet0_1) 1 1: 选择 1.90V (Vdet0_0)	R/W
b5	VDSEL1			R/W
b6	LVDAS	电压检测 0 电路的启动位 (注 3)	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

注 1. OFS 寄存器在闪存内而不是 SFR, 作为 ROM 数据, 必须通过程序设定适当的值。  
不能追加写 OFS 寄存器。如果擦除含 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。  
空白发货产品的 OFS 寄存器的值为“FFh”, 在用户进行数据编程后, 变为编程后的值。  
编程后的发货产品的 OFS 寄存器的值为用户通过程序设定的值。

注 2. 给电压监视 0 复位和上电复位 2 种功能设定 VDSEL0 ~ VDSEL1 位选择的电压检测 0 电平。

注 3. 在使用上电复位和电压监视 0 复位时, 必须将 LVDAS 位置“0”(复位后, 电压监视 0 复位有效)。

有关 OFS 寄存器的设定例子, 请参照“14.3.1 选项功能选择区的设定例子”。

## LVDAS 位 (电压检测 0 电路的启动位)

通过 VDSEL0 ~ VDSEL1 位, 选择由电压检测 0 电路监视的 Vdet0 电压。

## 6.3 VCC 输入电压的监视

### 6.3.1 Vdet0 的监视

不能监视 Vdet0。

### 6.3.2 Vdet1 的监视

在进行以下的设定并且经过  $t_d(E-A)$ （参照“30. 电特性”）后，能通过 VW1C 寄存器的 VW1C3 位，监视电压监视 1 的比较结果。

1. 设定 VD1LS 寄存器的 VD1S3 ~ VD1S0 位（电压检测 1 的检测电压）。
2. 将 VCA2 寄存器的 VCA26 位置“1”（电压检测 1 电路有效）。

### 6.3.3 Vdet2 的监视

在进行以下的设定并且经过  $t_d(E-A)$ （参照“30. 电特性”）后，能通过 VCA1 寄存器的 VCA13 位，监视电压监视 2 的比较结果。

- 将 VCA2 寄存器的 VCA27 位置“1”（电压检测 2 电路有效）。

## 6.4 电压监视 0 复位

在使用电压监视 0 复位时，必须将 OFS 寄存器的 LVDAS 位置“0”（复位后，电压监视 0 复位有效）。电压监视 0 复位的运行例子如图 6.5 所示。

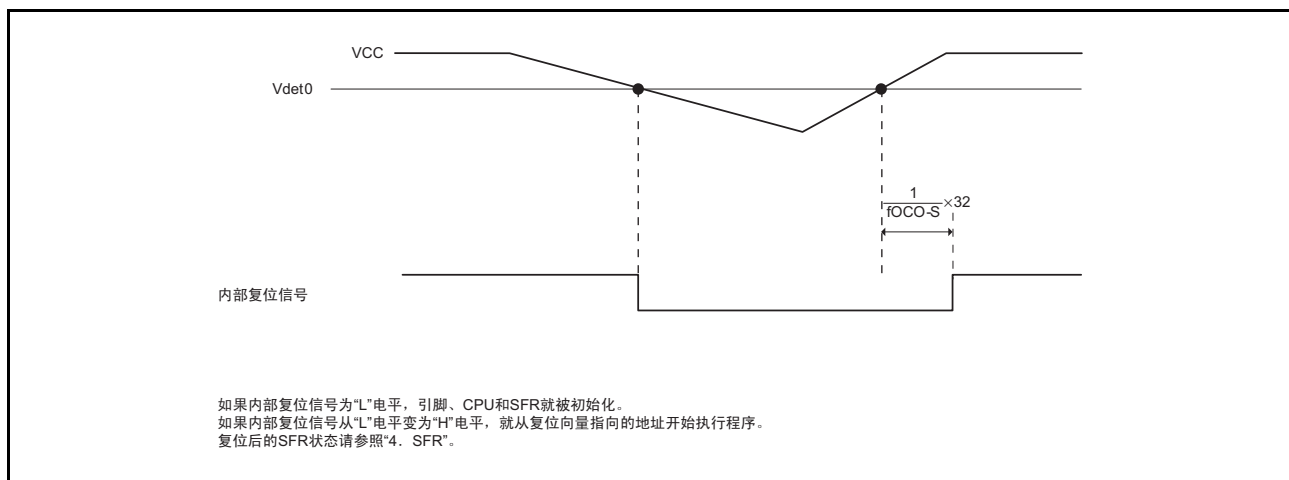


图 6.5 电压监视 0 复位的运行例子

## 6.5 电压监视 1 中断

电压监视 1 中断相关位的设定步骤如表 6.2 所示，电压监视 1 中断的运行例子如图 6.6 所示。

在将电压监视 1 中断用于从停止模式的返回时，必须将 VW1C 寄存器的 VW1C1 位置“1”（数字滤波器无效）。

表 6.2 电压监视 1 中断相关位的设定步骤

步骤	使用数字滤波器的情况	不使用数字滤波器的情况
1	通过 VD1LS 寄存器的 VD1S3 ~ VD1S0 位，选择电压检测 1 的检测电压。	
2	将 VCA2 寄存器的 VCA26 位置“1”（电压检测 1 电路有效）。	
3	等待 td(E-A)。	
4	将 CMPA 寄存器的 COMPSEL 位置“1”。	
5（注 1）	通过 CMPA 寄存器的 IRQ1SEL 位，选择中断的种类。	
6	通过 VW1C 寄存器的 VW1F1 ~ VW1F0 位，选择数字滤波器的采样时钟。	将 VW1C 寄存器的 VW1C1 位置“1”（数字滤波器无效）。
7（注 2）	将 VW1C 寄存器的 VW1C1 位置“0”（数字滤波器有效）。	—
8	通过 VCAC 寄存器的 VCAC1 位和 VW1C 寄存器的 VW1C7 位，选择中断请求的时序。	
9	将 VW1C 寄存器的 VW1C2 位置“0”。	
10	将 CM1 寄存器的 CM14 位置“0”（低速内部振荡器振荡）。	—
11	等待 2 个数字滤波器的采样时钟周期。	—（无等待时间）
12（注 3）	将 VW1C 寄存器的 VW1C0 位置“1”（允许电压监视 1 中断）。	

注 1. 当 VW1C0 位为“0”时，可以同时（用 1 条指令）执行步骤 4 和步骤 5。

注 2. 当 VW1C0 位为“0”时，可以同时（用 1 条指令）执行步骤 6 和步骤 7。

注 3. 即使在禁止电压监视 1 中断的状态下，只要电压监视 1 电路有效，也检测到低电压，并且 VW1C2 位变为“1”。在电压监视 1 中断相关位的设定步骤中，在将电压监视 1 电路设定为有效后到将中断设定为允许前，有可能检测到低电压，但是不发生中断。因此，必须在将中断设定为允许后读 VW1C2 位，如果此位为“1”，就必须进行检测到低电压时的处理。



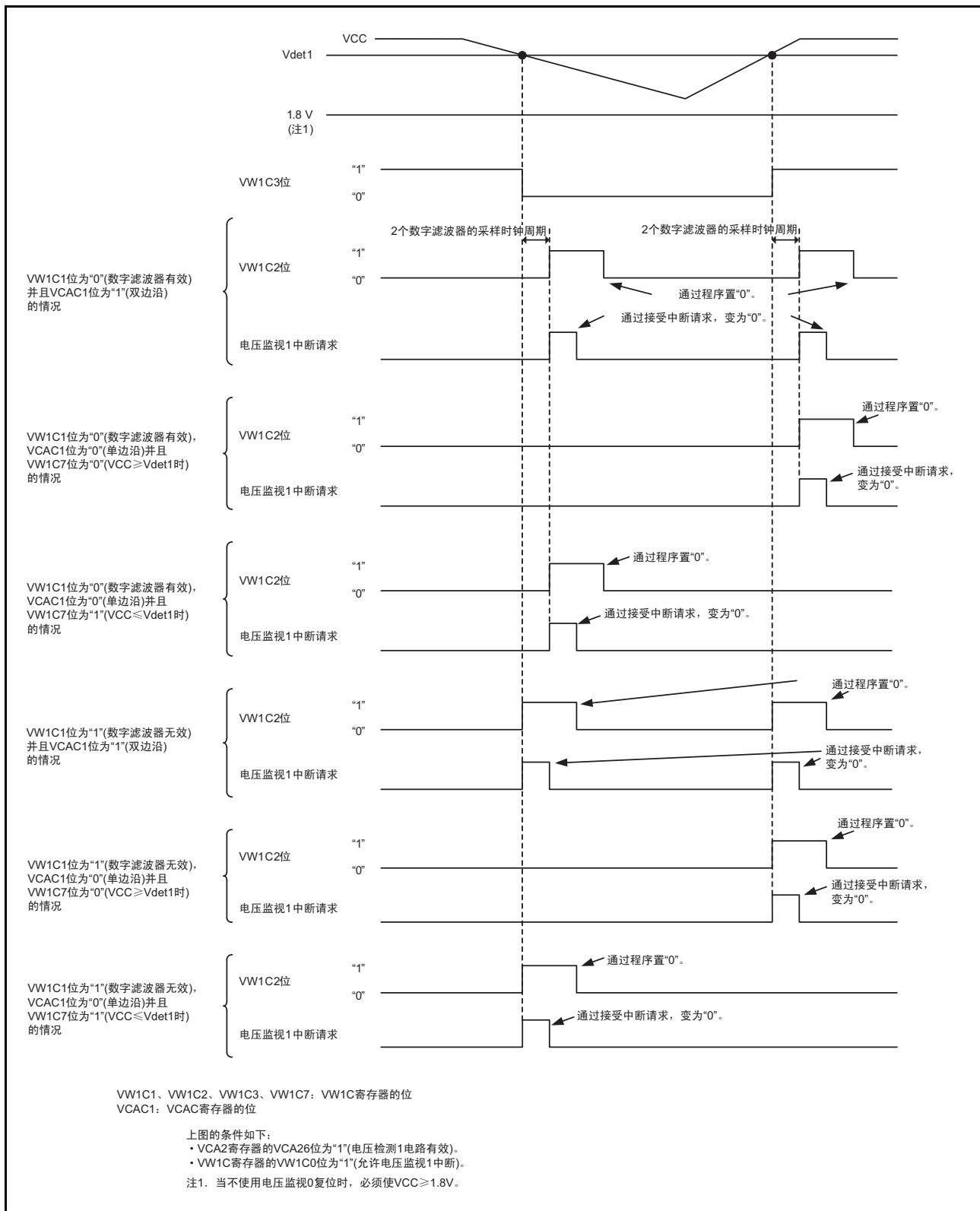


图 6.6 电压监视 1 中断的运行例子

## 6.6 电压监视 2 中断

电压监视 2 中断相关位的设定步骤如表 6.3 所示，电压监视 2 中断的运行例子如图 6.7 所示。

在将电压监视 2 中断用于从停止模式的返回时，必须将 VW2C 寄存器的 VW2C1 位置“1”（数字滤波器无效）。

表 6.3 电压监视 2 中断相关位的设定步骤

步骤	使用数字滤波器的情况	不使用数字滤波器的情况
1	将 VCA2 寄存器的 VCA27 位置“1”（电压检测 2 电路有效）。	
2	等待 td(E-A)。	
3	将 CMPA 寄存器的 COMPSEL 位置“1”。	
4（注 1）	通过 CMPA 寄存器的 IRQ2SEL 位，选择中断的种类。	
5	通过 VW2C 寄存器的 VW2F1 ~ VW2F0 位，选择数字滤波器的采样时钟。	将 VW2C 寄存器的 VW2C1 位置“1”（数字滤波器无效）。
6（注 2）	将 VW2C 寄存器的 VW2C1 位置“0”（数字滤波器有效）。	—
7	通过 VCAC 寄存器的 VCAC2 位和 VW2C 寄存器的 VW2C7 位，选择中断请求的时序。	
8	将 VW2C 寄存器的 VW2C2 位置“0”。	
9	将 CM1 寄存器的 CM14 位置“0”（低速内部振荡器振荡）。	—
10	等待 2 个数字滤波器的采样时钟周期。	—（无等待时间）
11（注 3）	将 VW2C 寄存器的 VW2C0 位置“1”（允许电压监视 2 中断）。	

注 1. 当 VW2C0 位为“0”时，可以同时（用 1 条指令）执行步骤 3 和步骤 4。

注 2. 当 VW2C0 位为“0”时，可以同时（用 1 条指令）执行步骤 5 和步骤 6。

注 3. 即使在禁止电压监视 2 中断的状态下，只要电压监视 2 电路有效，也检测到低电压，并且 VW2C2 位变为“1”。在电压监视 2 中断相关位的设定步骤中，在将电压监视 2 电路设定为有效后到将中断设定为允许前，有可能检测到低电压，但是不发生中断。因此，必须在将中断设定为允许后读 VW2C2 位，如果此位为“1”，就必须进行检测到低电压时的处理。

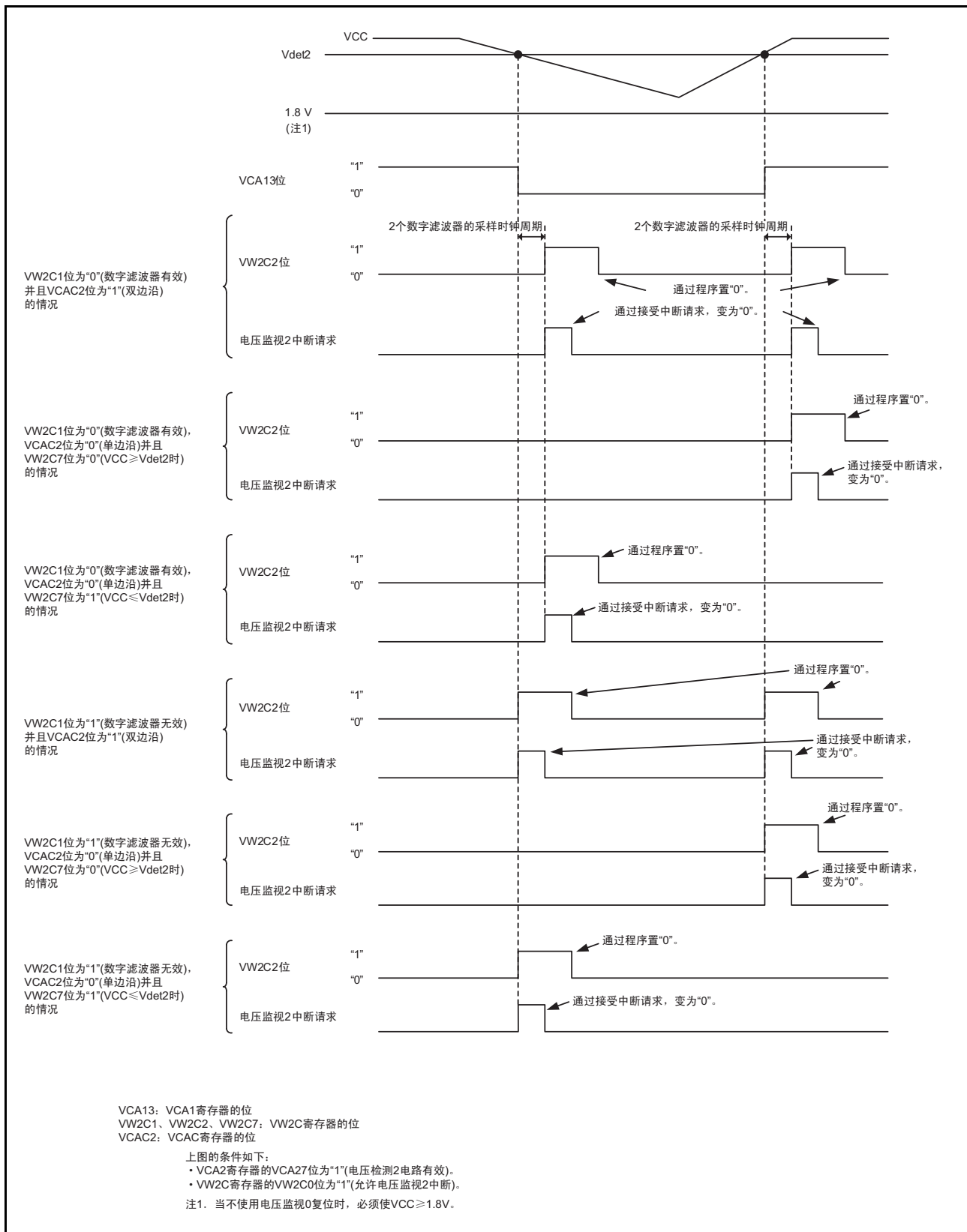


图 6.7 电压监视 2 中断的运行例子

## 7. I/O 端口

### 注意

本章说明 R8C/LA8A 群。  
有关其他群请参照“1.1.2 各群的不同点”。

### 7.1 概要

I/O 端口兼用 LCD 驱动控制波形输出的 LCD 端口、振荡电路、定时器和 A/D 转换器等输入 / 输出功能。在不使用这些功能时，能用作 I/O 端口。

I/O 端口的概要如表 7.1 所示。

表 7.1 I/O 端口的概要

端口名	输入 / 输出的格式	输入 / 输出的设定	内部上拉电阻 (注 1)	驱动能力的转换 (注 2)	输入电平的转换 (注 3)
P0 ~ P4	输入 / 输出 CMOS 三态	以 1 位为单位进行 设定。	以 1 位为单位进行 设定。	无	以 8 位为单位进行 设定。
P5_0 ~ P5_3	输入 / 输出 CMOS 三态	以 1 位为单位进行 设定。	以 1 位为单位进行 设定。	无	以 7 位为单位进行 设定。
P5_4 ~ P5_6	输入 / 输出 CMOS 三态	以 1 位为单位进行 设定。	无	无	
P6	输入 / 输出 CMOS 三态	以 1 位为单位进行 设定。	以 1 位为单位进行 设定。	无	以 8 位为单位进行 设定。
P7_0 ~ P7_1	输入 / 输出 CMOS 三态	以 1 位为单位进行 设定。	以 1 位为单位进行 设定。	以 1 位为单位进行 设定。	以 8 位为单位进行 设定。
P7_2 ~ P7_6	输入 / 输出 CMOS 三态	以 1 位为单位进行 设定。	以 1 位为单位进行 设定。	无	
P8	输入 / 输出 CMOS 三态	以 1 位为单位进行 设定。	以 1 位为单位进行 设定。	以 1 位为单位进行 设定。	以 8 位为单位进行 设定。
P9_0 ~ P9_1	输入 / 输出 CMOS 三态	以 1 位为单位进行 设定。	以 1 位为单位进行 设定。	无	以 2 位为单位进行 设定。

注 1. 在输入模式中，能通过 P0PUR ~ P9PUR 寄存器选择是否连接内部上拉电阻。

注 2. 能通过 P7DRR 寄存器和 P8DRR 寄存器，选择是将输出晶体管的驱动能力置为 Low 还是置为 High。

注 3. 能通过 VLT0 寄存器、VLT1 寄存器和 VLT2 寄存器，从 3 种电压电平（0.35VCC、0.50VCC 和 0.70VCC）中选择输入阈值。

表 7.2 各群具有的可编程输入 / 输出端口

可编程 输入 / 输出端口	R8C/LA6A 群 I/O 共计 56 个								R8C/LA8A 群 I/O 共计 72 个							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
P0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
P1	○	○	○	○	○	○	—	—	○	○	○	○	○	○	○	○
P2	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
P3	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
P4	○	○	—	—	—	—	—	—	○	○	○	○	○	○	○	○
P5	—	○	○	○	○	○	○	○	—	○	○	○	○	○	○	○
P6	○	○	○	○	○	○	○	—	○	○	○	○	○	○	○	○
P7	—	—	—	—	—	—	—	—	—	○	○	○	○	○	○	○
P8	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
P9	—	—	—	—	—	—	○	○	—	—	—	—	—	—	○	○

注 1. “○”表示装载的可编程输入 / 输出端口。

注 2. “—”的设定如下：

- 对应的 PDi (i=0~9) 寄存器的读写值都为“1”。
- 对应的 Pi (i=0~9) 寄存器的读写值都为“0”。
- 对应的 P7DRR 寄存器和 P8DRR 寄存器的读写值都为“0”。

## 7.2 I/O 端口的功能

端口 P0 ~ P9 的输入 / 输出由 PDi (i=0~9) 寄存器的 PDi\_j (j=0~7) 位控制。Pi 寄存器由保持输出数据的端口锁存器和读引脚状态的电路构成。

I/O 端口的功能和结构分别如表 7.3 和图 7.1 ~ 图 7.4 所示。

表 7.3 I/O 端口的功能

存取 Pi 寄存器时的运行	PDi 寄存器的 PDi_j 位的值 (注 1)	
	“0” (输入模式)	“1” (输出模式)
读	读引脚的输入电平。	读端口锁存器。
写	写端口锁存器。	写端口锁存器。从引脚输出端口锁存器的值。

注 1. i=0~9, j=0~7

## 7.3 对外围功能的影响

I/O 端口有时用作外围功能的输入 / 输出 (请参照“表 1.9 ~ 表 1.11 的各引脚序号的引脚名一览表”)。

用作外围功能的输入 / 输出时的 PDi\_j 位的设定 (i=0~9, j=0~7) 如表 7.4 所示, 外围功能的设定方法请参照各功能说明。

表 7.4 用作外围功能的输入 / 输出时的 PDi\_j 位的设定 (i=0~9, j=0~7)

外围功能的输入 / 输出	引脚复用端口的 PDi_j 位的设定
输入	必须置“0” (输入模式)。
输出	“0”或者“1”都可以 (与端口的设定无关, 为输出模式)。

### 7.4 I/O 端口以外的引脚

引脚结构如图 7.6 所示。

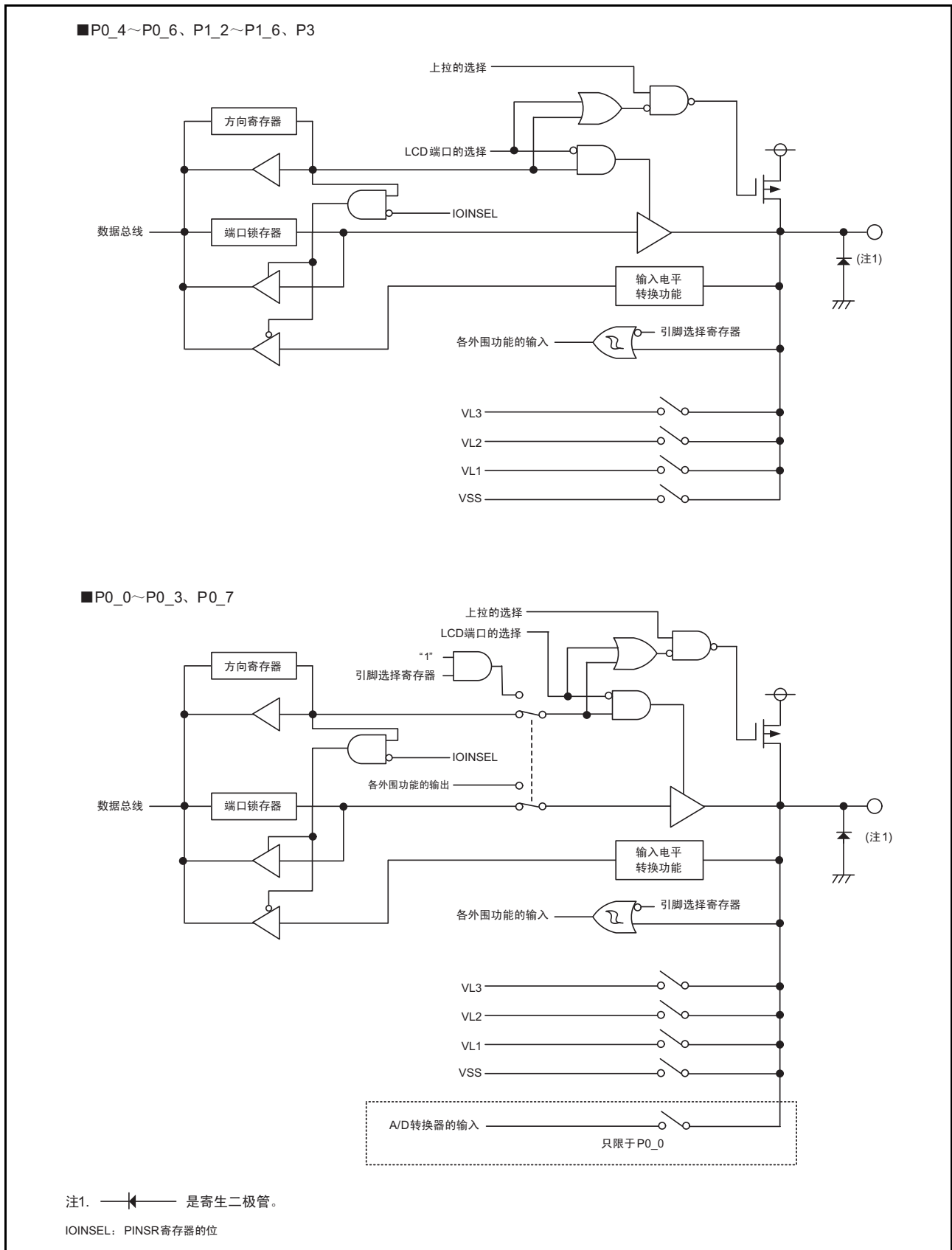


图 7.1 I/O 端口的结构 (1)

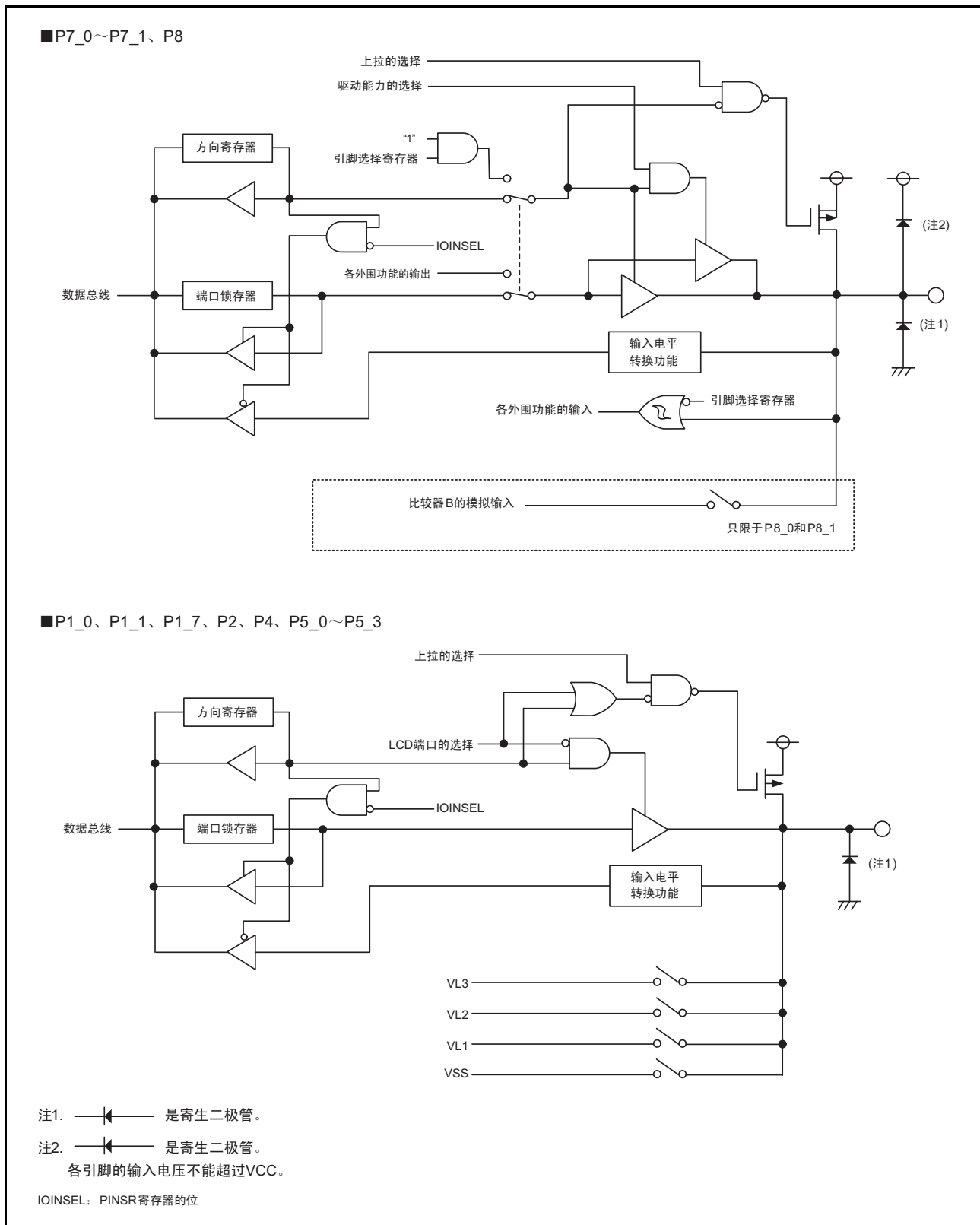


图 7.2 I/O 端口的结构 (2)

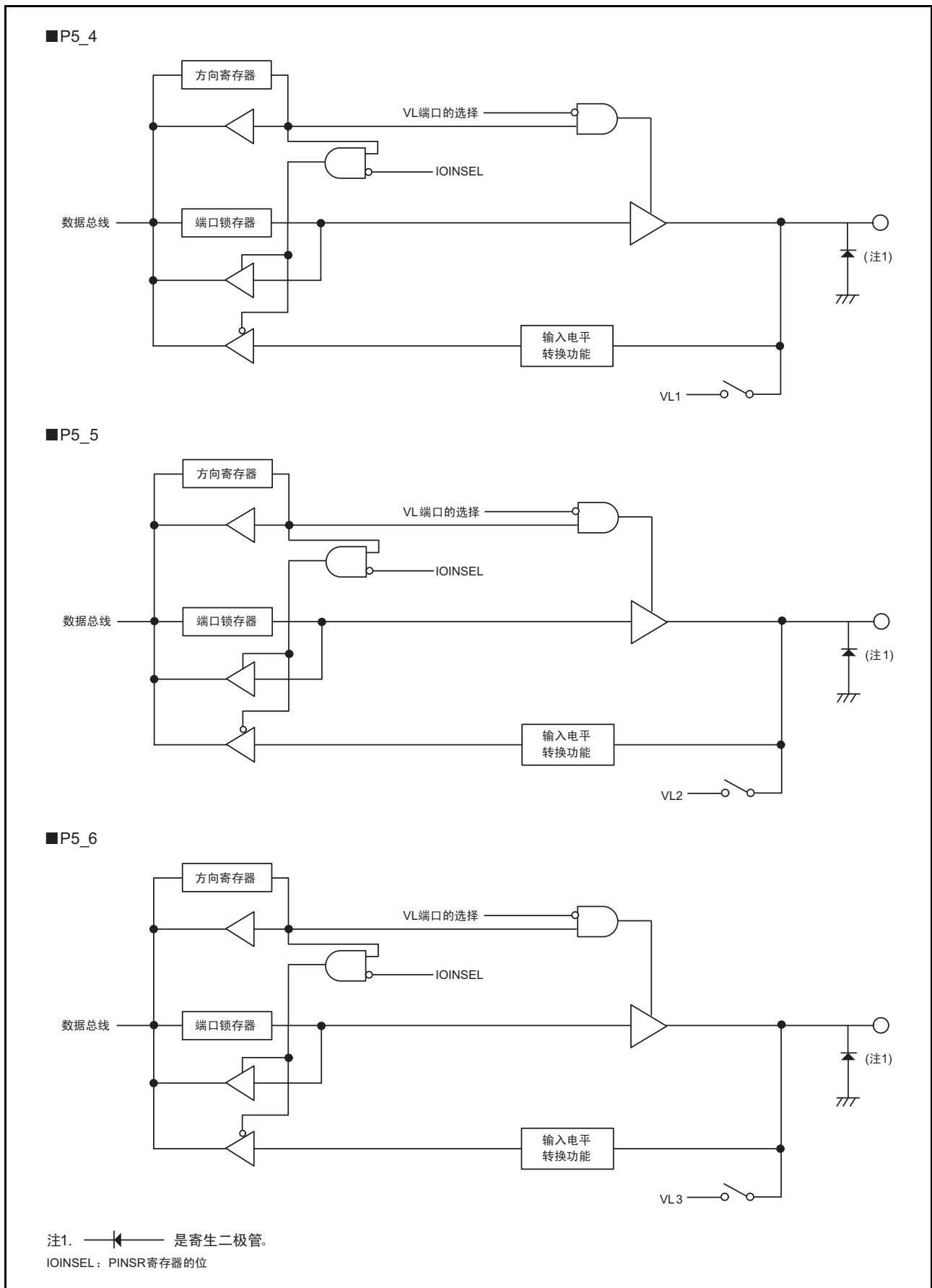


图 7.3 I/O 端口的结构 (3)



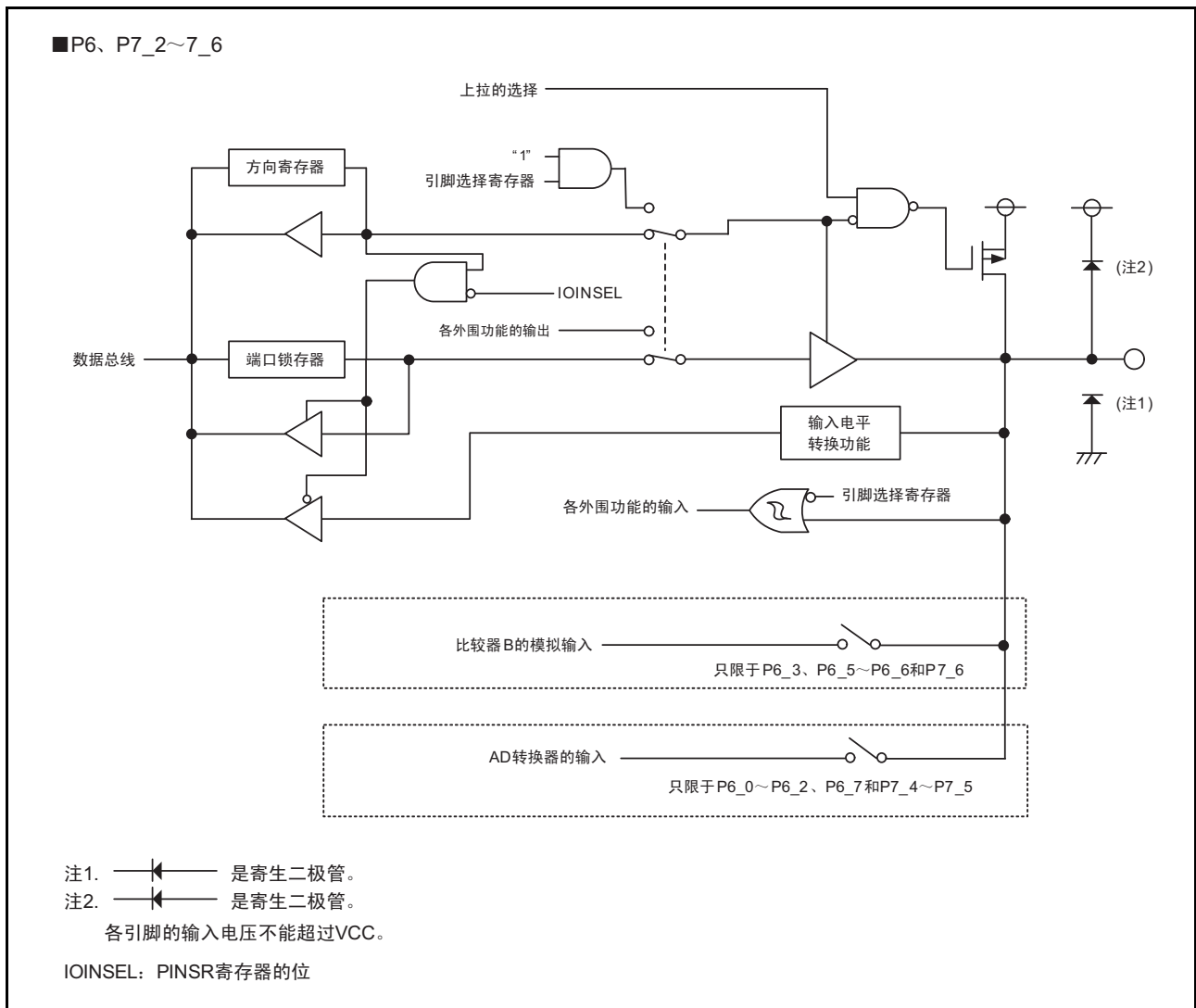


图 7.4 I/O 端口的结构 (4)

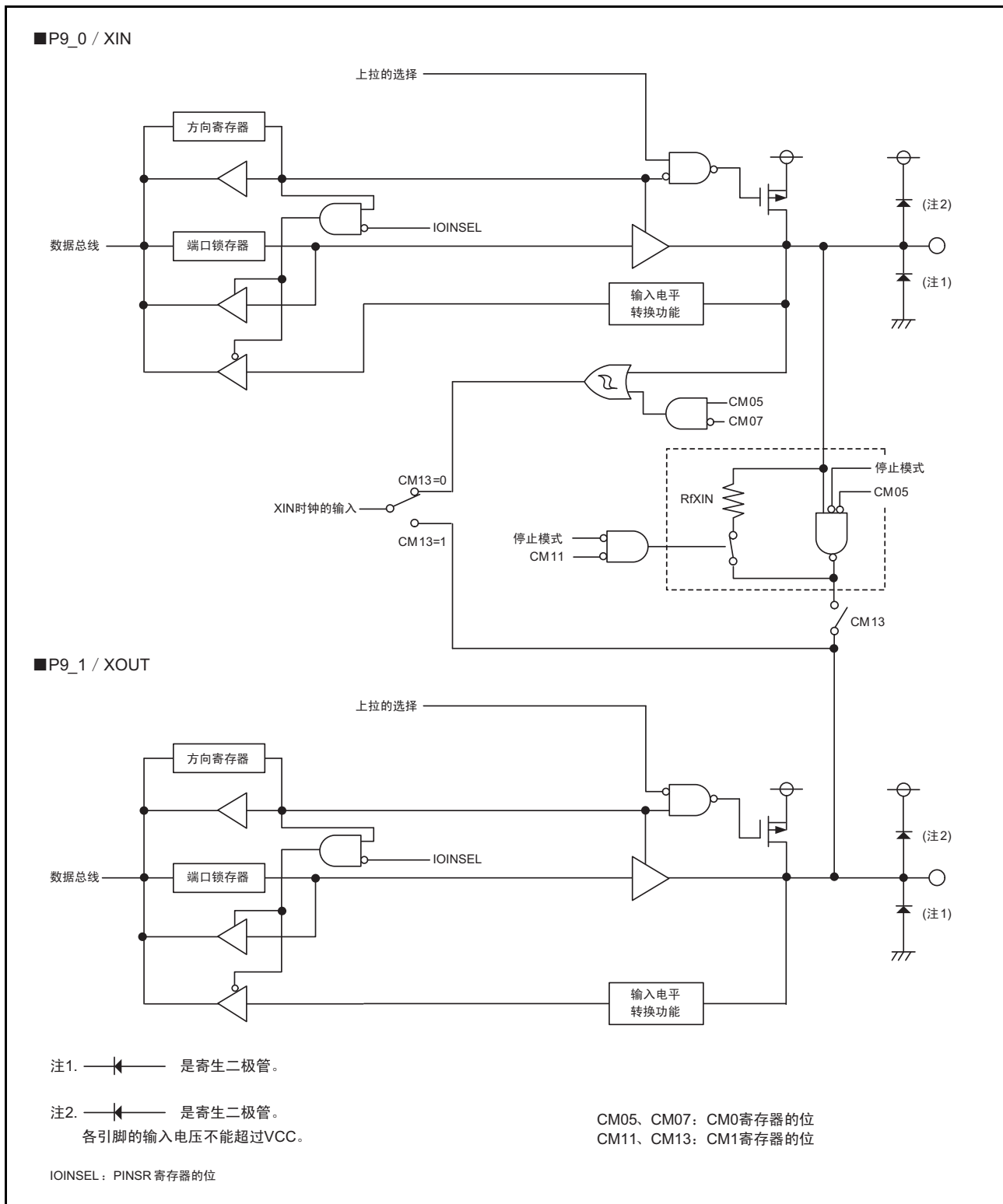


图 7.5 I/O 端口的结构 (5)

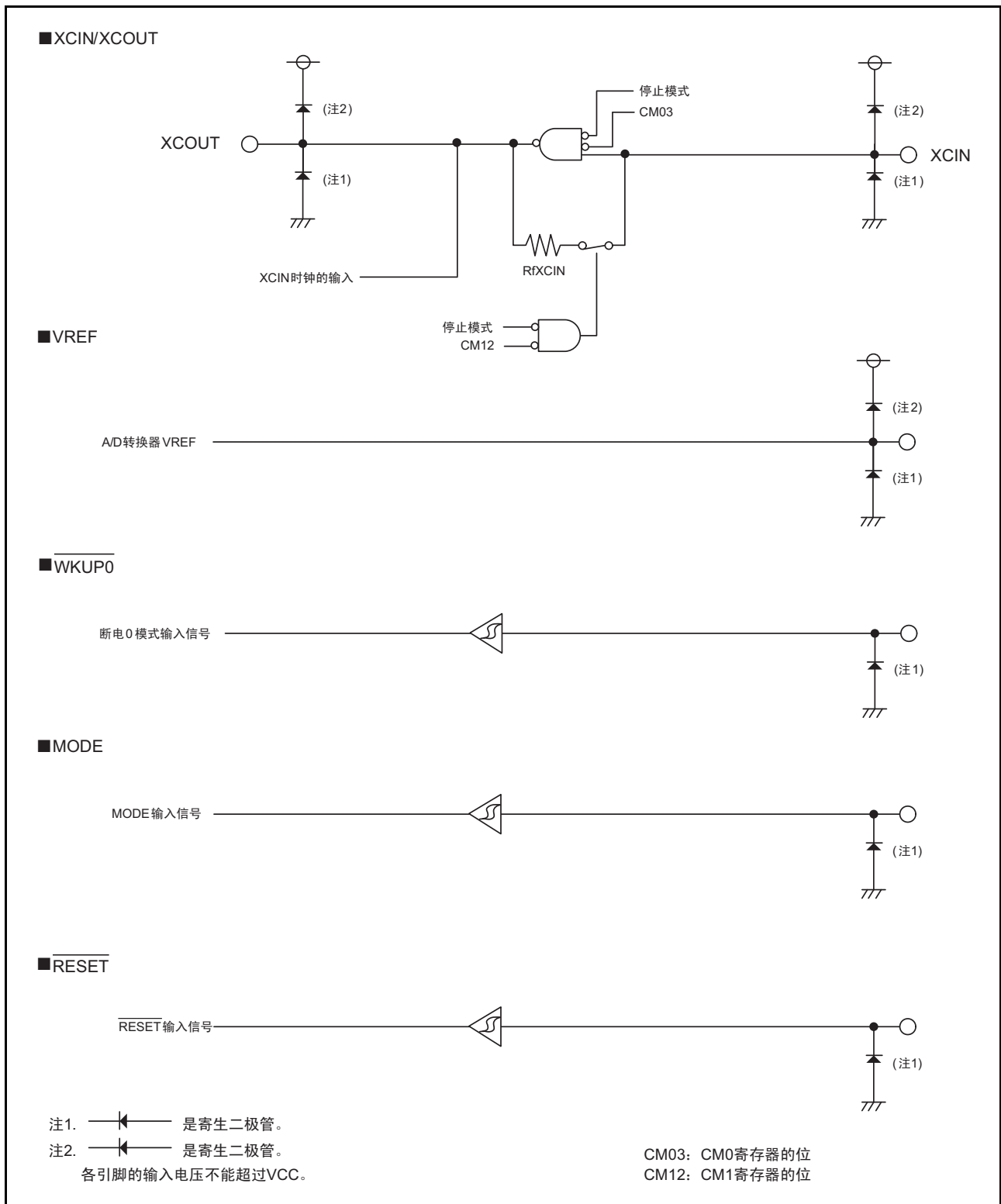


图 7.6 引脚结构

## 7.5 寄存器说明

### 7.5.1 端口 Pi 方向寄存器 (PDi) (i=0 ~ 9)

地址 地址 00E2h (PD0)、地址 00E3h (PD1)、地址 00E6h (PD2)、地址 00E7h (PD3)、  
地址 00EAh (PD4)、地址 00EBh (PD5 (注1))、地址 00EEh (PD6)、地址 00EFh (PD7 (注2))、  
地址 00F2h (PD8)、地址 00F3h (PD9 (注3))

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PDi_7	PDi_6	PDi_5	PDi_4	PDi_3	PDi_2	PDi_1	PDi_0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PDi_0	端口 Pi_0 方向位	0: 输入模式 (用作输入端口) 1: 输出模式 (用作输出端口)	R/W
b1	PDi_1	端口 Pi_1 方向位		R/W
b2	PDi_2	端口 Pi_2 方向位		R/W
b3	PDi_3	端口 Pi_3 方向位		R/W
b4	PDi_4	端口 Pi_4 方向位		R/W
b5	PDi_5	端口 Pi_5 方向位		R/W
b6	PDi_6	端口 Pi_6 方向位		R/W
b7	PDi_7	端口 Pi_7 方向位		R/W

注1. PD5 寄存器的 PD5\_7 位什么也不指定, 读写值都为“1”。

注2. PD7 寄存器的 PD7\_7 位什么也不指定, 读写值都为“1”。

注3. PD9 寄存器的 PD9\_2 ~ PD9\_7 位什么也不指定, 读写值都为“1”。

PDi 寄存器选择是将 I/O 端口用于输入还是用于输出, 各位分别对应 1 个端口。  
在将外围功能用作输出时, 必须将方向寄存器置“1”(输出模式)。

## 7.5.2 端口 Pi 寄存器 (Pi) (i = 0 ~ 9)

地址 地址 00E0h (P0)、地址 00E1h (P1)、地址 00E4h (P2)、地址 00E5h (P3)、  
地址 00E8h (P4)、地址 00E9h (P5 (注1))、地址 00ECh (P6)、地址 00EDh (P7 (注2))、  
地址 00F0h (P8)、地址 00F1h (P9 (注3))

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	Pi_7	Pi_6	Pi_5	Pi_4	Pi_3	Pi_2	Pi_1	Pi_0
复位后的值	X	X	X	X	X	X	X	X

位	符号	位名	功能	R/W
b0	Pi_0	端口 Pi_0 位	0: “L” 电平 1: “H” 电平	R/W
b1	Pi_1	端口 Pi_1 位		R/W
b2	Pi_2	端口 Pi_2 位		R/W
b3	Pi_3	端口 Pi_3 位		R/W
b4	Pi_4	端口 Pi_4 位		R/W
b5	Pi_5	端口 Pi_5 位		R/W
b6	Pi_6	端口 Pi_6 位		R/W
b7	Pi_7	端口 Pi_7 位		R/W

注1. P5 寄存器的 P5\_7 位什么也不指定，读写值都为“0”。

注2. P7 寄存器的 P7\_7 位什么也不指定，读写值都为“0”。

注3. P9 寄存器的 P9\_2 ~ P9\_7 位什么也不指定，读写值都为“0”。

通过读写 Pi 寄存器，和外部进行数据输入 / 输出。Pi 寄存器由保持输出数据的端口锁存器和读引脚状态的电路构成。从引脚输出端口锁存器的值。Pi 寄存器的各位分别对应 1 个端口。

## Pi\_j 位 (i=0 ~ 9, j=0 ~ 7) (端口 Pi\_0 位)

如果读被设定为输入模式的 I/O 端口的对应位，就能读到引脚电平；如果写被设定为输出模式的 I/O 端口的对应位，就能控制引脚电平。

## 7.5.3 定时器 RJ 的引脚选择寄存器 (TRJSR)

地址	地址 0180h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	TRJ1IOSEL1	TRJ1IOSEL0	—	—	TRJ0IOSEL1	TRJ0IOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRJ0IOSEL0	TRJ0IO 引脚选择位	b1 b0 0 0: 不使用 TRJ0IO 引脚 0 1: 分配到 P6_2 1 0: 分配到 P8_3 1 1: 不能设定	R/W
b1	TRJ0IOSEL1			R/W
b2	—	保留位	必须置“0”。	R/W
b3	—			R/W
b4	TRJ1IOSEL0	TRJ1IO 引脚选择位	b5 b4 0 0: 不使用 TRJ1IO 引脚 0 1: 分配到 P6_1 1 0: 分配到 P8_2 1 1: 不能设定	R/W
b5	TRJ1IOSEL1			R/W
b6	—	保留位	必须置“0”。	R/W
b7	—			R/W

在使用定时器 RJi 的输入 / 输出引脚时，必须设定 TRJSR 寄存器。

必须在设定定时器 RJi 的相关寄存器前设定 TRJSR 寄存器，但是不能在定时器 RJi 运行中更改 TRJSR 寄存器的设定值。

## 7.5.4 定时器 RB 的引脚选择寄存器 (TRBSR)

地址	地址 0181h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TRB1OSEL1	TRB1OSEL0	TRB0OSEL1	TRB0OSEL0	—	—	TRJ2IOSEL1	TRJ2IOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRJ2IOSEL0	TRJ2IO 引脚选择位	b1 b0 0 0: 不使用 TRJ2IO 引脚 0 1: 分配到 P6_0 1 0: 不能设定 1 1: 不能设定	R/W
b1	TRJ2IOSEL1			R/W
b2	—	保留位	必须置“0”。	R/W
b3	—			
b4	TRB0OSEL0	TRB0O 引脚选择位	b5 b4 0 0: 分配到 P8_7 0 1: 分配到 P7_6 1 0: 分配到 P6_6 1 1: 不能设定	R/W
b5	TRB0OSEL1			R/W
b6	TRB1OSEL0	TRB1O 引脚选择位	b7 b6 0 0: 分配到 P7_5 0 1: 分配到 P6_5 1 0: 不能设定 1 1: 不能设定	R/W
b7	TRB1OSEL1			R/W

在使用定时器 RJi 的输出引脚时，必须设定 TRBSR 寄存器。

必须在设定定时器 RJi 的相关寄存器前设定 TRBSR 寄存器，但是不能在定时器 RJi 运行中更改 TRBSR 寄存器的设定值。

## 7.5.5 定时器 RC 的引脚选择寄存器 0 (TRCPSR0)

地址	地址 0182h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	TRCIOBSEL1	TRCIOBSEL0	TRCIOASEL1	TRCIOASEL0	—	TRCCLKSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRCCLKSEL0	TRCCLK 引脚选择位 (注 1)	0: 不使用 TRCCLK 引脚 1: 分配到 P0_1	R/W
b1	—	什么也不指定, 读写值都为“0”。		—
b2	TRCIOASEL0	TRCIOA/TRCTRG 引脚选择位	b3 b2 0 0: 不使用 TRCIOA/TRCTRG 引脚 0 1: 将 TRCIOA/TRCTRG 引脚分配到 P0_0 1 0: 将 TRCTRG 引脚分配到 P0_1 (注 1) 1 1: 将 TRCTRG 引脚分配到 P0_2	R/W
b3	TRCIOASEL1			R/W
b4	TRCIOBSEL0	TRCIOB 引脚选择位	b5 b4 0 0: 不使用 TRCIOB 引脚 0 1: 分配到 P6_7 1 0: 分配到 P6_6 (注 2) 1 1: 分配到 P6_5 (注 3)	R/W
b5	TRCIOBSEL1			R/W
b6	—	什么也不指定, 读写值都为“0”。		—
b7	—			—

注 1. 不能同时将 TRCCLK 引脚和 TRCTRG 引脚分配到 P0\_1。

注 2. 如果将 TRCPSR1 寄存器的 TRCIOSEL0 位置“1”(将 TRCIOA 引脚分配到 P6\_6), P6\_6 就为 TRCIOA 引脚, 与 TRCIOBSEL1 ~ TRCIOBSEL0 位的内容无关。

注 3. 如果将 TRCPSR1 寄存器的 TRCIOSEL0 位置“1”(将 TRCIOA 引脚分配到 P6\_5), P6\_5 就为 TRCIOA 引脚, 与 TRCIOBSEL1 ~ TRCIOBSEL0 位的内容无关。

TRCPSR0 寄存器选择是否使用定时器 RC 的输入。在使用定时器 RC 的输入引脚时, 必须设定 TRCPSR0 寄存器。

必须在设定定时器 RC 的相关寄存器前设定 TRCPSR0 寄存器, 但是不能在定时器 RC 运行中更改 TRCPSR0 寄存器的设定值。如果改变定时器 RC 的引脚分配, 就可能因更改时的引脚电平而产生边沿, TRC 寄存器变为“0000h”。



## 7.5.6 定时器 RC 的引脚选择寄存器 1 (TRCPSR1)

地址	地址 0183h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	TRCIODSEL0	—	TRCIOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRCIOSEL0	TRCIOSEL 引脚选择位	0: 不使用 TRCIOSEL 引脚 1: 分配到 P6_6	R/W
b1	—	什么也不指定, 读写值都为“0”。		—
b2	TRCIODSEL0	TRCIODSEL 引脚选择位	0: 不使用 TRCIODSEL 引脚 1: 分配到 P6_5	R/W
b3	—	保留位	必须置“0”。	R/W
b4	—			
b5	—			
b6	—			
b7	—			

TRCPSR1 寄存器选择是否使用定时器 RC 的输入。在使用定时器 RC 的输入引脚时, 必须设定 TRCPSR1 寄存器。

必须在设定定时器 RC 的相关寄存器前设定 TRCPSR1 寄存器, 但是不能在定时器 RC 运行中更改 TRCPSR1 寄存器的设定值。

## 7.5.7 UART0 的引脚选择寄存器 (U0SR)

地址	地址 0188h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	CLK0SEL1	CLK0SEL0	RXD0SEL1	RXD0SEL0	TXD0SEL1	TXD0SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TXD0SEL0	TXD0 引脚选择位	b1 b0 0 0: 不使用 TXD0 引脚 0 1: 分配到 P8_5 1 0: 不能设定 1 1: 不能设定	R/W
b1	TXD0SEL1			R/W
b2	RXD0SEL0	RXD0 引脚选择位	b3 b2 0 0: 不使用 RXD0 引脚 0 1: 分配到 P8_6 1 0: 不能设定 1 1: 不能设定	R/W
b3	RXD0SEL1			R/W
b4	CLK0SEL0	CLK0 引脚选择位	b5 b4 0 0: 不使用 CLK0 引脚 0 1: 分配到 P8_4 1 0: 不能设定 1 1: 不能设定	R/W
b5	CLK0SEL1			R/W
b6	—	什么也不指定, 读写值都为“0”。		R/W
b7	—			R/W

U0SR 寄存器选择将 UART0 的输入 / 输出分配到哪个引脚。在使用 UART0 的输入 / 输出引脚时, 必须设定 U0SR 寄存器。

必须在设定 UART0 的相关寄存器前设定 U0SR 寄存器, 但是不能在 UART0 运行中更改 U0SR 寄存器的设定值。

## 7.5.8 UART2 的引脚选择寄存器 0 (U2SR0)

地址	地址 018Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	RXD2SEL1	RXD2SEL0	—	—	TXD2SEL1	TXD2SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TXD2SEL0	TXD2/SDA2 引脚选择位	b1 b0 0 0: 不使用 TXD2/SDA2 引脚 0 1: 分配到 P7_1 1 0: 分配到 P7_2 1 1: 分配到 P8_5	R/W
b1	TXD2SEL1			R/W
b2	—	什么也不指定, 读写值都为“0”。		—
b3	—			
b4	RXD2SEL0	RXD2/SCL2 引脚选择位	b5 b4 0 0: 不使用 RXD2/SCL2 引脚 0 1: 分配到 P7_2 1 0: 分配到 P7_1 1 1: 分配到 P8_6	R/W
b5	RXD2SEL1			R/W
b6	—	什么也不指定, 读写值都为“0”。		—
b7	—			

U2SR0 寄存器选择将 UART2 的输入 / 输出分配到哪个引脚。在使用 UART2 的输入 / 输出引脚时, 必须设定 U2SR0 寄存器。

必须在设定 UART2 的相关寄存器前设定 U2SR0 寄存器, 但是不能在 UART2 运行中更改 U2SR0 寄存器的设定值。

## 7.5.9 UART2 的引脚选择寄存器 1 (U2SR1)

地址	地址 018Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	CTS2SEL1	CTS2SEL0	—	—	CLK2SEL1	CLK2SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CLK2SEL0	CLK2 引脚选择位	b1 b0 0 0: 不使用 CLK2 引脚 0 1: 分配到 P7_0 1 0: 分配到 P8_4 1 1: 不能设定	R/W
b1	CLK2SEL1			R/W
b2	—	什么也不指定, 读写值都为“0”。		—
b3	—			
b4	CTS2SEL0	CTS2/RTS2 引脚选择位	b5 b4 0 0: 不使用 CTS2/RTS2 引脚 0 1: 分配到 P7_3 1 0: 分配到 P8_7 1 1: 不能设定	R/W
b5	CTS2SEL1			R/W
b6	—	什么也不指定, 读写值都为“0”。		—
b7	—			

U2SR1 寄存器选择将 UART2 的输入 / 输出分配到哪个引脚。在使用 UART2 的输入 / 输出引脚时, 必须设定 U2SR1 寄存器。

必须在设定 UART2 的相关寄存器前设定 U2SR1 寄存器。但是不能在 UART2 运行中更改 U2SR1 寄存器的设定值。

## 7.5.10 SSU/IIC 的引脚选择寄存器 (SSUIICSR)

地址	地址 018Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SSOSEL0	SCSSEL0	SSCKSEL0	SSISEL0	—	—	—	IICSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	IICSEL	SSU/I <sup>2</sup> C 总线转换位	0: 选择 SSU 功能 1: 选择 I <sup>2</sup> C 总线功能	R/W
b1	—	保留位	必须置“0”。	—
b2	—			
b3	—			
b4	SSISEL0	SSI 引脚选择位	0: 分配到 P8_1 1: 分配到 P6_2	R/W
b5	SSCKSEL0	SSCK/SCL 引脚选择位	0: 分配到 P8_2 1: 分配到 P6_3	R/W
b6	SCSSEL0	SCS 引脚选择位	0: 分配到 P8_0 1: 分配到 P6_1	R/W
b7	SSOSEL0	SSO/SDA 引脚选择位	0: 分配到 P8_3 1: 分配到 P6_4	R/W

## 7.5.11 INT 中断输入的引脚选择寄存器 (INTSR)

地址	地址 018Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT7SELO	INT6SELO	INT5SELO	INT4SELO	INT3SELO	INT2SELO	INT1SELO	INT0SELO
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT0SELO	$\overline{\text{INT0}}$ 引脚选择位	0: 分配到 P0_3 1: 分配到 P3_0	R/W
b1	INT1SELO	$\overline{\text{INT1}}$ 引脚选择位	0: 分配到 P8_0 1: 分配到 P3_1	R/W
b2	INT2SELO	$\overline{\text{INT2}}$ 引脚选择位	0: 分配到 P8_7 1: 分配到 P3_2	R/W
b3	INT3SELO	$\overline{\text{INT3}}$ 引脚选择位	0: 分配到 P8_1 1: 分配到 P3_3	R/W
b4	INT4SELO	$\overline{\text{INT4}}$ 引脚选择位	0: 分配到 P1_4 1: 分配到 P3_4	R/W
b5	INT5SELO	$\overline{\text{INT5}}$ 引脚选择位	0: 分配到 P1_5 1: 分配到 P3_5	R/W
b6	INT6SELO	$\overline{\text{INT6}}$ 引脚选择位	0: 分配到 P1_6 1: 分配到 P3_6	R/W
b7	INT7SELO	$\overline{\text{INT7}}$ 引脚选择位	0: 分配到 P0_1 1: 分配到 P3_7	R/W

INTSR 寄存器选择将  $\overline{\text{INT}i}$  ( $i=0 \sim 7$ ) 的输入分配到哪个引脚。在使用  $\overline{\text{INT}i}$  时, 必须设定 INTSR 寄存器。必须在设定  $\overline{\text{INT}i}$  的相关寄存器前设定 INTSR 寄存器, 但是不能在  $\overline{\text{INT}i}$  运行中更改 INTSR 寄存器的设定值。

## 7.5.12 输入 / 输出功能的引脚选择寄存器 (PINSR)

地址	地址 018Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SDADLY1	SDADLY0	IICTCHALF	IICTCTWI	IOINSEL	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	—			
b3	IOINSEL	I/O 端口的输入功能选择位	0: I/O 端口的输入功能取决于 PDi (i=0 ~ 9) 寄存器。 当 PDi 寄存器的 PDi <sub>j</sub> (j=0 ~ 7) 位为“0” (输入模式) 时, 读引脚的输入电平。 当 PDi 寄存器的 PDi <sub>j</sub> 位为“1” (输出模式) 时, 读端口锁存器。 1: I/O 端口的输入功能与 PDi 寄存器无关, 读引脚的输入电平。	R/W
b4	IICTCTWI	2 倍 I <sup>2</sup> C 传送率选择位	0: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值 1: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值的 2 倍	R/W
b5	IICTCHALF	1/2 倍 I <sup>2</sup> C 传送率选择位	0: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值 1: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值的 1/2 倍	R/W
b6	SDADLY0	SDA 引脚的数字延迟选择位	b7 b6 0 0: 3×f1 周期的数字延迟 0 1: 11×f1 周期的数字延迟 1 0: 19×f1 周期的数字延迟 1 1: 不能设定	R/W
b7	SDADLY1			R/W

## 7.5.13 端口 Pi 的上拉控制寄存器 (PiPUR) (i=0 ~ 9)

地址 地址 01E0h (P0PUR)、地址 01E1h (P1PUR)、地址 01E2h (P2PUR)、地址 01E3h (P3PUR)、  
地址 01E4h (P4PUR)、地址 01E5h (P5PUR (注 2))、地址 01E6h (P6PUR)、  
地址 01E7h (P7PUR (注 3))、地址 01E8h (P8PUR)、地址 01E9h (P9PUR (注 4))

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PUi7	PUi6	PUi5	PUi4	PUi3	PUi2	PUi1	PUi0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PUi0	端口 Pi_0 的上拉	0: 无上拉 1: 有上拉 (注 1)	R/W
b1	PUi1	端口 Pi_1 的上拉		R/W
b2	PUi2	端口 Pi_2 的上拉		R/W
b3	PUi3	端口 Pi_3 的上拉		R/W
b4	PUi4	端口 Pi_4 的上拉		R/W
b5	PUi5	端口 Pi_5 的上拉		R/W
b6	PUi6	端口 Pi_6 的上拉		R/W
b7	PUi7	端口 Pi_7 的上拉		R/W

注 1. 此位为“1”(有上拉)并且端口方向位为“0”(输入模式)的引脚被上拉。

注 2. P5PUR 寄存器的 PU54 ~ PU57 位为保留位, 读取值为“0”。

注 3. P7PUR 寄存器的 PU77 位为保留位, 读取值为“0”。

注 4. P9PUR 寄存器的 PU92 ~ PU97 位什么也不指定, 读写值都为“0”。

对于用作输入端口的引脚, PiPUR 寄存器的设定值有效。



## 7.5.14 端口 P7 的驱动能力控制寄存器 (P7DRR)

地址	地址 01F0h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	P7DRR1	P7DRR0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	P7DRR0	端口 P7_0 的驱动能力	0: Low 1: High (注 1)	R/W
b1	P7DRR1	端口 P7_1 的驱动能力		R/W
b2	—	什么也不指定, 读写值都为 “0”。		—
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

注 1. “H” 电平输出和 “L” 电平输出都被设定为 High 驱动能力。

P7DRR 寄存器选择是将 P7 的输出晶体管的驱动能力置为 Low 还是置为 High。能通过 P7DRR<sub>i</sub> 位 (i=0 ~ 1), 选择是将每个引脚的输出晶体管的驱动能力置为 Low 还是置为 High。

对于用作输出端口的引脚, P7DRR 寄存器的设定值有效。

## 7.5.15 端口 P8 的驱动能力控制寄存器 (P8DRR)

地址	地址 01F1h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	P8DRR7	P8DRR6	P8DRR5	P8DRR4	P8DRR3	P8DRR2	P8DRR1	P8DRR0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	P8DRR0	端口 P8_0 的驱动能力	0: Low 1: High (注 1)	R/W
b1	P8DRR1	端口 P8_1 的驱动能力		R/W
b2	P8DRR2	端口 P8_2 的驱动能力		R/W
b3	P8DRR3	端口 P8_3 的驱动能力		R/W
b4	P8DRR4	端口 P8_4 的驱动能力		R/W
b5	P8DRR5	端口 P8_5 的驱动能力		R/W
b6	P8DRR6	端口 P8_6 的驱动能力		R/W
b7	P8DRR7	端口 P8_7 的驱动能力		R/W

注 1. “H” 电平输出和 “L” 电平输出都被设定为 High 驱动能力。

P8DRR 寄存器选择是将 P8 的输出晶体管的驱动能力置为 Low 还是置为 High。能通过 P8DRR<sub>i</sub> 位 (i=0 ~ 7), 选择是将每个引脚的输出晶体管的驱动能力置为 Low 还是置为 High。

对于用作输出端口的引脚, P8DRR 寄存器的设定值有效。

## 7.5.16 输入阈值的控制寄存器 0 (VLT0)

地址	地址 01F5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	VLT07	VLT06	VLT05	VLT04	VLT03	VLT02	VLT01	VLT00
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	VLT00	P0 的输入电平选择位	b1 b0 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b1	VLT01			R/W
b2	VLT02	P1 的输入电平选择位	b3 b2 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b3	VLT03			R/W
b4	VLT04	P2 的输入电平选择位	b5 b4 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b5	VLT05			R/W
b6	VLT06	P3 的输入电平选择位	b7 b6 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b7	VLT07			R/W

VLT0 寄存器选择端口 P0 ~ P3 的输入阈值的电压电平。能通过 VLT00 ~ VLT07 位，从 3 种电压电平 (0.35VCC、0.50VCC 和 0.70VCC) 中选择输入阈值。

## 7.5.17 输入阈值的控制寄存器 1 (VLT1)

地址	地址 01F6h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	VLT17	VLT16	VLT15	VLT14	VLT13	VLT12	VLT11	VLT10
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	VLT10	P4 的输入电平选择位	b1 b0 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b1	VLT11			R/W
b2	VLT12	P5 的输入电平选择位	b3 b2 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b3	VLT13			R/W
b4	VLT14	P6 的输入电平选择位	b5 b4 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b5	VLT15			R/W
b6	VLT16	P7 的输入电平选择位	b7 b6 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b7	VLT17			R/W

VLT1 寄存器选择端口 P4 ~ P7 的输入阈值的电压电平。能通过 VLT10 ~ VLT17 位，从 3 种电压电平 (0.35VCC、0.50VCC 和 0.70VCC) 中选择输入阈值。

## 7.5.18 输入阈值的控制寄存器 2 (VLT2)

地址	地址 01F7h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	VLT23	VLT22	VLT21	VLT20
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	VLT20	P8 的输入电平选择位	b1 b0 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b1	VLT21			R/W
b2	VLT22	P9 的输入电平选择位	b3 b2 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b3	VLT23			R/W
b4	—	保留位	必须置“0”。	—
b5	—			
b6	—			
b7	—			

VLT2 寄存器选择端口 P8 ~ P9 的输入阈值的电压电平。能通过 VLT20 ~ VLT23 位，从 3 种电压电平 (0.35VCC、0.50VCC 和 0.70VCC) 中选择输入阈值。

## 7.6 端口的设定

端口的设定如表 7.5 ~ 表 7.76 所示。

表 7.5 端口 P0\_0

寄存器		PD0	LSE0	ADINSEL						TRCPSR0		TRC OER	TRC MR	TRCIOR0			TRCCR 2		功能
位		PD0_0	LSE00	CH			ADG SEL		TRCIOA SEL		EA	PWM2	IOA			TCEG			
				2	1	0	1	0	1	0			2	1	0	1	0		
引脚	P0_0	0	0	X	X	X	X	X	01b 以外		X	X	X	X	X	X	X	输入端口 (注 1)	
		1	0	X	X	X	X	X	01b 以外		X	X	X	X	X	X	X	输出端口	
	(SEG0)	X	1	X	X	X	X	X	01b 以外		X	X	X	X	X	X	X	LCD 驱动控制输出	
	(TRCIOA)	X	0	X	X	X	X	X	0	1	0	1	0	0	1	X	X	定时器波形输出 (输出比较功能)	
		0	0	X	X	X	X	X	0	1	X	1	1	0	X	X	X	定时器模式 (输入 捕捉功能) (注 1)	
	(TRCTRG)	0	0	X	X	X	X	X	0	1	X	0	X	X	X	0	1	PWM2 模式 (TRCTRG 输入)	
	AN11	0	0	0	1	1	0	1	01b 以外		X	X	X	X	X	X	X	A/D 转换器输入 (AN11) (注 1)	

X: “0” 或者 “1”

注 1. 如果将 P0PUR 寄存器的 PU00 位置 “1”，该端口就被上拉。

表 7.6 端口 P0\_1

寄存器		PD0	LSE0	ADMOD		TRCPSR0			TRCMR	TRC CR2	TRCCR1			INTEN	功能	
位		PD0_1	LSE01	ADC AP		TRCIOA SEL		TRCCLK SEL0	PWM2	TCEG		TCK				INT7EN
				1	0	1	0	1		0	2	1	0			
引脚	P0_1	0	0	X	X	10b 以外		0	X	X	X	X	X	X	输入端口 (注 1)	
		1	0	X	X	10b 以外		0	X	X	X	X	X	X	输出端口	
	SEG1	X	1	X	X	10b 以外		0	X	X	X	X	X	X	LCD 驱动控制输出	
	INT7	0	0	X	X	10b 以外		0	X	X	X	X	X	1	INT7 输入 (注 1)	
	(TRCCLK)	0	X	X	X	10b 以外		1	X	X	X	1	0	1	TRCCLK 输入 (注 1)	
	(TRCTRG)	0	0	X	X	1	0	0	0	0	1	X	X	X	PWM2 模式 (TRCTRG 输入) (注 1)	
	ADTRG	0	0	1	1	10b 以外		0	X	X	X	X	X	X	ADTRG 输入 (注 1)	

X: “0” 或者 “1”

注 1. 如果将 P0PUR 寄存器的 PU01 位置 “1”，该端口就被上拉。

表 7.7 端口 P0\_2

寄存器		PD0	LSE0	TRCPSR0		TRCMR	TRCCR2		KI0EN	功能
位		PD0_2	LSE02	TRCIOASEL		PWM2	TCEG			
				1	0		1	0		
引脚	P0_2	0	0	11b 以外		X	X	X	X	输入端口 (注 1)
		1	0	11b 以外		X	X	X	X	输出端口
	SEG2	X	1	11b 以外		X	X	X	X	LCD 驱动控制输出
	(TRCTR $\overline{G}$ )	0	0	1	1	0	0	1	X	PWM2 模式的 TRCTR $\overline{G}$ 输入 (注 1)
							1	X		
$\overline{KI0}$	0	0	11b 以外		X	X	X	1	$\overline{KI0}$ 输入 (注 1)	

X: “0” 或者 “1”

注 1. 如果将 P0PUR 寄存器的 PU02 位置 “1”，该端口就被上拉。

表 7.8 端口 P0\_3

寄存器		PD0	LSE0	INTSR	INTEN	KIEN	功能
位		PD0_3	LSE03	INT0SEL0	INT0EN	KI1EN	
引脚	P0_3	0	0	X	X	X	
		1	0	X	X	X	输出端口
	SEG3	X	1	X	X	X	LCD 驱动控制输出
	INT $\overline{0}$	0	0	0	1	X	$\overline{INT0}$ 输入 (注 1)
	$\overline{KI1}$	0	0	X	X	1	$\overline{KI1}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P0PUR 寄存器的 PU03 位置 “1”，该端口就被上拉。

表 7.9 端口 P0\_4

寄存器		PD0	LSE0	KIEN	功能
位		PD0_4	LSE04	KI2EN	
引脚	P0_4	0	0	X	
		1	0	X	输出端口
	SEG4	X	1	X	LCD 驱动控制输出
	$\overline{KI2}$	0	0	1	$\overline{KI2}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P0PUR 寄存器的 PU04 位置 “1”，该端口就被上拉。

表 7.10 端口 P0\_5

寄存器		PD0	LSE0	KIEN	功能
位		PD0_5	LSE05	KI3EN	
引脚	P0_5	0	0	X	输入端口 (注 1)
		1	0	X	输出端口
	SEG5	X	1	X	LCD 驱动控制输出
	$\overline{\text{KI3}}$	0	0	1	$\overline{\text{KI3}}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P0PUR 寄存器的 PU05 位置 “1”，该端口就被上拉。

表 7.11 端口 P0\_6

寄存器		PD0	LSE0	KIEN1	功能
位		PD0_6	LSE06	KI4EN1	
引脚	P0_6	0	0	X	输入端口 (注 1)
		1	0	X	输出端口
	SEG6	X	1	X	LCD 驱动控制输出
	KI4	0	0	1	$\overline{\text{KI4}}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P0PUR 寄存器的 PU06 位置 “1”，该端口就被上拉。

表 7.12 端口 P0\_7

寄存器		PD0	LSE0	KIEN1	TRHCR	功能
位		PD0_7	LSE07	KI5EN1	TRHOE	
引脚	P0_7	0	0	X	0	输入端口 (注 1)
		1	0	X	0	输出端口
	SEG7	X	1	X	0	LCD 驱动控制输出
	TRHO	X	0	X	1	定时器波形输出
	$\overline{\text{KI5}}$	0	0	1	0	$\overline{\text{KI5}}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P0PUR 寄存器的 PU07 位置 “1”，该端口就被上拉。

表 7.13 端口 P1\_0

寄存器		PD1	LSE1	功能
位		PD1_0	LSE08	
引脚	P1_0	0	0	输入端口 (注 1)
		1	0	输出端口
	SEG8	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P1PUR 寄存器的 PU10 位置 “1”，该端口就被上拉。

表 7.14 端口 P1\_1

寄存器		PD1	LSE1	功能
位		PD1_1	LSE09	
引脚	P1_1	0	0	输入端口（注 1）
		1	0	输出端口
	SEG9	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P1PUR 寄存器的 PU11 位置 “1”，该端口就被上拉。

表 7.15 端口 P1\_2

寄存器		PD1	LSE1	KIEN1	功能
位		PD1_2	LSE10	KI6EN1	
引脚	P1_2	0	0	X	输入端口（注 1）
		1	0	X	输出端口
	SEG10	X	1	X	LCD 驱动控制输出
	$\overline{\text{KI6}}$	0	0	1	$\overline{\text{KI6}}$ 输入（注 1）

X: “0” 或者 “1”

注 1. 如果将 P1PUR 寄存器的 PU12 位置 “1”，该端口就被上拉。

表 7.16 端口 P1\_3

寄存器		PD1	LSE1	KIEN1	功能
位		PD1_3	LSE11	KI7EN1	
引脚	P1_3	0	0	X	输入端口（注 1）
		1	0	X	输出端口
	SEG11	X	1	X	LCD 驱动控制输出
	$\overline{\text{KI7}}$	0	0	1	$\overline{\text{KI7}}$ 输入（注 1）

X: “0” 或者 “1”

注 1. 如果将 P1PUR 寄存器的 PU13 位置 “1”，该端口就被上拉。

表 7.17 端口 P1\_4

寄存器		PD1	LSE1	INTSR	INTEN1	功能
位		PD1_4	LSE14	INT4SELO	INT4EN	
引脚	P1_4	0	0	X	X	输入端口（注 1）
		1	0	X	X	输出端口
	SEG12	X	1	X	X	LCD 驱动控制输出
	$\overline{\text{INT4}}$	0	0	0	1	$\overline{\text{INT4}}$ 输入（注 1）

X: “0” 或者 “1”

注 1. 如果将 P1PUR 寄存器的 PU14 位置 “1”，该端口就被上拉。



表 7.18 端口 P1\_5

寄存器		PD1	LSE1	INTSR	INTEN1	功能
位		PD1_5	LSE15	INT5SEL0	INT5EN	
引脚	P1_5	0	0	X	X	输入端口 (注 1)
		1	0	X	X	输出端口
	SEG13	X	1	X	X	LCD 驱动控制输出
	$\overline{\text{INT5}}$	0	0	0	1	$\overline{\text{INT5}}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P1PUR 寄存器的 PU15 位置 “1”，该端口就被上拉。

表 7.19 端口 P1\_6

寄存器		PD1	LSE2	INTSR	INTEN1	功能
位		PD1_6	LSE16	INT6SEL0	INT6EN	
引脚	P1_6	0	0	X	X	输入端口 (注 1)
		1	0	X	X	输出端口
	SEG14	X	1	X	X	LCD 驱动控制输出
	$\overline{\text{INT6}}$	0	0	0	1	$\overline{\text{INT6}}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P1PUR 寄存器的 PU16 位置 “1”，该端口就被上拉。

表 7.20 端口 P1\_7

寄存器		PD1	LSE2	INTSR	INTEN1	功能
位		PD1_7	LSE17	INT7SEL0	INT7EN	
引脚	P1_7	0	0	X	X	输入端口 (注 1)
		1	0	X	X	输出端口
	SEG15	X	1	X	X	LCD 驱动控制输出
	$\overline{\text{INT7}}$	0	0	0	1	$\overline{\text{INT7}}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P1PUR 寄存器的 PU17 位置 “1”，该端口就被上拉。

表 7.21 端口 P2\_0

寄存器		PD2	LSE2	功能
位		PD2_0	LSE20	
引脚	P2_0	0	0	输入端口 (注 1)
		1	0	输出端口
	SEG16	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P2PUR 寄存器的 PU20 位置 “1”，该端口就被上拉。

表 7.22 端口 P2\_1

寄存器		PD2	LSE2	功能
位		PD2_1	LSE21	
引脚	P2_1	0	0	输入端口（注 1）
		1	0	输出端口
	SEG17	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P2PUR 寄存器的 PU21 位置 “1”，该端口就被上拉。

表 7.23 端口 P2\_2

寄存器		PD2	LSE2	功能
位		PD2_2	LSE22	
引脚	P2_2	0	0	输入端口（注 1）
		1	0	输出端口
	SEG18	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P2PUR 寄存器的 PU22 位置 “1”，该端口就被上拉。

表 7.24 端口 P2\_3

寄存器		PD2	LSE2	功能
位		PD2_3	LSE23	
引脚	P2_3	0	0	输入端口（注 1）
		1	0	输出端口
	SEG19	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P2PUR 寄存器的 PU23 位置 “1”，该端口就被上拉。

表 7.25 端口 P2\_4

寄存器		PD2	LSE2	功能
位		PD2_4	LSE24	
引脚	P2_4	0	0	输入端口（注 1）
		1	0	输出端口
	SEG20	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P2PUR 寄存器的 PU24 位置 “1”，该端口就被上拉。

表 7.26 端口 P2\_5

寄存器		PD2	LSE2	功能
位		PD2_5	LSE25	
引脚	P2_5	0	0	输入端口（注 1）
		1	0	输出端口
	SEG21	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P2PUR 寄存器的 PU25 位置 “1”，该端口就被上拉。

表 7.27 端口 P2\_6

寄存器		PD2	LSE2	功能
位		PD2_6	LSE26	
引脚	P2_6	0	0	输入端口（注 1）
		1	0	输出端口
	SEG22	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P2PUR 寄存器的 PU26 位置 “1”，该端口就被上拉。

表 7.28 端口 P2\_7

寄存器		PD2	LSE2	功能
位		PD2_7	LSE27	
引脚	P2_7	0	0	输入端口（注 1）
		1	0	输出端口
	SEG23	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P2PUR 寄存器的 PU27 位置 “1”，该端口就被上拉。

表 7.29 端口 P3\_0

寄存器		PD3	LSE3	INTSR	INTEN	功能
位		PD3_0	LSE24	INT0SEL0	INT0EN	
引脚	P3_0	0	0	X	X	输入端口（注 1）
		1	0	X	X	输出端口
	SEG24	X	1	X	X	LCD 驱动控制输出
	(INT0)	0	0	1	1	INT0 输入（注 1）

X: “0” 或者 “1”

注 1. 如果将 P3PUR 寄存器的 PU30 位置 “1”，该端口就被上拉。

表 7.30 端口 P3\_1

寄存器		PD3	LSE3	INTSR	INTEN	功能
位		PD3_1	LSE25	INT1SEL0	INT1EN	
引脚	P3_1	0	0	X	X	输入端口 (注 1)
		1	0	X	X	输出端口
	SEG25	X	1	X	X	LCD 驱动控制输出
	(INT1)	0	0	1	1	$\overline{\text{INT1}}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P3PUR 寄存器的 PU31 位置 “1”，该端口就被上拉。

表 7.31 端口 P3\_2

寄存器		PD3	LSE3	INTSR	INTEN	功能
位		PD3_2	LSE26	INT2SEL0	INT2EN	
引脚	P3_2	0	0	X	X	输入端口 (注 1)
		1	0	X	X	输出端口
	SEG26	X	1	X	X	LCD 驱动控制输出
	(INT2)	0	0	1	1	$\overline{\text{INT2}}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P3PUR 寄存器的 PU32 位置 “1”，该端口就被上拉。

表 7.32 端口 P3\_3

寄存器		PD3	LSE3	INTSR	INTEN	功能
位		PD3_3	LSE27	INT3SEL0	INT3EN	
引脚	P3_3	0	0	X	X	输入端口 (注 1)
		1	0	X	X	输出端口
	SEG27	X	1	X	X	LCD 驱动控制输出
	(INT3)	0	0	1	1	$\overline{\text{INT3}}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P3PUR 寄存器的 PU33 位置 “1”，该端口就被上拉。

表 7.33 端口 P3\_4

寄存器		PD3	LSE3	INTSR	INTEN	功能
位		PD3_4	LSE28	INT4SEL0	INT4EN	
引脚	P3_4	0	0	X	X	输入端口 (注 1)
		1	0	X	X	输出端口
	SEG28	X	1	X	X	LCD 驱动控制输出
	(INT4)	0	0	1	1	$\overline{\text{INT4}}$ 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P3PUR 寄存器的 PU34 位置 “1”，该端口就被上拉。

表 7.34 端口 P3\_5

寄存器		PD3	LSE3	INTSR	INTEN	功能
位		PD3_5	LSE29	INT5SEL0	INT5EN	
引脚	P3_5	0	0	X	X	输入端口 (注 1)
		1	0	X	X	输出端口
	SEG29	X	1	X	X	LCD 驱动控制输出
	(INT5)	0	0	1	1	INT5 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P3PUR 寄存器的 PU35 位置 “1”，该端口就被上拉。

表 7.35 端口 P3\_6

寄存器		PD3	LSE3	INTSR	INTEN	功能
位		PD3_6	LSE30	INT6SEL0	INT6EN	
引脚	P3_6	0	0	X	X	输入端口 (注 1)
		1	0	X	X	输出端口
	SEG30	X	1	X	X	LCD 驱动控制输出
	(INT6)	0	0	1	1	INT6 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P3PUR 寄存器的 PU36 位置 “1”，该端口就被上拉。

表 7.36 端口 P3\_7

寄存器		PD3	LSE3	INTSR	INTEN	功能
位		PD3_7	LSE31	INT7SEL0	INT7EN	
引脚	P3_7	0	0	X	X	输入端口 (注 1)
		1	0	X	X	输出端口
	SEG31	X	1	X	X	LCD 驱动控制输出
	(INT7)	0	0	1	1	INT7 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P3PUR 寄存器的 PU37 位置 “1”，该端口就被上拉。

表 7.37 端口 P4\_0

寄存器		PD4	LSE4	功能
位		PD4_0	LSE32	
引脚	P4_0	0	0	输入端口 (注 1)
		1	0	输出端口
	SEG32	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P4PUR 寄存器的 PU40 位置 “1”，该端口就被上拉。

表 7.38 端口 P4\_1

寄存器		PD4	LSE4	功能
位		PD4_1	LSE33	
引脚	P4_1	0	0	输入端口（注 1）
		1	0	输出端口
	SEG33	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P4PUR 寄存器的 PU41 位置 “1”，该端口就被上拉。

表 7.39 端口 P4\_2

寄存器		PD4	LSE4	功能
位		PD4_2	LSE34	
引脚	P4_2	0	0	输入端口（注 1）
		1	0	输出端口
	SEG34	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P4PUR 寄存器的 PU42 位置 “1”，该端口就被上拉。

表 7.40 端口 P4\_3

寄存器		PD4	LSE4	功能
位		PD4_3	LSE35	
引脚	P4_3	0	0	输入端口（注 1）
		1	0	输出端口
	SEG35	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P4PUR 寄存器的 PU43 位置 “1”，该端口就被上拉。

表 7.41 端口 P4\_4

寄存器		PD4	LSE4	功能
位		PD4_4	LSE36	
引脚	P4_4	0	0	输入端口（注 1）
		1	0	输出端口
	SEG36	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P4PUR 寄存器的 PU44 位置 “1”，该端口就被上拉。

表 7.42 端口 P4\_5

寄存器		PD4	LSE4	功能
位		PD4_5	LSE37	
引脚	P4_5	0	0	输入端口（注 1）
		1	0	输出端口
	SEG37	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P4PUR 寄存器的 PU45 位置 “1”，该端口就被上拉。

表 7.43 端口 P4\_6

寄存器		PD4	LSE4	功能
位		PD4_6	LSE38	
引脚	P4_6	0	0	输入端口（注 1）
		1	0	输出端口
	SEG38	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P4PUR 寄存器的 PU46 位置 “1”，该端口就被上拉。

表 7.44 端口 P4\_7

寄存器		PD4	LSE	LCR4		功能
位		PD4_7	LSE39	LCTZS	COMEXP	
引脚	P4_7	0	0	X	X	输入端口（注 1）
		1	0	X	X	输出端口
	SEG39	X	1	0	0	LCD 驱动控制输出
	COMEXP	X	1	1	1	LCD 驱动控制输出（用于记忆性液晶显示屏）

X: “0” 或者 “1”

注 1. 如果将 P4PUR 寄存器的 PU47 位置 “1”，该端口就被上拉。

表 7.45 端口 P5\_0

寄存器		PD5	LSE5	功能
位		PD5_0	LCOM0	
引脚	P5_0	0	0	输入端口（注 1）
		1	0	输出端口
	COM0	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P5PUR 寄存器的 PU50 位置 “1”，该端口就被上拉。

表 7.46 端口 P5\_1

寄存器		PD5	LSE5	功能
位		PD5_1	LCOM1	
引脚	P5_1	0	0	输入端口（注 1）
		1	0	输出端口
	COM1	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P5PUR 寄存器的 PU51 位置 “1”，该端口就被上拉。

表 7.47 端口 P5\_2

寄存器		PD5	LSE5	功能
位		PD5_2	LCOM2	
引脚	P5_2	0	0	输入端口（注 1）
		1	0	输出端口
	COM2	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P5PUR 寄存器的 PU52 位置 “1”，该端口就被上拉。

表 7.48 端口 P5\_3

寄存器		PD5	LSE5	功能
位		PD5_3	LCOM3	
引脚	P5_3	0	0	输入端口（注 1）
		1	0	输出端口
	COM3	X	1	LCD 驱动控制输出

X: “0” 或者 “1”

注 1. 如果将 P5PUR 寄存器的 PU53 位置 “1”，该端口就被上拉。

表 7.49 端口 P5\_4

寄存器		PD5	LSE5	功能
位		PD5_4	LVL1	
引脚	P5_4	0	0	输入端口（注 1）
		1	0	输出端口
	VL1	X	1	VL 电压输入

X: “0” 或者 “1”

注 1. 如果将 P5PUR 寄存器的 PU54 位置 “1”，该端口就被上拉。



表 7.50 端口 P5\_5

寄存器		PD5	LSE5	功能
位		PD5_5	LVL2	
引脚	P5_5	0	0	输入端口 (注 1)
		1	0	输出端口
	VL2	X	1	VL 电压输入

X: “0” 或者 “1”

注 1. 如果将 P5PUR 寄存器的 PU55 位置 “1”，该端口就被上拉。

表 7.51 端口 P5\_6

寄存器		PD5	LSE5	功能
位		PD5_6	LVL3	
引脚	P5_6	0	0	输入端口 (注 1)
		1	0	输出端口
	VL3	X	1	VL 电压输入

X: “0” 或者 “1”

注 1. 如果将 P5PUR 寄存器的 PU56 位置 “1”，该端口就被上拉。

表 7.52 端口 P6\_0

寄存器		PD6	ADINSEL				TRBSR	TRJ2IOC	TRJ2MR	功能				
位		PD6_0	CH			ADGSEL	TRJ2IOSEL	TOPCR	TMOD					
			2	1	0	1	0		1		0	2	1	0
引脚	P6_0	0	X	X	X	X	X	01b 以外	1	X	X	X	输入端口 (注 1)	
		1	X	X	X	X	X	01b 以外	1	X	X	X	输出端口	
	AN3	0	0	1	1	0	0	01b 以外	1	X	X	X	A/D 转换器输入 (AN3) (注 1)	
	(TRJ2IO)	X	X	X	X	X	X	0	1	0	0	0	1	脉冲输出模式
										0	0	1	0	事件计数器模式
										0	0	1	1	脉宽测量模式
										0	1	0	0	脉冲周期测量模式

X: “0” 或者 “1”

注 1. 如果将 P6PUR 寄存器的 PU60 位置 “1”，该端口就被上拉。

表 7.53 端口 P6\_1

寄存器		PD6	ADINSEL				TRJSR	TRJ1IOC	TRJ1MR	SSUICSR	SSMR2		功能				
位		PD6_1	CH			ADGSEL	TRJ1IOSEL	TOPCR	TMOD			SCSSEL0		CSS			
			2	1	0	1	0		1	0	2	1		0	1	0	
引脚	P6_1	0	X	X	X	X	X	01b 以外	1	X	X	X	0	0	0	输入端口 (注 1)	
		1	X	X	X	X	X	01b 以外	1	X	X	X	0	0	0	输出端口	
	AN4	0	1	0	0	0	0	01b 以外	1	X	X	X	0	0	0	A/D 转换器输入 (AN4) (注 1)	
	(TRJ1IO)	X	X	X	X	X	X	0	1	0	0	0	1	0	0	0	脉冲输出模式
										0	0	1	0				事件计数器模式
										0	0	1	1				脉宽测量模式
										0	1	0	0				脉冲周期测量模式
	(SCS)	0	X	X	X	X	X	X	X	1	X	X	X	1	0	1	SCS 输入 (注 1)
										1	X	X	X	1	1	X	SCS 输出 (注 2)

X: “0” 或者 “1”

注 1. 如果将 P6PUR 寄存器的 PU61 位置 “1”，该端口就被上拉。

注 2. 如果将 SSMR2 寄存器的 CSOS 位置 “1”，该端口就为 N 沟道漏极开路输出。

表 7.54 端口 P6\_2

寄存器		PD6	ADINSEL				TRJSR	TRJ0IOC	TRJ0MR	SSUICSR	SSU 相关寄存器 (注 3)	功能						
位		PD6_2	CH			ADGSEL	TRJ0IOSEL	TOPCR	TMOD				SSI	IICSEL	SSI			
			2	1	0	1	0		1	0	2		1	0	SEL0	SEL	输出控制	输入控制
引脚	P6_2	0	X	X	X	X	X	01b 以外	1	X	X	X	0	X	0	0	输入端口 (注 1)	
		1	X	X	X	X	X	01b 以外	1	X	X	X	0	X	0	0	输出端口	
	AN5	0	1	0	1	0	0	01b 以外	1	X	X	X	0	X	0	0	A/D 转换器输入 (AN5) (注 1)	
	(TRJ0IO)	X	X	X	X	X	X	0	1	0	0	0	1	0	X	0	0	脉冲输出模式
										0	0	1	0					事件计数器模式
										0	0	1	1					脉宽测量模式
										0	1	0	0					脉冲周期测量模式
	(SSI)	0	X	X	X	X	X	01b 以外	1	X	X	X	1	0	0	1	SSI 输入 (注 1)	
										1	X	X	X	1	0	1	0	SSI 输出 (注 2)

X: “0” 或者 “1”

注 1. 如果将 P6PUR 寄存器的 PU62 位置 “1”，该端口就被上拉。

注 2. 如果将 SSMR2 寄存器的 SOOS 位置 “1” (N 沟道漏极开路输出) 并且将 BIDE 位置 “0” (标准模式)，该端口就为 N 沟道漏极开路输出。

注 3. 同步串行通信单元 (参照 “表 24.4 通信模式和输入 / 输出引脚的关系”)

表 7.55 端口 P6\_3

寄存器		PD6	ADINSEL					SSUICSR		SSMR2	SSU 相关寄存器 (注 3)		功能
位		PD6_3	CH			ADGSEL		SSCKSEL0	IICSEL	SCKS	SSCK		
			2	1	0	1	0				输出控制	输入控制	
引脚	P6_3	0	X	X	X	X	X	0	0	0	0	0	输入端口 (注 1)
									1		X	X	
		1	X	X	X	X	X	0	0	0	0	0	输出端口
									1		X	X	
	AN6	0	1	1	0	0	0	0	0	0	0	0	A/D 转换器输入 (AN6) (注 1)
									1		X	X	
(SCL)	0	X	X	X	X	X	1	1	0	1	X	SCL 输入 / 输出	
(SSCK)	0	X	X	X	X	X	1	0	1	0	1	SSCK 输入 (注 1)	
												SSCK 输出 (注 2)	

X: “0” 或者 “1”

注 1. 如果将 P6PUR 寄存器的 PU63 位置 “1”，该端口就被上拉。

注 2. 如果将 SSMR2 寄存器的 SCKDS 位置 “1”，该端口就为 N 沟道漏极开路输出。此时，必须将 PD6 寄存器的 PD6\_3 位置 “0”。

注 3. 同步串行通信单元 (参照 “表 24.4 通信模式和输入 / 输出引脚的关系”)

表 7.56 端口 P6\_4

寄存器		PD6	ADINSEL					SSUICSR		SSU 相关寄存器 (注 3)		功能
位		PD6_4	CH			ADGSEL		SSOSEL0	IICSEL	SSI		
			2	1	0	1	0			输出控制	输入控制	
引脚	P6_4	0	X	X	X	X	X	0	1	X	X	输入端口 (注 1)
									0	0	0	
		1	X	X	X	X	X	0	1	X	X	输出端口
									0	0	0	
AN7	0	1	1	1	0	0	0	1	X	X	A/D 转换器输入 (AN7) (注 1)	
								0	0	0		
(SDA)	0	X	X	X	X	X	1	1	X	X	SDA 输入 / 输出	
(SSO)	0	X	X	X	X	X	1	0	0	1	SSO 输入 (注 1)	
									1	1	0	SSO 输出 (注 2)

X: “0” 或者 “1”

注 1. 如果将 P6PUR 寄存器的 PU64 位置 “1”，该端口就被上拉。

注 2. 如果将 SSMR2 寄存器的 SOOS 位置 “1” (N 沟道漏极开路输出) 并且将 BIDE 位置 “0” (标准模式)，该端口就为 N 沟道漏极开路输出。

注 3. 同步串行通信单元 (参照 “表 24.4 通信模式和输入 / 输出引脚的关系”)

表 7.57 端口 P6\_5

寄存器		PD6	ADINSEL				TRC PSR0	TRC PSR1	TRC OER		TRC MR			TRC IOR0	TRC IOR1			INT CMP	TRB 1IOC	TRB SR	TRB1 MR	功能					
位	PD 6_5	CH			ADG SEL	TRC IOB SEL	TRC IODS EL0	EB	ED	PWM			IOB			IOD			INT1 CP0	TOC NT	TRB1 OSEL		TMOD				
		2	1	0	1	0				1	0	2	B	D	2	1	0	2			1		0	1	0	1	0
引脚	P6_5	0	X	X	X	X	X	11b 以外	0	X	X	X	X	X	X	X	X	X	X	X	01b 以外	0	0	输入端口 (注 1)			
		1 X	X	X	X	X	X	11b 以外	0	X	X	X	X	X	X	X	X	X	X	X	X	01b 以外	0 X	0 X	输出端口		
	AN8	0	0	0	0	0	1	11b 以外	0	X	X	X	X	X	X	X	X	X	X	X	01b 以外	0	0	A/D 转换器 输入 (AN8) (注 1)			
	(TRCIOB)	X	X	X	X	X	X	1	1	0	0	X	0	X	X	X	X	X	X	X	X	01b 以外	0	0	PWM2 模式 波形输出		
		X	X	X	X	X	X	1	1	0	0	X	1	1	X	X	X	X	X	X	X	01b 以外	0	0	PWM 模式 波形输出		
		X	X	X	X	X	X	1	1	0	0	X	1	0	X	0	0	1	X	X	X	01b 以外	0	0	定时器波形 输出 (输出 比较功能)		
		0	X	X	X	X	X	1	1	0	X	X	1	0	X	1	0	X	X	X	X	01b 以外	0	0	定时器模式 (输入捕捉功 能) (注 1)		
	(TRCIOD)	X	X	X	X	X	X	X	1	X	0	1	X	1	X	X	X	X	X	X	X	01b 以外	0	0	PWM 模式 波形输出		
		X	X	X	X	X	X	X	1	X	0	1	X	0	X	X	X	0	0	1	X	X	01b 以外	0	0	定时器波形 输出 (输出 比较功能)	
		0	X	X	X	X	X	X	1	X	X	1	X	0	X	X	X	1	X	X	X	01b 以外	0	0	定时器模式 (输入捕捉功 能) (注 1)		
	IVREF1	0	X	X	X	X	X	11b 以外	0	X	X	X	X	X	X	X	X	X	X	X	1	X	01b 以外	0	0	比较器 B1 的 基准电压输入 (IVREF1)	
	(TRB1O)	X	X	X	X	X	X	11b 以外	X	X	X	X	X	X	X	X	X	X	X	X	X	0	0	1	0	1	可编程波形 发生模式 (脉冲输出)
		X	X	X	X	X	X	11b 以外	X	X	X	X	X	X	X	X	X	X	X	X	X	0	0	1	1	0	可编程单触 发波形发生 模式
		X	X	X	X	X	X	11b 以外	X	X	X	X	X	X	X	X	X	X	X	X	X	0	0	1	1	1	可编程等待 单触发波形 发生模式

X: “0” 或者 “1”

注 1. 如果将 P6PUR 寄存器的 PU65 位置 “1”，该端口就被上拉。

表 7.58 端口 P6\_6

寄存器	PD6	ADINSEL						TRC PSR0	TRC PSR1	TRC OER		TRCMR			TRC IOR0	TRC IOR1	INT CMP	TRB OIOC	TRB SR	TRB0 MR	功能						
位	PD 6_6	CH			ADG SEL			TRC IOB SEL	TRC IOCS EL0	EB	ED	PWM			IOB			IOD				INT1 CP0	TOCNT	TRB0 OSEL		TMOD	
		2	1	0	1	0	1	0				1	0	2	B	D	2	1	0	2				1	0	1	0
引脚	P6_6	0	X	X	X	X	X	10b 以外	0	X	X	X	X	X	X	X	X	X	X	10b 以外	0	0	输入端口 (注 1)				
		1 X	X	X	X	X	X	10b 以外	0	X	X	X	X	X	X	X	X	X	X	X	10b 以外	X	0	0	输出端口		
	AN9	0	0	0	1	0	1	10b 以外	0	X	X	X	X	X	X	X	X	X	X	10b 以外	0	0	A/D 转换器输入 (AN9) (注 1)				
	(TRCIOB)	X	X	X	X	X	X	1	0	0	0	X	0	X	X	X	X	X	X	X	10b 以外	0	0	PWM2 模式波形输出			
		X	X	X	X	X	X	1	0	0	0	X	1	1	X	X	X	X	X	X	10b 以外	0	0	PWM 模式波形输出			
		X	X	X	X	X	X	1	0	0	0	X	1	0	X	0	0	1	X	X	10b 以外	0	0	定时器波形输出 (输出比较功能)			
		0	X	X	X	X	X	1	0	0	X	X	1	0	X	1	0	X	X	X	10b 以外	0	0	定时器模式 (输入捕捉功能) (注 1)			
	(TRCIOC)	X	X	X	X	X	X	X	1	X	0	1	X	1	X	X	X	X	X	X	10b 以外	0	0	PWM 模式波形输出			
		X	X	X	X	X	X	X	1	X	0	1	X	0	X	X	X	0	0	1	X	10b 以外	0	0	定时器波形输出 (输出比较功能)		
		0	X	X	X	X	X	X	1	X	X	1	X	0	X	X	X	1	X	X	10b 以外	0	0	定时器模式 (输入捕捉功能) (注 1)			
	IVREF3	0	X	X	X	X	X	10b 以外	0	X	X	X	X	X	X	X	X	X	X	1	X	10b 以外	0	0	比较器 B1 的基准电压输入 (IVREF3)		
	(TRB00)	X	X	X	X	X	X	10b 以外	X	X	X	X	X	X	X	X	X	X	X	X	X	0	1	0	0	1	可编程波形发生模式 (脉冲输出)
		X	X	X	X	X	X	10b 以外	X	X	X	X	X	X	X	X	X	X	X	X	X	0	1	0	1	0	可编程单触发波形发生模式
		X	X	X	X	X	X	10b 以外	X	X	X	X	X	X	X	X	X	X	X	X	X	0	1	0	1	1	可编程等待单触发波形发生模式

X: “0” 或者 “1”

注 1. 如果将 P6PUR 寄存器的 PU66 位置 “1”，该端口就被上拉。

表 7.59 端口 P6\_7

寄存器		PD6	ADINSEL				TRCPSR0		TRCOER	TRCMR			TRCIOR0			功能	
位		PD6_7	CH			ADGSEL		TRCIOBSEL		EB	PWM			IOB			
			2	1	0	1	0	1	0		2	B	D	2	1		0
引脚	P6_7	0	X	X	X	X	X	10b 以外		X	X	X	X	X	X	输入端口 (注 1)	
		1	X	X	X	X	X	10b 以外		X	X	X	X	X	X	输出端口	
	AN10	0	0	1	0	0	1	10b 以外		X	X	X	X	X	X	A/D 转换器输入 (AN10) (注 1)	
	(TRCIOB)		X	X	X	X	X	0	1	0	0	X	X	X	X	X	PWM2 模式波形输出
			X	X	X	X	X	0	1	0	1	1	X	X	X	X	PWM 模式波形输出
			X	X	X	X	X	0	1	0	1	0	X	0	0	1	定时器波形输出 (输出比较功能)
			0	X	X	X	X	0	1	X	1	0	X	1	0	X	定时器模式 (输入捕捉功能) (注 1)

X: “0” 或者 “1”

注 1. 如果将 P6PUR 寄存器的 PU67 位置 “1”，该端口就被上拉。

表 7.60 端口 P7\_0

寄存器		PD7	U2SR1		U2MR				功能
位		PD7_0	CLK2SEL		SMD			CKDIR	
			1	0	2	1	0		
引脚	P7_0	0	01b 以外		X	X	X	X	输入端口 (注 1)
		1	01b 以外		X	X	X	X	输出端口 (注 2)
	(CLK2)	0	0	1	X	X	X	1	CLK2 输入 (注 1)
		0	0	1	0	0	1	0	CLK2 输出 (注 2、注 3)
	TRJ2O	X	01b 以外		X	X	X	X	脉冲输出模式 (注 2)
	WKUP1	0	01b 以外		X	X	X	X	WKUP1 输入 (注 1)

X: “0” 或者 “1”

注 1. 如果将 P7PUR 寄存器的 PU70 位置 “1”，该端口就被上拉。

注 2. 如果将 P7DRR 寄存器的 P7DRR0 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 U2SMR3 寄存器的 NODC 位置 “1”，该端口就为 N 沟道漏极开路输出。

表 7.61 端口 P7\_1

寄存器		PD7	U2SR0				U2MR			U2SMR	功能
位		PD7_1	TXD2SEL		RXD2SEL		SMD			IICM	
			1	0	1	0	2	1	0		
引脚	P7_1	0	01b 以外		10b 以外		X	X	X	X	输入端口 (注 1)
		1	01b 以外		10b 以外		X	X	X	X	输出端口 (注 2)
	(TXD2)	X	0	1	10b 以外		0	0	1	0	TXD2 输出 (注 2、注 3)
							1	0	X		
							1	1	0		
	(RXD2)	0	01b 以外		1	0	X	X	X	0	RXD2 输入 (注 2)
	(SDA2)	0	0	1	10b 以外		0	1	0	1	SDA2 输入 / 输出 (注 2、注 3)
	(SCL2)	0	01b 以外		1	0	0	1	0	1	SCL2 输入 / 输出 (注 2、注 3)
TRJ10	X	01b 以外		10b 以外		X	X	X	X	脉冲输出模式 (注 2)	

X: “0” 或者 “1”

注 1. 如果将 P7PUR 寄存器的 PU71 位置 “1”，该端口就被上拉。

注 2. 如果将 P7DRR 寄存器的 P7DRR1 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 U2C0 寄存器的 NCH 位置 “1”，该端口就为 N 沟道漏极开路输出。此时，必须将 PD7 寄存器的 PD7\_1 位置 “0”。

表 7.62 端口 P7\_2

寄存器		PD7	U2SR0				U2MR			U2SMR	功能
位		PD7_2	TXD2SEL		RXD2SEL		SMD			IICM	
			1	0	1	0	2	1	0		
引脚	P7_2	0	10b 以外		01b 以外		X	X	X	X	输入端口 (注 1)
		1	10b 以外		01b 以外		X	X	X	X	输出端口
	(TXD2)	X	1	0	01b 以外		0	0	1	0	TXD2 输出 (注 2)
							1	0	X		
							1	1	0		
	(RXD2)	0	10b 以外		1	0	X	X	X	0	RXD2 输入 (注 1)
	(SDA2)	0	1	0	01b 以外		0	1	0	1	SDA2 输入 / 输出 (注 2)
	(SCL2)	0	10b 以外		0	1	0	1	0	1	SCL2 输入 / 输出 (注 2)
TRJ00	X	10b 以外		01b 以外		X	X	X	X	脉冲输出模式	

X: “0” 或者 “1”

注 1. 如果将 P7PUR 寄存器的 PU72 位置 “1”，该端口就被上拉。

注 2. 如果将 U2C0 寄存器的 NCH 位置 “1”，该端口就为 N 沟道漏极开路输出。此时，必须将 PD7 寄存器的 PD7\_2 位置 “0”。

表 7.63 端口 P7\_3

寄存器		PD7	U2C0		U2SR1		U2MR			功能
位		PD7_3	CRS	CRD	CTS2SEL		SMD			
					1	0	2	1	0	
引脚	P7_3	0	X	X	01b 以外		X	X	X	输入端口 (注 1)
		1	X	X	01b 以外		X	X	X	输出端口
	(CTS2)	0	0	0	0	1	000b 以外			CTS2 输入 (注 1)
	(RTS2)	0	1	0	0	1	000b 以外			RTS2 输出

X: “0” 或者 “1”

注 1. 如果将 P7PUR 寄存器的 PU73 位置 “1”，该端口就被上拉。

表 7.64 端口 P7\_4

寄存器		PD7	ADINSEL			ADGSEL		功能
位		PD7_4	CH			1	0	
			2	1	0			
引脚	P7_4	0	X	X	X	X	X	输入端口 (注 1)
		1	X	X	X	X	X	输出端口
	AN0	0	0	0	0	0	0	A/D 转换器输入 (AN0) (注 1)

X: “0” 或者 “1”

注 1. 如果将 P7PUR 寄存器的 PU74 位置 “1”，该端口就被上拉。

表 7.65 端口 P7\_5

寄存器		PD7	ADINSEL					TRB1IOC	TRBSR	TRB1MR		功能		
位		PD7_5	CH			ADGSEL		TOCNT	TRB1OSEL		TMOD			
			2	1	0	1	0		1	0	1		0	
引脚	P7_5	0	X	X	X	X	X	X	00b 以外		0		0	输入端口 (注 1)
		1	X	X	X	X	X	X	00b 以外		0	0	输出端口	
		X							1					
	AN1	0	0	0	1	0	0	X	00b 以外		0	0	A/D 转换器输入 (AN1) (注 1)	
	TRB1O		X	X	X	X	X	X	0	0	0	0	1	可编程波形发生模式 (脉冲输出)
			X	X	X	X	X	X	0	0	0	1	0	可编程单触发波形发生模式
		X	X	X	X	X	X	0	0	0	1	1	可编程等待单触发波形发生模式	

X: “0” 或者 “1”

注 1. 如果将 P7PUR 寄存器的 PU75 位置 “1”，该端口就被上拉。



表 7.66 端口 P7\_6

寄存器		PD7	ADINSEL					VCA2	TRB1IOC	TRBSR		TRB1MR		功能
位		PD7_6	CH			ADGSEL		VCA24	TOCNT	TRB0OSEL		TMOD		
			2	1	0	1	0			1	0	1	0	
引脚	P7_6	0	X	X	X	X	X	X	X	01b 以外		0	0	输入端口 (注 1)
		1	X	X	X	X	X	X	X	01b 以外		0	0	输出端口
		X							1					
	AN2	0	0	1	0	0	0	X	X	01b 以外		0	0	A/D 转换器输入 (AN2) (注 1)
	(TRB00)	X	X	X	X	X	X	X	0	0	1	0	1	可编程波形发生模式 (脉冲输出)
		X	X	X	X	X	X	X	0	0	1	1	0	可编程单触发波形发生模式
X		X	X	X	X	X	X	0	0	1	1	1	可编程等待单触发波形发生模式	

X: “0” 或者 “1”

注 1. 如果将 P7PUR 寄存器的 PU76 位置 “1”，该端口就被上拉。

表 7.67 端口 P8\_0

寄存器		PD8	INTSR	INTEN	INTCMP	SSUICSR	SSMR2		功能
位		PD8_0	INT1SEL0	INT1EN	INT1CP0	SCSSEL0	CSS		
							1	0	
引脚	P8_0	0	X	X	X	1	0	0	输入端口 (注 1)
		1	X	X	X	1	0	0	输出端口 (注 2)
	SCS	0	X	X	X	0	0	1	SCS 输入 (注 1)
		0	X	X	X	0	1	X	SCS 输出 (注 1、注 2、注 3)
	INT1	0	0	1	0	1	0	0	INT1 输入 (注 1)
	IVCMP1	0	X	X	1	1	0	0	比较器 B1 的输入 (IVCMP1)

X: “0” 或者 “1”

注 1. 如果将 P8PUR 寄存器的 PU80 位置 “1”，该端口就被上拉。

注 2. 如果将 P8DRR 寄存器的 P8DRR0 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 SSMR2 寄存器的 CSOS 位置 “1”，该端口就为 N 沟道漏极开路输出。

表 7.68 端口 P8\_1

寄存器		PD8	INTSR	INTEN	INTCMP	SSUICSR		SSU 相关寄存器 (注 4)		功能
位		PD8_1	INT3SEL0	INT3EN	INT3CP0	SSISEL0	IICSEL	SSI		
								输出控制	输入控制	
引脚	P8_1	0	X	X	X	1	X	0	0	输入端口 (注 1)
		1	X	X	X	1	X	0	0	输出端口 (注 2)
	SSI	0	X	X	X	0	0	0	1	SSI 输入 (注 1)
		X	X	X	X	0	0	1	0	SSI 输出 (注 1、注 2、注 3)
	$\overline{\text{INT3}}$	0	0	1	0	1	X	0	0	$\overline{\text{INT3}}$ 输入 (注 1)
	IVCMP3	0	X	X	1	1	X	0	0	比较器 B1 的输入 (IVCMP3)

X: “0” 或者 “1”

注 1. 如果将 P8PUR 寄存器的 PU81 位置 “1”，该端口就被上拉。

注 2. 如果将 P8DRR 寄存器的 P8DRR1 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 SSMR2 寄存器的 SOOS 位置 “1” (N 沟道漏极开路输出) 并且将 BIDE 位置 “0” (标准模式)，该端口就为 N 沟道漏极开路输出。

注 4. 同步串行通信单元 (参照 “表 24.4 通信模式和输入 / 输出引脚的关系”)

表 7.69 端口 P8\_2

寄存器		PD8	TRJSR		TRJ1IOC	TRJ1MR			SSUICSR		SSMR2	SSU 相关寄存器 (注 4)		功能
位		PD8_2	TRJ1OSEL		TOPCR	TMOD			SSCK SEL0	IICSEL	SCKS	SSCK		
			1	0		2	1	0				输出 控制	输入 控制	
引脚	P8_2	0	10b 以外		1	X	X	X	1	0	0	0	0	输入端口 (注 1)
		1	10b 以外		1	X	X	X	1	0	0	0	0	输出端口 (注 2)
	SCL	0	10b 以外		1	X	X	X	0	1	0	X	X	SCL 输入 / 输出 (注 1、注 2)
	SSCK	0	10b 以外		1	X	X	X	0	0	1	0	1	SSCK 输入 (注 1)
		0	10b 以外						0	0	1	1	0	SSCK 输出 (注 1、注 2、注 3)
	(TRJ1IO)	X	1	0	0	0	0	1	1	0	0	0	0	脉冲输出模式 (注 1、注 2)
		X	1	0	0	0	1	0	1	0	0	0	0	事件计数器模式
		X	1	0	0	0	1	1	1	0	0	0	0	脉宽测量模式
		X	1	0	0	1	0	0	1	0	0	0	0	脉冲周期测量模式

X: “0” 或者 “1”

注 1. 如果将 P8PUR 寄存器的 PU82 位置 “1”，该端口就被上拉。

注 2. 如果将 P8DRR 寄存器的 P8DRR2 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 SSMR2 寄存器的 SOOS 位 “1”，该端口就为 N 沟道漏极开路输出。此时，必须将 PD8 寄存器的 PD8\_2 位置 “0”。

注 4. 同步串行通信单元 (参照 “表 24.4 通信模式和输入 / 输出引脚的关系”)

表 7.70 端口 P8\_3

寄存器		PD8	TRJSR		TRJ0IOC	TRJ0MR			SSUICSR		SSMR2	SSU 相关寄存器 (注 4)		功能
位		PD8_3	TRJ0OSEL		TOPCR	TMOD			SSO SEL0	IICSEL	SCKS	SSI		
			1	0		2	1	0				输出控制	输入控制	
引脚	P8_3	0	10b 以外		1	X	X	X	1	1	0	X	X	输入端口 (注 1)
										0		0	0	
		1	10b 以外		1	X	X	X	1	1	0	X	X	输出端口 (注 2)
										0		0	0	
	SDA	0	10b 以外		1	X	X	X	0	1	0	X	X	SDA 输入/输出 (注 1、注 2)
	SSO	0	10b 以外		1	X	X	X	0	0	1	0	1	SSO 输入 (注 1)
		0	10b 以外						0	0	1	1	0	SSO 输出 (注 1、注 2、注 3)
	(TRJ0IO)	X	1	0	0	0	0	1	1	0	0	0	0	脉冲输出模式 (注 1、注 2)
										1		X	X	
		X	1	0	0	0	1	0	1	0	0	0	0	事件计数器模式
										1		X	X	
	X	1	0	0	0	1	1	1	0	0	0	0	0	脉宽测量模式
								1		X	X			
X	1	0	0	1	0	0	1	0	0	0	0	0	脉冲周期测量模式	
								1		X	X			

X: “0” 或者 “1”

注 1. 如果将 P8PUR 寄存器的 PU83 位置 “1”，该端口就被上拉。

注 2. 如果将 P8DRR 寄存器的 P8DRR3 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 SSMR2 寄存器的 SOOS 位置 “1” (N 沟道漏极开路输出) 并且将 BIDE 位置 “0” (标准模式)，该端口就为 N 沟道漏极开路输出。

注 4. 同步串行通信单元 (参照 “表 24.4 通信模式和输入/输出引脚的关系”)

表 7.71 端口 P8\_4

寄存器		PD8	U0SR		U0MR				U2SR1		U2MR				功能
位		PD8_4	CLK0SEL		SMD			CKDIR	CLK2SEL		SMD			CKDIR	
			1	0	2	1	0		1	0	2	1	0		
引脚	P8_4	0	01b 以外		X	X	X	X	10b 以外		X	X	X	X	输入端口 (注 1)
		1	01b 以外		X	X	X	X	10b 以外		X	X	X	X	
	(CLK0)	0	0	1	X	X	X	1	10b 以外		X	X	X	X	CLK0 (外部时钟输入) (注 1)
		X	0	1	0	0	1	0	10b 以外		X	X	X	X	CLK0 (内部时钟输出) (注 2)
	(CLK2)	0	01b 以外		X	X	X	X	1	0	X	X	X	1	CLK2 (外部时钟输入) (注 1)
		X	01b 以外		X	X	X	X	1	0	0	0	1	0	CLK2 (内部时钟输出) (注 2、注 3)

X: “0” 或者 “1”

注 1. 如果将 P8PUR 寄存器的 PU84 位置 “1”，该端口就被上拉。

注 2. 如果将 P8DRR 寄存器的 P8DRR4 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 U2SMR3 寄存器的 NODC 位置 “1”，该端口就为 N 沟道漏极开路输出。此时，必须将 PD8 寄存器的 PD8\_4 位置 “0”。

表 7.72 端口 P8\_5

寄存器		PD8	U0SR		U0MR			U2SR0		U2MR			U2SMR	功能	
位		PD8_5	TXD0SEL		SMD			TXD2SEL		SMD			IICM		
			1	0	2	1	0	1	0	2	1	0			
引脚	P8_5	0	01b 以外		X	X	X	11b 以外		X	X	X	X	输入端口 (注 1)	
		1	01b 以外		X	X	X	11b 以外		X	X	X	X	输出端口 (注 2)	
	(TXD0)	X	0	1	0	0	1	11b 以外		X	X	X	X	X	TXD0 输出 (注 2)
					1	0	X								
					1	1	0								
	(TXD2)	X	01b 以外	X	X	X	1	1	0	0	1	0	TXD2 输出 (注 2、注 3)		
1									0	X					
1									1	0					
(SDA2)	0	01b 以外		X	X	X	1	1	0	1	0	1	SDA2 输入/输出 (注 2、注 3)		

X: “0” 或者 “1”

注 1. 如果将 P8PUR 寄存器的 PU85 位置 “1”，该端口就被上拉。

注 2. 如果将 P8DRR 寄存器的 P8DRR5 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 U2C0 寄存器的 NCH 位置 “1”，该端口就为 N 沟道漏极开路输出。此时，必须将 PD8 寄存器的 PD8\_5 位置 “0”。

表 7.73 端口 P8\_6

寄存器		PD8	U0SR		U2SR0		U2MR			U2SMR	功能
位		PD8_6	RXD0SEL		RXD2SEL		SMD			IICM	
			1	0	1	0	2	1	0		
引脚	P8_6	0	01b 以外		11b 以外		X	X	X	X	输入端口 (注 1)
		1	01b 以外		11b 以外		X	X	X	X	输出端口 (注 2)
	(RXD0)	0	0	1	11b 以外		X	X	X	X	RXD0 输入 (注 2)
	(RXD2)	0	01b 以外		1	1	X	X	X	1	RXD2 输入 (注 2)
	(SCL2)	0	01b 以外		1	1	0	1	0	1	SCL2 输入/输出 (注 3)

X: “0” 或者 “1”

注 1. 如果将 P8PUR 寄存器的 PU86 位置 “1”，该端口就被上拉。

注 2. 如果将 P8DRR 寄存器的 P8DRR6 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 U2C0 寄存器的 NCH 位置 “1”，该端口就为 N 沟道漏极开路输出。此时，必须将 PD8 寄存器的 PD8\_6 位置 “0”。

表 7.74 端口 P8\_7

寄存器		PD8	TRB0 IOC	TRBSR		TRB0MR		INTSR	INTEN	U2C0		U2SR1		U2MR			功能	
位		PD8_7	TOCNT	TRB0SEL		TMOD		INT2 SEL0	INT2 EN	CRS	CRD	CTSSEL		SMD				
				1	0	1	0					1	0	2	1	0		
引脚	P8_7	0	X	00b 以外		0	0	X	X	X	X	10b 以外		X	X	X	输入端口 (注 1)	
		1	X	00b 以外		0	0	X	X	X	X	X	10b 以外		X	X	X	输出端口 (注 2)
		X	1															
	TRB00	X	0	0	0	0	1	X	X	X	X	10b 以外		X	X	X	可编程波形发生模式 (脉冲输出) (注 2)	
		X	0	0	0	1	0	X	X	X	X	10b 以外		X	X	X	可编程单触发波形发生模式 (注 2)	
		X	0	0	0	1	1	X	X	X	X	10b 以外		X	X	X	可编程等待单触发波形发生模式 (注 2)	
	INT2	0	X	00b 以外		0	0	0	1	X	X	10b 以外		X	X	X	INT2 输入 (注 1)	
	(CTS2)	0	X	00b 以外		0	0	X	X	0	0	1	0	000b 以外			CTS2 输入 (注 1)	
	(RTS2)	0	X	00b 以外		0	0	X	X	1	0	1	0	000b 以外			RTS2 输出 (注 2)	

X: “0” 或者 “1”

注 1. 如果将 P8PUR 寄存器的 PU87 位置 “1”，该端口就被上拉。

注 2. 如果将 P8DRR 寄存器的 P8DRR7 位置 “1”，该端口的输出就为 High 驱动能力。

表 7.75 端口 P9\_0

寄存器		PD9	CM0		CM1			电路规格		功能
位		PD9_0	CM05	CM07	CM10	CM11	CM13	振荡缓冲器	反馈电阻	
引脚	P9_0	0	1	X	0	1	0	OFF	OFF	输入端口 (注 1)
		1	1	X	0	1	0	OFF	OFF	输出端口
	XIN	0	0	0	0	1	0	ON	ON	XIN 时钟输入 (注 1)
		0	0	0	1	1	0	ON	ON	XIN 时钟输入停止 (STOP 模式) (注 1)
		0	0	0	0	0	1	ON	ON	XIN-XOUT 振荡 (内部反馈电阻有效)
		0	0	0	0	1	1	ON	OFF	XIN-XOUT 振荡 (内部反馈电阻无效)
		0	1	0	0	0	1	OFF	ON	XIN-XOUT 振荡停止 (内部反馈电阻有效)
		0	1	0	0	1	1	OFF	OFF	XIN-XOUT 振荡停止 (内部反馈电阻无效)
		0	0	0	1	X	1	OFF	OFF	振荡停止 (STOP 模式)

X: “0” 或者 “1”

注 1. 如果将 P9PUR 寄存器的 PU90 位置 “1”，该端口就被上拉。

表 7.76 端口 P9\_1

寄存器		PD9	CM0		CM1			电路规格		功能	
位		PD9_1	CM05	CM07	CM10	CM11	CM13	振荡缓冲器	反馈电阻		
引脚	P9_1	0	X	X	0	1	0	OFF	OFF	输入端口（注 1）	
		1	X	X	0	1	0	OFF	OFF	输出端口	
	XOUT	0	0	0	0	0	0	1	ON	ON	XIN-XOUT 振荡（内部反馈电阻有效）
		0	0	0	0	0	1	1	ON	OFF	XIN-XOUT 振荡（内部反馈电阻无效）
		0	1	0	0	0	0	1	OFF	ON	XIN-XOUT 振荡停止（内部反馈电阻有效）
		0	1	0	0	0	1	1	OFF	OFF	XIN-XOUT 振荡停止（内部反馈电阻无效）
		0	0	0	0	1	X	1	OFF	OFF	振荡停止（STOP 模式）

X: “0” 或者 “1”

注 1. 如果将 P9PUR 寄存器的 PU91 位置 “1”，该端口就被上拉。

## 7.7 未使用引脚的处理

未使用引脚的处理例子如表 7.77 所示。

表 7.77 未使用引脚的处理例子

引脚名	处理内容
端口 P0 ~ P4、P5_0 ~ P5_6、 端口 P6、P7_0 ~ P7_6、P8、 P9_0 ~ P9_1	<ul style="list-style-type: none"> <li>• 设定为输入模式，每个引脚通过电阻连接 VSS（下拉）或者 VCC（上拉）（注 2）。</li> <li>• 设定为输出模式，并且将引脚置为开路（注 1、注 2）。</li> </ul>
XCOUT	开路
XCIN、VL1	通过电阻连接 VCC（上拉）（注 2）。
VREF、VL2 ~ VL3	连接 VCC。
WKUP0（注 3）	连接 VSS（注 3）。
RESET（注 4）	通过电阻连接 VCC（上拉）（注 4）。

注 1. 在将端口设定为输出模式并且将引脚置为开路的情况下，在通过程序将端口转换为输出模式前，端口为输入模式。因此，引脚的电压电平不稳定，在端口为输入模式的期间，电源电流有可能增加。考虑到因噪声或者噪声引起的失控等而使方向寄存器的内容发生变化的情况，建议通过程序定期对方向寄存器的内容进行重新设定，以提高程序的可靠性。

注 2. 必须尽量用短的布线（不超过 2cm）处理单片机的未使用引脚。

注 3. 这是不使用断电 0 模式的情况。

注 4. 这是使用上电复位功能的情况。

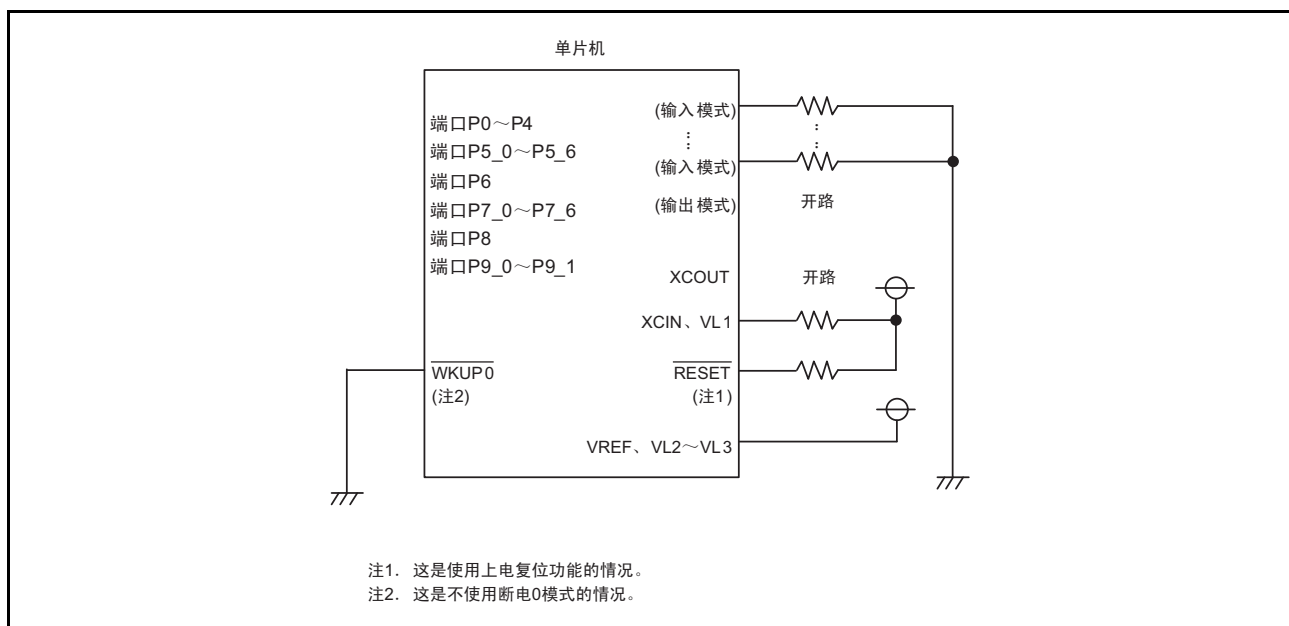


图 7.7 未使用引脚的处理例子

## 8. 总线控制

存取 SFR 和存取 ROM、RAM 时的总线周期不同。

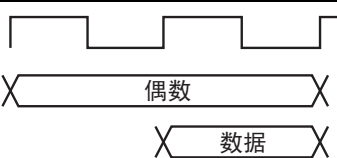
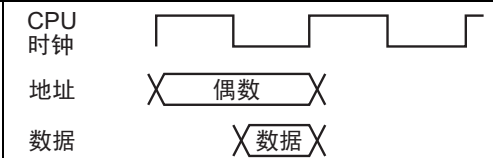
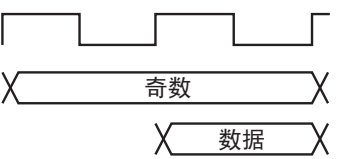
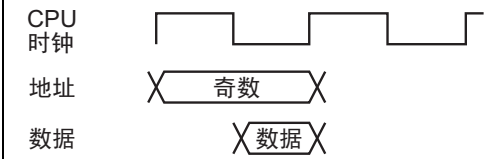
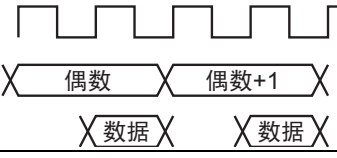
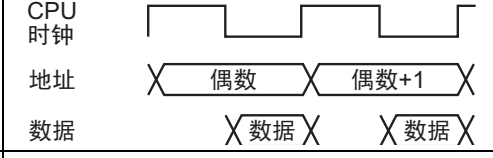
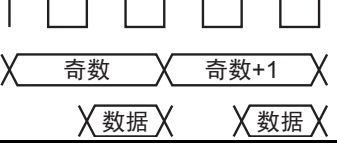
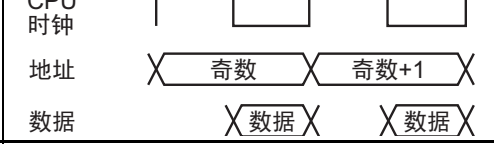
存取区的总线周期如表 8.1 所示。

ROM、RAM 和 SFR 通过 8 位总线连接 CPU，因此在以字（16 位）为单位存取时需要 2 次以 8 位为单位的存取。存取单位和总线的运行如表 8.2 所示。

表 8.1 存取区的总线周期

存取区	总线周期
SFR/ 数据闪存	2 个 CPU 时钟周期
程序 ROM/RAM	1 个 CPU 时钟周期

表 8.2 存取单位和总线的运行

区域	SFR、数据闪存	ROM（程序 ROM）、RAM
偶数地址 字节存取	CPU 时钟 	CPU 时钟 
奇数地址 字节存取	CPU 时钟 	CPU 时钟 
偶数地址 字存取	CPU 时钟 	CPU 时钟 
奇数地址 字存取	CPU 时钟 	CPU 时钟 

但是，只有以下的 SFR 才通过 16 位总线和 CPU 连接：

中断：各中断控制定时器

定时器 RC：TRC、TRCGRA、TRCGRB、TRCGRC、TRCGRD 寄存器

定时器 RJ：TRJ<sub>i</sub> 寄存器（ $i=0 \sim 2$ ）

SSU：SSTDR、SSTDRH、SSRDR、SSRDRH 寄存器

UART2：U2MR、U2BRG、U2TB、U2C0、U2C1、U2RB、U2SMR5、U2SMR4、U2SMR3、U2SMR2、U2SMR 寄存器

A/D 转换器：AD0、AD1、AD2、AD3、AD4、AD5、AD6、AD7、ADMOD、ADINSEL、ADCON0、ADCON1 寄存器

地址匹配中断：RMAD0、AIER0、RMAD1、AIER1 寄存器

因此，以 16 位为单位存取 1 次。总线的运行和“表 8.2 存取单位和总线的运行”的“区域：SFR、数据闪存、偶数地址字节存取”相同，1 次存取 16 位数据。



## 9. 时钟发生电路

时钟发生电路内置 5 个电路：

- XIN 时钟振荡电路
- XCIN 时钟振荡电路
- 低速内部振荡器
- 高速内部振荡器
- 看门狗定时器的低速内部振荡器

### 9.1 概要

时钟发生电路的概略规格如表 9.1 所示，时钟发生电路和外围功能的时钟分别如图 9.1 和图 9.2 所示。

表 9.1 时钟发生电路的概略规格

项目	XIN 时钟 振荡电路	XCIN 时钟 振荡电路	内部振荡器		看门狗定时器的 低速内部振荡器
			高速内部振荡器	低速内部振荡器	
用途	<ul style="list-style-type: none"> <li>• CPU 的时钟源</li> <li>• 外围功能的时钟源</li> </ul>	<ul style="list-style-type: none"> <li>• CPU 的时钟源</li> <li>• 外围功能的时钟源</li> </ul>	<ul style="list-style-type: none"> <li>• CPU 的时钟源</li> <li>• 外围功能的时钟源</li> <li>• XIN 时钟振荡停止时的 CPU 和外围功能的时钟源</li> </ul>	<ul style="list-style-type: none"> <li>• CPU 的时钟源</li> <li>• 外围功能的时钟源</li> <li>• XIN 时钟振荡停止时的 CPU 和外围功能的时钟源</li> </ul>	<ul style="list-style-type: none"> <li>• 看门狗定时器的时钟源</li> </ul>
时钟频率	0 ~ 20MHz	32.768kHz	约 20MHz	约 125kHz	约 125kHz
能连接的振荡器	<ul style="list-style-type: none"> <li>• 陶瓷谐振器</li> <li>• 晶体振荡器</li> </ul>	<ul style="list-style-type: none"> <li>• 晶体振荡器</li> </ul>	—	—	—
振荡器的连接引脚	XIN、XOUT (注 1)	XCIN、XCOUT	— (注 1)	— (注 1)	—
振荡的开始 / 停止	有	有	有	有	有
复位后的状态	停止	振荡	停止	振荡	停止 (注 2) 振荡 (注 3)
其他	能输入外部生成的时钟。	<ul style="list-style-type: none"> <li>• 能输入外部生成的时钟。</li> <li>• 内置反馈电阻 Rf (可选择连接或者不连接)。</li> </ul>	—	—	—

注 1. 在不使用 XIN 时钟振荡电路而将内部振荡器时钟用于 CPU 时钟的情况下，这些引脚能用作 P9\_0 和 P9\_1。

P9\_0 引脚兼用 XIN 引脚，P9\_1 引脚兼用 XOUT 引脚。在使用内部振荡电路的情况下，这些引脚不能用作 I/O 端口。

注 2. 这是 OFS 寄存器的 CSPROINI 位为“1”（复位后，计数源保护模式无效）的情况。

注 3. 这是 OFS 寄存器的 CSPROINI 位为“0”（复位后，计数源保护模式有效）的情况。

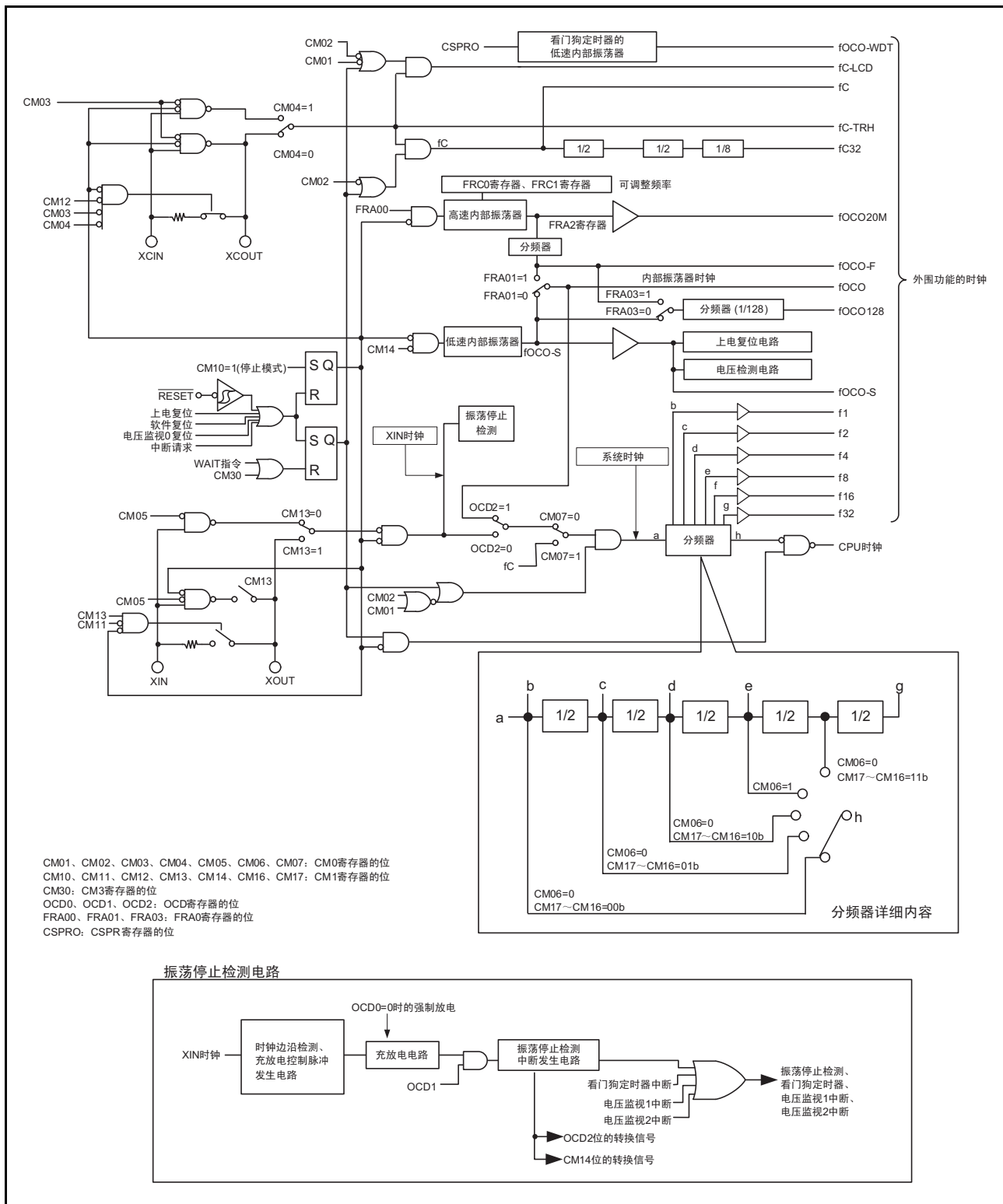


图 9.1 时钟发生电路

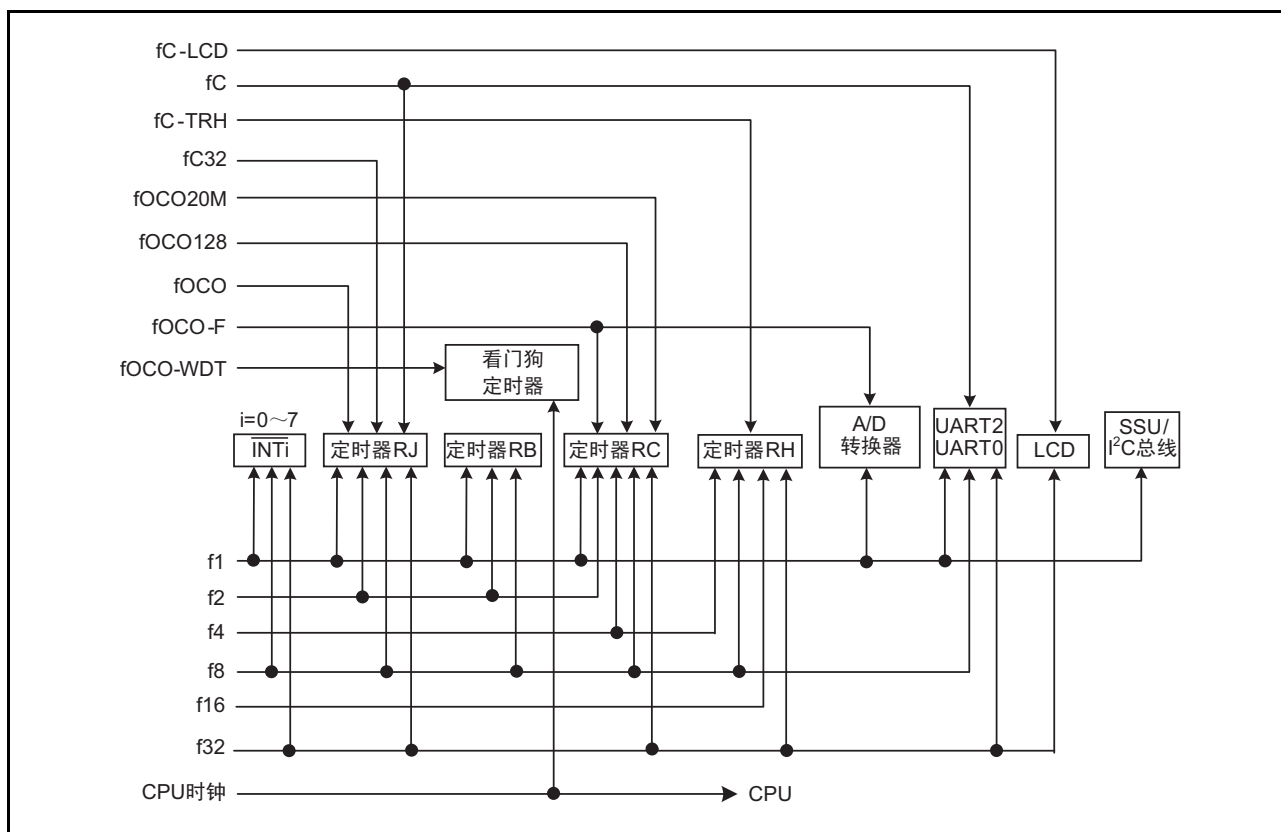


图 9.2 外围功能的时钟

## 9.2 寄存器说明

### 9.2.1 系统时钟控制寄存器 0 (CM0)

地址	地址 0006h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CM07	CM06	CM05	CM04	CM03	CM02	CM01	CM00
复位后的值	0	0	1	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CM00	断电 2 模式转移允许位	0: 禁止 1: 允许	R/W
b1	CM01	等待模式中的外围功能时钟停止位 (注 6)	b2 b1 0 0: 在等待模式中, 不停止外围功能时钟。 0 1: 在等待模式中, 停止 f1 ~ f32 时钟。 0 1: 在等待模式中, 停止 f1 ~ f32 和 fC 时钟。 0 1: 在等待模式中, 停止 f1 ~ f32、fC 和 fC-LCD 时钟。	R/W
b2	CM02			
b3	CM03	XCIN 时钟停止位 (注 5、注 7)	0: 振荡 1: 停止	R/W
b4	CM04	XCIN 外部时钟的输入允许位	0: 禁止外部时钟的输入 1: 允许外部时钟的输入	R/W
b5	CM05	XIN 时钟 (XIN-XOUT) 停止位 (注 1、注 2)	0: 振荡 1: 停止	R/W
b6	CM06	CPU 时钟分频比选择位 0 (注 3)	0: CM1 寄存器的 CM16 位和 CM17 位有效 1: 8 分频模式	R/W
b7	CM07	系统时钟选择位 (注 4)	0: XIN 时钟或者内部振荡器时钟 1: XCIN 时钟	R/W

注 1. 在系统时钟为不是 XIN 时钟的情况下, CM05 位能停止 XIN 时钟的振荡, 但是不能用于检测 XIN 时钟是否已经停止。在使 XIN 时钟停止振荡时, 必须进行以下的设定:

(1) 将 OCD 寄存器的 OCD1 ~ OCD0 位置 “00b”。

(2) 将 OCD2 位置 “1” (选择内部振荡器时钟)。

注 2. 只有在 CM05 位为 “1” (XIN 时钟停止振荡) 并且 CM13 位为 “0” (输入 / 输出端口) 时, P9\_0 和 P9\_1 才能用作输入 / 输出端口。

P9\_0 引脚兼用 XIN 引脚, P9\_1 引脚兼用 XOUT 引脚。在使用内部振荡电路的情况下, 这些引脚不能用作 I/O 端口。

注 3. 在转移到停止模式时, CM06 位变为 “1” (8 分频模式)。

注 4. 在 XCIN 时钟振荡稳定后, 必须将 CM07 位从 “0” 置为 “1” (XCIN 时钟)。

注 5. 在使用 XCIN 时钟的情况下, 必须在接通电源后或者解除断电 0 模式后先将 CM03 位置 “1”, 然后置 “0” (振荡)。

注 6. 要将 CM00 位置 “1” 时, 必须将 CM02 ~ CM01 位置 “11b”。

注 7. 在输入外部时钟时, 必须将 CM03 位置 “0” (振荡)。

必须在将 PRCR 寄存器的 PRC0 位置 “1” (允许写) 后改写 CM0 寄存器。

## 9.2.2 系统时钟控制寄存器 1 (CM1)

地址	地址 0007h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CM17	CM16	—	CM14	CM13	CM12	CM11	CM10
复位后的值	0	0	1	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CM10	全部时钟停止控制位 (注 2、注 7、注 8)	0: 时钟振荡 1: 全部时钟停止振荡 (停止模式 / 断电 2 模式)	R/W
b1	CM11	XIN-XOUT 内部反馈电阻选择位	0: 内部反馈电阻有效 1: 内部反馈电阻无效	R/W
b2	CM12	XCIN-XCOUT 内部反馈电阻选择位	0: 内部反馈电阻有效 1: 内部反馈电阻无效	R/W
b3	CM13	端口和 XIN-XOUT 转换位 (注 5、注 6)	0: 输入 / 输出端口 P9_0 和 P9_1 1: XIN-XOUT 引脚	R/W
b4	CM14	低速内部振荡器的振荡停止位 (注 3、注 4)	0: 低速内部振荡器振荡 1: 低速内部振荡器停止振荡	R/W
b5	—	保留位	必须置“1”。	R/W
b6	CM16	CPU 时钟分频比选择位 1 (注 1)	b7 b6 0 0: 无分频模式 0 1: 2 分频模式 1 0: 4 分频模式 1 1: 16 分频模式	R/W
b7	CM17			R/W

注 1. CM16 ~ CM17 位在 CM06 位为“0”时有效。

注 2. 内部反馈电阻在 CM10 位为“1”时无效。

注 3. 当 OCD2 位为“0” (选择 XIN 时钟) 时, 能将 CM14 位置“1” (低速内部振荡器停止振荡)。如果将 OCD2 位置“1” (选择内部振荡器时钟), CM14 位就变为“0” (低速内部振荡器振荡)。此时, 即使给 CM14 位写“1”, 值也不变。

注 4. 在使用电压监视 1 中断或者电压监视 2 中断 (使用数字滤波器) 时, 必须将 CM14 位置“0” (低速内部振荡器振荡)。

注 5. 在用作输入 / 输出端口时, 必须将 CM13 位置“0” (输入 / 输出端口), 将 CM0 寄存器的 CM05 位置“1” (XIN 时钟停止振荡)。

在用作外部时钟的输入时, 必须将 CM13 位置“0” (输入 / 输出端口), 将 CM0 寄存器的 CM05 位置“0” (XIN 时钟振荡), 将 CM11 位置“1” (内部反馈电阻无效)。而且, 如果将 PD9 寄存器的 PD9\_0 位置“0” (输入模式), 就能输入外部时钟。此时, 必须将 XOUT 设定为输入 / 输出端口 P9\_1。如果不使用此引脚, 就必须进行未使用引脚的处理。

P9\_0 引脚兼用 XIN 引脚, P9\_1 引脚兼用 XOUT 引脚。在使用内部振荡电路的情况下, 这些引脚不能用作 I/O 端口。

注 6. 一旦通过程序将 CM13 位置“1”, 就无法再置“0”。

注 7. 当 VCA2 寄存器的 VCA20 位为“1” (允许低功耗) 时, 不能将 CM10 位置“1”。

注 8. 当 CM0 寄存器的 CM00 位为“1” (允许) 时, 转移到断电 2 模式。

必须在将 PRCR 寄存器的 PRC0 位置“1” (允许写) 后改写 CM1 寄存器。

## 9.2.3 系统时钟控制寄存器 3 (CM3)

地址	地址 0009h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CM37	CM36	CM35	—	—	—	—	CM30
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CM30	等待控制位 (注 1)	0: 不是等待模式 1: 转移到等待模式	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—	保留位	必须置“0”。	R/W
b4	—			
b5	CM35	从等待模式返回时的 CPU 时钟分频比选择位 (注 2)	0: CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位的设定有效。 1: 无分频 (注 2)	R/W
b6	CM36	从等待模式、停止模式或者断电 2 模式返回时的系统时钟选择位	b7 b6 0 0: 通过转移到等待模式、停止模式或者断电 2 模式前的 CPU 时钟进行返回 0 1: 不能设定 1 0: 选择高速内部振荡器时钟 (注 3) 1 1: 选择 XIN 时钟 (注 4)	R/W
b7	CM37			R/W

注 1. 在通过外围功能中断从等待模式返回时，CM30 位变为“0”（不是等待模式）。

注 2. 在停止模式或者断电 2 模式中，必须将 CM35 位置“0”。在转移到等待模式并且 CM35 位为“1”（无分频）时，CM0 寄存器的 CM06 位变为“0”（CM16 位和 CM17 位有效）并且 CM1 寄存器的 CM17 位和 CM16 位变为“00b”（无分频模式）。

注 3. 当 CM37 位和 CM36 位为“10b”（选择高速内部振荡器时钟）时，从等待模式、停止模式或者断电 2 模式返回时的状态如下：

- OCD 寄存器的 OCD2 位为“1”（选择内部振荡器时钟）。
- FRA0 寄存器的 FRA00 位为“1”（高速内部振荡器振荡）。
- FRA0 寄存器的 FRA01 位为“1”（选择高速内部振荡器）。

注 4. 当 CM37 位和 CM36 位为“11b”（选择 XIN 时钟）时，从等待模式、停止模式或者断电 2 模式返回时的状态如下：

- CM0 寄存器的 CM05 位为“0”（XIN 时钟振荡）。
- CM1 寄存器的 CM13 位为“1”（XIN-XOUT 引脚）。
- OCD 寄存器的 OCD2 位为“0”（选择 XIN 时钟）。

当 CM0 寄存器的 CM05 位为“1”（XIN 时钟停止振荡）并且转移到等待模式时，如果选择 XIN 时钟作为从等待模式返回时的 CPU 时钟，就必须将 CM06 位置“1”（8 分频模式）并且将 CM35 位置“0”。

但是，在将外部生成的时钟用作 XIN 时钟的情况下，不能将 CM37～CM36 位置“11b”（选择 XIN 时钟）。

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 CM3 寄存器。

## CM30 位（等待控制位）

如果将 CM30 位置“1”（转移到等待模式），CPU 时钟就停止振荡（等待模式）。因为 XIN 时钟、XCIN 时钟和内部振荡器时钟不停止振荡，所以使用这些时钟的外围功能运行。在将 CM30 位置“1”时，必须将 I 标志置“0”（禁止可屏蔽中断）。

通过复位或者外围功能中断从等待模式返回。在通过外围功能中断从等待模式返回时，从紧接在将 CM30 位置“1”的指令之后的指令开始重新执行。

但是，在通过 WAIT 指令转移到等待模式时，必须将 I 标志置“1”（允许可屏蔽中断）。因此在从等待模式返回时，CPU 进行中断处理。

## 9.2.4 振荡停止检测寄存器 (OCD)

地址	地址 000Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	OCD3	OCD2	OCD1	OCD0
复位后的值	0	0	0	0	0	1	0	0

位	符号	位名	功能	R/W
b0	OCD0	振荡停止检测有效位 (注 6)	0: 振荡停止检测功能无效 (注 1) 1: 振荡停止检测功能有效	R/W
b1	OCD1	振荡停止检测的中断允许位	0: 禁止 (注 1) 1: 允许	R/W
b2	OCD2	内部振荡器的时钟选择位 (注 3)	0: 选择 XIN 时钟 (注 6) 1: 选择内部振荡器时钟 (注 2)	R/W
b3	OCD3	时钟监视位 (注 4、注 5)	0: XIN 时钟振荡 1: XIN 时钟停止振荡	R
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	—			
b7	—			

注 1. 必须在转移到停止模式、高速内部振荡器模式或者低速内部振荡器模式 (XIN 时钟停止振荡) 前, 将 OCD1 ~ OCD0 位置“00b”。

注 2. 如果将 OCD2 位置“1” (选择内部振荡器时钟), CM14 位就变为“0” (低速内部振荡器振荡)。

注 3. 当 OCD1 ~ OCD0 位为“11b”时, 如果检测到 XIN 时钟振荡停止, OCD2 位就自动变为“1” (选择内部振荡器时钟)。当 OCD3 位为“1” (XIN 时钟停止振荡) 时, 即使给 OCD2 位写“0” (选择 XIN 时钟), 值也不变。

注 4. OCD3 位在 OCD0 位为“1” (振荡停止检测功能有效) 时有效。

注 5. 当 OCD1 ~ OCD0 位为“00b”时, OCD3 位保持“0” (XIN 时钟振荡)。

注 6. 有关 XIN 时钟在检测到振荡停止后重新振荡的转换步骤, 请参照“9.7.1 振荡停止检测功能的使用方法”。

必须在将 PRCR 寄存器的 PRC0 位置“1” (允许写) 后改写 OCD 寄存器。

## 9.2.5 高速内部振荡器的控制寄存器 0 (FRA0)

地址	地址 0023h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	FRA03	—	FRA01	FRA00
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	FRA00	高速内部振荡器允许位	0: 高速内部振荡器停止振荡 1: 高速内部振荡器振荡	R/W
b1	FRA01	高速内部振荡器选择位 (注 1)	0: 选择低速内部振荡器 (注 2) 1: 选择高速内部振荡器 (注 3)	R/W
b2	—	保留位	必须置“0”。	R/W
b3	FRA03	fOCO128 时钟选择位	0: 选择 fOCO-S 的 128 分频 1: 选择 fOCO-F 的 128 分频	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

注 1. 必须在以下的条件下更改 FRA01 位:

- FRA00 位为“1” (高速内部振荡器振荡)。
- CM1 寄存器的 CM14 位为“0” (低速内部振荡器振荡)。
- FRA2 寄存器的 FRA22 ~ FRA20 位有以下 2 种情况:  
当 VCC=2.7V ~ 5.5V 时, 可设定全部的分频模式“000b” ~ “111b”  
当 VCC=1.8V ~ 5.5V 时, 分频比至少为 4 分频“011b” ~ “111b” (至少为 4 分频模式)

注 2. 不能在给 FRA01 位写“0” (选择低速内部振荡器) 的同时给 FRA00 位写“0” (高速内部振荡器停止振荡)。必须先将 FRA01 位置“0”, 然后将 FRA00 位置“0”。

注 3. 在将 FRA01 位置“1” (选择高速内部振荡器) 并且停止低速内部振荡器的振荡时, 必须在至少等待 1 个低速内部振荡器的振荡周期后将 CM1 寄存器的 CM14 位置“1” (低速内部振荡器停止振荡)。

必须在将 PRCR 寄存器的 PRC0 位置“1” (允许写) 后改写 FRA0 寄存器。

## 9.2.6 高速内部振荡器的频率控制寄存器 0 (FRC0)

地址	地址 0024h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	出厂值							

位	功能	R/W
b7 ~ b0	能通过以下的设定, 更改高速内部振荡器的频率: 20MHz: FRC0= 复位后的值, FRC1= 复位后的值。 18.432MHz: 将 FR18S0 寄存器的值传送到 FRC0 寄存器并且将 FR18S1 寄存器的值传送到 FRC1 寄存器。	R/W

必须在将 PRCR 寄存器的 PRC0 位置“1” (允许写) 后改写 FRC0 寄存器。

必须在 FRA0 寄存器的 FRA00 位为“0” (高速内部振荡器停止振荡) 时改写 FRC0 寄存器。



## 9.2.7 高速内部振荡器的控制寄存器 2 (FRA2)

地址	地址 0025h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	FRA22	FRA21	FRA20
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	FRA20	高速内部振荡器的频率转换位	分频比的选择	R/W
b1	FRA21		选择高速内部振荡器的时钟分频比。	R/W
b2	FRA22		b2 b1 b0 0 0 0: 1 分频模式 0 0 1: 2 分频模式 0 1 0: 3 分频模式 0 1 1: 4 分频模式 1 0 0: 5 分频模式 1 0 1: 6 分频模式 1 1 0: 7 分频模式 1 1 1: 8 分频模式	R/W
b3	—	保留位	必须置“0”。	R/W
b4	—			
b5	—			
b6	—			
b7	—			

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 FRA2 寄存器。

## 9.2.8 高速内部振荡器的 18MHz 设定值寄存器 0 (FR18S0)

地址	地址 0029h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	R/W
b7 ~ b0	保存 18.432MHz 频率的调整数据。 能通过将此值传送到 FRC0 寄存器并且将 FR18S1 寄存器的调整值传送到 FRC1 寄存器进行调整。	R

## 9.2.9 高速内部振荡器的 18MHz 设定值寄存器 1 (FR18S1)

地址	地址 002Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	R/W
b7 ~ b0	保存 18.432MHz 频率的调整数据。 能通过将此值传送到 FRC1 寄存器并且将 FR18S0 寄存器的调整值传送到 FRC0 寄存器进行调整。	R

## 9.2.10 高速内部振荡器的频率控制寄存器 1 (FRC1)

地址	地址 002Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	出厂值							

位	功能	R/W
b7 ~ b0	能通过以下的设定，更改高速内部振荡器的频率： 20MHz: FRC0= 复位后的值， FRC1= 复位后的值。 18.432MHz: 将 FR18S0 寄存器的值传送到 FRC0 寄存器并且将 FR18S1 寄存器的值传送到 FRC1 寄存器。	R/W

必须在将 PRCR 寄存器的 PRC0 位置 “1” (允许写) 后改写 FRC1 寄存器。

必须在 FRA0 寄存器的 FRA00 位为 “0” (高速内部振荡器停止振荡) 时改写 FRC1 寄存器。

以下说明时钟发生电路生成的时钟。

### 9.3 XIN 时钟

XIN 时钟是 XIN 时钟振荡电路提供的时钟，是 CPU 时钟和外围功能时钟的时钟源。XIN 时钟振荡电路通过在 XIN-XOUT 引脚之间连接振荡器构成振荡电路。XIN 时钟振荡电路内置反馈电阻，为了在停止模式中降低功耗，将反馈电阻从振荡电路分开。对于 XIN 时钟振荡电路，也能将外部生成的时钟输入到 XIN 引脚。

XIN 时钟的连接电路例子如图 9.3 所示。

在复位过程中和复位后，XIN 时钟停止振荡。

在将 CM1 寄存器的 CM13 位置“1”（XIN-XOUT 引脚）后，如果将 CM0 寄存器的 CM05 位置“0”（XIN 时钟振荡），XIN 时钟就开始振荡。

在 XIN 时钟振荡稳定后，如果将 OCD 寄存器的 OCD2 位置“0”（选择 XIN 时钟），XIN 时钟就为 CPU 的时钟源。

在将 OCD2 位置“1”（选择内部振荡器时钟）的情况下，如果将 CM0 寄存器的 CM05 位置“1”（XIN 时钟停止振荡），就能降低功耗。

要将 XIN 时钟转换为外部生成的时钟时或者要将外部生成的时钟转换为 XIN 时钟时，必须将 CM05 位置“1”（XIN 时钟停止振荡）。

在停止模式中，包括 XIN 时钟在内的全部时钟都停止振荡，详细内容请参照“10. 功率控制”。

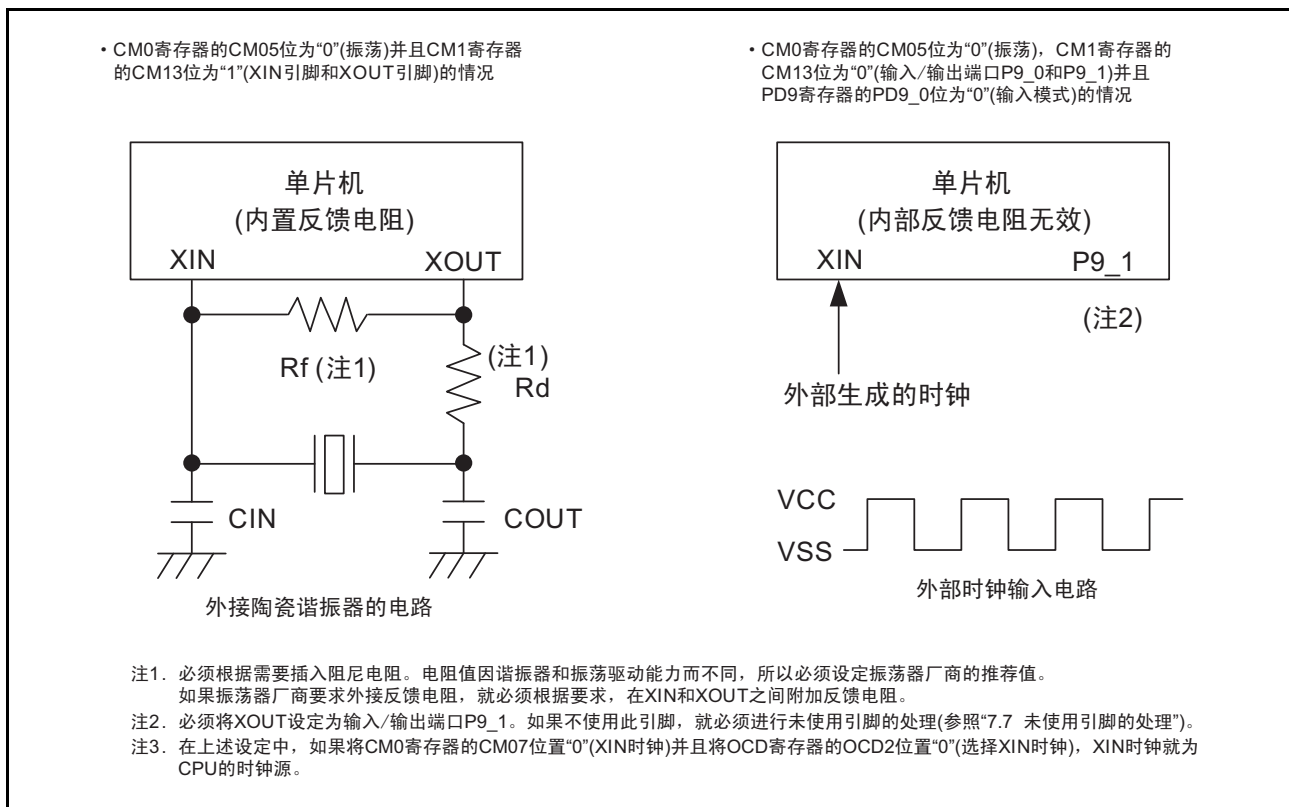


图 9.3 XIN 时钟的连接电路例子

## 9.4 内部振荡器时钟

内部振荡器时钟是内部振荡器提供的时钟，有高速内部振荡器和低速内部振荡器，通过 FRA0 寄存器的 FRA01 位进行选择。

### 9.4.1 低速内部振荡器时钟

低速内部振荡器生成的时钟为 CPU 时钟、外围功能时钟（fOCO、fOCO-S 和 fOCO128）的时钟源。

复位后，低速内部振荡器生成的内部振荡器时钟的无分频时钟为 CPU 时钟。

当 OCD 寄存器的 OCD1 ~ OCD0 位为“11b”时，低速内部振荡器在 XIN 时钟停止振荡时自动开始振荡并且提供时钟。

根据电源电压和工作环境温度的不同，低速内部振荡器的频率会发生很大的变化，因此在设计应用产品时，必须对频率变化留有充分的容限。

### 9.4.2 高速内部振荡器时钟

高速内部振荡器生成的时钟为 CPU 时钟、外围功能时钟（fOCO、fOCO-F、fOCO20M 和 fOCO128）的时钟源。

在用作 CPU 时钟、外围功能时钟、fOCO、fOCO-F 的时钟源时，必须通过 FRA2 寄存器的 FRA20 位 ~ FRA22 位进行以下的设定：

- 当 VCC=2.7V ~ 5.5V 时，可设定全部的分频模式 “000b” ~ “111b”
- 当 VCC=1.8V ~ 5.5V 时，分频比至少为 4 分频 “011b” ~ “111b”（至少为 4 分频模式）

高速内部振荡器生成的内部振荡器时钟在复位后停止振荡。如果将 FRA0 寄存器的 FRA00 位置“1”（内部振荡器振荡），内部振荡器时钟就开始振荡。

FR18S0、FR18S1 寄存器保存频率的调整数据。

为了将高速内部振荡器时钟的频率调整为 18.432MHz，必须将 FR18S0 寄存器的调整值传送到 FRC0 寄存器并且将 FR18S1 寄存器的调整值传送到 FRC1 寄存器后再使用。因此，在 UART 模式中使用串行接口时，能使用 9600bps 和 38400bps 等的位速率（参照“表 21.8、表 22.8 UART 模式的位速率设定例子（选择内部时钟的情况）”）。

## 9.5 XCIN 时钟

XCIN 时钟是 XCIN 时钟振荡电路提供的时钟，是 CPU 时钟和外围功能时钟的时钟源。XCIN 时钟振荡电路通过在 XCIN-XCOUT 引脚之间连接晶体振荡器构成振荡电路。XCIN 时钟振荡电路内置反馈电阻，为了在停止模式中降低功耗，将反馈电阻从振荡电路分开。对于 XCIN 时钟振荡电路，也能将外部生成的时钟输入到 XCIN 引脚。

XCIN 时钟的连接电路例子如图 9.4 所示。

通过复位，CM0 寄存器的 CM04 ~ CM03 位变为“00b”（禁止外部时钟的输入，XCIN 时钟振荡），XCIN 时钟振荡（内部反馈电阻有效）。复位后，如果在 XCIN 时钟振荡稳定后将 CM0 寄存器的 CM07 位置“1”（XCIN 时钟），XCIN 时钟就为 CPU 的时钟源。

如果将 CM03 位置“1”（XCIN 时钟停止振荡），XCIN 时钟就停止振荡。

如果将 CM04 ~ CM03 位置“10b”（允许外部时钟的输入，XCIN 时钟振荡），就能给 XCIN 引脚输入外部生成的时钟。此时，必须将 XCOUT 引脚置为开路。

对于内置的反馈电阻，能通过 CM1 寄存器的 CM12 位，设定内部反馈电阻的有效或者无效。

在使用 XCIN 时钟的情况下，必须先将 CM03 位置“1”，然后置“0”（振荡）。

在不使用 XCIN 时钟的情况下，必须将 CM04 ~ CM03 位置“01b”（禁止外部时钟的输入，XCIN 时钟停止振荡），并且将 CM12 位置“1”（内部反馈电阻无效）。

在停止模式中，包括 XCIN 时钟在内的全部时钟都停止振荡，详细内容请参照“10. 功率控制”。

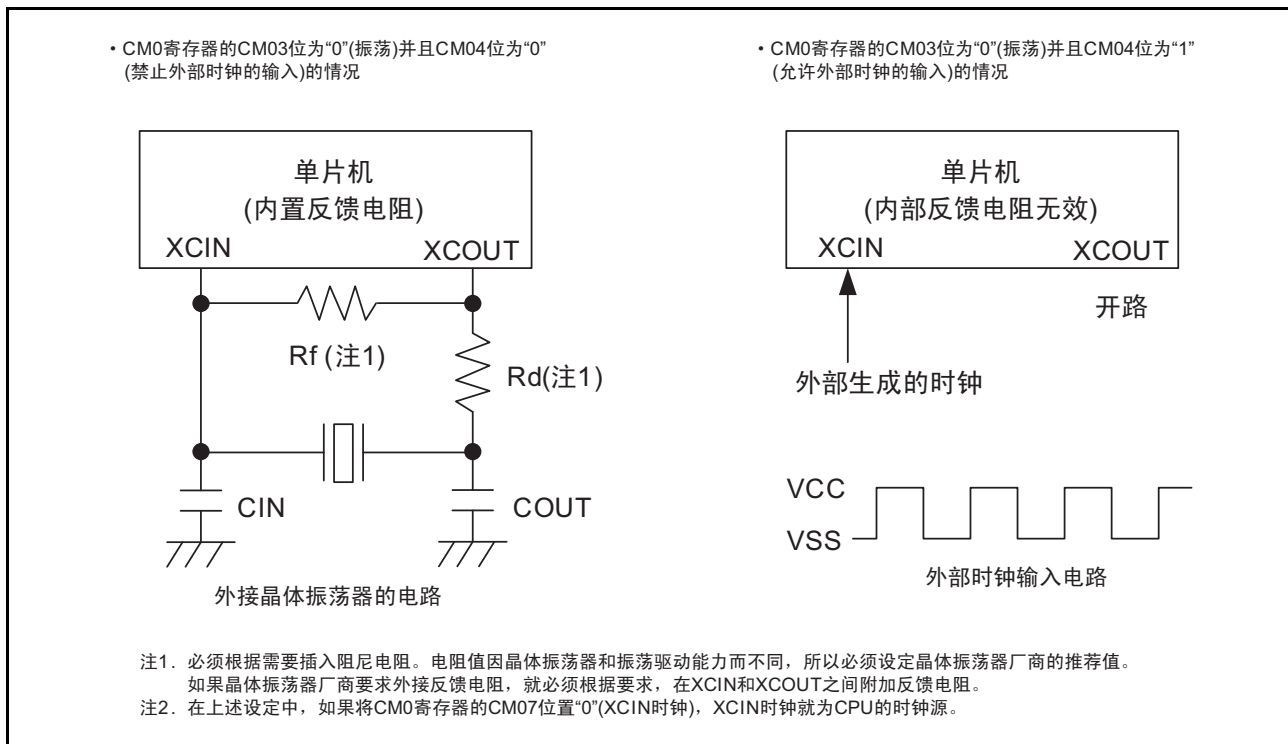


图 9.4 XCIN 时钟的连接电路例子

## 9.6 CPU 时钟和外围功能时钟

有使 CPU 运行的 CPU 时钟和使外围功能运行的时钟（请参照“图 9.1 时钟发生电路”）。

### 9.6.1 系统时钟

系统时钟是 CPU 时钟和外围功能时钟的时钟源，能选择 XIN 时钟、XCIN 时钟或者内部振荡器时钟。

### 9.6.2 CPU 时钟

CPU 时钟是 CPU 和看门狗定时器的运行时钟。

对系统时钟进行 1 分频（无分频）或者 2 分频、4 分频、8 分频、16 分频后的时钟为 CPU 时钟。能通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM16 位和 CM17 位选择分频。

必须在 XCIN 时钟振荡稳定时使用 XCIN 时钟。

复位后，低速内部振荡器时钟的无分频时钟为 CPU 时钟。

在转移到停止模式时，CM06 位变为“1”（8 分频模式）。在转移到停止模式时，必须将 CM3 寄存器的 CM35 位置“0”（CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位的设定有效）。

### 9.6.3 外围功能时钟（f1、f2、f4、f8、f16、f32）

外围功能时钟是外围功能的运行时钟。

$f_i$  ( $i=1,2,4,8,16,32$ ) 是对系统时钟进行  $i$  分频后的时钟，用于定时器 RJ、定时器 RB、定时器 RC、定时器 RH、串行接口、A/D 转换器和 LCD 波形控制电路。

如果在将 CM0 寄存器的 CM02 位和 CM01 位置“01”、“10”或者“11”后转移到等待模式， $f_i$  就停止振荡。

#### 9.6.4 fOCO

fOCO 是外围功能的运行时钟。

fOCO 的频率和内部振荡器时钟的频率相同，用于定时器 RJ。fOCO 在等待模式中不停止振荡。

#### 9.6.5 fOCO20M

fOCO20M 是定时器 RC 的计数源。

fOCO20M 是高速内部振荡器生成的时钟。如果将 FRA00 位置“1”，就提供 fOCO20M。

fOCO20M 在等待模式中不停止振荡。

此时钟能在电源电压 VCC=3.0 ~ 5.5V 范围内使用。

#### 9.6.6 fOCO-F

fOCO-F 是定时器 RC 和 A/D 转换器的计数源。

fOCO-F 是对高速内部振荡器生成的时钟进行 i 分频 (i=1,2,3,4,5,6,7,8；FRA2 寄存器选择的分频比) 后的时钟。如果将 FRA00 位置“1”，就提供 fOCO-F。

fOCO-F 在等待模式中不停止振荡。

#### 9.6.7 fOCO-S

fOCO-S 是电压检测电路的运行时钟。

fOCO-S 是低速内部振荡器生成的时钟。如果将 CM14 位置“0” (低速内部振荡器振荡)，就提供 fOCO-S。

fOCO-S 在等待模式中不停止振荡。

#### 9.6.8 fOCO128

fOCO128 是对 fOCO-S 或者 fOCO-F 进行 128 分频后的时钟。如果将 FRA03 位置“0”，就选择 fOCO-S 的 128 分频；如果置“1”，就选择 fOCO-F 的 128 分频。

fOCO128 是定时器 RC 的 TRCGRA 寄存器使用的捕捉信号。

#### 9.6.9 fC-LCD

fC-LCD 用于 LCD 波形控制电路。

必须在 XCIN 时钟振荡稳定时使用 fC-LCD。

#### 9.6.10 fC、fC32

fC、fC32 用于定时器 RJ 和串行接口。

必须在 XCIN 时钟振荡稳定时使用 fC、fC32。

#### 9.6.11 fOCO-WDT

fOCO-WDT 是看门狗定时器的运行时钟。

fOCO-WDT 是看门狗定时器的低速内部振荡器生成的时钟。如果将 CSPR 寄存器的 CSPRO 位置“1” (计数源保护模式有效)，就提供 fOCO-WDT。

fOCO-WDT 在看门狗定时器的计数源保护模式中不停止振荡。

### 9.6.12 fC-TRH

fC-TRH 是定时器 RH 的计数源。

必须在 XCIN 时钟振荡稳定时使用 fC-TRH。

## 9.7 振荡停止检测功能

振荡停止检测功能是检测 XIN 时钟振荡电路停止的功能。

能通过 OCD 寄存器的 OCD0 位，选择振荡停止检测功能的有效或者无效。

振荡停止检测功能的规格如表 9.2 所示。

在 XIN 时钟为 CPU 时钟源并且 OCD1 ~ OCD0 位为 “11b” 的情况下，如果 XIN 时钟停止振荡，就出现以下的状态：

- OCD 寄存器的 OCD2 位变为 “1”（选择内部振荡器时钟）。
- OCD 寄存器的 OCD3 位变为 “1”（XIN 时钟停止振荡）。
- CM1 寄存器的 CM14 位变为 “0”（低速内部振荡器振荡）。
- 产生振荡停止检测中断请求。

表 9.2 振荡停止检测功能的规格

项目	规格
能检测振荡停止的时钟和频率范围	$f(\text{XIN}) \geq 2\text{MHz}$
振荡停止检测功能的有效条件	将 OCD1 ~ OCD0 位置 “11b”。
振荡停止检测时的运行	发生振荡停止检测中断。

### 9.7.1 振荡停止检测功能的使用方法

- 振荡停止检测中断与看门狗定时器中断、电压监视 1 中断、电压监视 2 中断共用向量。在同时使用振荡停止检测中断和看门狗定时器中断时，必须判断中断源。  
振荡停止检测中断、看门狗定时器中断、电压监视 1 中断和电压监视 2 中断的中断源判断如表 9.3 所示，振荡停止检测中断、看门狗定时器中断、电压监视 1 中断和电压监视 2 中断的中断源判断方法的例子如图 9.6 所示。
- 如果 XIN 时钟在振荡停止后重新开始振荡，就必须通过程序将 XIN 时钟恢复为 CPU 时钟或者外围功能的时钟源。  
从低速内部振荡器时钟到 XIN 时钟的转换步骤如图 9.5 所示。
- 如果在使用振荡停止检测功能的过程中转移到等待模式，就必须将 CM02 位和 CM01 位置 “00”（在等待模式中不停止外围功能时钟）。
- 振荡停止检测功能是针对因外部因素导致 XIN 时钟停止振荡而设置的功能，因此在通过程序使 XIN 时钟停止或者振荡时（设定为停止模式或者更改 CM05 位），必须将 OCD1 ~ OCD0 位置 “00b”。
- 因为在 XIN 时钟的频率低于 2MHz 时不能使用该功能，所以必须将 OCD1 ~ OCD0 位置 “00b”。
- 在检测到振荡停止后，如果将低速内部振荡器时钟用作 CPU 时钟和外围功能的时钟源，就必须先将 FRA0 寄存器的 FRA01 位置 “0”（选择低速内部振荡器），然后将 OCD1 ~ OCD0 位置 “11b”。  
在检测到振荡停止后，如果将高速内部振荡器时钟用作 CPU 时钟和外围功能的时钟源，就必须先将 FRA00 位置 “1”（高速内部振荡器振荡）并且将 FRA01 位置 “1”（选择高速内部振荡器），然后将 OCD1 ~ OCD0 位置 “11b”。

表 9.3 振荡停止检测中断、看门狗定时器中断、电压监视 1 中断和电压监视 2 中断的中断源判断

发生的中断源	表示中断源的位
振荡停止检测 (在 (a) 或者 (b) 时)	(a)OCD 寄存器的 OCD3=1
	(b)OCD 寄存器的 OCD1 ~ OCD0=11b 并且 OCD2=1
看门狗定时器	VW2C 寄存器的 VW2C3=1
电压监视 1	VW1C 寄存器的 VW1C2=1
电压监视 2	VW2C 寄存器的 VW2C2=1

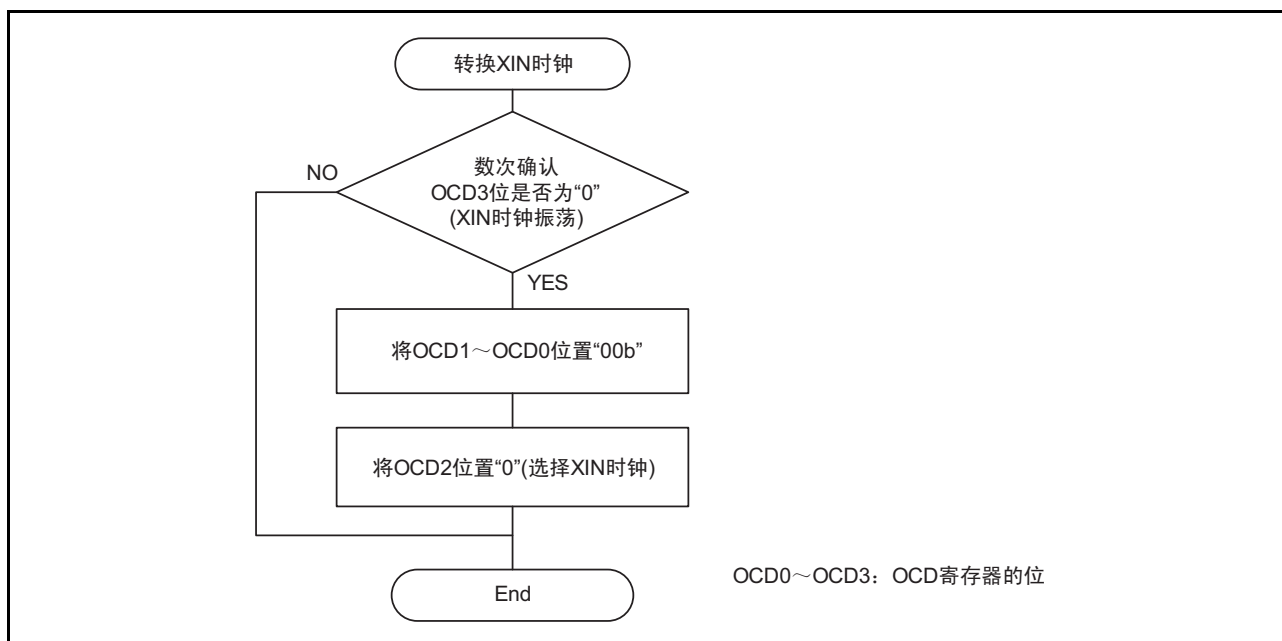


图 9.5 从低速内部振荡器到 XIN 时钟的转换步骤



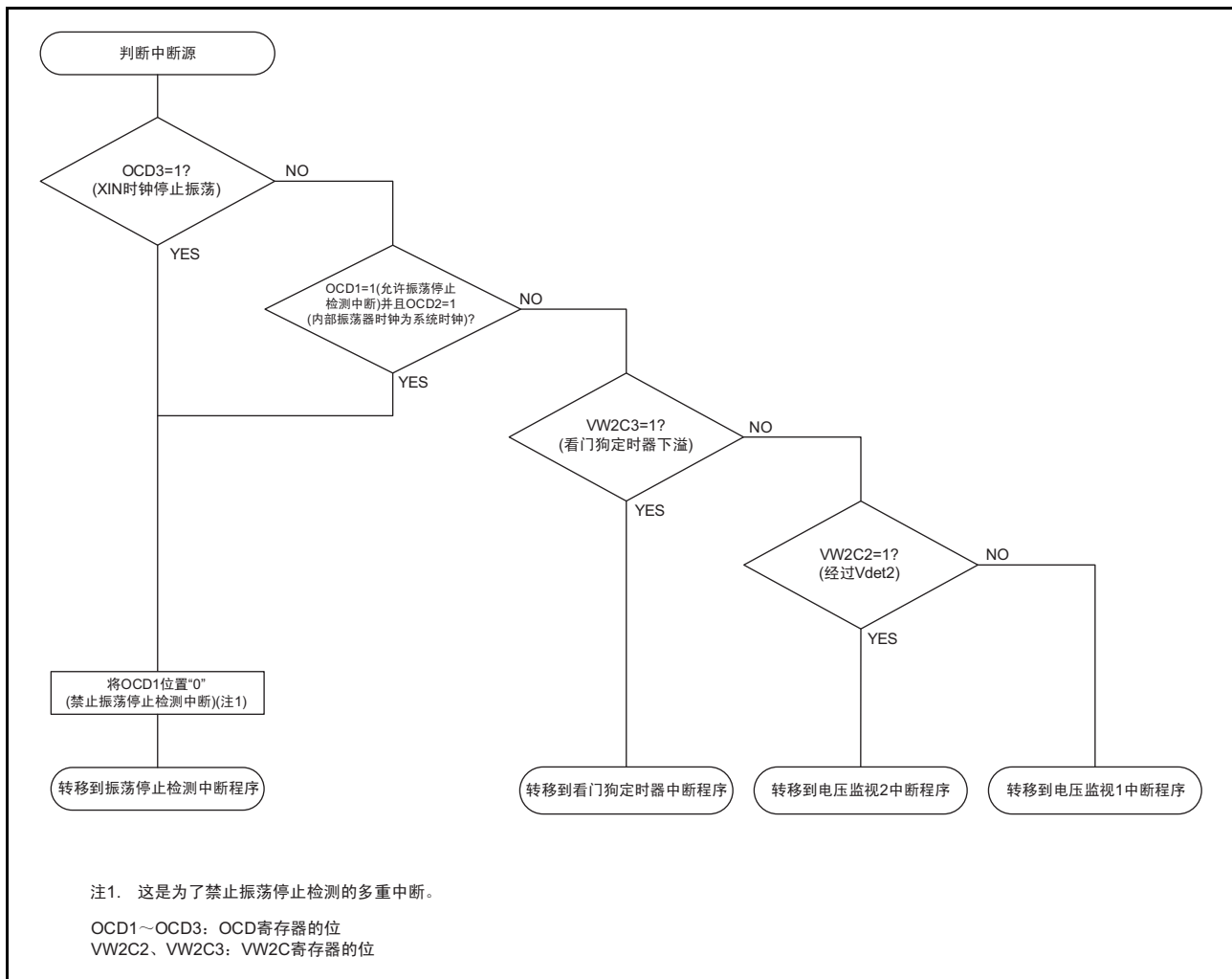


图 9.6 振荡停止检测中断、看门狗定时器中断、电压监视 1 中断和电压监视 2 中断的中断源判断方法的例子

## 9.8 使用时钟发生电路时的注意事项

### 9.8.1 振荡停止检测功能

因为在 XIN 时钟频率低于 2MHz 时不能使用振荡停止检测功能，所以必须将 OCD1 ~ OCD0 位置 “00b”。

### 9.8.2 振荡电路常数

有关用户系统的最佳振荡电路常数，请向振荡器厂商询问后决定。

### 9.8.3 XCIN 时钟

在使用 XCIN 时钟的情况下，必须先将 CM03 位置 “1”，然后置 “0”（振荡）。

## 10. 功率控制

### 10.1 概要

功率控制有 4 种模式。在此将等待模式、停止模式、断电 0 模式和断电 2 模式以外的状态称为标准运行模式。

各模式和功率控制模式的状态转移分别如表 10.1 和图 10.1 所示。

表 10.1 功率控制

模式		运行
标准运行模式	高速时钟	CPU 和外围功能都运行。
	高速内部振荡器	
	低速时钟	CPU 和外围功能都运行。
	低速内部振荡器	
等待模式	CPU 停止运行，外围功能运行。	
停止模式	看门狗定时器以外的外围功能和 CPU 停止运行（停止振荡）。	
断电 0 模式	CPU 和全部外围功能停止运行，不保持 RAM 和 SFR 的内容。	
断电 2 模式	CPU 以及看门狗定时器和定时器 RH 以外的外围功能停止运行，保持 RAM 和 SFR 的内容。	



## 10.2 寄存器说明

## 10.2.1 系统时钟控制寄存器 0 (CM0)

地址	地址 0006h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CM07	CM06	CM05	CM04	CM03	CM02	CM01	CM00
复位后的值	0	0	1	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CM00	断电 2 模式转移允许位	0: 禁止 1: 允许	R/W
b1	CM01	等待模式中的外围功能时钟停止位 (注 6)	b2 b1 0 0: 在等待模式中, 不停止外围功能时钟。 0 1: 在等待模式中, 停止 f1 ~ f32 时钟。 0 1: 在等待模式中, 停止 f1 ~ f32 和 fC 时钟。 0 1: 在等待模式中, 停止 f1 ~ f32、fC 和 fC-LCD 时钟。	R/W
b2	CM02			
b3	CM03	XCIN 时钟停止位 (注 5、注 7)	0: 振荡 1: 停止	R/W
b4	CM04	XCIN 外部时钟的输入允许位	0: 禁止外部时钟的输入 1: 允许外部时钟的输入	R/W
b5	CM05	XIN 时钟 (XIN-XOUT) 停止位 (注 1、注 2)	0: 振荡 1: 停止	R/W
b6	CM06	CPU 时钟分频比选择位 0 (注 3)	0: CM1 寄存器的 CM16 位和 CM17 位有效 1: 8 分频模式	R/W
b7	CM07	系统时钟选择位 (注 4)	0: XIN 时钟或者内部振荡器时钟 1: XCIN 时钟	R/W

注 1. 在系统时钟为不是 XIN 时钟的情况下, CM05 位能停止 XIN 时钟的振荡, 但是不能用于检测 XIN 时钟是否已经停止。在使 XIN 时钟停止振荡时, 必须进行以下的设定:

(1) 将 OCD 寄存器的 OCD1 ~ OCD0 位置 “00b”。

(2) 将 OCD2 位置 “1” (选择内部振荡器时钟)。

注 2. 只有在 CM05 位为 “1” (XIN 时钟停止振荡) 并且 CM13 位为 “0” (输入 / 输出端口) 时, P9\_0 和 P9\_1 才能用作输入 / 输出端口。

P9\_0 引脚兼用 XIN 引脚, P9\_1 引脚兼用 XOUT 引脚。在使用内部振荡电路的情况下, 这些引脚不能用作 I/O 端口。

注 3. 在转移到停止模式时, CM06 位变为 “1” (8 分频模式)。

注 4. 在 XCIN 时钟振荡稳定后, 必须将 CM07 位从 “0” 置为 “1” (XCIN 时钟)。

注 5. 在使用 XCIN 时钟的情况下, 必须在接通电源后或者解除断电 0 模式后先将 CM03 位置 “1”, 然后置 “0” (振荡)。

注 6. 要将 CM00 位置 “1” 时, 必须将 CM02 ~ CM01 位置 “11b”。

注 7. 在输入外部时钟时, 必须将 CM03 位置 “0” (振荡)。

必须在将 PRCR 寄存器的 PRC0 位置 “1” (允许写) 后改写 CM0 寄存器。

## 10.2.2 系统时钟控制寄存器 1 (CM1)

地址	地址 0007h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CM17	CM16	—	CM14	CM13	CM12	CM11	CM10
复位后的值	0	0	1	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CM10	全部时钟停止控制位 (注 2、注 7、注 8)	0: 时钟振荡 1: 全部时钟停止振荡 (停止模式 / 断电 2 模式)	R/W
b1	CM11	XIN-XOUT 内部反馈电阻选择位	0: 内部反馈电阻有效 1: 内部反馈电阻无效	R/W
b2	CM12	XCIN-XCOUT 内部反馈电阻选择位	0: 内部反馈电阻有效 1: 内部反馈电阻无效	R/W
b3	CM13	端口和 XIN-XOUT 的转换位 (注 5、注 6)	0: 输入 / 输出端口 P9_0 和 P9_1 1: XIN-XOUT 引脚	R/W
b4	CM14	低速内部振荡器的振荡停止位 (注 3、注 4)	0: 低速内部振荡器振荡 1: 低速内部振荡器停止振荡	R/W
b5	—	保留位	必须置“1”。	R/W
b6	CM16	CPU 时钟频比选择位 1 (注 1)	b7 b6 0 0: 无分频模式 0 1: 2 分频模式 1 0: 4 分频模式 1 1: 16 分频模式	R/W
b7	CM17			R/W

注 1. CM16 ~ CM17 位在 CM06 位为“0”时有效。

注 2. 内部反馈电阻在 CM10 位为“1”时无效。

注 3. 当 OCD2 位为“0” (选择 XIN 时钟) 时, 能将 CM14 位置“1” (低速内部振荡器停止振荡)。如果将 OCD2 位置“1” (选择内部振荡器时钟), CM14 位就变为“0” (低速内部振荡器振荡)。此时, 即使给 CM14 位写“1”, 值也不变。

注 4. 在使用电压监视 1 中断或者电压监视 2 中断 (使用数字滤波器) 时, 必须将 CM14 位置“0” (低速内部振荡器振荡)。

注 5. 在用作输入 / 输出端口时, 必须将 CM13 位置“0” (输入 / 输出端口), 将 CM0 寄存器的 CM05 位置“1” (XIN 时钟停止振荡)。

在用作外部时钟的输入时, 必须将 CM13 位置“0” (输入 / 输出端口), 将 CM0 寄存器的 CM05 位置“0” (XIN 时钟振荡), 将 CM11 位置“1” (内部反馈电阻无效)。而且, 如果将 PD9 寄存器的 PD9\_0 位置“0” (输入模式), 就能输入外部时钟。此时, 必须将 XOUT 设定为输入 / 输出端口 P9\_1。如果不使用此引脚, 就必须进行未使用引脚的处理。

P9\_0 引脚兼用 XIN 引脚, P9\_1 引脚兼用 XOUT 引脚。在使用内部振荡电路的情况下, 这些引脚不能用作 I/O 端口。

注 6. 一旦通过程序将 CM13 位置“1”, 就无法再置“0”。

注 7. 当 VCA2 寄存器的 VCA20 位为“1” (允许低功耗) 时, 不能将 CM10 位置“1”。

注 8. 当 CM0 寄存器的 CM00 位为“1” (允许) 时, 转移到断电 2 模式。

必须在将 PRCR 寄存器的 PRC0 位置“1” (允许写) 后改写 CM1 寄存器。

## 10.2.3 系统时钟控制寄存器 3 (CM3)

地址	地址 0009h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CM37	CM36	CM35	—	—	—	—	CM30
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CM30	等待控制位 (注 1)	0: 不是等待模式 1: 转移到等待模式	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—	保留位	必须置“0”。	R/W
b4	—			
b5	CM35	从等待模式返回时的 CPU 时钟分频比选择位 (注 2)	0: CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位的设定有效。 1: 无分频 (注 2)	R/W
b6	CM36	从等待模式、停止模式或者断电 2 模式返回时的系统时钟选择位	b7 b6 0 0: 通过转移到等待模式、停止模式或者断电 2 模式前的 CPU 时钟进行返回 0 1: 不能设定 1 0: 选择高速内部振荡器时钟 (注 3) 1 1: 选择 XIN 时钟 (注 4)	R/W
b7	CM37			R/W

注 1. 在通过外围功能中断从等待模式返回时，CM30 位变为“0”（不是等待模式）。

注 2. 在停止模式或者断电 2 模式中，必须将 CM35 位置“0”。在转移到等待模式并且 CM35 位为“1”（无分频）时，CM0 寄存器的 CM06 位变为“0”（CM16 位和 CM17 位有效）并且 CM1 寄存器的 CM17 位和 CM16 位变为“00b”（无分频模式）。

注 3. 当 CM37 位和 CM36 位为“10b”（选择高速内部振荡器时钟）时，从等待模式、停止模式或者断电 2 模式返回时的状态如下：

- OCD 寄存器的 OCD2 位为“1”（选择内部振荡器时钟）。
- FRA0 寄存器的 FRA00 位为“1”（高速内部振荡器振荡）。
- FRA0 寄存器的 FRA01 位为“1”（选择高速内部振荡器）。

注 4. 当 CM37 位和 CM36 位为“11b”（选择 XIN 时钟）时，从等待模式、停止模式或者断电 2 模式返回时的状态如下：

- CM0 寄存器的 CM05 位为“0”（XIN 时钟振荡）。
- CM1 寄存器的 CM13 位为“1”（XIN-XOUT 引脚）。
- OCD 寄存器的 OCD2 位为“0”（选择 XIN 时钟）。

当 CM0 寄存器的 CM05 位为“1”（XIN 时钟停止振荡）并且转移到等待模式时，如果选择 XIN 时钟作为从等待模式返回时的 CPU 时钟，就必须将 CM06 位置“1”（8 分频模式）并且将 CM35 位置“0”。

但是，在将外部生成的时钟用作 XIN 时钟的情况下，不能将 CM37~CM36 位置“11b”（选择 XIN 时钟）。

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 CM3 寄存器。

## CM30 位（等待控制位）

如果将 CM30 位置“1”（转移到等待模式），CPU 时钟就停止振荡（等待模式）。因为 XIN 时钟、XCIN 时钟和内部振荡器时钟不停止振荡，所以使用这些时钟的外围功能运行。在将 CM30 位置“1”时，必须将 I 标志置“0”（禁止可屏蔽中断）。

通过复位或者外围功能中断从等待模式返回。在通过外围功能中断从等待模式返回时，从紧接在将 CM30 位置“1”的指令之后的指令开始重新执行。

但是，在通过 WAIT 指令转移到等待模式时，必须将 I 标志置“1”（允许可屏蔽中断）。因此在从等待模式返回时，CPU 进行中断处理。

## 10.2.4 振荡停止检测寄存器 (OCD)

地址	地址 000Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	OCD3	OCD2	OCD1	OCD0
复位后的值	0	0	0	0	0	1	0	0

位	符号	位名	功能	R/W
b0	OCD0	振荡停止检测有效位 (注 6)	0: 振荡停止检测功能无效 (注 1) 1: 振荡停止检测功能有效	R/W
b1	OCD1	振荡停止检测的中断允许位	0: 禁止 (注 1) 1: 允许	R/W
b2	OCD2	内部振荡器的时钟选择位 (注 3)	0: 选择 XIN 时钟 (注 6) 1: 选择内部振荡器时钟 (注 2)	R/W
b3	OCD3	时钟监视位 (注 4、注 5)	0: XIN 时钟振荡 1: XIN 时钟停止振荡	R
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	—			
b7	—			

注 1. 必须在转移到停止模式、高速内部振荡器模式或者低速内部振荡器模式 (XIN 时钟停止振荡) 前, 将 OCD1 ~ OCD0 位置“00b”。

注 2. 如果将 OCD2 位置“1” (选择内部振荡器时钟), CM14 位就变为“0” (低速内部振荡器振荡)。

注 3. 当 OCD1 ~ OCD0 位为“11b”时, 如果检测到 XIN 时钟振荡停止, OCD2 位就自动变为“1” (选择内部振荡器时钟)。当 OCD3 位为“1” (XIN 时钟停止振荡) 时, 即使给 OCD2 位写“0” (选择 XIN 时钟), 值也不变。

注 4. OCD3 位在 OCD0 位为“1” (振荡停止检测功能有效) 时有效。

注 5. 当 OCD1 ~ OCD0 位为“00b”时, OCD3 位保持“0” (XIN 时钟振荡)。

注 6. 有关 XIN 时钟在检测到振荡停止后重新振荡的转换步骤, 请参照“9.7.1 振荡停止检测功能的使用方法”。

必须在将 PRCR 寄存器的 PRC0 位置“1” (允许写) 后改写 OCD 寄存器。

## 10.2.5 高速内部振荡器的控制寄存器 0 (FRA0)

地址	地址 0023h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	FRA03	—	FRA01	FRA00
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	FRA00	高速内部振荡器允许位	0: 高速内部振荡器停止振荡 1: 高速内部振荡器振荡	R/W
b1	FRA01	高速内部振荡器选择位 (注 1)	0: 选择低速内部振荡器 (注 2) 1: 选择高速内部振荡器 (注 3)	R/W
b2	—	保留位	必须置“0”。	R/W
b3	FRA03	fOCO128 时钟选择位	0: 选择 fOCO-S 的 128 分频 1: 选择 fOCO-F 的 128 分频	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

注 1. 必须在以下的条件下更改 FRA01 位:

- FRA00 位为“1” (高速内部振荡器振荡)。
- CM1 寄存器的 CM14 位为“0” (低速内部振荡器振荡)。
- FRA2 寄存器的 FRA22 ~ FRA20 位有以下 2 种情况:  
当 VCC=2.7V ~ 5.5V 时, 可设定全部的分频模式“000b” ~ “111b”  
当 VCC=1.8V ~ 5.5V 时, 分频比至少为 4 分频“011b” ~ “111b” (至少为 4 分频模式)

注 2. 不能在给 FRA01 位写“0” (选择低速内部振荡器) 的同时给 FRA00 位写“0” (高速内部振荡器停止振荡)。必须先写 FRA01 位置“0”, 然后将 FRA00 位置“0”。

注 3. 在将 FRA01 位置“1” (选择高速内部振荡器) 并且停止低速内部振荡器的振荡时, 必须在至少等待 1 个低速内部振荡器的振荡周期后将 CM1 寄存器的 CM14 位置“1” (低速内部振荡器停止振荡)。

必须在将 PRCR 寄存器的 PRC0 位置“1” (允许写) 后改写 FRA0 寄存器。



## 10.2.6 电压检测寄存器 2 (VCA2)

地址	地址 0034h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	VCA27	VCA26	VCA25	—	—	—	—	VCA20
复位后的值	0	0	0	0	0	0	0	0
	上述是 OFS 寄存器的 LVDAS 位为 “1” 的情况。							
复位后的值	0	0	1	0	0	0	0	0
	上述是 OFS 寄存器的 LVDAS 位为 “0” 的情况。							

位	符号	位名	功能	R/W
b0	VCA20	内部电源低功耗允许位 (注 1)	0: 禁止低功耗 1: 允许低功耗 (注 2)	R/W
b1	—	保留位	必须置 “0”。	R/W
b2	—			
b3	—			
b4	—			
b5	VCA25	电压检测 0 允许位 (注 3)	0: 电压检测 0 电路无效 1: 电压检测 0 电路有效	R/W
b6	VCA26	电压检测 1 允许位 (注 4)	0: 电压检测 1 电路无效 1: 电压检测 1 电路有效	R/W
b7	VCA27	电压检测 2 允许位 (注 5)	0: 电压检测 2 电路无效 1: 电压检测 2 电路有效	R/W

注 1. 只有在转移到等待模式时才能使用 VCA20 位。必须按照“图 10.8 通过 VCA20 位设定内部电源低功耗的操作步骤”设定 VCA20 位。

注 2. 当 VCA20 位为 “1” (允许低功耗) 时, 不能将 CM1 寄存器的 CM10 位置 “1”。

注 3. 在写 VCA25 位时, 必须写复位后的值。

注 4. 在使用电压检测 1 中断或者 VW1C 寄存器的 VW1C3 位时, 必须将 VCA26 位置 “1”。在将 VCA26 位从 “0” 置为 “1” 后, 电压检测 1 电路在经过 td(E-A) 后开始运行。

注 5. 在使用电压检测 2 中断或者 VCA1 寄存器的 VCA13 位时, 必须将 VCA27 位置 “1”。在将 VCA27 位从 “0” 置为 “1” 后, 电压检测 2 电路在经过 td(E-A) 后开始运行。

必须在将 PRCR 寄存器的 PRC3 位置 “1” (允许写) 后改写 VCA2 寄存器。

## 10.2.7 断电模式控制寄存器 0 (POMCR0)

地址	地址 0020h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	POM07	POM06	POM05	POM04	POM03	POM02	POM01	POM00
复位后的值	X	X	X	X	X	X	0	0

第 1 次写：断电 0 模式中的模式解除输入引脚的设置

位	符号	位名	功能	R/W
b0	POM00	保留位	必须置“0”。	W
b1	POM01	WKUP1 输入有效位	0: 输入无效 1: 输入有效	W
b2	POM02	保留位	必须置“0”。	W
b3	POM03			
b4	POM04			
b5	POM05			
b6	POM06			
b7	POM07			

第 2 ~ 5 次写：转移到断电 0 模式

位	功能	R/W
b7 ~ b0	必须连续写“88h”、“15h”、“92h”和“25h”。	W

读时

位	符号	位名	功能	R/W
b0	POM00	WKUP0 源的断电 0 模式解除标志	0: 未检测到 1: 检测到	R
b1	POM01	WKUP1 源的断电 0 模式解除标志	0: 未检测到 1: 检测到	R
b2	—	什么也不指定。读取值为不定值。		—
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 要转移到断电 0 模式时，必须连续写 5 次 POMCR0 寄存器。

表 10.2 解除断电 0 模式后的 POMCR0 的值

断电 0 模式解除源	POM07	POM06	POM05	POM04	POM03	POM02	POM01	POM00
WKUP0 源	X	X	X	X	X	X	X	X
WKUP1 源	X	X	X	X	X	X	X	X

### 10.3 标准运行模式

标准运行模式的时钟选择如表 10.3 所示。

在标准运行模式中，因为提供 CPU 时钟和外围功能时钟，所以 CPU 和外围功能都运行。通过控制 CPU 时钟的频率进行功率控制。CPU 时钟的频率越高，处理能力就越强；频率越低，功耗就越小。如果停止不需要的振荡电路，功耗就会更小。

需要在转换目标的时钟振荡稳定时，转换 CPU 时钟的时钟源。必须通过程序在经过振荡稳定的等待时间后再转换时钟。

表 10.3 标准运行模式的时钟选择

模式		OCD 寄存器	CM1 寄存器				CM0 寄存器					FRA0 寄存器	
		OCD2	CM17	CM16	CM14	CM13	CM07	CM06	CM05	CM04	CM03	FRA01	FRA00
高速时钟模式	无分频	0	0	0	—	1	0	0	0 或者 1	—	—	—	—
	2 分频	0	0	1	—	1	0	0	0 或者 1	—	—	—	—
	4 分频	0	1	0	—	1	0	0	0 或者 1	—	—	—	—
	8 分频	0	—	—	—	1	0	1	0 或者 1	—	—	—	—
	16 分频	0	1	1	—	1	0	0	0 或者 1	—	—	—	—
低速时钟模式	无分频	—	0	0	—	—	1	0	—	0 或者 1	0	—	—
	2 分频	—	0	1	—	—	1	0	—	0 或者 1	0	—	—
	4 分频	—	1	0	—	—	1	0	—	0 或者 1	0	—	—
	8 分频	—	—	—	—	—	1	1	—	0 或者 1	0	—	—
	16 分频	—	1	1	—	—	1	0	—	0 或者 1	0	—	—
高速内部振荡器模式	无分频	1	0	0	—	—	0	0	—	—	—	1	1
	2 分频	1	0	1	—	—	0	0	—	—	—	1	1
	4 分频	1	1	0	—	—	0	0	—	—	—	1	1
	8 分频	1	—	—	—	—	0	1	—	—	—	1	1
	16 分频	1	1	1	—	—	0	0	—	—	—	1	1
低速内部振荡器模式	无分频	1	0	0	0	—	0	0	—	—	—	0	—
	2 分频	1	0	1	0	—	0	0	—	—	—	0	—
	4 分频	1	1	0	0	—	0	0	—	—	—	0	—
	8 分频	1	—	—	0	—	0	1	—	—	—	0	—
	16 分频	—	1	1	0	—	0	0	—	—	—	0	—

—: “0” 和 “1” 都可以。

### 10.3.1 高速时钟模式

XIN 时钟的 1 分频（无分频）、2 分频、4 分频、8 分频或者 16 分频为 CPU 时钟。当 CM14 位为“0”（低速内部振荡器振荡）或者 FRA0 寄存器的 FRA00 位为“1”（高速内部振荡器振荡）时，fOCO 能用于定时器 RJ。

当 FRA00 位为“1”时，fOCO20M 能用于定时器 RC。

当 CM14 位为“0”（低速内部振荡器振荡）时，fOCO-S 能用于电压检测电路。

### 10.3.2 低速时钟模式

XCIN 时钟的 1 分频（无分频）、2 分频、4 分频、8 分频或者 16 分频为 CPU 时钟。

在此模式中，能通过停止 XIN 时钟和高速内部振荡器以及将 FMR2 寄存器的 FMR27 位置“1”（允许低功耗电流读模式），进行低功耗运行。CPU 时钟能通过 XCIN 时钟的 1 分频（无分频）、2 分频、4 分频或者 8 分频使用低功耗电流读模式。但是，当选择的 CPU 时钟的频率不超过 3kHz 时，不能使用低功耗电流读模式。必须在设定 CPU 时钟的分频比后将 FMR27 位置“1”。

当 FRA00 位为“1”时，fOCO20M 能用于定时器 RC。

当 CM14 位为“0”（低速内部振荡器振荡）时，fOCO-S 能用于电压检测电路。

在从低速时钟模式转移到等待模式时，能通过将 VCA2 寄存器的 VCA20 位置“1”（允许内部电源低功耗），进一步降低等待模式中的消耗电流。

降低功耗的方法请参照“10.8 功耗的降低”。

### 10.3.3 高速内部振荡器模式

当 FRA0 寄存器的 FRA00 位为“1”（高速内部振荡器振荡）并且 FRA01 位为“1”时，高速内部振荡器为内部振荡器时钟。此时，内部振荡器时钟的 1 分频（无分频）、2 分频、4 分频、8 分频或者 16 分频为 CPU 时钟。当 FRA00 位为“1”时，fOCO20M 能用于定时器 RC。

当 CM14 位为“0”（低速内部振荡器振荡）时，fOCO-S 能用于电压检测电路。

### 10.3.4 低速内部振荡器模式

当 CM1 寄存器的 CM14 位为“0”（低速内部振荡器振荡）并且 FRA0 寄存器的 FRA01 位为“0”时，低速内部振荡器为内部振荡器时钟。此时，内部振荡器时钟的 1 分频（无分频）、2 分频、4 分频、8 分频或者 16 分频为 CPU 时钟，并且内部振荡器时钟为外围功能时钟的时钟源。当 FRA00 位为“1”时，fOCO20M 能用于定时器 RC。

当 CM14 位为“0”（低速内部振荡器振荡）时，fOCO-S 能用于电压检测电路。

在此模式中，能通过停止 XIN 时钟和高速内部振荡器以及将 FMR2 寄存器的 FMR27 位置“1”（允许闪存低功耗电流读模式），进行低功耗运行。CPU 时钟为低速内部振荡器时钟的 4 分频、8 分频或者 16 分频，能使用低功耗电流读模式。在设定 CPU 时钟的分频比后，必须将 FMR27 位置“1”。

在从低速内部振荡器模式转移到等待模式时，能通过将 VCA2 寄存器的 VCA20 位置“1”（允许内部电源低功耗），进一步降低等待模式中的消耗电流。

降低功耗的方法请参照“10.8 功耗的降低”。

## 10.4 等待模式

因为在等待模式中 CPU 时钟停止振荡，所以通过 CPU 时钟运行的 CPU 停止运行，并且计数源保护模式无效时的看门狗定时器也停止运行。因为 XIN 时钟、XCIN 时钟和内部振荡器时钟不停止振荡，所以使用这些时钟的外围功能保持运行状态。

### 10.4.1 外围功能时钟停止功能

能通过设定 CM0 寄存器的 CM01 位和 CM02 位（等待模式中的外围功能时钟停止位），选择在等待模式中要停止的外围功能时钟，因此能根据用途调整功耗。

### 10.4.2 向等待模式的转移

一旦执行 WAIT 指令或者将 CM3 寄存器的 CM30 位置“1”（转移到等待模式），就转移到等待模式。

当 OCD 寄存器的 OCD2 位为“1”（内部振荡器为系统时钟）时，必须在将 OCD 寄存器的 OCD1 位置“0”（禁止振荡停止检测中断）后，执行 WAIT 指令或者将 CM3 寄存器的 CM30 位置“1”（转移到等待模式）。

如果在 OCD1 位为“1”（允许振荡停止检测中断）的状态下转移到等待模式，就会因 CPU 时钟不停止振荡而不降低消耗电流。

必须在将 FMR27 位置“0”（禁止低消耗电流读模式）后转移到等待模式，而不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到等待模式。

### 10.4.3 等待模式中的引脚状态

输入 / 输出端口保持进入等待模式前的状态。

#### 10.4.4 从等待模式的返回

通过复位或者外围功能中断从等待模式返回。外围功能中断受 CM0 寄存器的 CM01 位和 CM02 位的影响。

表 10.4 能用于从等待模式返回的中断和使用条件

中断	CM02、CM01=00b	CM02、CM01=01b	CM02、CM01=10b	CM02、CM01=11b
串行接口中断	可用于内部时钟和外部时钟。	可用于 fC 和外部时钟。	可用于外部时钟。	可用于外部时钟。
同步串行通信单元中断 / I <sup>2</sup> C 总线接口中断	可用于所有模式。	— (不能使用)	— (不能使用)	— (不能使用)
键输入中断	可使用	可使用	可使用	可使用
A/D 转换中断	— (不能使用)	— (不能使用)	— (不能使用)	— (不能使用)
定时器 RJ 中断	可用于所有模式。	可在没有滤波器的情况下用于事件计数器模式。 可在 fOCO、fC、fC32 为计数源时使用。	可在没有滤波器的情况下用于事件计数器模式。 可在 fOCO 为计数源时使用。	可在没有滤波器的情况下用于事件计数器模式。 可在 fOCO 为计数源时使用。
定时器 RB 中断	可用于所有模式。	— (不能使用)	可在 fOCO 为定时器 RJ 的计数源并且定时器 RJ 的下溢为定时器 RB 的计数源时使用	可在 fOCO 为定时器 RJ 的计数源并且定时器 RJ 的下溢为定时器 RB 的计数源时使用
定时器 RC 中断	可用于所有模式。	— (不能使用)	— (不能使用)	— (不能使用)
定时器 RH 中断	可用于所有模式。	可用于实时时钟模式。	可用于实时时钟模式。	可用于实时时钟模式。
INT 中断	可使用	可在没有滤波器的情况下使用。	可在没有滤波器的情况下使用。	可在没有滤波器的情况下使用。
电压监视 1 中断	可使用	可使用	可使用	可使用
电压监视 2 中断	可使用	可使用	可使用	可使用
振荡停止检测中断	可使用	— (不能使用)	— (不能使用)	— (不能使用)

- 当 CM02 位和 CM01 位为 “00b” (在等待模式中, 不停止外围功能时钟) 时, 能用于 A/D 转换中断以外的外围功能中断从等待模式的返回。
- 当 CM02 位和 CM01 位为 “01b” (在等待模式中, 停止 f1 ~ f32 时钟) 时, 能用于通过外部信号、内部振荡器时钟或者 f1 ~ f32 时钟运行的外围功能中断从等待模式的返回。
- 当 CM02 位和 CM01 位为 “10b” (在等待模式中, 停止 f1 ~ f32 和 fC 时钟) 时, 能用于通过外部信号或者内部振荡器时钟运行的外围功能中断从等待模式的返回。
- 当 CM02 位和 CM01 位为 “11b” (在等待模式中, 停止 f1 ~ f32、fC 和 fC-LCD 时钟) 时, 与 CM02 位和 CM01 位为 “10b” 的情况相同。

能用于从等待模式返回的中断和使用条件如表 10.4 所示。

从 CM3 寄存器的 CM30 位被置“1”（转移到等待模式）后的等待模式到执行第 1 条指令为止的时间如图 10.2 所示。

在将外围功能中断用于从等待模式的返回时，必须在将 CM30 位置“1”前进行以下的设定：

1. 将 I 标志置“0”（禁止可屏蔽中断）。
2. 对用于从等待模式返回的外围功能中断，给对应的中断控制寄存器的 ILVL2～ILVL0 位设定中断优先级。对不用于从等待模式返回的外围功能中断，将对应的 ILVL2～ILVL0 位全部置“000b”（禁止中断）。
3. 运行用于从等待模式返回的外围功能。

在通过外围功能中断进行返回时，从发生中断请求到执行下一条指令为止的时间（周期数）取决于 FMR0 寄存器的 FMSTP 位和 VCA2 寄存器的 VCA20 位的设定，如图 10.2 所示。

通过外围功能中断从等待模式返回后的 CPU 时钟是 CM3 寄存器的 CM35 位、CM36 位和 CM37 位设定的时钟。此时，CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位被自动更改。

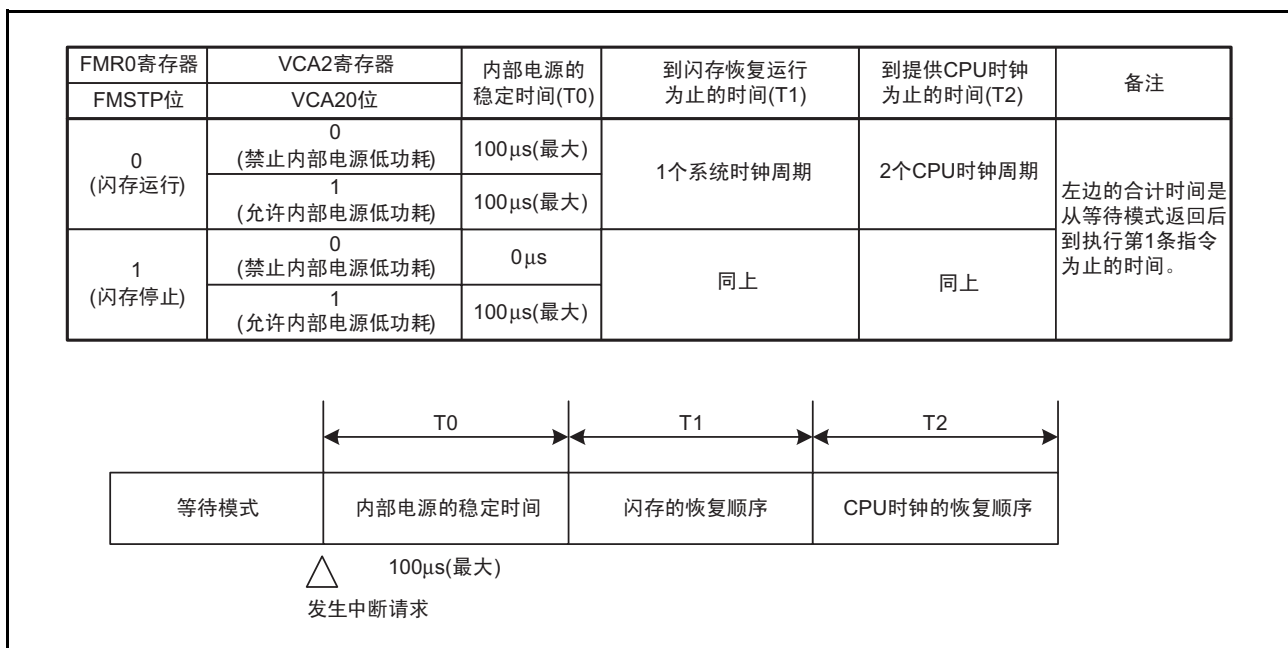


图 10.2 从 CM3 寄存器的 CM30 位被置“1”（转移到等待模式）后的等待模式到执行第 1 条指令为止的时间

从执行 WAIT 指令后的等待模式到执行中断程序为止的时间如图 10.3 所示。

在将外围功能中断用于从等待模式的返回时，必须在执行 WAIT 指令前进行以下的设定：

1. 对用于从等待模式返回的外围功能中断，给对应的中断控制寄存器的 ILVL2 ~ ILVL0 位设定中断优先级。对不用于从等待模式返回的外围功能中断，将对应的 ILVL2 ~ ILVL0 位全部置“000b”（禁止中断）。
2. 将 I 标志置“1”。
3. 运行用于从等待模式返回的外围功能。

在通过外围功能中断进行返回时，从发生中断请求到执行中断程序为止的时间（周期数）取决于 FMR0 寄存器的 FMSTP 位和 VCA2 寄存器的 VCA20 位的设定，如图 10.3 所示。

通过外围功能中断从等待模式返回后的 CPU 时钟是 CM3 寄存器的 CM35 位、CM36 位和 CM37 位设定的时钟。此时，CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位被自动更改。

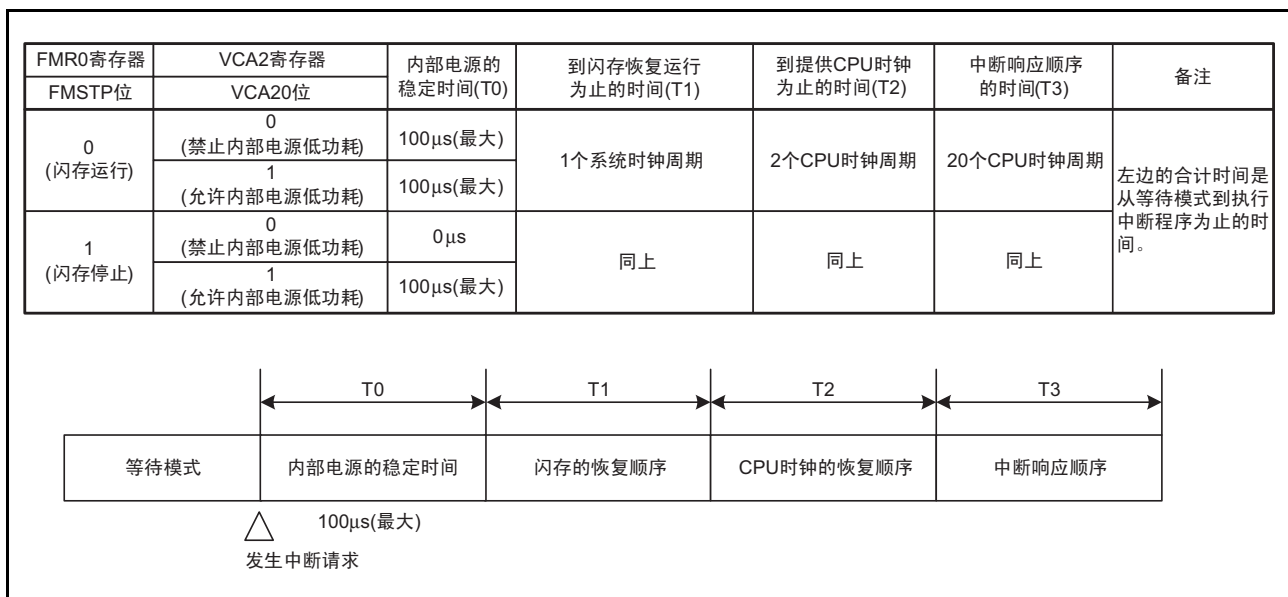


图 10.3 从执行 WAIT 指令后的等待模式到执行中断程序为止的时间



## 10.5 停止模式

在停止模式中，除 fOCO-WDT 以外，全部振荡都停止。因为 CPU 时钟和外围功能时钟停止振荡，所以通过这些时钟运行的 CPU 和外围功能也停止运行。当 VCC 引脚的外加电压不低于 VRAM 时，保持内部 RAM 的内容。

另外，通过外部信号运行的外围功能保持运行状态。

能用于从停止模式返回的中断和使用条件如表 10.5 所示。

表 10.5 能用于从停止模式返回的中断和使用条件

中断	使用条件
键输入中断	可使用
INT0 ~ INT7 中断	可在没有滤波器的情况下使用。
定时器 RJ 中断	在没有滤波器的情况下，可在事件计数器模式中对外部脉冲进行计数时使用。
串行接口中断	可在选择外部时钟的情况下使用。
电压监视 1 中断	可在数字滤波器无效模式（VW1C 寄存器的 VW1C1 位为“1”）中使用。
电压监视 2 中断	可在数字滤波器无效模式（VW2C 寄存器的 VW2C1 位为“1”）中使用。

### 10.5.1 向停止模式的转移

在将 CM0 寄存器的 CM00 位置“0”后，一旦将 CM1 寄存器的 CM10 位置“1”，就转移到停止模式，同时 CM0 寄存器的 CM06 位变为“1”（8 分频模式）。

在使用停止模式时，必须先将 OCD 寄存器的 OCD1 ~ OCD0 位置“00b”，并且将 CM3 寄存器的 CM35 位置“0”（CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位的设定有效），然后转移到停止模式。

必须在将 FMR27 位置“0”（禁止低消耗电流读模式）后转移到停止模式，而不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到停止模式。

### 10.5.2 停止模式中的引脚状态

输入/输出端口保持进入停止模式前的状态。但是，当 CM1 寄存器的 CM13 位为“1”（XIN-XOUT 引脚）时，XOUT（P9\_1）引脚为“H”电平。

### 10.5.3 从停止模式的返回

通过复位或者外围功能中断从停止模式返回。

从停止模式到执行中断程序为止的时间如图 10.4 所示。

在通过外围功能中断进行返回时，必须在将 CM10 位置“1”前进行以下的设定：

1. 对用于从停止模式返回的外围功能中断，给对应的 ILVL2 ~ ILVL0 位设定中断优先级。  
对不用于从停止模式返回的外围功能中断，将对应的 ILVL2 ~ ILVL0 位全部置“000b”（禁止中断）。
2. 将 I 标志置“1”。
3. 运行用于从停止模式返回的外围功能。

在通过外围功能中断进行返回时，如果在发生中断请求后开始提供 CPU 时钟，就执行中断响应顺序。

通过外围功能中断从停止模式返回后的 CPU 时钟是进入停止模式前所用时钟的 8 分频。在转移到停止模式时，必须将 CM3 寄存器的 CM35 位置“0”（CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位的设定有效）。

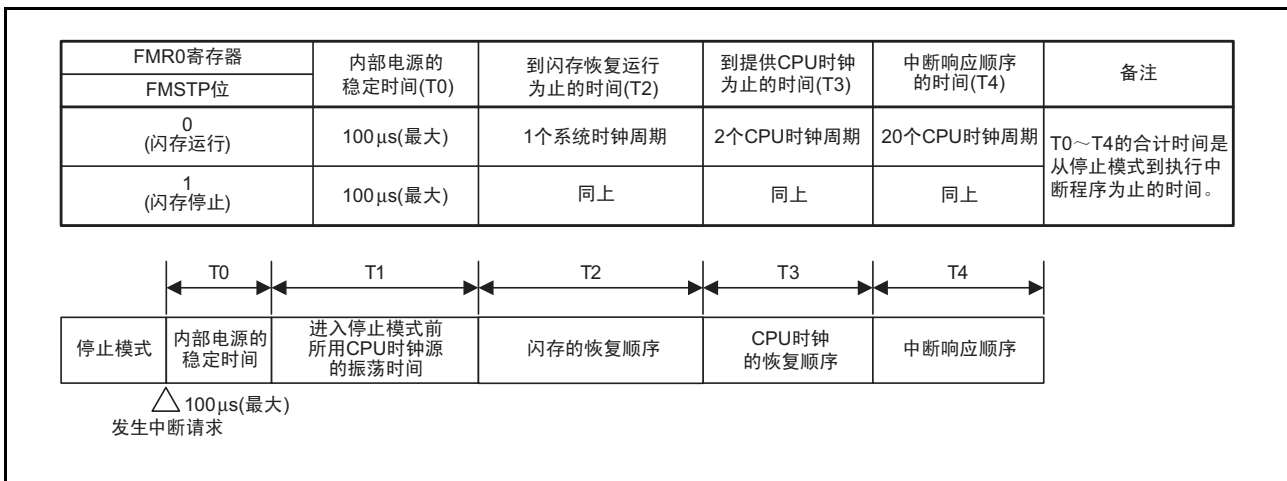


图 10.4 从停止模式到执行中断程序为止的时间

## 10.6 断电 0 模式

在断电 0 模式中，包括 fOCO-WDT 和 fOCO-S 在内的振荡全部停止。因此，通过 CPU 时钟运行的 CPU 和全部外围功能都停止运行。

此模式是功耗最小的模式。

### 10.6.1 断电 0 模式的引脚处理

断电 0 模式中的引脚处理如图 10.5 所示，在此模式中，必须使用硬件复位。硬件复位的详细内容请参照“5.2 硬件复位”。

### 10.6.2 向断电 0 模式的转移

断电 0 模式的转移和解除方法如表 10.6 所示。

1. 将 FMR01 位置“0”（CPU 改写模式无效）
2. 通过第 1 次写 POMCR0 寄存器，设定断电 0 模式的引脚状态和解除方法。
3. 如果将“88h”、“15h”、“92h”和“25h”连续写到 POMCR0 寄存器，就转移到断电 0 模式。

### 10.6.3 到断电 0 模式中的引脚状态

断电 0 模式中的引脚状态如表 10.7 所示。如果转移到断电 0 模式，就不保持 RAM 和 SFR 的内容，因此必须在进入断电 0 模式前将需要保持的内容保存到闪存。

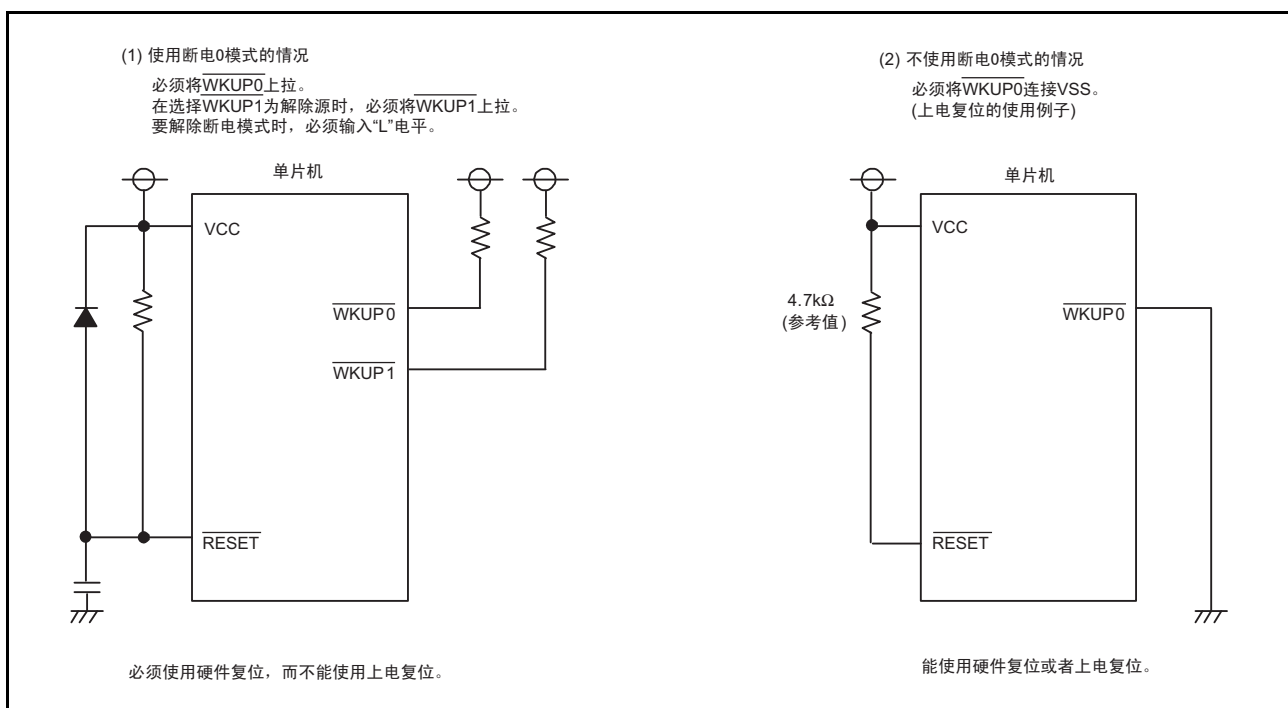


图 10.5 断电 0 模式中的引脚处理例子

### 10.6.4 断电 0 模式的解除

通过将“L”电平输入到  $\overline{\text{RESET}}$  引脚、 $\overline{\text{WKUP0}}$  引脚或者  $\overline{\text{WKUP1}}$  引脚（输入有效时）进行模式的解除。

- $\overline{\text{RESET}}$  引脚：“L”电平的输入宽度至少需要 2ms。
- $\overline{\text{WKUP0}}$  引脚和  $\overline{\text{WKUP1}}$  引脚：“L”电平的输入宽度至少需要 10 $\mu\text{s}$ 。

解除断电 0 模式后的运行和正常的复位顺序相同。

在解除断电 0 模式后，能通过读 POMCR0 寄存器的标志来确定解除源。在接通电源后，这些标志的值为不定值，通过写 POMCR0 寄存器清除这些标志。如果发生多个解除源，多个标志就被置位。

从断电 0 模式到读复位向量地址为止的时间如图 10.6 所示。

表 10.6 断电 0 模式的转移和解除方法

向断电 0 模式的转移	状态	解除方法
将断电 0 模式中的引脚状态和解除方法写到 POMCR0 寄存器（注 1）。 然后将“88h”、“15h”、“92h”和“25h”连续写到 POMCR0 寄存器。	全部功能都停止，不保持 RAM 和 SFR 的内容。	输入 $\overline{\text{RESET}}$ 、 $\overline{\text{WKUP0}}$ 或者 $\overline{\text{WKUP1}}$ （注 1）。

注 1. 要使用  $\overline{\text{WKUP1}}$  解除断电 0 模式时，必须通过第 1 次写 POMCR0 寄存器，将 POM01 位设定为输入有效。

表 10.7 断电 0 模式中的引脚状态

引脚名	状态
端口 P0 ~ P4、P5_0 ~ P5_6	保持转移到断电 0 模式前的 LSE0 ~ LSE5 寄存器状态。这些寄存器在选择 LCD 端口时为“L”电平输出，在选择端口时为高阻抗状态。
端口 P6、P7_0 ~ P7_6、P8、P9_0 ~ P9_1	高阻抗
$\overline{\text{WKUP0}}$	$\overline{\text{WKUP0}}$ 输入
XCIN、XCOUT	振荡停止（高阻抗）
VL1 ~ VL3	高阻抗

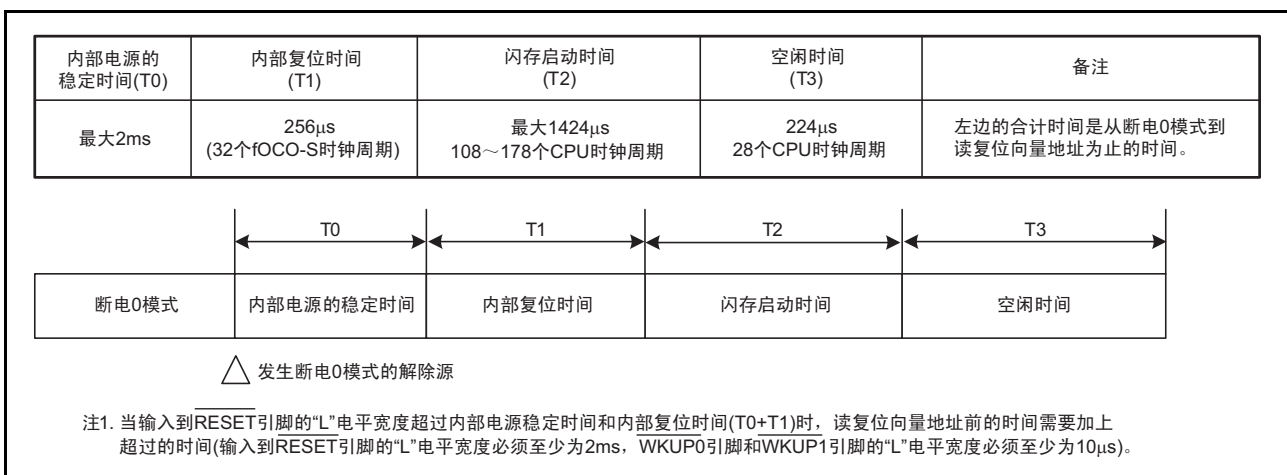


图 10.6 从断电 0 模式到读复位向量地址为止的时间

## 10.7 断电 2 模式

在断电 2 模式中，除 fOCO-WDT 和 fC-TRH 以外，全部振荡都停止。因此，通过 CPU 时钟运行的 CPU 以及看门狗定时器和定时器 RH 以外的外围功能都停止运行。

当 VCC 引脚的外加电压不低于 VRAM 时，保持内部 RAM 的内容。

另外，通过外部信号运行的外围功能保持运行状态。

能用于从断电 2 模式返回的中断和使用条件如表 10.8 所示。

表 10.8 能用于从断电 2 模式返回的中断和使用条件

中断	使用条件
键输入中断	可使用
INT0 ~ INT7 中断	可在没有滤波器的情况下使用。
定时器 RH 中断	可在实时时钟模式中使用。

### 10.7.1 向断电 2 模式的转移

在将 CM0 寄存器的 CM00 位置“1”并且将 CM02 ~ CM01 位置“11b”后，一旦将 CM1 寄存器的 CM10 位置“1”，就进入断电 2 模式，同时 CM06 位变为“1”（8 分频模式）。

在使用断电 2 模式时，必须先将 OCD 寄存器的 OCD1 ~ OCD0 位置“00b”，并且将 CM3 寄存器的 CM35 位置“0”（CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位的设定有效），然后转移到断电 2 模式。

必须在将 FMR27 位置“0”（禁止低消耗电流读模式）后转移到断电 2 模式，而不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到断电 2 模式。

### 10.7.2 断电 2 模式中的引脚状态

输入/输出端口保持进入断电 2 模式前的状态。但是，当 CM1 寄存器的 CM13 位为“1”（XIN-XOUT 引脚）时，XOUT(P9\_1) 引脚为“H”电平。

### 10.7.3 从断电 2 模式的返回

通过复位或者外围功能中断从断电 2 模式返回。

从断电 2 模式到执行中断程序为止的时间如图 10.7 所示。

在通过外围功能中断进行返回时，必须在将 CM10 位置“1”前进行以下的设定：

1. 对用于从断电 2 模式返回的外围功能中断，给对应的 ILVL2 ~ ILVL0 位设定中断优先级。  
对不用于从断电 2 模式返回的外围功能中断，将对应的 ILVL2 ~ ILVL0 位全部置“000b”（禁止中断）。
2. 将 I 标志置“1”。
3. 运行用于从断电 2 模式返回的外围功能。

在通过外围功能中断进行返回时，如果在发生中断请求后开始提供 CPU 时钟，就执行中断响应顺序。

通过外围功能中断从断电 2 模式返回后的 CPU 时钟是进入断电 2 模式前所用时钟的 8 分频。在转移到断电 2 模式时，必须将 CM3 寄存器的 CM35 位置“0”（CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位的设定有效）。

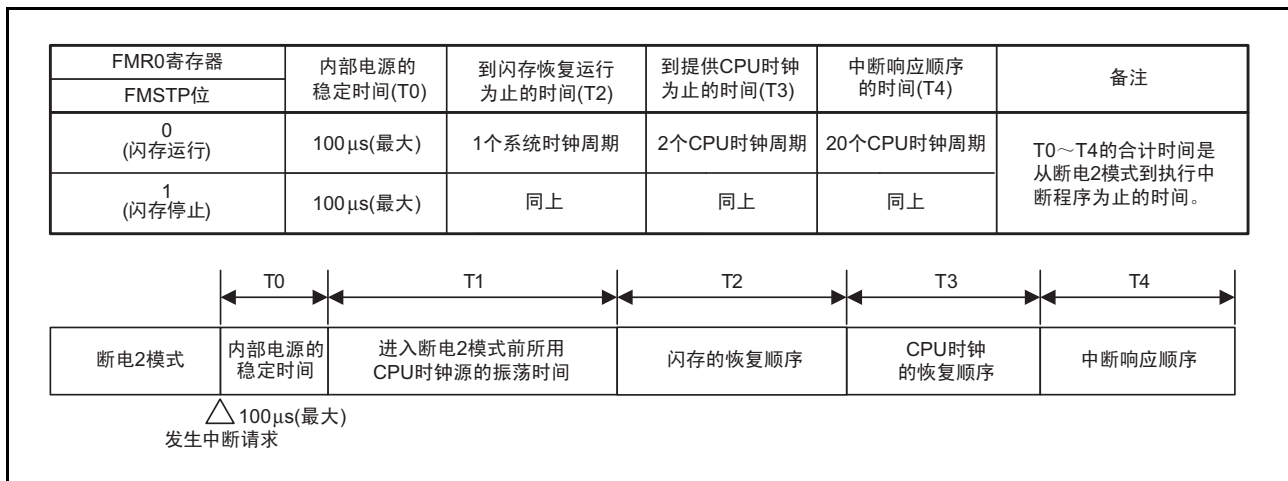


图 10.7 从断电 2 模式到执行中断程序为止的时间

## 10.8 功耗的降低

本章说明降低功耗的要点和处理方法，请在系统设计和编程时参考。

### 10.8.1 电压检测电路

当不使用电压监视 1 时，必须将 VCA2 寄存器的 VCA26 位置“0”（电压检测 1 电路无效）；当不使用电压监视 2 时，必须将 VCA2 寄存器的 VCA27 位置“0”（电压检测 2 电路无效）。

在不使用上电复位和电压监视 0 复位时，必须将 VCA2 寄存器的 VCA25 位置“0”（电压检测 0 电路无效）。

### 10.8.2 端口

即使转移到等待模式、停止模式或者断电 2 模式，也保持输入 / 输出端口的状态。有效状态的输出端口有电流流过，高阻抗状态的输入端口有穿透电流流过。必须将不需要的端口设定为输出端口。当设定为输入端口时，必须在使其固定为稳定的电位后转移到等待模式、停止模式或者断电 2 模式。

### 10.8.3 时钟

功耗与通常运行的时钟个数及其频率有关。运行的时钟越少并且频率越低，功耗就越小，因此必须停止不需要的时钟。

停止低速内部振荡器的振荡：CM1 寄存器的 CM14 位

停止高速内部振荡器的振荡：FRA0 寄存器的 FRA00 位

### 10.8.4 等待模式、停止模式和断电模式

等待模式、停止模式和断电模式能降低功耗。

### 10.8.5 外围功能时钟的停止

在等待模式中，必须通过 CM0 寄存器 CM01 位和 CM02 位，停止不必要的外围功能时钟。

### 10.8.6 定时器

当不使用定时器 RJ 时，必须将 TRJiMR 寄存器的 TCKCUT 位置“1”（截止计数源）。

当不使用定时器 RB 时，必须将 TRBMR 寄存器的 TCKCUT 位置“1”（截止计数源）。

当不使用定时器 RC 时，必须将 MSTCR0 寄存器的 MSTTRC 位置“1”（待机）。

### 10.8.7 A/D 转换器

在不使用 A/D 转换器时，如果将 ADCON1 寄存器的 ADSTBY 位置“0”（A/D 运行停止（待机）），模拟电路就没有电流流过，因此能降低功耗。

### 10.8.8 时钟同步串行接口

在不使用 SSU 和 I<sup>2</sup>C 总线时，必须将 MSTCR0 寄存器的 MSTIIC 位置“1”（待机）。

### 10.8.9 内部电源的低功耗

如果在低速时钟模式或者低速内部振荡器模式中转移到等待模式，就能通过 VCA2 寄存器的 VCA20 位降低内部电源的功耗。通过 VCA20 位设定内部电源低功耗的操作步骤如图 10.8 所示。必须按照此步骤，通过 VCA20 位允许内部电源的低功耗。

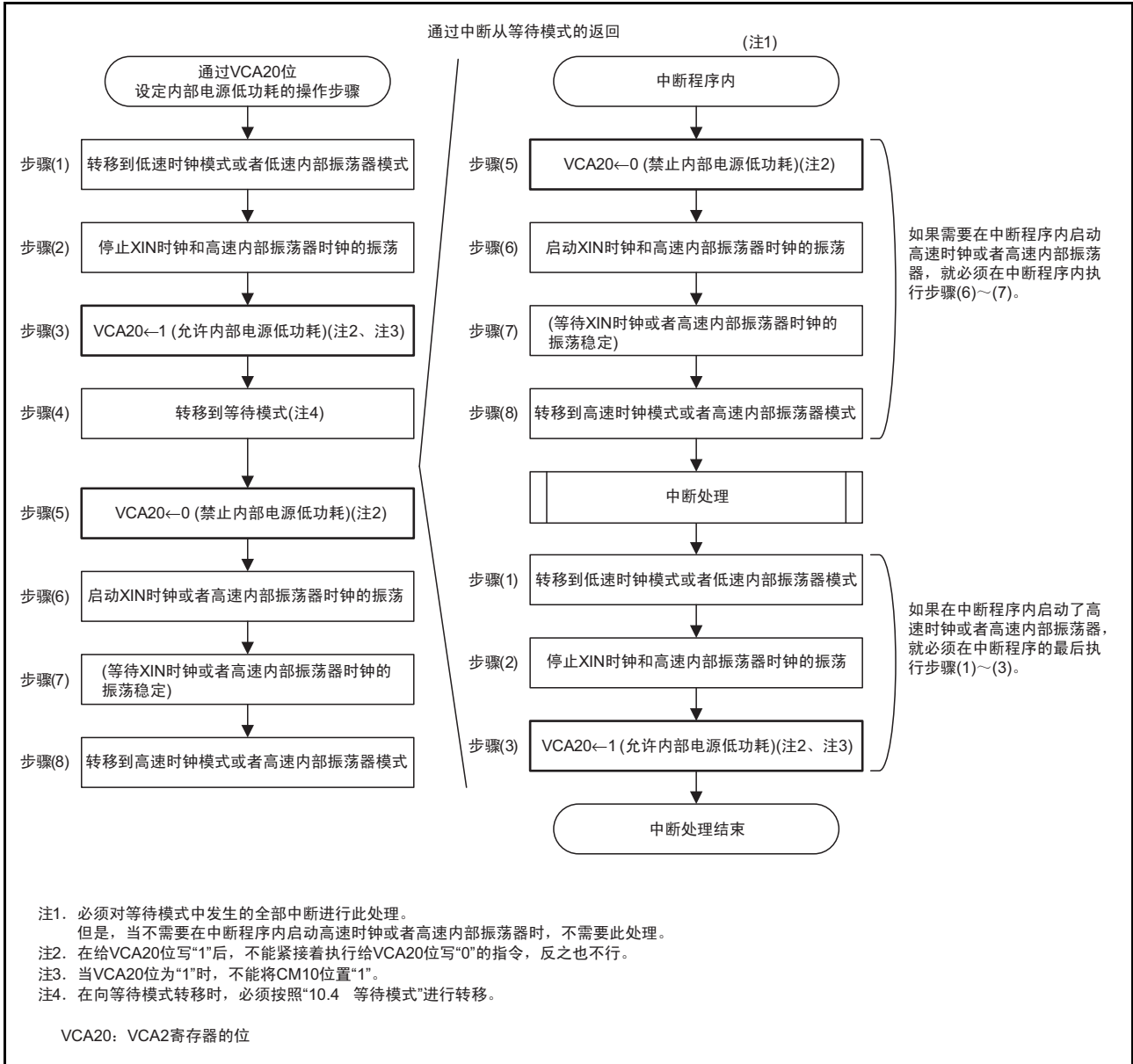


图 10.8 通过 VCA20 位设定内部电源低功耗的操作步骤



### 10.8.10 闪存的停止

在低速内部振荡器模式或者低速时钟模式中，能通过 FMR0 寄存器的 FMSTP 位使闪存停止运行，进一步降低功耗。

如果将 FMSTP 位置“1”（闪存停止），就不能存取闪存。因此，必须通过被传送到 RAM 中的程序写 FMSTP 位。

如果在 CPU 改写模式无效时转移到停止模式、等待模式或者断电 2 模式，闪存的电源就自动切断并且在返回时自动接通，因此不需要设定 FMR0 寄存器。

不能同时使用 FMR27 位为“1”（允许低消耗电流读模式）以及 FMSTP 位为“1”（闪存停止）的设定。通过 FMSTP 位降低功耗的操作步骤例子如图 10.9 所示。

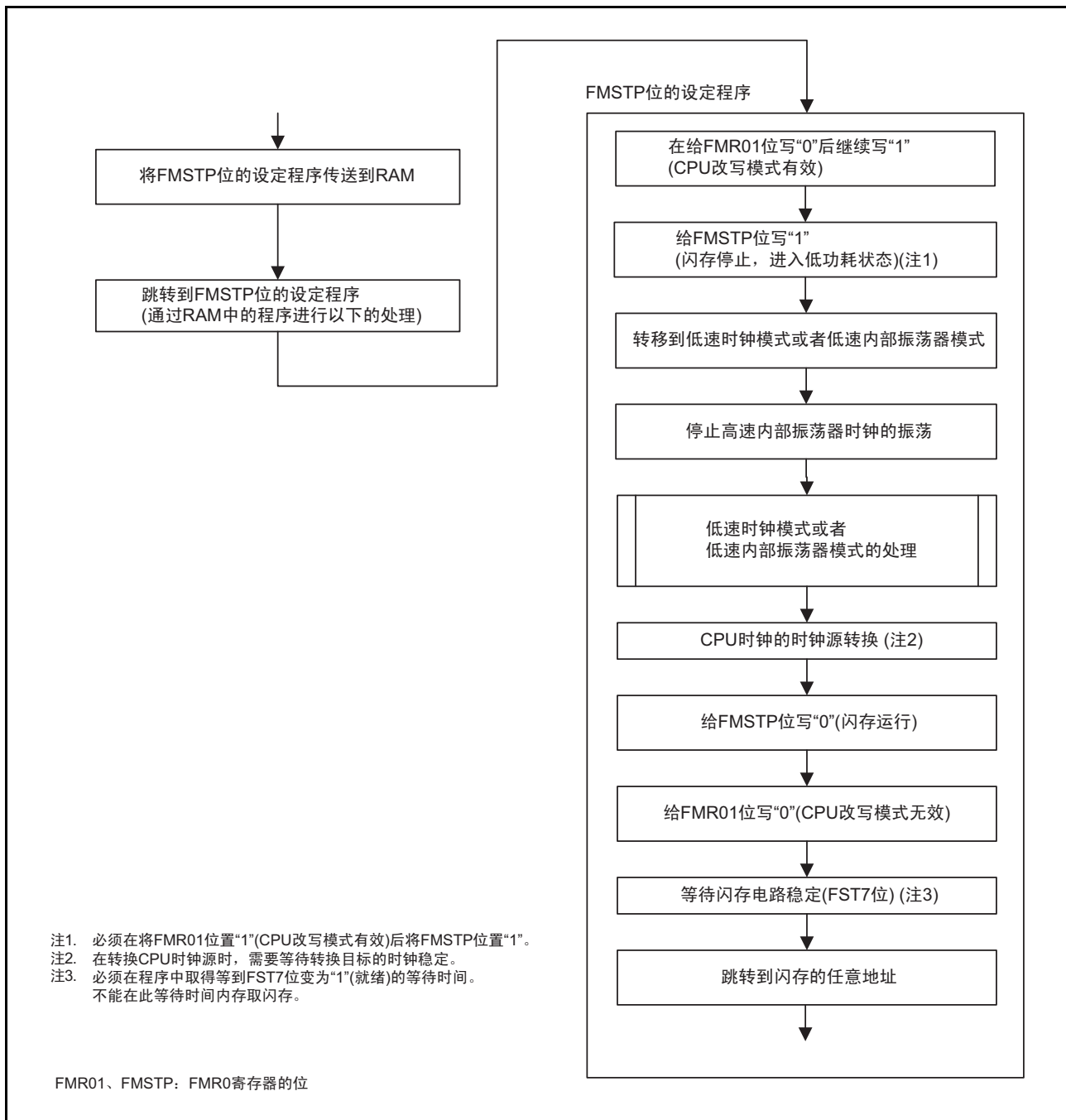


图 10.9 通过 FMSTP 位降低功耗的操作步骤例子

### 10.8.11 低消耗电流读模式

在低速时钟模式或者低速内部振荡器模式中，如果将 FMR2 寄存器的 FMR27 位置“1”（允许低消耗电流读模式），就能降低读闪存时的消耗电流。

在 CPU 时钟为以下的任何一种情况时，能使用低消耗电流读模式。

- CPU 时钟为低速内部振荡器时钟的 4 分频、8 分频或者 16 分频。
- CPU 时钟为 XCIN 时钟的 1 分频（无分频）、2 分频、4 分频或者 8 分频。

但是，在选择 CPU 时钟频率不超过 3kHz 时，不能使用低消耗电流读模式。

在设定 CPU 时钟分频比后，必须将 FMR27 位置“1”（允许低消耗电流读模式）。

必须在将 FMR27 位置“0”（禁止低消耗电流读模式）后转移到等待模式、停止模式或者断电 2 模式，而不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到等待模式或者停止模式。

不能同时使用 FMR27 位为“1”（允许低消耗电流读模式）以及 FMSTP 位为“1”（闪存停止）的设定。

低消耗电流读模式的操作步骤例子如图 10.10 所示。

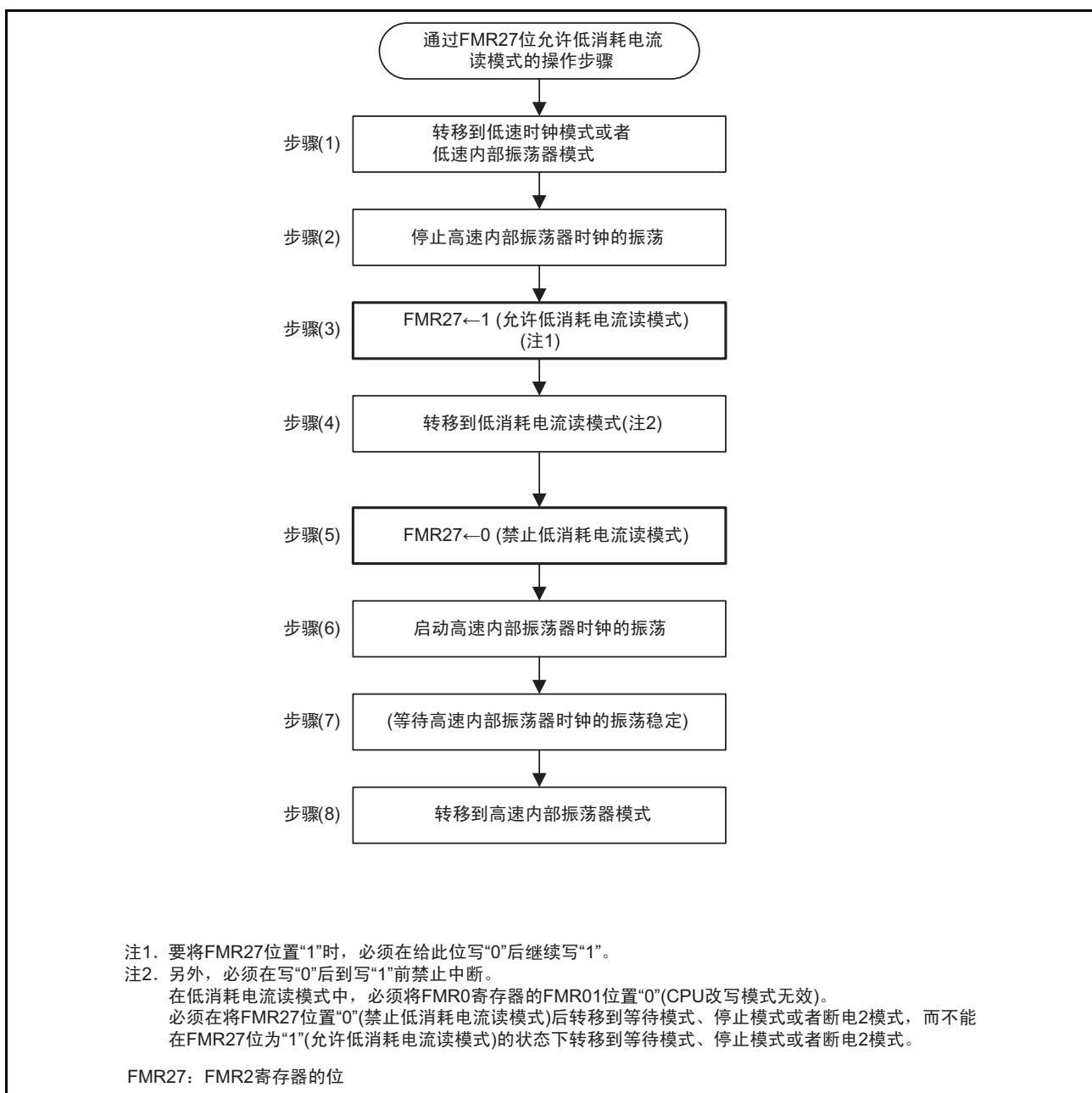


图 10.10 低消耗电流读模式的操作步骤例子

## 10.9 使用功率控制时的注意事项

### 10.9.1 停止模式

要转移到停止模式时，必须先将 FMR0 寄存器的 FMR01 位置“0”（CPU 改写模式无效），然后将 CM0 寄存器的 CM00 位置“0”并且将 CM1 寄存器的 CM10 位置“1”。指令队列是从将 CM10 位置“1”的指令开始预读 4 字节，然后程序停止。

必须紧接在将 CM10 位置“1”的指令之后插入 JMP.B 指令，再至少插入 4 条 NOP 指令。

- 转移到停止模式的程序例子

```
BCLR    1, FMR0      ; CPU 改写模式无效
BCLR    7, FMR2      ; 禁止低消耗电流读模式
BSET    0, PRCR      ; 允许写 CM0 寄存器和 CM1 寄存器
FSET    I           ; 允许中断
BCLR    0, CM0       ; 选择停止模式
BSET    0, CM1       ; 停止模式
JMP.B   LABEL_001

LABEL_001:
NOP
NOP
NOP
NOP
```

## 10.9.2 等待模式

要通过将 CM30 位置 “1” 转移到等待模式时，必须先将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效），然后将 CM30 位置 “1”。

要通过 WAIT 指令转移到等待模式时，必须在将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效）后执行 WAIT 指令。指令队列从将 CM30 位置 “1”（转移到停止模式）的指令或者 WAIT 指令开始预读 4 字节，然后程序停止。必须在将 CM30 位置 “1”（转移到停止模式）的指令或者 WAIT 指令之后至少插入 4 条 NOP 指令。

- 执行 WAIT 指令的程序例子

```

BCLR      1, FMR0      ; CPU 改写模式无效
BCLR      7, FMR2      ; 禁止低消耗电流读模式
FSET      I            ; 允许中断
WAIT                               ; 等待模式
NOP
NOP
NOP
NOP

```

- 执行将 CM30 位置 “1” 的指令的程序例子

```

BCLR      1, FMR0      ; CPU 改写模式无效
BCLR      7, FMR2      ; 禁止低消耗电流读模式
BSET      0, PRCR      ; 允许写 CM3 寄存器
FCLR      I            ; 禁止中断
BSET      0, CM3       ; 等待模式
NOP
NOP
NOP
NOP
BCLR      0, PRCR      ; 禁止写 CM3 寄存器
FSET      I            ; 允许中断

```

### 10.9.3 断电 0 模式

要转移到断电 0 模式时，必须在将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效）后，存取 POMCR0 寄存器。从存取 POMCR0 寄存器到转移到断电 0 模式需要几微秒的时间。因为在此期间 CPU 运行，所以必须插入 NOP 指令和 WAIT 指令，使程序停止。

- 转移到断电 0 模式的程序例子

```

BCLR      1, FMR0          ; CPU 改写模式无效
MOV.B     #02H, POMCR0    ; 选择断电 0 模式和 WUKPI 输入有效
MOV.B     #88H, POMCR0    ; 固定值
MOV.B     #15H, POMCR0    ; 固定值
MOV.B     #92H, POMCR0    ; 固定值
MOV.B     #25H, POMCR0    ; 固定值
NOP
NOP
NOP
NOP                          ; 转移到断电 0 模式
WAIT                          ; 等待模式

```

### 10.9.4 断电 2 模式

要转移到断电 2 模式时，必须先将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效），接着将 CM0 寄存器的 CM00 位置 “1” 并且将 CM02 ~ CM01 位置 “11b”，然后将 CM1 寄存器的 CM10 位置 “1”。指令队列是从将 CM10 位置 “1” 的指令开始预读 4 字节，然后程序停止。

必须紧接在将 CM10 位置 “1” 的指令之后插入 JMP.B 指令，再至少插入 4 条 NOP 指令。

- 转移到断电 2 模式的程序例子

```

BCLR      1, FMR0          ; CPU 改写模式无效
BCLR      7, FMR2          ; 禁止低消耗电流读模式
BSET      0, PRCR          ; 允许写 CM0 寄存器和 CM1 寄存器
FSET      I                ; 允许中断
BSET      0, CM0           ; 选择断电 2 模式
BSET      1, CM0           ;
BSET      2, CM0           ;
BSET      0, CM1           ; 断电 2 模式
JMP.B     LABEL_001
LABEL_001:
NOP
NOP
NOP
NOP

```

## 11. 保护

这是为了在程序失控时保护重要的寄存器不被轻易改写的功能。

PRCR 寄存器保护的寄存器如下：

- 由PRC0位保护的寄存器：CM0、CM1、CM3、OCD、FRA0、FRC0、FRA2、FRC1寄存器
- 由PRC1位保护的寄存器：PM0寄存器和PM1寄存器
- 由PRC3位保护的寄存器：OCVREFCR、VCA2、VD1LS、VW0C、VW1C、VW2C寄存器

### 11.1 寄存器说明

#### 11.1.1 保护寄存器（PRCR）

地址	地址 000Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	PRC3	—	PRC1	PRC0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PRC0	保护位 0	允许写 CM0、CM1、CM3、OCD、FRA0、FRC0、FRA2、FRC1 寄存器。 0: 禁止写 1: 允许写（注 2）	R/W
b1	PRC1	保护位 1	允许写 PM0、PM1 寄存器。 0: 禁止写 1: 允许写（注 2）	R/W
b2	—	保留位	必须置“0”。	R/W
b3	PRC3	保护位 3	允许写 VCA2、VW0C、VW1C、VW2C、VD1LS、OCVREFCR 寄存器。 0: 禁止写 1: 允许写（注 2）	R/W
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	—			
b7	—	什么也不指定。读写值都为“0”。		—

注 1. 如果在将 PRC2 位置“1”（允许写）后写 SFR 区，PRC2 位就变为“0”。必须通过将 PRC2 位置“1”的下一条指令来更改由 PRC2 位保护的寄存器，并且不能在将 PRC2 位置“1”的指令和下一条指令之间发生中断。

注 2. 在将 PRC0 位、PRC1 位和 PRC3 位置“1”（允许写）后，即使写 SFR 区，这些位也不变为“0”，因此必须通过程序置“0”。

## 12. 中断

### 注意

本章说明 R8C/LA8A 群。  
有关其他群请参照“1.1.2 各群的不同点”。

### 12.1 概要

#### 12.1.1 中断的分类

中断的分类如图 12.1 所示。

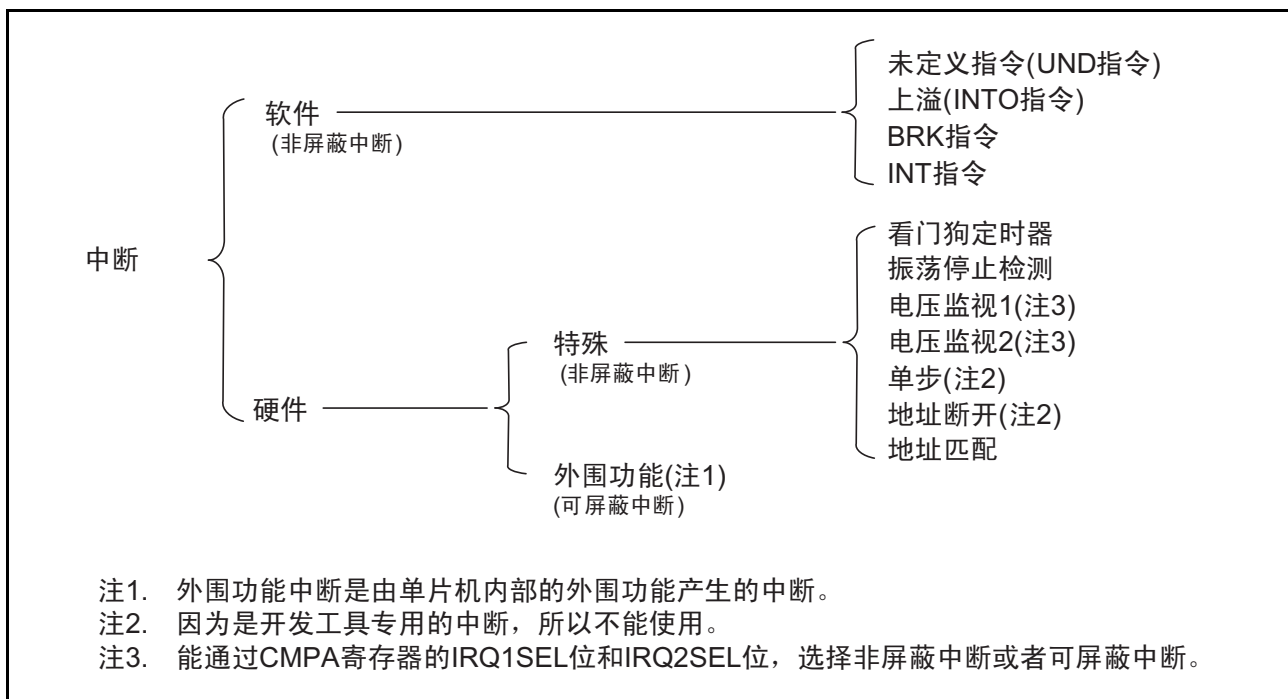


图 12.1 中断的分类

- 可屏蔽中断：能通过中断允许标志（I标志）允许（禁止）中断，也能通过中断优先级更改中断的优先级。
- 非屏蔽中断：不能通过中断允许标志（I标志）允许（禁止）中断，也不能通过中断优先级更改中断的优先级。

#### 12.1.2 软件中断

软件中断通过执行指令而产生，是非屏蔽中断。

##### 12.1.2.1 未定义指令中断

如果执行 UND 指令，就产生未定义指令中断。

### 12.1.2.2 上溢中断

如果在 O 标志为“1”（运算结果上溢）时执行 INTO 指令，就产生上溢中断。根据运算，O 标志发生变化的指令如下：

ABS、ADC、ADCF、ADD、CMP、DIV、DIVU、DIVX、NEG、RMPA、SBB、SHA、SUB

### 12.1.2.3 BRK 中断

如果执行 BRK 指令，就产生 BRK 中断。

### 12.1.2.4 INT 指令中断

如果执行 INT 指令，就产生 INT 指令中断。INT 指令能指定的软件中断序号是 0 ~ 63。分配给外围功能中断的软件中断序号能通过执行 INT 指令，执行和外围功能中断相同的中断程序。

对于软件中断序号 0 ~ 31，在执行指令时先将 U 标志压栈，然后将 U 标志置“0”（选择 ISP），再执行中断响应顺序。在从中断程序返回时恢复被压栈的 U 标志。对于软件中断序号 32 ~ 63，在执行指令时 U 标志不变而使用当时选择的 SP。

## 12.1.3 特殊中断

特殊中断是非屏蔽中断。

### 12.1.3.1 看门狗定时器中断

看门狗定时器是看门狗定时器产生的中断。有关看门狗定时器的详细内容，请参照“15. 看门狗定时器”。

### 12.1.3.2 振荡停止检测中断

振荡停止检测中断是振荡停止检测功能产生的中断。有关振荡停止检测功能的详细内容，请参照“9. 时钟发生电路”。

### 12.1.3.3 电压监视 1 的中断

电压监视 1 的中断是电压检测电路产生的中断。能通过 CMPA 寄存器的 IRQ1SEL 位，选择非屏蔽中断或者可屏蔽中断。有关电压检测电路的详细内容，请参照“6. 电压检测电路”。

### 12.1.3.4 电压监视 2 的中断

电压监视 2 的中断是电压检测电路产生的中断。能通过 CMPA 寄存器的 IRQ2SEL 位，选择非屏蔽中断或者可屏蔽中断。有关电压检测电路的详细内容，请参照“6. 电压检测电路”。

### 12.1.3.5 单步中断和地址断开中断

因为单步中断和地址断开中断是开发工具专用的中断，所以不能使用。

### 12.1.3.6 地址匹配中断

如果 AIER0 寄存器的 AIER00 位和 AIER1 寄存器的 AIER10 位中的任意 1 位为“1”（允许地址匹配中断），就在执行对应的 RMAD0 ~ RMAD1 寄存器所指地址的指令前产生地址匹配中断。

有关地址匹配中断的详细内容，请参照“12.6 地址匹配中断”。

## 12.1.4 外围功能中断

外围功能中断是单片机内部的外围功能产生的可屏蔽中断。有关外围功能中断的中断源，请参照“表 12.2 可变向量表”中分配的中断和向量表地址。有关外围功能的详细内容，请参照各外围功能的说明。



### 12.1.5 中断和中断向量

1 个向量为 4 字节。必须给各中断向量设定中断程序的起始地址。如果接受中断请求，就转移到设定在中断向量的地址。

中断向量如图 12.2 所示。

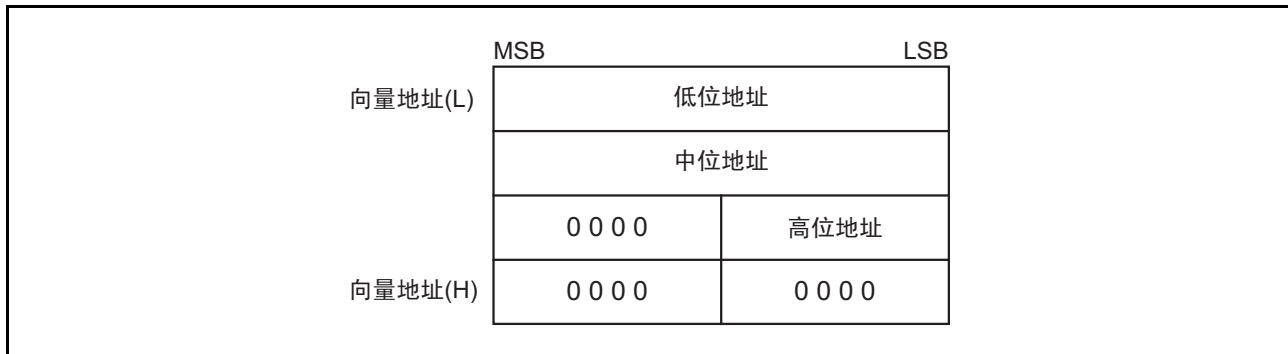


图 12.2 中断向量

#### 12.1.5.1 固定向量表

如表 12.1 所示，固定向量表分配在地址 0FFDCh ~ 地址 0FFFFh。固定向量的向量地址（H）用于 ID 码检查功能，详细内容请参照“29.3 闪存的改写禁止功能”。

表 12.1 固定向量表

中断源	向量地址 地址（L）～地址（H）	备注	参照
未定义指令	0FFDCh ~ 0FFDFh	通过 UND 指令产生中断。	R8C/Tiny 系列软件手册
上溢	0FFE0h ~ 0FFE3h	通过 INTO 指令产生中断。	
BRK 指令	0FFE4h ~ 0FFE7h	当地址 0FFE6h 的内容为“FFh”时，从可变向量表内的向量指向的地址开始执行。	
地址匹配	0FFE8h ~ 0FFEBh		12.6 地址匹配中断
单步（注 1）	0FFEC h ~ 0FFEFh		
看门狗定时器、 振荡停止检测、 电压监视 1、电压监视 2	0FFF0h ~ 0FFF3h		15. 看门狗定时器、 9. 时钟发生电路、 6. 电压检测电路
地址断开（注 1）	0FFF4h ~ 0FFF7h		
（保留）	0FFF8h ~ 0FFFBh		
复位	0FFFCh ~ 0FFFFh		5. 复位

注 1. 因为是开发工具专用的中断，所以不能使用。

## 12.1.5.2 可变向量表

从设定在 INTB 寄存器的起始地址开始的 256 字节为可变向量表区域。  
可变向量表如表 12.2 所示。

表 12.2 可变向量表

中断源	向量地址 (注 1) 地址 (L) ~ 地址 (H)	软件中断 序号	中断控制 寄存器	参照
BRK 指令 (注 3)	+0 ~ +3 (0000h ~ 0003h)	0	—	R8C/Tiny 系列用户手册软件篇
闪存就绪	+4 ~ +7 (0004h ~ 0007h)	1	FMRDYIC	29. 闪存
— (保留)		2	—	—
$\overline{\text{INT7}}$	+12 ~ +15 (000Ch ~ 000Fh)	3	INT7IC	12.4 $\overline{\text{INT}}$ 中断
$\overline{\text{INT6}}$	+16 ~ +19 (0010h ~ 0013h)	4	INT6IC	12.4 $\overline{\text{INT}}$ 中断
$\overline{\text{INT5}}$	+20 ~ +23 (0014h ~ 0017h)	5	INT5IC	12.4 $\overline{\text{INT}}$ 中断
$\overline{\text{INT4}}$	+24 ~ +27 (0018h ~ 001Bh)	6	INT4IC	12.4 $\overline{\text{INT}}$ 中断
定时器 RC	+28 ~ +31 (001Ch ~ 001Fh)	7	TRCIC	18. 定时器 RC
— (保留)		8	—	—
— (保留)		9	—	—
定时器 RH	+40 ~ +43 (0028h ~ 002Bh)	10	TRHIC	19. 定时器 RH
UART2 发送 /NACK2	+44 ~ +47 (002Ch ~ 002Fh)	11	S2TIC	22. 串行接口 (UART2)
UART2 接收 /ACK2	+48 ~ +51 (0030h ~ 0033h)	12	S2RIC	
键输入	+52 ~ +55 (0034h ~ 0037h)	13	KUPIC	12.5 键输入中断
A/D 转换	+56 ~ +59 (0038h ~ 003Bh)	14	ADIC	26. A/D 转换器
同步串行通信单元 / I <sup>2</sup> C 总线接口 (注 2)	+60 ~ +63 (003Ch ~ 003Fh)	15	SSUIC/ IICIC	24. 同步串行通信单元 (SSU) 25. I <sup>2</sup> C 总线接口
— (保留)		16	—	—
UART0 发送	+68 ~ +71 (0044h ~ 0047h)	17	S0TIC	21. 串行接口 (UART0)
UART0 接收	+72 ~ +75 (0048h ~ 004Bh)	18	S0RIC	
— (保留)		19	—	
— (保留)		20	—	
$\overline{\text{INT2}}$	+84 ~ +87 (0054h ~ 0057h)	21	INT2IC	12.4 $\overline{\text{INT}}$ 中断
定时器 RJ0	+88 ~ +91 (0058h ~ 005Bh)	22	TRJ0IC	20. 定时器 RJ
定时器 RB1	+92 ~ +95 (005Ch ~ 005Fh)	23	TRB1IC	17. 定时器 RB
定时器 RB0	+96 ~ +99 (0060h ~ 0063h)	24	TRB0IC	17. 定时器 RB
$\overline{\text{INT1}}$	+100 ~ +103 (0064h ~ 0067h)	25	INT1IC	12.4 $\overline{\text{INT}}$ 中断
$\overline{\text{INT3}}$	+104 ~ +107 (0068h ~ 006Bh)	26	INT3IC	—
定时器 RJ1	+108 ~ +111 (006Ch ~ 006Fh)	27	TRJ1IC	20. 定时器 RJ
定时器 RJ2	+112 ~ +115 (0070h ~ 0073h)	28	TRJ2IC	20. 定时器 RJ
$\overline{\text{INT0}}$	+116 ~ +119 (0074h ~ 0077h)	29	INT0IC	12.4 $\overline{\text{INT}}$ 中断
UART2 总线冲突检测	+120 ~ +123 (0078h ~ 007Bh)	30	U2BCNIC	22. 串行接口 (UART2)
— (保留)		31	—	—
软件 (注 3)	+128 ~ +131 (0080h ~ 0083h) ~ +164 ~ +167 (00A4h ~ 00A7h)	32 ~ 41	—	R8C/Tiny 系列用户手册软件篇
LCD	+168 ~ +171 (00A8h ~ 00ABh)	42	LCDIC	28. LCD 驱动控制电路
— (保留)		43	—	—
— (保留)		44 ~ 49	—	—
电压监视 1	+200 ~ +203 (00C8h ~ 00CBh)	50	VCMP1IC	6. 电压检测电路
电压监视 2	+204 ~ +207 (00CCh ~ 00CFh)	51	VCMP2IC	
— (保留)		52 ~ 55	—	—
软件 (注 3)	+224 ~ +227 (00E0h ~ 00E3h) ~ +252 ~ +255 (00FCh ~ 00FFh)	56 ~ 63	—	R8C/Tiny 系列用户手册软件篇

注 1. 这是从 INTB 寄存器指向的地址开始的相对地址。

注 2. 能通过 SSUICSR 寄存器的 IICSEL 位选择该中断源。

注 3. 不能通过 I 标志禁止该中断源。

## 12.2 寄存器说明

### 12.2.1 中断控制寄存器

(S2TIC、S2RIC、KUPIC、ADIC、S0TIC、S0RIC、TRJ0IC、TRB1IC、TRB0IC、TRJ1IC、TRJ2IC、U2BCNIC、LCDIC、VCMP1IC、VCMP2IC)

地址 地址 004Bh (S2TIC)、地址 004Ch (S2RIC)、地址 004Dh (KUPIC)、地址 004Eh (ADIC)、  
地址 0051h (S0TIC)、地址 0052h (S0RIC)、地址 0056h (TRJ0IC)、地址 0057h (TRB1IC)、  
地址 0058h (TRB0IC)、地址 005Bh (TRJ1IC)、地址 005Ch (TRJ2IC)、地址 005Eh (U2BCNIC)、  
地址 006Ah (LCDIC)、地址 0072h (VCMP1IC)、地址 0073h (VCMP2IC)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	IR	ILVL2	ILVL1	ILVL0
复位后的值	X	X	X	X	X	0	0	0

位	符号	位名	功能	R/W
b0	ILVL0	中断优先级选择位	b2 b1 b0	R/W
b1	ILVL1		0 0 0: 0 (禁止中断)	R/W
b2	ILVL2		0 0 1: 1	R/W
			0 1 0: 2	
		0 1 1: 3		
		1 0 0: 4		
		1 0 1: 5		
		1 1 0: 6		
		1 1 1: 7		
b3	IR	中断请求位	0: 无中断请求 1: 有中断请求	R/W (注1)
b4	—	什么也不指定。只能写“0”，读取值为不定值。		—
b5	—			
b6	—			
b7	—			

注1. IR 位只能写“0”（不能写“1”）。

必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器，请参照“12.8.5 中断控制寄存器的变更”。

### 12.2.2 中断控制寄存器 (FMRDYIC、TRCIC、SSUIC/IICIC、TRHIC)

地址 地址 0041h (FMRDYIC)、地址 0047h (TRCIC)、地址 004Ah (TRHIC)、  
地址 004Fh (SSUIC/IICIC (注1))

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	IR	ILVL2	ILVL1	ILVL0
复位后的值	X	X	X	X	X	0	0	0

位	符号	位名	功能	R/W
b0	ILVL0	中断优先级选择位	b2 b1 b0 0 0 0: 0 (禁止中断) 0 0 1: 1 0 1 0: 2 0 1 1: 3 1 0 0: 4 1 0 1: 5 1 1 0: 6 1 1 1: 7	R/W
b1	ILVL1			R/W
b2	ILVL2			R/W
b3	IR			中断请求位
b4	—	什么也不指定。只能写“0”，读取值为不定值。		—
b5	—			
b6	—			
b7	—			

注1. 能通过 SSUICSR 寄存器的 IICSEL 位进行选择。

必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器，请参照“12.8.5 中断控制寄存器的变更”。

12.2.3 INT<sub>i</sub> 中断控制寄存器 (INT<sub>i</sub>IC) (i=0 ~ 7)

地址 地址 0043h (INT7IC)、地址 0044h (INT6IC)、地址 0045h (INT5IC)、地址 0046h (INT4IC)、  
地址 0055h (INT2IC)、地址 0059h (INT1IC)、地址 005Ah (INT3IC)、地址 005Dh (INT0IC)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	POL	IR	ILVL2	ILVL1	ILVL0
复位后的值	X	X	0	0	X	0	0	0

位	符号	位名	功能	R/W
b0	ILVL0	中断优先级选择位	b2 b1 b0 0 0 0: 0 (禁止中断)	R/W
b1	ILVL1		0 0 1: 1	R/W
b2	ILVL2		0 1 0: 2	R/W
			0 1 1: 3 1 0 0: 4 1 0 1: 5 1 1 0: 6 1 1 1: 7	
b3	IR	中断请求位	0: 无中断请求 1: 有中断请求	R/W (注1)
b4	POL	极性转换位 (注3)	0: 选择下降沿 1: 选择上升沿 (注2)	R/W
b5	—	保留位	必须置“0”。	R/W
b6	—	什么也不指定。只能写“0”，读取值为不定值。		—
b7	—			

注1. IR 位只能写“0” (不能写“1”)。

注2. 当 INTEN 寄存器的 INTIPL 位为“1” (双边沿) 时, 必须将 POL 位置“0” (选择下降沿)。

注3. 如果更改 POL 位, IR 位就可能变为“1” (有中断请求), 请参照“12.8.4 中断源的变更”。

必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器, 请参照“12.8.5 中断控制寄存器的变更”。

## 12.3 中断控制

以下说明可屏蔽中断的允许和禁止以及接受优先级的设定，但是在此说明的内容不适用于非屏蔽中断。

通过 FLG 寄存器的 I 标志、IPL 以及各中断控制寄存器的 ILVL2 ~ ILVL0 位，允许或者禁止可屏蔽中断，各中断控制寄存器的 IR 位表示中断请求的有无。

### 12.3.1 I 标志

通过 I 标志允许或者禁止可屏蔽中断。如果将 I 标志置“1”（允许），就允许可屏蔽中断；如果置“0”（禁止），就禁止全部的可屏蔽中断。

### 12.3.2 IR 位

如果发生中断请求，IR 位就变为“1”（有中断请求）。在接受中断请求并且转移到对应的中断向量后，IR 位变为“0”（无中断请求）。

能通过程序给 IR 位写“0”，但是不能写“1”。

但是，在定时器 RC 中断、同步串行通信单元中断、I<sup>2</sup>C 总线接口中断以及闪存中断的情况下，IR 位的操作不同，请参照“12.7 定时器 RC 中断、定时器 RH 中断、同步串行通信单元中断、I<sup>2</sup>C 总线接口中断、闪存中断（有多个中断请求源的中断）”。

### 12.3.3 ILVL2 ~ ILVL0 位和 IPL

能通过 ILVL2 ~ ILVL0 位设定中断优先级。

中断优先级的设定以及 IPL 允许的中断优先级分别如表 12.3 和表 12.4 所示。

接受中断请求的条件如下所示：

- I 标志 = 1
- IR 位 = 1
- 中断优先级 > IPL

I 标志、IR 位、ILVL2 ~ ILVL0 位和 IPL 各自独立，互不影响。

表 12.3 中断优先级的设定

ILVL2 ~ ILVL0 位	中断优先级	优先级
000b	0（禁止中断）	—
001b	1	低 ↓ 高
010b	2	
011b	3	
100b	4	
101b	5	
110b	6	
111b	7	

表 12.4 IPL 允许的中断优先级

IPL	允许的中断优先级
000b	允许 1 级以上 (含 1 级)
001b	允许 2 级以上 (含 2 级)
010b	允许 3 级以上 (含 3 级)
011b	允许 4 级以上 (含 4 级)
100b	允许 5 级以上 (含 5 级)
101b	允许 6 级以上 (含 6 级)
110b	允许 7 级以上 (含 7 级)
111b	禁止全部的可屏蔽中断

### 12.3.4 中断响应顺序

以下说明从接受中断请求到执行中断程序的中断响应顺序。

如果在指令执行过程中发生中断请求，CPU 就在该指令执行结束后判断优先级，从下一个周期转移到中断响应顺序。但是，如果在执行 SMOVB、SMOVF、SSTR、RMPA 各指令的过程中发生中断请求，就暂时中断指令的运行，转移到中断响应顺序。

中断响应顺序的运行如下，中断响应顺序的执行时间如图 12.3 所示。

1. 在 CPU 通过读地址 00000h 获得中断信息（中断序号和中断请求优先级）后，对应中断的 IR 位变为“0”（无中断请求）（注 2）。
2. 将中断响应顺序前的 FLG 寄存器保存到 CPU 内部的临时寄存器（注 1）。
3. FLG 寄存器中的 I 标志、D 标志和 U 标志的状态如下所示：  
I 标志为“0”（禁止中断）。  
D 标志为“0”（禁止单步中断）。  
U 标志为“0”（指定 ISP）。  
但是，如果执行软件中断序号 32～63 的 INT 指令，U 标志就不变。
4. 将 CPU 内部的临时寄存器（注 1）压栈。
5. 将 PC 压栈。
6. 给 IPL 设定已接受中断的中断优先级。
7. 将设定在中断向量的中断程序的起始地址取到 PC。

在中断响应顺序结束后，从中断程序的起始地址开始执行指令。

注 1. 用户不能使用。

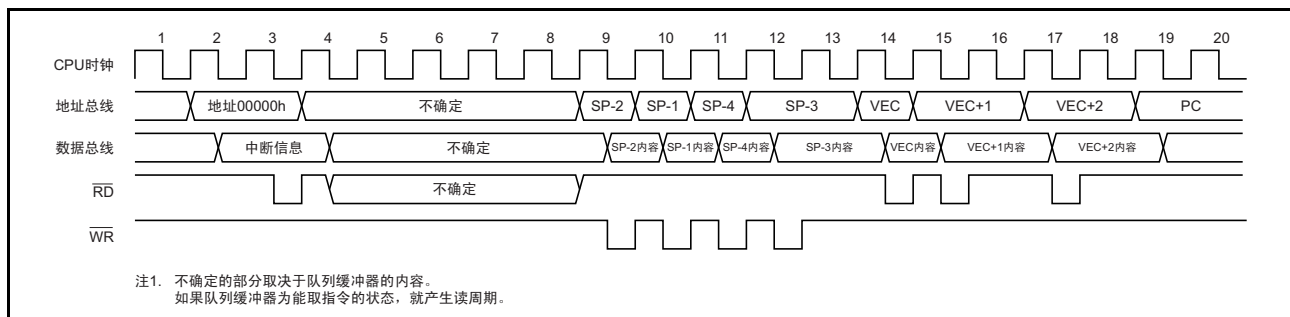


图 12.3 中断响应顺序的执行时间

注 2. 有关定时器 RC 中断、同步串行通信单元中断、I<sup>2</sup>C 总线接口中断的 IR 位操作，请参照“12.7 定时器 RC 中断、定时器 RH 中断、同步串行通信单元中断、I<sup>2</sup>C 总线接口中断、闪存中断（有多个中断请求源的中断）”。

### 12.3.5 中断响应时间

中断响应时间如图 12.4 所示。中断响应时间是从发生中断请求开始到执行中断程序内的第一条指令为止的时间，由发生中断请求开始到正在执行的指令结束为止的时间（图 12.4 的 (a)）和执行中断响应顺序的时间（20 个周期 (b)）构成。

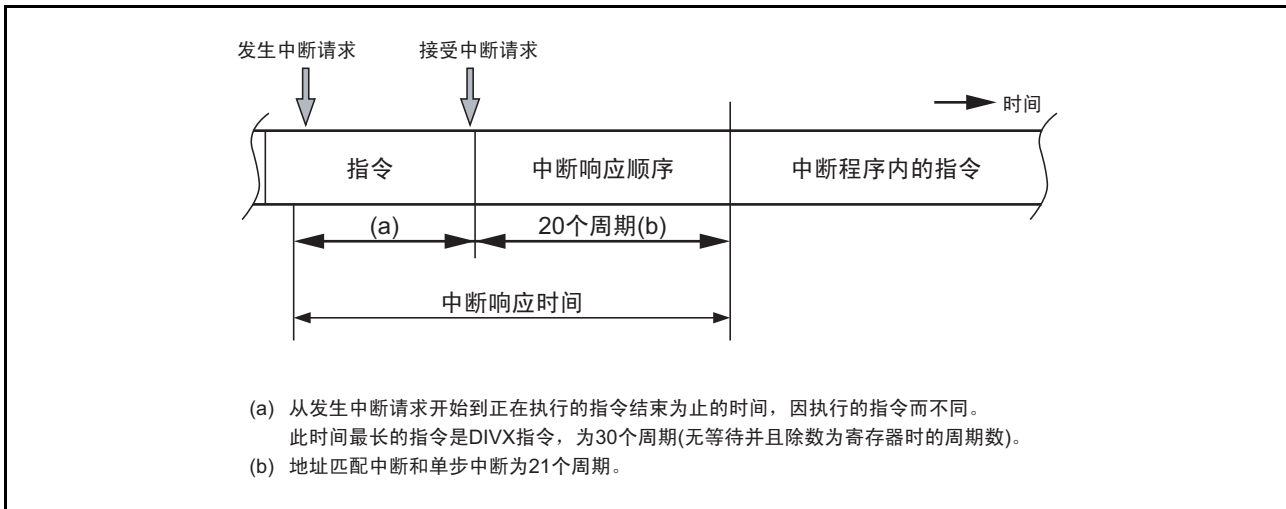


图 12.4 中断响应时间

### 12.3.6 接受中断请求时的 IPL 变化

如果接受可屏蔽中断的中断请求，就给 IPL 设定已接受中断的中断优先级。

如果接受软件中断或者特殊中断请求，就给 IPL 设定表 12.5 所示的值。

接受软件中断和特殊中断时的 IPL 值如表 12.5 所示。

表 12.5 接受软件中断和特殊中断时的 IPL 值

没有中断优先级的中断源	IPL 的设定值
看门狗定时器、振荡停止检测、电压监视 1、电压监视 2、地址断开	7
软件、地址匹配、单步	不变

### 12.3.7 寄存器压栈

在中断响应顺序中，将 FLG 寄存器和 PC 压栈。

先将 PC 的高 4 位、FLG 寄存器的高 4 位（IPL）和低 8 位共 16 位压栈，然后将 PC 的低 16 位压栈。

接受中断请求前后的堆栈状态如图 12.5 所示。

必须在中断程序的开始位置通过程序将其他需要的寄存器压栈。如果使用 PUSHM 指令，就能用 1 条指令将正在使用的寄存器组的多个寄存器（注 1）压栈。

注 1. 能从 R0、R1、R2、R3、A0、A1、SB、FB 寄存器中进行选择。



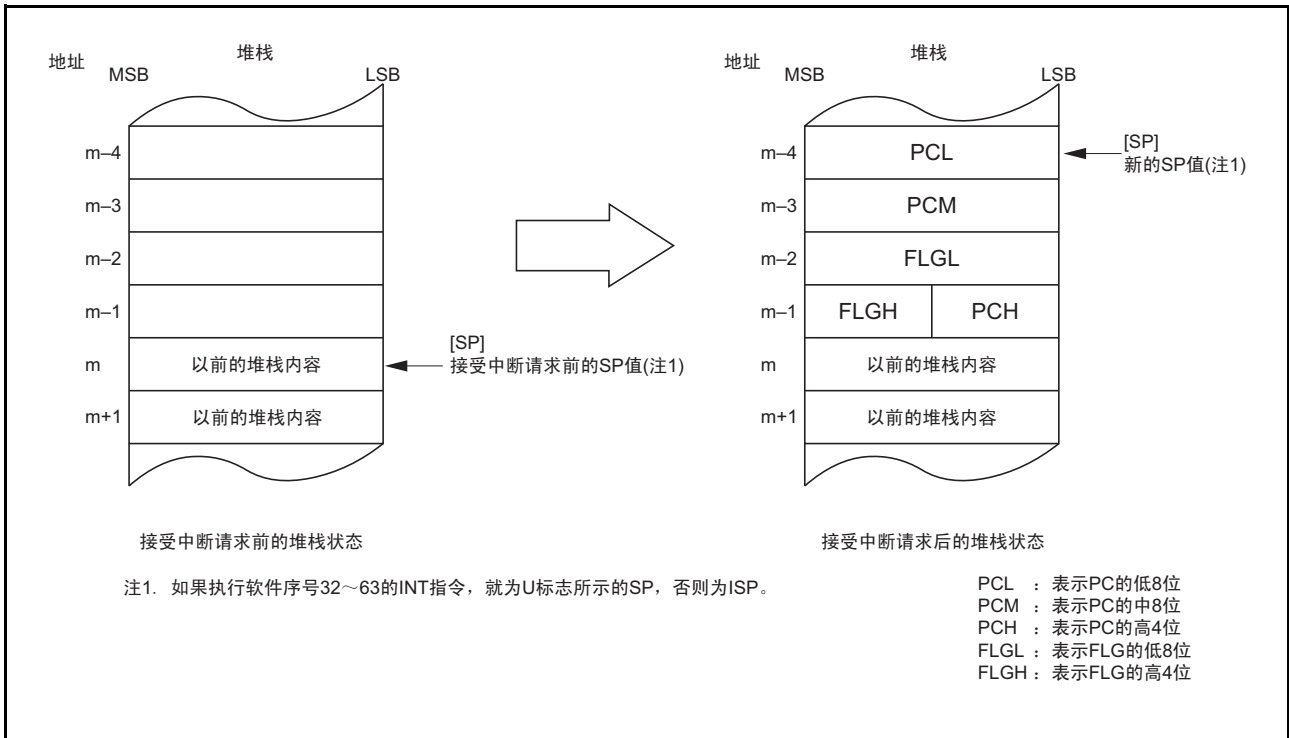


图 12.5 接受中断请求前后的堆栈状态

在中断响应顺序中, 按 8 位分 4 次进行寄存器的压栈操作。  
 寄存器的压栈操作如图 12.6 所示。

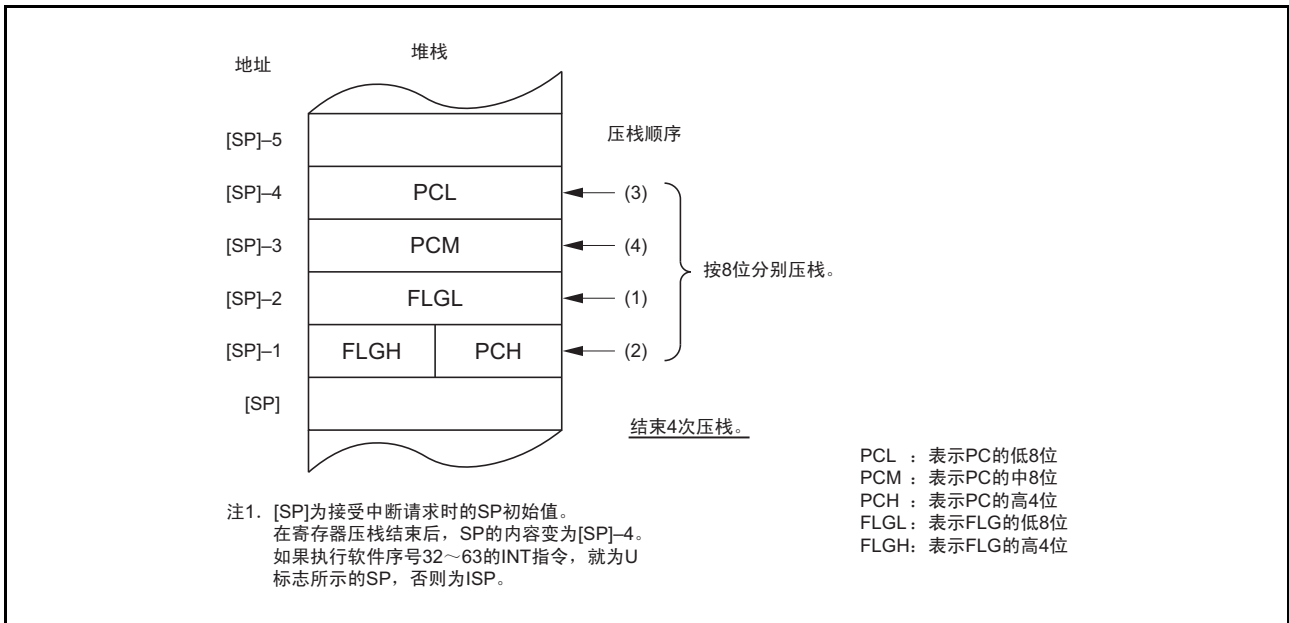


图 12.6 寄存器的压栈操作

### 12.3.8 从中断程序的返回

如果在中断程序的最后执行 REIT 指令，就先恢复被压栈的中断响应顺序前的 FLG 寄存器和 PC，然后返回到接受中断请求前正在执行的程序。

必须在执行 REIT 指令前使用 POPM 指令等，恢复在中断程序内通过程序压栈的寄存器。

### 12.3.9 中断优先级

如果在执行 1 条指令过程中发生 2 个或者 2 个以上的中断请求，就接受优先级高的中断。

能通过 ILVL2 ~ ILVL0 位任意选择可屏蔽中断（外围功能中断）的优先级。如果中断优先级为相同的设定值，就接受硬件设定的优先级高的中断。

通过硬件设定看门狗定时器中断等特殊中断的优先级。

硬件中断的中断优先级如图 12.7 所示。

软件中断不受中断优先级的影响。如果执行指令，就执行中断程序。

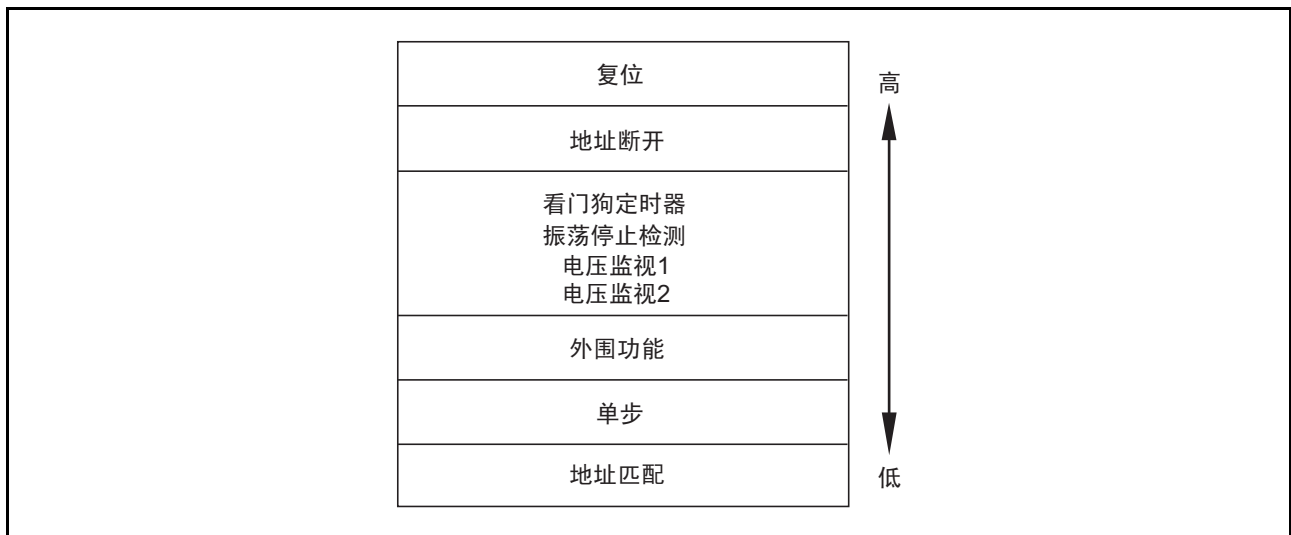


图 12.7 硬件中断的中断优先级

### 12.3.10 中断优先级的判断电路

中断优先级的判断电路用于选择优先级最高的中断。

中断优先级的判断电路如图 12.8 所示。

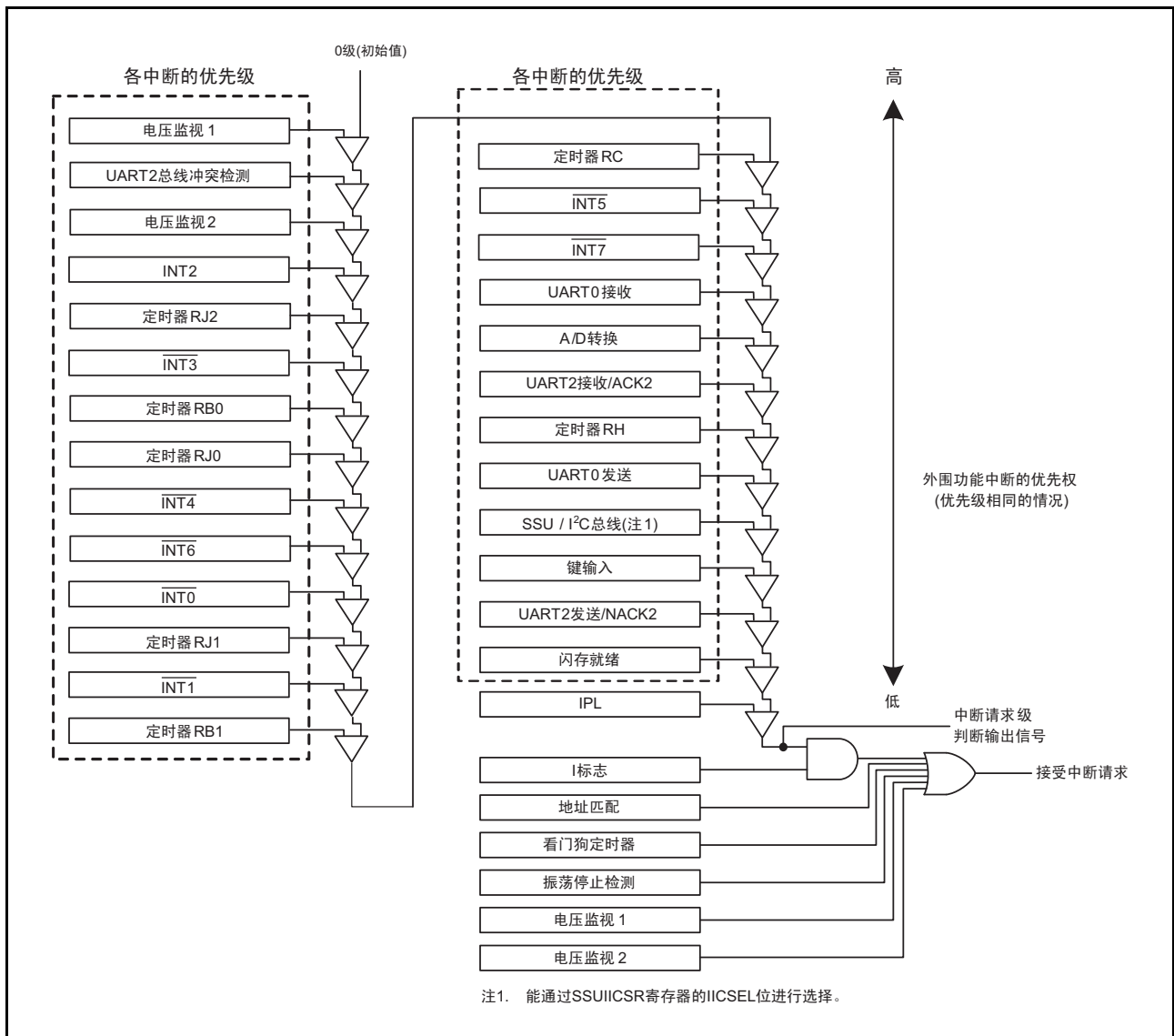


图 12.8 中断优先级的判断电路

## 12.4 $\overline{\text{INT}}$ 中断

### 12.4.1 $\overline{\text{INT}}_i$ 中断 (i=0 ~ 7)

$\overline{\text{INT}}_i$  中断是  $\overline{\text{INT}}_i$  输入产生的中断。在使用  $\overline{\text{INT}}_i$  中断时，必须将  $\text{INTEN}$  寄存器的  $\text{INTiEN}$  位置“1”（允许）。能通过  $\text{INTEN}$  寄存器的  $\text{INTiPL}$  位和  $\text{INTiIC}$  寄存器的  $\text{POL}$  位进行极性的选择。 $\overline{\text{INT}}_i$  的输入能选择输入引脚，也能通过有 3 种采样时钟的数字滤波器进行输入。

$\overline{\text{INT}}_0$  引脚兼用定时器 RC 的脉冲输出强制截止输入引脚以及定时器 RB0 的外部触发输入引脚。

$\overline{\text{INT}}_2$  引脚兼用定时器 RJ 的事件输入引脚。

$\overline{\text{INT}}_5$  引脚兼用定时器 RB1 的外部触发输入引脚。

$\overline{\text{INT}}$  中断的引脚结构如表 12.6 所示。

表 12.6  $\overline{\text{INT}}$  中断的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
$\overline{\text{INT}}_0$	P0_3 或者 P3_0	输入	$\overline{\text{INT}}_0$ 中断输入、定时器 RB0 的外部触发输入、定时器 RC 的脉冲输出强制截止输入
$\overline{\text{INT}}_1$	P8_0 或者 P3_1	输入	$\overline{\text{INT}}_1$ 中断输入
$\overline{\text{INT}}_2$	P8_7 或者 P3_2	输入	$\overline{\text{INT}}_2$ 中断输入、定时器 RJ 的事件控制
$\overline{\text{INT}}_3$	P8_1 或者 P3_3	输入	$\overline{\text{INT}}_3$ 中断输入
$\overline{\text{INT}}_4$	P1_4 或者 P3_4	输入	$\overline{\text{INT}}_4$ 中断输入
$\overline{\text{INT}}_5$	P1_5 或者 P3_5	输入	$\overline{\text{INT}}_5$ 中断输入、定时器 RB1 的外部触发输入
$\overline{\text{INT}}_6$	P1_6 或者 P3_6	输入	$\overline{\text{INT}}_6$ 中断输入
$\overline{\text{INT}}_7$	P0_1 或者 P3_7	输入	$\overline{\text{INT}}_7$ 中断输入

## 12.4.2 INT 中断输入的引脚选择寄存器 (INTSR)

地址	地址 018Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT7SEL0	INT6SEL0	INT5SEL0	INT4SEL0	INT3SEL0	INT2SEL0	INT1SEL0	INT0SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT0SEL0	$\overline{\text{INT0}}$ 引脚选择位	0: 分配到 P0_3 1: 分配到 P3_0	R/W
b1	INT1SEL0	$\overline{\text{INT1}}$ 引脚选择位	0: 分配到 P8_0 1: 分配到 P3_1	R/W
b2	INT2SEL0	$\overline{\text{INT2}}$ 引脚选择位	0: 分配到 P8_7 1: 分配到 P3_2	R/W
b3	INT3SEL0	$\overline{\text{INT3}}$ 引脚选择位	0: 分配到 P8_1 1: 分配到 P3_3	R/W
b4	INT4SEL0	$\overline{\text{INT4}}$ 引脚选择位	0: 分配到 P1_4 1: 分配到 P3_4	R/W
b5	INT5SEL0	$\overline{\text{INT5}}$ 引脚选择位	0: 分配到 P1_5 1: 分配到 P3_5	R/W
b6	INT6SEL0	$\overline{\text{INT6}}$ 引脚选择位	0: 分配到 P1_6 1: 分配到 P3_6	R/W
b7	INT7SEL0	$\overline{\text{INT7}}$ 引脚选择位	0: 分配到 P0_1 1: 分配到 P3_7	R/W

INTSR 寄存器选择将  $\overline{\text{INTi}}$  ( $i=1 \sim 7$ ) 的输入分配到哪个引脚。在使用  $\overline{\text{INTi}}$  时, 必须设定 INTSR 寄存器。

必须在设定  $\overline{\text{INTi}}$  的相关寄存器前设定 INTSR 寄存器, 但是不能在  $\overline{\text{INTi}}$  运行中更改 INTSR 寄存器的设定值。

## 12.4.3 外部输入允许寄存器 0 (INTEN)

地址	地址 01FAh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT3PL	INT3EN	INT2PL	INT2EN	INT1PL	INT1EN	INT0PL	INT0EN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT0EN	$\overline{\text{INT0}}$ 输入允许位	0: 禁止 1: 允许	R/W
b1	INT0PL	$\overline{\text{INT0}}$ 输入极性选择位 (注 1、注 2)	0: 单边沿 1: 双边沿	R/W
b2	INT1EN	$\overline{\text{INT1}}$ 输入允许位	0: 禁止 1: 允许	R/W
b3	INT1PL	$\overline{\text{INT1}}$ 输入极性选择位 (注 1、注 2)	0: 单边沿 1: 双边沿	R/W
b4	INT2EN	$\overline{\text{INT2}}$ 输入允许位	0: 禁止 1: 允许	R/W
b5	INT2PL	$\overline{\text{INT2}}$ 输入极性选择位 (注 1、注 2)	0: 单边沿 1: 双边沿	R/W
b6	INT3EN	$\overline{\text{INT3}}$ 输入允许位	0: 禁止 1: 允许	R/W
b7	INT3PL	$\overline{\text{INT3}}$ 输入极性选择位 (注 1、注 2)	0: 单边沿 1: 双边沿	R/W

注 1. 要将 INTiPL 位 (i=0 ~ 3) 置 “1” (双边沿) 时, 必须将 INTiC 寄存器的 POL 位置 “0” (选择下降沿)。

注 2. 如果更改 INTEN 寄存器, INTiC 寄存器的 IR 位就可能变为 “1” (有中断请求), 请参照 “12.8.4 中断源的变更”。

## 12.4.4 外部输入允许寄存器 1 (INTEN1)

地址	地址 01FBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT7PL	INT7EN	INT6PL	INT6EN	INT5PL	INT5EN	INT4PL	INT4EN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT4EN	$\overline{\text{INT4}}$ 输入允许位	0: 禁止 1: 允许	R/W
b1	INT4PL	$\overline{\text{INT4}}$ 输入极性选择位 (注1、注2)	0: 单边沿 1: 双边沿	R/W
b2	INT5EN	$\overline{\text{INT5}}$ 输入允许位	0: 禁止 1: 允许	R/W
b3	INT5PL	$\overline{\text{INT5}}$ 输入极性选择位 (注1、注2)	0: 单边沿 1: 双边沿	R/W
b4	INT6EN	$\overline{\text{INT6}}$ 输入允许位	0: 禁止 1: 允许	R/W
b5	INT6PL	$\overline{\text{INT6}}$ 输入极性选择位 (注1、注2)	0: 单边沿 1: 双边沿	R/W
b6	INT7EN	$\overline{\text{INT7}}$ 输入允许位	0: 禁止 1: 允许	R/W
b7	INT7PL	$\overline{\text{INT7}}$ 输入极性选择位 (注1、注2)	0: 单边沿 1: 双边沿	R/W

注1. 要将 INTiPL 位 (i=4 ~ 7) 置“1” (双边沿) 时, 必须将 INTiC 寄存器的 POL 位置“0” (选择下降沿)。

注2. 如果更改 INTEN1 寄存器, INTiC 寄存器的 IR 位就可能变为“1” (有中断请求), 请参照“12.8.4 中断源的变更”。

## 12.4.5 INT 输入滤波器的选择寄存器 0 (INTF)

地址	地址 01FCh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT3F1	INT3F0	INT2F1	INT2F0	INT1F1	INT1F0	INT0F1	INT0F0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT0F0	INT0 输入滤波器选择位	b1 b0 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b1	INT0F1			R/W
b2	INT1F0	INT1 输入滤波器选择位	b3 b2 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b3	INT1F1			R/W
b4	INT2F0	INT2 输入滤波器选择位	b5 b4 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b5	INT2F1			R/W
b6	INT3F0	INT3 输入滤波器选择位	b7 b6 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b7	INT3F1			R/W



## 12.4.6 INT 输入滤波器的选择寄存器 1 (INTF1)

地址	地址 01FDh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT7F1	INT5F0	INT6F1	INT5F0	INT5F1	INT5F0	INT4F1	INT4F0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT4F0	INT4 输入滤波器选择位	b1 b0 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b1	INT4F1			R/W
b2	INT5F0	INT5 输入滤波器选择位	b3 b2 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b3	INT5F1			R/W
b4	INT6F0	INT6 输入滤波器选择位	b5 b4 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b5	INT6F1			R/W
b6	INT7F0	INT7 输入滤波器选择位	b7 b6 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b7	INT7F1			R/W

### 12.4.7 INTi 输入滤波器 (i=0 ~ 7)

INTi 输入有数字滤波器，能通过 INTF 寄存器和 INTF1 寄存器的 INTiF0 ~ INTiF1 位选择采样时钟。以每个采样时钟对 INTi 的电平进行采样，在电平 3 次相同时，INTiIC 寄存器的 IR 位变为“1”（有中断请求）。

INTi 输入滤波器的结构和运行例子分别如图 12.9 和图 12.10 所示。

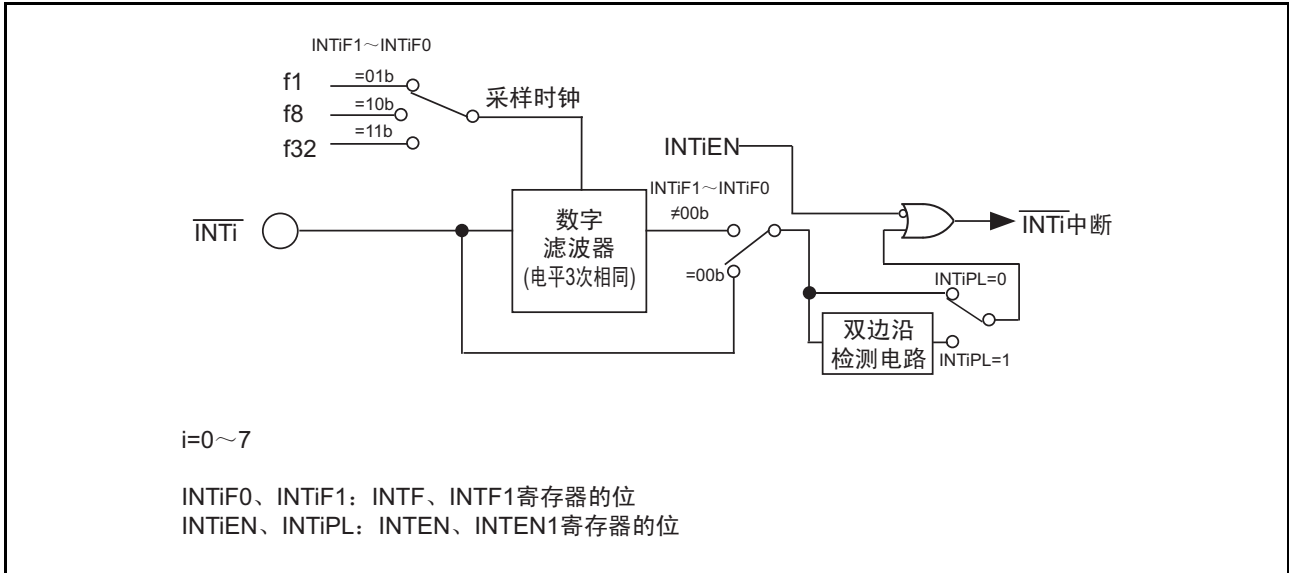


图 12.9 INTi 输入滤波器的结构

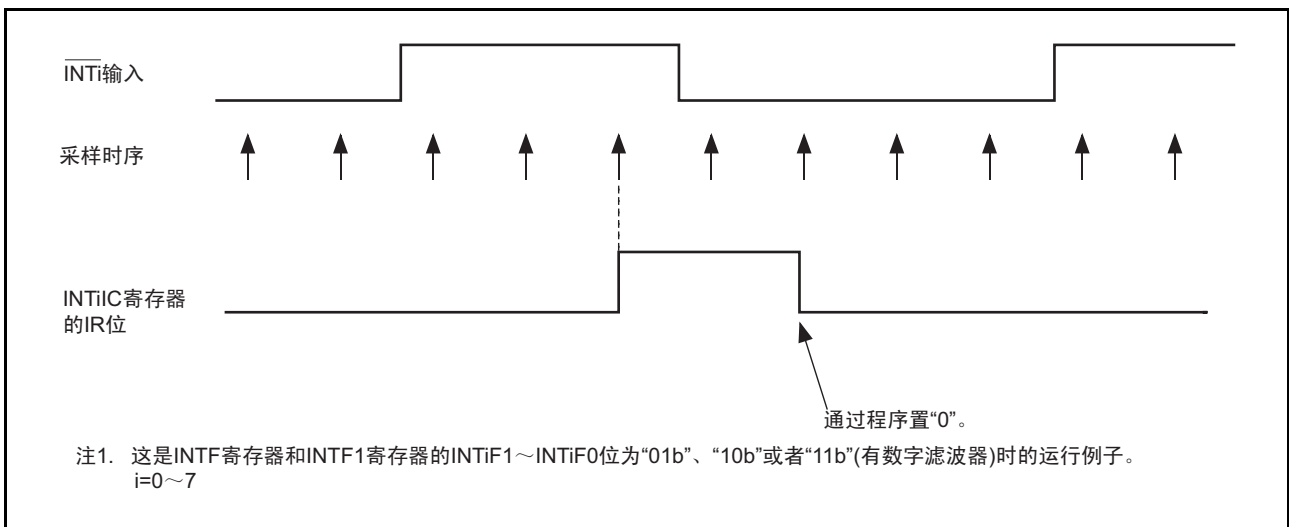


图 12.10 INTi 输入滤波器的运行例子

## 12.5 键输入中断

在  $\overline{KI0} \sim \overline{KI7}$  引脚中的任何一个输入边沿都会发生键输入中断请求。键输入中断也能用作解除等待模式和停止模式的键唤醒功能。

能通过  $KIiEN$  寄存器的  $KIiEN$  位 ( $i=0 \sim 7$ ) 选择是否将引脚用作  $\overline{KIi}$  输入引脚，还能通过  $KIiEN$  寄存器的  $KIiPL$  位选择输入极性。

如果给  $KIiPL$  位为“0”（下降沿）的  $\overline{KIi}$  引脚输入“L”电平，就无法检测到其他  $\overline{KI0} \sim \overline{KI7}$  引脚的输入中断。同样，如果给  $KIiPL$  位为“1”（上升沿）的  $\overline{KIi}$  引脚输入“H”电平，就无法检测到其他  $\overline{KI0} \sim \overline{KI7}$  引脚的输入中断。

键输入中断的框图和引脚结构分别如图 12.11 和表 12.7 所示。

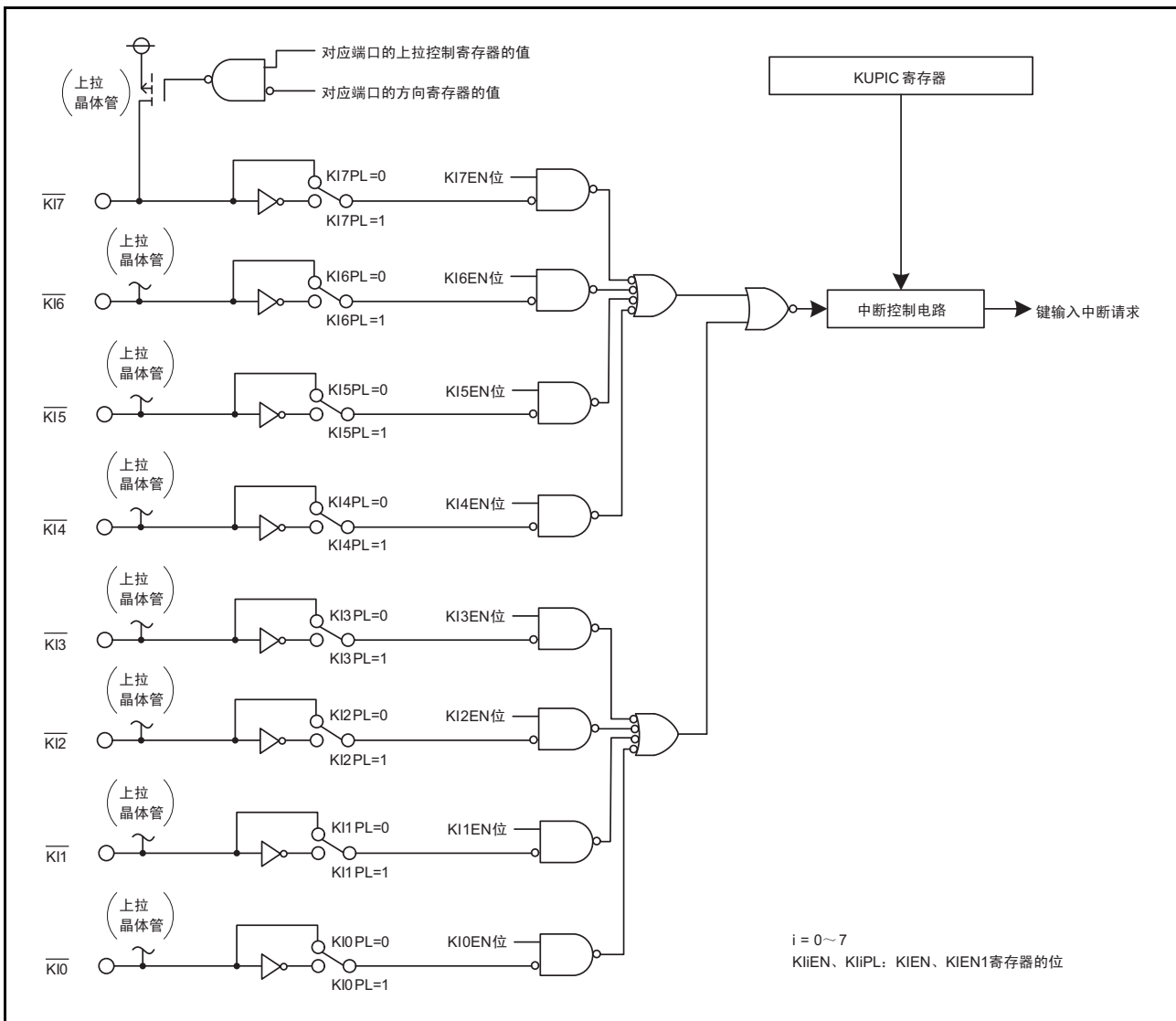


图 12.11 键输入中断的框图

表 12.7 键输入中断的引脚结构

引脚名	输入 / 输出	功能
$\overline{\text{KI0}}$	输入	$\overline{\text{KI0}}$ 中断输入
$\overline{\text{KI1}}$	输入	$\overline{\text{KI1}}$ 中断输入
$\overline{\text{KI2}}$	输入	$\overline{\text{KI2}}$ 中断输入
$\overline{\text{KI3}}$	输入	$\overline{\text{KI3}}$ 中断输入
$\overline{\text{KI4}}$	输入	$\overline{\text{KI4}}$ 中断输入
$\overline{\text{KI5}}$	输入	$\overline{\text{KI5}}$ 中断输入
$\overline{\text{KI6}}$	输入	$\overline{\text{KI6}}$ 中断输入
$\overline{\text{KI7}}$	输入	$\overline{\text{KI7}}$ 中断输入

### 12.5.1 键输入允许寄存器 0 (KIEN)

地址	地址 01FEh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	KI3PL	KI3EN	KI2PL	KI2EN	KI1PL	KI1EN	KI0PL	KI0EN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	KI0EN	KI0 输入允许位	0: 禁止 1: 允许	R/W
b1	KI0PL	KI0 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b2	KI1EN	KI1 输入允许位	0: 禁止 1: 允许	R/W
b3	KI1PL	KI1 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b4	KI2EN	KI2 输入允许位	0: 禁止 1: 允许	R/W
b5	KI2PL	KI2 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b6	KI3EN	KI3 输入允许位	0: 禁止 1: 允许	R/W
b7	KI3PL	KI3 输入极性选择位	0: 下降沿 1: 上升沿	R/W

如果更改 KIEN 寄存器，KUPIC 寄存器的 IR 位就可能变为“1”（有中断请求），请参照“12.8.4 中断源的变更”。

## 12.5.2 键输入允许寄存器 1 (KIEN1)

地址	地址 01FFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	KI7PL	KI7EN	KI6PL	KI6EN	KI5PL	KI5EN	KI4PL	KI4EN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	KI4EN	KI4 输入允许位	0: 禁止 1: 允许	R/W
b1	KI4PL	KI4 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b2	KI5EN	KI5 输入允许位	0: 禁止 1: 允许	R/W
b3	KI5PL	KI5 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b4	KI6EN	KI6 输入允许位	0: 禁止 1: 允许	R/W
b5	KI6PL	KI6 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b6	KI7EN	KI7 输入允许位	0: 禁止 1: 允许	R/W
b7	KI7PL	KI7 输入极性选择位	0: 下降沿 1: 上升沿	R/W

如果更改 KIEN1 寄存器，KUPIC 寄存器的 IR 位就可能变为“1”（有中断请求），请参照“12.8.4 中断源的变更”。

## 12.6 地址匹配中断

在即将执行 RMAD<sub>i</sub> (i=0 ~ 1) 寄存器所指地址的指令前发生地址匹配中断请求。地址匹配中断用于调试器的断点功能。在使用 on-chip 调试器时，不能通过用户系统设定地址匹配中断 (AIER0、AIER1、RMAD0、RMAD1 寄存器和固定向量表)。

必须给 RMAD<sub>i</sub> (i=0 ~ 1) 寄存器设定指令的起始地址。能通过 AIER<sub>i</sub> 寄存器的 AIER<sub>i</sub> 位，选择是允许还是禁止中断。地址匹配中断不受 I 标志和 IPL 的影响。

接受地址匹配中断请求时被压栈的 PC 值 (参照“12.3.7 寄存器压栈”) 因 RMAD<sub>i</sub> 寄存器所指地址的指令而不同 (正确的返回目标地址没有被压栈)。因此，从地址匹配中断返回时，必须使用以下的任何一种方法：

- 改写堆栈内容，通过 REIT 指令返回。
- 使用 POP 等指令将堆栈恢复到中断请求接受前的状态，然后通过跳转指令返回。

接受地址匹配中断请求时被压栈的 PC 值如表 12.8 所示。

表 12.8 接受地址匹配中断请求时被压栈的 PC 值

RMAD <sub>i</sub> 寄存器 (i=0 ~ 1) 所指地址的指令	被压栈的 PC 值 (注 1)
<ul style="list-style-type: none"> <li>• 操作码为 2 字节的指令 (注 2)</li> <li>• 操作码为 1 字节的指令 (注 2)</li> </ul>	RMAD <sub>i</sub> 寄存器指向的地址 +2
ADD.B:S #IMM8,dest SUB.B:S #IMM8,dest AND.B:S #IMM8,dest OR.B:S #IMM8,dest MOV.B:S #IMM8,dest STZ #IMM8,dest STNZ #IMM8,dest STZX #IMM81,#IMM82,dest CMP.B:S #IMM8,dest PUSHM src POPM dest JMPS #IMM8 JSRS #IMM8 MOV.B:S #IMM,dest (但是, dest=A0 或者 A1)	
上述以外	RMAD <sub>i</sub> 寄存器指向的地址 +1

注 1. 被压栈的 PC 值请参照“12.3.7 寄存器压栈”。

注 2. 操作码：请参照《R8C/Tiny 系列用户手册软件篇 (RCJ09B0006)》。在手册的“第 4 章 指令码 / 周期数”的各部分的下面有指令码图，图中粗框部分为操作码。

表 12.9 地址匹配中断源和相关寄存器的对应

地址匹配中断源	地址匹配中断允许位	地址匹配中断寄存器
地址匹配中断 0	AIER00	RMAD0
地址匹配中断 1	AIER10	RMAD1

## 12.6.1 地址匹配中断允许寄存器 i (AIERi) (i=0 ~ 1)

地址	地址 01C3h (AIER0)、地址 01C7h (AIER1)								
位	b7	b6	b5	b4	b3	b2	b1	b0	
符号	—	—	—	—	—	—	—	AIER00	AIER0 寄存器
复位后的值	0	0	0	0	0	0	0	0	
符号	—	—	—	—	—	—	—	AIER10	AIER1 寄存器
复位后的值	0	0	0	0	0	0	0	0	

位	符号	位名	功能	R/W
b0	AIERi0	地址匹配中断 i 允许位	0: 禁止 1: 允许	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

## 12.6.2 地址匹配中断寄存器 i (RMADi) (i=0 ~ 1)

地址	地址 01C2h ~ 01C0h (RMAD0)、地址 01C6h ~ 01C4h (RMAD1)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
位	b23	b22	b21	b20	b19	b18	b17	b16
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	X	X	X	X

位	符号	功能	可设定的值	R/W
b19 ~ b0	—	地址匹配中断的地址设定寄存器	00000h ~ FFFFFh	R/W
b20	—	什么也不指定。读写值都为“0”。		—
b21	—			
b22	—			
b23	—			

## 12.7 定时器 RC 中断、定时器 RH 中断、同步串行通信单元中断、I<sup>2</sup>C 总线接口中断、闪存中断（有多个中断请求源的中断）

定时器 RC、定时器 RH、同步串行通信单元、I<sup>2</sup>C 总线接口、闪存分别有多个中断请求源，这些中断请求源的逻辑“或”为中断请求，反映在中断控制寄存器的 IR 位。因此，这些外围功能有各自独立的中断请求源状态寄存器（以下称为状态寄存器）和中断请求源允许寄存器（以下称为允许寄存器），用于控制中断请求的发生（中断控制寄存器的 IR 位的变化）。定时器 RC、定时器 RH、同步串行通信单元、I<sup>2</sup>C 总线接口、闪存的中断相关寄存器如表 12.10 所示。

表 12.10 定时器 RC、定时器 RH、同步串行通信单元、I<sup>2</sup>C 总线接口、闪存的中断相关寄存器

外围功能名	中断请求源的状态寄存器	中断请求源的允许寄存器	中断控制寄存器
定时器 RC	TRCSR	TRCIER	TRCIC
定时器 RH	ALIF（TRHIFR 的 bit0）（注 1）、 RTCF（TRHIFR 的 bit1）（注 1）、 INTF（TRHICR 的 bit7）、 CMIF（TRHIFR 的 bit0）（注 2）、 OVIF（TRHIFR 的 bit1）（注 2）	TRHIER	TRHIC
		SLINT（TRHICR 的 bit5）	
		ALIE（TRHIFR 的 bit2）	
同步串行通信单元	SSSR	SSER	SSUIC
I <sup>2</sup> C 总线接口	ICSR	ICIER	IICIC
闪存	RDYSTI（FSF 的 bit0）	RDYSTIE（FMR0 的 bit7）	FMRDYIC
	BSYAEI（FSF 的 bit1）	BSYAEIE（FMR0 的 bit6）	
		CMDERIE（FMR0 的 bit5）	

注 1. 这是实时时钟模式的情况。

注 2. 这是输出比较模式的情况。

定时器 RC、定时器 RH、同步串行通信单元、I<sup>2</sup>C 总线接口、闪存的中断和其他可屏蔽中断相同，通过 I 标志、IR 位、ILVL0 ~ ILVL2 位和 IPL 的关系进行中断控制。但是，由于是多个中断请求源产生 1 个中断请求，所以和其他可屏蔽中断有以下不同：

- 当状态寄存器的位为“1”并且对应的允许寄存器的位为“1”（允许中断）时，中断控制寄存器的 IR 位就变为“1”（有中断请求）。
- 如果状态寄存器的位或者对应的允许寄存器的位为“0”，或者两者都为“0”，IR 位就变为“0”（无中断请求）。  
即，一旦 IR 位为“1”，即使不接受中断也不保持中断请求。  
即使给 IR 位写“0”，其值也不变为“0”。
- 即使接受中断，状态寄存器的各位也不自动变为“0”。  
因此，在接受中断后，IR 位也不自动变为“0”。  
必须在中断程序内将状态寄存器的各位置“0”。有关将状态寄存器的各位置“0”的方法，请参照状态寄存器的图。
- 当允许寄存器的多个位为“1”时，如果在 IR 位变为“1”后发生其他请求源，IR 位就保持“1”。
- 当允许寄存器的多个位为“1”时，必须通过状态寄存器判断是哪个请求源产生的中断。

有关状态寄存器和允许寄存器，请参照各外围功能的章节（“18. 定时器 RC”、“19. 定时器 RH”、“24. 同步串行通信单元（SSU）”、“25. I<sup>2</sup>C 总线接口”、“29. 闪存”）。

有关中断控制寄存器，请参照“12.3 中断控制”。



## 12.8 使用中断时的注意事项

### 12.8.1 读地址 00000h

不能通过程序读地址 00000h。如果接受可屏蔽中断的中断请求，CPU 就在中断响应顺序中从地址 00000h 读中断信息（中断序号和中断请求优先级）。此时，被接受的中断 IR 位为“0”。

如果通过程序读地址 00000h，允许的中断中优先级最高的中断的 IR 位就变为“0”。因此，中断有可能被取消或者发生意外的中断。

### 12.8.2 SP 的设定

必须在接受中断前给 SP 设定值，SP 在复位后为“0000h”。因此，如果在给 SP 设定值前接受中断，就会导致程序失控。

### 12.8.3 外部中断和键输入中断

输入到  $\overline{INT0} \sim \overline{INT7}$  引脚和  $\overline{KI0} \sim \overline{KI7}$  引脚的信号与 CPU 运行时钟无关，需要保持电特性的外部中断  $\overline{INTi}$  输入（ $i=0 \sim 7$ ）所示的“L”电平宽度或者“H”电平宽度（详细内容请参照“表 30.28 外部中断  $\overline{INTi}$  输入（ $i=0 \sim 7$ ）和键输入中断  $\overline{KIi}$ （ $i=0 \sim 7$ ）的时序条件”）。

### 12.8.4 中断源的变更

如果更改中断源，中断控制寄存器的 IR 位就可能变为“1”（有中断请求）。在使用中断时，必须在更改中断源后将 IR 位置“0”（无中断请求）。

中断源的变更是指更改各软件中断序号分配的中断源、极性和时序的全部要素。因此，如果外围功能的模式变更等与中断源、极性和时序有关，就必须在更改这些内容后将 IR 位置“0”（无中断请求）。外围功能的中断请参照各外围功能。

中断源的变更步骤例子如图 12.12 所示。

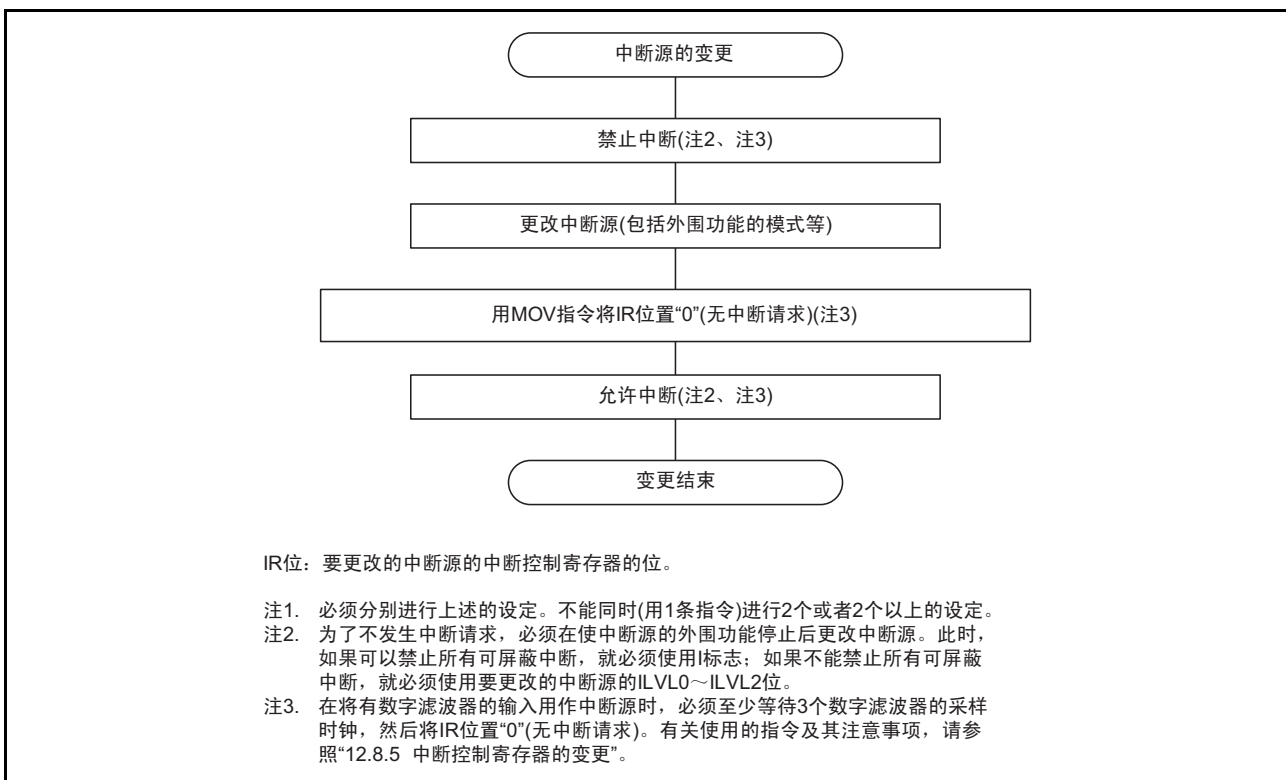


图 12.12 中断源的变更步骤例子

### 12.8.5 中断控制寄存器的变更

1. 必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器。如果有可能发生中断请求，就必须在禁止中断后更改中断控制寄存器。

2. 在禁止中断后更改中断控制寄存器时，必须注意所使用的指令。

#### 非IR位的变更

如果在指令执行过程中发生与该寄存器对应的中断请求，就可能因IR位不变为“1”（有中断请求）而忽视中断。如果引起问题，就必须使用以下的指令更改寄存器：

对象指令：AND、OR、BCLR、BSET

#### IR位的变更

在将IR位置“0”（无中断请求）时，根据所使用的指令，IR位有可能不变为“0”。必须使用MOV指令将IR位置“0”。

3. 在使用I标志禁止中断时，必须按照以下的参考程序例子来设定I标志（参考程序例子的中断控制寄存器的变更请参照上述的2.）。

例1～例3是防止因受内部总线和指令队列缓冲器的影响而使I标志在更改中断控制寄存器前变为“1”（允许中断）的方法。

例1：使用NOP指令等待中断控制寄存器被更改的例子

INT\_SWITCH1:

FCLR	I	；禁止中断
AND.B	#00H, 0056H	；将TRJ0IC寄存器置“00h”。
NOP		；
NOP		；
FSET	I	；允许中断

例2：通过虚读让FSET指令等待的例子

INT\_SWITCH2:

FCLR	I	；禁止中断
AND.B	#00H, 0056H	；将TRJ0IC寄存器置“00h”。
MOV.W	MEM, R0	； <u>虚读</u>
FSET	I	；允许中断

例3：使用POPC指令更改I标志的例子

INT\_SWITCH3:

PUSHC	FLG	
FCLR	I	；禁止中断
AND.B	#00H, 0056H	；将TRJ0IC寄存器置“00h”。
POPC	FLG	；允许中断

## 13. ID 码区域

ID 码区域用于标准串行输入 / 输出模式中的闪存改写禁止功能。闪存改写禁止功能禁止读、改写和擦除闪存。

### 13.1 概要

ID 码区域是固定向量表的各向量最高位地址中的地址 0FFDFh、0FFE3h、0FFEBh、0FFEfH、0FFF3h、0FFF7h、0FFFBh，如图 13.1 所示。

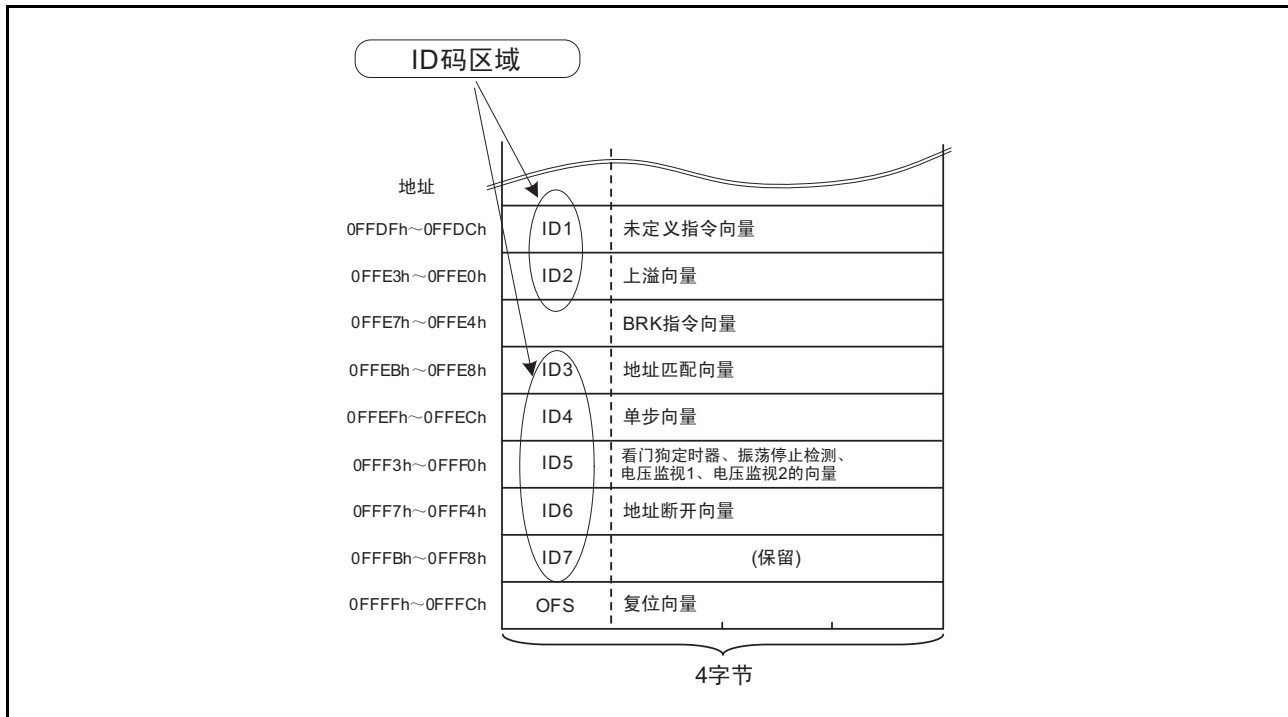


图 13.1 ID 码区域

### 13.2 功能

ID 码区域用于标准串行输入 / 输出模式。在标准串行输入 / 输出模式中，当复位向量的 3 字节（地址 0FFFCCh ~ 0FFFEh）不为“FFFFFFh”时，就判断 ID 码区域保存的 ID 码和串行编程器或者 on-chip 调试仿真器送来的 ID 码是否相同。如果相同，就接受被送来的命令，否则就不接受。因此，在准备使用串行编程器或者 on-chip 调试仿真器时，必须预先将决定的 ID 码写到 ID 码区域。

当复位向量的 3 字节（地址 0FFFCCh ~ 0FFFEh）为“FFFFFFh”时，就不判断 ID 码而接受全部的命令。

ID 码区域在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。

ASCII 码“ALeRASE”的 ID 码是强制擦除功能使用的保留字，“Protect”的 ID 码是标准串行输入 / 输出模式的禁止功能使用的保留字。ID 码的保留字如表 13.1 所示，当 ID 码的保存地址和数据与表 13.1 完全相同时，为保留字。在不使用强制擦除功能和标准串行输入 / 输出模式的禁止功能时，必须使用其他的 ID 码。

表 13.1 ID 码的保留字

ID 码的保存地址		ID 码的保留字 (ASCII 码) (注 1)	
		ALeRASE	Protect
0FFDFh	ID1	41h(A)	50h(P)
0FFE3h	ID2	4Ch(L)	72h(r)
0FFEBh	ID3	65h(e)	6Fh(o)
0FFEFh	ID4	52h(R)	74h(t)
0FFF3h	ID5	41h(A)	65h(e)
0FFF7h	ID6	53h(S)	63h(c)
0FFFBh	ID7	45h(E)	74h(t)

注 1. 当 ID 码的保存地址和数据与表 13.1 完全相同时, 为保留字。

### 13.3 强制擦除功能

强制擦除功能用于标准串行输入 / 输出模式。当串行编程器或者 on-chip 调试仿真器送来的 ID 码为 ASCII 码 “ALeRASE” 时, 就将用户 ROM 区全部擦除。如果 ID 码保存地址的内容不是 ASCII 码 “ALeRASE” (“表 13.1 ID 码的保留字” 以外的待码)、OFS 寄存器的 ROMCR 位为 “1” 并且 ROMCP1 位为 “0” (ROM 码保护有效), 就不强制擦除而通过 ID 码的检查功能判断 ID 码。强制擦除功能的条件和操作如表 13.2 所示。

预先将 ID 码保存地址的内容设定为 ASCII 码 “ALeRASE”, 如果串行编程器或者 on-chip 调试仿真器送来的 ID 码为 “ALeRASE”, 就擦除用户 ROM 区; 如果不是 “ALeRASE”, 就因 ID 不同而不接受命令, 所以就无法操作用户 ROM 区。

表 13.2 强制擦除功能的条件和操作

串行编程器或者 on-chip 调试仿真器送来的 ID 码	条件		操作
	ID 码保存地址中的 ID 码	OFS 寄存器的 ROMCP1 位和 ROMCR 位	
ALeRASE	ALeRASE	—	将用户 ROM 区全部擦除。 (强制擦除功能)
	不是 ALeRASE (注 1)	不是 “01b” (解除 ROM 码保护)	
		“01b” (ROM 码保护有效)	判断 ID 码。 (ID 码检查功能)
不是 ALeRASE	ALeRASE	—	判断 ID 码。 (ID 码检查功能, ID 码不同)
	不是 ALeRASE (注 1)	—	判断 ID 码。 (ID 码检查功能)

注 1. 有关 ID 码为 “Protect” 的情况, 请参照 “13.4 标准串行输入 / 输出模式的禁止功能”。

### 13.4 标准串行输入 / 输出模式的禁止功能

标准串行输入 / 输出模式的禁止功能用于标准串行输入 / 输出模式。当 ID 码保存地址的 ID 码为 ASCII 码 “Protect” (参照 “表 13.1 ID 码的保留字”) 时, 就不和串行编程器或者 on-chip 调试仿真器进行通信。因此, 能禁止串行编程器或者 on-chip 调试仿真器对闪存进行读、编程和擦除。

当 ID 码为 “Protect”, OFS 寄存器的 ROMCR 位为 “1” 并且 ROMCP1 位为 “0” (ROM 码保护有效) 时, 不能通过串行编程器或者 on-chip 调试仿真器解除 ROM 码保护。因此, 串行编程器、on-chip 调试仿真器或者并行编程器也不能对闪存进行读、编程和擦除。

## 13.5 使用 ID 码区域时的注意事项

### 13.5.1 ID 码区域的设定例子

ID 码区域在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。设定的例子如下所示：

- 将 ID 码区域全部设定为 “55h” 的情况

```
.org 00FFDCH
.lword dummy | (55000000h) ; UND
.lword dummy | (55000000h) ; INTO
.lword dummy ; BREAK
.lword dummy | (55000000h) ; ADDRESS MATCH
.lword dummy | (55000000h) ; SET SINGLE STEP
.lword dummy | (55000000h) ; WDT
.lword dummy | (55000000h) ; ADDRESS BREAK
.lword dummy | (55000000h) ; RESERVE
```

(程序格式因编译程序而不同，请通过编译程序的使用手册进行确认。)

## 14. 选项功能选择区

### 14.1 概要

选项功能选择区是选择复位后的单片机状态以及选择并行输入 / 输出模式的改写禁止功能的区域，是固定向量表的复位向量最高位、地址 0FFDBh 和地址 0FFDBh，如图 14.1 所示。

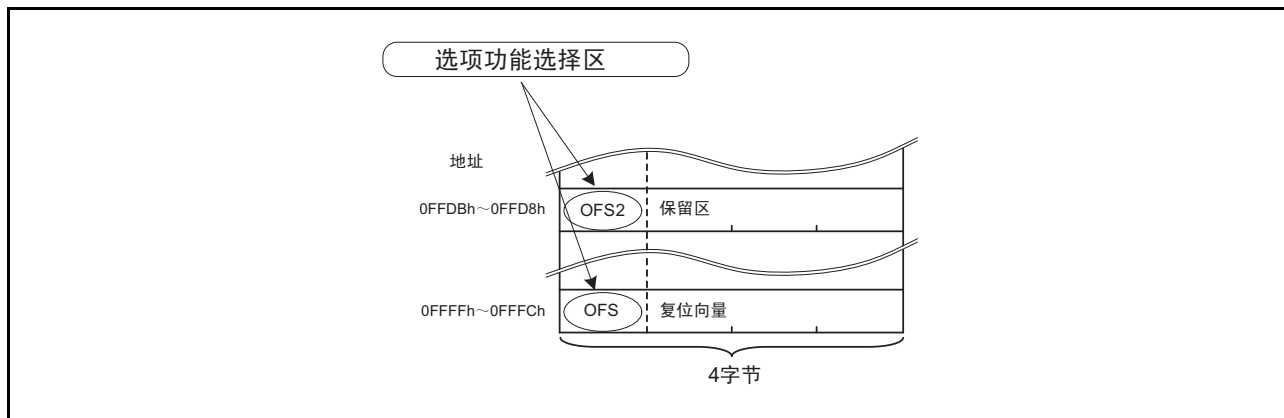


图 14.1 选项功能选择区

## 14.2 寄存器说明

OFS 寄存器和 OFS2 寄存器是选择复位后的单片机状态以及选择并行输入 / 输出模式的改写禁止功能的寄存器。

### 14.2.1 选项功能选择寄存器（OFS）

地址	地址 0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	VDSEL1	VDSEL0	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值（注 1）							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	VDSEL0	电压检测 0 的电平选择位（注 2）	b5 b4 0 0: 选择 3.80V (Vdet0_3) 0 1: 选择 2.85V (Vdet0_2) 1 0: 选择 2.35V (Vdet0_1) 1 1: 选择 1.90V (Vdet0_0)	R/W
b5	VDSEL1			R/W
b6	LVDAS	电压检测 0 电路的启动位（注 3）	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

注 1. OFS 寄存器在闪存内而不是 SFR, 作为 ROM 数据, 必须通过程序设定适当的值。  
不能追加写 OFS 寄存器。如果擦除含 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。  
空白发货产品的 OFS 寄存器的值为“FFh”, 在用户进行数据编程后, 变为编程后的值。  
编程后的发货产品的 OFS 寄存器的值是用户通过程序设定的值。

注 2. 给电压监视 0 复位和上电复位 2 种功能设定 VDSEL0 ~ VDSEL1 位选择的电压检测 0 电平。

注 3. 在使用上电复位和电压监视 0 复位时, 必须将 LVDAS 位置“0”(复位后, 电压监视 0 复位有效)。

有关 OFS 寄存器的设定例子, 请参照“14.3.1 选项功能选择区的设定例子”。

#### LVDAS 位（电压检测 0 电路的启动位）

通过 VDSEL0 ~ VDSEL1 位, 选择由电压检测 0 电路监视的 Vdet0 电压。

## 14.2.2 选项功能选择寄存器 2 (OFS2)

地址	地址 0FFDBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	WDTRCS1	WDTRCS0	WDTUFS1	WDTUFS0
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTUFS0	看门狗定时器的下溢周期设定位	b1 b0 0 0: 03FFh 0 1: 0FFFh 1 0: 1FFFh 1 1: 3FFFh	R/W
b1	WDTUFS1			R/W
b2	WDTRCS0	看门狗定时器的刷新接受周期设定位	b3 b2 0 0: 25% 0 1: 50% 1 0: 75% 1 1: 100%	R/W
b3	WDTRCS1			R/W
b4	—	保留位	必须置“1”。	R/W
b5	—			
b6	—			
b7	—			

注 1. OFS2 寄存器在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
 不能追加写 OFS2 寄存器。如果擦除含 OFS2 寄存器的块，OFS2 寄存器的值就变为“FFh”。  
 空白发货产品的 OFS2 寄存器的值为“FFh”，在用户进行数据编程后，变为编程后的值。  
 编程后的发货产品的 OFS2 寄存器的值是用户通过程序设定的值。

有关 OFS2 寄存器的设定例子，请参照“14.3.1 选项功能选择区的设定例子”。

### WDTRCS0 位和 WDTRCS1 位 (看门狗定时器的刷新接受周期设定位)

假设看门狗定时器从计数开始到发生下溢的期间为 100%，则能选择看门狗定时器可接受刷新的期间。  
 详细内容请参照“15.3.1.1 刷新接受期间”。

## 14.3 使用选项功能选择区时的注意事项

### 14.3.1 选项功能选择区的设定例子

选项功能选择区在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。设定例子如下所示：

- 将 OFS 寄存器设定为“FFh”的情况  

```
.org 00FFFCH
.word reset | (0FF00000h) ; RESET
```

 (程序格式因编译程序而不同，请通过编译程序的使用手册进行确认。)
- 将 OFS2 寄存器设定为“FFh”的情况  

```
.org 00FFDBH
.byte 0FFh
```

 (程序格式因编译程序而不同，请通过编译程序的使用手册进行确认。)



## 15. 看门狗定时器

看门狗定时器用于检测程序的失控。为了提高系统的可靠性，建议使用看门狗定时器。

### 15.1 概要

看门狗定时器有 1 个 14 位计数器，能选择计数源保护模式是否有效。

看门狗定时器的规格如表 15.1 所示。

看门狗定时器复位的详细内容请参照“5.5 看门狗定时器复位”。

看门狗定时器的框图如图 15.1 所示。

表 15.1 看门狗定时器的规格

项目	计数源保护模式无效	计数源保护模式有效
计数源	CPU 时钟	看门狗定时器的低速内部振荡器时钟
计数运行	递减计数	
计数开始条件	可选择以下任意一项： <ul style="list-style-type: none"> <li>复位后自动开始计数。</li> <li>通过写 WDTS 寄存器开始计数。</li> </ul>	
计数停止条件	停止模式、等待模式	无
看门狗定时器的初始化条件	<ul style="list-style-type: none"> <li>复位</li> <li>将“00h”和“FFh”连续写到 WDTR 寄存器（设定接受期间）（注 1）。</li> <li>下溢</li> </ul>	
下溢时的运行	看门狗定时器中断或者看门狗定时器复位	看门狗定时器复位
选择功能	<ul style="list-style-type: none"> <li>预分频器的分频比 通过 WDTC 寄存器的 WDTC7 位或者 CM0 寄存器的 CM07 位进行选择。</li> <li>计数源保护模式 通过 OFS 寄存器的 CSPROINI 位（闪存）选择此模式在复位后是否有效。在复位后无效的情况下，通过 CSPR 寄存器的 CSPRO 位（编程）进行选择。</li> <li>复位后的看门狗定时器启动或者停止 通过 OFS 寄存器的 WDTON 位（闪存）进行选择。</li> <li>看门狗定时器的初始值 通过 OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位进行选择。</li> <li>看门狗定时器的刷新接受周期 通过 OFS2 寄存器的 WDTRCS0 ~ WDTRCS1 位进行选择。</li> </ul>	

注 1. 必须在看门狗定时器计数过程中写 WDTR 寄存器。

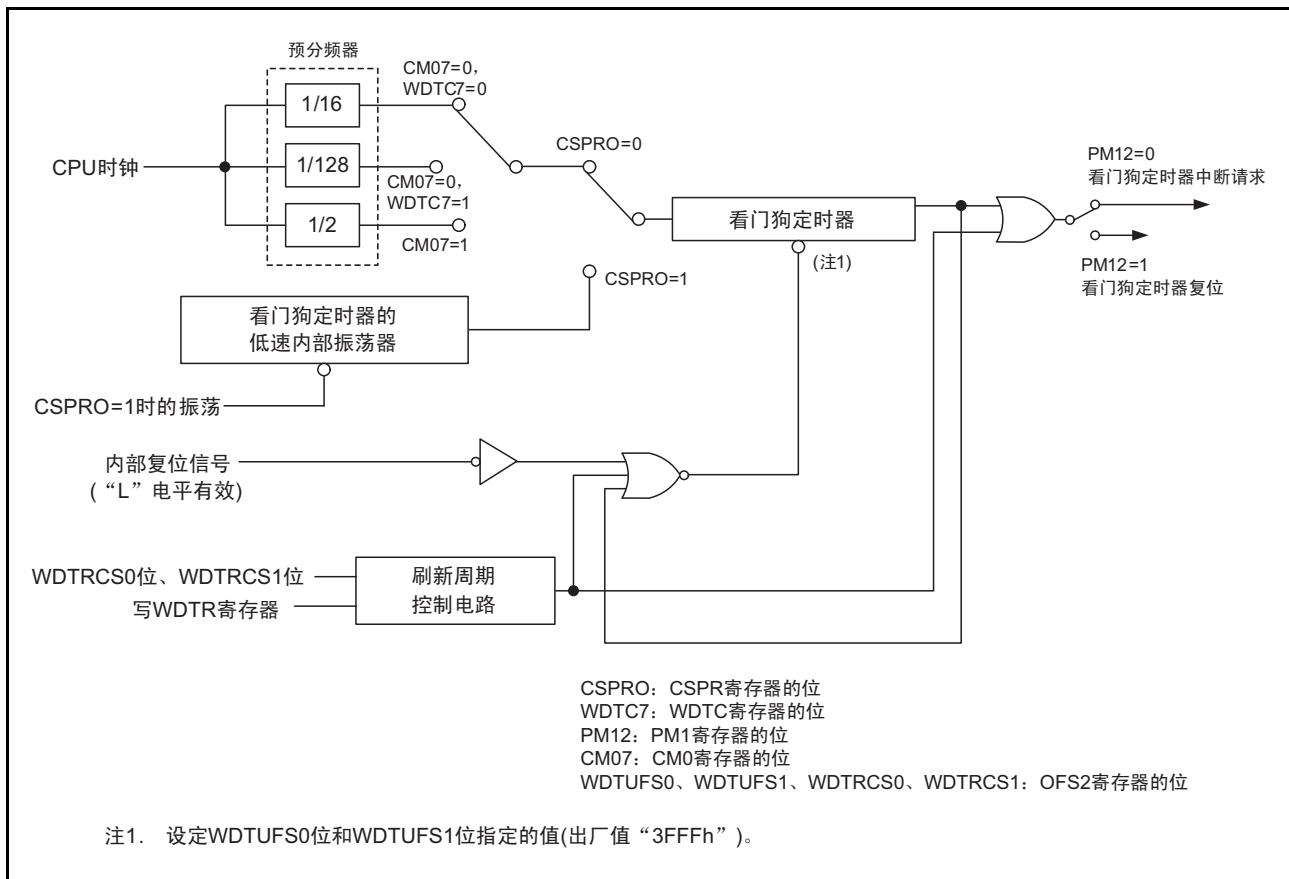


图 15.1 看门狗定时器的框图

## 15.2 寄存器说明

### 15.2.1 处理器模式寄存器 1 (PM1)

地址	地址 0005h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	PM12	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	PM12	WDT 中断 / 复位的转换位	0: 看门狗定时器中断 1: 看门狗定时器复位 (注 1)	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—	保留位	必须置“0”。	R/W

注 1. 如果通过程序给 PM12 位写“1”，此位就变为“1”（即使写“0”值也不变）。

当 CSPR 寄存器的 CSPRO 位为“1”（计数源保护模式有效）时，PM12 位自动变为“1”。

必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写 PM1 寄存器。

### 15.2.2 看门狗定时器的复位寄存器 (WDTR)

地址	地址 000Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	R/W
b7 ~ b0	如果在写“00h”后继续写“FFh”，看门狗定时器就被初始化。 通过 OFS2 寄存器的 WDTUFS0 位和 WDTUFS1 位，指定看门狗定时器的初始值 (注 1)。	W

注 1. 必须在看门狗定时器计数过程中写 WDTR 寄存器。

## 15.2.3 看门狗定时器的启动寄存器 (WDTS)

地址	地址 000Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	R/W
b7 ~ b0	通过写此寄存器的指令，看门狗定时器开始计数。	W

## 15.2.4 看门狗定时器的控制寄存器 (WDTC)

地址	地址 000Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	WDTC7	—	—	—	—	—	—	—
出厂值	0	0	1	1	1	1	1	1

位	符号	位名	功能	R/W
b0	—	能读看门狗定时器的以下的位： 当 OFS2 寄存器的 WDTUFS1 ~ WDTUFS0 位为 “00b” (03FFh)：b5 ~ b0 “01b” (0FFFh)：b7 ~ b2 “10b” (1FFFh)：b8 ~ b3 “11b” (3FFFh)：b9 ~ b4		R
b1	—			R
b2	—			R
b3	—			R
b4	—			R
b5	—			R
b6	—	保留位	读取值为“0”。	R
b7	WDTC7	预分频器选择位	0: 16 分频 1: 128 分频	R/W

## 15.2.5 计数源保护模式寄存器 (CSPR)

地址	地址 001Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPRO	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0
	上述是 OFS 寄存器的 CSPROINI 位为 “1” 的情况。							
复位后的值	1	0	0	0	0	0	0	0
	上述是 OFS 寄存器的 CSPROINI 位为 “0” 的情况。							

位	符号	位名	功能	R/W
b0	—	保留位	必须置 “0”。	R/W
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	CSPRO	计数源保护模式选择位 (注 1)	0: 计数源保护模式无效 1: 计数源保护模式有效	R/W

注 1. 要将 CSPRO 位置 “1” 时，必须在写 “0” 后继续写 “1”。不能通过程序将此位置 “0”。另外，必须在写 “0” 后到写 “1” 前禁止中断。

## 15.2.6 选择功能选择寄存器 (OFS)

地址	地址 0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	VDSEL1	VDSEL0	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	VDSEL0	电压检测 0 的电平选择位 (注 2)	b5 b4 0 0: 选择 3.80V (Vdet0_3) 0 1: 选择 2.85V (Vdet0_2) 1 0: 选择 2.35V (Vdet0_1) 1 1: 选择 1.90V (Vdet0_0)	R/W
b5	VDSEL1			R/W
b6	LVDAS	电压检测 0 电路的启动位 (注 3)	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

注 1. OFS 寄存器在闪存内而不是 SFR, 作为 ROM 数据, 必须通过程序设定适当的值。  
不能追加写 OFS 寄存器。如果擦除含 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。  
空白发货产品的 OFS 寄存器的值为“FFh”, 在用户进行数据编程后, 变为编程后的值。  
编程后的发货产品的 OFS 寄存器的值是用户通过程序设定的值。

注 2. 给电压监视 0 复位和上电复位 2 种功能设定 VDSEL0 ~ VDSEL1 位选择的电压检测 0 电平。

注 3. 在使用上电复位和电压监视 0 复位时, 必须将 LVDAS 位置“0”(复位后, 电压监视 0 复位有效)。

有关 OFS 寄存器的设定例子, 请参照“14.3.1 选项功能选择区的设定例子”。

## LVDAS 位 (电压检测 0 电路的启动位)

通过 VDSEL0 ~ VDSEL1 位, 选择由电压检测 0 电路监视的 Vdet0 电压。

## 15.2.7 选择功能选择寄存器 2 (OFS2)

地址	地址 0FFDBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	WDTRCS1	WDTRCS0	WDTUFS1	WDTUFS0
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTUFS0	看门狗定时器的下溢周期设定位	b1 b0 0 0: 03FFh 0 1: 0FFFh 1 0: 1FFFh 1 1: 3FFFh	R/W
b1	WDTUFS1			R/W
b2	WDTRCS0	看门狗定时器的刷新接受周期设定位	b3 b2 0 0: 25% 0 1: 50% 1 0: 75% 1 1: 100%	R/W
b3	WDTRCS1			R/W
b4	—	保留位	必须置“1”。	R/W
b5	—			
b6	—			
b7	—			

注 1. OFS2 寄存器在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
 不能追加写 OFS2 寄存器。如果擦除含 OFS2 寄存器的块，OFS2 寄存器的值就变为“FFh”。  
 空白发货产品的 OFS2 寄存器的值为“FFh”，在用户进行数据编程后，变为编程后的值。  
 编程后的发货产品的 OFS2 寄存器的值是用户通过程序设定的值。

有关 OFS2 寄存器的设定例子，请参照“14.3.1 选项功能选择区的设定例子”。

## WDTRCS0 位和 WDTRCS1 位 (看门狗定时器的刷新接受周期设定位)

假设看门狗定时器从计数开始到发生下溢的期间为 100%，则能选择看门狗定时器可接受刷新的期间。  
 详细内容请参照“15.3.1.1 刷新接受期间”。

## 15.3 运行说明

### 15.3.1 有关多个模式的共同事项

#### 15.3.1.1 刷新接受期间

能通过 OFS2 寄存器的 WDTRCS0 ~ WDTRCS1 位，选择看门狗定时器可接受刷新（写 WDTR 寄存器）的期间。看门狗定时器的刷新接受期间如图 15.2 所示。

假设看门狗定时器从开始计数到发生下溢的期间为 100%，则在可接受期间内执行的刷新被接受，而在可接受期间外执行的刷新被视为非法写操作，并且发生看门狗定时器中断或者看门狗定时器复位（通过 PM1 寄存器的 PM12 位进行选择）。

不能在看门狗定时器停止计数时执行刷新。

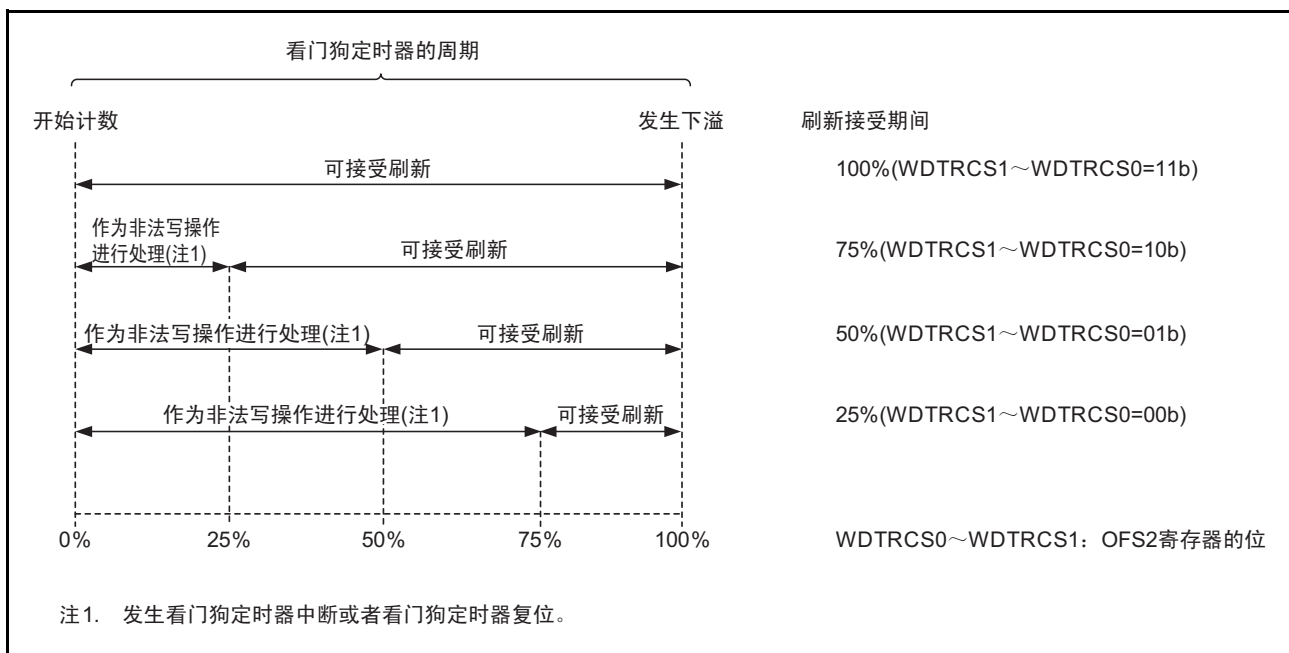


图 15.2 看门狗定时器的刷新接受期间



### 15.3.2 计数源保护模式无效的情况

当计数源保护模式无效时，看门狗定时器的计数源为 CPU 时钟。看门狗定时器的规格（计数源保护模式无效）如表 15.2 所示。

表 15.2 看门狗定时器的规格（计数源保护模式无效）

项目	规格
计数源	CPU 时钟
计数运行	递减计数
周期	<p>预分频器的分频比 (n) × 看门狗定时器的计数值 (m) (注 1) CPU 时钟</p> <p>n: 16 或者 128 (通过 WDTC 寄存器的 WDTC7 位进行选择)，或者在选择低速时钟的情况下 (CM0 寄存器的 CM07 位 = 1)，n 为 2。 m: OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位的设定值 例: 当 CPU 时钟为 20MHz，预分频器为 16 分频并且 WDTUFS1 ~ WDTUFS0 位为 “11b” (“3FFFh”) 时，周期约为 13.1ms。</p>
看门狗定时器的初始化条件	<ul style="list-style-type: none"> <li>• 复位</li> <li>• 将 “00h” 和 “FFh” 连续写到 WDTR 寄存器 (注 3)。</li> <li>• 下溢</li> </ul>
计数开始条件	<p>通过 OFS 寄存器 (地址 0FFFFh) 的 WDTON 位 (注 2) 选择复位后的看门狗定时器运行。</p> <ul style="list-style-type: none"> <li>• 当 WDTON 位为 “1” (复位后，看门狗定时器处于停止状态) 时 复位后，看门狗定时器和预分频器停止运行，通过写 WDTS 寄存器开始计数。</li> <li>• 当 WDTON 位为 “0” (复位后，看门狗定时器自动启动) 时 复位后，看门狗定时器和预分频器自动开始计数。</li> </ul>
计数停止条件	停止模式、等待模式 (解除后，从被保持的值开始继续计数)
下溢时的运行	<ul style="list-style-type: none"> <li>• 当 PM1 寄存器的 PM12 位为 “0” 时 看门狗定时器中断</li> <li>• 当 PM1 寄存器的 PM12 位为 “1” 时 看门狗定时器复位 (参照 “5.5 看门狗定时器复位”)</li> </ul>

注 1. 如果将 “00h” 和 “FFh” 连续写到 WDTR 寄存器，看门狗定时器就被初始化。预分频器在复位后被初始化。因此，看门狗定时器的周期将发生由预分频器引起的误差。

注 2. 不能通过程序更改 WDTON 位。在设定 WDTON 位时，必须通过闪存编程器给地址 0FFFFh 的 b0 写 “0”。

注 3. 必须在看门狗定时器计数过程中写 WDTR 寄存器。

### 15.3.3 计数源保护模式有效的情况

当计数源保护模式有效时，看门狗定时器的计数源为看门狗定时器的低速内部振荡器时钟。在程序失控时，即使 CPU 时钟停止振荡，也能给看门狗定时器提供时钟。

看门狗定时器的规格（计数源保护模式有效）如表 15.3 所示。

表 15.3 看门狗定时器的规格（计数源保护模式有效）

项目	规格
计数源	低速内部振荡器时钟
计数运行	递减计数
周期	$\frac{\text{看门狗定时器的计数值 (m)}}{\text{看门狗定时器的低速内部振荡器时钟}}$ m: OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位的设定值 例: 当看门狗定时器的低速内部振荡器时钟为 125kHz 并且 WDTUFS1 ~ WDTUFS0 位为“00b” (“03FFh”) 时, 周期约为 8.2ms。
看门狗定时器的初始化条件	<ul style="list-style-type: none"> <li>• 复位</li> <li>• 将“00h”和“FFh”连续写到 WDTR 寄存器（注 3）。</li> <li>• 下溢</li> </ul>
计数开始条件	通过 OFS 寄存器（地址 0FFFFh）的 WDTON 位（注 1）选择复位后的看门狗定时器运行。 <ul style="list-style-type: none"> <li>• 当 WDTON 位为“1”（复位后，看门狗定时器处于停止状态）时 复位后，看门狗定时器和预分频器停止运行，通过写 WDTS 寄存器开始计数。</li> <li>• 当 WDTON 位为“0”（复位后，看门狗定时器自动启动）时 复位后，看门狗定时器和预分频器自动开始计数。</li> </ul>
计数停止条件	无（在开始计数后，即使在等待模式或者停止模式中也不停止运行）
下溢时的运行	看门狗定时器复位（参照“5.5 看门狗定时器复位”）
寄存器、位	<ul style="list-style-type: none"> <li>• 如果将 CSPR 寄存器的 CSPRO 位置“1”（计数源保护模式有效）（注 2），就自动进行以下的设定：               <ul style="list-style-type: none"> <li>- 看门狗定时器的低速内部振荡器开始振荡。</li> <li>- 将 PM1 寄存器的 PM12 位置“1”（在看门狗定时器发生下溢时，看门狗定时器复位）。</li> </ul> </li> </ul>

注 1. 不能通过程序更改 WDTON 位。在设定 WDTON 位时，必须通过闪存编程器给地址 0FFFFh 的 b0 写“0”。

注 2. 即使给 OFS 寄存器的 CSPROINI 位写“0”，CSPRO 位也为“1”。不能通过程序更改 CSPROINI 位。在设定 CSPROINI 位时，必须通过闪存编程器给地址 0FFFFh 的 b7 写“0”。

注 3. 必须在看门狗定时器计数过程中改写 WDTR 寄存器。

## 16. 定时器概论

定时器有以下 4 种：

- 定时器RB：2个带8位预分频器的8位定时器
- 定时器RC：1个16位定时器
- 定时器RH：1个3位计数器、1个4位计数器和1个8位计数器
- 定时器RJ：3个16位定时器

这些定时器各自独立运行。

表 16.1 各定时器的功能比较 (1)

项目	定时器 RJ(0)	定时器 RJ(1)	定时器 RJ(2)	定时器 RB(0)	定时器 RB(1)	定时器 RC	定时器 RH	
结构	16 位定时器 (带重加载寄存器)	16 位定时器 (带重加载寄存器)	16 位定时器 (带重加载寄存器)	带 8 位预分频 器的 8 位定时 器 (带重加载 寄存器)	带 8 位预分频 器的 8 位定时 器 (带重加载 寄存器)	16 位定时器 (具有输入捕捉 和输出比较功 能)	3 位计数器 4 位计数器 8 位计数器	
计数	递减计数	递减计数	递减计数	递减计数	递减计数	递增计数 / 递减计数	递增计数	
计数源	<ul style="list-style-type: none"> <li>• f1</li> <li>• f2</li> <li>• f8</li> <li>• fOCO</li> <li>• fC32</li> <li>• fC</li> </ul>	<ul style="list-style-type: none"> <li>• f1</li> <li>• f2</li> <li>• f8</li> <li>• fOCO</li> <li>• fC32</li> <li>• fC</li> <li>• 定时器 RJ(0) 下溢</li> </ul>	<ul style="list-style-type: none"> <li>• f1</li> <li>• f2</li> <li>• f8</li> <li>• fOCO</li> <li>• fC32</li> <li>• fC</li> <li>• 定时器 RJ(1) 下溢</li> </ul>	<ul style="list-style-type: none"> <li>• f1</li> <li>• f2</li> <li>• f8</li> <li>• 定时器 RJ(0) 下溢</li> </ul>	<ul style="list-style-type: none"> <li>• f1</li> <li>• f2</li> <li>• f8</li> <li>• 定时器 RJ(1) 下溢</li> </ul>	<ul style="list-style-type: none"> <li>• f1</li> <li>• f2</li> <li>• f4</li> <li>• f8</li> <li>• f32</li> <li>• fOCO8M</li> <li>• fOCO-F</li> <li>• TRCLK</li> </ul>	<ul style="list-style-type: none"> <li>• f8</li> <li>• f32</li> <li>• f128</li> <li>• f256</li> <li>• f512</li> <li>• f2048</li> <li>• f4096</li> <li>• f8192</li> <li>• fC-TRH</li> </ul>	
功能	内部计数源的 计数	定时器模式	定时器模式	定时器模式	定时器模式	定时器模式	定时器模式 (输出比较功 能)	—
	外部计数源的 计数	事件计数器 模式	事件计数器 模式	事件计数器 模式	—	—	定时器模式 (输出比较功 能)	—
	外部脉宽 / 周期的测量	脉宽测量模式 脉冲周期测量 模式	脉宽测量模式 脉冲周期测量 模式	脉宽测量模式 脉冲周期测量 模式	—	—	定时器模式 (输入捕捉功 能, 4 个)	—
	PWM 输出	脉冲输出模式 (注 1) 事件计数器 模式 (注 1)	脉冲输出模式 (注 1) 事件计数器 模式 (注 1)	脉冲输出模式 (注 1) 事件计数器 模式 (注 1)	可编程波形发 生模式	可编程波形发 生模式	定时器模式 (输出比较功 能, 4 个) (注 1) PWM 模式 (3 个) PWM2 模式 (1 个)	输出比较模式
	单触发 波形输出	—	—	—	可编程单触发 发生模式 可编程等待单 触发发生模式	可编程单触发 发生模式 可编程等待单 触发发生模式	PWM 模式 (3 个)	—
	三相波形 输出	—	—	—	—	—	—	—
	定时器	定时器模式 (只限于 fC32 计数)	定时器模式 (只限于 fC32 计数)	定时器模式 (只限于 fC32 计数)	—	—	—	实时时钟模式

注 1. 在这些模式中输出矩形波。因为在每次发生上溢时输出反相波形，所以脉冲的“H”电平和“L”电平的宽度相同。

表 16.2 各定时器的功能比较 (2)

项目	定时器 RJ(0)	定时器 RJ(1)	定时器 RJ(2)	定时器 RB(0)	定时器 RB(1)	定时器 RC	定时器 RH
输入引脚	TRJ0IO	TRJ1IO	TRJ2IO	$\overline{\text{INT0}}$	$\overline{\text{INT5}}$	$\overline{\text{INT0}}$ 、 TRCCLK、 TRCTRG、 TRCIOA、 TRCIOB、 TRCIOC、 TRCIOD	—
输出引脚	TRJ0O、 TRJ0IO	TRJ1O、 TRJ1IO	TRJ2O、 TRJ2IO	TRB0O	TRB1O	TRCIOA、 TRCIOB、 TRCIOC、 TRCIOD	TRHO
相关中断	定时器 RJ0 中断	定时器 RJ1 中断	定时器 RJ2 中断	定时器 RB0 中断 INT0 中断	定时器 RB1 中断 INT5 中断	比较匹配 / 输入 捕捉的 A ~ D 中 断 上溢中断 INT0 中断	定时器 RH 中断
定时器 停止	有	有	有	有	有	有	有



表 17.1 定时器 RB<sub>i</sub> 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
TRB00	P6_6、P7_6、P8_7	输出	脉冲输出（可编程波形发生模式、可编程单触发发生模式和可编程等待单触发发生模式）
TRB10	P6_5、P7_5		

i=0 ~ 1

表 17.2 分配给定时器 RB<sub>i</sub> 各通道的  $\overline{\text{INT}}_j$  引脚和内部计数源（i=0 ~ 1, j=0,5）

通道	$\overline{\text{INT}}_j$ 引脚	内部计数源（下溢）
定时器 RB0	$\overline{\text{INT}}_0$ 引脚	定时器 RJ0
定时器 RB1	$\overline{\text{INT}}_5$ 引脚	定时器 RJ1

## 17.2 寄存器说明

### 17.2.1 模块待机控制寄存器 1（MSTCR1）

地址	地址 0010h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	MSTTRJ2	MSTTRJ1	MSTTRJ0	MSTTRH	MSTTRB1	MSTTRB0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	MSTTRB0	定时器 RB0 待机位	0: 有效 1: 待机（注 1）	R/W
b1	MSTTRB1	定时器 RB1 待机位	0: 有效 1: 待机（注 2）	R/W
b2	MSTTRH	定时器 RH 待机位	0: 有效 1: 待机（注 3）	R/W
b3	MSTTRJ0	定时器 RJ0 待机位	0: 有效 1: 待机（注 4）	R/W
b4	MSTTRJ1	定时器 RJ1 待机位	0: 有效 1: 待机（注 5）	R/W
b5	MSTTRJ2	定时器 RJ2 待机位	0: 有效 1: 待机（注 6）	R/W
b6	—	保留位	必须置“0”。	R/W
b7	—			

注 1. 当 MSTTRB0 位为“1”（待机）时，定时器 RB0 的相关寄存器（地址 0108h ~ 010Eh）的存取无效。

注 2. 当 MSTTRB1 位为“1”（待机）时，定时器 RB1 的相关寄存器（地址 0098h ~ 009Eh）的存取无效。

注 3. 当 MSTTRH 位为“1”（待机）时，定时器 RH 的相关寄存器（地址 0110h ~ 011Fh）的存取无效。

注 4. 当 MSTTRJ0 位为“1”（待机）时，定时器 RJ0 的相关寄存器（地址 0080h ~ 0086h）的存取无效。

注 5. 当 MSTTRJ1 位为“1”（待机）时，定时器 RJ1 的相关寄存器（地址 0088h ~ 008Eh）的存取无效。

注 6. 当 MSTTRJ2 位为“1”（待机）时，定时器 RJ2 的相关寄存器（地址 0090h ~ 0096h）的存取无效。

要将各待机位设定为待机时，必须在停止对应的外围功能后进行更改。不能读写被各待机位设定为待机的外围功能的各寄存器，也停止给外围功能提供时钟。

当从待机更改为有效时，必须在更改后重新设定对应的外围功能的寄存器。

17.2.2 定时器 RB<sub>i</sub> 的控制寄存器 (TRBiCR) (i=0 ~ 1)

地址	地址 0108h (TRB0CR)、地址 0098h (TRB1CR)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	TSTOP	TCSTF	TSTART
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TSTART	定时器 RB <sub>i</sub> 的计数开始位 (注 1)	0: 停止计数 1: 开始计数	R/W
b1	TCSTF	定时器 RB <sub>i</sub> 的计数状态标志 (注 1)	0: 停止计数 1: 正在计数 (注 3)	R
b2	TSTOP	定时器 RB <sub>i</sub> 的计数强制停止位 (注 1、注 2)	如果置“1”，就强制停止计数。 读取值为“0”。	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 有关使用 TSTART 位、TCSTF 位和 TSTOP 位时的注意事项，请参照“17.7 使用定时器 RB 时的注意事项”。

注 2. 如果给 TSTOP 位写“1”，TRBiPRE 寄存器、TRBiSC 寄存器、TRBiPR 寄存器、TSTART 位、TCSTF 位和 TRBiOCR 寄存器的 TOSSTF 位就变为复位后的值。

注 3. 在定时器模式和可编程波形发生模式中，表示正在计数；在可编程单触发生模式和可编程等待单触发生模式中，表示已接受单触发脉冲的触发。

17.2.3 定时器 R<sub>B</sub><sub>i</sub> 的单触发控制寄存器 (TRB<sub>i</sub>OCR) (i=0 ~ 1)

地址	地址 0109h (TRB0OCR)、地址 0099h (TRB1OCR)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	TOSSTF	TOSSP	TOSST
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOSST	定时器 R <sub>B</sub> <sub>i</sub> 的单触发开始位	如果写“1”，就产生单触发。 读取值为“0”。	R/W
b1	TOSSP	定时器 R <sub>B</sub> <sub>i</sub> 的单触发停止位	如果写“1”，就停止单触发脉冲（包括等待）的计数。 读取值为“0”。	R/W
b2	TOSSTF	定时器 R <sub>B</sub> <sub>i</sub> 的单触发状态标志 (注 1)	0: 单触发停止中 1: 单触发运行中（包括等待期间）	R
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 如果给 TRB<sub>i</sub>CR 寄存器的 TSTOP 位写“1”，TOSSTF 位就变为“0”。

在 TRB<sub>i</sub>MR 寄存器的 TMOD1 ~ TMOD0 位为“10b”（可编程单触发发生模式）或者“11b”（可编程等待单触发发生模式）时，TRB<sub>i</sub>OCR 寄存器有效。

17.2.4 定时器 R<sub>B</sub><sub>i</sub> 的 I/O 控制寄存器 (TRB<sub>i</sub>IOC) (i=0 ~ 1)

地址	地址 010Ah (TRB0IOC)、地址 009Ah (TRB1IOC)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INOSEG	INOSTG	TOCNT	TOPL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOPL	定时器 R <sub>B</sub> <sub>i</sub> 的输出电平选择位	功能因运行模式而不同。	R/W
b1	TOCNT	定时器 R <sub>B</sub> <sub>i</sub> 的输出允许 / 禁止位		R/W
b2	INOSTG	单触发控制位		R/W
b3	INOSEG	单触发极性选择位		R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			



17.2.5 定时器 RB<sub>i</sub> 的模式寄存器 (TRBiMR) (i=0 ~ 1)

地址	地址 010Bh (TRB0MR)、地址 009Bh (TRB1MR)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCKCUT	—	TCK1	TCK0	TWRC	—	TMOD1	TMOD0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TMOD0	定时器 RB <sub>i</sub> 的运行模式选择位 (注 1)	b1 b0 0 0: 定时器模式 0 1: 可编程波形发生模式 1 0: 可编程单触发生模式 1 1: 可编程等待单触发生模式	R/W
b1	TMOD1			R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	TWRC	定时器 RB <sub>i</sub> 的写控制位 (注 2)	0: 写重加载寄存器和计数器 1: 只写重加载寄存器	R/W
b4	TCK0	定时器 RB <sub>i</sub> 的计数源选择位 (注 1)	b5 b4 0 0: f1 0 1: f8 1 0: 定时器 R <sub>Ji</sub> 的下溢 (注 3) 1 1: f2	R/W
b5	TCK1			R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	TCKCUT	定时器 RB <sub>i</sub> 的计数源截止位 (注 1)	0: 提供计数源 1: 截止计数源	R/W

注 1. 必须在 TRBiCR 寄存器的 TSTART 位和 TCSTF 位都为“0” (停止计数) 时更改 TMOD1 ~ TMOD0 位、TCK1 ~ TCK0 位和 TCKCUT 位。

注 2. 在定时器模式中, TWRC 位可以为“0”或者“1”; 在可编程波形发生模式、可编程单触发生模式和可编程等待单触发生模式中, 必须将此位置“1” (只写重加载寄存器)。

注 3. 在将定时器 R<sub>Ji</sub> 的下溢信号作为定时器 RB 的计数源时, 必须将定时器 R<sub>Ji</sub> 设定为定时器模式、脉冲输出模式或者事件计数器模式。

17.2.6 定时器 RB<sub>i</sub> 的预分频寄存器 (TRBiPRE) (i=0 ~ 1)

地址	地址 010Ch (TRB0PRE)、地址 009Ch (TRB1PRE)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	模式	功能	设定范围	R/W
b7 ~ b0	定时器模式	对内部计数源或者定时器 R <sub>Ji</sub> 的下溢进行计数。	00h ~ FFh	R/W
	可编程波形发生模式		00h ~ FFh	R/W
	可编程单触发生模式		00h ~ FFh	R/W
	可编程等待单触发生模式		00h ~ FFh	R/W

如果给 TRBiCR 寄存器的 TSTOP 位写“1”, TRBiPRE 寄存器的值就变为“FFh”。

## 17.2.7 定时器 RBi 的辅助寄存器 (TRBiSC) (i=0 ~ 1)

地址	地址 010Dh (TRB0SC)、地址 009Dh (TRB1SC)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	模式	功能	设定范围	R/W
b7 ~ b0	定时器模式	无效	00h ~ FFh	—
	可编程波形发生模式	对定时器 RBi 的预分频器的下溢进行计数 (注 1)。	00h ~ FFh	W (注 2)
	可编程单触发发生模式	无效	00h ~ FFh	—
	可编程等待单触发发生模式	对定时器 RBi 的预分频器的下溢进行计数 (对单触发的宽度进行计数)。	00h ~ FFh	W (注 2)

注 1. 交替将 TRBiPR 寄存器和 TRBiSC 寄存器的值重新加载到计数器后继续计数。

注 2. 在辅助期间的计数过程中, 也能通过 TRBiPR 寄存器读计数值。

如果给 TRBiCR 寄存器的 TSTOP 位写 “1”, TRBiSC 寄存器的值就变为 “FFh”。

在写 TRBiSC 寄存器时, 必须按照以下的步骤进行:

1. 将值写到 TRBiSC 寄存器。
2. 将值写到 TRBiPR 寄存器 (即使值不变也要重写相同的值)。

## 17.2.8 定时器 RBi 的主寄存器 (TRBiPR) (i=0 ~ 1)

地址	地址 010Eh (TRB0PR)、地址 009Eh (TRB1PR)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	模式	功能	设定范围	R/W
b7 ~ b0	定时器模式	对定时器 RBi 的预分频器的下溢进行计数。	00h ~ FFh	R/W
	可编程波形发生模式	对定时器 RBi 的预分频器的下溢进行计数 (注 1)。	00h ~ FFh	R/W
	可编程单触发发生模式	对定时器 RBi 的预分频器的下溢进行计数 (对单触发的宽度进行计数)。	00h ~ FFh	R/W
	可编程等待单触发发生模式	对定时器 RBi 的预分频器的下溢进行计数 (对等待期间进行计数)。	00h ~ FFh	R/W

注 1. 交替将 TRBiPR 寄存器和 TRBiSC 寄存器的值重新加载到计数器后继续计数。

如果给 TRBiCR 寄存器的 TSTOP 位写 “1”, TRBiPR 寄存器的值就变为 “FFh”。

## 17.2.9 定时器 RB 的引脚选择寄存器 (TRBSR)

地址	地址 0181h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TRB1OSEL1	TRB1OSEL0	TRB0OSEL1	TRB0OSEL0	—	—	TRJ2IOSEL1	TRJ2IOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRJ2IOSEL0	TRJ2IO 引脚选择位	b1 b0 0 0: 不使用 TRJ2IO 0 1: 分配到 P6_0 1 0: 不能设定 1 1: 不能设定	R/W
b1	TRJ2IOSEL1			R/W
b2	—	保留位	必须置“0”。	R/W
b3	—			R/W
b4	TRB0OSEL0	TRB0O 引脚选择位	b5 b4 0 0: 分配到 P8_7 0 1: 分配到 P7_6 1 0: 分配到 P6_6 1 1: 不能设定	R/W
b5	TRB0OSEL1			R/W
b6	TRB1OSEL0	TRB1O 引脚选择位	b7 b6 0 0: 分配到 P7_5 0 1: 分配到 P6_5 1 0: 不能设定 1 1: 不能设定	R/W
b7	TRB1OSEL1			R/W

在使用定时器 RJi 的输出引脚时，必须设定 TRBSR 寄存器。

必须在设定定时器 RJi 的相关寄存器前设定 TRBSR 寄存器，但是不能在定时器 RJi 运行中更改此寄存器的设定值。

### 17.3 定时器模式

这是对内部生成的计数源或者定时器  $R_{j_i}$  ( $i=0 \sim 1$ ) 的下溢进行计数的模式 (表 17.3)。在定时器模式中, 不使用  $TRBiOCR$  寄存器和  $TRBiSC$  寄存器。

表 17.3 定时器模式的规格

项目	规格
计数源	f1、f2、f8、定时器 $R_{j_i}$ 的下溢
计数运行	<ul style="list-style-type: none"> <li>递减计数</li> <li>在发生下溢时, 将重加载寄存器的内容进行重新加载后继续计数 (在定时器 <math>R_{j_i}</math> 发生下溢时, 重新加载定时器 <math>R_{j_i}</math> 的主重加载寄存器的内容)。</li> </ul>
分频比	$1/(n+1)(m+1)$ n: $TRBiPRE$ 寄存器的设定值 m: $TRBiPR$ 寄存器的设定值
计数开始条件	给 $TRBiCR$ 寄存器的 $TSTART$ 位写 “1” (开始计数)。
计数停止条件	<ul style="list-style-type: none"> <li>给 <math>TRBiCR</math> 寄存器的 <math>TSTART</math> 位写 “0” (停止计数)。</li> <li>给 <math>TRBiCR</math> 寄存器的 <math>TSTOP</math> 位写 “1” (强制停止计数)。</li> </ul>
中断请求的发生时序	在定时器 $R_{j_i}$ 发生下溢时 [定时器 $R_{j_i}$ 中断]。
$TRBiO$ 引脚功能	可编程输入 / 输出端口
$\overline{INT}_j$ 引脚功能	可编程输入 / 输出端口或者 $\overline{INT}_j$ 中断
读定时器	如果读 $TRBiPR$ 寄存器和 $TRBiPRE$ 寄存器, 就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 <math>TRBiPRE</math> 寄存器和 <math>TRBiPR</math> 寄存器, 数据就同时被写到各自的重加载寄存器和计数器。</li> <li>如果在计数过程中写 <math>TRBiPRE</math> 寄存器和 <math>TRBiPR</math> 寄存器, 在 <math>TRBiMR</math> 寄存器的 <math>TWRC</math> 位为 “0” 时, 数据就被写到各自的重加载寄存器和计数器; 在 <math>TWRC</math> 位为 “1” 时, 数据就只被写到各自的重加载寄存器 (参照 “17.3.2 计数过程中的定时器写控制”)。</li> </ul>

$i=0 \sim 1, j=0,5$

### 17.3.1 定时器 RB<sub>i</sub> 的 I/O 控制寄存器 (TRBiIOC) (i=0 ~ 1) [ 定时器模式 ]

地址	地址 010Ah (TRB0IOC)、地址 009Ah (TRB1IOC)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INOSEG	INOSTG	TOCNT	TOPL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOPL	定时器 RB <sub>i</sub> 的输出电平选择位	在定时器模式中，必须置“0”。	R/W
b1	TOCNT	定时器 RB <sub>i</sub> 的输出允许 / 禁止位		R/W
b2	INOSTG	单触发控制位		R/W
b3	INOSEG	单触发极性选择位		R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

### 17.3.2 计数过程中的定时器写控制

定时器 RB<sub>i</sub> (i=0 ~ 1) 有预分频器和定时器 (对预分频器的下溢进行计数)，各自有重加载寄存器和计数器。在定时器模式中写正在计数的预分频器和定时器时，能通过 TRBiMR 寄存器的 TWRC 位，选择是写重加载寄存器和定时器还是只写重加载寄存器。

但是，与计数源同步将数据从预分频器的重加载寄存器传送到计数器，并且与预分频器的下溢同步将数据从定时器的重加载寄存器传送到计数器。因此，即使通过 TWRC 位选择写重加载寄存器和计数器，也不会执行写指令后立即更新计数器的值。在选择只写重加载寄存器的情况下，如果更改预分频器的值，写时的周期就会错位。在定时器 RB<sub>i</sub> 计数过程中改写计数值的运行例子如图 17.2 所示。

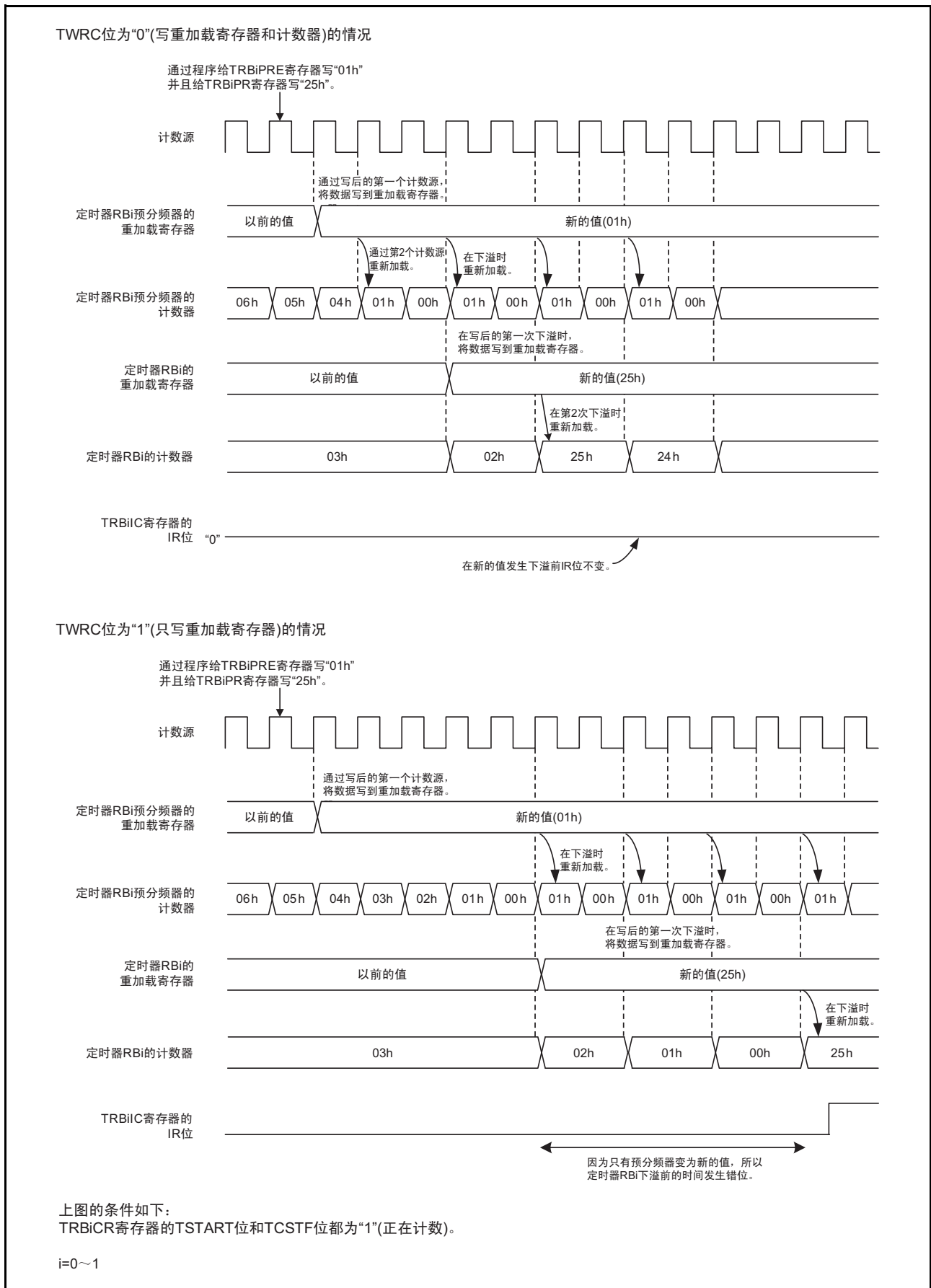


图 17.2 在定时器 RBi 计数过程中改写计数值的运行例子

## 17.4 可编程波形发生模式

这是对 TRBiPR ( $i=0 \sim 1$ ) 寄存器和 TRBiSC 寄存器的值进行交替计数, 并且在计数器每次下溢时将 TRBiO 引脚的输出信号反相的模式 (表 17.4)。在开始计数时, 从 TRBiPR 寄存器的设定值开始计数。在可编程波形发生模式中, 不使用 TRBiOCR 寄存器。

可编程波形发生模式的定时器 RBi 的运行例子如图 17.3 所示。

表 17.4 可编程波形发生模式的规格

项目	规格
计数源	f1、f2、f8、定时器 R <sub>Ji</sub> 的下溢
计数运行	<ul style="list-style-type: none"> <li>递减计数</li> <li>在发生下溢时, 交替将主重加载寄存器和辅助重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
输出波形的宽度和周期	主期间: $(n+1)(m+1)/f_i$ 辅助期间: $(n+1)(p+1)/f_i$ 周期: $(n+1)\{(m+1)+(p+1)\}/f_i$ $f_i$ : 计数源的频率 $n$ : TRBiPRE 寄存器的设定值 $m$ : TRBiPR 寄存器的设定值 $p$ : TRBiSC 寄存器的设定值
计数开始条件	给 TRBiCR 寄存器的 TSTART 位写“1”(开始计数)。
计数停止条件	<ul style="list-style-type: none"> <li>给 TRBiCR 寄存器的 TSTART 位写“0”(停止计数)。</li> <li>给 TRBiCR 寄存器的 TSTOP 位写“1”(强制停止计数)。</li> </ul>
中断请求的发生时序	从辅助期间的定时器 RBi 发生下溢开始经过 1/2 个计数源周期 (和 TRBiO 输出的变化同时发生) [定时器 RBi 中断]。
TRBiO 引脚功能	可编程输出端口或者脉冲输出
INTj 引脚功能	可编程输入 / 输出端口或者 INTj 中断输入
读定时器	如果读 TRBiPR 寄存器和 TRBiPRE 寄存器, 就能读到各自的计数值 (注 1)。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TRBiPRE 寄存器、TRBiSC 寄存器和 TRBiPR 寄存器, 数据就同时被写到各自的重加载寄存器和计数器。</li> <li>如果在计数过程中写 TRBiPRE 寄存器、TRBiSC 寄存器和 TRBiPR 寄存器, 数据就只被写到各自的重加载寄存器 (注 2)。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>输出电平的选择功能 能通过 TOPL 位, 选择主期间和辅助期间的输出电平。</li> <li>波形输出的允许 / 禁止功能 能通过 TRBiOC 寄存器的 TOCNT 位, 选择定时器 RBi 波形的输出允许或者禁止 (注 3)。</li> </ul>

注 1. 即使在对辅助期间进行计数的过程中, 也必须读 TRBiPR 寄存器。

注 2. 在写 TRBiPR 寄存器后, 从下一个主期间开始将设定值反映到波形的输出中。

注 3. TOCNT 位的写入值在以下情况下有效:

- 在开始计数时
- 在发生定时器 RBi 的中断请求时

因此, 在更改 TOCNT 位后, 从下一个主期间的输出开始反映 TOCNT 位的写入值。

$i=0 \sim 1, j=0,5$

17.4.1 定时器 RB<sub>i</sub> 的 I/O 控制寄存器 (TRB<sub>i</sub>IOC) (i=0 ~ 1) [ 可编程波形发生模式 ]

地址 地址 010Ah (TRB0IOC)、地址 009Ah (TRB1IOC)

位 b7 b6 b5 b4 b3 b2 b1 b0

符号 — — — — INOSEG INOSTG TOCNT TOPL

复位后的值 0 0 0 0 0 0 0 0

位	符号	位名	功能	R/W
b0	TOPL	定时器 RB <sub>i</sub> 的输出电平选择位	0: 在主期间, 输出 “H” 电平, 在辅助期间以及定时器停止计数时, 输出 “L” 电平。 1: 在主期间, 输出 “L” 电平, 在辅助期间以及定时器停止计数时, 输出 “H” 电平。	R/W
b1	TOCNT	定时器 RB <sub>i</sub> 的输出允许 / 禁止位	0: 允许定时器 RB 的波形输出 1: 禁止定时器 RB 的波形输出	R/W
b2	INOSTG	单触发控制位	在可编程波形发生模式中, 必须置 “0”。	R/W
b3	INOSEG	单触发极性选择位		R/W
b4	—	什么也不指定。读写值都为 “0”。		—
b5	—			
b6	—			
b7	—			



## 17.4.2 运行例子

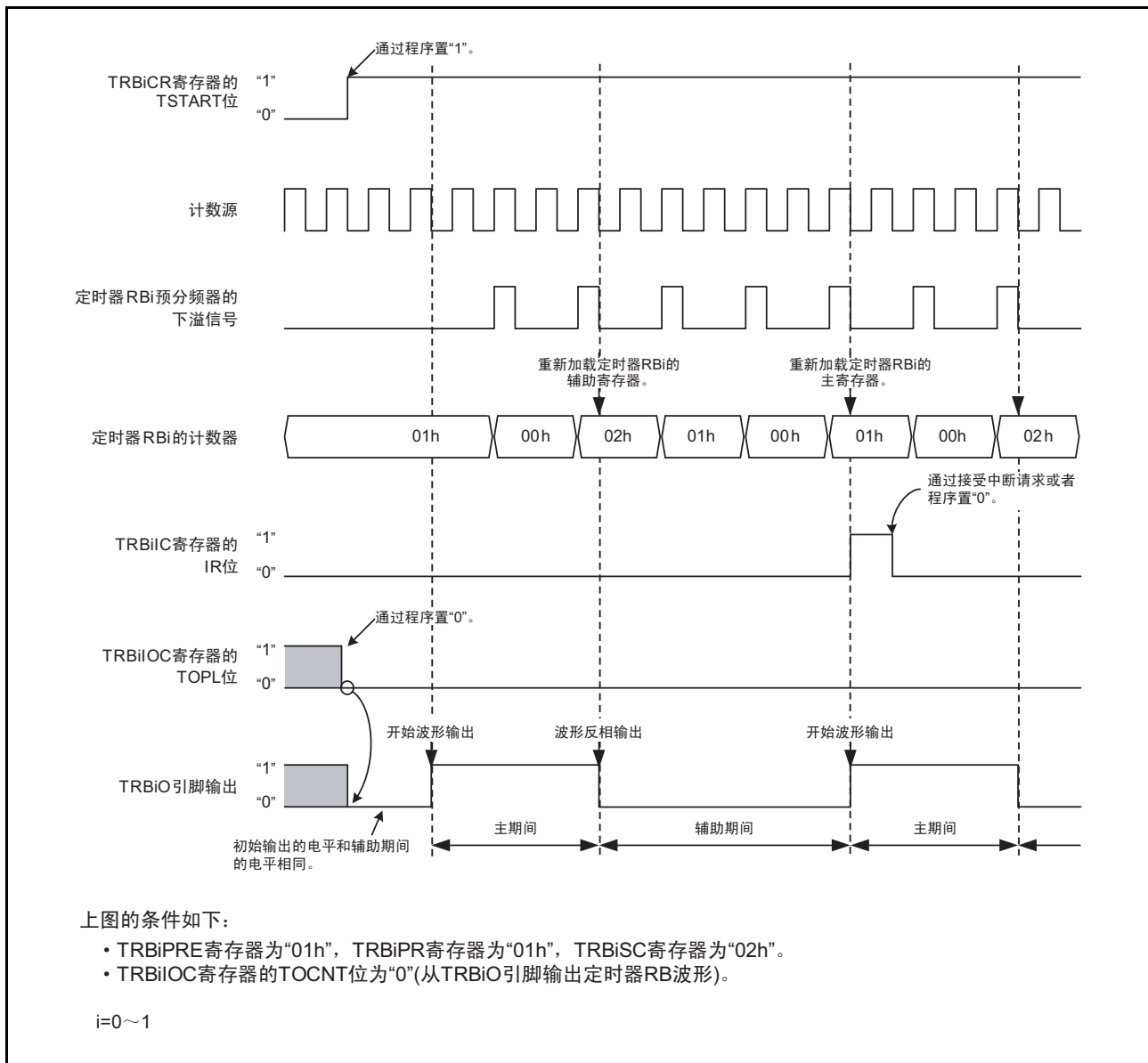


图 17.3 可编程波形发生模式的定时器 RBi 的运行例子

## 17.5 可编程单触发发生模式

这是通过程序或者外部触发 ( $\overline{\text{INT}}_j$  ( $j=0,5$ ) 引脚的输入) 从 TRBiO ( $i=0 \sim 1$ ) 引脚输出单触发脉冲的模式 (表 17.5)。如果发生触发, 就从此刻起经过任意时间 (TRBiPR 寄存器的设定值) 后, 定时器只运行 1 次。在可编程单触发发生模式中, 不使用 TRBiSC 寄存器。

可编程单触发发生模式的运行例子如图 17.4 所示。

表 17.5 可编程单触发发生模式的规格

项目	规格
计数源	f1、f2、f8、定时器 R <sub>ji</sub> 的下溢
计数运行	<ul style="list-style-type: none"> <li>对 TRBiPR 寄存器的设定值进行递减计数。</li> <li>在发生下溢时, 将主重加载寄存器的内容进行重新加载后结束计数, TOSSTF 位变为“0” (停止单触发)。</li> <li>在停止计数时, 将重加载寄存器的内容进行重新加载并且停止计数。</li> </ul>
单触发脉冲的输出时间	$(n+1)(m+1)/f_i$ $f_i$ : 计数源的频率 $n$ : TRBiPRE 寄存器的设定值 $m$ : TRBiPR 寄存器的设定值
计数开始条件	<ul style="list-style-type: none"> <li>TRBiCR 寄存器的 TSTART 位为“1” (开始计数) 并且发生下一个触发。</li> <li>给 TRBiOCR 寄存器的 TOSST 位写“1” (开始单触发)。</li> <li>将触发输入到 <math>\overline{\text{INT}}_j</math> 引脚。</li> </ul>
计数停止条件	<ul style="list-style-type: none"> <li>在定时器 RB<sub>i</sub> 的主寄存器的计数值发生下溢并且进行重新加载后。</li> <li>给 TRBiOCR 寄存器的 TOSSP 位写“1” (停止单触发)。</li> <li>给 TRBiCR 寄存器的 TSTART 位写“0” (停止计数)。</li> <li>给 TRBiCR 寄存器的 TSTOP 位写“1” (强制停止计数)。</li> </ul>
中断请求的发生时序	从发生下溢开始经过 1/2 个计数源周期 (和 TRBiO 引脚波形输出的结束同时发生) [定时器 RB <sub>i</sub> 中断]。
TRBiO 引脚功能	脉冲输出
$\overline{\text{INT}}_j$ 引脚功能	<ul style="list-style-type: none"> <li>当 TRBiIOC 寄存器的 INOSTG 位为“0” (<math>\overline{\text{INT}}_j</math> 引脚的单触发无效) 时, 为可编程输入/输出端口或者 <math>\overline{\text{INT}}_j</math> (<math>j=0,5</math>) 中断输入。</li> <li>当 TRBiIOC 寄存器的 INOSTG 位为“1” (<math>\overline{\text{INT}}_j</math> 引脚的单触发有效) 时, 为外部触发 (<math>\overline{\text{INT}}_j</math> 中断输入)。</li> </ul>
读定时器	如果读 TRBiPR 寄存器和 TRBiPRE 寄存器, 就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TRBiPRE 寄存器和 TRBiPR 寄存器, 数据就同时被写到各自的重加载寄存器和计数器。</li> <li>如果在计数过程中写 TRBiPRE 寄存器和 TRBiPR 寄存器, 数据就只被写到各自的重加载寄存器 (注 1)。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>输出电平的选择功能 能通过 TOPL 位, 选择单触发脉冲波形的输出电平。</li> <li>单触发选择功能 请参照“17.5.3 单触发的选择”。</li> </ul>

注 1. 从下一个单触发脉冲开始反映 TRBiPR 寄存器的写入值。

$i=0 \sim 1$ ,  $j=0,5$

17.5.1 定时器 RB<sub>i</sub> 的 I/O 控制寄存器 (TRB<sub>i</sub>IOC) (i=0 ~ 1) [可编程单触发生模式]

地址	地址 010Ah (TRB0IOC)、地址 009Ah (TRB1IOC)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INOSEG	INOSTG	TOCNT	TOPL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOPL	定时器 RB <sub>i</sub> 的输出电平选择位	0: 输出“H”电平的单触发脉冲; 在定时器停止计数时输出“L”电平。 1: 输出“L”电平的单触发脉冲; 在定时器停止计数时输出“H”电平。	R/W
b1	TOCNT	定时器 RB <sub>i</sub> 的输出允许/禁止位	在可编程单触发生模式中, 必须置“0”。	R/W
b2	INOSTG	单触发控制位 (注 1)	0: $\overline{\text{INT}}_j$ (j=0,5) 引脚的单触发无效 (注 2) 1: $\overline{\text{INT}}_j$ (j=0,5) 引脚的单触发有效 (注 2)	R/W
b3	INOSEG	单触发极性选择位 (注 1)	0: 下降沿触发 1: 上升沿触发	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

注 1. 请参照“17.5.3 单触发的选择”。

注 2. 定时器 RB0 从  $\overline{\text{INT}}_0$  引脚输入单触发, 定时器 RB1 从  $\overline{\text{INT}}_5$  引脚输入单触发。

## 17.5.2 运行例子

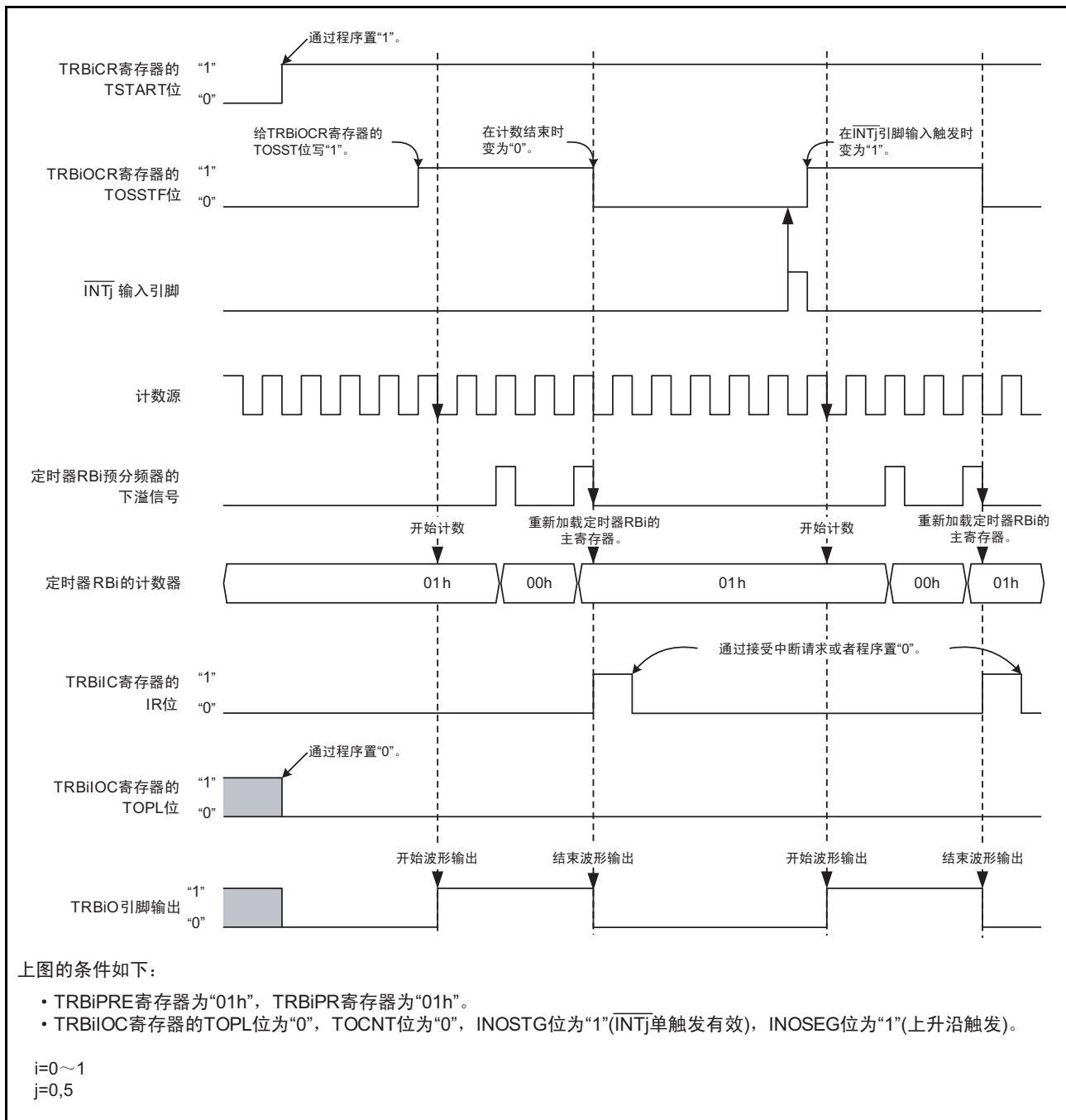


图 17.4 可编程单触发发生模式的运行例子

### 17.5.3 单触发的选择

在可编程单触发发生模式和可编程等待单触发发生模式中，如果在 TRBiCR 寄存器的 TCSTF 位为“1”（开始计数）的状态下发生单触发，就开始运行。

通过以下任意的发生源产生单触发：

- 通过程序给 TRBiOCR 寄存器的 TOSST 位写“1”。
- 从  $\overline{\text{INT}}_j$  ( $j=0,5$ ) 引脚输入触发。

从发生单触发开始经过 1~2 个计数源周期后，TRBiOCR 寄存器的 TOSSTF 位变为“1”（单触发运行中），然后开始计数，在可编程单触发发生模式中开始单触发波形输出（在可编程等待单触发发生模式中，开始对等待期间进行计数）。在 TOSSTF 位为“1”的期间，即使发生单触发也不再触发。

在使用  $\overline{\text{INT}}_j$  引脚输入的触发时，必须在输入触发前进行以下的设定：

#### 1. $\overline{\text{INT}}_0$ 引脚的情况

- 通过 INTSR 寄存器的 INT0SEL0 位，选择是将  $\overline{\text{INT}}_0$  的输入分配到 P0\_3 还是分配到 P3\_0。
- 将分配到  $\overline{\text{INT}}_0$  输入的引脚对应的端口方向寄存器的端口方向位置“0”（输入模式）。
- 通过 INTF 寄存器的 INT0F1~INT0F0 位，选择  $\overline{\text{INT}}_0$  的数字滤波器。
- 将 INTEN 寄存器的 INT0PL 位置“0”（单边沿），将 INT0IC 寄存器的 POL 位置“0”（下降沿），并且通过 TRB0IOC 寄存器的 INOSEG 位选择上升沿或者下降沿。
- 将 INTEN 寄存器的 INT0EN 置“1”（允许）。
- 在进行上述的设定后，将 TRB0IOC 寄存器的 INOSTG 位置“1”（ $\overline{\text{INT}}_0$  引脚的单触发有效）。

#### 2. $\overline{\text{INT}}_5$ 引脚的情况

- 通过 INTSR 寄存器的 INT5SEL0 位，选择是将  $\overline{\text{INT}}_5$  的输入分配到 P1\_5 还是分配到 P3\_5。
- 将分配到  $\overline{\text{INT}}_5$  输入的引脚对应的端口方向寄存器的端口方向位置“0”（输入模式）。
- 通过 INTF1 寄存器的 INT5F1~INT5F0 位，选择  $\overline{\text{INT}}_5$  的数字滤波器。
- 将 INTEN1 寄存器的 INT5PL 位置“0”（单边沿），将 INT5IC 寄存器的 POL 位置“0”（下降沿），并且通过 TRB1IOC 寄存器的 INOSEG 位选择上升沿或者下降沿。
- 将 INTEN1 寄存器的 INT5EN 置“1”（允许）。
- 在进行上述的设定后，将 TRB1IOC 寄存器的 INOSTG 位置“1”（ $\overline{\text{INT}}_5$  引脚的单触发有效）。

在通过  $\overline{\text{INT}}_j$  引脚的触发输入产生中断请求时，必须注意以下几点：

- 需要使用中断处理，详细内容请参照“12. 中断”。
- 在 TOSSTF 位为“1”期间，即使发生单触发，也不影响定时器 RB 的运行，但是 INTjIC 寄存器的 IR 位会发生变化。

## 17.6 可编程等待单触发发生模式

这是通过程序或者外部触发 ( $\overline{\text{INT}}_j$  ( $j=0,5$ ) 引脚的输入), 在经过一定时间后从 TRBiO ( $i=0 \sim 1$ ) 引脚输出单触发脉冲的模式 (表 17.6)。如果发生触发, 就从此刻起经过任意时间 (TRBiPR 寄存器的设定值) 后, 只输出 1 次任意时间 (TRBiSC 寄存器的设定值) 的脉冲。

可编程等待单触发发生模式的运行例子如图 17.5 所示。

表 17.6 可编程等待单触发发生模式的规格

项目	规格
计数源	f1、f2、f8、定时器 R <sub>ji</sub> 的下溢
计数运行	<ul style="list-style-type: none"> <li>对定时器 R<sub>Bi</sub> 的主寄存器的设定值进行递减计数。</li> <li>在定时器 R<sub>Bi</sub> 的主寄存器的计数发生下溢时, 将定时器 R<sub>Bi</sub> 的辅助寄存器的内容进行重新加载后继续计数。</li> <li>在定时器 R<sub>Bi</sub> 的辅助寄存器的计数发生下溢时, 将定时器 R<sub>Bi</sub> 的主寄存器的内容进行重新加载后结束计数, TOSSTF 位变为“0” (停止单触发)。</li> <li>在停止计数时, 将重加载寄存器的内容进行重新加载并且停止计数。</li> </ul>
等待时间	$(n+1)(m+1)/f_i$ $f_i$ : 计数源的频率 $n$ : TRBiPRE 寄存器的设定值 $m$ : TRBiPR 寄存器的设定值
单触发脉冲的输出时间	$(n+1)(p+1)/f_i$ $f_i$ : 计数源的频率 $n$ : TRBiPRE 寄存器的设定值 $p$ : TRBiSC 寄存器的设定值
计数开始条件	<ul style="list-style-type: none"> <li>TRBiCR 寄存器的 TSTART 位为“1” (开始计数) 并且发生下一个触发。</li> <li>给 TRBiOCR 寄存器的 TOSST 位写“1” (开始单触发)。</li> <li>将触发输入到 <math>\overline{\text{INT}}_j</math> 引脚。</li> </ul>
计数停止条件	<ul style="list-style-type: none"> <li>在定时器 R<sub>Bi</sub> 的辅助寄存器的计数值发生下溢并且进行重新加载后。</li> <li>给 TRBiOCR 寄存器的 TOSSP 位写“1” (停止单触发)。</li> <li>给 TRBiCR 寄存器的 TSTART 位写“0” (停止计数)。</li> <li>给 TRBiCR 寄存器的 TSTOP 位写“1” (强制停止计数)。</li> </ul>
中断请求的发生时序	从辅助期间的定时器 R <sub>Bi</sub> 发生下溢开始经过 1/2 个计数源周期 (和 TRBiO 引脚波形输出的结束同时发生) [定时器 R <sub>Bi</sub> 中断]。
TRBiO 引脚功能	脉冲输出
$\overline{\text{INT}}_j$ 引脚功能	<ul style="list-style-type: none"> <li>当 TRBiIOC 寄存器的 INOSTG 位为“0” (<math>\overline{\text{INT}}_j</math> 引脚的单触发无效) 时, 为可编程输入 / 输出端口或者 <math>\overline{\text{INT}}_j</math> 中断输入。</li> <li>当 TRBiIOC 寄存器的 INOSTG 位为“1” (<math>\overline{\text{INT}}_j</math> 引脚的单触发有效) 时, 为外部触发 (<math>\overline{\text{INT}}_j</math> 中断输入)。</li> </ul>
读定时器	如果读 TRBiPR 寄存器和 TRBiPRE 寄存器, 就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TRBiPRE 寄存器、TRBiSC 寄存器和 TRBiPR 寄存器, 数据就同时被写到各自的重加载寄存器和计数器。</li> <li>如果在计数过程中写 TRBiPRE 寄存器、TRBiSC 寄存器和 TRBiPR 寄存器, 数据就只被写到各自的重加载寄存器 (注 1)。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>输出电平的选择功能 通过 TOPL 位, 选择单触发脉冲波形的输出电平。</li> <li>单触发选择功能 请参照“17.5.3 单触发的选择”。</li> </ul>

注 1. 从下一个单触发脉冲开始反映 TRBiSC 寄存器和 TRBiPR 寄存器的写入值。

$i=0 \sim 1, j=0,5$

### 17.6.1 定时器 RB<sub>i</sub> 的 I/O 控制寄存器 (TRB<sub>i</sub>IOC) (i=0 ~ 1) [ 可编程等待单触发发生模式 ]

地址	地址 010Ah (TRB0IOC)、地址 009Ah (TRB1IOC)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INOSEG	INOSTG	TOCNT	TOPL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOPL	定时器 RB <sub>i</sub> 的输出电平选择位	0: 输出 “H” 电平的单触发脉冲, 在定时器停止计数时以及等待过程中输出 “L” 电平。 1: 输出 “L” 电平的单触发脉冲, 在定时器停止计数时以及等待过程中输出 “H” 电平。	R/W
b1	TOCNT	定时器 RB <sub>i</sub> 的输出允许 / 禁止位	在可编程波形发生模式中, 必须置 “0”。	R/W
b2	INOSTG	单触发控制位 (注 1)	0: $\overline{INT_j}$ (j=0,5) 引脚的单触发无效 (注 2) 1: $\overline{INT_j}$ (j=0,5) 引脚的单触发有效 (注 2)	R/W
b3	INOSEG	单触发极性选择位 (注 1)	0: 下降沿触发 1: 上升沿触发	R/W
b4	—	什么也不指定。读写值都为 “0”。		—
b5	—			
b6	—			
b7	—			

注 1. 请参照 “17.5.3 单触发的选择”。

注 2. 定时器 RB0 从  $\overline{INT0}$  引脚输入单触发, 定时器 RB1 从  $\overline{INT5}$  引脚输入单触发。

## 17.6.2 运行例子

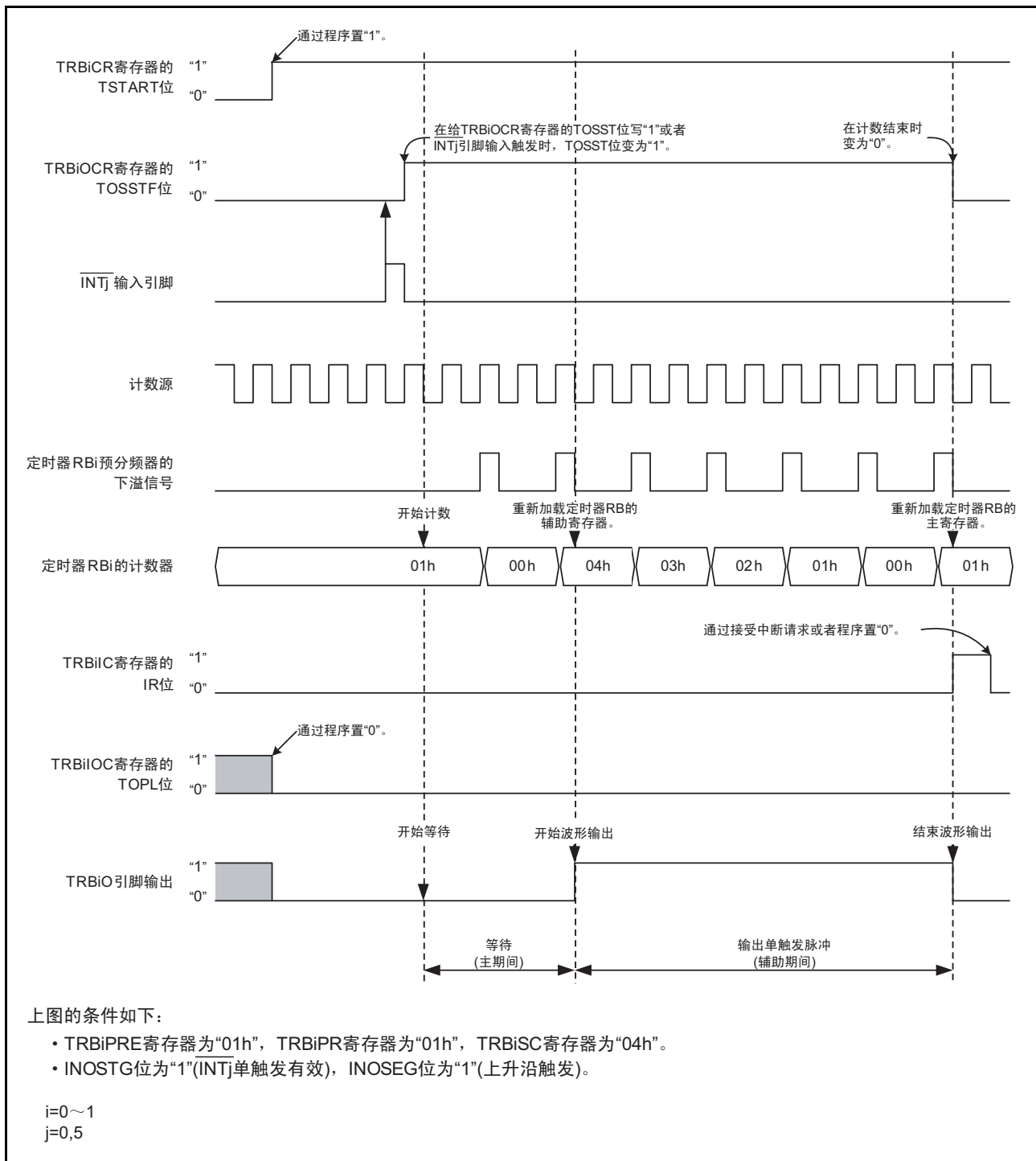


图 17.5 可编程等待单触发发生模式的运行例子



## 17.7 使用定时器 RB 时的注意事项

- 复位后，定时器停止计数。必须先给定时器和预分频器设定值，然后开始计数。
- 即使以16位为单位读预分频器和定时器，单片机内部也按字节顺序逐个读取。因此，在读这2个寄存器期间，定时器的值有可能被更新。
- 在可编程单触发发生模式和可编程等待单触发发生模式中，如果在将TRBiCR寄存器的TSTART位置“0”后停止计数，或者在将TRBiOCR寄存器的TOSSP位置“1”后停止单触发，定时器就在将重加载寄存器的值进行重新加载后停止计数。必须在定时器停止计数前读定时器的计数值。
- 如果在停止计数时给TSTART位写“1”，TCSTF位就会在之后的1~2个计数源周期的期间变为“0”。除了TCSTF位以外，不能在TCSTF位变为“1”之前存取定时器R<sub>Bi</sub>的相关寄存器（注1）。如果在计数过程中给TSTART位写“0”，TCSTF位就会在之后的1~2个计数源周期的期间变为“1”。在TCSTF位变为“0”时，停止计数。除了TCSTF位以外，不能在TCSTF位变为“0”之前存取定时器R<sub>Bi</sub>的相关寄存器（注1）。

注1. 定时器R<sub>Bi</sub>的相关寄存器：TRBiCR、TRBiOCR、TRBiIOC、TRBiMR、TRBiPRE、TRBiSC、TRBiPR

- 如果在计数过程中给TRBiCR寄存器的TSTOP位写“1”，定时器RB就立即停止计数。
- 如果给TRBiOCR寄存器的TOSST位或者TOSSP位写“1”，TOSSTF位就会在1~2个计数源周期后发生变化。在给TOSST位写“1”到TOSSTF位变为“1”期间，如果给TOSSP位写“1”，TOSSTF位根据内部状态有可能变为“0”或者“1”。同样，在给TOSSP位写“1”到TOSSTF位变为“0”期间，如果给TOSST位写“1”，TOSSTF位也可能变为“0”或者“1”。
- 在将定时器R<sub>Ji</sub>的下溢信号作为定时器RB的计数源时，必须将定时器R<sub>Ji</sub>设定为定时器模式、脉冲输出模式或者事件计数器模式。

### 17.7.1 定时器模式

在计数过程中（TRBiCR寄存器（i=0~1）的TCSTF位为“1”）写TRBiPRE寄存器和TRBiPR寄存器时，必须注意以下几点：

- 如果连续写TRBiPRE寄存器，就必须将各自的写操作间隔至少空出3个计数源时钟周期。
- 如果连续写TRBiPR寄存器，就必须将各自的写操作间隔至少空出3个预分频器的下溢周期。

### 17.7.2 可编程波形发生模式

在计数过程中（TRBiCR寄存器（i=0~1）的TCSTF位为“1”）写TRBiPRE寄存器和TRBiPR寄存器时，必须注意以下几点：

- 如果连续写TRBiPRE寄存器，就必须将各自的写操作间隔至少空出3个计数源时钟周期。
- 如果连续写TRBiPR寄存器，就必须将各自的写操作间隔至少空出3个预分频器的下溢周期。

### 17.7.3 可编程单触发发生模式

在计数过程中（TRBiCR寄存器（i=0~1）的TCSTF位为“1”）写TRBiPRE寄存器和TRBiPR寄存器时，必须注意以下几点：

- 如果连续写TRBiPRE寄存器，就必须将各自的写操作间隔至少空出3个计数源时钟周期。
- 如果连续写TRBiPR寄存器，就必须将各自的写操作间隔至少空出3个预分频器的下溢周期。

### 17.7.4 可编程等待单触发发生模式

在计数过程中（TRBiCR寄存器（i=0~1）的TCSTF位为“1”）写TRBiPRE寄存器和TRBiPR寄存器时，必须注意以下几点：

- 如果连续写TRBiPRE寄存器，就必须将各自的写操作间隔至少空出3个计数源时钟周期。
- 如果连续写TRBiPR寄存器，就必须将各自的写操作间隔至少空出3个预分频器的下溢周期。

## 18. 定时器 RC

定时器 RC 是 16 位定时器，有 4 个输入 / 输出引脚。

### 18.1 概要

定时器 RC 的运行时钟为  $f_1$ 、 $f_{OCO20M}$  或者  $f_{OCO-F}$ ，如表 18.1 所示。

表 18.1 定时器 RC 的运行时钟

条件	定时器 RC 的运行时钟
计数源为 $f_1$ 、 $f_2$ 、 $f_4$ 、 $f_8$ 、 $f_{32}$ 或者 TRCCLK 输入 (TRCCR1 寄存器的 TCK2 ~ TCK0 位为 “000b” ~ “101b”)	$f_1$
计数源为 $f_{OCO20M}$ (TRCCR1 寄存器的 TCK2 ~ TCK0 位为 “110b”)	$f_{OCO20M}$
计数源为 $f_{OCO-F}$ (TRCCR1 寄存器的 TCK2 ~ TCK0 位为 “111b”)	$f_{OCO-F}$

定时器 RC 的引脚结构和框图分别如表 18.2 和图 18.1 所示。

定时器 RC 有以下 3 种模式：

- 定时器模式
  - 输入捕捉功能      外部信号作为触发，将计数器的值取到寄存器。
  - 输出比较功能      检测计数器的值和寄存器的值是否相同（可在检测时更改引脚的输出）。

以下 2 种模式使用输出比较功能：

- PWM 模式      这是连续输出任意宽度脉冲的模式。
- PWM2 模式      这是在触发后经过等待时间，输出单触发波形或者 PWM 波形的模式。

每个引脚都能选择输入捕捉功能、输出比较功能和 PWM 模式。

PWM2 模式通过计数器和寄存器的组合输出波形，引脚功能取决于运行模式。

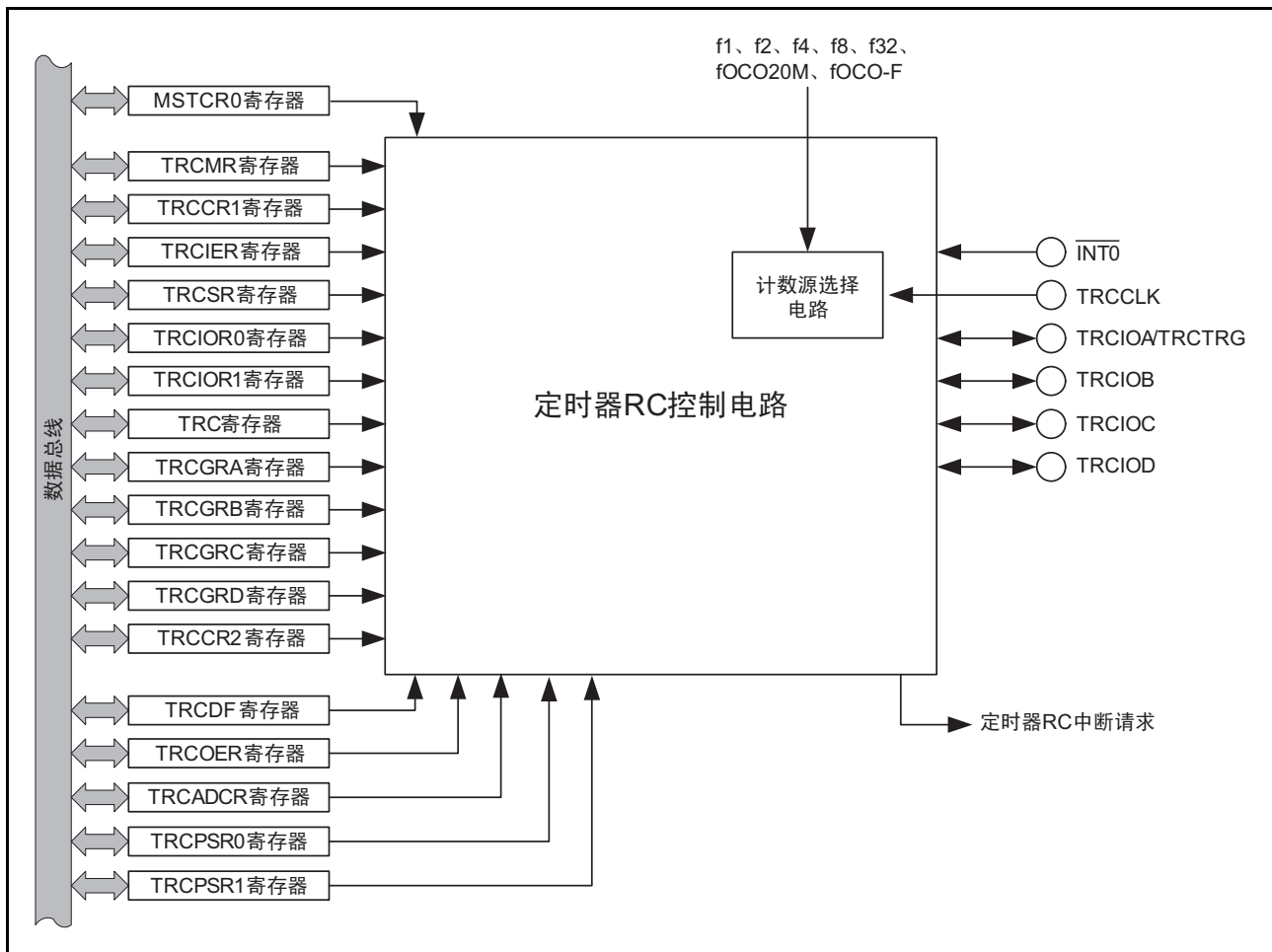


图 18.1 定时器 RC 的框图

表 18.2 定时器 RC 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
TRCIOA	P0_0	输入 / 输出	功能因运行模式而不同，详细内容请参照各模式。
TRCIOB	P6_7、P6_6、P6_5		
TRCIOC	P6_6		
TRCIOD	P6_5		
TRCCLK	P0_1	输入	外部时钟输入
TRCTRIG	P0_0、P0_1、P0_2	输入	PWM2 模式的外部触发输入

## 18.2 寄存器说明

定时器 RC 的相关寄存器一览表如表 18.3 所示。

表 18.3 定时器 RC 的相关寄存器一览表

地址	符号	模式				参照
		定时器		PWM	PWM2	
		输入捕捉功能	输出比较功能			
0008h	MSTCR0	有效	有效	有效	有效	18.2.1 模块待机控制寄存器 0 (MSTCR0)
0120h	TRCMR	有效	有效	有效	有效	18.2.2 定时器 RC 的模式寄存器 (TRCMR)
0121h	TRCCR1	有效	有效	有效	有效	定时器 RC 的控制寄存器 1 18.2.3 定时器 RC 的控制寄存器 1 (TRCCR1) 18.5.1 定时器 RC 的控制寄存器 1 (TRCCR1) [定时器模式 (输出比较功能)] 18.6.1 定时器 RC 的控制寄存器 1 (TRCCR1) [PWM 模式] 18.7.1 寄存器 RC 的控制寄存器 1 (TRCCR1) [PWM2 模式]
0122h	TRCIER	有效	有效	有效	有效	18.2.4 定时器 RC 的中断允许寄存器 (TRCIER)
0123h	TRCSR	有效	有效	有效	有效	18.2.5 定时器 RC 的状态寄存器 (TRCSR)
0124h	TRCIOR0	有效	有效	—	—	定时器 RC 的 I/O 控制寄存器 0 和 I/O 控制寄存器 1 18.2.6 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) 18.2.7 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) 18.4.1 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输入捕捉功能)] 18.4.2 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输入捕捉功能)] 18.5.2 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输出比较功能)] 18.5.3 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输出比较功能)]
0125h	TRCIOR1					
0126h 0127h	TRC	有效	有效	有效	有效	18.2.8 定时器 RC 的计数器 (TRC)
0128h 0129h	TRCGRA	有效	有效	有效	有效	18.2.9 定时器 RC 的通用寄存器 A,B,C,D (TRCGRA、TRCGRB、TRCGRC、TRCGRD)
012Ah 012Bh	TRCGRB					
012Ch 012Dh	TRCGRC					
012Eh 012Fh	TRCGRD					
0130h	TRCCR2	—	有效	有效	有效	18.2.10 定时器 RC 的控制寄存器 2 (TRCCR2)
0131h	TRCDF	有效	—	—	有效	18.2.11 定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF)
0132h	TRCOER	—	有效	有效	有效	18.2.12 定时器 RC 的输出主控允许寄存器 (TRCOER)
0133h	TRCADCR	—	有效	有效	有效	18.2.13 定时器 RC 的触发控制寄存器 (TRCADCR)
0182h	TRCPSR0	有效	有效	有效	有效	18.2.14 定时器 RC 的引脚选择寄存器 0 (TRCPSR0)
0183h	TRCPSR1	有效	有效	有效	有效	18.2.15 定时器 RC 的引脚选择寄存器 1 (TRCPSR1)

—: 无效

## 18.2.1 模块待机控制寄存器 0 (MSTCR0)

地址	地址 0008h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MSTADC	—	MSTTRC	MSTLCD	MSTIIC	MSTURT2	MSTURT0	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	MSTURT0	UART0 待机位	0: 有效 1: 待机 (注 1)	R/W
b2	MSTURT2	UART2 待机位	0: 有效 1: 待机 (注 2)	R/W
b3	MSTIIC	SSU、I <sup>2</sup> C 总线待机位	0: 有效 1: 待机 (注 3)	R/W
b4	MSTLCD	LCD 待机位	0: 有效 1: 待机 (注 4)	R/W
b5	MSTTRC	定时器 RC 待机位	0: 有效 1: 待机 (注 5)	R/W
b6	—	保留位	必须置“0”。	R/W
b7	MSTADC	A/D 待机位 (注 6)	0: 有效 1: 待机	R/W

注 1. 当 MSTURT0 位为“1”（待机）时，UART0 的相关寄存器（地址 00A0h ~ 00A7h）的存取无效。

注 2. 当 MSTURT2 位为“1”（待机）时，UART2 的相关寄存器（地址 00A8h ~ 00BFh）的存取无效。

注 3. 当 MSTIIC 位为“1”（待机）时，SSU、I<sup>2</sup>C 总线的相关寄存器（地址 0193h ~ 019Dh）的存取无效。

注 4. 当 MSTLCD 位为“1”（待机）时，LCD 的相关寄存器（地址 0200h ~ 0237h）的存取无效。

注 5. 当 MSTTRC 位为“1”（待机）时，定时器 RC 的相关寄存器（地址 0120h ~ 0133h）的存取无效。

注 6. 当 MSTADC 位为“1”（待机）时，A/D 的相关寄存器（地址 00C0h ~ 00D9h 和地址 00DCh ~ 00DFh）的存取无效。

在使用温度传感器时，必须将 MSTADC 位置“0”（有效）。

要将各待机位设定为待机时，必须在停止对应的外围功能后进行更改。不能读写被各待机位设定为待机的外围功能的各寄存器，也停止给外围功能提供时钟。

要从待机更改为有效时，必须在更改后重新设定对应的外围功能的寄存器。

## 18.2.2 定时器 RC 的模式寄存器 (TRCMR)

地址	地址 0120h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TSTART	—	BFD	BFC	PWM2	PWMD	PWMC	PWMB
复位后的值	0	1	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	PWMB	TRCIOB 的 PWM 模式选择位 (注 1)	0: 定时器模式 1: PWM 模式	R/W
b1	PWMC	TRCIOC 的 PWM 模式选择位 (注 1)	0: 定时器模式 1: PWM 模式	R/W
b2	PWMD	TRCIOD 的 PWM 模式选择位 (注 1)	0: 定时器模式 1: PWM 模式	R/W
b3	PWM2	PWM2 模式选择位	0: PWM2 模式 1: 定时器模式或者 PWM 模式	R/W
b4	BFC	TRCGRC 寄存器的功能选择位 (注 2)	0: 通用寄存器 1: TRCGRA 寄存器的缓冲寄存器	R/W
b5	BFD	TRCGRD 寄存器的功能选择位	0: 通用寄存器 1: TRCGRB 寄存器的缓冲寄存器	R/W
b6	—	什么也不指定。只能写“0”，读取值为“1”。		—
b7	TSTART	TRC 的计数开始位	0: 停止计数 1: 开始计数	R/W

注 1. 此位在 PWM2 位为“1”（定时器模式或者 PWM 模式）时有效。

注 2. 在 PWM2 模式中，必须将 BFC 位置“0”（通用寄存器）。

有关 TRCMR 寄存器在 PWM2 模式中的注意事项，请参照“18.9.6 PWM2 模式的 TRCMR 寄存器”。

## 18.2.3 定时器 RC 的控制寄存器 1 (TRCCR1)

地址	地址 0121h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CCLR	TCK2	TCK1	TCK0	TOD	TOC	TOB	TOA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOA	TRCIOA 输出电平选择位 (注 1)	功能因运行模式 (功能) 而不同。	R/W
b1	TOB	TRCIOB 输出电平选择位 (注 1)		R/W
b2	TOC	TRCIOC 输出电平选择位 (注 1)		R/W
b3	TOD	TRCIOD 输出电平选择位 (注 1)		R/W
b4	TCK0	计数源选择位 (注 1)		b6 b5 b4 0 0 0: f1 0 0 1: f2 0 1 0: f4 0 1 1: f8 1 0 0: f32 1 0 1: TRCCLK 输入的上升沿 1 1 0: fOCO20M 1 1 1: fOCO-F (注 2)
b5	TCK1		R/W	
b6	TCK2		R/W	
b7	CCLR	TRC 计数器的清除选择位	0: 禁止清除 (自由运行) 1: 在输入捕捉或者 TRCGRA 比较匹配时清除 TRC 计数器	R/W

注 1. 必须在 TRCMR 寄存器的 TSTART 位为“0” (停止计数) 时写此位。

注 2. 在选择 fOCO-F 时, fOCO-F 的时钟频率必须大于 CPU 的时钟频率。

## 18.2.4 定时器 RC 的中断允许寄存器 (TRCIER)

地址	地址 0122h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	OVIE	—	—	—	IMIED	IMIEC	IMIEB	IMIEA
复位后的值	0	1	1	1	0	0	0	0

位	符号	位名	功能	R/W
b0	IMIEA	输入捕捉 / 比较匹配的中断允许位 A	0: 禁止由 IMFA 位控制的中断 (IMIA) 1: 允许由 IMFA 位控制的中断 (IMIA)	R/W
b1	IMIEB	输入捕捉 / 比较匹配的中断允许位 B	0: 禁止由 IMFB 位控制的中断 (IMIB) 1: 允许由 IMFB 位控制的中断 (IMIB)	R/W
b2	IMIEC	输入捕捉 / 比较匹配的中断允许位 C	0: 禁止由 IMFC 位控制的中断 (IMIC) 1: 允许由 IMFC 位控制的中断 (IMIC)	R/W
b3	IMIED	输入捕捉 / 比较匹配的中断允许位 D	0: 禁止由 IMFD 位控制的中断 (IMID) 1: 允许由 IMFD 位控制的中断 (IMID)	R/W
b4	—	什么也不指定。只能写“0”，读取值为“1”。		—
b5	—			
b6	—			
b7	OVIE	上溢中断允许位	0: 禁止由 OVF 位控制的中断 (OVI) 1: 允许由 OVF 位控制的中断 (OVI)	R/W



## 18.2.5 定时器 RC 的状态寄存器 (TRCSR)

地址	地址 0123h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	OVF	—	—	—	IMFD	IMFC	IMFB	IMFA
复位后的值	0	1	1	1	0	0	0	0

位	符号	位名	功能	R/W
b0	IMFA	输入捕捉 / 比较匹配的标志 A	[为“0”的条件] 读后写“0”(注1)。 [为“1”的条件] 参照“表 18.4 各标志为“1”的条件”。	R/W
b1	IMFB	输入捕捉 / 比较匹配的标志 B		R/W
b2	IMFC	输入捕捉 / 比较匹配的标志 C		R/W
b3	IMFD	输入捕捉 / 比较匹配的标志 D		R/W
b4	—	什么也不指定。只能写“0”，读取值为“1”。		—
b5	—			
b6	—			
b7	OVF	上溢标志	[为“0”的条件] 读后写“0”(注1)。 [为“1”的条件] 参照“表 18.4 各标志为“1”的条件”。	R/W

注 1. 写的结果如下:

- 当读的结果为“1”时，如果给此位写“0”，值就变为“0”。
- 当读的结果为“0”时，即使给此位写“0”，值也不变（如果此位在读后从“0”变为“1”，即使给此位写“0”，值也不变而保持“1”的状态）。
- 如果给此位写“1”，值就不变。

表 18.4 各标志为“1”的条件

位符号	定时器模式		PWM 模式	PWM2 模式
	输入捕捉功能	输出比较功能		
IMFA	TRCIOA 引脚的输入边沿（注 1）	在 TRC 的值和 TRCGRA 的值相同时。		
IMFB	TRCIOB 引脚的输入边沿（注 1）	在 TRC 的值和 TRCGRB 的值相同时。		
IMFC	TRCIOC 引脚的输入边沿（注 1）	在 TRC 的值和 TRCGRC 的值相同时（注 2）。		
IMFD	TRCIOD 引脚的输入边沿（注 1）	在 TRC 的值和 TRCGRD 的值相同时（注 2）。		
OVF	在 TRC 发生上溢时。			

注 1. 这是通过 TRCIOR0 寄存器和 TRCIOR1 寄存器的 IOj1 ~ IOj0 位（j=A,B,C,D）选择的边沿。

注 2. 包括 TRCMR 寄存器的 BFC 位和 BFD 位为“1”（TRCGRA 和 TRCGRB 的缓冲寄存器）的情况。

## 18.2.6 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0)

地址	地址 0124h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	IOB2	IOB1	IOB0	IOA3	IOA2	IOA1	IOA0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOA0	TRCGRA 控制位	功能因运行模式（功能）而不同。	R/W
b1	IOA1			R/W
b2	IOA2	TRCGRA 模式选择位（注 1）	0: 输出比较功能 1: 输入捕捉功能	R/W
b3	IOA3	输入捕捉的输入转换位（注 3）	0: fOCO128 信号 1: TRCIOA 输入引脚	R/W
b4	IOB0	TRCGRB 控制位	功能因运行模式（功能）而不同。	R/W
b5	IOB1			R/W
b6	IOB2	TRCGRB 模式选择位（注 2）	0: 输出比较功能 1: 输入捕捉功能	R/W
b7	—	什么也不指定。只能写“0”，读取值为“1”。		—

注 1. 如果将 TRCMR 寄存器的 BFC 位置“1”（TRCGRA 寄存器的缓冲寄存器），就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置“1”（TRCGRB 寄存器的缓冲寄存器），就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。

注 3. 此位在 IOA2 位为“1”（输入捕捉功能）时有效。

TRCIOR0 寄存器在定时器模式中有效，但是在 PWM 模式和 PWM2 模式中无效。

## 18.2.7 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1)

地址	地址 0125h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	IOD3	IOD2	IOD1	IOD0	IOC3	IOC2	IOC1	IOC0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOC0	TRCGRC 控制位	功能因运行模式（功能）而不同。	R/W
b1	IOC1			R/W
b2	IOC2	TRCGRC 模式选择位（注 1）	0: 输出比较功能 1: 输入捕捉功能	R/W
b3	IOC3	TRCGRC 寄存器的功能选择位	0: TRCIOA 输出寄存器 1: 通用寄存器或者缓冲寄存器	R/W
b4	IOD0	TRCGRD 控制位	功能因运行模式（功能）而不同。	R/W
b5	IOD1			R/W
b6	IOD2	TRCGRD 模式选择位（注 2）	0: 输出比较功能 1: 输入捕捉功能	R/W
b7	IOD3	TRCGRD 寄存器的功能选择位	0: TRCIOB 输出寄存器 1: 通用寄存器或者缓冲寄存器	R/W

注 1. 如果将 TRCMR 寄存器的 BFC 位置“1”（TRCGRA 寄存器的缓冲寄存器），就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置“1”（TRCGRB 寄存器的缓冲寄存器），就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。

TRCIOR1 寄存器在定时器模式中有效，但是在 PWM 模式和 PWM2 模式中无效。

## 18.2.8 定时器 RC 的计数器 (TRC)

地址	地址 0127h ~ 0126h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	设定范围	R/W
b15 ~ b0	对计数源进行递增计数。 如果发生上溢，TRCSR 寄存器的 OVF 位就变为“1”。	0000h ~ FFFFh	R/W

必须以 16 位为单位存取 TRC 寄存器，而不能以 8 位为单位进行存取。

## 18.2.9 定时器 RC 的通用寄存器 A,B,C,D (TRCGRA、TRCGRB、TRCGRC、TRCGRD)

地址 地址 0129h ~ 0128h (TRCGRA)、地址 012Bh ~ 012Ah (TRCGRB)、  
地址 012Dh ~ 012Ch (TRCGRC)、地址 012Fh ~ 012Eh (TRCGRD)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	功能	R/W
b15 ~ b0	功能因运行模式而不同。	R/W

必须以 16 位为单位存取 TRCGRA ~ TRCGRD 寄存器，而不能以 8 位为单位进行存取。

## 18.2.10 定时器 RC 的控制寄存器 2 (TRCCR2)

地址 地址 0130h

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCEG1	TCEG0	CSEL	—	—	POLD	POLC	POLB
复位后的值	0	0	0	1	1	0	0	0

位	符号	位名	功能	R/W
b0	POLB	PWM 模式的输出电平控制位 B (注 1)	0: TRCIOB 的输出电平为 “L” 电平有效 1: TRCIOB 的输出电平为 “H” 电平有效	R/W
b1	POLC	PWM 模式的输出电平控制位 C (注 1)	0: TRCIOC 的输出电平为 “L” 电平有效 1: TRCIOC 的输出电平为 “H” 电平有效	R/W
b2	POLD	PWM 模式的输出电平控制位 D (注 1)	0: TRCIOD 的输出电平为 “L” 电平有效 1: TRCIOD 的输出电平为 “H” 电平有效	R/W
b3	—	什么也不指定。只能写 “0”，读取值为 “1”。		—
b4	—			
b5	CSEL	TRC 计数选择位 (注 2)	0: 在与 TRCGRA 寄存器比较匹配后继续计数 1: 在与 TRCGRA 寄存器比较匹配时停止计数	R/W
b6	TCEG0	TRCTRГ 输入边沿选择位 (注 3)	b7 b6 00: 禁止 TRCTRГ 的触发输入 01: 选择上升沿 10: 选择下降沿 11: 选择双边沿	R/W
b7	TCEG1			R/W

注 1. 此位在 PWM 模式中有效。

注 2. 此位在输出比较功能、PWM 模式、PWM2 模式中有效。有关 PWM2 模式中的注意事项，请参照 “18.9.6 PWM2 模式的 TRCMR 寄存器”。

注 3. 此位在 PWM2 模式中有效。

## 18.2.11 定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF)

地址	地址 0131h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	DFCK1	DFCK0	—	DFTRG	DFD	DFC	DFB	DFA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	DFA	TRCIOA 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b1	DFB	TRCIOB 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b2	DFC	TRCIOC 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b3	DFD	TRCIOD 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b4	DFTRG	TRCTRG 引脚的数字滤波器的功能选择位 (注 2)	0: 无功能 1: 有功能	R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	DFCK0	数字滤波器功能的时钟选择位 (注 1、注 2)	b7 b6 00: f32 01: f8 10: f1 11: 计数源 (通过 TRCCR1 寄存器的 TCK2 ~ TCK0 位选择的时钟)	R/W
b7	DFCK1			R/W

注 1. 此位在输入捕捉功能中有效。

注 2. 此位在 PWM2 模式中并且 TRCCR2 寄存器的 TCEG1 ~ TCEG0 位为“01b”、“10b”或者“11b” (允许 TRCTRG 触发输入) 时有效。

## 18.2.12 定时器 RC 的输出主控允许寄存器 (TRCOER)

地址	地址 0132h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PTO	—	—	—	ED	EC	EB	EA
复位后的值	0	1	1	1	1	1	1	1

位	符号	位名	功能	R/W
b0	EA	TRCIOA 输出禁止位 (注 1)	0: 允许输出 1: 禁止输出 (TRCIOA 引脚为可编程输入/输出端口)	R/W
b1	EB	TRCIOB 输出禁止位 (注 1)	0: 允许输出 1: 禁止输出 (TRCIOB 引脚为可编程输入/输出端口)	R/W
b2	EC	TRCIOC 输出禁止位 (注 1)	0: 允许输出 1: 禁止输出 (TRCIOC 引脚为可编程输入/输出端口)	R/W
b3	ED	TRCIOD 输出禁止位 (注 1)	0: 允许输出 1: 禁止输出 (TRCIOD 引脚为可编程输入/输出端口)	R/W
b4	—	什么也不指定。只能写“0”，读取值为“1”。		—
b5	—			
b6	—			
b7	PTO	脉冲输出强制截止信号的输入 $\overline{\text{INT0}}$ 有效位	0: 脉冲输出的强制截止输入无效 1: 脉冲输出的强制截止输入有效 (如果将“L”电平或者“H”电平输入到 $\overline{\text{INT0}}$ 引脚, EA 位、EB 位、EC 位和 ED 位就变为“1”(禁止输出)。)	R/W

注 1. 此位在引脚被用作输入捕捉引脚时无效。

## 18.2.13 定时器 RC 的触发控制寄存器 (TRCADCR)

地址	0133h 地址							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	ADTRGDE	ADTRGCE	ADTRGBE	ADTRGAE
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	ADTRGAE	A/D 触发 A 允许位	0: 禁止 A/D 触发 1: 在 TRC 与 TRCGRA 寄存器比较匹配时发生 A/D 触发	R/W
b1	ADTRGBE	A/D 触发 B 允许位	0: 禁止 A/D 触发 1: 在 TRC 与 TRCGRB 寄存器比较匹配时发生 A/D 触发	R/W
b2	ADTRGCE	A/D 触发 C 允许位	0: 禁止 A/D 触发 1: 在 TRC 与 TRCGRC 寄存器比较匹配时发生 A/D 触发	R/W
b3	ADTRGDE	A/D 触发 D 允许位	0: 禁止 A/D 触发 1: 在 TRC 与 TRCGRD 寄存器比较匹配时发生 A/D 触发	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

## 18.2.14 定时器 RC 的引脚选择寄存器 0 (TRCPSR0)

地址	地址 0182h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	TRCIOBSEL1	TRCIOBSEL0	TRCIOASEL1	TRCIOASEL0	—	TRCCLKSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRCCLKSEL0	TRCCLK 引脚选择位 (注 1)	0: 不使用 TRCCLK 引脚 1: 分配到 P0_1	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	TRCIOASEL0	TRCIOA/TRCTRG 引脚选择位	b3 b2 0 0: 不使用 TRCIOA/TRCTRG 引脚 0 1: 将 TRCIOA/TRCTRG 引脚分配到 P0_0 1 0: 将 TRCTRG 引脚分配到 P0_1 (注 1) 1 1: 将 TRCTRG 引脚分配到 P0_2	R/W
b3	TRCIOASEL1			R/W
b4	TRCIOBSEL0	TRCIOB 引脚选择位	b5 b4 0 0: 不使用 TRCIOB 引脚 0 1: 分配到 P6_7 1 0: 分配到 P6_6 (注 2) 1 1: 分配到 P6_5 (注 3)	R/W
b5	TRCIOBSEL1			R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

注 1. 不能同时将 TRCCLK 引脚和 TRCTRG 引脚分配到 P0\_1。

注 2. 如果将 TRCPSR1 寄存器的 TRCIOSEL0 位置“1” (将 TRCIO 引脚分配到 P6\_6)，P6\_6 就为 TRCIO 引脚，与 TRCIOSEL1 ~ TRCIOSEL0 位的内容无关。

注 3. 如果将 TRCPSR1 寄存器的 TRCIODSEL0 位置“1” (将 TRCIOD 引脚分配到 P6\_5)，P6\_5 就为 TRCIOD 引脚，与 TRCIOSEL1 ~ TRCIOSEL0 位的内容无关。

TRCPSR0 寄存器选择是否使用定时器 RC 的输入。在使用定时器 RC 的输入引脚时，必须设定 TRCPSR0 寄存器。

必须在设定定时器 RC 的相关寄存器前设定 TRCPSR0 寄存器，但是不能在定时器 RC 运行中更改 TRCPSR0 寄存器的设定值。如果更改定时器 RC 引脚的分配，就可能因更改时的引脚电平而产生边沿信号并且 TRC 寄存器的内容变为“0000h”。



## 18.2.15 定时器 RC 的引脚选择寄存器 1 (TRCPSR1)

地址	地址 0183h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	TRCIODSEL0	—	TRCIOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRCIOSEL0	TRCIOC 引脚选择位	0: 不使用 TRCIOC 引脚 1: 分配到 P6_6	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	TRCIODSEL0	TRCIOD 引脚选择位	0: 不使用 TRCIOD 引脚 1: 分配到 P6_5	R/W
b3	—	保留位	必须置“0”。	R/W
b4	—			
b5	—			
b6	—			
b7	—			

TRCPSR1 寄存器选择是否使用定时器 RC 的输入。在使用定时器 RC 的输入引脚时，必须设定 TRCPSR1 寄存器。

必须在设定定时器 RC 的相关寄存器前设定 TRCPSR1 寄存器，但是不能在定时器 RC 运行中更改 TRCPSR1 寄存器的设定值。

## 18.3 有关多个模式的共同事项

### 18.3.1 计数源

计数源的选择方法是所有模式通用的方法。

计数源的选择和框图分别如表 18.5 和图 18.2 所示。

表 18.5 计数源的选择

计数源	选择方法
f1、f2、f4、f8、f32	通过 TRCCR1 寄存器的 TCK2 ~ TCK0 位选择计数源。
fOCO20M fOCO-F	FRA0 寄存器的 FRA00 位为“1”（高速内部振荡器振荡）。 TRCCR1 寄存器的 TCK2 ~ TCK0 位为“110b”（fOCO20M）。 TRCCR1 寄存器的 TCK2 ~ TCK0 位为“111b”（fOCO-F）。
TRCCLK 引脚的外部输入信号	TRCCR1 寄存器的 TCK2 ~ TCK0 为“101b”（计数源为外部时钟的上升沿）。 对应的方向寄存器的方向位为“0”（输入模式）。

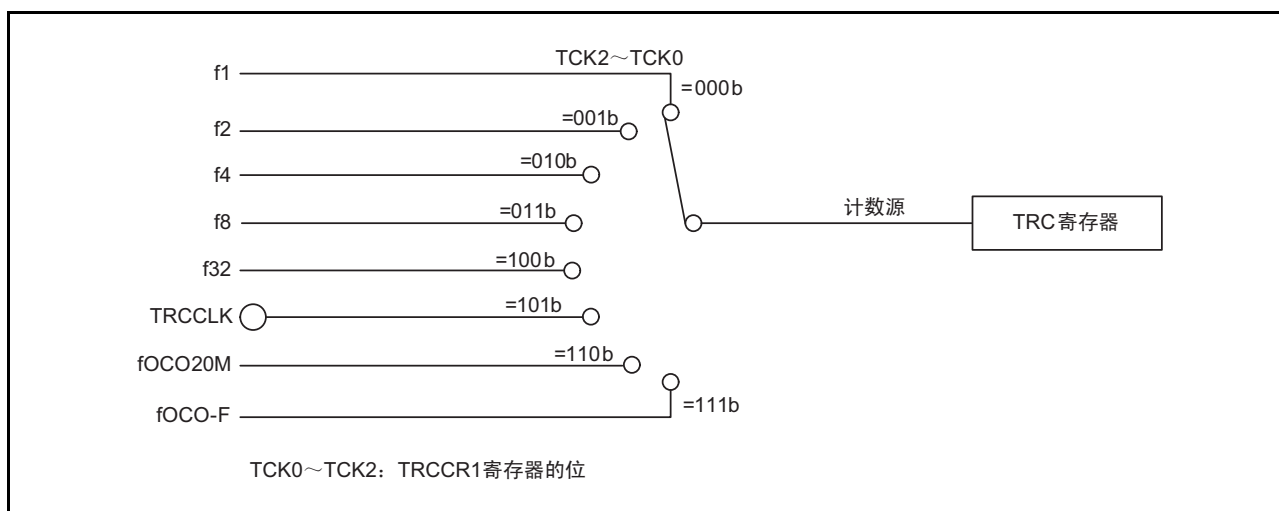


图 18.2 计数源的框图

TRCCLK 引脚的外部输入时钟的脉宽至少为 3 个定时器 RC 的运行时钟周期（参照“表 18.1 定时器 RC 的运行时钟”）。

如果选择 fOCO20M 或者 fOCO-F 作为计数源，就必须先将 FRA0 寄存器的 FRA00 位置“1”（高速内部振荡器振荡），然后将 TRCCR1 寄存器的 TCK2 ~ TCK0 位置“110b”（fOCO20M）或者“111b”（fOCO-F）。

### 18.3.2 缓冲器运行

能通过 TRCMR 寄存器的 BFC 位和 BFD 位，将 TRCGRC 寄存器和 TRCGRD 寄存器分别设定为 TRCGRA 寄存器和 TRCGRB 寄存器的缓冲寄存器。

- TRCGRA 的缓冲寄存器：TRCGRC 寄存器
- TRCGRB 的缓冲寄存器：TRCGRD 寄存器

缓冲器运行因运行模式而不同。各模式的缓冲器运行如表 18.6 所示，输入捕捉功能和输出比较功能的缓冲器运行分别如图 18.3 和图 18.4 所示。

表 18.6 各模式的缓冲器运行

功能和模式	传送时序	传送的寄存器
输入捕捉功能	输入捕捉信号的输入	将 TRCGRA (TRCGRB) 寄存器的内容传送到缓冲寄存器。
输出比较功能	TRC 寄存器与 TRCGRA (TRCGRB) 寄存器的比较匹配	将缓冲寄存器的内容传送到 TRCGRA (TRCGRB) 寄存器。
PWM 模式		
PWM2 模式	<ul style="list-style-type: none"> <li>• TRC 寄存器与 TRCGRA 寄存器的比较匹配</li> <li>• TRCTRG 引脚的触发输入</li> </ul>	将缓冲寄存器 (TRCGRD) 的内容传送到 TRCGRB 寄存器。

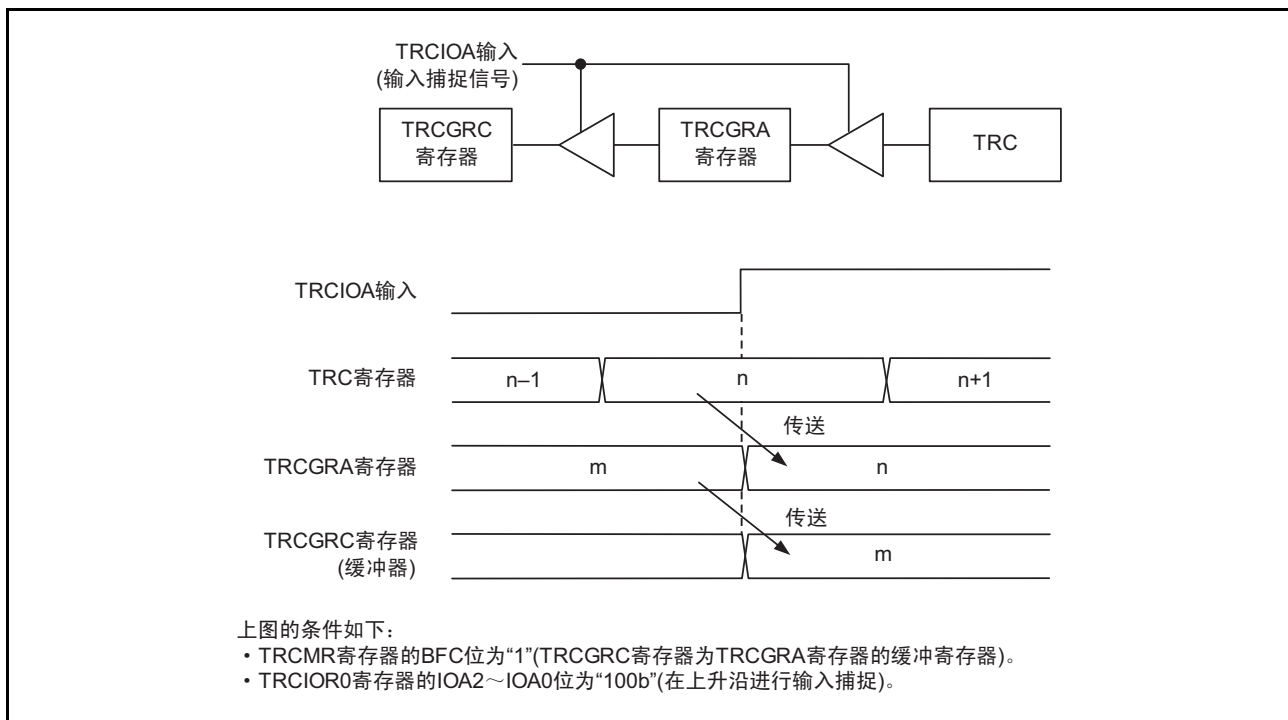


图 18.3 输入捕捉功能的缓冲器运行

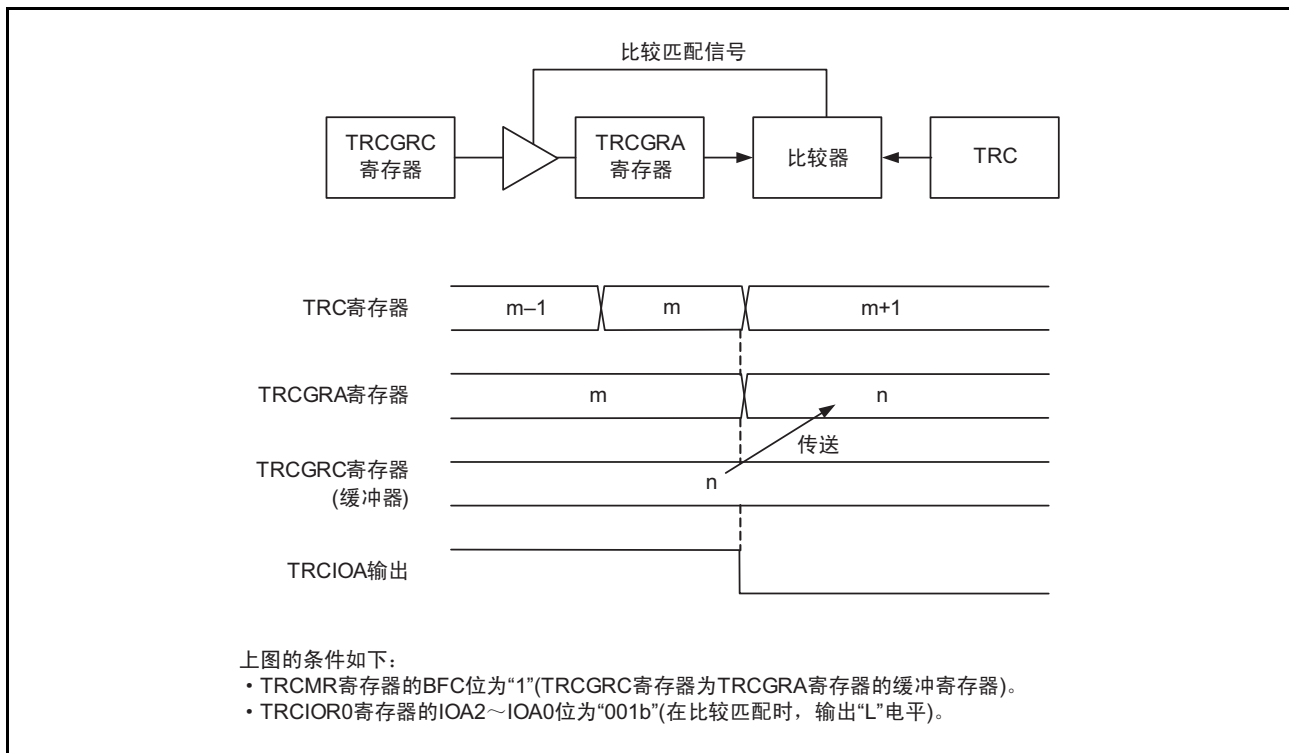


图 18.4 输出比较功能的缓冲器运行

在定时器模式中，必须进行以下的设定：

- 在将TRCGRC寄存器用作TRCGRA寄存器的缓冲寄存器时必须对TRCIOR1寄存器的IOC2位和TRCIOR0寄存器的IOA2位进行相同的设定。
- 在将TRCGRD寄存器用作TRCGRB寄存器的缓冲寄存器时必须对TRCIOR1寄存器的IOD2位和TRCIOR0寄存器的IOB2位进行相同的设定。

在输出比较功能、PWM模式和PWM2模式中，即使将TRCGRC寄存器和TRCGRD寄存器用作缓冲寄存器，在与TRC寄存器比较匹配时，TRCSR寄存器的IMFC位和IMFD位也变为“1”。

在输入捕捉功能中，即使将TRCGRC寄存器和TRCGRD寄存器用作缓冲寄存器，在TRCIOC引脚和TRCIOD引脚的输入边沿，TRCSR寄存器的IMFC位和IMFD位也变为“1”。

## 18.3.3 数字滤波器

对 TRCIOj 或者 TRCIOj (j=A,B,C,D) 的输入进行采样，如果信号 3 次相同，就视为电平已确定。必须通过 TRCDF 寄存器选择数字滤波的功能和采样时钟。

数字滤波器的框图如图 18.5 所示。

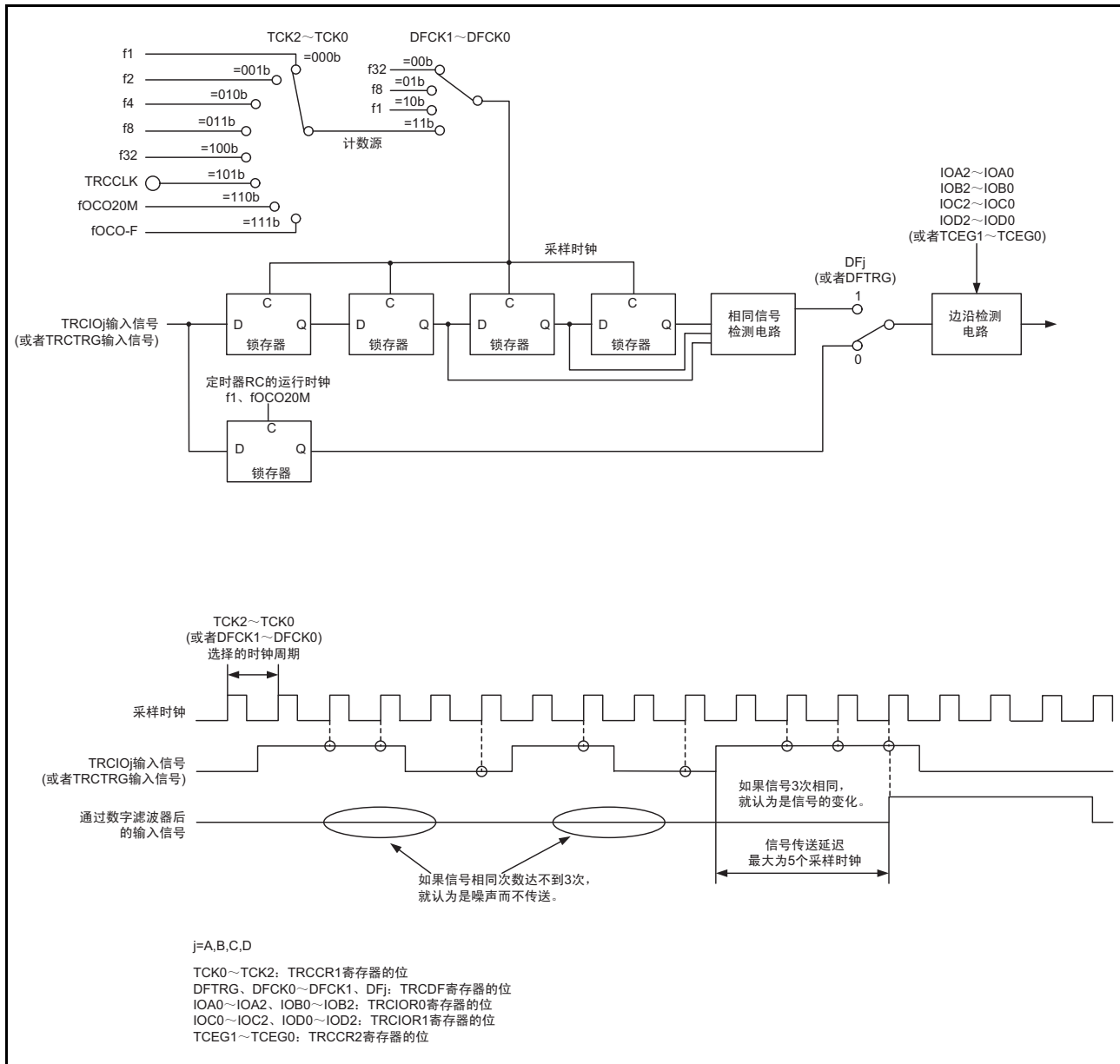


图 18.5 数字滤波器的框图

### 18.3.4 脉冲输出的强制截止

在定时器模式的输出比较功能、PWM 模式和 PWM2 模式中，能通过  $\overline{\text{INT0}}$  引脚的输入将 TRCIOj (j=A,B,C,D) 的输出引脚强制设定为可编程输入 / 输出端口，并且截止脉冲输出。

如果将 TRCOER 寄存器的 Ej 位置 “0” (允许定时器 RC 的输出)，就将上述功能或者模式中使用的输出引脚用作定时器 RC 的输出引脚。当 TRCOER 寄存器的 PTO 位为 “1” (脉冲输出强制截止信号的输入  $\overline{\text{INT0}}$  有效) 时，如果给  $\overline{\text{INT0}}$  引脚输入 “L” 电平 (或者 “H” 电平)，就在经过 1 ~ 2 个定时器 RC 的运行时钟周期后 TRCOER 寄存器的 EA 位、EB 位、EC 位和 ED 位全部变为 “1” (禁止定时器 RC 的输出，TRCIOj 输出引脚为可编程输入 / 输出端口)。有关定时器 RC 的运行时钟周期，请参照 “表 18.1 定时器 RC 的运行时钟”。

在使用此功能时，必须进行以下的设定：

- 设定脉冲输出被强制截止后的引脚状态 (高阻抗 (输入)、“L” 电平输出或者 “H” 电平输出) (参照 “7. I/O 端口”)。

- 将 INTEN 寄存器的 INT0EN 位置 “1” (允许  $\overline{\text{INT0}}$  输入)，并且将 INT0PL 位置 “0” (单边沿)。

- 通过 INT0IC 寄存器的 POL 位选择上升沿或者下降沿。

在将 POL 位置 “0” (下降沿) 时，通过  $\overline{\text{INT0}}$  引脚的下降沿强制截止脉冲输出。

在将 POL 位置 “1” (上升沿) 时，通过  $\overline{\text{INT0}}$  引脚的上升沿强制截止脉冲输出。

- 将选择  $\overline{\text{INT0}}$  的 I/O 端口方向寄存器置为输入模式。

在通过 INTSR 寄存器的 INT0SEL0 位将  $\overline{\text{INT0}}$  分配到 P3\_0 时，将 PD3 寄存器的 PD3\_0 位置 “0” (输入模式)。

在通过 INTSR 寄存器的 INT0SEL0 位将  $\overline{\text{INT0}}$  分配到 P0\_3 时，将 PD0 寄存器的 PD0\_3 位置 “0” (输入模式)。

- 通过 INTF 寄存器的 INT0F1 ~ INT0F0 位，选择  $\overline{\text{INT0}}$  的数字滤波器。

- 将 TRCOER 寄存器的 PTO 位置 “1” (脉冲输出强制截止信号的输入  $\overline{\text{INT0}}$  有效)。

由于 INT0IC 寄存器的 POL 位的选择和  $\overline{\text{INT0}}$  引脚输入的变更，INT0IC 寄存器的 IR 位变为 “1” (有中断请求) (参照 “12.8 使用中断时的注意事项”)。

中断的详细内容请参照 “12. 中断”。

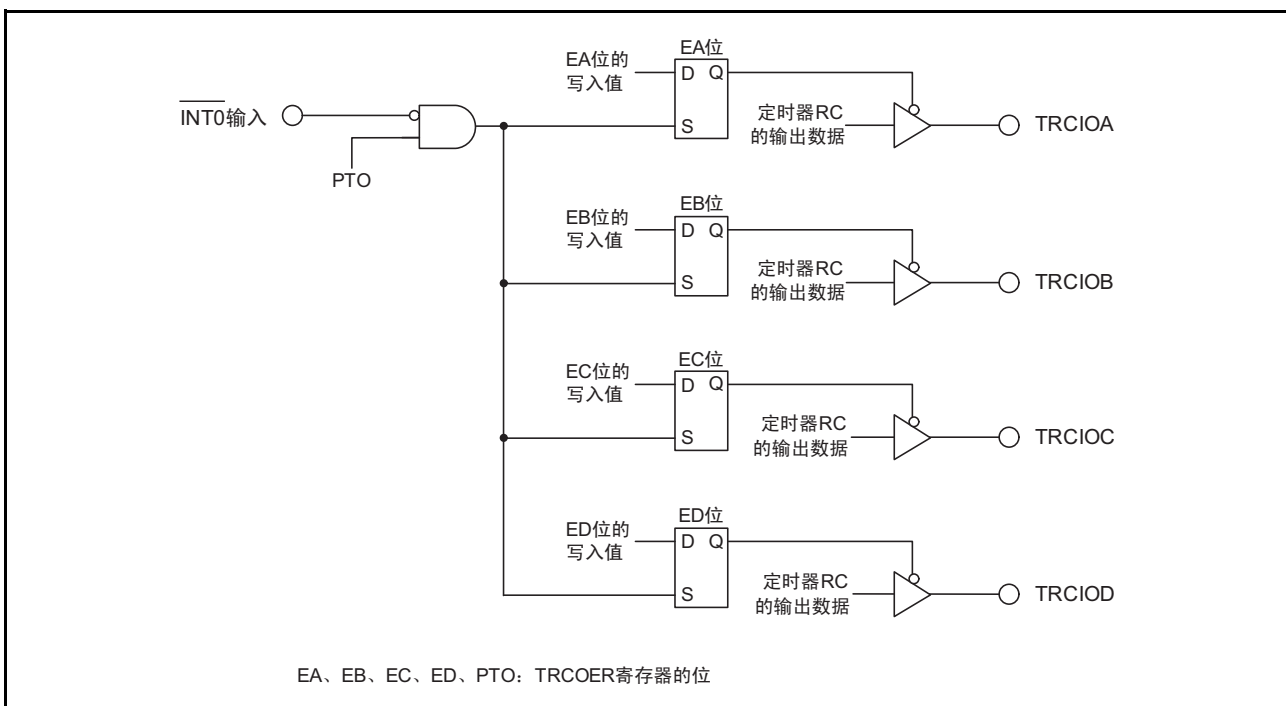


图 18.6 脉冲输出的强制截止

## 18.4 定时器模式（输入捕捉功能）

这是测量外部信号的宽度和周期的功能。TRCIO<sub>j</sub> (j=A,B,C,D) 引脚的外部信号作为触发，将 TRC 寄存器（计数器）的内容传送到 TRCGR<sub>j</sub> 寄存器（输入捕捉）。能将各引脚设定为输入捕捉功能、或者其他模式和功能。

输入捕捉功能的规格和 TRCGR<sub>j</sub> 寄存器功能分别如表 18.7 和表 18.8 所示，输入捕捉功能的框图和运行例子分别如图 18.7 和图 18.8 所示。

表 18.7 输入捕捉功能的规格

项目	规格
计数源	f1、f2、f4、f8、f32、fOCO20M、fOCO-F TRCCLK 引脚的外部输入信号（上升沿）
计数运行	递增计数
计数周期	<ul style="list-style-type: none"> <li>当 TRCCR1 寄存器的 CCLR 位为“0”（自由运行）时 <math>1/fk \times 65536</math> fk: 计数源的频率</li> <li>当 TRCCR1 寄存器的 CCLR 位为“1”（在 TRCGRA 比较匹配时将 TRC 寄存器置“0000h”）时 <math>1/fk \times (n+1)</math> n: TRCGRA 寄存器的值</li> </ul>
计数开始条件	给 TRCMR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	给 TRCMR 寄存器的 TSTART 位写“0”（停止计数）。 TRC 寄存器保持停止前的值。
中断请求的发生时序	<ul style="list-style-type: none"> <li>输入捕捉（TRCIO<sub>j</sub> 输入的有效边沿）</li> <li>TRC 寄存器的上溢</li> </ul>
TRCIOA、TRCIOB、TRCIOC、TRCIOD 引脚功能	可编程输入 / 输出端口或者输入捕捉的输入（能按引脚进行选择）
INT0 引脚功能	可编程输入 / 输出端口或者 INT0 中断输入
读定时器	如果读 TRC 寄存器，就能读到计数值。
写定时器	能写 TRC 寄存器。
选择功能	<ul style="list-style-type: none"> <li>输入捕捉的输入引脚的选择 TRCIOA、TRCIOB、TRCIOC、TRCIOD 引脚中的 1 个或者多个引脚</li> <li>输入捕捉的输入有效边沿的选择 上升沿、下降沿或者双边沿</li> <li>缓冲器运行（参照“18.3.2 缓冲器运行”）</li> <li>数字滤波器（参照“18.3.3 数字滤波器”）</li> <li>将 TRC 寄存器置“0000h”的时序 上溢或者输入捕捉</li> </ul>

j=A,B,C,D

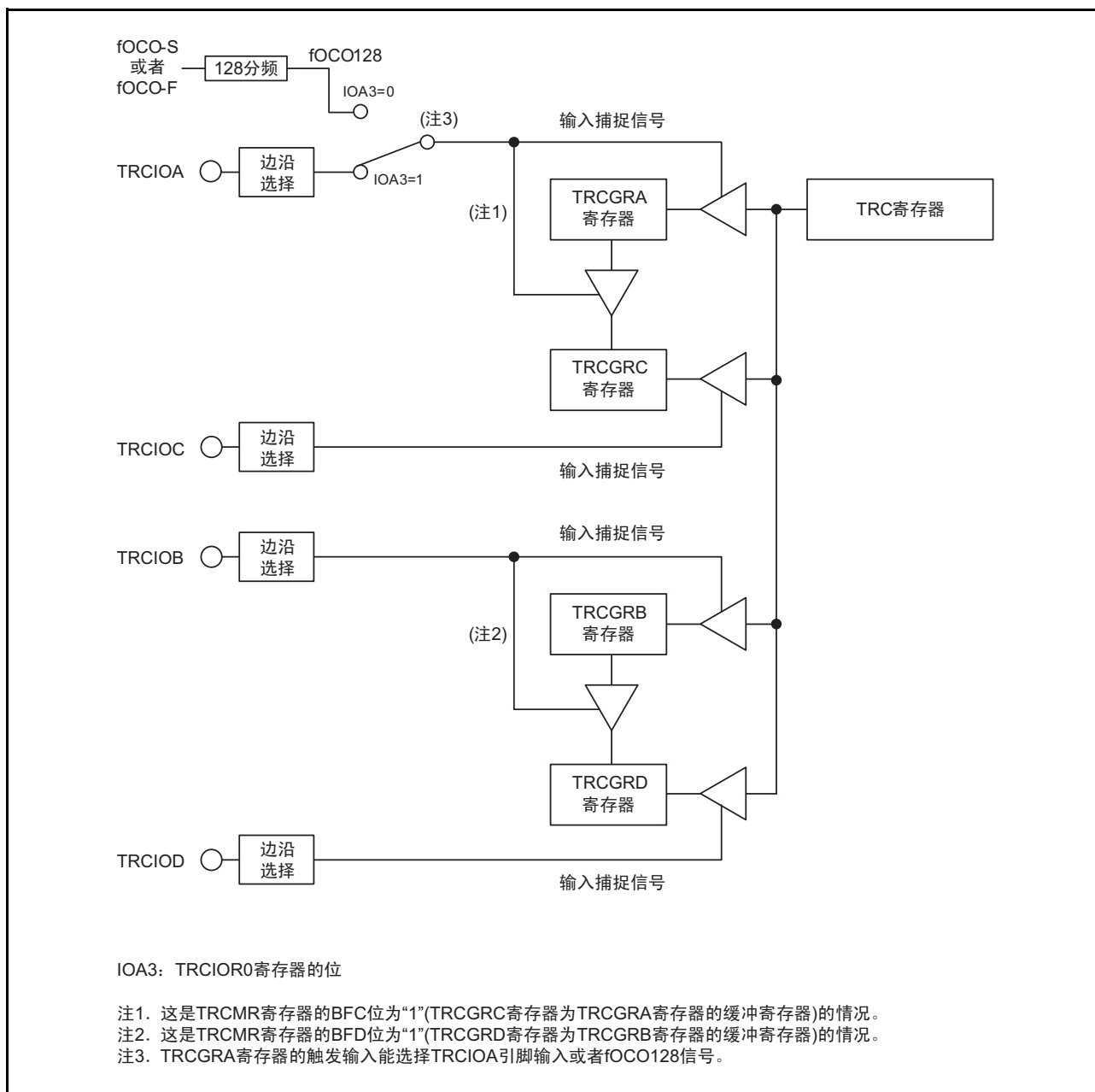


图 18.7 输入捕捉功能的框图



## 18.4.1 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输入捕捉功能)]

地址	地址 0124h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	IOB2	IOB1	IOB0	IOA3	IOA2	IOA1	IOA0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOA0	TRCGRA 控制位	b1 b0 0 0: 在上升沿输入捕捉到 TRCGRA 0 1: 在下降沿输入捕捉到 TRCGRA 1 0: 在双边沿输入捕捉到 TRCGRA 1 1: 不能设定	R/W
b1	IOA1			R/W
b2	IOA2	TRCGRA 模式选择位 (注 1)	在使用输入捕捉功能时, 必须置 “1” (输入捕捉)。	R/W
b3	IOA3	输入捕捉的输入转换位 (注 3)	0: fOCO128 信号 1: TRCIOA 引脚的输入	R/W
b4	IOB0	TRCGRB 控制位	b5 b4 0 0: 在上升沿输入捕捉到 TRCGRB 0 1: 在下降沿输入捕捉到 TRCGRB 1 0: 在双边沿输入捕捉到 TRCGRB 1 1: 不能设定	R/W
b5	IOB1			R/W
b6	IOB2	TRCGRB 模式选择位 (注 2)	在使用输入捕捉功能时, 必须置 “1” (输入捕捉)。	R/W
b7	—	什么也不指定。只能写 “0”, 读取值为 “1”。		—

注 1. 如果将 TRCMR 寄存器的 BFC 位置 “1” (TRCGRA 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置 “1” (TRCGRB 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。

注 3. 此位在 IOA2 位为 “1” (输入捕捉功能) 时有效。

## 18.4.2 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输入捕捉功能)]

地址	地址 0125h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	IOD3	IOD2	IOD1	IOD0	IOC3	IOC2	IOC1	IOC0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOC0	TRCGRC 控制位	b1 b0 0 0: 在上升沿输入捕捉到 TRCGRC 0 1: 在下降沿输入捕捉到 TRCGRC 1 0: 在双边沿输入捕捉到 TRCGRC 1 1: 不能设定	R/W
b1	IOC1			R/W
b2	IOC2	TRCGRC 模式选择位 (注 1)	在使用输入捕捉功能时, 必须置“1”(输入捕捉)。	R/W
b3	IOC3	TRCGRC 寄存器的功能选择位	必须置“1”。	R/W
b4	IOD0	TRCGRD 控制位	b5 b4 0 0: 在上升沿输入捕捉到 TRCGRD 0 1: 在下降沿输入捕捉到 TRCGRD 1 0: 在双边沿输入捕捉到 TRCGRD 1 1: 不能设定	R/W
b5	IOD1			R/W
b6	IOD2	TRCGRD 模式选择位 (注 2)	在使用输入捕捉功能时, 必须置“1”(输入捕捉)。	R/W
b7	IOD3	TRCGRD 寄存器的功能选择位	必须置“1”。	R/W

注 1. 如果将 TRCMR 寄存器的 BFC 位置“1”(TRCGRA 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置“1”(TRCGRB 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。

表 18.8 使用输入捕捉功能时的 TRCGRj 寄存器功能

寄存器	设定	寄存器功能	输入捕捉的输入引脚
TRCGRA	—	通用寄存器, 能读输入捕捉时的 TRC 寄存器的值。	TRCIOA
TRCGRB			TRCIOB
TRCGRC	BFC=0	通用寄存器, 能读输入捕捉时的 TRC 寄存器的值。	TRCIOC
TRCGRD	BFD=0		TRCIOD
TRCGRC	BFC=1	缓冲寄存器, 保持通用寄存器的传送值 (参照“18.3.2 缓冲器运行”)。	TRCIOA
TRCGRD	BFD=1		TRCIOB

j=A,B,C,D

BFC、BFD: TRCMR 寄存器的位

## 18.4.3 运行例子

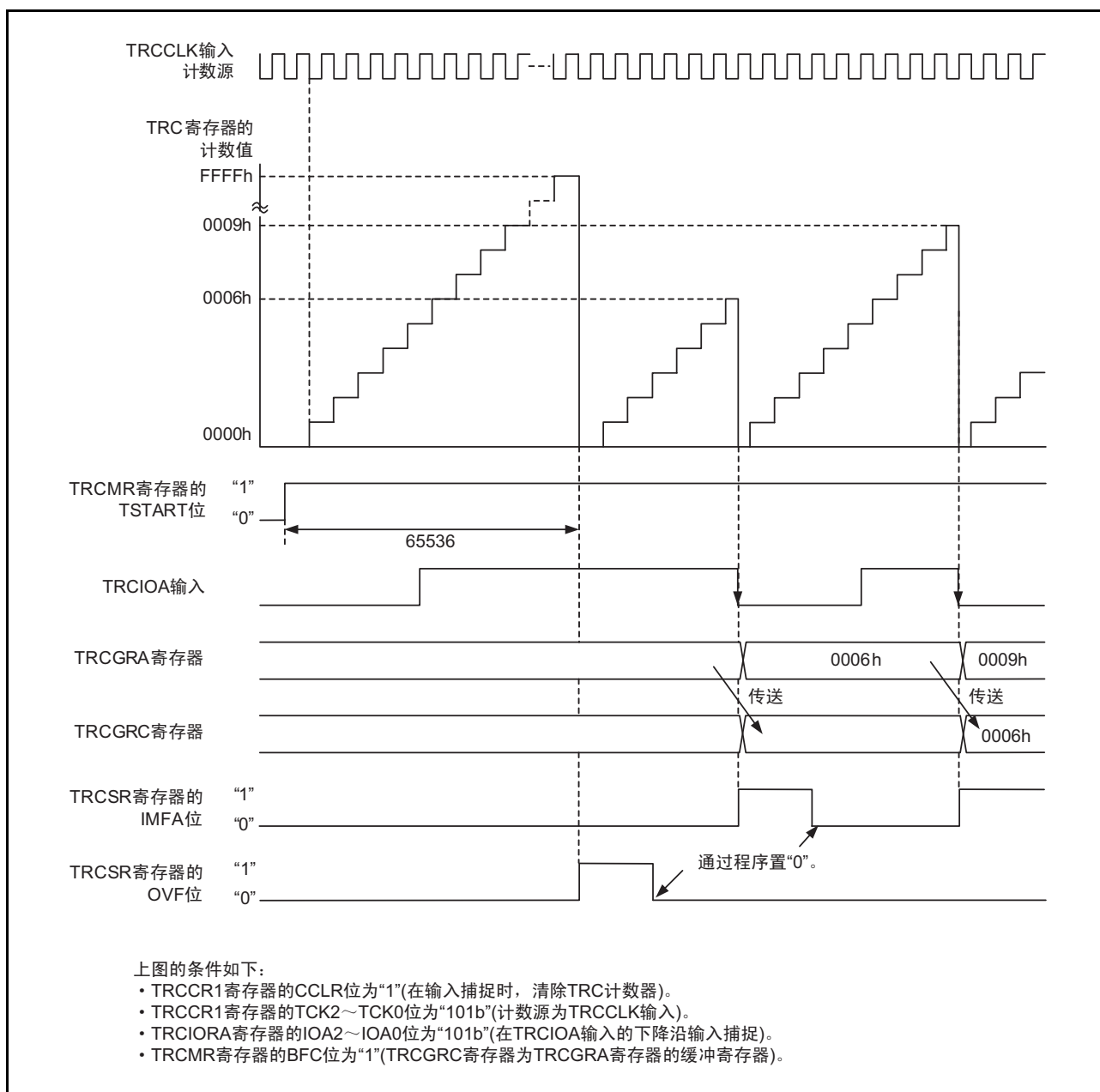


图 18.8 输入捕捉功能的运行例子

## 18.5 定时器模式（输出比较功能）

这是检测 TRC 寄存器（计数器）的内容和 TRCGR<sub>j</sub>（j=A,B,C,D）寄存器的内容是否相同（比较匹配）的模式。在内容相同时，从 TRCIO<sub>j</sub> 引脚输出任意的电平。能将各引脚设定为输出比较功能、或者其他模式和功能。

输出比较功能的规格和 TRCGR<sub>j</sub> 寄存器功能分别如表 18.9 和表 18.10 所示，输出比较功能的框图和运行例子分别如图 18.9 和图 18.10 所示。

表 18.9 输出比较功能的规格

项目	规格
计数源	f1、f2、f4、f8、f32、fOCO20M、fOCO-F TRCCLK 引脚的外部输入信号（上升沿）
计数运行	递增计数
计数周期	<ul style="list-style-type: none"> <li>当 TRCCR1 寄存器的 CCLR 位为“0”（自由运行）时 <math>1/fk \times 65536</math> fk: 计数源的频率</li> <li>当 TRCCR1 寄存器的 CCLR 位为“1”（在 TRCGRA 比较匹配时将 TRC 寄存器置“0000h”）时 <math>1/fk \times (n+1)</math> n: TRCGRA 寄存器的值</li> </ul>
波形输出时序	比较匹配
计数开始条件	给 TRCMR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>当 TRCCR2 寄存器的 CSEL 位为“0”（在与 TRCGRA 寄存器比较匹配后继续计数）时给 TRCMR 寄存器的 TSTART 位写“0”（停止计数），输出比较的输出引脚保持停止计数前的输出电平，TRC 寄存器保持停止前的值。</li> <li>当 TRCCR2 寄存器的 CSEL 位为“1”（在与 TRCGRA 寄存器比较匹配时停止计数）时在与 TRCGRA 寄存器比较匹配时停止计数，输出比较的输出引脚保持比较匹配引起输出变化后的电平。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>比较匹配（TRC 寄存器和 TRCGR<sub>j</sub> 寄存器的内容相同）</li> <li>TRC 寄存器的上溢</li> </ul>
TRCIOA、TRCIOB、TRCIOC、TRCIOD 引脚功能	可编程输入 / 输出端口或者输出比较的输出（能按引脚进行选择）
INT0 引脚功能	可编程输入 / 输出端口、脉冲输出强制截止信号输入或者 INT0 中断输入
读定时器	如果读 TRC 寄存器，就能读到计数值。
写定时器	能写 TRC 寄存器。
选择功能	<ul style="list-style-type: none"> <li>输出比较的输出引脚的选择 TRCIOA、TRCIOB、TRCIOC、TRCIOD 引脚中的 1 个或者多个引脚</li> <li>比较匹配时的输出电平的选择 “L”电平输出、“H”电平输出或者交替输出</li> <li>初始输出电平的选择 设定从开始计数到比较匹配前的电平。</li> <li>将 TRC 寄存器置“0000h”的时序 上溢或者 TRCGRA 寄存器的比较匹配</li> <li>缓冲器运行（参照“18.3.2 缓冲器运行”）</li> <li>脉冲输出强制截止信号的输入（参照“18.3.4 脉冲输出的强制截止”）</li> <li>能将定时器 RC 用作内部定时器而不输出。</li> <li>TRCGRC 和 TRCGRD 输出引脚的变更 能将 TRCGRC 和 TRCGRD 分别用于 TRCIOA 引脚和 TRCIOB 引脚的输出控制。</li> <li>A/D 触发的发生</li> </ul>

j=A,B,C,D

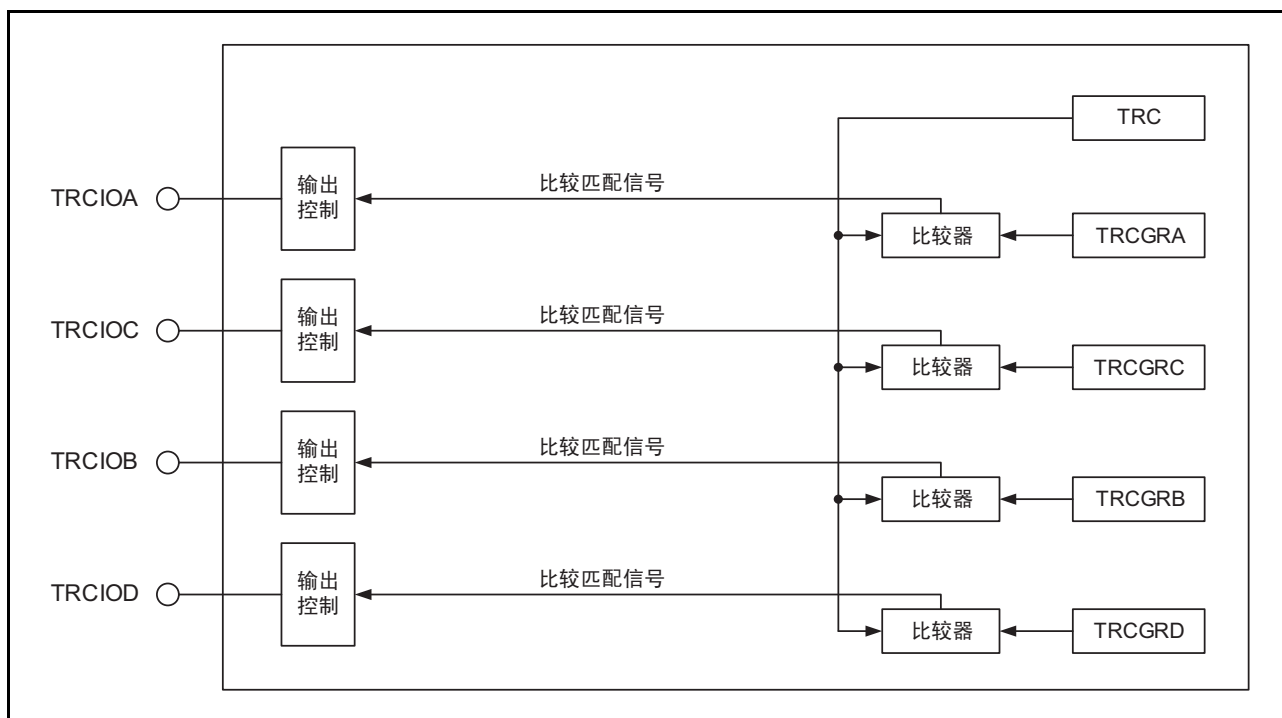


图 18.9 输出比较功能的框图

## 18.5.1 定时器 RC 的控制寄存器 1 (TRCCR1) [定时器模式 (输出比较功能)]

地址	地址 0121h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CCLR	TCK2	TCK1	TCK0	TOD	TOC	TOB	TOA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOA	TRCIOA 输出电平选择位 (注 1、注 2)	0: 初始输出 “L” 电平 1: 初始输出 “H” 电平	R/W
b1	TOB	TRCIOB 输出电平选择位 (注 1、注 2)		R/W
b2	TOC	TRCIOC 输出电平选择位 (注 1、注 2)		R/W
b3	TOD	TRCIOD 输出电平选择位 (注 1、注 2)		R/W
b4	TCK0	计数源选择位 (注 1)	b6 b5 b4 0 0 0: f1 0 0 1: f2 0 1 0: f4 0 1 1: f8 1 0 0: f32 1 0 1: TRCCLK 输入的上升沿 1 1 0: fOCO20M 1 1 1: fOCO-F (注 3)	R/W
b5	TCK1			R/W
b6	TCK2			R/W
b7	CCLR	TRC 计数器的清除选择位	0: 禁止清除 (自由运行) 1: 在 TRCGRA 比较匹配时进行清除	R/W

注 1. 必须在 TRCMR 寄存器的 TSTART 位为 “0” (停止计数) 时写此位。

注 2. 如果在引脚功能为波形输出的情况下 (参照 “7.6 端口的设定”) 设定了 TRCCR1 寄存器, 就输出初始电平。

注 3. 在选择 fOCO-F 时, fOCO-F 的时钟频率必须大于 CPU 的时钟频率。

表 18.10 使用输出比较功能时的 TRCGRj 寄存器功能

寄存器	设定	寄存器功能	输出比较的输出引脚
TRCGRA	—	通用寄存器, 必须写比较值。	TRCIOA
TRCGRB			TRCIOB
TRCGRC	BFC=0	通用寄存器, 必须写比较值。	TRCIOC
TRCGRD	BFD=0		TRCIOD
TRCGRC	BFC=1	缓冲寄存器, 必须写下一个比较值 (参照 “18.3.2 缓冲器运行”)。	TRCIOA
TRCGRD	BFD=1		TRCIOB

j=A,B,C,D

BFC、BFD: TRCMR 寄存器的位

## 18.5.2 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输出比较功能)]

地址	地址 0124h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	IOB2	IOB1	IOB0	IOA3	IOA2	IOA1	IOA0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOA0	TRCGRA 控制位	b1 b0 0 0: 禁止由比较匹配控制的引脚输出 (TRCIOA 引脚为可编程输入 / 输出端口) 0 1: 在 TRCGRA 比较匹配时输出 “L” 电平 1 0: 在 TRCGRA 比较匹配时输出 “H” 电平 1 1: 在 TRCGRA 比较匹配时进行交替输出	R/W
b1	IOA1			R/W
b2	IOA2	TRCGRA 模式选择位 (注 1)	在使用输出比较功能时, 必须置 “0” (输出比较)。	R/W
b3	IOA3	输入捕捉的输入转换位	必须置 “1”。	R/W
b4	IOB0	TRCGRB 控制位	b5 b4 0 0: 禁止由比较匹配控制的引脚输出 (TRCIOB 引脚为可编程输入 / 输出端口) 0 1: 在 TRCGRB 比较匹配时输出 “L” 电平 1 0: 在 TRCGRB 比较匹配时输出 “H” 电平 1 1: 在 TRCGRB 比较匹配时进行交替输出	R/W
b5	IOB1			R/W
b6	IOB2	TRCGRB 模式选择位 (注 2)	在使用输出比较功能时, 必须置 “0” (输出比较)。	R/W
b7	—	什么也不指定。只能写 “0”, 读取值为 “1”。		—

注 1. 如果将 TRCMR 寄存器的 BFC 位置 “1” (TRCGRA 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置 “1” (TRCGRB 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。

## 18.5.3 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输出比较功能)]

地址	地址 0125h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	IOD3	IOD2	IOD1	IOD0	IOC3	IOC2	IOC1	IOC0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOC0	TRCGRC 控制位	b1 b0 0 0: 禁止由比较匹配控制的引脚输出 0 1: 在 TRCGRC 比较匹配时输出 “L” 电平 1 0: 在 TRCGRC 比较匹配时输出 “H” 电平 1 1: 在 TRCGRC 比较匹配时进行交替输出	R/W
b1	IOC1			R/W
b2	IOC2	TRCGRC 模式选择位 (注 1)	在使用输出比较功能时, 必须置 “0” (输出比较)。	R/W
b3	IOC3	TRCGRC 寄存器的功能选择位	0: TRCIOA 输出寄存器 1: 通用寄存器或者缓冲寄存器	R/W
b4	IOD0	TRCGRD 控制位	b5 b4 0 0: 禁止由比较匹配控制的引脚输出 0 1: 在 TRCGRD 比较匹配时输出 “L” 电平 1 0: 在 TRCGRD 比较匹配时输出 “H” 电平 1 1: 在 TRCGRD 比较匹配时进行交替输出	R/W
b5	IOD1			R/W
b6	IOD2	TRCGRD 模式选择位 (注 2)	在使用输出比较功能时, 必须置 “0” (输出比较)。	R/W
b7	IOD3	TRCGRD 寄存器的功能选择位	0: TRCIOB 输出寄存器 1: 通用寄存器或者缓冲寄存器	R/W

注 1. 如果将 TRCMR 寄存器的 BFC 位置 “1” (TRCGRA 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置 “1” (TRCGRB 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。



## 18.5.4 定时器 RC 的控制寄存器 2 (TRCCR2) [定时器模式 (输出比较功能)]

地址	地址 0130h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCEG1	TCEG0	CSEL	—	—	POLD	POLC	POLB
复位后的值	0	0	0	1	1	0	0	0

位	符号	位名	功能	R/W
b0	POLB	PWM 模式的输出电平控制位 B (注 1)	0: TRCIOB 的输出电平为 “L” 电平有效 1: TRCIOB 的输出电平为 “H” 电平有效	R/W
b1	POLC	PWM 模式的输出电平控制位 C (注 1)	0: TRCIOC 的输出电平为 “L” 电平有效 1: TRCIOC 的输出电平为 “H” 电平有效	R/W
b2	POLD	PWM 模式的输出电平控制位 D (注 1)	0: TRCIOD 的输出电平为 “L” 电平有效 1: TRCIOD 的输出电平为 “H” 电平有效	R/W
b3	—	什么也不指定。只能写 “0”，读取值为 “1”。		—
b4	—			
b5	CSEL	TRC 计数选择位 (注 2)	0: 在与 TRCGRA 寄存器比较匹配后继续计数 1: 在与 TRCGRA 寄存器比较匹配时停止计数	R/W
b6	TCEG0	TRCTRG 的输入边沿选择位 (注 3)	b7 b6 00: 禁止 TRCTRG 的触发输入 01: 选择上升沿 10: 选择下降沿 11: 选择双边沿	R/W
b7	TCEG1			R/W

注 1. 此位在 PWM 模式中有效。

注 2. 此位在输出比较功能、PWM 模式和 PWM2 模式中有效。有关 PWM2 模式中的注意事项，请参照 “18.9.6 PWM2 模式的 TRCMR 寄存器”。

注 3. 此位在 PWM2 模式中有效。

## 18.5.5 运行例子

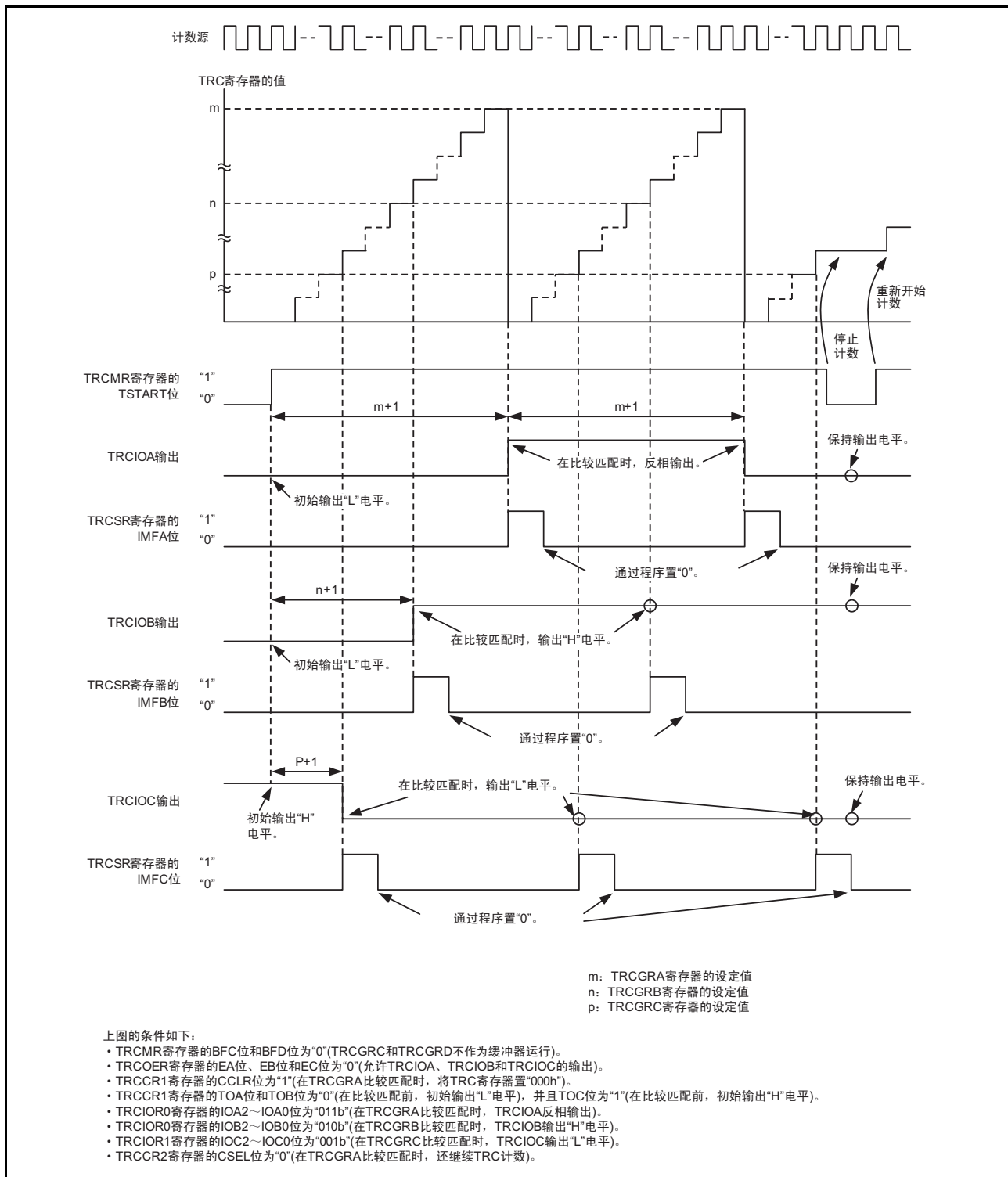


图 18.10 输出比较功能的运行例子

### 18.5.6 TRCGRC 寄存器和 TRCGRD 寄存器的输出引脚的变更

能将 TRCGRC 寄存器和 TRCGRD 寄存器分别用于 TRCIOA 引脚和 TRCIOB 引脚的输出控制。因此，能对各引脚进行如下的输出控制：

- 通过 TRCGRA 寄存器的值和 TRCGRC 寄存器的值，控制 TRCIOA 输出。
- 通过 TRCGRB 寄存器的值和 TRCGRD 寄存器的值，控制 TRCIOB 输出。

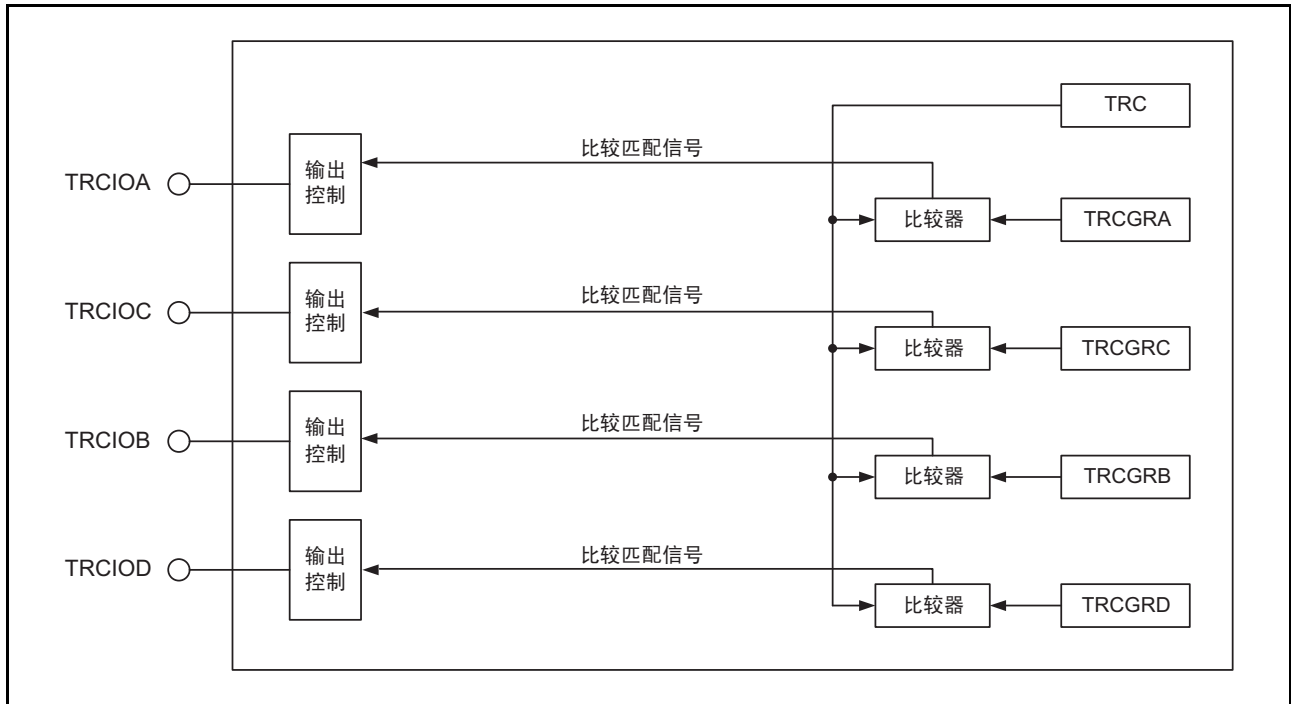


图 18.11 TRCGRC 和 TRCGRD 的输出引脚的变更

如果要更改 TRCGRC 寄存器和 TRCGRD 寄存器的输出引脚，就必须进行以下的设定：

- 将 TRCIOR1 寄存器的 IOC3 位置 “0”（TRCIOA 输出寄存器），并且将 IOD3 位置 “0”（TRCIOB 输出寄存器）。
- 将 TRCMR 寄存器的 BFC 位和 BFD 位置 “0”（通用寄存器）。
- 给 TRCGRA 寄存器和 TRCGRC 寄存器设定不同的值，并且给 TRCGRB 寄存器和 TRCGRD 寄存器设定不同的值。

将 TRCGRC 和 TRCGRD 分别用于 TRCIOA 引脚和 TRCIOB 引脚的输出控制时的运行例子如图 18.12 所示。

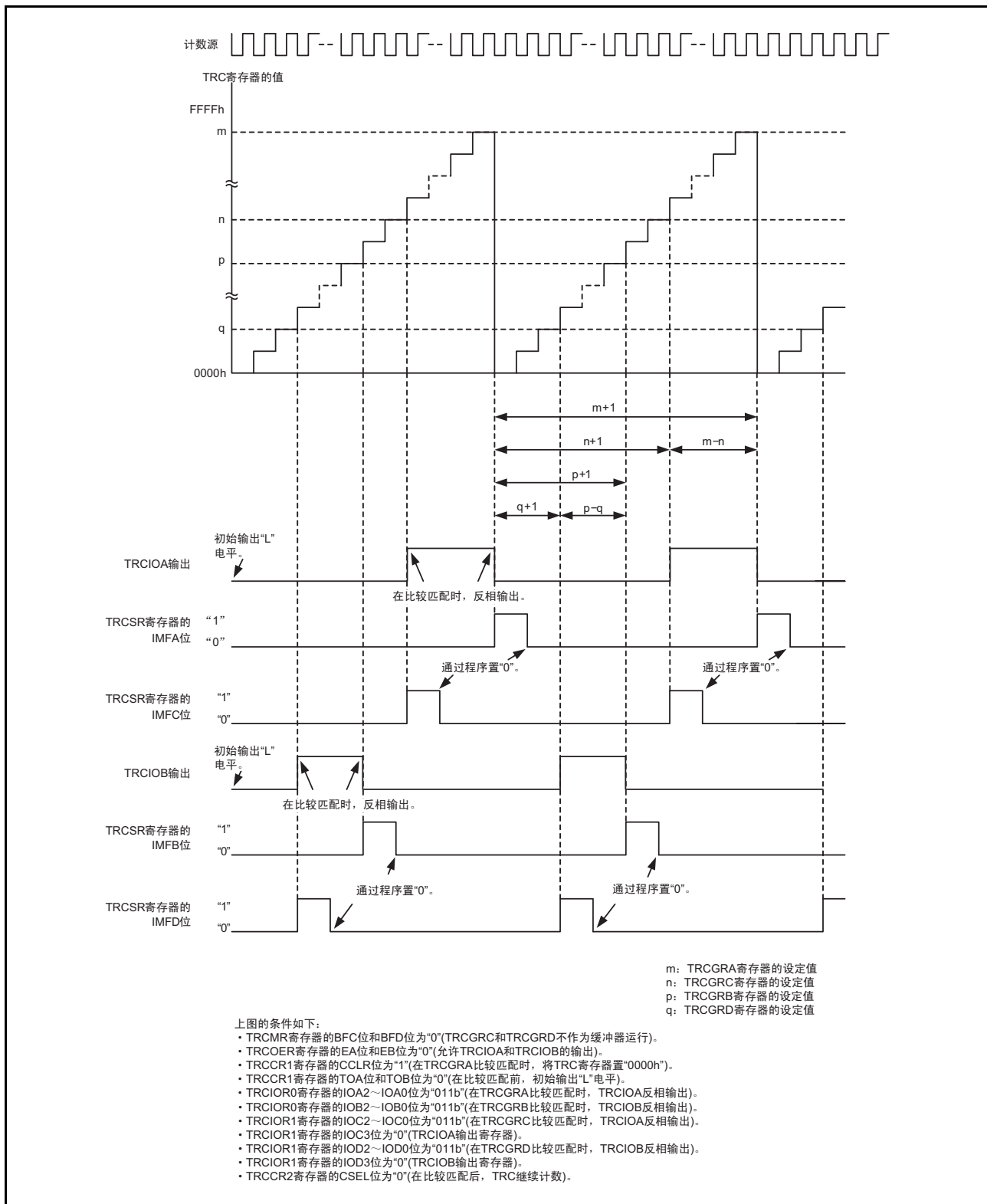


图 18.12 将 TRCGRC 和 TRCGRD 分别用于 TRCIOA 引脚和 TRCIOB 引脚的输出控制时的运行例子

## 18.6 PWM 模式

这是输出 PWM 波形的模式，最多能输出 3 个同周期的 PWM 波形。

能将各引脚设定为 PWM 模式或者定时器模式（但是，只要有 1 个引脚用于 PWM 模式，就使用 TRCGRA 寄存器，因此 TRCGRA 寄存器不能用于定时器模式）。

PWM 模式的规格和 TRCGR<sub>h</sub> 寄存器功能分别如表 18.11 和表 18.12 所示，PWM 模式的框图和运行例子分别如图 18.13 和图 18.14 ~ 图 18.15 所示。

表 18.11 PWM 模式的规格

项目	规格
计数源	f1、f2、f4、f8、f32、fOCO20M、fOCO-F TRCCLK 引脚的外部输入信号（上升沿）
计数运行	递增计数
PWM 波形	PWM 周期: $1/fk \times (m+1)$ 有效电平宽度: $1/fk \times (m-n)$ 无效电平宽度: $1/fk \times (n+1)$ fk: 计数源的频率 m: TRCGRA 寄存器的设定值 n: TRCGR <sub>j</sub> 寄存器的设定值 
计数开始条件	给 TRCMR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>当 TRCCR2 寄存器的 CSEL 位为“0”（在与 TRCGRA 寄存器比较匹配后继续计数）时给 TRCMR 寄存器的 TSTART 位写“0”（停止计数），PWM 输出引脚保持停止计数前的输出电平，TRC 寄存器保持停止前的值。</li> <li>当 TRCCR2 寄存器的 CSEL 位为“1”（在与 TRCGRA 寄存器比较匹配时停止计数）时在与 TRCGRA 寄存器比较匹配时停止计数，PWM 输出引脚保持比较匹配引起输出变化后的电平。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>比较匹配（TRC 寄存器和 TRCGR<sub>j</sub> 寄存器的内容相同）</li> <li>TRC 寄存器的上溢</li> </ul>
TRCIOA 引脚功能	可编程输入 / 输出端口
TRCIOB、TRCIOC、TRCIOD 引脚功能	可编程输入 / 输出端口或者 PWM 输出（能按引脚进行选择）
INT0 引脚功能	可编程输入 / 输出端口、脉冲输出强制截止信号输入或者 INT0 中断输入
读定时器	如果读 TRC 寄存器，就能读到计数值。
写定时器	能写 TRC 寄存器。
选择功能	<ul style="list-style-type: none"> <li>1 ~ 3 个 PWM 输出引脚的选择 TRCIOB、TRCIOC、TRCIOD 引脚中的 1 个或者多个引脚</li> <li>各引脚有效电平的选择</li> <li>各引脚初始输出电平的选择</li> <li>缓冲器运行（参照“18.3.2 缓冲器运行”）</li> <li>脉冲输出强制截止信号的输入（参照“18.3.4 脉冲输出的强制截止”）</li> <li>A/D 触发的发生</li> </ul>

j=B,C,D

h=A,B,C,D

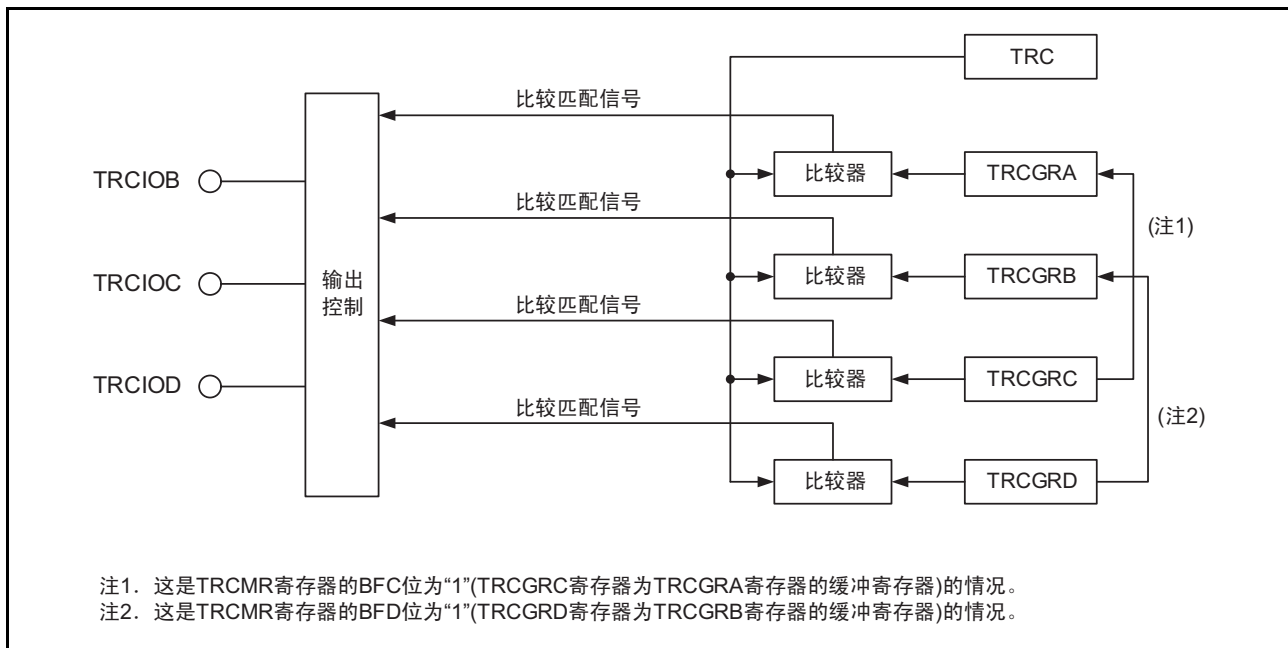


图 18.13 PWM 模式的框图

### 18.6.1 定时器 RC 的控制寄存器 1 (TRCCR1) [PWM 模式]

地址	地址 0121h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CCLR	TCK2	TCK1	TCK0	TOD	TOC	TOB	TOA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOA	TRCIOA 输出电平选择位 (注 1)	在 PWM 模式中无效。	R/W
b1	TOB	TRCIOB 输出电平选择位 (注 1、注 2)	0: 初始输出为无效电平 1: 初始输出为有效电平	R/W
b2	TOC	TRCIOC 输出电平选择位 (注 1、注 2)		R/W
b3	TOD	TRCIOD 输出电平选择位 (注 1、注 2)		R/W
b4	TCK0	计数源选择位 (注 1)	b6 b5 b4 0 0 0: f1 0 0 1: f2 0 1 0: f4 0 1 1: f8 1 0 0: f32 1 0 1: TRCCLK 输入的上升沿 1 1 0: fOCO20M 1 1 1: fOCO-F (注 3)	R/W
b5	TCK1			R/W
b6	TCK2			R/W
b7	CCLR	TRC 计数器的清除选择位	0: 禁止清除 (自由运行) 1: 在 TRCGRA 比较匹配时进行清除	R/W

注 1. 必须在 TRCMR 寄存器的 TSTART 位为“0”(停止计数)时写此位。

注 2. 如果在引脚功能为波形输出的情况下(参照“7.6 端口的设定”)设定了 TRCCR1 寄存器,就输出初始电平。

注 3. 在选择 fOCO-F 时, fOCO-F 的时钟频率必须大于 CPU 的时钟频率。

## 18.6.2 定时器 RC 的控制寄存器 2 (TRCCR2) [PWM 模式]

地址	地址 0130h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCEG1	TCEG0	CSEL	—	—	POLD	POLC	POLB
复位后的值	0	0	0	1	1	0	0	0

位	符号	位名	功能	R/W
b0	POLB	PWM 模式的输出电平控制位 B (注 1)	0: TRCIOB 的输出电平为 “L” 电平有效 1: TRCIOB 的输出电平为 “H” 电平有效	R/W
b1	POLC	PWM 模式的输出电平控制位 C (注 1)	0: TRCIOC 的输出电平为 “L” 电平有效 1: TRCIOC 的输出电平为 “H” 电平有效	R/W
b2	POLD	PWM 模式的输出电平控制位 D (注 1)	0: TRCIOD 的输出电平为 “L” 电平有效 1: TRCIOD 的输出电平为 “H” 电平有效	R/W
b3	—	什么也不指定。只能写 “0”，读取值为 “1”。		—
b4	—			
b5	CSEL	TRC 计数选择位 (注 2)	0: 在与 TRCGRA 寄存器比较匹配后继续计数 1: 在与 TRCGRA 寄存器比较匹配时停止计数	R/W
b6	TCEG0	TRCTRG 的输入边沿选择位 (注 3)	b7 b6 0 0: 禁止 TRCTRG 的触发输入 0 1: 选择上升沿 1 0: 选择下降沿 1 1: 选择双边沿	R/W
b7	TCEG1			R/W

注 1. 此位在 PWM 模式中有效。

注 2. 此位在输出比较功能、PWM 模式和 PWM2 模式中有效。有关 PWM2 模式中的注意事项，请参照 “18.9.6 PWM2 模式的 TRCMR 寄存器”。

注 3. 此位在 PWM2 模式中有效。

表 18.12 PWM 模式的 TRCGRh 寄存器功能

寄存器	设定	寄存器功能	PWM 输出引脚
TRCGRA	—	通用寄存器，必须设定 PWM 周期。	—
TRCGRB	—	通用寄存器，必须设定 PWM 输出的变化点。	TRCIOB
TRCGRC	BFC=0	通用寄存器，必须设定 PWM 输出的变化点。	TRCIOC
TRCGRD	BFD=0		TRCIOD
TRCGRC	BFC=1	缓冲寄存器，必须设定下一个 PWM 周期（参照 “18.3.2 缓冲器运行”）。	—
TRCGRD	BFD=1	缓冲寄存器，必须设定下一个 PWM 输出的变化点（参照 “18.3.2 缓冲器运行”）。	TRCIOB

h=A,B,C,D

BFC、BFD: TRCMR 寄存器的位

注 1. 在 TRCGRA 寄存器的值 (PWM 周期) 和 TRCGRB、TRCGRC、TRCGRD 寄存器的值相同的情况下，即使发生比较匹配，引脚的输出电平也不变。

18.6.3 运行例子

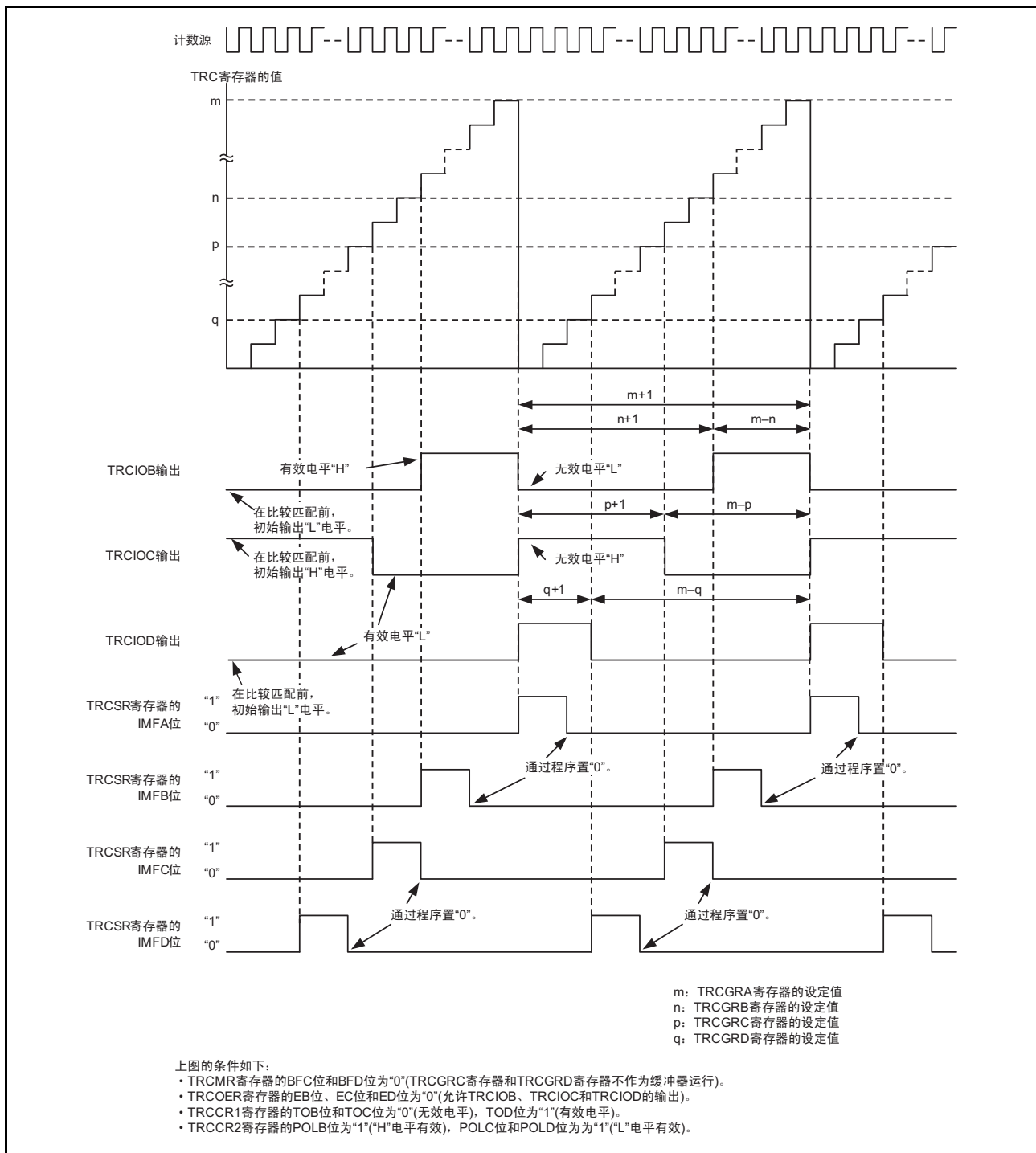


图 18.14 PWM 模式的运行例子



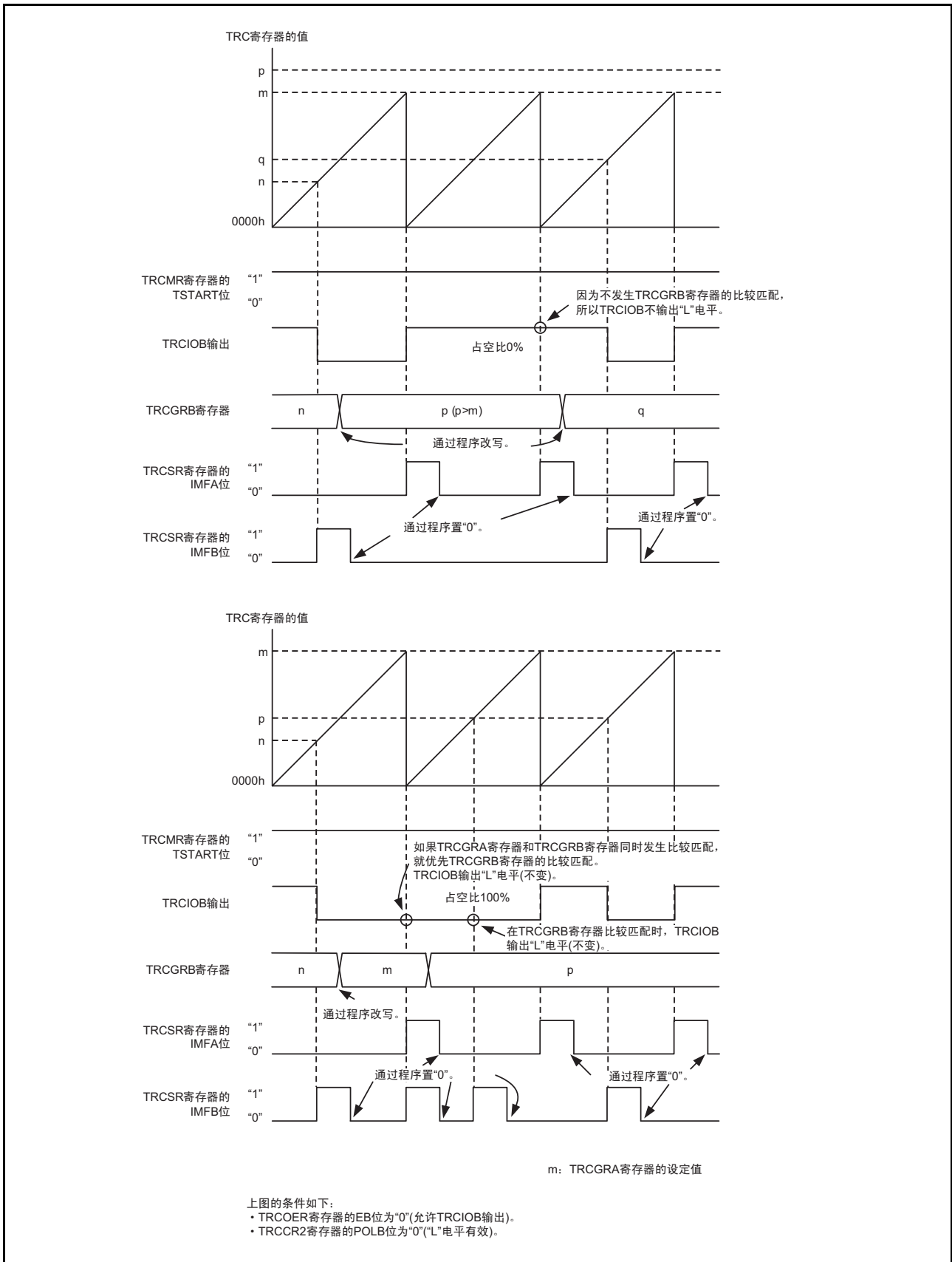


图 18.15 PWM 模式的运行例子 (占空比为 0% 和 100%)

## 18.7 PWM2 模式

这是输出 1 个 PWM 波形的模式。在触发后经过任意的等待时间，引脚的输出电平变为有效电平，再经过任意时间后，恢复为无效电平。因为能在恢复为无效电平的同时停止计数器的计数，所以也能输出可编程等待单触发波形。

在 PWM2 模式中，因为定时器 RC 的多个通用寄存器组合使用，所以不能和其他模式一起使用。

PWM2 模式的框图和运行例子分别如图 18.16 和图 18.17 ~ 图 18.19 所示，PWM2 模式的规格和 TRCGRj 寄存器功能分别如表 18.13 和表 18.14 所示。

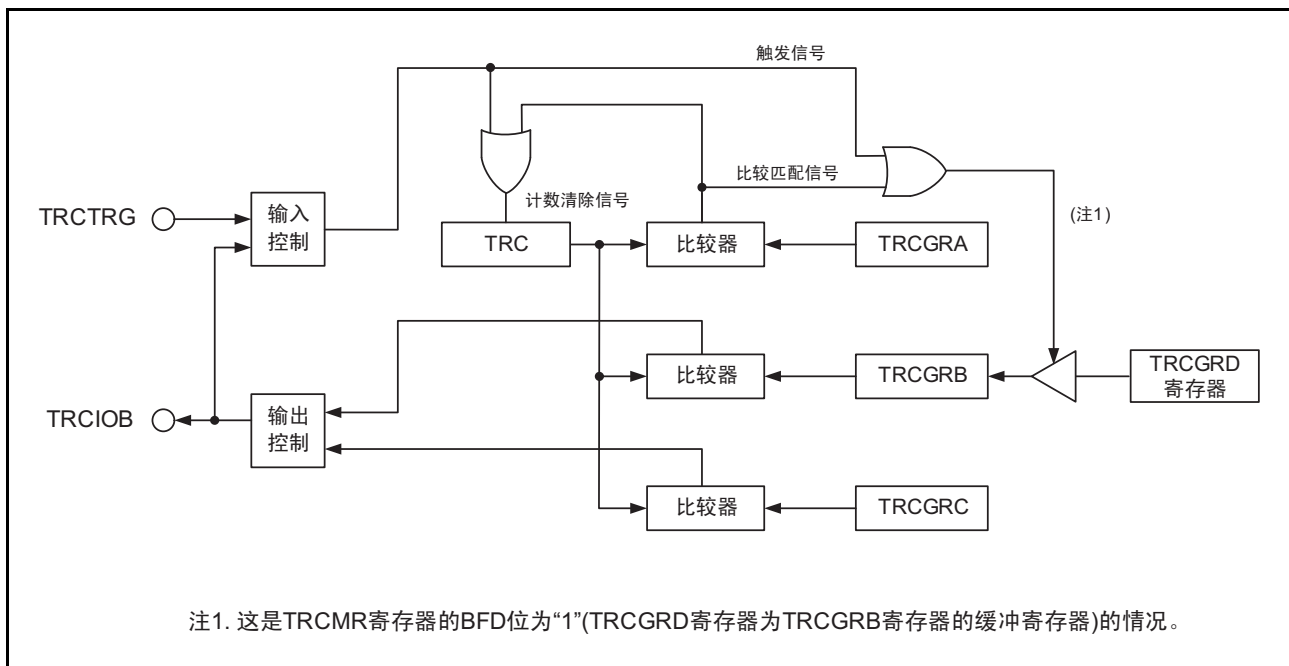


图 18.16 PWM2 模式的框图

表 18.13 PWM2 模式的规格

项目	规格
计数源	f1、f2、f4、f8、f32、fOCO20M、fOCO-F TRCCLK 引脚的外部输入信号（上升沿）
计数运行	TRC 寄存器进行递增计数。
PWM 波形	<p>PWM 周期: <math>1/fk \times (m+1)</math>（没有 TRCTRG 输入）            有效电平宽度: <math>1/fk \times (n-p)</math>            开始计数或者触发后的等待时间: <math>1/fk \times (p+1)</math></p> <p>fk: 计数源的频率            m: TRCGRA 寄存器的设定值            n: TRCGRB 寄存器的设定值            p: TRCGRC 寄存器的设定值</p> <p>(TRCTRG: 上升沿, 有效电平为“H”的情况)</p>
计数开始条件	<ul style="list-style-type: none"> <li>当 TRCCR2 寄存器的 TCEG1 ~ TCEG0 位为 “00b”（禁止 TRCTRG 触发输入）或者 TRCCR2 寄存器的 CSEL 位为 “0”（继续计数）时给 TRCMR 寄存器的 TSTART 位写 “1”（开始计数）。</li> <li>当 TRCCR2 寄存器的 TCEG1 ~ TCEG0 位为 “01b”、“10b” 或者 “11b”（允许 TRCTRG 触发输入）并且 TRCMR 寄存器的 TSTART 位为 “1”（开始计数）时给 TRCTRG 引脚输入触发信号。</li> </ul>
计数停止条件	<ul style="list-style-type: none"> <li>给 TRCMR 寄存器的 TSTART 位写 “0”（停止计数）（包括 TRCCR2 寄存器的 CSEL 位为 “0” 或者 “1” 的情况）。TRCIOB 引脚根据 TRCCR1 寄存器的 TOB 位的内容输出初始电平，TRC 寄存器保持停止前的值。</li> <li>当 TRCCR2 寄存器的 CSEL 位为 “1” 时，在 TRCGRA 比较匹配时停止计数。TRCIOB 引脚输出初始电平。当 TRCCR1 寄存器的 CCLR 位为 “0” 时，TRC 寄存器保持停止前的值；当 TRCCR1 寄存器的 CCLR 位为 “1” 时，TRC 寄存器为 “0000h”。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>比较匹配（TRC 寄存器和 TRCGRj 寄存器的内容相同）</li> <li>TRC 寄存器的上溢</li> </ul>
TRCIO/TRCTRG 引脚功能	可编程输入 / 输出端口或者 TRCTRG 输入
TRCIOB 引脚功能	PWM 输出
TRCIO、TRCIOD 引脚功能	可编程输入 / 输出端口
INT0 引脚功能	可编程输入 / 输出端口、脉冲输出强制截止信号输入或者 INT0 中断输入
读定时器	如果读 TRC 寄存器，就能读到计数值。
写定时器	能写 TRC 寄存器。
选择功能	<ul style="list-style-type: none"> <li>外部触发和有效边沿的选择 能将 TRCTRG 引脚的输入边沿作为 PWM 输出的触发信号。 上升沿、下降沿或者双边沿。</li> <li>缓冲器运行（参照 “18.3.2 缓冲器运行”）</li> <li>脉冲输出强制截止信号的输入（参照 “18.3.4 脉冲输出的强制截止”）</li> <li>数字滤波器（参照 “18.3.3 数字滤波器”）</li> <li>A/D 触发的发生</li> </ul>

j=A,B,C,D

## 18.7.1 寄存器 RC 的控制寄存器 1 (TRCCR1) [PWM2 模式]

地址	地址 0121h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CCLR	TCK2	TCK1	TCK0	TOD	TOC	TOB	TOA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOA	TRCIOA 输出电平选择位 (注 1)	在 PWM2 模式中无效。	R/W
b1	TOB	TRCIOB 输出电平选择位 (注 1、注 2)	0: 有效电平为 “H” 电平 (初始输出 “L” 电平, 在 TRCGRC 比较匹配时输出 “H” 电平, 在 TRCGRB 比较匹配时输出 “L” 电平) 1: 有效电平为 “L” 电平 (初始输出 “H” 电平, 在 TRCGRC 比较匹配时输出 “L” 电平, 在 TRCGRB 比较匹配时输出 “H” 电平)	R/W
b2	TOC	TRCIOC 输出电平选择位 (注 1)	在 PWM2 模式中无效。	R/W
b3	TOD	TRCIOD 输出电平选择位 (注 1)		R/W
b4	TCK0	计数源选择位 (注 1)	b6 b5 b4 0 0 0: f1 0 0 1: f2 0 1 0: f4 0 1 1: f8 1 0 0: f32 1 0 1: TRCCLK 输入的上升沿 1 1 0: fOCO20M 1 1 1: fOCO-F (注 3)	R/W
b5	TCK1			R/W
b6	TCK2			R/W
b7	CCLR	TRC 计数器的清除选择位	0: 禁止清除 (自由运行) 1: 在 TRCGRA 比较匹配时进行清除	R/W

注 1. 必须在 TRCMR 寄存器的 TSTART 位为 “0” (停止计数) 时写此位。

注 2. 如果在引脚功能为波形输出的情况下 (参照 “7.6 端口的设定”) 设定了 TRCCR1 寄存器, 就输出初始电平。

注 3. 在选择 fOCO-F 时, fOCO-F 的时钟频率必须大于 CPU 的时钟频率。

## 18.7.2 定时器 RC 的控制寄存器 2 (TRCCR2) [PWM2 模式]

地址	地址 0130h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCEG1	TCEG0	CSEL	—	—	POLD	POLC	POLB
复位后的值	0	0	0	1	1	0	0	0

位	符号	位名	功能	R/W
b0	POLB	PWM 模式的输出电平控制位 B (注 1)	0: TRCIOB 的输出电平为 “L” 电平有效 1: TRCIOB 的输出电平为 “H” 电平有效	R/W
b1	POLC	PWM 模式的输出电平控制位 C (注 1)	0: TRCIOC 的输出电平为 “L” 电平有效 1: TRCIOC 的输出电平为 “H” 电平有效	R/W
b2	POLD	PWM 模式的输出电平控制位 D (注 1)	0: TRCIOD 的输出电平为 “L” 电平有效 1: TRCIOD 的输出电平为 “H” 电平有效	R/W
b3	—	么也不指定。只能写 “0”，读取值为 “1”。		—
b4	—			
b5	CSEL	TRC 计数选择位 (注 2)	0: 在与 TRCGRA 寄存器比较匹配后继续计数 1: 在与 TRCGRA 寄存器比较匹配时停止计数	R/W
b6	TCEG0	TRCTRG 的输入边沿选择位 (注 3)	b7 b6 00: 禁止 TRCTRG 的触发输入 01: 选择上升沿 10: 选择下降沿 11: 选择双边沿	R/W
b7	TCEG1			R/W

注 1. 此位在 PWM 模式中有效。

注 2. 此位在输出比较功能、PWM 模式和 PWM2 模式中有效。有关 PWM2 模式中的注意事项，请参照 “18.9.6 PWM2 模式的 TRCMR 寄存器”。

注 3. 此位在 PWM2 模式中有效。

## 18.7.3 定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF) [PWM2 模式]

地址	地址 0131h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	DFCK1	DFCK0	—	DFTRG	DFD	DFC	DFB	DFA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	DFA	TRCIOA 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b1	DFB	TRCIOB 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b2	DFC	TRCIOC 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b3	DFD	TRCIOD 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b4	DFTRG	TRCTRGR 引脚的数字滤波器的功能选择位 (注 2)	0: 无功能 1: 有功能	R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	DFCK0	数字滤波器的功能时钟选择位 (注 1、注 2)	b7 b6 0 0: f32 0 1: f8 1 0: f1 1 1: 计数源 (通过 TRCCR1 寄存器的 TCK2 ~ TCK0 位选择的时钟)	R/W
b7	DFCK1			R/W

注 1. 此位在输入捕捉功能中有效。

注 2. 此位在 PWM2 模式中并且 TRCCR2 寄存器的 TCEG1 ~ TCEG0 位为“01b”、“10b”或者“11b” (允许 TRCTRGR 触发输入) 时有效。

表 18.14 PWM2 模式的 TRCGRj 寄存器功能

寄存器	设定	寄存器功能	PWM2 输出引脚
TRCGRA	—	通用寄存器, 必须设定 PWM 周期。	TRCIOB 引脚
TRCGRB (注 1)	—	通用寄存器, 必须设定 PWM 输出的变化点。	
TRCGRC (注 1)	BFC=0	通用寄存器, 必须设定 PWM 输出的变化点 (触发后的等待时间)。	
TRCGRD	BFD=0	(在 PWM2 模式中不使用)	—
TRCGRD	BFD=1	缓冲寄存器, 必须设定下一个 PWM 输出的变化点 (参照“18.3.2 缓冲器运行”)。	TRCIOB 引脚

j=A,B,C,D

BFC、BFD: TRCMR 寄存器的位

注 1. 不能给 TRCGRB 寄存器和 TRCGRC 寄存器设定相同的值。

18.7.4 运行例子

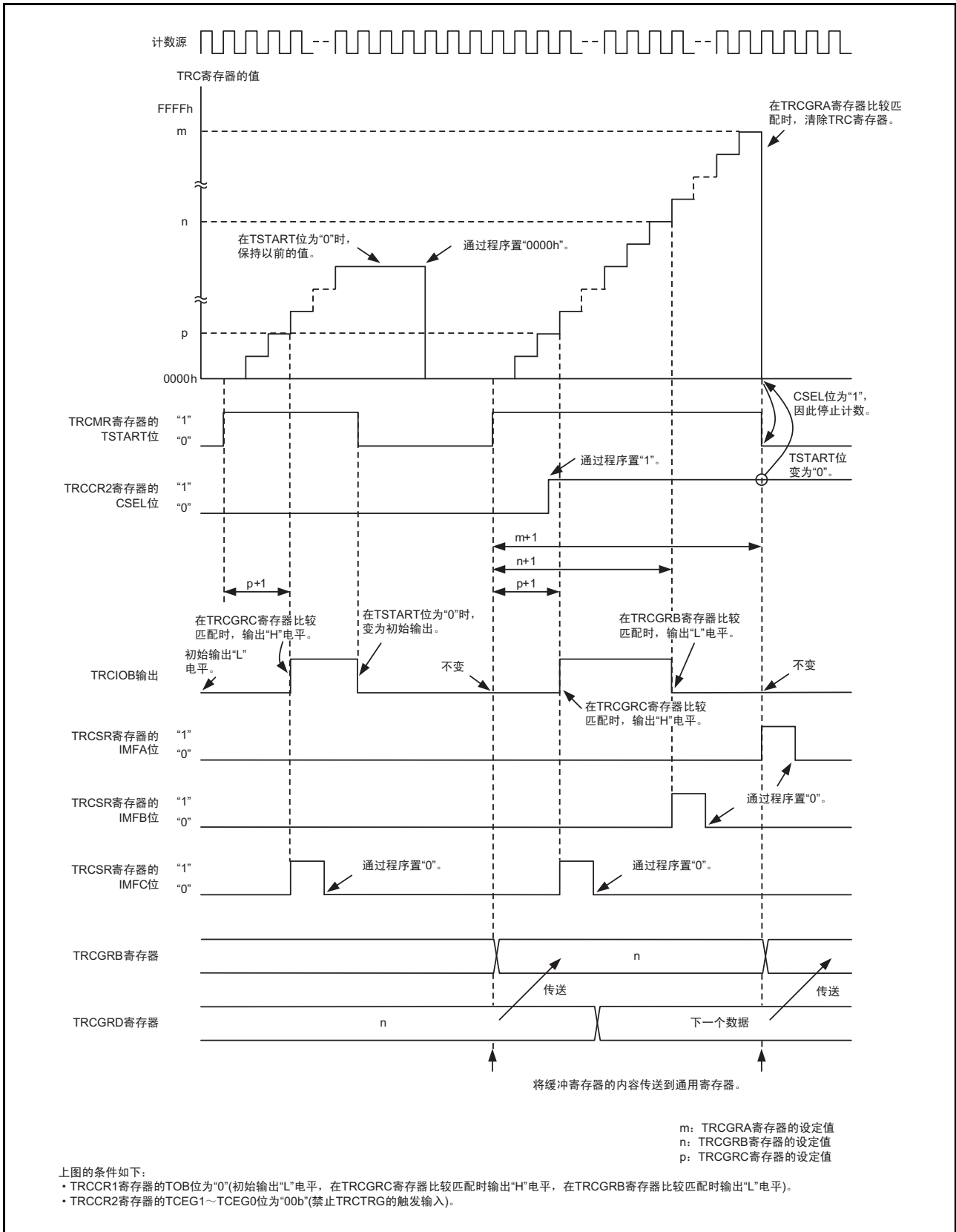


图 18.17 PWM2 模式的运行例子 (禁止 TRCTRГ 触发输入)

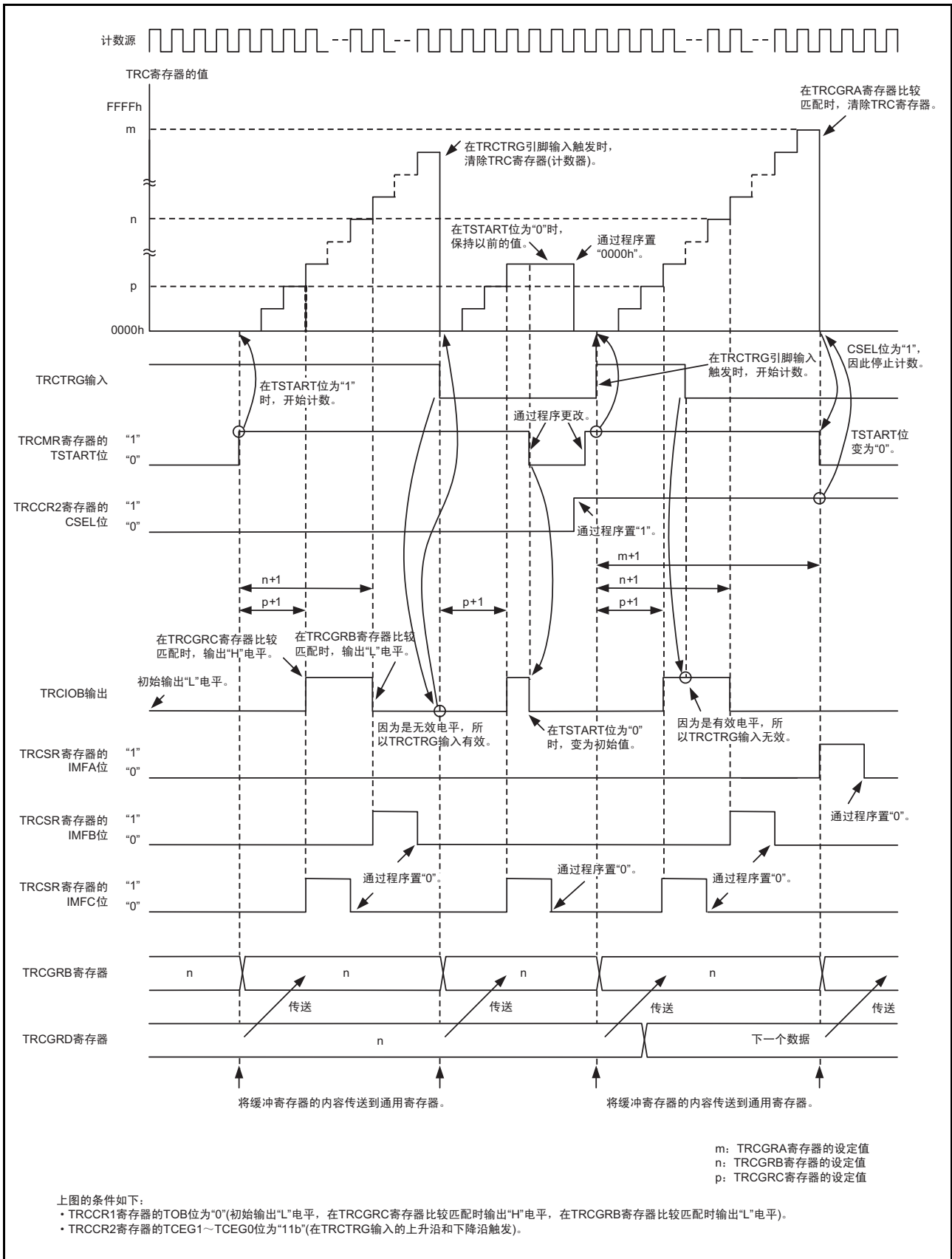


图 18.18 PWM2 模式的运行例子 (允许 TRCTR 触发输入)



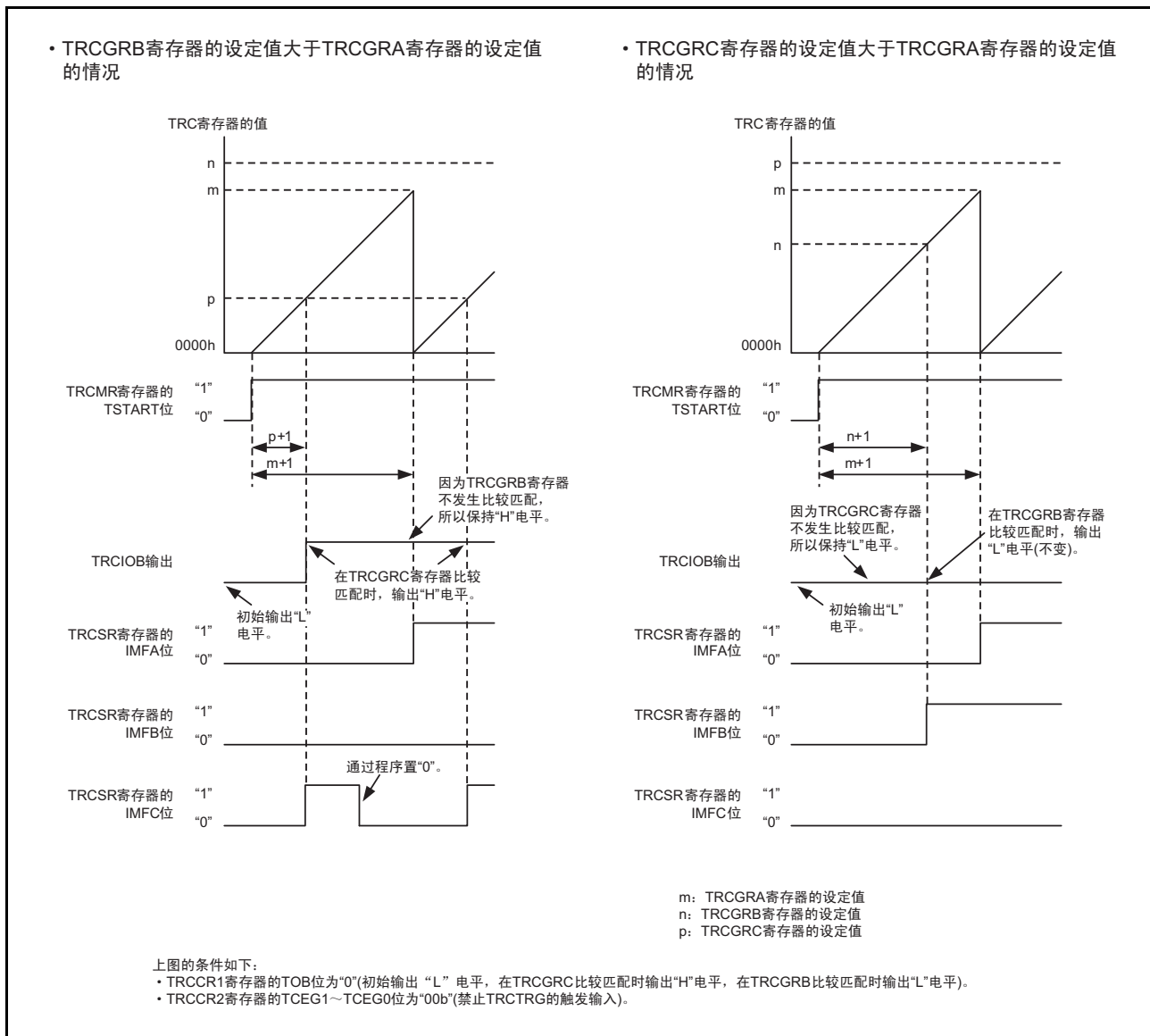


图 18.19 PWM2 模式的运行例子 (占空比为 0% 和 100%)

## 18.8 定时器 RC 中断

定时器 RC 由 5 个中断源产生定时器 RC 的中断请求。定时器 RC 中断有 1 个 TRCIC 寄存器（IR 位和 ILVL0 ~ ILVL2 位）和 1 个向量。

定时器 RC 中断的相关寄存器和框图分别如表 18.15 和图 18.20 所示。

表 18.15 定时器 RC 中断的相关寄存器

定时器 RC 的状态寄存器	定时器 RC 的中断允许寄存器	定时器 RC 的中断控制寄存器
TRCSR	TRCIER	TRCIC

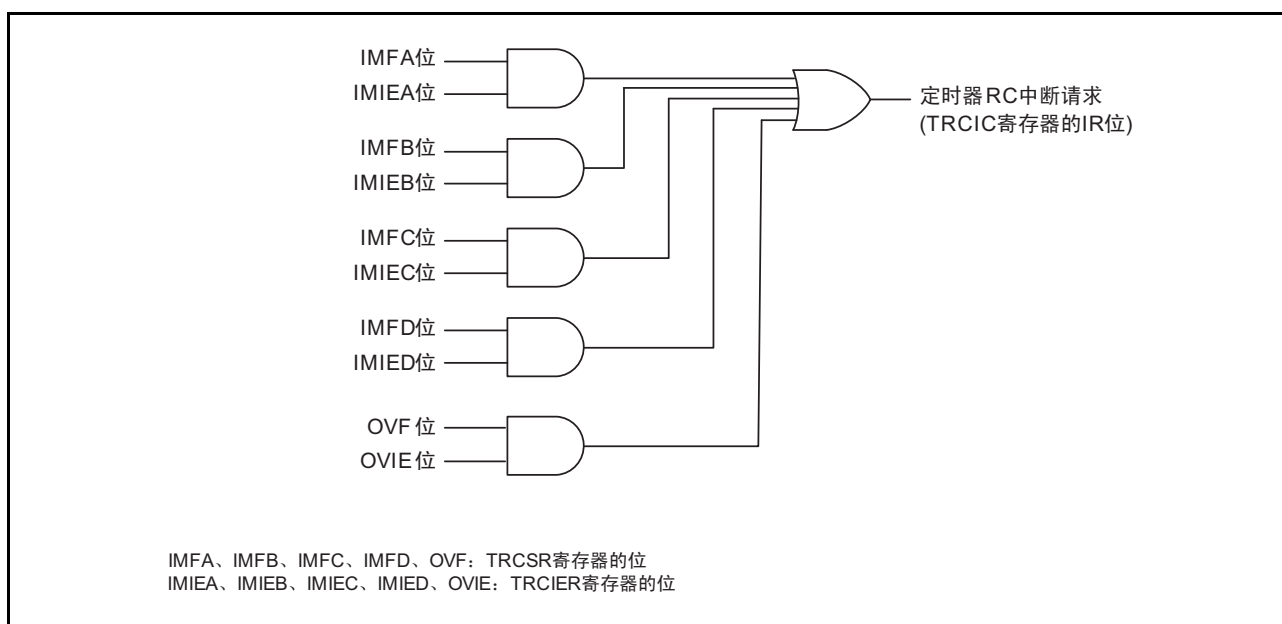


图 18.20 定时器 RC 中断的框图

定时器 RC 中断和其他可屏蔽中断相同，通过 I 标志、IR 位、ILVL0 ~ ILVL2 位和 IPL 的关系进行中断控制。但是，由于从多个中断请求源产生 1 个中断请求（定时器 RC 中断），所以和其他可屏蔽中断有以下的不同：

- 当 TRCSR 寄存器的位为“1”并且对应的 TRCIER 寄存器的位为“1”（允许中断）时，TRCIC 寄存器的 IR 位就变为“1”（有中断请求）。
- 当 TRCSR 寄存器的位或者对应的 TRCIER 寄存器的位为“0”，或者两者都为“0”时，IR 位就变为“0”（无中断请求）。即，一旦 IR 位为“1”，即使没有接受中断也不保持中断请求。
- 如果在 IR 位变为“1”后发生其他的请求源，IR 位就保持“1”。
- 如果 TRCIER 寄存器的多个位被置“1”，就必须通过 TRCSR 寄存器判断是哪个请求源产生的中断。
- 即使中断被接受，TRCSR 寄存器的各位也不会自动变为“0”，因此必须在中断程序内将这些位置“0”。有关置“0”的方法，请参照“18.2.5 定时器 RC 的状态寄存器（TRCSR）”。

TRCIER 寄存器请参照“18.2.4 定时器 RC 的中断允许寄存器（TRCIER）”。

TRCIC 寄存器请参照“12.3 中断控制”，中断向量请参照“12.1.5.2 可变向量表”。

## 18.9 使用定时器 RC 时的注意事项

### 18.9.1 TRC 寄存器

- 当 TRCCR1 寄存器的 CCLR 位为 “1”（在与 TRCGRA 寄存器比较匹配时清除 TRC 寄存器）时，需要注意以下事项：  
当 TRCMR 寄存器的 TSTART 位为 “1”（开始计数）时，不能在 TRC 寄存器变为 “0000h” 的同时通过程序写 TRC 寄存器。  
如果 TRC 寄存器变为 “0000h” 和写 TRC 寄存器同时发生，值就无法被写入而 TRC 寄存器变为 “0000h”。
- 如果在写 TRC 寄存器后接着读 TRC 寄存器，就可能读到写入前的值。此时，必须在写和读之间执行 JMP.B 指令。

```

程序例子          MOV.W    #XXXXh, TRC    ; 写
                  JMP.B    L1              ; JMP.B 指令
L1:               MOV.W    TRC,DATA      ; 读
  
```

### 18.9.2 TRCSR 寄存器

如果在写 TRCSR 寄存器后接着读 TRCSR 寄存器，就可能读到写入前的值。此时，必须在写和读之间执行 JMP.B 指令。

```

程序例子          MOV.B    #XXh, TRCSR    ; 写
                  JMP.B    L1              ; JMP.B 指令
L1:               MOV.B    TRCSR,DATA     ; 读
  
```

### 18.9.3 TRCCR1 寄存器

在将 TRCCR1 寄存器的 TCK2 ~ TCK0 位置 “111b”（fOCO-F）时，fOCO-F 的时钟频率必须大于 CPU 的时钟频率。

#### 18.9.4 计数源的转换

- 必须在停止计数后转换计数源。  
变更步骤：
  1. 将 TRCMR 寄存器的 TSTART 位置 “0”（停止计数）。
  2. 更改 TRCCR1 寄存器的 TCK2 ~ TCK0 位。
- 在将计数源从 fOCO20M 变为 fOCO-F 以外的时钟并且停止 fOCO20M 时，必须在时钟的转换设定后至少等待 2 个 f1 周期，然后停止 fOCO20M。  
变更步骤：
  1. 将 TRCMR 寄存器的 TSTART 位置 “0”（停止计数）。
  2. 更改 TRCCR1 寄存器的 TCK2 ~ TCK0 位。
  3. 至少等待 2 个 f1 周期。
  4. 将 FRA0 寄存器的 FRA00 位置 “0”（停止高速内部振荡器）。
- 在将计数源从 fOCO-F 变为 fOCO20M 以外的时钟并且停止 fOCO-F 时，必须在时钟的转换设定后至少等待 1 个 fOCO-F 周期+1 个 fOCO20M 周期，然后停止 fOCO-F。  
变更步骤：
  1. 将 TRCMR 寄存器的 TSTART 位置 “0”（停止计数）。
  2. 更改 TRCCR1 寄存器的 TCK2 ~ TCK0 位。
  3. 至少等待 1 个 fOCO-F 周期+1 个 fOCO20M 周期。
  4. 将 FRA0 寄存器的 FRA00 位置 “0”（停止高速内部振荡器）。

#### 18.9.5 输入捕捉功能

- 有关输入捕捉信号的脉宽，必须进行以下的设定：  
[没有数字滤波器的情况]  
至少为 3 个定时器 RC 的运行时钟周期（参照“表 18.1 定时器 RC 的运行时钟”）。  
[有数字滤波器的情况]  
至少为 5 个数字滤波器的采样时钟周期+3 个定时器 RC 的运行时钟周期（参照“图 18.5 数字滤波器的框图”）。
- 在给 TRCIOj（j=A,B,C,D）引脚输入了输入捕捉信号后，需要等待 1~2 个定时器 RC 的运行时钟周期，然后将 TRC 寄存器的值传送到 TRCGRj 寄存器（没有数字滤波器的情况）。

#### 18.9.6 PWM2 模式的 TRCMR 寄存器

当 TRCCR2 寄存器的 CSEL 位为 “1”（在与 TRCGRA 寄存器比较匹配时停止计数）时，不能在 TRC 寄存器与 TRCGRA 寄存器发生比较匹配时写 TRCMR 寄存器。

## 19. 定时器 RH

### 19.1 概要

定时器 RH 是有 3 位计数器、4 位计数器和 8 位计数器的定时器。

定时器 RH 有以下 2 种模式：

- 实时时钟模式  
这是由 fC-TRH 生成 1s 并且对秒、分钟、小时、星期、日、月、年（对应 2000 年～2099 年的闰年）进行计数的模式。
- 输出比较模式  
这是对计数源进行计数并且检测比较匹配的模式。

定时器 RH 的计数源为定时器的运行时钟。

定时器 RH 的引脚结构如表 19.1 所示。

表 19.1 定时器 RH 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
TRHO	P0_7	输出	功能因运行模式而不同，详细内容请参照各模式。

### 19.2 实时时钟模式

这是使用 3 位计数器、4 位计数器和 8 位计数器，由 fC-TRH 生成 1s 并且以此为基准对秒、分钟、小时、星期、日、月、年进行计数的模式。此模式还能检测与特定的分钟、小时、星期是否相同。实时时钟模式的框图和规格分别如图 19.1 和表 19.2 所示。

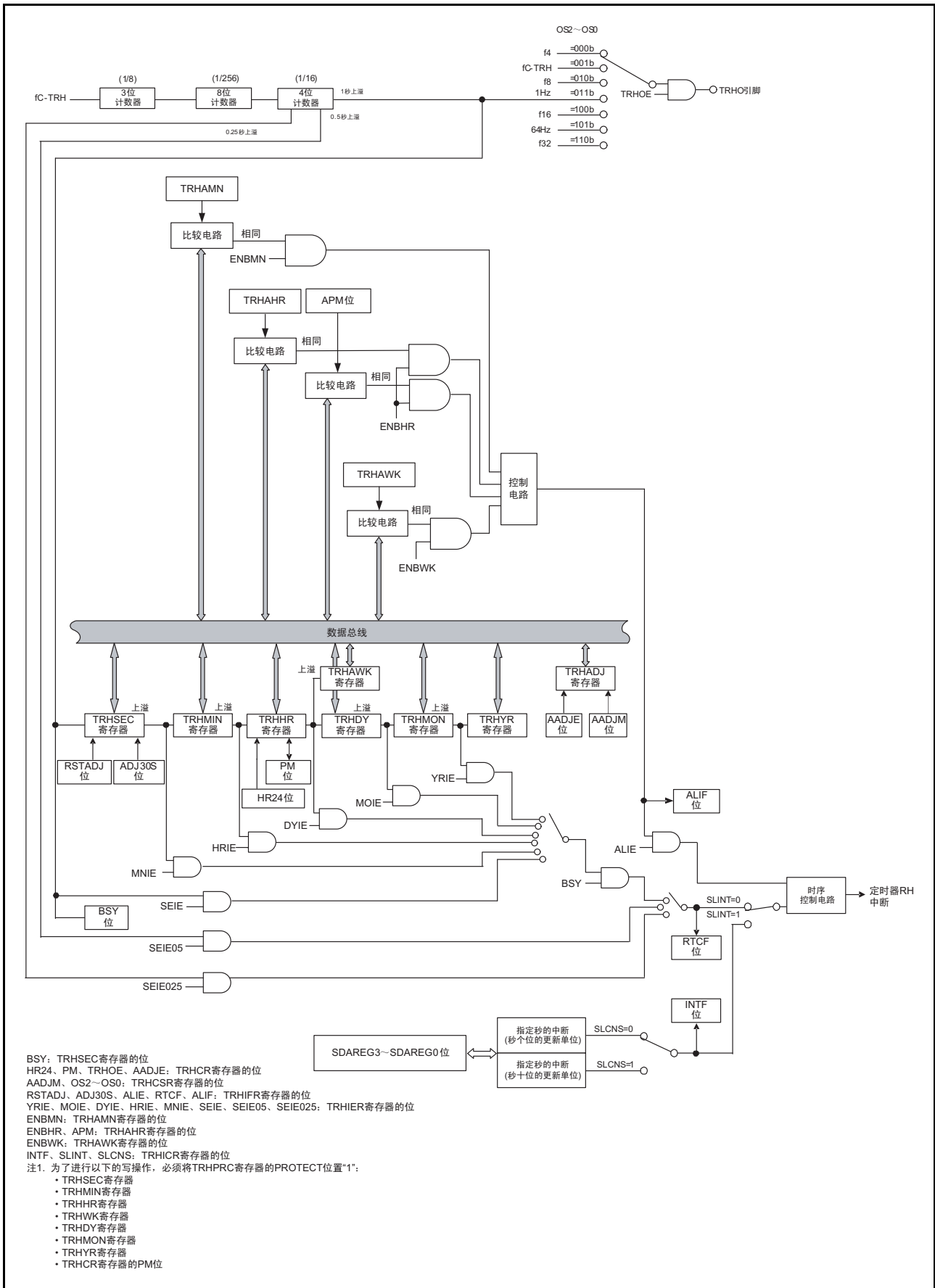


图 19.1 实时时钟模式的框图

表 19.2 实时时钟模式的规格

项目	规格
计数源	fC-TRH (32.768kHz)
计数运行	递增计数
计数开始条件	给 TRHCR 寄存器的 RUN 位写“1”(开始计数)。
计数停止条件	给 TRHCR 寄存器的 RUN 位写“0”(停止计数)。
中断请求的发生时序	周期中断 选择以下任意一个： <ul style="list-style-type: none"> <li>• 0.25 秒周期</li> <li>• 0.5 秒周期</li> <li>• 秒数据的更新</li> <li>• 分钟数据的更新</li> <li>• 小时数据的更新</li> <li>• 日数据的更新</li> <li>• 月数据的更新</li> <li>• 年数据的更新</li> </ul> 闹钟中断 时间数据和闹钟数据相同 TRHICR 寄存器设定的指定秒的更新
TRHO 引脚功能	可编程输入 / 输出端口或者输出 f4、f8、f16、f32、1Hz、64Hz 和 fC-TRH 中的任意一个时钟。
读定时器	如果读定时器 RH 的数据寄存器 (注 1)，就能读到计数值。除 TRHWK 寄存器以外，定时器 RH 的数据寄存器 (注 1) 的值为 BCD 码。
写定时器	在 TRHPRC 寄存器的 PROTECT 位为“1”(允许写) 并且 TRHCR 寄存器的 RUN 位为“0”(停止计数) 时，能写定时器 RH 的数据寄存器 (注 1) 和 TRHCR 寄存器的 PM 位。除 TRHWK 寄存器以外，定时器 RH 的数据寄存器 (注 1) 的写入值为 BCD 码。
选择功能	<ul style="list-style-type: none"> <li>• 12 小时模式 / 24 小时模式的转换功能</li> <li>• 闹钟功能 检测分钟、小时、星期或者它们的组合。</li> <li>• 秒调整功能</li> <li>• 时钟误差校正功能 自动校正功能或者软件校正</li> <li>• 时钟输出</li> </ul>

注 1. 定时器 RH 的数据寄存器：TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR 寄存器

## 19.2.1 模块待机控制寄存器 1 (MSTCR1)

地址	地址 0010h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	MSTTRJ2	MSTTRJ1	MSTTRJ0	MSTTRH	MSTTRB1	MSTTRB0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	MSTTRB0	定时器 RB0 待机位	0: 有效 1: 待机 (注 1)	R/W
b1	MSTTRB1	定时器 RB1 待机位	0: 有效 1: 待机 (注 2)	R/W
b2	MSTTRH	定时器 RH 待机位	0: 有效 1: 待机 (注 3)	R/W
b3	MSTTRJ0	定时器 RJ0 待机位	0: 有效 1: 待机 (注 4)	R/W
b4	MSTTRJ1	定时器 RJ1 待机位	0: 有效 1: 待机 (注 5)	R/W
b5	MSTTRJ2	定时器 RJ2 待机位	0: 有效 1: 待机 (注 6)	R/W
b6	—	保留位	必须置“0”。	R/W
b7	—			

- 注 1. 当 MSTTRB0 位为“1”（待机）时，定时器 RB0 的相关寄存器（地址 0108h ~ 010Eh）的存取无效。
- 注 2. 当 MSTTRB1 位为“1”（待机）时，定时器 RB1 的相关寄存器（地址 0098h ~ 009Eh）的存取无效。
- 注 3. 当 MSTTRH 位为“1”（待机）时，定时器 RH 的相关寄存器（地址 0110h ~ 011Fh）的存取无效。
- 注 4. 当 MSTTRJ0 位为“1”（待机）时，定时器 RJ0 的相关寄存器（地址 0080h ~ 0086h）的存取无效。
- 注 5. 当 MSTTRJ1 位为“1”（待机）时，定时器 RJ1 的相关寄存器（地址 0088h ~ 008Eh）的存取无效。
- 注 6. 当 MSTTRJ2 位为“1”（待机）时，定时器 RJ2 的相关寄存器（地址 0090h ~ 0096h）的存取无效。

要将各待机位设定为待机时，必须在停止对应的外围功能后进行更改。不能读写被各待机位设定为待机的外围功能的各寄存器，也停止给外围功能提供时钟。

要从待机更改为有效时，必须在更改后重新设定对应的外围功能的寄存器。



## 19.2.2 定时器 RH 的秒数据寄存器 (TRHSEC) [实时时钟模式]

地址	地址 0110h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	BSY	SC12	SC11	SC10	SC03	SC02	SC01	SC00
复位后的值	X	X	X	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	设定范围	R/W
b0	SC00	秒的个位计数位	按秒进行 0 ~ 9 的计数。如果发生进位，秒的十位就加 1。	0 ~ 9 (BCD 码)	R/W
b1	SC01				R/W
b2	SC02				R/W
b3	SC03				R/W
b4	SC10	秒的十位计数位	进行 0 ~ 5 的计数，是 60 秒计数。	0 ~ 5 (BCD 码)	R/W
b5	SC11				R/W
b6	SC12				R/W
b7	BSY	定时器 RH 忙标志	当定时器 RH 的数据寄存器 (注 1) 和 TRHCR 寄存器的 PM 位正在更新时，此位变为“1”。		R

注 1. 定时器 RH 的数据寄存器：TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR 寄存器

必须在将 TRHPRC 寄存器的 PROTECT 位置“1”（允许写）后改写 TRHSEC 寄存器。

SC03 ~ SC00 位（秒的个位计数位）

SC12 ~ SC10 位（秒的十位计数位）

必须用 BCD 码设定“00”~“59”。

必须在 TRHCR 寄存器的 RUN 位为“0”（停止计数）时写 TRHSEC 寄存器的 SC12 ~ SC10 位和 SC03 ~ SC00 位，在 BSY 位为“0”（不在更新数据）时读这些位。

BSY 位（定时器 RH 忙标志）

在数据更新过程中，BSY 位为“1”。必须在 BSY 位为“0”（不在更新数据）时读以下的寄存器和位：

- 定时器 RH 的数据寄存器（注 1）
- TRHCR 寄存器的 PM 位

必须在 BSY 位为“0”（不在更新数据）时写以下的寄存器和位：

- 定时器 RH 的数据寄存器（注 1）
- 定时器 RH 的闹钟寄存器（注 2）
- TRHCR 寄存器的 PM 位和 HR24 位
- 校正相关的寄存器和位（注 3）

注 1. 定时器 RH 的数据寄存器：TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR 寄存器

注 2. 定时器 RH 的闹钟寄存器：TRHAMN、TRHAHR、TRHAWK 寄存器

注 3. 校正相关的寄存器和位：TRHADJ 寄存器、TRHCSR 寄存器的 AADJM 位、TRHCR 寄存器的 AADJE 位

## 19.2.3 定时器 RH 的分钟数据寄存器 (TRHMIN) [实时时钟模式]

地址	地址 0111h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MN7	MN12	MN11	MN10	MN03	MN02	MN01	MN00
复位后的值	X	X	X	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	设定范围	R/W
b0	MN00	分钟个位计数位	按分钟进行 0 ~ 9 的计数。如果发生进位，分钟的十位就加 1。	0 ~ 9 (BCD 码)	R/W
b1	MN01				R/W
b2	MN02				R/W
b3	MN03				R/W
b4	MN10	分钟十位计数位	进行 0 ~ 5 的计数，是 60 分钟计数。	0 ~ 5 (BCD 码)	R/W
b5	MN11				R/W
b6	MN12				R/W
b7	MN7	在实时时钟模式中，必须置“0”。			R/W

必须在将 TRHPRC 寄存器的 PROTECT 位置“1”（允许写）后改写 TRHMIN 寄存器。

MN03 ~ MN00 位（分钟个位计数位）

MN12 ~ MN10 位（分钟十位计数位）

必须用 BCD 码设定“00” ~ “59”。

如果 TRHSEC 寄存器发生进位，TRHMIN 寄存器就加 1。

必须在 TRHCR 寄存器的 RUN 位为“0”（停止计数）时写 TRHMIN 寄存器的 MN12 ~ MN10 位和 MN03 ~ MN00 位，在 TRHSEC 寄存器的 BSY 位为“0”（不在更新数据）时读这些位。

## 19.2.4 定时器 RH 的小时数据寄存器 (TRHHR) [实时时钟模式]

地址	地址 0112h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	HR11	HR10	HR03	HR02	HR01	HR00
复位后的值	0	0	X	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	设定范围	R/W
b0	HR00	小时的个位计数位	按小时进行 0 ~ 9 的计数。如果发生进位，小时的十位就加 1。	0 ~ 9 (BCD 码)	R/W
b1	HR01				R/W
b2	HR02				R/W
b3	HR03				R/W
b4	HR10	小时的十位计数位	当 TRHCR 寄存器的 HR24 位为“0” (12 小时模式) 时，进行 0 ~ 1 的计数；当 HR24 位为“1” (24 小时模式) 时，进行 0 ~ 2 的计数。	0 ~ 2 (BCD 码)	R/W
b5	HR11				R/W
b6	—	什么也不指定。读写值都为“0”。			—
b7	—				—

必须在将 TRHPRC 寄存器的 PROTECT 位置“1” (允许写) 后改写 TRHHR 寄存器。

HR03 ~ HR00 (小时的个位计数位)

HR11 ~ HR10 (小时的十位计数位)

当 TRHCR 寄存器的 HR24 位为“0” (12 小时模式) 时，必须用 BCD 码设定“00” ~ “11”；当 HR24 位为“1” (24 小时模式) 时，必须用 BCD 码设定“00” ~ “23”。

如果 TRHMIN 寄存器发生进位，TRHHR 寄存器就加 1。

必须在 TRHCR 寄存器的 RUN 位为“0” (停止计数) 时写 TRHHR 寄存器的 HR11 ~ HR10 位和 HR03 ~ HR00 位，在 TRHSEC 寄存器的 BSY 位为“0” (不在更新数据) 时读这些位。

## 19.2.5 定时器 RH 的星期数据寄存器 (TRHWK) [实时时钟模式]

地址	地址 0113h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	WK2	WK1	WK0
复位后的值	0	0	0	0	0	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	WK0	星期计数位	b2 b1 b0 0 0 0: 星期日 0 0 1: 星期一 0 1 0: 星期二 0 1 1: 星期三 1 0 0: 星期四 1 0 1: 星期五 1 1 0: 星期六 1 1 1: 不能设定	R/W
b1	WK1			R/W
b2	WK2			R/W
b3	—			什么也不指定。读写值都为“0”。
b4	—			
b5	—			
b6	—			
b7	—			

必须在将 TRHPRC 寄存器的 PROTECT 位置“1”（允许写）后改写 TRHWK 寄存器。

## WK2 ~ WK0 位（星期计数位）

因为重复进行“000b”（星期日）~“110b”（星期六）的计数，所以能进行1周的计数。这些位不变为“111b”，所以不能设定“111b”。

如果 TRHHR 寄存器发生进位，TRHWK 寄存器就加1。

必须在 TRHCR 寄存器的 RUN 位为“0”（停止计数）时写 TRHWK 寄存器的 WK2 ~ WK0 位，在 TRHSEC 寄存器的 BSY 位为“0”（不在更新数据）时读这些位。

## 19.2.6 定时器 RH 的日数据寄存器 (TRHDY) [实时时钟模式]

地址	地址 0114h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	DY11	DY10	DY03	DY02	DY01	DY00
复位后的值	0	0	X	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	1

位	符号	位名	功能	设定范围	R/W
b0	DY00	日的个位计数位	按日进行 0 ~ 9 的计数。如果发生进位，日的十位就加 1。	0 ~ 9 (BCD 码)	R/W
b1	DY01				R/W
b2	DY02				R/W
b3	DY03				R/W
b4	DY10	日的十位计数位	进行 0 ~ 3 的计数。	0 ~ 3 (BCD 码)	R/W
b5	DY11				R/W
b6	—	什么也不指定。读写值都为“0”。			—
b7	—				—

必须在将 TRHPRC 寄存器的 PROTECT 位置“1”（允许写）后改写 TRHDY 寄存器。

DY03 ~ DY00 位（日的个位计数位）

DY11 ~ DY10 位（日的十位计数位）

必须用 BCD 码设定“01” ~ “31”。

如果 TRHHR 寄存器发生进位，TRHDY 寄存器就加 1。对 2000 年 ~ 2099 年之间包括闰年的 2 月在内的各月的天数（28 ~ 31）进行计数。

必须在 TRHCR 寄存器的 RUN 位为“0”（停止计数）时写 TRHDY 寄存器的 DY11 ~ DY10 位和 DY03 ~ DY00 位，在 TRHSEC 寄存器的 BSY 位为“0”（不在更新数据）时读这些位。

## 19.2.7 定时器 RH 的月数据寄存器 (TRHMON) [实时时钟模式]

地址	地址 0115h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	MO10	MO03	MO02	MO01	MO00
复位后的值	0	0	0	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	1

位	符号	位名	功能	设定范围	R/W
b0	MO00	月的个位计数位	按月进行 0 ~ 9 的计数。如果发生进位，月的十位就加 1。	0 ~ 9 (BCD 码)	R/W
b1	MO01				R/W
b2	MO02				R/W
b3	MO03				R/W
b4	MO10	月的十位计数位	进行 0 ~ 1 的计数。	0 ~ 1 (BCD 码)	R/W
b5	—	什么也不指定。读写值都为“0”。			—
b6	—				
b7	—				

必须在将 TRHPRC 寄存器的 PROTECT 位置“1”（允许写）后改写 TRHMON 寄存器。

MO03 ~ MO00 位（月的个位计数位）

MO10 位（月的十位计数位）

必须用 BCD 码设定“01”~“12”。

如果 TRHDY 寄存器发生进位，TRHMON 寄存器就加 1。

必须在 TRHCR 寄存器的 RUN 位为“0”（停止计数）时写 TRHMON 寄存器的 MO10 位和 MO03 ~ MO00 位，在 TRHSEC 寄存器的 BSY 位为“0”（不在更新数据）时读这些位。

## 19.2.8 定时器 RH 的年数据寄存器 (TRHYR) [实时时钟模式]

地址	地址 0116h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	YR13	YR12	YR11	YR10	YR03	YR02	YR01	YR00
复位后的值	X	X	X	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	设定范围	R/W
b0	YR00	年的个位计数位	按年进行 0 ~ 9 的计数。如果发生进位, 年的十位就加 1。	0 ~ 9 (BCD 码)	R/W
b1	YR01				R/W
b2	YR02				R/W
b3	YR03				R/W
b4	YR10	年的十位计数位	进行 0 ~ 9 的计数。	0 ~ 9 (BCD 码)	R/W
b5	YR11				R/W
b6	YR12				R/W
b7	YR13				R/W

必须在将 TRHPRC 寄存器的 PROTECT 位置 “1” (允许写) 后改写 TRHYR 寄存器。

YR03 ~ YR00 位 (年的个位计数位)

YR13 ~ YR10 位 (年的十位计数位)

必须用 BCD 码设定 “00” ~ “99”。年的千位和百位固定为 “20”。

如果 TRHMON 寄存器发生进位, TRHYR 寄存器就加 1。

必须在 TRHCR 寄存器的 RUN 位为 “0” (停止计数) 时写 TRHYR 寄存器的 YR13 ~ YR10 位和 YR03 ~ YR00 位, 在 TRHSEC 寄存器的 BSY 位为 “0” (不在更新数据) 时读这些位。

## 19.2.9 定时器 RH 的控制寄存器 (TRHCR) [实时时钟模式]

地址	地址 0117h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	RUN	HR24	PM	RTCRST	CCLR	LFLAG	TRHOE	AADJE
复位后的值	X	X	X	0	0	X	0	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	X	X	1	X	0

位	符号	位名	功能	R/W
b0	AADJE	定时器 RH 的自动校正功能允许位	0: 禁止自动校正功能 (软件校正有效) 1: 允许自动校正功能 (软件校正无效)	R/W
b1	TRHOE	定时器 RH 的输出允许位	0: 禁止 TRHO 输出 1: 允许 TRHO 输出	R/W
b2	LFLAG	闰年标志 (注 1)	0: 平年 1: 闰年	R
b3	CCLR	在实时时钟模式中, 必须置“0”。		R/W
b4	RTCRST	定时器 RH 复位的位 (注 2)	如果将此位置“1”, 对象寄存器和位就被初始化为复位后的值, 并且定时器 RH 的控制电路被初始化。	R/W
b5	PM	上午 / 下午的位	0: 上午 1: 下午	R/W
b6	HR24	运行模式选择位	0: 12 小时模式 1: 24 小时模式	R/W
b7	RUN	定时器 RH 的计数开始位	0: 停止计数 1: 开始计数	R/W

注 1. 当 RTCRST 位为“1”时, TRHYR 寄存器被复位为“00h”。  
因为 2000 年是闰年, 所以 LFLAG 位的初始值为“1”。

注 2. 必须在将 RTCRST 位置“1”后再置“0”。

## AADJE 位

必须在 TRHSEC 寄存器的 BSY 位为“0” (不在更新数据) 时更改 AADJE 位。

## TRHOE 位 (定时器 RH 的输出允许位)

必须在 RUN 位为“0” (停止计数) 时更改 TRHOE 位。

## LFLAG 位 (闰年标志)

当 TRHYR 寄存器的值为“00”或者 4 的倍数时, LFLAG 位为“1” (闰年)。在 LFLAG 位为“1”时, 2 月的天数为 29 天。

## RTCRST 位 (定时器 RH 复位的位)

如果将 RTCRST 位置“1”, 表 19.3 所示的寄存器和位就被初始化为复位后的值, 并且定时器 RH 的控制电路被初始化。必须在将 RTCRST 位置“1”后再置“0”。



表 19.3 通过 RTCRST 位被初始化的寄存器和位（注 1）

寄存器	被初始化的位	保持设定值的位
定时器 RH 的数据寄存器（注 2）	bit0 ~ bit7	—
定时器 RH 的闹钟寄存器（注 3）	bit0 ~ bit7	—
TRHCR	AADJE、LFLAG、PM、HR24、RUN	TRHOE、CCLR、RTCRST
TRHCSR	bit7	bit0 ~ bit6
TRHADJ	bit0 ~ bit7	—
TRHIFR	bit0 ~ bit2	bit3 ~ bit7
TRHIER	bit0 ~ bit7	—
TRHPRC	bit0 ~ bit7	—
TRHICR	bit0 ~ bit7	—

注 1. 有关复位值，请参照通过各寄存器的 RTCRST 位进行复位的值。

注 2. 定时器 RH 的数据寄存器：TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR 寄存器

注 3. 定时器 RH 的闹钟寄存器：TRHAMN、TRHAHR、TRHAWK 寄存器

#### PM 位（上午 / 下午的位）

必须在 TRHCR 寄存器的 RUN 位为“0”（停止计数）时写 PM 位。必须在将 TRHPRC 寄存器的 PROTECT 位置“1”（允许写）后改写此位，在 TRHSEC 寄存器的 BSY 位为“0”（不在更新数据）时读此位。

此位在 HR24 位为“0”（12 小时模式）时有效。

PM 位在计数过程中发生以下的变化：

当 PM 位为“1”（下午）并且从 11 时 59 分 59 秒变为 00 时 00 分 00 秒时，PM 位变为“0”。

当 PM 位为“0”（上午）并且从 11 时 59 分 59 秒变为 00 时 00 分 00 秒时，PM 位变为“1”。

时间表现的定义如图 19.2 所示。

<从2000年1月1日星期六上午0点开始计数的情况>

															正午															
HR24位=1 (24小时模式)	TRHHR寄存器的内容	0	1	...	10	11	12	13	...	22	23	0	1	2	...	21	22	23	0	1	2									
	PM位的内容	0																												
HR24位=0 (12小时模式)	TRHHR寄存器的内容	0	1	...	10	11	0	1	...	10	11	0	1	2	...	9	10	11	0	1	2									
	PM位的内容	0 (上午)					1 (下午)					0 (上午) ... 1 (下午)					0 (上午)													
TRHWK 寄存器的内容		110(星期六)											000(星期日) ... 001(星期一)			010(星期二)														
TRHDY 寄存器的内容		1日											2日 ... 31日			1日														
TRHMON 寄存器的内容		1月											2月																	
TRHYR 寄存器的内容		2000年																												
LFLAG位		1																												

HR24位=1 (24小时模式)	TRHHR寄存器的内容	3	4	5	...	21	22	23	0	1	2	...	21	22	23	0	1	2	...				
	PM位的内容	0																					
HR24位=0 (12小时模式)	TRHHR寄存器的内容	3	4	5	...	21	10	11	0	1	2	...	9	10	11	0	1	2	...				
	PM位的内容	0 (上午) ... 1 (下午)					0 (上午) ... 1 (下午)					0 (上午) ...											
TRHWK 寄存器的内容		010(星期二) ... 010(星期二)					011(星期三) ... 000(星期日)					001(星期一) ...											
TRHDY 寄存器的内容		1日 ... 29日					1日 ... 31日					1日 ...											
TRHMON 寄存器的内容		2月					3月 ... 12月					1月 ...											
TRHYR 寄存器的内容		2000年											2001年 ...										
LFLAG位		1											0 ...										

LFLAG位、PM位、HR24位: TRHCR寄存器的位

图 19.2 时间表现的定义

#### HR24 位（运行模式选择位）

当 HR24 位为“0”时，TRHHR 寄存器进行 0 ~ 11 的计数；当此位为“1”时，TRHHR 寄存器进行 0 ~ 23 的计数。必须在 RUN 位为“0”（停止计数）时写此位。

## 19.2.10 定时器 RH 的计数源选择寄存器 (TRHCSR) [实时时钟模式]

地址	地址 0118h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	AADJM	OS2	OS1	OS0	CS3	CS2	CS1	CS0
复位后的值	X	0	0	0	1	0	0	0
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	X	X	X	X	X	X	X

位	符号	位名	功能	R/W
b0	CS0	计数源选择位	在实时时钟模式 (CS3 位 =1) 中, 必须将这些位置“1000b” (fC-TRH)。	R/W
b1	CS1			R/W
b2	CS2			R/W
b3	CS3			R/W
b4	OS0	定时器 RH 的输出选择位	b6 b5 b4 0 0 0: f4 0 0 1: fC-TRH 0 1 0: f8 0 1 1: 1Hz (注 1、注 3) 1 0 0: f16 1 0 1: 64Hz (注 2、注 3) 1 1 0: f32 1 1 1: 不能设定	R/W
b5	OS1			R/W
b6	OS2			R/W
b7	AADJM	自动校正模式选择位	0: 每分钟校正 1: 每 10 秒校正	R/W

注 1. 这是 fC-TRH 为 32.768kHz 的情况。

如果 fC-TRH 不是 32.768kHz, 这些位就可能不为 1Hz。

注 2. 这是 fC-TRH 为 32.768kHz 的情况。

如果 fC-TRH 不是 32.768kHz, 这些位就可能不为 64Hz。

注 3. 如果使用秒调整功能或者时钟误差校正功能, 当时的输出频率就可能不同。

## CS3 ~ CS0 位 (计数源选择位)

必须在 TRHCR 寄存器的 RUN 位为“0” (停止计数) 时更改 CS3 ~ CS0 位。

## OS2 ~ OS0 位 (定时器 RH 的输出选择位)

必须在 TRHCR 寄存器的 RUN 位为“0” (停止计数) 时更改 OS2 ~ OS0 位。

这些位在 TRHCR 寄存器的 TRHOE 位为“1” (允许 TRHO 输出) 时有效。

## AADJM 位 (自动校正模式选择位)

此位在 TRHCR 寄存器的 AADJE 位为“1” (允许自动校正功能) 时有效。

必须在 TRHSEC 寄存器的 BSY 位为“0” (不在更新数据) 时更改此位。

## 19.2.11 定时器 RH 的时钟误差校正寄存器 (TRHADJ) [实时时钟模式]

地址	0119h 地址							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PLUS	MINUS	ADJ5	ADJ4	ADJ3	ADJ2	ADJ1	ADJ0
复位后的值	X	X	X	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	ADJ0	校正设定位	设定范围: 00h ~ 3Fh (00 ~ 63)	R/W
b1	ADJ1			R/W
b2	ADJ2			R/W
b3	ADJ3			R/W
b4	ADJ4			R/W
b5	ADJ5			R/W
b6	MINUS	校正计数器的位	b7 b6 00: 不校正 01: 负向校正 10: 正向校正 11: 不能设定	R/W
b7	PLUS			R/W

必须在 TRHSEC 寄存器的 BSY 位为“0”（不在更新数据）时更改此寄存器。

## MINUS 位和 PLUS 位（校正计数器的位）

根据 ADJ0 ~ ADJ5 位的值更改 1 秒的计数器。

如果将 PLUS 位置“0”并且将 MINUS 位置“1”，就对内部计数器进行负向校正。能在时钟快时使它变慢。

如果将 PLUS 位置“1”并且将 MINUS 位置“0”，就对内部计数器进行正向校正。能在时钟慢时使它变快。

## 19.2.12 定时器 RH 的中断标志寄存器 (TRHIFR) [实时时钟模式]

地址	地址 011Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	RSTADJ	ADJ30S	ALIE	RTCF	ALIF
复位后的值	0	0	0	0	0	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	X	X	0	0	0

位	符号	位名	功能	R/W
b0	ALIF	闹钟中断标志	0: 无中断请求 1: 有中断请求	R/W
b1	RTCF	RTC 周期中断标志	0: 无中断请求 1: 有中断请求	R/W
b2	ALIE	闹钟中断允许位	0: 禁止闹钟中断 1: 允许闹钟中断	R/W
b3	ADJ30S	30 秒调整位	如果给此位写“1”，TRHSEC 寄存器的值就发生如下的变化： 当 TRHSEC 寄存器的值 ≤ 29 时，TRHSEC ← 00 当 TRHSEC 寄存器的值 ≥ 30 时，TRHSEC ← 00， TRHMIN ← TRHMIN+1 读取值为“0”。	W
b4	RSTADJ	秒计数器的复位调整位	如果给此位写“1”，TRHSEC 寄存器的值就变为“00”，内部计数器被初始化。 读取值为“0”。	W
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			

## ALIF 位 (闹钟中断标志)

[为“0”的条件]

读后写“0”。当读取结果为“1”时，如果给此位写“0”，值就变为“0”。

[为“1”的条件]

定时器 RH 的闹钟寄存器 (注 1) 和数据寄存器 (注 2) 的内容相同 (参照“19.2.20 闹钟功能”)。

当读取结果为“0”时，即使给此位写“0”，值也不变 (如果此位在读后从“0”变为“1”，即使给此位写“0”，值也不变而保持“1”)。如果给此位写“1”，值就不变。

为了确认 2 个寄存器的内容是否相同，必须将定时器 RH 的闹钟寄存器 (注 1) 的各 ENB 位置“1”。

注 1. 定时器 RH 的闹钟寄存器: TRHAMN、TRHAHR、TRHAWK 寄存器

注 2. 定时器 RH 的数据寄存器: TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR 寄存器

## RTCF 位（RTC 周期中断标志）

[ 为 “0” 的条件 ]

读后写 “0”。当读取结果为 “1” 时，如果给此位写 “0”，值就变为 “0”。

[ 为 “1” 的条件 ]

发生 TRHIER 寄存器允许的中断源。

当读取结果为 “0” 时，即使给此写 “0”，值也不变（如果此位在读后从 “0” 变为 “1”，即使给此位写 “0”，值也不变而保持 “1”）。如果给此位写 “1”，值就不变。

## 19.2.13 定时器 RH 的中断允许寄存器（TRHIER）[ 实时时钟模式 ]

地址	地址 011Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	YRIE	MOIE	DYIE	HRIE	MNIE	SEIE	SEIE05	SEIE025
复位后的值	X	X	X	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	SEIE025	0.25 秒周期的中断允许位	0: 禁止 0.25 秒周期中断 1: 允许 0.25 秒周期中断	R/W
b1	SEIE05	0.5 秒周期的中断允许位	0: 禁止 0.5 秒周期中断 1: 允许 0.5 秒周期中断	R/W
b2	SEIE	秒周期的中断允许位	0: 禁止秒周期中断 1: 允许秒周期中断	R/W
b3	MNIE	分钟周期的中断允许位	0: 禁止分钟周期中断 1: 允许分钟周期中断	R/W
b4	HRIE	小时周期的中断允许位	0: 禁止小时周期中断 1: 允许小时周期中断	R/W
b5	DYIE	日周期的中断允许位	0: 禁止日周期中断 1: 允许日周期中断	R/W
b6	MOIE	月周期的中断允许位	0: 禁止月周期中断 1: 允许月周期中断	R/W
b7	YRIE	年周期的中断允许位	0: 禁止年周期中断 1: 允许年周期中断	R/W

必须在 TRHCR 寄存器的 RUN 位为 “0”（停止计数）时写 TRHIER 寄存器。

能在 0.25 秒、0.5 秒、1 秒、分钟、小时、日、月、年的某个周期产生中断请求。必须将 SEIE025、SEIE05、SEIE、MNIE、HRIE、DYIE、MOIE、YRIE 位中的某位置 “1”（允许中断）（不能将多个位置 “1”）。RTC 周期中断源如表 19.4 所示。

表 19.4 RTC 周期中断源

中断源名	中断源	中断允许位
年周期中断	更新 TRHYR 寄存器（1 年周期）。	YRIE
月周期中断	更新 TRHMON 寄存器（1 个月周期）。	MOIE
日周期中断	更新 TRHDY 寄存器（1 日周期）。	DYIE
小时周期中断	更新 TRHHR 寄存器（1 小时周期）。	HRIE
分钟周期中断	更新 TRHMIN 寄存器（1 分钟周期）。	MNIE
秒周期中断	更新 TRHSEC 寄存器（1 秒周期）。	SEIE
0.5 秒周期中断	0.5 秒周期	SEIE05
0.25 秒周期中断	0.25 秒周期	SEIE025

在通过上述位允许中断后，如果发生周期中断源，就发生如下的变化：

- TRHIFR 寄存器的 RTCF 位变为“1”（有周期中断请求）。
- TRHIC 寄存器的 IR 位变为“1”（有中断请求）。

#### 19.2.14 定时器 RH 的闹钟分钟寄存器（TRHAMN）[实时时钟模式]

地址	地址 011Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ENBMN	AMN6	AMN5	AMN4	AMN3	AMN2	AMN1	AMN0
复位后的值	X	X	X	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	设定范围	R/W
b0	AMN0	分钟个位闹钟数据位	保存闹钟数据。	0 ~ 9 (BCD 码)	R/W
b1	AMN1				R/W
b2	AMN2				R/W
b3	AMN3				R/W
b4	AMN4	分钟十位闹钟数据位	保存闹钟数据。	0 ~ 5 (BCD 码)	R/W
b5	AMN5				R/W
b6	AMN6				R/W
b7	ENBMN	分钟的闹钟允许位	0: 禁止分钟闹钟（不和 TRHMIN 寄存器进行比较） 1: 允许分钟闹钟（和 TRHMIN 寄存器进行比较）		R/W

必须在 TRHSEC 寄存器的 BSY 位为“0”（不在更新数据）时写 TRHAMN 寄存器。

AMN3 ~ AMN0 位（分钟个位闹钟数据位）

AMN6 ~ AMN4 位（分钟十位闹钟数据位）

必须用 BCD 码设定“00” ~ “59”。

## 19.2.15 定时器 RH 的闹钟小时寄存器 (TRHAHR) [实时时钟模式]

地址	地址 011Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ENBHR	APM	AHR5	AHR4	AHR3	AHR2	AHR1	AHR0
复位后的值	X	X	X	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	设定范围	R/W
b0	AHR0	小时的个位闹钟数据位	保存闹钟数据。	0 ~ 9 (BCD 码)	R/W
b1	AHR1				R/W
b2	AHR2				R/W
b3	AHR3				R/W
b4	AHR4	小时的十位闹钟数据位	保存闹钟数据。	0 ~ 2 (BCD 码)	R/W
b5	AHR5				R/W
b6	APM	上午 / 下午的闹钟数据位	0: 上午 1: 下午		R/W
b7	ENBHR	小时闹钟允许位	0: 禁止小时闹钟 (不和 TRHHR 寄存器进行比较) 1: 允许小时闹钟 (和 TRHHR 寄存器进行比较)		R/W

必须在 TRHSEC 寄存器的 BSY 位为“0”（不在更新数据）时写 TRHAHR 寄存器。

AHR3 ~ AHR0 位 (小时的个位闹钟数据位)

AHR5 ~ AHR4 位 (小时的十位闹钟数据位)

当 TRHCR 寄存器的 HR24 位为“0”（12 小时模式）时，必须用 BCD 码设定“00”~“11”；当 HR24 位为“1”（24 小时模式）时，必须用 BCD 码设定“00”~“23”。

APM 位 (上午 / 下午的闹钟数据位) 位

此位在 TRHCR 寄存器的 HR24 位为“1”（24 小时模式）时无效。



## 19.2.16 定时器 RH 的闹钟星期寄存器 (TRHAWK) [ 实时时钟模式 ]

地址	地址 011Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ENBWK	—	—	—	—	AWK2	AWK1	AWK0
复位后的值	X	0	0	0	0	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	AWK0	星期闹钟数据位	b2 b1 b0 0 0 0: 星期日 0 0 1: 星期一 0 1 0: 星期二 0 1 1: 星期三 1 0 0: 星期四 1 0 1: 星期五 1 1 0: 星期六 1 1 1: 不能设定	R/W
b1	AWK1			R/W
b2	AWK2			R/W
b3	—			什么也不指定。读写值都为“0”。
b4	—	—		
b5	—	—		
b6	—	—		
b7	ENBWK	星期闹钟允许位	0: 禁止星期闹钟 (不和 TRHWK 寄存器进行比较) 1: 允许星期闹钟 (和 TRHWK 寄存器进行比较)	—

必须在 TRHSEC 寄存器的 BSY 位为“0” (不在更新数据) 时写 TRHAWK 寄存器。

## AWK2 ~ AWK0 位 (星期闹钟数据位)

必须设定“000b” (星期日) ~ “110b” (星期六)。

## 19.2.17 定时器 RH 的保护寄存器 (TRHPRC) [实时时钟模式]

地址	地址 011Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PROTECT	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	X	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	PROTECT	保护位	允许写时间数据寄存器。 0: 禁止写 1: 允许写	R/W

## PROTECT 位 (保护位)

能在 PROTECT 位为“1” (允许写) 时更改定时器 RH 的数据寄存器 (注 1) 和 TRHCR 寄存器的 PM 位。

如果通过程序给 PROTECT 位写“1”，此位就持续“1”的状态。必须按照以下步骤更改由 PROTECT 位保护的寄存器：

1. 给 PROTECT 位写“1”。
2. 给 PROTECT 位保护的寄存器写值。
3. 给 PROTECT 位写“0” (禁止写)。

注 1. 定时器 RH 的数据寄存器：TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR 寄存器

## 19.2.18 定时器 RH 的秒中断控制寄存器 (TRHICR) [实时时钟模式]

地址	地址 018Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INTF	—	SLINT	SLCNS	SDAREG3	SDAREG2	SDAREG1	SDAREG0
复位后的值	X	0	X	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	1

位	符号	位名	功能	R/W
b0	SDAREG0	指定秒的中断值设定位	b3 b2 b1 b0 < SLCNS= "0" > < SLCNS= "1" > 0 0 0 0: 不能设定	R/W
b1	SDAREG1		0 0 0 1: 1 秒 10 秒	R/W
b2	SDAREG2		0 0 1 0: 2 秒 20 秒	R/W
b3	SDAREG3		0 0 1 1: 3 秒 30 秒	R/W
			0 1 0 0: 4 秒 40 秒	
		0 1 0 1: 5 秒 50 秒		
		0 1 1 0: 6 秒 60 秒		
		0 1 1 1: 7 秒 70 秒		
		1 0 0 0: 8 秒 80 秒		
		1 0 0 1: 9 秒 90 秒		
		1 0 1 0: 10 秒 100 秒		
			1 0 1 1: 11 秒 110 秒	
			1 1 0 0: 12 秒 120 秒	
			1 1 0 1: 13 秒 130 秒	
			1 1 1 0: 14 秒 140 秒	
			1 1 1 1: 15 秒 150 秒	
b4	SLCNS	计数源选择位	0: 更新秒的个位 1: 更新秒的十位	R/W
b5	SLINT	中断选择位 (注 1)	0: RTC 周期中断 1: 指定秒的中断	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	INTF	指定秒的中断标志 (注 2)	0: 无中断请求 1: 有中断请求	R/W

注 1. 如果在将 INTF 标志置“0”后不使用指定秒的中断，就必须将 SLINT 位置“0”。

注 2. 即使接受中断，INTF 标志也不自动变为“0”，而必须给 INTF 标志写“0”。

注 3. 如果写 TRHICR 寄存器，就将 SDAREG0 ~ SDAREG3 重新加载到计数器。

必须在禁止状态 (TRHIER 寄存器为“00h”)下使用 RTC 周期中断。

**SDAREG3 ~ SDAREG0 位（指定秒的中断值设定位）**

必须设定中断请求的发生时间。对于计数源，必须通过 SLCNS 位选择是在更新 TRHSEC 寄存器的秒的个位时还是更新秒的十位时。

如果在 TRHCR 寄存器的 RUN 位为“1”时写 TRHICR 寄存器，就根据 SDAREG3 ~ SDAREG0 位和 SLICNS 位的内容开始计数。如果在 RUN 位为“0”时写 TRHICR 寄存器，就在将 RUN 位置“1”时开始计数。

**INTF 位（指定秒的中断标志）**

[为“0”的条件]

读后写“0”。但是，在 INTF 位变为“0”之前，最多需要 0.04ms。当读取结果为“1”时，如果给此位写“0”，值就变为“0”。

[为“1”的条件]

在对 SDAREG3 ~ SDAREG0 位的设定值进行递减计数并且计数值变为“0”时。

当读取结果为“0”时，即使给此位写“0”，值也不变（如果此位在读后从“0”变为“1”，即使给此位写“0”，值也不变而保持“1”）。如果给此位写“1”，值就不变。

在使用指定秒的中断时，必须确认 INTF 位的状态。

如果在 TRHCR 寄存器的 RUN 位为“1”（开始计数）的状态下更新秒的个位（或者秒的十位），因为正在进行计数，所以 INTF 位有可能变为“1”。一旦 INTF 位变为“1”，此位就在被置“0”或者通过 TRHCR 寄存器的 RTCRST 位进行初始化前保持“1”。

在 TRHSEC 寄存器的 BSY 位从“1”（正在更新数据）变为“0”（不在更新数据）后的约 0.04ms 的时间内，INTF 位变为“1”。因此，如果要在 RUN 位为“1”的状态下将 INTF 位置“0”，就必须调整时序。

## 19.2.19 运行例子

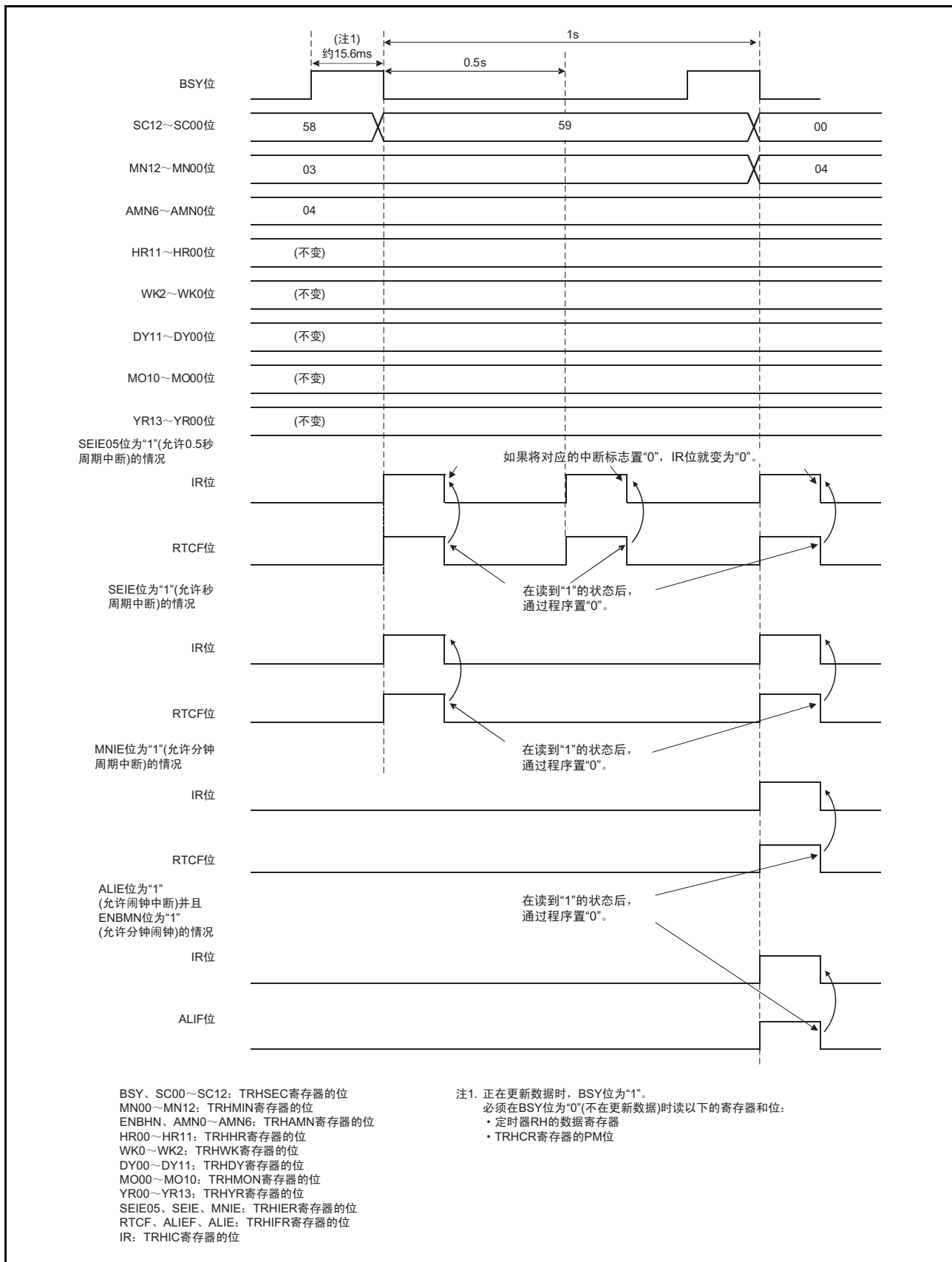


图 19.3 实时时钟模式的运行例子

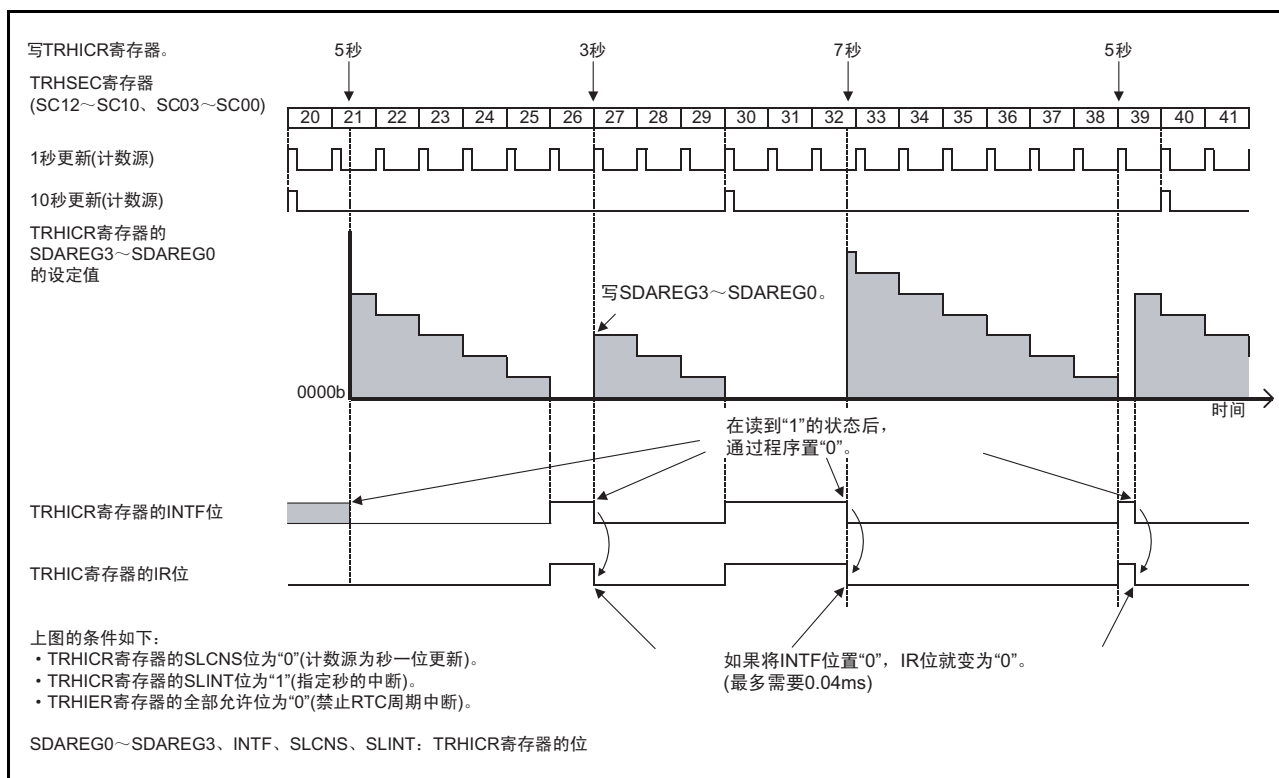


图 19.4 使用实时时钟模式的指定秒中断时的运行例子

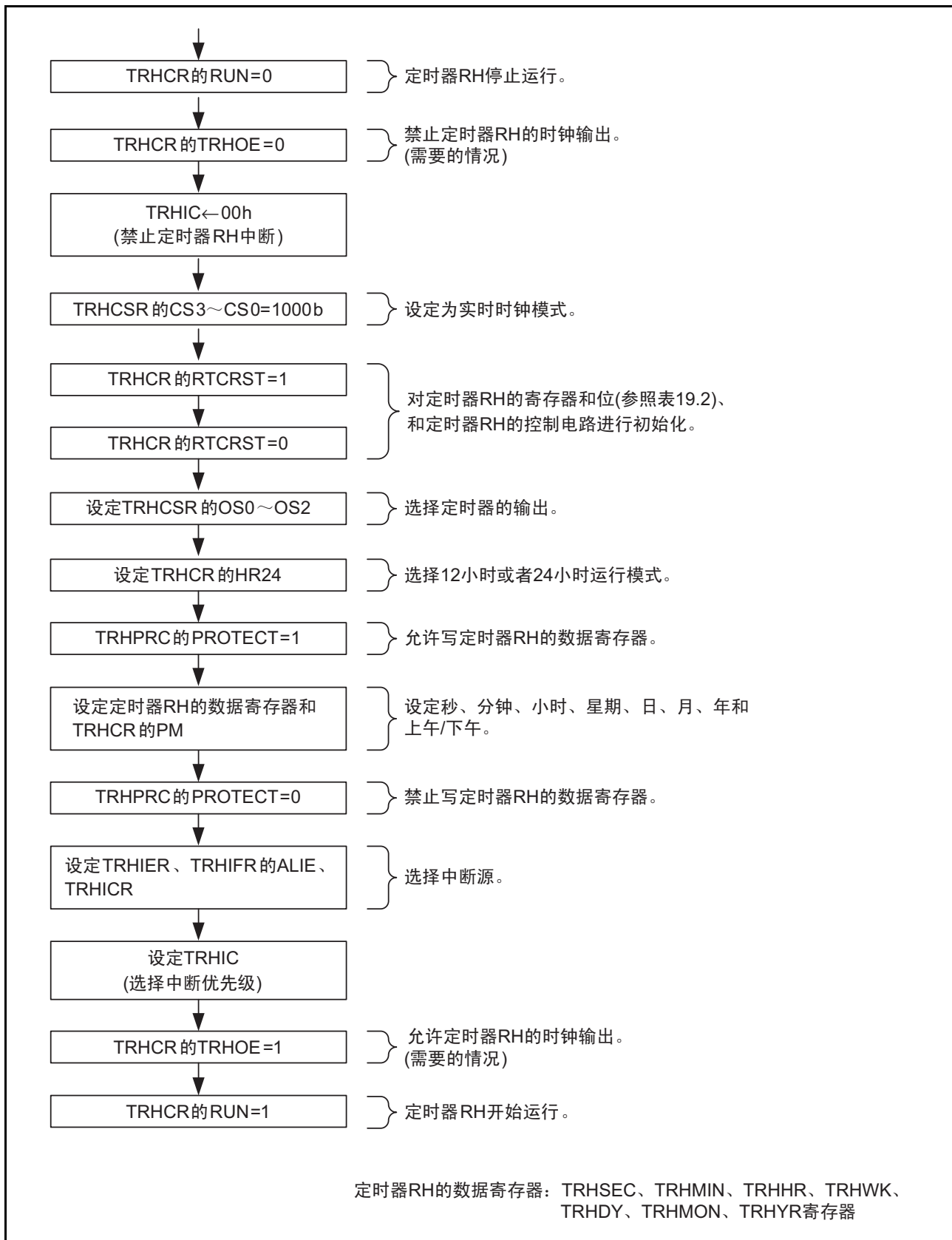


图 19.5 实时时钟模式的设定例子

### 19.2.20 闹钟功能

将时间数据（注 1）和闹钟数据（注 2）进行比较并且检测是否相同。能通过分钟、小时、星期或者它们的组合产生闹钟。必须将对应的闹钟寄存器的 ENB 位置“1”。小时分上午和下午。

如果比较结果相同，就产生以下的变化：

- TRHIFR 寄存器的 ALIF 位变为“1”（有闹钟中断请求）。
- 在 TRHIFR 寄存器的 ALIE 位为“1”（允许闹钟中断）时，TRHIC 寄存器的 IR 位变为“1”（有闹钟中断请求）。

注 1. 时间数据的位如下：

TRHMIN 寄存器的 MN12 ~ MN10 位和 MN03 ~ MN00 位

TRHHR 寄存器的 HR11 ~ HR10 位和 HR03 ~ HR00 位

TRHCR 寄存器的 PM 位

TRHWK 寄存器的 WK2 ~ WK0 位

注 2. 闹钟数据的位如下：

TRHAMN 寄存器的 AMN6 ~ AMN4 位和 AMN3 ~ AMN0 位

TRHAHR 寄存器的 AHR5 ~ AHR4 位和 AHR3 ~ AHR0 位

TRHAHR 寄存器的 APM 位

TRHAWK 寄存器的 AWK2 ~ AWK0 位

闹钟时间的设定步骤如图 19.6 所示。

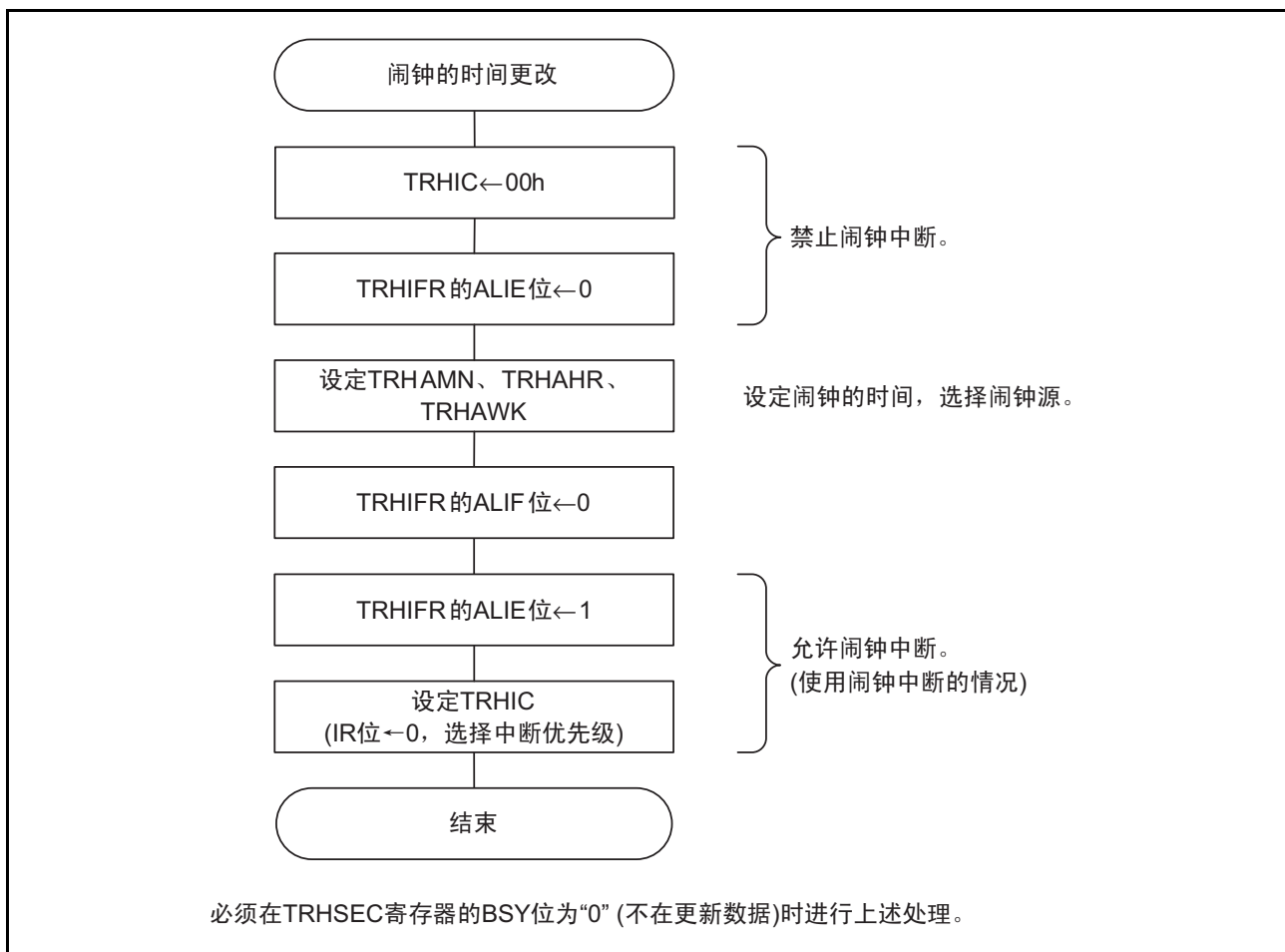


图 19.6 闹钟时间的设定步骤



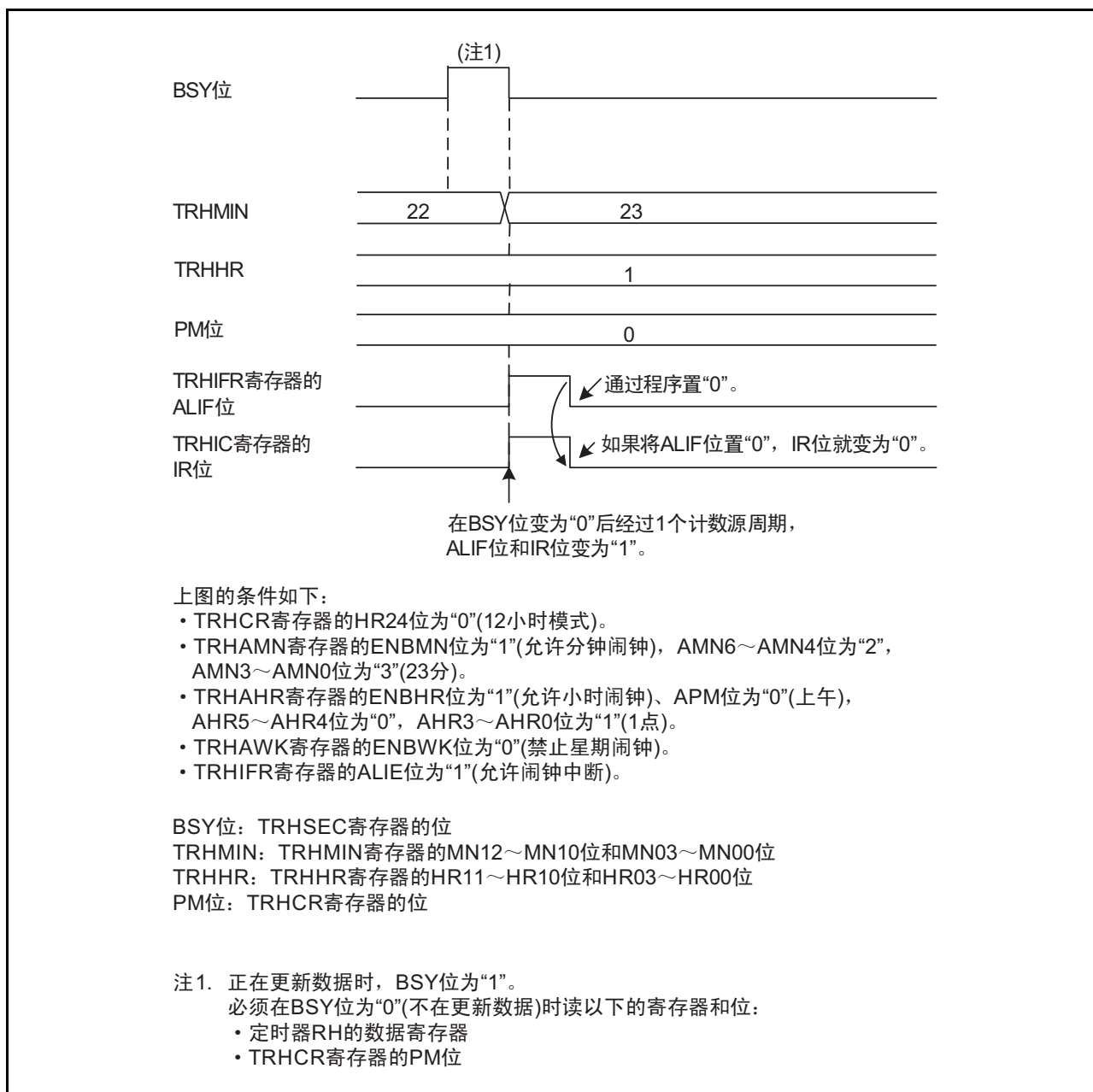


图 19.7 闹钟功能

## 19.2.21 秒调整功能

秒调整功能有复位调整功能和 30 秒调整功能 2 种。

### 19.2.21.1 复位调整

这是对 TRHSEC 寄存器和内部计数器（3 位计数器、4 位计数器、8 位计数器）进行初始化的功能。如果在 TRHSEC 寄存器的 BSY 位为“0”（不在更新数据）的期间给 TRHIFR 寄存器的 RSTADJ 位写“1”，TRHSEC 寄存器就在约 0.1ms 的时间内变为“00h”，内部计数器被初始化，重新开始计数。如果在 BSY 位为“1”（正在更新数据）的期间给 RSTADJ 位写“1”，TRHSEC 寄存器就在更新数据时变为“00h”，内部计数器被初始化，重新开始计数。

不影响其他定时器 RH 的数据寄存器。在给 RSTADJ 位写“1”后，必须在至少经过 0.2ms 后写 TRHSEC 寄存器。

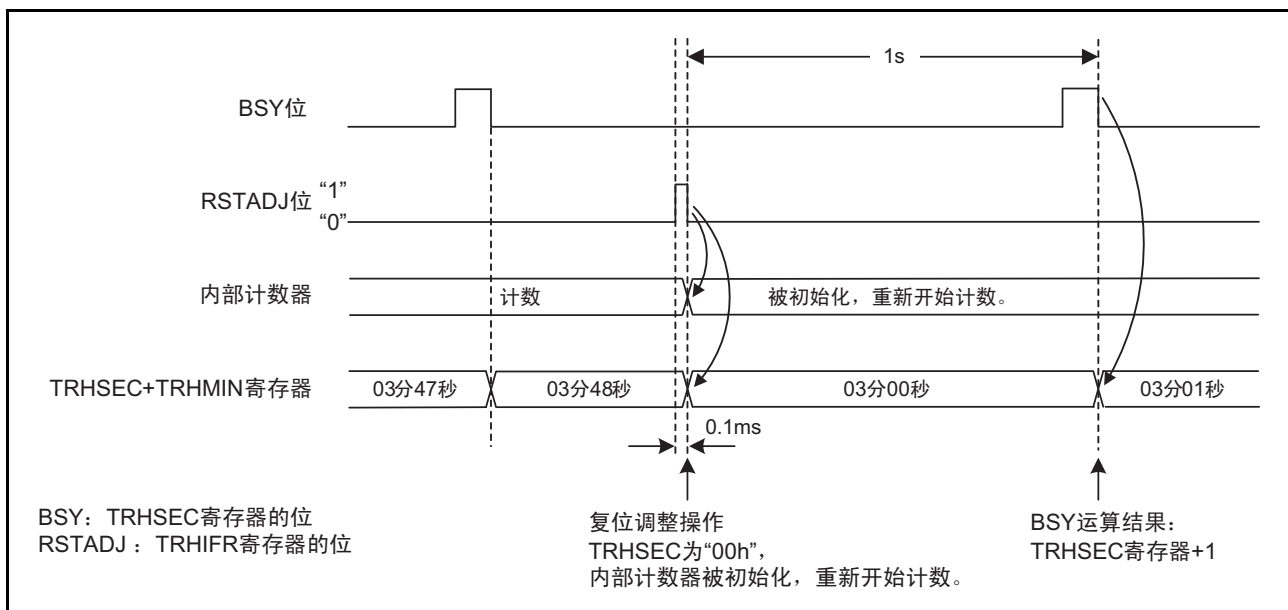


图 19.8 复位调整的发生（BSY 位为“0”的期间）

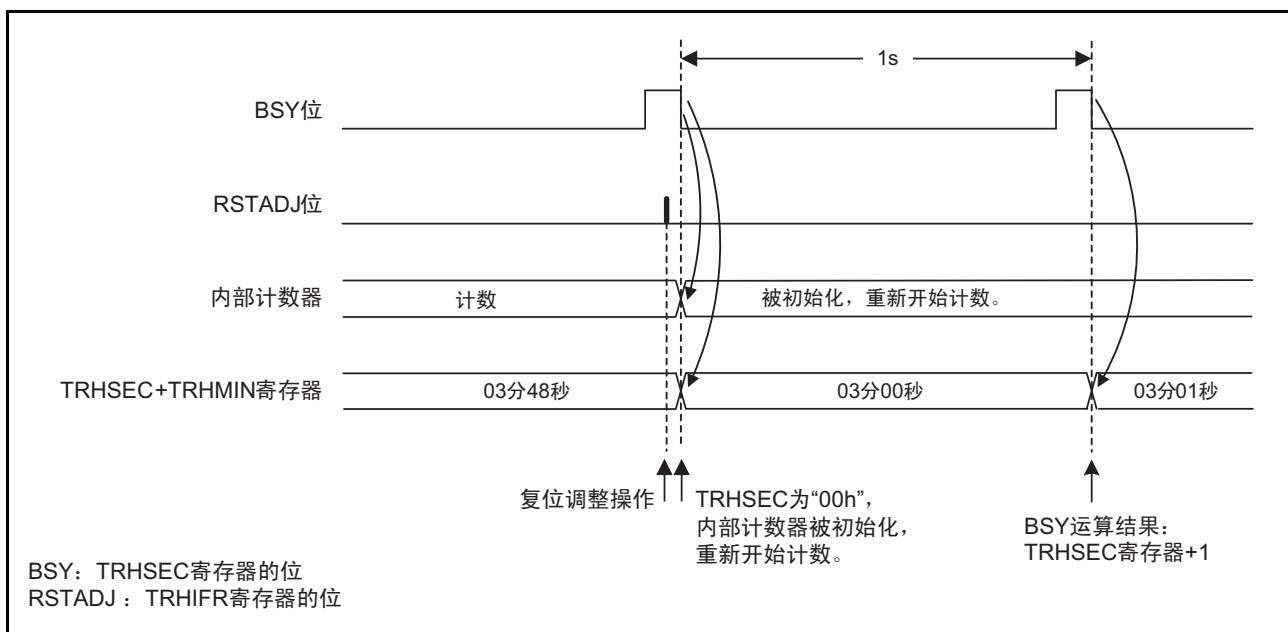
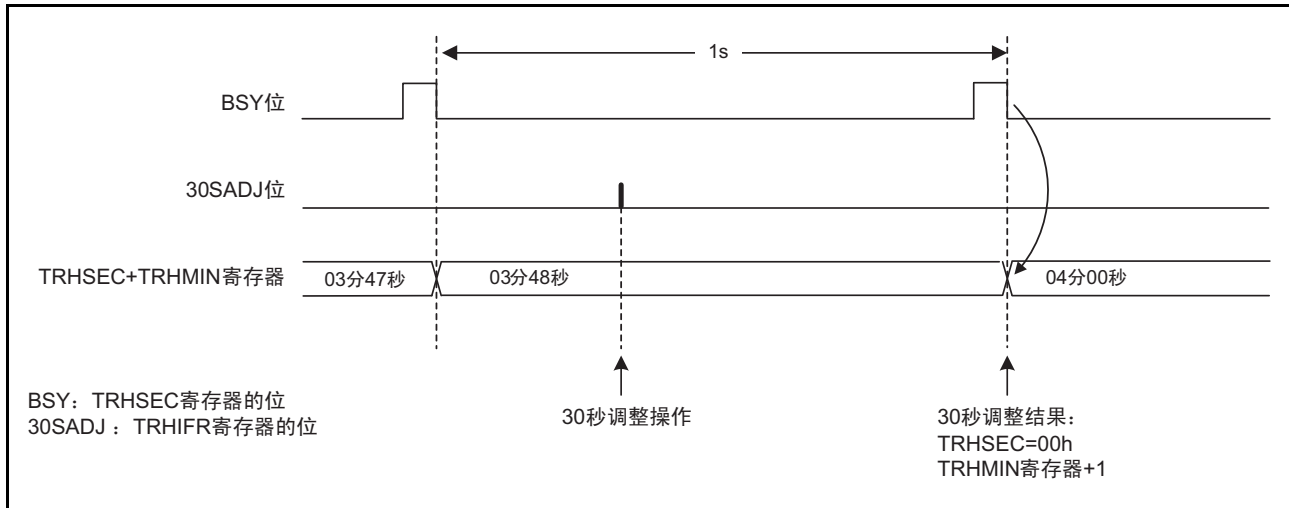
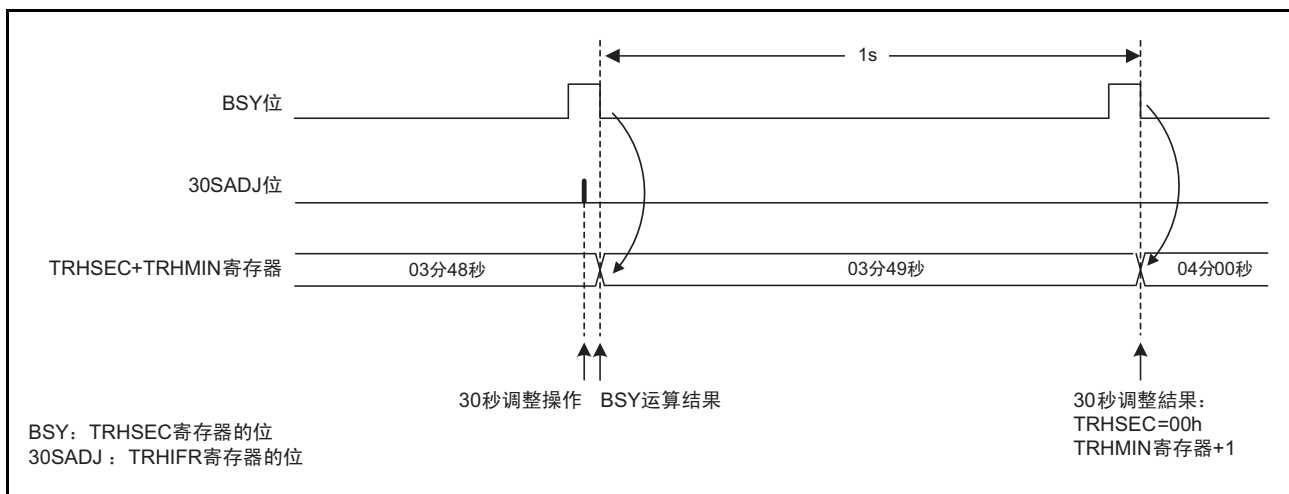


图 19.9 复位调整的发生（BSY 位为“1”的期间）

## 19.2.21.2 30 秒调整功能

在秒数小于等于 29 秒的情况下，舍去秒数，为 00 秒；在秒数大于等于 30 秒的情况下，舍入秒数，为 00 秒。如果在 BSY 位为“0”（不在更新数据）的期间给 TRHIFR 寄存器的 30SADJ 位写“1”，就在更新数据时以 30 秒为基准，调整 TRHSEC 寄存器。如果在 BSY 位为“1”（正在更新数据）的期间给 30SADJ 位写“1”，就在下一次的数据更新时以 30 秒为基准，调整 TRHSEC 寄存器。在进行 30 秒调整时，不影响其他定时器 RH 的数据寄存器。

图 19.10 30 秒调整的发生（秒数据  $\geq 30$ ）（BSY 位为“0”的期间）图 19.11 30 秒调整的发生（秒数据  $\geq 30$ ）（BSY 位为“1”的期间）

## 19.2.22 时钟误差校正功能

这是校正 fC-TRH 频率误差的功能。如图 19.12 的基本运行所示，1 秒生成电路的内部计数器对 32.768kHz 进行 32768 次的计数。当 fC-TRH 大于或者小于 32.768kHz 时，能通过加减计数次数进行校正。

必须通过 TRHCR 寄存器的 AADJE 位选择是自动校正还是软件校正。

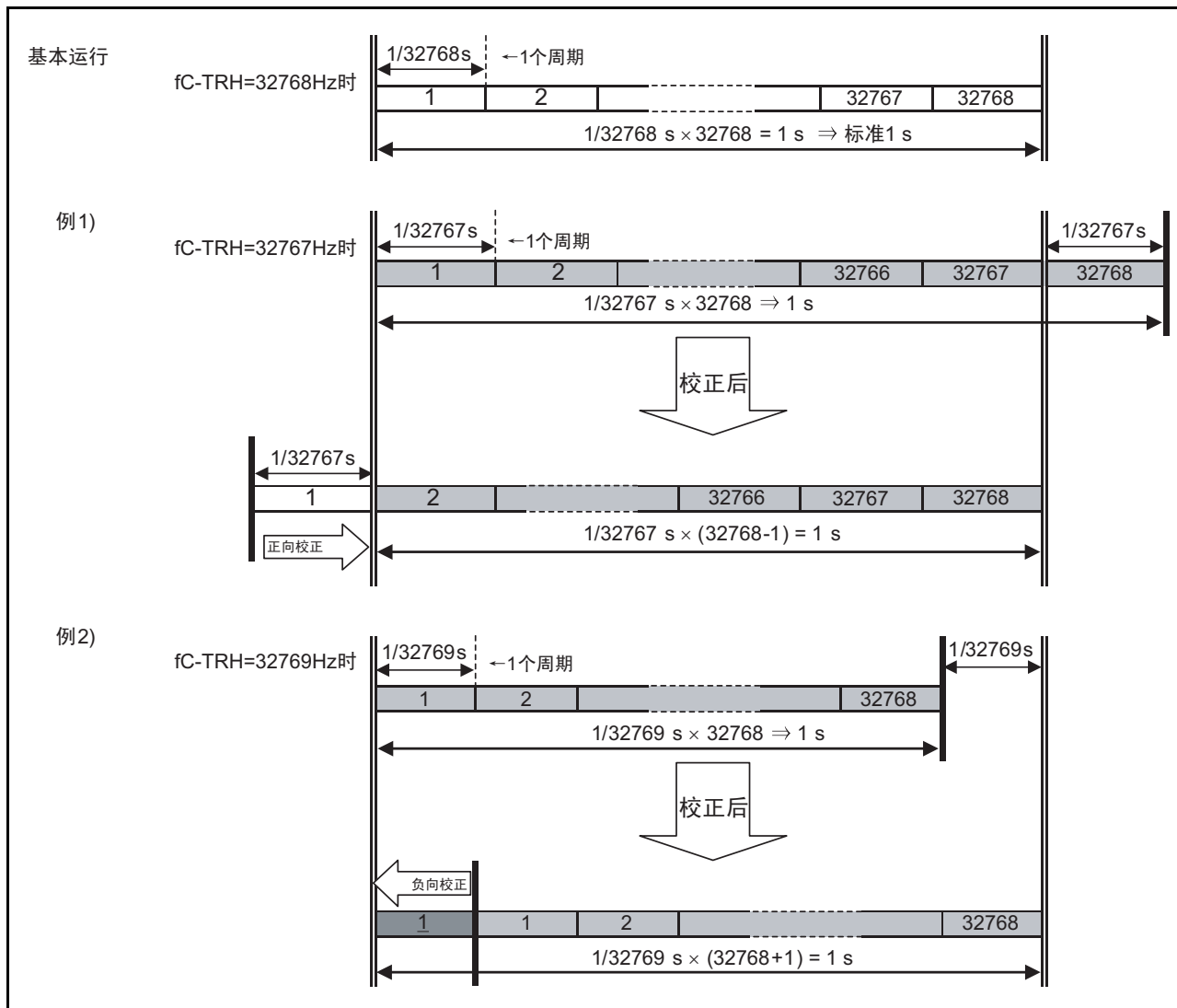


图 19.12 时钟误差校正的概要

## 19.2.22.1 自动校正功能

当 TRHCR 寄存器的 AADJE 位为“1”时，自动校正功能有效。

必须通过 TRHCSR 寄存器的 AADJM 位选择校正时序，并且给 TRHADJ 寄存器设定校正值和校正内容（加减法运算）。按所选的校正时序自动加减校正值。但是，在自动校正过程中的 BSY 位为“1”的期间（约 15.6ms）以及 BSY 位从“1”变为“0”后的 2ms 内，不能更改校正相关的寄存器和位。

校正相关的寄存器和位：TRHADJ 寄存器、TRHCSR 寄存器的 AADJM 位、TRHCR 寄存器的 AADJE 位例子如下所示：

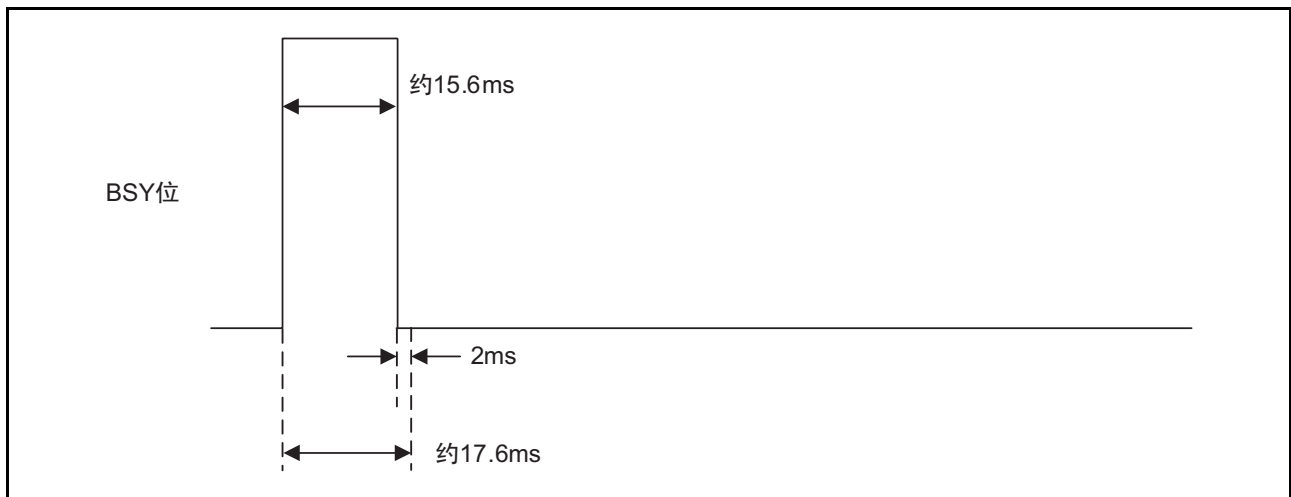


图 19.13 自动校正模式中禁止变更的区间

## 例 1) fC-TRH=32767Hz

## \*1 校正方法例

生成 1 秒的 1 个周期为 32767Hz ( $=1/32767s$ )，如果进行 32768 次计数，时间就会长于标准 1 秒，时钟变慢。

时钟的校正需要调快时钟，能通过设定正向校正值“1”，校正为标准 1 秒（计数次数为 32767）。

如果按分钟进行自动校正，就设定正向校正值“60”。

寄存器的设定内容

- TRHCSR 寄存器的 AADJM 位：“0”（按分钟进行校正）
- TRHADJ 寄存器的 PLUS 位和 MINUS 位：“10b”（正向校正）
- TRHADJ 寄存器的 ADJ5 ~ ADJ0 位：“3Ch”（60）

## 例 2) fC-TRH=32769Hz

## \*2 校正方法例

生成 1 秒的 1 个周期为 32769Hz ( $=1/32769s$ )，如果进行 32768 次计数，时间就会短于标准 1 秒，时钟变快。

时间的校正需要调慢时钟，能通过设定负向校正值“1”，校正为标准 1 秒（计数次数为 32769）。

如果按 10 秒进行自动校正，就设定负向校正值“10”。

寄存器的设定内容

- TRHCSR 寄存器的 AADJM 位：“1”（按 10 秒进行校正）
- TRHADJ 寄存器的 PLUS 位和 MINUS 位：“01b”（负向校正）
- TRHADJ 寄存器的 ADJ5 ~ ADJ0 位：“0Ah”（10）

## 19.2.22.2 软件校正

当 TRHCR 寄存器的 AADJE 位为“0”时，软件校正有效。必须在任意时候给 TRHADJ 寄存器写校正值和校正内容（加减法运算）。在执行写指令时进行校正。

但是，一旦设定为软件校正后，就必须在至少经过 62.6ms 后更改校正相关的寄存器和位。

## 例 1) fC-TRH=32769Hz

## 校正方法例

生成 1 秒的 1 个周期为 32769Hz (=1/32769s)，如果进行 32768 次计数，时间就会短于标准 1 秒，时钟变快。

时钟的校正需要调慢时钟，能通过设定负向校正“1”，校正为标准 1 秒（计数次数为 32769）。

通过软件按秒设定负向校正“1”。

## 寄存器的设定内容

- TRHADJ 寄存器的 PLUS 位和 MINUS 位：“01b”（负向校正）
- TRHADJ 寄存器的 ADJ5 ~ ADJ0 位：“01h”（01）
- 按秒写 TRHADJ 寄存器。

## 19.2.22.3 校正模式的变更步骤

必须按照以下的步骤更改校正模式。

## 1. 从软件校正更改为自动校正的情况

一旦设定为软件校正后，就不能在约 62.6ms 内更改校正相关的寄存器和位。也不能在 BSY 位为“1”（正在更新数据）的期间更改校正相关的寄存器和位。

校正相关的寄存器和位：TRHADJ 寄存器、TRHCSR 寄存器的 AADJM 位、TRHCR 寄存器的 AADJE 位

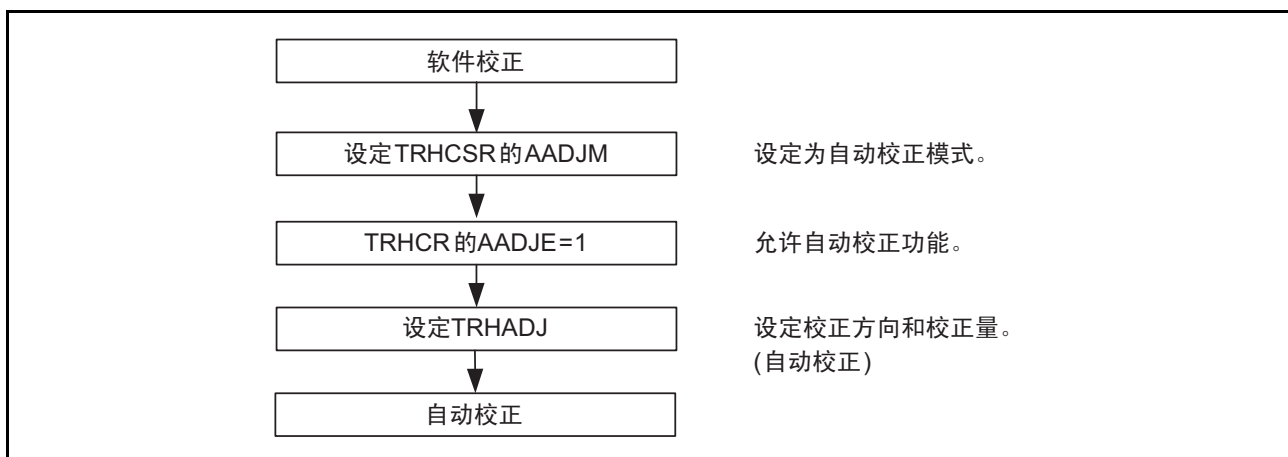


图 19.14 从软件校正到自动校正的变更步骤

2. 从自动校正更改为软件校正的情况

不能在BSY位为“1”（正在更新数据）的期间更改校正相关的寄存器和位，也不能在BSY位从“1”（正在更新数据）变为“0”（不在更新数据）后的2ms内更改校正相关的寄存器和位（参照图19.13）。  
校正相关的寄存器和位：TRHADJ寄存器、TRHCSR寄存器的AADJM位、TRHCR寄存器的AADJE位

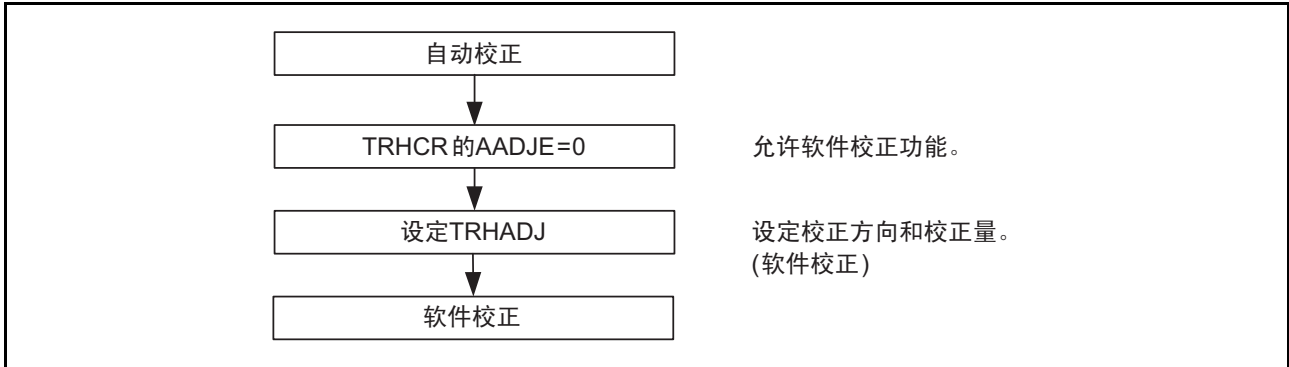


图 19.15 从自动校正到软件校正的变更步骤

19.2.23 时钟输出

当TRHCR寄存器的TRHOE位为“1”（允许TRHO输出）时，从TRHO引脚输出时钟。必须通过TRHCSR寄存器的OS2～OS0位选择要输出的时钟。

19.3 输出比较模式

这是使用8位计数器对计数源进行计数并且检测8位计数器的值和比较值是否相同的模式。输出比较模式的框图和规格分别如图19.16和表19.5所示。

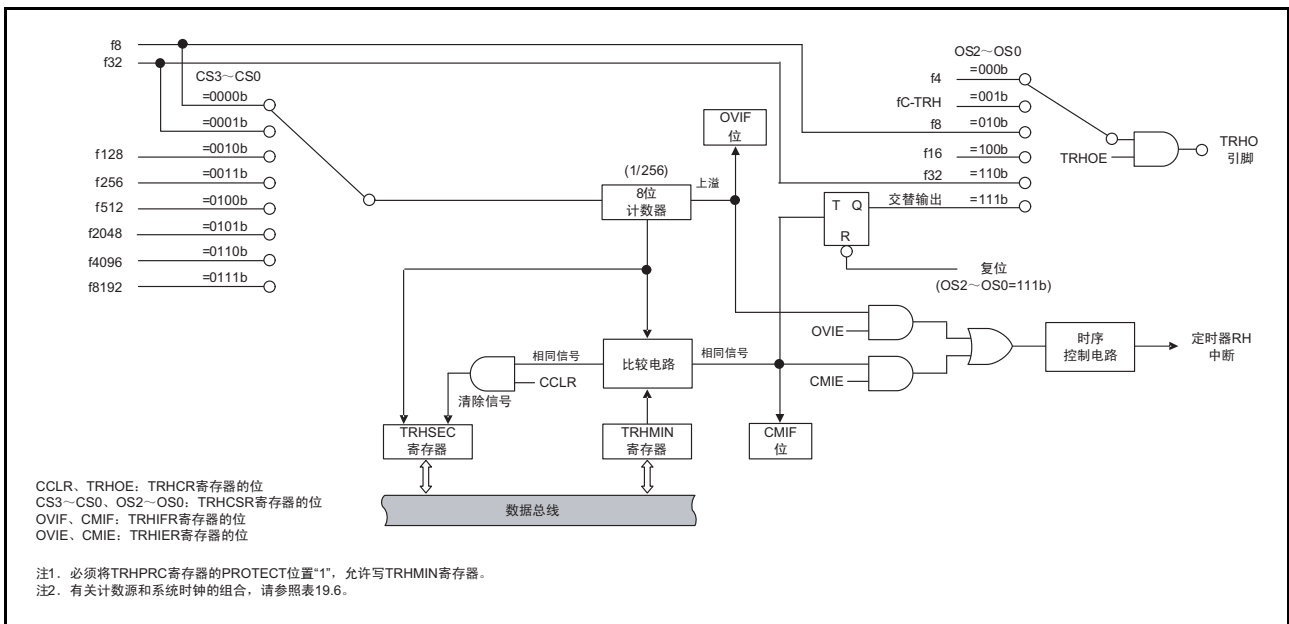


图 19.16 输出比较模式的框图

表 19.5 输出比较模式的规格

项目	规格
计数源	f8、f32、f128、f256、f512、f2048、f4096、f8192
计数运行	递增计数
计数周期	<ul style="list-style-type: none"> <li>当 TRHCR 寄存器的 CCLR 位为 “0”（自由运行）时  <math>1/f_i \times 256</math>  <math>f_i</math>: 计数源的频率</li> <li>当 TRHCR 寄存器的 CCLR 位为 “1”（在发生 TRHMIN 寄存器的比较匹配时，将 TRHSEC 寄存器置 “00h”）时  <math>1/f_i \times (n+1)</math>  <math>n</math>: TRHMIN 寄存器的设定值</li> </ul>
计数开始条件	给 TRHCR 寄存器的 RUN 位写 “1”（开始计数）。
计数停止条件	给 TRHCR 寄存器的 RUN 位写 “0”（停止计数）。
中断请求的发生时序	在 8 位计数器和 TRHMIN 寄存器的内容相同时。 在 8 位计数器发生上溢时。
TRHO 引脚功能	选择以下任意一个： <ul style="list-style-type: none"> <li>可编程输入 / 输出端口</li> <li>输出 f4、f8、fC-TRH、f16、f32 中的任意一个时钟。</li> <li>在每次发生比较匹配时进行交替输出。</li> </ul>
读定时器	如果读 TRHSEC 寄存器，就能读到 8 位计数器的值。 如果读 TRHMIN 寄存器，就能读到比较值。
写定时器	不能写 TRHSEC 寄存器。 当 TRHPRC 寄存器的 PROTECT 位为 “1”（允许写）并且 TRHCR 寄存器的 RUN 为 “0”（停止计数）时，能写 TRHMIN 寄存器。
选择功能	<ul style="list-style-type: none"> <li>交替输出功能（将 TRHO 输出极性反转）</li> <li>将 TRHSEC 寄存器置 “00h” 的时序  当 TRHCR 寄存器的 CCLR 位为 “0” 时，发生上溢。  当 TRHCR 寄存器的 CCLR 位为 “1” 时，发生 TRHMIN 寄存器的比较匹配。</li> <li>如果给 TRHCSR 寄存器的 OS2 ~ OS0 写 “111b”，就将输出电平初始化为 “0”。</li> </ul>



## 19.3.1 定时器 RH 的计数数据寄存器 (TRHSEC) [输出比较模式]

地址	地址 0110h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
通过 TRHCR 寄存器的								
RTCST 位	0	0	0	0	0	0	0	0
进行复位后的值								

位	功能	R/W
b7 ~ b0	能读 8 位计数器的数据。 即使定时器 RH 停止计数，计数值也保持不变。 当 TRHCR 寄存器的 CCLR 位为“0”时，即使发生比较匹配也继续计数；当 CCLR 位为“1”时，TRHSEC 寄存器变为“00h”。	R

## 19.3.2 定时器 RH 的比较数据寄存器 (TRHMIN) [输出比较模式]

地址	地址 0111h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MN7	MN6	MN5	MN4	MN3	MN2	MN1	MN0
复位后的值	X	X	X	X	X	X	X	X
通过 TRHCR 寄存器的								
RTCST 位	0	0	0	0	0	0	0	0
进行复位后的值								

位	符号	位名	功能	R/W
b0	MN0	比较数据位 0	保存 8 位比较数据。 必须写比较值。	R/W
b1	MN1	比较数据位 1		R/W
b2	MN2	比较数据位 2		R/W
b3	MN3	比较数据位 3		R/W
b4	MN4	比较数据位 4		R/W
b5	MN5	比较数据位 5		R/W
b6	MN6	比较数据位 6		R/W
b7	MN7	比较数据位 7		R/W

不能在 TRHCR 寄存器的 CCLR 位为“1”时给 TRHMIN 寄存器写“00h”。

## 19.3.3 定时器 RH 的控制寄存器 (TRHCR) [输出比较模式]

地址	地址 0117h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	RUN	HR24	PM	RTCRST	CCLR	LFLAG	TRHOE	AADJE
复位后的值	X	X	X	0	0	X	0	X
通过 TRHCR 寄存器的								
RTCRST 位	0	0	0	X	X	1	X	0
进行复位后的值								

位	符号	位名	功能	R/W
b0	AADJE	在输出比较模式中，必须置“0”。		R/W
b1	TRHOE	定时器 RH 的输出允许位	0: 禁止输出 1: 允许输出	R/W
b2	LFLAG	在输出比较模式中，必须置“0”。		R
b3	CCLR	计数器清除允许位	0: 禁止通过比较匹配进行的 TRHSEC 寄存器的初始化 1: 允许通过比较匹配进行的 TRHSEC 寄存器的初始化	R/W
b4	RTCRST	定时器 RH 复位的位 (注 1)	0: 正常运行 1: 定时器 RH 复位	R/W
b5	PM	在输出比较模式中，必须置“0”。		R/W
b6	HR24			R/W
b7	RUN	定时器 RH 的计数开始位	0: 停止计数 1: 开始计数	R/W

注 1. 必须在将 RTCRST 位置“1”后再置“0”。

## TRHOE 位 (定时器 RH 的输出允许位)

必须在 RUN 位为“0” (停止计数) 时更改 TRHOE 位。

## CCLR 位 (计数器清除允许位)

必须在 RUN 位为“0” (停止计数) 时更改 CCLR 位。

此位选择在 TRHSEC 寄存器与 TRHMIN 寄存器比较匹配时是否对 TRHSEC 寄存器进行复位，只在 TRHCSR 寄存器的 CS3 位为“0”时有效。

## RTCRST 位 (定时器 RH 复位的位)

如果将 RTCRST 位置“1”，就将表 19.3 所示的寄存器和位初始化为复位后的值，并且对定时器 RH 的控制电路进行初始化。

## 19.3.4 定时器 RH 的计数源选择寄存器 (TRHCSR) [输出比较模式]

地址	地址 0118h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	AADJM	OS2	OS1	OS0	CS3	CS2	CS1	CS0
复位后的值	X	0	0	0	1	0	0	0
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	X	X	X	X	X	X	X

位	符号	位名	功能	R/W
b0	CS0	计数源选择位 (注 1)	在输出比较模式 (CS3=0) 中, 必须进行以下的设定: b3 b2 b1 b0 0 0 0 0: f8 0 0 0 1: f32 0 0 1 0: f128 0 0 1 1: f256 0 1 0 0: f512 0 1 0 1: f2048 0 1 1 0: f4096 0 1 1 1: f8192 1 X X X: 不能设定	R/W
b1	CS1			R/W
b2	CS2			R/W
b3	CS3			R/W
b4	OS0	定时器 RH 的输出选择位	b6 b5 b4 0 0 0: f4 0 0 1: fC-TRH 0 1 0: f8 0 1 1: 不能设定 1 0 0: f16 1 0 1: 不能设定 1 1 0: f32 1 1 1: 比较匹配时的交替输出 如果给 OS2 ~ OS0 位写 “111b”, 就将内部输出电平初始化为 “L” 电平。	R/W
b5	OS1			R/W
b6	OS2			R/W
b7	AADJM	在输出比较模式中, 必须置 “0”。		R/W

X: “0” 或者 “1”

注 1. 在将 f8 用作计数源时, 不能将 f4、f8、f16 用作系统时钟。  
在将 f32 用作计数源时, 不能将 f16 用作系统时钟。  
详细内容请参照表 19.6。

## CS3 ~ CS0 位 (计数源选择位)

必须在 TRHCR 寄存器的 RUN 位为 “0” (停止计数) 时更改 CS3 ~ CS0 位。

## OS2 ~ OS0 位 (定时器 RH 的输出选择位)

必须在 TRHCR 寄存器的 RUN 位为 “0” (停止计数) 时更改 OS2 ~ OS0 位。  
此位在 TRHCR 寄存器的 TRHOE 位为 “1” (允许 TRHO 输出) 时有效。

表 19.6 计数源和系统时钟的组合

系统时钟 计数源	f1	f2	f4	f8	f16
f8	○	○	禁止使用	禁止使用	禁止使用
f32	○	○	○	○	禁止使用
f128	○	○	○	○	○
f256	○	○	○	○	○
f512	○	○	○	○	○
f2048	○	○	○	○	○
f4096	○	○	○	○	○
f8192	○	○	○	○	○

## 19.3.5 定时器 RH 的中断标志寄存器 (TRHIFR) [输出比较模式]

地址	地址 011Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	RSTADJ	ADJ30S	ALIE	OVIF	CMIF
复位后的值	0	0	0	0	0	X	X	X
通过 TRHCR 寄存器的 RTRCRST 位 进行复位后 的值	0	0	0	X	X	0	0	0

位	符号	位名	功能	R/W
b0	CMIF	比较匹配中断标志	0: 无中断请求 1: 有中断请求	R/W
b1	OVIF	上溢中断标志	0: 无中断请求 1: 有中断请求	R/W
b2	ALIE	在输出比较模式中，必须置“0”。		R/W
b3	ADJ30S			W
b4	RSTADJ			W
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			

## CMIF 位 (比较匹配中断标志)

[为“0”的条件]

读后写“0”。当读取结果为“1”时，如果给此位写“0”，值就变为“0”。

[为“1”的条件]

TRHSEC 寄存器和 TRHMIN 寄存器的内容相同。

当读取结果为“0”时，即使给此位写“0”，值也不变（如果此位在读后从“0”变为“1”，即使给此位写“0”，值也不变而保持“1”）。如果给此位写“1”，值就不变。

## OVIF 位（上溢中断标志）

[ 为 “0” 的条件 ]

读后写 “0”。当读取结果为 “1” 时，如果给此位写 “0”，值就变为 “0”。

[ 为 “1” 的条件 ]

8 位计数器发生上溢。

当读取结果为 “0” 时，即使给此位写 “0”，值也不变（如果此位在读后从 “0” 变为 “1”，即使给此位写 “0”，值也不变而保持 “1”）。如果给此位写 “1”，值就不变。

## 19.3.6 定时器 RH 的中断允许寄存器（TRHIER）[ 输出比较模式 ]

地址	地址 011Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	YRIE	MOIE	DYIE	HRIE	MNIE	SEIE	OVIE	CMIE
复位后的值	X	X	X	X	X	X	X	X
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CMIE	比较匹配中断允许位	0: 禁止比较匹配中断 1: 允许比较匹配中断	R/W
b1	OVIE	上溢中断允许位	0: 禁止上溢中断 1: 允许上溢中断	R/W
b2	SEIE	在输出比较模式中，必须置 “0”。		R/W
b3	MNIE			R/W
b4	HRIE			R/W
b5	DYIE			R/W
b6	MOIE			R/W
b7	YRIE			R/W

必须在 TRHCR 寄存器的 RUN 位为 “0”（停止计数）时写 TRHIER 寄存器。

## 19.3.7 定时器 RH 的保护寄存器 (TRHPRC) [输出比较模式]

地址	地址 011Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PROTECT	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0
通过 TRHCR 寄存器的 RTCRST 位进行复位后的值	X	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	PROTECT	保护位	允许写 TRHMIN 寄存器。 0: 禁止写 1: 允许写	R/W

## PROTECT 位 (保护位)

能在 PROTECT 位为“1” (允许写) 时更改 TRHMIN 寄存器。

如果通过程序给 PROTECT 位写“1”，此位就持续“1”的状态。必须按照以下步骤更改由 PROTECT 位保护的寄存器：

1. 给 PROTECT 位写“1”。
2. 给 PROTECT 位保护的寄存器写值。
3. 给 PROTECT 位写“0” (禁止写)。

## 19.3.8 运行例子

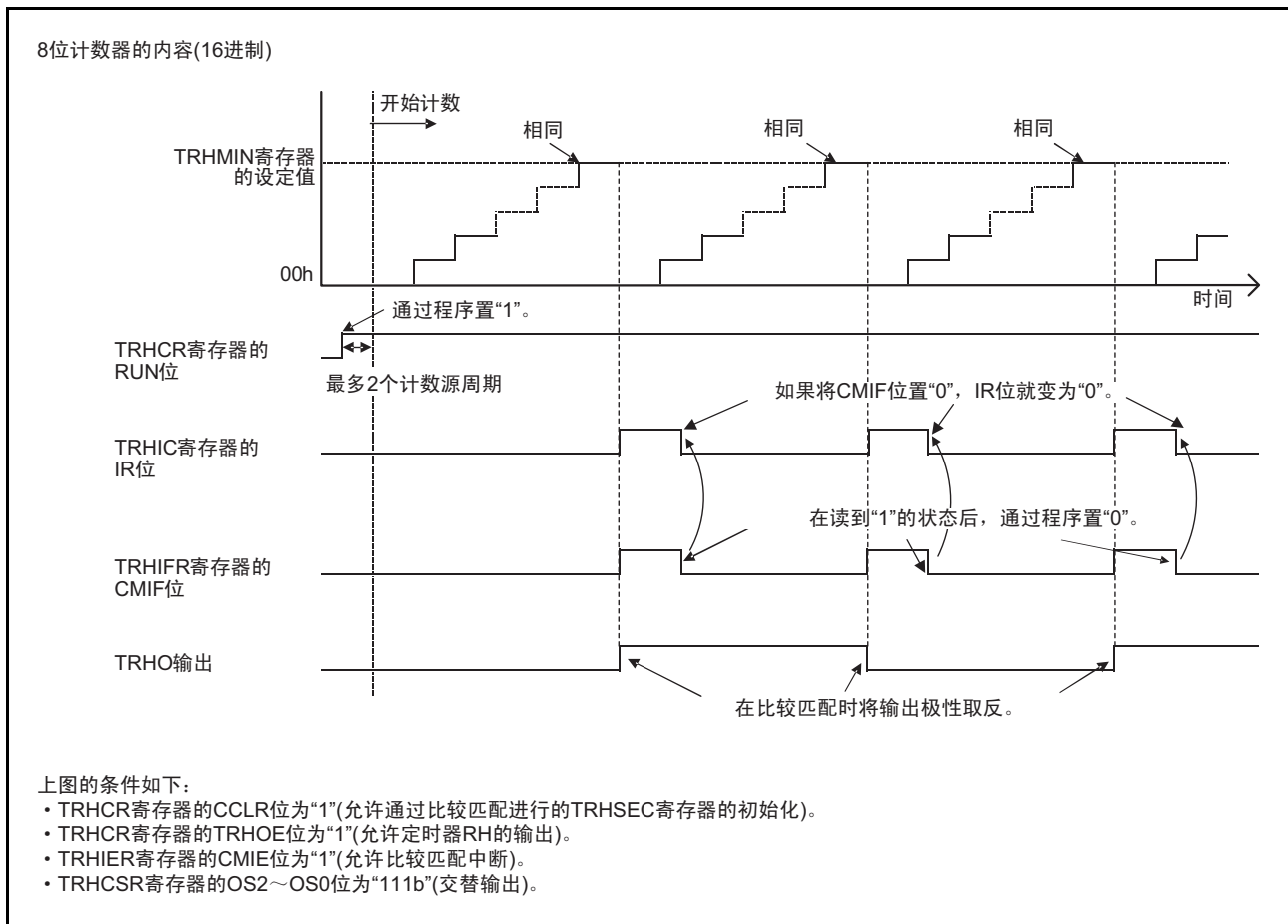


图 19.17 输出比较模式的运行例子

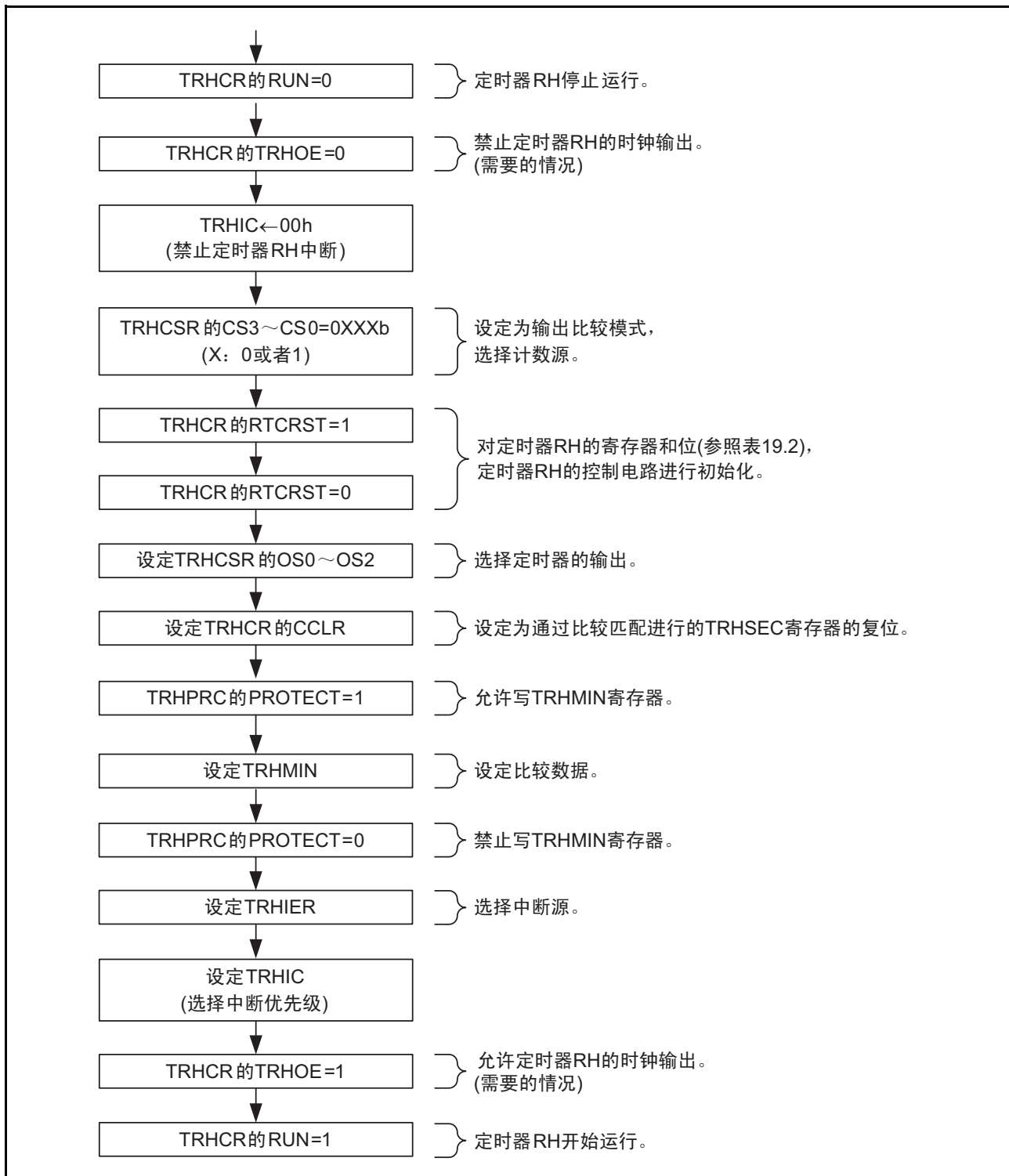


图 19.18 输出比较模式的设定例子



## 19.4 使用定时器 RH 时的注意事项

### 19.4.1 复位

定时器 RH 不会因复位的输入而对保存秒、分钟、小时、星期、日、月、年、12 时间 /24 时间、上午 / 下午、闹钟、中断、误差校正等信息的寄存器进行复位，因此必须在接通电源后对全部寄存器进行初始设定。

### 19.4.2 计数的开始和停止

TRHCR 寄存器中有指示定时器 RH 开始或者停止计数的 RUN 位。

如果将 RUN 位置“1”（开始计数），定时器 RH 就开始计数。在 15 位计数器开始计数前，最多需要 2 个计数源周期，并且在此期间不能存取定时器 RH 的相关寄存器（注 1）。

同样，如果将 RUN 位置“0”（停止计数），定时器 RH 就停止计数。在 15 位计数器停止计数前，最多需要 2 个计数源周期，并且在此期间不能存取定时器 RH 的相关寄存器（注 1）。

注 1. 定时器 RH 的相关寄存器：MSTCR1、TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR、TRHCR、TRHCSR、TRHADJ、TRHIFR、TRHIER、TRHAMN、TRHAHR、TRHAWK、TRHPRC、TRHICR 寄存器

### 19.4.3 寄存器的设定

必须在 TRHCR 寄存器的 RUN 位为“0”（停止计数）时写以下的寄存器和位：

- 定时器 RH 的数据寄存器（注 1）
- TRHIER 寄存器
- TRHCR 寄存器的 TRHOE、HR24、PM、CCLR 位
- TRHCSR 寄存器的 CS0～CS3 位和 OS0～OS2 位

必须在设定上述的寄存器和位的最后（定时器 RH 开始计数前）设定 TRHIER 寄存器。  
实时时钟模式的设定例子如图 19.5 所示。

注 1. 定时器 RH 的数据寄存器：TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR 寄存器

#### 19.4.4 实时时钟模式的时间读取步骤

在实时时钟模式中，必须在 TRHSEC 寄存器的 BSY 位为“0”（不在更新数据）时读定时器 RH 的数据寄存器（注1）、TRHCR 寄存器的 HR24 和 PM 位。

在读多个寄存器时，如果在读某个寄存器后并且在读另一个寄存器前更新数据，就会读到错误的时间数据。避免上述错误的读取步骤例子如下所示：

- 使用中断的方法  
在定时器RH的中断程序内，当BSY位为“0”时，从定时器RH的数据寄存器（注1）、TRHCR寄存器的HR24位和PM位中读所需的内容。
- 程序监视方法1  
通过程序监视TRHIC寄存器的IR位，如果此位变为“1”（发生定时器RH的中断请求），就在BSY位为“0”时从定时器RH的数据寄存器（注1）、TRHCR寄存器的HR24位和PM位中读所需的内容。
- 程序监视方法2
  1. 监视BSY位。
  2. 如果BSY位变为“1”，就在此位变为“0”之前监视此位（BSY位为“1”的时间约为15.6ms）。
  3. 如果BSY位变为“0”，就从定时器RH的数据寄存器（注1）、TRHCR寄存器的HR24位和PM位中读所需的内容。
- 2次读取结果相同时的采用方法
  1. 从定时器RH的数据寄存器（注1）、TRHCR寄存器的HR24位和PM位中读所需的内容。
  2. 读和方法1.相同的寄存器，比较内容。
  3. 如果相同，就作为正确的值进行采用，否则就重复读，直到读取值和前一次的值相同为止。另外，在读多个寄存器时，尽量连续读。

注1. 定时器 RH 的数据寄存器：TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR 寄存器

## 20. 定时器 RJ

### 注意

本章说明 R8C/LA8A 群。  
有关其他群请参照“1.1.2 各群的不同点”。

### 20.1 概要

定时器 RJ 有定时器 RJ0、定时器 RJ1 和定时器 RJ2。

定时器 RJ0、定时器 RJ1 和定时器 RJ2 是 16 位定时器，各有 2 个输入 / 输出引脚。

各定时器由重加载寄存器和计数器构成。重加载寄存器和计数器分配在相同的地址。如果存取 TRJi 寄存器，就能存取重加载寄存器和计数器（参照表 20.2 ~ 表 20.6 中各模式的规格）。

定时器 RJ 的计数源为计数、重新加载等的定时器运行的时钟。

定时器 RJi 的框图和引脚结构分别如图 20.1 和表 20.1 所示。定时器 RJi 有以下 5 种模式：

- 定时器模式 这是对内部计数源进行计数的模式。
- 脉冲输出模式 这是对内部计数源进行计数并且在定时器发生下溢时输出极性相反的脉冲的模式。
- 事件计数器模式 这是对外部脉冲进行计数的模式。
- 脉宽测量模式 这是测量外部脉冲宽度的模式。
- 脉冲周期测量模式 这是测量外部脉冲周期的模式。

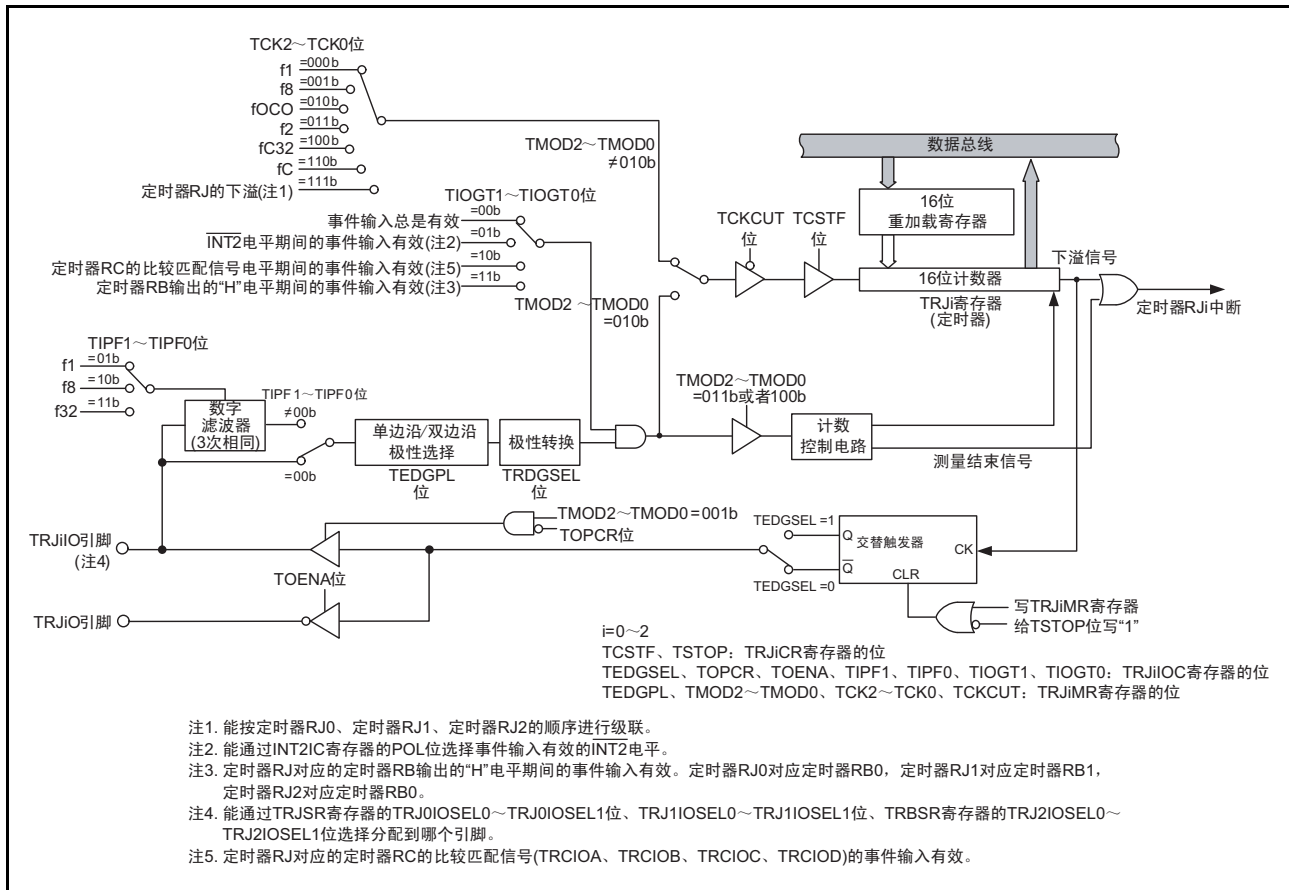


图 20.1 定时器 RJi 的框图

表 20.1 定时器 RJi 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
TRJ0IO	P6_2、P8_3	输入 / 输出	功能因运行模式而不同，详细内容请参照各模式。
TRJ0O	P7_2	输出	
TRJ1IO	P6_1、P8_2	输入 / 输出	
TRJ1O	P7_1	输出	
TRJ2IO	P6_0	输入 / 输出	
TRJ2O	P7_0	输出	

## 20.2 寄存器说明

### 20.2.1 模块待机控制寄存器 1 (MSTCR1)

地址	地址 0010h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	MSTTRJ2	MSTTRJ1	MSTTRJ0	MSTTRH	MSTTRB1	MSTTRB0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	MSTTRB0	定时器 RB0 待机位	0: 有效 1: 待机 (注 1)	R/W
b1	MSTTRB1	定时器 RB1 待机位	0: 有效 1: 待机 (注 2)	R/W
b2	MSTTRH	定时器 RH 待机位	0: 有效 1: 待机 (注 3)	R/W
b3	MSTTRJ0	定时器 RJ0 待机位	0: 有效 1: 待机 (注 4)	R/W
b4	MSTTRJ1	定时器 RJ1 待机位	0: 有效 1: 待机 (注 5)	R/W
b5	MSTTRJ2	定时器 RJ2 待机位	0: 有效 1: 待机 (注 6)	R/W
b6	—	保留位	必须置“0”。	R/W
b7	—			

注 1. 当 MSTTRB0 位为“1”（待机）时，定时器 RB0 的相关寄存器（地址 0108h ~ 010Eh）的存取无效。

注 2. 当 MSTTRB1 位为“1”（待机）时，定时器 RB1 的相关寄存器（地址 0098h ~ 009Eh）的存取无效。

注 3. 当 MSTTRH 位为“1”（待机）时，定时器 RH 的相关寄存器（地址 0110h ~ 011Fh）的存取无效。

注 4. 当 MSTTRJ0 位为“1”（待机）时，定时器 RJ0 的相关寄存器（地址 0080h ~ 0086h）的存取无效。

注 5. 当 MSTTRJ1 位为“1”（待机）时，定时器 RJ1 的相关寄存器（地址 0088h ~ 008Eh）的存取无效。

注 6. 当 MSTTRJ2 位为“1”（待机）时，定时器 RJ2 的相关寄存器（地址 0090h ~ 0096h）的存取无效。

要将各待机位设定为待机时，必须在停止对应的外围功能后进行更改。不能读写被各待机位设定为待机的外围功能的各寄存器，也停止给外围功能提供时钟。

要从待机更改为有效时，必须在更改后重新设定对应的外围功能的寄存器。

## 20.2.2 定时器 RJi 的控制寄存器 (TRJiCR) (i=0 ~ 2)

地址	地址 0080h (TRJ0CR)、地址 0088h (TRJ1CR)、地址 0090h (TRJ2CR)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	TUNDF	TEDGF	—	TSTOP	TCSTF	TSTART
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TSTART	定时器 RJi 的计数开始位 (注 1)	0: 停止计数 1: 开始计数	R/W
b1	TCSTF	定时器 RJi 的计数状态标志 (注 1)	0: 停止计数 1: 正在计数	R
b2	TSTOP	定时器 RJi 的计数强制停止位 (注 2)	如果给此位写“1”，就强制停止计数。 读取值为“0”。	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TEDGF	有效边沿的判断标志 (注 3、注 4)	0: 无有效边沿 1: 有有效边沿 (测量期间结束)	R/W
b5	TUNDF	定时器 RJi 的下溢标志 (注 3、注 4)	0: 无下溢 1: 有下溢	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

注 1. 有关使用 TSTART 位和 TCSTF 位时的注意事项，请参照“20.8 使用定时器 RJ 时的注意事项”。

注 2. 如果给 TSTOP 位写“1”，TSTART 位、TCSTF 位、TRJi 寄存器就变为复位后的值。

注 3. 如果通过程序给此位写“0”，值就变为“0” (即使写“1”值也不变)。

注 4. 在定时器模式、脉冲输出模式和事件计数器模式中，必须置“0”。

在脉宽测量模式和脉冲周期测量模式中，必须对 TRJiCR 寄存器使用 MOV 指令。此时，如果不想让 TEDGF 位和 TUNDF 位发生变化，就必须给这些位写“1”。

## 20.2.3 定时器 RJi 的 I/O 控制寄存器 (TRJiIOC) (i=0 ~ 2)

地址 地址 0081h (TRJ0IOC)、地址 0089h (TRJ1IOC)、地址 0091h (TRJ2IOC)

位 b7 b6 b5 b4 b3 b2 b1 b0

符号 TIOGT1 TIOGT0 TIPF1 TIPF0 — TOENA TOPCR TEDGSEL

复位后的值 0 0 0 0 0 0 0 0

位	符号	位名	功能	R/W	
b0	TEDGSEL	TRJiIO 极性转换位	功能因运行模式而不同。	R/W	
b1	TOPCR	TRJiIO 输出控制位		R/W	
b2	TOENA	TRJiIO 输出允许位		R/W	
b3	—	什么也不指定。读写值都为“0”。		—	
b4	TIPF0	TRJiIO 输入滤波器选择位	功能因运行模式而不同。	R/W	
b5	TIPF1			R/W	
b6	TIOGT0			TRJiIO 事件输入控制位	R/W
b7	TIOGT1				R/W

## 20.2.4 定时器 RJi 的模式寄存器 (TRJiMR) (i=0 ~ 2)

地址	地址 0082h (TRJ0MR)、地址 008Ah (TRJ1MR)、地址 0092h (TRJ2MR)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCKCUT	TCK2	TCK1	TCK0	TEDGPL	TMOD2	TMOD1	TMOD0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TMOD0	定时器 RJi 的运行模式选择位	b2 b1 b0 0 0 0: 定时器模式 0 0 1: 脉冲输出模式 0 1 0: 事件计数器模式 0 1 1: 脉宽测量模式 1 0 0: 脉冲周期测量模式 1 0 1: 不能设定 1 1 0: 不能设定 1 1 1: 不能设定	R/W
b1	TMOD1			R/W
b2	TMOD2			R/W
b3	TEDGPL	TRJiIO 输入极性选择位	0: 单边沿 1: 双边沿 (注 1)	R/W
b4	TCK0	定时器 RJi 的计数源选择位 (注 2)	b6 b5 b4 0 0 0: f1 0 0 1: f8 0 1 0: fOCO 0 1 1: f2 1 0 0: fC32 1 0 1: 不能设定 1 1 0: fC 1 1 1: 定时器 RJ0 的下溢 (TRJ1MR 寄存器) 定时器 RJ1 的下溢 (TRJ2MR 寄存器)	R/W
b5	TCK1			R/W
b6	TCK2			R/W
b7	TCKCUT	定时器 RJi 的计数源截止位	0: 提供计数源 1: 截止计数源	R/W

注 1. 要将 TEDGPL 位置“1”(双边沿)时, 必须将 TRJiIOC 寄存器的 TEDGSEL 位置“0”(在上升沿计数)。只能在事件计数器模式中使用双边沿的设定。

注 2. 不能将 TRJ0MR 寄存器的 TCK2 ~ TCK0 位置“111b”。

必须在 TRJiCR 寄存器的 TSTART 位和 TCSTF 位都为“0”(停止计数)时更改 TRJiMR 寄存器。

## 20.2.5 定时器 RJi 的事件引脚选择寄存器 (TRJiISR) (i=0 ~ 2)

地址	地址 0083h (TRJ0ISR)、地址 008Bh (TRJ1ISR)、地址 0093h (TRJ2ISR)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	RCCPSEL2	RCCPSEL1	RCCPSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	RCCPSEL0	定时器 RC 的比较输入事件选择位 (注 1)	b1 b0 0 0: 使用 TRCIOD 输出 0 1: 使用 TRCIOC 输出 1 0: 使用 TRCIOB 输出 1 1: 使用 TRCIOA 输出	R/W
b1	RCCPSEL1			R/W
b2	RCCPSEL2	定时器 RC 的比较事件反相位	0: 对比较匹配信号的“L”电平期间进行计数 1: 对比较匹配信号的“H”电平期间进行计数	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 通过 TRJiISR 寄存器的 RCCPSEL0 位~ RCCPSEL1 位, 选择定时器 RC 的比较输出。

## 20.2.6 定时器 RJi 的寄存器 (TRJi) (i=0 ~ 2)

地址	地址 0084h ~ 0085h (TRJ0)、地址 008Ch ~ 008Dh (TRJ1)、地址 0094h ~ 0095h (TRJ2)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1 (注 1)

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1 (注 1)

位	模式	功能	设定范围	R/W
b15 ~ b0	定时器模式	对内部计数源进行计数。	0000h ~ FFFFh	R/W
	脉冲输出模式		0000h ~ FFFFh	R/W
	事件计数器模式	对外部计数源进行计数。	0000h ~ FFFFh	R/W
	脉宽测量模式	测量外部输入脉宽 (对内部计数源进行计数)。	0001h ~ FFFFh (注 3)	R/W
	脉冲周期测量模式	测量外部输入脉冲的周期 (对内部计数源进行计数)。	0001h ~ FFFFh (注 3)	R/W

注 1. 如果给 TRJiCR 寄存器的 TSTOP 位写“1”, TRJi 寄存器的值就变为“FFFFh”。

注 2. 必须以 16 位为单位存取 TRJi 寄存器, 而不能以 8 位为单位进行存取。

注 3. 在脉宽测量模式和脉冲周期测量模式中, 不能设定为“0000h”。



## 20.2.7 定时器 RJ 的引脚选择寄存器 (TRJSR)

地址	地址 0180h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	TRJ1IOSEL1	TRJ1IOSEL0	—	—	TRJ0IOSEL1	TRJ0IOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRJ0IOSEL0	TRJ0IO 引脚选择位	b1 b0 0 0: 不使用 TRJ0IO 引脚 0 1: 分配到 P6_2 1 0: 分配到 P8_3 1 1: 不能设定	R/W
b1	TRJ0IOSEL1			R/W
b2	—	保留位	必须置“0”。	R/W
b3	—			R/W
b4	TRJ1IOSEL0	TRJ1IO 引脚选择位	b5 b4 0 0: 不使用 TRJ1IO 引脚 0 1: 分配到 P6_1 1 0: 分配到 P8_2 1 1: 不能设定	R/W
b5	TRJ1IOSEL1			R/W
b6	—	保留位	必须置“0”。	R/W
b7	—			R/W

在使用定时器 RJi 的输入 / 输出引脚时，必须设定 TRJSR 寄存器。

必须在设定定时器 RJi 的相关寄存器前设定 TRJSR 寄存器，但是不能在定时器 RJi 运行中更改 TRJSR 寄存器的设定值。

## 20.2.8 定时器 RB 的引脚选择寄存器 (TRBSR)

地址	地址 0181h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TRB1OSEL1	TRB1OSEL0	TRB0OSEL1	TRB0OSEL0	—	—	TRJ2IOSEL1	TRJ2IOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRJ2IOSEL0	TRJ2IO 引脚选择位	b1 b0 0 0: 不使用 TRJ2IO 引脚 0 1: 分配到 P6_0 1 0: 不能设定 1 1: 不能设定	R/W
b1	TRJ2IOSEL1			R/W
b2	—	保留位	必须置“0”。	R/W
b3	—			R/W
b4	TRB0OSEL0	TRB0O 引脚选择位	b5 b4 0 0: 分配到 P8_7 0 1: 分配到 P7_6 1 0: 分配到 P6_6 1 1: 不能设定	R/W
b5	TRB0OSEL1			R/W
b6	TRB1OSEL0	TRB1O 引脚选择位	b7 b6 0 0: 分配到 P7_5 0 1: 分配到 P6_5 1 0: 不能设定 1 1: 不能设定	R/W
b7	TRB1OSEL1			R/W

在使用定时器 RJi 的输出引脚时，必须设定 TRBSR 寄存器。

必须在设定定时器 RJi 的相关寄存器前设定 TRBSR 寄存器，但是不能在定时器 RJi 运行中更改 TRBSR 寄存器的设定值。

## 20.3 定时器模式

这是对内部生成的计数源进行计数的模式（表 20.2）。

表 20.2 定时器模式的规格

项目	规格
计数源	f1、f2、f8、fOCO、fC32、fC、定时器 RJ0 的下溢（用于定时器 RJ1）、定时器 RJ1 的下溢（用于定时器 RJ2）（注 1）
计数运行	<ul style="list-style-type: none"> <li>递减计数</li> <li>在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
分频比	$1/(m+1)$ m: TRJi 寄存器的设定值
计数开始条件	给 TRJiCR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>给 TRJiCR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>给 TRJiCR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	在定时器 RJi 发生下溢时 [ 定时器 RJi 中断 ]。
TRJiIO 引脚功能	可编程输入 / 输出端口
TRJiO 引脚功能	可编程输入 / 输出端口
读定时器	如果读 TRJi 寄存器，就能读到计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TRJi 寄存器，数据就同时被写到重加载寄存器和计数器。</li> <li>如果在计数过程中写 TRJi 寄存器，数据就被写到各自的重加载寄存器和计数器（参照“20.3.2 计数过程中的定时器写控制”）。</li> </ul>

注 1. 定时器 RJ0 不能选择下溢。

i=0 ~ 2

### 20.3.1 定时器 RJi 的 I/O 控制寄存器（TRJiIOC）（i=0 ~ 2）[ 定时器模式 ]

地址 地址 0081h（TRJ0IOC）、地址 0089h（TRJ1IOC）、地址 0091h（TRJ2IOC）

位 b7 b6 b5 b4 b3 b2 b1 b0

符号	TIOGT1	TIOGT0	TIPF1	TIPF0	—	TOENA	TOPCR	TEDGSEL
----	--------	--------	-------	-------	---	-------	-------	---------

复位后的值 0 0 0 0 0 0 0 0

位	符号	位名	功能	R/W
b0	TEDGSEL	TRJiIO 极性转换位	在定时器模式中，必须置“0”。	R/W
b1	TOPCR	TRJiIO 输出控制位		R/W
b2	TOENA	TRJiO 输出允许位		R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TIPF0	TRJiIO 输入滤波器选择位	在定时器模式中，必须置“0”。	R/W
b5	TIPF1			R/W
b6	TIOGT0	TRJiIO 事件输入控制位		R/W
b7	TIOGT1		R/W	

### 20.3.2 计数过程中的定时器写控制

定时器 RJ<sub>i</sub> 有重加载寄存器和计数器。如果写定时器，数据就同时被写到重加载寄存器和计数器。在定时器 RJ<sub>i</sub> 计数过程中改写计数值的运行例子如图 20.2 所示。

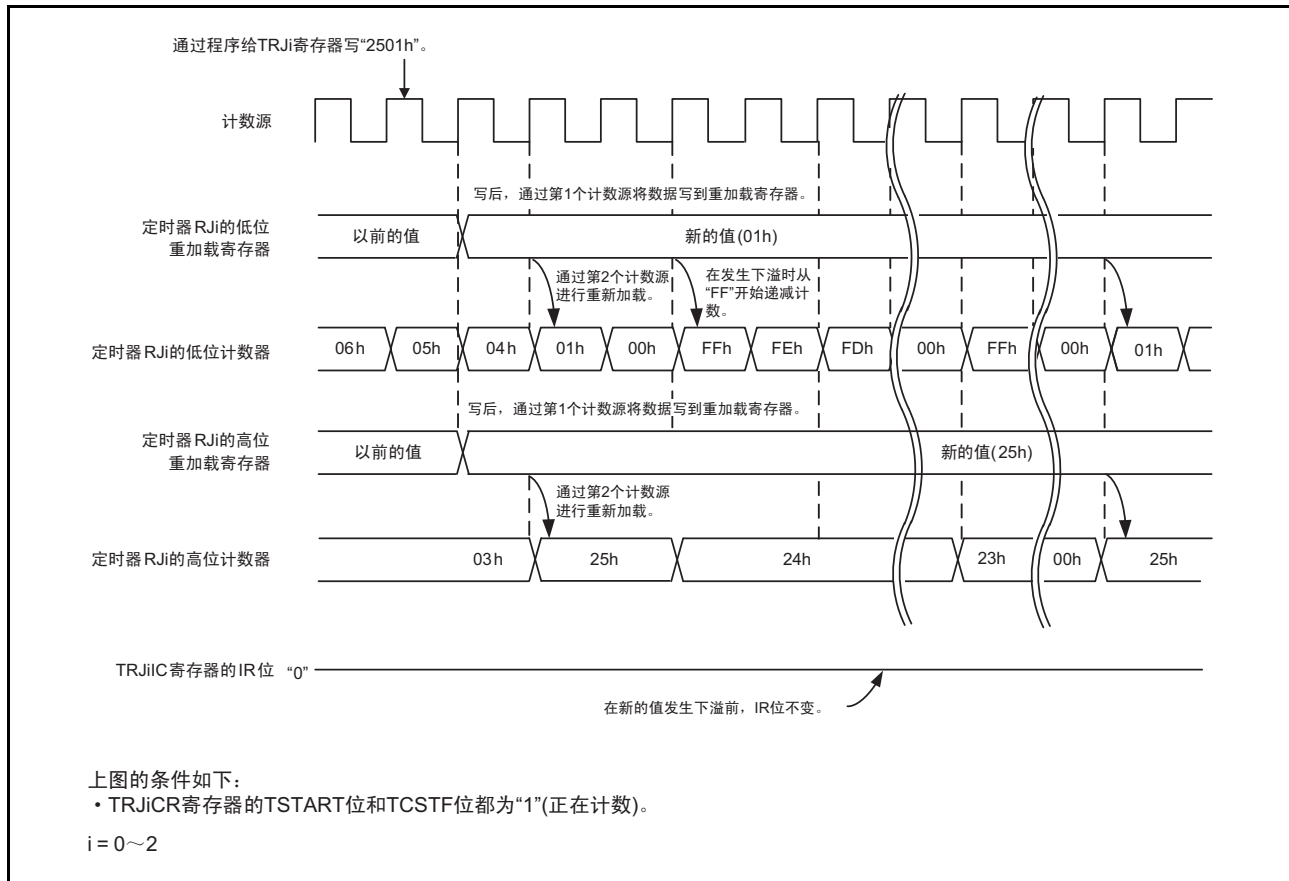


图 20.2 在定时器 RJ<sub>i</sub> 计数过程中改写计数值的运行例子

## 20.4 脉冲输出模式

这是对内部生成的计数源进行计数，并且在定时器每次下溢时从 TRJiIO 引脚输出极性相反的脉冲的模式（表 20.3）。

表 20.3 脉冲输出模式的规格

项目	规格
计数源	f1、f2、f8、fOCO、fC32、fC、定时器 RJ0 的下溢（用于定时器 RJ1）、定时器 RJ1 的下溢（用于定时器 RJ2）（注 1）
计数运行	<ul style="list-style-type: none"> <li>• 递减计数</li> <li>• 在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
分频比	1/(m+1) m: TRJi 寄存器的设定值
计数开始条件	给 TRJiCR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>• 给 TRJiCR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>• 给 TRJiCR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	在定时器 RJi 发生下溢时 [ 定时器 RJi 中断 ]。
TRJiIO 信号引脚功能	脉冲输出或者可编程输出端口
TRJiIO 引脚功能	可编程输入 / 输出端口或者 TRJiIO 输出的反相输出
读定时器	如果读 TRJi 寄存器，就能读到计数值。
写定时器	<ul style="list-style-type: none"> <li>• 如果在停止计数时写 TRJi 寄存器，数据就同时被写到重加载寄存器和计数器。</li> <li>• 如果在计数过程中写 TRJi 寄存器，数据就被写到各自的重加载寄存器和计数器（参照“20.3.2 计数过程中的定时器写控制”）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>• TRJiIO 输出极性的转换功能 通过 TRJiIOC 寄存器的 TEDGSEL 位，选择开始输出脉冲时的电平（注 2）。</li> <li>• TRJiIO 输出功能 从 TRJiIO 引脚输出 TRJiIO 的输出极性相反的脉冲（通过 TRJiIOC 寄存器的 TOENA 位进行选择）。</li> <li>• 脉冲输出停止功能 通过 TRJiIOC 寄存器的 TOPCR 位，停止 TRJiIO 引脚的输出脉冲。</li> <li>• TRJiIO 引脚选择功能 通过 TRJSR 寄存器的 TRJiIOSEL0 ~ TRJiIOSEL1 位，选择是否使用 TRJiIO 引脚。</li> </ul>

注 1. 定时器 RJ0 不能选择下溢。

注 2. 通过写 TRJiMR 寄存器，输出脉冲变为开始输出时的电平。

i=0 ~ 2

## 20.4.1 定时器 RJi 的 I/O 控制寄存器 (TRJiIOC) (i=0 ~ 2) [脉冲输出模式]

地址 地址 0081h (TRJ0IOC)、地址 0089h (TRJ1IOC)、地址 0091h (TRJ2IOC)

位 b7 b6 b5 b4 b3 b2 b1 b0

符号 TIOGT1 TIOGT0 TIPF1 TIPF0 — TOENA TOPCR TEDGSEL

复位后的值 0 0 0 0 0 0 0 0

位	符号	位名	功能	R/W
b0	TEDGSEL	TRJiIO 极性转换位	0: 从“H”电平开始 TRJiIO 输出 1: 从“L”电平开始 TRJiIO 输出	R/W
b1	TOPCR	TRJiIO 输出控制位	0: TRJiIO 输出 1: I/O 端口	R/W
b2	TOENA	TRJiIO 输出允许位	0: 禁止 TRJiIO 输出 1: 允许 TRJiIO 输出 (从各端口输出 TRJiIO 输出的反相信号)	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TIPF0	TRJiIO 输入滤波器选择位	在脉冲输出模式中，必须置“0”。	R/W
b5	TIPF1			R/W
b6	TIOGT0	TRJiIO 事件输入控制位		R/W
b7	TIOGT1			R/W

## 20.5 事件计数器模式

这是对 TRJiIO 引脚输入的外部信号进行计数的模式（表 20.4）。

表 20.4 事件计数器模式的规格

项目	规格
计数源	TRJiIO 引脚输入的外部信号（可通过程序选择有效边沿）
计数运行	<ul style="list-style-type: none"> <li>• 递减计数</li> <li>• 在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
分频比	$1/(m+1)$ m: TRJi 寄存器的设定值
计数开始条件	给 TRJiCR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>• 给 TRJiCR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>• 给 TRJiCR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	在定时器 RJi 发生下溢时 [ 定时器 RJi 中断 ]。
TRJiIO 信号引脚功能	计数源输入
TRJiIO 引脚功能	可编程输入 / 输出端口或者脉冲输出（注 1）
读定时器	如果读 TRJi 寄存器，就能读到计数值。
写定时器	<ul style="list-style-type: none"> <li>• 如果在停止计数时写 TRJi 寄存器，数据就同时被写到重加载寄存器和计数器。</li> <li>• 如果在计数过程中写 TRJi 寄存器，数据就被写到各自的重加载寄存器和计数器（参照“20.3.2 计数过程中的定时器写控制”）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>• TRJiIO 输入极性的转换功能 通过 TRJiIOC 寄存器的 TEDGSEL 位，选择计数源的有效边沿。</li> <li>• 计数源输入引脚的选择功能 通过 TRJSR 寄存器的 TRJiIOSEL0 ~ TRJiIOSEL1 位，选择是否使用 TRJiIO 引脚。</li> <li>• 脉冲输出功能 在定时器每次下溢时，从 TRJiIO 引脚输出极性相反的脉冲（通过 TRJiIOC 寄存器的 TOENA 位进行选择）（注 1）。</li> <li>• 数字滤波器功能 通过 TRJiIOC 寄存器的 TIPF0 ~ TIPF1 位，选择数字滤波器的有无和采样频率。</li> <li>• 事件输入的控制功能 通过 TRJiIOC 寄存器的 TIOGT0 ~ TIOGT1 位，选择 TRJiIO 引脚的事件输入的有效期间。</li> </ul>

注 1. 通过写 TRJiMR 寄存器，输出脉冲变为开始输出时的电平。

i=0 ~ 2

## 20.5.1 定时器 RJi 的 I/O 控制寄存器 (TRJiIOC) (i=0 ~ 2) [事件计数器模式]

地址	地址 0081h (TRJ0IOC)、地址 0089h (TRJ1IOC)、地址 0091h (TRJ2IOC)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TIOGT1	TIOGT0	TIPF1	TIPF0	—	TOENA	TOPCR	TEDGSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TEDGSEL	TRJiIO 极性转换位 (注 1)	0: 在 TRJiIO 输入的上升沿进行计数并且从“L”电平开始 TRJiIO 输出 1: 在 TRJiIO 输入的下降沿进行计数并且从“H”电平开始 TRJiIO 输出。	R/W
b1	TOPCR	TRJiIO 输出控制位	在事件计数器模式中, 必须置“0”。	R/W
b2	TOENA	TRJiIO 输出允许位	0: 禁止 TRJiIO 输出 1: 允许 TRJiIO 输出	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TIPF0	TRJiIO 输入滤波器选择位 (注 2)	b5 b4 00: 无滤波器 01: 有滤波器, 通过 f1 进行采样。 10: 有滤波器, 通过 f8 进行采样。 11: 有滤波器, 通过 f32 进行采样。	R/W
b5	TIPF1			R/W
b6	TIOGT0	TRJiIO 事件输入控制位	b7 b6 00: 事件输入总是有效 01: INT2 电平期间的事件输入有效 (注 3) 10: 定时器 RC 的比较匹配信号电平期间的事件输入有效 (注 5) 11: 定时器 RB 输出的“H”电平期间的事件输入有效 (注 4)	R/W
b7	TIOGT1			R/W

注 1. 不能在计数过程中更改 TEDGSEL 位的设定值。

注 2. 在从 TRJiIO 引脚连续 3 次采样到相同的值时确定输入。

注 3. 必须将 INTEN 寄存器的 INT2PL 位置“0”(单边沿)。

如果将 INT2IC 寄存器的 POL 位置“0”(选择下降沿),  $\overline{\text{INT2}}$  为“H”电平期间的事件输入就有效; 如果将 POL 位置“1”(选择上升沿),  $\overline{\text{INT2}}$  为“L”电平期间的事件输入就有效。

注 4. 定时器 RJ 对应的定时器 RB 输出的“H”电平期间的事件输入有效。定时器 RJ0 对应定时器 RB0, 定时器 RJ1 对应定时器 RB1, 定时器 RJ2 对应定时器 RB0。

注 5. 定时器 RJ 对应的定时器 RC 的比较匹配信号 (TRCIOA、TRCIOB、TRCIOC、TRCIOD) 的事件输入有效。通过 TRJiISR 寄存器的 RCCPSEL0 位~RCCPSEL1 位, 选择定时器 RC 的比较输出; 通过 RCCPSEL2 位, 选择定时器 RC 的比较匹配信号的电平。



## 20.6 脉宽测量模式

这是测量 TRJiIO 引脚输入的外部信号脉宽的模式（表 20.5）。

脉宽测量模式的运行例子如图 20.3 所示。

表 20.5 脉宽测量模式的规格

项目	规格
计数源	f1、f2、f8、fOCO、fC32、fC、定时器 RJ0 的下溢（用于定时器 RJ1）、定时器 RJ1 的下溢（用于定时器 RJ2）（注 1）
计数运行	<ul style="list-style-type: none"> <li>• 递减计数</li> <li>• 只在测量脉冲的“H”电平期间或者“L”电平期间继续计数。</li> <li>• 在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
计数开始条件	给 TRJiCR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>• 给 TRJiCR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>• 给 TRJiCR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>• 在定时器 RJi 发生下溢时 [ 定时器 RJi 中断 ]。</li> <li>• TRJiIO 输入的上升沿或者下降沿（测量期间结束） [ 定时器 RJi 中断 ]</li> </ul>
TRJiIO 信号引脚功能	测量脉冲输入
TRJiO 引脚功能	可编程输入 / 输出端口
读定时器	如果读 TRJi 寄存器，就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>• 如果在停止计数时写 TRJi 寄存器，数据就同时被写到重加载寄存器和计数器。</li> <li>• 如果在计数过程中写 TRJi 寄存器，数据就被写到各自的重加载寄存器和计数器（参照“20.3.2 计数过程中的定时器写控制”）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>• 测量电平的设定 通过 TRJiIOC 寄存器的 TEDGSEL 位，选择“H”电平期间或者“L”电平期间。</li> <li>• 测量脉冲的输入引脚选择功能 通过 TRJSR 寄存器的 TRJiIOSEL0 ~ TRJiIOSEL1 位，选择是否使用 TRJiIO 引脚。</li> <li>• 数字滤波器功能 通过 TIPF0 ~ TIPF1 位，选择数字滤波器的有无和采样频率。</li> </ul>

注 1. 定时器 RJ0 不能选择下溢。

i=0 ~ 2

## 20.6.1 定时器 RJi 的 I/O 控制寄存器 (TRJiIOC) (i=0 ~ 2) [脉宽测量模式]

地址 地址 0081h (TRJ0IOC)、地址 0089h (TRJ1IOC)、地址 0091h (TRJ2IOC)

位 b7 b6 b5 b4 b3 b2 b1 b0

符号 TIOGT1 TIOGT0 TIPF1 TIPF0 — TOENA TOPCR TEDGSEL

复位后的值 0 0 0 0 0 0 0 0

位	符号	位名	功能	R/W
b0	TEDGSEL	TRJiIO 极性转换位	0: 测量 TRJiIO 输入的“L”电平宽度 1: 测量 TRJiIO 输入的“H”电平宽度	R/W
b1	TOPCR	TRJiIO 输出控制位	在脉宽测量模式中, 必须置“0”。	R/W
b2	TOENA	TRJiIO 输出允许位		R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TIPF0	TRJiIO 输入滤波器选择位 (注 1)	b5 b4 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b5	TIPF1			R/W
b6	TIOGT0	TRJiIO 事件输入控制位	在脉宽测量模式中, 必须置“0”。	R/W
b7	TIOGT1			R/W

注 1. 在从 TRJiIO 引脚连续 3 次采样到相同的值时确定输入。

## 20.6.2 运行例子

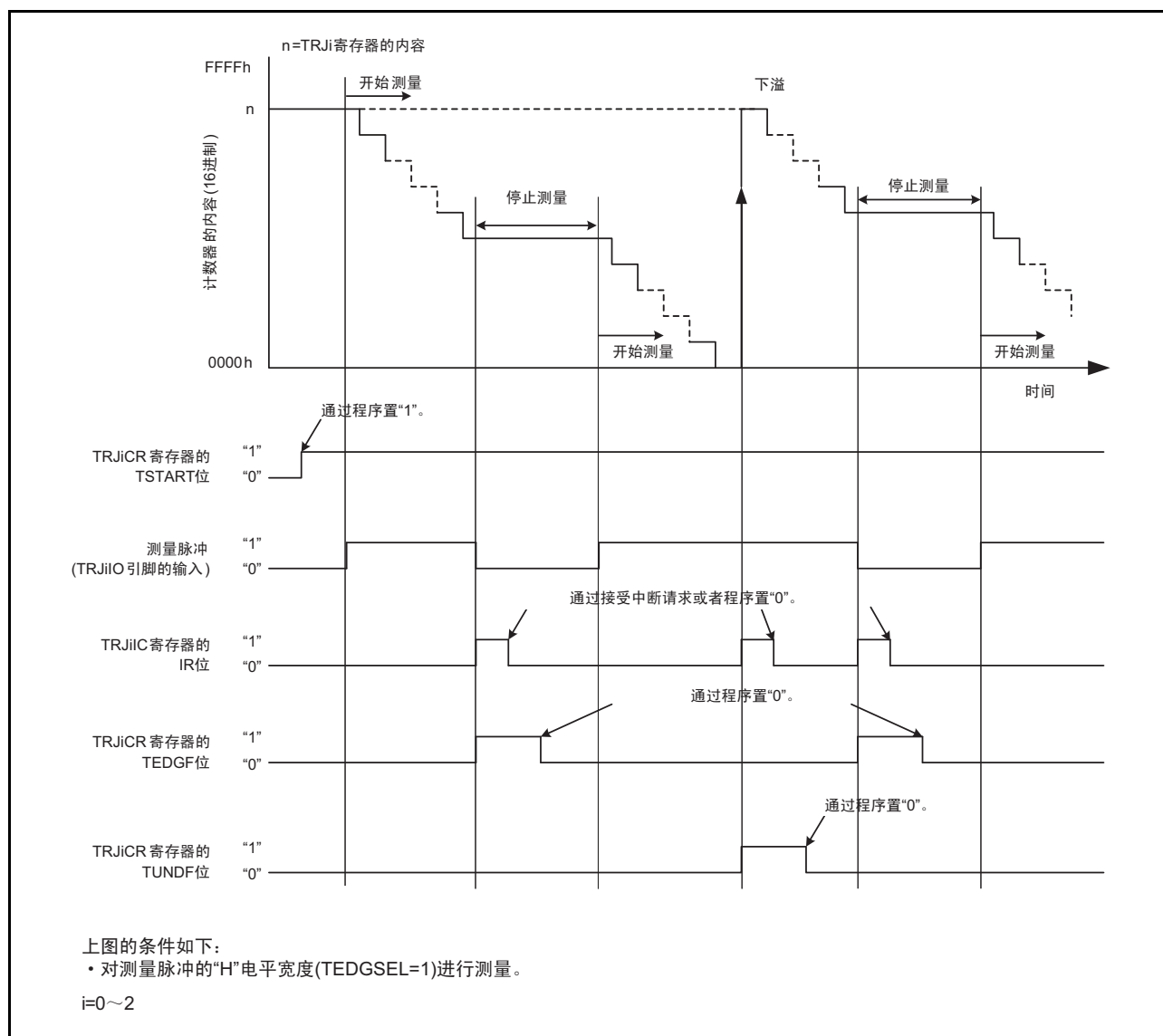


图 20.3 脉宽测量模式的运行例子

## 20.7 脉冲周期测量模式

这是测量 TRJiIO 引脚输入的外部信号脉冲周期的模式（表 20.6）。

脉冲周期测量模式的运行例子如图 20.4 所示。

表 20.6 脉冲周期测量模式的规格

项目	规格
计数源	f1、f2、f8、fOCO、fC32、fC、定时器 RJ0 的下溢（用于定时器 RJ1）、定时器 RJ1 的下溢（用于定时器 RJ2）（注 1）
计数运行	<ul style="list-style-type: none"> <li>• 递减计数</li> <li>• 输入测量脉冲的有效边沿后，在定时器 RJi 第 1 次发生下溢时，保持读缓冲器的内容；在定时器 RJi 第 2 次发生下溢时，定时器 RJi 在将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
计数开始条件	给 TRJiCR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>• 给 TRJiCR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>• 给 TRJiCR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>• 在定时器 RJi 发生下溢时或者重新加载时 [定时器 RJi 中断]。</li> <li>• TRJiIO 输入的上升沿或者下降沿（测量期间结束） [定时器 RJi 中断]</li> </ul>
TRJiIO 引脚功能	测量脉冲输入
TRJiO 引脚功能	可编程输入 / 输出端口
读定时器	如果读 TRJi 寄存器，就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>• 如果在停止计数时写 TRJi 寄存器，数据就同时被写到重加载寄存器和计数器。</li> <li>• 如果在计数过程中写 TRJi 寄存器，数据就被写到各自的重加载寄存器和计数器（参照“20.3.2 计数过程中的定时器写控制”）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>• 测量期间的选择 通过 TRJiIOC 寄存器的 TEDGSEL 位，选择输入脉冲的测量期间。</li> <li>• 测量脉冲的输入引脚选择功能 通过 TRJSR 寄存器的 TRJiIOSEL0 ~ TRJiIOSEL1 位，选择是否使用 TRJiIO 引脚。</li> <li>• 数字滤波器功能 通过 TIPF0 ~ TIPF1 位，选择数字滤波器的有无和采样频率。</li> </ul>

注 1. 定时器 RJ0 不能选择下溢。

i=0 ~ 2

## 20.7.1 定时器 RJi 的 I/O 控制寄存器 (TRJiIOC) (i=0 ~ 2) [脉冲周期测量模式]

地址 地址 0081h (TRJ0IOC)、地址 0089h (TRJ1IOC)、地址 0091h (TRJ2IOC)

位 b7 b6 b5 b4 b3 b2 b1 b0

符号 TIOGT1 TIOGT0 TIPF1 TIPF0 — TOENA TOPCR TEDGSEL

复位后的值 0 0 0 0 0 0 0 0

位	符号	位名	功能	R/W
b0	TEDGSEL	TRJiIO 极性转换位	0: 对测量脉冲的 2 个上升沿之间的时间进行测量 1: 对测量脉冲的 2 个下降沿之间的时间进行测量	R/W
b1	TOPCR	TRJiIO 输出控制位	在脉冲周期测量模式中, 必须置“0”。	R/W
b2	TOENA	TRJiIO 输出允许位		R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TIPF0	TRJiIO 输入滤波器选择位 (注 1)	b5 b4 00: 无滤波器 01: 有滤波器, 通过 f1 进行采样。 10: 有滤波器, 通过 f8 进行采样。 11: 有滤波器, 通过 f32 进行采样。	R/W
b5	TIPF1			R/W
b6	TIOGT0	TRJiIO 事件输入控制位	在脉冲周期测量模式中, 必须置“0”。	R/W
b7	TIOGT1			R/W

注 1. 在从 TRJiIO 引脚连续 3 次采样到相同的值时确定输入。

20.7.2 运行例子

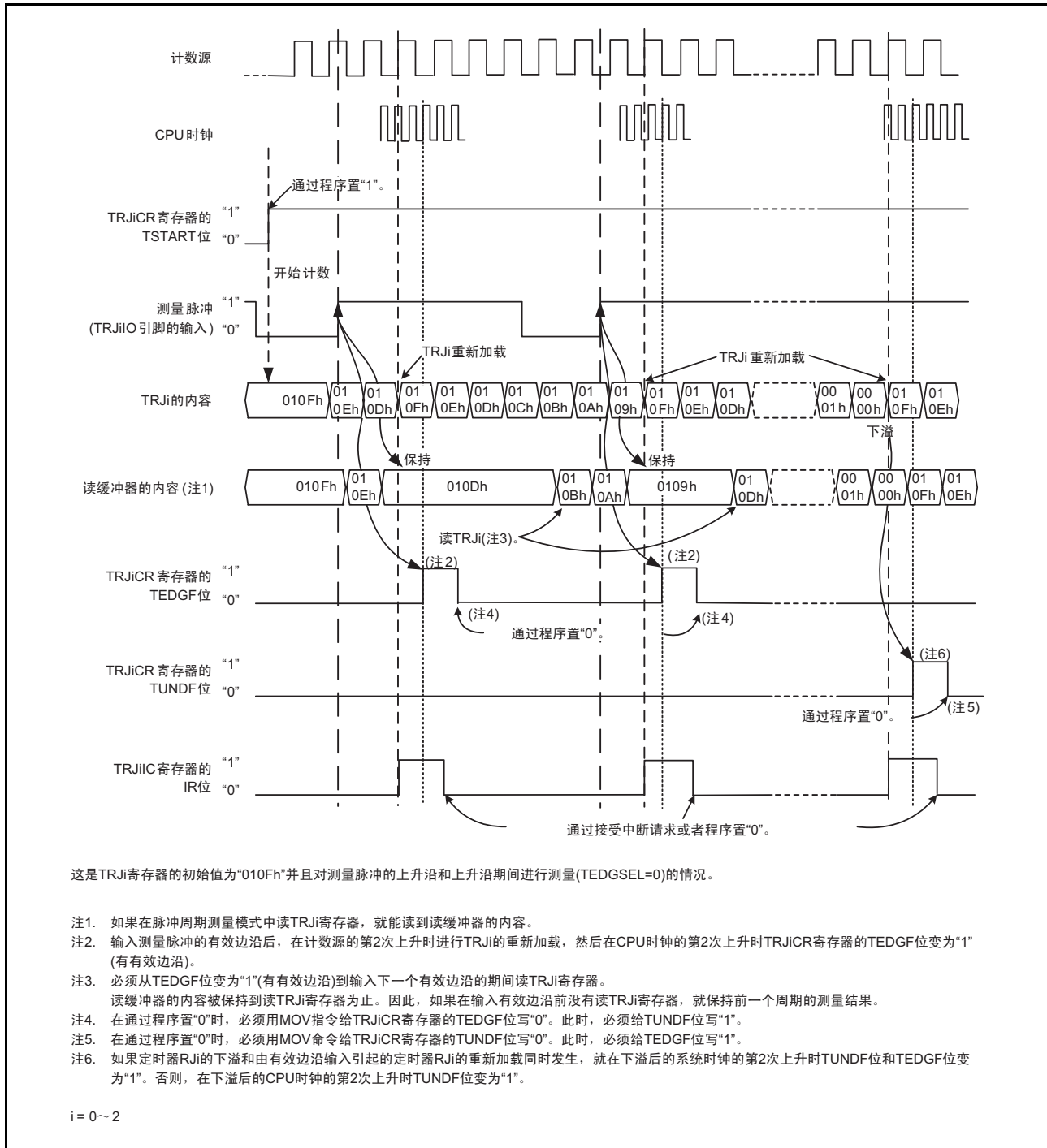


图 20.4 脉冲周期测量模式的运行例子

## 20.8 使用定时器 RJ 时的注意事项

- 复位后，定时器停止计数。必须在给定时器设定值后开始计数。
- 必须以16位为单位读定时器。
- 如果通过程序给脉宽测量模式和脉冲周期测量模式中使用的TRJiCR寄存器的TEDGF位和TUNDF位写“0”，这些位就变为“0”。但是，即使给这些位写“1”，其值也不变。如果对TRJiCR寄存器使用读-改-写指令，即使TEDGF位和TUNDF位为“1”，也可能在指令执行过程中被置“0”。此时，必须通过MOV指令给不想置“0”的TEDGF位和TUNDF位写“1”。
- 在从其他模式更改为脉宽测量模式或者脉冲周期测量模式时，TEDGF位和TUNDF位为不定值。必须在给TEDGF位和TUNDF位写“0”后开始定时器RJi的计数。
- 根据开始计数后最初发生的定时器RJi的下溢信号，TEDGF位有可能变为“1”。
- 在使用脉冲周期测量模式时，必须紧接在计数开始之后至少空出2个定时器RJi寄存器周期的时间，然后将TEDGF位置“0”。
- 如果在停止计数时给TSTART位写“1”，TCSTF位就会在之后的0~1个计数源周期的期间变为“0”。除TCSTF位以外，不能在TCSTF位变为“1”前存取定时器RJi的相关寄存器（注1）。在TCSTF位变为“1”后的最初的计数源有效边沿开始计数。  
如果在计数过程中给TSTART位写“0”，TCSTF位就在0~1个计数源周期的期间变为“1”。在TCSTF位变为“0”时停止计数。  
除TCSTF位以外，不能在TCSTF位变为“0”前存取定时器RJi的相关寄存器（注1）。

注 1. 定时器 RJi 的相关寄存器：TRJiCR、TRJiIOC、TRJiMR、TRJi 寄存器

- 在计数过程中（TCSTF位为“1”）连续写TRJi寄存器时，必须将各自的写操作间隔至少空出3个计数源周期。

## 21. 串行接口 (UART0)

串行接口由 UART0 和 UART2 这 2 个通道构成。本章对 UART0 进行说明。

### 21.1 概要

UART0 有专用的传送时钟发生定时器，还有时钟同步串行 I/O 模式和时钟异步串行 I/O 模式 (UART 模式)。

UART0 的框图和发送 / 接收部的框图分别如图 21.1 和图 21.2 所示，UART0 的引脚结构如表 21.1 所示。

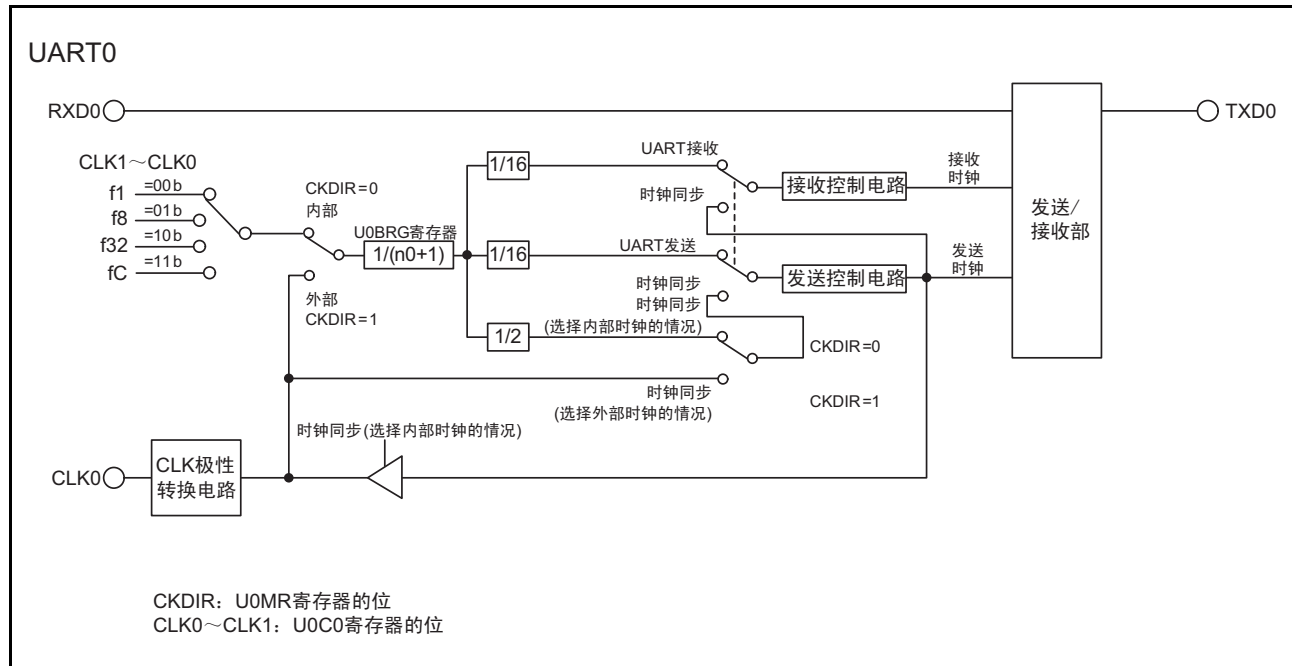


图 21.1 UART0 的框图



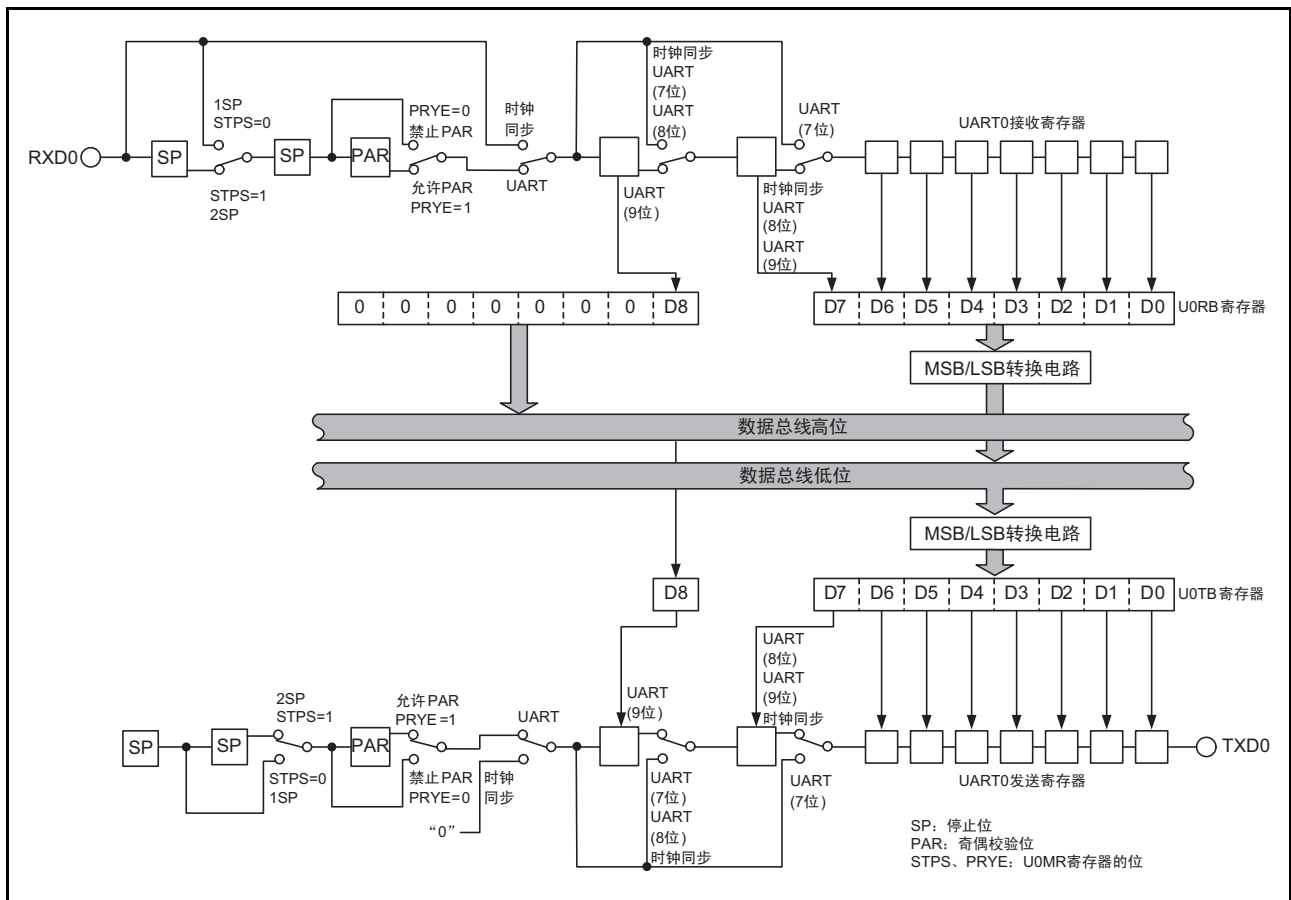


图 21.2 UART0 发送 / 接收部的框图

表 21.1 UART0 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
TXD0	P8_5	输出	串行数据输出
RXD0	P8_6	输入	串行数据输入
CLK0	P8_4	输入 / 输出	传送时钟输入 / 输出

## 21.2 寄存器说明

### 21.2.1 模块待机控制寄存器 0 (MSTCR0)

地址	地址 0008h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MSTADC	—	MSTTRC	MSTLCD	MSTIIC	MSTURT2	MSTURT0	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	MSTURT0	UART0 待机位	0: 有效 1: 待机 (注 1)	R/W
b2	MSTURT2	UART2 待机位	0: 有效 1: 待机 (注 2)	R/W
b3	MSTIIC	SSU、I <sup>2</sup> C 总线待机位	0: 有效 1: 待机 (注 3)	R/W
b4	MSTLCD	LCD 待机位	0: 有效 1: 待机 (注 4)	R/W
b5	MSTTRC	定时器 RC 待机位	0: 有效 1: 待机 (注 5)	R/W
b6	—	保留位	必须置“0”。	R/W
b7	MSTADC	A/D 待机位 (注 6)	0: 有效 1: 待机	R/W

注 1. 当 MSTURT0 位为“1” (待机) 时, UART0 的相关寄存器 (地址 00A0h ~ 00A7h) 的存取无效。

注 2. 当 MSTURT2 位为“1” (待机) 时, UART2 的相关寄存器 (地址 00A8h ~ 00BFh) 的存取无效。

注 3. 当 MSTIIC 位为“1” (待机) 时, SSU、I<sup>2</sup>C 总线的相关寄存器 (地址 0193h ~ 019Dh) 的存取无效。

注 4. 当 MSTLCD 位为“1” (待机) 时, LCD 的相关寄存器 (地址 0200h ~ 0237h) 的存取无效。

注 5. 当 MSTTRC 位为“1” (待机) 时, 定时器 RC 的相关寄存器 (地址 0120h ~ 0133h) 的存取无效。

注 6. 当 MSTADC 位为“1” (待机) 时, A/D 的相关寄存器 (地址 00C0h ~ 00D9h 和地址 00DCh ~ 00DFh) 的存取无效。

在使用温度传感器时, 必须将 MSTADC 位置“0” (有效)。

要将各待机位设定为待机时, 必须在停止对应的外围功能后进行更改。不能读写被各待机位设定为待机的外围功能的各寄存器, 也停止给外围功能提供时钟。

要从待机更改为有效时, 必须在更改后重新设定对应的外围功能的寄存器。

## 21.2.2 UART0 发送 / 接收模式寄存器 (U0MR)

地址	地址 00A0h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	PRYE	PRY	STPS	CKDIR	SMD2	SMD1	SMD0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	SMD0	串行 I/O 模式选择位 (注 1、注 2)	b2 b1 b0 0 0 0: 串行接口无效	R/W
b1	SMD1		0 0 1: 时钟同步串行 I/O 模式	R/W
b2	SMD2		1 0 0: UART 模式、传送数据的长度为 7 位。 1 0 1: UART 模式、传送数据的长度为 8 位。 1 1 0: UART 模式、传送数据的长度为 9 位。 上述以外: 不能设定	R/W
b3	CKDIR	内部 / 外部时钟选择位	0: 内部时钟 1: 外部时钟	R/W
b4	STPS	停止位长选择位	0: 1 个停止位 1: 2 个停止位	R/W
b5	PRY	奇偶校验选择位	在 PRYE 位为 “1” 时有效。 0: 奇校验 1: 偶校验	R/W
b6	PRYE	奇偶校验允许位	0: 禁止奇偶校验 1: 允许奇偶校验	R/W
b7	—	保留位	必须置 “0”。	R/W

注 1. 在将 SMD2 ~ SMD0 位置 “000b” (串行接口无效) 时, 必须将 U0C1 寄存器的 TE 位置 “0” (禁止发送) 并且将 RE 位置 “0” (禁止接收)。

注 2. 当 SMD2 ~ SMD0 位为 “001b” (时钟同步串行 I/O 模式) 时, U0RB 寄存器的错误标志 (FER 位、PER 位、SUM 位) 无效, 读取值为不定值。

## 21.2.3 UART0 位速率寄存器 (U0BRG)

地址	地址 00A1h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	设定范围	R/W
b7 ~ b0	假设设定值为 n, 则 U0BRG 对计数源进行 n+1 分频。	00h ~ FFh	W

必须在停止发送和接收时写 U0BRG 寄存器。

必须使用 MOV 指令写 U0BRG 寄存器。

必须在设定 U0C0 寄存器的 CLK0 ~ CLK1 位后写 U0BRG 寄存器。

## 21.2.4 UART0 发送缓冲寄存器 (U0TB)

地址	地址 00A3h ~ 00A2h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	符号	功能	R/W
b0	—	发送数据 (D8 ~ D0)	W
b1	—		
b2	—		
b3	—		
b4	—		
b5	—		
b6	—		
b7	—		
b8	—		
b9	—	什么也不指定。只能写“0”，读取值为不定值。	—
b10	—		
b11	—		
b12	—		
b13	—		
b14	—		
b15	—		

当传送数据的长度为 9 位时，必须按照高位字节 → 低位字节的顺序写 U0TB 寄存器。  
必须使用 MOV 指令写 U0TB 寄存器。

## 21.2.5 UART0 发送 / 接收控制寄存器 0 (U0C0)

地址	地址 00A4h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	UFORM	CKPOL	NCH	—	TXEPT	—	CLK1	CLK0
复位后的值	0	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	CLK0	BRG 计数源选择位 (注 1)	b1 b0 0 0: 选择 f1 0 1: 选择 f8 1 0: 选择 f32 1 1: 选择 fC	R/W
b1	CLK1			R/W
b2	—	保留位	必须置“0”。	R/W
b3	TXEPT	发送寄存器空标志	0: 发送寄存器有数据 (正在发送) 1: 发送寄存器无数据 (发送结束)	R
b4	—	什么也不指定。读写值都为“0”。		—
b5	NCH	数据输出选择位	0: TXD0 引脚为 CMOS 输出 1: TXD0 引脚为 N 沟道漏极开路输出	R/W
b6	CKPOL	CLK 极性选择位	0: 在传送时钟的下降沿输出发送数据, 在上升沿输入接收数据。 1: 在传送时钟的上升沿输出发送数据, 在下降沿输入接收数据。	R/W
b7	UFORM	传送格式选择位	0: LSB first 1: MSB first	R/W

注 1. 如果更改 BRG 计数源, 就必须重新设定 U0BRG 寄存器。

## 21.2.6 UART0 发送 / 接收控制寄存器 1 (U0C1)

地址	地址 00A5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	U0RRM	U0IRS	RI	RE	TI	TE
复位后的值	0	0	0	0	0	0	1	0

位	符号	位名	功能	R/W
b0	TE	发送允许位	0: 禁止发送 1: 允许发送	R/W
b1	TI	发送缓冲器空标志	0: U0TB 有数据 1: U0TB 无数据	R
b2	RE	接收允许位	0: 禁止接收 1: 允许接收	R/W
b3	RI	接收结束标志 (注 1)	0: U0RB 无数据 1: U0RB 有数据	R
b4	U0IRS	UART0 发送中断源选择位	0: 发送缓冲器空 (TI=1) 1: 发送结束 (TXEPT=1)	R/W
b5	U0RRM	UART0 连续接收模式允许位 (注 2)	0: 禁止连续接收模式 1: 允许连续接收模式	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

注 1. 如果读 U0RB 寄存器的高位字节，RI 位就变为“0”。

注 2. 在 UART 模式中，必须将 U0RRM 位置“0”（禁止连续接收模式）。

## 21.2.7 UART0 接收缓冲寄存器 (U0RB)

地址	地址 00A7h ~ 00A6h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	SUM	PER	FER	OER	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	符号	位名	功能	R/W
b0	—	—	接收数据 (D7 ~ D0)	R
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			
b8	—	—	接收数据 (D8)	R
b9	—	什么也不指定。只能写“0”，读取值为不定值。		—
b10	—			
b11	—			
b12	OER			
b13	FER	帧错误标志 (注 1、注 2)	0: 无帧错误 1: 发生帧错误	R
b14	PER	奇偶校验错误标志 (注 1、注 2)	0: 无奇偶校验错误 1: 发生奇偶校验错误	R
b15	SUM	错误和标志 (注 1、注 2)	0: 无错误 1: 发生错误	R

注 1. 如果将 U0MR 寄存器的 SMD2 ~ SMD0 位置“000b” (串行接口无效) 或者将 U0C1 寄存器的 RE 位置“0” (禁止接收) 时, SUM 位、PER 位、FER 位和 OER 位就全部变为“0” (无错误) (当 PER 位、FER 位和 OER 位全部为“0” (无错误) 时, SUM 位就为“0” (无错误))。另外, 如果读 U0RB 寄存器的高位字节, PER 位和 FER 位就变为“0”。

在将 UiMR 寄存器的 SMD2 ~ SMD0 位置“000b”时, 必须将 UiC1 寄存器的 TE 位置“0” (禁止发送) 并且将 RE 位置“0” (禁止接收)。

注 2. 当 UiMR 寄存器的 SMD2 ~ SMD0 位为“001b” (时钟同步串行 I/O 模式) 时, 这些错误标志无效, 读取值为不定值。

必须以 16 位为单位读 U0RB 寄存器。

## 21.2.8 UART0 引脚选择寄存器 (U0SR)

地址	地址 0188h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	CLK0SEL1	CLK0SEL0	RXD0SEL1	RXD0SEL0	TXD0SEL1	TXD0SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TXD0SEL0	TXD0 引脚选择位	b1 b1 0 0: 不使用 TXD0 引脚 0 1: 分配到 P8_5 1 0: 不能设定 1 1: 不能设定	R/W
b1	TXD0SEL1			R/W
b2	RXD0SEL0	RXD0 引脚选择位	b3 b2 0 0: 不使用 RXD0 引脚 0 1: 分配到 P8_6 1 0: 不能设定 1 1: 不能设定	R/W
b3	RXD0SEL1			R/W
b4	CLK0SEL0	CLK0 引脚选择位	b5 b4 0 0: 不使用 CLK0 引脚 0 1: 分配到 P8_4 1 0: 不能设定 1 1: 不能设定	R/W
b5	CLK0SEL1			R/W
b6	—	什么也不指定。读写值都为“0”。		R/W
b7	—			R/W

U0SR 寄存器选择将 UART0 的输入 / 输出分配到哪个引脚。在使用 UART0 的输入 / 输出引脚时，必须设定 U0SR 寄存器。

必须在设定 UART0 的相关寄存器前设定 U0SR 寄存器，但是不能在 UART0 运行中更改 U0SR 寄存器的设定值。



### 21.3 时钟同步串行 I/O 模式

时钟同步串行 I/O 模式是使用传送时钟进行发送和接收的模式。

时钟同步串行 I/O 模式的规格以及时钟同步串行 I/O 模式中使用的寄存器及其设定值分别如表 21.2 和表 21.3 所示。

表 21.2 时钟同步串行 I/O 模式的规格

项目	规格
传送数据格式	<ul style="list-style-type: none"> <li>传送数据的长度: 8 位</li> </ul>
传送时钟	<ul style="list-style-type: none"> <li>当 U0MR 寄存器的 CKDIR 位为 “0” (内部时钟) 时: <math>f_i/(2(n+1))</math>  <math>f_i</math>: f1、f8、f32、fC  <math>n</math>: U0BRG 寄存器的设定值 (00h ~ FFh)</li> <li>当 CKDIR 位为 “1” (外部时钟) 时: CLK0 引脚的输入</li> </ul>
发送开始条件	<ul style="list-style-type: none"> <li>开始发送时需要以下的条件 (注 1):            U0C1 寄存器的 TE 位为 “1” (允许发送)。            U0C1 寄存器的 TI 位为 “0” (U0TB 寄存器有数据)。</li> </ul>
接收开始条件	<ul style="list-style-type: none"> <li>开始接收时需要以下的条件 (注 1):            U0C1 寄存器的 RE 位为 “1” (允许接收)。            U0C1 寄存器的 TE 位为 “1” (允许发送)。            U0C1 寄存器的 TI 位为 “0” (U0TB 寄存器有数据)。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>在发送时, 能选择以下的任意条件:               <ul style="list-style-type: none"> <li>— U0IRS 位为 “0” (发送缓冲器空):                    在将数据从 U0TB 寄存器传送到 UART0 发送寄存器时 (开始发送时)。</li> <li>— U0IRS 位为 “1” (发送结束):                    在 UART0 发送寄存器的数据发送结束时。</li> </ul> </li> <li>在接收时                在将数据从 UART0 接收寄存器传送到 U0RB 寄存器时 (接收结束时)。</li> </ul>
错误检测	<ul style="list-style-type: none"> <li>溢出错误 (注 2)                如果在读 U0RB 寄存器前接收到下一个数据的第 7 位, 就发生溢出错误。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>CLK 极性的选择                传送数据的输出和输入时序可选择传送时钟的上升沿或者下降沿。</li> <li>LSB first 或者 MSB first 的选择                选择是从 bit0 还是从 bit7 开始发送和接收。</li> <li>连续接收模式的选择                在读 U0RB 寄存器的同时变为接收允许状态。</li> </ul>

注 1. 在已选择外部时钟的情况下, 必须满足以下的条件:

当 U0C0 寄存器的 CKPOL 位为 “0” (在传送时钟的下降沿输出发送数据, 在上升沿输入接收数据) 时, 外部时钟为 “H” 电平状态; 当 CKPOL 位为 “1” (在传送时钟的上升沿输出发送数据, 在下降沿输入接收数据) 时, 外部时钟为 “L” 电平状态。

注 2. 如果发生溢出错误, U0RB 寄存器的接收数据 (b0 ~ b8) 就为不定值。

表 21.3 同步串行 I/O 模式中使用的寄存器及其设定值 (注 1)

寄存器	位	功能
U0TB	b0 ~ b7	必须设定发送数据。
U0RB	b0 ~ b7	能读接收数据。
	OER	溢出错误标志
U0BRG	b0 ~ b7	必须设定速率。
U0MR	SMD2 ~ SMD0	必须置“001b”。
	CKDIR	必须选择内部时钟或者外部时钟。
U0C0	CLK1 ~ CLK0	必须选择 U0BRG 寄存器的计数源。
	TXEPT	发送寄存器空标志
	NCH	必须选择 TXD0 引脚的输出形式。
	CKPOL	必须选择传送时钟的极性。
	UFORM	必须选择 LSB first 或者 MSB first。
U0C1	TE	在允许发送和接收时, 必须置“1”。
	TI	发送缓冲器空标志
	RE	在允许接收时, 必须置“1”。
	RI	接收结束标志
	U0IRS	必须选择 UART0 发送中断源。
	U0RRM	在使用连续接收模式时, 必须置“1”。

注 1. 在时钟同步串行 I/O 模式中, 只能给此表中没有记载的位写“0”。

时钟同步串行 I/O 模式的输入 / 输出引脚功能如表 21.4 所示。

在选择 UART0 的运行模式后并且在开始传送前, TXD0 引脚输出“H”电平 (当 NCH 位为“1” (N 沟道漏极开路输出) 时, 为高阻抗状态)。

表 21.4 时钟同步串行 I/O 模式的输入 / 输出引脚功能

引脚名	功能	选择方法
TXD0 (P8_5)	串行数据输出	U0SR 寄存器的 TXD0SEL1 ~ TXD0SEL0 位为“01b”, 在选择 N 沟道漏极开路输出时, PD8 寄存器的 PD8_5 位为“0”。 (在只进行接收时, 能通过将 TXD0SEL1 ~ TXD0SEL0 位置“00b”, 将 P8_5 用作端口。)
RXD0 (P8_6)	串行数据输入	U0SR 寄存器的 RXD0SEL1 ~ RXD0SEL0 位为“01b”, PD8 寄存器的 PD8_6 位为“0”。 (在只进行发送时, 能通过将 RXD0SEL1 ~ RXD0SEL0 位置“00b”, 将 P8_6 用作端口。)
CLK0 (P8_4)	传送时钟输出	U0SR 寄存器的 CLK0SEL1 ~ CLK0SEL0 位为“01b”, U0MR 寄存器的 CKDIR 位=0。
	传送时钟输入	U0SR 寄存器的 CLK0SEL1 ~ CLK0SEL0 位为“01b”, U0MR 寄存器的 CKDIR 位为“1”, PD8 寄存器的 PD8_4 位为“0”。

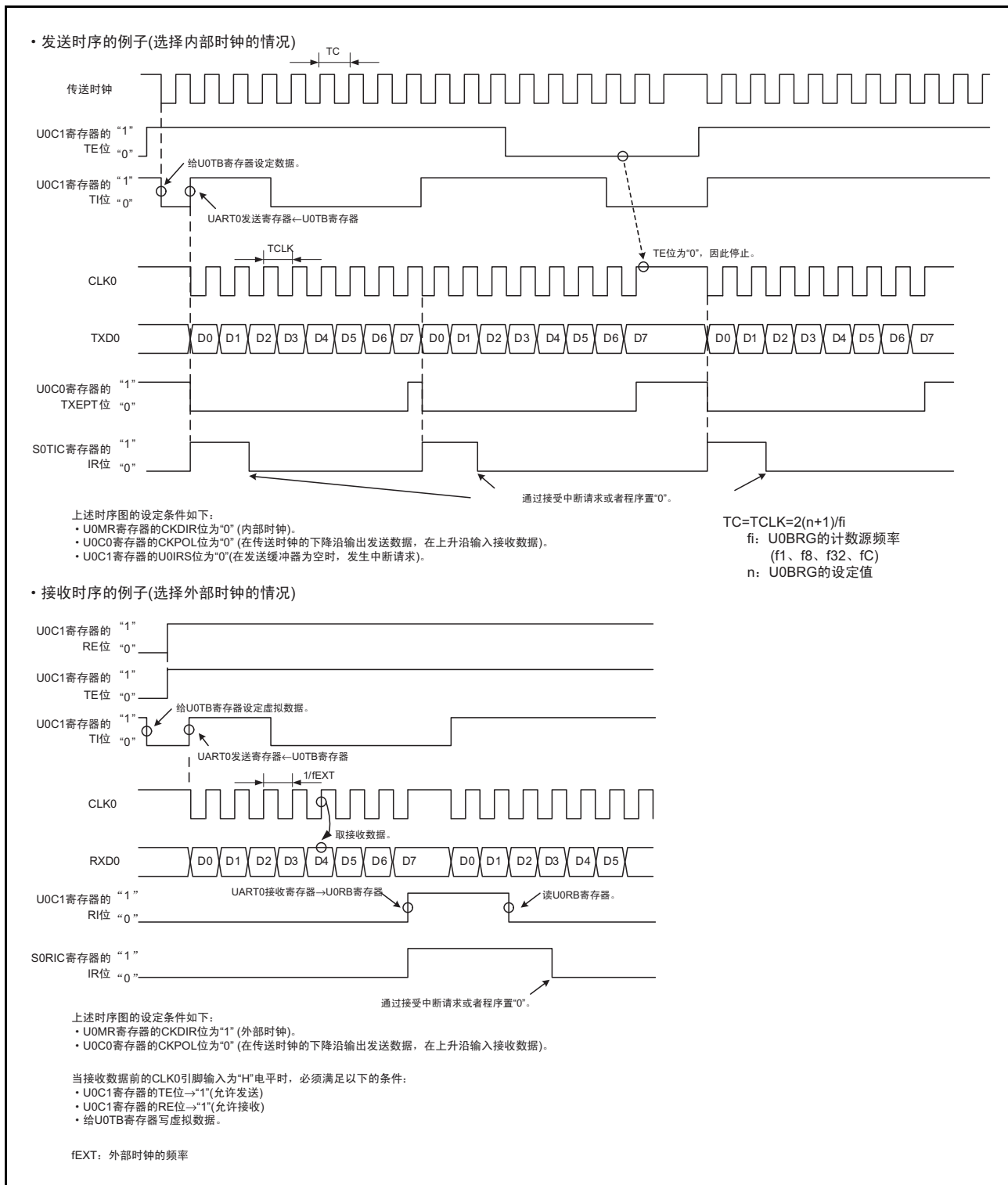


图 21.3 时钟同步串行 I/O 模式的发送和接收时序例子

### 21.3.1 发生通信错误时的处理方法

在时钟同步串行 I/O 模式中进行接收或者发送时，如果中途结束通信或者发生通信错误，就必须按照以下的步骤进行重新设定：

1. 将U0C1寄存器的TE位置“0”（禁止发送）并且将RE位置“0”（禁止接收）。
2. 将U0MR寄存器的SMD2～SMD0位置“000b”（串行接口无效）。
3. 将U0MR寄存器的SMD2～SMD0位置“001b”（时钟同步串行I/O模式）。
4. 将U0C1寄存器的TE位置“1”（允许发送）并且将RE位置“1”（允许接收）。

### 21.3.2 极性选择功能

传送时钟的极性如图 21.4 所示，能通过 U0C0 寄存器的 CKPOL 位，选择传送时钟的极性。

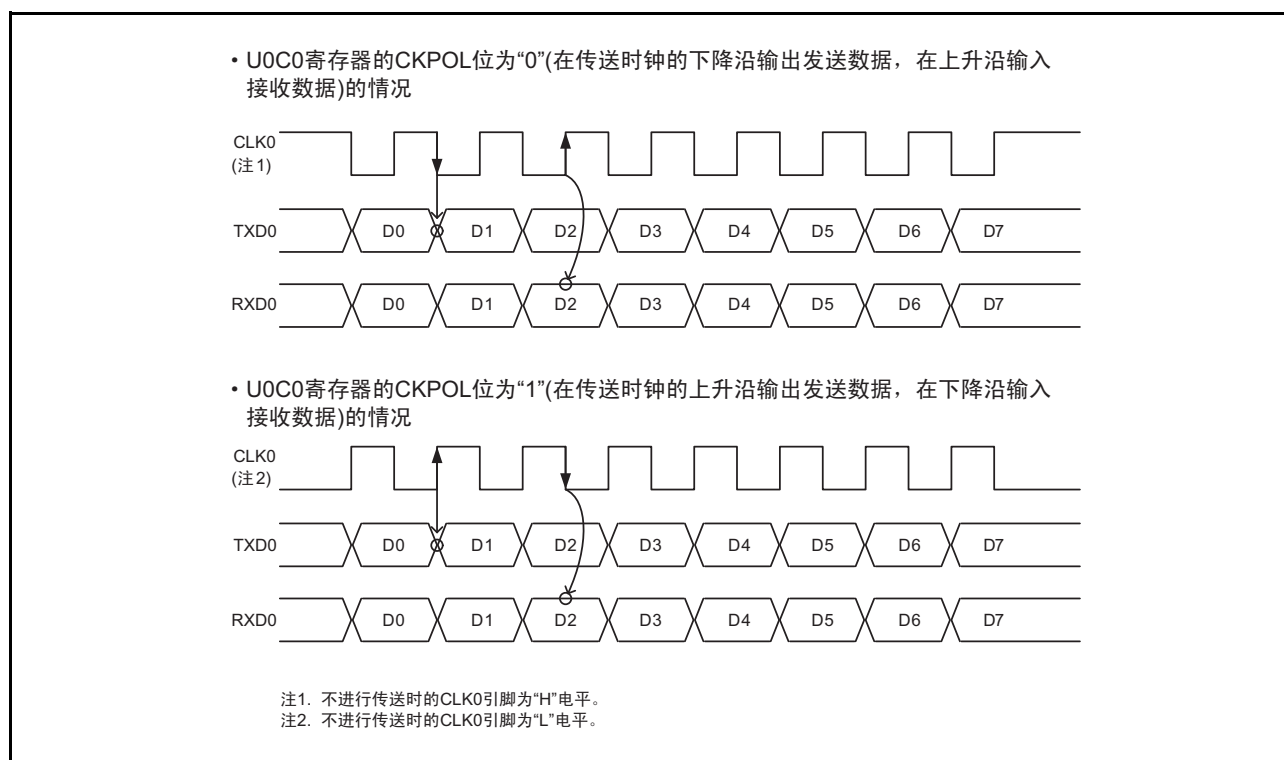


图 21.4 传送时钟的极性

### 21.3.3 LSB first 或者 MSB first 的选择

传送格式如图 21.5 所示，能通过 U0C0 寄存器的 UFORM 位选择传送格式。

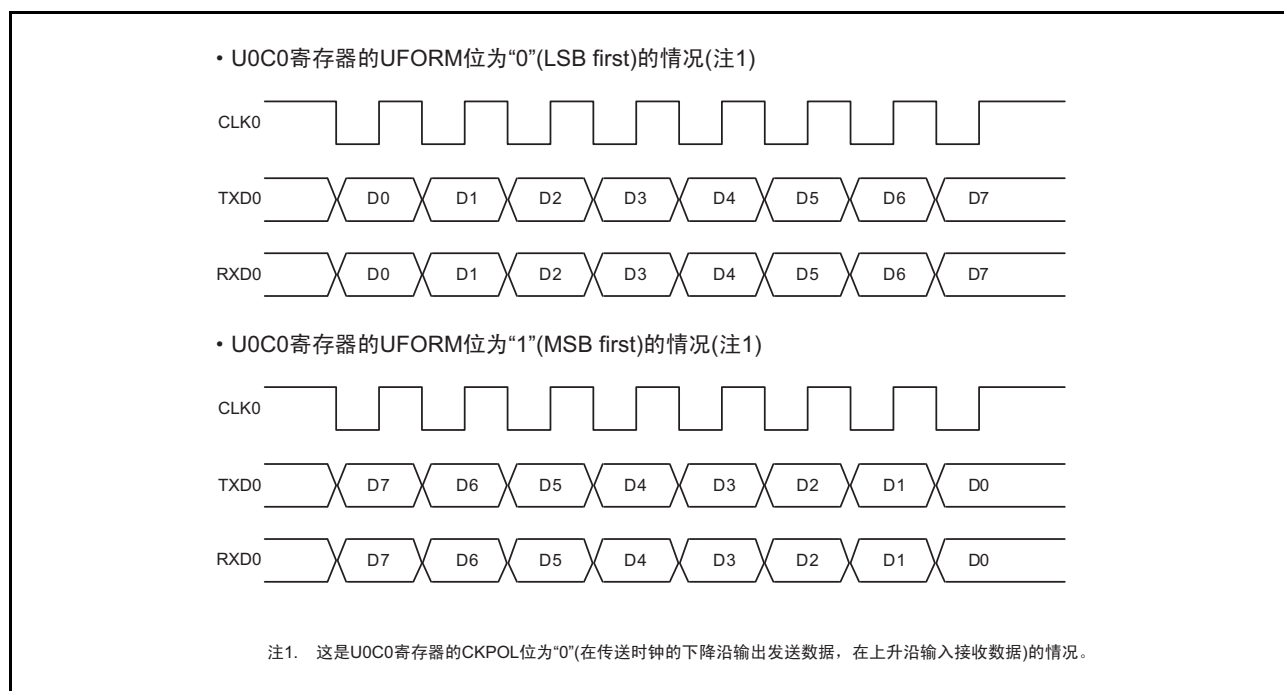


图 21.5 传送格式

### 21.3.4 连续接收模式

通过将 U0C1 寄存器的 U0RRM 位置 “1” (允许连续接收模式)，进入连续接收模式。在连续接收模式中，通过读 U0RB 寄存器，U0C1 寄存器的 TI 位变为 “0” (U0TB 有数据)。当 U0RRM 位为 “1” 时，不能通过程序给 U0TB 寄存器写虚拟数据。

## 21.4 时钟异步串行 I/O (UART) 模式

时钟异步串行 I/O 模式是在设定任意位速率和传送数据格式后进行发送和接收的模式。

时钟异步串行 I/O 模式的规格以及 UART 模式中使用的寄存器及其设定值分别如表 21.5 和表 21.6 所示。

表 21.5 时钟异步串行 I/O 模式的规格

项目	规格
传送数据格式	<ul style="list-style-type: none"> <li>字符位 (传送数据): 可选择 7 位、8 位或者 9 位。</li> <li>起始位: 1 位</li> <li>奇偶校验位: 可选择奇校验、偶校验或者无奇偶校验。</li> <li>停止位: 可选择 1 位或者 2 位。</li> </ul>
传送时钟	<ul style="list-style-type: none"> <li>当 U0MR 寄存器的 CKDIR 位为 “0” (内部时钟) 时: <math>f_j/(16(n+1))</math>  <math>f_j</math>: f1、f8、f32、fC  <math>n</math>: U0BRG 寄存器的设定值 (00h ~ FFh)</li> <li>当 CKDIR 位为 “1” (外部时钟) 时: <math>f_{EXT}/(16(n+1))</math>  <math>f_{EXT}</math>: CLK0 引脚的输入  <math>n</math>: U0BRG 寄存器的设定值 (00h ~ FFh)</li> </ul>
发送开始条件	<ul style="list-style-type: none"> <li>开始发送时需要以下的条件:            U0C1 寄存器的 TE 位为 “1” (允许发送)。            U0C1 寄存器的 TI 位为 “0” (U0TB 寄存器有数据)。</li> </ul>
接收开始条件	<ul style="list-style-type: none"> <li>开始接收时需要以下的条件:            U0C1 寄存器的 RE 位为 “1” (允许接收)。            检测到起始位。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>在发送时, 能选择以下的任意条件:           <ul style="list-style-type: none"> <li>U0IRS 位为 “0” (发送缓冲器空):                在将数据从 U0TB 寄存器传送到 UART0 发送寄存器时 (开始发送时)。</li> <li>U0IRS 位为 “1” (发送结束):                在 UART0 发送寄存器的数据发送结束时。</li> </ul> </li> <li>在接收时            在将数据从 UART0 接收寄存器传送到 U0RB 寄存器时 (接收结束时)。</li> </ul>
错误检测	<ul style="list-style-type: none"> <li>溢出错误 (注 1): 如果在读 U0RB 寄存器前接收到下一个数据的最后停止位的前 1 位, 就发生溢出错误。</li> <li>帧错误: 当未检测到设定个数的停止位时, 发生帧错误。(注 2)</li> <li>奇偶校验错误: 在允许奇偶校验的情况下, 如果奇偶校验位和字符位中的 “1” 的个数不是设定的个数, 就发生奇偶校验错误。</li> <li>错误和标志: 如果发生溢出错误、帧错误或者奇偶校验错误, 此标志就变为 “1”。</li> </ul>

注 1. 如果发生溢出错误, U0RB 寄存器的接收数据 (b0 ~ b8) 就为不定值。

注 2. 在将数据从 UART0 接收寄存器传送到 U0RB 寄存器时, 帧错误标志和奇偶校验错误标志为 “1”。

表 21.6 UART 模式中使用的寄存器及其设定值

寄存器	位	功能
U0TB	b0 ~ b8	必须设定发送数据 (注 1)。
UORB	b0 ~ b8	能读接收数据 (注 2)。
	OER、FER、PER、SUM	错误标志
U0BRG	b0 ~ b7	必须设定速率。
U0MR	SMD2 ~ SMD0	当传送数据的长度为 7 位时, 必须设定 “100b”。 当传送数据的长度为 8 位时, 必须设定 “101b”。 当传送数据的长度为 9 位时, 必须设定 “110b”。
	CKDIR	必须选择内部时钟或者外部时钟。
	STPS	必须选择停止位。
	PRY、PRYE	必须选择奇校验、偶校验或者无奇偶校验。
U0C0	CLK1 ~ CLK0	必须选择 U0BRG 寄存器的计数源。
	TXEPT	发送寄存器空标志
	NCH	必须选择 TXD0 引脚的输出形式。
	CKPOL	必须置 “0”。
	UFORM	当传送数据的长度为 8 位时, 能选择 LSB first 或者 MSB first ; 当传送数据的长度为 7 位或者 9 位, 必须置 “0”。
U0C1	TE	在允许发送时, 必须置 “1”。
	TI	发送缓冲器空标志
	RE	在允许接收时, 必须置 “1”。
	RI	接收结束标志
	U0IRS	必须选择 UART0 发送中断源。
	U0RRM	必须置 “0”。

注 1. 使用的位如下:

当传送数据的长度为 7 位时, 使用的位为 b0 ~ b6; 当传送数据的长度为 8 位时, 使用的位为 b0 ~ b7; 当传送数据的长度为 9 位时, 使用的位为 b0 ~ b8。

注 2. 当传送数据的长度为 7 位时, b7 ~ b8 的内容为不定值; 当传送数据的长度为 8 位时, b8 的内容为不定值。

UART 模式的输入 / 输出引脚功能如表 21.7 所示。在选择 UART0 的运行模式后并且在开始传送前, TXD0 引脚输出 “H” 电平 (当 NCH 位为 “1” (N 沟道漏极开路输出) 时, 为高阻抗状态)。

表 21.7 UART 模式的输入 / 输出引脚功能

引脚名	功能	选择方法
TXD0 (P8_5)	串行数据输出	U0SR 寄存器的 TXD0SEL1 ~ TXD0SEL0 位为 “01b”, 在选择 N 沟道漏极开路输出时, PD8 寄存器的 PD8_5 位为 “0”。 (在只进行接收时, 能通过将 TXD0SEL1 ~ TXD0SEL0 位置 “00b”, 将 P8_5 用作端口。)
RXD0 (P8_6)	串行数据输入	U0SR 寄存器的 RXD0SEL1 ~ RXD0SEL0 位为 “01b”, PD8 寄存器的 PD8_6 位为 “0”。 (在只进行发送时, 能通过将 RXD0SEL1 ~ RXD0SEL0 位置 “00b”, 将 P8_6 用作端口。)
CLK0 (P8_4)	传送时钟输出	U0SR 寄存器的 CLK0SEL1 ~ CLK0SEL0 位为 “00b”。 (不使用 CLK0 引脚)
	传送时钟输入	U0SR 寄存器的 CLK0SEL1 ~ CLK0SEL0 位为 “01b”, U0MR 寄存器的 CKDIR 位为 “1”, PD8 寄存器的 PD8_4 位为 “0”。

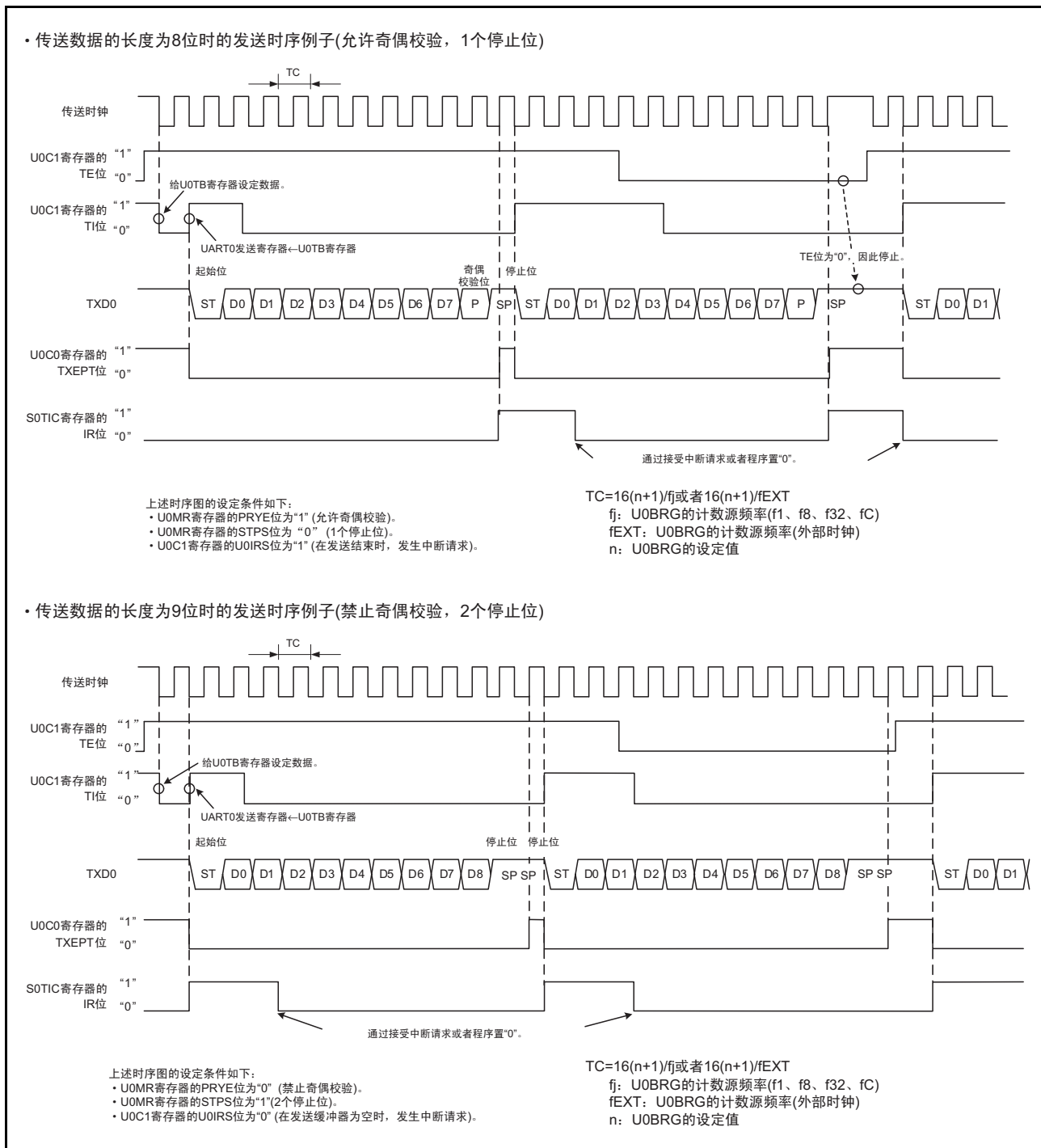


图 21.6 UART 模式的发送时序



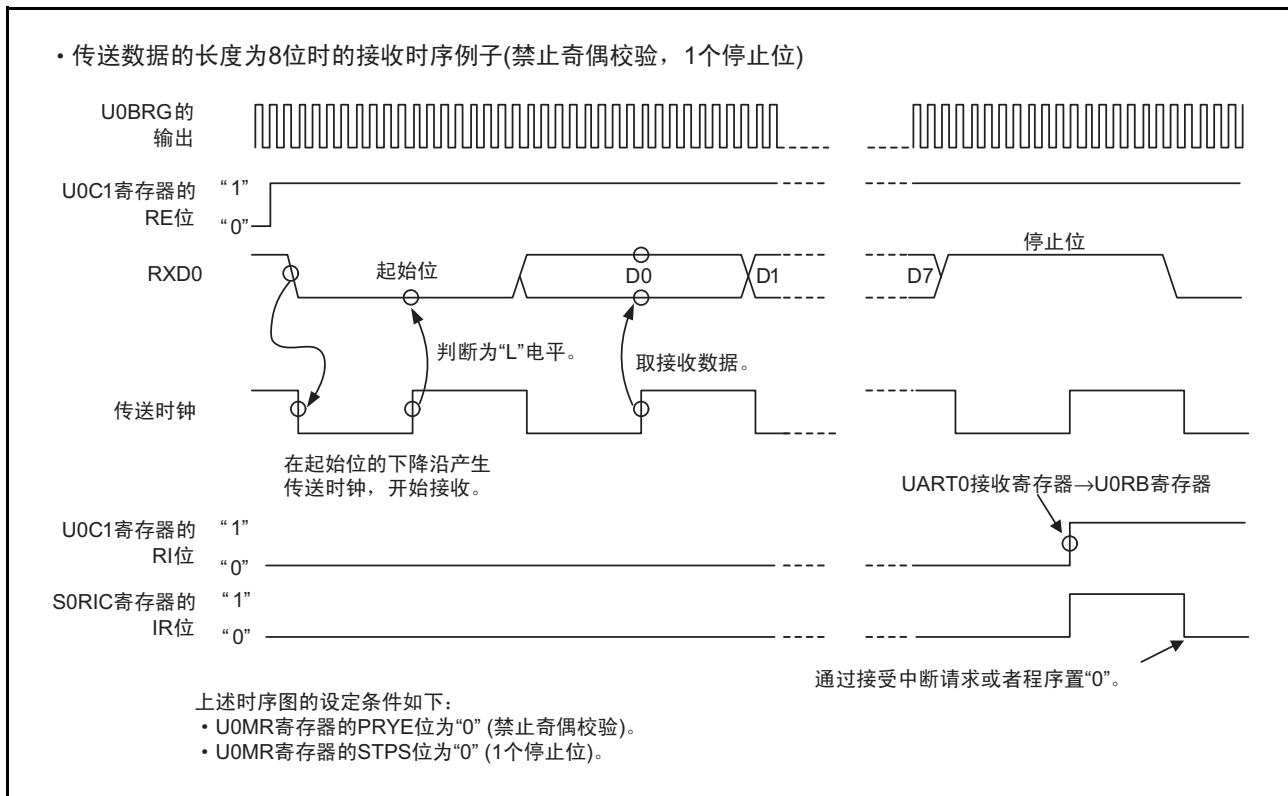


图 21.7 UART 模式的接收时序例子

### 21.4.1 位速率

在 UART 模式中, 位速率是由 U0BRG 寄存器进行 16 分频后的频率。

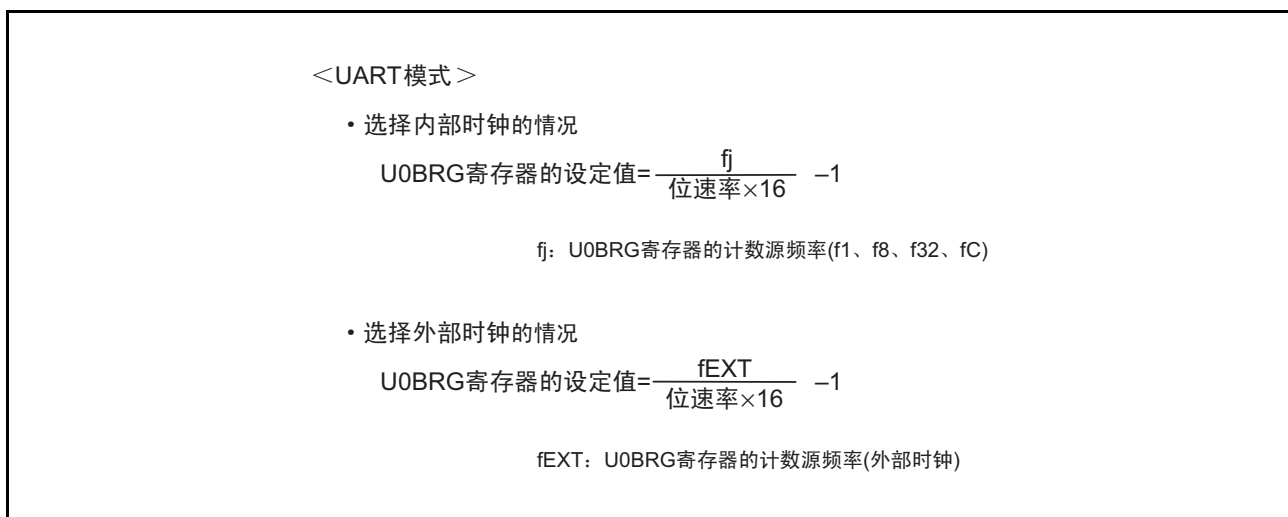


图 21.8 U0BRG 寄存器的设定值的计算式

表 21.8 UART 模式的位速率设定例子 (选择内部时钟的情况)

位速率 (bps)	U0BRG 的计数源	系统时钟 =20MHz			系统时钟 =18.432MHz (注 1)			系统时钟 =8MHz		
		U0BRG 的设定值	实际时间 (bps)	设定 误差 (%)	U0BRG 的设定值	实际时间 (bps)	设定 误差 (%)	U0BRG 的设定值	实际时间 (bps)	设定 误差 (%)
1200	f8	129(81h)	1201.92	0.16	119(77h)	1200.00	0.00	51(33h)	1201.92	0.16
2400	f8	64(40h)	2403.85	0.16	59(3Bh)	2400.00	0.00	25(19h)	2403.85	0.16
4800	f8	32(20h)	4734.85	-1.36	29(1Dh)	4800.00	0.00	12(0Ch)	4807.69	0.16
9600	f1	129(81h)	9615.38	0.16	119(77h)	9600.00	0.00	51(33h)	9615.38	0.16
14400	f1	86(56h)	14367.82	-0.22	79(4Fh)	14400.00	0.00	34(22h)	14285.71	-0.79
19200	f1	64(40h)	19230.77	0.16	59(3Bh)	19200.00	0.00	25(19h)	19230.77	0.16
28800	f1	42(2Ah)	29069.77	0.94	39(27h)	28800.00	0.00	16(10h)	29411.76	2.12
38400	f1	32(20h)	37878.79	-1.36	29(1Dh)	38400.00	0.00	12(0Ch)	38461.54	0.16
57600	f1	21(15h)	56818.18	-1.36	19(13h)	57600.00	0.00	8(08h)	55555.56	-3.55
115200	f1	10(0Ah)	113636.36	-1.36	9(09h)	115200.00	0.00	—	—	—

注 1. 对于高速内部振荡器, 必须将 FR18S0 寄存器的调整值写到 FRC0 寄存器并且将 FR18S1 寄存器的调整值写到 FRC1 寄存器。

这是选择高速内部振荡器作为系统时钟并且将 FRA2 寄存器的 FRA22 ~ FRA20 位置 “000b” (1 分频模式) 的情况。

#### 21.4.2 发生通信错误时的处理方法

在 UART 模式中进行发送 / 接收时, 如果中途结束通信或者发生通信错误, 就必须按照以下的步骤进行重新设定:

1. 将 U0C1 寄存器的 TE 位置 “0” (禁止发送) 并且将 RE 位置 “0” (禁止接收)。
2. 将 U0MR 寄存器的 SMD2 ~ SMD0 位置 “000b” (串行接口无效)。
3. 将 U0MR 寄存器的 SMD2 ~ SMD0 位置 “100b” (UART 模式、传送数据的长度为 7 位)、“101b” (UART 模式、传送数据的长度为 8 位) 或者 “110b” (UART 模式、传送数据的长度为 9 位)。
4. 将 U0C1 寄存器的 TE 位置 “1” (允许发送) 并且将 RE 位置 “1” (允许接收)。

#### 21.5 使用串行接口 (UART0) 时的注意事项

- 与时钟同步串行 I/O 模式和时钟异步串行 I/O 模式无关, 必须以 16 位为单位读 U0RB 寄存器。如果读 U0RB 寄存器的高位字节, U0RB 寄存器的 PER 位和 FER 位以及 U0C1 寄存器的 RI 位就变为 “0”。如果发生接收错误, 就必须在读 U0RB 寄存器后用读取值进行确认。

<读接收缓冲寄存器的程序例子>

```
MOV.W          00A6H, R0          ;读 U0RB 寄存器
```

- 在传送数据位长为 9 位的时钟异步串行 I/O 模式中, 必须以 8 位为单位按照高位字节 → 低位字节的顺序写 U0TB 寄存器。

<写发送缓冲寄存器的程序例子>

```
MOV.B          #XXH, 00A3H       ;写 U0TB 寄存器的高位字节
MOV.B          #XXH, 00A2H       ;写 U0TB 寄存器的低位字节
```

## 22. 串行接口 (UART2)

### 注意

本章说明 R8C/LA8A 群。  
有关其他群请参照“1.1.2 各群的不同点”。

串行接口由 UART0 和 UART2 这 2 个通道构成。本章对 UART2 进行说明。

### 22.1 概要

UART2 有专用的传送时钟发生定时器。

UART2 的框图和 UART2 发送 / 接收部的框图分别如图 22.1 和图 22.2 所示。

UART2 有以下模式：

- 时钟同步串行 I/O 模式
- 时钟异步串行 I/O 模式 (UART 模式)
- 特殊模式 1 (I<sup>2</sup>C 模式)
- 多处理器通信功能

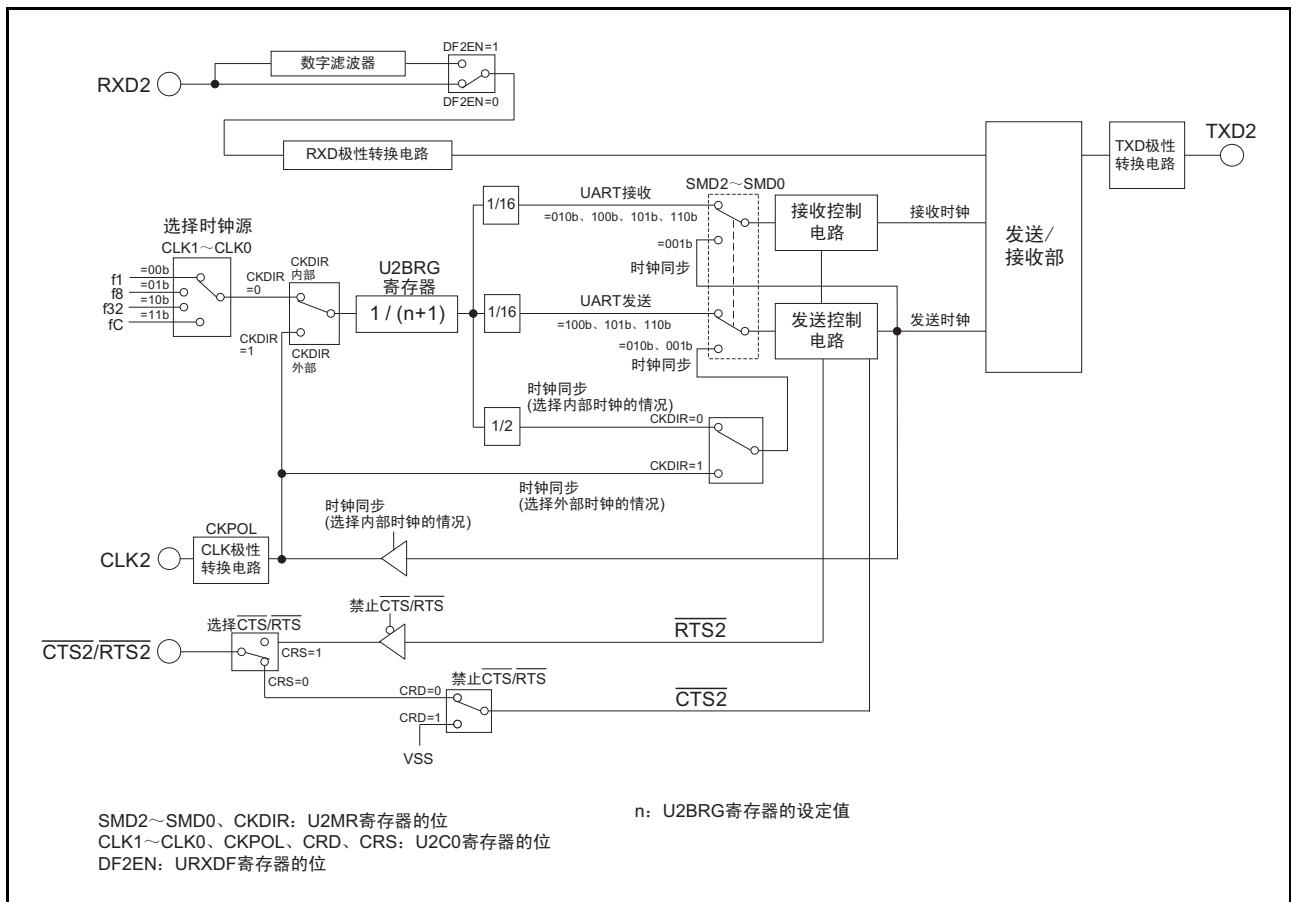


图 22.1 UART2 的框图

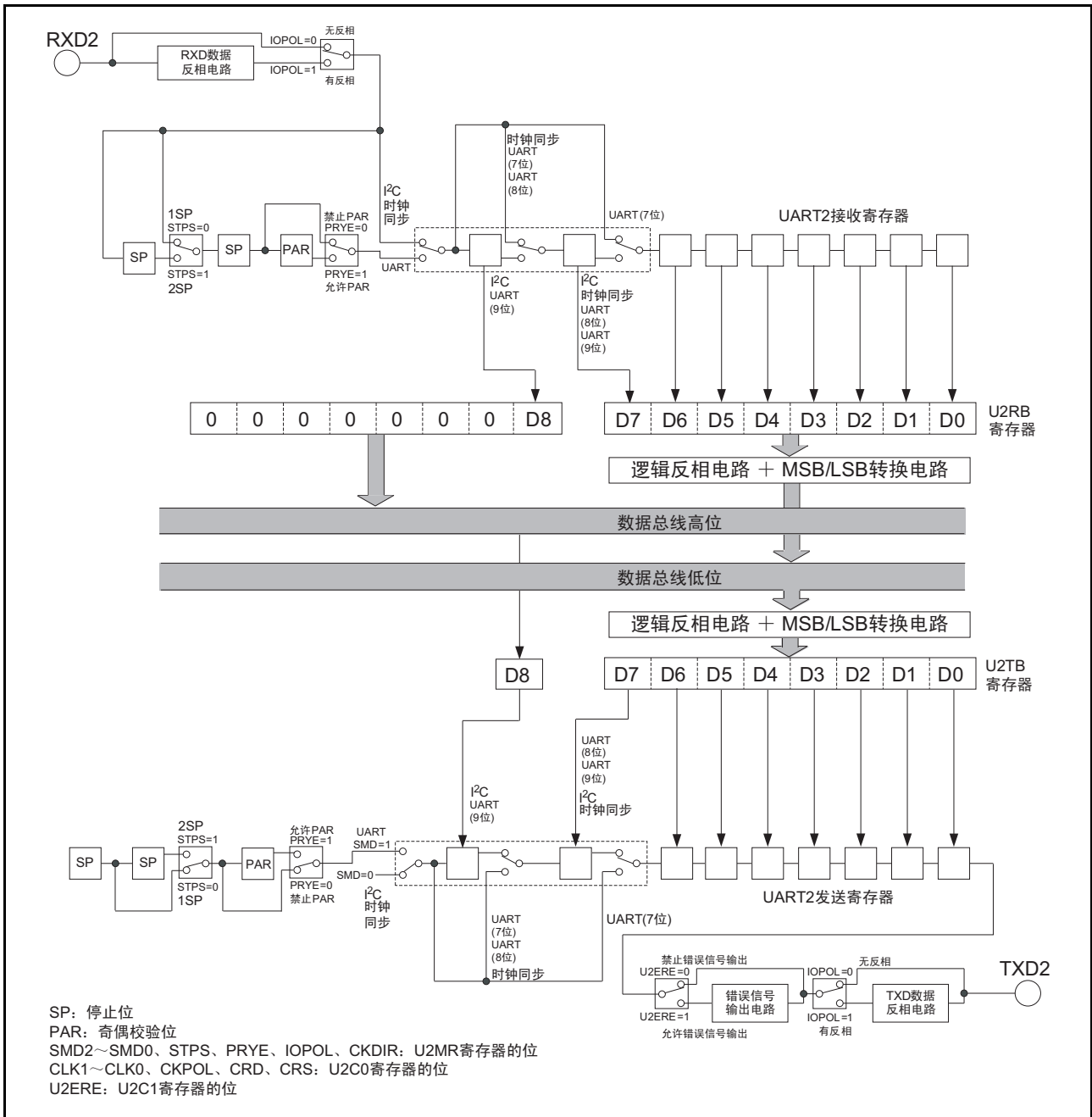


图 22.2 UART2 发送 / 接收部的框图

表 22.1 UART2 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
TXD2	P7_1、P7_2、P8_5	输出	串行数据输出
RXD2	P7_1、P7_2、P8_6	输入	串行数据输入
CLK2	P7_0、P8_4	输入 / 输出	传送时钟输入 / 输出
CTS2	P7_3、P8_7	输入	发送控制的输入
RTS2	P7_3、P8_7	输出	接收控制的输出
SCL2	P7_1、P7_2、P8_6	输入 / 输出	I <sup>2</sup> C 模式的时钟输入 / 输出
SDA2	P7_1、P7_2、P8_5	输入 / 输出	I <sup>2</sup> C 模式的数据输入 / 输出

## 22.2 寄存器说明

### 22.2.1 模块待机控制寄存器 0 (MSTCR0)

地址	地址 0008h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MSTADC	—	MSTTRC	MSTLCD	MSTIIC	MSTURT2	MSTURT0	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	MSTURT0	UART0 待机位	0: 有效 1: 待机 (注 1)	R/W
b2	MSTURT2	UART2 待机位	0: 有效 1: 待机 (注 2)	R/W
b3	MSTIIC	SSU、I <sup>2</sup> C 总线待机位	0: 有效 1: 待机 (注 3)	R/W
b4	MSTLCD	LCD 待机位	0: 有效 1: 待机 (注 4)	R/W
b5	MSTTRC	定时器 RC 待机位	0: 有效 1: 待机 (注 5)	R/W
b6	—	保留位	必须置“0”。	R/W
b7	MSTADC	A/D 待机位 (注 6)	0: 有效 1: 待机	R/W

注 1. 当 MSTURT0 位为“1” (待机) 时, UART0 的相关寄存器 (地址 00A0h ~ 00A7h) 的存取无效。

注 2. 当 MSTURT2 位为“1” (待机) 时, UART2 的相关寄存器 (地址 00A8h ~ 00BFh) 的存取无效。

注 3. 当 MSTIIC 位为“1” (待机) 时, SSU、I<sup>2</sup>C 总线的相关寄存器 (地址 0193h ~ 019Dh) 的存取无效。

注 4. 当 MSTLCD 位为“1” (待机) 时, LCD 的相关寄存器 (地址 0200h ~ 0237h) 的存取无效。

注 5. 当 MSTTRC 位为“1” (待机) 时, 定时器 RC 的相关寄存器 (地址 0120h ~ 0133h) 的存取无效。

注 6. 当 MSTADC 位为“1” (待机) 时, A/D 的相关寄存器 (地址 00C0h ~ 00D9h 和地址 00DCh ~ 00DFh) 的存取无效。

在使用温度传感器时, 必须将 MSTADC 位置“0” (有效)。

要将各待机位设定为待机时, 必须在停止对应的外围功能后进行更改。不能读写被各待机位设定为待机的外围功能的各寄存器, 也停止给外围功能提供时钟。

要从待机更改为有效时, 必须在更改后重新设定对应的外围功能的寄存器。

## 22.2.2 UART2 发送 / 接收模式寄存器 (U2MR)

地址	地址 00A8h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	IOPOL	PRYE	PRY	STPS	CKDIR	SMD2	SMD1	SMD0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	SMD0	串行 I/O 模式选择位 (注 1、注 2)	b2 b1 b0 0 0 0: 串行接口无效 0 0 1: 时钟同步串行 I/O 模式 0 1 0: I <sup>2</sup> C 模式 1 0 0: UART 模式、传送数据的长度为 7 位。 1 0 1: UART 模式、传送数据的长度为 8 位。 1 1 0: UART 模式、传送数据的长度为 9 位。 上述以外: 不能设定	R/W
b1	SMD1			R/W
b2	SMD2			R/W
b3	CKDIR	内部 / 外部时钟选择位	0: 内部时钟 1: 外部时钟	R/W
b4	STPS	停止位长选择位	0: 1 个停止位 1: 2 个停止位	R/W
b5	PRY	奇偶校验选择位	在 PRYE 位为 “1” 时有效。 0: 奇校验 1: 偶校验	R/W
b6	PRYE	奇偶校验允许位	0: 禁止奇偶校验 1: 允许奇偶校验	R/W
b7	IOPOL	TXD、RXD 输入 / 输出的极性转换位	0: 无反相 1: 有反相	R/W

注 1. 在将 SMD2 ~ SMD0 位置 “000b” (串行接口无效) 时, 必须将 U2C1 寄存器的 TE 位置 “0” (禁止发送) 并且将 RE 位置 “0” (禁止接收)。

注 2. 当 SMD2 ~ SMD0 位为 “001b” (时钟同步串行 I/O 模式) 时, U2RB 寄存器的错误标志 (FER 位、PER 位、SUM 位) 无效, 读取值为不定值。

## 22.2.3 UART2 位速率寄存器 (U2BRG)

地址	地址 00A9h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	设定范围	R/W
b7 ~ b0	假设设定值为 n, 则 U2BRG 对计数源进行 n+1 分频。	00h ~ FFh	W

必须在停止发送和接收时写 U2BRG 寄存器。

必须使用 MOV 指令写 U2BRG 寄存器。

必须在设定 U2C0 寄存器的 CLK1 ~ CLK0 位后写 U2BRG 寄存器。

## 22.2.4 UART2 发送缓冲寄存器 (U2TB)

地址	地址 00ABh ~ 00AAh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	MPTB
复位后的值	X	X	X	X	X	X	X	X

位	符号	功能	R/W
b0	—	发送数据 (D7 ~ D0)	W
b1	—		
b2	—		
b3	—		
b4	—		
b5	—		
b6	—		
b7	—		
b8	MPTB	发送数据 (D8) (注 1) [不使用多处理器通信功能的情况] 发送数据 (D8) [使用多处理器通信功能的情况] • 在传送 ID 时, 必须将 MPTB 位置 “1”。 • 在传送数据时, 必须将 MPTB 位置 “0”。	W
b9	—	什么也不指定。读写值都为 “0”。	—
b10	—		
b11	—		
b12	—		
b13	—		
b14	—		
b15	—		

注 1. 必须在设定 MPTB 位后设定 b0 ~ b7。

## 22.2.5 UART2 发送 / 接收控制寄存器 0 (U2C0)

地址	地址 00ACh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	UFORM	CKPOL	NCH	CRD	TXEPT	CRS	CLK1	CLK0
复位后的值	0	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	CLK0	U2BRG 计数源选择位 (注 1)	b1 b0 0 0: 选择 f1 0 1: 选择 f8 1 0: 选择 f32 1 1: 选择 fC	R/W
b1	CLK1			R/W
b2	CRS	CTS/RTS 功能选择位	在 CRD 位为“0”时有效 0: 选择 CTS 功能 1: 选择 RTS 功能	R/W
b3	TXEPT	发送寄存器空标志	0: 发送寄存器有数据 (正在发送) 1: 发送寄存器无数据 (发送结束)	R
b4	CRD	CTS/RTS 禁止位	0: 允许 CTS/RTS 功能 1: 禁止 CTS/RTS 功能	R/W
b5	NCH	数据输出选择位	0: TXD2/SDA2 引脚和 SCL2 引脚为 CMOS 输出 1: TXD2/SDA2 引脚和 SCL2 引脚为 N 沟道漏极开路输出	R/W
b6	CKPOL	CLK 极性选择位	0: 在传送时钟的下降沿输出发送数据, 在上升沿输入接收数据。 1: 在传送时钟的上升沿输出发送数据, 在下降沿输入接收数据。	R/W
b7	UFORM	传送格式选择位 (注 2)	0: LSB first 1: MSB first	R/W

注 1. 如果更改 CLK1 ~ CLK0 位, 就必须重新设定 U2BRG 寄存器。

注 2. 当 U2MR 寄存器的 SMD2 ~ SMD0 位为“001b”(时钟同步串行 I/O 模式) 或者“101b”(UART 模式、传送数据的长度为 8 位) 时, UFORM 位有效。

当 SMD2 ~ SMD0 位为“010b”(I<sup>2</sup>C 模式) 时, 必须将 UFORM 位置“1”; 当 SMD2 ~ SMD0 位为“100b”(UART 模式、传送数据的长度为 7 位) 或者“110b”(UART 模式、传送数据的长度为 9 位) 时, 必须将此位置“0”。



## 22.2.6 UART2 发送 / 接收控制寄存器 1 (U2C1)

地址	地址 00ADh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	U2ERE	U2LCH	U2RRM	U2IRS	RI	RE	TI	TE
复位后的值	0	0	0	0	0	0	1	0

位	符号	位名	功能	R/W
b0	TE	发送允许位	0: 禁止发送 1: 允许发送	R/W
b1	TI	发送缓冲器空标志	0: U2TB 寄存器有数据 1: U2TB 寄存器无数据	R
b2	RE	接收允许位	0: 禁止接收 1: 允许接收	R/W
b3	RI	接收结束标志	0: U2RB 寄存器无数据 1: U2RB 寄存器有数据	R
b4	U2IRS	UART2 发送中断源选择位	0: 发送缓冲器空 (TI=1) 1: 发送结束 (TXEPT=1)	R/W
b5	U2RRM	UART2 连续接收模式允许位	0: 禁止连续接收模式 1: 允许连续接收模式	R/W
b6	U2LCH	数据逻辑选择位 (注 1)	0: 无反相 1: 有反相	R/W
b7	U2ERE	错误信号输出允许位	0: 不输出 1: 输出	R/W

注 1. 当 U2MR 寄存器的 SMD2 ~ SMD0 位为 “001b” (时钟同步串行 I/O 模式)、“100b” (UART 模式、传送数据的长度为 7 位) 或者 “101b” (UART 模式、传送数据的长度为 8 位) 时, 此位有效。  
当 SMD2 ~ SMD0 位为 “010b” (I2C 模式) 或者 “110b” (UART 模式、传送数据的长度为 9 位) 时, 必须将此位置 “0”。

## 22.2.7 UART2 接收缓冲寄存器 (U2RB)

地址	地址 00AFh ~ 00AEh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	SUM	PER	FER	OER	—	—	—	MPRB
复位后的值	X	X	X	X	X	X	X	X

位	符号	位名	功能	R/W
b0	—	—	接收数据 (D7 ~ D0)	R
b1	—	—		
b2	—	—		
b3	—	—		
b4	—	—		
b5	—	—		
b6	—	—		
b7	—	—		
b8	MPRB	—	接收数据 (D8) (注 1) [不使用多处理器通信功能的情况] 接收数据 (D8) [使用多处理器通信功能的情况] • 当 MPRB 位为 “0” 时, 接收到的 D0 ~ D7 为数据字段。 • 当 MPRB 位为 “1” 时, 接收到的 D0 ~ D7 为 ID 字段。	R
b9	—	什么也不指定。只能写 “0”, 读取值为不定值。		—
b10	—			
b11	—	保留位	必须置 “0”。	R/W
b12	OER	溢出错误标志 (注 1)	0: 无溢出错误 1: 发生溢出错误	R
b13	FER	帧错误标志 (注 1、注 2)	0: 无帧错误 1: 发生帧错误	R
b14	PER	奇偶校验错误标志 (注 1、注 2)	0: 无奇偶校验错误 1: 发生奇偶校验错误	R
b15	SUM	错误和标志 (注 1、注 2)	0: 无错误 1: 发生错误	R

注 1. 如果将 U2MR 寄存器的 SMD2 ~ SMD0 位置 “000b” (串行接口无效) 或者将 U2C1 寄存器的 RE 位置 “0” (禁止接收), SUM 位、PER 位、FER 位和 OER 位就全部变为 “0” (无错误)。当 PER 位、FER 位和 OER 位全部为 “0” (无错误) 时, SUM 位就为 “0” (无错误)。另外, 如果读 U2RB 寄存器的低位字节, PER 位和 FER 位就变为 “0”。

要将 U2MR 寄存器的 SMD2 ~ SMD0 位置 “000b” 时, 必须将 U2C1 寄存器的 TE 位置 “0” (禁止发送) 并且将 RE 位置 “0” (禁止接收)。

注 2. 当 U2MR 寄存器的 SMD2 ~ SMD0 位为 “001b” (时钟同步串行 I/O 模式) 或者 “010b” (I<sup>2</sup>C 模式) 时, 这些错误标志无效, 读取值为不定值。

## 22.2.8 UART2 数字滤波器的功能选择寄存器 (URXDF)

地址	地址 00B0h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	DF2EN	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	DF2EN	RXD2 数字滤波器允许位 (注 1)	0: 禁止数字滤波器 1: 允许数字滤波器	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. RXD2 数字滤波器只能在时钟异步串行 I/O (UART) 模式中使用。当 U2MR 寄存器的 SMD2 ~ SMD0 位为“001b” (时钟同步串行 I/O 模式) 或者“010b” (I<sup>2</sup>C 模式) 时, 必须将 DF2EN 位置“0” (禁止 RXD2 数字滤波器)。

## 22.2.9 UART2 特殊模式寄存器 5 (U2SMR5)

地址	地址 00BBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	MPIE	—	—	—	MP
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	MP	多处理器通信允许位	0: 禁止多处理器通信 1: 允许多处理器通信 (注 1)	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	MPIE	多处理器通信控制位	此位在 MP 位为“1” (允许多处理器通信) 时有效。 当 MPIE 位为“1”时, 变为以下的状态: <ul style="list-style-type: none"> <li>忽视多处理器位为“0”的接收数据, 禁止 U2C1 寄存器的 RI 位、U2RB 寄存器的 OER 位和 FER 位变为“1”。</li> <li>如果接收多处理器位为“1”的接收数据, MPIE 位就变为“0”, 为多处理器通信以外的接收。</li> </ul>	R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—	保留位	必须置“0”。	R/W

注 1. 当 MP 位为“1” (允许多处理器通信) 时, U2MR 寄存器的 PRY 位和 PRYE 位的设定无效。当 U2MR 寄存器的 SMD2 ~ SMD0 位为“001b” (时钟同步串行 I/O 模式) 时, 必须将 MP 位置“0” (禁止多处理器通信)。

## 22.2.10 UART2 特殊模式寄存器 4 (U2SMR4)

地址	地址 00BCh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SWC9	SCLHI	ACKC	ACKD	STSPSEL	STPREQ	RSTAREQ	STAREQ
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	STAREQ	开始条件生成位 (注 1)	0: 清除 1: 开始	R/W
b1	RSTAREQ	重新开始生成位 (注 1)	0: 清除 1: 开始	R/W
b2	STPREQ	停止条件生成位 (注 1)	0: 清除 1: 开始	R/W
b3	STSPSEL	SCL、SDA 输出选择位	0: 不输出开始条件和停止条件 1: 输出开始条件和停止条件	R/W
b4	ACKD	ACK 数据位	0: ACK 1: NACK	R/W
b5	ACKC	ACK 数据输出允许位	0: 输出串行接口数据 1: 输出 ACK 数据	R/W
b6	SCLHI	SCL 输出停止允许位	0: 禁止 1: 允许	R/W
b7	SWC9	SCL 等待位 3	0: 禁止 SCL 保持 “L” 电平 1: 允许 SCL 保持 “L” 电平	R/W

注 1. 此位在生成各条件时变为 “0”。

## 22.2.11 UART2 特殊模式寄存器 3 (U2SMR3)

地址	地址 00BDh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	DL2	DL1	DL0	—	NODC	—	CKPH	—
复位后的值	0	0	0	X	0	X	0	X

位	符号	位名	功能	R/W
b0	—	什么也不指定。只能写“0”，读取值为不定值。		—
b1	CKPH	时钟相位设定位	0: 无时钟延迟 1: 有时钟延迟	R/W
b2	—	什么也不指定。只能写“0”，读取值为不定值。		—
b3	NODC	时钟输出选择位	0: CLK2 为 CMOS 输出 1: CLK2 为 N 沟道漏极开路输出	R/W
b4	—	什么也不指定。只能写“0”，读取值为不定值。		—
b5	DL0	SDA2 数字延迟值设定位 (注 1、注 2)	b7 b6 b5 0 0 0: 无延迟 0 0 1: 1 ~ 2 个 U2BRG 计数源周期 0 1 0: 2 ~ 3 个 U2BRG 计数源周期 0 1 1: 3 ~ 4 个 U2BRG 计数源周期 1 0 0: 4 ~ 5 个 U2BRG 计数源周期 1 0 1: 5 ~ 6 个 U2BRG 计数源周期 1 1 0: 6 ~ 7 个 U2BRG 计数源周期 1 1 1: 7 ~ 8 个 U2BRG 计数源周期	R/W
b6	DL1			R/W
b7	DL2			R/W

注 1. 在 I<sup>2</sup>C 模式中，DL2 ~ DL0 位使 SDA2 输出产生数字延迟；在非 I<sup>2</sup>C 模式中，必须将 DL2 ~ DL0 位置“000b”（无延迟）。

注 2. 延迟量因 SCL2 引脚和 SDA2 引脚的负载而不同。如果使用外部时钟，延迟量就会增大 100ns 左右。

## 22.2.12 UART2 特殊模式寄存器 2 (U2SMR2)

地址	地址 00BEh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	SDHI	SWC2	STAC	—	SWC	CSC	IICM2
复位后的值	X	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	IICM2	I <sup>2</sup> C 模式选择位 2	参照“表 22.12 I <sup>2</sup> C 模式的各功能”。	R/W
b1	CSC	时钟同步位	0: 禁止 1: 允许	R/W
b2	SWC	SCL 等待输出位	0: 禁止 1: 允许	R/W
b3	—	保留位	必须置“0”。	R/W
b4	STAC	UART2 初始化位	0: 禁止 1: 允许	R/W
b5	SWC2	SCL 等待输出位 2	0: 传送时钟 1: 输出“L”电平	R/W
b6	SDHI	SDA 输出禁止位	0: 允许 1: 禁止 (高阻抗)	R/W
b7	—	什么也不指定。读写值都为“0”。		—

## 22.2.13 UART2 特殊模式寄存器 (U2SMR)

地址	地址 00BFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	BBS	—	IICM
复位后的值	X	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	IICM	I <sup>2</sup> C 模式选择位	0: 非 I <sup>2</sup> C 模式 1: I <sup>2</sup> C 模式	R/W
b1	—	保留位	必须置“0”。	R/W
b2	BBS	总线忙标志 (注 1)	0: 检测到停止条件 1: 检测到开始条件 (忙)	R/W
b3	—	保留位	必须置“0”。	R/W
b4	—			
b5	—			
b6	—			
b7	—	什么也不指定。只能写“0”，读取值为不定值。		—

注 1. 如果通过程序给 BBS 位写“0”，此位就变为“0” (即使写“1”，值也不变)。

## 22.2.14 UART2 引脚选择寄存器 0 (U2SR0)

地址	地址 018Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	RXD2SEL1	RXD2SEL0	—	—	TXD2SEL1	TXD2SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TXD2SEL0	TXD2/SDA2 引脚选择位	b1 b0 0 0: 不使用 TXD2/SDA2 引脚 0 1: 分配到 P7_1 1 0: 分配到 P7_2 1 1: 分配到 P8_5	R/W
b1	TXD2SEL1			R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	RXD2SEL0	RXD2/SCL2 引脚选择位	b5 b4 0 0: 不使用 RXD2/SCL2 引脚 0 1: 分配到 P7_2 1 0: 分配到 P7_1 1 1: 分配到 P8_6	R/W
b5	RXD2SEL1			R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

U2SR0 寄存器选择将 UART2 的输入 / 输出分配到哪个引脚。在使用 UART2 的输入 / 输出引脚时，必须设定 U2SR0 寄存器。

必须在设定 UART2 的相关寄存器前设定 U2SR0 寄存器，但是不能在 UART2 运行中更改 U2SR0 寄存器的设定值。

## 22.2.15 UART2 引脚选择寄存器 1 (U2SR1)

地址	地址 018Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	CTS2SEL1	CTS2SEL0	—	—	CLK2SEL1	CLK2SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CLK2SEL0	CLK2 引脚选择位	b1 b0 0 0: 不使用 CLK2 引脚 0 1: 分配到 P7_0 1 0: 分配到 P8_4 1 1: 不能设定	R/W
b1	CLK2SEL1			R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	CTS2SEL0	CTS2/RTS2 引脚选择位	b5 b4 0 0: 不使用 CTS2/RTS2 引脚 0 1: 分配到 P7_3 1 0: 分配到 P8_7 1 1: 不能设定	R/W
b5	CTS2SEL1			R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

U2SR1 寄存器选择将 UART2 的输入 / 输出分配到哪个引脚。在使用 UART2 的输入 / 输出引脚时，必须设定 U2SR1 寄存器。

必须在设定 UART2 的相关寄存器前设定 U2SR1 寄存器，但是不能在 UART2 运行中更改 U2SR1 寄存器的设定值。



### 22.3 时钟同步串行 I/O 模式

时钟同步串行 I/O 模式是使用传送时钟进行发送和接收的模式。

时钟同步串行 I/O 模式的规格以及时钟同步串行 I/O 模式中使用的寄存器及其设定值分别如表 22.2 和表 22.3 所示。

表 22.2 时钟同步串行 I/O 模式的规格

项目	规格
传送数据格式	传送数据的长度：8 位
传送时钟	<ul style="list-style-type: none"> <li>当 U2MR 寄存器的 CKDIR 位为 “0”（内部时钟）时：<math>f_j/(2(n+1))</math> fj: f1、f8、f32、fC n: U2BRG 寄存器的设定值（00h ~ FFh）</li> <li>当 CKDIR 位为 “1”（外部时钟）时：CLK2 引脚的输入</li> </ul>
发送 / 接收控制	可选择 $\overline{\text{CTS}}$ 功能、 $\overline{\text{RTS}}$ 功能或者禁止 $\overline{\text{CTS}}$ / $\overline{\text{RTS}}$ 功能。
发送开始条件	开始发送时需要以下的条件（注 1）： <ul style="list-style-type: none"> <li>U2C1 寄存器的 TE 位为 “1”（允许发送）。</li> <li>U2C1 寄存器的 TI 位为 “0”（U2TB 寄存器有数据）。</li> <li>在选择 <math>\overline{\text{CTS}}</math> 功能时，<math>\overline{\text{CTS2}}</math> 引脚的输入为 “L” 电平。</li> </ul>
接收开始条件	开始接收时需要以下的条件（注 1）： <ul style="list-style-type: none"> <li>U2C1 寄存器的 RE 位为 “1”（允许接收）。</li> <li>U2C1 寄存器的 TE 位为 “1”（允许发送）。</li> <li>U2C1 寄存器的 TI 位为 “0”（U2TB 寄存器有数据）。</li> </ul>
中断请求的发生时序	在发送时，能选择以下的任意条件： <ul style="list-style-type: none"> <li>U2C1 寄存器的 U2IRS 位为 “0”（发送缓冲器空）： 在将数据从 U2TB 寄存器传送到 UART2 发送寄存器时（发送开始时）。</li> <li>U2IRS 位为 “1”（发送结束）： 在 UART2 发送寄存器的数据发送结束时。</li> </ul> 在接收时 <ul style="list-style-type: none"> <li>在将数据从 UART2 接收寄存器传送到 U2RB 寄存器时（接收结束时）。</li> </ul>
错误检测	溢出错误（注 2） 如果在读 U2RB 寄存器前接收到下一个数据的第 7 位，就发生溢出错误。
选择功能	<ul style="list-style-type: none"> <li>CLK 极性的选择 传送数据的输出 / 输入时序可选择传送时钟的上升沿或者下降沿。</li> <li>LSB first 和 MSB first 的选择 选择是从 bit0 还是从 bit7 开始发送和接收。</li> <li>连续接收模式的选择 在读 U2RB 寄存器的同时变为接收允许状态。</li> <li>串行数据的逻辑转换 这是将发送 / 接收数据的逻辑值取反的功能。</li> </ul>

注 1. 在已选择外部时钟的情况下，必须满足以下的条件：

当 U2C0 寄存器的 CKPOL 位为 “0”（在传送时钟的下降沿输出发送数据，在上升沿输入接收数据）时，外部时钟为 “H” 电平状态；当 CKPOL 位为 “1”（在传送时钟的上升沿输出发送数据，在下降沿输入接收数据）时，外部时钟为 “L” 电平状态。

注 2. 如果发生溢出错误，U2RB 寄存器的接收数据就为不定值。

表 22.3 时钟同步串行 I/O 模式中使用的寄存器及其设定值

寄存器	位	功能
U2TB (注 1)	b0 ~ b7	必须设定发送数据。
U2RB (注 1)	b0 ~ b7	能读接收数据。
	OER	溢出错误标志
U2BRG	b0 ~ b7	必须设定传送率。
U2MR (注 1)	SMD2 ~ SMD0	必须置“001b”。
	CKDIR	必须选择内部时钟或者外部时钟。
	IOPOL	必须置“0”。
U2C0	CLK1 ~ CLK0	必须选择 U2BRG 的计数源。
	CRS	在使用 $\overline{\text{CTS}}$ 或者 $\overline{\text{RTS}}$ 时, 必须选择 $\overline{\text{CTS}}$ 或者 $\overline{\text{RTS}}$ 。
	TXEPT	发送寄存器空标志
	CRD	必须选择允许或者禁止 $\overline{\text{CTS/RTS}}$ 功能。
	NCH	必须选择 TXD2 引脚的输出形式。
	CKPOL	必须选择传送时钟的极性。
	UFORM	必须选择 LSB first 或者 MSB first。
U2C1	TE	在允许发送和接收时, 必须置“1”。
	TI	发送缓冲器空标志
	RE	在允许接收时, 必须置“1”。
	RI	接收结束标志
	U2IRS	必须选择 UART2 发送中断源。
	U2RRM	在使用连续接收模式时, 必须置“1”。
	U2LCH	在使用数据逻辑反相电路时, 必须置“1”。
	U2ERE	必须置“0”。
U2SMR	b0 ~ b7	必须置“0”。
U2SMR2	b0 ~ b7	必须置“0”。
U2SMR3	b0 ~ b2	必须置“0”。
	NODC	必须选择时钟的输出形式。
	b4 ~ b7	必须置“0”。
U2SMR4	b0 ~ b7	必须置“0”。
URXDF	DF2EN	必须置“0”。
U2SMR5	MP	必须置“0”。

注 1. 在时钟同步串行 I/O 模式中, 只能给此表中没有记载的位写“0”。

时钟同步串行 I/O 模式的输入 / 输出引脚功能 (不选择传送时钟的多个引脚输出功能的情况) 如表 22.4 所示。

在选择 UART2 的运行模式后并且在开始传送前, TXD2 引脚输出“H”电平 (在选择 N 沟道漏极开路输出时, 为高阻抗状态)。

时钟同步串行 I/O 模式的发送 / 接收时序例子如图 22.3 所示。

表 22.4 时钟同步串行 I/O 模式的输入 / 输出引脚功能 (不选择传送时钟的多个引脚输出功能的情况)

引脚名	功能	选择方法
TXD2 (P7_1、P7_2 或者 P8_5)	串行数据输出	<ul style="list-style-type: none"> <li>TXD2 (P7_1) U2SR0 寄存器的 TXD2SEL1 ~ TXD2SEL0 位为 “01b” (P7_1), 在选择 N 沟道漏极开路输出时, PD7 寄存器的 PD7_1 位为 “0”。</li> <li>TXD2 (P7_2) U2SR0 寄存器的 TXD2SEL1 ~ TXD2SEL0 位为 “10b” (P7_2), 在选择 N 沟道漏极开路输出时, PD7 寄存器的 PD7_2 位为 “0”。</li> <li>TXD2 (P8_5) U2SR0 寄存器的 TXD2SEL1 ~ TXD2SEL0 位为 “11b” (P8_5), 在选择 N 沟道漏极开路输出时, PD8 寄存器的 PD8_5 位为 “0”。</li> <li>在只进行接收时, 能通过将 TXD2SEL1 ~ TXD2SEL0 位设定为 “00b”, 将 P7_1、P7_2 和 P8_5 用作端口。</li> </ul>
RXD2 (P7_1、P7_2 或者 P8_6)	串行数据输入	<ul style="list-style-type: none"> <li>RXD2 (P7_1) U2SR0 寄存器的 RXD2SEL1 ~ RXD2SEL0 位为 “01b” (P7_1), PD7 寄存器的 PD7_1 位为 “0”。</li> <li>RXD2 (P7_2) U2SR0 寄存器的 RXD2SEL1 ~ RXD2SEL0 位为 “10b” (P7_2), PD7 寄存器的 PD7_2 位为 “0”。</li> <li>RXD2 (P8_6) U2SR0 寄存器的 RXD2SEL1 ~ RXD2SEL0 位为 “11b” (P8_6), PD8 寄存器的 PD8_6 位为 “0”。</li> <li>在只进行发送时, 能通过将 RXD2SEL1 ~ RXD2SEL0 位设定为 “00b”, 将 P7_1、P7_2 和 P8_6 用作端口。</li> </ul>
CLK2 (P7_0 或者 P8_4)	传送时钟输出	<ul style="list-style-type: none"> <li>CLK2 (P7_0) U2SR1 寄存器的 CLK2SEL1 ~ CLK2SEL0 位为 “01b” (P7_0), U2MR 寄存器的 CKDIR 位为 “0”, 在选择 N 沟道漏极开路输出时, PD7 寄存器的 PD7_0 位为 “0”。</li> <li>CLK2 (P8_4) U2SR1 寄存器的 CLK2SEL1 ~ CLK2SEL0 位为 “10b” (P8_4), U2MR 寄存器的 CKDIR 位为 “0”, 在选择 N 沟道漏极开路输出时, PD8 寄存器的 PD8_4 位为 “0”。</li> </ul>
	传送时钟输入	<ul style="list-style-type: none"> <li>CLK2 (P7_0) U2SR1 寄存器的 CLK2SEL1 ~ CLK2SEL0 位为 “01b” (P7_0), U2MR 寄存器的 CKDIR 位为 “1”, PD7 寄存器的 PD7_0 位为 “0”。</li> <li>CLK2 (P8_4) U2SR1 寄存器的 CLK2SEL1 ~ CLK2SEL0 位为 “10b” (P8_4), U2MR 寄存器的 CKDIR 位为 “1”, PD8 寄存器的 PD8_4 位为 “0”。</li> </ul>
CTS2/RTS2 (P7_3 或者 P8_7)	CTS 输入	<ul style="list-style-type: none"> <li>CTS2 (P7_3) U2SR1 寄存器的 CTS2SEL1 ~ CTS2SEL0 位为 “01b” (P7_3), U2C0 寄存器的 CRD 位为 “0”, U2C0 寄存器的 CRS 位为 “0”, PD7 寄存器的 PD7_3 位为 “0”。</li> <li>CTS2 (P8_7) U2SR1 寄存器的 CTS2SEL1 ~ CTS2SEL0 位为 “10b” (P8_7), U2C0 寄存器的 CRD 位为 “0”, U2C0 寄存器的 CRS 位为 “0”, PD8 寄存器的 PD8_7 位为 “0”。</li> </ul>
	RTS 输出	<ul style="list-style-type: none"> <li>RTS2 (P7_3) U2SR1 寄存器的 CTS2SEL1 ~ CTS2SEL0 位为 “01b” (P7_3), U2C0 寄存器的 CRD 位为 “0”, U2C0 寄存器的 CRS 位为 “1”。</li> <li>RTS2 (P8_7) U2SR1 寄存器的 CTS2SEL1 ~ CTS2SEL0 位为 “10b” (P8_7), U2C0 寄存器的 CRD 位为 “0”, U2C0 寄存器的 CRS 位为 “1”。</li> </ul>
	输入 / 输出端口	U2SR1 寄存器的 CTS2SEL1 ~ CTS2SEL0 位为 “00b”。

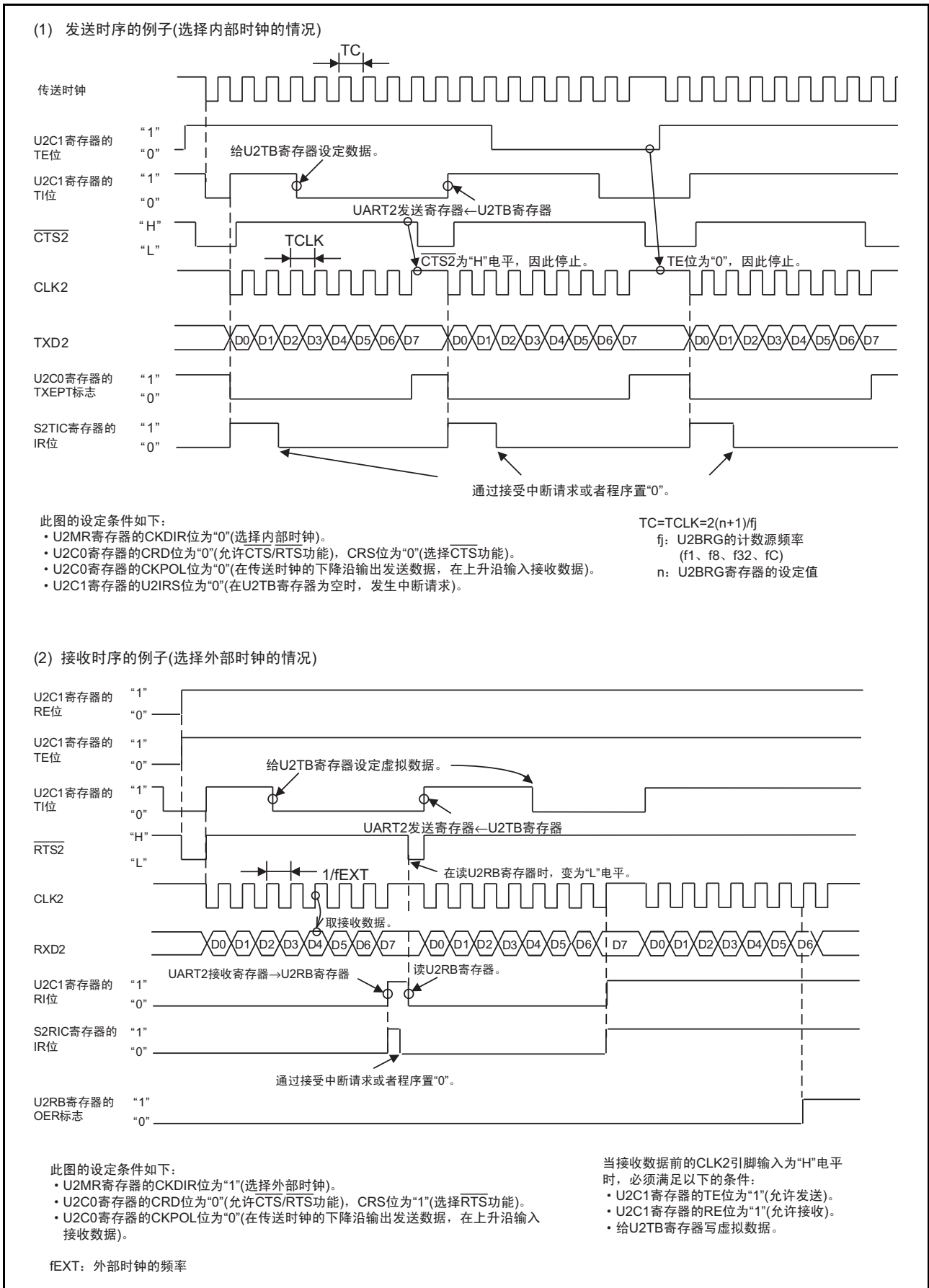


图 22.3 时钟同步串行 I/O 模式的发送 / 接收时序例子

### 22.3.1 发生通信错误时的处理方法

在时钟同步串行 I/O 模式中进行接收或者发送时，如果中途结束通信或者发生通信错误，就按照以下的步骤进行重新设定：

1. 将U2C1寄存器的TE位置“0”（禁止发送）并且将RE位置“0”（禁止接收）。
2. 将U2MR寄存器的SMD2～SMD0位置“000b”（串行接口无效）。
3. 将U2MR寄存器的SMD2～SMD0位置“001b”（时钟同步串行I/O模式）。
4. 将U2C1寄存器的TE位置“1”（允许发送）并且将RE位置“1”（允许接收）。

### 22.3.2 CLK 极性的选择

能通过 U2C0 寄存器的 CKPOL 位，选择传送时钟的极性，传送时钟的极性如图 22.4 所示。

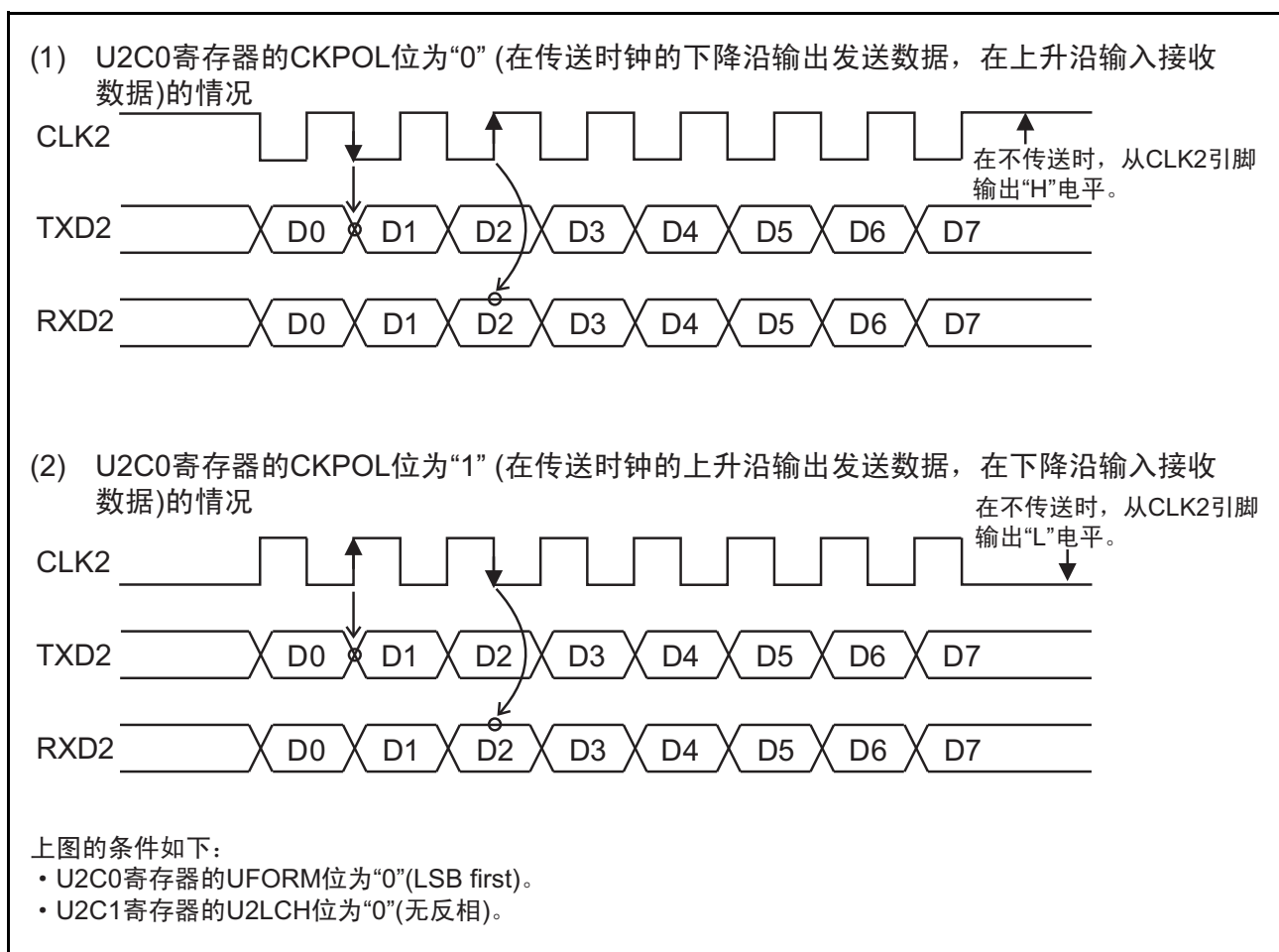


图 22.4 传送时钟的极性

### 22.3.3 LSB first 或者 MSB first 的选择

能通过 U2C0 寄存器的 UFORM 位选择传送格式，传送格式如图 22.5 所示。

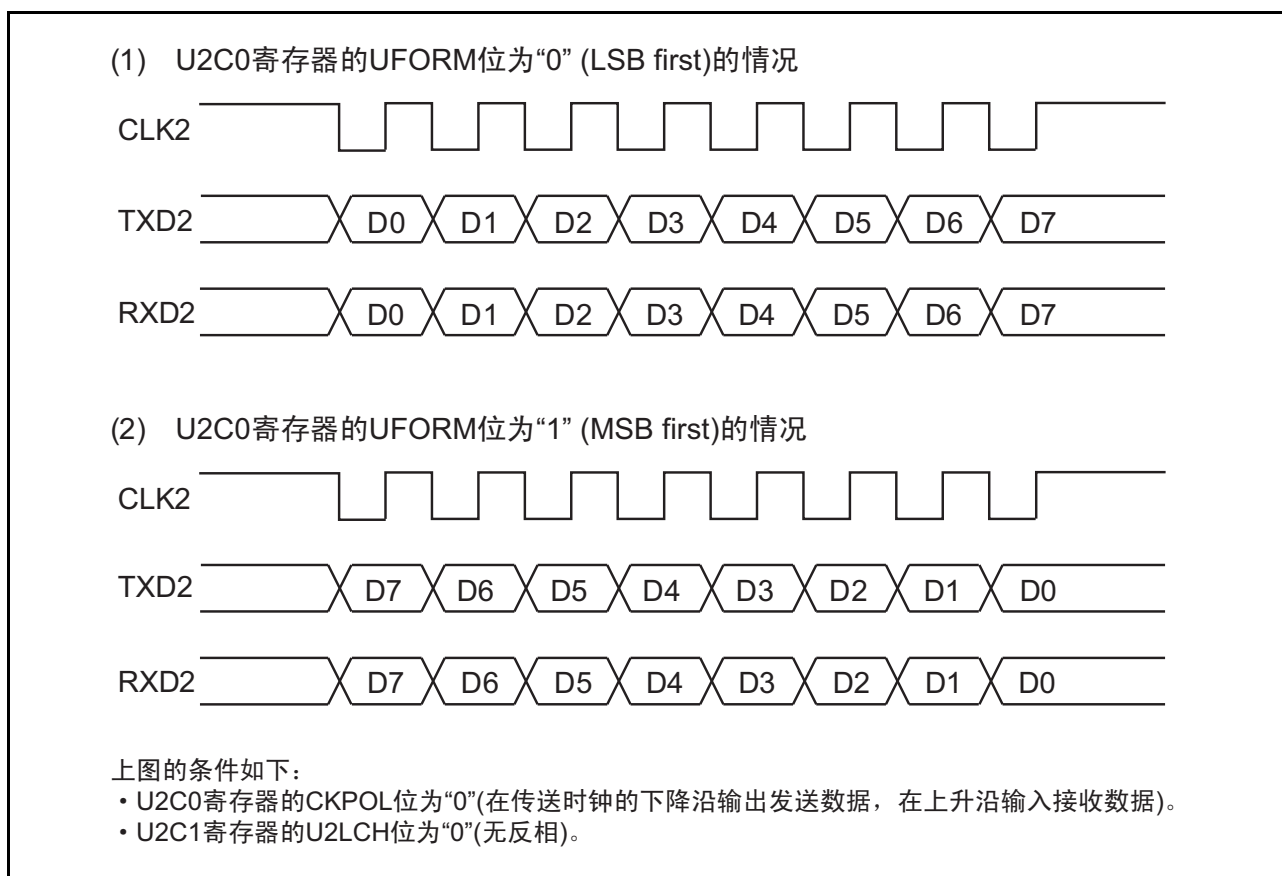


图 22.5 传送格式

### 22.3.4 连续接收模式

连续接收模式是通过读接收缓冲寄存器进入接收允许状态的模式。如果选择此模式，就进入接收允许状态，因此不需要虚写发送缓冲寄存器。但是，在开始接收时，需要虚读接收缓冲寄存器。

如果将 U2C1 寄存器的 U2RRM 位置 “1” (连续接收模式)，就在读 U2RB 寄存器时，U2C1 寄存器的 TI 位变为 “0” (U2TB 寄存器有数据)。当 U2RRM 位为 “1” 时，不能通过程序给 U2TB 寄存器写虚拟数据。

### 22.3.5 串行数据的逻辑转换

当 U2C1 寄存器的 U2LCH 位为“1”（有反相）时，在将 U2TB 寄存器的写入值进行逻辑取反后发送。如果读 U2RB 寄存器，就能读到接收数据被逻辑取反后的值。串行数据的逻辑如图 22.6 所示。

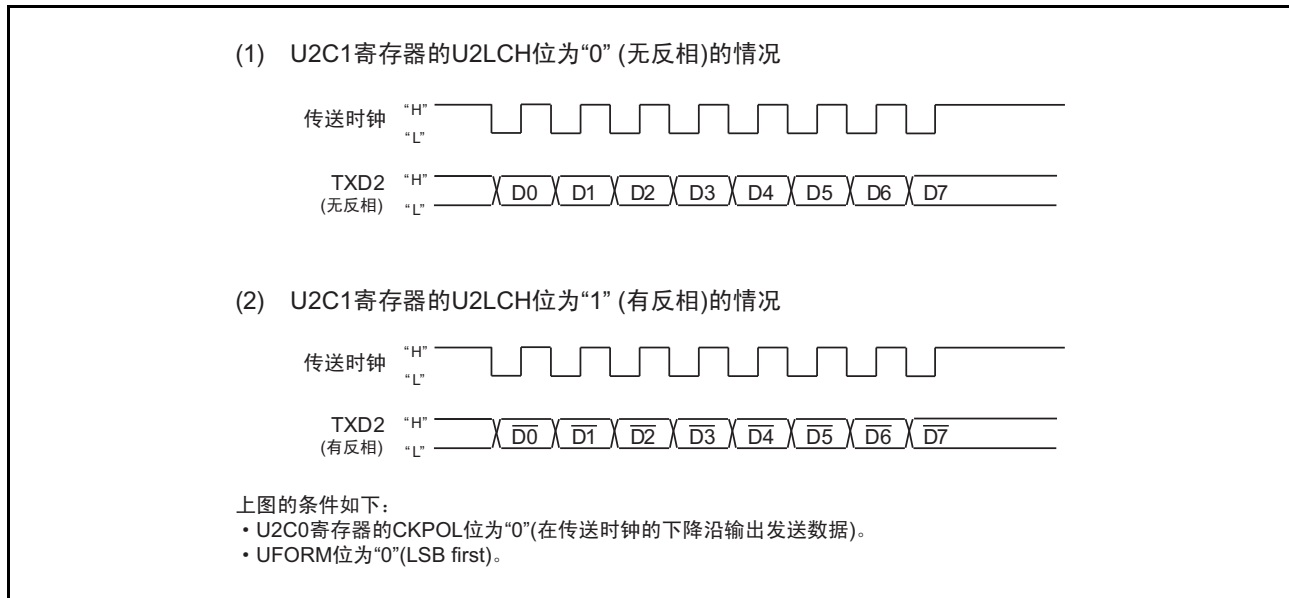


图 22.6 串行数据的逻辑

### 22.3.6 CTS/RTS 功能

$\overline{\text{CTS}}$  功能是在给  $\overline{\text{CTS2/RTS2}}$  引脚输入“L”电平时开始发送和接收的功能。如果  $\overline{\text{CTS2/RTS2}}$  引脚的输入电平变为“L”，就开始发送和接收。如果在发送和接收过程中将输入电平置为“H”，就停止下一个数据的发送和接收。

$\overline{\text{RTS}}$  功能在接收准备结束时，使  $\overline{\text{CTS2/RTS2}}$  引脚的输出电平变为“L”；在 CLK2 引脚的第一个下降沿，使  $\overline{\text{CTS2/RTS2}}$  引脚的输出电平变为“H”。

- |  |   |
|--|---|
| • U2C0寄存器的CRD位=1 (禁止 $\overline{\text{CTS/RTS}}$ 功能) | $\overline{\text{CTS2/RTS2}}$ 引脚为可编程输入/输出功能。                  |
| • CRD位=0, CRS位=0 (选择 $\overline{\text{CTS}}$ 功能)     | $\overline{\text{CTS2/RTS2}}$ 引脚为 $\overline{\text{CTS}}$ 功能。 |
| • CRD位=0, CRS位=1 (选择 $\overline{\text{RTS}}$ 功能)     | $\overline{\text{CTS2/RTS2}}$ 引脚为 $\overline{\text{RTS}}$ 功能。 |

## 22.4 时钟异步串行 I/O (UART) 模式

UART 模式是在设定任意的传送率和传送数据格式后进行发送和接收的模式，UART 模式的规格以及 UART 模式中使用的寄存器及其设定值分别如表 22.5 和表 22.6 所示。

表 22.5 UART 模式的规格

项目	规格
传送数据格式	<ul style="list-style-type: none"> <li>字符位 (传送数据): 可选择 7 位、8 位或者 9 位。</li> <li>起始位: 1 位</li> <li>奇偶校验位: 可选择奇校验、偶校验或者无奇偶校验。</li> <li>停止位: 可选择 1 位或者 2 位。</li> </ul>
传送时钟	<ul style="list-style-type: none"> <li>当 U2MR 寄存器的 CKDIR 位为 “0” (内部时钟) 时: <math>f_j/(16(n+1))</math>  <math>f_j</math>: f1、f8、f32、fC  <math>n</math>: U2BRG 寄存器的设定值 (00h ~ FFh)</li> <li>当 CKDIR 位为 “1” (外部时钟) 时: <math>f_{EXT}/(16(n+1))</math>  <math>f_{EXT}</math> 是 CLK2 引脚的输入。  <math>n</math>: U2BRG 寄存器的设定值 (00h ~ FFh)</li> </ul>
发送 / 接收控制	可选择 CTS 功能、RTS 功能或者禁止 CTS/RTS 功能。
发送开始条件	开始发送时需要以下的条件: <ul style="list-style-type: none"> <li>U2C1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>U2C1 寄存器的 TI 位为 “0” (U2TB 寄存器有数据)。</li> <li>在选择 CTS 功能时, CTS2 引脚的输入为 “L” 电平。</li> </ul>
接收开始条件	开始接收时需要以下的条件: <ul style="list-style-type: none"> <li>U2C1 寄存器的 RE 位为 “1” (允许接收)。</li> <li>检测到起始位。</li> </ul>
中断请求的发生时序	<p>在发送时, 能选择以下的任意条件:</p> <ul style="list-style-type: none"> <li>U2C1 寄存器的 U2IRS 位为 “0” (发送缓冲器空): 在将数据从 U2TB 寄存器发送到 UART2 发送寄存器时 (开始发送时)。</li> <li>U2IRS 位为 “1” (发送结束): 在 UART2 发送寄存器的数据发送结束时。</li> </ul> <p>在接收时</p> <ul style="list-style-type: none"> <li>在将数据从 UART2 接收寄存器传送到 U2RB 寄存器时 (接收结束时)。</li> </ul>
错误检测	<ul style="list-style-type: none"> <li>溢出错误 (注 1) 如果在读 U2RB 寄存器前接收到下一个数据的最后停止位的前 1 位, 就发生溢出错误。</li> <li>帧错误 (注 2) 当未检测到设定个数的停止位时, 发生帧错误。</li> <li>奇偶校验错误 (注 2) 在允许奇偶校验的情况下, 如果奇偶校验位和字符位中的 “1” 的个数不是设定的个数, 就发生奇偶校验错误。</li> <li>错误和标志 如果发生溢出错误、帧错误或者奇偶校验错误, 此标志就变为 “1”。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>LSB first 或者 MSB first 的选择 可选择是从 bit0 还是从 bit7 开始发送和接收。</li> <li>串行数据的逻辑转换 这是将发送数据的逻辑值取反的功能, 起始位和停止位不取反。</li> <li>TXD、RXD 输入 / 输出极性的转换 这是将 TXD 引脚输出电平和 RXD 引脚输入电平取反的功能。输入 / 输出数据的电平全部反相。</li> <li>RXD2 数字滤波器的选择 RXD2 输入信号能选择数字滤波器有效或者无效。</li> </ul>

注 1. 如果发生溢出错误, U2RB 寄存器的接收数据就为不定值。

注 2. 在将数据从 UART2 接收寄存器传送到 U2RB 寄存器时, 帧错误标志和奇偶校验错误标志变为 “1”。



表 22.6 UART 模式中使用的寄存器及其设定值

寄存器	位	功能
U2TB	b0 ~ b8	必须设定发送数据 (注 1)。
U2RB	b0 ~ b8	能读接收数据 (注 1、注 2)。
	OER、FER、PER、SUM	错误标志
U2BRG	b0 ~ b7	必须设定传送率。
U2MR	SMD2 ~ SMD0	当传送数据的长度为 7 位时, 必须置 “100b”。
		当传送数据的长度为 8 位时, 必须置 “101b”。
		当传送数据的长度为 9 位时, 必须置 “110b”。
	CKDIR	必须选择内部时钟或者外部时钟。
	STPS	必须选择停止位。
	PRY、PRYE	必须选择奇校验、偶校验或者无奇偶校验。
	IOPOL	必须选择 TXD/RXD 输入 / 输出的极性。
U2C0	CLK0、CLK1	必须选择 U2BRG 的计数源。
	CRS	在使用 CTS 功能或者 RTS 功能时, 必须选择 $\overline{\text{CTS}}$ 或者 $\overline{\text{RTS}}$ 。
	TXEPT	发送寄存器空标志
	CRD	必须选择允许或者禁止 $\overline{\text{CTS}}$ / $\overline{\text{RTS}}$ 功能。
	NCH	必须选择 TXD2 引脚的输出形式。
	CKPOL	必须置 “0”。
	UFORM	当传送数据的长度为 8 位时, 能选择 LSB first 或者 MSB first; 当传送数据的长度为 7 位或者 9 位时, 必须置 “0”。
U2C1	TE	在允许发送时, 必须置 “1”。
	TI	发送缓冲器空标志
	RE	在允许接收时, 必须置 “1”。
	RI	接收结束标志
	U2IRS	必须选择 UART2 发送中断源。
	U2RRM	必须置 “0”。
	U2LCH	在使用数据逻辑反相电路时, 必须置 “1”。
	U2ERE	必须置 “0”。
U2SMR	b0 ~ b7	必须置 “0”。
U2SMR2	b0 ~ b7	必须置 “0”。
U2SMR3	b0 ~ b7	必须置 “0”。
U2SMR4	b0 ~ b7	必须置 “0”。
URXDF	DF2EN	必须选择数字滤波器无效或者有效。
U2SMR5	MP	必须置 “0”。

注 1. 使用的位如下:

当传送数据的长度为 7 位时, 为 b0 ~ b6; 当传送数据的长度为 8 位时, 为 b0 ~ b7; 当传送数据的长度为 9 位时, 为 b0 ~ b8。

注 2. 当传送数据的长度为 7 位时, b7 ~ b8 的内容为不定值; 当传送数据的长度为 8 位时, b8 的内容为不定值。

UART 模式的输入 / 输出引脚功能如表 22.7 所示。在选择 UART2 的运行模式后并且在传送开始前, TXD2 引脚输出 “H” 电平 (在选择 N 沟道漏极开路输出时, 为高阻抗状态)。

UART 模式的发送时序例子和接收时序例子分别如图 22.7 和图 22.8 所示。

表 22.7 UART 模式的输入 / 输出引脚功能

引脚名	功能	选择方法
TXD2 (P7_1、P7_2 或者 P8_5)	串行数据输出	<ul style="list-style-type: none"> <li>TXD2 (P7_1) U2SR0 寄存器的 TXD2SEL1 ~ TXD2SEL0 位为 “01b” (P7_1), 在选择 N 沟道漏极开路输出时, PD7 寄存器的 PD7_1 位为 “0”。</li> <li>TXD2 (P7_2) U2SR0 寄存器的 TXD2SEL1 ~ TXD2SEL0 位为 “10b” (P7_2), 在选择 N 沟道漏极开路输出时, PD7 寄存器的 PD7_2 位为 “0”。</li> <li>TXD2 (P8_5) U2SR0 寄存器的 TXD2SEL1 ~ TXD2SEL0 位为 “11b” (P8_5), 在选择 N 沟道漏极开路输出时, PD8 寄存器的 PD8_5 位为 “0”。</li> <li>在只进行接收时, 能通过将 TXD2SEL1 ~ TXD2SEL0 位设定为 “00b”, 将 P7_1、P7_2 和 P8_5 用作端口。</li> </ul>
RXD2 (P7_1、P7_2 或者 P8_6)	串行数据输入	<ul style="list-style-type: none"> <li>RXD2 (P7_1) U2SR0 寄存器的 RXD2SEL1 ~ RXD2SEL0 位为 “01b” (P7_1), PD7 寄存器的 PD7_1 位为 “0”。</li> <li>RXD2 (P7_2) U2SR0 寄存器的 RXD2SEL1 ~ RXD2SEL0 位为 “10b” (P7_2), PD7 寄存器的 PD7_2 位为 “0”。</li> <li>RXD2 (P8_6) U2SR0 寄存器的 RXD2SEL1 ~ RXD2SEL0 位为 “11b” (P8_6), PD8 寄存器的 PD8_6 位为 “0”。</li> <li>在只进行发送时, 能通过将 RXD2SEL1 ~ RXD2SEL0 位设定为 “00b”, 将 P7_1、P7_2 和 P8_6 用作端口。</li> </ul>
CLK2 (P7_0 或者 P8_4)	输入 / 输出端口	U2SR1 寄存器的 CLK2SEL1 ~ CLK2SEL0 位为 “00b”。
	传送时钟输入	<ul style="list-style-type: none"> <li>CLK2 (P7_0) U2SR1 寄存器的 CLK2SEL1 ~ CLK2SEL0 位为 “01b” (P7_0), U2MR 寄存器的 CKDIR 位为 “1”, PD7 寄存器的 PD7_0 位为 “0”。</li> <li>CLK2 (P8_4) U2SR1 寄存器的 CLK2SEL1 ~ CLK2SEL0 位为 “10b” (P8_4), U2MR 寄存器的 CKDIR 位为 “1”, PD8 寄存器的 PD8_4 位为 “0”。</li> </ul>
CTS2/RTS2 (P7_3 或者 P8_7)	CTS 输入	<ul style="list-style-type: none"> <li>CTS2 (P7_3) U2SR1 寄存器的 CTS2SEL1 ~ CTS2SEL0 位为 “01b” (P7_3), U2C0 寄存器的 CRD 位为 “0”, U2C0 寄存器的 CRS 位为 “0”, PD7 寄存器的 PD7_3 位为 “0”。</li> <li>CTS2 (P8_7) U2SR1 寄存器的 CTS2SEL1 ~ CTS2SEL0 位为 “10b” (P8_7), U2C0 寄存器的 CRD 位为 “0”, U2C0 寄存器的 CRS 位为 “0”, PD8 寄存器的 PD8_7 位为 “0”。</li> </ul>
	RTS 输出	<ul style="list-style-type: none"> <li>RTS2 (P7_3) U2SR1 寄存器的 CTS2SEL1 ~ CTS2SEL0 位为 “01b” (P7_3), U2C0 寄存器的 CRD 位为 “0”, U2C0 寄存器的 CRS 位为 “1”。</li> <li>RTS2 (P8_7) U2SR1 寄存器的 CTS2SEL1 ~ CTS2SEL0 位为 “10b” (P8_7), U2C0 寄存器的 CRD 位为 “0”, U2C0 寄存器的 CRS 位为 “1”。</li> </ul>
	输入 / 输出端口	U2SR1 寄存器的 CTS2SEL1 ~ CTS2SEL0 位为 “00b”。

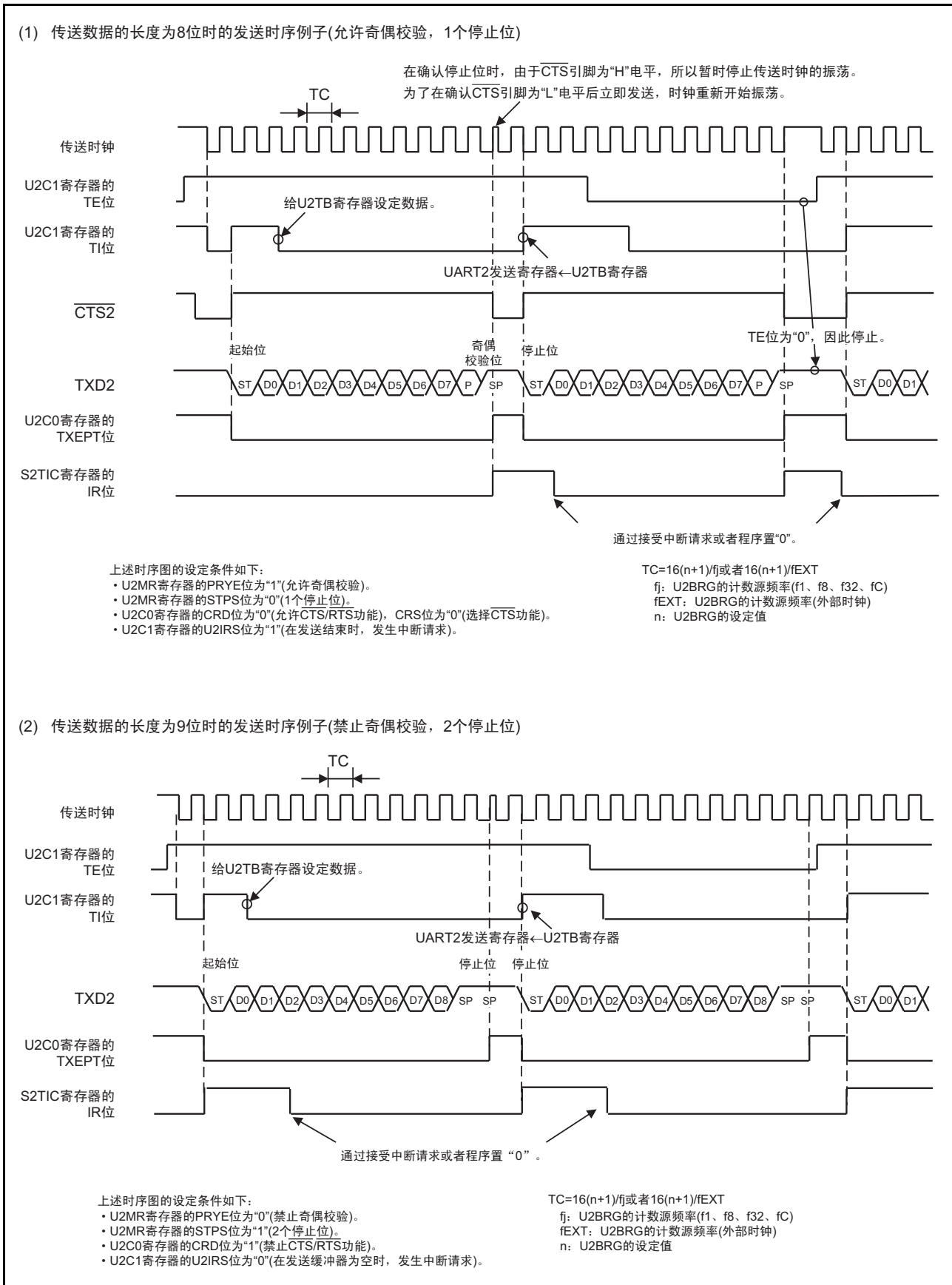


图 22.7 UART 模式的发送时序例子

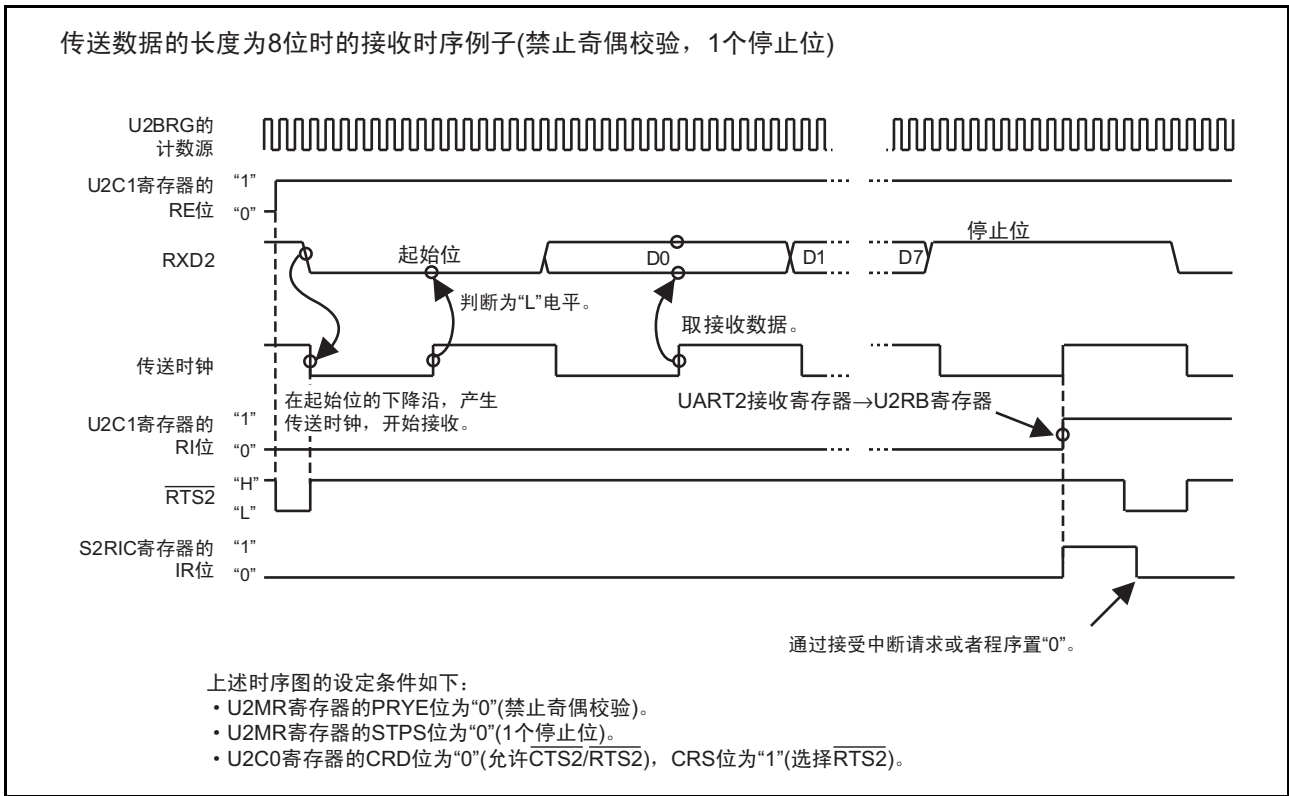


图 22.8 UART 模式的接收时序例子

### 22.4.1 位速率

在 UART 模式中, 位速率是由 U2BRG 寄存器进行 16 分频后的频率, UART 模式的位速率设定例子 (选择内部时钟的情况) 如表 22.8 所示。

表 22.8 UART 模式的位速率设定例子 (选择内部时钟的情况)

位速率 (bps)	U2BRG 的计数源	系统时钟 =20MHz			系统时钟 =18.432MHz (注 1)			系统时钟 =8MHz		
		U2BRG 的设定值	实际时间 (bps)	设定误差 (%)	U2BRG 的设定值	实际时间 (bps)	设定误差 (%)	U2BRG 的设定值	实际时间 (bps)	设定误差 (%)
1200	f8	129(81h)	1201.92	0.16	119(77h)	1200.00	0.00	51(33h)	1201.92	0.16
2400	f8	64(40h)	2403.85	0.16	59(3Bh)	2400.00	0.00	25(19h)	2403.85	0.16
4800	f8	32(20h)	4734.85	-1.36	29(1Dh)	4800.00	0.00	12(0Ch)	4807.69	0.16
9600	f1	129(81h)	9615.38	0.16	119(77h)	9600.00	0.00	51(33h)	9615.38	0.16
14400	f1	86(56h)	14367.82	-0.22	79(4Fh)	14400.00	0.00	34(22h)	14285.71	-0.79
19200	f1	64(40h)	19230.77	0.16	59(3Bh)	19200.00	0.00	25(19h)	19230.77	0.16
28800	f1	42(2Ah)	29069.77	0.94	39(27h)	28800.00	0.00	16(10h)	29411.76	2.12
38400	f1	32(20h)	37878.79	-1.36	29(1Dh)	38400.00	0.00	12(0Ch)	38461.54	0.16
57600	f1	21(15h)	56818.18	-1.36	19(13h)	57600.00	0.00	8(08h)	55555.56	-3.55
115200	f1	10(0Ah)	113636.36	-1.36	9(09h)	115200.00	0.00	—	—	—

注 1. 对于高速内部振荡器, 必须将 FR18S0 寄存器的调整值写到 FRC0 寄存器并且将 FR18S1 寄存器的调整值写到 FRC1 寄存器。

这是选择高速内部振荡器作为系统时钟并且将 FRA2 寄存器的 FRA22 ~ FRA20 位置 “001b” (2 分频模式) 的情况。

### 22.4.2 发生通信错误时的处理方法

在 UART 模式中进行接收或者发送时，如果中途结束通信或者发生通信错误，就必须按照以下的步骤进行重新设定：

1. 将U2C1寄存器的TE位置“0”（禁止发送）并且将RE位置“0”（禁止接收）。
2. 将U2MR寄存器的SMD2～SMD0位置“000b”（串行接口无效）。
3. 将U2MR寄存器的SMD2～SMD0位置“100b”（UART模式、传送数据的长度为7位）、“101b”（UART模式、传送数据的长度为8位）或者“110b”（UART模式、传送数据的长度为9位）。
4. 将U2C1寄存器的TE位置“1”（允许发送）并且将RE位置“1”（允许接收）。

### 22.4.3 LSB first 或者 MSB first 的选择

如图 22.9 所示，能通过 U2C0 寄存器的 UFORM 位选择传送格式。此功能在传送数据的长度为 8 位时有效。传送格式如图 22.9 所示。

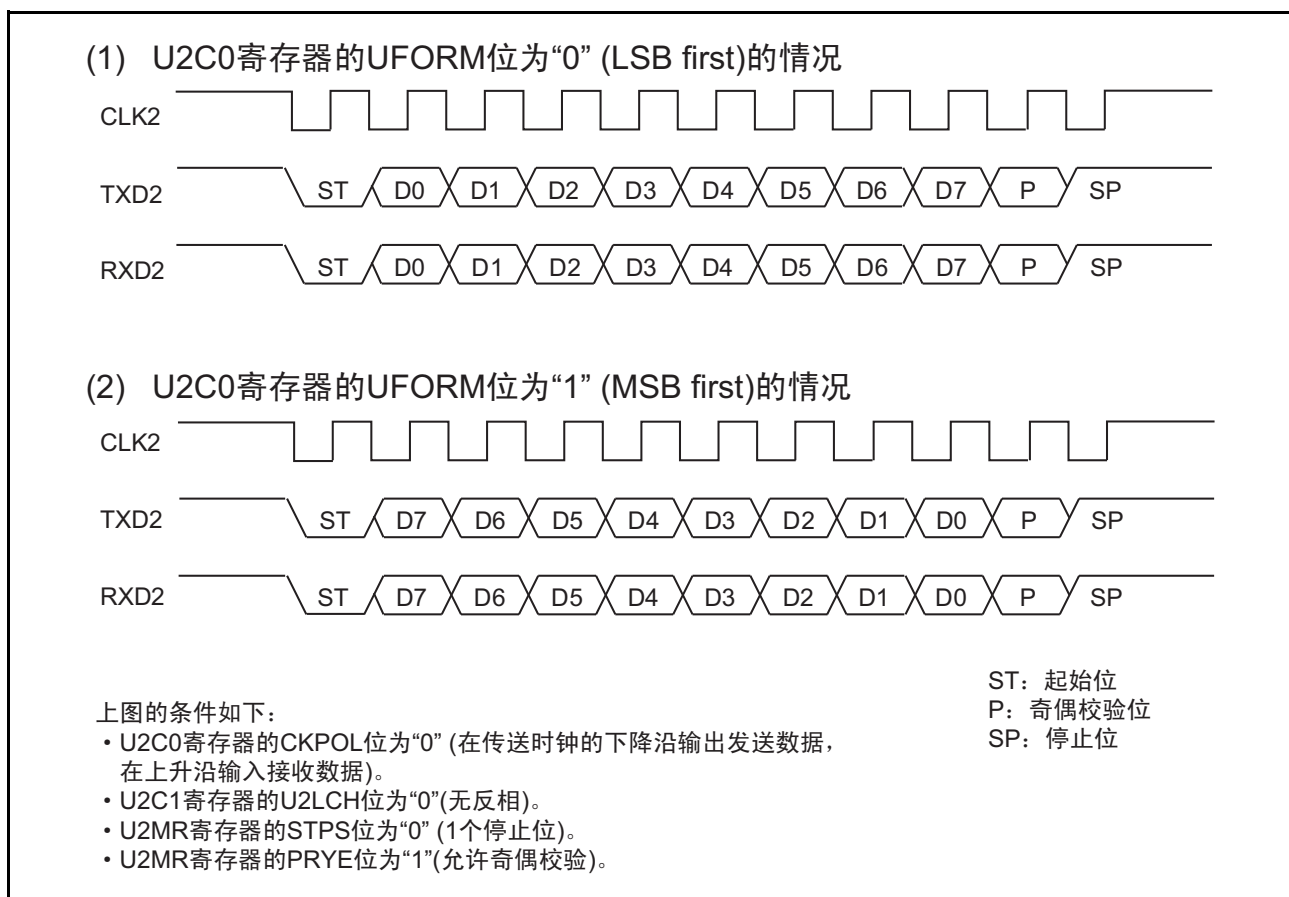


图 22.9 传送格式

### 22.4.4 串行数据的逻辑转换

在将 U2TB 寄存器的写入值进行逻辑取反后发送。如果读 U2RB 寄存器，就能读到接收数据被逻辑取反后的值。串行数据的逻辑如图 22.10 所示。

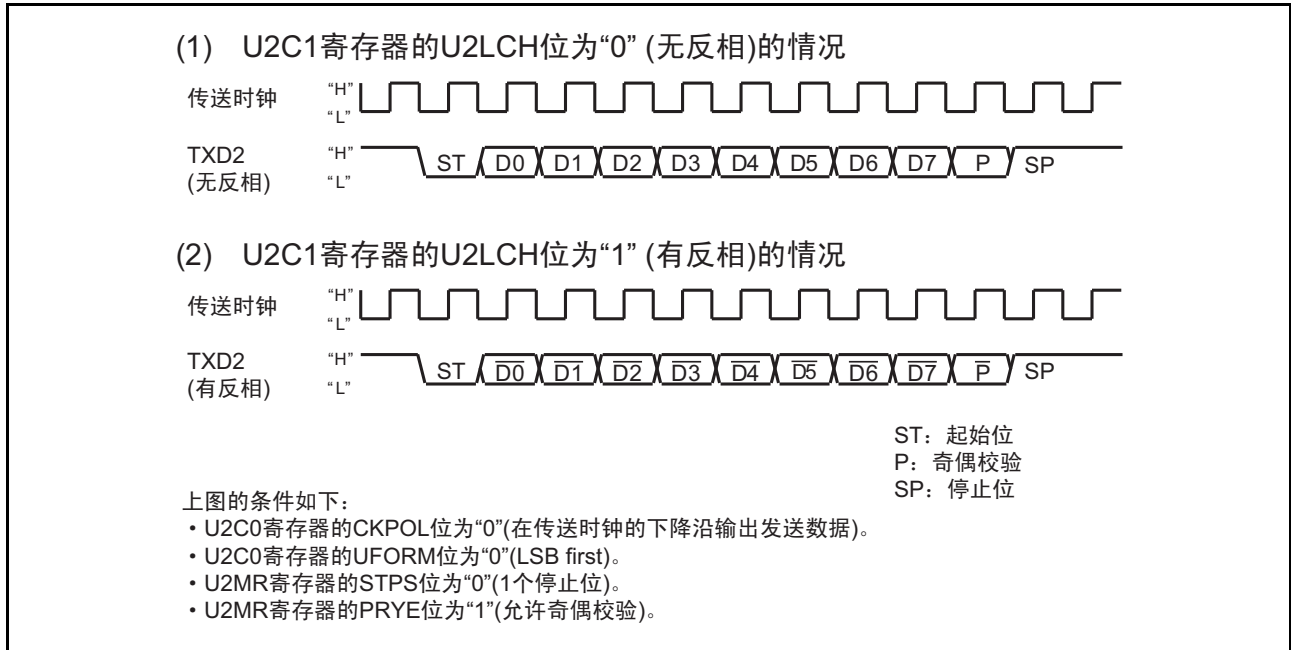


图 22.10 串行数据的逻辑

### 22.4.5 TXD 和 RXD 输入 / 输出极性的转换功能

这是将 TXD2 引脚输出电平和 RXD2 引脚输入电平取反的功能。输入 / 输出数据的电平全部 (包括起始位、停止位和奇偶校验位) 反相。TXD 和 RXD 输入 / 输出极性的转换如图 22.11 所示。

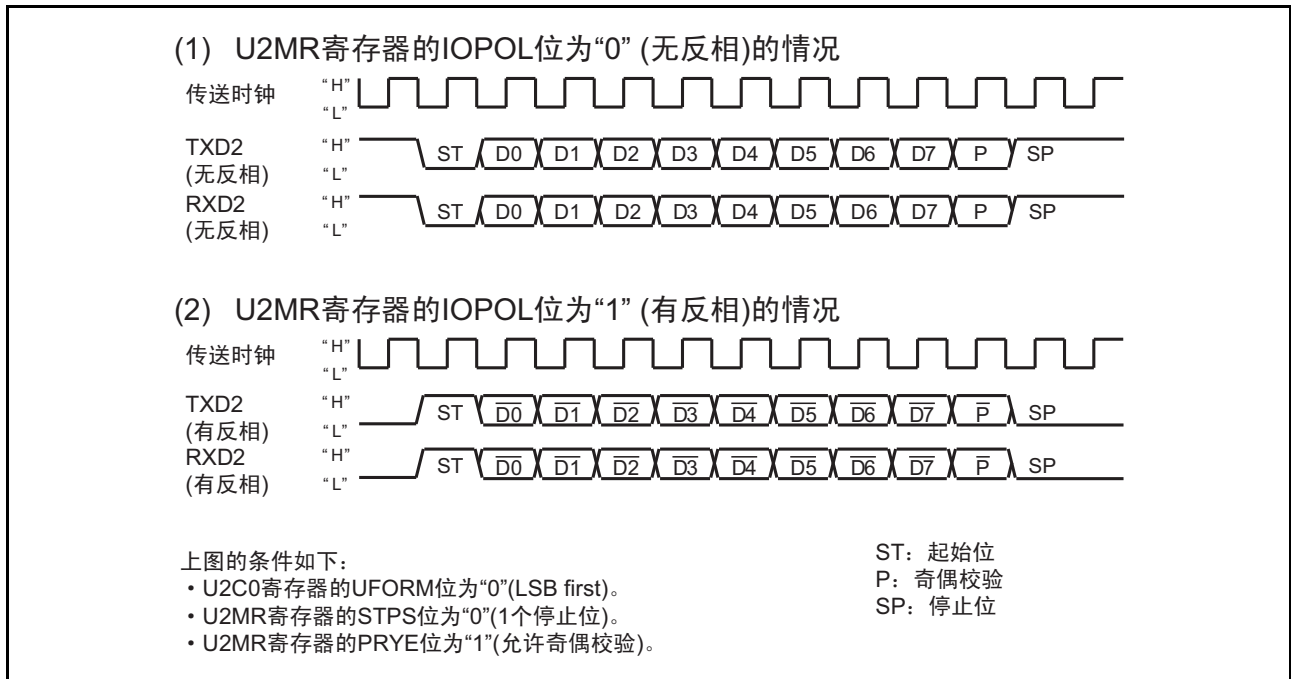


图 22.11 TXD 和 RXD 输入 / 输出极性的转换

### 22.4.6 CTS/RTS 功能

$\overline{\text{CTS}}$  功能是在给  $\overline{\text{CTS2/RTS2}}$  引脚输入 “L” 电平时开始发送的功能。如果  $\overline{\text{CTS2/RTS2}}$  引脚的输入电平变为 “L”，就开始发送。如果在发送过程中将输入电平置为 “H”，就停止下一个数据的发送。

$\overline{\text{RTS}}$  功能在接收准备结束时，使  $\overline{\text{CTS2/RTS2}}$  引脚的输出电平变为 “L”

- U2C0寄存器的CRD位=1（禁止 $\overline{\text{CTS/RTS}}$ 功能）       $\overline{\text{CTS2/RTS2}}$ 引脚为可编程输入/输出功能。
- CRD位=0，CRS位=0（选择 $\overline{\text{CTS}}$ 功能）       $\overline{\text{CTS2/RTS2}}$ 引脚为 $\overline{\text{CTS}}$ 功能。
- CRD位=0，CRS位=1（选择 $\overline{\text{RTS}}$ 功能）       $\overline{\text{CTS2/RTS2}}$ 引脚为 $\overline{\text{RTS}}$ 功能。

### 22.4.7 RXD2 数字滤波器的选择功能

当 URXDF 寄存器的 DF2EN 位为 “1”（允许 RXD2 数字滤波器）时，RXD2 输入信号经过消除噪声的数字滤波器电路被取到内部。噪声消除电路由 3 段串联的锁存电路和相同信号检测电路构成。通过频率为 16 倍位速率的内部基本时钟对 RXD2 输入信号进行采样，如果 3 个锁存器的输出电平相同，就视为信号并且将该电平传送到后段，否则就保持以前的值。

即，3 个时钟以下的信号变化视为噪声，而不视为信号变化。

RXD2 数字滤波器电路的框图如图 22.12 所示。

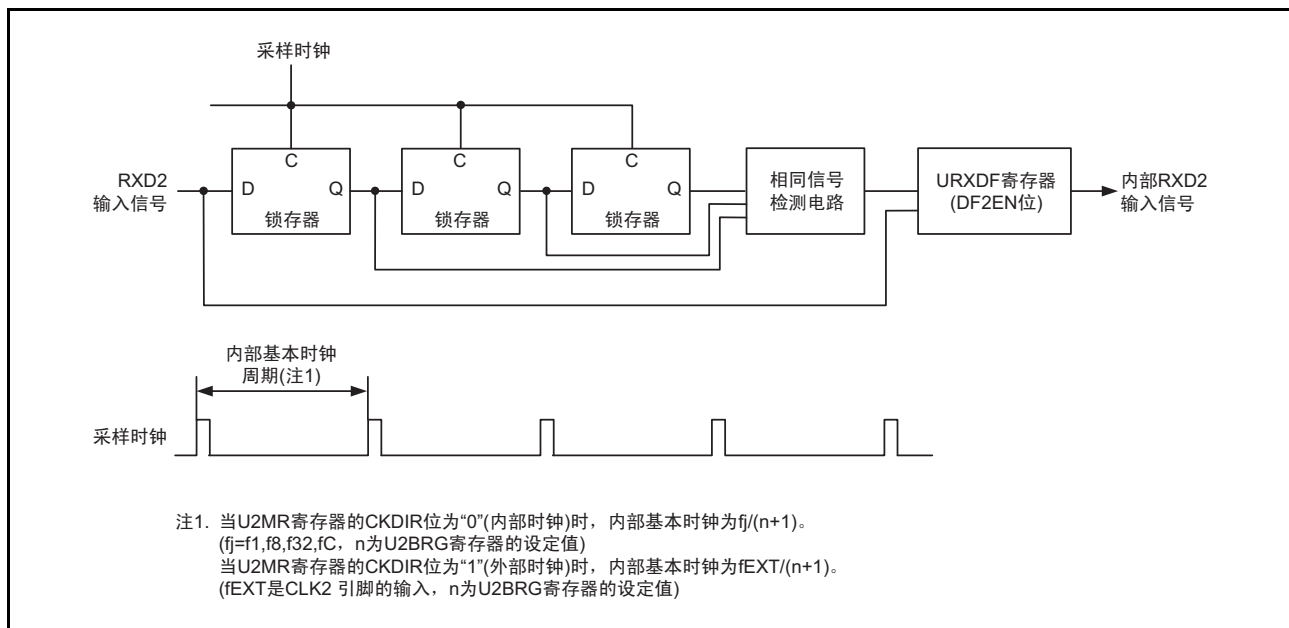


图 22.12 RXD2 数字滤波器电路的框图

## 22.5 特殊模式 1 (I<sup>2</sup>C 模式)

I<sup>2</sup>C 模式是对应简易型 I<sup>2</sup>C 接口的模式。I<sup>2</sup>C 模式的规格和 I<sup>2</sup>C 模式的各功能分别如表 22.9 和表 22.12 所示，I<sup>2</sup>C 模式中使用的寄存器及其设定值如表 22.10 ~ 表 22.11 所示，I<sup>2</sup>C 模式的框图如图 22.13 所示，U2RB 寄存器的传送和中断时序如图 22.14 所示。

如表 22.12 所示，如果将 SMD2 ~ SMD0 位置 “010b” 并且将 IICM 位置 “1”，就进入 I<sup>2</sup>C 模式。因为 SDA2 发送输出附带延迟电路，所以在 SCL2 变为 “L” 电平并且稳定后，SDA2 输出发生变化。

表 22.9 I<sup>2</sup>C 模式的规格

项目	规格
传送数据格式	传送数据的长度：8 位
传送时钟	<ul style="list-style-type: none"> <li>主控模式 当 U2MR 寄存器的 CKDIR 位为 “0” (内部时钟) 时：<math>f_j/(2(n+1))</math> f<sub>j</sub>: f1、f8、f32、fC n: U2BRG 寄存器的设定值 (00h ~ FFh)</li> <li>从属模式 当 CKDIR 位为 “1” (外部时钟) 时：SCL2 引脚的输入</li> </ul>
发送开始条件	开始发送时需要以下的条件 (注 1)： <ul style="list-style-type: none"> <li>U2C1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>U2C1 寄存器的 TI 位为 “0” (U2TB 寄存器有数据)。</li> </ul>
接收开始条件	开始接收时需要以下的条件 (注 1)： <ul style="list-style-type: none"> <li>U2C1 寄存器的 RE 位为 “1” (允许接收)。</li> <li>U2C1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>U2C1 寄存器的 TI 位为 “0” (U2TB 寄存器有数据)。</li> </ul>
中断请求的发生时序	检测到开始条件、检测到停止条件、未检测到应答、检测到应答
错误检测	溢出错误 (注 2) 如果在读 U2RB 寄存器前接收到下一个数据的第 8 位时，就发生溢出错误。
选择功能	<ul style="list-style-type: none"> <li>SDA2 数字延迟 可选择无数字延迟或者 2 ~ 8 个 U2BRG 计数源周期的延迟。</li> <li>时钟相位的设定 可选择有时钟延迟或者无时钟延迟。</li> </ul>

注 1. 在已选择外部时钟的情况下，必须在外部时钟为 “H” 电平的状态下满足条件。

注 2. 如果发生溢出错误，U2RB 寄存器的接收数据就为不定值，而且 S2RIC 寄存器的 IR 位不变。



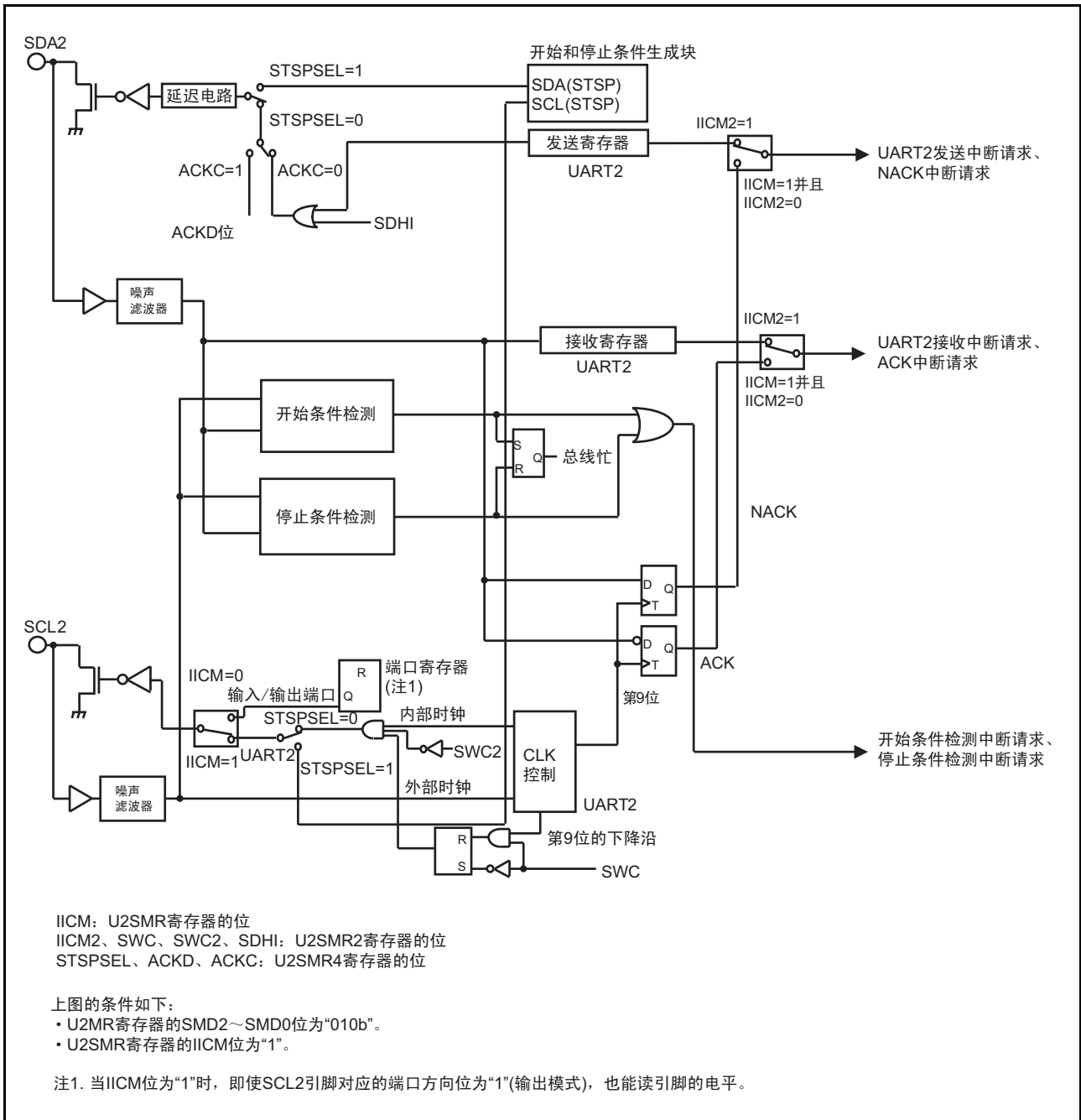


图 22.13 I<sup>2</sup>C 模式的框图

表 22.10 I<sup>2</sup>C 模式中使用的寄存器及其设定值 (1)

寄存器	位	功能	
		主控模式	从属模式
U2TB (注 1)	b0 ~ b7	必须设定发送数据。	必须设定发送数据。
U2RB (注 1)	b0 ~ b7	能读接收数据。	能读接收数据。
	b8	保存 ACK 或者 NACK。	保存 ACK 或者 NACK。
	OER	溢出错误标志	溢出错误标志
U2BRG	b0 ~ b7	必须设定传送率。	无效
U2MR (注 1)	SMD2 ~ SMD0	必须置“010b”。	必须置“010b”。
	CKDIR	必须置“0”。	必须置“1”。
	IOPOL	必须置“0”。	必须置“0”。
U2C0	CLK1 ~ CLK0	必须选择 U2BRG 的计数源。	无效
	CRS	因为 CRD 为“1”，所以无效。	因为 CRD 为“1”，所以无效。
	TXEPT	发送寄存器空标志	发送寄存器空标志
	CRD	必须置“1”。	必须置“1”。
	NCH	必须置“1”。	必须置“1”。
	CKPOL	必须置“0”。	必须置“0”。
	UFORM	必须置“1”。	必须置“1”。
U2C1	TE	在允许发送时，必须置“1”。	在允许发送时，必须置“1”。
	TI	发送缓冲器空标志	发送缓冲器空标志
	RE	在允许接收时，必须置“1”。	在允许接收时，必须置“1”。
	RI	接收结束标志	接收结束标志
	U2IRS	必须置“1”。	必须置“1”。
	U2RRM、U2LCH、 U2ERE	必须置“0”。	必须置“0”。
U2SMR	IICM	必须置“1”。	必须置“1”。
	BBS	总线忙标志	总线忙标志
	b3 ~ b7	必须置“0”。	必须置“0”。
U2SMR2	IICM2	参照“表 22.12 I <sup>2</sup> C 模式的各功能”。	参照“表 22.12 I <sup>2</sup> C 模式的各功能”。
	CSC	在允许时钟同步时，必须置“1”。	必须置“0”。
	SWC	在第 9 位时钟的下降沿将 SCL2 输出固定为“L”电平时，必须置“1”。	在第 9 位时钟的下降沿将 SCL2 输出固定为“L”电平时，必须置“1”。
	STAC	必须置“0”。	在检测到开始条件并且对 UART2 进行初始化时，必须置“1”。
	SWC2	在将 SCL2 的输出强制设定为“L”电平时，必须置“1”。	在将 SCL2 的输出强制设定为“L”电平时，必须置“1”。
	SDHI	在禁止 SDA2 输出时，必须置“1”。	在禁止 SDA2 输出时，必须置“1”。
	b7	必须置“0”。	必须置“0”。
U2SMR3	b0、b2、b4 NODC	必须置“0”。	必须置“0”。
	CKPH	参照“表 22.12 I <sup>2</sup> C 模式的各功能”。	参照“表 22.12 I <sup>2</sup> C 模式的各功能”。
	DL2 ~ DL0	必须设定 SDA2 的数字延迟值。	必须设定 SDA2 的数字延迟值。

注 1. 在 I<sup>2</sup>C 模式中，只能给此表中没有记载的位写“0”。

表 22.11 I<sup>2</sup>C 模式中使用的寄存器及其设定值 (2)

寄存器	位	功能	
		主控模式	从属模式
U2SMR4	STAREQ	在生成开始条件时, 必须置“1”。	必须置“0”。
	RSTAREQ	在生成重新开始条件时, 必须置“1”。	必须置“0”。
	STPREQ	在生成停止条件时, 必须置“1”。	必须置“0”。
	STSPSEL	在输出各条件时, 必须置“1”。	必须置“0”。
	ACKD	必须选择 ACK 或者 NACK。	必须选择 ACK 或者 NACK。
	ACKC	在输出 ACK 数据时, 必须置“1”。	在输出 ACK 数据时, 必须置“1”。
	SCLHI	在检测到停止条件时要停止 SCL2 输出的情况下, 必须置“1”。	必须置“0”。
	SWC9	必须置“0”。	在第 9 位时钟的下一个下降沿将 SCL2 保持为“L”电平时, 必须置“1”。
URXDF	DF2EN	必须置“0”。	必须置“0”。
U2SMR5	MP	必须置“0”。	必须置“0”。

表 22.12 I<sup>2</sup>C 模式的各功能

功能	时钟同期串行 I/O 模式 (SMD2 ~ SMD0=001b, IICM=0)	I <sup>2</sup> C 模式 (SMD2 ~ SMD0=010b, IICM=1)			
		IICM2=0 (NACK/ACK 中断)		IICM2=1 (UART 发送 /UART 接收中断)	
		CKPH=0 (无时钟延迟)	CKPH=1 (有时钟延迟)	CKPH=0 (无时钟延迟)	CKPH=1 (有时钟延迟)
UART2 总线冲突检测中断源 (注 1、注 5)	—	检测到开始条件或者停止条件。 (参照“表 22.13 STSPSEL 位的功能”)			
UART2 发送 / NACK2 中断源 (注 1、注 6)	UART2 发送开始发送或者发送结束 (通过 U2IRS 进行选择)	未检测到应答 (NACK)。 第 9 位的 SCL2 的上升沿		UART2 发送第 9 位的 SCL2 的上升沿	UART2 发送第 9 位的下一个 SCL2 的下降沿
UART2 接收 /ACK2 中断源 (注 1、注 6)	UART2 接收接收第 8 位时 CKPOL=0 (上升沿) CKPOL=1 (下降沿)	检测到应答 (ACK)。 第 9 位的 SCL2 的上升沿		UART2 接收第 9 位的 SCL2 的下降沿	
从 UART 接收移位寄存器到 U2RB 寄存器的数据传送	CKPOL=0 (上升沿) CKPOL=1 (下降沿)	第 9 位的 SCL2 的上升沿		第 9 位的 SCL2 的下降沿	第 9 位的 SCL2 的下降沿和上升沿
UART2 发送输出延迟	无延迟	有延迟			
TXD2/SDA2 引脚功能	TXD2 输出	SDA2 输入 / 输出			
RXD2/SCL2 引脚功能	RXD2 输入	SCL2 输入 / 输出			
CLK2 引脚功能	选择 CLK2 输入或者输出端口。	— (不能用于 I <sup>2</sup> C 模式)			
噪声滤波器的宽度	15ns	200ns			
读 RXD2 引脚和 SCL2 引脚电平	当对应的端口方向位为“0”时, 能读。	与对应的端口方向位的内容无关, 能读。			
TXD2 和 SDA2 输出的初始值	CKPOL=0 (“H”) CKPOL=1 (“L”)	在设定 I <sup>2</sup> C 模式前, 为端口寄存器的设定值 (注 2)。			
SCL2 的初始值和结束值	—	“H”	“L”	“H”	“L”
接收数据的保存	将第 1 ~ 8 位保存到 U2RB 寄存器的位 b0 ~ b7。	将第 1 ~ 8 位保存到 U2RB 寄存器的 b7 ~ b0。		将第 1 ~ 7 位保存到 U2RB 寄存器的 b6 ~ b0, 将第 8 位保存到 U2RB 寄存器的 b8。 将第 1 ~ 8 位保存到 U2RB 寄存器的 b7 ~ b0 (注 3)。	
读接收数据	读 U2RB 寄存器的状态。	将 U2RB 寄存器的 b6 ~ b0 作为 b7 ~ b1, 将 b8 作为 b0 来读 (注 4)。			

注 1. 如果更改中断源, 被改中断的中断控制寄存器的 IR 位就可能变为“1”(有中断请求)(参照“12.8 使用中断时的注意事项”)。因为在更改以下的位时中断源和中断时序等会发生变化, 所以必须在更改以下这些位后将 IR 位置“0”(无中断请求)。

U2MR 寄存器的 SMD2 ~ SMD0 位、U2SMR 寄存器的 IICM 位、U2SMR2 寄存器的 IICM2 位、U2SMR3 寄存器的 CKPH 位

注 2. 必须在 SMD2 ~ SMD0 位为“000b”(串行接口无效)的状态下设定 SDA2 输出的初始值。

注 3. 第 2 次将数据传送到 U2RB 寄存器 (在第 9 位的 SCL2 上升时)。

注 4. 第 1 次将数据传送到 U2RB 寄存器 (在第 9 位的 SCL2 下降时)。

注 5. 参照“图 22.16 STSPSEL 位的功能”。

注 6. 参照“图 22.14 U2RB 寄存器的传送和中断时序”。

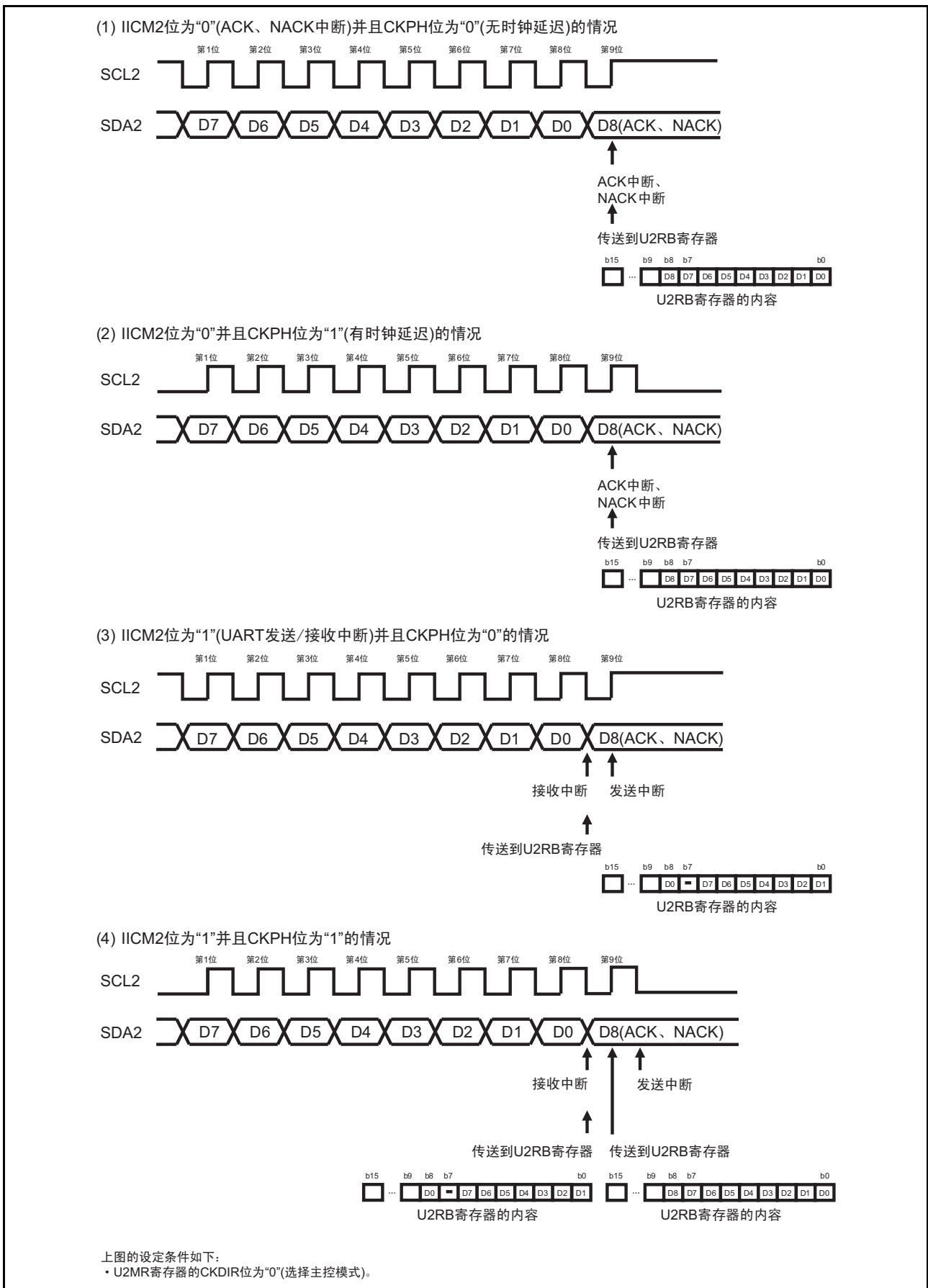


图 22.14 U2RB 寄存器的传送和中断时序

### 22.5.1 开始条件和停止条件的检测

判断开始条件或者停止条件的检测。

在 SCL2 引脚为“H”电平的状态下，如果 SDA2 引脚从“H”电平变为“L”电平，就产生开始检测中断请求；如果 SDA2 引脚从“L”电平变为“H”电平，就产生停止条件检测中断请求。

因为开始条件检测中断和停止条件检测中断共用中断控制寄存器和向量，所以必须通过 U2SMR 寄存器的 BBS 位来判断是哪个请求产生的中断。

开始条件和停止条件的检测如图 22.15 所示。

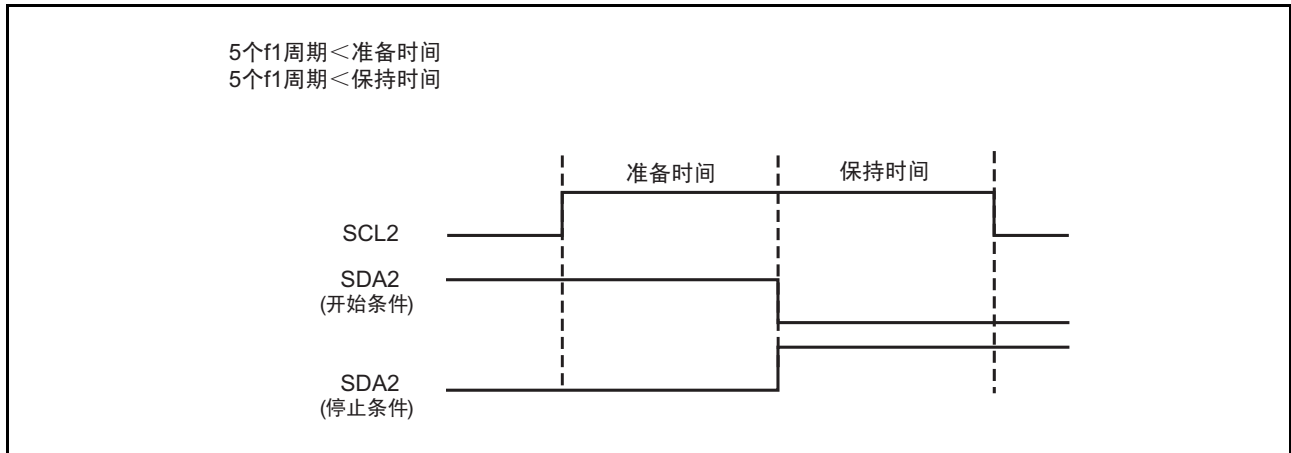


图 22.15 开始条件和停止条件的检测

### 22.5.2 开始条件和停止条件的输出

如果将 U2SMR4 寄存器的 STAREQ 位置“1”（开始），就生成开始条件。

如果将 U2SMR4 寄存器的 RSTAREQ 位置“1”（开始），就生成重新开始条件。

如果将 U2SMR4 寄存器的 STPREQ 位置“1”（开始），就生成停止条件。输出的步骤如下：

1. 将 STAREQ 位、RSTAREQ 位或者 STPREQ 位置“1”（开始）。
2. 将 U2SMR4 寄存器的 STSPSEL 位置“1”（输出）。

STSPSEL 位的功能如表 22.13 和图 22.16 所示。

表 22.13 STSPSEL 位的功能

功能	STSPSEL=0	STSPSEL=1
SCL2、SDA2 引脚的输出	输出传送时钟、数据。 通过使用端口的程序，实现开始条件、停止条件的输出（不通过硬件自动生成）。	根据 STAREQ 位、RSTAREQ 位或者 STPREQ 位，输出开始条件、停止条件。
开始条件、停止条件中断请求的发生时序	检测到开始条件、停止条件。	结束开始条件、停止条件的生成。

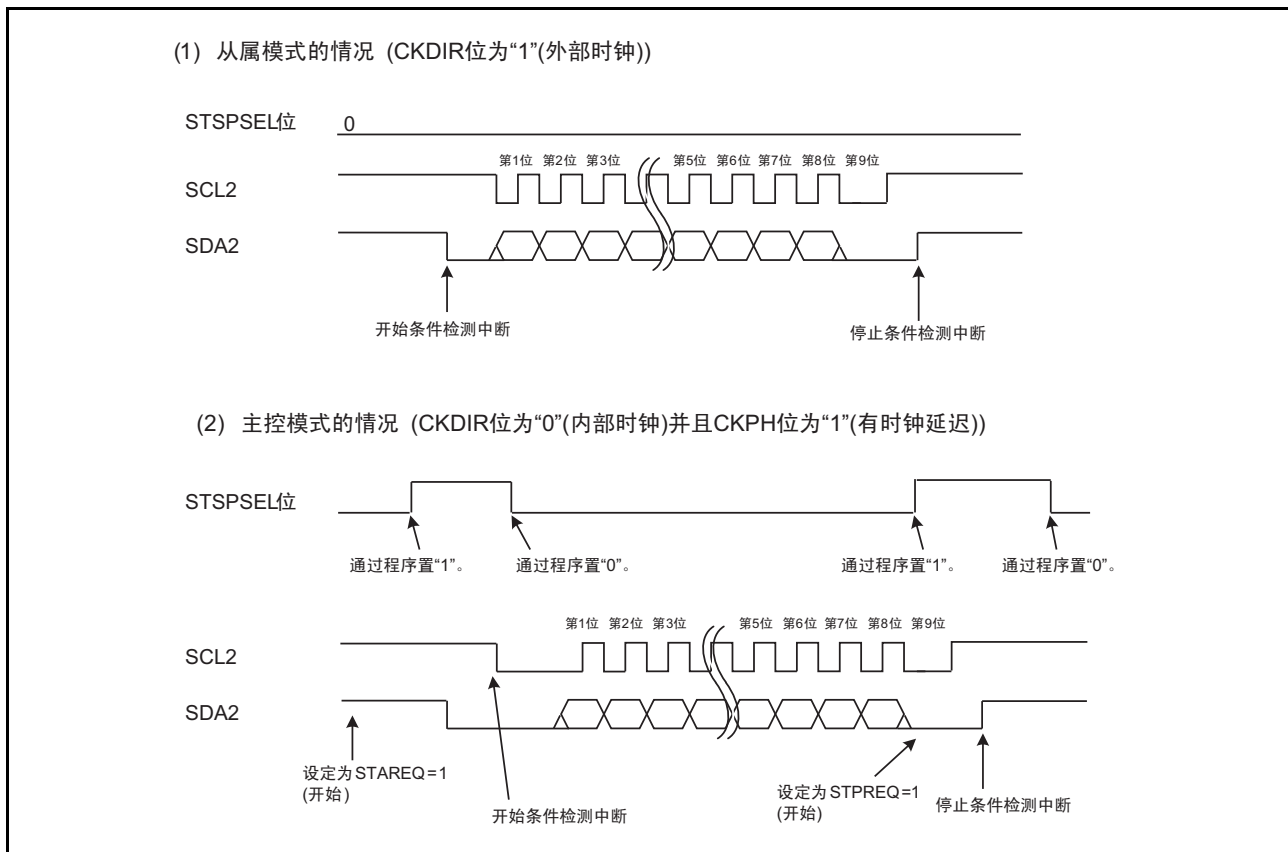


图 22.16 STSPSEL 位的功能

### 22.5.3 传送时钟

通过如“图 22.14 U2RB 寄存器的传送和中断时序”所示的传送时钟进行发送和接收。

U2SMR2 寄存器的 CSC 位是使内部生成的时钟（内部 SCL2）和 SCL2 引脚输入的外部时钟同步的位。在将 CSC 位置“1”（允许时钟同步）的情况下，如果在内部 SCL2 为“H”电平时检测到 SCL2 引脚的下降沿，就将内部 SCL2 置为“L”电平，在重新加载 U2BRG 寄存器的值后开始对 L 区间进行计数。如果在 SCL2 引脚为“L”电平时内部 SCL2 从“L”电平变为“H”电平，就停止计数；如果 SCL2 引脚变为“H”电平，就重新开始计数。因此，UART2 的传送时钟为内部 SCL2 信号和 SCL2 引脚信号的逻辑与，而且在从内部 SCL2 的第 1 位的下降沿的半周期前到第 9 位上升沿的期间，传送时钟运行。在使用此功能时，传送时钟必须选择内部时钟。

能通过 U2SMR2 寄存器的 SWC 位，选择 SCL2 引脚在第 9 位时钟的下降沿是固定为“L”电平还是解除“L”电平的固定输出。

如果将 U2SMR4 寄存器的 SCLHI 位置“1”（允许），就在检测到停止条件时停止 SCL2 输出（高阻抗状态）。

如果将 U2SMR2 寄存器的 SWC2 位置“1”（输出“L”电平），即使在发送和接收时也能从 SCL2 引脚强制输出“L”电平；如果将 SWC2 位置“0”（传送时钟），就在解除 SCL2 引脚的“L”电平输出后输入或者输出传送时钟。

当 U2SMR3 寄存器的 CKPH 位为“1”时，如果将 U2SMR4 寄存器的 SWC9 位置“1”（允许 SCL 保持“L”电平），就在第 9 位时钟的下一个下降沿将 SCL2 引脚固定为“L”电平输出；如果将 SWC9 位置“0”（禁止 SCL 保持“L”电平），就解除“L”电平的固定输出。

### 22.5.4 SDA 输出

从 D7 开始按顺序输出 U2TB 寄存器的 b7 ~ b0 (D7 ~ D0) 的写入值, 第 9 位 (D8) 为 ACK 或者 NACK。

必须在 IICM 为 “1” (I<sup>2</sup>C 模式) 并且 U2MR 寄存器的 SMD2 ~ SMD0 位为 “000b” (串行接口无效) 的状态下设定 SDA2 发送输出的初始值。

能通过 U2SMR3 寄存器的 DL2 ~ DL0 位将 SDA2 的输出设定为无延迟或者 2 ~ 8 个 U2BRG 计数源周期的延迟。

如果将 U2SMR2 寄存器的 SDHI 位置 “1” (禁止 SDA 输出), SDA2 引脚就被强制进入高阻抗状态。另外, 不能在 UART2 传送时钟上升时写 SDHI 位。

### 22.5.5 SDA 输入

当 IICM2 位为 “0” 时, 将接收数据的第 1 ~ 8 位 (D7 ~ D0) 保存到 U2RB 寄存器的 b7 ~ b0, 第 9 位 (D8) 为 ACK 或者 NACK。

当 IICM2 位为 “1” 时, 将接收数据的第 1 ~ 7 位 (D7 ~ D1) 保存到 U2RB 寄存器的 b6 ~ b0, 第 8 位 (D0) 保存到 U2RB 寄存器的 b8。即使 IICM2 位为 “1”, 只要 CKPH 位为 “1”, 也能在第 9 位时钟上升后通过读 U2RB 寄存器, 读到和 IICM2 位为 “0” 时的相同数据。

### 22.5.6 ACK 和 NACK

当 U2SMR4 寄存器的 STSPSEL 位为 “0” (不生成开始条件和停止条件) 并且 U2SMR4 寄存器的 ACKC 位为 “1” (输出 ACK 数据) 时, 能从 SDA2 引脚输出 U2SMR4 寄存器的 ACKD 位的值。

当 IICM2 位为 “0” 时, 如果在第 9 位发送时钟上升时 SDA2 引脚为 “H” 电平, 就产生 NACK 中断请求; 如果 SDA2 引脚为 “L” 电平, 就产生 ACK 中断请求。

### 22.5.7 发送和接收的初始化

如果将 STAC 位置 “1” (允许 UART2 的初始化) 并且检测到开始条件, 就进行如下的运行:

- 对发送移位寄存器进行初始化, 将 U2TB 寄存器的内容传送到发送移位寄存器。将下一个输入的时钟作为第 1 位开始发送, 但是在从输入时钟到输出第 1 位数据的期间, UART2 输出值不变, 保持检测到开始条件时的值。
- 对接收移位寄存器进行初始化, 将下一个输入的时钟作为第 1 位开始接收。
- SWC 位变为 “1” (允许 SCL 等待输出)。因此, SCL2 引脚在第 9 位时钟的下降沿变为 “L” 电平。

如果使用此功能开始 UART2 的发送和接收, TI 位就不变。在使用此功能时, 传送时钟必须选择外部时钟。



## 22.6 多处理器通信功能

如果使用多处理器通信功能，就能通过附加多处理器位的异步串行通信，在多个处理器之间共享通信线路进行数据的发送和接收。在进行多处理器通信时，给接收站分配各自固有的 ID 码。串行通信周期由指定接收站的 ID 发送周期和数据发送周期构成，通过多处理器位区分 ID 发送周期和数据发送周期，多处理器位是“1”时为 ID 发送周期，是“0”时为数据发送周期。使用多处理器格式的处理器之间的通信例子（将数据“AAh”发送到接收站 A 的例子）如图 22.17 所示。发送站先发送多处理器位为“1”的接收站 ID 码的通信数据，然后发送多处理器位为“0”的通信数据。如果接收到多处理器位为“1”的通信数据，接收站就将接收数据与本站的 ID 比较。ID 相同的接收站继续接收被发送的通信数据；而 ID 不相同的接收站在再次接收到多处理器位为“1”的通信数据前，忽视通信数据。

UART2 通过 U2SMR5 寄存器的 MPIE 位支持此功能。如果将 MPIE 位置“1”，就在接收到多处理器位为“1”的数据前，禁止 UART2 接收寄存器到 U2RB 寄存器的传送和接收错误的检测，并且禁止 U2C1 寄存器的 RI 位、U2RB 寄存器的 FER 位和 OER 位各状态标志的置位。如果接收到多处理器位为“1”的接收字符，就在 U2RB 寄存器的 MPRB 位被置“1”的同时，U2SMR5 寄存器的 MPIE 位变为“0”，返回到通常的接收运行。

在指定多处理器格式后，奇偶校验位的指定无效，其他位和通常的异步模式（UART 模式）相同，多处理器通信的时钟也和通常的异步模式（UART 模式）相同。

多处理器通信功能的框图如图 22.18 所示，多处理器通信功能中使用的寄存器及其设定值表 22.14 所示。

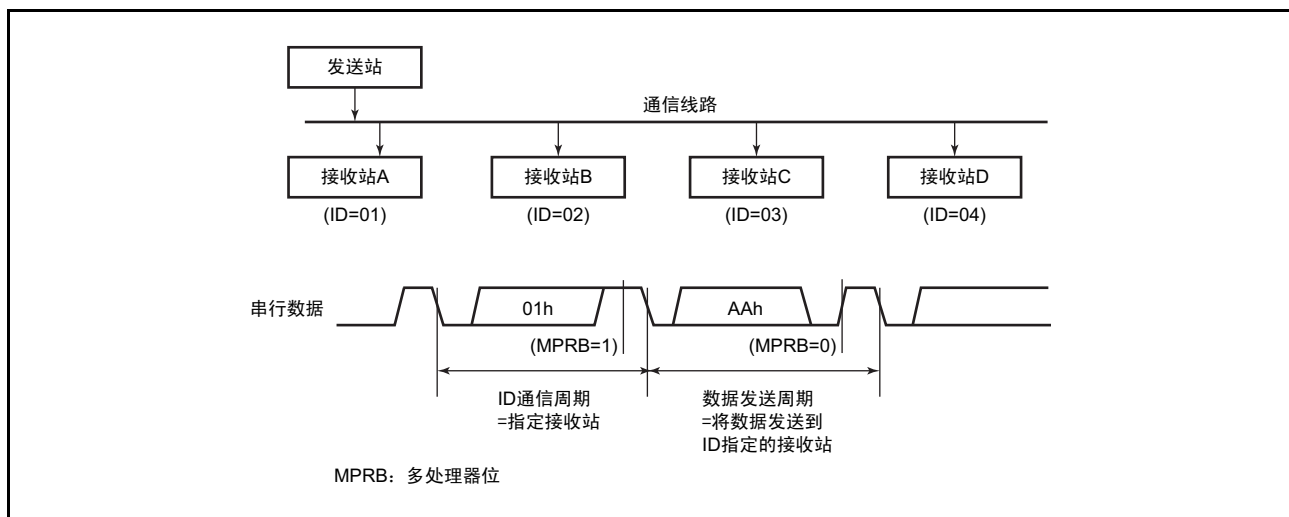


图 22.17 使用多处理器格式的处理器之间的通信例子（将数据“AAh”发送到接收站 A 的例子）

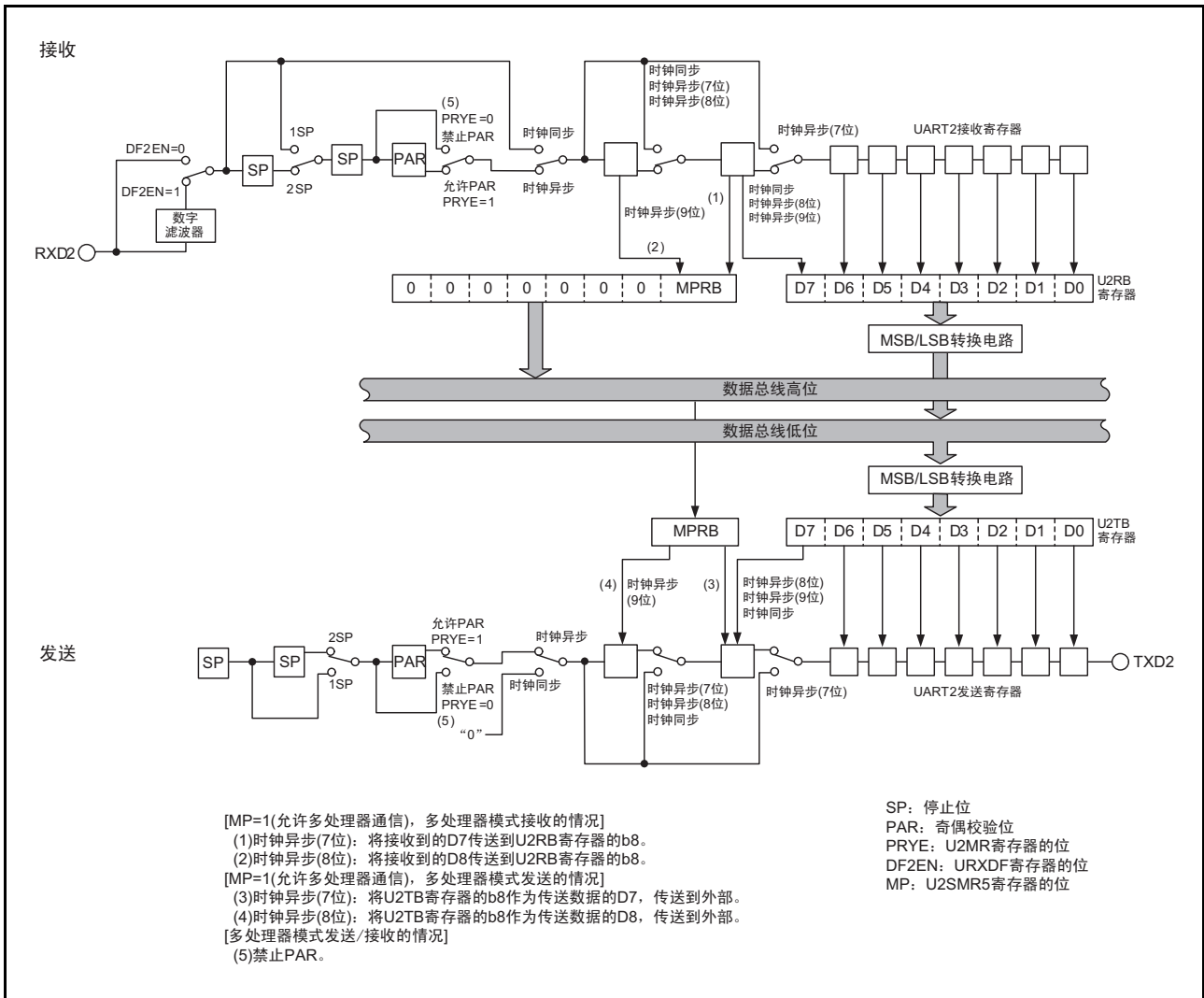


图 22.18 多处理器通信功能的框图

表 22.14 多处理器通信功能中使用的寄存器及其设定值

寄存器	位	功能
U2TB (注 1)	b0 ~ b7	必须设定发送数据。
	MPTB	必须置“0”或者“1”。
U2RB (注 2)	b0 ~ b7	能读接收数据。
	MPRB	多处理器位
	OER、FER、SUM	错误标志
U2BRG	b0 ~ b7	必须设定传送率。
U2MR	SMD2 ~ SMD0	当传送数据的长度为 7 位时, 必须置“100b”。 当传送数据的长度为 8 位时, 必须置“101b”。
	CKDIR	必须选择内部时钟或者外部时钟。
	STPS	必须选择停止位。
	PRY、PRYE	奇偶校验检测功能无效。
	IOPOL	必须置“0”。
U2C0	CLK0、CLK1	必须选择 U2BRG 的计数源。
	CRS	因为 CRD 为“1”, 所以功能无效。
	TXEPT	发送寄存器空标志
	CRD	必须置“1”。
	NCH	必须选择 TXD2 引脚的输出形式。
	CKPOL	必须置“0”。
	UFORM	必须置“0”。
U2C1	TE	在允许发送时, 必须置“1”。
	TI	发送缓冲器空标志
	RE	在允许接收时, 必须置“1”。
	RI	发送结束标志
	U2IRS	必须选择 UART2 的发送中断源。
	U2LCH	必须置“0”。
	U2ERE	必须置“0”。
U2SMR	b0 ~ b7	必须置“0”。
U2SMR2	b0 ~ b7	必须置“0”。
U2SMR3	b0 ~ b7	必须置“0”。
U2SMR4	b0 ~ b7	必须置“0”。
U2SMR5	MP	必须置“1”。
	MPIE	必须置“1”。
URXDF	DF2EN	必须选择数字滤波器有效或者无效。

注 1. 在发送 ID 数据帧时, 必须将 MPTB 位置“1”; 在发送数据帧时, 必须将 MPTB 位置“0”。

注 2. 当 MPRB 位为“1”时, 接收到的 D7 ~ D0 为 ID 字段; 当 MPRB 位为“0”时, 接收到的 D7 ~ D0 为数据字段。

### 22.6.1 多处理器的发送

多处理器数据发送的流程图例子如图 22.19 所示。在 ID 发送周期中，必须在将 U2TB 寄存器的 MPBT 位置“1”后发送 ID 码；在数据发送周期中，必须在将 U2TB 寄存器的 MPBT 位置“0”后发送数据。其他运行和异步模式 (UART 模式) 的运行相同。

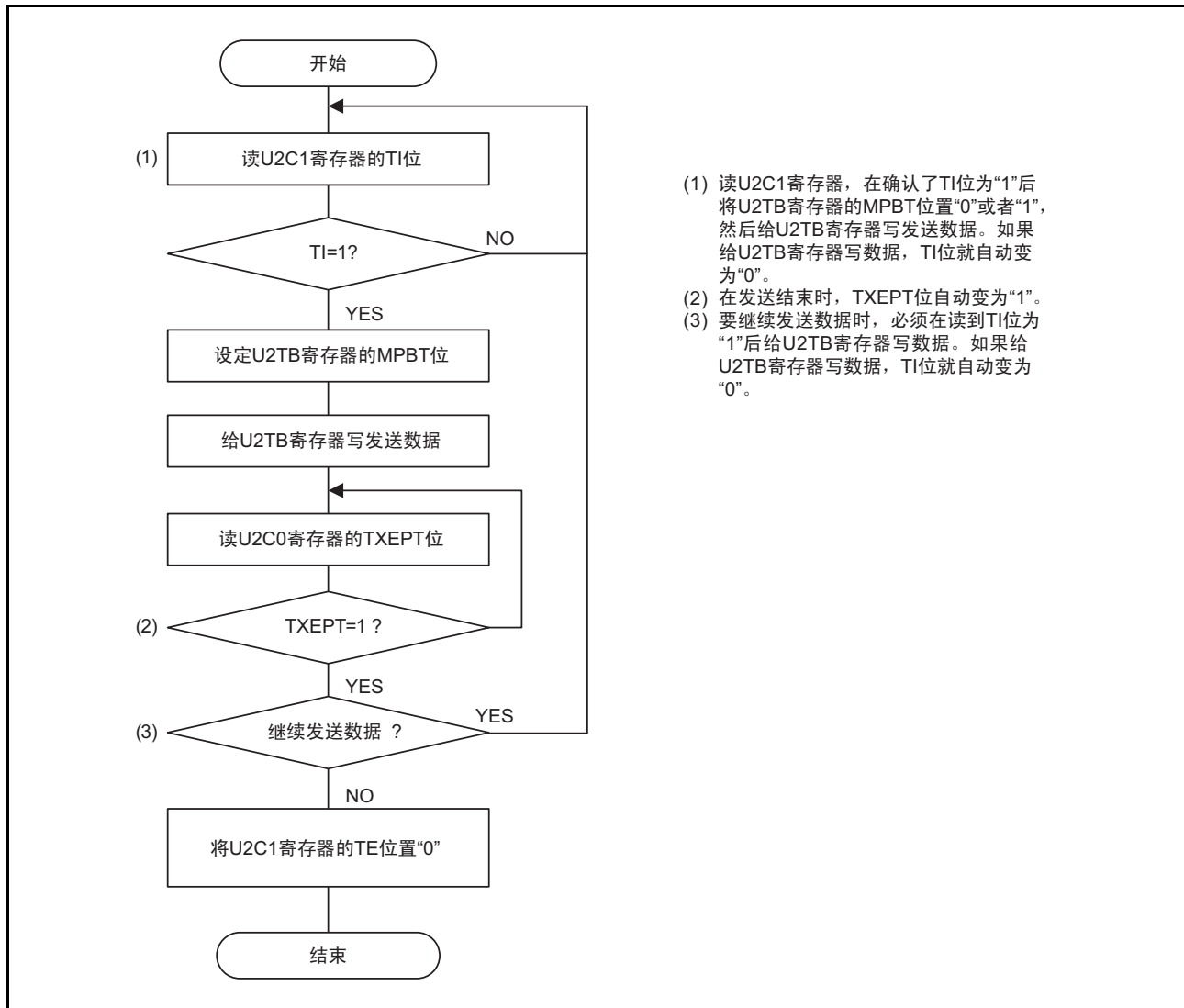


图 22.19 多处理器数据发送的流程图例子

### 22.6.2 多处理器的接收

多处理器数据接收的流程图例子如图 22.20 所示。如果将 U2SMR5 寄存器的 MPIE 位置“1”，就在接收到多处理器位为“1”的通信数据前忽视通信数据。将多处理器位为“1”的通信数据作为接收数据传送到 U2RB 寄存器，此时产生接收结束中断请求。其他运行和异步模式 (UART 模式) 的运行相同。多处理器通信接收时的运行例子 (以 8 位数据 / 有多处理器位 / 1 个停止位为例) 如图 22.21 所示。

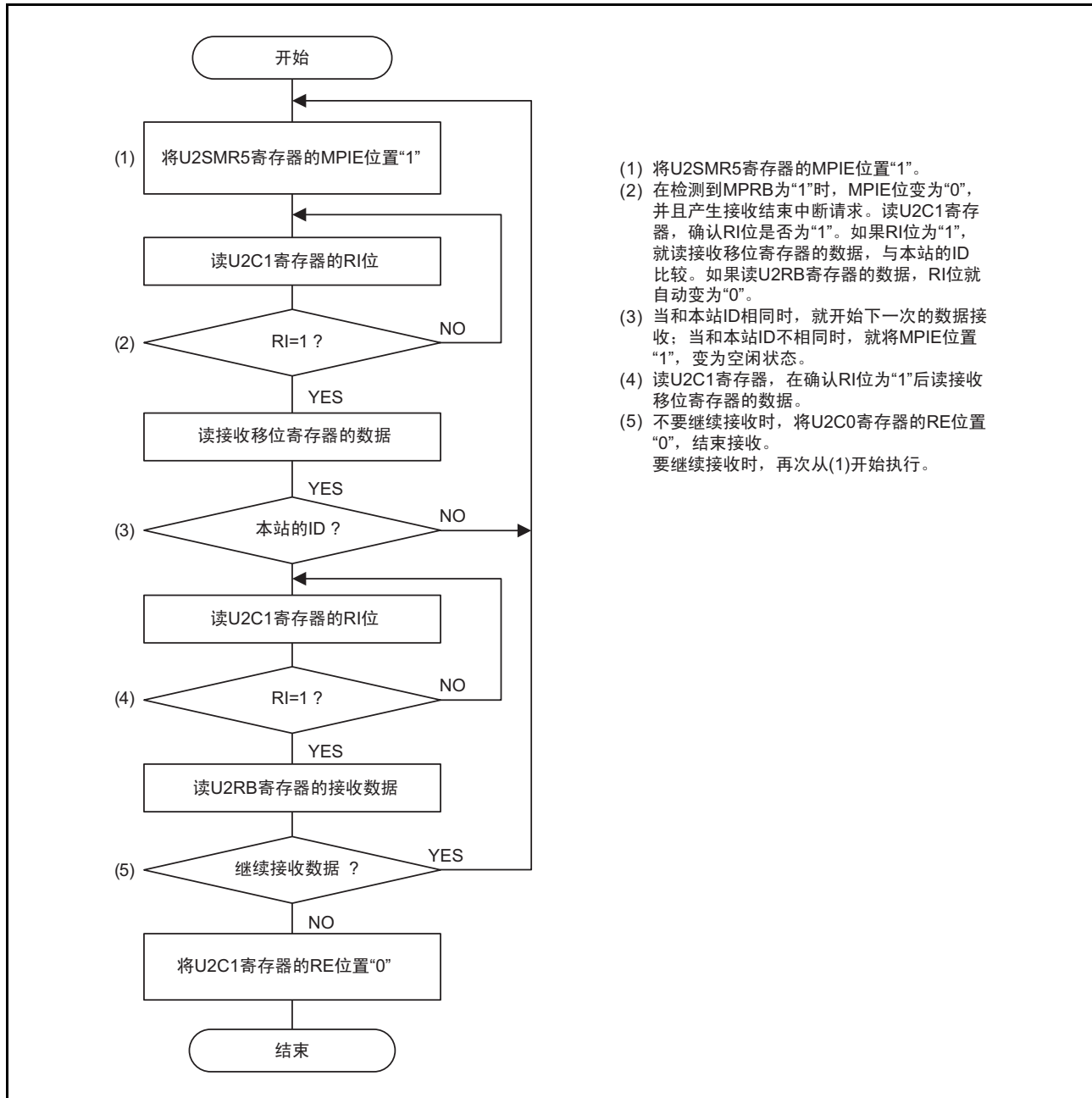


图 22.20 多处理器数据接收的流程图例子

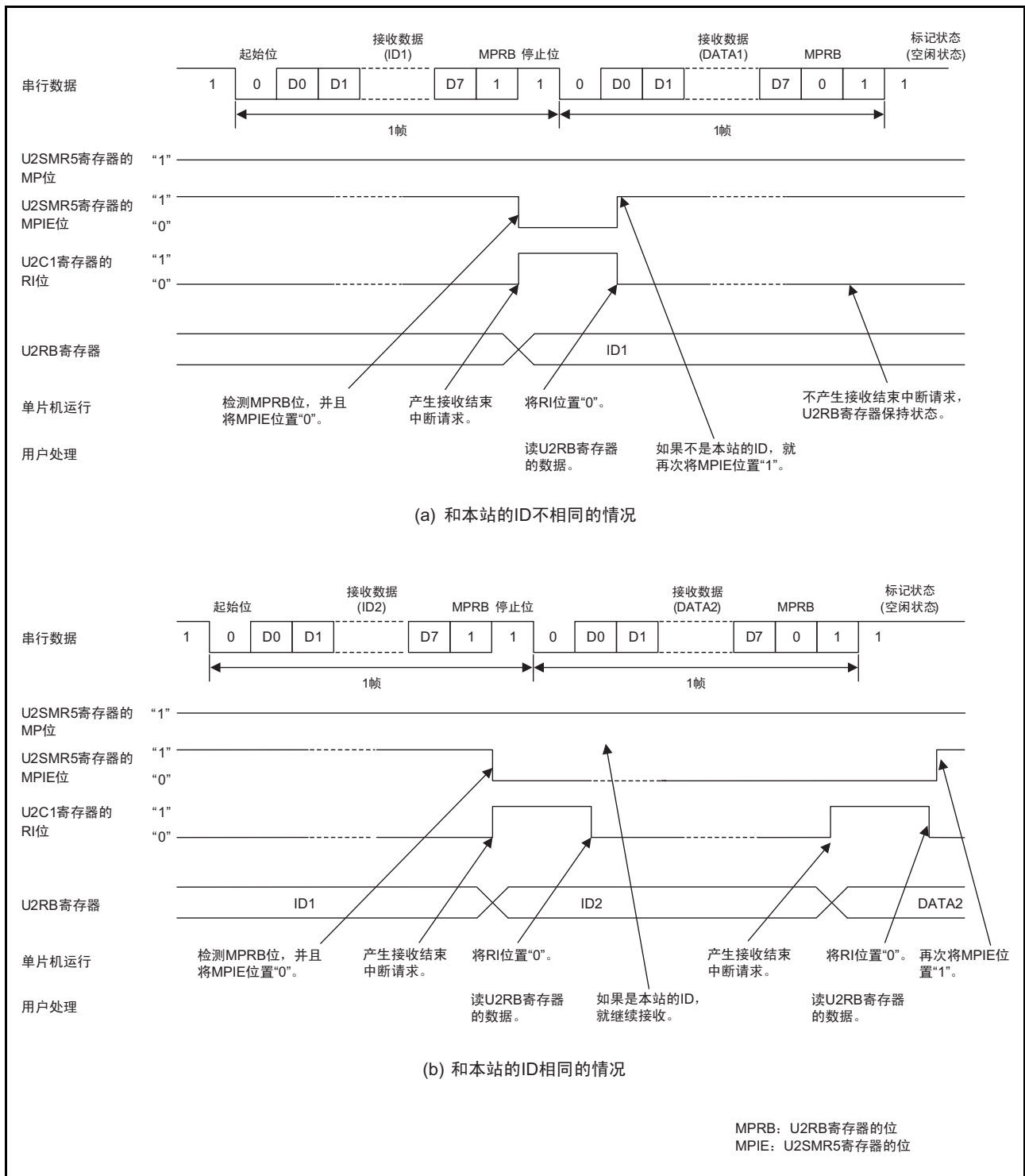


图 22.21 多处理器通信接收时的运行例子 (以 8 位数据 / 有多处理器位 / 1 个停止位为例)

### 22.6.3 RXD2 数字滤波器的选择功能

当 URXDF 寄存器的 DF2EN 位为“1”（允许 RXD2 数字滤波器）时，RXD2 输入信号经过消除噪声的数字滤波器电路被取到内部。噪声消除电路由 3 段串联的锁存电路和相同信号检测电路构成。通过频率为 16 倍位速率的内部基本时钟对 RXD2 输入信号进行采样，如果 3 个锁存器的输出电平相同，就视为信号并且将该电平传送到后段，否则就保持以前的值。

即，3 个时钟以下的信号变化视为噪声，而不视为信号变化。

RXD2 数字滤波器电路的框图如图 22.22 所示。

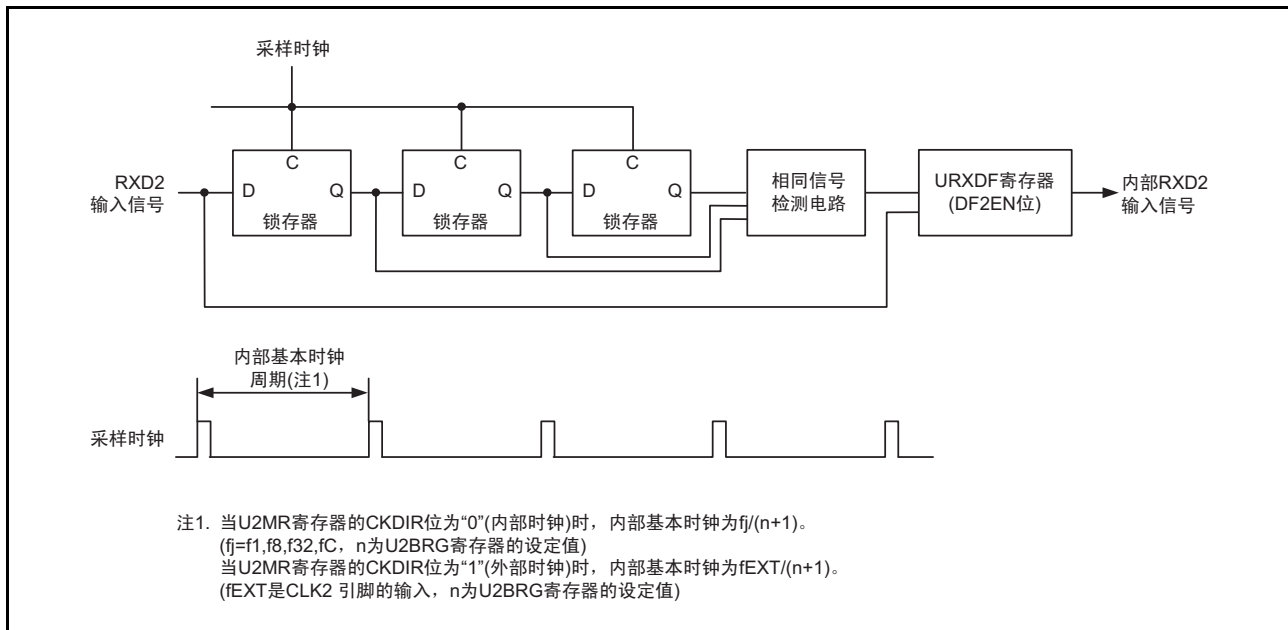


图 22.22 RXD2 数字滤波器电路的框图

## 22.7 使用串行接口 (UART2) 时的注意事项

### 22.7.1 时钟同步串行 I/O 模式

#### 22.7.1.1 发送和接收

在选择外部时钟和  $\overline{\text{RTS}}$  功能的情况下，如果进入可接收状态， $\overline{\text{RTS2}}$  引脚的输出电平就变为“L”电平，将可接收状态通知发送侧。如果开始接收， $\overline{\text{RTS2}}$  引脚的输出电平就变为“H”电平。因此，如果将  $\overline{\text{RTS2}}$  引脚连接发送侧的  $\overline{\text{CTS2}}$  引脚，发送和接收的时序就能同步。在选择内部时钟的情况下， $\overline{\text{RTS}}$  功能无效。

#### 22.7.1.2 发送

在选择外部时钟的情况下，必须在 U2C0 寄存器的 CKPOL 位为“0”（在传送时钟的下降沿输出发送数据，在上升沿输入接收数据）并且外部时钟为“H”电平的状态下，或者在 CKPOL 位为“1”（在传送时钟的上升沿输出发送数据，在下降沿输入接收数据）并且外部时钟为“L”电平的状态下，满足以下的条件：

- U2C1 寄存器的 TE 位为“1”（允许发送）。
- U2C1 寄存器的 TI 位为“0”（U2TB 寄存器有数据）。
- 在选择 CTS 功能时， $\overline{\text{CTS2}}$  引脚的输入为“L”电平。

### 22.7.1.3 接收

时钟同步串行 I/O 通过发送器的运行产生移位时钟。因此，即使只用于接收，也必须进行发送的设定。在接收时，将虚拟数据从 TXD2 引脚输出到外部。

在选择内部时钟的情况下，如果将 U2C1 寄存器的 TE 位置“1”（允许发送）并且将虚拟数据设定到 U2TB 寄存器，就产生移位时钟；在选择外部时钟的情况下，如果将 TE 位置“1”，将虚拟数据设定到 U2TB 寄存器并且将外部时钟输入到 CLK2 引脚，就产生移位时钟。

在连续接收数据时，如果 U2C1 寄存器的 RE 位为“1”（U2RB 寄存器有数据）并且 UART2 接收寄存器已有下一个接收数据，就发生溢出错误并且 U2RB 寄存器的 OER 位变为“1”（发生溢出错误）。此时，U2RB 寄存器的值为不定值，因此在发生溢出错误时，必须通过发送侧和接收侧的程序重新发送以前的数据。在发生溢出错误时，S2RIC 寄存器的 IR 位不变。

在连续接收数据时，必须在每次接收时将虚拟数据设定到 U2TB 寄存器的低位字节。

在选择外部时钟的情况下，必须在 CKPOL 位为“0”并且外部时钟为“H”电平的状态下，或者在 CKPOL 位为“1”并且外部时钟为“L”电平的状态下，满足以下的条件：

- U2C1 寄存器的 RE 位为“1”（允许接收）。
- U2C1 寄存器的 TE 位为“1”（允许发送）。
- U2C1 寄存器的 TI 位为“0”（U2TB 寄存器有数据）。

### 22.7.2 特殊模式 1 (I<sup>2</sup>C 模式)

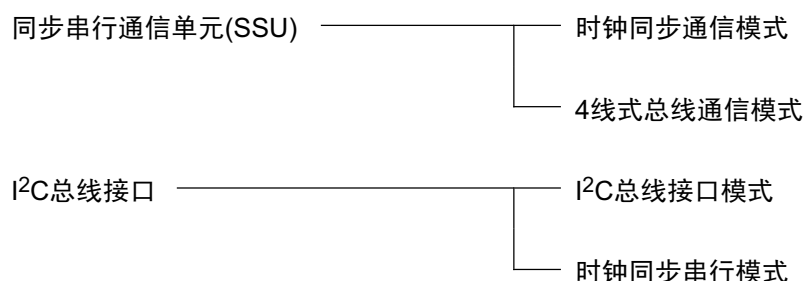
在生成开始条件、停止条件和重新开始条件时，必须在将 U2SMR4 寄存器的 STSPSEL 位置“0”后至少等待 1/2 传送时钟周期，然后将各条件生成位 (STAREQ、RSTAREQ、STPREQ) 从“0”置为“1”。



## 23. 时钟同步串行接口

时钟同步串行接口的结构如下：

### 时钟同步串行接口



时钟同步串行接口使用地址 0193h ~ 019Dh 的寄存器，即使是相同的地址，寄存器名、位名、符号和功能也因模式而不同，详细内容请参照各功能的寄存器说明。

另外，时钟同步通信模式和时钟同步串行模式的不同点是传送时钟、时钟输出形式和数据输出形式的选择方法等。

### 23.1 模式的选择

时钟同步串行接口有 4 种模式。

模式选择的相关位如表 23.1 所示，各模式的详细内容请参照“24. 同步串行通信单元（SSU）”和“25. I2C 总线接口”。

表 23.1 模式的选择

SSUIICSR 寄存器的 IICSEL 位	地址 0198h 的 bit7 (ICCR1 寄存器的 ICE 位)	地址 019Dh 的 bit0 (SSMR2 寄存器的 SSUMS 位、 SAR 寄存器的 FS 位)	功能名	模式
0	0	0	同步串行通信单元	时钟同步通信模式
0	0	1		4 线式总线通信模式
1	1	0	I2C 总线接口	I2C 总线接口模式
1	1	1		时钟同步串行模式

## 24. 同步串行通信单元 (SSU)

同步串行通信单元 (SSU) 能进行时钟同步的串行数据通信。

### 24.1 概要

同步串行通信单元的规格和框图分别如表 24.1 和图 24.1 所示。

表 24.1 同步串行通信单元的规格

项目	规格
传送数据格式	<ul style="list-style-type: none"> <li>传送数据的长度: 8 ~ 16 位</li> <li>发送部和接收部为缓冲结构, 因此能连续发送和接收串行数据。</li> </ul>
运行模式	<ul style="list-style-type: none"> <li>时钟同步通信模式</li> <li>4 线式总线通信模式 (包括双向通信模式)</li> </ul>
主控 / 从属器件	可选择
输入 / 输出引脚	SSCK (输入 / 输出): 时钟输入 / 输出引脚 SSI (输入 / 输出): 数据输入 / 输出引脚 SSO (输入 / 输出): 数据输入 / 输出引脚 $\overline{\text{SCS}}$ (输入 / 输出): 片选输入 / 输出引脚
传送时钟	<ul style="list-style-type: none"> <li>当 SSCRH 寄存器的 MSS 位是 “0” (作为从属器件运行) 时, 为外部时钟 (SSCK 引脚的输入)。</li> <li>当 SSCRH 寄存器的 MSS 位是 “1” (作为主控器件运行) 时, 为内部时钟 (可从 f1/256、f1/128、f1/64、f1/32、f1/16、f1/8 和 f1/4 中进行选择, SSCK 引脚的输出)。</li> <li>可选择时钟极性和相位。</li> </ul>
接收错误的检测	<ul style="list-style-type: none"> <li>检测到溢出错误。</li> <li>表示在接收时发生溢出错误并且异常结束。在 SSSR 寄存器的 RDRF 位为 “1” (SSRDR 寄存器有数据) 的状态下结束下一个串行数据的接收时, ORER 位变为 “1”。</li> </ul>
多主控错误的检测	<ul style="list-style-type: none"> <li>检测到冲突错误。</li> <li>在 SSMR2 寄存器的 SSUMS 位为 “1” (4 线式总线通信模式) 并且 SSCRH 寄存器的 MSS 位为 “1” (作为主控器件运行) 的状态下开始串行通信时, 如果 <math>\overline{\text{SCS}}</math> 引脚的输入为 “L” 电平, SSSR 寄存器的 CE 位就变为 “1”。</li> <li>在 SSMR2 寄存器的 SSUMS 位为 “1” (4 线式总线通信模式) 并且 SSCRH 寄存器的 MSS 位为 “0” (作为从属器件运行) 的状态下, 如果 <math>\overline{\text{SCS}}</math> 引脚的输入在传送过程中从 “L” 电平变为 “H” 电平, SSSR 寄存器的 CE 位就变为 “1”。</li> </ul>
中断请求	5 种 (发送结束、发送数据空、接收数据满、溢出错误、冲突错误) (注 1)
选择功能	<ul style="list-style-type: none"> <li>数据传送方向 可选择 MSB first 或者 LSB first。</li> <li>SSCK 时钟极性 时钟停止时的电平可选择 “L” 电平或者 “H” 电平。</li> <li>SSCK 时钟相位 可选择数据变化以及取数据的边沿。</li> </ul>

注 1. 中断向量表中有 1 个同步串行通信单元的中断向量。

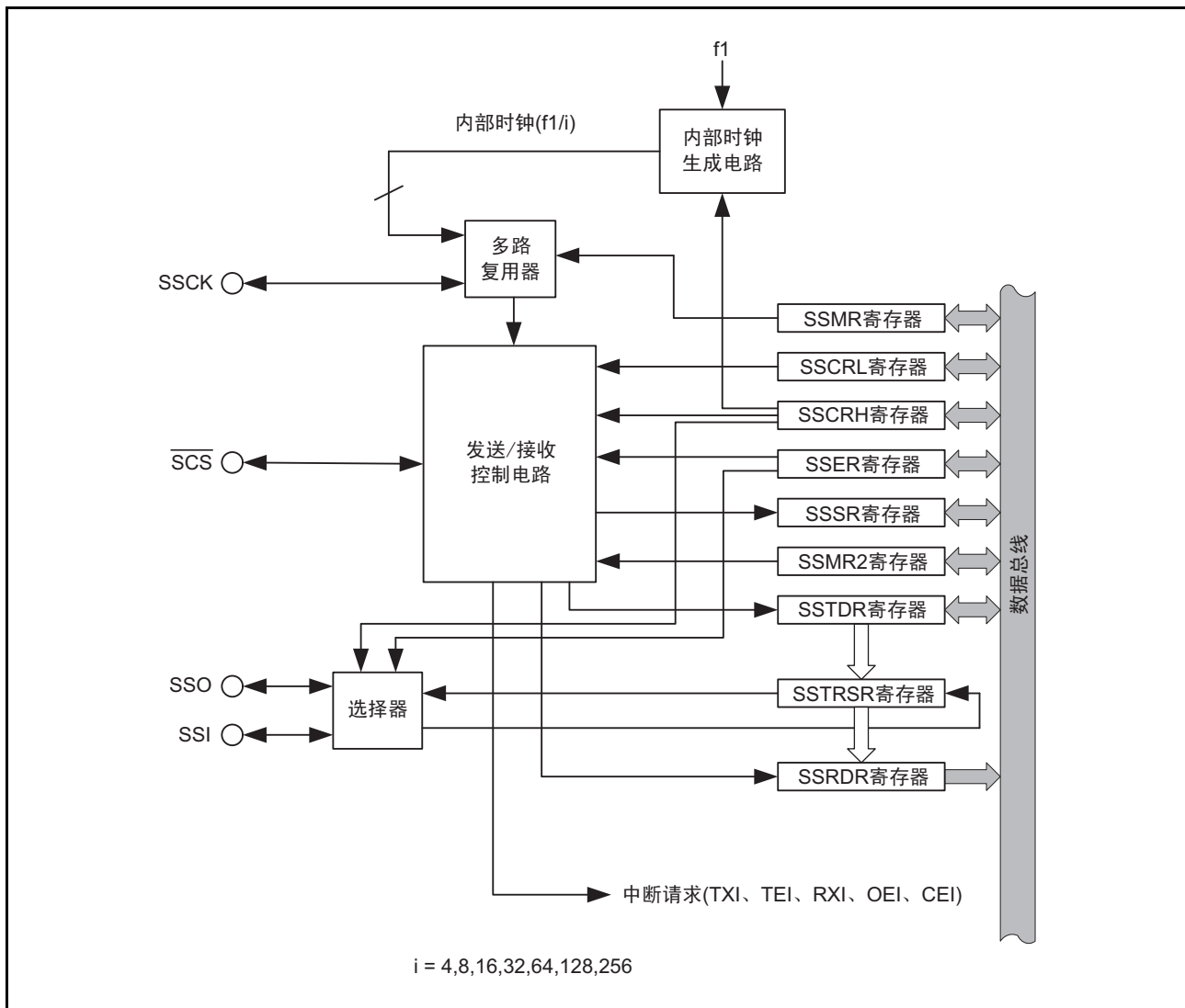


图 24.1 同步串行通信单元的框图

表 24.2 同步串行通信单元的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
SSI	P8_1、P6_2	输入 / 输出	数据输入 / 输出
SCS	P8_0、P6_1	输入 / 输出	片选输入 / 输出
SSCK	P8_2、P6_3	输入 / 输出	时钟输入 / 输出
SSO	P8_3、P6_4	输入 / 输出	数据输入 / 输出

## 24.2 寄存器说明

## 24.2.1 模块待机控制寄存器 0 (MSTCR0)

地址	地址 0008h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MSTADC	—	MSTTRC	MSTLCD	MSTIIC	MSTURT2	MSTURT0	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	MSTURT0	UART0 待机位	0: 有效 1: 待机 (注 1)	R/W
b2	MSTURT2	UART2 待机位	0: 有效 1: 待机 (注 2)	R/W
b3	MSTIIC	SSU、I <sup>2</sup> C 总线待机位	0: 有效 1: 待机 (注 3)	R/W
b4	MSTLCD	LCD 待机位	0: 有效 1: 待机 (注 4)	R/W
b5	MSTTRC	定时器 RC 待机位	0: 有效 1: 待机 (注 5)	R/W
b6	—	保留位	必须置“0”。	R/W
b7	MSTADC	A/D 待机位 (注 6)	0: 有效 1: 待机	R/W

注 1. 当 MSTURT0 位为“1”（待机）时，UART0 的相关寄存器（地址 00A0h ~ 00A7h）的存取无效。

注 2. 当 MSTURT2 位为“1”（待机）时，UART2 的相关寄存器（地址 00A8h ~ 00BFh）的存取无效。

注 3. 当 MSTIIC 位为“1”（待机）时，SSU、I<sup>2</sup>C 总线的相关寄存器（地址 0193h ~ 019Dh）的存取无效。

注 4. 当 MSTLCD 位为“1”（待机）时，LCD 的相关寄存器（地址 0200h ~ 0237h）的存取无效。

注 5. 当 MSTTRC 位为“1”（待机）时，定时器 RC 的相关寄存器（地址 0120h ~ 0133h）的存取无效。

注 6. 当 MSTADC 位为“1”（待机）时，A/D 的相关寄存器（地址 00C0h ~ 00D9h 和地址 00DCh ~ 00DFh）的存取无效。

在使用温度传感器时，必须将 MSTADC 位置“0”（有效）。

要将各待机位设定为待机时，必须在停止对应的外围功能后进行更改。不能读写被各待机位设定为待机的外围功能的各寄存器，也停止给外围功能提供时钟。

要从待机更改为有效时，必须在更改后重新设定对应的外围功能的寄存器。

## 24.2.2 SSU/IIC 引脚选择寄存器 (SSUIICSR)

地址	地址 018Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SSOSELO	SCSSELO	SSCKSELO	SSISELO	—	—	—	IICSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	IICSEL	SSU/I <sup>2</sup> C 总线转换位	0: 选择 SSU 功能 1: 选择 I <sup>2</sup> C 总线功能	R/W
b1	—	保留位	必须置“0”。	—
b2	—			
b3	—			
b4	SSISELO	SSI 引脚选择位	0: 分配到 P8_1 1: 分配到 P6_2	R/W
b5	SSCKSELO	SSCK/SCL 引脚选择位	0: 分配到 P8_2 1: 分配到 P6_3	R/W
b6	SCSSELO	SCS 引脚选择位	0: 分配到 P8_0 1: 分配到 P6_1	R/W
b7	SSOSELO	SSO/SDA 引脚选择位	0: 分配到 P8_3 1: 分配到 P6_4	R/W

## 24.2.3 SS 位的计数寄存器 (SSBR)

地址	地址 0193h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	BS3	BS2	BS1	BS0
复位后的值	1	1	1	1	1	0	0	0

位	符号	位名	功能	R/W
b0	BS0	SSU 数据传送长度设定位 (注 1)	b3 b2 b1 b0 0 0 0 0: 16 位	R/W
b1	BS1		1 0 0 0: 8 位	R/W
b2	BS2		1 0 0 1: 9 位	R/W
b3	BS3		1 0 1 0: 10 位	R/W
			1 0 1 1: 11 位	
		1 1 0 0: 12 位		
		1 1 0 1: 13 位		
		1 1 1 0: 14 位		
		1 1 1 1: 15 位		
b4	—	什么也不指定。只能写“0”，读取值为“1”。		—
b5	—			
b6	—			
b7	—			

注 1. 不能在 SSU 运行中写 BS0 ~ BS3 位。

在设定 SSBR 寄存器时，必须将 SSER 寄存器的 RE 位置“0”（禁止接收）并且将 TE 位置“0”（禁止发送）。

## BS0 ~ BS3 位 (SSU 数据传送长度设定位)

能使用 8 ~ 16 位的 SSU 数据传送长度。

## 24.2.4 SS 发送数据寄存器 (SSTDR)

地址	地址 0195h ~ 0194h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	符号	功能	R/W
b15 ~ b0	—	保存发送数据 (注 1)。 如果检测到 SSTRSR 寄存器为空, 就将被保存的发送数据传送到 SSTRSR 寄存器, 开始发送。 如果在从 SSTRSR 寄存器发送数据的过程中将下一个发送数据写到 SSTDR 寄存器, 就能连续发送。 当 SSMR 寄存器的 MLS 位为 “1” (LSB first 的数据传送) 时, 如果在写 SSTDR 寄存器后读此寄存器, 就能读到 MSB 和 LSB 顺序颠倒的数据。	R/W

注 1. 在通过 SSBR 寄存器将 SSU 数据传送长度设定为 9 位以上 (包括 9 位) 时, 必须以 16 位为单位存取 SSTDR 寄存器。

## 24.2.5 SS 接收数据寄存器 (SSRDR)

地址	地址 0197h ~ 0196h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	符号	功能	R/W
b15 ~ b0	—	保存接收数据 (注 1、注 2)。 如果 SSTRSR 寄存器接收到 1 字节的数据, 就将接收数据传送到 SSRDR 寄存器并且结束接收。此时, 能接收下一个数据。能通过 SSTRSR 寄存器和 SSRDR 寄存器进行连续接收。	R

注 1. 当 SSSR 寄存器的 ORER 位为 “1” (发生溢出错误) 时, SSRDR 寄存器就保持发生溢出错误前的接收数据, 并且取消发生溢出错误时的接收数据。

注 2. 在通过 SSBR 寄存器将 SSU 数据传送长度设定为 9 位以上 (包括 9 位) 时, 必须以 16 位为单位存取 SSRDR 寄存器。

## 24.2.6 SS 控制寄存器 H (SSCRH)

地址	地址 0198h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	RSSTP	MSS	—	—	CKS2	CKS1	CKS0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CKS0	传送时钟选择位 (注 1)	b2 b1 b0	R/W
b1	CKS1		0 0 0: f1/256	R/W
b2	CKS2		0 0 1: f1/128	R/W
			0 1 0: f1/64	
		0 1 1: f1/32		
		1 0 0: f1/16		
		1 0 1: f1/8		
		1 1 0: f1/4		
		1 1 1: 不能设定		
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	MSS	主控 / 从属器件选择位 (注 2)	0: 作为从属器件运行 1: 作为主控器件运行	R/W
b6	RSSTP	接收停止位 (注 3)	0: 在接收到 1 字节数据后继续接收 1: 在接收到 1 字节数据后结束接收	R/W
b7	—	什么也不指定。读写值都为“0”。		—

注 1. 当 MSS 位为“1”（作为主控器件运行）时，使用所设定的时钟。

注 2. 当 MSS 位为“1”（作为主控器件运行）时，SSCK 引脚为传送时钟的输出引脚。如果 SSSR 寄存器的 CE 位变为“1”（发生冲突错误），MSS 位就变为“0”（作为从属器件运行）。

注 3. 当 MSS 位为“0”（作为从属器件运行）时，RSSTP 位无效。



## 24.2.7 SS 控制寄存器 L (SSCRL)

地址	地址 0199h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	SOL	SOLP	—	—	SRES	—
复位后的值	0	1	1	1	1	1	0	1

位	符号	位名	功能	R/W
b0	—	什么也不指定。只能写“0”，读取值为“1”。		—
b1	SRES	SSU 控制部复位的位	如果给此位写“1”，就对 SSU 控制部和 SSTRSR 寄存器进行初始化，保持 SSU 内部寄存器（注1）的值。	R/W
b2	—	什么也不指定。只能写“0”，读取值为“1”。		—
b3	—			
b4	SOLP	SOL 写保护位（注2）	如果给此位写“0”，就能通过 SOL 位更改输出电平。 即使写“1”，值也不变。读取值为“1”。	R/W
b5	SOL	串行数据输出值的设定位	读时 0: 串行数据的输出为“L”电平 1: 串行数据的输出为“H”电平 写时（注2、注3） 0: 数据的输出为“L”电平 1: 数据的输出为“H”电平	R/W
b6	—	什么也不指定。只能写“0”，读取值为“1”。		—
b7	—	什么也不指定。读写值都为“0”。		—

注 1. 为 SSBR、SSCRH、SSCRL、SSMR、SSER、SSSR、SSMR2、SSTDTR 和 SSRDR 的各寄存器。

注 2. 发送串行数据后的数据输出保持被发送的串行数据最后位的值。

如果在发送串行数据前后改写 SOL 位的内容，就从此时开始反映到数据输出。

在写 SOL 位时，必须使用 MOV 指令给 SOLP 位写“0”，同时给 SOL 位写“0”或者“1”。

注 3. 不能在数据传送过程中写 SOL 位。

## 24.2.8 SS 模式寄存器 (SSMR)

地址	地址 019Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MLS	CPOS	CPHS	—	BC3	BC2	BC1	BC0
复位后的值	0	0	0	1	0	0	0	0

位	符号	位名	功能	R/W
b0	BC0	位计数器 3 ~ 0	b3 b2 b1 b0 0 0 0 0: 剩 16 位	R
b1	BC1		0 0 0 1: 剩 1 位	R
b2	BC2		0 0 1 0: 剩 2 位	R
b3	BC3		0 0 1 1: 剩 3 位 0 1 0 0: 剩 4 位 0 1 0 1: 剩 5 位 0 1 1 0: 剩 6 位 0 1 1 1: 剩 7 位 1 0 0 0: 剩 8 位 1 0 0 1: 剩 9 位 1 0 1 0: 剩 10 位 1 0 1 1: 剩 11 位 1 1 0 0: 剩 12 位 1 1 0 1: 剩 13 位 1 1 1 0: 剩 14 位 1 1 1 1: 剩 15 位	R
b4	—	什么也不指定。只能写“0”，读取值为“1”。		—
b5	CPHS	SSCK 时钟相位选择位 (注 1)	0: 在奇数边沿发生数据变化 (在偶数边沿取数据) 1: 在偶数边沿发生数据变化 (在奇数边沿取数据)	R/W
b6	CPOS	SSCK 时钟极性选择位 (注 1)	0: 时钟停止时为“H”电平 1: 时钟停止时为“L”电平	R/W
b7	MLS	MSB first/LSB first 选择位	0: 进行 MSB first 的数据传送 1: 进行 LSB first 的数据传送	R/W

注 1. 有关 CPHS 位和 CPOS 位的设定, 请参照“24.3.1.1 传送时钟的极性、相位和数据的关系”。  
当 SSMR2 寄存器的 SSUMS 位为“0” (时钟同步通信模式) 时, 必须将 CPHS 位和 CPOS 位置“0”。

## 24.2.9 SS 允许寄存器 (SSER)

地址	地址 019Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TIE	TEIE	RIE	TE	RE	—	—	CEIE
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CEIE	冲突错误中断允许位	0: 禁止冲突错误中断请求 1: 允许冲突错误中断请求	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	RE	接收允许位	0: 禁止接收 1: 允许接收	R/W
b4	TE	发送允许位	0: 禁止发送 1: 允许发送	R/W
b5	RIE	接收中断允许位	0: 禁止接收数据满和溢出错误的中断请求 1: 允许接收数据满和溢出错误的中断请求	R/W
b6	TEIE	发送结束中断允许位	0: 禁止发送结束中断请求 1: 允许发送结束中断请求	R/W
b7	TIE	发送中断允许位	0: 禁止发送数据空中断请求 1: 允许发送数据空中断请求	R/W

## 24.2.10 SS 状态寄存器 (SSSR)

地址	地址 019Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TDRE	TEND	RDRF	—	—	ORER	—	CE
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CE	冲突错误标志 (注 1)	0: 无冲突错误 1: 发生冲突错误 (注 2)	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	ORER	溢出错误标志 (注 1)	0: 无溢出错误 1: 发生溢出错误 (注 3)	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	RDRF	接收数据寄存器满标志 (注 1、注 4)	0: SSRDR 寄存器无数据 1: SSRDR 寄存器有数据	R/W
b6	TEND	发送结束标志 (注 1、注 5)	0: 在进行发送数据最后位的发送时, TDRE 位为“0”。 1: 在进行发送数据最后位的发送时, TDRE 位为“1”。	R/W
b7	TDRE	发送数据空标志 (注 1、注 5、注 6)	0: 没有将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器 1: 已将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器	R/W

- 注 1. 即使给 CE 位、ORER 位、RDRF 位、TEND 位或者 TDRE 位写“1”时, 写操作无效。要将这些位置“0”时, 必须在读到“1”后写“0”。
- 注 2. 在 SSMR2 寄存器的 SSUMS 位为“1”(4 线式总线通信模式) 并且 SSCRH 寄存器的 MSS 位为“1”(作为主控器件运行) 的状态下开始串行通信时, 如果 SCS 引脚的输入为“L”电平, CE 位就变为“1”。请参照“24.5.4 SCS 引脚控制和仲裁”。
- 在 SSMR2 寄存器的 SSUMS 位为“1”(4 线式总线通信模式) 并且 SSCRH 寄存器的 MSS 位为“0”(作为从属器件运行) 的状态下, 如果 SCS 引脚输入在传送过程中从“L”电平变为“H”电平, CE 位就变为“1”。
- 注 3. 表示在接收时发生溢出错误并且异常结束。在 RDRF 位为“1”(SSRDR 寄存器有数据) 的状态下结束下一个串行数据的接收时, ORER 位变为“1”。
- 在 ORER 位变为“1”(发生溢出错误) 后, 不能在“1”的状态下进行接收, 也不能在 MSS 位为“1”(作为主控器件运行) 的状态下进行发送。
- 注 4. 如果读 SSRDR 寄存器的数据, RDRF 位就变为“0”。
- 注 5. 如果将数据写到 SSTDR 寄存器, TEND 位和 TDRE 位就变为“0”。
- 注 6. 如果将 SSER 寄存器的 TE 位置“1”(允许发送), TDRE 位就变为“1”。

在连续存取 SSSR 寄存器时, 必须在存取的指令之间至少插入 1 条 NOP 指令。

## 24.2.11 SS 模式寄存器 2 (SSMR2)

地址	地址 019Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	BIDE	SCKS	CSS1	CSS0	SCKOS	SOOS	CSOS	SSUMS
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	SSUMS	SSU 模式选择位 (注 1)	0: 时钟同步通信模式 1: 4 线式总线通信模式	R/W
b1	CSOS	$\overline{\text{SCS}}$ 引脚的漏极开路输出选择位	0: CMOS 输出 1: N 沟道漏极开路输出	R/W
b2	SOOS	串行数据的漏极开路输出选择位 (注 1)	0: CMOS 输出 (注 5) 1: N 沟道漏极开路输出	R/W
b3	SCKOS	SSCK 引脚的漏极开路输出选择位	0: CMOS 输出 1: N 沟道漏极开路输出	R/W
b4	CSS0	$\overline{\text{SCS}}$ 引脚选择位 (注 2)	b5 b4 00: 用作端口 01: 用作 $\overline{\text{SCS}}$ 输入引脚 10: 用作 $\overline{\text{SCS}}$ 输出引脚 (注 3) 11: 用作 $\text{SCS}$ 输出引脚 (注 3)	R/W
b5	CSS1			R/W
b6	SCKS	SSCK 引脚选择位	0: 用作端口 1: 用作串行时钟引脚	R/W
b7	BIDE	双向模式允许位 (注 1、注 4)	0: 标准模式 (使用 2 个引脚进行数据输入和数据输出的通信) 1: 双向模式 (使用 1 个引脚进行数据输入和数据输出的通信)	R/W

注 1. 有关数据输入/输出引脚的组合, 请参照“24.3.2.1 数据的输入/输出引脚和 SS 移位寄存器的关系”。

注 2. 当 SSUMS 位为“0”(时钟同步通信模式)时, 与 CSS0 位和 CSS1 位的内容无关,  $\overline{\text{SCS}}$  引脚用作端口。

注 3. 在开始传送前, 用作  $\overline{\text{SCS}}$  输入引脚。

注 4. BIDE 位在 SSUMS 位为“0”(时钟同步通信模式)时无效。

注 5. 当 SOOS 位为“0”(CMOS 输出)时, 必须将 SSI 引脚和 SSO 引脚对应的端口方向寄存器的位置“0”(输入模式)。

### 24.3 有关多个模式的共同事项

#### 24.3.1 传送时钟

能从 7 种内部时钟 (f1/256、f1/128、f1/64、f1/32、f1/16、f1/8、f1/4) 和外部时钟中选择传送时钟。

在使用同步串行通信单元时, 必须先将 SSMR2 寄存器的 SCKS 位置 “1”, 然后选择 SSCK 引脚作为串行时钟引脚。

当 SSCRH 寄存器的 MSS 位为 “1” (作为主控器件运行) 时, 选择内部时钟, SSCK 引脚变为输出状态。一旦开始传送, 就从 SSCK 引脚输出 SSCRH 寄存器的 CKS0 ~ CKS2 位选择的传送率时钟。

当 SSCRH 寄存器的 MSS 位为 “0” (作为从属器件运行) 时, 选择外部时钟, SSCK 引脚变为输入状态。

##### 24.3.1.1 传送时钟的极性、相位和数据的关係

传送时钟的极性、相位和传送数据的关系因 SSMR2 寄存器的 SSUMS 位和 SSMR 寄存器的 CPHS 位、CPOS 位的组合而不同。传送时钟的极性、相位和传送数据的关系如图 24.2 所示。

能通过设定 SSMR 寄存器的 MLS 位, 选择是 MSB first 传送还是 LSB first 传送。当 MLS 位为 “1” 时, 按照从 LSB 到 MSB 的顺序进行传送; 当 MLS 位为 “0” 时, 按照从 MSB 到 LSB 的顺序进行传送。

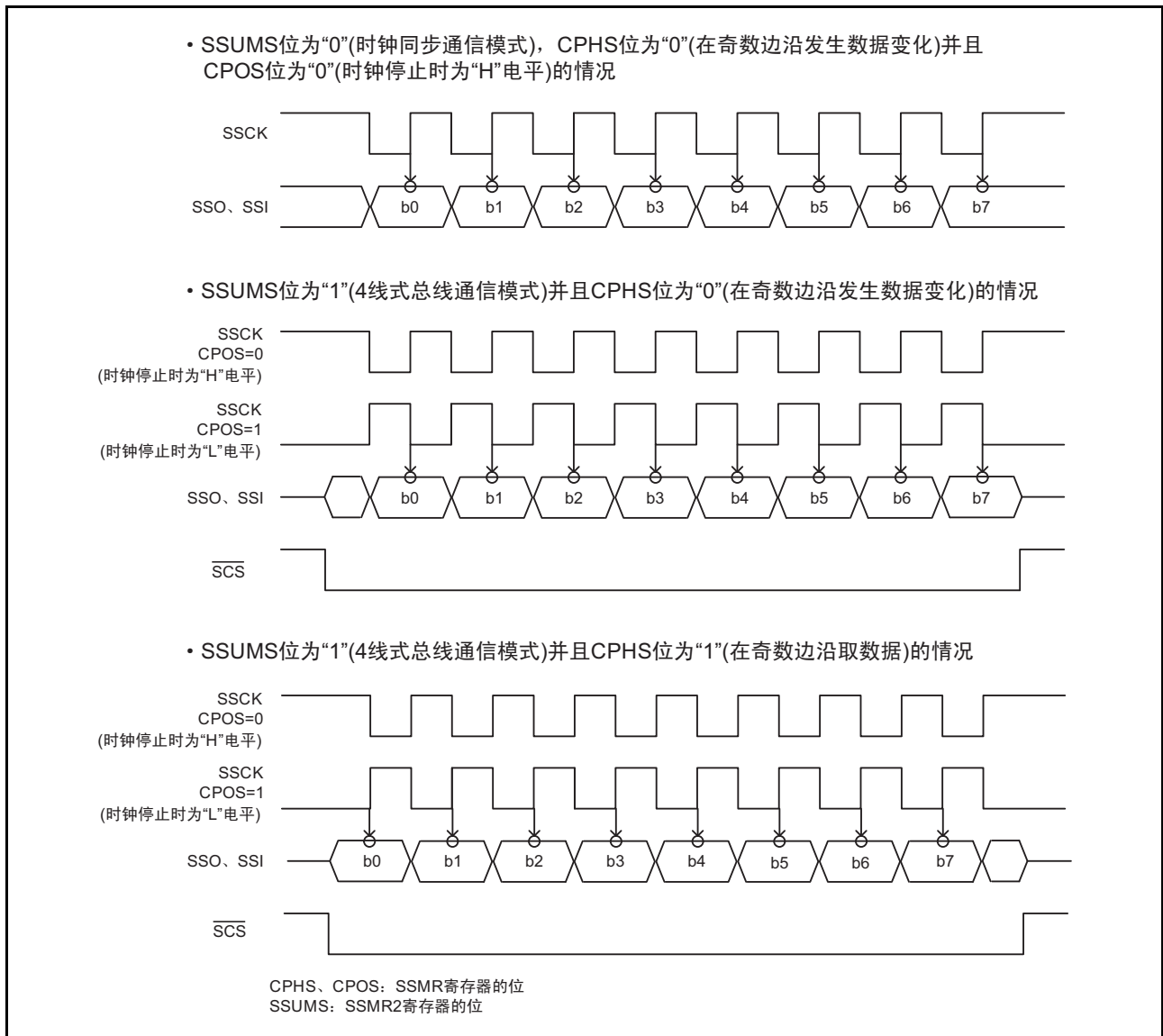


图 24.2 传送时钟的极性、相位和传送数据的关系

### 24.3.2 SS 移位寄存器 (SSTRSR)

SSTRSR 寄存器是发送和接收串行数据的移位寄存器。

在将发送数据从 SSTDR 寄存器传送到 SSTRSR 寄存器时，如果 SSMR 寄存器的 MLS 位为“0” (MSB first)，就将 SSTDR 寄存器的 bit0 传送到 SSTRSR 寄存器的 bit0；如果 MLS 位为“1” (LSB first)，就将 SSTDR 寄存器的 bit7 传送到 SSTRSR 寄存器的 bit0。

#### 24.3.2.1 数据的输入 / 输出引脚和 SS 移位寄存器的关系

能通过 SSCRH 寄存器的 MSS 位和 SSMR2 寄存器的 SSUMS 位的组合，改变数据的输入 / 输出引脚和 SSTRSR 寄存器的连接关系，也可以通过 SSMR2 寄存器的 BIDE 位改变连接关系。数据的输入 / 输出引脚和 SSTRSR 寄存器的连接关系如图 24.3 所示。

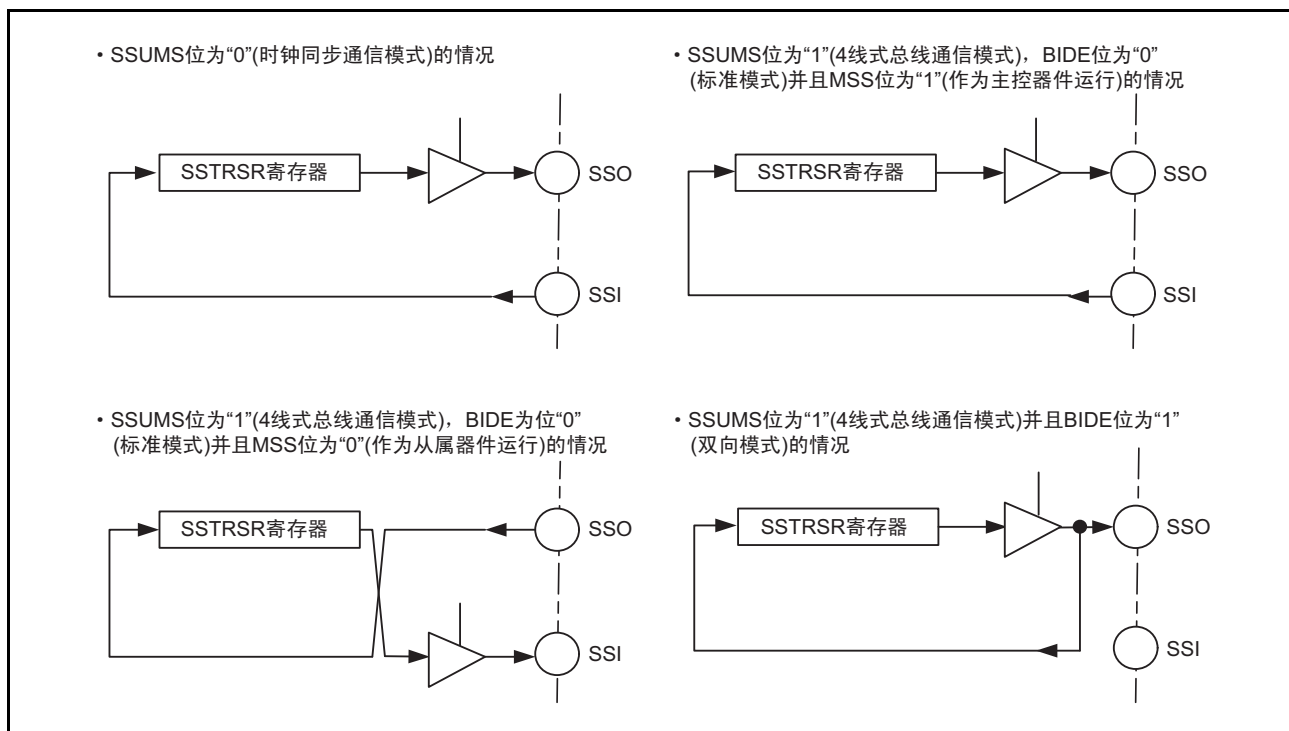


图 24.3 数据的输入 / 输出引脚和 SSTRSR 寄存器的连接关系

### 24.3.3 中断请求

同步串行通信单元的中断请求有发送数据空、发送结束、接收数据满、溢出错误和冲突错误的中断请求。由于这些中断请求被分配在同步串行通信单元的中断向量表中，所以需要根据标志判断中断源。同步串行通信单元的中断请求如表 24.3 所示。

表 24.3 同步串行通信单元的中断请求

中断请求	略称	发生条件
发送数据空	TXI	TIE=1 并且 TDRE=1
发送结束	TEI	TEIE=1 并且 TEND=1
接收数据满	RXI	RIE=1 并且 RDRF=1
溢出错误	OEI	RIE=1 并且 ORER=1
冲突错误	CEI	CEIE=1 并且 CE=1

CEIE、RIE、TEIE、TIE: SSER 寄存器的位

ORER、RDRF、TEND、TDRE: SSSR 寄存器的位

在满足表 24.3 的发生条件时，产生同步串行通信单元的中断请求。必须通过同步串行通信单元的中断程序将各自的中断源置“0”。

但是，通过将发送数据写到 SSTDR 寄存器，TDRE 位和 TEND 位自动变为“0”；通过读 SSRDR 寄存器，RDRF 位自动变为“0”。尤其是在将发送数据写到 SSTDR 寄存器的同时，TDRE 位会再次变为“1”（已将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），如果将 TDRE 位置“0”（没有将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），就可能多发送 1 字节数据。



## 24.3.4 各通信模式和引脚功能

同步串行通信单元的输入 / 输出引脚的功能因各通信模式中的 SSCRH 寄存器的 MSS 位、SSER 寄存器的 RE 位和 TE 位的设定而不同。通信模式和输入 / 输出引脚的关系如表 24.4 所示。

表 24.4 通信模式和输入 / 输出引脚的关系

通信模式	位的设定					引脚的状态			
	SSUMS	BIDE	MSS	TE	RE	SSI	SSO	SSCK	
时钟同步通信模式	0	无效	0	0	1	输入	— (注 1)	输入	
				1	0	— (注 1)	输出	输入	
				1	1	输入	输出	输入	
			1	0	0	1	输入	— (注 1)	输出
					1	0	— (注 1)	输出	输出
					1	1	输入	输出	输出
4 线式总线通信模式	1	0	0	0	1	— (注 1)	输入	输入	
				1	0	输出	— (注 1)	输入	
				1	1	输出	输入	输入	
			1	0	0	1	输入	— (注 1)	输出
					1	0	— (注 1)	输出	输出
					1	1	输入	输出	输出
4 线式总线 (双向) 通信模式 (注 2)	1	1	0	0	1	— (注 1)	输入	输入	
				1	0	— (注 1)	输出	输入	
			1	0	1	— (注 1)	输入	输出	
				1	0	— (注 1)	输出	输出	

注 1. 能用作可编程输入 / 输出端口。

注 2. 在 4 线式总线 (双向) 通信模式中, 不能将 TE 位和 RE 位都置 “1”。

SSUMS、BIDE: SSMR2 寄存器的位

MSS: SSCRH 寄存器的位

TE、RE: SSER 寄存器的位

## 24.4 时钟同步通信模式

### 24.4.1 时钟同步通信模式的初始化

时钟同步通信模式的初始化如图 24.4 所示。必须在发送和接收数据前先将 SSER 寄存器的 TE 位置“0”（禁止发送），并且将 RE 位置“0”（禁止接收），然后进行初始化。

必须在将 TE 位和 RE 位置“0”后更改通信模式和通信格式等。

即使将 RE 位置“0”，也保持 RDRF 和 ORER 的各标志以及 SSRDR 寄存器的内容。

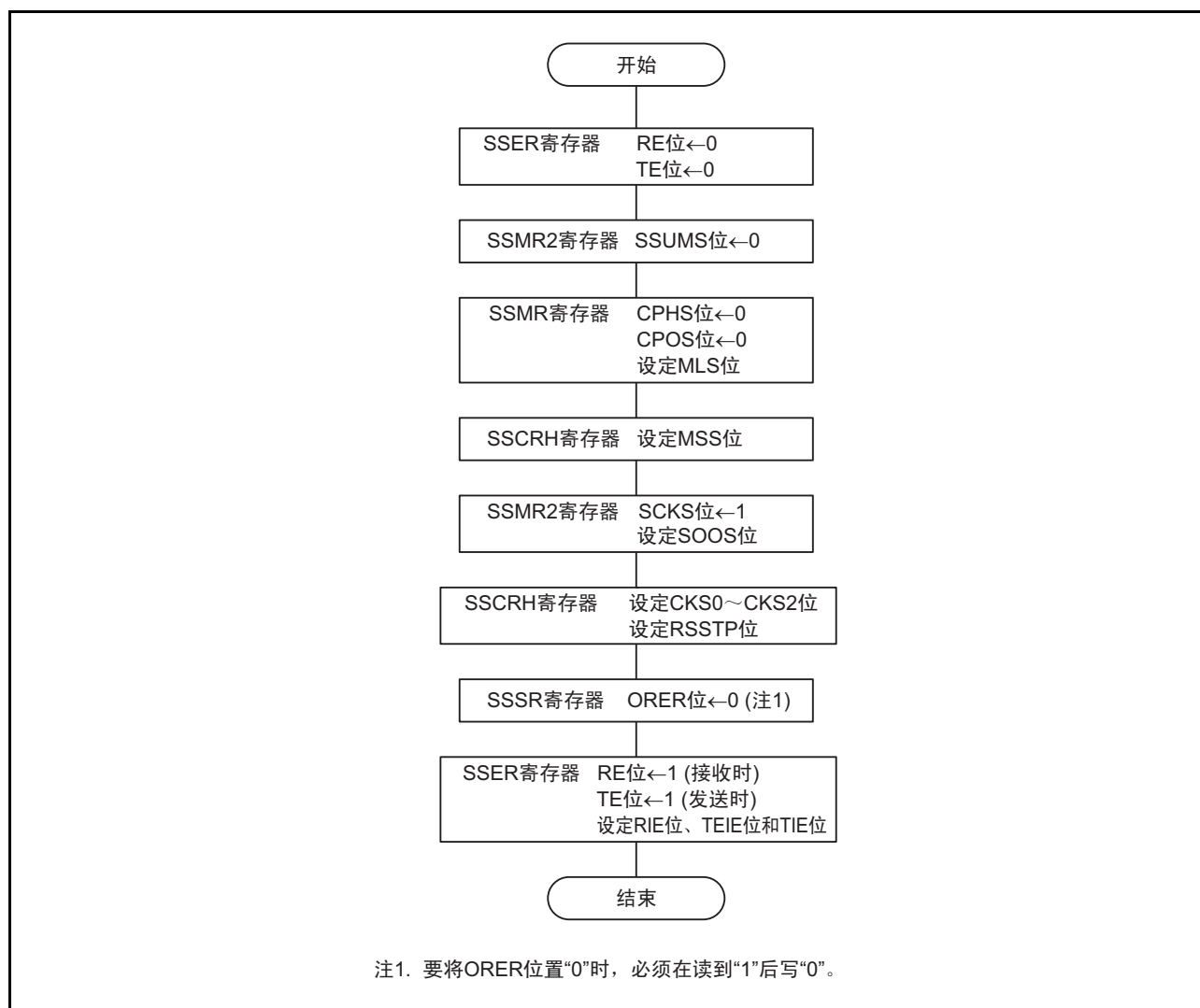


图 24.4 时钟同步通信模式的初始化

### 24.4.2 数据的发送

发送数据时的运行例子（时钟同步通信模式、SSU 数据传送长度为 8 位）如图 24.5 所示。发送数据时的运行如下（能通过 SSSR 寄存器将数据传送长度设定为 8 ~ 16 位）。

同步串行通信单元在设定为主控器件时，输出同步时钟和数据；在设定为从属器件时，与输入时钟同步输出数据。

如果在将 TE 位置“1”（允许发送）后将发送数据写到 SSTDR 寄存器，TDRE 位就自动变为“0”（没有将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），并且将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器。然后，TDRE 位变为“1”（已将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），开始发送。此时，如果 SSER 寄存器的 TIE 位为“1”，就产生 TXI 中断请求。

如果在 TDRE 位为“0”的状态下结束 1 帧的传送，就将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器，并且开始发送下一个帧。如果在 TDRE 位为“1”的状态下发送第 8 位，SSSR 寄存器的 TEND 位就变为“1”（在进行发送数据最后位的发送时，TDRE 位变为“1”），并且保持该状态。此时，如果 SSER 寄存器的 TEIE 位为“1”（允许发送结束中断请求），就产生 TEI 中断请求。在发送结束后，SSCK 引脚被固定为“H”电平。

不能在 SSSR 寄存器的 ORER 位为“1”（发生溢出错误）的状态下进行发送。必须在发送前确认 ORER 位是否为“0”。

发送数据的流程图例子（时钟同步通信模式）如图 24.6 所示。

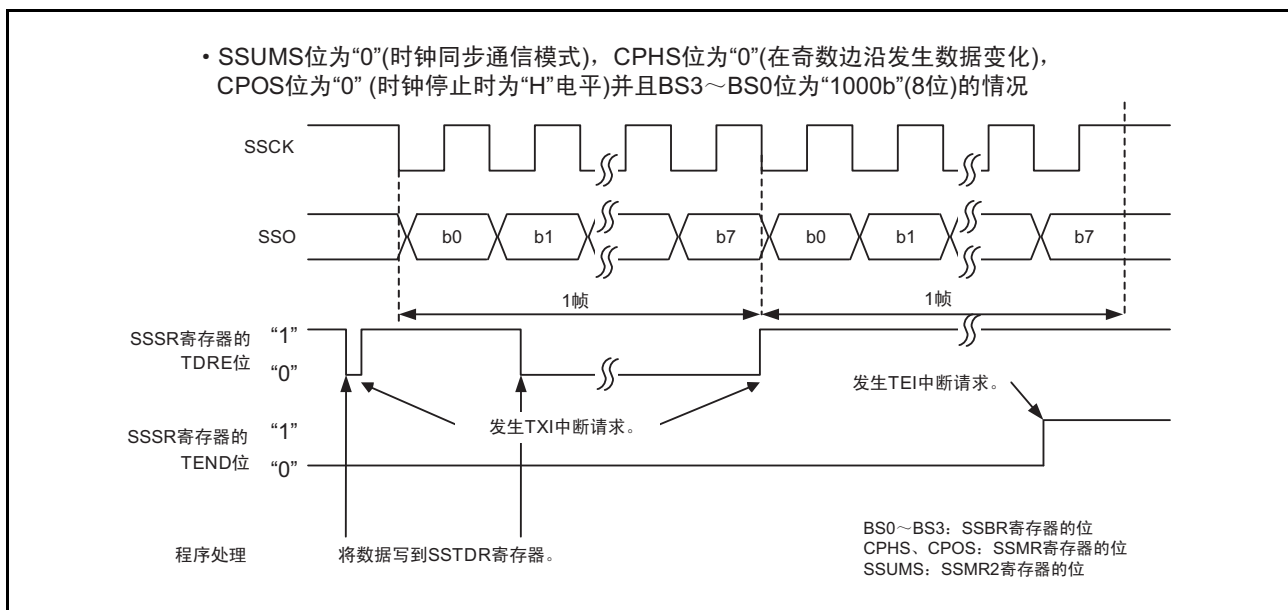


图 24.5 发送数据时的运行例子（时钟同步通信模式、SSU 数据传送长度为 8 位）

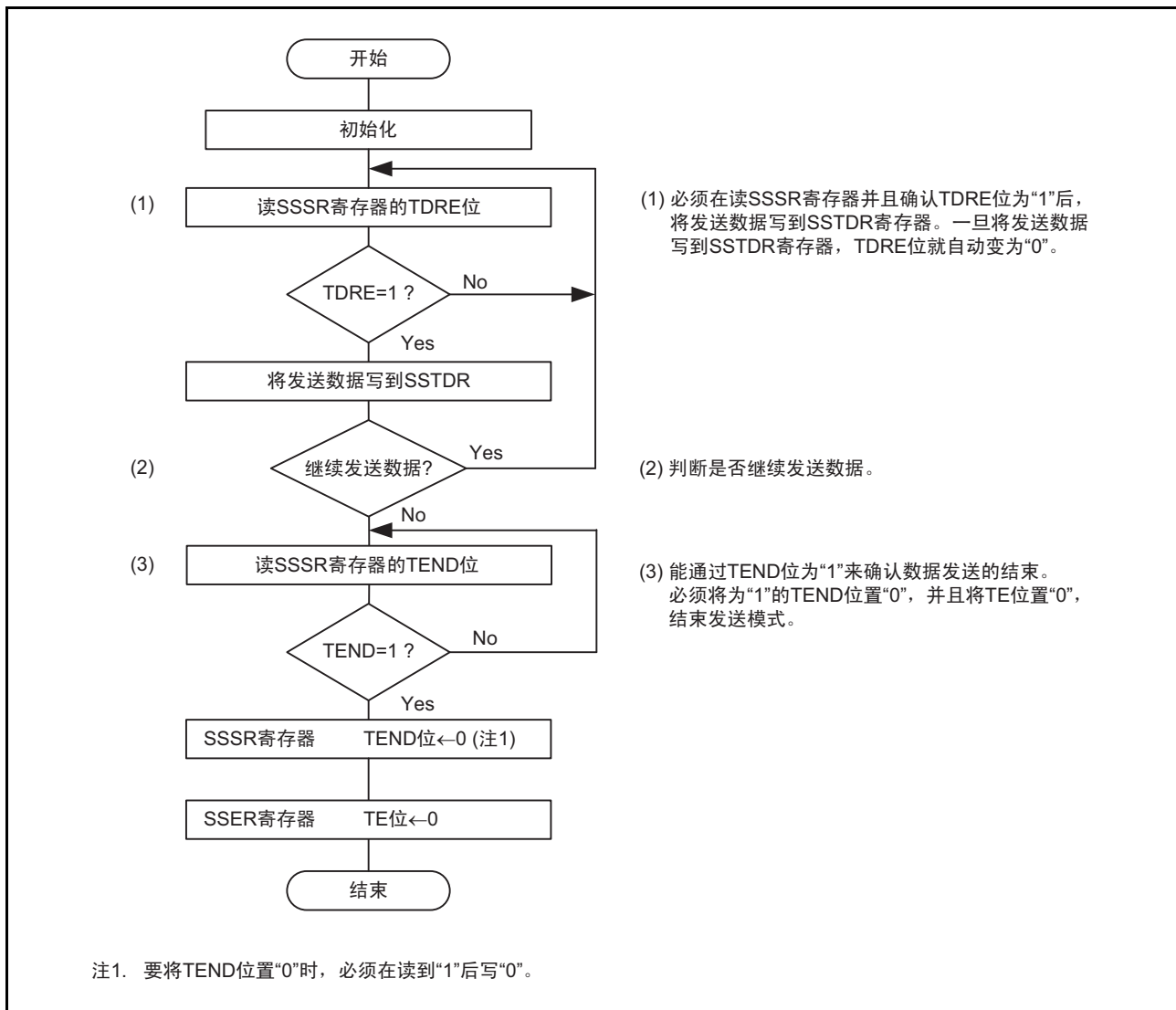


图 24.6 发送数据的流程图例子 (时钟同步通信模式)

### 24.4.3 数据的接收

接收数据时的运行例子（时钟同步通信模式、SSU 数据传送长度为 8 位）如图 24.7 所示，接收数据时的运行如下（能通过 SSSBR 寄存器将数据传送长度设定为 8 ~ 16 位）。

同步串行通信单元在设定为主控器件时，输出同步时钟并且输入数据；在设定为从属器件时，与输入时钟同步输入数据。

在设定为主控器件后，最初通过虚读 SSRDR 寄存器输出接收时钟，开始接收。

在接收 8 位数据后，SSSR 寄存器的 RDRF 位变为“1”（SSRDR 寄存器有数据），并且接收数据被保存到 SSRDR 寄存器。此时，如果 SSER 寄存器的 RIE 位为“1”（允许 RXI 中断请求和 OEI 中断请求），就产生 RXI 中断请求。如果读 SSRDR 寄存器，RDRF 位就自动变为“0”（SSRDR 寄存器无数据）。

要设定为主控器件并且结束接收时，必须先将 SSCRH 寄存器的 RSSTP 位置“1”（在接收到 1 字节数据后结束接收），再读接收到的数据，从而在输出 8 位时钟后停止接收。然后，必须将 SSER 寄存器的 RE 位置“0”（禁止接收）并且将 RSSTP 位置“0”（在接收到 1 字节数据后继续接收），最后读接收到的数据。如果在 RE 位为“1”（允许接收）的状态下读 SSRDR 寄存器，就重新输出接收时钟。

如果在 RDRF 位为“1”的状态下第 8 个时钟上升，SSSR 寄存器的 ORER 位就变为“1”（发生溢出错误），发生溢出错误（OEI）并且停止接收。不能在 ORER 位为“1”的状态下进行接收。在重新开始接收前，必须确认 ORER 位是否为“0”。

接收数据的流程图例子（MSS=1）（时钟同步通信模式）如图 24.8 所示。

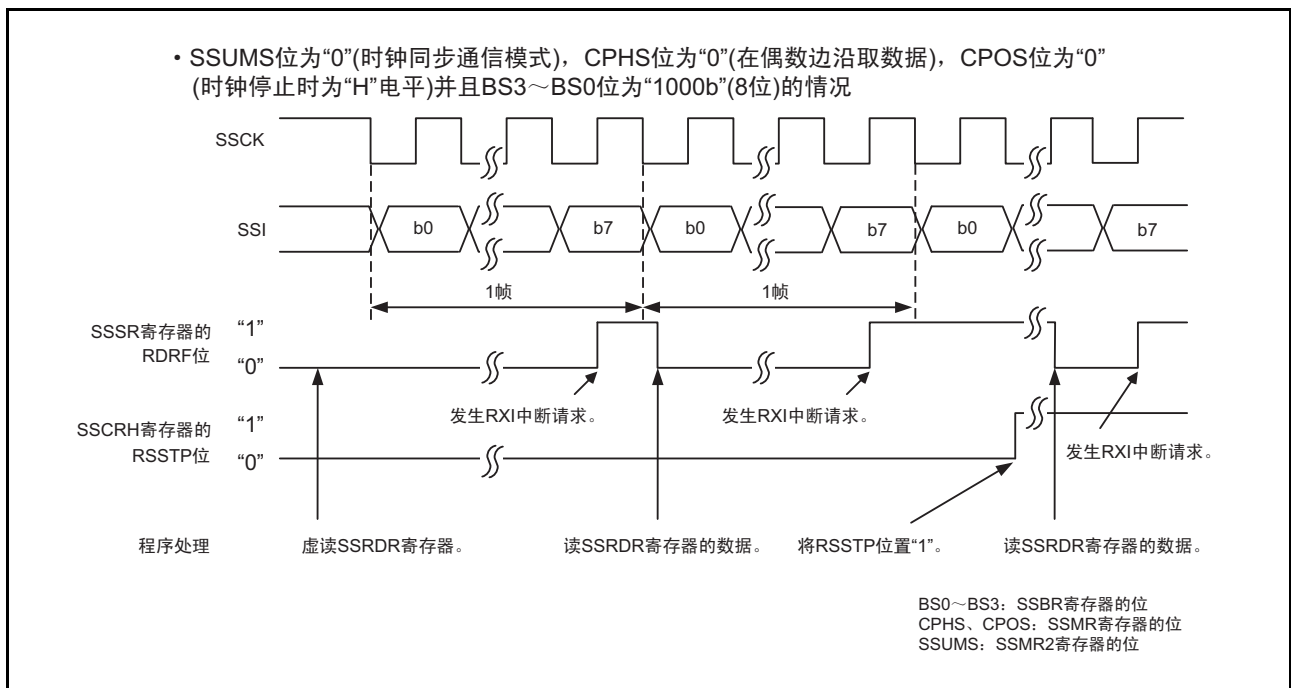


图 24.7 接收数据时的运行例子（时钟同步通信模式、SSU 数据传送长度为 8 位）

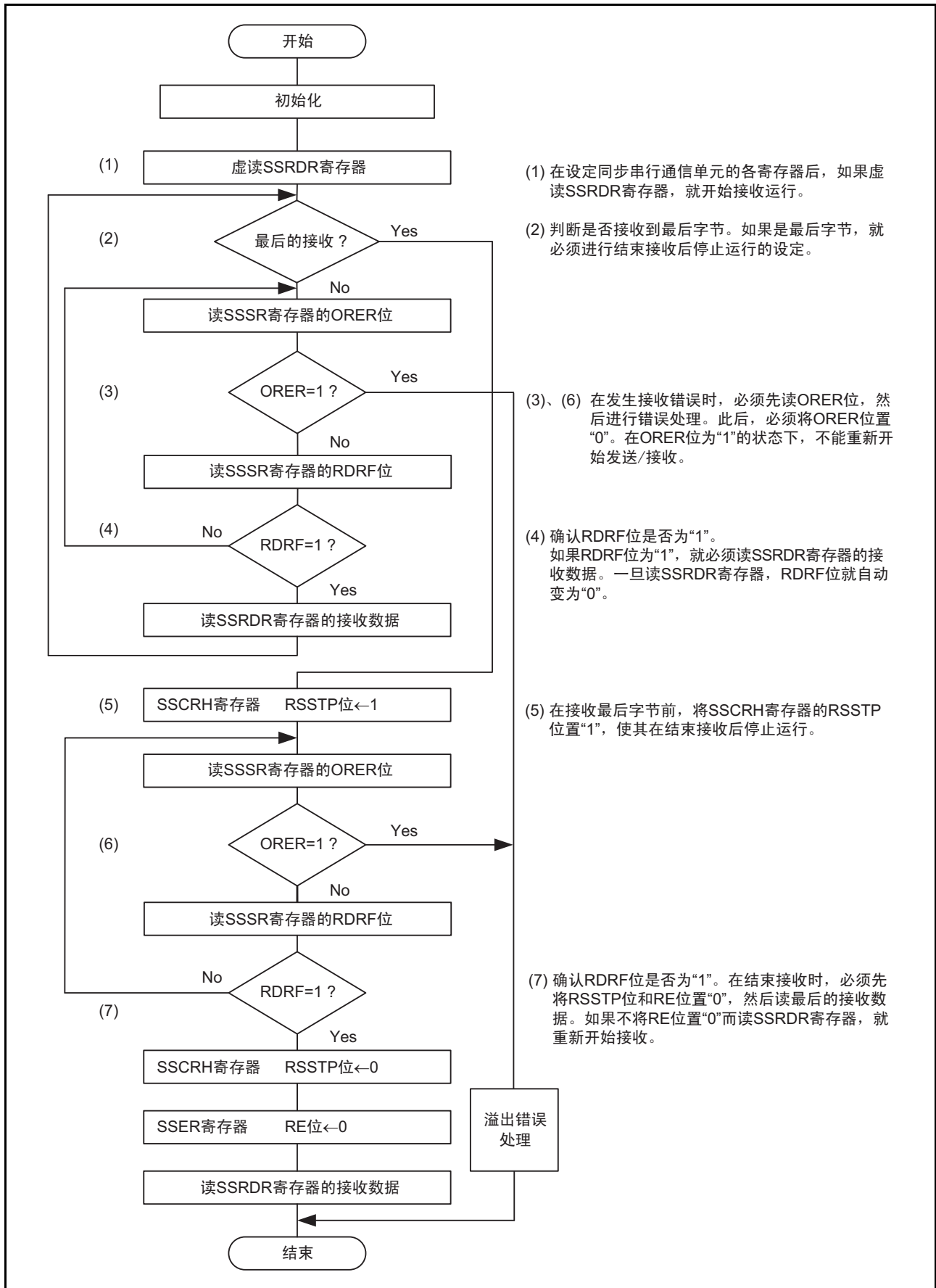


图 24.8 接收数据的流程图例子 (MSS=1) (时钟同步通信模式)

24.4.3.1 数据的发送和接收

数据的发送和接收为前述的数据发送和数据接收的复合运行。

如果将发送数据写到 SSTD<sub>R</sub> 寄存器, 就开始发送和接收。如果在 TDRE 位为 “1” (已将数据从 SSTD<sub>R</sub> 寄存器传送到 SSTR<sub>S</sub>R 寄存器) 的状态下最后的传送时钟 (能通过 SSBR 寄存器将数据传送长度设定为 8 ~ 16 位) 上升或者 ORER 位变为 “1” (发生溢出错误), 就停止发送和接收。

要从发送模式 (TE=1) 或者接收模式 (RE=1) 转换为发送和接收模式 (TE=RE=1) 时, 必须先将 TE 位和 RE 位置 “0”, 然后进行更改。必须在确认 TEND 位为 “0” (在进行发送数据最后位的发送时, TDRE 位为 “0”)、RDRF 位为 “0” (SSRDR 寄存器无数据)、ORER 位为 “0” (无溢出错误) 后, 将 TE 位和 RE 位置 “1”。

发送和接收数据的流程图例子 (时钟同步通信模式) 如图 24.9 所示。

在解除发送和接收模式 (TE=RE=1) 时, 如果在读 SSRDR 寄存器后解除发送和接收模式, 就可能输出时钟。为了避免这种情况, 必须通过以下的任意步骤进行设定:

- 先将 RE 位置 “0”, 然后将 TE 位置 “0”。
- 将 TE 位和 RE 位同时置 “0”。

此后, 要设定为接收模式 (TE=0, RE=1) 时, 首先必须在给 SRES 位写 “1” 后继续写 “0”, 再对 SSU 控制部和 SSTR<sub>S</sub>R 寄存器进行初始化, 然后将 RE 位置 “1”。

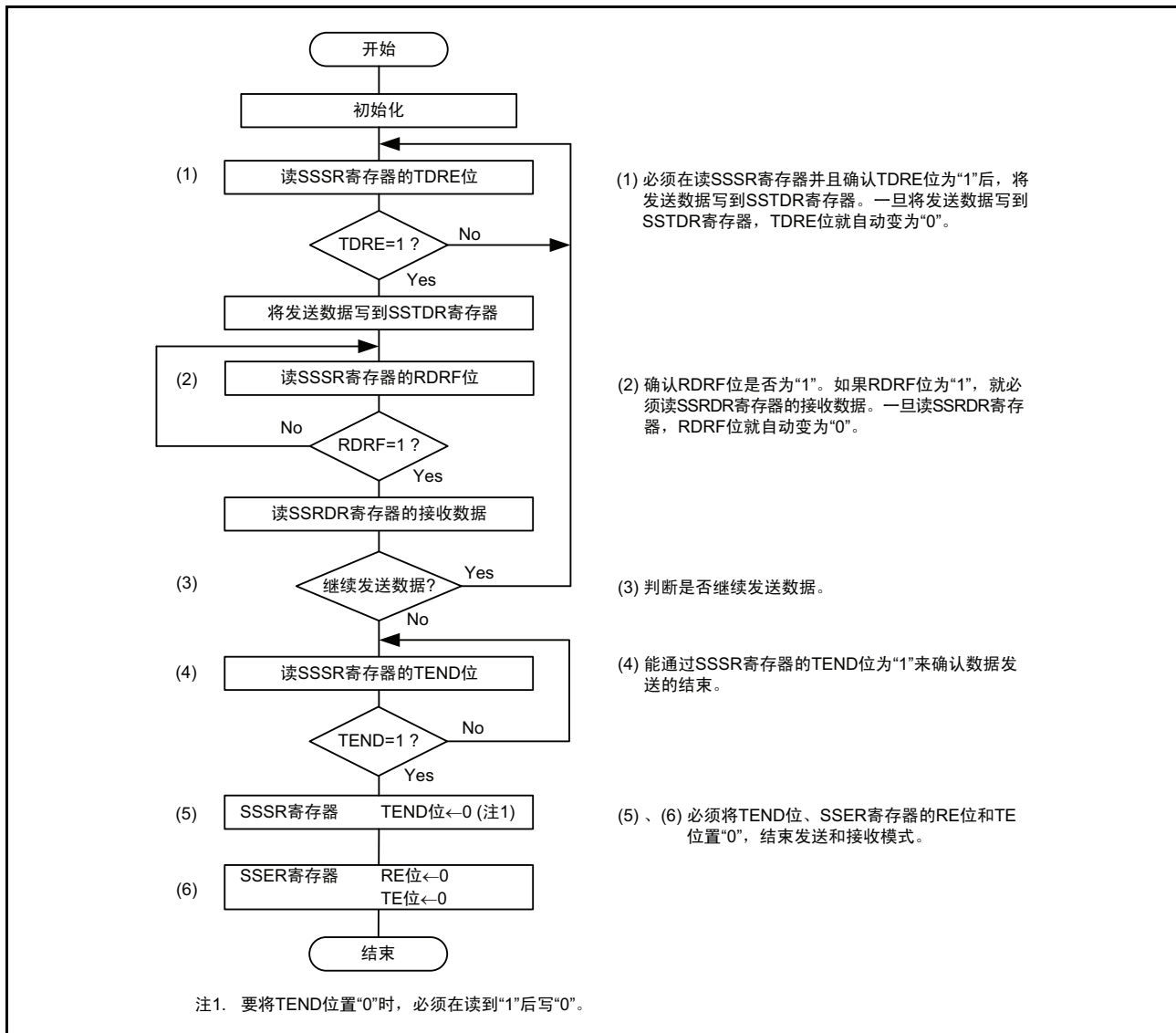


图 24.9 发送和接收数据的流程图例子 (时钟同步通信模式)

## 24.5 4 线式总线通信模式

4 线式总线通信模式是使用时钟线、数据输入线、数据输出线和片选线这 4 条总线进行通信的模式。此模式也包括数据输入线和数据输出线共用 1 个引脚的双向模式。

数据输入线和数据输出线因 SSCRH 寄存器的 MSS 位和 SSMR2 寄存器的 BIDE 位的设定而不同，详细内容请参照“24.3.2.1 数据的输入 / 输出引脚和 SS 移位寄存器的关系”。在此模式中，能通过 SSMR 寄存器的 CPOS 位和 CPHS 位，设定时钟的极性、相位和数据的关系，详细内容请参照“24.3.1.1 传送时钟的极性、相位和数据的关系”。

在设定为主控器件时，片选线进行输出控制；在设定为从属器件时，片选线进行输入控制。在主导器件的情况下，能通过将 SSMR2 寄存器的 CSS1 位置“1”，进行  $\overline{SCS}$  引脚或者通用端口的输出控制；在从属器件的情况下，通过将 SSMR2 寄存器的 CSS1 位和 CSS0 位置“01b”，将  $\overline{SCS}$  引脚用作输入引脚。

在 4 线式总线通信模式中，一般将 SSMR 寄存器的 MLS 位置“0”，进行 MSB first 的通信。

### 24.5.1 4 线式总线通信模式的初始化

4 线式总线通信模式的初始化如图 24.10 所示。必须在发送和接收数据前先将 SSER 寄存器的 TE 位置“0”（禁止发送），并且将 RE 位置“0”（禁止接收），然后进行初始化。

必须在将 TE 位和 RE 位置“0”后更改通信模式和通信格式等。

即使将 RE 位置“0”，也保持 RDRF 和 ORER 的各标志以及 SSRDR 寄存器的内容。

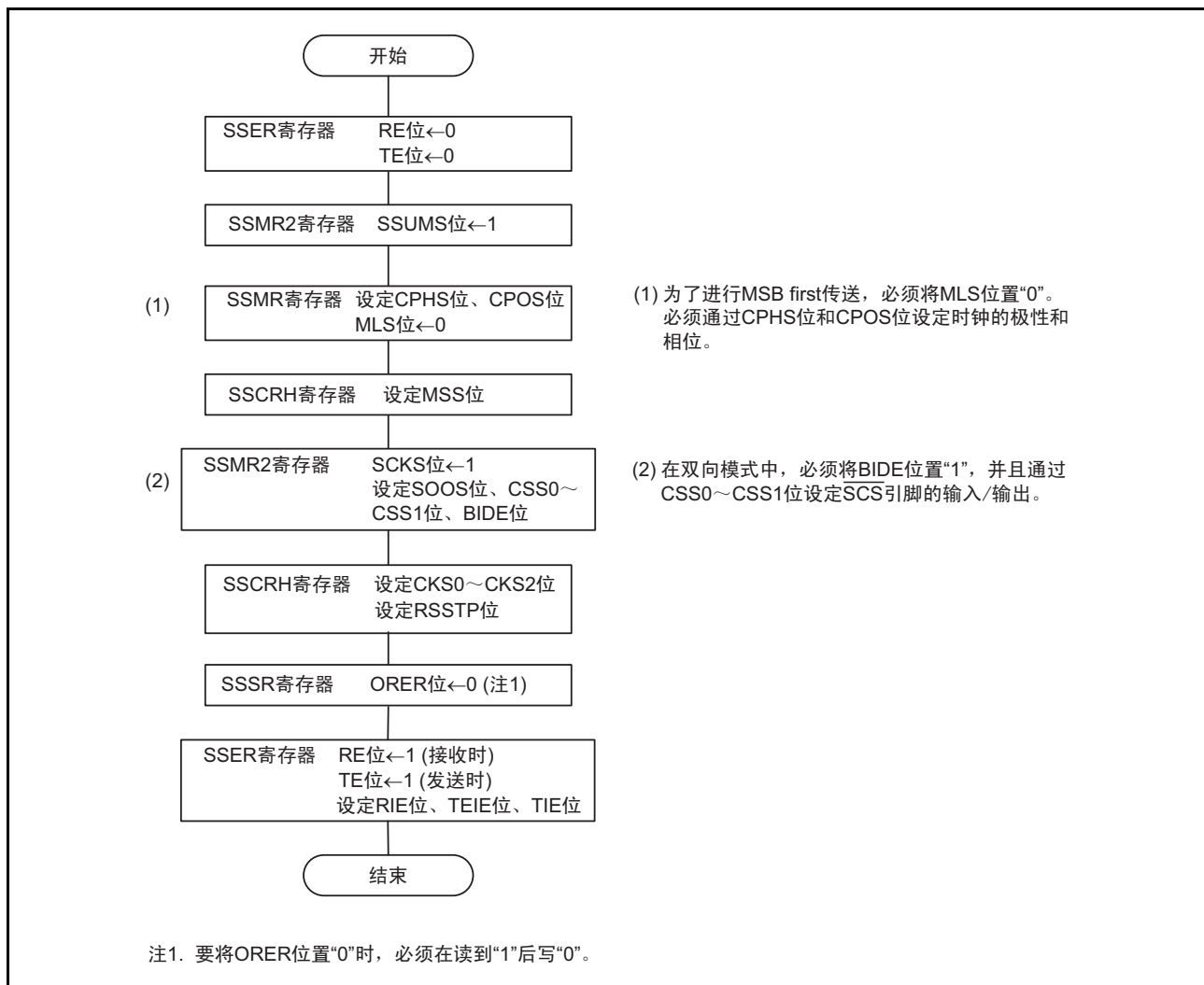


图 24.10 4 线式总线通信模式的初始化



### 24.5.2 数据的发送

发送数据时的运行例子（4线式总线通信模式、SSU数据传送长度为8位）如图24.11所示。发送数据时的运行如下（能通过SSBR寄存器将数据传送长度设定为8~16位）。

同步串行通信单元在设定为主控器件时，输出同步时钟和数据；在设定为从属器件时，在 $\overline{\text{SCS}}$ 引脚为“L”电平的输入状态下，与输入时钟同步输出数据。

如果在将TE位置“1”（允许发送）后将发送数据写到SSTDR寄存器，TDRE位就自动变为“0”（没有将数据从SSTDR寄存器传送到SSTRSR寄存器），并且将数据从SSTDR寄存器传送到SSTRSR寄存器。然后，TDRE位变为“1”（已将数据从SSTDR寄存器传送到SSTRSR寄存器），开始发送。此时，如果SSER寄存器的TIE位为“1”，就产生TXI中断请求。

如果在TDRE位为“0”的状态下结束1帧的传送，就将数据从SSTDR寄存器传送到SSTRSR寄存器，并且开始发送下一个帧。如果在TDRE为“1”的状态下发送第8位，SSSR寄存器的TEND位就变“1”（在进行发送数据最后位的发送时，TDRE位变为“1”），并且保持该状态。此时，如果SSER寄存器的TEIE位为“1”（允许发送结束中断请求），就产生TEI中断请求。在发送结束后，SSCK引脚被固定为“H”电平， $\overline{\text{SCS}}$ 引脚变为“H”电平。在 $\overline{\text{SCS}}$ 引脚为“L”电平的输入状态下连续发送时，必须在送出第8位前将下一个发送数据写到SSTDR寄存器。

不能在SSSR寄存器的ORER位为“1”（发生溢出错误）的状态下进行发送。必须在发送前确认ORER位是否为“0”。

和时钟同步通信模式不同的是：当设定为主控器件时，在 $\overline{\text{SCS}}$ 引脚为高阻抗的状态下，SSO引脚处于高阻抗状态；当设定为从属器件时，在 $\overline{\text{SCS}}$ 引脚为“H”电平的输入状态下，SSI引脚处于高阻抗状态。

流程图例子和时钟同步通信模式相同（请参照“图24.6 发送数据的流程图例子（时钟同步通信模式）”）。

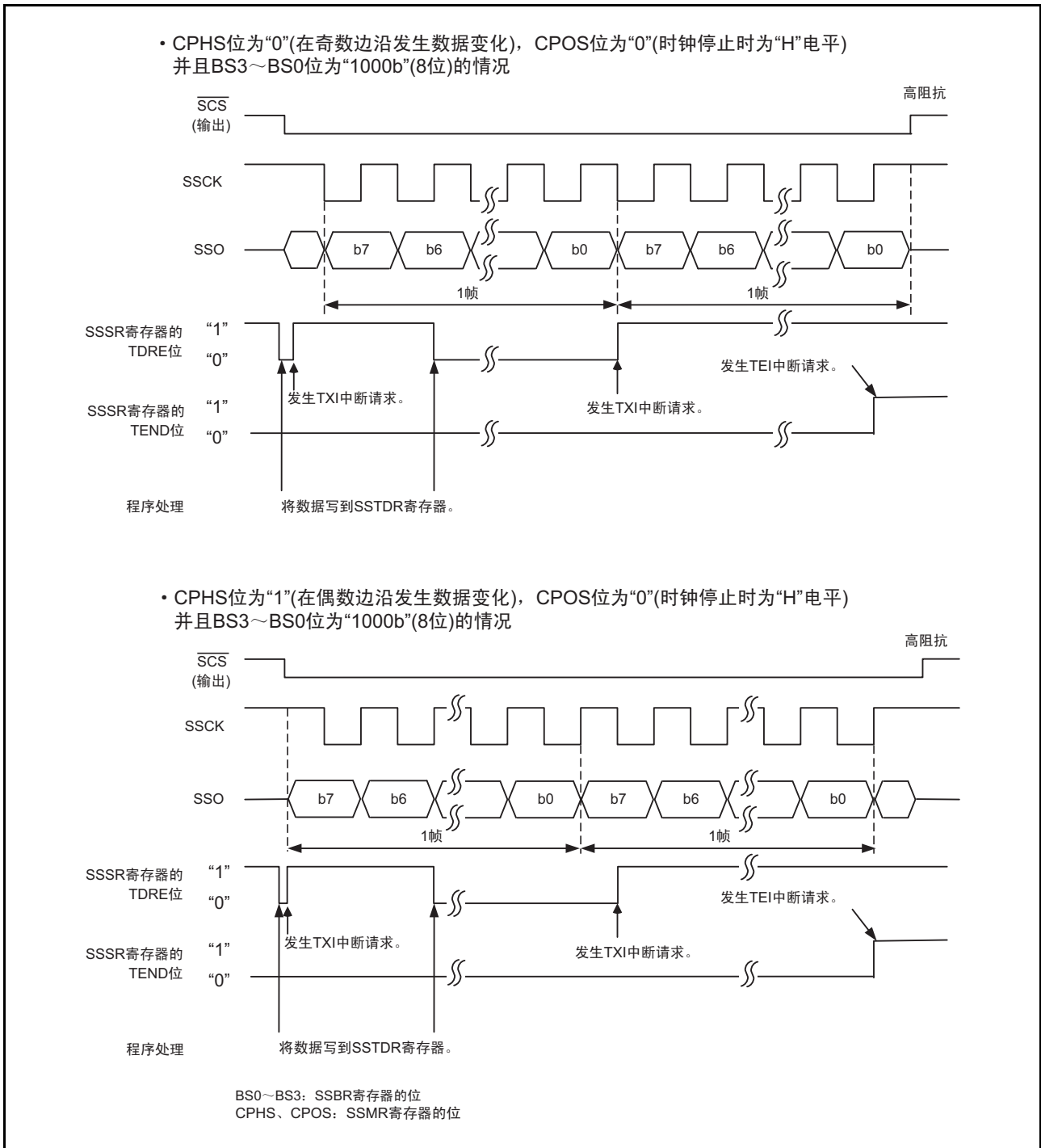


图 24.11 发送数据时的运行例子 (4 线式总线通信模式、SSU 数据传送长度为 8 位)

### 24.5.3 数据的接收

接收数据时的运行例子（4线式总线通信模式、SSU数据传送长度为8位）如图24.12所示。接收数据时的运行如下（能通过SSBR寄存器将数据传送长度设定为8~16位）。

同步串行通信单元在设定为主控器件时，输出同步时钟并且输入数据；在设定为从属器件时，在 $\overline{SCS}$ 引脚为“L”电平的输入状态下，与输入时钟同步输入数据。

在设定为主控器件后，最初通过虚读SSRDR寄存器输出接收时钟，开始接收。

在接收8位数据后，SSSR寄存器的RDRF位变为“1”（SSRDR寄存器有数据），并且接收数据被保存到SSRDR寄存器。此时，如果SSER寄存器的RIE位为“1”（允许RXI中断请求和OEI中断请求），就产生RXI中断请求。如果读SSRDR寄存器，RDRF位就自动变为“0”（SSRDR寄存器无数据）。

要设定为主控器件并且结束接收时，必须先将SSCRH寄存器的RSSTP位置“1”（在接收到1字节数据后结束接收），再读接收到的数据，从而在输出8位时钟后停止接收。然后，必须将SSER寄存器的RE位置“0”（禁止接收）并且将RSSTP位置“0”（在接收到1字节的数据后继续接收），最后读接收到的数据。如果在RE位为“1”（允许接收）的状态下读SSRDR寄存器，就重新输出接收时钟。

如果在RDRF位为“1”的状态下第8个时钟上升，SSSR寄存器的ORER位就变为“1”（发生溢出错误），发生溢出错误（OEI）并且停止接收。不能在ORER位为“1”的状态下进行接收，在重新开始接收前，必须确认ORER位是否为“0”。

如图24.12所示，RDRF位和ORER位为“1”的时序因SSMR寄存器的CPHS位的设定而不同。如果将CPHS位置“1”（在奇数边沿取数据），RDRF位和ORER位就在帧的中途变为“1”，因此在接收结束时必须注意。

流程图例子和时钟同步通信模式相同（请参照“图24.8接收数据的流程图例子（MSS=1）（时钟同步通信模式）”）。

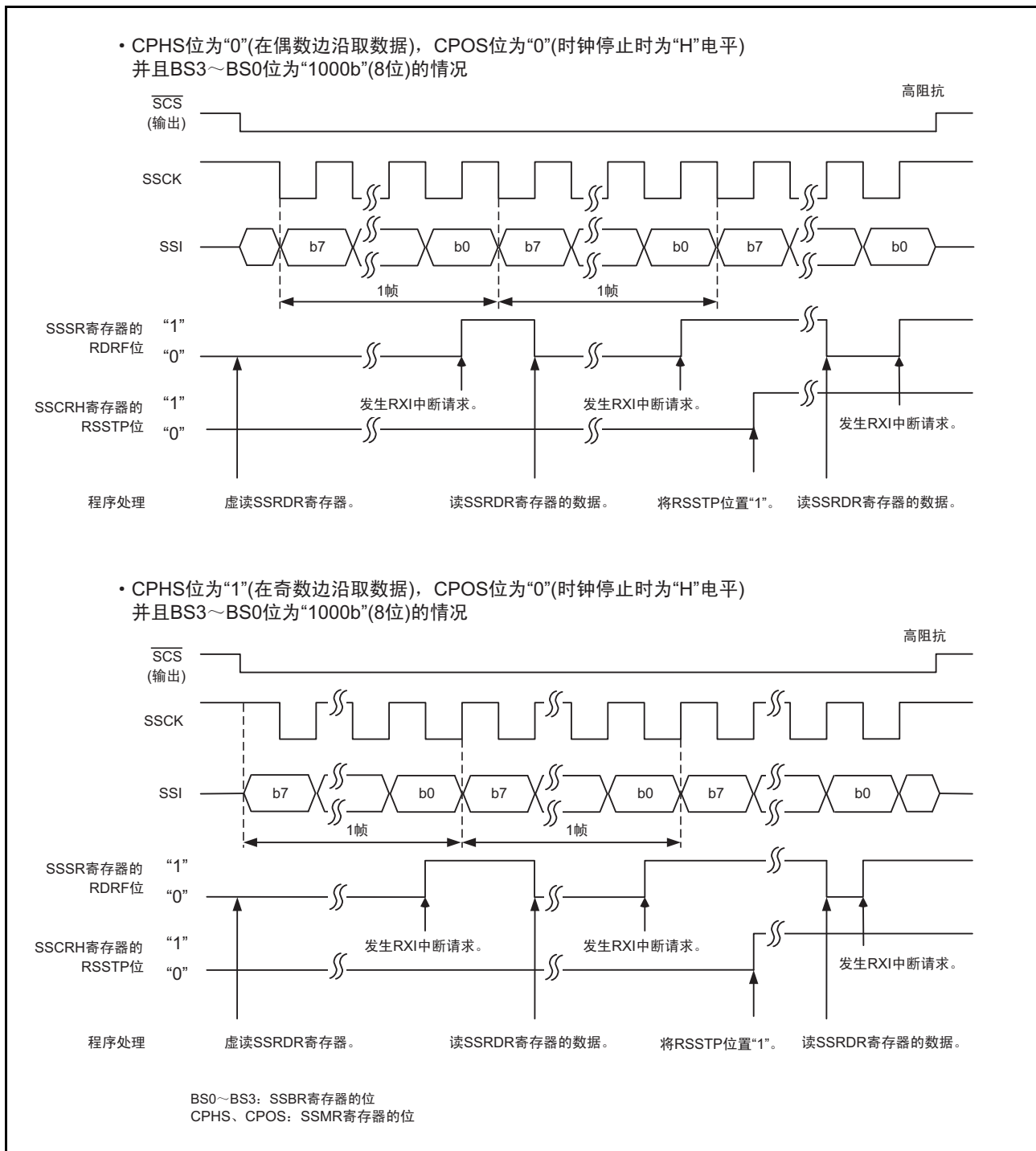


图 24.12 接收数据时的运行例子 (4 线式总线通信模式、SSU 数据传送长度为 8 位)

### 24.5.4 $\overline{\text{SCS}}$ 引脚控制和仲裁

如果将 SSMR2 寄存器的 SSUMS 位置 “1” (4 线式总线通信模式) 并且将 CSS1 位置 “1” (用作  $\overline{\text{SCS}}$  输出引脚), 就在将 SSCRH 寄存器的 MSS 位置 “1” (作为主控器件运行) 后并且在开始串行传送前, 检查  $\overline{\text{SCS}}$  引脚的仲裁。如果在此期间检测到同步的内部  $\overline{\text{SCS}}$  信号变为 “L” 电平, SSSR 寄存器的 CE 位就变为 “1” (发生冲突错误), 并且 MSS 位自动变为 “0” (作为从属器件运行)。

仲裁检查时序如图 24.13 所示。

不能在 CE 位为 “1” 的状态下进行以后的发送, 因此必须在开始发送前将 CE 位置 “0” (无冲突错误)。

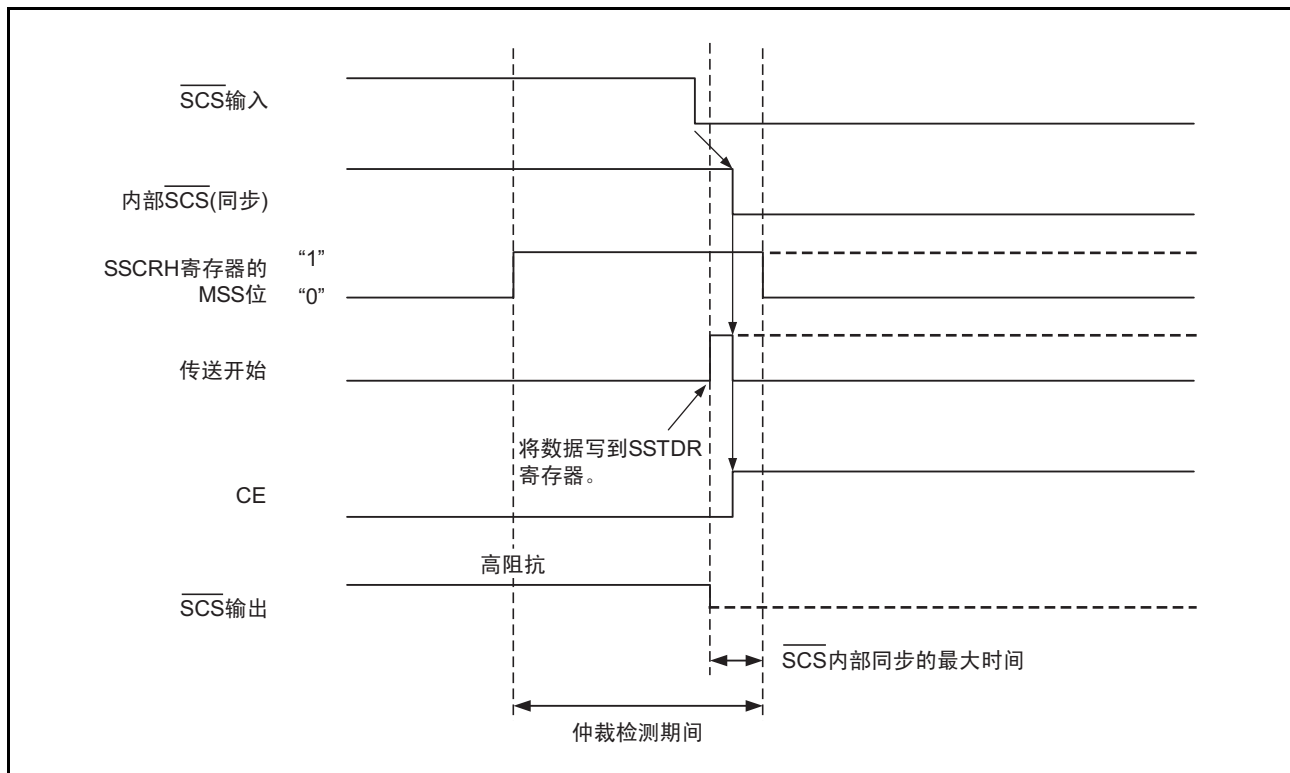


图 24.13 仲裁检查时序

### 24.6 使用同步串行通信单元 (SSU) 时的注意事项

在使用同步串行通信单元时, 必须将 SSUICSR 寄存器的 IICSEL 位置 “0” (选择 SSU 功能)。

## 25. I<sup>2</sup>C 总线接口

I<sup>2</sup>C 总线接口是基于飞利浦公司的 I<sup>2</sup>C 总线数据传送格式进行串行通信的电路。

### 25.1 概要

I<sup>2</sup>C 总线接口的规格和引脚结构分别如表 25.1 和表 25.2 所示，I<sup>2</sup>C 总线接口的框图以及 SCL 引脚和 SDA 引脚的外部电路连接例子分别图 25.1 和图 25.2 所示。

表 25.1 I<sup>2</sup>C 总线接口的规格

项目	规格
通信格式	<ul style="list-style-type: none"> <li>• I<sup>2</sup>C 总线格式               <ul style="list-style-type: none"> <li>— 可选择主控/从属器件。</li> <li>— 能连续发送和连续接收（移位寄存器、发送数据寄存器和接收数据寄存器各自独立）。</li> <li>— 在主机模式中自动生成开始条件和停止条件。</li> <li>— 在发送时，自动加载应答位。</li> <li>— 内置位同步功能和等待功能（在主机模式中，按位监视 SCL 的状态，自动取得同步。在尚未准备好传送时，将 SCL 置为“L”电平后等待）。</li> <li>— 能直接驱动 SCL 引脚和 SDA 引脚（N 沟道漏极开路输出）。</li> </ul> </li> <li>• 时钟同步串行格式               <ul style="list-style-type: none"> <li>— 能连续发送和连续接收（移位寄存器、发送数据寄存器和接收数据寄存器各自独立）。</li> </ul> </li> </ul>
输入 / 输出引脚	SCL（输入 / 输出）：串行时钟的输入 / 输出引脚 SDA（输入 / 输出）：串行数据的输入 / 输出引脚
传送时钟	<ul style="list-style-type: none"> <li>• 当 ICCR1 寄存器的 MST 位是“0”时，为外部时钟（SCL 引脚的输入）。</li> <li>• 当 ICCR1 寄存器的 MST 位是“1”时，为 ICCR1 寄存器的 CKS0 ~ CKS3 位、PINSR 寄存器的 IICTCTWI 位和 IICTCHALF 位选择的内部时钟（SCL 引脚的输出）。</li> </ul>
接收错误的检测	<ul style="list-style-type: none"> <li>• 检测到溢出错误（时钟同步串行格式）。</li> </ul> 表示在接收时发生溢出错误。在 ICSR 寄存器的 RDRF 位为“1”（ICDRR 寄存器有数据）的状态下接收下一个数据的最后位时，AL 位变为“1”。
中断源	<ul style="list-style-type: none"> <li>• I<sup>2</sup>C 总线格式：..... 6 种（注 1） 发送数据空（包含从属地址匹配时）、发送结束、接收数据满（包含从属地址匹配时）、仲裁失败、NACK 检测和停止条件的检测</li> <li>• 时钟同步串行格式：..... 4 种（注 1） 发送数据空、发送结束、接收数据满、溢出错误</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>• I<sup>2</sup>C 总线格式               <ul style="list-style-type: none"> <li>— 在接收时，可选择应答的输出电平。</li> </ul> </li> <li>• 时钟同步串行格式               <ul style="list-style-type: none"> <li>— 可选择 MSB first 或者 LSB first 的数据传送方向。</li> </ul> </li> <li>• SDA 的数字延迟               <ul style="list-style-type: none"> <li>— 可通过 PINSR 寄存器的 SDADLY0 ~ SDADLY1 位，选择 SDA 引脚的数字延迟值。</li> </ul> </li> </ul>

注 1. 中断向量表中有 1 个 I<sup>2</sup>C 总线接口的中断向量。

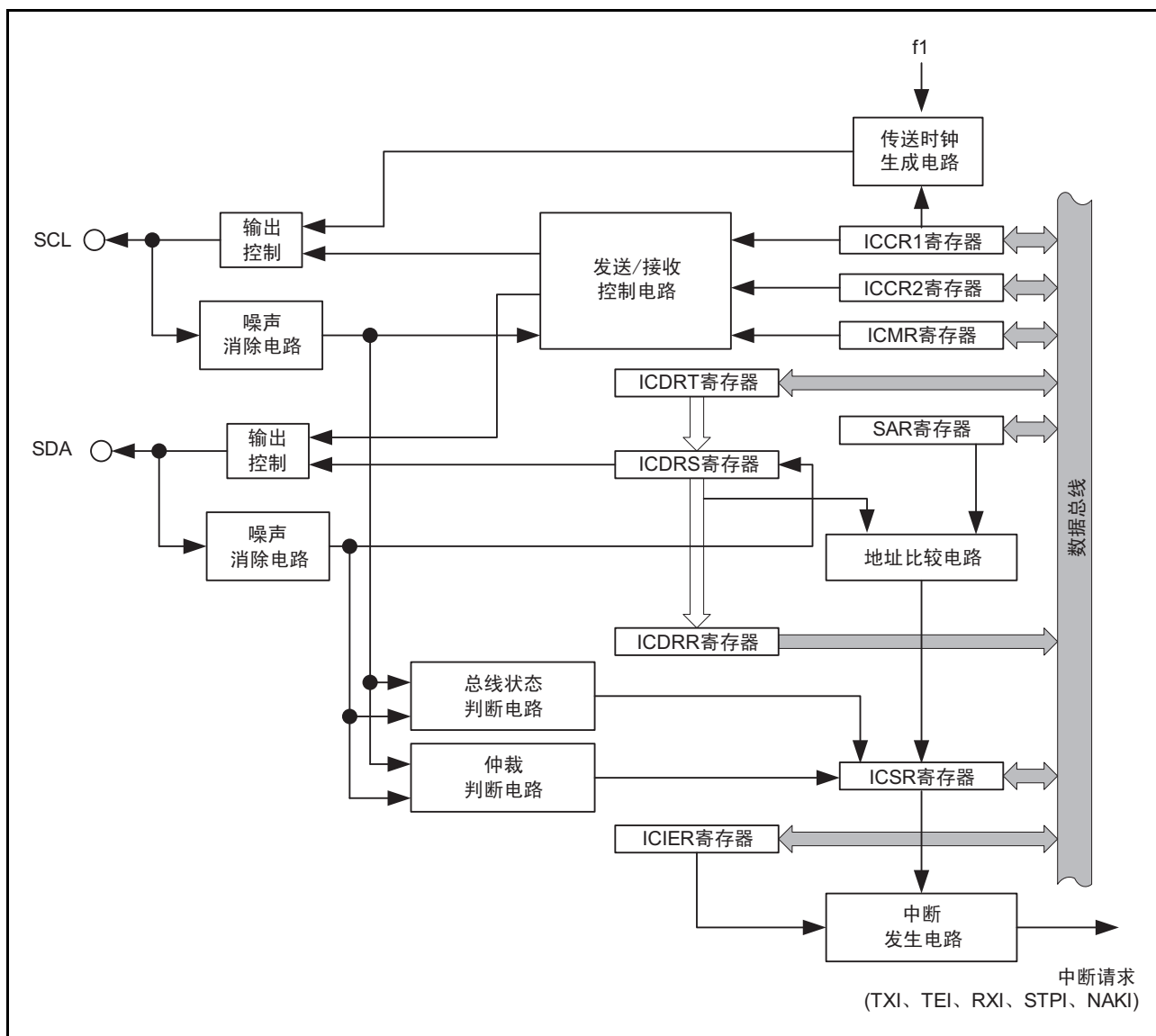


图 25.1 I<sup>2</sup>C 总线接口的框图

表 25.2 I<sup>2</sup>C 总线接口的引脚结构

引脚名	分配的引脚	功能
SCL	P8_2、P6_3	时钟输入 / 输出
SDA	P8_3、P6_4	数据输入 / 输出

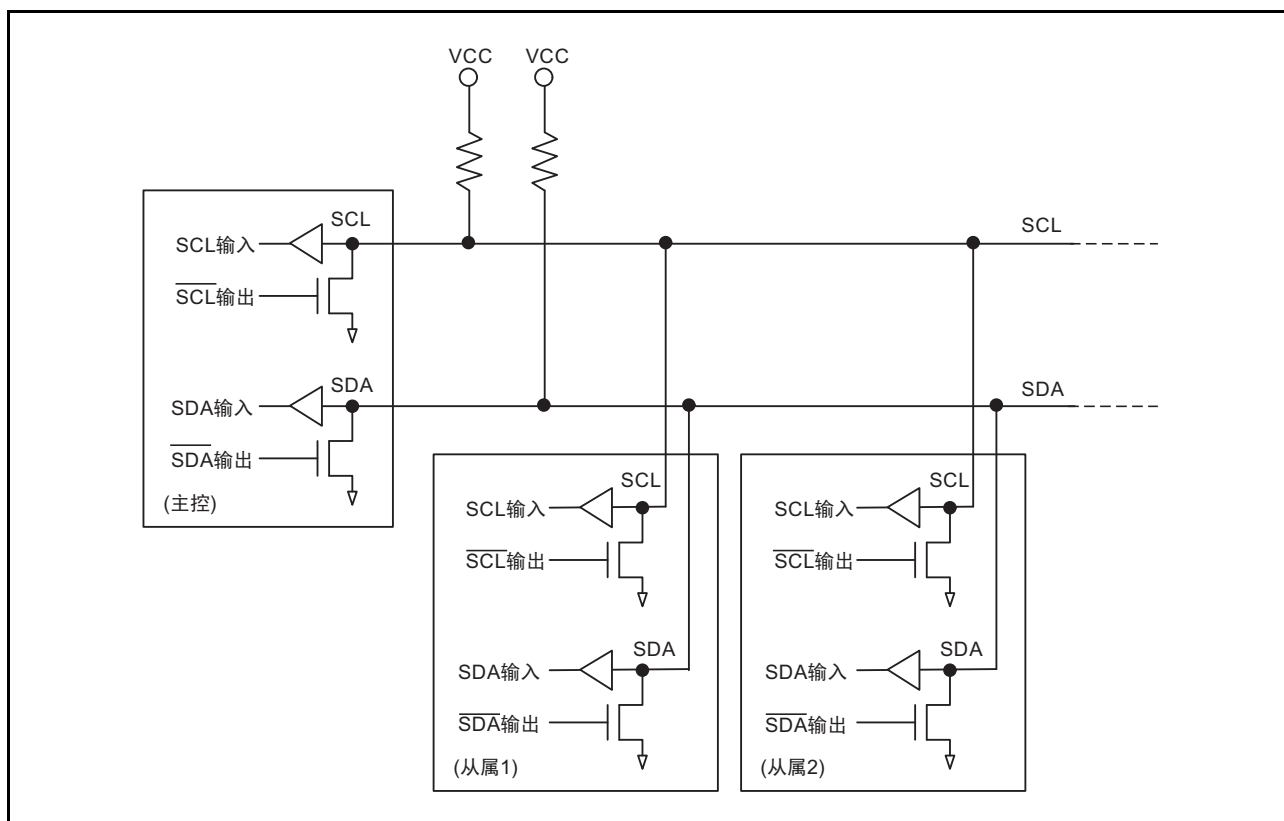


图 25.2 SCL 引脚和 SDA 引脚的外部电路连接例子



## 25.2 寄存器说明

### 25.2.1 模块待机控制寄存器 0 (MSTCR0)

地址	地址 0008h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MSTADC	—	MSTTRC	MSTLCD	MSTIIC	MSTURT2	MSTURT0	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	MSTURT0	UART0 待机位	0: 有效 1: 待机 (注 1)	R/W
b2	MSTURT2	UART2 待机位	0: 有效 1: 待机 (注 2)	R/W
b3	MSTIIC	SSU、I <sup>2</sup> C 总线待机位	0: 有效 1: 待机 (注 3)	R/W
b4	MSTLCD	LCD 待机位	0: 有效 1: 待机 (注 4)	R/W
b5	MSTTRC	定时器 RC 待机位	0: 有效 1: 待机 (注 5)	R/W
b6	—	保留位	必须置“0”。	R/W
b7	MSTADC	A/D 待机位 (注 6)	0: 有效 1: 待机	R/W

注 1. 当 MSTURT0 位为“1”（待机）时，UART0 的相关寄存器（地址 00A0h ~ 00A7h）的存取无效。

注 2. 当 MSTURT2 位为“1”（待机）时，UART2 的相关寄存器（地址 00A8h ~ 00BFh）的存取无效。

注 3. 当 MSTIIC 位为“1”（待机）时，SSU、I<sup>2</sup>C 总线的相关寄存器（地址 0193h ~ 019Dh）的存取无效。

注 4. 当 MSTLCD 位为“1”（待机）时，LCD 的相关寄存器（地址 0200h ~ 0237h）的存取无效。

注 5. 当 MSTTRC 位为“1”（待机）时，定时器 RC 的相关寄存器（地址 0120h ~ 0133h）的存取无效。

注 6. 当 MSTADC 位为“1”（待机）时，A/D 的相关寄存器（地址 00C0h ~ 00D9h 和地址 00DCh ~ 00DFh）的存取无效。

在使用温度传感器时，必须将 MSTADC 位置“0”（有效）。

要将各待机位设定为待机时，必须在停止对应的外围功能后进行更改。不能读写被各待机位设定为待机的外围功能的各寄存器，也停止给外围功能提供时钟。

要从待机更改为有效时，必须在更改后重新设定对应的外围功能的寄存器。

## 25.2.2 SSU/IIC 引脚选择寄存器 (SSUIICSR)

地址	地址 018Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SSOSELO	SCSSELO	SSCKSELO	SSISELO	—	—	—	IICSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	IICSEL	SSU/I <sup>2</sup> C 总线转换位	0: 选择 SSU 功能 1: 选择 I <sup>2</sup> C 总线功能	R/W
b1	—	保留位	必须置“0”。	—
b2	—			
b3	—			
b4	SSISELO	SSI 引脚选择位	0: 分配到 P8_1 1: 分配到 P6_2	R/W
b5	SSCKSELO	SSCK/SCL 引脚选择位	0: 分配到 P8_2 1: 分配到 P6_3	R/W
b6	SCSSELO	SCS 引脚选择位	0: 分配到 P8_0 1: 分配到 P6_1	R/W
b7	SSOSELO	SSO/SDA 引脚选择位	0: 分配到 P8_3 1: 分配到 P6_4	R/W

## 25.2.3 输入 / 输出功能的引脚选择寄存器 (PINSR)

地址	地址 018Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SDADLY1	SDADLY0	IICTCHALF	IICTCTWI	IOINSEL	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	—			
b3	IOINSEL	I/O 端口的输入功能选择位	0: I/O 端口的输入功能取决于 PDi (i=0 ~ 9) 寄存器。 当 PDi 寄存器的 PDi <sub>j</sub> (j=0 ~ 7) 位为“0” (输入模式) 时, 读引脚的输入电平。 当 PDi 寄存器的 PDi <sub>j</sub> 位为“1” (输出模式) 时, 读端口锁存器。 1: I/O 端口的输入功能与 PDi 寄存器无关, 读引脚的输入电平。	R/W
b4	IICTCTWI	2 倍 I <sup>2</sup> C 传送率选择位	0: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值 1: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值的 2 倍	R/W
b5	IICTCHALF	1/2 倍 I <sup>2</sup> C 传送率选择位	0: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值 1: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值的 1/2 倍	R/W
b6	SDADLY0	SDA 引脚的数字延迟选择位	b7 b6 0 0: 3×f1 周期的数字延迟 0 1: 11×f1 周期的数字延迟 1 0: 19×f1 周期的数字延迟 1 1: 不能设定	R/W
b7	SDADLY1			R/W

## 25.2.4 IIC 总线发送数据寄存器 (ICDRT)

地址	地址 0194h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	功能	R/W
b7 ~ b0	保存发送数据。 如果检测到 ICDRS 寄存器为空，就将被保存的发送数据传送到 ICDRS 寄存器，开始发送。 如果在从 ICDRS 寄存器发送数据的过程中将下一个发送数据写到 ICDRT 寄存器，就能连续发送。 当 ICMR 寄存器的 MLS 位为“1”（LSB first 的数据传送）时，如果在写 ICDRT 寄存器后读此寄存器，就能读到 MSB 和 LSB 顺序颠倒的数据。	R/W

## 25.2.5 IIC 总线接收数据寄存器 (ICDRR)

地址	地址 0196h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	功能	R/W
b7 ~ b0	保存接收数据。 如果 ICDRS 寄存器接收到 1 字节的数据，就将接收数据传送到 ICDRR 寄存器，并且能接收下一个数据。	R

## 25.2.6 IIC 总线控制寄存器 1 (ICCR1)

地址	地址 0198h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ICE	RCVD	MST	TRS	CKS3	CKS2	CKS1	CKS0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CKS0	传送时钟选择位 3 ~ 0 (注 1)	b3 b2 b1 b0 0 0 0 0: f1/28	R/W
b1	CKS1		0 0 0 1: f1/40	R/W
b2	CKS2		0 0 1 0: f1/48	R/W
b3	CKS3		0 0 1 1: f1/64 0 1 0 0: f1/80 0 1 0 1: f1/100 0 1 1 0: f1/112 0 1 1 1: f1/128 1 0 0 0: f1/56 1 0 0 1: f1/80 1 0 1 0: f1/96 1 0 1 1: f1/128 1 1 0 0: f1/160 1 1 0 1: f1/200 1 1 1 0: f1/224 1 1 1 1: f1/256	R/W
b4	TRS	发送 / 接收选择位 (注 2、注 3、注 6)	b5 b4 0 0: 从属接收模式 (注 4) 0 1: 从属发送模式 1 0: 主控接收模式 1 1: 主控发送模式	R/W
b5	MST	主控 / 从属选择位 (注 5、注 6)		R/W
b6	RCVD	接收禁止位	在 TRS 为 “0” 的状态下读 ICDRR 寄存器后 0: 继续下一个数据的接收 1: 禁止下一个数据的接收	R/W
b7	ICE	I <sup>2</sup> C 总线接口允许位 (注 7)	0: 此模块处于功能停止状态 (SCL 引脚和 SDA 引脚用作端口) 1: 此模块处于可传送状态 (SCL 引脚和 SDA 引脚处于总线驱动状态)	R/W

注 1. 在主控模式中，必须根据所需的传送率进行设定。有关传送率请参照“表 25.3 传送率的例子 (1)”和“表 25.4 传送率的例子 (2)”。在从属模式中，此位用于确保发送模式的数据准备时间，此时间在 CKS3 是 “0” 时为 10T<sub>cyc</sub>，在 CKS3 是 “1” 时为 20T<sub>cyc</sub> (1T<sub>cyc</sub>=1/f<sub>1</sub>(s))。

注 2. 必须在传送帧之间改写 TRS 位。

注 3. 在从属接收模式中，如果开始条件后的 7 位和 SAR 寄存器设定的从属地址相同并且第 8 位为 “1”，TRS 位就变为 “1”。

注 4. 如果在 I<sup>2</sup>C 总线格式的主控模式中总线竞争失败，MST 位和 TRS 位就变为 “0”，进入从属接收模式。

注 5. 如果在时钟同步串行格式的主控接收模式中发生溢出错误，MST 位就变为 “0”，进入从属接收模式。

注 6. 在用于多主控时，必须使用 MOV 指令设定 TRS 位和 MST 位。

注 7. 如果在 I<sup>2</sup>C 总线接口运行时给 ICE 位写 “0” 或者给 ICCR2 寄存器的 IICRST 位写 “1”，ICCR2 寄存器的 BBSY 位和 ICSR 寄存器的 STOP 位就可能为不定值。请参照“25.9 使用 I<sup>2</sup>C 总线接口时的注意事项”。

## 25.2.7 IIC 总线控制寄存器 2 (ICCR2)

地址	地址 0199h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	BBSY	SCP	SDAO	SDAOP	SCLO	—	IICRST	—
复位后的值	0	1	1	1	1	1	0	1

位	符号	位名	功能	R/W
b0	—	什么也不指定。只能写“0”，读取值为“1”。		—
b1	IICRST	I <sup>2</sup> C 总线控制部复位的位 (注 5)	如果在 I <sup>2</sup> C 总线运行中因通信故障等造成意外停机时给此位写“1”，就不进行端口的设定以及寄存器的初始化，而对 I <sup>2</sup> C 总线的控制部进行复位。	R/W
b2	—	什么也不指定。只能写“0”，读取值为“1”。		—
b3	SCLO	SCL 监视标志	0: SCL 引脚为“L”电平 1: SCL 引脚为“H”电平	R
b4	SDAOP	SDAO 写保护位	在改写 SDAO 位时，必须同时给此位写“0” (注 1)。 读取值为“1”。	R/W
b5	SDAO	SDA 输出值控制位	读时 0: SDA 引脚的输出为“L”电平 1: SDA 引脚的输出为“H”电平 写时 (注 1、注 2) 0: 将 SDA 引脚的输出改为“L”电平。 1: 将 SDA 引脚的输出改为高阻抗 (通过外部上拉电阻输出“H”电平)。	R/W
b6	SCP	开始 / 停止条件的发行禁止位	在写 BBSY 位时，必须同时给此位写“0” (注 3)。 读取值为“1”，即使写“1”，写操作无效。	R/W
b7	BBSY	总线忙位 (注 4、注 5)	读时 0: 总线处于释放状态 (在 SCL 信号为“H”电平的 状态下，SDA 信号从“L”电平变为“H”电 平。) 1: 总线处于占有状态 (在 SCL 信号为“H”电平的 状态下，SDA 信号从“H”电平变为“L”电 平。) 写时 (注 3) 0: 发行停止条件 1: 发行开始条件	R/W

注 1. 在改写 SDAO 位时，必须同时使用 MOV 指令给 SDAOP 位写“0”。

注 2. 不能在传送过程中写此位。

注 3. 此位在主控模式中有效。在写 BBSY 位时，必须同时使用 MOV 指令给 SCP 位写“0”。在重新发行开始条件时，也必须进行相同的操作。

注 4. 此位在时钟同步串行格式时无效。

注 5. 如果在 I<sup>2</sup>C 总线接口运行时给 ICCR1 寄存器的 ICE 位写“0”或者给 IICRST 位写“1”，BBSY 位和 ICSR 寄存器的 STOP 位就可能为不定值。请参照“25.9 使用 I<sup>2</sup>C 总线接口时的注意事项”。

## 25.2.8 IIC 总线模式寄存器 (ICMR)

地址	地址 019Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MLS	WAIT	—	—	BCWP	BC2	BC1	BC0
复位后的值	0	0	0	1	1	0	0	0

位	符号	位名	功能	R/W
b0	BC0	位计数器 2 ~ 0	I <sup>2</sup> C 总线格式 (读时, 为剩余的传送位数; 写时, 为下一个要传送的数据位数。)(注 1、注 2) b2 b1 b0 0 0 0: 9 位 (注 3) 0 0 1: 2 位 0 1 0: 3 位 0 1 1: 4 位 1 0 0: 5 位 1 0 1: 6 位 1 1 0: 7 位 1 1 1: 8 位 时钟同步串行格式 (读时, 为剩余的传送位数; 写时, 只能写 “000b”。) b2 b1 b0 0 0 0: 8 位 0 0 1: 1 位 0 1 0: 2 位 0 1 1: 3 位 1 0 0: 4 位 1 0 1: 5 位 1 1 0: 6 位 1 1 1: 7 位	R/W
b1	BC1			R/W
b2	BC2			R/W
b3	BCWP	BC 写保护位	在改写 BC0 ~ BC2 位时, 必须同时给此位写 “0” (注 2、注 4)。 读取值为 “1”。	R/W
b4	—	什么也不指定。只能写 “0”, 读取值为 “1”。		—
b5	—	保留位	必须置 “0”。	R/W
b6	WAIT	等待插入位 (注 5)	0: 无等待 (连续传送数据和应答) 1: 有等待 (在数据最后位的时钟下降后, 延长 2 个传送时钟的 “L” 电平。)	R/W
b7	MLS	MSB first/LSB first 选择位	0: 进行 MSB first 的数据传送 (注 6) 1: 进行 LSB first 的数据传送	R/W

注 1. 必须在传送帧之间进行改写。如果给此位写 “000b” 以外的值, 就必须在 SCL 信号为 “L” 电平时写此位。

注 2. 在写 BC0 ~ BC2 位时, 必须同时使用 MOV 指令给 BCWP 位写 “0”。

注 3. 在数据 (包括应答) 传送结束后, BC2 ~ BC0 位自动变为 “000b”。在检测到开始条件时, BC2 ~ BC0 位自动变为 “000b”。

注 4. 不能在时钟同步串行格式时改写此位。

注 5. 设定值在 I<sup>2</sup>C 总线格式的主控模式中有效, 而在 I<sup>2</sup>C 总线格式的从属模式中以及在时钟同步串行格式时无效。

注 6. 在 I<sup>2</sup>C 总线格式时, 必须将此位置 “0”。

## 25.2.9 IIC 总线中断允许寄存器 (ICIER)

地址	地址 019Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TIE	TEIE	RIE	NAKIE	STIE	ACKE	ACKBR	ACKBT
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	ACKBT	发送应答选择位	0: 在接收模式中, 在应答时发送 “0”。 1: 在接收模式中, 在应答时发送 “1”。	R/W
b1	ACKBR	接收应答位	0: 在发送模式中, 从接收器件收到的应答位为 “0”。 1: 在发送模式中, 从接收器件收到的应答位为 “1”。	R
b2	ACKE	应答位判断选择位	0: 忽视接收应答的内容而进行连续传送 1: 在接收应答位为 “1” 时中止传送	R/W
b3	STIE	停止条件检测中断允许位	0: 禁止停止条件检测中断请求 1: 允许停止条件检测中断请求 (注 2)	R/W
b4	NAKIE	NACK 接收中断允许位	0: 禁止 NACK 接收中断请求和仲裁失败 / 溢出错误中断请求 1: 允许 NACK 接收中断请求和仲裁失败 / 溢出错误中断请求 (注 1)	R/W
b5	RIE	接收中断允许位	0: 禁止接收数据满和溢出错误的中断请求 1: 允许接收数据满和溢出错误的中断请求 (注 1)	R/W
b6	TEIE	发送结束中断允许位	0: 禁止发送结束中断请求 1: 允许发送结束中断请求	R/W
b7	TIE	发送中断允许位	0: 禁止发送数据空中断请求 1: 允许发送数据空中断请求	R/W

注 1. 这是时钟同步格式时的溢出错误中断请求。

注 2. 当 ICSR 寄存器的 STOP 位为 “0” 时, 必须将 STIE 位置 “1” (允许停止条件检测中断请求)。



## 25.2.10 IIC 总线状态寄存器 (ICSR)

地址	地址 019Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TDRE	TEND	RDRF	NACKF	STOP	AL	AAS	ADZ
复位后的值	0	0	0	0	X	0	0	0

位	符号	位名	功能	R/W
b0	ADZ	全呼地址识别标志 (注 1、注 2)	在检测到全呼地址时, 此位变为“1”。	R/W
b1	AAS	从属地址识别标志 (注 1)	在从属接收模式中, 如果开始条件后的第 1 个帧和 SAR 寄存器的 SVA0 ~ SVA6 相同, 此位就变为“1”(检测到从属地址和全呼地址)。	R/W
b2	AL	仲裁失败标志 / 溢出错误标志 (注 1)	在 I <sup>2</sup> C 总线格式时, 表示在主控模式中总线竞争失败。在以下的情况下, 此位变为“1”(注 3): <ul style="list-style-type: none"> <li>在发送模式中, 当 SCL 信号的上升沿内部 SDA 信号和 SDA 引脚的电平不相同。</li> <li>在发送 / 接收模式中, 当检测到开始条件时 SDA 引脚为“H”电平时。</li> </ul> 在时钟同步格式时, 表示发生溢出错误。在以下的情况下, 此位变为“1”: <ul style="list-style-type: none"> <li>在 RDRF 位为“1”的状态下接收到下一个数据的最后位时。</li> </ul>	R/W
b3	STOP	停止条件检测标志 (注 1、注 7)	如果在帧传送结束后检测到停止条件, 此位就变为“1”。	R/W
b4	NACKF	无应答检测标志 (注 1、注 4)	如果在发送时接收器件没有应答, 此位就变为“1”。	R/W
b5	RDRF	接收数据寄存器满标志 (注 1、注 5)	在已将接收数据从 ICDRS 寄存器传送到 ICDRR 寄存器时, 此位变为“1”。	R/W
b6	TEND	发送结束标志 (注 1、注 6)	在 I <sup>2</sup> C 总线格式的情况下, 如果在 TDRE 位为“1”的状态下 SCL 信号的第 9 个时钟上升, 此位就变为“1”。 在时钟同步格式的情况下, 当发送了发送帧的最后位时, 此位变为“1”。	R/W
b7	TDRE	发送数据空标志 (注 1、注 6)	在以下的情况下, 此位变为“1”: <ul style="list-style-type: none"> <li>在将数据从 ICDRT 寄存器传送到 ICDRS 寄存器并且 ICDRT 寄存器为空时。</li> <li>在将 ICCR1 寄存器的 TRS 位置“1”(发送模式)时。</li> <li>在发行开始条件 (包括重新发送)时。</li> <li>在从从属接收模式变为从属发送模式时。</li> </ul>	R/W

注 1. 如果在读到“1”后写“0”, 各位就变为“0”。

注 2. 此位在 I<sup>2</sup>C 总线格式的从属接收模式中有效。

注 3. 在多个主控几乎同时占有总线时, I<sup>2</sup>C 总线接口监视 SDA, 如果和自己发送的数据不同, 就将 AL 标志置“1”, 表示总线被其他主控占有。

注 4. 在 ICIER 寄存器的 ACKE 位为“1”(当接收应答位为“1”时, 中止传送)时, NACKF 位有效。

注 5. 如果读 ICDRR 寄存器的数据, RDRF 位就变为“0”。

注 6. 如果将数据写到 ICDRT 寄存器, TEND 位和 TDRE 位就变为“0”。

注 7. 如果在 I<sup>2</sup>C 总线接口运行时给 ICCR1 寄存器的 ICE 位写“0”或者给 ICCR2 寄存器的 IICRST 位写“1”, ICCR2 寄存器的 BBSY 位和 STOP 位就可能为不定值。请参照“25.9 使用 I<sup>2</sup>C 总线接口时的注意事项”。

在连续存取 ICSR 寄存器时, 必须在存取的指令之间至少插入 1 条 NOP 指令。

## 25.2.11 从属地址寄存器 (SAR)

地址	地址 019Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SVA6	SVA5	SVA4	SVA3	SVA2	SVA1	SVA0	FS
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	FS	格式选择位	0: I <sup>2</sup> C 总线格式 1: 时钟同步串行格式	R/W
b1	SVA0	从属地址 6 ~ 0	必须设定和 I <sup>2</sup> C 总线连接的其他从属器件不同的地址。在 I <sup>2</sup> C 总线格式的从属模式中，如果在开始条件后送来的第 1 个帧的高 7 位和 SVA0 ~ SVA6 相同，就作为从属器件运行。	R/W
b2	SVA1			R/W
b3	SVA2			R/W
b4	SVA3			R/W
b5	SVA4			R/W
b6	SVA5			R/W
b7	SVA6			R/W

## 25.2.12 IIC 总线移位寄存器 (ICDRS)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—

位	功能	R/W
b7 ~ b0	这是发送和接收数据的移位寄存器。 在发送时，将发送数据从 ICRDT 寄存器传送到 ICDRS 寄存器，从 SDA 引脚输出数据。 在接收时，如果 1 字节数据接收结束，就将数据从 ICDRS 寄存器传送到 ICDRR 寄存器。	—

## 25.3 有关多个模式的共同事项

### 25.3.1 传送时钟

当 ICCR1 寄存器的 MST 位为 “0” 时，传送时钟是 SCL 引脚输入的外部时钟。

当 ICCR1 寄存器的 MST 位为 “1” 时，传送时钟是 ICCR1 寄存器的 CKS0 ~ CKS3 位、PINSR 寄存器的 IICTCTWI 位和 IICTCHALF 位选择的内部时钟，并且从 SCL 引脚输出。传送率的例子如表 25.3 和表 25.4 所示。

表 25.3 传送率的例子 (1)

PINSR 寄存器		ICCR1 寄存器				传送 时钟	传送率						
IICTCHALF	IICTCTWI	CKS3	CKS2	CKS1	CKS0		f1=5MHz	f1=8MHz	f1=10MHz	f1=16MHz	f1=20MHz		
0	0	0	0	0	0	f1/28	179kHz	286kHz	357kHz	571kHz	714kHz		
					1	f1/40	125kHz	200kHz	250kHz	400kHz	500kHz		
				1	0	f1/48	104kHz	167kHz	208kHz	333kHz	417kHz		
					1	f1/64	78.1kHz	125kHz	156kHz	250kHz	313kHz		
				1	0	0	f1/80	62.5kHz	100kHz	125kHz	200kHz	250kHz	
						1	f1/100	50.0kHz	80.0kHz	100kHz	160kHz	200kHz	
			1		0	f1/112	44.6kHz	71.4kHz	89.3kHz	143kHz	179kHz		
					1	f1/128	39.1kHz	62.5kHz	78.1kHz	125kHz	156kHz		
					1	0	0	f1/56	89.3kHz	143kHz	179kHz	286kHz	357kHz
							1	f1/80	62.5kHz	100kHz	125kHz	200kHz	250kHz
			0	f1/96			52.1kHz	83.3kHz	104kHz	167kHz	208kHz		
			1	1		f1/128	39.1kHz	62.5kHz	78.1kHz	125kHz	156kHz		
		0		0		f1/160	31.3kHz	50.0kHz	62.5kHz	100kHz	125kHz		
				1		f1/200	25.0kHz	40.0kHz	50.0kHz	80.0kHz	100kHz		
		1	0	f1/224	22.3kHz	35.7kHz	44.6kHz	71.4kHz	89.3kHz				
		1	1	f1/256	19.5kHz	31.3kHz	39.1kHz	62.5kHz	78.1kHz				

表 25.4 传送率的例子 (2)

PINSR 寄存器		ICCR1 寄存器				传送 时钟	传送率					
IICTCHALF	IICTCTWI	CKS3	CKS2	CKS1	CKS0		f1=5MHz	f1=8MHz	f1=10MHz	f1=16MHz	f1=20MHz	
0	1	0	0	0	0	f1/28	358kHz	572kHz	714kHz	1142kHz	1428kHz	
				1	f1/40	250kHz	400kHz	500kHz	800kHz	1000kHz		
				0	f1/48	208kHz	334kHz	416kHz	666kHz	834kHz		
				1	f1/64	156kHz	250kHz	312kHz	500kHz	626kHz		
			1	0	f1/80	125kHz	200kHz	250kHz	400kHz	500kHz		
				1	f1/100	100kHz	160kHz	200kHz	320kHz	400kHz		
				0	f1/112	89kHz	143kHz	179kHz	286kHz	358kHz		
				1	f1/128	78kHz	125kHz	156kHz	250kHz	312kHz		
		1	0	0	f1/56	179kHz	286kHz	358kHz	572kHz	714kHz		
				1	f1/80	125kHz	200kHz	250kHz	400kHz	500kHz		
				0	f1/96	104kHz	167kHz	208kHz	334kHz	416kHz		
				1	f1/128	78kHz	125kHz	156kHz	250kHz	312kHz		
			1	0	f1/160	63kHz	100kHz	125kHz	200kHz	250kHz		
				1	f1/200	50kHz	80kHz	100kHz	160kHz	200kHz		
				0	f1/224	45kHz	71kHz	89kHz	143kHz	179kHz		
				1	f1/256	39kHz	63kHz	78kHz	125kHz	156kHz		
		1	0	0	0	0	f1/28	90kHz	143kHz	179kHz	286kHz	357kHz
						1	f1/40	63kHz	100kHz	125kHz	200kHz	250kHz
						0	f1/48	52kHz	84kHz	104kHz	167kHz	209kHz
						1	f1/64	39kHz	63kHz	78kHz	125kHz	157kHz
					1	0	f1/80	31kHz	50kHz	63kHz	100kHz	125kHz
						1	f1/100	25kHz	40kHz	50kHz	80kHz	100kHz
						0	f1/112	22kHz	36kHz	45kHz	72kHz	90kHz
						1	f1/128	20kHz	31kHz	39kHz	63kHz	78kHz
1	0			0	f1/56	45kHz	72kHz	90kHz	143kHz	179kHz		
				1	f1/80	31kHz	50kHz	63kHz	100kHz	125kHz		
				0	f1/96	26kHz	42kHz	52kHz	84kHz	104kHz		
				1	f1/128	20kHz	31kHz	39kHz	63kHz	78kHz		
	1			0	f1/160	16kHz	25kHz	31kHz	50kHz	63kHz		
				1	f1/200	13kHz	20kHz	25kHz	40kHz	50kHz		
				0	f1/224	11kHz	18kHz	22kHz	36kHz	45kHz		
				1	f1/256	10kHz	16kHz	20kHz	31kHz	39kHz		

### 25.3.2 SDA 引脚的数字延迟的选择

能通过 PINSR 寄存器的 SDADLY0 ~ SDADLY1 位，选择 SDA 引脚的数字延迟值，SDA 引脚的数字延迟的运行例子如图 25.3 所示。

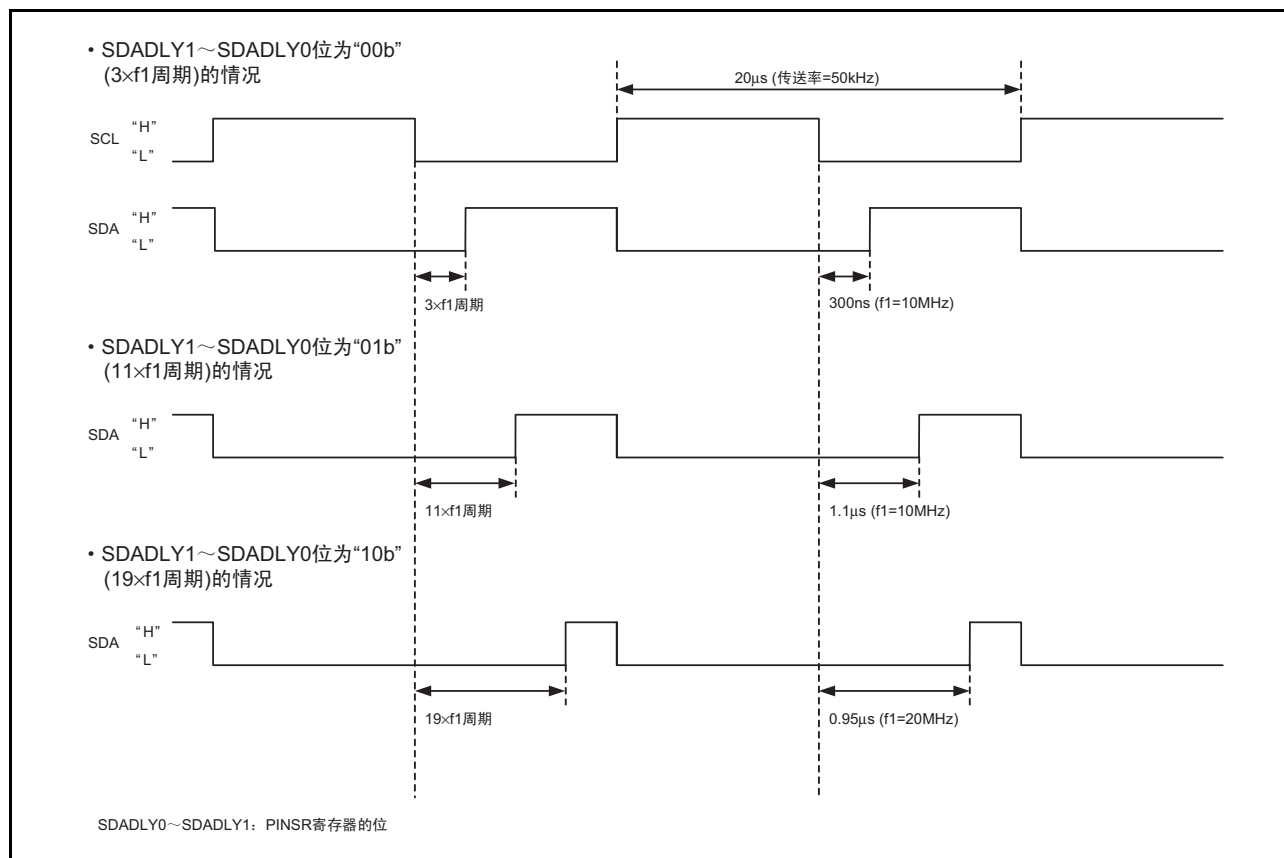


图 25.3 SDA 引脚的数字延迟的运行例子

### 25.3.3 中断请求

在 I<sup>2</sup>C 总线格式时，I<sup>2</sup>C 总线接口的中断请求有 6 种；在时钟同步串行格式时，I<sup>2</sup>C 总线接口的中断请求有 4 种。I<sup>2</sup>C 总线接口的中断请求如表 25.5 所示。

由于这些中断请求被分配在 I<sup>2</sup>C 总线接口的中断向量表中，所以需要根据各位判断中断源。

表 25.5 I<sup>2</sup>C 总线接口的中断请求

中断请求		发生条件	格式	
			I <sup>2</sup> C 总线	时钟同步串行
发送数据空	TXI	TIE=1 并且 TDRE=1	有效	有效
发送结束	TEI	TEIE=1 并且 TEND=1	有效	有效
接收数据满	RXI	RIE=1 并且 RDRF=1	有效	有效
停止条件检测	STPI	STIE=1 并且 STOP=1	有效	无效
NACK 检测	NAKI	NAKIE=1 并且 AL=1 (或者 NAKIE=1 并且 NACKF=1)	有效	无效
仲裁失败 / 溢出错误			有效	有效

STIE、NAKIE、RIE、TEIE、TIE: ICIER 寄存器的位

AL、STOP、NACKF、RDRF、TEND、TDRE: ICSR 寄存器的位

在满足表 25.5 的发生条件时，产生 I<sup>2</sup>C 总线接口的中断请求。必须通过 I<sup>2</sup>C 总线接口的中断程序将各自的中断发生条件位置“0”。

但是，通过将发送数据写到 ICDRT 寄存器，TDRE 位和 TEND 位自动变为“0”；通过读 ICDRR 寄存器，RDRF 位自动变为“0”。尤其是在将发送数据写到 ICDRT 寄存器时，TDRE 位变为“0”；在将数据从 ICDRT 寄存器传送到 ICDRS 寄存器时，TDRE 位变为“1”。此时，如果将 TDRE 位置“0”，就可能多发送 1 字节数据。

要将 STIE 位置“1”（允许停止条件检测的中断请求）时，必须在 STOP 位为“0”时进行此操作。

## 25.4 I<sup>2</sup>C 总线接口模式

### 25.4.1 I<sup>2</sup>C 总线格式

如果将 SAR 寄存器的 FS 位置“0”，就以 I<sup>2</sup>C 总线格式进行通信。

I<sup>2</sup>C 总线格式和总线时序如图 25.4 所示，接在开始条件后的第 1 个帧总是由 8 位构成。

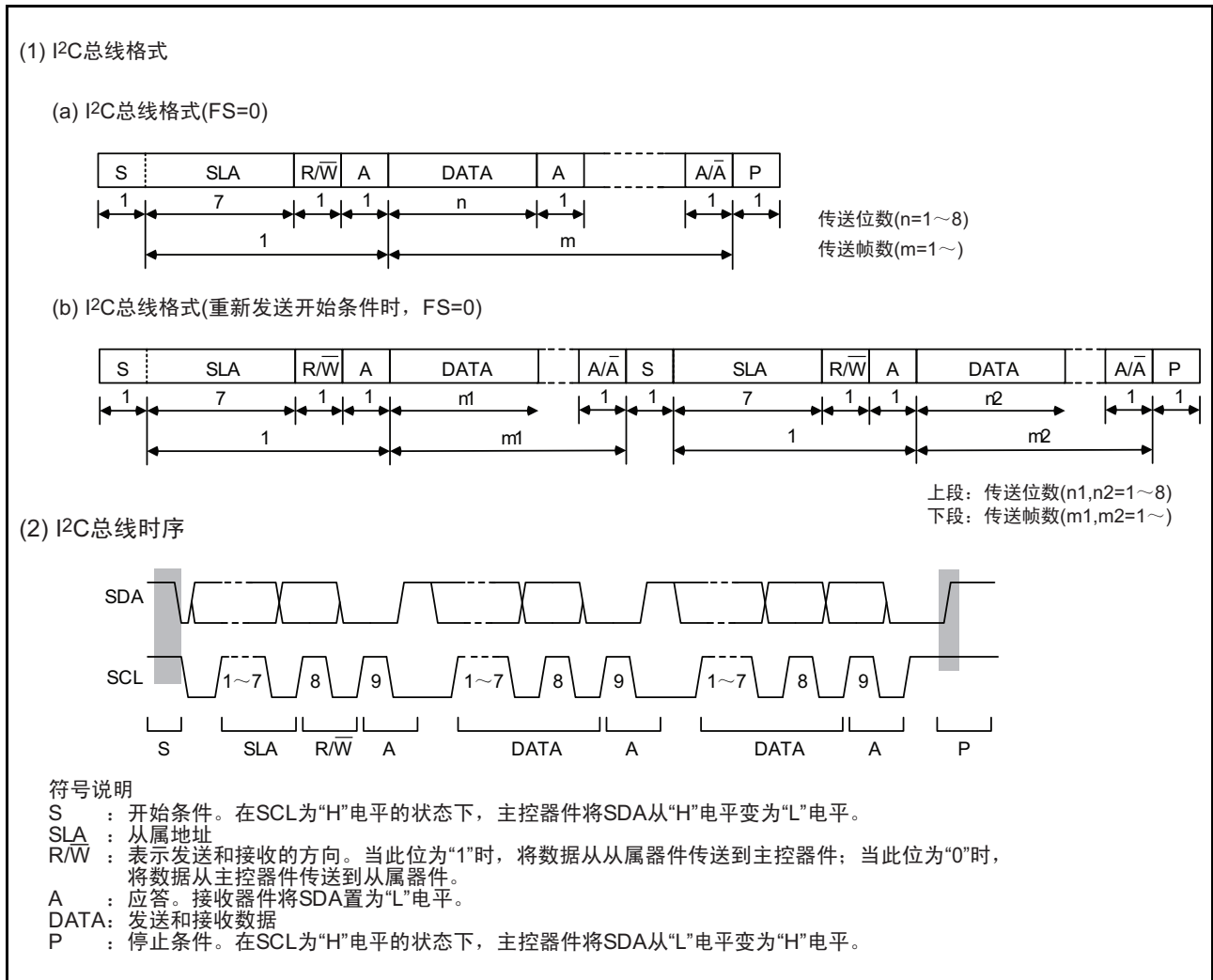


图 25.4 I<sup>2</sup>C 总线格式和总线时序

### 25.4.2 主控发送

在主控发送模式中，主控制器输出发送时钟和发送数据，从属器件返回应答。主控发送模式的运行时序（I<sup>2</sup>C 总线接口模式）如图 25.5 和图 25.6 所示。

主控发送模式的发送步骤和运行如下所示：

1. 为了对 ICSR 寄存器的 STOP 位进行初始化，必须先将此位置“0”，再将 ICCR1 寄存器的 ICE 位置“1”（可传送状态），然后设定 ICMR 寄存器的 WAIT 位、MLS 位和 ICCR1 寄存器的 CKS0~CKS3 位等（初始设定）。
2. 必须读 ICCR2 寄存器的 BBSY 位，在确认总线处于释放状态后，将 ICCR1 寄存器的 TRS 位和 MST 位设定为主控发送模式，然后使用 MOV 指令给 BBSY 写“1”并且给 SCP 写“0”（发行开始条件），生成开始条件。
3. 必须在确认 ICSR 寄存器的 TDRE 位为“1”后，将发送数据写到 ICDRT 寄存器（第1个字节是表示从属地址和 R/W 的数据）。此时，TDRE 位自动变为“0”，在将数据从 ICDRT 寄存器传送到 ICDRS 寄存器后，TDRE 位再次变为“1”。
4. 在 TDRE 位为“1”的状态下结束1字节数据的发送，在发送时钟的第9个时钟的上升沿，ICSR 寄存器的 TEND 位变为“1”。必须读 ICIER 寄存器的 ACKBR 位，在确认从属器件已被选择后，将第2个字节的数据写到 ICDRT 寄存器。当 ACKBR 位为“1”时，因为从属器件没有被识别，所以必须发行停止条件。通过使用 MOV 指令给 BBSY 和 SCP 写“0”来发行停止条件，而且在准备好数据或者发行停止条件前，SCL 被固定为“L”电平。
5. 每当 TDRE 位变为“1”时，必须将第2个字节以后的发送数据写到 ICDRT 寄存器。
6. 在要发送的字节数被写到 ICDRT 寄存器后，必须在 TDRE 位为“1”的状态下等待 TEND 位变为“1”，或者在 ICIER 寄存器的 ACKE 位为“1”（接收应答位为“1”时，中止传送）的状态下等待接收器件的 NACK（ICSR 寄存器的 NACKF 为“1”），然后发行停止条件，并且将 TEND 位或者 NACKF 位置“0”。
7. 当 ICSR 寄存器的 STOP 位变为“1”时，必须返回到从属接收模式。

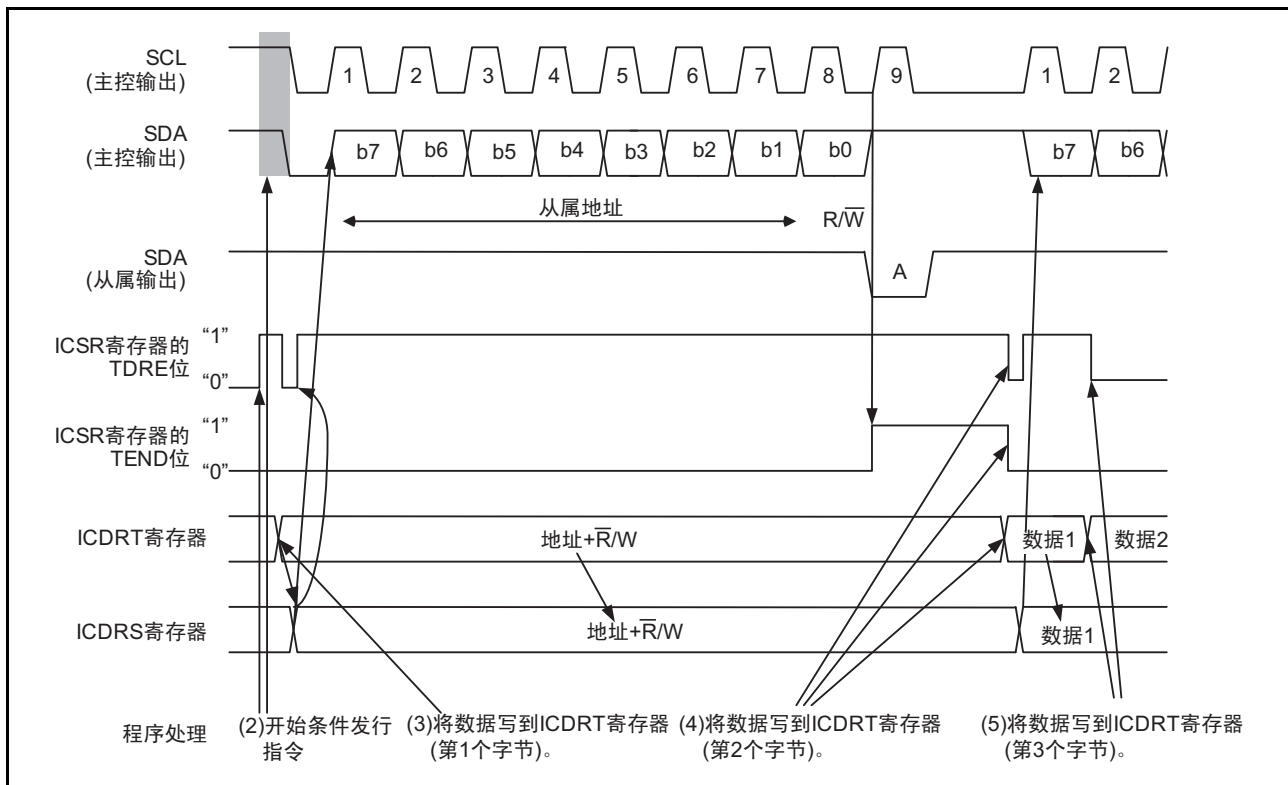


图 25.5 主控发送模式的运行时序（I<sup>2</sup>C 总线接口模式）（1）



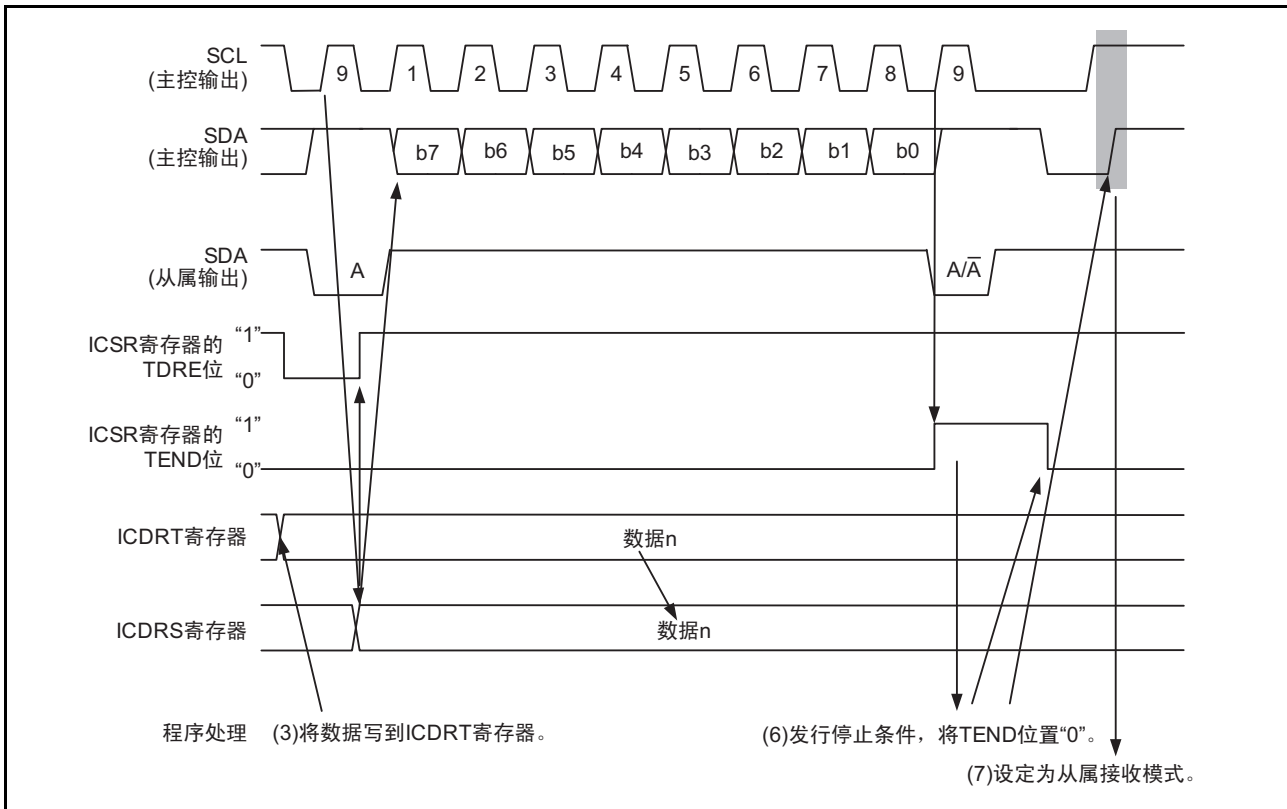


图 25.6 主控发送模式的运行时序 (I<sup>2</sup>C 总线接口模式) (2)

### 25.4.3 主控接收

在主控接收模式中，主控制器输出接收时钟，在接收到从属器件的数据后返回应答。主控接收模式的运行时序 (I<sup>2</sup>C 总线接口模式) 如图 25.7 和图 25.8 所示。

主控接收模式的接收步骤和运行如下所示：

1. 必须先将 ICSR 寄存器的 TEND 位置 “0”，再将 ICCR1 寄存器的 TRS 位置 “0”，从主控发送模式转换为主控接收模式，然后将 ICSR 寄存器的 TDRE 位置 “0”。
2. 一旦虚读 ICDRR 寄存器，就开始接收，与内部时钟同步输出接收时钟并且接收数据。在接收时钟的第 9 个时钟，主控制器将 ICIEP 寄存器的 ACKBT 位设定的电平输出到 SDA。
3. 结束 1 帧数据的接收，在接收时钟的第 9 个时钟的上升沿，ICSR 寄存器的 RDRF 位变为 “1”。此时，如果读 ICDRR 寄存器，就能读到接收数据，同时 RDRF 位变为 “0”。
4. 每当 RDRF 位变为 “1” 时读 ICDRR 寄存器，就能连续接收。在 RDRF 位为 “1” 的状态下，如果因其他处理而推迟了 ICDRR 寄存器的读操作并且第 8 个时钟下降，就在读 ICDRR 寄存器前将 SCL 固定为 “L” 电平。
5. 在下一个接收数据为最后帧的情况下，必须在读 ICDRR 寄存器前将 ICCR1 寄存器的 RCVD 位置 “1” (禁止下一个数据的接收)。从而，在接收下一个数据后变为可发行停止条件的状态。
6. 如果 RDRF 位在接收时钟的第 9 个时钟上升时变为 “1”，就必须发行停止条件。如果在第 9 个时钟下降时发行停止条件或者重新发行开始条件，SCL 就在第 9 个时钟后多输出 1 个时钟。请参照 “25.9 使用 I<sup>2</sup>C 总线接口时的注意事项”。
7. 当 ICSR 寄存器的 STOP 位变为 “1” 时，必须读 ICDRR 寄存器，然后将 RCVD 位置 “0” (继续下一个数据的接收)。
8. 必须返回到从属接收模式。

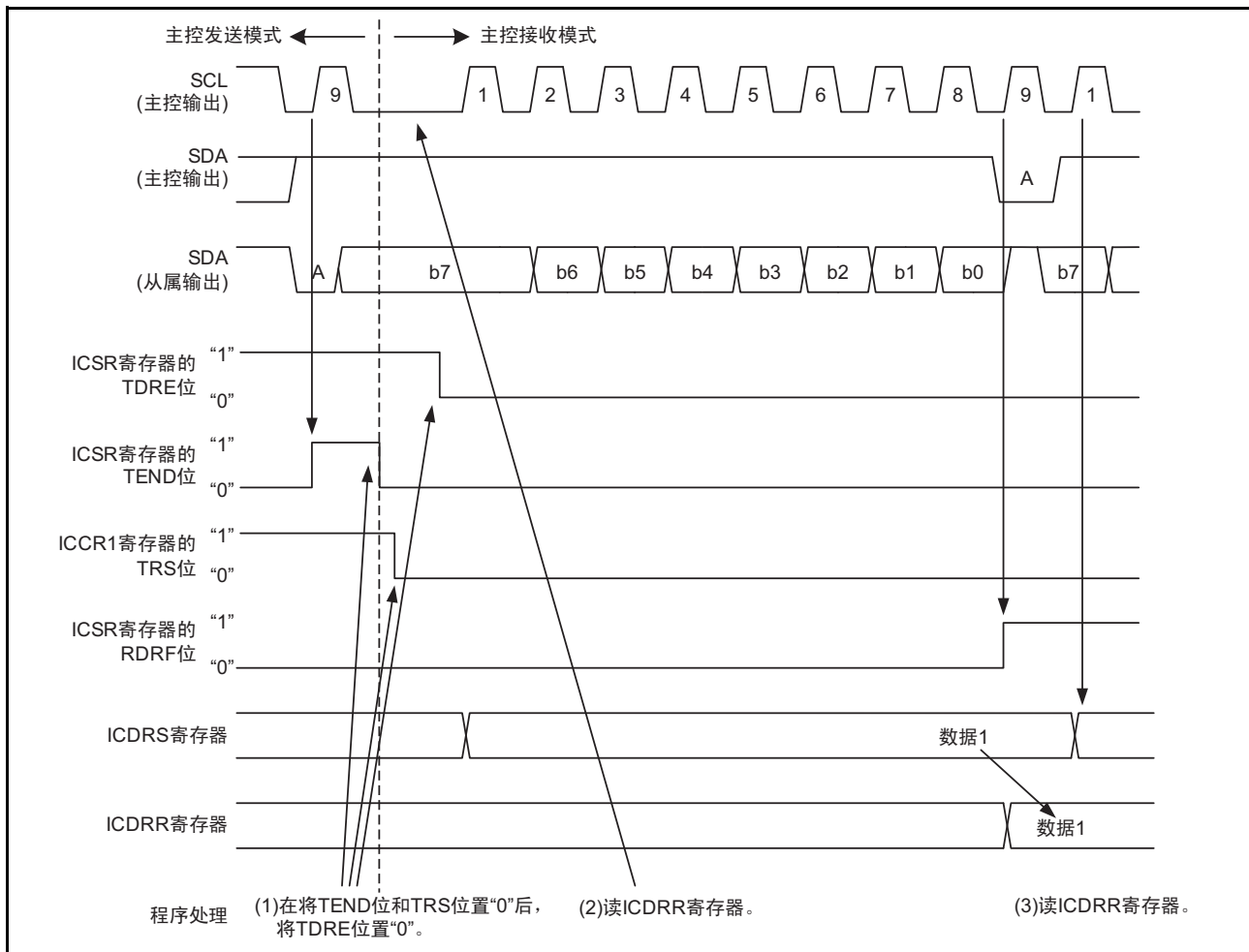


图 25.7 主控接收模式的运行时序 (I<sup>2</sup>C 总线接口模式) (1)

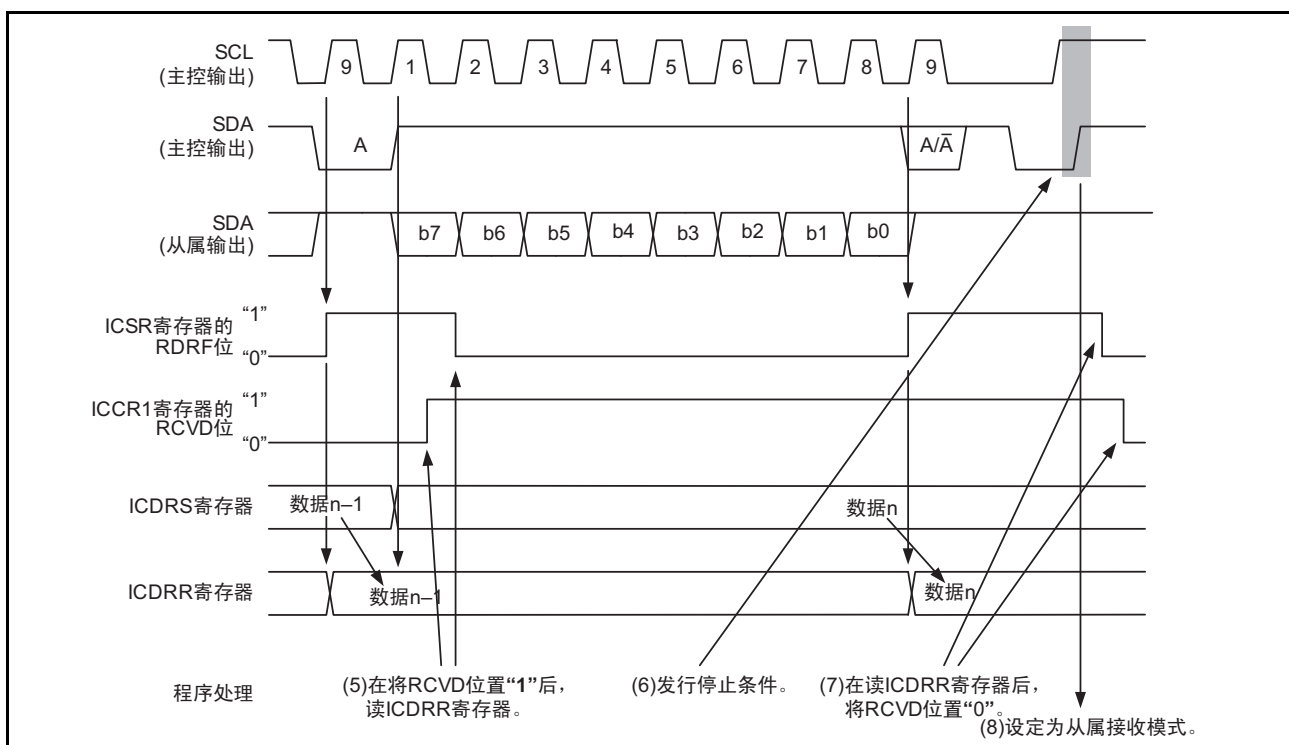


图 25.8 主控接收模式的运行时序 (I<sup>2</sup>C 总线接口模式) (2)

### 25.4.4 从属发送

在从属发送模式中，从属器件输出发送数据，主控制器件在输出接收时钟后返回应答。从属发送模式的运行时序（I<sup>2</sup>C 总线接口模式）如图 25.9 和图 25.10 所示。

从属发送模式的发送步骤和运行如下所示：

1. 必须先将 ICCR1 寄存器的 ICE 位置 “1”（可传送状态），再设定 ICMR 寄存器的 WAIT 位、MLS 位和 ICCR1 寄存器的 CKS0~CKS3 位等（初始设定），然后将 ICCR1 寄存器的 TRS 位和 MST 位置 “0”，在从属接收模式中等到从属地址相同。
2. 如果在检测到开始条件后的第 1 个帧和从属地址相同，从属器件就在第 9 个时钟的上升沿，将 ICIER 寄存器的 ACKBT 位设定的电平输出到 SDA。此时，如果第 8 位数据（R/W）为 “1”，TRS 位和 ICSR 寄存器的 TDRE 位就变为 “1”，自动转换为从属发送模式。每当 TDRE 位变为 “1” 时将发送数据写到 ICDRT 寄存器，就能连续发送。
3. 在将最后的发送数据写到 ICDRT 寄存器后，如果 TDRE 位变为 “1”，就必须在 TDRE 位为 “1” 的状态下等到 ICSR 寄存器的 TEND 位变为 “1”。如果 TEND 位变为 “1”，就必须将 TEND 位置 “0”。
4. 要结束处理时，必须将 TRS 位置 “0” 并且虚读 ICDRR 寄存器，释放 SCL。
5. 必须将 TDRE 位置 “0”。

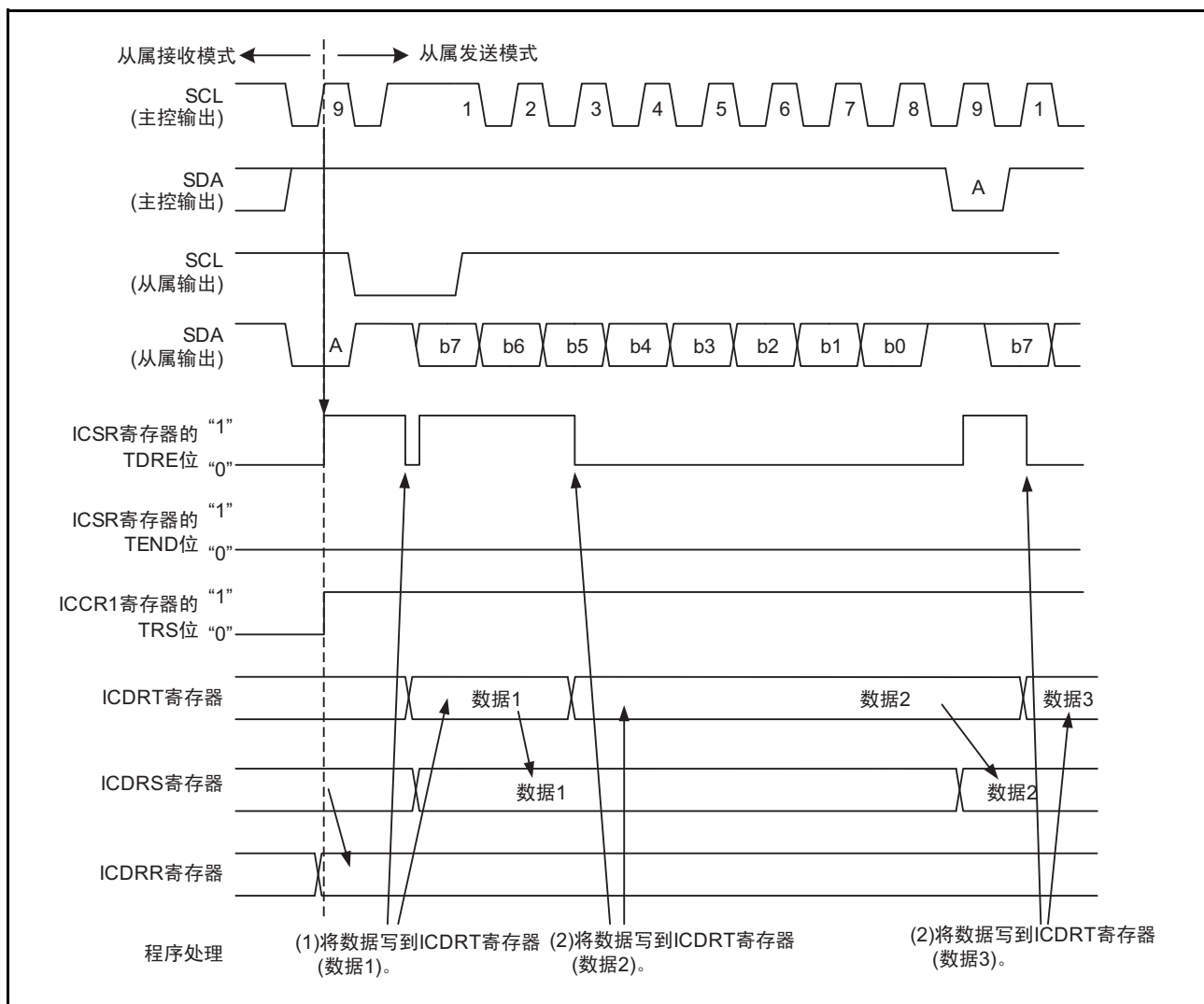
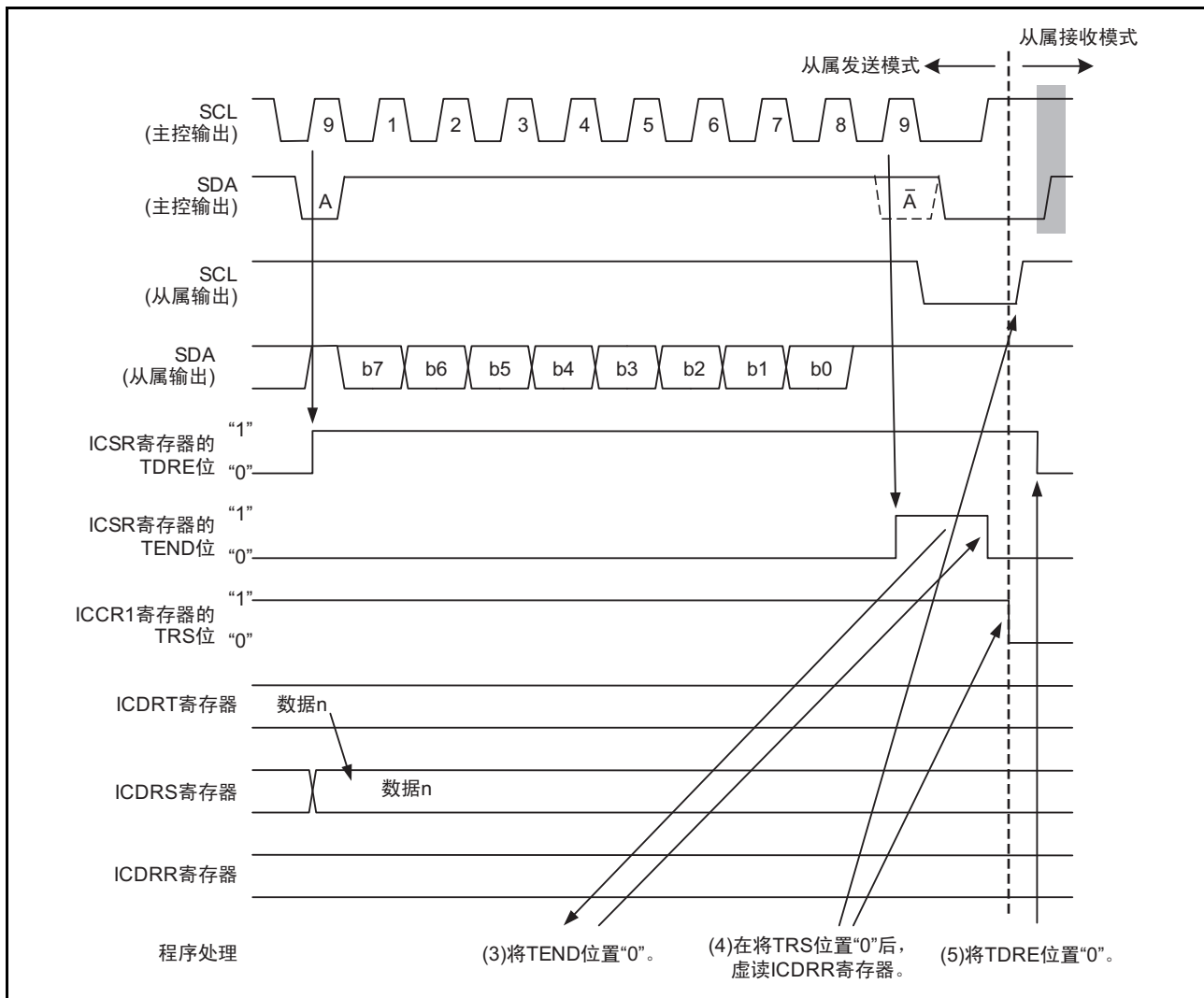


图 25.9 从属发送模式的运行时序（I<sup>2</sup>C 总线接口模式）（1）

图 25.10 从属发送模式的运行时序 (I<sup>2</sup>C 总线接口模式) (2)

### 25.4.5 从属接收

在从属接收模式中，主控制器输出发送时钟和发送数据，从属器件返回应答。从属接收模式的运行时序 (I<sup>2</sup>C 总线接口模式) 如图 25.11 和图 25.12 所示。

从属接收模式的接收步骤和运行如下所示：

1. 必须先将 ICCR1 寄存器的 ICE 位置 "1" (可传送状态)，再设定 ICMR 寄存器的 WAIT 位、MLS 位和 ICCR1 寄存器的 CKS0~CKS3 位等 (初始设定)，然后将 ICCR1 寄存器的 TRS 位和 MST 位置 "0"，在从属接收模式中等到从属地址相同。
2. 如果在检测到开始条件后的第 1 个帧和从属地址相同，从属器件就在第 9 个时钟的上升沿，将 ICIEP 寄存器的 ACKBT 位设定的电平输出到 SDA。同时，ICSR 寄存器的 RDRF 位变为 "1"，因此必须虚读 ICDRR 寄存器 (因为读取的数据表示从属地址 +R/W，所以不需要)。
3. 每当 RDRF 位变为 "1" 时，必须读 ICDRR 寄存器。如果在 RDRF 位为 "1" 的状态下第 8 个时钟下降，就在读 ICDRR 寄存器前将 SCL 固定为 "L" 电平。读 ICDRR 寄存器前所更改的应答 (返回给主控制器的应答) 设定被反映在下一个传送帧。
4. 同样，从 ICDRR 寄存器读最后的字节数据。

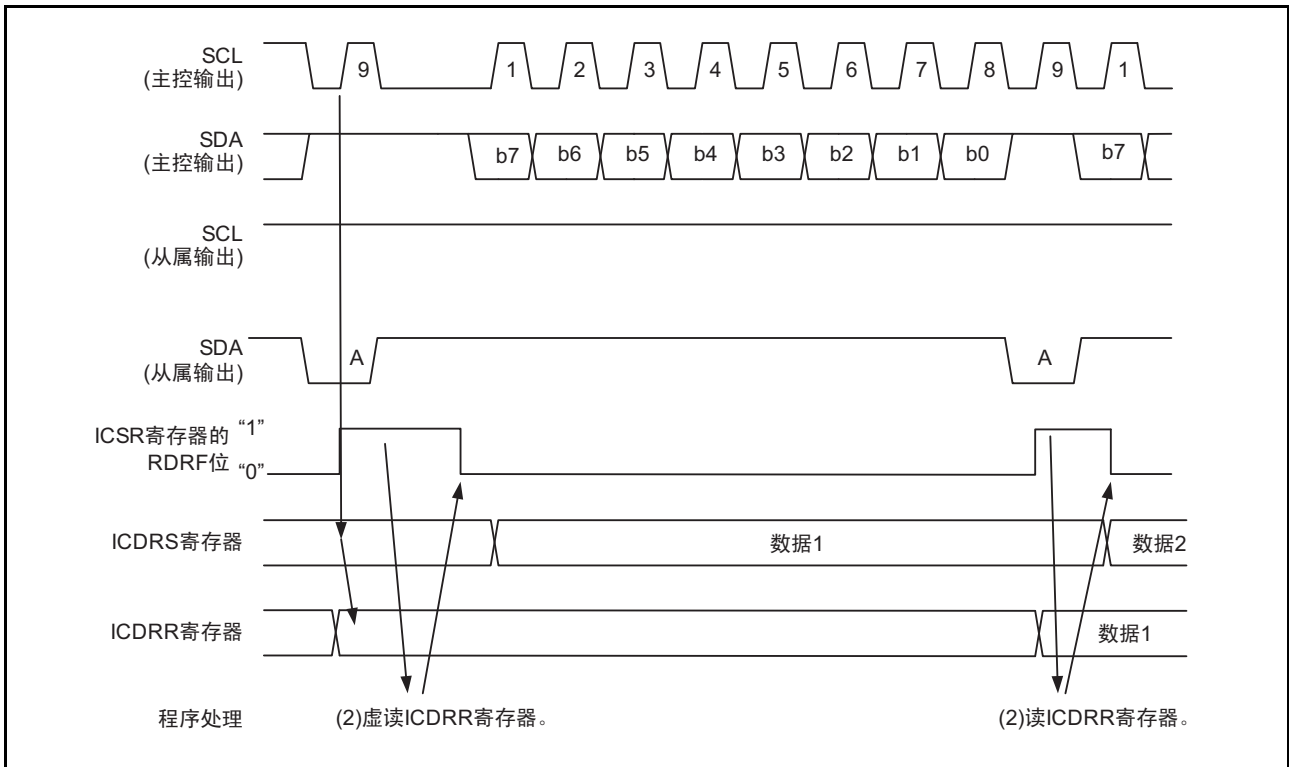


图 25.11 从属接收模式的运行时序 (I<sup>2</sup>C 总线接口模式) (1)

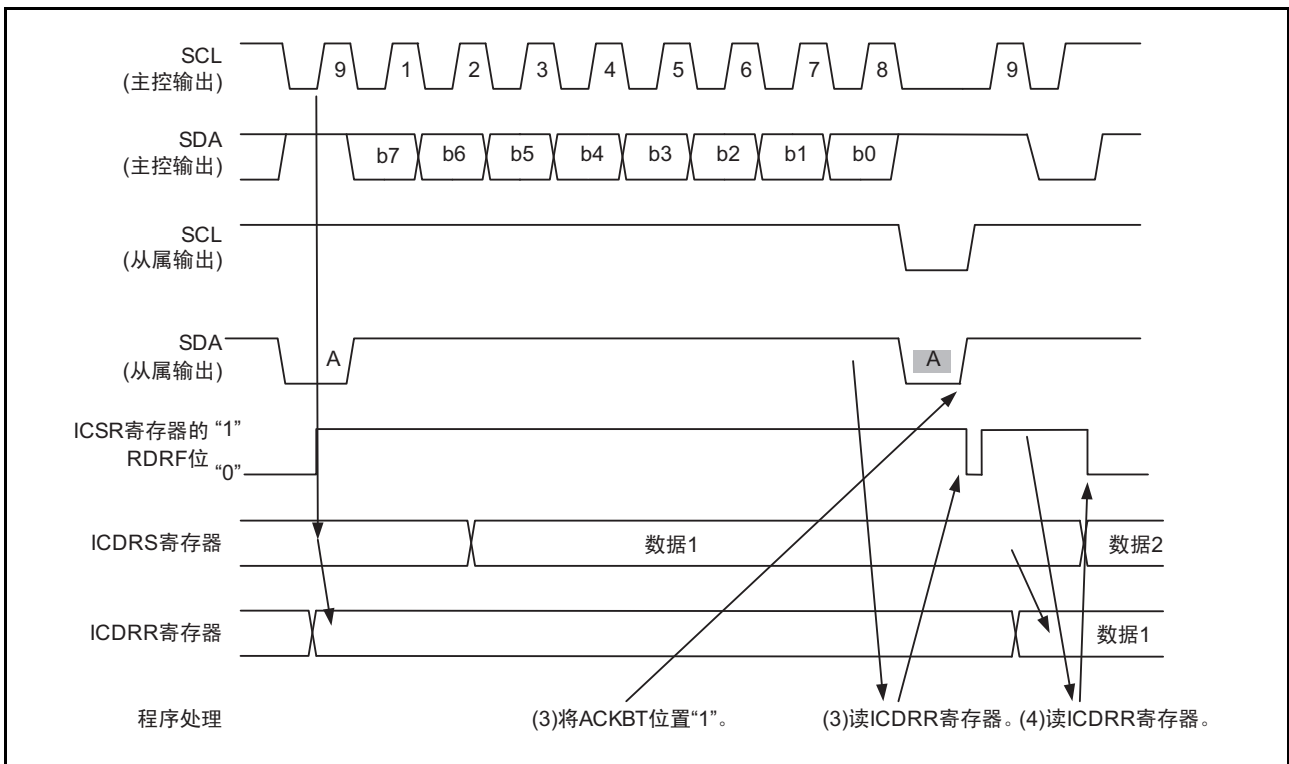


图 25.12 从属接收模式的运行时序 (I<sup>2</sup>C 总线接口模式) (2)

## 25.5 时钟同步串行模式

### 25.5.1 时钟同步串行格式

如果将 SAR 寄存器的 FS 位置“1”，就以时钟同步串行格式进行通信。

时钟同步串行格式的传送格式如图 25.13 所示。

当 ICCR1 寄存器的 MST 位为“1”时，从 SCL 输出传送时钟；当 MST 位为“0”时，输入外部时钟。

在 SCL 时钟的 2 个下降沿之间输出传送数据，在 SCL 时钟的上升沿确定数据。能通过 ICMR 寄存器的 MLS 位，选择 MSB first 或者 LSB first 的数据传送顺序，并且能通过 ICCR2 寄存器的 SDAO 位，在传送待机时更改 SDA 的输出电平。

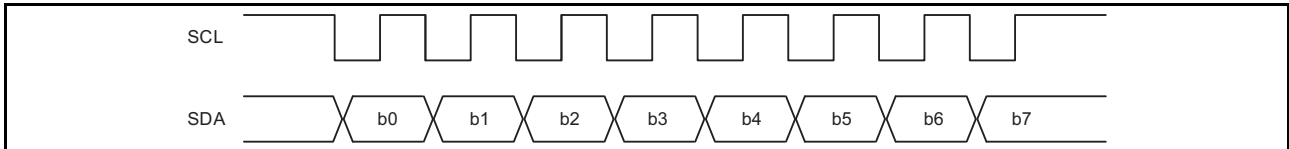


图 25.13 时钟同步串行格式的传送格式

### 25.5.2 发送

在发送模式中，与传送时钟的下降沿同步从 SDA 输出发送数据。当 ICCR1 寄存器的 MST 位为“1”时，输出传送时钟；当 MST 位为“0”，输入传送时钟。

发送模式的运行时序（时钟同步串行模式）如图 25.14 所示。

发送模式的步骤和运行如下所示：

1. 必须先将 ICCR1 寄存器的 ICE 位置“1”（可传送状态），然后设定 ICCR1 寄存器的 CKS0~CKS3 位和 MST 位等（初始设定）。
2. 必须将 ICCR1 寄存器的 TRS 位置“1”，设定为发送模式，从而 ICSR 寄存器的 TDRE 位变为“1”。
3. 必须在确认 TDRE 位为“1”后，将发送数据写到 ICDRT 寄存器，从而将数据从 ICDRT 寄存器传送到 ICDRS 寄存器，并且 TDRE 位自动变为“1”。如果每当 TDRE 位变为“1”时将数据写到 ICDRT 寄存器，就能连续发送。在从发送模式转换为接收模式时，必须在 TDRE 位为“1”的状态下将 TRS 位置“0”。

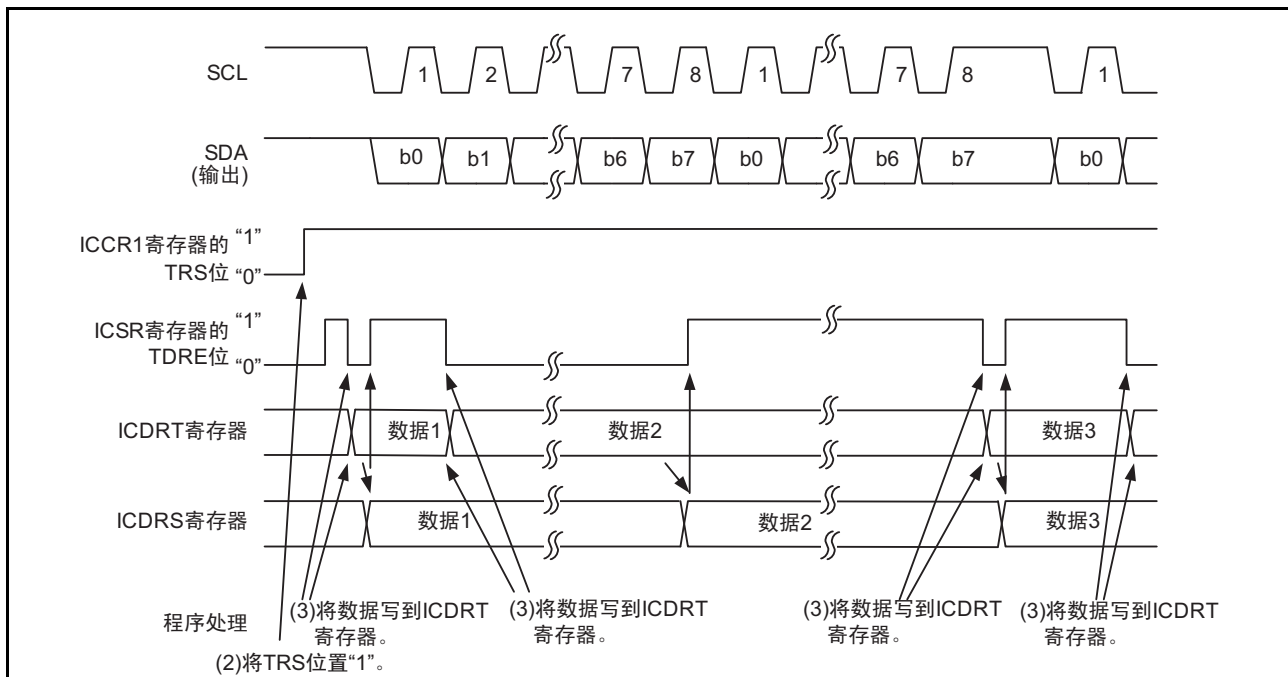


图 25.14 发送模式的运行时序（时钟同步串行模式）

### 25.5.3 接收

在接收模式中，在传送时钟的上升沿锁存数据。当 ICCR1 寄存器的 MST 位为“1”时，输出传送时钟；当 MST 位为“0”时，输入传送时钟。

接收模式的运行时序（时钟同步串行模式）如图 25.15 所示。

接收模式的步骤和运行如下所示：

1. 必须先将 ICCR1 寄存器的 ICE 位置“1”（可传送状态），然后设定 ICCR1 寄存器的 CKS0~CKS3 位和 MST 位等（初始设定）。
2. 在输出传送时钟的情况下，必须将 MST 位置“1”，从而开始输出接收时钟。
3. 如果接收结束，就将数据从 ICDRS 寄存器传送到 ICDRR 寄存器，ICSR 寄存器的 RDRF 位变为“1”。当 MST 位为“1”时，因为处于可接受下一个字节数据的状态，所以连续输出时钟。如果每当 RDRF 位变为“1”时读 ICDRR 寄存器，就能连续接收。如果在 RDRF 位为“1”的状态下第 8 个时钟上升，就检测到溢出，并且 ICSR 寄存器的 AL 位变为“1”。此时，ICDRR 寄存器保持以前的接收数据。
4. 当 MST 位为“1”时，为了停止接收，必须在将 ICCR1 寄存器的 RCVD 位置“1”（禁止下一个数据的接收）后读 ICDRR 寄存器，从而在结束下一个字节数据的接收后，将 SCL 固定为“H”电平。

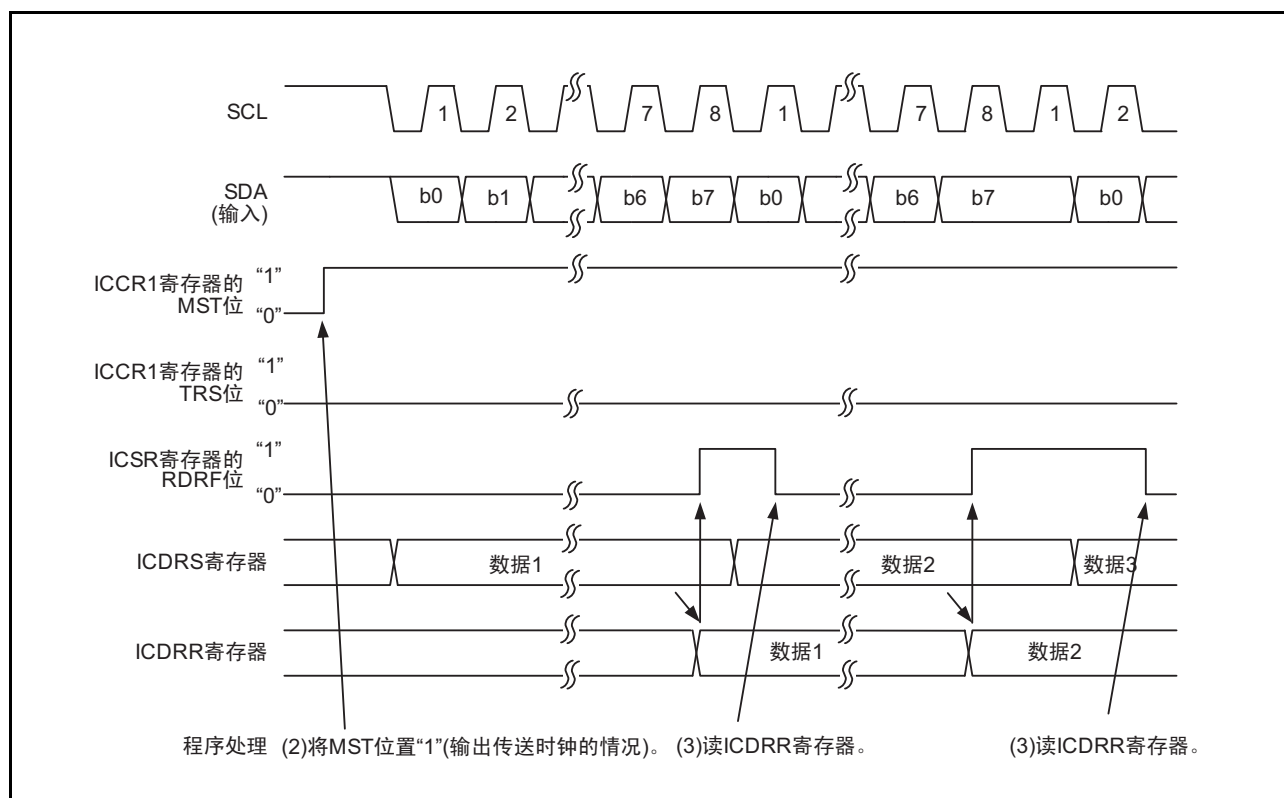


图 25.15 接收模式的运行时序（时钟同步串行模式）

### 25.6 寄存器的设定例子

使用 I<sup>2</sup>C 总线接口时的寄存器设定例子如图 25.16 ~ 图 25.19 所示。

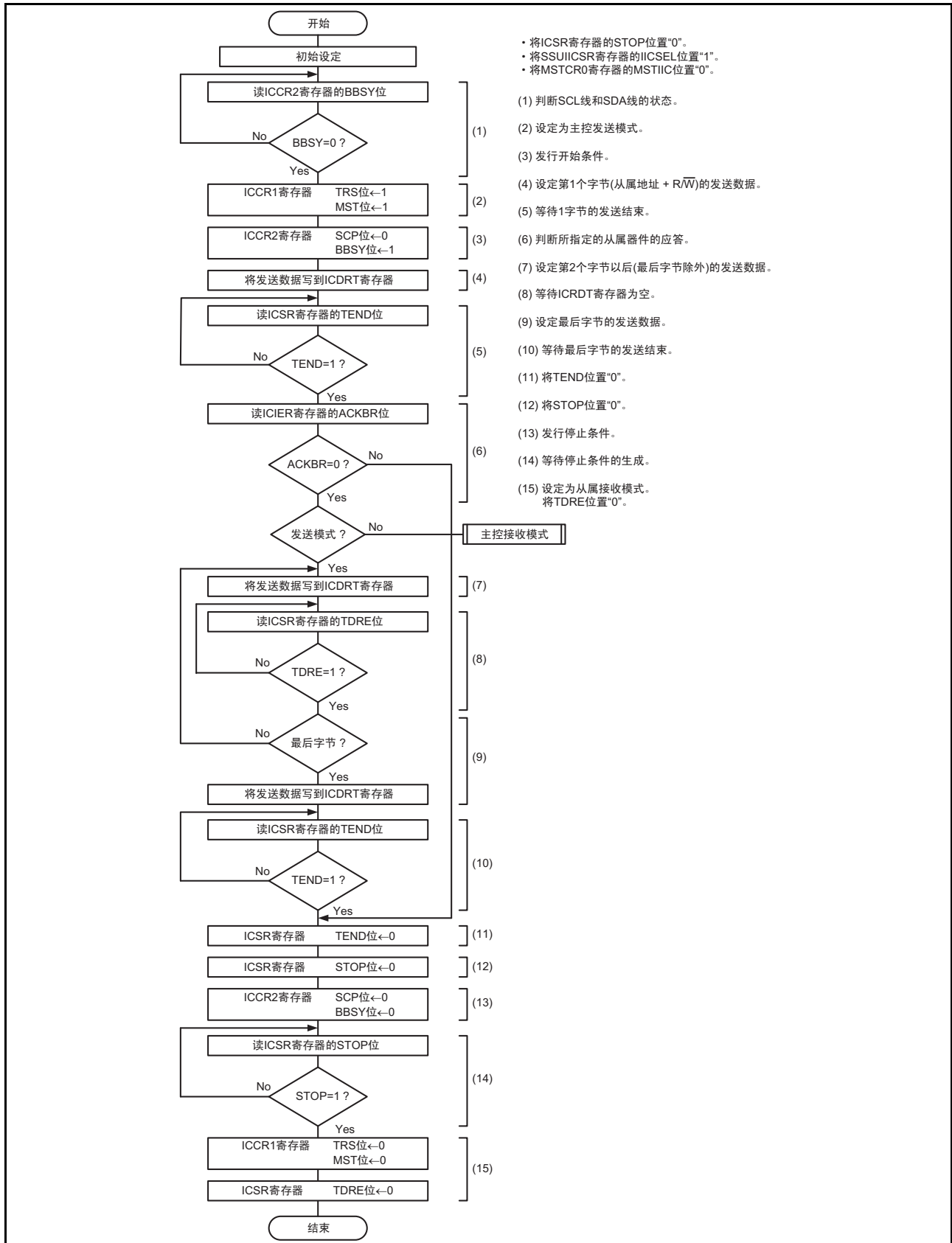


图 25.16 主控发送模式的寄存器设定例子 (I<sup>2</sup>C 总线接口模式)



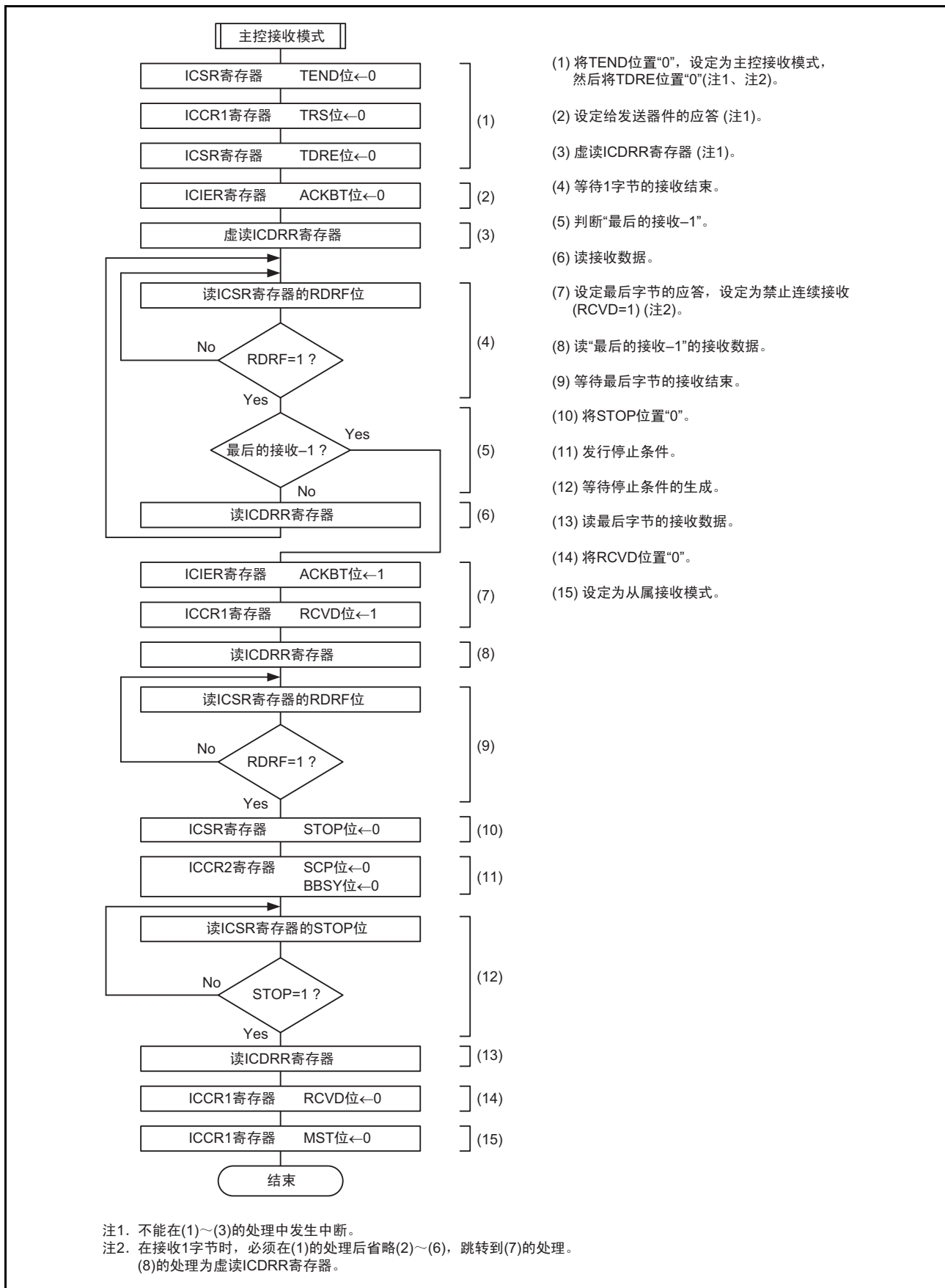


图 25.17 主控接收模式的寄存器设定例子 (I<sup>2</sup>C 总线接口模式)

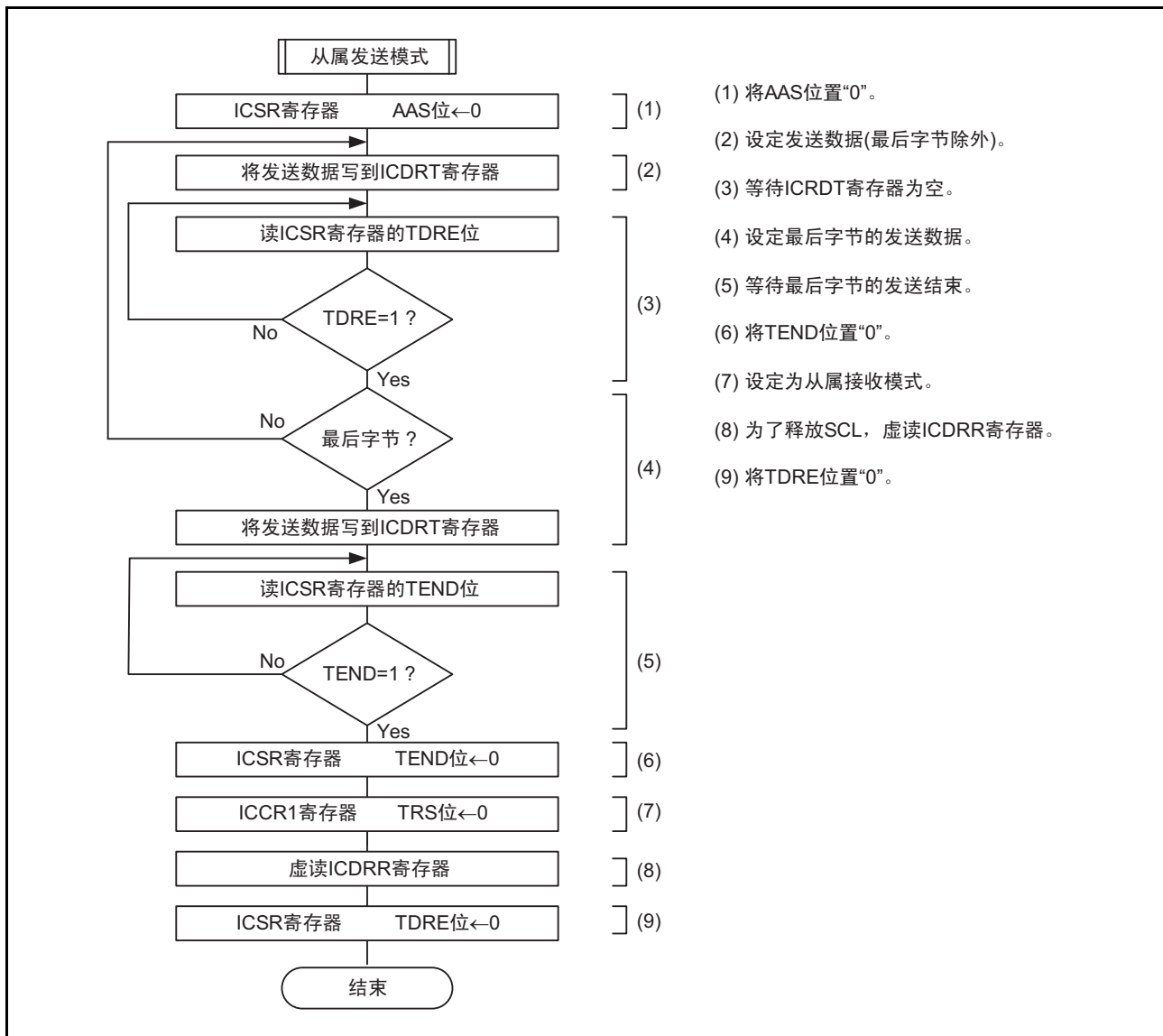


图 25.18 从属发送模式的寄存器设定例子 (I<sup>2</sup>C 总线接口模式)

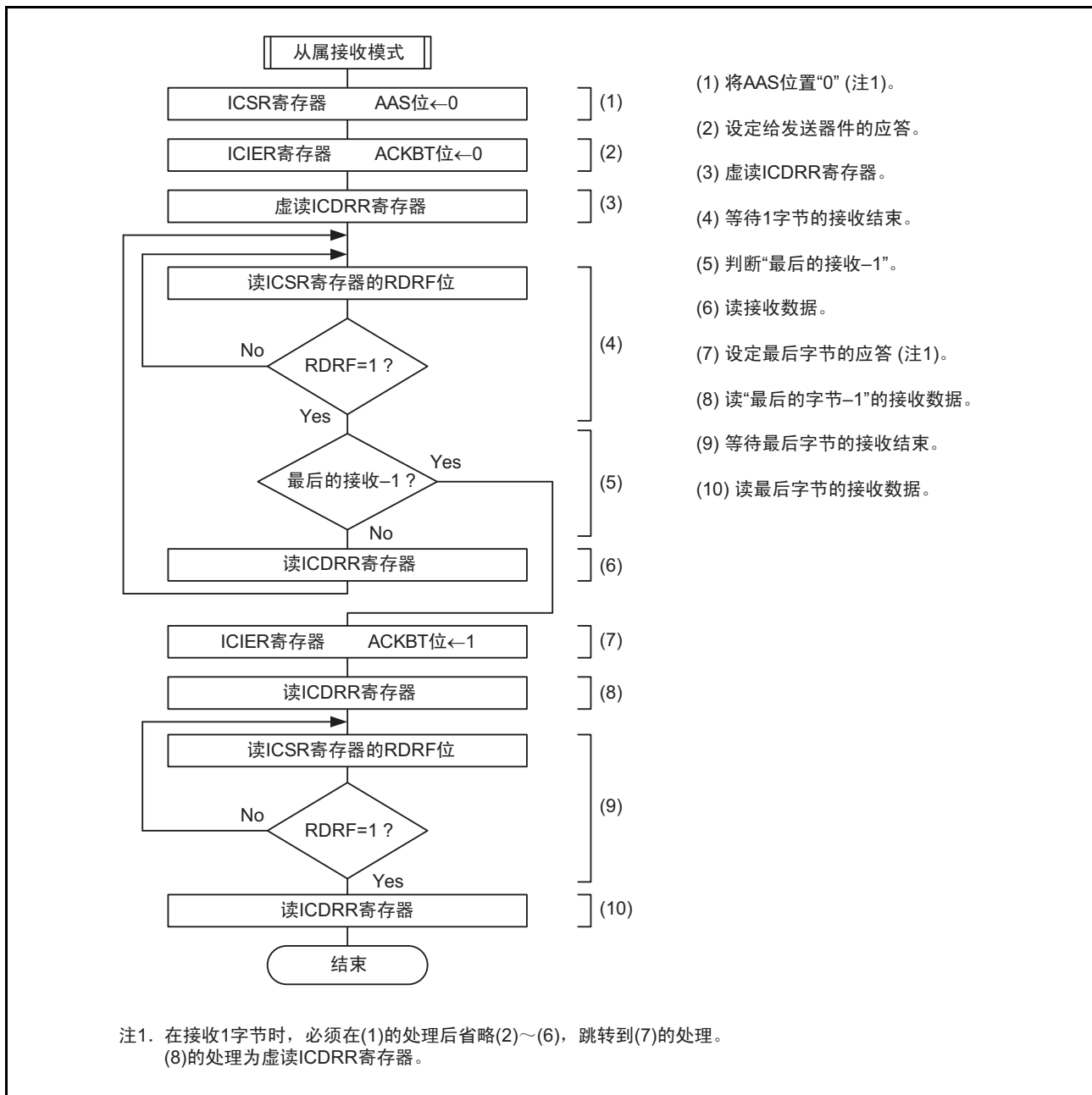


图 25.19 从属接收模式的寄存器设定例子 (I<sup>2</sup>C 总线接口模式)

## 25.7 噪声消除电路

SCL 引脚和 SDA 引脚的状态经过噪声消除电路被取到内部。噪声消除电路的框图如图 25.20 所示。

噪声消除电路由 2 段串联的锁存器电路和相同信号检测电路构成。通过 f1 对 SCL 引脚的输入信号（或者 SDA 引脚的输入信号）进行采样，如果 2 个锁存器的输出电平相同，就将该电平信号传送到后段，否则就保持以前的值。

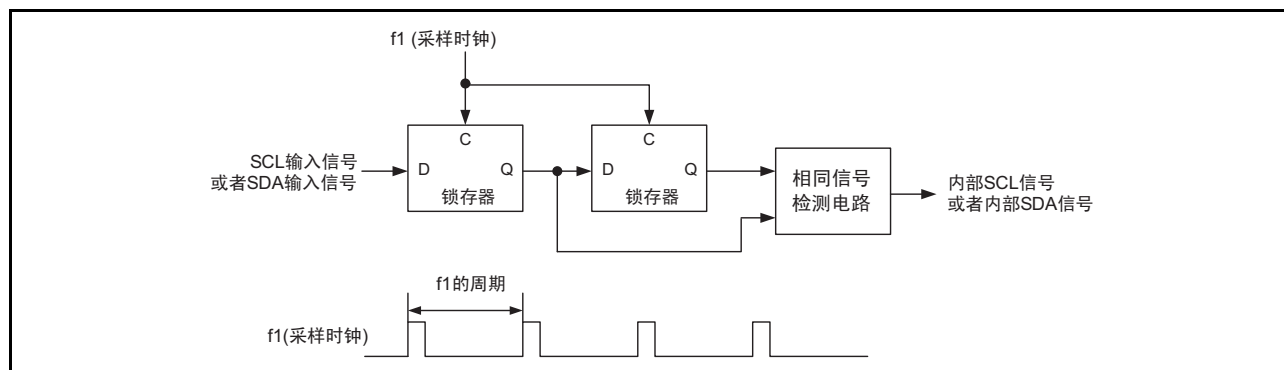


图 25.20 噪声消除电路的框图

## 25.8 位同步电路

在将 I<sup>2</sup>C 总线接口设定为主控模式时，以下 2 种状态可能会缩短“H”电平的期间，因此需要监视 SCL，边按位取得同步边进行通信。

- SCL 通过从属器件保持为“L”电平。
- 因 SCL 线的负载（负载电容和上拉电阻）而使 SCL 的信号上升变得缓慢。

位同步电路的时序如图 25.21 所示，SCL 从输出“L”电平变为高阻抗到监视 SCL 为止的时间如表 25.6 所示。

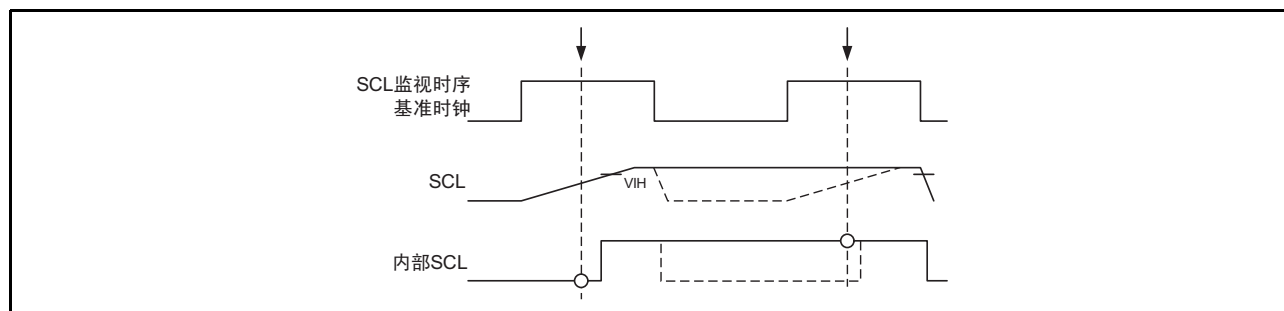


图 25.21 位同步电路的时序

表 25.6 SCL 从输出“L”电平变为高阻抗到监视 SCL 为止的时间

ICCR1 寄存器		监视 SCL 的时间
CKS3	CKS2	
0	0	7.5Tcyc
	1	19.5Tcyc
1	0	17.5Tcyc
	1	41.5Tcyc

$$1Tcyc=1/f1(s)$$

## 25.9 使用 I<sup>2</sup>C 总线接口时的注意事项

在使用 I<sup>2</sup>C 总线接口时，必须将 SSUICSR 寄存器的 IICSEL 位置 “1”（选择 I<sup>2</sup>C 总线接口功能）。

### 25.9.1 主控接收模式

在主控接收结束后，如果在第 9 个时钟下降时发行停止条件或者重新发行开始条件，SCL 就在第 9 个时钟后多输出 1 个时钟。

#### 25.9.1.1 对策

必须在主控接收结束后先确认 SCL 的第 9 个时钟的下降沿，然后发行停止条件或者重新发行开始条件。必须通过以下的方法确认 SCL 的第 9 个时钟的下降沿：

- 必须在确认 ICSR 寄存器的 RDRF 位（接收数据寄存器满标志）变为 “1” 后，确认 ICCR2 寄存器的 SCLO 位（SCL 监视标志）变为 “0”（SCL 引脚为 “L” 电平）。

### 25.9.2 ICCR1 寄存器的 ICE 位和 ICCR2 寄存器的 IICRST 位

如果在 I<sup>2</sup>C 总线接口运行时给 ICE 位写 “0” 或者给 IICRST 位写 “1”，ICCR2 寄存器的 BBSY 位和 ICSR 寄存器的 STOP 位就可能为不定值。

#### 25.9.2.1 位变为不定值的条件

- 在 主控发送模式（ICCR1 寄存器的 MST 位和 TRS 位都为 “1”）中，当本模块占有 I<sup>2</sup>C 总线时。
- 在 主控接收模式（MST 位为 “1” 并且 TRS 位为 “0”）中，当本模块占有 I<sup>2</sup>C 总线时。
- 在 从属发送模式（MST 位为 “0” 并且 TRS 位为 “1”）中，当本模块在发送数据时。
- 在 从属接收模式（MST 位和 TRS 位都为 “0”）中，当本模块在发送应答时。

#### 25.9.2.2 对策

- 如果输入开始条件（在 SCL 为 “H” 电平时 SDA 下降），BBSY 位就变为 “1”。
- 如果输入停止条件（在 SCL 为 “H” 电平时 SDA 上升），BBSY 位就变为 “0”。
- 在 主控发送模式中，如果在 SCL 和 SDA 都为 “H” 电平的条件下给 BBSY 位写 “1” 并且给 SCP 位写 “0”，输出开始条件（在 SCL 为 “H” 电平时 SDA 下降），BBSY 位就变为 “1”。
- 在 主控发送模式或者主控接收模式中，如果在 SCA 为 “L” 电平并且没有其他器件（本模块除外的器件）将 SCL 置为 “L” 电平的条件下给 BBSY 位和 SCP 位写 “0”，输出停止条件（在 SCL 为 “H” 电平时 SDA 上升），BBSY 位就变为 “0”。
- 如果给 SAR 寄存器的 FS 位写 “1”，BBSY 位就变为 “0”。

#### 25.9.2.3 IICRST 位的补充说明

- 如果给 IICRST 位写 “1”，ICCR2 寄存器的 SDAO 位和 SCLO 位就变为 “1”。
- 在 主控发送模式或者主控接收模式中，如果给 IICRST 位写 “1”，ICSR 寄存器的 TDRE 位就变为 “1”。
- 在通过 IICRST 位进行的 I<sup>2</sup>C 总线控制部的复位期间，BBSY 位、SCP 位和 SDAO 位的写操作无效，因此必须在给 IICRST 位写 “0” 后写这些位。
- 即使给 IICRST 位写 “0”，BBSY 位也不变为 “0”。但是，根据 SCL 和 SDA 的状态而生成停止条件（在 SCL 为 “H” 电平时 SDA 上升），因此 BBSY 位有可能变为 “0”。  
同样，也可能影响其他的位。
- 在通过 IICRST 位进行的 I<sup>2</sup>C 总线控制部的复位期间，停止发送和接收数据。但是，开始条件、停止条件和总线竞争失败的检测功能继续运行，因此根据 SCL 引脚和 SDA 引脚的输入信号，有可能更改 ICCR1 寄存器、ICCR2 寄存器和 ICSR 寄存器的值。

## 26. A/D 转换器

### 注意

本章说明 R8C/LA8A 群。  
有关其他群请参照“1.1.2 各群的不同点”。

有 1 个由电容耦合放大器构成的 10 位逐次逼近转换方式的 A/D 转换器。模拟输入与 P0\_0、P6 和 P7\_4 ~ P7\_6 引脚复用。

作为扩展功能，能对温度传感器的输出电压进行 A/D 转换。

有关温度传感器请参照“26.9 温度传感器”。

### 26.1 概要

A/D 转换器的性能和框图分别如表 26.1 和图 26.1 所示。

表 26.1 A/D 转换器的性能

项目	性能
A/D 转换方式	逐次逼近转换方式（电容耦合放大器）
模拟输入电压（注 1）	0V ~ AVCC
增益放大器的选择（注 4）	可选择增益 1、2、4、6 或者 8。
运行时钟 $\phi_{AD}$ （注 2）	fAD、fAD 的 2 分频、fAD 的 4 分频或者 fAD 的 8 分频 (fAD=f1 或者 fOCO-F)
分辨率	可选择 8 位或者 10 位。
绝对精度	AVCC=Vref=5V, $\phi_{AD}$ =20MHz 的情况 <ul style="list-style-type: none"> <li>当分辨率为 8 位时，绝对精度为 <math>\pm 2</math>LSB。</li> <li>当分辨率为 10 位时，绝对精度为 <math>\pm 3</math>LSB。</li> </ul> AVCC=Vref=3.0V, $\phi_{AD}$ =10MHz 的情况 <ul style="list-style-type: none"> <li>当分辨率为 8 位时，绝对精度为 <math>\pm 2</math>LSB。</li> <li>当分辨率为 10 位时，绝对精度为 <math>\pm 5</math>LSB。</li> </ul>
运行模式	单次模式、重复模式 0、重复模式 1、单次扫描模式、重复扫描模式
模拟输入引脚	12 个 (AN0 ~ AN11)
A/D 转换的开始条件	<ul style="list-style-type: none"> <li>软件触发</li> <li>定时器 RH</li> <li>定时器 RC</li> <li>外部触发</li> </ul> （参照“26.3.3 A/D 转换的开始条件”）
每个引脚的转换速度（注 3） ( $\phi_{AD}$ =fAD)	最短为 44 个 $\phi_{AD}$ 周期。

注 1. 如果模拟输入电压超过基准电压，A/D 转换结果在 10 位模式中为“3FFh”，在 8 位模式中为“FFh”。

注 2. 运行时钟  $\phi_{AD}$  请参照“表 30.3 A/D 转换器的特性”。

注 3. 当分辨率为 8 位和 10 位时，每个引脚的转换速度最短为 44 个  $\phi_{AD}$  周期。

注 4. 根据增益放大器的特性，VSS ~ VSS+0.2V 和 VCC ~ VCC-0.4V 左右的 A/D 转换结果为不定值。增益放大器有偏移，此偏移随着增益的倍率而增加。

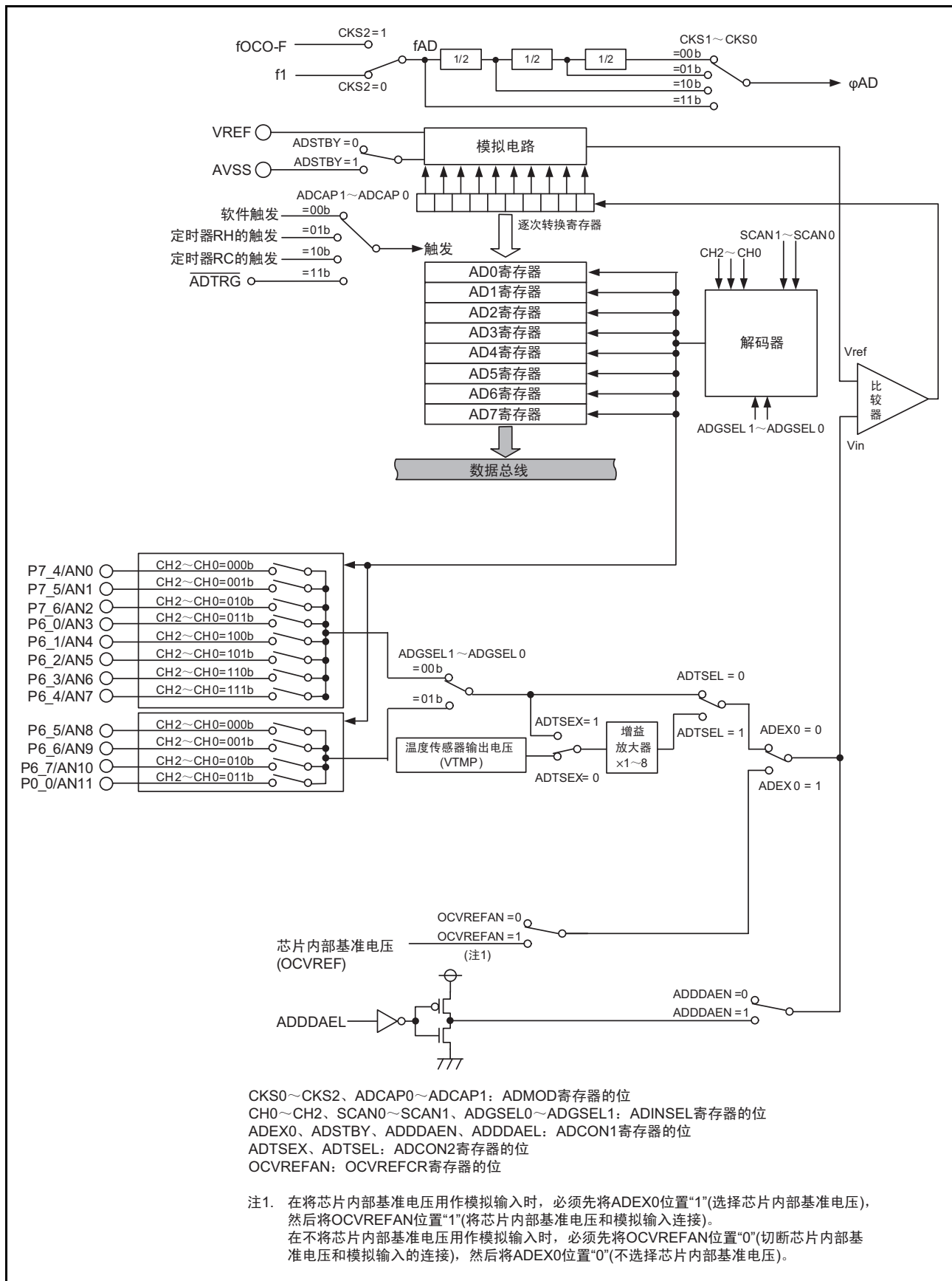


图 26.1 A/D 转换器的框图

## 26.2 寄存器说明

### 26.2.1 模块待机控制寄存器 0 (MSTCR0)

地址	地址 0008h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MSTADC	—	MSTTRC	MSTLCD	MSTIIC	MSTURT2	MSTURT0	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	MSTURT0	UART0 待机位	0: 有效 1: 待机 (注 1)	R/W
b2	MSTURT2	UART2 待机位	0: 有效 1: 待机 (注 2)	R/W
b3	MSTIIC	SSU、I <sup>2</sup> C 总线待机位	0: 有效 1: 待机 (注 3)	R/W
b4	MSTLCD	LCD 待机位	0: 有效 1: 待机 (注 4)	R/W
b5	MSTTRC	定时器 RC 待机位	0: 有效 1: 待机 (注 5)	R/W
b6	—	保留位	必须置“0”。	R/W
b7	MSTADC	A/D 待机位 (注 6)	0: 有效 1: 待机	R/W

注 1. 当 MSTURT0 位为“1”（待机）时，UART0 的相关寄存器（地址 00A0h ~ 00A7h）的存取无效。

注 2. 当 MSTURT2 位为“1”（待机）时，UART2 的相关寄存器（地址 00A8h ~ 00BFh）的存取无效。

注 3. 当 MSTIIC 位为“1”（待机）时，SSU、I<sup>2</sup>C 总线的相关寄存器（地址 0193h ~ 019Dh）的存取无效。

注 4. 当 MSTLCD 位为“1”（待机）时，LCD 的相关寄存器（地址 0200h ~ 0237h）的存取无效。

注 5. 当 MSTTRC 位为“1”（待机）时，定时器 RC 的相关寄存器（地址 0120h ~ 0133h）的存取无效。

注 6. 当 MSTADC 位为“1”（待机）时，A/D 的相关寄存器（地址 00C0h ~ 00D9h 和地址 00DCh ~ 00DFh）的存取无效。

在使用温度传感器时，必须将 MSTADC 位置“0”（有效）。

要将各待机位设定为待机时，必须在停止对应的外围功能后进行更改。不能读写被各待机位设定为待机的外围功能的各寄存器，也停止给外围功能提供时钟。

要从待机更改为有效时，必须在更改后重新设定对应的外围功能的寄存器。



## 26.2.2 芯片内部基准电压的控制寄存器（OCVREFCR）

地址	地址 0026h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	OCVREFAN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	OCVREFAN	芯片内部基准电压和模拟输入连接位（注1）	0: 切断芯片内部基准电压和模拟输入的连接 1: 将芯片内部基准电压和模拟输入连接	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

注1. 在将芯片内部基准电压用作模拟输入时，必须先将 ADCON1 寄存器的 ADEX0 位置“1”（选择芯片内部基准电压），然后将 OCVREFAN 位置“1”（将芯片内部基准电压和模拟输入连接）。

在不将芯片内部基准电压用作模拟输入时，必须先将 OCVREFAN 位置“0”（切断芯片内部基准电压和模拟输入的连接），然后将 ADEX0 位置“0”（不选择芯片内部基准电压）。

在使用温度传感器时，必须将 OCVREFAN 位置“0”（切断芯片内部基准电压和模拟输入的连接）。

必须在将 PRCR 寄存器的 PRC3 位置“1”（允许写）后改写 OCVREFCR 寄存器。

如果在 A/D 转换过程中改写 OCVREFCR 寄存器的内容，转换结果就为不定值。

## 26.2.3 A/D 寄存器 i (ADi) (i=0 ~ 7)

地址 地址 00C1h ~ 00C0h (AD0)、地址 00C3h ~ 00C2h (AD1)、地址 00C5h ~ 00C4h (AD2)、  
地址 00C7h ~ 00C6h (AD3)、地址 00C9h ~ 00C8h (AD4)、地址 00CBh ~ 00CAh (AD5)、  
地址 00CDh ~ 00CCh (AD6)、地址 00CFh ~ 00CEh (AD7)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	X	X

位	功能		R/W
	10 位模式的情况 (ADCON1 寄存器的 BITS 位为 “1”)	8 位模式的情况 (ADCON1 寄存器的 BITS 位为 “0”)	
b0	A/D 转换结果的低 8 位	A/D 转换结果	R
b1			
b2			
b3			
b4			
b5			
b6			
b7			
b8	A/D 转换结果的高 2 位	读取值为 “0”。	R
b9			
b10	什么也不指定。读写值都为 “0”。		—
b11			
b12			
b13			
b14			
b15	保留位	读取值为不定值。	R

如果在 A/D 转换过程中改写 ADCON1、ADMOD、ADINSEL、OCVREFCR 寄存器的内容，转换结果就为不定值。

在用于 10 位模式的重复模式 0、重复模式 1 或者重复扫描模式时，必须以 16 位为单位存取 ADi 寄存器，而不能以 8 位为单位进行存取。

必须在 A/D 转换结束后至少等待 1 个周期，然后读 A/D 转换结果。

## 26.2.4 A/D 模式寄存器 (ADM0D)

地址	地址 00D4h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ADCAP1	ADCAP0	MD2	MD1	MD0	CKS2	CKS1	CKS0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CKS0	分频选择位	b1 b0 0 0: fAD 的 8 分频 0 1: fAD 的 4 分频 1 0: fAD 的 2 分频 1 1: fAD 的 1 分频 (无分频)	R/W
b1	CKS1			R/W
b2	CKS2	时钟源选择位 (注 1)	0: 选择 f1 1: 选择 fOCO-F	R/W
b3	MD0	A/D 运行模式选择位 (注 2)	b5 b4 b3 0 0 0: 单次模式 0 0 1: 不能设定 0 1 0: 重复模式 0 0 1 1: 重复模式 1 1 0 0: 单次扫描模式 1 0 1: 不能设定 1 1 0: 重复扫描模式 1 1 1: 不能设定	R/W
b4	MD1			R/W
b5	MD2			R/W
b6	ADCAP0	A/D 转换触发选择位	b7 b6 0 0: 由软件触发 (ADCON0 寄存器的 ADST 位) 控制 A/D 转换的开始 0 1: 由定时器 RH 的转换触发控制 A/D 转换的开始 1 0: 由定时器 RC 的转换触发控制 A/D 转换的开始 1 1: 由外部触发 (ADTRG) 控制 A/D 转换的开始	R/W
b7	ADCAP1			R/W

注 1. 如果更改 CKS2 位, 就必须在至少经过 3 个  $\phi$ AD 周期后开始 A/D 转换。

注 2. 在使用温度传感器时, 只能使用单次模式、重复模式 0 或者重复模式 1, 不能选择单次扫描模式和重复扫描模式。

如果在 A/D 转换过程中改写 ADM0D 寄存器的内容, 转换结果就为不定值。

## 26.2.5 A/D 输入选择寄存器 (ADINSEL)

地址	地址 00D5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ADGSEL1	ADGSEL0	SCAN1	SCAN0	—	CH2	CH1	CH0
复位后的值	1	1	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CH0	模拟输入引脚选择位	参照“表 26.2 模拟输入引脚的选择”。	R/W
b1	CH1			R/W
b2	CH2			R/W
b3	—	保留位	必须置“0”。	R/W
b4	SCAN0	A/D 扫描引脚个数选择位	b5 b4 00: 2 个引脚 01: 4 个引脚 10: 6 个引脚 11: 8 个引脚	R/W
b5	SCAN1			R/W
b6	ADGSEL0	A/D 输入组选择位	b7 b6 00: 选择 AN0 ~ AN7 01: 选择 AN8 ~ AN11 10: 不能设定 11: 不能设定	R/W
b7	ADGSEL1			R/W

如果在 A/D 转换过程中改写 ADINSEL 寄存器的内容，转换结果就为不定值。

表 26.2 模拟输入引脚的选择

CH2 ~ CH0 位	ADGSEL1 ~ ADGSEL0 位 =00b	ADGSEL1 ~ ADGSEL0 位 =01b
000b	AN0	AN8
001b	AN1	AN9
010b	AN2	AN10
011b	AN3	AN11
100b	AN4	不能设定
101b	AN5	
110b	AN6	
111b	AN7	

## 26.2.6 A/D 控制寄存器 0 (ADCON0)

地址	地址 00D6h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	ADST
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	ADST	A/D 转换开始标志	0: 停止 A/D 转换 1: 开始 A/D 转换	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

## ADST 位 (A/D 转换开始标志)

[ 为 “1” 的条件 ]

在开始 A/D 转换时或者正在 A/D 转换。

[ 为 “0” 的条件 ]

在停止 A/D 转换时。

## 26.2.7 A/D 控制寄存器 1 (ADCON1)

地址	地址 00D7h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ADDDAEL	ADDDAEN	ADSTBY	BITS	—	—	—	ADEX0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	ADEX0	芯片内部基准电压选择位 (注 1)	0: 不选择芯片内部基准电压 1: 选择芯片内部基准电压 (注 2、注 5、注 6)	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—			
b3	—			
b4	BITS	8/10 位模式选择位	0: 8 位模式 1: 10 位模式	R/W
b5	ADSTBY	A/D 待机位 (注 3)	0: 停止 A/D 运行 (待机) 1: 能进行 A/D 运行	R/W
b6	ADDDAEN	A/D 断路检测辅助功能允许位 (注 4、注 6)	0: 禁止 1: 允许	R/W
b7	ADDDAEL	A/D 断路检测辅助方式选择位 (注 4)	0: 转换前放电 1: 转换前预充电	R/W

- 注 1. 在将芯片内部基准电压用作模拟输入时, 必须先将 ADEX0 位置“1”(选择芯片内部基准电压), 然后将 OCVREFCR 寄存器的 OCVREFAN 位置“1”(将芯片内部基准电压和模拟输入连接)。在不将芯片内部基准电压用作模拟输入时, 必须先将 OCVREFAN 位置“0”(切断芯片内部基准电压和模拟输入的连接), 然后将 ADEX0 位置“0”(不选择芯片内部基准电压)。在使用温度传感器时, 必须将 ADEX0 位置“0”(不选择芯片内部基准电压)。
- 注 2. 在单次扫描模式和重复扫描模式中, 不能设定。
- 注 3. 如果将 ADSTBY 位从“0”(停止 A/D 运行)置为“1”(能进行 A/D 运行), 就必须在至少经过 1 个  $\phi_{AD}$  周期后开始 A/D 转换。
- 注 4. 要允许 A/D 断路检测辅助功能时, 必须先将 ADDDAEN 位置“1”(允许), 然后通过 ADDDAEL 位选择转换开始状态。断路时的转换结果因外接电路而不同, 因此必须根据系统进行充分的评估后再使用此功能。
- 注 5. 在使用芯片内部基准电压时 (ADEX0=1), 必须将 ADINSEI 寄存器的 CH2 ~ CH0 位置“000b”。
- 注 6. 在使用芯片内部基准电压时 (ADEX0=1), 必须将 ADDDAEN 位置“0”(禁止 A/D 断路检测辅助功能)。

如果在 A/D 转换过程中改写 ADCON1 寄存器的内容, 转换结果就为不定值。

## 26.2.8 A/D 控制寄存器 2 (ADCON2)

地址	地址 00DDh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ADTSEL	ADTSEN	—	—	ADTSEX	ADTSG2	ADTSG1	ADTSG0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	ADTSG0	增益选择位 (注 5)	b2 b1 b0	R/W
b1	ADTSG1		0 0 0: 增益 1	R/W
b2	ADTSG2		0 0 1: 增益 2 0 1 0: 增益 4 0 1 1: 增益 6 1 0 0: 增益 8 1 0 1: 不能选择 1 1 0: 不能选择 1 1 1: 不能选择	R/W
b3	ADTSEX	增益放大器输入转换位	0: 内部温度传感器 (注 3) 1: 模拟输入引脚	R/W
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	ADTSEN	增益放大器工作开始位 (注 1、注 2、注 3)	0: 停止工作 1: 开始工作	R/W
b7	ADTSEL	模拟输入转换位 (注 4)	0: 模拟输入引脚 1: 增益放大器输出	R/W

注 1. 在为了降低消耗电流而不使用增益放大器时，必须将 ADTSEN 位置“0”。

注 2. 如果将 ADTSEN 位置“1”（开始工作），增益放大器就开始工作。从设定为开始工作后需要经过最大 200 $\mu$ s，电压才会稳定。必须在等到电压稳定后再开始 A/D 转换。

注 3. 如果将 ADTSEX 位置“0”（内部温度传感器）并且将 ADTSEN 置“1”（开始工作），温度传感器就开始工作。从设定为开始工作后需要经过最大 200 $\mu$ s，电压才会稳定。必须在等到电压稳定后再开始 A/D 转换。

注 4. 在使用温度传感器时，必须将 ADTSEL 位置“1”（增益放大器输出）。

注 5. 放大的值不能超过 VCC。

如果在 A/D 转换过程中改写 ADCON2 寄存器的内容，转换结果就为不定值。

根据增益放大器的特性， $VSS \sim VSS+0.2V$  和  $VCC \sim VCC-0.4V$  左右的 A/D 转换结果为不定值。增益放大器有偏移，此偏移随着增益的倍率而增加。

### 26.3 有关多个模式的共同事项

#### 26.3.1 输入 / 输出引脚

模拟输入为 AN0 ~ AN11, 与 P0\_0、P6 和 P7\_4 ~ P7\_6 引脚复用。

在将 ANi (i=0 ~ 11) 引脚用于输入时, 必须将引脚对应的端口方向位置 “0” (输入模式)。

要更改 A/D 运行模式时, 必须重新选择模拟输入引脚。

#### 26.3.2 A/D 转换周期数

A/D 转换时序图和 A/D 转换周期数 ( $\phi_{AD}=f_{AD}$ ) 分别如图 26.2 和图 26.3 所示。

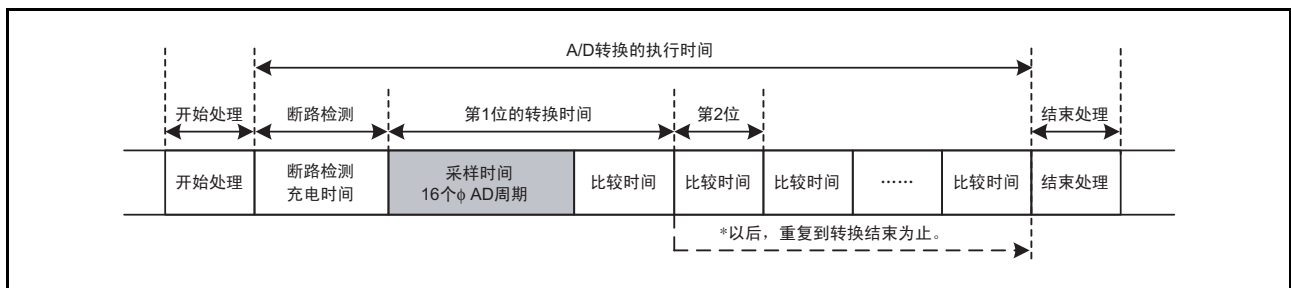


图 26.2 A/D 转换时序图

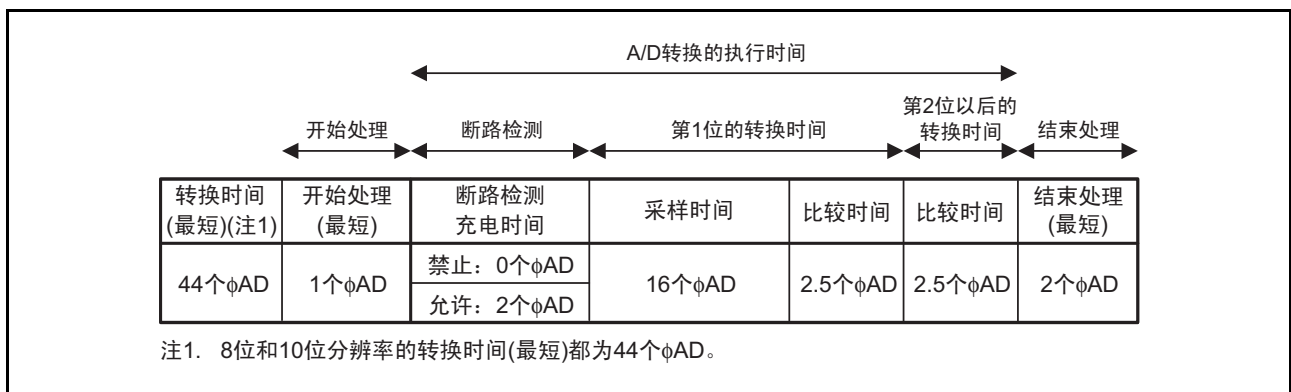


图 26.3 A/D 转换周期数 ( $\phi_{AD}=f_{AD}$ )

各 A/D 转换项目的周期数如表 26.3 所示, A/D 转换时间如下:

开始的处理时间因  $\phi_{AD}$  的选择而不同。

如果给 ADCON0 寄存器的 ADST 位写 “1” (开始 A/D 转换), 就在经过开始的处理时间后开始 A/D 转换。如果在开始转换前读 ADST 位, 就能读到 “0” (停止 A/D 转换)。

在进行多个引脚或者多次 A/D 转换的模式中, 在 1 个引脚的 A/D 转换的执行时间和下一次 A/D 转换的执行时间之间, 需要执行期间的处理时间。

在单次模式和单次扫描模式中, ADST 位在结束的处理时间内变为 “0”, 并且最后的 A/D 转换结果被保存到 ADi 寄存器。

- 单次模式的情况  
开始的处理时间+A/D 转换的执行时间+结束的处理时间
- 在单次扫描模式中选择 2 个引脚的情况  
开始的处理时间+ (A/D 转换的执行时间+执行期间的处理时间+A/D 转换的执行时间) +结束的处理时间



表 26.3 各 A/D 转换项目的周期数

A/D 转换项目		周期数
开始的处理时间	$\phi_{AD}=f_{AD}$	1 ~ 2 个 $f_{AD}$ 周期
	$\phi_{AD}=f_{AD}$ 的 2 分频	2 ~ 3 个 $f_{AD}$ 周期
	$\phi_{AD}=f_{AD}$ 的 4 分频	3 ~ 4 个 $f_{AD}$ 周期
	$\phi_{AD}=f_{AD}$ 的 8 分频	5 ~ 6 个 $f_{AD}$ 周期
A/D 转换的执行时间	禁止断路检测	40 个 $\phi_{AD}$ 周期 + $f_{AD}$ 的 1 ~ 3 个周期
	允许断路检测	42 个 $\phi_{AD}$ 周期 + $f_{AD}$ 的 1 ~ 3 个周期
执行期间的处理时间		1 个 $\phi_{AD}$ 周期
结束的处理时间		2 ~ 3 个 $f_{AD}$ 周期

### 26.3.3 A/D 转换的开始条件

A/D 转换开始的触发有软件触发、定时器 RH 的中断请求的触发、定时器 RC 的触发和外部触发。  
A/D 转换开始控制部的框图如图 26.4 所示。

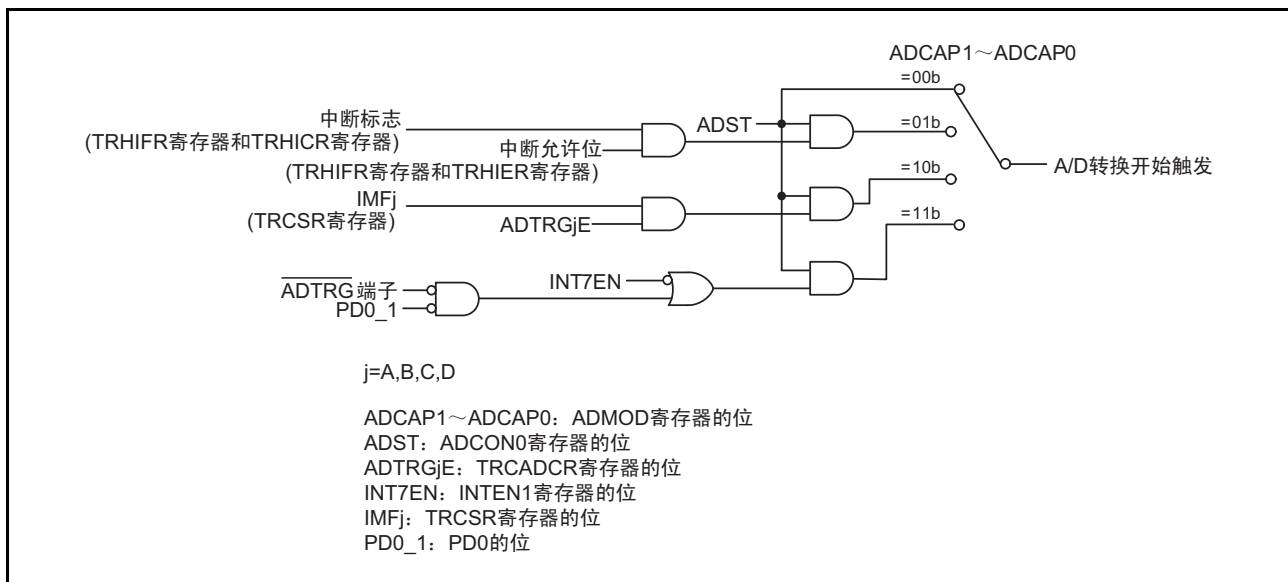


图 26.4 A/D 转换开始控制部的框图

#### 26.3.3.1 软件触发

这是 ADMOD 寄存器的 ADCAP1 ~ ADCAP0 位为“00b”（软件触发）的情况。  
如果将 ADCON0 寄存器的 ADST 位置“1”（开始 A/D 转换），就开始 A/D 转换。

### 26.3.3.2 定时器 RH 的中断请求的触发

这是 ADMOD 寄存器的 ADCAP1 ~ ADCAP0 位为 “01b”（定时器 RH）的情况。  
在使用此功能时，必须进行以下的设定：

- 将 TRHIC 寄存器的 ILVL0 ~ ILVL2 位置 “000b”（禁止中断）。
- 将 ADMOD 寄存器的 ADCAP1 ~ ADCAP0 位置 “01b”（定时器 RH）。
- 使用定时器 RH。
- 将 TRHIER 寄存器的对应中断允许位置 “1”。
- 将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）。

在上述的状态下，如果 TRHIFR 寄存器或者 TRHICR 寄存器的对应中断允许位从 “0” 变为 “1”，就开始 A/D 转换。

有关定时器 RH 的中断请求的详细内容，请参照 “12. 中断” 和 “19. 定时器 RH”。

### 26.3.3.3 定时器 RC 的触发

这是 ADMOD 寄存器的 ADCAP1 ~ ADCAP0 位为 “10b”（定时器 RC）的情况。  
在使用此功能时，必须进行以下的设定：

- 将 ADMOD 寄存器的 ADCAP1 ~ ADCAP0 位置 “10b”（定时器 RC）。
- 将定时器 RC 用于输出比较功能（定时器模式、PWM 模式和 PWM2 模式）。
- 将 TRCADCR 寄存器的 ADTRGjE 位（j=A,B,C,D）置 “1”（在 TRCGRj 寄存器比较匹配时发生 A/D 触发）。
- 将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）。

在上述的状态下，如果 TRCSR 寄存器的 IMFj 位从 “0” 变为 “1”，就开始 A/D 转换。

有关定时器 RC 和输出比较功能（定时器模式、PWM 模式和 PWM2 模式）的详细内容，请参照 “18. 定时器 RC”、“18.5 定时器模式（输出比较功能）”、“18.6 PWM 模式” 和 “18.7 PWM2 模式”。

### 26.3.3.4 外部触发

这是 ADMOD 寄存器的 ADCAP1 ~ ADCAP0 位为 “11b”（外部触发（ $\overline{\text{ADTRG}}$ ））的情况。  
在使用此功能时，必须进行以下的设定：

- 将 ADMOD 寄存器的 ADCAP1 ~ ADCAP0 位置 “11b”（外部触发（ $\overline{\text{ADTRG}}$ ））。
- 将 INTEN1 寄存器的 INT7EN 位置 “1”（允许 INT7 输入）。
- 端口方向寄存器的输入设定  
当 INTSR 寄存器的 INT7SEL0 位为 “0” 时，将 PD0 寄存器的 PD0\_1 位置 “0”（输入模式）。  
当 INTSR 寄存器的 INT7SEL0 位为 “1” 时，将 PD3 寄存器的 PD3\_7 位置 “0”（输入模式）。
- 通过 INTF1 寄存器的 INT7F1 ~ INT7F0 位选择  $\overline{\text{INT7}}$  的数字滤波器。
- 将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）。

根据 INT7IC 寄存器的 POL 位和 INTEN1 寄存器的 INT7PL 位的选择以及  $\overline{\text{ADTRG}}$  引脚的输入更改，INT7IC 寄存器的 IR 位变为 “1”（有中断请求）（参照 “12.8 使用中断时的注意事项”）。

中断的详细内容请参照 “12. 中断”。

在上述的状态下，如果将  $\overline{\text{ADTRG}}$  引脚的输入从 “H” 电平置为 “L” 电平，就开始 A/D 转换。

### 26.3.4 A/D 转换结果

将 A/D 转换结果保存到 AD<sub>i</sub> 寄存器 (i=0 ~ 7)。必须在 A/D 转换结束后至少等待 1 个周期, 然后读 A/D 转换结果, 保存的 AD<sub>i</sub> 寄存器因使用的 A/D 运行模式而不同。复位后, AD<sub>i</sub> 寄存器的值为不定值, 也不能写值。

在重复模式 0 中, 不发生中断请求。对于第 1 次的 A/D 转换结束, 必须通过程序判断是否经过了 A/D 转换时间。

在单次模式、重复模式 1、单次扫描模式和重复扫描模式中, 在 A/D 转换结束等时发生中断请求 (ADIC 寄存器的 IR 位变为 “1”)。

但是, 在重复模式 1 和重复扫描模式中, 在发生中断请求后还继续进行 A/D 转换。如果下一次 A/D 转换结束, 就将值重写到 AD<sub>i</sub> 寄存器, 因此必须在此之前读 AD<sub>i</sub> 寄存器。

在单次模式和单次扫描模式中, 当 ADMOD 寄存器的 ADCAP1 ~ ADCAP0 位为 “00b” (软件触发) 时, 也能通过 ADCON0 寄存器的 ADST 位判断 A/D 转换结束和扫描结束。

在 A/D 转换过程中, 如果通过程序将 ADCON0 寄存器的 ADST 位置 “0” (停止 A/D 转换) 来强制结束转换, A/D 转换器的转换结果就为不定值, 不发生中断请求, 而且没有进行 A/D 转换的 AD<sub>i</sub> 寄存器的值也可能为不定值。

如果通过程序将 ADST 位置 “0”, 就不能使用所有 AD<sub>i</sub> 寄存器的值。

### 26.3.5 降低消耗电流的功能

在不使用 A/D 转换器时, 如果将 ADCON1 寄存器的 ADSTBY 位置 “0” (停止 A/D 运行 (待机)), 就没有电流流过模拟电路, 因此能降低功耗。

在使用 A/D 转换器时, 必须在将 ADSTBY 位置 “1” (能进行 A/D 运行) 并且至少经过 1 个 φ<sub>AD</sub> 周期后, 将 ADCON0 寄存器的 ADST 位置 “1” (开始 A/D 转换)。不能给 ADST 位和 ADSTBY 位同时写 “1”。

另外, 不能在 A/D 转换过程中将 ADSTBY 位置 “0” (停止 A/D 运行 (待机))。

### 26.3.6 芯片内部基准电压 (OCVREF)

在单次模式、重复模式 0 和重复模式 1 中, 能将芯片内部基准电压 (OCVREF) 用作模拟输入。

能通过使用芯片内部基准电压确认 VREF 的变动。必须通过 ADCON1 寄存器的 ADEX0 位和 OCVREFCR 寄存器的 OCVREFAN 位进行选择。

在单次模式和重复模式 0 中, 将芯片内部基准电压的 A/D 转换结果保存到 AD0 寄存器。

### 26.3.7 A/D 断路检测辅助功能

在 A/D 转换时, 为了抑制以前转换的通道模拟输入电压的影响, 内置在开始转换前将斩波放大电容器的电荷固定为规定状态 (AVCC 或者 GND) 的功能。通过此功能, 能更加准确地检测到连接模拟输入引脚的布线是否断路。

AVCC 侧的 A/D 断路检测例子 (选择转换前预充电) 和 AVSS 侧的 A/D 断路检测例子 (选择转换前放电) 分别如图 26.5 和图 26.6 所示。

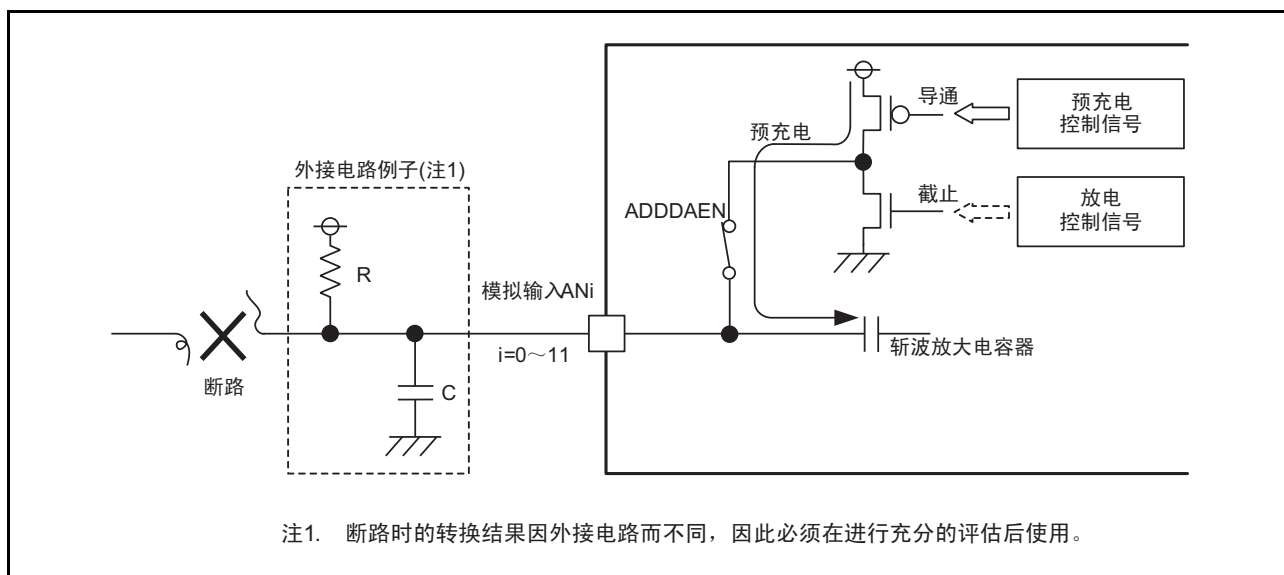


图 26.5 AVCC 侧的 A/D 断路检测例子（选择转换前预充电）

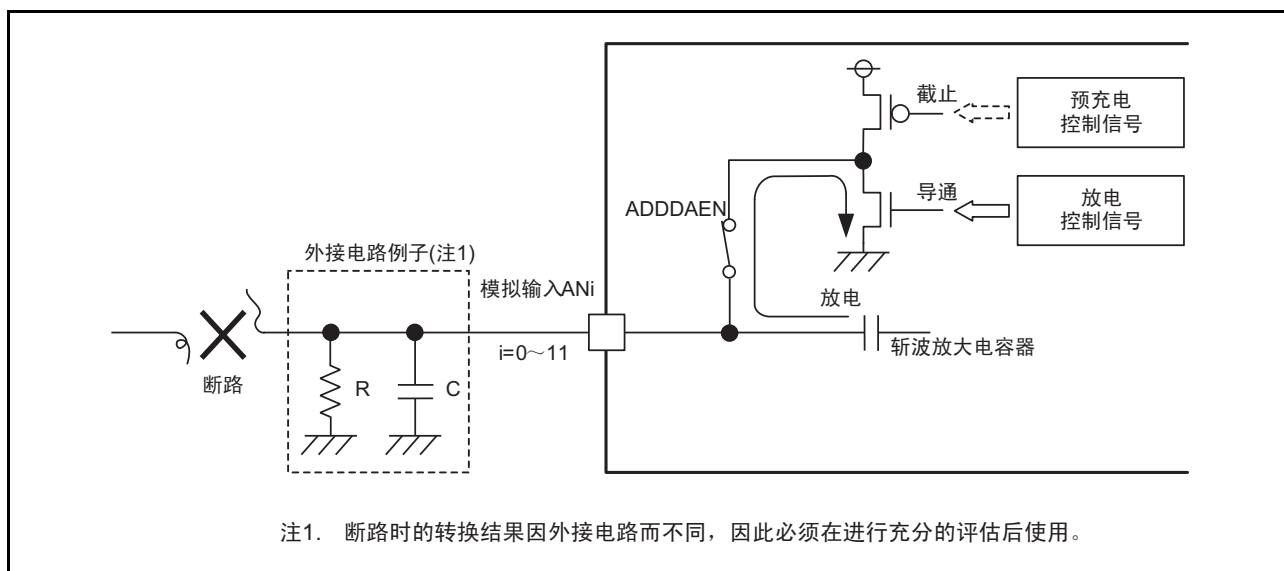


图 26.6 AVSS 侧的 A/D 断路检测例子（选择转换前放电）

## 26.4 单次模式

这是对从 AN0 ~ AN11、OCVREF 或者温度传感器输出电压（VTMP）中选择的 1 个引脚的输入电压进行 1 次 A/D 转换的模式。

单次模式的规格如表 26.4 所示。

表 26.4 单次模式的规格

项目	规格
功能	通过 ADINSEL 寄存器的 CH2 ~ CH0 位和 ADGSEL1 ~ ADGSEL0 位，或者通过 ADCON2 寄存器的 ADTSEX 位和 ADTSEL 位，或者通过 ADCON1 寄存器的 ADEX0 位选择 1 个引脚，对该引脚的输入电压进行 1 次 A/D 转换。
分辨率	8 位或者 10 位
A/D 转换的开始条件	<ul style="list-style-type: none"> <li>• 软件触发</li> <li>• 定时器 RH</li> <li>• 定时器 RC</li> <li>• 外部触发</li> </ul> （参照“26.3.3 A/D 转换的开始条件”）
A/D 转换的停止条件	<ul style="list-style-type: none"> <li>• A/D 转换结束（当 ADMOD 寄存器的 ADCAP1 ~ ADCAP0 位为“00b”（软件触发）时，ADCON0 寄存器的 ADST 位变为“0”）。</li> <li>• 将 ADST 位置“0”。</li> </ul>
中断请求的发生时序	在 A/D 转换结束时。
模拟输入引脚	从 AN0 ~ AN11、OCVREF 或者 VTMP 中选择 1 个引脚。
A/D 转换结果的保存寄存器	AD0 寄存器：AN0、AN8、OCVREF、VTMP（注 1） AD1 寄存器：AN1、AN9、VTMP（注 1） AD2 寄存器：AN2、AN10、VTMP（注 1） AD3 寄存器：AN3、AN11、VTMP（注 1） AD4 寄存器：AN4、VTMP（注 1） AD5 寄存器：AN5、VTMP（注 1） AD6 寄存器：AN6、VTMP（注 1） AD7 寄存器：AN7、VTMP（注 1）
读 A/D 转换值	读与所选引脚对应的 AD0 寄存器 ~ AD7 寄存器。

注 1. 温度传感器输出电压的 A/D 转换结果被保存到与 ADINSEL 寄存器的 CH0 ~ CH2 位和 ADGSEL1 ~ ADGSEL0 位所选引脚对应的 AD0 寄存器 ~ AD7 寄存器。

## 26.5 重复模式 0

这是对从 AN0 ~ AN11、OCVREF 或者温度传感器输出电压（VTMP）中选择的 1 个引脚的输入电压重复进行 A/D 转换的模式。

重复模式 0 的规格如表 26.5 所示。

表 26.5 重复模式 0 的规格

项目	规格
功能	通过 ADINSEL 寄存器的 CH2 ~ CH0 位和 ADGSEL1 ~ ADGSEL0 位，或者通过 ADCON2 寄存器的 ADTSEX 位和 ADTSEL 位，或者通过 ADCON1 寄存器的 ADEX0 位选择 1 个引脚，对该引脚的输入电压重复进行 A/D 转换。
分辨率	8 位或者 10 位
A/D 转换的开始条件	<ul style="list-style-type: none"> <li>• 软件触发</li> <li>• 定时器 RH</li> <li>• 定时器 RC</li> <li>• 外部触发</li> </ul> （参照“26.3.3 A/D 转换的开始条件”）
A/D 转换的停止条件	将 ADCON0 寄存器的 ADST 位置“0”。
中断请求的发生时序	不发生中断请求。
模拟输入引脚	从 AN0 ~ AN11、OCVREF 或者 VTMP 中选择 1 个引脚。
A/D 转换结果的保存寄存器	AD0 寄存器：AN0、AN8、OCVREF、VTMP（注 1） AD1 寄存器：AN1、AN9、VTMP（注 1） AD2 寄存器：AN2、AN10、VTMP（注 1） AD3 寄存器：AN3、AN11、VTMP（注 1） AD4 寄存器：AN4、VTMP（注 1） AD5 寄存器：AN5、VTMP（注 1） AD6 寄存器：AN6、VTMP（注 1） AD7 寄存器：AN7、VTMP（注 1）
读 A/D 转换值	读与所选引脚对应的 AD0 寄存器 ~ AD7 寄存器。

注 1. 温度传感器输出电压的 A/D 转换结果被保存到与 ADINSEL 寄存器的 CH0 ~ CH2 位和 ADGSEL0 ~ ADGSEL1 位所选引脚对应的 AD0 寄存器 ~ AD7 寄存器。

## 26.6 重复模式 1

这是对从 AN0 ~ AN11、OCVREF 或者温度传感器输出电压 (VTMP) 中选择的 1 个引脚的输入电压重复进行 A/D 转换的模式。

重复模式 1 的规格和运行例子分别如表 26.6 和图 26.7 所示。

表 26.6 重复模式 1 的规格

项目	规格
功能	通过 ADINSEL 寄存器的 CH2 ~ CH0 位和 ADGSEL1 ~ ADGSEL0 位, 或者通过 ADCON2 寄存器的 ADTSEX 位和 ADTSEL 位, 或者通过 ADCON1 寄存器的 ADEX0 位选择 1 个引脚, 对该引脚的输入电压重复进行 A/D 转换。
分辨率	8 位或者 10 位
A/D 转换的开始条件	<ul style="list-style-type: none"> <li>• 软件触发</li> <li>• 定时器 RH</li> <li>• 定时器 RC</li> <li>• 外部触发</li> </ul> (参照“26.3.3 A/D 转换的开始条件”)
A/D 转换的停止条件	将 ADCON0 寄存器的 ADST 位置“0”。
中断请求的发生时序	在将 A/D 转换结果保存到 AD7 寄存器时。
模拟输入引脚	从 AN0 ~ AN11、OCVREF 或者 VTMP 中选择 1 个引脚。
A/D 转换结果的保存寄存器	AD0 寄存器: 第 1 次的 A/D 转换结果、第 9 次的 A/D 转换结果…… AD1 寄存器: 第 2 次的 A/D 转换结果、第 10 次的 A/D 转换结果…… AD2 寄存器: 第 3 次的 A/D 转换结果、第 11 次的 A/D 转换结果…… AD3 寄存器: 第 4 次的 A/D 转换结果、第 12 次的 A/D 转换结果…… AD4 寄存器: 第 5 次的 A/D 转换结果、第 13 次的 A/D 转换结果…… AD5 寄存器: 第 6 次的 A/D 转换结果、第 14 次的 A/D 转换结果…… AD6 寄存器: 第 7 次的 A/D 转换结果、第 15 次的 A/D 转换结果…… AD7 寄存器: 第 8 次的 A/D 转换结果、第 16 次的 A/D 转换结果……
读 A/D 转换值	读 AD0 寄存器 ~ AD7 寄存器。

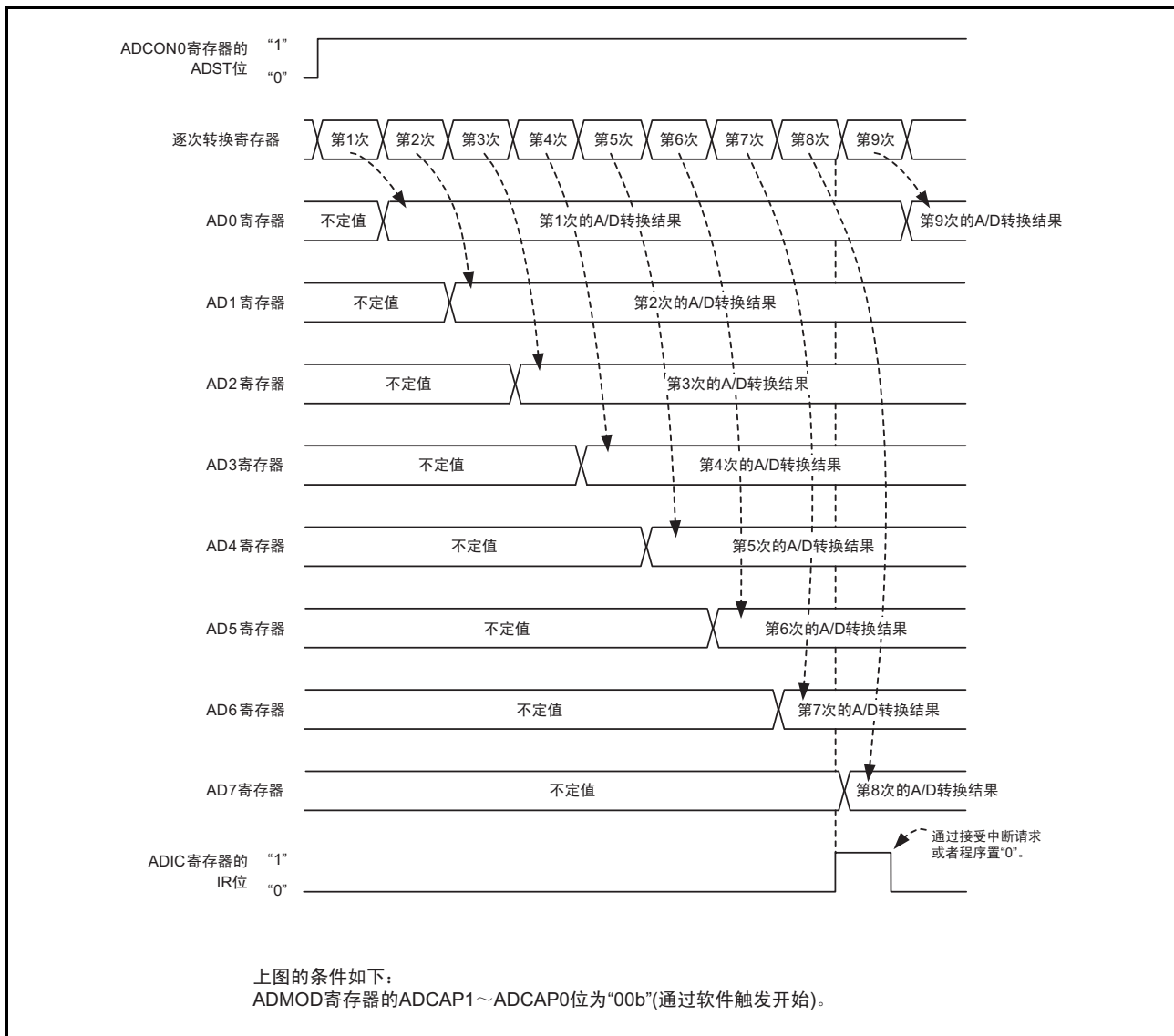


图 26.7 重复模式 1 的运行例子



## 26.7 单次扫描模式

这是对从 AN0 ~ AN11 中选择的 2 个、4 个、6 个或者 8 个引脚的输入电压分别进行 1 次 A/D 转换的模式。单次扫描模式的规格和运行例子分别如表 26.7 和图 26.8 所示。

表 26.7 单次扫描模式的规格

项目	规格
功能	通过 ADINSEL 寄存器的 ADGSEL1 ~ ADGSEL0 位和 SCAN1 ~ SCAN0 位选择引脚，对这些引脚的输入电压分别进行 1 次 A/D 转换。
分辨率	8 位或者 10 位
A/D 转换的开始条件	<ul style="list-style-type: none"> <li>• 软件触发</li> <li>• 定时器 RH</li> <li>• 定时器 RC</li> <li>• 外部触发</li> </ul> (参照“26.3.3 A/D 转换的开始条件”)
A/D 转换的停止条件	<ul style="list-style-type: none"> <li>• 在选择 2 个引脚的情况下，所选的 2 个引脚的 A/D 转换结束 (ADCON0 寄存器的 ADST 位变为“0”)。</li> <li>• 在选择 4 个引脚的情况下，所选的 4 个引脚的 A/D 转换结束 (ADST 位变为“0”)。</li> <li>• 在选择 6 个引脚的情况下，所选的 6 个引脚的 A/D 转换结束 (ADST 位变为“0”)。</li> <li>• 在选择 8 个引脚的情况下，所选的 8 个引脚的 A/D 转换结束 (ADST 位变为“0”)。</li> <li>• 将 ADST 位置“0”。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>• 在选择 2 个引脚的情况下，当所选的 2 个引脚的 A/D 转换结束时。</li> <li>• 在选择 4 个引脚的情况下，当所选的 4 个引脚的 A/D 转换结束时。</li> <li>• 在选择 6 个引脚的情况下，当所选的 6 个引脚的 A/D 转换结束时。</li> <li>• 在选择 8 个引脚的情况下，当所选的 8 个引脚的 A/D 转换结束时。</li> </ul>
模拟输入引脚	AN0 ~ AN1 (2 个引脚)、AN8 ~ AN9 (2 个引脚) AN0 ~ AN3 (4 个引脚)、AN8 ~ AN11 (4 个引脚) AN0 ~ AN5 (6 个引脚) AN0 ~ AN7 (8 个引脚) (通过 SCAN1 ~ SCAN0 位和 ADGSEL1 ~ ADGSEL0 位选择这些引脚)
A/D 转换结果的保存寄存器	AD0 寄存器: AN0、AN8 AD1 寄存器: AN1、AN9 AD2 寄存器: AN2、AN10 AD3 寄存器: AN3、AN11 AD4 寄存器: AN4 AD5 寄存器: AN5 AD6 寄存器: AN6 AD7 寄存器: AN7
读 A/D 转换值	读与所选引脚对应的 AD0 寄存器 ~ AD7 寄存器。

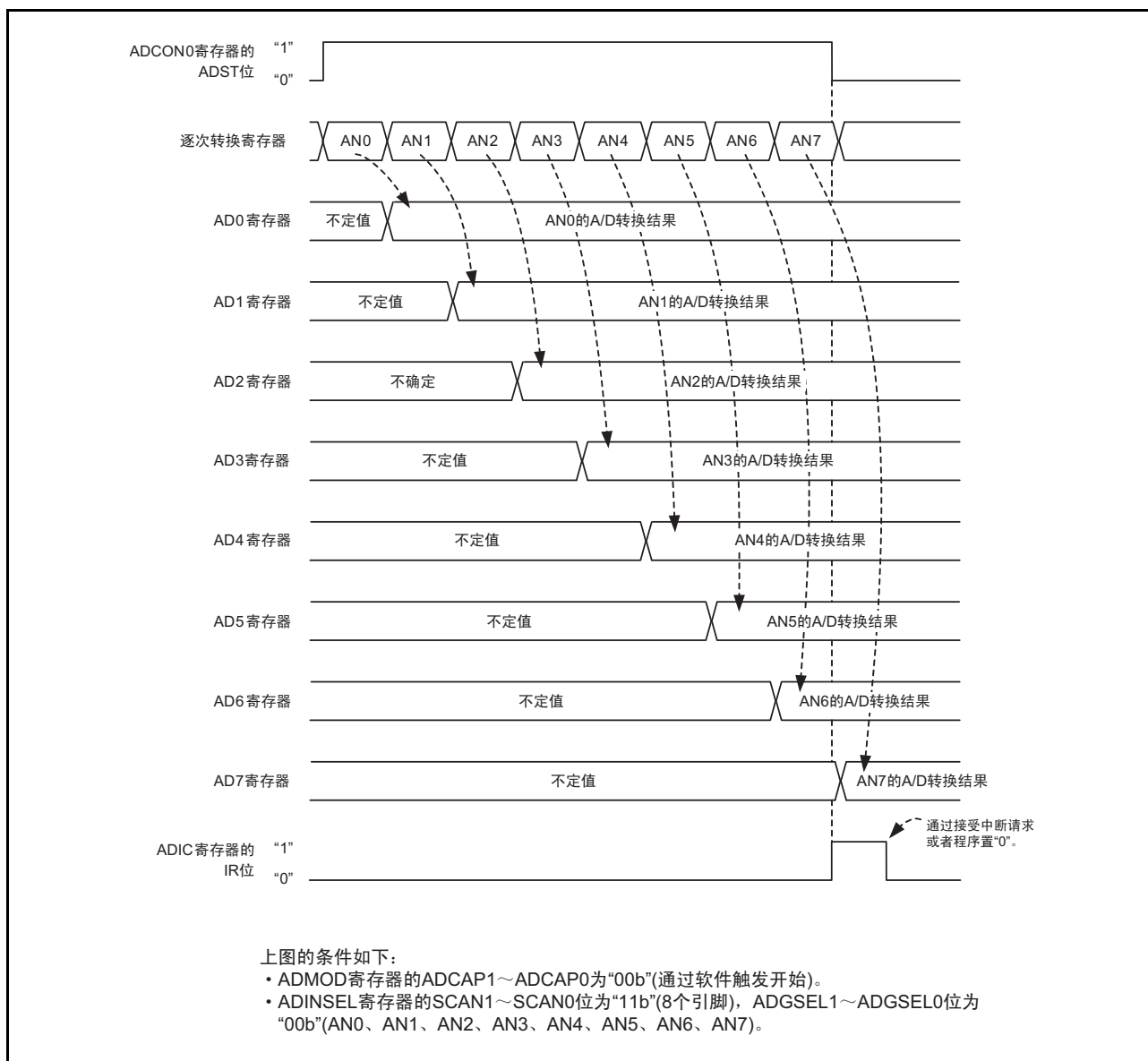


图 26.8 单次扫描模式的运行例子

## 26.8 重复扫描模式

这是对从 AN0 ~ AN11 中选择的 2 个、4 个、6 个或者 8 个引脚的输入电压重复进行 A/D 转换的模式。重复扫描模式的规格和运行例子分别表 26.8 和图 26.9 所示。

表 26.8 重复扫描模式的规格

项目	规格
功能	通过 ADINSEL 寄存器的 ADGSEL1 ~ ADGSEL0 位和 SCAN1 ~ SCAN0 位选择引脚，对这些引脚的输入电压重复进行 A/D 转换。
分辨率	8 位或者 10 位
A/D 转换的开始条件	<ul style="list-style-type: none"> <li>• 软件触发</li> <li>• 定时器 RH</li> <li>• 定时器 RC</li> <li>• 外部触发</li> </ul> (参照“26.3.3 A/D 转换的开始条件”)
A/D 转换的停止条件	将 ADCON0 寄存器的 ADST 位置“0”。
中断请求的发生时序	<ul style="list-style-type: none"> <li>• 在选择 2 个引脚的情况下，当所选的 2 个引脚的 A/D 转换结束时。</li> <li>• 在选择 4 个引脚的情况下，当所选的 4 个引脚的 A/D 转换结束时。</li> <li>• 在选择 6 个引脚的情况下，当所选的 6 个引脚的 A/D 转换结束时。</li> <li>• 在选择 8 个引脚的情况下，当所选的 8 个引脚的 A/D 转换结束时。</li> </ul>
模拟输入引脚	AN0 ~ AN1 (2 个引脚)、AN8 ~ AN9 (2 个引脚) AN0 ~ AN3 (4 个引脚)、AN8 ~ AN11 (4 个引脚) AN0 ~ AN5 (6 个引脚) AN0 ~ AN7 (8 个引脚) (通过 SCAN1 ~ SCAN0 位和 ADGSEL1 ~ ADGSEL0 位选择这些引脚)
A/D 转换结果的保存寄存器	AD0 寄存器: AN0、AN8 AD1 寄存器: AN1、AN9 AD2 寄存器: AN2、AN10 AD3 寄存器: AN3、AN11 AD4 寄存器: AN4 AD5 寄存器: AN5 AD6 寄存器: AN6 AD7 寄存器: AN7
读 A/D 转换值	读与所选引脚对应的 AD0 寄存器 ~ AD7 寄存器。

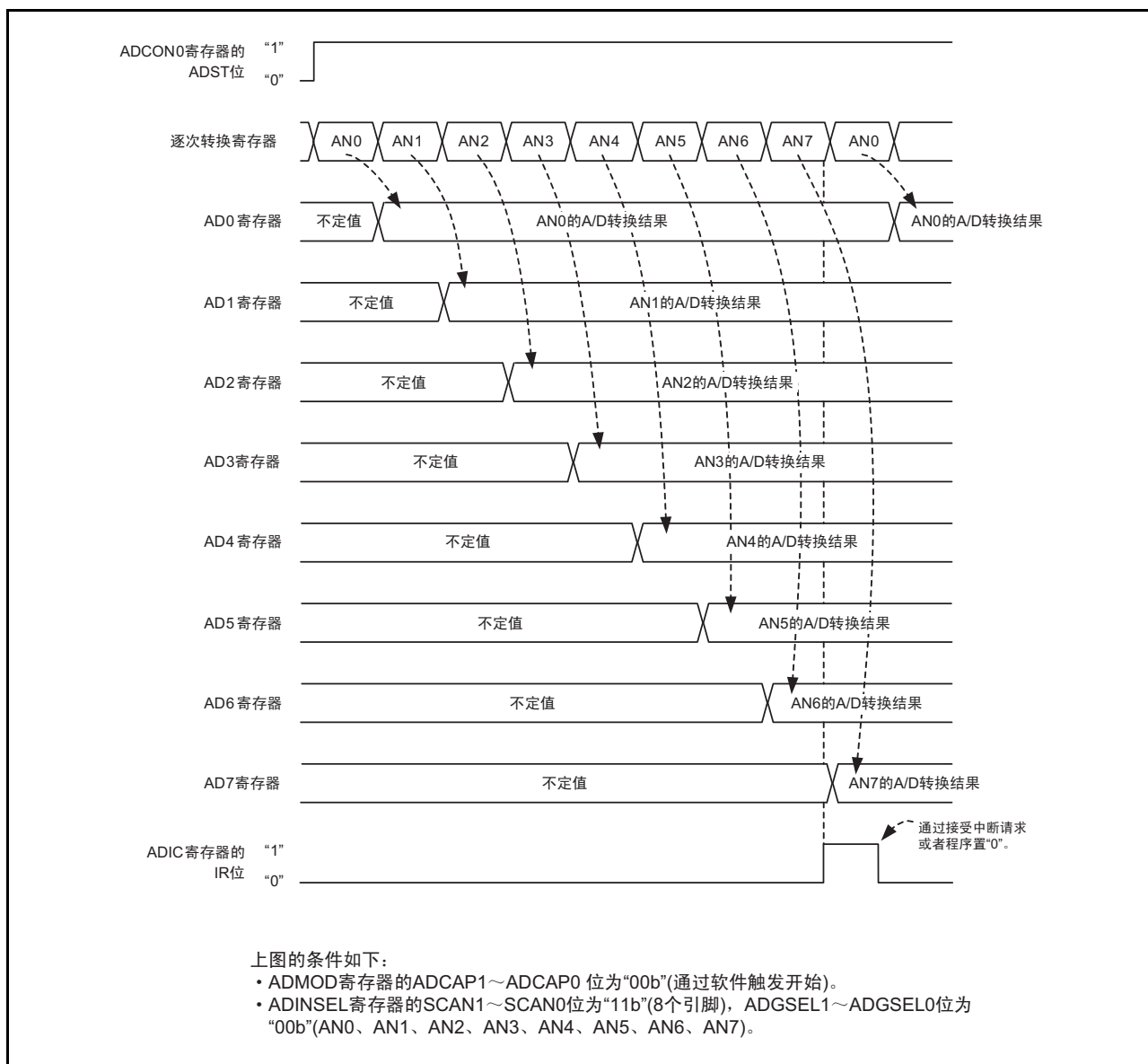


图 26.9 重复扫描模式的运行例子

## 26.9 温度传感器

有 1 个温度传感器电路，生成对温度按比例减少的电压（温度系数标准值： $-2.1\text{mV}/^\circ\text{C}$ ）。能经由增益放大器对温度传感器的输出电压进行 A/D 转换。

温度传感器的性能和温度传感器输出电压的温度特性（典型特性）分别如表 26.9 和图 26.10 所示。

表 26.9 温度传感器的性能

项目	性能
保证温度范围	$-20^\circ\text{C} \sim 85^\circ\text{C}$
温度传感器输出电压的温度系数	典型值 $-2.1\text{mV}/^\circ\text{C}$
温度传感器输出电压的常温特性	典型值 $600\text{mV}$ ( $T_{\text{opr}}=27^\circ\text{C}$ )
增益放大器的选择	可选择增益 1、2、4、6 或者 8（注 1）。
A/D 转换电压 / 频率条件	$1.8\text{V} \leq V_{\text{ref}} = AV_{\text{CC}} \leq 5.5\text{V}$ $\phi_{\text{AD}}: 1\text{MHz} \sim 5\text{MHz}$
启动时间	最大 $200\mu\text{s}$
分辨率	可选择 8 位或者 10 位。
绝对精度	参照“表 30.3 A/D 转换器的特性”。
运行模式	单次模式、重复模式 0、重复模式 1
A/D 转换开始条件	参照“表 26.1 A/D 转换器的性能”
A/D 转换结果	参照“26.3.4 A/D 转换结果”。

注 1. 放大的值不能超过 VCC。

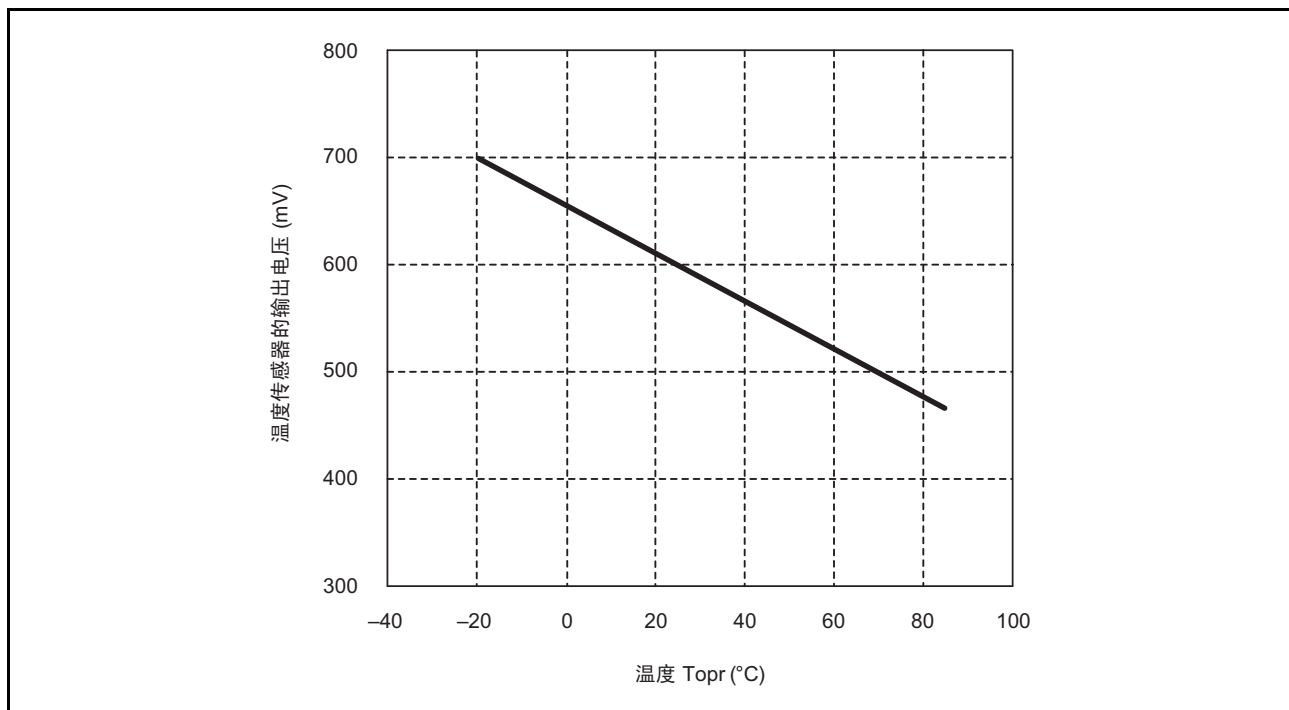


图 26.10 温度传感器输出电压的温度特性（典型特性）

### 26.9.1 温度传感器的设定步骤

A/D 转换开始前的温度传感器的设定步骤如图 26.11 所示。

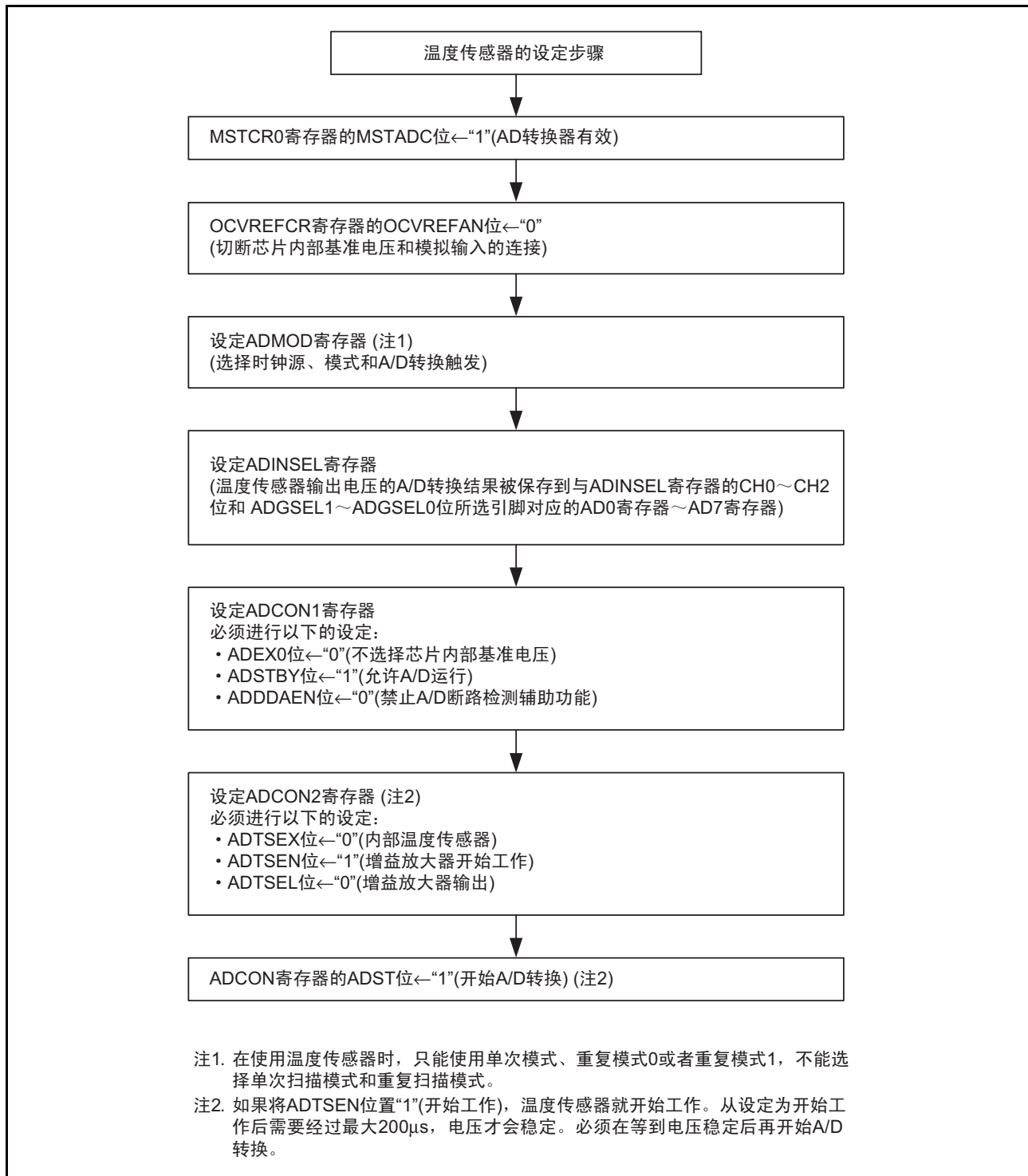


图 26.11 温度传感器的设定步骤

### 26.10 A/D 转换时的传感器输出阻抗

为了正确地进行 A/D 转换，必须在规定时间内结束对图 26.12 中的内部电容器 C 的充电。假设此规定时间（采样时间）为 T，传感器等效电路的输出阻抗为 R<sub>0</sub>，单片机内部电阻为 R，A/D 转换器的精度（误差）为 X，分辨率为 Y（Y 在 10 位模式中为 1024，在 8 位模式中为 256）。

$$\text{通常, } VC = VIN \left\{ 1 - e^{-\frac{1}{C(R_0+R)}t} \right\}$$

$$\text{当 } t=T \text{ 时, } VC = VIN - \frac{X}{Y} VIN = VIN \left( 1 - \frac{X}{Y} \right),$$

$$e^{-\frac{1}{C(R_0+R)}T} = \frac{X}{Y}$$

$$-\frac{1}{C(R_0+R)}T = \ln \frac{X}{Y}$$

$$\text{因此, } R_0 = -\frac{T}{C \cdot \ln \frac{X}{Y}} - R$$

模拟输入引脚和外部传感器的等效电路例子如图 26.12 所示。当 VIN 和 VC 的差为 0.1LSB 时，求在时间 T 内电容器 C 的引脚间电压 VC 从 0 变为 VIN - (0.1/1024)VIN 的阻抗 R<sub>0</sub>。(0.1/1024) 表示在 10 位模式中进行 A/D 转换时，将电容器充电不足引起的 A/D 精度的下降控制在 0.1LSB 以内。但是，实际误差是 0.1LSB 加上绝对精度后的值。

当 φ<sub>AD</sub>=20MHz 时，T=0.75μs。通过下式求能在此时间 T 内对电容器 C 进行充分充电的输出阻抗 R<sub>0</sub>。

因为 T=0.75μs，R=10kΩ，C=6.0pF，X=0.1，Y=1024，所以

$$R_0 = -\frac{0.75 \times 10^{-6}}{6.0 \times 10^{-12} \cdot \ln \frac{0.1}{1024}} - 10 \times 10^3 \approx 3.5 \times 10^3$$

因此，A/D 转换器的精度（误差）小于等于 0.1LSB 的传感器电路的输出阻抗 R<sub>0</sub>，最大为 3.5kΩ。

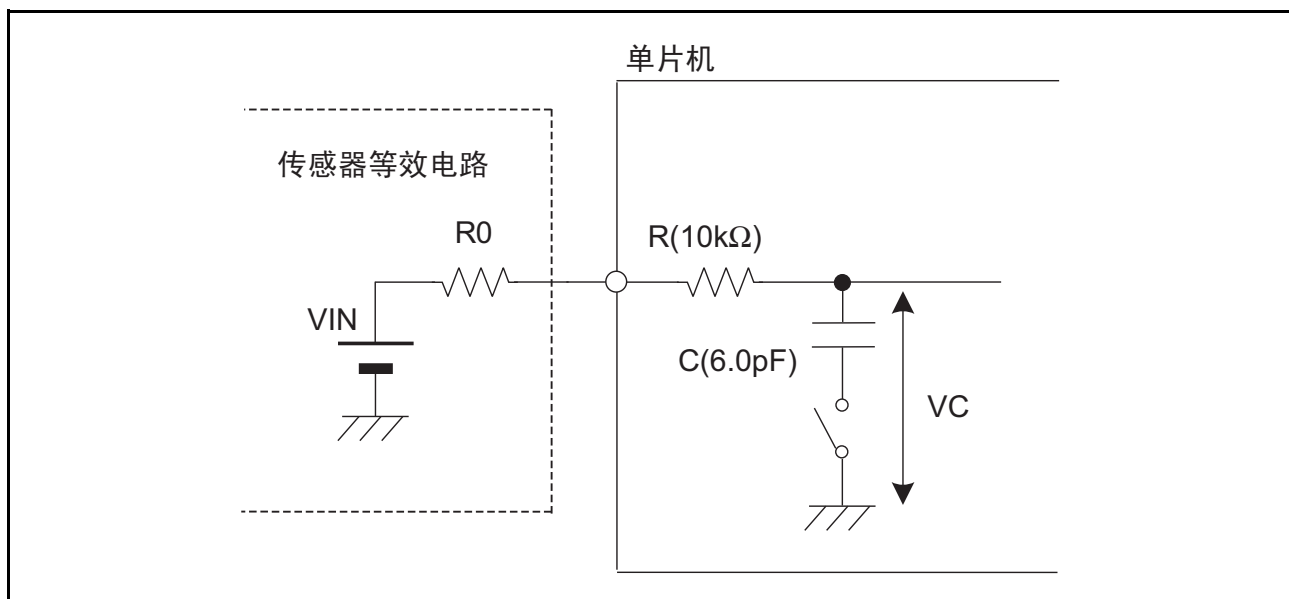


图 26.12 模拟输入引脚和外部传感器的等效电路例子

## 26.11 使用 A/D 转换器时的注意事项

### 26.11.1 A/D 转换器

- 必须在停止 A/D 转换时（发生触发前）写 ADMOD 寄存器、ADINSEL 寄存器、ADCON0 寄存器（ADST 位除外）、ADCON1 寄存器和 OCVREFCR 寄存器。
- 在用于重复模式 0、重复模式 1 和重复扫描模式时，必须给正在进行 A/D 转换的 CPU 时钟选择大于等于 A/D 转换器运行时钟  $\phi_{AD}$  的频率。  
 $\phi_{AD}$  不能选择 fOCO-F。
- 必须在 VREF 引脚和 AVSS 引脚之间连接 0.1 $\mu$ F 的电容器。
- 不能在 A/D 转换过程中转移到停止模式。
- 在 A/D 转换过程中，与 CM0 寄存器的 CM02 位的状态（“1”（在等待模式中，停止外围功能时钟）、“0”（在等待模式中，不停止外围功能时钟））无关，不能转移到等待模式。
- 在 A/D 转换过程中，如果将 FMR0 寄存器的 FMSTP 位置 “1”（闪存停止）并且将 FMR27 位置 “1”（允许低消耗电流读模式），A/D 转换结果就为不定值，因此不能进行此设定。
- 在 fOCO-F 已经停止时，不能更改 ADMOD 寄存器的 CKS2 位。
- 在 A/D 转换过程中，如果通过程序将 ADCON0 寄存器的 ADST 位置 “0”（停止 A/D 转换）来强制结束转换，A/D 转换器的转换结果就为不定值，不发生中断请求，而且没有进行 A/D 转换的 ADi 寄存器的值也可能为不定值。  
如果通过程序将 ADST 位置 “0”，就不能使用所有 ADi 寄存器的值。
- 在使用 A/D 转换器时，建议进行 A/D 转换结果的平均化处理。

### 26.11.2 温度传感器

- 如果将 ADTSEN 置 “1”（开始工作），温度传感器就开始工作。从设定为开始工作后需要经过最大 200 $\mu$ s，电压才会稳定。必须在等到电压稳定后再开始 A/D 转换。
- 因为在温度传感器输出电压的 A/D 转换结果中包含温度传感器输出电压的偏差和 A/D 转换器的绝对精度误差，所以对于温度传感器的性能（参照表 26.9）和温度特性（典型特性）（参照图 26.10）有可能产生误差。
- 因为从被测体到温度传感器的热传导特性因单片机的周围环境而发生变化，所以会影响温度传感器输出电压的反应时间和精度。必须根据系统进行充分的评估后再使用。
- 如果被增益放大器放大的温度传感器的输出电压超过基准电压，就无法进行正常的 A/D 转换。
- 不能从引脚输出温度传感器的输出电压。



## 27. 比较器 B

比较器 B 用于比较基准输入电压和模拟输入电压，有比较器 B1 和比较器 B3 两个独立的比较器。

### 27.1 概要

能通过软件读基准输入电压和模拟输入电压的比较结果，也能从 IVREF<sub>i</sub> (i=1,3) 引脚输入基准输入电压。比较器 B 的规格、比较器 B 的框图和输入 / 输出引脚分别如表 27.1、图 27.1 和表 27.2 所示。

表 27.1 比较器 B 的规格

项目	规格
模拟输入电压	IVCMP <sub>i</sub> 引脚的输入电压
基准输入电压	IVREF <sub>i</sub> 引脚的输入电压
比较结果	读 INTCMP 寄存器的 INT <sub>i</sub> COU <sub>T</sub> 位。
中断请求的发生时序	在比较结果发生变化时。
选择功能	数字滤波器功能 能选择数字滤波器的有无和采样频率。

i=1,3

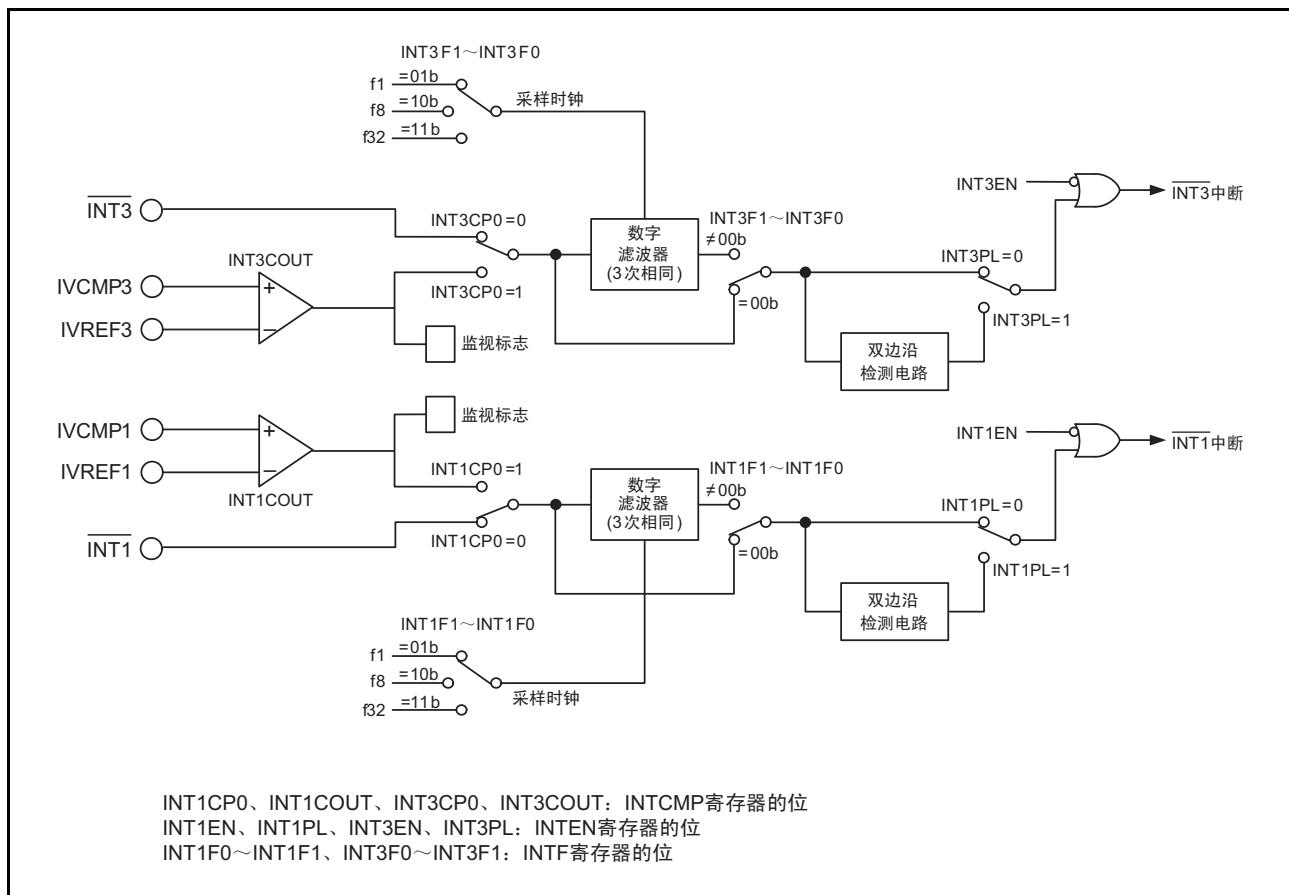


图 27.1 比较器 B 的框图

表 27.2 输入 / 输出引脚

引脚名	输入 / 输出	功能
IVCMP1	输入	比较器 B1 的模拟引脚
IVREF1	输入	比较器 B1 的基准电压引脚
IVCMP3	输入	比较器 B3 的模拟引脚
IVREF3	输入	比较器 B3 的基准电压引脚

## 27.2 寄存器说明

### 27.2.1 比较器 B 的控制寄存器 0 (INTCMP)

地址	地址 01F8h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT3COUT	—	—	INT3CP0	INT1COUT	—	—	INT1CP0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT1CP0	比较器 B1 的运行允许位	0: 禁止比较器 B1 运行 1: 允许比较器 B1 运行	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—			
b3	INT1COUT	比较器 B1 的监视标志	0: IVCMP1 < IVREF1 或者禁止比较器 B1 运行 1: IVCMP1 > IVREF1	R
b4	INT3CP0	比较器 B3 的运行允许位	0: 禁止比较器 B3 运行 1: 允许比较器 B3 运行	R/W
b5	—	保留位	必须置“0”。	R/W
b6	—			
b7	INT3COUT	比较器 B3 的监视标志	0: IVCMP3 < IVREF3 或者禁止比较器 B3 运行 1: IVCMP3 > IVREF3	R

## 27.2.2 外部输入允许寄存器 0 (INTEN)

地址	地址 01FAh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT3PL	INT3EN	INT2PL	INT2EN	INT1PL	INT1EN	INT0PL	INT0EN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT0EN	$\overline{\text{INT0}}$ 输入允许位	0: 禁止 1: 允许	R/W
b1	INT0PL	$\overline{\text{INT0}}$ 输入极性选择位 (注 1、注 2)	0: 单边沿 1: 双边沿	R/W
b2	INT1EN	$\overline{\text{INT1}}$ 输入允许位	0: 禁止 1: 允许	R/W
b3	INT1PL	$\overline{\text{INT1}}$ 输入极性选择位 (注 1、注 2)	0: 单边沿 1: 双边沿	R/W
b4	INT2EN	$\overline{\text{INT2}}$ 输入允许位	0: 禁止 1: 允许	R/W
b5	INT2PL	$\overline{\text{INT2}}$ 输入极性选择位 (注 1、注 2)	0: 单边沿 1: 双边沿	R/W
b6	INT3EN	$\overline{\text{INT3}}$ 输入允许位	0: 禁止 1: 允许	R/W
b7	INT3PL	$\overline{\text{INT3}}$ 输入极性选择位 (注 1、注 2)	0: 单边沿 1: 双边沿	R/W

注 1. 要将 INTiPL 位 (i=0 ~ 3) 置 “1” (双边沿) 时, 必须将 INTiC 寄存器的 POL 位置 “0” (选择下降沿)。

注 2. 如果更改 INTEN 寄存器, INTiC 寄存器的 IR 位就可能变为 “1” (有中断请求), 请参照 “12.8.4 中断源的变更”。

## 27.2.3 INT 输入滤波器的选择寄存器 0 (INTF)

地址	地址 01FCh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT3F1	INT3F0	INT2F1	INT2F0	INT1F1	INT1F0	INT0F1	INT0F0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT0F0	INT0 输入滤波器选择位	b1 b0 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b1	INT0F1			R/W
b2	INT1F0	INT1 输入滤波器选择位	b3 b2 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b3	INT1F1			R/W
b4	INT2F0	INT2 输入滤波器选择位	b5 b4 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b5	INT2F1			R/W
b6	INT3F0	INT3 输入滤波器选择位	b7 b6 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b7	INT3F1			R/W

### 27.3 运行说明

比较器 B1 和比较器 B3 能各自独立运行，运行相同。比较器 B 相关寄存器的设定步骤如表 27.3 所示。

表 27.3 比较器 B 相关寄存器的设定步骤

步骤	寄存器	位	设定值
1	选择 IVCMPi 引脚和 IVREFi 引脚的功能，请参照“7.6 端口的设定”。 但是，不能设定步骤 2 以后的寄存器和位。		
2	INTF	选择滤波器的有无和采样时钟。	
3	INTCMP	INTICP0	1（允许运行）
4	等待比较器稳定时间（最大 100μs）。		
5	INTEN	INTiEN	在使用中断时，为“1”（允许中断）。
		INTiPL	在使用中断时，选择输入极性。
6	INTiIC	ILVL2 ~ ILVL0	在使用中断时，选择中断优先级。
		IR	在使用中断时，为“0”（无中断请求：初始化）。

i=1,3

比较器 Bi（i=1,3）的运行例子如图 27.2 所示。

当模拟输入电压高于基准输入电压时，INTCMP 寄存器的 INTiCOUT 位变为“1”；当模拟输入电压低于基准输入电压时，INTiCOUT 位变为“0”。

在使用比较器 Bi 中断时，必须将 INTEN 寄存器的 INTiEN 位置“1”（允许中断）。此时，如果比较结果发生变化，就产生比较器 Bi 的中断请求。有关中断，请参照“27.4 比较器 B1 中断和比较器 B3 中断”。

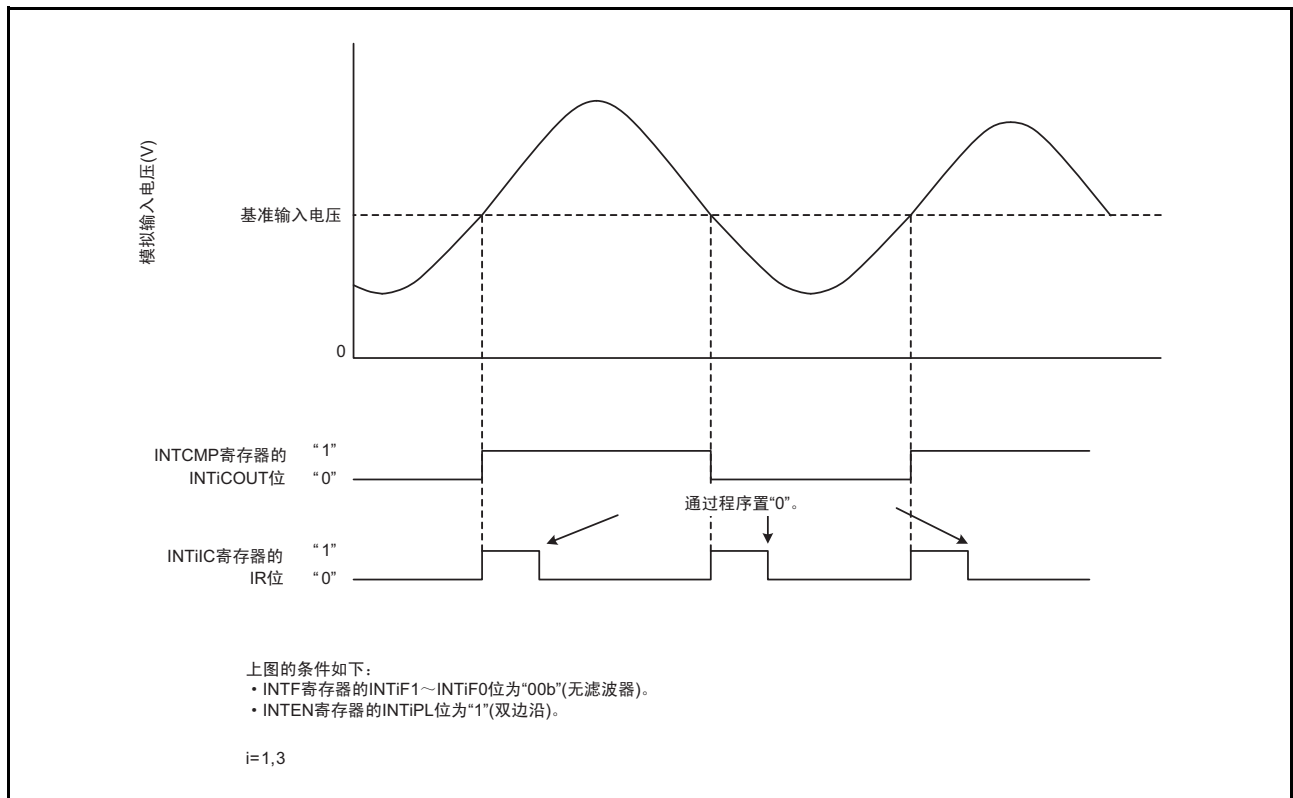


图 27.2 比较器 Bi（i=1,3）的运行例子

### 27.3.1 比较器 Bi 的数字滤波器 (i=1,3)

比较器 Bi 和  $\overline{INTi}$  输入能使用相同的数字滤波器。能通过 INTF 寄存器的 INTiF1 ~ INTiF0 位选择采样时钟。在每个采样时钟对比较器 Bi 的输出信号 INTiCOUT 信号进行采样，当电平 3 次相同时，INTiIC 寄存器的 IR 位变为“1”（有中断请求）。

比较器 Bi 数字滤波器的结构和比较器 Bi 数字滤波器的运行例子分别如图 27.3 和图 27.4 所示。

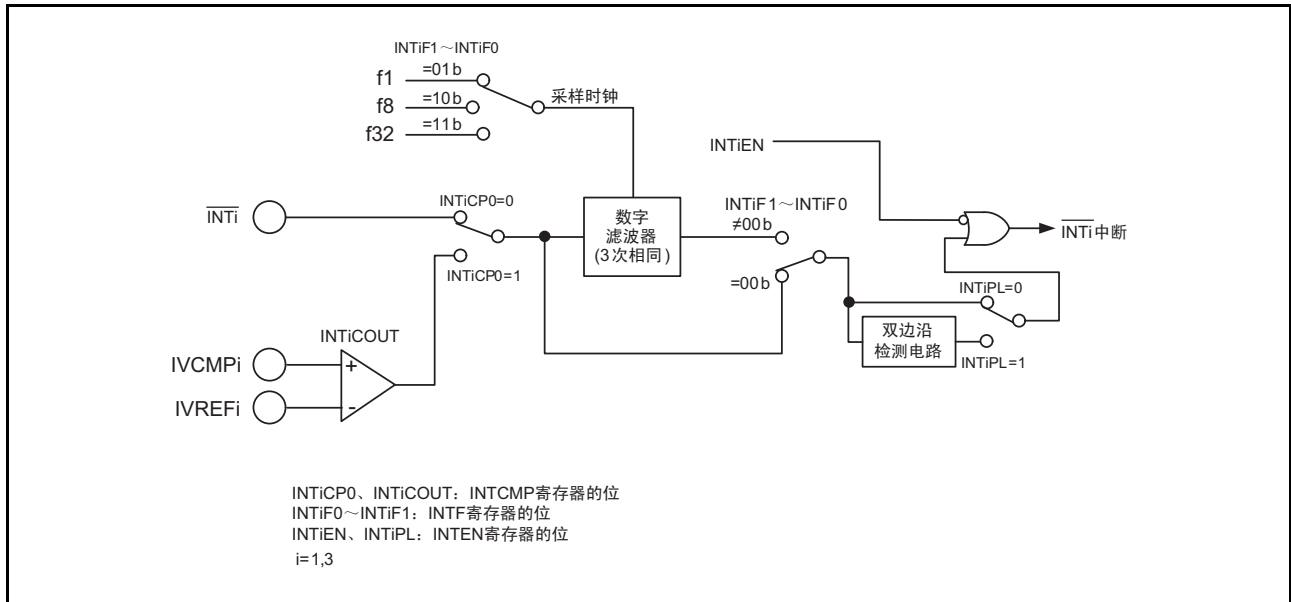


图 27.3 比较器 Bi 数字滤波器的结构

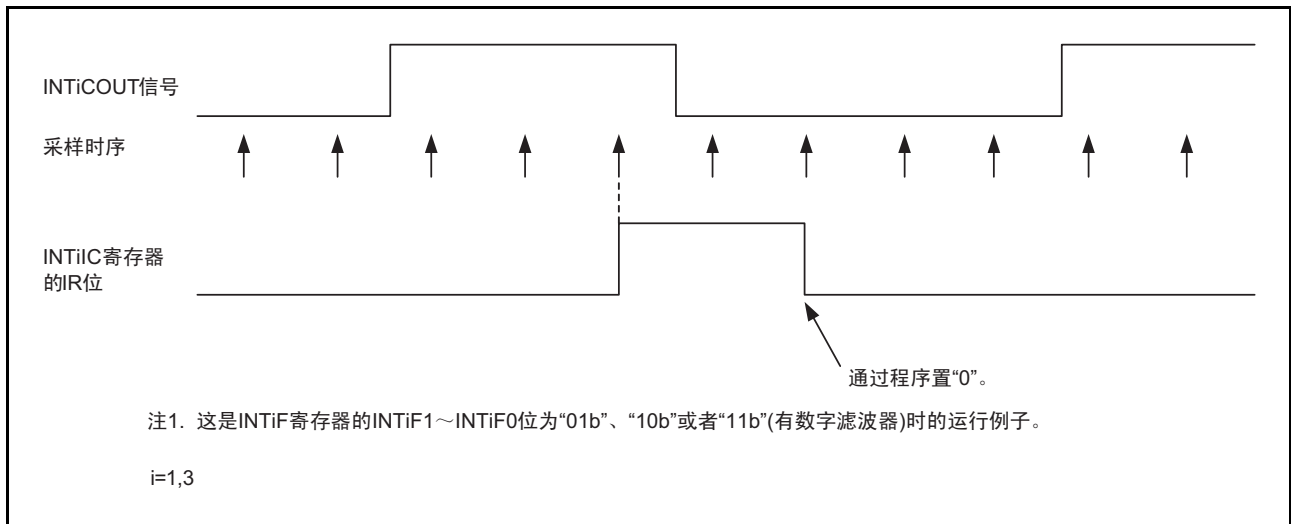


图 27.4 比较器 Bi 数字滤波器的运行例子

### 27.4 比较器 B1 中断和比较器 B3 中断

比较器 B 产生比较器 B1 和比较器 B3 两个中断请求。比较器 Bi (i=1,3) 中断使用  $\overline{INTi}$  (i=1,3) 输入中断的 INTiIC 寄存器 (IR 位和 ILVL0 ~ ILVL2 位)，各有 1 个中断向量。

在使用比较器 Bi 中断时，必须将 INTEN 寄存器的 INTiEN 位置“1”（允许中断）。而且，能通过 INTEN 寄存器的 INTiPL 位和 INTiIC 寄存器的 POL 位选择极性。

另外，还能通过有 3 种采样时钟的数字滤波器进行输入。

## 28. LCD 驱动控制电路

### 注意

本章说明 R8C/LA8A 群。

有关其他群请参照“1.1.2 各群的不同点”。

### 28.1 概要

这是 LCD（液晶显示器）的驱动控制电路。

最多能使用 40 个段输出和 4 个公共输出，并且能进行最大 160 个像素的 LCD 显示。

段输出引脚、公共输出引脚以及 LCD 电源输入引脚共用 I/O 端口功能引脚。在不使用 LCD 显示功能时，能用作 I/O 端口。

各群的 LCD 显示功能引脚的个数不同，各群具有的 LCD 显示功能引脚如表 28.1 所示。

本章说明 LCD 显示功能引脚个数最多的 R8C/LA8A 群。有关其他群，请注意表 28.1 所示的对应引脚。

表 28.1 各群具有的 LCD 显示功能引脚

兼用的 I/O 端口	R8C/LA6A 群 公共输出：最多 4 个 段输出：最多 32 个								R8C/LA8A 群 公共输出：最多 4 个 段输出：最多 40 个							
	SEG 7	SEG 6	SEG 5	SEG 4	SEG 3	SEG 2	SEG 1	SEG 0	SEG 7	SEG 6	SEG 5	SEG 4	SEG 3	SEG 2	SEG 1	SEG 0
P0	SEG 7	SEG 6	SEG 5	SEG 4	SEG 3	SEG 2	SEG 1	SEG 0	SEG 7	SEG 6	SEG 5	SEG 4	SEG 3	SEG 2	SEG 1	SEG 0
P1	SEG 15	SEG 14	SEG 13	SEG 12	SEG 11	SEG 10	—	—	SEG 15	SEG 14	SEG 13	SEG 12	SEG 11	SEG 10	SEG 9	SEG 8
P2	SEG 23	SEG 22	SEG 21	SEG 20	SEG 19	SEG 18	SEG 17	SEG 16	SEG 23	SEG 22	SEG 21	SEG 20	SEG 19	SEG 18	SEG 17	SEG 16
P3	SEG 31	SEG 30	SEG 29	SEG 28	SEG 27	SEG 26	SEG 25	SEG 24	SEG 31	SEG 30	SEG 29	SEG 28	SEG 27	SEG 26	SEG 25	SEG 24
P4	SEG 39	SEG 38	—	—	—	—	—	—	SEG 39	SEG 38	SEG 37	SEG 36	SEG 35	SEG 34	SEG 33	SEG 32
P5	—	VL3 (注2)	VL2 (注2)	VL1 (注2)	COM 0	COM 1	COM 2	COM 3	—	VL3 (注2)	VL2 (注2)	VL1 (注2)	COM 0	COM 1	COM 2	COM 3

注 1. “—”表示没有 LCD 显示功能。必须通过 LSE0 ~ LSE5 寄存器将这些引脚的对应位置“0”。

注 2. 当使用 LCD 驱动控制电路时，必须将 LSE5 寄存器的对应位置“1”。

LCD 驱动控制电路的规格概要和框图分别如表 28.2 和图 28.1 所示。

表 28.2 LCD 驱动控制电路的规格概要

项目	规格																											
段输出	最多 40 个 (SEG0 ~ SEG39) <ul style="list-style-type: none"> <li>能通过 LSE0 ~ LSE4 寄存器的 LSE00 ~ LSE39 位, 按引脚控制是用作 I/O 端口还是用作段输出引脚。</li> </ul>																											
公共输出	最多 4 个 (COM0 ~ COM3) <ul style="list-style-type: none"> <li>能通过 LCR0 寄存器的 LDTY0 ~ LDTY1 位选择要使用的公共输出引脚。</li> <li>能通过 LSE5 寄存器的 LCOM0 ~ LCOM3 位控制是用作 I/O 端口还是用作公共输出引脚。</li> </ul>																											
LCD 电源输入引脚	<ul style="list-style-type: none"> <li>能通过 LSE5 寄存器的 LVLP1 ~ LVLP3 位控制是用作 I/O 端口还是用作 LCD 电源输入引脚。但是, 必须同时设定 VL1 ~ VL3 引脚。</li> </ul>																											
最大显示像素	<table border="1"> <thead> <tr> <th rowspan="2">占空比</th> <th colspan="2">LCR0 寄存器</th> <th rowspan="2">公共引脚</th> <th rowspan="2">最大显示像素</th> </tr> <tr> <th>LDTY1</th> <th>LDTY0</th> </tr> </thead> <tbody> <tr> <td>静态</td> <td>0</td> <td>0</td> <td>COM0</td> <td>40 点或者 5 位 8 段 LCD</td> </tr> <tr> <td>1/2</td> <td>0</td> <td>1</td> <td>COM0 ~ COM1</td> <td>80 点或者 10 位 8 段 LCD</td> </tr> <tr> <td>1/3</td> <td>1</td> <td>0</td> <td>COM0 ~ COM2</td> <td>120 点或者 15 位 8 段 LCD</td> </tr> <tr> <td>1/4</td> <td>1</td> <td>1</td> <td>COM0 ~ COM3</td> <td>160 点或者 20 位 8 段 LCD</td> </tr> </tbody> </table>	占空比	LCR0 寄存器		公共引脚	最大显示像素	LDTY1	LDTY0	静态	0	0	COM0	40 点或者 5 位 8 段 LCD	1/2	0	1	COM0 ~ COM1	80 点或者 10 位 8 段 LCD	1/3	1	0	COM0 ~ COM2	120 点或者 15 位 8 段 LCD	1/4	1	1	COM0 ~ COM3	160 点或者 20 位 8 段 LCD
占空比	LCR0 寄存器		公共引脚	最大显示像素																								
	LDTY1	LDTY0																										
静态	0	0	COM0	40 点或者 5 位 8 段 LCD																								
1/2	0	1	COM0 ~ COM1	80 点或者 10 位 8 段 LCD																								
1/3	1	0	COM0 ~ COM2	120 点或者 15 位 8 段 LCD																								
1/4	1	1	COM0 ~ COM3	160 点或者 20 位 8 段 LCD																								
LCD 驱动时序	决定 LCD 驱动时序的内部信号 LCDCK 的频率: $f(\text{LCDCK}) = \frac{\text{LCD 时钟源频率}}{n \times \text{分频比}}$ 注. 在选择 f32 时 n=32, 在选择 fC-LCD 时 n=4。 LCR2 寄存器的 OTPCK 位为 “1” (有效) 时的内部信号 LCDCK 的频率: $f(\text{LCDCK}) = \frac{\text{LCD 时钟源频率}}{4 \times \text{分频比} \times \text{选项时钟分频比}}$ 帧频率: $f(\text{FR}) = \frac{f(\text{LCDCK}) \times \text{占空比}}{2}$																											
偏压控制	能通过使用外接分压电阻进行控制。 <ul style="list-style-type: none"> <li>使用外接分压电阻, 给 LCD 电源引脚 VL1 ~ VL3 外加 LCD 驱动电压。</li> <li>根据由 LCR0 寄存器的 LBAS0 设定的偏压值, 给 VL1 ~ VL3 外加以下所示的电压值。</li> </ul> <table border="1"> <thead> <tr> <th>偏压值</th> <th>电压值</th> </tr> </thead> <tbody> <tr> <td>1/3 偏压</td> <td>VL3=VLCD VL2=2/3VLCD VL1=1/3VLCD</td> </tr> <tr> <td>1/2 偏压</td> <td>VL3=VLCD VL2=VL1=1/2VLCD</td> </tr> </tbody> </table> VLCD: LCD 电源电压	偏压值	电压值	1/3 偏压	VL3=VLCD VL2=2/3VLCD VL1=1/3VLCD	1/2 偏压	VL3=VLCD VL2=VL1=1/2VLCD																					
偏压值	电压值																											
1/3 偏压	VL3=VLCD VL2=2/3VLCD VL1=1/3VLCD																											
1/2 偏压	VL3=VLCD VL2=VL1=1/2VLCD																											
LCD 显示数据寄存器	给 LRA0L ~ LRA39L 寄存器的 COM0 ~ COM3 位写对应各段输出的公共输出数据。 40 字节 如果将各位置 “1”, 对应的段就点灯; 如果置 “0”, 就熄灯。																											
由 LCD 显示周期控制的中断	<ul style="list-style-type: none"> <li>通过 LCR4 寄存器的 LINTE 位允许中断。</li> <li>能通过 LCR4 寄存器的 LINTS0 位选择中断的发生时序。                当 LINTS0 位为 “0” 时, 在各帧的下降沿发生中断。                当 LINTS0 位为 “1” 时, 在 LCDCK 的下降沿发生中断。</li> <li>在驱动记忆性液晶显示屏的过程中, 在 2 帧结束后发生中断。</li> </ul>																											
复位后的引脚状态	<ul style="list-style-type: none"> <li>SEG0 ~ SEG39: 高阻抗</li> <li>COM0 ~ COM3: 高阻抗</li> <li>VL1 ~ VL3: 高阻抗</li> </ul>																											



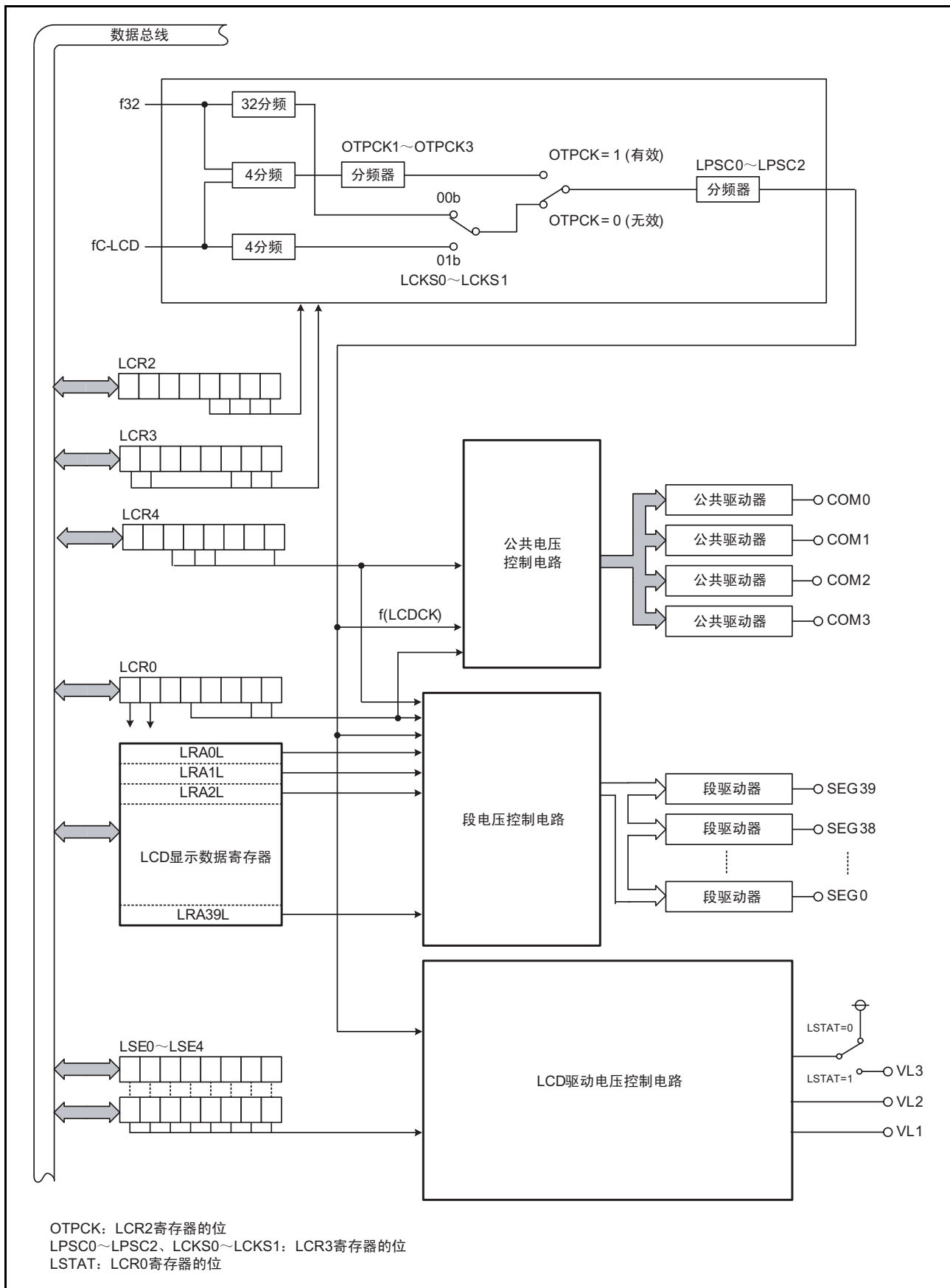


图 28.1 LCD 驱动控制电路的框图

## 28.2 寄存器说明

### 28.2.1 模块待机控制寄存器 0 (MSTCR0)

地址	地址 0008h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MSTADC	—	MSTTRC	MSTLCD	MSTIIC	MSTURT2	MSTURT0	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	MSTURT0	UART0 待机位	0: 有效 1: 待机 (注 1)	R/W
b2	MSTURT2	UART2 待机位	0: 有效 1: 待机 (注 2)	R/W
b3	MSTIIC	SSU、I <sup>2</sup> C 总线待机位	0: 有效 1: 待机 (注 3)	R/W
b4	MSTLCD	LCD 待机位	0: 有效 1: 待机 (注 4)	R/W
b5	MSTTRC	定时器 RC 待机位	0: 有效 1: 待机 (注 5)	R/W
b6	—	保留位	必须置“0”。	R/W
b7	MSTADC	A/D 待机位 (注 6)	0: 有效 1: 待机	R/W

注 1. 当 MSTURT0 位为“1”（待机）时，UART0 的相关寄存器（地址 00A0h ~ 00A7h）的存取无效。

注 2. 当 MSTURT2 位为“1”（待机）时，UART2 的相关寄存器（地址 00A8h ~ 00BFh）的存取无效。

注 3. 当 MSTIIC 位为“1”（待机）时，SSU、I<sup>2</sup>C 总线的相关寄存器（地址 0193h ~ 019Dh）的存取无效。

注 4. 当 MSTLCD 位为“1”（待机）时，LCD 的相关寄存器（地址 0200h ~ 0237h）的存取无效。

注 5. 当 MSTTRC 位为“1”（待机）时，定时器 RC 的相关寄存器（地址 0120h ~ 0133h）的存取无效。

注 6. 当 MSTADC 位为“1”（待机）时，A/D 的相关寄存器（地址 00C0h ~ 00D9h 和地址 00DCh ~ 00DFh）的存取无效。

在使用温度传感器时，必须将 MSTADC 位置“0”（有效）。

要将各待机位设定为待机时，必须在停止对应的外围功能后进行更改。不能读写被各待机位设定为待机的外围功能的各寄存器，也停止给外围功能提供时钟。

要从待机更改为有效时，必须在更改后重新设定对应的外围功能的寄存器。

## 28.2.2 LCD 控制寄存器 (LCR0)

地址	地址 0200h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	LSTAT	LDSPE	—	LBAS0	—	—	LDTY1	LDTY0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	LDTY0	占空比选择位	<sup>b1 b0</sup> 0 0: 静态 (使用 COM0) 0 1: 1/2 占空比 (使用 COM0 ~ COM1) 1 0: 1/3 占空比 (使用 COM0 ~ COM2) 1 1: 1/4 占空比 (使用 COM0 ~ COM3)	R/W
b1	LDTY1			R/W
b2	—	保留位	必须置“0”。	R/W
b3	—			
b4	LBAS0	LCD 偏压选择位	0: 1/2 偏压 1: 1/3 偏压	R/W
b5	—	保留位	必须置“0”。	R/W
b6	LDSPE	LCD 显示允许位	0: LCD 熄灯 1: LCD 点灯	R/W
b7	LSTAT	LCD 控制开始位	0: 停止 LCD 控制 1: 开始 LCD 控制 (注 1)	R/W

注 1. 当 LCR4 寄存器的 LCTZS 位为“1”时，此位就在显示结束后自动变为“0”。

## 28.2.3 LCD 选项时钟控制寄存器 (LCR2)

地址	地址 0202h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	OTPCK3	OTPCK2	OTPCK1	OTPCK
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	OTPCK	选项时钟选择位	0: 无效 1: 有效	R/W
b1	OTPCK1	选项时钟分频位 (注 1)	b3 b2 b1 0 0 0: 2 分频 0 0 1: 3 分频 0 1 0: 4 分频 0 1 1: 5 分频 1 0 0: 6 分频 1 0 1: 7 分频 1 1 0: 8 分频 1 1 1: 9 分频	R/W
b2	OTPCK2			R/W
b3	OTPCK3			R/W
b4	—			保留位
b5	—			
b6	—			
b7	—			

注 1. 这些位在 OTPCK 位为“1”时有效。

LCR2 寄存器对 CITIZEN SEIMITSU CO.,LTD 生产的记忆性液晶显示屏进行 LCD 驱动波形的优化。  
OTPCK 位为“1”（有效）时的内部信号 LCDCK 的频率：

$$f(\text{LCDCK}) = \frac{\text{LCD时钟源频率}}{4 \times \text{分频比} \times \text{选项时钟分频比}}$$

## 28.2.4 LCD 时钟控制寄存器 (LCR3)

地址	地址 0203h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	LCKS1	LCKS0	—	—	—	LPSC2	LPSC1	LPSC0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	LPSC0	分频比选择位	b2 b1 b0 0 0 0: 无分频 0 0 1: 2 分频 0 1 0: 4 分频 0 1 1: 8 分频 1 0 0: 16 分频 1 0 1: 32 分频 1 1 0: 64 分频 1 1 1: 128 分频	R/W
b1	LPSC1			R/W
b2	LPSC2			R/W
b3	—			保留位
b4	—			
b5	—			
b6	LCKS0	LCD 时钟源选择位	b7 b6 0 0: f32 0 1: fC-LCD 1 0: 不能设定 1 1: 不能设定	R/W
b7	LCKS1			R/W

## 28.2.5 LCD 显示控制寄存器 (LCR4)

地址	地址 0204h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	COMEXP	LCTZS	LINTE	—	—	LINTS0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	LINTS0	中断时序选择位	0: 帧中断 1: LCDCK 中断	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—			
b3	LINTE	计数器中断允许位	0: 禁止 1: 允许	R/W
b4	LCTZS	显示波形转换位 (注 1)	0: 段显示屏的驱动波形 1: 记忆性液晶显示屏的驱动波形 (注 1)	R/W
b5	COMEXP	记忆性液晶显示屏的 COM 输出 设定位	0: P4_7 为 SEG39 1: P4_7 为 COMEXP 波形	R/W
b6	—	保留位	必须置“0”。	R/W
b7	—			

注 1. LCTZS 位对 CITIZEN SEIMITSU CO.,LTD 生产的记忆性液晶显示屏进行 LCD 驱动波形的优化。  
不能在驱动 LCD 的过程中更改 LCTZS 位的设定值。

## 28.2.6 LCD 端口选择寄存器 0 (LSE0)

地址	地址 0206h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	LSE07	LSE06	LSE05	LSE04	LSE03	LSE02	LSE01	LSE00
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	LSE00	LCD 端口选择位 0	0: 端口 P0_0 1: SEG0	R/W
b1	LSE01	LCD 端口选择位 1	0: 端口 P0_1 1: SEG1	R/W
b2	LSE02	LCD 端口选择位 2	0: 端口 P0_2 1: SEG2	R/W
b3	LSE03	LCD 端口选择位 3	0: 端口 P0_3 1: SEG3	R/W
b4	LSE04	LCD 端口选择位 4	0: 端口 P0_4 1: SEG4	R/W
b5	LSE05	LCD 端口选择位 5	0: 端口 P0_5 1: SEG5	R/W
b6	LSE06	LCD 端口选择位 6	0: 端口 P0_6 1: SEG6	R/W
b7	LSE07	LCD 端口选择位 7	0: 端口 P0_7 1: SEG7	R/W

## 28.2.7 LCD 端口选择寄存器 1 (LSE1)

地址	地址 0207h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	LSE15	LSE14	LSE13	LSE12	LSE11	LSE10	LSE09	LSE08
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	LSE08	LCD 端口选择位 8	0: 端口 P1_0 1: SEG8	R/W
b1	LSE09	LCD 端口选择位 9	0: 端口 P1_1 1: SEG9	R/W
b2	LSE10	LCD 端口选择位 10	0: 端口 P1_2 1: SEG10	R/W
b3	LSE11	LCD 端口选择位 11	0: 端口 P1_3 1: SEG11	R/W
b4	LSE12	LCD 端口选择位 12	0: 端口 P1_4 1: SEG12	R/W
b5	LSE13	LCD 端口选择位 13	0: 端口 P1_5 1: SEG13	R/W
b6	LSE14	LCD 端口选择位 14	0: 端口 P1_6 1: SEG14	R/W
b7	LSE15	LCD 端口选择位 15	0: 端口 P1_7 1: SEG15	R/W



## 28.2.8 LCD 端口选择寄存器 2 (LSE2)

地址	地址 0208h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	LSE23	LSE22	LSE21	LSE20	LSE19	LSE18	LSE17	LSE16
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	LSE16	LCD 端口选择位 16	0: 端口 P2_0 1: SEG16	R/W
b1	LSE17	LCD 端口选择位 17	0: 端口 P2_1 1: SEG17	R/W
b2	LSE18	LCD 端口选择位 18	0: 端口 P2_2 1: SEG18	R/W
b3	LSE19	LCD 端口选择位 19	0: 端口 P2_3 1: SEG19	R/W
b4	LSE20	LCD 端口选择位 20	0: 端口 P2_4 1: SEG20	R/W
b5	LSE21	LCD 端口选择位 21	0: 端口 P2_5 1: SEG21	R/W
b6	LSE22	LCD 端口选择位 22	0: 端口 P2_6 1: SEG22	R/W
b7	LSE23	LCD 端口选择位 23	0: 端口 P2_7 1: SEG23	R/W

## 28.2.9 LCD 端口选择寄存器 3 (LSE3)

地址	地址 0209h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	LSE31	LSE30	LSE29	LSE28	LSE27	LSE26	LSE25	LSE24
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	LSE24	LCD 端口选择位 24	0: 端口 P3_0 1: SEG24	R/W
b1	LSE25	LCD 端口选择位 25	0: 端口 P3_1 1: SEG25	R/W
b2	LSE26	LCD 端口选择位 26	0: 端口 P3_2 1: SEG26	R/W
b3	LSE27	LCD 端口选择位 27	0: 端口 P3_3 1: SEG27	R/W
b4	LSE28	LCD 端口选择位 28	0: 端口 P3_4 1: SEG28	R/W
b5	LSE29	LCD 端口选择位 29	0: 端口 P3_5 1: SEG29	R/W
b6	LSE30	LCD 端口选择位 30	0: 端口 P3_6 1: SEG30	R/W
b7	LSE31	LCD 端口选择位 31	0: 端口 P3_7 1: SEG31	R/W

## 28.2.10 LCD 端口选择寄存器 4 (LSE4)

地址	地址 020Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	LSE39	LSE38	LSE37	LSE36	LSE35	LSE34	LSE33	LSE32
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	LSE32	LCD 端口选择位 32	0: 端口 P4_0 1: SEG32	R/W
b1	LSE33	LCD 端口选择位 33	0: 端口 P4_1 1: SEG33	R/W
b2	LSE34	LCD 端口选择位 34	0: 端口 P4_2 1: SEG34	R/W
b3	LSE35	LCD 端口选择位 35	0: 端口 P4_3 1: SEG35	R/W
b4	LSE36	LCD 端口选择位 36	0: 端口 P4_4 1: SEG36	R/W
b5	LSE37	LCD 端口选择位 37	0: 端口 P4_5 1: SEG37	R/W
b6	LSE38	LCD 端口选择位 38	0: 端口 P4_6 1: SEG38	R/W
b7	LSE39	LCD 端口选择位 39	0: 端口 P4_7 1: SEG39/COMEXP (注 1)	R/W

注 1. 能通过 LCR4 寄存器的 COMEXP 位选择 SEG39 引脚和 COMEXP 引脚。

COMEXP 引脚是记忆性液晶显示屏的 LCD 公共输出引脚，根据记忆性液晶屏的规格，用作非像素的公共信号。

## 28.2.11 LCD 端口选择寄存器 5 (LSE5)

地址	地址 020Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	LVLP3	LVLP2	LVLP1	LCOM3	LCOM2	LCOM1	LCOM0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	LCOM0	LCDCOM 端口选择位 0	0: 端口 P5_0 1: COM3	R/W
b1	LCOM1	LCDCOM 端口选择位 1	0: 端口 P5_1 1: COM2	R/W
b2	LCOM2	LCDCOM 端口选择位 2	0: 端口 P5_2 1: COM1	R/W
b3	LCOM3	LCDCOM 端口选择位 3	0: 端口 P5_3 1: COM0	R/W
b4	LVLP1	LCDVL 端口选择位 1 (注 1)	0: 端口 P5_4 1: VL1	R/W
b5	LVLP2	LCDVL 端口选择位 2 (注 1)	0: 端口 P5_5 1: VL2	R/W
b6	LVLP3	LCDVL 端口选择位 3 (注 1)	0: 端口 P5_6 1: VL3	R/W
b7	—	保留位	必须置“0”。	R/W

注 1. 在使用 LCD 驱动控制电路时，必须将 LSE5 寄存器的对应位置“1”。

## 28.3 数据寄存器的说明

如果给 LCD 显示数据寄存器的各位写“1”，LCD 显示屏的对应段就点灯；如果写“0”，就熄灯。

符号	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	
		COM7	COM6	COM5	COM4	COM3	COM2	COM1	COM0	
LRA0L	0210h					SEG0				
LRA1L	0211h					SEG1				
LRA2L	0212h					SEG2				
LRA3L	0213h					SEG3				
LRA4L	0214h					SEG4				
LRA5L	0215h					SEG5				
LRA6L	0216h					SEG6				
LRA7L	0217h					SEG7				
LRA8L	0218h					SEG8				
LRA9L	0219h					SEG9				
LRA10L	021Ah					SEG10				
LRA11L	021Bh					SEG11				
LRA12L	021Ch					SEG12				
LRA13L	021Dh					SEG13				
LRA14L	021Eh					SEG14				
LRA15L	021Fh					SEG15				
LRA16L	0220h					SEG16				
LRA17L	0221h					SEG17				
LRA18L	0222h					SEG18				
LRA19L	0223h	不能设定。				SEG19				
LRA20L	0224h					SEG20				
LRA21L	0225h					SEG21				
LRA22L	0226h					SEG22				
LRA23L	0227h					SEG23				
LRA24L	0228h					SEG24				
LRA25L	0229h					SEG25				
LRA26L	022Ah					SEG26				
LRA27L	022Bh					SEG27				
LRA28L	022Ch					SEG28				
LRA29L	022Dh	SEG29								
LRA30L	022Eh	SEG30								
LRA31L	022Fh	SEG31								
LRA32L	0230h	SEG32								
LRA33L	0231h	SEG33								
LRA34L	0232h	SEG34								
LRA35L	0233h	SEG35								
LRA36L	0234h	SEG36								
LRA37L	0235h	SEG37								
LRA38L	0236h	SEG38								
LRA39L	0237h	SEG39								

图 28.2 LCD 显示数据寄存器

## 28.4 LCD 驱动控制

LCD 驱动控制的步骤概要如表 28.3 和表 28.4 所示。

表 28.3 LCD 驱动控制步骤以及段引脚和公共引脚的状态（一般情况）

步骤	段和公共引脚的状态
<pre> graph TD     A([复位]) --&gt; B[设定LSE0~LSE5寄存器 • 选择段输出引脚、公共输出引脚和LCD电源输入引脚。]     B --&gt; C[初始设定LRA0L~LRA39L寄存器 • 设定SEG引脚输出数据的初始值。]     C --&gt; D[设定LCR3寄存器 • LCKS0~LCKS1位: 选择LCD时钟源。 • LPSC0~LPSC2位: 选择分频比。]     D --&gt; E[设定LCR0寄存器 • LSTAT位: 开始LCD控制。 • LDSPE位: 允许LCD显示。 • LBAS0位: 选择偏压。 • LDTY0~LDTY1位: 选择占空比。]     E --&gt; F[设定LRA0L~LRA39L寄存器 • 设定SEG引脚的输出数据。]     F --&gt; E           </pre>	<ul style="list-style-type: none"> <li>• I/O 端口（输入）</li> <li>• 高阻抗状态 （取决于上拉控制寄存器）</li> <li>• 高阻抗</li> </ul> <p style="text-align: center;">↓</p> <p>从 LCD 控制开始</p> <ul style="list-style-type: none"> <li>• PiPUR 寄存器（i=0 ~ 5）的内容无效。</li> <li>• 当 LDSPE 位为“0”时，段输出引脚和公共输出引脚输出“L”电平。</li> <li>• 当 LDSPE 位为“1”时，段输出引脚和公共输出引脚输出 LCD 显示数据寄存器的内容。</li> </ul>

表 28.4 LCD 驱动控制步骤以及段引脚和公共引脚的状态（记忆性液晶显示屏的情况）

步骤	段和公共引脚的状态
<pre> graph TD     Start([复位]) --&gt; Step1[设定LSE0~LSE5寄存器 • 选择段输出引脚、公共输出引脚和LCD电源输入引脚。]     Step1 --&gt; Step2[初始设定LRA0L~LRA39L寄存器 • 设定SEG引脚输出数据的初始值。]     Step2 --&gt; Step3[设定LCR2寄存器 • OTPCK位：选择选项时钟。 • OTPCK1~OTPCK3位：选择分频。]     Step3 --&gt; Step4[设定LCR3寄存器 • LCKS0~LCKS1位：选择LCD时钟源。 • LPSC0~LPSC2位：选择分频比。]     Step4 --&gt; Step5[设定LCR4寄存器 • LCTZS位：选择记忆性液晶显示屏的驱动波形。 • COMEXP位：P4_7选择COMEXP波形。]     Step5 --&gt; Step6[设定LCR0寄存器 • LBAS0位：选择偏压。 • LDTY0~LDTY1位：选择占空比。]     Step6 --&gt; Step7[设定LRA0L~LRA39L寄存器 • 设定SEG引脚的输出数据。]     Step7 --&gt; Step8[设定LCR0寄存器 • LSTAT位：开始LCD控制。 • LDSPE位：允许LCD显示。]     Step8 --&gt; End([ ])                     </pre>	<ul style="list-style-type: none"> <li>• I/O 端口（输入）</li> <li>• 高阻抗状态 （取决于上拉控制寄存器）</li> <li>• 高阻抗</li> </ul> <p style="text-align: center;">↓</p> <p>从 LCD 控制开始</p> <ul style="list-style-type: none"> <li>• PiPUR 寄存器（i=0 ~ 5）的内容无效。</li> <li>• 当 LDSPE 位为“0”时，段输出引脚和公共输出引脚输出“L”电平。</li> <li>• 当 LDSPE 位为“1”时，段输出引脚和公共输出引脚输出 LCD 显示数据寄存器的内容。</li> </ul>

### 28.4.1 段输出引脚的选择

段输出引脚 SEG0 ~ SEG39、公共输出引脚 COM0 ~ COM3 以及 LCD 电源输入引脚 VL1 ~ VL3 共用全部 I/O 端口引脚。这些引脚在复位后全部为 I/O 端口，因此对于 LCD 显示的段输出、公共输出或者 LCD 电源使用的引脚，必须将对应的 LSE<sub>i</sub> 位 (i=00 ~ 39)、LCOM<sub>j</sub> 位 (j=0 ~ 3) 或者 LVL<sub>Pk</sub> 位 (k=1 ~ 3) 置“1”；而对于段输出、公共输出或者 LCD 电源不使用的引脚，必须将对应的 LSE<sub>i</sub> 位、LCOM<sub>j</sub> 位或者 LVL<sub>Pk</sub> 位置“0” (I/O 端口)。在不用作 I/O 端口时，必须进行 I/O 端口的未使用引脚的处理 (参照“表 7.77 未使用引脚的处理例子”)。

### 28.4.2 LCD 时钟的选择

通过 LCKS0 ~ LCKS1 位选择 f32 或者 fC-LCD 作为 LCD 时钟源，并且通过 LPSC0 ~ LPSC2 位从无分频 ~ 128 分频中选择分频比。

### 28.4.3 偏压控制

将分压电阻外接 LCD 电源输入引脚 VL1 ~ VL3，外加 LCD 驱动电压。使用外接分压电阻时的引脚连接和电压电平如图 28.3 所示。

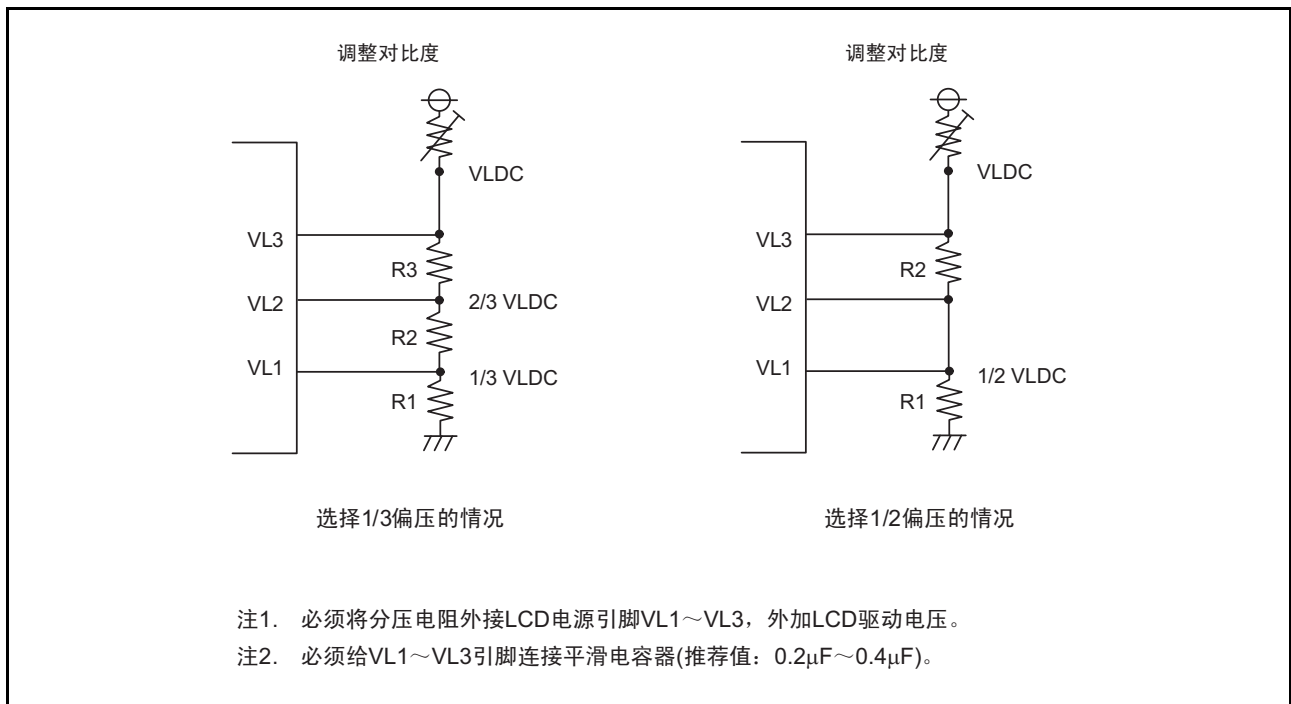


图 28.3 外接分压电阻时的引脚连接和电压电平



#### 28.4.4 LCD 数据显示

通过 LCR0 寄存器的 LBAS0 位选择偏压，并且通过 LDTY0 ~ LDTY1 位选择占空比。如果将 LDSPE 位置“1”（允许 LCD 显示）并且将 LSTAT 位置“1”，LCD 就开始显示。将 LCD 显示数据设定到 LCD 显示数据寄存器。

通过更改 LCD 显示数据寄存器的内容，改变 LCD 显示内容。

在驱动记忆性液晶显示屏的过程中，不能更改 LCD 显示数据寄存器的内容。

#### 28.4.5 停止模式和断电 2 模式中的引脚状态

在停止模式和断电 2 模式中，通过 LSE0 ~ LSE5 寄存器的 LSE00 ~ LSE39 位、LCOM0 ~ LCOM3 位和 LVLP1 ~ LVLP3 位选择的 LCD 显示功能引脚转移到表 28.5 所示的状态，和表 28.3 所示的 LCD 驱动控制步骤的 LCR0 寄存器设定时的运行一样，重新开始 LCD 控制。

表 28.5 停止模式和断电 2 模式中的 LCD 显示功能引脚的状态

引脚名	引脚状态
SEG0 ~ SEG39	“L”电平输出
COM0 ~ COM3	“L”电平输出
VL1 ~ VL3	高阻抗状态

#### 28.4.6 断电 0 模式中的引脚状态

在断电 0 模式中，通过 LSE0 ~ LSE7 寄存器的 LSE00 ~ LSE39 位、LCOM0 ~ LCOM3 位和 LVLP1 ~ LVLP3 位选择的 LCD 显示功能引脚转移到表 28.6 所示的状态，从表 28.3 所示的复位开始运行。

表 28.6 断电 0 模式中的 LCD 显示功能引脚的状态

引脚名	引脚状态
SEG0 ~ SEG39	“L”电平输出
COM0 ~ COM3	
VL1 ~ VL3	高阻抗状态

## 28.5 LCD 驱动波形

### 28.5.1 段显示屏的驱动波形

LCD 驱动波形如图 28.4 ~图 28.12 所示。

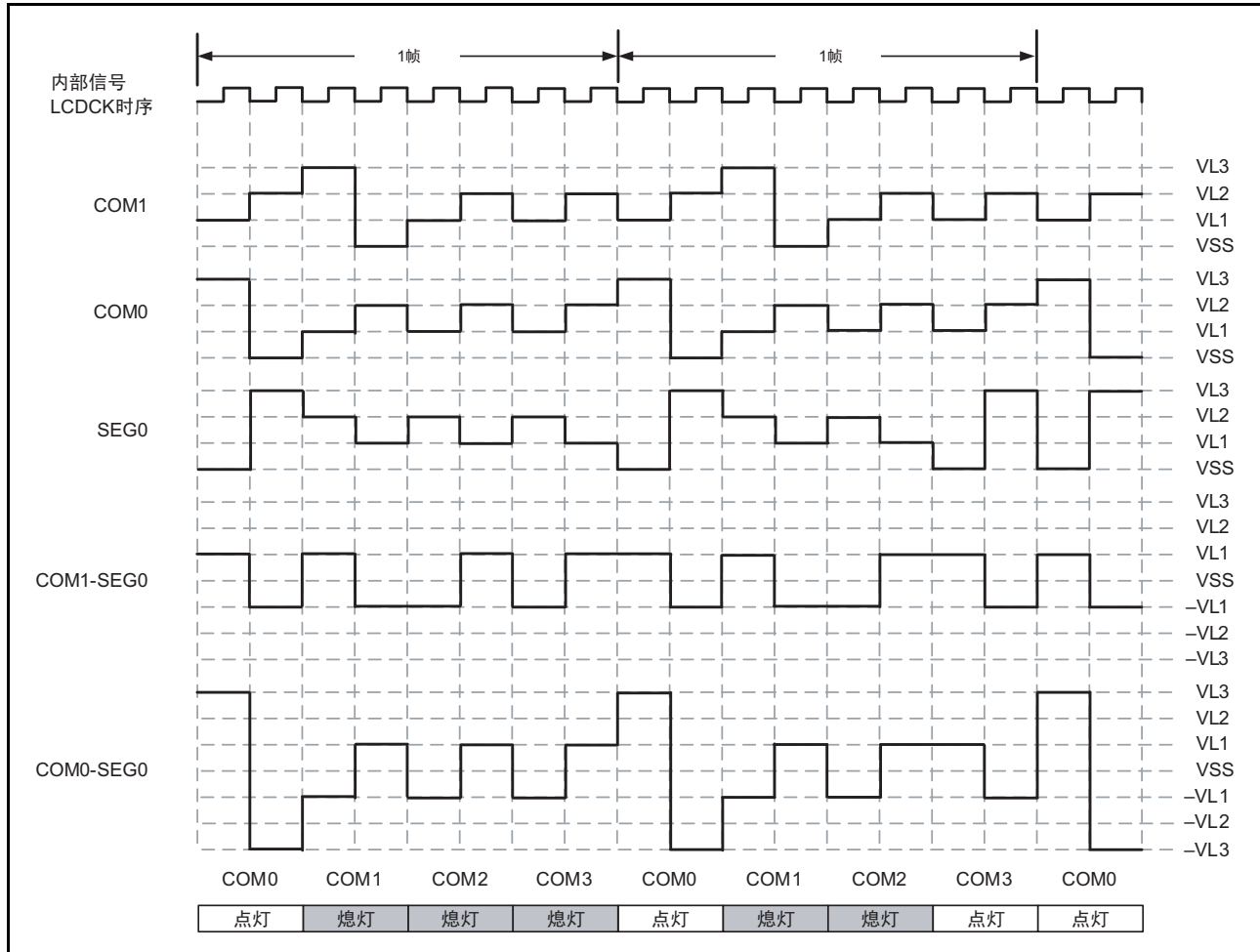


图 28.4 LCD 驱动波形（1/4 占空比、1/3 偏压）

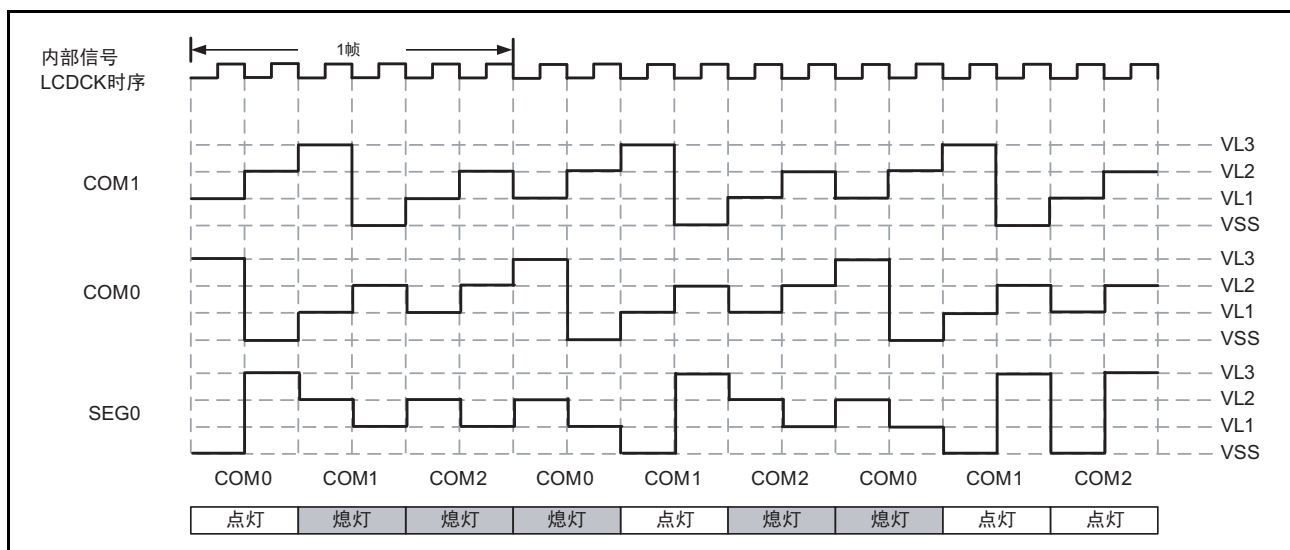


图 28.5 LCD 驱动波形（1/3 占空比、1/3 偏压）

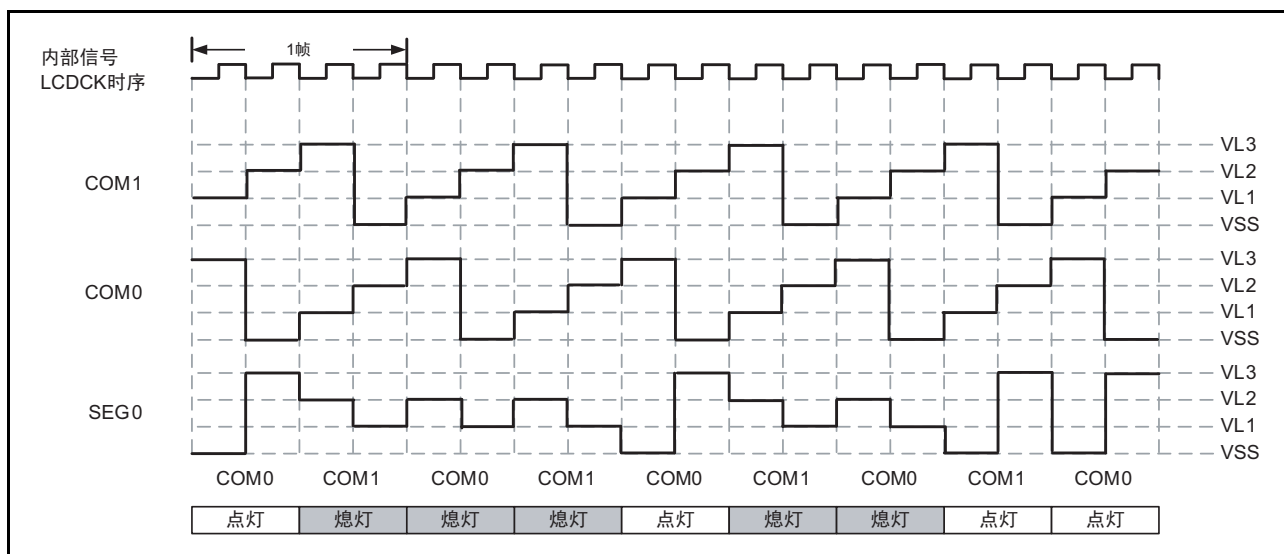


图 28.6 LCD 驱动波形 (1/2 占空比、1/3 偏压)

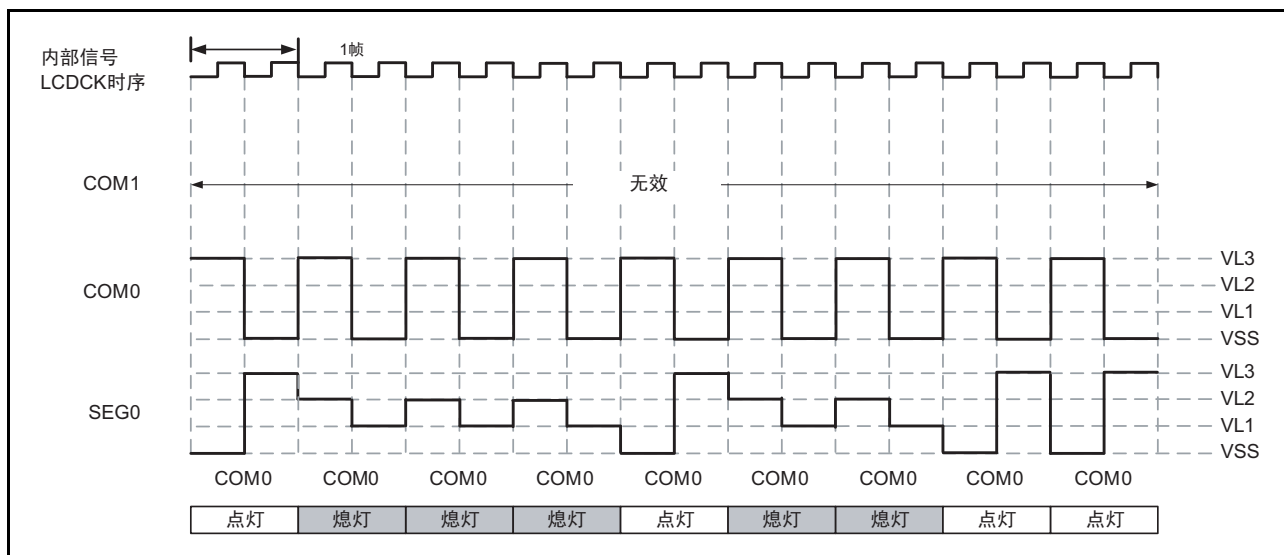


图 28.7 LCD 驱动波形 (静态、1/3 偏压)

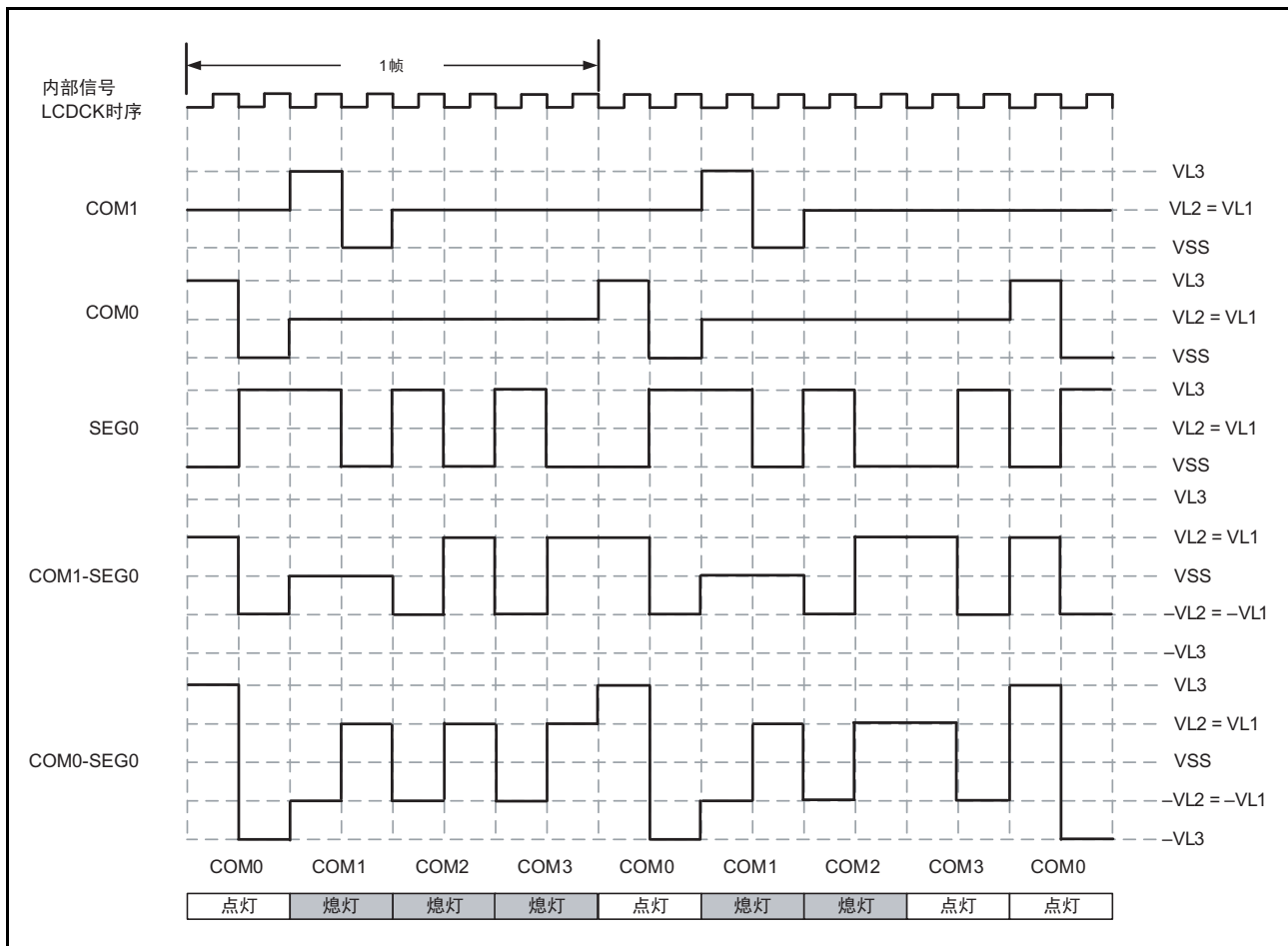


图 28.8 LCD 驱动波形 (1/4 占空比、1/2 偏压)

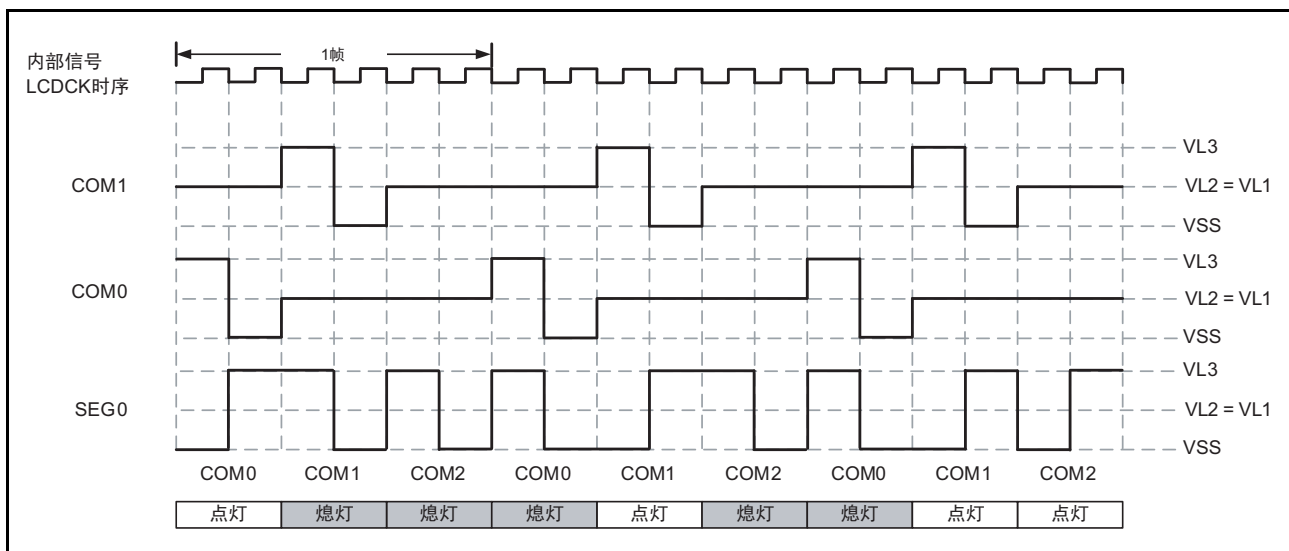


图 28.9 LCD 驱动波形 (1/3 占空比、1/2 偏压)

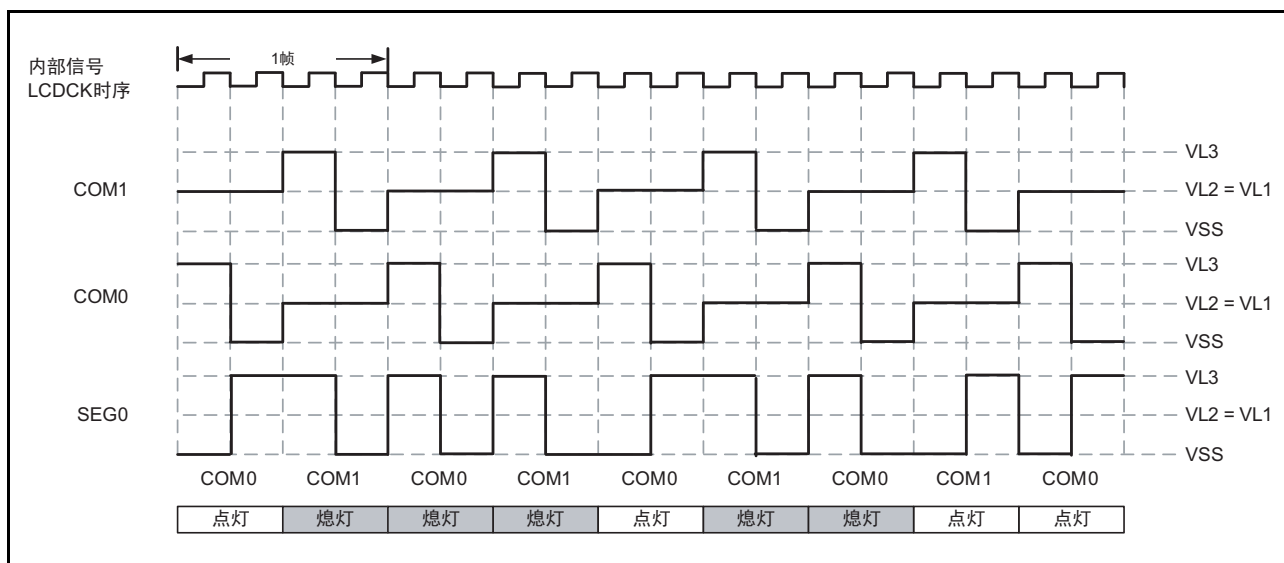


图 28.10 LCD 驱动波形 (1/2 占空比、1/2 偏压)

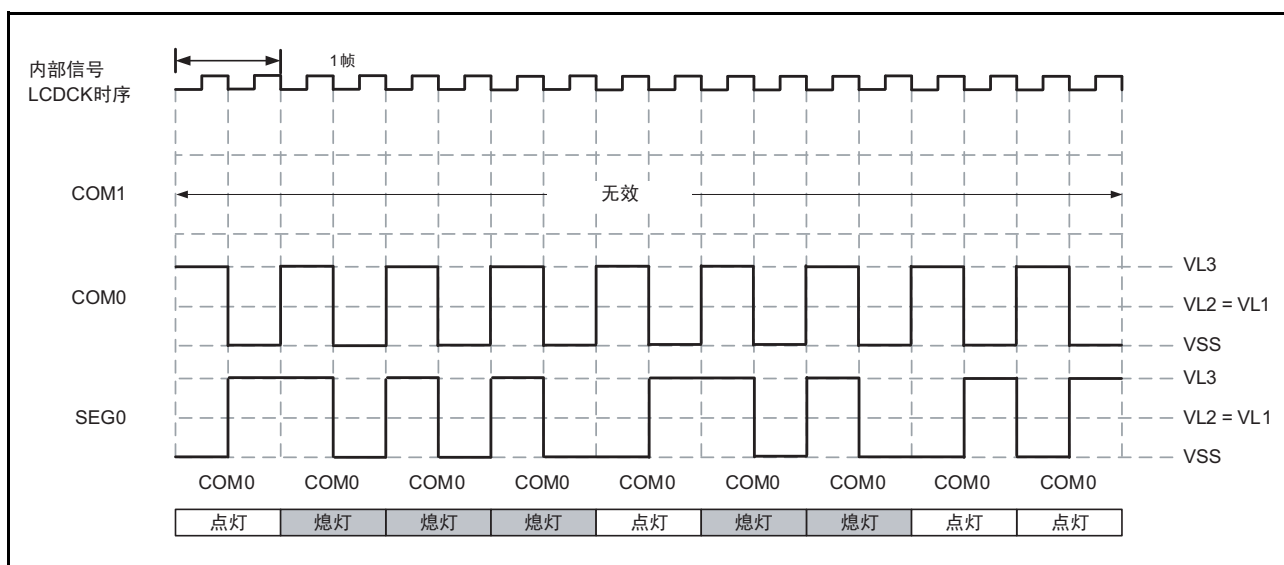


图 28.11 LCD 驱动波形 (静态、1/2 偏压)

### 28.5.2 记忆性液晶显示屏的驱动波形

LCD 驱动波形如图 28.12 所示。

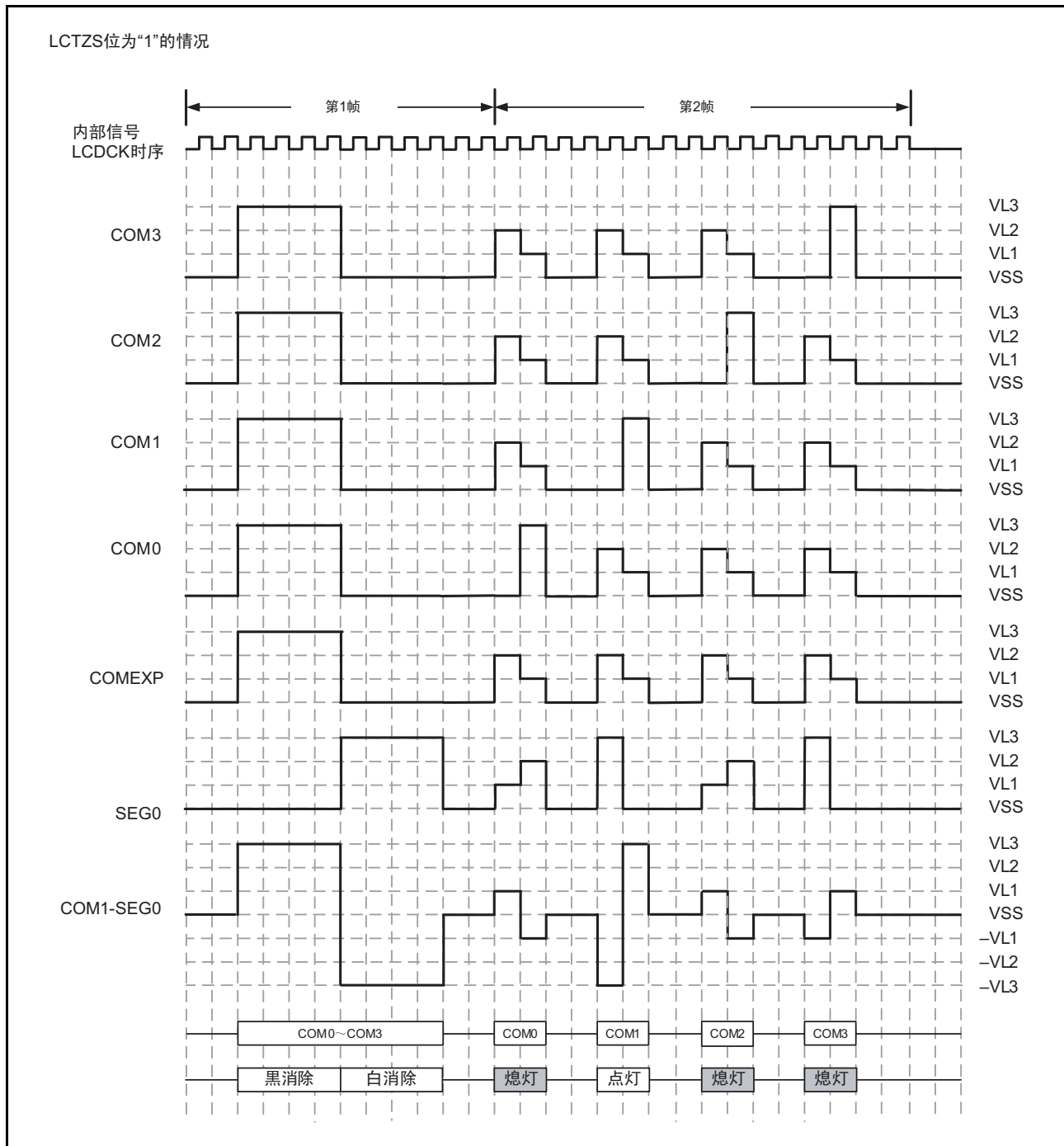


图 28.12 LCD 驱动波形 (1/4 占空比、1/3 偏压)

### 28.5.3 中断控制波形

中断控制波形如图 28.13 所示。

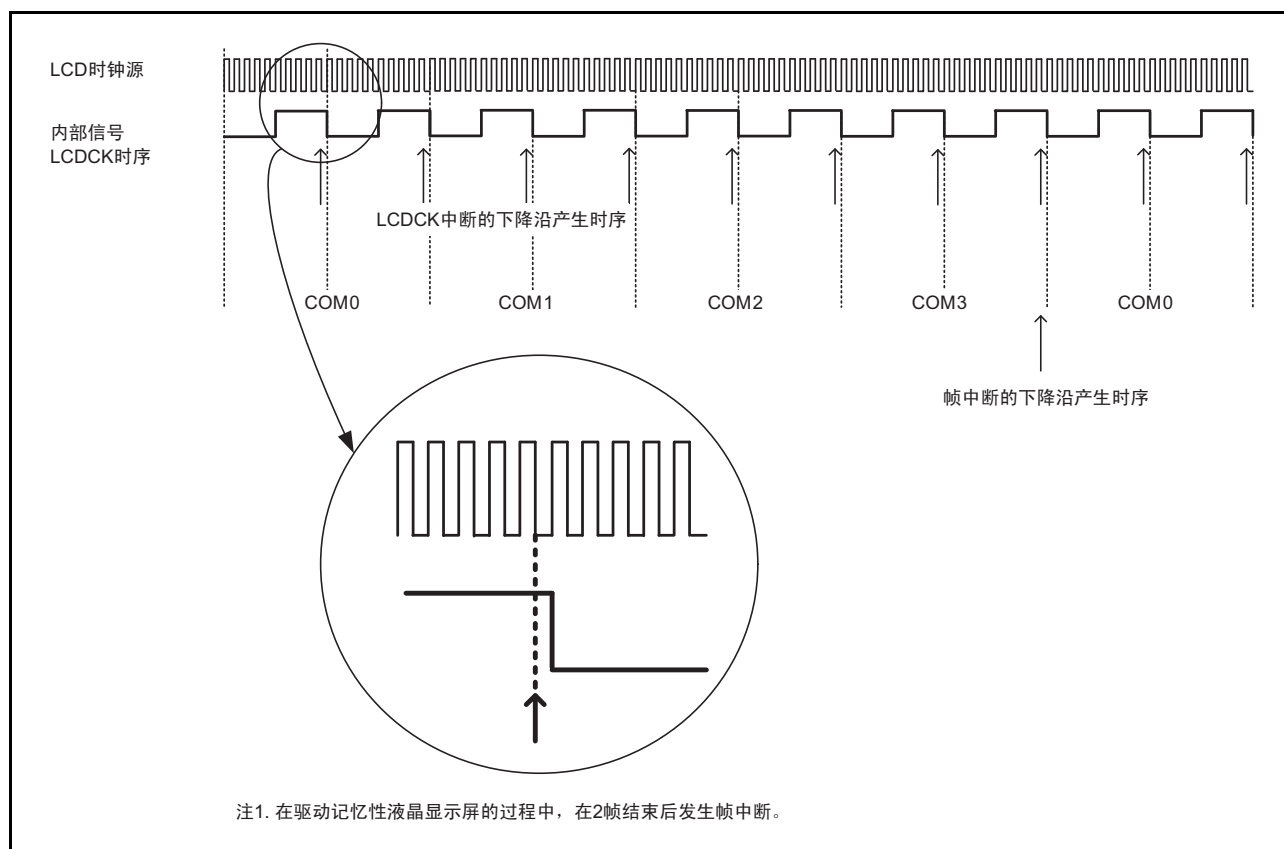


图 28.13 中断控制波形

## 28.6 使用 LCD 驱动控制电路时的注意事项

### 28.6.1 外接分压电阻的情况

$R1 \sim R3$  的参考值是  $10k\Omega \sim 200k\Omega$ ，取决于所使用的 LCD 显示屏、段引脚个数、公共引脚个数、帧频率和使用环境。必须根据系统要求进行充分的评估，对值进行调整（请参照图 28.3）。

## 29. 闪存

闪存具有 CPU 改写模式、标准串行输入 / 输出模式和并行输入 / 输出模式共 3 种改写模式。

### 29.1 概要

闪存的性能概要如表 29.1 所示（表 29.1 以外的项目请参照“表 1.4 ~ 表 1.6 的规格概要”）。

表 29.1 闪存的性能概要

项目		性能
闪存的运行模式		3 种模式（CPU 改写模式、标准串行输入 / 输出模式、并行输入 / 输出模式）
擦除块的分割		请参照图 29.1。
编程方式		以字节为单位。
擦除方式		块擦除
编程 / 擦除的控制方式（注 1）		通过软件命令控制编程和擦除。
改写的控制方式	块 0 ~ 5 （程序 ROM）（注 4）	以块为单位，通过锁定位进行改写保护控制。
	块 A 和块 B （数据闪存）	通过 FMR1 寄存器的 FMR14 位和 FMR15 位对块 A 和块 B 分别进行改写控制。
命令数		7 个命令
编程 / 擦除次数 （注 3）	块 0 ~ 5 （程序 ROM）（注 4）	10000 次
	块 A 和块 B （数据闪存）	10000 次
ID 码检查功能		对应标准串行输入 / 输出模式。
ROM 码保护功能		对应并行输入 / 输出模式。

注 1. 必须在电源电压 VCC=1.8V ~ 5.5V 的条件下进行程序 ROM 的编程和擦除。

注 2. 必须在电源电压 VCC=1.8V ~ 5.5V 的条件下进行数据闪存的编程和擦除。

注 3. 编程 / 擦除次数的定义：

编程 / 擦除次数是指每块的擦除次数。

如果编程 / 擦除次数为 n（n=10000），就能逐块擦除 n 次。例如，对于 1K 字节的块 A，如果将 1 字节的数据分 1024 次写到不同的地址后擦除该块，编程 / 擦除次数就计为 1。如果改写 100 次以上（包括 100 次），为了减少实际的改写次数，必须编程到没有空区为止，然后进行擦除，为了平衡各块的编程 / 擦除次数，必须避免只改写特定块。建议按块保存擦除次数的信息并且限制次数。

注 4. 块数和块的分割因产品而不同，详细内容请参照“图 29.1 R8C/LA6A 群和 R8C/LA8A 群（共 2 个群）的闪存框图”

表 29.2 闪存改写模式的概要

闪存改写模式	CPU 改写模式	标准串行输入 / 输出模式	并行输入 / 输出模式
功能概要	能通过 CPU 执行软件命令改写用户 ROM 区。	能使用专用串行编程器改写用户 ROM 区。	能使用专用并行编程器改写用户 ROM 区。
能改写的区域	用户 ROM	用户 ROM	用户 ROM
改写程序	用户程序	标准引导程序	—



## 29.2 存储器的分配

闪存分为用户 ROM 区和引导 ROM 区（保留区）。

R8C/LA6A 群和 R8C/LA8A 群（共 2 个群）的闪存框图如图 29.1 所示。

用户 ROM 区有程序 ROM 和数据闪存。程序 ROM 主要用于保存程序，数据闪存主要用于保存需要改写的数据。

用户 ROM 区被分为若干块。能在 CPU 改写模式、标准串行输入 / 输出模式或者并行输入 / 输出模式中改写用户 ROM 区。

引导 ROM 区在出货时保存标准串行输入 / 输出模式的改写控制程序（标准引导程序），和用户 ROM 区不在同一个区域。

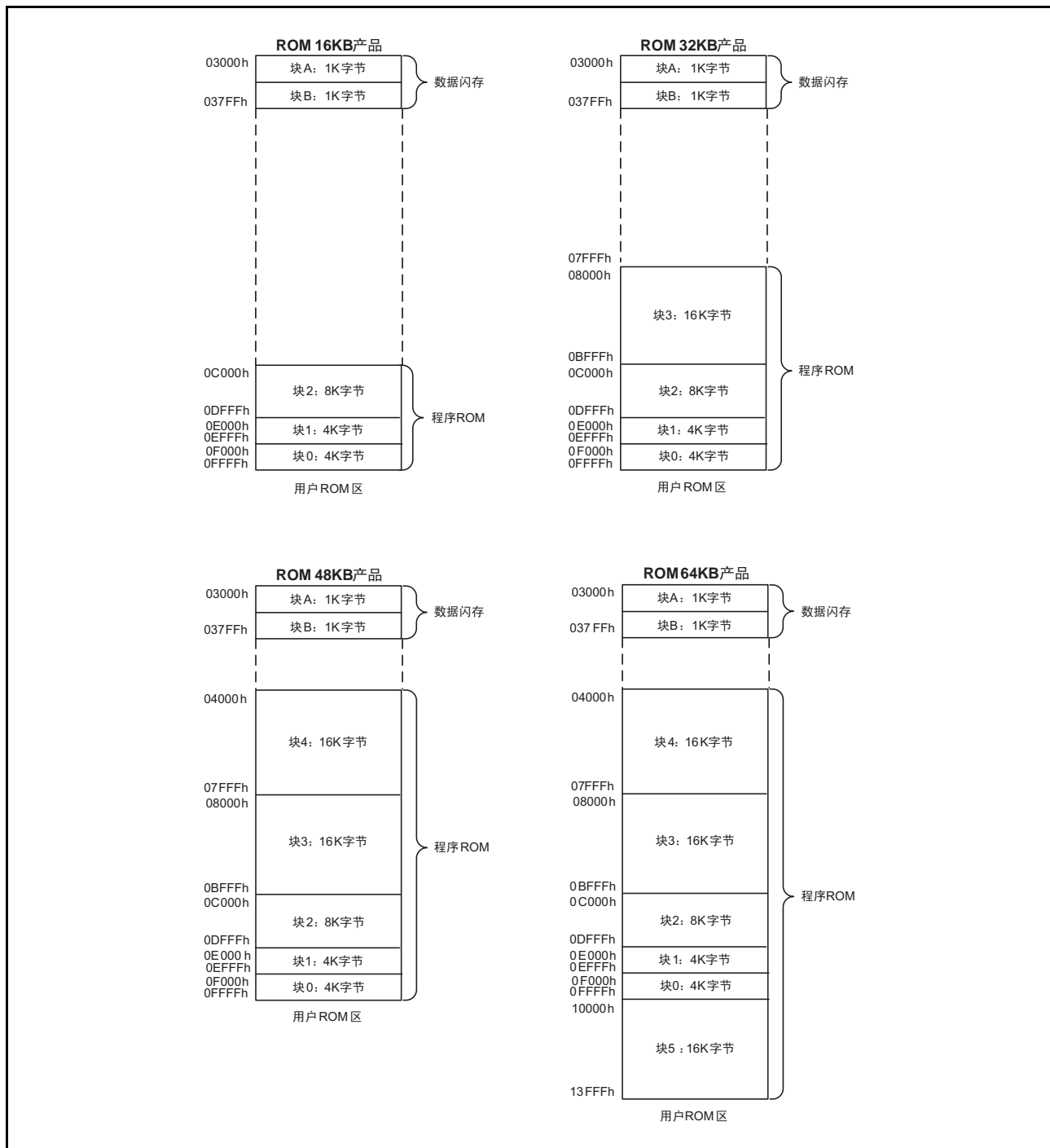


图 29.1 R8C/LA6A 群和 R8C/LA8A 群（共 2 个群）的闪存框图

## 29.3 闪存的改写禁止功能

为了防止闪存被轻易地读或者改写，标准串行输入 / 输出模式有 ID 码检查功能，并行输入 / 输出模式有 ROM 码保护功能。

### 29.3.1 ID 码检查功能

ID 码检查功能用于标准串行输入 / 输出模式。当复位向量的 3 字节（地址 0FFFCh ~ 0FFFEh）不是“FFFFFFh”时，就判断从串行编程器或者 on-chip 调试仿真器送来的 ID 码和闪存中的 7 字节 ID 码是否相同。如果 ID 码不同，就不接受串行编程器或者 on-chip 调试仿真器送来的命令。ID 码检查功能的详细内容请参照“13. ID 码区域”。

### 29.3.2 ROM 码保护功能

ROM 码保护功能用于并行输入 / 输出模式，通过 OFS 寄存器禁止读、改写和擦除闪存的内容。选项功能选择区的详细内容请参照“14. 选项功能选择区”。

如果给 ROMCR 位写“1”并且给 ROMCP1 位写“0”，ROM 码保护功能就有效，禁止读和改写内部闪存的内容。

一旦将 ROM 码保护功能设定为有效，就不能在并行输入 / 输出模式中改写内部闪存的内容。要解除 ROM 码保护功能时，必须使用 CPU 改写模式或者标准串行输入 / 输出模式擦除包括 OFS 寄存器的块。

## 29.3.3 选项功能选择寄存器 (OFS)

地址	地址 0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	VDSEL1	VDSEL0	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	VDSEL0	电压检测 0 的电平选择位 (注 2)	b5 b4 0 0: 选择 3.80V (Vdet0_3) 0 1: 选择 2.85V (Vdet0_2) 1 0: 选择 2.35V (Vdet0_1) 1 1: 选择 1.90V (Vdet0_0)	R/W
b5	VDSEL1			R/W
b6	LVDAS	电压检测 0 电路的启动位 (注 3)	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

注 1. OFS 寄存器在闪存内而不是 SFR, 作为 ROM 数据, 必须通过程序设定适当的值。  
不能追加写 OFS 寄存器。如果擦除含 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。  
空白发货产品的 OFS 寄存器的值为“FFh”, 在用户进行数据编程后, 变为编程后的值。  
编程后的发货产品的 OFS 寄存器的值是用户通过程序设定的值。

注 2. 给电压监视 0 复位功能和上电复位功能设定 VDSEL0 ~ VDSEL1 位选择的电压检测 0 电平。

注 3. 在使用上电复位和电压监视 0 复位时, 必须将 LVDAS 位置“0”(复位后, 电压监视 0 复位有效)。

有关 OFS 寄存器的设定例子, 请参照“14.3.1 选项功能选择区的设定例子”。

## LVDAS 位 (电压检测 0 电路的启动位)

通过 VDSEL0 ~ VDSEL1 位, 选择由电压检测 0 电路监视的 Vdet0 电压。

## 29.4 CPU 改写模式

在 CPU 改写模式中，能通过 CPU 执行软件命令改写用户 ROM 区。因此，能不使用 ROM 编程器等设备而在将单片机安装到电路板的状态下改写用户 ROM 区。只能对用户 ROM 区的各块区域执行软件命令。

CPU 改写模式具有在擦除过程中暂停擦除或者编程的挂起功能（编程挂起和擦除挂起）。在挂起过程中能读闪存，并且在擦除挂起过程中能进行闪存的编程。

CPU 改写模式有擦除编程 0 模式（EW0 模式）和擦除编程 1 模式（EW1 模式）。

EW0 模式和 EW1 模式的差异如表 29.3 所示。

表 29.3 EW0 模式和 EW1 模式的差异

项目	EW0 模式	EW1 模式
闪存的运行模式	单芯片模式	单芯片模式
能装入改写控制程序的区域	用户 ROM	用户 ROM
能执行改写控制程序的区域	RAM（在传送改写控制程序后执行）	用户 ROM 或者 RAM
能改写的区域	用户 ROM	用户 ROM 但是，有改写控制程序的块除外。
软件命令的限制	—	禁止对有编程、块命令的改写控制程序块执行软件命令。
编程或者块擦除后以及转移到挂起后的模式	读阵列模式	读阵列模式
编程或者块擦除过程中的 CPU 状态	运行	在进行编程或者块擦除时，CPU 为保持状态（输入/输出端口保持执行命令前的状态）。
闪存的状态检测	通过程序读 FST 寄存器的 FST7 位、FST5 位和 FST4 位。	通过程序读 FST 寄存器的 FST7 位、FST5 位和 FST4 位。
擦除挂起的转移条件	<ul style="list-style-type: none"> <li>通过程序将 FMR2 寄存器的 FMR20 位和 FMR21 位置“1”。</li> <li>FMR2 寄存器的 FMR20 位和 FMR22 位为“1”并且发生被允许的可屏蔽中断请求。</li> </ul>	FMR2 寄存器的 FMR20 位和 FMR22 位为“1”并且发生被允许的可屏蔽中断请求。
编程挂起的转移条件	<ul style="list-style-type: none"> <li>通过程序将 FMR2 寄存器的 FMR20 位和 FMR21 位置“1”。</li> <li>FMR2 寄存器的 FMR20 位和 FMR22 位为“1”并且发生被允许的可屏蔽中断请求。</li> </ul>	FMR2 寄存器的 FMR20 位和 FMR22 位为“1”并且发生被允许的可屏蔽中断请求。
CPU 时钟	最大 20MHz	最大 20MHz

## 29.4.1 闪存状态寄存器 (FST)

地址	地址 01B2h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	FST7	FST6	FST5	FST4	FST3	LBDATA	BSYAEI	RDYSTI
复位后的值	1	0	0	0	0	X	0	0

位	符号	位名	功能	R/W
b0	RDYSTI	闪存就绪状态的中断请求标志 (注 1、注 4)	0: 无闪存就绪状态的中断请求 1: 有闪存就绪状态的中断请求	R/W
b1	BSYAEI	闪存存取错误的中断请求标志 (注 2、注 4)	0: 无闪存存取错误的中断请求 1: 有闪存存取错误的中断请求	R/W
b2	LBDATA	LBDATA 监视标志	0: 锁定状态 1: 非锁定状态	R
b3	FST3	编程挂起状态标志	0: 非编程挂起 1: 正在编程挂起	R
b4	FST4	编程错误标志 (注 3)	0: 无编程错误 1: 有编程错误	R
b5	FST5	擦除错误 / 空白检查错误的标志 (注 3)	0: 无擦除错误 / 空白检查错误 1: 有擦除错误 / 空白检查错误	R
b6	FST6	擦除挂起状态标志	0: 非擦除挂起 1: 正在擦除挂起	R
b7	FST7	就绪 / 忙的状态标志	0: 忙 1: 就绪	R

- 注 1. 不能通过程序将 RDYSTI 位置 “1” (有闪存就绪状态的中断请求)。  
 要给 RDYSTI 位写 “0” (无闪存就绪状态的中断请求) 时, 必须先读此位 (虚读)。  
 要确认此位时, 必须将 FMR0 寄存器的 RDYSTIE 位置 “1” (允许闪存就绪状态的中断)。
- 注 2. 不能通过程序将 BSYAEI 位置 “1” (有闪存存取错误的中断请求)。  
 要给 BSYAEI 位写 “0” (无闪存存取错误的中断请求) 时, 必须先读此位 (虚读)。  
 要确认此位时, 必须将 FMR0 寄存器的 BSYAEIE 位置 “1” (允许闪存存取错误的中断) 或者将 FMR0 寄存器的 CMDERIE 位置 “1” (允许擦除/编程错误的中断)。
- 注 3. 在发生命令错误时, 此位也变为 “1” (有错误)。
- 注 4. 当此位为 “1” 时, 不能将 FMR0 寄存器的 FMR01 位置 “0” (CPU 改写模式无效)。

### RDYSTI 位（闪存就绪状态的中断请求标志）

在 FMR0 寄存器的 RDYSTIE 位为“1”（允许闪存就绪状态的中断）的状态下自动编程结束或者自动擦除结束时，或者在转移到挂起模式时，RDYSTI 位变为“1”（有闪存就绪状态的中断请求）。

在中断处理过程中，必须将 RDYSTI 位置“0”（无闪存就绪状态的中断请求）。

[为“0”的条件]

必须通过中断处理程序将此位置“0”。

[为“1”的条件]

如果在 FMR0 寄存器的 RDYSTIE 位为“1”时从忙状态转移到就绪状态，RDYSTI 位就变为“1”。

在以下情况下，从忙状态变为就绪状态：

- 闪存的擦除/编程结束。
- 接受挂起请求。
- 强制结束。
- 锁定位编程结束。
- 读锁定位状态结束。
- 空白块检查结束。
- 在闪存停止被解除并且变为闪存可读状态时。

### BSYAEI 位（闪存存取错误的中断请求标志）

如果在 FMR0 寄存器的 BSYAEIE 位为“1”（允许闪存存取错误的中断）时存取自动编程或者自动擦除状态的块，或者在 FMR0 寄存器的 CMDERIE 位为“1”（允许擦除错误/编程错误的中断）时发生擦除错误或者编程错误，BSYAEI 位就变为“1”（有闪存存取错误的中断请求）。

在中断处理过程中，必须将 BSYAEI 位置“0”（无闪存存取错误的中断请求）。

[为“0”的条件]

1. 必须通过中断处理程序将此位置“0”。
2. 必须执行清除状态寄存器的命令。

[为“1”的条件]

1. 当 FMR0 寄存器的 BSYAEIE 位为“1”时，在闪存忙的状态下读/写正在进行擦除/编程的区域，或者在对程序 ROM 区进行擦除/编程的过程中，读数据闪存区（但是，两者的读取值都为不定值，写操作无效）。
2. 当 FMR0 寄存器的 CMDERIE 位为“1”（允许擦除错误/编程错误的中断）时，发生命令顺序错误、擦除错误、空白检查错误或者编程错误。

### LBDATA 位（LBDATA 监视标志）

此位是表示锁定位状态的读专用位。为了确认锁定位的状态，必须执行读锁定位状态的命令，并且在 FST7 位变为“1”（就绪）后读 LBDATA 位。

此位在发行编程、擦除或者读锁定位状态的命令时被更新。如果输入读锁定位状态的命令，FST7 位就变为“0”（忙）。在 FST7 位变为“1”（就绪）时，将锁定位的状态保存到 LBDATA 位，LBDATA 位的数据保持到输入下一个命令为止。

**FST3 位（编程挂起状态标志）**

此位是表示挂起状态的读专用位。如果接受编程挂起请求并且转移到挂起状态，此位就变为“1”，否则就变为“0”。

**FST4 位（编程错误标志）**

此位是表示自动编程状况的读专用位。如果发生编程错误，此位就变为“1”，否则就变为“0”。详细内容请参照“29.4.11 全状态检查”。

**FST5 位（擦除错误 / 空白检查错误的标志）**

此位是表示自动擦除或者块空白检查命令状况的读专用位。如果发生擦除错误或者空白检查错误，此位就变为“1”，否则就变为“0”。详细内容请参照“29.4.11 全状态检查”。

**FST6 位（擦除挂起的状态标志）**

此位是表示挂起状态的读专用位。如果接受擦除挂起请求并且转移到挂起状态，此位就变为“1”，否则就变为“0”。

**FST7 位（就绪 / 忙的状态标志）**

当 FST7 位为“0”（忙）时，闪存的状态如下：

- 正在编程。
- 正在擦除。
- 正在进行锁定位的编程。
- 正在读锁定位状态。
- 正在检查空白块。
- 正在进行强制停止。
- 闪存处于停止状态。
- 正在返回闪存。

在其他情况下，FST7 位为“0”（就绪）。

## 29.4.2 闪存控制寄存器 0 (FMR0)

地址	地址 01B4h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	RDYSTIE	BSYAEIE	CMDERIE	CMDRST	FMSTP	FMR02	FMR01	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	FMR01	CPU 改写模式选择位 (注 1、注 4)	0: CPU 改写模式无效 1: CPU 改写模式有效	R/W
b2	FMR02	EW1 模式选择位 (注 1)	0: EW0 模式 1: EW1 模式	R/W
b3	FMSTP	闪存停止位 (注 2)	0: 闪存运行 1: 闪存停止 (低功耗状态、闪存的初始化)	R/W
b4	CMDRST	擦除 / 编程顺序复位的位 (注 3)	如果将 CMDRST 位置“1”，擦除 / 编程的顺序就被复位，并且能强制停止擦除 / 编程。 读取值为“0”。	R/W
b5	CMDERIE	擦除 / 编程错误的中断允许位	0: 禁止擦除 / 编程错误的中断 1: 允许擦除 / 编程错误的中断	R/W
b6	BSYAEIE	闪存存取错误的中断允许位	0: 禁止闪存存取错误的中断 1: 允许闪存存取错误的中断	R/W
b7	RDYSTIE	闪存就绪状态的中断允许位	0: 禁止闪存就绪状态的中断 1: 允许闪存就绪状态的中断	R/W

注 1. 要将此位置“1”时，必须在给此位写“0”后继续写“1”。另外，必须在写“0”后到写“1”前禁止中断。

注 2. 必须通过传送到 RAM 的程序写 FMSTP 位。FMSTP 位在 FMR01 位为“1” (CPU 改写模式有效) 时有效。必须在 FST 寄存器的 FST7 位为“1” (就绪) 时将 FMSTP 位置“1” (闪存停止)。

注 3. 当 FMR01 位为“1” (CPU 改写模式有效) 并且 FST 寄存器的 FST7 位为“0” (忙) 时，CMDRST 位有效。

注 4. 如果要将 FMR01 位置“0” (CPU 改写模式无效)，就必须在 FST 寄存器的 RDYSTI 位为“0” (无闪存就绪状态的中断请求) 并且 BSYAEI 位为“0” (无闪存存取错误的中断请求) 时进行设定。

## FMR01 位 (CPU 改写模式选择位)

如果将 FMR01 位置“1” (CPU 改写模式有效)，就能接受软件命令。

## FMR02 位 (EW1 模式选择位)

如果将 FMR02 位置“1” (EW1 模式)，就变为 EW1 模式。

## FMSTP 位 (闪存停止位)

此位用于对闪存的控制电路进行初始化以及降低闪存的消耗电流。如果将 FMSTP 位置“1”，就不能存取闪存。因此，必须通过传送到 RAM 的程序写 FMSTP 位。

如果在高速内部振荡器模式、低速内部振荡器模式 (XIN 时钟停止振荡) 和低速时钟模式 (XIN 时钟停止振荡) 中需要进一步降低功耗，就必须将 FMSTP 位置“1”。详细内容请参照“10.8.10 闪存的停止”。

如果在 CPU 改写模式无效时转移到停止模式或者等待模式，闪存的电源就自动切断并且在返回时自动接通，因此不需要设定 FMR0 寄存器。

当 FMSTP 位为“1”时 (也包括正处于刚将 FMSTP 位从“1”变为“0”后的忙状态 (FST7 位为“0”的期间))，不能同时设定为低消耗电流读模式。



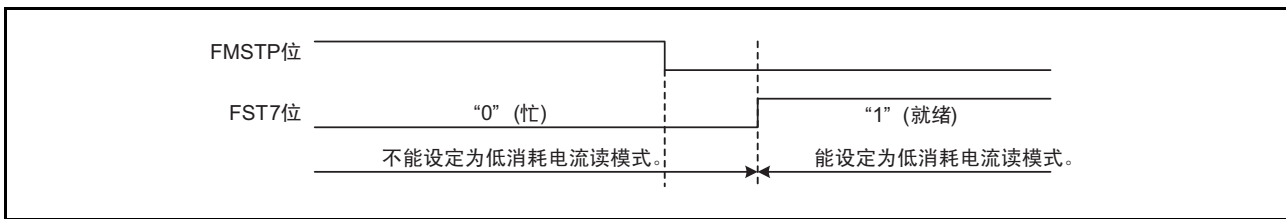


图 29.2 低消耗电流读模式的转移

### CMDRST 位（擦除 / 编程顺序复位的位）

此位用于对闪存的擦除 / 编程顺序进行初始化，并且强制停止编程命令和块擦除命令。

如果通过 FMR0 寄存器的 CMDRST 位强制停止编程命令和块擦除命令，就必须在 FST 寄存器的 FST7 位变为“1”（就绪）后执行清除状态寄存器的命令。当再次对相同地址进行编程时，必须再次执行块擦除命令，在确认块擦除正常结束后进行编程。当被强制停止编程命令和块擦除命令的地址和块为程序区时，必须在将 FMR1 寄存器的 FMR13 位置“1”（锁定位无效）后，再次执行块擦除命令。

如果在擦除挂起过程中将 CMDRST 位置“1”（擦除 / 编程停止），挂起状态也被初始化，因此必须对被挂起（块擦除）的块再次执行块擦除命令。

在将 CMDRST 位置“1”（擦除 / 编程停止）后经过  $td(\text{CMDRST-READY})$ ，强制停止正在执行的命令，变为闪存可读状态。

### CMDERIE 位（擦除错误 / 编程错误的中断允许位）

此位允许在发生以下错误时产生闪存命令错误中断：

- 编程错误
- 块擦除错误
- 命令顺序错误
- 空白块检查错误

如果将 CMDERIE 位置“1”（允许擦除 / 编程错误的中断）并且发生上述错误，就产生中断。

如果发生闪存命令错误中断，就必须在中断处理过程中执行清除状态寄存器的命令。

要将 CMDERIE 位从“0”（禁止擦除 / 编程错误的中断）变为“1”（允许擦除 / 编程错误的中断）时，必须进行以下的操作：

1. 执行清除状态寄存器的命令。
2. 将 CMDERIE 位置“1”。

### BSYAEIE 位（闪存存取错误的中断允许位）

此位允许对正在改写的闪存进行存取时发生闪存存取错误的中断。

要将 BSYAEIE 位从“0”（禁止闪存存取错误的中断）变为“1”（允许闪存存取错误的中断）时，必须进行以下的操作：

1. 读 FST 寄存器的 BSYAEI 位（虚读）。
2. 给 BSYAEI 位写“0”（无闪存存取错误的中断请求）。
3. 将 BSYAEIE 位置“1”（允许闪存存取错误的中断）。

### RDYSTIE 位（闪存就绪状态的中断允许位）

此位允许在闪存从忙状态变为就绪状态时发生闪存就绪状态的中断。

要将 RDYSTIE 位从“0”（禁止闪存就绪状态的中断）变为“1”（允许闪存就绪状态的中断）时，必须进行以下的操作：

1. 读 FST 寄存器的 RDYSTI 位（虚读）。
2. 给 RDYSTI 位写“0”（无闪存就绪状态的中断请求）。
3. 将 RDYSTIE 位置“1”（允许闪存就绪状态的中断）。

## 29.4.3 闪存控制寄存器 1 (FMR1)

地址	地址 01B5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	FMR15	FMR14	FMR13	—	—	—
复位后的值	0	0	0	0	0	0	X	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			R
b2	—			R/W
b3	FMR13	锁定位无效选择位 (注 1)	0: 锁定位有效 1: 锁定位无效	R/W
b4	FMR14	数据闪存块 A 的改写禁止位 (注 2、注 3)	0: 允许改写 (能接受软件命令) 1: 禁止改写 (不接受软件命令, 也不出错)	R/W
b5	FMR15	数据闪存块 B 的改写禁止位 (注 2、注 3)	0: 允许改写 (能接受软件命令) 1: 禁止改写 (不接受软件命令, 也不出错)	R/W
b6	—	保留位	必须置“0”。	R/W
b7	—			

注 1. 要将 FMR13 位置“1”时, 必须在给此位写“0”后继续写“1”。另外, 必须在写“0”后到写“1”前禁止中断。

注 2. 要将此位置“0”时, 必须在给此位写“1”后继续写“0”。另外, 必须在写“1”后和写“0”前禁止中断。

注 3. 如果将 FMR0 寄存器的 FMR01 位置“0”(CPU 改写模式无效), 此位就变为“0”。

## FMR13 位 (锁定位无效选择位)

如果将 FMR13 位置“1”(锁定位无效), 就能将锁定位置为无效; 如果置“0”, 锁定位就有效。有关锁定位请参照“29.4.9 数据保护功能”。

FMR13 位只是将锁定位功能置为无效, 而锁定位的数据不变。如果在将 FMR13 位置“1”的状态下执行块擦除命令, 为“0”(锁定状态)的锁定位数据就在擦除结束后变为“1”(非锁定状态)。

[为“0”的条件]

在以下的条件成立时, 此位变为“0”:

- 在编程命令结束时。
- 在擦除命令结束时。
- 在转移到挂起状态时。
- 在发生命令顺序错误时。
- 在 FMR0 寄存器的 FMR01 位变为“0”(CPU 改写模式无效)时。
- 在 FMR0 寄存器的 FMSTP 位变为“1”(闪存停止)时。
- 在 FMR0 寄存器的 CMDRST 位变为“1”(擦除/编程停止)时。

[为“1”的条件]

通过程序将此位置“1”。

## FMR14 位 (数据闪存块 A 的改写禁止位)

当 FMR14 位为“0”时, 数据闪存块 A 接受编程命令和块擦除命令。

## FMR15 位 (数据闪存块 B 的改写禁止位)

当 FMR15 位为“0”时, 数据闪存块 B 接受编程命令和块擦除命令。

## 29.4.4 闪存控制寄存器 2 (FMR2)

地址	地址 01B6h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	FMR27	—	—	—	—	FMR22	FMR21	FMR20
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	FMR20	挂起允许位 (注 1)	0: 禁止挂起 1: 允许挂起	R/W
b1	FMR21	挂起请求位 (注 2)	0: 重新开始 1: 请求挂起	R/W
b2	FMR22	中断请求的请求允许位 (注 1)	0: 禁止中断请求引起的挂起请求 1: 允许中断请求引起的挂起请求	R/W
b3	—	什么也不指定。只能写“0”。		—
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	—			
b7	FMR27	低消耗电流读模式的允许位 (注 1、注 3)	0: 禁止低消耗电流读模式 1: 允许低消耗电流读模式	R/W

注 1. 要将此位置“1”时，必须在给此位写“0”后继续写“1”。另外，必须在写“0”后到写“1”前禁止中断。

注 2. 如果将 FMR21 位置“0”（重新开始），就必须在 FMR0 寄存器的 FMR01 位为“1”（CPU 改写模式有效）时进行设定。

注 3. 在进行以下任意一项设定后，必须将 FMR27 位置“1”。

- 将 CPU 时钟设定为低速内部振荡器时钟的 4 分频、8 分频或者 16 分频。
- 将 CPU 时钟设定为 XCIN 时钟的 1 分频（无分频）、2 分频、4 分频或者 8 分频。

必须在将 FMR27 位置“0”（禁止低消耗电流读模式）后转移到等待模式或者停止模式，而不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到等待模式或者停止模式。

## FMR20 位（挂起允许位）

如果将 FMR20 位置“1”（允许），就允许挂起功能。

## FMR21 位（挂起请求位）

如果将 FMR21 位置“1”，就转移到挂起模式。如果在 FMR22 位为“1”（允许中断请求引起的挂起请求）时发生被允许中断的中断请求，FMR21 位就自动变为“1”（请求挂起）并且转移到挂起模式。在重新开始自动擦除时，必须将 FMR21 位置“0”（重新开始）。

[为“0”的条件]

必须通过程序将此位置“0”。

[为“1”的条件]

- 在发生中断请求并且 FMR22 位为“1”（允许中断请求引起的挂起请求）时。
- 必须通过程序将此位置“1”。

#### FMR22 位（中断请求的挂起请求允许位）

如果将 FMR22 位置“1”（允许中断请求引起的挂起请求），就在自动擦除过程中发生中断请求时自动将 FMR21 位置“1”（请求挂起）。

在 EW1 模式中，如果在改写用户 ROM 区的过程中使用挂起功能，就必须将此位置“1”。

#### FMR27 位（低消耗电流读模式的允许位）

在低速时钟模式（XIN 时钟停止振荡）或者低速内部振荡器模式（XIN 时钟停止振荡）中，如果将 FMR27 位置“1”（允许低消耗电流读模式），就能降低读闪存时的消耗电流。详细内容请参照“10.8.11 低消耗电流读模式”。

在 CPU 时钟为以下任意一种状态下，能使用低消耗电流读模式。

- 将 CPU 时钟设定为低速内部振荡器时钟的 4 分频、8 分频或者 16 分频。
- 将 CPU 时钟设定为 XCIN 时钟的 1 分频（无分频）、2 分频、4 分频或者 8 分频。

但是，在所选 CPU 时钟的频率不超过 3kHz 时，不能使用低消耗电流读模式。在设定 CPU 时钟分频比后，必须将 FMR27 位置“1”。

必须在将 FMR27 位置“0”（禁止低消耗电流读模式）后转移到等待模式或者停止模式，而不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到等待模式或者停止模式。

当 FMR27 位为“1”（允许低消耗电流读模式）时，不能执行编程命令、块擦除命令和锁定位编程命令。另外，要将 FMSTP 位从“1”（闪存停止）置为“0”（闪存运行）时，必须在 FMR27 位为“0”（禁止低消耗电流读模式）时进行。

### 29.4.5 EW0 模式

如果将 FMR0 寄存器的 FMR01 位置“1”（CPU 改写模式有效），就进入 CPU 改写模式并且能接受软件命令。此时，因为 FMR0 寄存器的 FMR02 位为“0”，所以进入 EW0 模式。

通过软件命令控制编程和擦除。能通过 FST 寄存器确认编程 / 擦除结束时的状态等。

要在自动编程或者自动擦除的过程中转移到挂起状态时，必须将 FMR20 位置“1”（允许挂起）并且将 FMR21 位置“1”（请求挂起），然后在确认 FST 寄存器的 FST7 位变为“1”（就绪）并且 FST3 位变为“1”（正在编程挂起）或者 FST6 位变为“1”（正在擦除挂起）后存取闪存（当 FST3 位为“0”时，编程结束；当 FST6 位为“0”时，擦除结束）。

如果将 FMR2 寄存器的 FMR21 位置“0”（重新开始），就重新开始自动编程或者自动擦除。在要确认重新开始自动编程或者自动擦除时，必须确认 FST 寄存器的 FST7 位变为“0”并且 FST3 位变为“0”（非编程挂起）或者 FST6 位变为“0”（非擦除挂起）。

### 29.4.6 EW1 模式

如果在将 FMR0 寄存器的 FMR01 位置“1”（CPU 改写模式有效）后将 FMR02 位置“1”（EW1 模式），就进入 EW1 模式。

能通过 FST 寄存器确认编程 / 擦除结束时的状态等。

要将挂起功能设定为有效时，必须先将 FMR2 寄存器的 FMR20 位置“1”（允许挂起），然后执行编程或者块擦除命令。如果在自动擦除用户 ROM 区的过程中转移到挂起状态，就必须将 FMR2 寄存器的 FMR22 位置“1”（允许中断请求引起的挂起请求）。而且，必须预先将转移到挂起状态的中断设定为中断允许状态。

如果发生中断请求，FMR2 寄存器的 FMR21 位就自动变为“1”（请求挂起），在等待  $t_d(\text{SR-SUS})$  后，中止自动擦除或者自动编程。在中断处理结束后，必须在将 FMR21 位置“0”（重新开始）后重新开始自动擦除或者自动编程。

### 29.4.7 挂起

挂起功能是指在自动编程或者自动擦除的过程中暂停擦除的功能。

在中止自动编程或者自动擦除后，能进行以下的操作（请参照“表 29.4 挂起时能进行的操作”）：

- 要确认编程挂起时，必须先确认 FST7 位变为“1”（就绪），然后通过 FST3 位变为“1”（正在编程挂起）来确认已进入挂起状态（当 FST3 位变为“0”（非编程挂起）时，编程结束）。
- 要确认擦除挂起时，必须先确认 FST7 位变为“1”（就绪），然后通过 FST6 位变为“1”（正在擦除挂起）来确认已进入挂起状态（当 FST6 位变为“0”（非擦除挂起）时，擦除结束）。

擦除挂起的相关时序（EW0 模式）如图 29.3 所示。

表 29.4 挂起时能进行的操作

		挂起时的操作											
		数据闪存 (转移到挂起前执行擦除的块)			数据闪存 (转移到挂起前未执行擦除的块)			程序 ROM (转移到挂起前执行擦除的块)			程序 ROM (转移到挂起前未执行擦除的块)		
		擦除	编程	读	擦除	编程	读	擦除	编程	读	擦除	编程	读
转移到挂起前 执行擦除的区域	数据闪存	×	×	×	×	○	○	—	—	—	×	○	○
	程序 ROM	—	—	—	×	○	○	×	×	×	×	○	○
转移到挂起前 执行程序的区域	数据闪存	×	×	×	×	×	○	—	—	—	×	×	○
	程序 ROM	—	—	—	×	×	○	×	×	×	×	×	○

注 1. ○表示能使用挂起功能进行操作，×表示禁止操作，—表示无组合。

注 2. 能进行块擦除，能对程序、锁定位程序、读锁定位状态的各命令进行编程。  
能在 FST 寄存器的 FST7 位为“1”（就绪）时执行清除状态寄存器的命令。  
禁止在挂起时进行块空白检查。

注 3. 在转移到挂起状态后，立即进入读阵列模式。

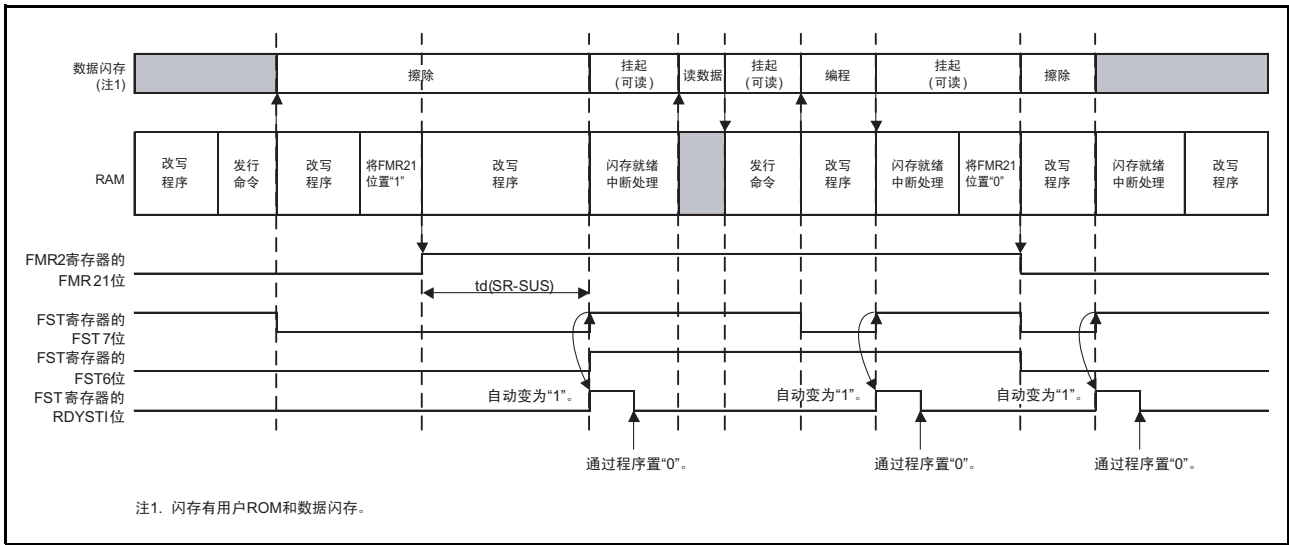


图 29.3 擦除挂起的相关时序 (EW0 模式)

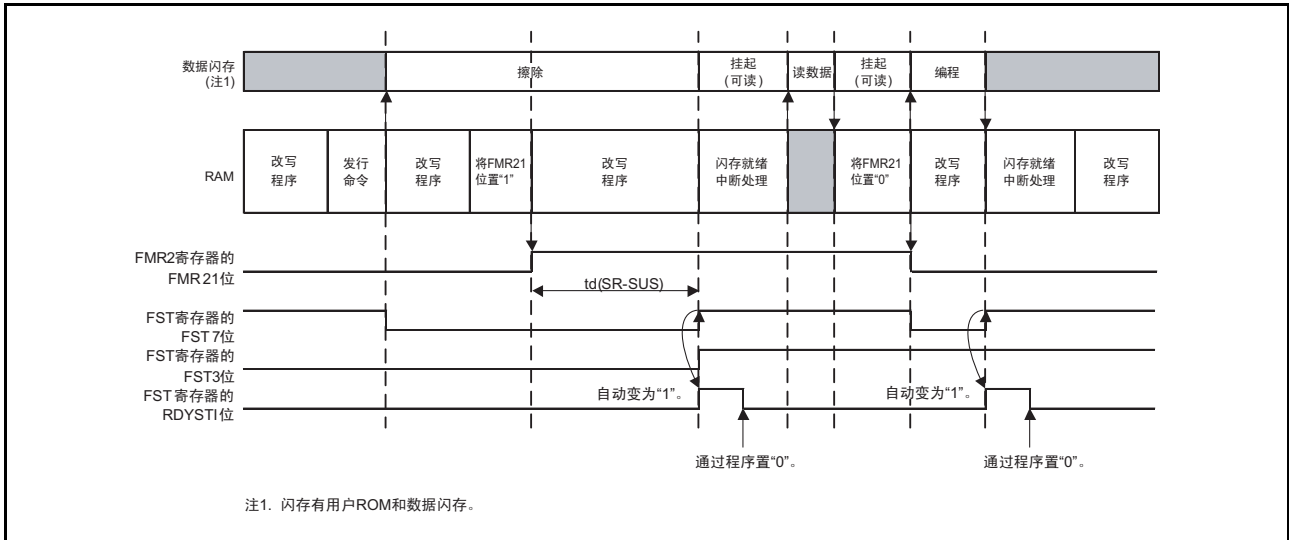


图 29.4 编程挂起的相关时序 (EW0 模式)

### 29.4.8 各模式的设定和解除方法

EW0 模式和 EW1 模式的设定和解除方法分别如图 29.5 和图 29.6 所示。

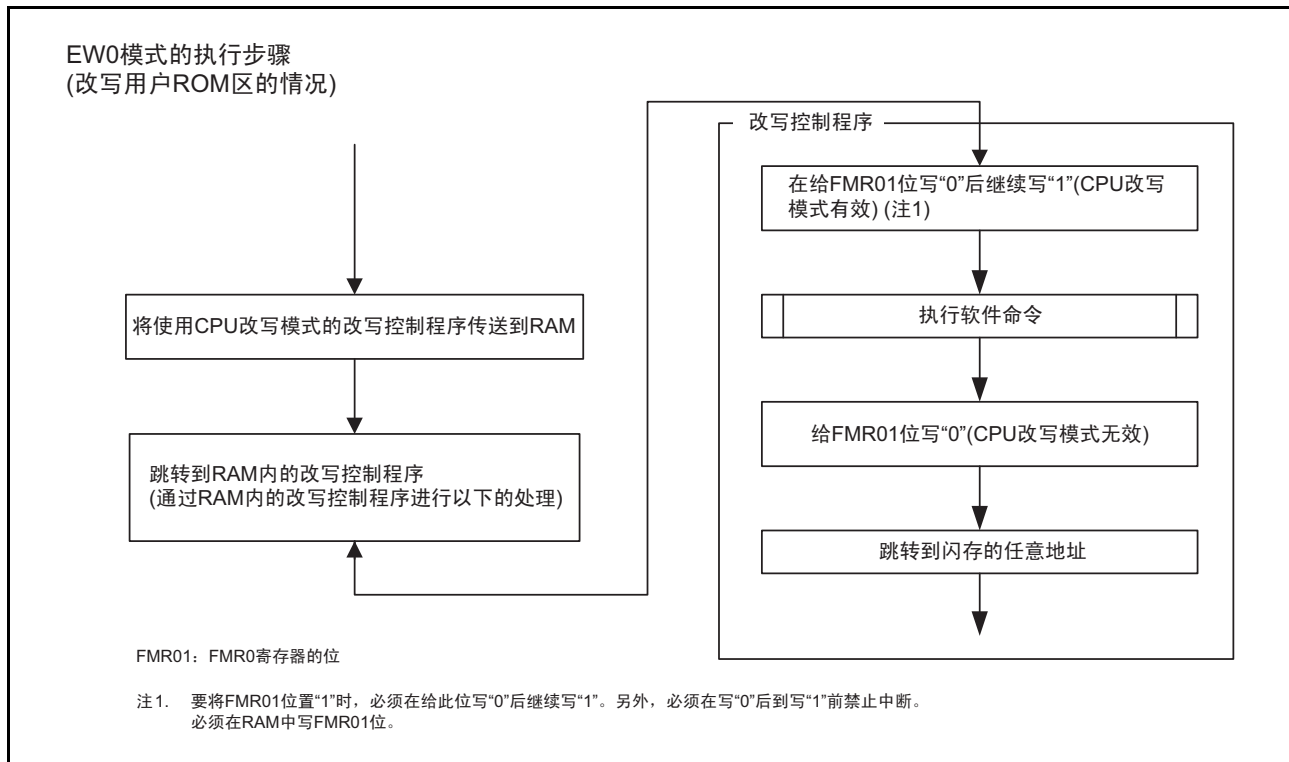


图 29.5 EW0 模式的设定和解除方法

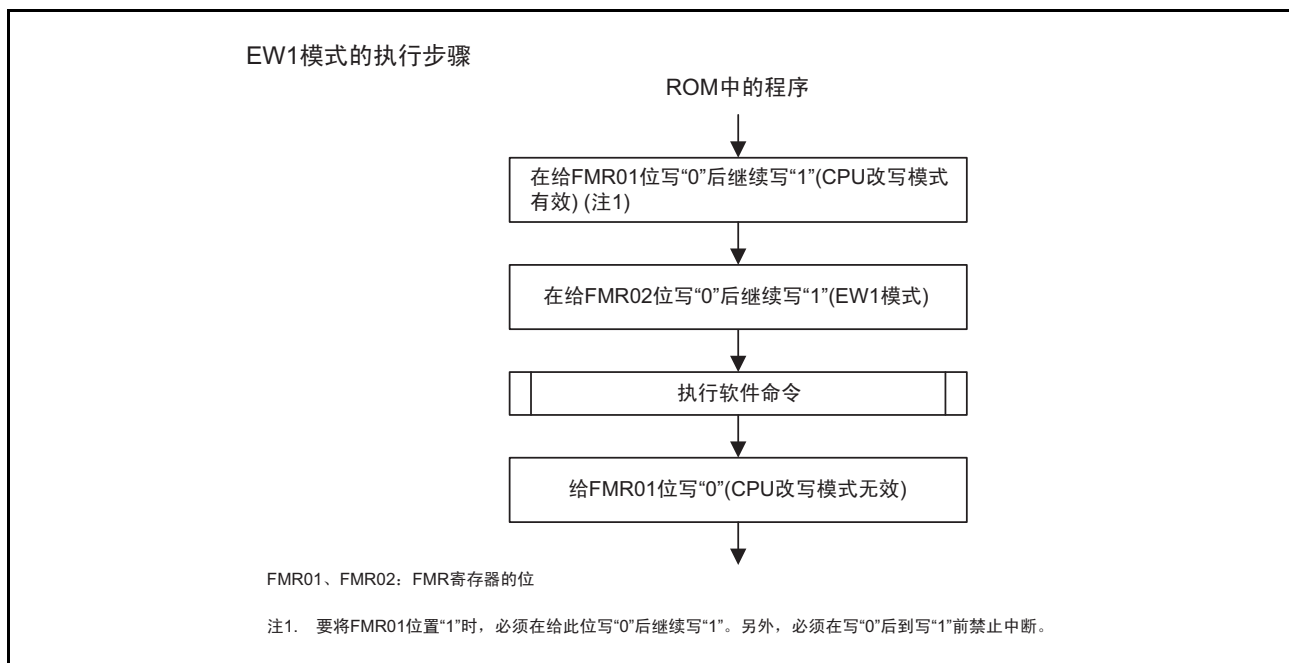


图 29.6 EW1 模式的设定和解除方法

### 29.4.9 数据保护功能

闪存的程序 ROM 的各块有非易失性的锁定位，锁定位在 FMR1 寄存器的 FMR13 位为“0”（锁定位有效）时有效。能通过锁定位禁止（锁定）对各块进行编程和擦除，因此能防止数据的误编程和误擦除。由锁定位控制的块的状态如下所示：

- 当锁定位数据是“0”时，为锁定状态（不能编程和擦除该块）。
- 当锁定位数据是“1”时，为非锁定状态（能编程和擦除该块）。

如果执行锁定位编程命令，锁定位数据就变为“0”（锁定状态）；如果擦除块，此位就变为“1”（非锁定状态）。不能通过命令将锁定位数据置“1”。

能通过读锁定位状态的命令来读锁定位的数据。

如果将 FMR13 位置“1”（锁定位无效），锁定位的功能就无效，全部的块为非锁定状态（各锁定位的数据不变）；如果将 FMR13 位置“0”，锁定位的功能就有效（保持锁定位的数据）。

如果在 FMR13 位为“1”的状态下执行块擦除命令，就擦除对象块，与锁定位无关。在擦除结束后，被擦除的对象块的锁定位变为“1”。

各命令的详细内容请参照“29.4.10 软件命令”。

FMR13 位在自动擦除结束后变为“0”。在以下任意一个条件成立时，FMR13 位变为“0”。在擦除或者编程其他锁定状态的块时，必须再次将 FMR13 位置“1”，然后执行块擦除命令或者编程命令。

- 在 FST 寄存器的 FST7 位从“0”（忙）变为“1”（就绪）时。
- 在发生命令顺序错误时。
- 在 FMR0 寄存器的 FMR01 位变为“0”（CPU 改写模式无效）时。
- 在 FMR0 寄存器的 FMSTP 位变为“1”（闪存停止）时。
- 在 FMR0 寄存器的 CMDRST 位变为“1”（擦除/编程停止）时。

FMR13 位操作的相关时序如图 29.7 所示。

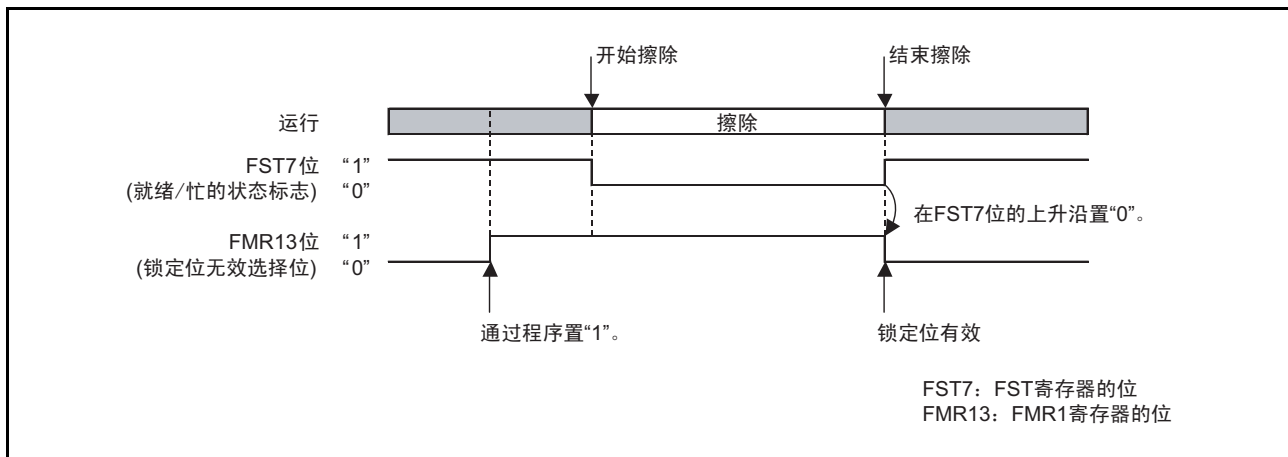


图 29.7 FMR13 位操作的相关时序



### 29.4.10 软件命令

以下说明软件命令，必须以 8 位为单位读写命令和数据。  
不能输入软件命令一览表以外的命令。

表 29.5 软件命令一览表

软件命令	第 1 总线周期			第 2 总线周期		
	模式	地址	数据	模式	地址	数据
读阵列	写	×	FFh			
清除状态寄存器	写	×	50h			
编程（以字节为单位）	写	WA	40h	写	WA	WD
块擦除	写	×	20h	写	BA	D0h
锁定位编程	写	BT	77h	写	BT	D0h
读锁定位状态	写	×	71h	写	BT	D0h
块空白检查	写	×	25h	写	BA	D0h

WA: 编程地址（在以字为单位进行编程时，必须指定偶数地址。）

WD: 编程数据（以字节为单位）

BA: 块的任意地址

BT: 块的起始地址

×: 用户 ROM 区内的任意地址

#### 29.4.10.1 读阵列

这是读闪存的命令。

如果在第 1 总线周期写“FFh”，就进入读阵列模式。如果在下一个总线周期以后输入要读的地址，就能以 8 位为单位读指定地址的内容。

因为在写其他命令前一直保持读阵列模式，所以能连续读多个地址的内容。

在解除复位后，或者在执行编程、块擦除、块空白检查、读锁定位状态或者清除状态寄存器的各命令后，或者在转移到擦除挂起状态后，进入读阵列模式。

#### 29.4.10.2 清除状态寄存器

这是将 FST 寄存器的 FST4 ~ FST5 位置“0”的命令。

如果在第 1 总线周期写“50h”，FST 寄存器的 FST4 ~ FST5 位就变为“0”。

## 29.4.10.3 编程

这是以 1 字节为单位将数据写到闪存的命令。

如果在第 1 总线周期给编程地址写“40h”并且在第 2 总线周期给编程地址写数据，就开始自动编程（数据的编程和验证）。第 1 总线周期的地址值和第 2 总线周期指定的编程地址必须相同。

能通过 FST 寄存器的 FST7 位确认自动编程的结束。FST7 位在自动编程期间为“0”，在编程结束后为“1”。在自动编程结束后，能通过 FST 寄存器的 FST4 位得知自动编程的结果（参照“29.4.11 全状态检查”）。不能对已编程的地址进行追加写。

能通过锁定位禁止对程序 ROM 内的各块执行编程命令。

当 FMR1 寄存器的 FMR14 位为“1”（禁止改写）时，不接受数据闪存块 A 的编程命令；当 FMR15 位为“1”（禁止改写）时，不接受数据闪存块 B 的编程命令。

禁止闪存就绪状态的中断时的编程流程图如图 29.8 所示，禁止闪存就绪状态的中断而允许挂起时的 EW0 模式的编程流程图图 29.9 所示。

在 EW1 模式中，不能对已装入改写控制程序的地址执行此命令。

当 FMR0 寄存器的 RDYSTIE 位为“1”（允许闪存就绪状态的中断）时，能在自动编程结束时产生闪存就绪状态的中断。在 RDYSTIE 位为“1”并且 FMR2 寄存器的 FMR20 位为“1”（允许挂起）时，如果 FMR21 位变为“1”（请求挂起），就中止自动编程，产生闪存就绪状态的中断。能通过在中断程序中读 FST 寄存器得知自动编程的结果。

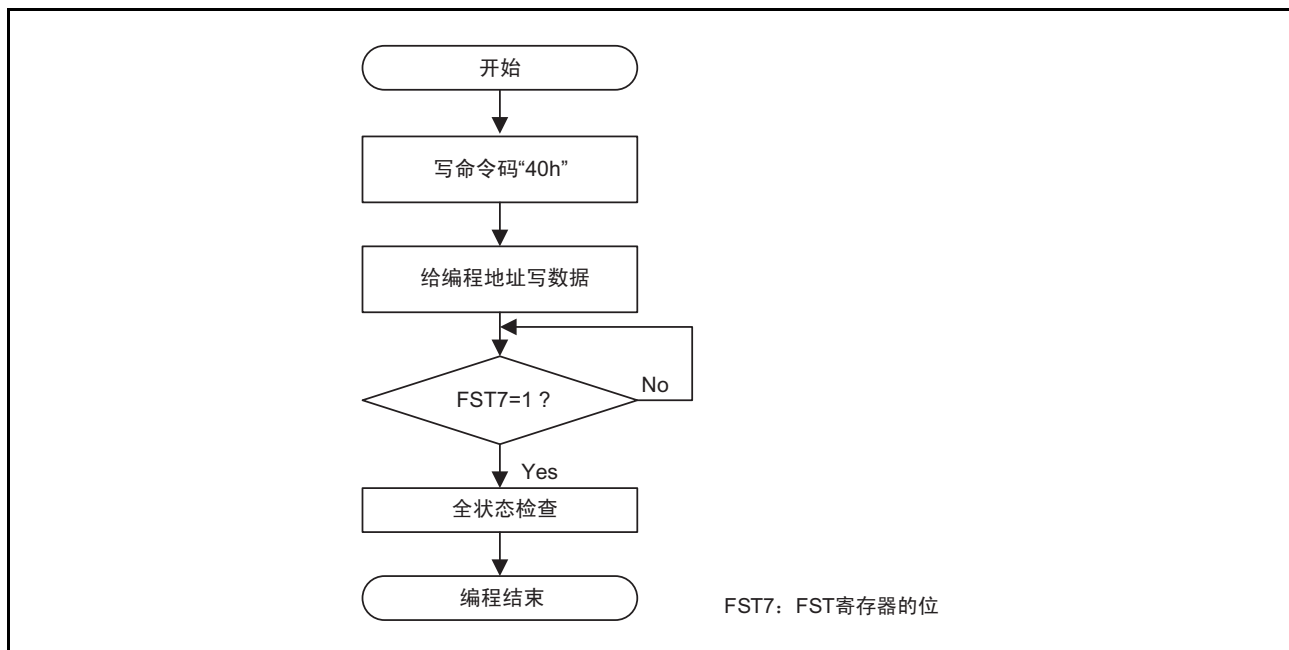


图 29.8 编程流程图（禁止闪存就绪状态的中断）

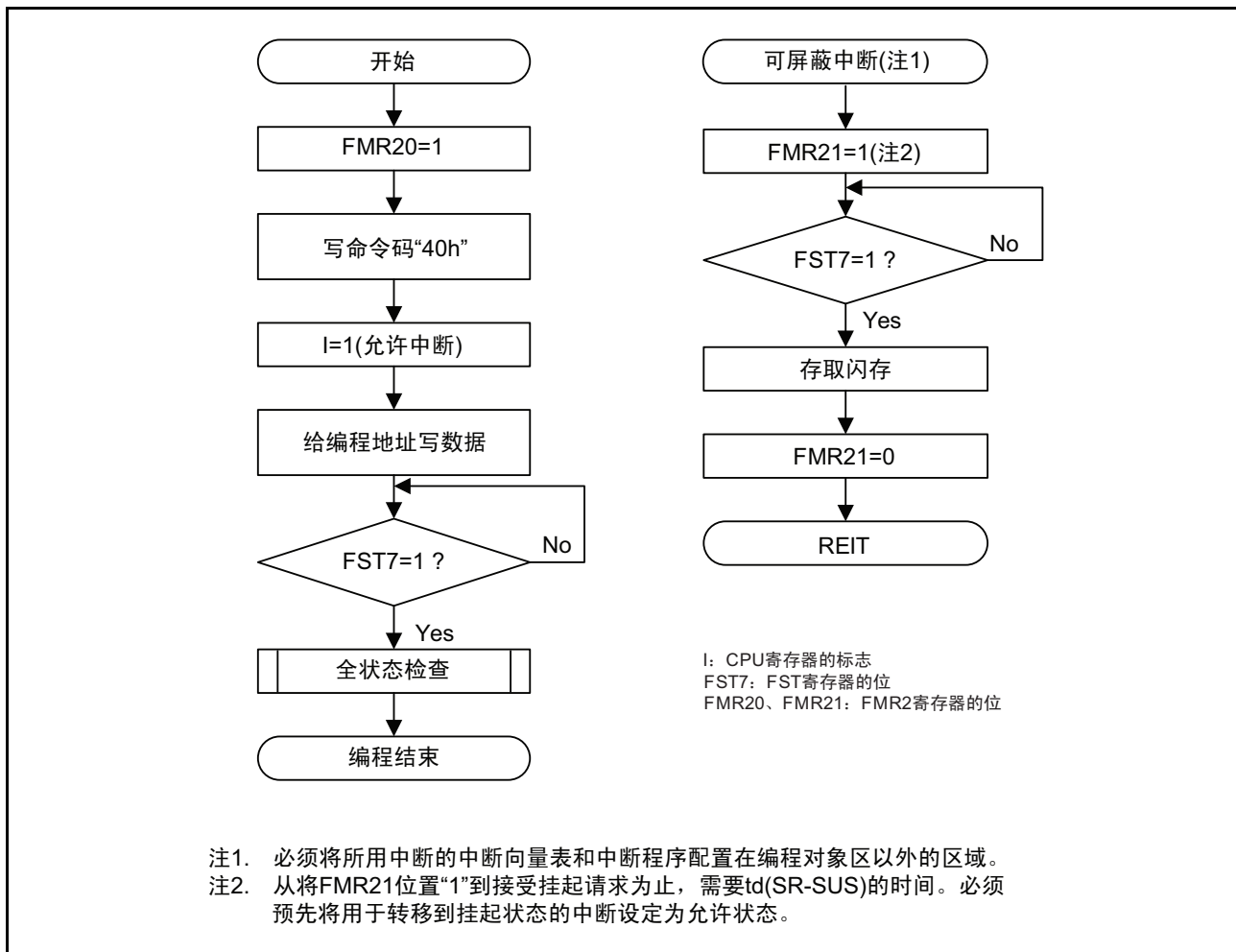


图 29.9 EWO 模式的编程流程图（禁止闪存就绪状态的中断而允许挂起）

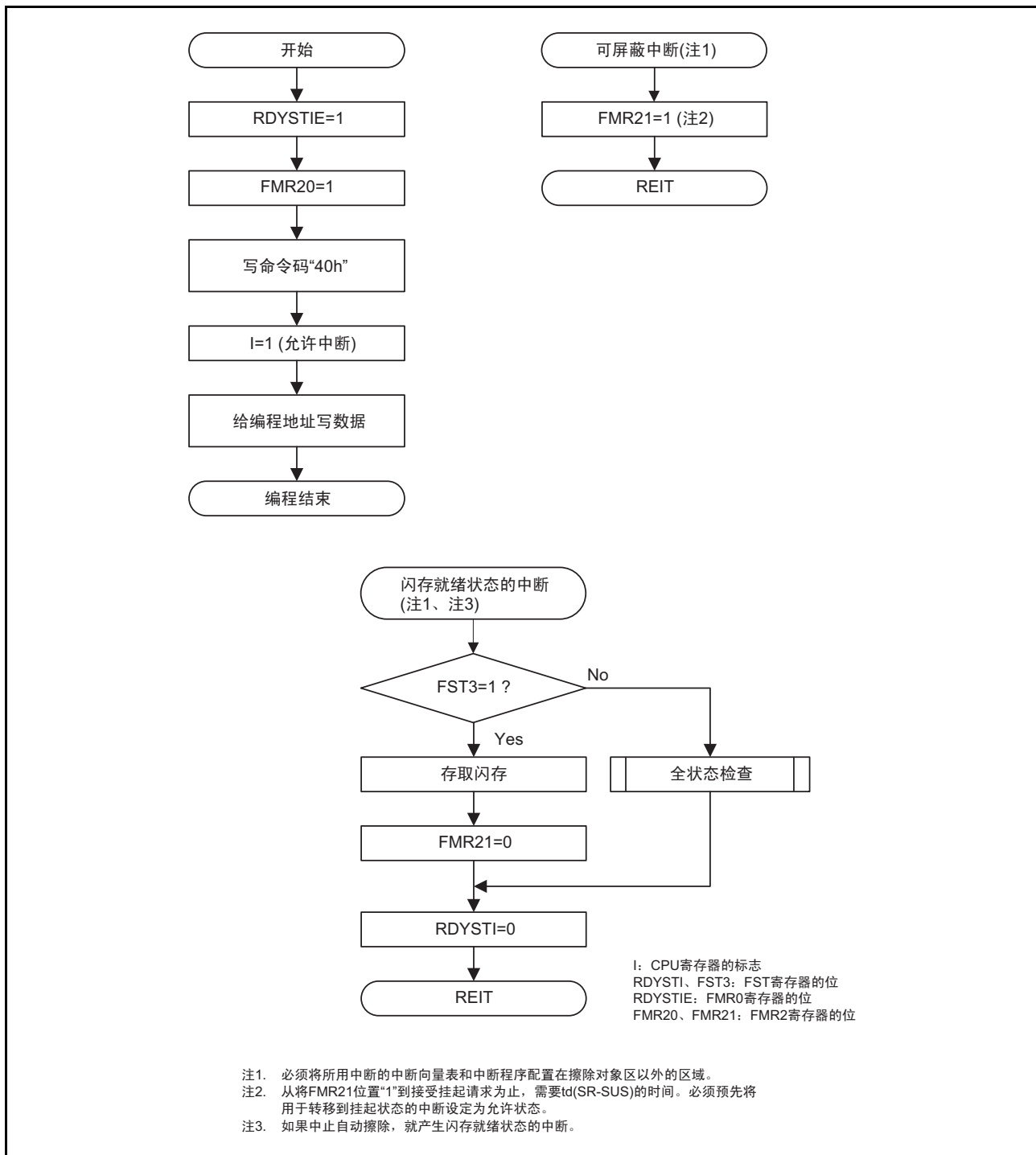


图 29.10 EWO 模式的编程流程图（允许闪存就绪状态的中断并且允许挂起）

如果将 FMR22 位置 “1”（允许中断请求引起的挂起请求），就在自动擦除过程中发生中断请求时，自动将 FMR21 位置 “1”（请求挂起）。在 EW1 模式中，如果在改写用户 ROM 区的过程中使用挂起功能，就必须将 FMR22 位置 “1”。

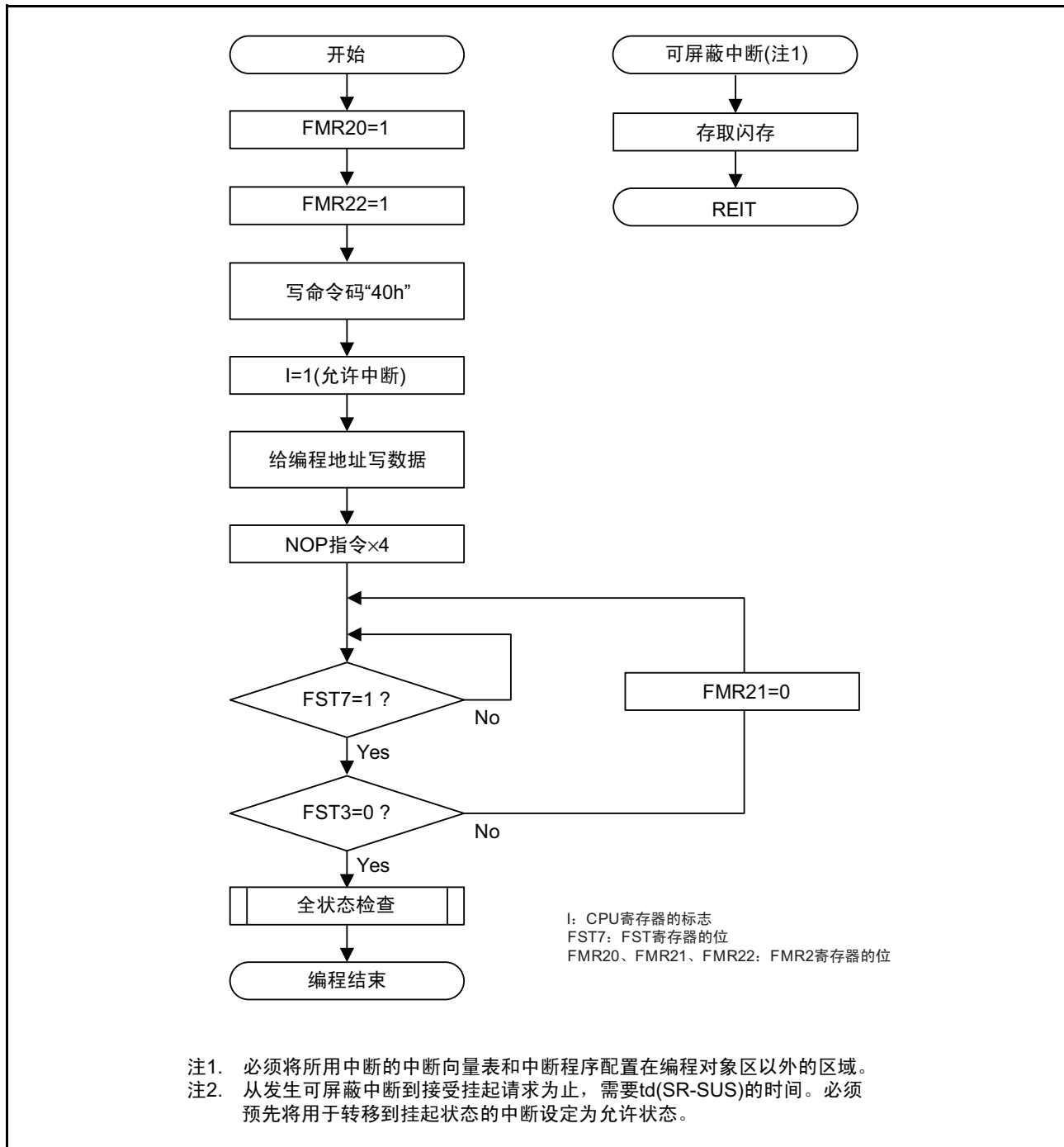


图 29.11 EW1 模式的编程流程图（禁止闪存就绪状态的中断而允许挂起）

## 29.4.10.4 块擦除

如果在第 1 总线周期写 “20h” 并且在第 2 总线周期给块的任意地址写 “D0h”，就开始对指定的块进行自动擦除（擦除和擦除验证）。

能通过 FST 寄存器的 FST7 位确认自动擦除的结束。FST7 位在自动擦除期间为 “0”，在擦除结束后为 “1”。在自动擦除结束后，块内的数据全部为 “FFh”。

在自动擦除结束后，能通过 FST 寄存器的 FST5 位得知自动擦除的结果（参照 “29.4.11 全状态检查”）。能通过锁定位禁止对程序 ROM 内的各块执行块擦除命令。

当 FMR1 寄存器的 FMR14 位为 “1”（禁止改写）时，不接受数据闪存块 A 的块擦除命令；当 FMR15 位为 “1”（禁止改写）时，不接受数据闪存块 B 的块擦除命令。

EW0 模式的禁止闪存就绪状态的中断时的块擦除流程图如图 29.12 所示，EW0 模式的禁止闪存就绪状态的中断而允许挂起时的块擦除流程图如图 29.13 所示，EW0 模式的允许闪存就绪状态的中断并且允许挂起时的块擦除流程图如图 29.14 所示。

在 EW1 模式中，不能对已装入改写控制程序的块执行此命令。

当 FMR0 寄存器的 RDYSTIE 位为 “1”（允许闪存就绪状态的中断）时，能在自动擦除结束时产生闪存就绪状态的中断；当 RDYSTIE 位为 “1” 并且 FMR2 寄存器的 FMR20 位为 “1”（允许挂起）时，如果 FMR21 位变为 “1”（请求挂起）并且中止自动擦除，就产生闪存就绪状态的中断。能通过在中断程序中读 FST 寄存器得知自动擦除的结果。

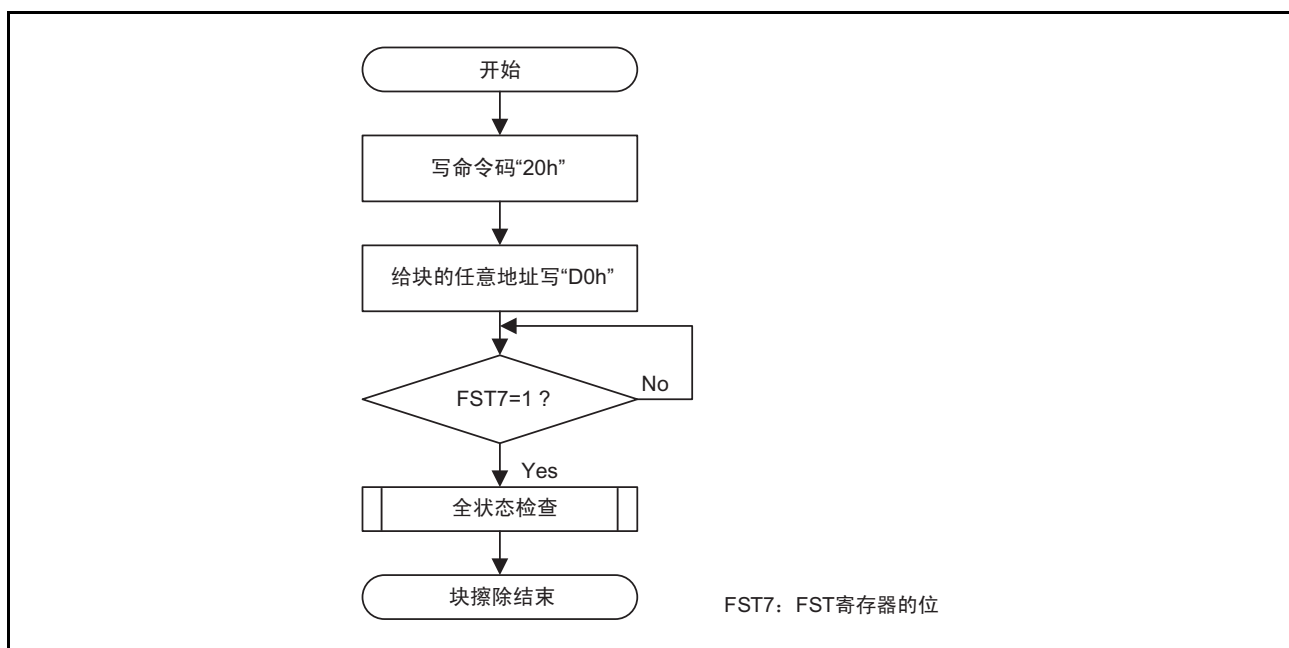


图 29.12 EW0 模式的块擦除流程图（禁止闪存就绪状态的中断）

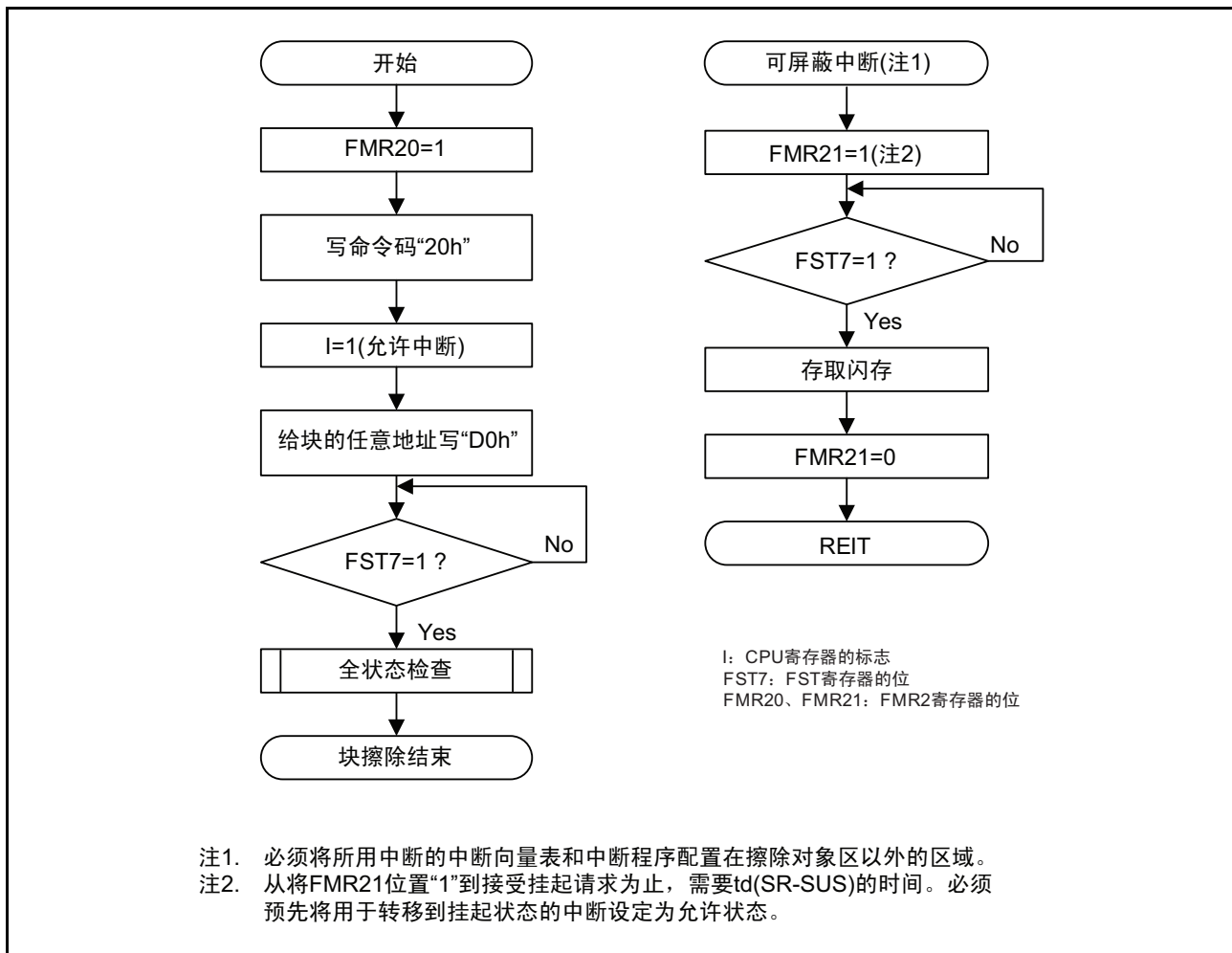


图 29.13 EW0 模式的块擦除流程图（禁止闪存就绪状态的中断而允许挂起）

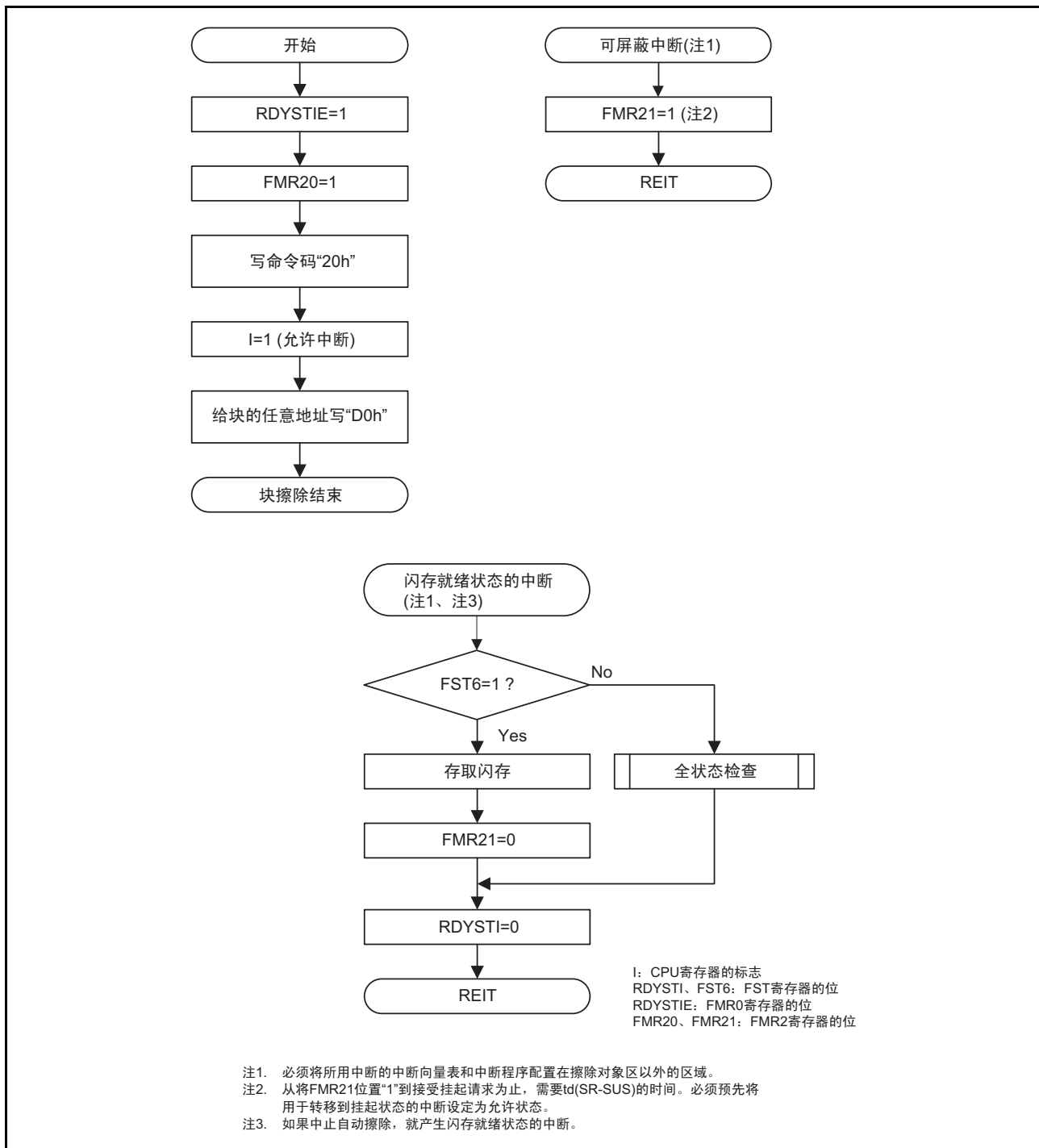


图 29.14 EW0 模式的块擦除流程图（允许闪存就绪状态的中断并且允许挂起）



如果将 FMR22 位置 “1”（允许中断请求引起的挂起请求），就在自动擦除过程中发生中断请求时，自动将 FMR21 位置 “1”（请求挂起）。在 EW1 模式中，如果在改写用户 ROM 区的过程中使用挂起功能，就必须将 FMR22 位置 “1”。

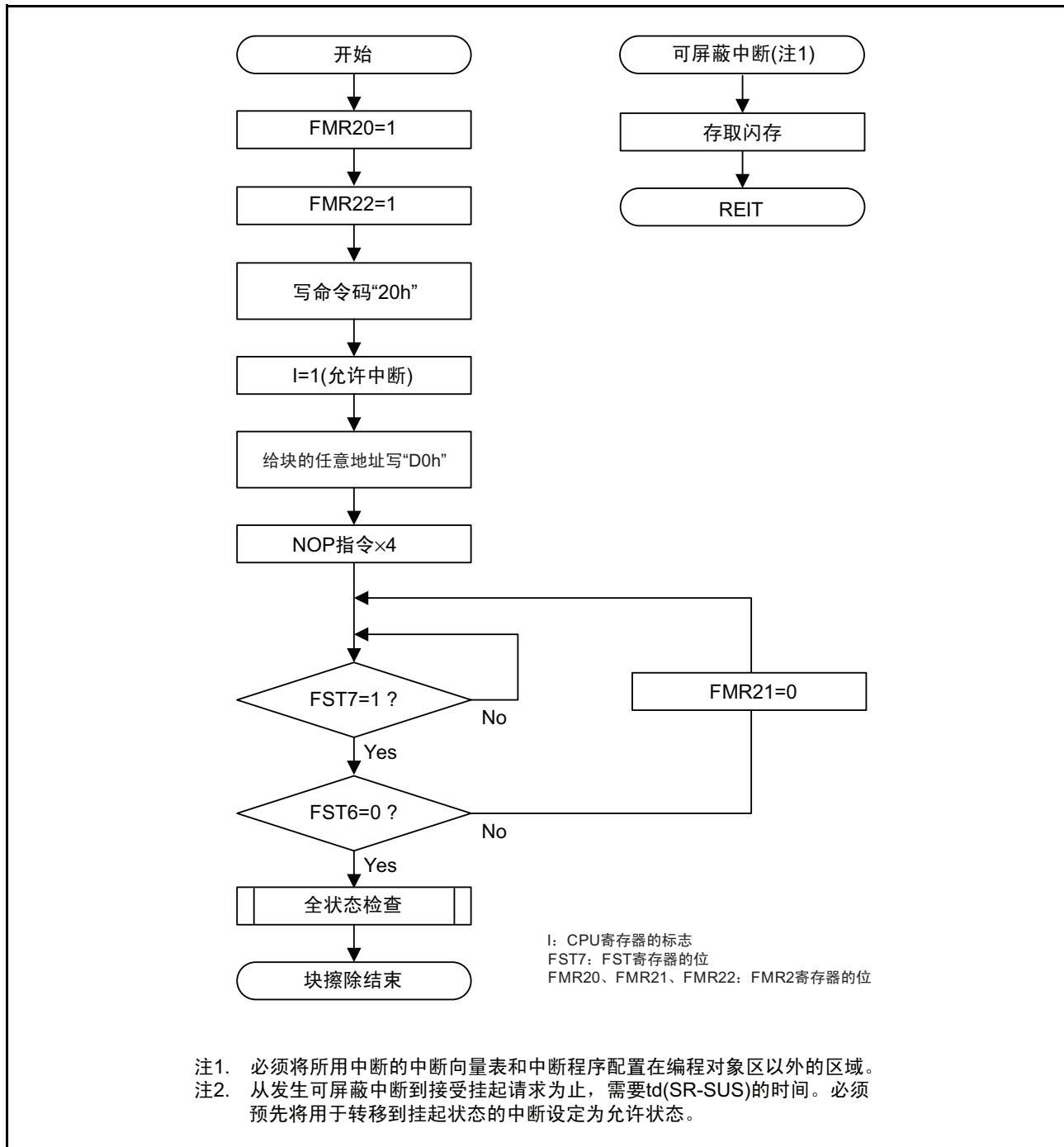


图 29.15 EW1 模式的块擦除流程图（禁止闪存就绪状态的中断而允许挂起）

## 29.4.10.5 锁定位编程

这是将程序 ROM 区内任意块的锁定位置“0”（锁定状态）的命令。

如果在第 1 总线周期给块的起始地址写“77h”并且在第 2 总线周期给块的起始地址写“D0h”，就给指定块的锁定位写“0”。第 1 总线周期的地址值和第 2 总线周期指定块的起始地址必须相同。

锁定位编程的流程图如图 29.16 所示。能通过读锁定位状态的命令来读锁定位的状态（锁定位数据）。

能通过 FST 寄存器的 FST7 位确认锁定位编程的结束。

有关锁定位的功能以及将锁定位置“1”（非锁定状态）的方法，请参照“29.4.9 数据保护功能”。

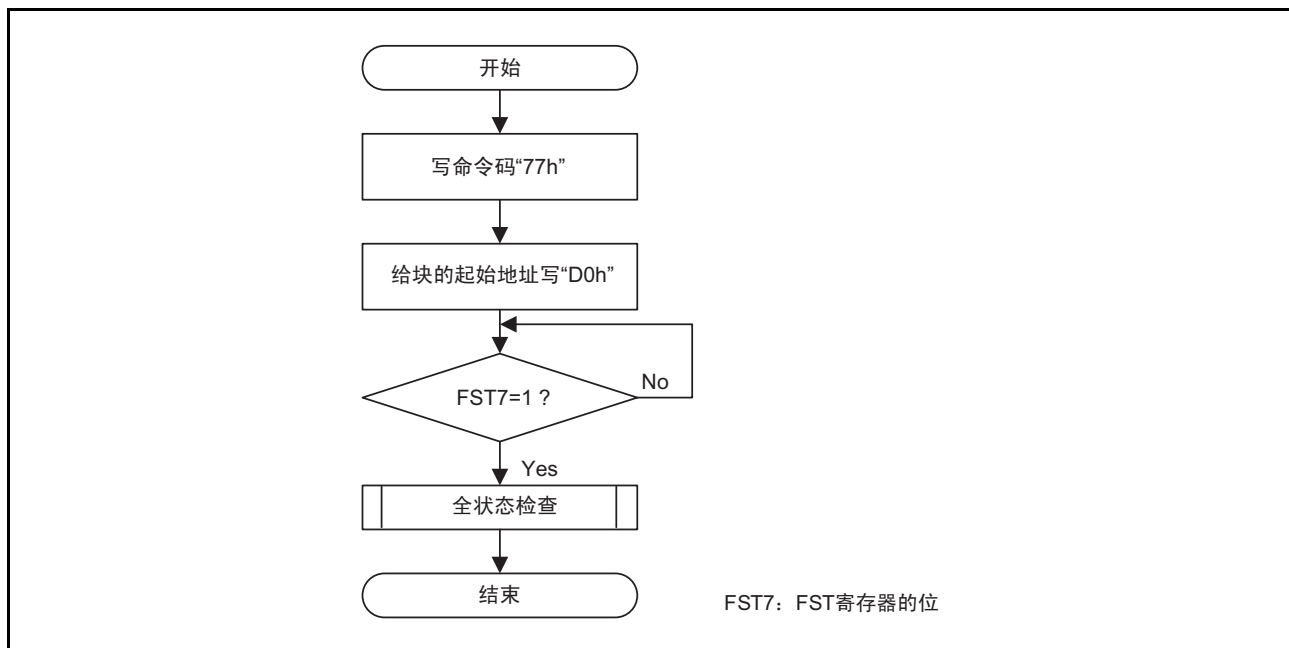


图 29.16 锁定位编程的流程图

## 29.4.10.6 读锁定状态

这是读程序 ROM 区内任意块的锁定位状态的命令。

如果在第 1 总线周期写“71h”并且在第 2 总线周期给块的起始地址写“D0h”，就将指定块的锁定位状态保存到 FST 寄存器的 LBDATA 位。必须在 FST 寄存器的 FST7 位变为“1”（就绪）后读 LBDATA 位。

读锁定状态的流程图如图 29.17 所示。

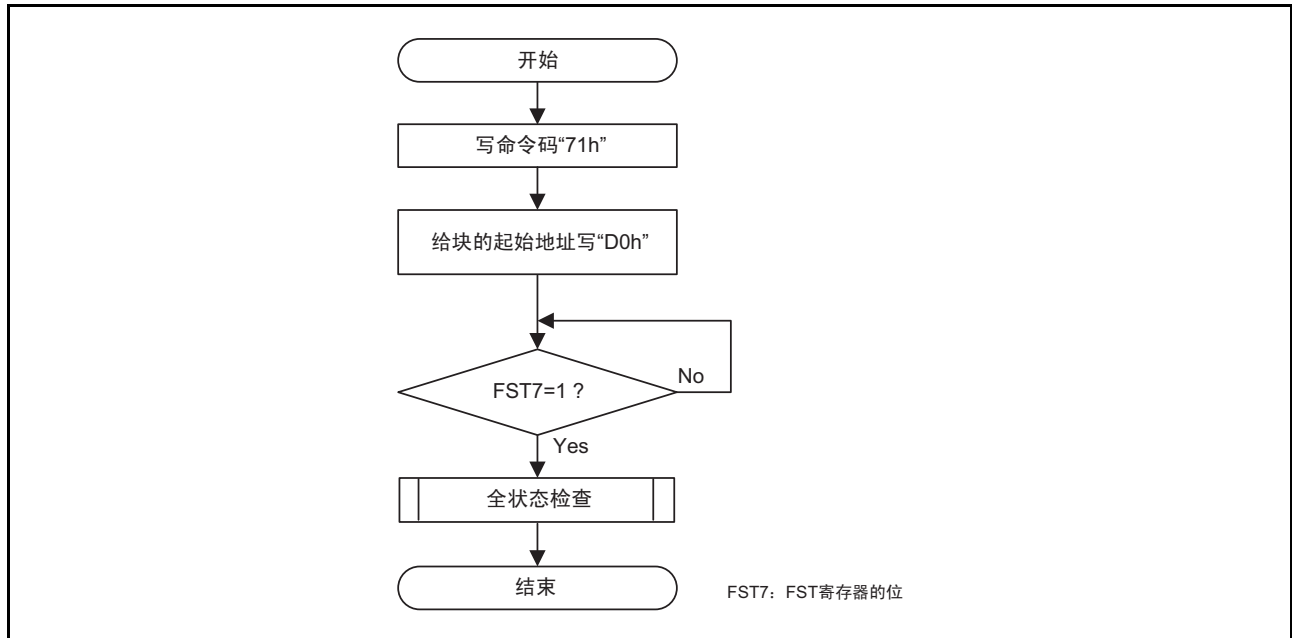


图 29.17 读锁定状态的流程图

## 29.4.10.7 块空白检查

这是确认任意块内的全部地址是否为空白数据“FFh”的命令。

如果在第 1 总线周期写“25h”并且在第 2 总线周期给块的任意地址写“D0h”，就开始对指定的块进行空白检查。能通过 FST 寄存器的 FST7 位确认空白检查的结束。FST7 位在空白检查期间为“0”，在结束后为“1”。

在空白检查结束后，能通过 FST 寄存器的 FST5 位得知空白检查的结果（参照“29.4.11 全状态检查”）。此命令用于检查对象块是否没有被编程，要确认擦除的正常结束时，必须进行全状态检查。

不能在 FST6 位为“1”（正在擦除挂起）时执行块空白检查命令。

块空白检查的流程图如图 29.18 所示。

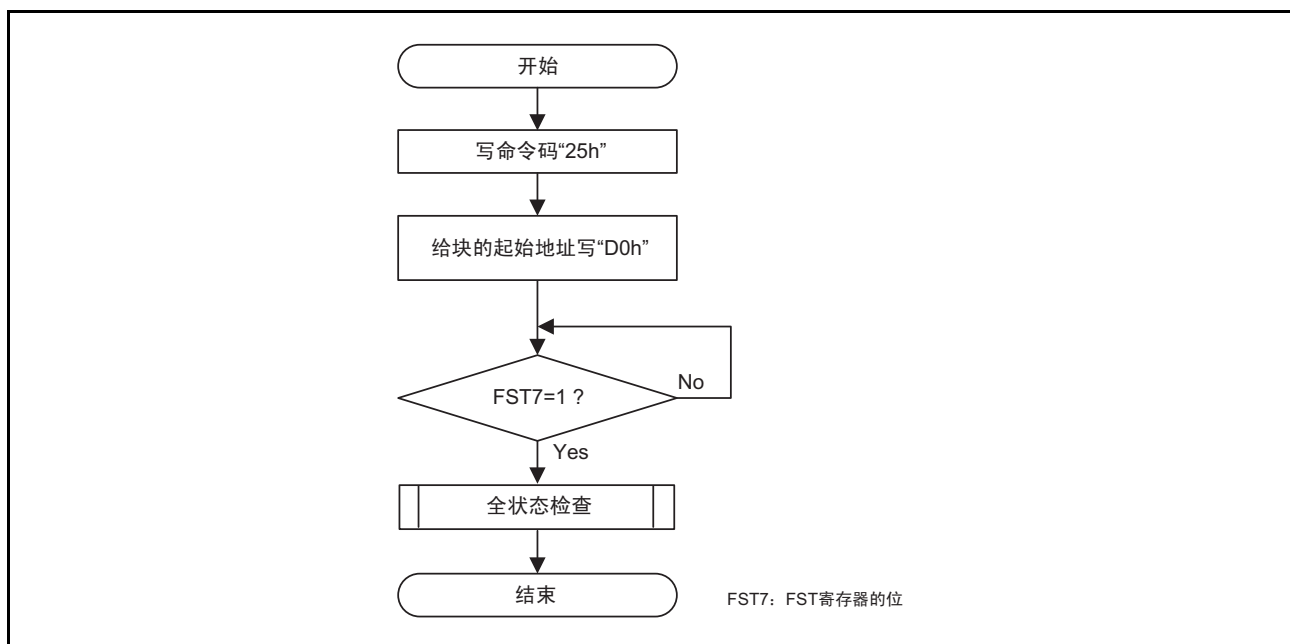


图 29.18 块空白检查的流程图

这是面向编程器厂商而不是面向一般用户的命令。

### 29.4.11 全状态检查

如果发生错误，FST 寄存器的 FST4 ~ FST5 位就变为“1”，表示各错误的发生。因此，能通过检查这些状态（全状态检查）确认执行结果。

错误和 FST 寄存器的状态如表 29.6 所示，全状态检查的流程图以及发生各错误时的处理方法如图 29.19 所示。

表 29.6 错误和 FST 寄存器的状态

FST 寄存器的状态		错误	发生错误的条件
FST5	FST4		
1	1	命令顺序错误	<ul style="list-style-type: none"> <li>在没有正确地写命令时。</li> <li>在块擦除命令的第 2 总线周期写了无效数据（“D0h”或者“FFh”以外的值）时。（注 1）</li> <li>在擦除挂起过程中执行了擦除命令。</li> <li>在编程挂起过程中执行了编程命令或者擦除命令。</li> <li>在挂起过程中执行了块命令。</li> </ul>
1	0	擦除错误	在执行了块擦除命令而无法正确地进行自动擦除时。
		空白检查错误	在执行了块空白检查命令并且读到空白数据“FFh”以外的数据时。
0	1	编程错误 / 锁定位编程错误	在执行了编程命令而无法正确地进行自动编程时。

注 1. 如果在这些命令的第 2 总线周期写“FFh”，就进入读阵列模式，同时第 1 总线周期写的命令码无效。

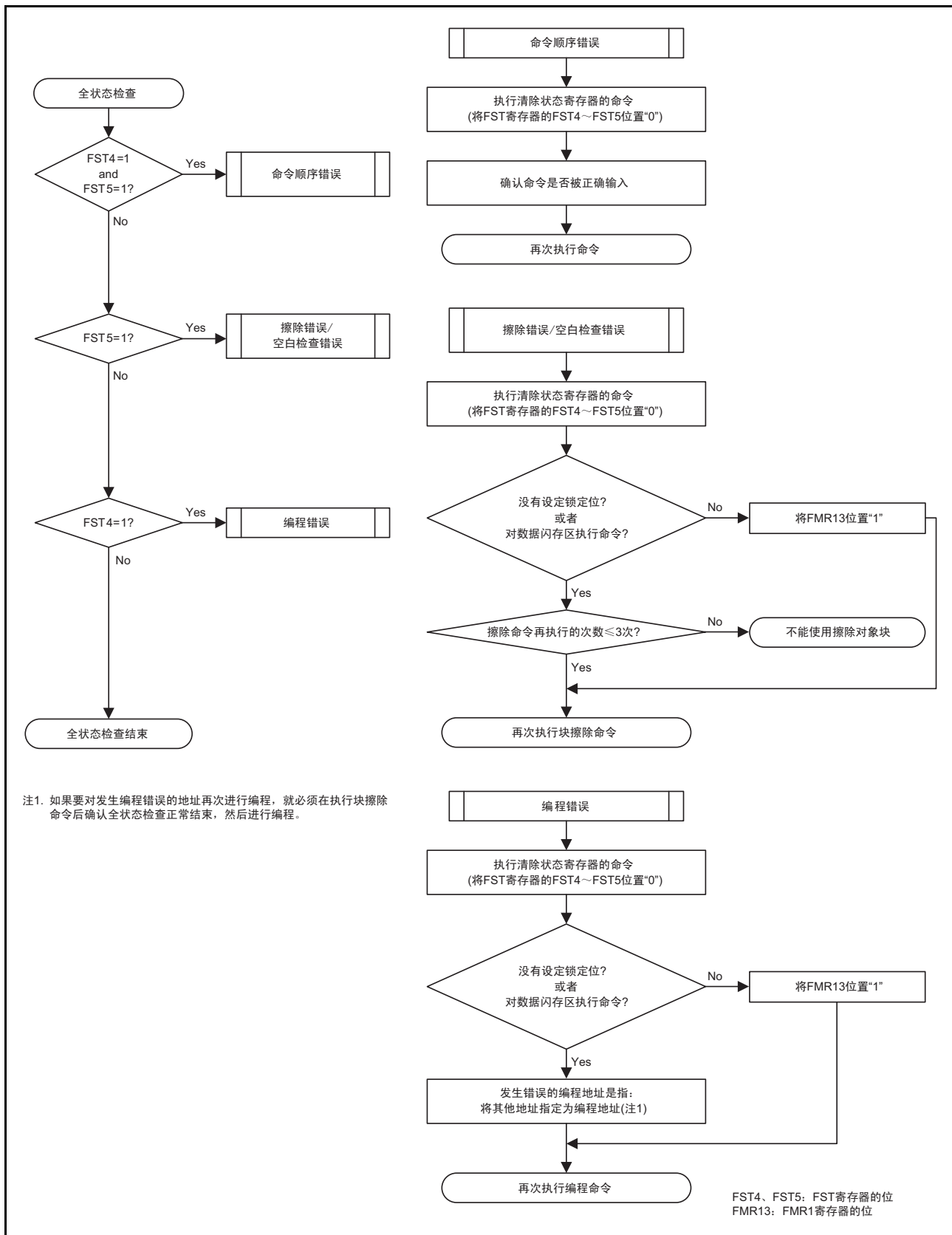


图 29.19 全状态检查的流程图以及发生各错误时的处理方法

## 29.5 标准串行输入 / 输出模式

在标准串行输入 / 输出模式中，能使用与本单片机对应的串行编程器，在将单片机安装到电路板的状态下改写用户 ROM 区。

标准串行输入 / 输出模式有以下 3 种：

- 标准串行输入/输出模式 1：使用时钟同步串行 I/O 连接串行编程器。
- 标准串行输入/输出模式 2：使用时钟异步串行 I/O 连接串行编程器。
- 标准串行输入/输出模式 3：使用特殊的时钟异步串行 I/O 连接串行编程器。

本单片机能使用标准串行输入 / 输出模式 2 和标准串行输入 / 输出模式 3。

有关和串行编程器的连接例子，请参照“附录 2. 和串行编程器的连接例子”；有关串行编程器，请向各厂家询问；有关串行编程器的操作方法，请参照串行编程器的用户使用手册。

闪存标准串行输入 / 输出模式 2 的引脚功能说明以及使用标准串行输入 / 输出模式 2 时的引脚处理例子分别如表 29.7 和图 29.20 所示，闪存标准串行输入 / 输出模式 3 的引脚功能说明以及使用标准串行输入 / 输出模式 3 时的引脚处理例子分别如表 29.8 和图 29.21 所示。

另外，在进行表 29.8 所示的引脚处理并且使用编程器改写闪存后，如果要在单芯片模式中执行闪存内的程序，就必须在给 MODE 引脚输入“H”电平后进行硬件复位。

### 29.5.1 ID 码检查功能

这是判断串行编程器送来的 ID 码和闪存中的 ID 码是否相同的功能。

ID 码检查功能的详细内容请参照“13. ID 码区域”。

表 29.7 引脚的功能说明（闪存标准串行输入 / 输出模式 2）

引脚名	名称	输入 / 输出	功能
VCC、VSS	电源输入		必须给 VCC 引脚输入编程 / 擦除的保证电压，给 VSS 输入 0V。
RESET	复位输入	输入	复位输入引脚
P9_0/XIN	P9_0 输入 / 时钟输入	输入	必须在 XIN 引脚和 XOUT 引脚之间连接陶瓷谐振器或者晶体振荡器。
P9_1/XOUT	P9_1 输入 / 时钟输出	输入 / 输出	
XCIN	时钟输入	输入	必须在 XCIN 引脚和 XCOUT 引脚之间连接晶体振荡器。
XCOUT	时钟输出	输入 / 输出	
VREF	基准电压	输入	必须输入“H”电平。
MODE	MODE	输入 / 输出	必须输入“L”电平。
P8_5	TXD0 输出	输出	串行数据的输出引脚
P8_6	RXD0 输入	输入	串行数据的输入引脚
其他输入 / 输出 端口引脚		输入	必须输入“H”电平或者输出“L”电平，或者将这些引脚置为开路。

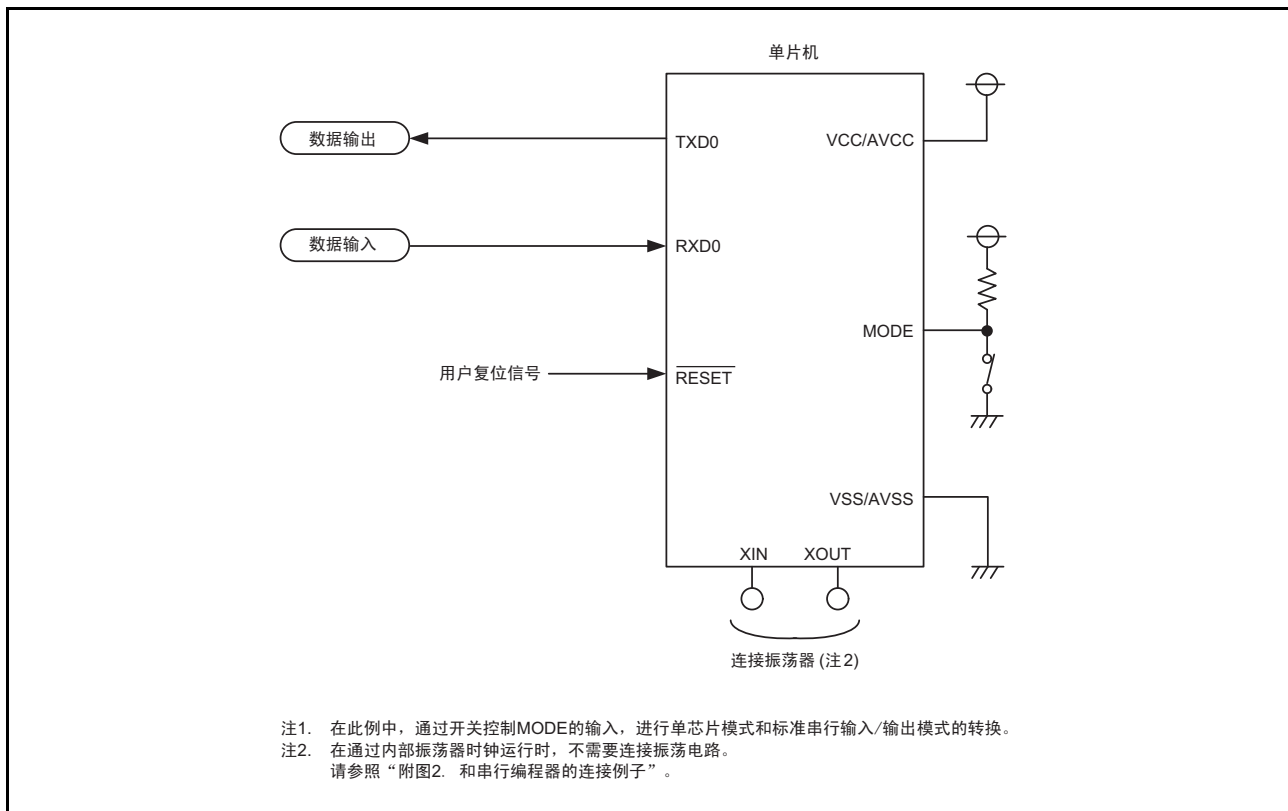


图 29.20 使用标准串行输入 / 输出模式 2 时的引脚处理例子

表 29.8 引脚的功能说明（闪存标准串行输入 / 输出模式 3）

引脚名	名称	输入 / 输出	功能
VCC、VSS	电源输入		必须给 VCC 引脚输入编程 / 擦除的保证电压，给 VSS 输入 0V。
RESET	复位输入	输入	复位输入引脚
P9_0/XIN	P9_0 输入 / 时钟输入	输入	必须在 XIN 引脚和 XOUT 引脚之间连接陶瓷谐振器或者晶体振荡器。
P9_1/XOUT	P9_1 输入 / 时钟输出	输入 / 输出	
XCIN	时钟输入	输入	必须在 XCIN 引脚和 XCOUT 引脚之间连接晶体振荡器。
XCOUT	时钟输出	输入 / 输出	
VREF	基准电压	输入	必须输入“H”电平。
MODE	MODE	输入 / 输出	这是串行数据的输入 / 输出引脚，必须连接闪存编程器。
其他输入 / 输出 端口引脚		输入	必须输入“H”电平或者输出“L”电平，或者将这些引脚置为开路。



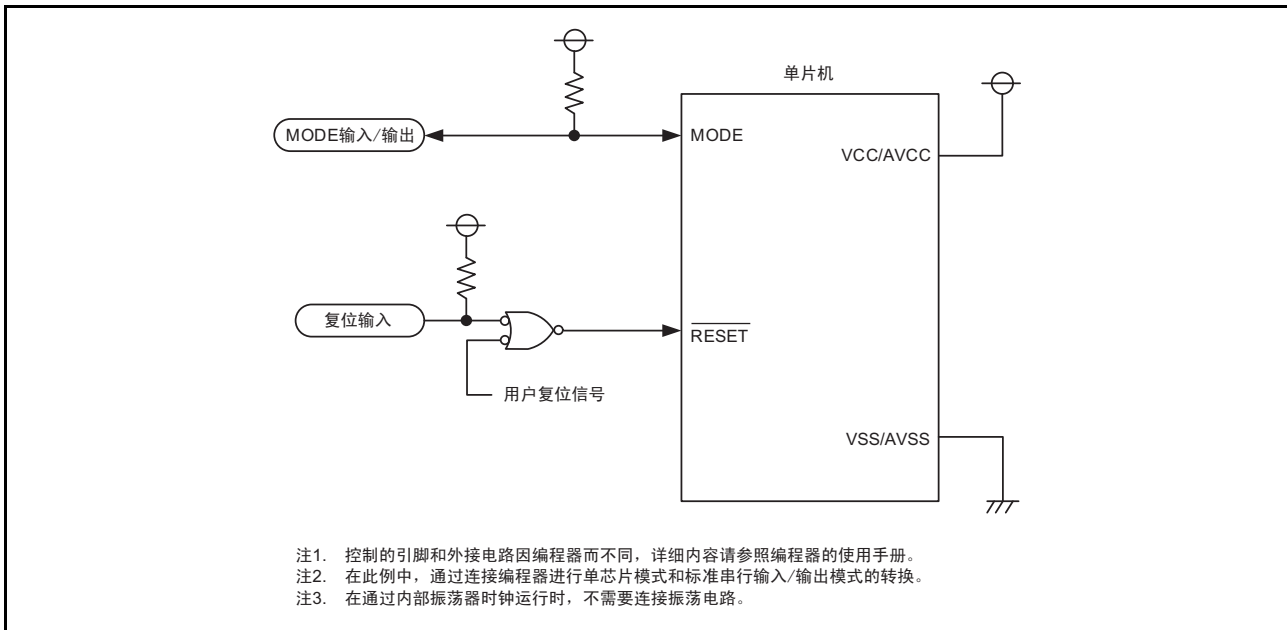


图 29.21 使用标准串行输入 / 输出模式 3 时的引脚处理例子

## 29.6 并行输入 / 输出模式

并行输入 / 输出模式是将操作内部闪存（读、编程、擦除等）所需的软件命令、地址、数据进行并行输入 / 输出的模式。

必须使用与本单片机对应的并行编程器。有关并行编程器，请向各厂家询问；有关并行编程器的操作方法，请参照并行编程器的用户使用手册。

在并行输入 / 输出模式中，能改写图 29.1 所示的用户 ROM 区。

### 29.6.1 ROM 码保护功能

ROM 码保护功能是禁止读和改写闪存的功能（参照“29.3.2 ROM 码保护功能”）。

## 29.7 使用闪存时的注意事项

### 29.7.1 CPU 改写模式

#### 29.7.1.1 禁止使用的指令

在 EW0 模式中改写程序 ROM 区的过程中，因为以下指令要参照闪存内部的数据，所以不能使用。

UND 指令、INTO 指令、BRK 指令

#### 29.7.1.2 中断

CPU 改写模式的中断如表 29.9 ~ 表 29.10 所示。

表 29.9 CPU 改写模式的中断 (1)

模式	擦除 / 编程的对象	状态	可屏蔽中断
EW0	数据闪存	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)	如果接受中断请求, 就进行中断处理。当 FMR22 位为 “1” (允许中断请求引起的挂起请求) 时, FMR21 位自动变为 “1” (请求挂起)。闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。 如果在 FMR22 位为 “0” (禁止中断请求引起的挂起请求) 时需要挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。 在中止自动擦除的状态下, 能对自动擦除执行块以外的块进行读和编程。 在中止自动编程的状态下, 能读自动编程执行块以外的块。 能通过将 FMR21 位置 “0” (重新开始) 重新开始自动擦除或者自动编程。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)	在自动擦除或者自动编程的过程中进行中断处理。
	程序 ROM	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)	如果接受中断请求, 就进行中断处理。当 FMR22 位为 “1” (允许中断请求引起的挂起请求) 时, FMR21 位自动变为 “1” (请求挂起)。闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。 如果在 FMR22 位为 “0” (禁止中断请求引起的挂起请求) 时需要挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。 在中止自动擦除的状态下, 能对自动擦除执行块以外的块进行读和编程。 在中止自动编程的状态下, 能读自动编程执行块以外的块。 能通过将 FMR21 位置 “0” (重新开始) 重新开始自动擦除或者自动编程。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)	在自动擦除或者自动编程的过程中进行中断处理。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)	在自动擦除或者自动编程的过程中进行中断处理。
	EW1	数据闪存	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)
正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)			优先进行自动擦除和自动编程, 而使中断请求等待。在自动擦除或者自动编程结束后进行中断处理。
程序 ROM		正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)	在 FMR22 位为 “1” (允许中断请求引起的挂起请求) 时, 如果接受中断请求, FMR21 位就自动变为 “1” (请求挂起), 闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程, 进行中断处理。 在中止自动擦除的状态下, 能对自动擦除执行块以外的块进行读和编程。 在中止自动编程的状态下, 能读自动编程执行块以外的块。 能通过将 FMR21 位置 “0” (重新开始) 重新开始自动擦除或者自动编程。 当 FMR22 位为 “0” (禁止中断请求引起的挂起请求) 时, 优先进行自动擦除和自动编程, 而使中断请求等待。在自动擦除或者自动编程结束后进行中断处理。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)	优先进行自动擦除和自动编程, 而使中断请求等待。 在自动擦除或者自动编程结束后进行中断处理。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)	优先进行自动擦除和自动编程, 而使中断请求等待。 在自动擦除或者自动编程结束后进行中断处理。

FMR21、FMR22: FMR2 寄存器的位

表 29.10 CPU 改写模式的中断 (2)

模式	擦除 / 编程的对象	状态	<ul style="list-style-type: none"> <li>看门狗定时器</li> <li>振荡停止检测</li> <li>电压监视 2</li> <li>电压监视 1</li> </ul> (注 1)	<ul style="list-style-type: none"> <li>未定义指令</li> <li>INTO 指令</li> <li>BRK 指令</li> <li>单步</li> </ul> (注 1)
EW0	数据闪存	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)	<p>如果接受中断请求, 就立即强制停止自动擦除或者自动编程, 对闪存进行复位。在经过一定时间后, 闪存重新启动, 然后开始中断处理。在被强制停止后, 有可能无法正常读取正在自动擦除的块或者正在自动编程的地址。因此, 必须在闪存重新启动后再次进行自动擦除并且确认自动擦除的正常结束。</p> <p>因为在命令执行过程中看门狗定时器不停止计数, 所以有可能发生中断请求。必须使用挂起功能定期对看门狗定时器进行初始化。</p>	不能在自动擦除或者自动编程的过程中使用。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)		
	程序 ROM	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)		
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)		
EW1	数据闪存	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)	<p>如果接受中断请求, 就立即强制停止自动擦除或者自动编程, 对闪存进行复位。在经过一定时间后, 闪存重新启动, 然后开始中断处理。在被强制停止后, 有可能无法正常读取正在自动擦除的块或者正在自动编程的地址。因此, 必须在闪存重新启动后再次进行自动擦除并且确认自动擦除的正常结束。</p> <p>因为在命令执行过程中看门狗定时器不停止计数, 所以有可能发生中断请求。必须使用挂起功能定期对看门狗定时器进行初始化。</p>	不能在自动擦除或者自动编程的过程中使用。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)		
	程序 ROM	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)		
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)		

FMR21、FMR22: FMR2 寄存器的位

注 1. 因为固定向量被分配在块 0, 所以不能在自动擦除块 0 的过程中使用非屏蔽中断。

### 29.7.1.3 存取方法

要将以下的位置“1”时，必须在给对象位写“0”后继续写“1”。另外，必须在写“0”后到写“1”前禁止中断。

- FMR0 寄存器的FMR01位和FMR02位
- FMR1 寄存器的FMR13位
- FMR2 寄存器的FMR20位、FMR22位和FMR27位

要将以下的位置“0”时，必须在给对象位写“1”后继续写“0”。另外，必须在写“1”后和写“0”前禁止中断。

- FMR1 寄存器的FMR14位和FMR15位

### 29.7.1.4 用户 ROM 区的改写

在使用 EW0 模式并且正在对保存改写控制程序的块进行改写时，如果电源电压降低，就无法正常地对改写控制程序进行改写，以后有可能无法改写闪存。因此，必须使用标准串行输入/输出模式改写此块。

### 29.7.1.5 编程

不能对已编程的地址进行追加写。

### 29.7.1.6 向停止模式或者等待模式的转移

不能在擦除挂起过程中转移到停止模式或者等待模式。

当 FST 寄存器的 FST7 位为“0”（忙（正在编程/擦除））时，不能转移到停止模式或者等待模式。

不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到停止模式或者等待模式。

### 29.7.1.7 闪存的编程电压和擦除电压

必须在电源电压 VCC 为 2.7 ~ 5.5V 的条件下进行程序 ROM 的编程和擦除，而不能在电源电压低于 2.7V 时进行编程和擦除。

### 29.7.1.8 块空白检查

不能在擦除挂起过程中执行块空白检查命令。

### 29.7.1.9 低消耗电流读模式

在低速时钟模式或者低速内部振荡器模式中，如果将 FMR2 寄存器的 FMR27 位置“1”（允许低消耗电流读模式），就能降低读闪存时的消耗电流。

在 CPU 时钟为以下的任何一种状态下，能使用低消耗电流读模式。

- CPU 时钟为低速内部振荡器时钟的4分频、8分频或者16分频。
- CPU 时钟为 XCIN 时钟的1分频（无分频）、2分频、4分频或者8分频。

但是，在选择 CPU 时钟频率不超过 3kHz 时，不能使用低消耗电流读模式。

在设定 CPU 时钟分频比后，必须将 FMR27 位置“1”（允许低消耗电流读模式）。有关降低功率的方法，请参照“10.8 功耗的降低”。

必须在将 FMR27 位置“0”（禁止低消耗电流读模式）后转移到等待模式或者停止模式，而不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到等待模式或者停止模式。

## 30. 电特性

## 30.1 绝对最大额定值

表 30.1 绝对最大额定值

符号	项目		测量条件	额定值	单位
$V_{CC}/AV_{CC}$	电源电压			-0.3 ~ 6.5	V
$V_I$	输入电压	XIN	XIN-XOUT 振荡时 (当振荡缓冲器 ON 时) (注 1)	-0.3 ~ 1.9	V
		XIN	XIN-XOUT 停止振荡时 (当振荡缓冲器 OFF 时) (注 1)	-0.3 ~ $V_{CC}+0.3$	V
		P5_4/VL1		-0.3 ~ VL2 (注 2)	V
		P5_5/VL2		VL1 ~ VL3	V
		P5_6/VL3		VL2 ~ 6.5	V
		其他引脚		-0.3 ~ $V_{CC}+0.3$	V
$V_O$	输出电压	XOUT	XIN-XOUT 振荡时 (当振荡缓冲器 ON 时) (注 1)	-0.3 ~ 1.9	V
		XOUT	XIN-XOUT 停止振荡时 (当振荡缓冲器 OFF 时) (注 1)	-0.3 ~ $V_{CC}+0.3$	V
		COM0 ~ COM3		-0.3 ~ VL3	V
		SEG0 ~ SEG39		-0.3 ~ VL3	V
		其他引脚		-0.3 ~ $V_{CC}+0.3$	V
$P_d$	功耗		$-40^{\circ}\text{C} \leq T_{opr} \leq 85^{\circ}\text{C}$	500	mW
$T_{opr}$	工作环境温度			-20 ~ 85 (N 版) / -40 ~ 85 (D 版)	$^{\circ}\text{C}$
$T_{stg}$	保存温度			-65 ~ 150	$^{\circ}\text{C}$

注 1. 有关各种运行的寄存器设定, 请参照“7. I/O 端口”和“9. 时钟发生电路”。

注 2. VL1 不能超过  $V_{CC}$ 。

## 30.2 推荐的工作条件

表 30.2 推荐运行条件

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版)  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目			测量条件	规格值			单位	
					最小	典型	最大		
$V_{CC}/AV_{CC}$	电源电压				1.8	—	5.5	V	
$V_{SS}/AV_{SS}$	电源电压				—	0	—	V	
$V_{IH}$	“H”电平的 输入电压	非 CMOS 输入			$4.0V \leq V_{CC} \leq 5.5V$	$0.8V_{CC}$	—	$V_{CC}$	V
					$2.7V \leq V_{CC} < 4.0V$	$0.8V_{CC}$	—	$V_{CC}$	V
					$1.8V \leq V_{CC} < 2.7V$	$0.9V_{CC}$	—	$V_{CC}$	V
		CMOS 输入	输入电平的 转换功能 (I/O 端口)	输入电平的 选择: $0.35V_{CC}$	$4.0V \leq V_{CC} \leq 5.5V$	$0.5V_{CC}$	—	$V_{CC}$	V
					$2.7V \leq V_{CC} < 4.0V$	$0.55V_{CC}$	—	$V_{CC}$	V
					$1.8V \leq V_{CC} < 2.7V$	$0.65V_{CC}$	—	$V_{CC}$	V
		输入电平的 选择: $0.5V_{CC}$	$4.0V \leq V_{CC} \leq 5.5V$	$0.65V_{CC}$	—	$V_{CC}$	V		
			$2.7V \leq V_{CC} < 4.0V$	$0.7V_{CC}$	—	$V_{CC}$	V		
			$1.8V \leq V_{CC} < 2.7V$	$0.8V_{CC}$	—	$V_{CC}$	V		
	输入电平的 选择: $0.7V_{CC}$	$4.0V \leq V_{CC} \leq 5.5V$	$0.85V_{CC}$	—	$V_{CC}$	V			
		$2.7V \leq V_{CC} < 4.0V$	$0.85V_{CC}$	—	$V_{CC}$	V			
		$1.8V \leq V_{CC} < 2.7V$	$0.85V_{CC}$	—	$V_{CC}$	V			
$V_{IL}$	“L”电平的 输入电压	非 CMOS 输入			$4.0V \leq V_{CC} \leq 5.5V$	0	—	$0.2V_{CC}$	V
					$2.7V \leq V_{CC} < 4.0V$	0	—	$0.2V_{CC}$	V
					$1.8V \leq V_{CC} < 2.7V$	0	—	$0.05V_{CC}$	V
		CMOS 输入	输入电平的 转换功能 (I/O 端口)	输入电平的 选择: $0.35V_{CC}$	$4.0V \leq V_{CC} \leq 5.5V$	0	—	$0.2V_{CC}$	V
					$2.7V \leq V_{CC} < 4.0V$	0	—	$0.2V_{CC}$	V
					$1.8V \leq V_{CC} < 2.7V$	0	—	$0.2V_{CC}$	V
		输入电平的 选择: $0.5V_{CC}$	$4.0V \leq V_{CC} \leq 5.5V$	0	—	$0.4V_{CC}$	V		
			$2.7V \leq V_{CC} < 4.0V$	0	—	$0.3V_{CC}$	V		
			$1.8V \leq V_{CC} < 2.7V$	0	—	$0.2V_{CC}$	V		
	输入电平的 选择: $0.7V_{CC}$	$4.0V \leq V_{CC} \leq 5.5V$	0	—	$0.55V_{CC}$	V			
		$2.7V \leq V_{CC} < 4.0V$	0	—	$0.45V_{CC}$	V			
		$1.8V \leq V_{CC} < 2.7V$	0	—	$0.35V_{CC}$	V			
$I_{OH(sum)}$	“H”电平的总峰值输出电流	全部引脚的 $I_{OH(peak)}$ 总和			—	—	-160	mA	
$I_{OH(sum)}$	“H”电平的总平均输出电流	全部引脚的 $I_{OH(avg)}$ 总和			—	—	-80	mA	
$I_{OH(peak)}$	“H”电平的峰值输出电流	端口 P7_0、P7_1、P8 (注2)			—	—	-40	mA	
		其他引脚			—	—	-10	mA	
$I_{OH(avg)}$	“H”电平的平均输出电流 (注1)	端口 P7_0、P7_1、P8 (注2)			—	—	-20	mA	
		其他引脚			—	—	-5	mA	
$I_{OL(sum)}$	“L”电平的总峰值输出电流	全部引脚的 $I_{OL(peak)}$ 总和			—	—	160	mA	
$I_{OL(sum)}$	“L”电平的总平均输出电流	全部引脚的 $I_{OL(avg)}$ 总和			—	—	80	mA	
$I_{OL(peak)}$	“L”电平的峰值输出电流	端口 P7_0、P7_1、P8 (注2)			—	—	40	mA	
		其他引脚			—	—	10	mA	
$I_{OL(avg)}$	“L”电平的平均输出电流 (注1)	端口 P7_0、P7_1、P8 (注2)			—	—	20	mA	
		其他引脚			—	—	5	mA	
$f_{(XIN)}$	XIN 时钟的输入振荡频率	$2.7V \leq V_{CC} \leq 5.5V$			2	—	20	MHz	
		$1.8V \leq V_{CC} < 2.7V$			2	—	8	MHz	
$f_{(XCIN)}$	XCIN 振荡频率	$1.8V \leq V_{CC} \leq 5.5V$			—	32.768	—	kHz	
	XCIN 外部时钟的输入振荡频率	$1.8V \leq V_{CC} \leq 5.5V$			—	—	50	kHz	
fOCO20M	定时器 RC 的计数源 (注3)	$2.7V \leq V_{CC} \leq 5.5V$			18.432	—	20	MHz	
fOCO-F	fOCO-F 频率	$2.7V \leq V_{CC} \leq 5.5V$			—	—	20	MHz	
		$1.8V \leq V_{CC} < 2.7V$			—	—	8	MHz	
—	系统时钟频率	$2.7V \leq V_{CC} \leq 5.5V$			—	—	20	MHz	
		$1.8V \leq V_{CC} < 2.7V$			—	—	8	MHz	
$f_{(BCLK)}$	CPU 时钟频率	$2.7V \leq V_{CC} \leq 5.5V$			0	—	20	MHz	
		$1.8V \leq V_{CC} < 2.7V$			0	—	8	MHz	

注 1. 平均输出电流是 100ms 期间的平均值。

注 2. 这是通过 P7DRR 寄存器和 P8DRR 寄存器将输出晶体管的驱动能力置为 High 的情况。如果将驱动能力置为 Low, 就为其他引脚的值。

注 3. 在  $V_{CC}=2.7V \sim 5.5V$  的范围内, fOCO20M 能用作定时器 RC 的计数源。

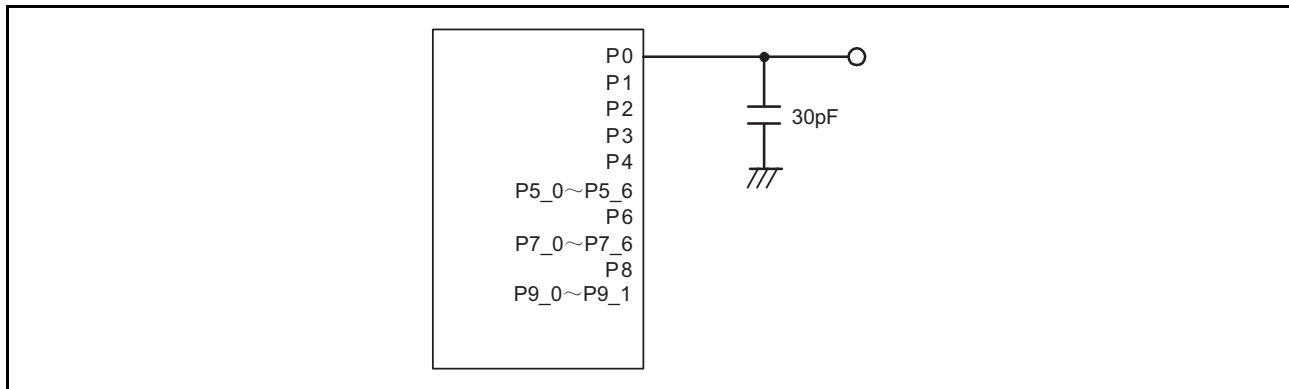


图 30.1 端口 P0 ~ P4、P5\_0 ~ P5\_6、P6、P7\_0 ~ P7\_6、P8、P9\_0 ~ P9\_1 的时序测量电路

### 30.3 外围功能的特性

表 30.3 A/D 转换器的特性

(在没有指定时,  $V_{CC}/AV_{CC}=V_{ref}=1.8V \sim 5.5V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版)  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目		测量条件		规格值			单位
					最小	典型	最大	
—	分辨率		$V_{ref}=AV_{CC}$		—	—	10	Bit
—	绝对精度 (注 2)	10 位模式	$V_{ref}=AV_{CC}=5.0V$	ANO ~ AN11 输入	—	—	$\pm 3$	LSB
			$V_{ref}=AV_{CC}=2.2V$	ANO ~ AN11 输入	—	—	$\pm 5$	LSB
			$V_{ref}=AV_{CC}=1.8V$	ANO ~ AN11 输入	—	—	$\pm 5$	LSB
		8 位模式	$V_{ref}=AV_{CC}=5.0V$	ANO ~ AN11 输入	—	—	$\pm 2$	LSB
			$V_{ref}=AV_{CC}=2.2V$	ANO ~ AN11 输入	—	—	$\pm 2$	LSB
			$V_{ref}=AV_{CC}=1.8V$	ANO ~ AN11 输入	—	—	$\pm 2$	LSB
$\phi AD$	A/D 转换时钟		$4.0V \leq V_{ref}=AV_{CC} \leq 5.5V$ (注 1)		1	—	20	MHz
			$3.2V \leq V_{ref}=AV_{CC} \leq 5.5V$ (注 1)		1	—	16	MHz
			$2.7V \leq V_{ref}=AV_{CC} \leq 5.5V$ (注 1)		1	—	10	MHz
			$1.8V \leq V_{ref}=AV_{CC} \leq 5.5V$ (注 1)		1	—	8	MHz
—	容许信号源阻抗				—	3	—	k $\Omega$
$t_{CONV}$	转换时间	10 位模式	$V_{ref}=AV_{CC}=5.0V$ , $\phi AD=20MHz$		2.2	—	—	$\mu s$
		8 位模式	$V_{ref}=AV_{CC}=5.0V$ , $\phi AD=20MHz$		2.2	—	—	$\mu s$
$t_{SAMP}$	采样时间		$\phi AD=20MHz$		0.75	—	—	$\mu s$
$I_{Vref}$	$V_{ref}$ 电流		$V_{CC}=5V$ , $XIN=f1=\phi AD=20MHz$		—	45	—	$\mu A$
$V_{ref}$	基准电压				1.8	—	$AV_{CC}$	V
$V_{IA}$	模拟输入电压 (注 3)				0	—	$V_{ref}$	V
OCVREF	芯片内部基准电压		$2MHz \leq \phi AD \leq 4MHz$		1.53	1.70	1.87	V

注 1. 在等待模式、停止模式、断电模式、闪存停止和低消耗电流读模式中, A/D 转换结果为不定值。(不能在这些模式中进行 A/D 转换处理, 也不能在 A/D 转换过程中转移到这些模式。)

注 2. 这是停止外围功能的情况。

注 3. 当模拟输入电压超过基准电压时, A/D 转换结果在 10 位模式中为 “3FFh”, 在 8 位模式中为 “FFh”。

表 30.4 温度传感器的特性  
(在没有指定时,  $T_{opr}=-20^{\circ}\text{C} \sim 85^{\circ}\text{C}$ 、 $V_{SS}=0\text{V}$ )

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$V_{TMP}$	温度传感器的输出电压	$1.8\text{V} \leq V_{ref}=AV_{CC} \leq 5.5\text{V}$ $\phi AD=1.0\text{MHz} \sim 5.0\text{MHz}$ $T_{opr}=25^{\circ}\text{C}$	—	600	—	mV
—	温度系数	$1.8\text{V} \leq V_{ref}=AV_{CC} \leq 5.5\text{V}$ $\phi AD=1.0\text{MHz} \sim 5.0\text{MHz}$ $T_{opr}=25^{\circ}\text{C}$	—	-2.1	—	mV/ $^{\circ}\text{C}$
—	启动时间	$1.8\text{V} \leq V_{ref}=AV_{CC} \leq 5.5\text{V}$ $\phi AD=1.0\text{MHz} \sim 5.0\text{MHz}$	—	—	200	$\mu\text{s}$
$I_{TMP}$	工作电流	$1.8\text{V} \leq V_{ref}=AV_{CC} \leq 5.5\text{V}$ $\phi AD=1.0\text{MHz} \sim 5.0\text{MHz}$	—	100	—	$\mu\text{A}$

表 30.5 比较器 B 的特性  
(在没有指定时,  $V_{CC}=1.8\text{V} \sim 5.5\text{V}$ ,  $T_{opr}=-20^{\circ}\text{C} \sim 85^{\circ}\text{C}$  (N 版) /  $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$  (D 版))

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$V_{ref}$	IVREF1 和 IVREF3 的输入基准电压		0	—	$V_{CC}-1.4$	V
$V_I$	IVCMP1 和 IVCMP3 的输入电压		-0.3	—	$V_{CC}+0.3$	V
—	偏移		—	5	100	mV
$t_d$	比较器的输出延迟时间 (注 1)	$V_I=V_{ref} \pm 100\text{mV}$	—	—	1	$\mu\text{s}$
$I_{CMP}$	比较器的工作电流	$V_{CC}=5.0\text{V}$	—	12	—	$\mu\text{A}$

注 1. 这是数字滤波器无效的情况。



表 30.6 闪存（程序 ROM）的特性  
 （在没有指定时， $V_{CC}=1.8V \sim 5.5V$ ， $T_{opr}=0^{\circ}C \sim 60^{\circ}C$ ）

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
—	编程 / 擦除次数（注 1）		10000（注 2）	—	—	次
—	字节编程时间		—	80	—	$\mu s$
—	块擦除时间		—	0.12	—	s
$t_{d(SR-SUS)}$	挂起的转移时间		—	—	0.25+3 个 CPU 时钟周期	ms
—	从挂起到重新开始擦除为止的时间		—	—	30+1 个 CPU 时钟周期	$\mu s$
$t_{d(CMDRST-READY)}$	从强制停止执行命令到能读闪存为止的时间		—	—	30+1 个 CPU 时钟周期	$\mu s$
—	编程 / 擦除电压		1.8	—	5.5	V
—	读电压		1.8	—	5.5	V
—	编程 / 擦除时的温度		0	—	60	$^{\circ}C$
—	数据保持时间（注 6）	环境温度 $=85^{\circ}C$	10	—	—	年

注 1. 编程 / 擦除次数的定义：

编程 / 擦除次数是指每块的擦除次数。

如果编程 / 擦除次数为  $n$  ( $n=1000$ )，就能逐块擦除  $n$  次。

例如，对于 1K 字节的块 A，如果在将 1 字节的数据分 1024 次写到不同的地址后擦除该块，编程 / 擦除次数就计为 1。

但是，对于 1 次擦除，不能对相同的地址进行多次编程（禁止重写）。

注 2. 这是保证编程 / 擦除后的全部电特性的次数（保证范围是 1 ~ “最小”值）。

注 3. 在进行多次改写的系统中，减少实际改写次数的方法是：必须按顺序移动编程地址等，尽量不留空白区，在编程（写）后进行 1 次擦除。例如，在对一组 16 字节进行编程时，能通过最多 128 组的编程后进行 1 次擦除，减少实际的改写次数。建议按块保存擦除次数等信息并且限制次数。

注 4. 如果在块擦除中发生擦除错误，就必须至少执行 3 次清除状态寄存器命令 → 块擦除命令，直到不发生擦除错误为止。

注 5. 有关故障率，请向瑞萨电子销售部门及特约经销商询问。

注 6. 数据保持时间包括没有外加电源电压或者时钟的时间。

表 30.7 闪存（数据闪存块 A ~ 块 B）的特性

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版)  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
—	编程 / 擦除次数 (注 1)		10000 (注 2)	—	—	次
—	字节编程时间 (编程 / 擦除次数 $\leq 10000$ 次)		—	150	—	$\mu s$
—	块擦除时间 (编程 / 擦除次数 $\leq 10000$ 次)		—	0.05	1	s
$t_{d(SR-SUS)}$	挂起的转移时间		—	—	0.25+3 个 CPU 时钟周期	ms
—	从挂起到重新开始擦除为止的时间		—	—	30+1 个 CPU 时钟周期	$\mu s$
$t_{d(CMDRST-READY)}$	从强制停止执行命令到能读闪存为止的时间		—	—	30+1 个 CPU 时钟周期	$\mu s$
—	编程 / 擦除电压		1.8	—	5.5	V
—	读电压		1.8	—	5.5	V
—	编程 / 擦除时的温度		-20 (注 6)	—	85	$^{\circ}C$
—	数据保持时间 (注 7)	环境温度 $=85^{\circ}C$	10	—	—	年

注 1. 编程 / 擦除次数的定义:

编程 / 擦除次数是指每块的擦除次数。

如果编程 / 擦除次数为  $n$  ( $n=10000$ ), 就能逐块擦除  $n$  次。

例如, 对于 1K 字节的块 A, 如果在将 1 字节的数据分 1024 次写到不同的地址后擦除该块, 编程 / 擦除次数就计为 1。但是, 对于 1 次擦除, 不能对相同的地址进行多次编程 (禁止重写)。

注 2. 这是保证编程 / 擦除后的全部电特性的次数 (保证范围是 1 ~ “最小”值)。

注 3. 在进行多次改写的系统中, 减少实际改写次数的方法是: 必须按顺序移动编程地址等, 尽量不留空白区, 在编程 (写) 后进行 1 次擦除。例如, 在对一组 16 字节进行编程时, 能通过最多 128 组的编程后进行 1 次擦除, 减少实际的改写次数。另外, 如果使块 A ~ 块 B 的擦除次数均等, 就能更加有效地减少实际的改写次数。建议按块保存擦除次数等信息并且限制次数。

注 4. 如果在块擦除中发生擦除错误, 就必须至少执行 3 次清除状态寄存器命令  $\rightarrow$  块擦除命令, 直到不发生擦除错误为止。

注 5. 有关故障率, 请向瑞萨电子销售部门及特约经销商询问。

注 6. D 版为  $-40^{\circ}C$ 。

注 7. 数据保持时间包括没有外加电源电压或者时钟的时间。

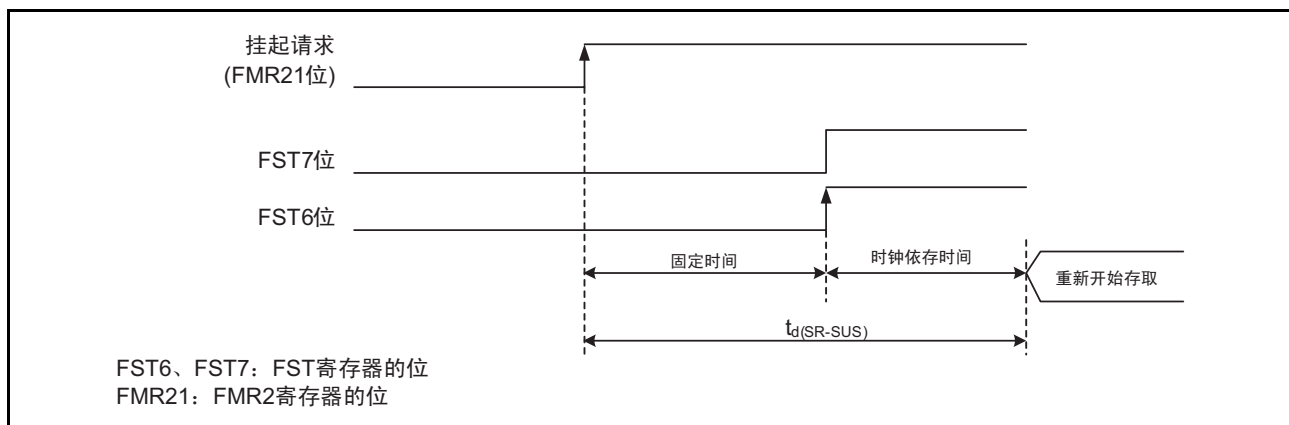


图 30.2 挂起的转移时间

表 30.8 电压检测 0 电路的特性

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版)  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件	规格值			单位	
			最小	典型	最大		
$V_{det0}$	电压检测电平 $V_{det0\_0}$ (注 1)		1.8	1.90	2.05	V	
	电压检测电平 $V_{det0\_1}$ (注 1)		2.15	2.35	2.50	V	
	电压检测电平 $V_{det0\_2}$ (注 1)		2.70	2.85	3.05	V	
	电压检测电平 $V_{det0\_3}$ (注 1)		3.55	3.80	4.05	V	
—	电压检测 0 电路的反应时间 (注 3)	运行时	$V_{CC}=5V \rightarrow (V_{det0\_0-0.1})V$	—	50	500	$\mu s$
		停止模式中	$V_{CC}=5V \rightarrow (V_{det0\_0-0.1})V$	—	100	500	$\mu s$
—	电压检测电路的自消耗电流	$VCA25=1$ , $V_{CC}=5.0V$	—	1.5	—	$\mu A$	
$t_{d(E-A)}$	到电压检测电路开始工作为止的 等待时间 (注 2)		—	—	100	$\mu s$	

注 1. 必须通过 OFS 寄存器的 VDSEL0 ~ VDSEL1 位选择电压检测电平。

注 2. 这是将 VCA2 寄存器的 VCA25 位置“0”后再次置“1”时到电压检测电路开始工作为止所需的时间。

注 3. 这是从经过  $V_{det0}$  开始到发生电压监视 0 复位为止的时间。

表 30.9 电压检测 1 电路的特性

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版)  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件	规格值			单位	
			最小	典型	最大		
$V_{det1}$	电压检测电平 $V_{det1\_0}$ (注 1)	$V_{CC}$ 下降时	2.00	2.20	2.40	V	
	电压检测电平 $V_{det1\_1}$ (注 1)	$V_{CC}$ 下降时	2.15	2.35	2.55	V	
	电压检测电平 $V_{det1\_2}$ (注 1)	$V_{CC}$ 下降时	2.30	2.50	2.70	V	
	电压检测电平 $V_{det1\_3}$ (注 1)	$V_{CC}$ 下降时	2.45	2.65	2.85	V	
	电压检测电平 $V_{det1\_4}$ (注 1)	$V_{CC}$ 下降时	2.60	2.80	3.00	V	
	电压检测电平 $V_{det1\_5}$ (注 1)	$V_{CC}$ 下降时	2.75	2.95	3.15	V	
	电压检测电平 $V_{det1\_6}$ (注 1)	$V_{CC}$ 下降时	2.85	3.10	3.40	V	
	电压检测电平 $V_{det1\_7}$ (注 1)	$V_{CC}$ 下降时	3.00	3.25	3.55	V	
	电压检测电平 $V_{det1\_8}$ (注 1)	$V_{CC}$ 下降时	3.15	3.40	3.70	V	
	电压检测电平 $V_{det1\_9}$ (注 1)	$V_{CC}$ 下降时	3.30	3.55	3.85	V	
	电压检测电平 $V_{det1\_A}$ (注 1)	$V_{CC}$ 下降时	3.45	3.70	4.00	V	
	电压检测电平 $V_{det1\_B}$ (注 1)	$V_{CC}$ 下降时	3.60	3.85	4.15	V	
	电压检测电平 $V_{det1\_C}$ (注 1)	$V_{CC}$ 下降时	3.75	4.00	4.30	V	
	电压检测电平 $V_{det1\_D}$ (注 1)	$V_{CC}$ 下降时	3.90	4.15	4.45	V	
	电压检测电平 $V_{det1\_E}$ (注 1)	$V_{CC}$ 下降时	4.05	4.30	4.60	V	
	电压检测电平 $V_{det1\_F}$ (注 1)	$V_{CC}$ 下降时	4.20	4.45	4.75	V	
—	电压检测 1 电路的 $V_{CC}$ 上升时的 滞后宽度	选择 $V_{det1\_0} \sim V_{det1\_5}$ 时	—	0.07	—	V	
		选择 $V_{det1\_6} \sim V_{det1\_F}$ 时	—	0.10	—	V	
—	电压检测 1 电路的反应时间 (注 2)	运行时	$V_{CC}=5V \rightarrow (V_{det1\_0-0.1})V$ 时	—	60	150	$\mu s$
		停止模式中	$V_{CC}=5V \rightarrow (V_{det1\_0-0.1})V$ 时	—	250	500	$\mu s$
—	电压检测电路的自消耗电流	$VCA26=1$ , $V_{CC}=5.0V$	—	1.7	—	$\mu A$	
$t_{d(E-A)}$	到电压检测电路开始工作为止的 等待时间 (注 3)		—	—	100	$\mu s$	

注 1. 必须通过 VD1LS 寄存器的 VD1S0 ~ VD1S3 位选择电压检测电平。

注 2. 这是从经过  $V_{det1}$  开始到发生电压监视 1 中断请求为止的时间。

注 3. 这是将 VCA2 寄存器 VCA26 位置“0”后再次置“1”时到电压检测电路开始工作为止所需的时间。

表 30.10 电压检测 2 电路的特性

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件	规格值			单位	
			最小	典型	最大		
$V_{det2}$	电压检测电平 $V_{det2\_0}$	$V_{CC}$ 下降时	3.70	4.00	4.30	V	
—	电压检测 2 电路的 $V_{CC}$ 上升时的滞后宽度		—	0.10	—	V	
—	电压检测 2 电路的反应时间 (注 1)	运行时	$V_{CC}=5V \rightarrow (V_{det2\_0}-0.1)V$ 时	—	20	150	$\mu s$
		停止模式中	$V_{CC}=5V \rightarrow (V_{det2\_0}-0.1)V$ 时	—	200	500	$\mu s$
—	电压检测电路的自消耗电流	$VCA27=1$ , $V_{CC}=5.0V$	—	1.7	—	$\mu A$	
$t_{d(E-A)}$	到电压检测电路开始工作为止的等待时间 (注 2)		—	—	100	$\mu s$	

注 1. 这是从经过  $V_{det2}$  开始到发生电压监视 2 中断请求为止的时间。

注 2. 这是将 VCA2 寄存器的 VCA27 位置“0”后再置“1”时到电压检测电路开始工作为止所需的时间。

表 30.11 上电复位电路的特性 (注 1)

(在没有指定时,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$t_{rth}$	外部电源 $V_{CC}$ 的上升斜率		0	—	50000	mV/ msec

注 1. 在使用上电复位时, 必须将 OFS 寄存器的 LVDAS 位置“0”, 使电压监视 0 复位有效。

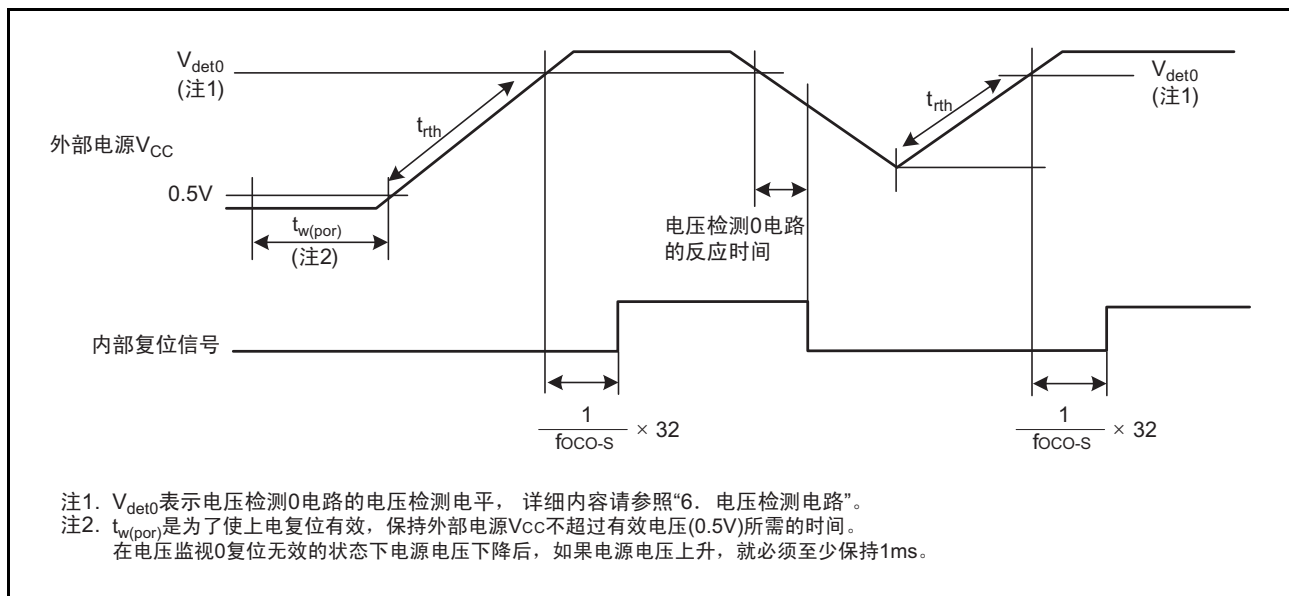


图 30.3 上电复位电路的特性

表 30.12 高速内部振荡器振荡电路的特性

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D版))

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
—	解除复位时的高速内部振荡器的振荡频率	$V_{CC}=1.8V \sim 5.5V$ $-20^{\circ}C \leq T_{opr} \leq 85^{\circ}C$	19.2	20	20.8	MHz
		$V_{CC}=1.8V \sim 5.5V$ $-40^{\circ}C \leq T_{opr} \leq 85^{\circ}C$	19.0	20	21.0	MHz
	将 FRA4 寄存器的校正值写到 FRA1 寄存器并且将 FRA5 寄存器的校正值写到 FRA3 寄存器时的高速内部振荡器的振荡频率 (注 1)	$V_{CC}=1.8V \sim 5.5V$ $-20^{\circ}C \leq T_{opr} \leq 85^{\circ}C$	17.694	18.432	19.169	MHz
		$V_{CC}=1.8V \sim 5.5V$ $-40^{\circ}C \leq T_{opr} \leq 85^{\circ}C$	17.510	18.432	19.353	MHz
—	振荡稳定时间	$V_{CC}=5.0V$ , $T_{opr}=25^{\circ}C$	—	5	30	$\mu s$
—	振荡时的自消耗电流	$V_{CC}=5.0V$ , $T_{opr}=25^{\circ}C$	—	530	—	$\mu A$

注 1. 在 UART 模式中使用串行接口时, 能将 9600bps 和 38400bps 等的位速率的设定误差控制在 0%。

表 30.13 低速内部振荡器振荡电路的特性

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D版))

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
fOCO-S	低速内部振荡器的振荡频率		60	125	250	kHz
—	振荡稳定时间	$V_{CC}=5.0V$ , $T_{opr}=25^{\circ}C$	—	30	100	$\mu s$
—	振荡时的自消耗电流	$V_{CC}=5.0V$ , $T_{opr}=25^{\circ}C$	—	2	—	$\mu A$
fOCO-WDT	看门狗定时器的低速内部振荡器的振荡频率		60	125	250	kHz
—	振荡稳定时间	$V_{CC}=5.0V$ , $T_{opr}=25^{\circ}C$	—	30	100	$\mu s$
—	振荡时的自消耗电流	$V_{CC}=5.0V$ , $T_{opr}=25^{\circ}C$	—	2	—	$\mu A$

表 30.14 电源电路的特性

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $T_{opr}=25^{\circ}C$ )

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$t_{d(P-R)}$	接通电源时的内部电源稳定时间 (注 1)		—	—	2000	$\mu s$

注 1. 这是接通电源时到内部电源发生电路稳定为止的等待时间。

表 30.15 LCD 驱动控制电路的特性

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
VLCD	LCD 电源电压	VLCD=VL3	2.2	—	5.5	V
VL2	VL2 电压		VL1	—	VL3	V
VL1	VL1 电压		1	—	VL2 (注2)	V
f(FR)	帧频率		50	—	180	Hz
ILCD	LCD 驱动控制电路的电流		—	(注1)	—	$\mu A$

注 1. 请参照“表 30.18 DC 特性 (2)”、“表 30.20 DC 特性 (4)”和“表 30.22 DC 特性 (6)”。

注 2. VL1 不能超过  $V_{CC}$ 。

表 30.16 断电模式的特性

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
—	断电模式的工作电源电压		1.8	—	5.5	V

## 30.4 DC 特性

表 30.17 DC 特性 (1) [ $4.0V \leq V_{CC} \leq 5.5V$ ](在没有指定时,  $T_{opr} = -20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件			规格值			单位
					最小	典型	最大	
$V_{OH}$	“H”电平的输出电压	端口 P7_0、 P7_1、P8 (注1)	$V_{CC}=5V$	$I_{OH}=-20mA$	$V_{CC}-2.0$	—	$V_{CC}$	V
		其他引脚	$V_{CC}=5V$	$I_{OH}=-5mA$	$V_{CC}-2.0$	—	$V_{CC}$	V
$V_{OL}$	“L”电平的输出电压	端口 P7_0、 P7_1、P8 (注1)	$V_{CC}=5V$	$I_{OL}=20mA$	—	—	2.0	V
		其他引脚	$V_{CC}=5V$	$I_{OL}=5mA$	—	—	2.0	V
$V_{T+}, V_{T-}$	滞后	$\overline{INT0}$ 、 $\overline{INT1}$ 、 $\overline{INT2}$ 、 $\overline{INT3}$ 、 $\overline{INT4}$ 、 $\overline{INT5}$ 、 $\overline{INT6}$ 、 $\overline{INT7}$ 、 $\overline{KI0}$ 、 $\overline{KI1}$ 、 $\overline{KI2}$ 、 $\overline{KI3}$ 、 $\overline{KI4}$ 、 $\overline{KI5}$ 、 $\overline{KI6}$ 、 $\overline{KI7}$ 、 TRCIOA、 TRCIOB、 TRCIOC、 TRCIOD、 TRJ0IO、 TRJ1IO、 TRJ2IO、 TRCTRG、 TRCCLK、 ADTRG、 RXD0、RXD2、 CLK0、CLK2、 SSI、SCL、 SDA、SSO			0.05	0.5	—	V
		$\overline{RESET}$ 、 $\overline{WKUP0}$			0.1	0.8	—	V
$I_{IH}$	“H”电平的输入电流	$V_I=5V, V_{CC}=5V$			—	—	5.0	$\mu A$
$I_{IL}$	“L”电平的输入电流	$V_I=0V, V_{CC}=5V$			—	—	-5.0	$\mu A$
$R_{PULLUP}$	上拉电阻	$V_I=0V, V_{CC}=5V$			20	40	80	$k\Omega$
$R_{fXIN}$	反馈电阻	XIN				—	2.0	$M\Omega$
$R_{fXCIN}$	反馈电阻	XCIN				—	14	$M\Omega$
$V_{RAM}$	RAM 保持电压	停止模式中			1.8	—	—	V

注 1. 这是通过 P7DRR 寄存器和 P8DRR 寄存器将输出晶体管的驱动能力置为 High 的情况。如果将驱动能力置为 Low, 就为其他引脚的值。

表 30.18 DC 特性 (2) [ $4.0V \leq V_{CC} \leq 5.5V$ ] (在没有指定时,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件							规格值			单位	
		振荡电路		内部振荡器		CPU 时钟	低功耗的设定	其他	最小	典型 (注3)	最大		
		XIN (注2)	XCIN	高速	低速								
$I_{CC}$	电源电流 (注1)	高速时钟模式	20MHz	停止	停止	125kHz	无分频	—	—	4.7	10	mA	
			16MHz	停止	停止	125kHz	无分频	—	—	3.9	8	mA	
			10MHz	停止	停止	125kHz	无分频	—	—	2.3	—	mA	
			20MHz	停止	停止	停止	无分频	FMR27=1 MSTCR0=BEh MSTCR1=3Fh	闪存停止, RAM 内的程序运行, 允许设定模块待机。	—	3.1	—	mA
			20MHz	停止	停止	125kHz	8分频	—	—	—	1.8	—	mA
			16MHz	停止	停止	125kHz	8分频	—	—	—	1.5	—	mA
		高速内部振荡器模式	10MHz	停止	停止	125kHz	8分频	—	—	—	1.0	—	mA
			停止	停止	20MHz	125kHz	无分频	—	—	—	5.0	11	mA
			停止	停止	20MHz	125kHz	8分频	—	—	—	2.1	—	mA
		低速内部振荡器模式	停止	停止	4MHz	125kHz	16分频	MSTCR0=BEh MSTCR1=3Fh	—	—	0.9	—	mA
			停止	停止	停止	125kHz	无分频	FMR27=1 VCA20=0	—	—	110	320	$\mu A$
			停止	停止	停止	125kHz	8分频	FMR27=1 VCA20=0	—	—	63	220	$\mu A$
	低速时钟模式	停止	32kHz	停止	停止	无分频	FMR27=1 VCA20=0	—	—	60	220	$\mu A$	
		停止	32kHz	停止	停止	无分频	FMSTP=1 VCA20=0	闪存停止, RAM 内的程序运行。	—	46	—	$\mu A$	
	等待模式	停止	停止	停止	125kHz	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1	正在执行 WAIT 指令, 外围时钟运行。	—	9.0	50	$\mu A$	
		停止	停止	停止	125kHz	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1 CM02=1 CM01=1	正在执行 WAIT 指令, 外围时钟停止。	—	2.8	33	$\mu A$	
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1 CM02=1 CM01=0	正在执行 WAIT 指令, 外围时钟停止, 定时器 RH 运行。 (实时时钟模式)	LCD 驱动控制电路 (注4) 使用外接分压电阻时。	—	4.6	—	$\mu A$
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1 CM02=1 CM01=1	正在执行 WAIT 指令, 外围时钟停止, 定时器 RH 运行。 (实时时钟模式)	—	2.4	—	$\mu A$	
		停止	停止	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	$T_{opr}=25^{\circ}C$ 外围时钟停止。	—	0.5	2.2	$\mu A$	
	断电模式	停止	停止	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	$T_{opr}=85^{\circ}C$ 外围时钟停止。	—	1.2	—	$\mu A$	
		停止	停止	停止	停止	—	—	断电 0 $T_{opr}=25^{\circ}C$	—	0.01	0.1	$\mu A$	
	断电模式	停止	停止	停止	停止	—	—	断电 0 $T_{opr}=85^{\circ}C$	—	0.03	—	$\mu A$	
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	断电 2 $T_{opr}=25^{\circ}C$	—	2	6.4	$\mu A$	
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	断电 2 $T_{opr}=85^{\circ}C$	—	2.7	—	$\mu A$	
		停止	停止	停止	停止	—	—	—	—	—	—	$\mu A$	

注 1.  $V_{CC}=4.0V \sim 5.5V$ , 单芯片模式, 输出引脚为开路, 其他引脚为  $V_{SS}$ 。

注 2. XIN 为方波输入。

注 3.  $V_{CC}=5.0V$ 注 4.  $V_{LCD}=V_{CC}$ , VL3 ~ VL1 使用外接分压电阻, 选择 1/3 偏压、1/4 占空比、 $f(FR)=64Hz$ 、SEG0 ~ SEG39, 段输出引脚和公共输出引脚为开路。规格值不包含流到外接分压电阻的电流。



表 30.19 DC 特性 (3) [ $2.7V \leq V_{CC} < 4.0V$ ](在没有指定时,  $T_{opr} = -20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目		测量条件		规格值			单位
					最小	典型	最大	
$V_{OH}$	“H”电平的输出电压		端口 P7_0、P7_1、P8 (注1)	$I_{OH} = -5mA$	$V_{CC} - 0.5$	—	$V_{CC}$	V
			其他引脚	$I_{OH} = -1mA$	$V_{CC} - 0.5$	—	$V_{CC}$	V
$V_{OL}$	“L”电平的输出电压		端口 P7_0、P7_1、P8 (注1)	$I_{OL} = 5mA$	—	—	0.5	V
			其他引脚	$I_{OL} = 1mA$	—	—	0.5	V
$V_{T+}, V_{T-}$	滞后	INT0、INT1、INT2、INT3、INT4、INT5、INT6、INT7、KI0、KI1、KI2、KI3、KI4、KI5、KI6、KI7、TRCIOA、TRCIOB、TRCIOC、TRCIOD、TRJ0IO、TRJ1IO、TRJ2IO、TRCTRG、TRCCLK、ADTRG、RXD0、RXD2、CLK0、CLK2、SSI、SCL、SDA、SSO			0.05	0.4	—	V
		RESET、WKUP0			0.1	0.8	—	V
$I_{IH}$	“H”电平的输入电流			$V_I = 3V, V_{CC} = 3V$	—	—	5.0	$\mu A$
$I_{IL}$	“L”电平的输入电流			$V_I = 0V, V_{CC} = 3V$	—	—	-5.0	$\mu A$
$R_{PULLUP}$	上拉电阻			$V_I = 0V, V_{CC} = 3V$	25	80	140	k $\Omega$
$R_{fXIN}$	反馈电阻	XIN			—	2.0	—	M $\Omega$
$R_{fXCIN}$	反馈电阻	XCIN			—	14	—	M $\Omega$
$V_{RAM}$	RAM 保持电压			停止模式中	1.8	—	—	V

注 1. 这是通过 P7DRR 寄存器和 P8DRR 寄存器将输出晶体管的驱动能力置为 High 的情况。如果将驱动能力置为 Low, 就为其他引脚的值。

表 30.20 DC 特性 (4) [ $2.7V \leq V_{CC} < 4.0V$ ](在没有指定时,  $T_{opr} = -20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件							规格值			单位	
		振荡电路		内部振荡器		CPU 时钟	低功耗的设定	其他	最小	典型 (注3)	最大		
		XIN (注2)	XCIN	高速	低速								
I <sub>CC</sub>	电源 电流 (注1)	高速 时钟模式	20MHz	停止	停止	125kHz	无分频	—	—	4.7	10	mA	
			10MHz	停止	停止	125kHz	无分频	—	—	2.3	6	mA	
			20MHz	停止	停止	停止	无分频	FMR27=1 MSTCR0=BEh MSTCR1=3Fh	闪存停止, RAM 内的程序运行。 允许设定模块待机。	—	2.9	—	mA
			20MHz	停止	停止	125kHz	8分频	—	—	—	1.8	—	mA
			10MHz	停止	停止	125kHz	8分频	—	—	—	1.0	—	mA
	高速内部振荡 器模式	停止	停止	20MHz	125kHz	无分频	—	—	—	5.0	11	mA	
		停止	停止	20MHz	125kHz	8分频	—	—	—	2.1	—	mA	
		停止	停止	10MHz	125kHz	无分频	—	—	—	2.9	—	mA	
		停止	停止	10MHz	125kHz	8分频	—	—	—	1.5	—	mA	
	低速内部振荡 器模式	停止	停止	4MHz	125kHz	16分频	MSTCR0=BEh MSTCR1=3Fh	—	—	0.9	—	mA	
		停止	停止	停止	125kHz	无分频	FMR27=1 VCA20=0	—	—	106	300	μA	
	低速时钟模式	停止	停止	停止	125kHz	8分频	FMR27=1 VCA20=0	—	—	54	200	μA	
		停止	32kHz	停止	停止	无分频	FMR27=1 VCA20=0	—	—	54	200	μA	
	等待模式	停止	32kHz	停止	停止	无分频	FMSTP=1 VCA20=0	闪存停止, RAM 内的程序运行。	—	36	—	μA	
		停止	停止	停止	125kHz	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1	正在执行 WAIT 指令, 外围时钟运行。	—	9.0	50	μA	
		停止	停止	停止	125kHz	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1 CM02=1 CM01=1	正在执行 WAIT 指令, 外围时钟停止。	—	2.5	31	μA	
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1 CM02=1 CM01=0	正在执行 WAIT 指 令, 外围时钟停止, 定时器 RH 运行。 (实时时钟模式)	LCD 驱动控制电路 (注4) 使用外接分压电阻 时。	—	3.1	—	μA
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1 CM02=1 CM01=1	正在执行 WAIT 指令, 外围时钟停止, 定时器 RH 运行。 (实时时钟模式)	—	1.7	—	μA	
	停止模式	停止	停止	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	T <sub>opr</sub> =25°C 外围时钟停止。	—	0.5	2.2	μA	
		停止	停止	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	T <sub>opr</sub> =85°C 外围时钟停止。	—	1.2	—	μA	
	断电模式	停止	停止	停止	停止	—	—	断电 0 T <sub>opr</sub> =25°C	—	0.01	0.1	μA	
		停止	停止	停止	停止	—	—	断电 0 T <sub>opr</sub> =85°C	—	0.02	—	μA	
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	断电 2 T <sub>opr</sub> =25°C	—	1.5	4.5	μA	
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	断电 2 T <sub>opr</sub> =85°C	—	2.2	—	μA	

注 1. V<sub>CC</sub>=2.7V ~ 4.0V, 单芯片模式, 输出引脚为开路, 其他引脚为 V<sub>SS</sub>。

注 2. XIN 为方波输入。

注 3. V<sub>CC</sub>=3.0V注 4. VLCD=V<sub>CC</sub>, VL3 ~ VL1 使用外接分压电阻, 选择 1/3 偏压、1/4 占空比、f(FR)=64Hz、SEG0 ~ SEG39, 段输出引脚和公共输出引脚为开路。规格值不包含流到外接分压电阻的电流。

表 30.21 DC 特性 (5) [ $1.8V \leq V_{CC} < 2.7V$ ](在没有指定时,  $T_{opr} = -20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目		测量条件		规格值			单位
					最小	典型	最大	
$V_{OH}$	“H”电平的输出电压		端口 P7_0、P7_1、P8 (注1)	$I_{OH} = -2mA$	$V_{CC} - 0.5$	—	$V_{CC}$	V
			其他引脚	$I_{OH} = -1mA$	$V_{CC} - 0.5$	—	$V_{CC}$	V
$V_{OL}$	“L”电平的输出电压		端口 P7_0、P7_1、P8 (注1)	$I_{OL} = 2mA$	—	—	0.5	V
			其他引脚	$I_{OL} = 1mA$	—	—	0.5	V
$V_{T+} - V_{T-}$	滞后	INT0、INT1、INT2、INT3、INT4、INT5、INT6、INT7、KI0、KI1、KI2、KI3、KI4、KI5、KI6、KI7、TRCIOA、TRCIOB、TRCIOC、TRCIOD、TRJ0IO、TRJ1IO、TRJ2IO、TRCTRG、TRCCLK、ADTRG、RXD0、RXD2、CLK0、CLK2、SSI、SCL、SDA、SSO			0.05	0.4	—	V
		RESET、WKUP0			0.1	0.8	—	V
$I_{IH}$	“H”电平的输入电流			$V_I = 1.8V, V_{CC} = 1.8V$	—	—	4.0	$\mu A$
$I_{IL}$	“L”电平的输入电流			$V_I = 0V, V_{CC} = 1.8V$	—	—	-4.0	$\mu A$
$R_{PULLUP}$	上拉电阻			$V_I = 0V, V_{CC} = 1.8V$	85	220	500	$k\Omega$
$R_{FXIN}$	反馈电阻	XIN			—	2.0	—	$M\Omega$
$R_{FXCIN}$	反馈电阻	XCIN			—	14	—	$M\Omega$
$V_{RAM}$	RAM 保持电压			停止模式中	1.8	—	—	V

注 1. 这是通过 P7DRR 寄存器和 P8DRR 寄存器将输出晶体管的驱动能力置为 High 的情况。如果将驱动能力置为 Low, 就为其他引脚的值。

表 30.22 DC 特性 (6) [ $1.8V \leq V_{CC} < 2.7V$ ](在没有指定时,  $T_{opr} = -20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件							规格值			单位	
		振荡电路		内部振荡器		CPU 时钟	低功耗的设置	其他	最小	典型 (注3)	最大		
		XIN (注2)	XCIN	高速	低速								
$I_{CC}$	电源 电流 (注1)	高速 时钟模式	8MHz	停止	停止	125kHz	无分频	—	—	2.1	—	mA	
			8MHz	停止	停止	125kHz	8分频	—	—	0.9	—	mA	
	高速内部振荡 器模式	停止	停止	5MHz	125kHz	无分频	—	—	1.8	5	mA		
		停止	停止	5MHz	125kHz	8分频	—	—	1.1	—	mA		
		停止	停止	4MHz	125kHz	16分频	MSTCR0=BEh MSTCR1=3Fh	—	0.9	—	mA		
	低速内部振荡 器模式	停止	停止	停止	125kHz	无分频	FMR27=1 VCA20=0	—	106	300	$\mu$ A		
		停止	停止	停止	125kHz	8分频	FMR27=1 VCA20=0	—	54	200	$\mu$ A		
	低速时钟模式	停止	32kHz	停止	停止	无分频	FMR27=1 VCA20=0	—	54	200	$\mu$ A		
		停止	32kHz	停止	停止	无分频	FMSTP=1 VCA20=0	闪存停止, RAM 内的程序运行。	—	36	—	$\mu$ A	
	等待模式	停止	停止	停止	125kHz	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1	正在执行 WAIT 指令, 外围时钟运行。	—	9.0	50	$\mu$ A	
		停止	停止	停止	125kHz	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1 CM02=1 CM01=1	正在执行 WAIT 指令, 外围时钟停止。	—	2.5	31	$\mu$ A	
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1 CM02=1 CM01=0	正在执行 WAIT 指 令, 外围时钟停止, 定时器 RH 运行。 (实时时钟模式)	LCD 驱动控制电路 (注4) 使用外接分压电阻 时。	—	2.4	—	$\mu$ A
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 VCA20=1 CM02=1 CM01=1	正在执行 WAIT 指令, 外围时钟停止, 定时器 RH 运行。 (实时时钟模式)	—	1.7	—	$\mu$ A	
	停止模式	停止	停止	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	$T_{opr}=25^{\circ}C$ 外围时钟停止。	—	0.5	2.2	$\mu$ A	
		停止	停止	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	$T_{opr}=85^{\circ}C$ 外围时钟停止。	—	1.2	—	$\mu$ A	
	断电模式	停止	停止	停止	停止	—	—	断电 0 $T_{opr}=25^{\circ}C$	—	0.01	0.1	$\mu$ A	
		停止	停止	停止	停止	—	—	断电 0 $T_{opr}=85^{\circ}C$	—	0.02	—	$\mu$ A	
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	断电 2 $T_{opr}=25^{\circ}C$	—	1.2	4	$\mu$ A	
		停止	32kHz	停止	停止	—	VCA27=0 VCA26=0 VCA25=0 CM10=1	断电 2 $T_{opr}=85^{\circ}C$	—	2	—	$\mu$ A	

注 1.  $V_{CC}=1.8V \sim 2.7V$ , 单芯片模式, 输出引脚为开路, 其他引脚为  $V_{SS}$ .

注 2. XIN 为方波输入。

注 3.  $V_{CC}=2.2V$ 注 4.  $V_{LCD}=V_{CC}$ , VL3 ~ VL1 使用外接分压电阻, 选择 1/3 偏压、1/4 占空比、f(R)=64Hz、SEG0 ~ SEG39, 段输出引脚和公共输出引脚为开路。规格值不包含流到外接分压电阻的电流。

## 30.5 AC 特性

表 30.23 同步串行通信单元 (SSU) 的时序条件

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版)  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目		测量条件	规格值			单位
				最小	典型	最大	
$t_{SUCYC}$	SSCK 时钟的周期时间			4	—	—	$t_{CYC}$ (注1)
$t_{HI}$	SSCK 时钟的“H”电平脉宽			0.4	—	0.6	$t_{SUCYC}$
$t_{LO}$	SSCK 时钟的“L”电平脉宽			0.4	—	0.6	$t_{SUCYC}$
$t_{RISE}$	SSCK 时钟的上升时间	主控器件		—	—	1	$t_{CYC}$ (注1)
		从属器件		—	—	1	$\mu s$
$t_{FALL}$	SSCK 时钟的下降时间	主控器件		—	—	1	$t_{CYC}$ (注1)
		从属器件		—	—	1	$\mu s$
$t_{SU}$	SSO 和 SSI 数据输入的准备时间			100	—	—	ns
$t_H$	SSO 和 SSI 数据输入的保持时间			1	—	—	$t_{CYC}$ (注1)
$t_{LEAD}$	$\overline{SCS}$ 准备时间	从属器件		$1t_{CYC}+50$	—	—	ns
$t_{LAG}$	$\overline{SCS}$ 保持时间	从属器件		$1t_{CYC}+50$	—	—	ns
$t_{OD}$	SSO 和 SSI 数据输出的延迟时间			—	—	$1t_{CYC}+20$	ns
$t_{SA}$	SSI 从属器件的存取时间		$2.7V \leq V_{CC} \leq 5.5V$	—	—	$1.5t_{CYC}+100$	ns
			$1.8V \leq V_{CC} < 2.7V$	—	—	$1.5t_{CYC}+200$	ns
$t_{OR}$	SSI 从属器件的释放时间		$2.7V \leq V_{CC} \leq 5.5V$	—	—	$1.5t_{CYC}+100$	ns
			$1.8V \leq V_{CC} < 2.7V$	—	—	$1.5t_{CYC}+200$	ns

注 1.  $1t_{CYC}=1/f_1(s)$

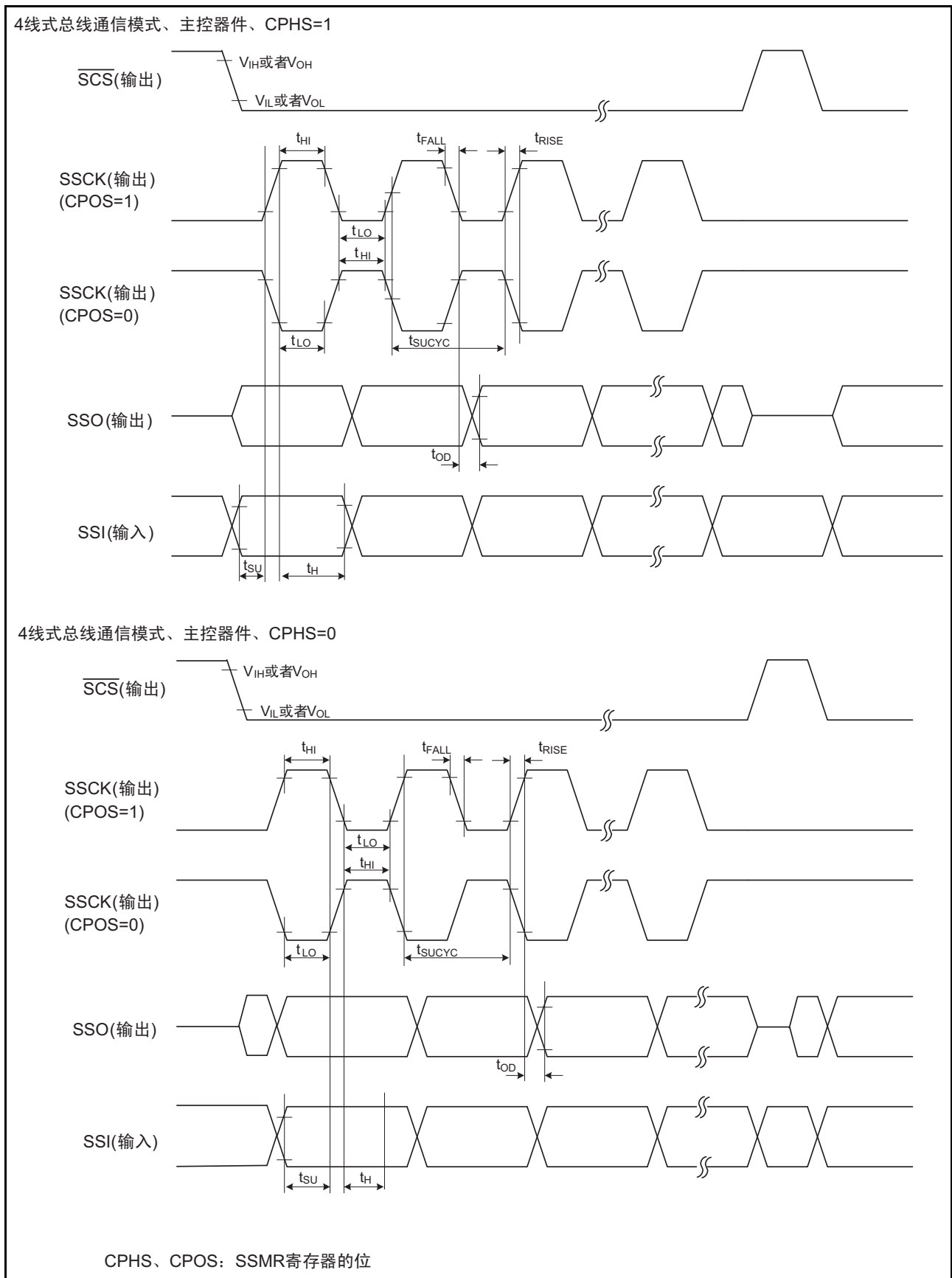


图 30.4 同步串行通信单元 (SSU) 的输入 / 输出时序 (主控器件)

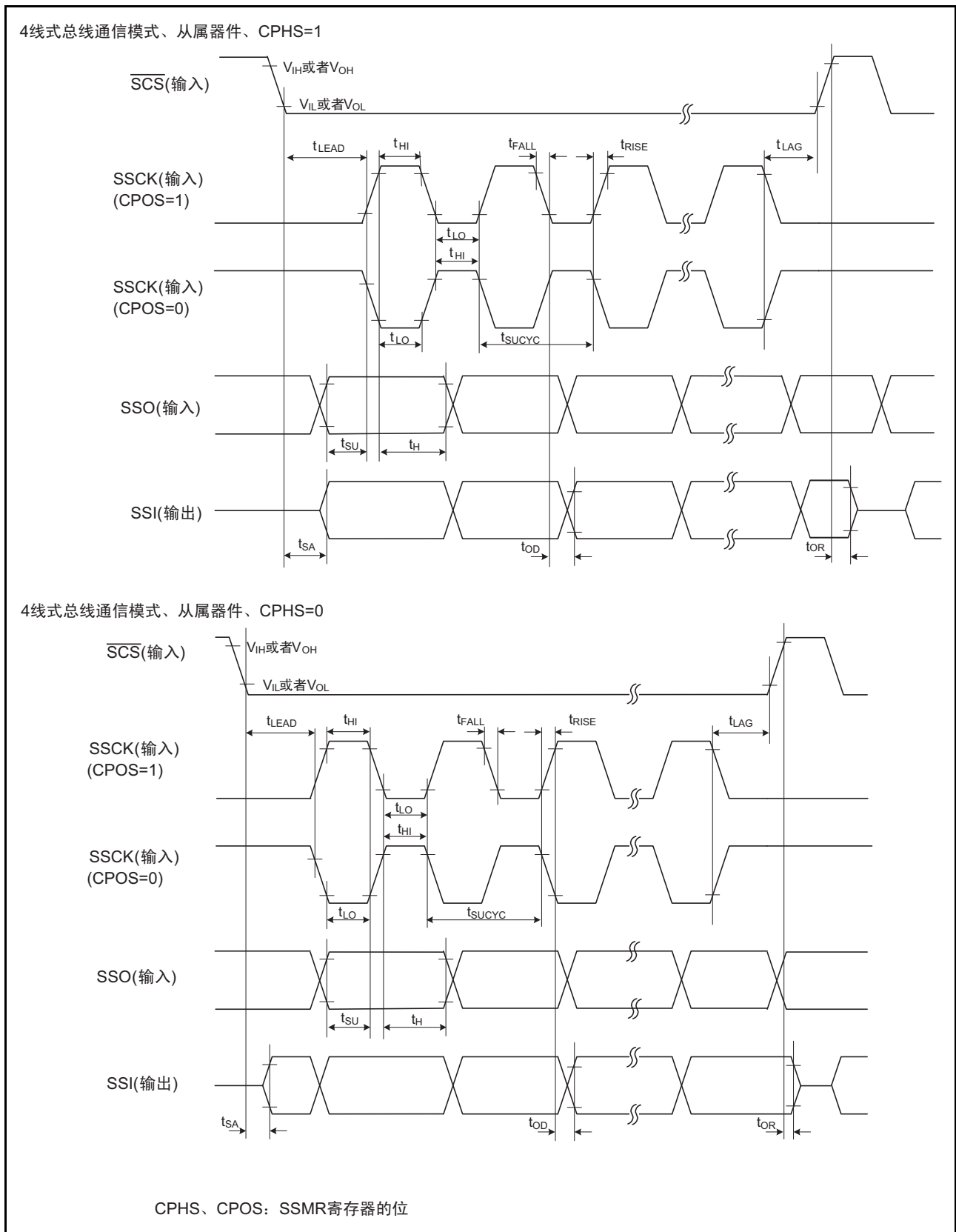


图 30.5 同步串行通信单元 (SSU) 的输入 / 输出时序 (从属器件)

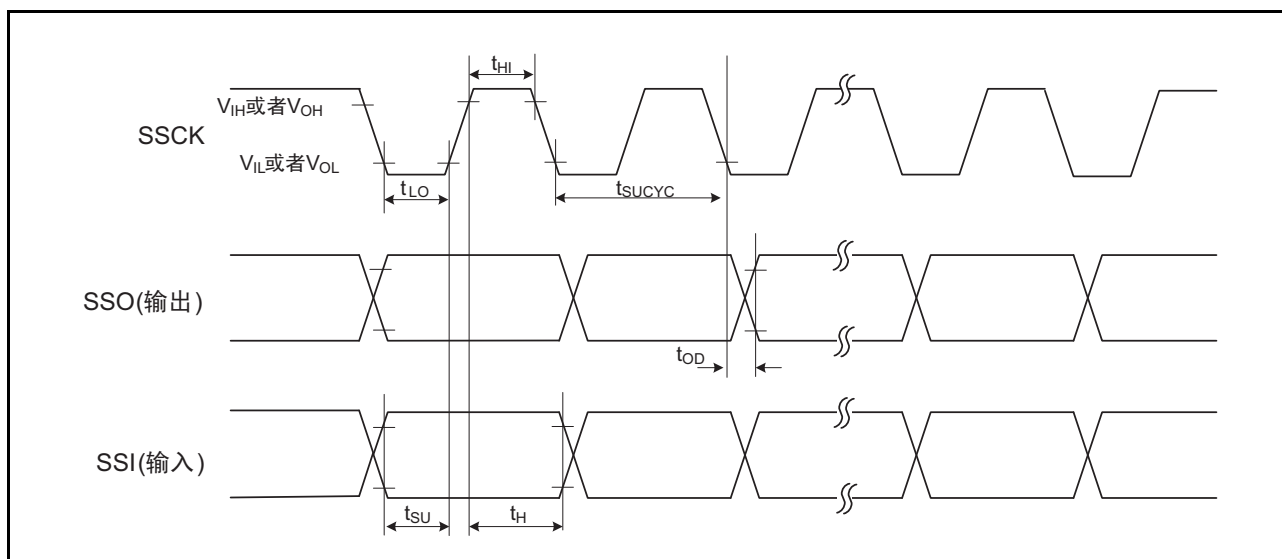


图 30.6 同步串行通信单元 (SSU) 的输入 / 输出时序 (时钟同步通信模式)



表 30.24 I<sup>2</sup>C 总线接口的时序条件

(在没有指定时,  $V_{CC}=1.8V \sim 5.5V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$t_{SCL}$	SCL 输入的周期时间		$12t_{CYC}+600$ (注 1)	—	—	ns
$t_{SCLH}$	SCL 输入的“H”电平脉宽		$3t_{CYC}+300$ (注 1)	—	—	ns
$t_{SCLL}$	SCL 输入的“L”电平脉宽		$5t_{CYC}+500$ (注 1)	—	—	ns
$t_{sf}$	SCL 和 SDA 输入的下陷时间		—	—	300	ns
$t_{SP}$	SCL 和 SDA 输入的尖脉冲消除时间		—	—	$1t_{CYC}$ (注 1)	ns
$t_{BUF}$	SDA 输入总线的空闲时间		$5t_{CYC}$ (注 1)	—	—	ns
$t_{STAH}$	开始条件输入的保持时间		$3t_{CYC}$ (注 1)	—	—	ns
$t_{STAS}$	重新发送开始条件输入的准备时间		$3t_{CYC}$ (注 1)	—	—	ns
$t_{STOP}$	停止条件输入的准备时间		$3t_{CYC}$ (注 1)	—	—	ns
$t_{SDAS}$	数据输入的准备时间		$1t_{CYC}+40$ (注 1)	—	—	ns
$t_{SDAH}$	数据输入的保持时间		10	—	—	ns

注 1.  $1t_{CYC}=1/f_1(s)$

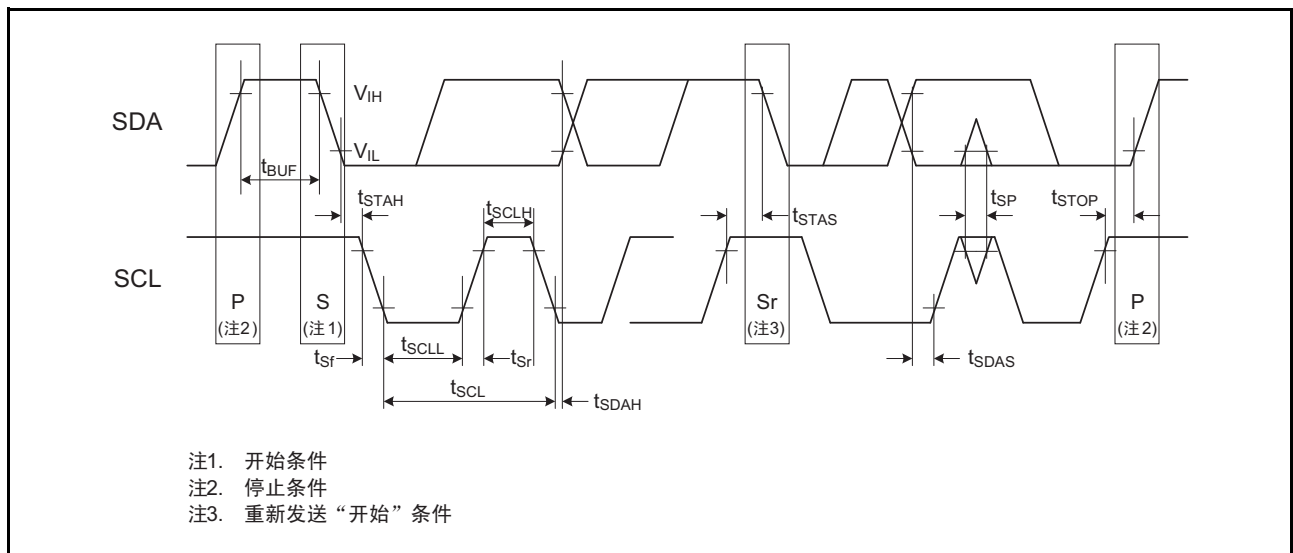
图 30.7 I<sup>2</sup>C 总线接口的输入 / 输出时序

表 30.25 外部时钟输入 (XIN、XCIN) 的时序条件

(在没有指定时,  $V_{SS}=0V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	规格值						单位
		$V_{CC}=2.2V$ , $T_{opr}=25^{\circ}C$		$V_{CC}=3V$ , $T_{opr}=25^{\circ}C$		$V_{CC}=5V$ , $T_{opr}=25^{\circ}C$		
		最小	最大	最小	最大	最小	最大	
$t_{c(XIN)}$	XIN 输入的周期时间	200	—	50	—	50	—	ns
$t_{WH(XIN)}$	XIN 输入的“H”电平脉宽	90	—	24	—	24	—	ns
$t_{WL(XIN)}$	XIN 输入的“L”电平脉宽	90	—	24	—	24	—	ns
$t_{c(XCIN)}$	XCIN 输入的周期时间	20	—	20	—	20	—	$\mu s$
$t_{WH(XCIN)}$	XCIN 输入的“H”电平脉宽	10	—	10	—	10	—	$\mu s$
$t_{WL(XCIN)}$	XCIN 输入的“L”电平脉宽	10	—	10	—	10	—	$\mu s$

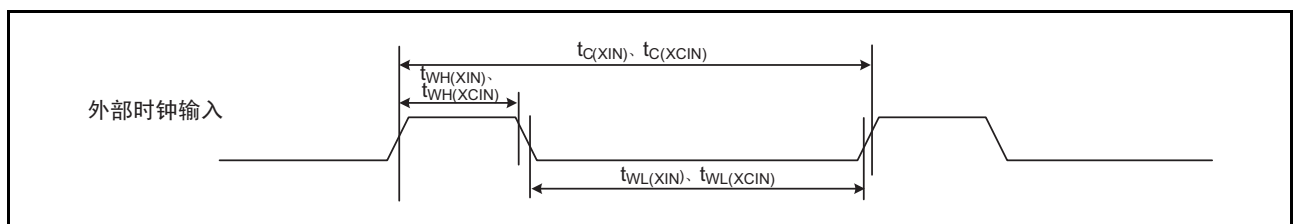


图 30.8 外部时钟输入时序

表 30.26 TRJiIO (i=0 ~ 2) 的时序条件

(在没有指定时,  $V_{SS}=0V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	规格值						单位
		$V_{CC}=2.2V$ , $T_{opr}=25^{\circ}C$		$V_{CC}=3V$ , $T_{opr}=25^{\circ}C$		$V_{CC}=5V$ , $T_{opr}=25^{\circ}C$		
		最小	最大	最小	最大	最小	最大	
$t_{c(TRJIO)}$	TRJiIO 输入的周期时间	500	—	300	—	100	—	ns
$t_{WH(TRJIO)}$	TRJiIO 输入的“H”电平脉宽	200	—	120	—	40	—	ns
$t_{WL(TRJIO)}$	TRJiIO 输入的“L”电平脉宽	200	—	120	—	40	—	ns

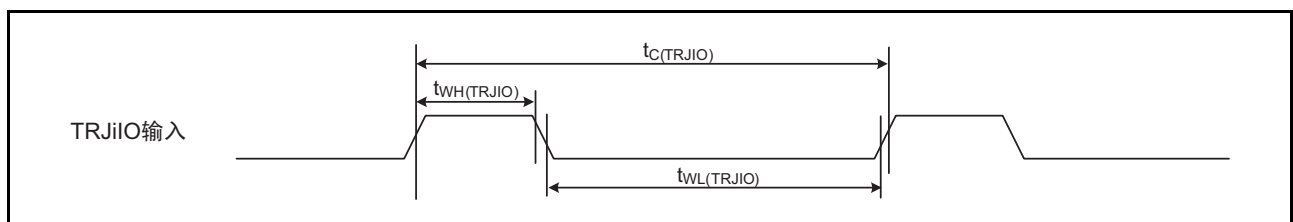


图 30.9 TRJiIO 的输入时序

表 30.27 串行接口的时序条件

(在没有指定时,  $V_{SS}=0V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	规格值						单位
		$V_{CC}=2.2V, T_{opr}=25^{\circ}C$		$V_{CC}=3V, T_{opr}=25^{\circ}C$		$V_{CC}=5V, T_{opr}=25^{\circ}C$		
		最小	最大	最小	最大	最小	最大	
$t_{c(CK)}$	CLKi 输入的周期时间	800	—	300	—	200	—	ns
$t_{W(CKH)}$	CLKi 输入的“H”电平脉宽	400	—	150	—	100	—	ns
$t_{W(CKL)}$	CLKi 输入的“L”电平脉宽	400	—	150	—	100	—	ns
$t_{d(C-Q)}$	TXDi 输出的延迟时间	—	200	—	80	—	50	ns
$t_{h(C-Q)}$	TXDi 保持时间	0	—	0	—	0	—	ns
$t_{su(D-C)}$	RXDi 输入的准备时间	150	—	70	—	50	—	ns
$t_{h(C-D)}$	RXDi 输入的保持时间	90	—	90	—	90	—	ns

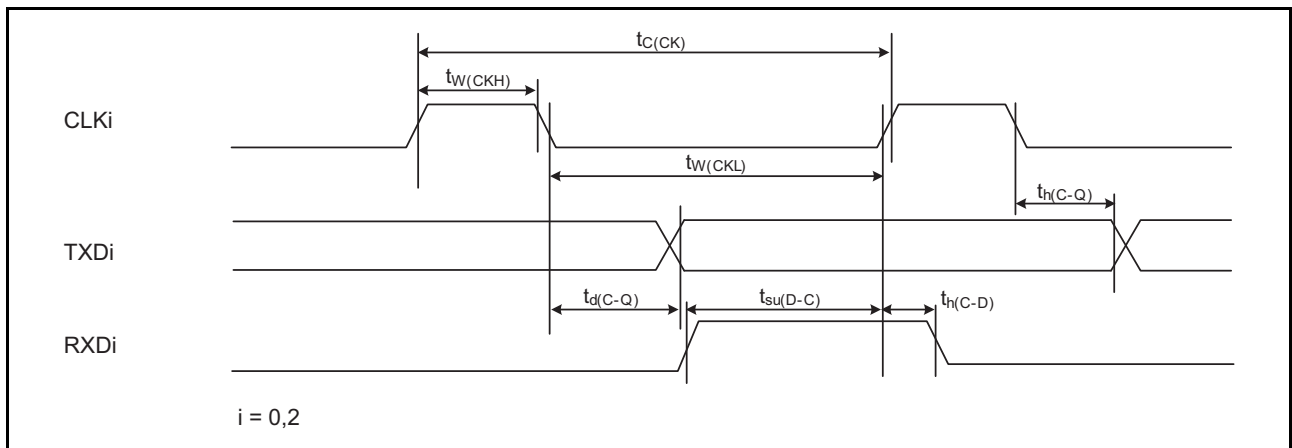
 $i=0,2$ 

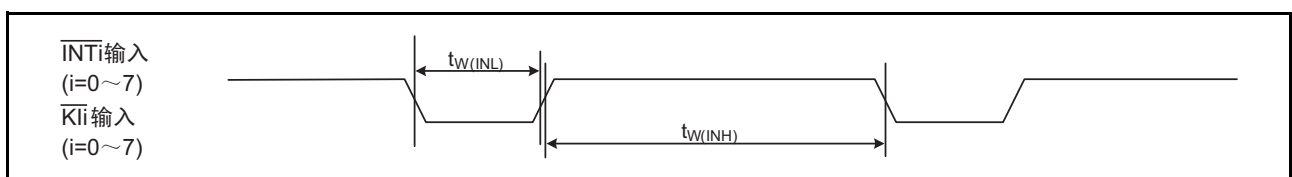
图 30.10 串行接口的输入 / 输出时序

表 30.28 外部中断  $\overline{INTi}$  ( $i=0 \sim 7$ ) 和键输入中断  $\overline{Kli}$  ( $i=0 \sim 7$ ) 的时序条件(在没有指定时,  $V_{SS}=0V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

符号	项目	规格值						单位
		$V_{CC}=2.2V, T_{opr}=25^{\circ}C$		$V_{CC}=3V, T_{opr}=25^{\circ}C$		$V_{CC}=5V, T_{opr}=25^{\circ}C$		
		最小	最大	最小	最大	最小	最大	
$t_{W(INH)}$	$\overline{INTi}$ 输入的“H”电平脉宽、 $\overline{Kli}$ 输入的“H”电平脉宽 (注 1)	1000	—	380	—	250	—	ns
$t_{W(INL)}$	$\overline{INTi}$ 输入的“L”电平脉宽、 $\overline{Kli}$ 输入的“L”电平脉宽 (注 2)	1000	—	380	—	250	—	ns

注 1. 当通过  $\overline{INTi}$  输入的滤波器选择位选择了有滤波器时,  $\overline{INTi}$  输入“H”电平脉宽的最小值为“ $1/\text{数字滤波器采样时间频率} \times 3$ ”和最小值中较大的值。

注 2. 当通过  $\overline{INTi}$  输入的滤波器选择位选择了有滤波器时,  $\overline{INTi}$  输入“L”电平脉宽的最小值为“ $1/\text{数字滤波器采样时间频率} \times 3$ ”和最小值中较大的值。

图 30.11 外部中断  $\overline{INTi}$  和键输入中断  $\overline{Kli}$  的输入时序

## 31. 使用时的注意事项

### 31.1 使用时钟发生电路时的注意事项

#### 31.1.1 振荡停止检测功能

因为在 XIN 时钟频率低于 2MHz 时不能使用振荡停止检测功能，所以必须将 OCD1 ~ OCD0 位置 “00b”。

#### 31.1.2 振荡电路常数

有关用户系统的最佳振荡电路常数，请向振荡器厂商询问后决定。

#### 31.1.3 XCIN 时钟

在使用 XCIN 时钟的情况下，必须先将 CM03 位置 “1”，然后置 “0”（振荡）。

### 31.2 使用功率控制时的注意事项

#### 31.2.1 停止模式

要转移到停止模式时，必须先将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效），然后将 CM0 寄存器的 CM00 位置 “0” 并且将 CM1 寄存器的 CM10 位置 “1”。指令队列是从将 CM10 位置 “1” 的指令开始预读 4 字节，然后程序停止。

必须紧接在将 CM10 位置 “1” 的指令之后插入 JMP.B 指令，再至少插入 4 条 NOP 指令。

- 转移到停止模式的程序例子

```

        BCLR    1, FMR0           ; CPU 改写模式无效
        BCLR    7, FMR2           ; 禁止低消耗电流读模式
        BSET    0, PRCR           ; 允许写 CM0 寄存器和 CM1 寄存器
        FSET    I                 ; 允许中断
        BCLR    0, CM0            ; 选择停止模式
        BSET    0, CM1            ; 停止模式
        JMP.B   LABEL_001
LABEL_001:
        NOP
        NOP
        NOP
        NOP

```

### 31.2.2 等待模式

要通过将 CM30 位置 “1” 转移到等待模式时，必须先将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效），然后将 CM30 位置 “1”。

要通过 WAIT 指令转移到等待模式时，必须在将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效）后执行 WAIT 指令。指令队列从将 CM30 位置 “1”（转移到停止模式）的指令或者 WAIT 指令开始预读 4 字节，然后程序停止。必须在将 CM30 位置 “1”（转移到停止模式）的指令或者 WAIT 指令之后至少插入 4 条 NOP 指令。

- 执行 WAIT 指令的程序例子

```

BCLR      1, FMR0      ; CPU 改写模式无效
BCLR      7, FMR2      ; 禁止低消耗电流读模式
FSET      I            ; 允许中断
WAIT                               ; 等待模式
NOP
NOP
NOP
NOP

```

- 执行将 CM30 位置 “1” 的指令的程序例子

```

BCLR      1, FMR0      ; CPU 改写模式无效
BCLR      7, FMR2      ; 禁止低消耗电流读模式
BSET      0, PRCR      ; 允许写 CM3 寄存器
FCLR      I            ; 禁止中断
BSET      0, CM3       ; 等待模式
NOP
NOP
NOP
NOP
BCLR      0, PRCR      ; 禁止写 CM3 寄存器
FSET      I            ; 允许中断

```

### 31.2.3 断电 0 模式

要转移到断电 0 模式时，必须在将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效）后，存取 POMCR0 寄存器。从存取 POMCR0 寄存器到转移到断电 0 模式需要几微秒的时间。因为在此期间 CPU 运行，所以必须插入 NOP 指令和 WAIT 指令，使程序停止。

- 转移到断电 0 模式的程序例子

```

BCLR      1, FMR0      ; CPU 改写模式无效
MOV.B     #02H, POMCR0 ; 选择断电 0 模式和 WUKP1 输入有效
MOV.B     #88H, POMCR0 ; 固定值
MOV.B     #15H, POMCR0 ; 固定值
MOV.B     #92H, POMCR0 ; 固定值
MOV.B     #25H, POMCR0 ; 固定值
NOP
NOP
NOP
NOP
NOP                               ; 转移到断电 0 模式
WAIT                               ; 等待模式

```

### 31.2.4 断电 2 模式

要转移到断电 2 模式时，必须先将 FMR0 寄存器的 FMR01 位置“0”（CPU 改写模式无效），接着将 CM0 寄存器的 CM00 位置“1”并且将 CM02 ~ CM01 位置“11b”，然后将 CM1 寄存器的 CM10 位置“1”。指令队列是从将 CM10 位置“1”的指令开始预读 4 字节，然后程序停止。

必须紧接在将 CM10 位置“1”的指令之后插入 JMP.B 指令，再至少插入 4 条 NOP 指令。

- 转移到断电 2 模式的程序例子

```

        BCLR      1, FMR0      ; CPU 改写模式无效
        BCLR      7, FMR2      ; 禁止低消耗电流读模式
        BSET      0, PRCR      ; 允许写 CM0 寄存器和 CM1 寄存器
        FSET      I           ; 允许中断
        BSET      0, CM0       ; 选择断电 2 模式
        BSET      1, CM0       ;
        BSET      2, CM0       ;
        BSET      0, CM1       ; 断电 2 模式
        JMP.B     LABEL_001
LABEL_001:
        NOP
        NOP
        NOP
        NOP

```

## 31.3 使用中断时的注意事项

### 31.3.1 读地址 00000h

不能通过程序读地址 00000h。如果接受可屏蔽中断的中断请求，CPU 就在中断响应顺序中从地址 00000h 读中断信息（中断序号和中断请求优先级）。此时，被接受的中断 IR 位为“0”。

如果通过程序读地址 00000h，允许的中断中优先级最高的中断的 IR 位就变为“0”。因此，中断有可能被取消或者发生意外的中断。

### 31.3.2 SP 的设定

必须在接受中断前给 SP 设定值，SP 在复位后为“0000h”。因此，如果在给 SP 设定值前接受中断，就会导致程序失控。

### 31.3.3 外部中断和键输入中断

输入到  $\overline{\text{INT0}} \sim \overline{\text{INT7}}$  引脚和  $\overline{\text{KI0}} \sim \overline{\text{KI7}}$  引脚的信号与 CPU 运行时钟无关，需要保持电特性的外部中断  $\overline{\text{INTi}}$  输入（ $i=0 \sim 7$ ）所示的“L”电平宽度或者“H”电平宽度（详细内容请参照“表 30.28 外部中断  $\overline{\text{INTi}}$  输入（ $i=0 \sim 7$ ）和键输入中断  $\overline{\text{Kli}}$ （ $i=0 \sim 7$ ）的时序条件”）。

### 31.3.4 中断源的变更

如果更改中断源，中断控制寄存器的 IR 位就可能变为“1”（有中断请求）。在使用中断时，必须在更改中断源后将 IR 位置“0”（无中断请求）。

中断源的变更是指更改各软件中断序号分配的中断源、极性和时序的全部要素。因此，如果外围功能的模式变更等与中断源、极性和时序有关，就必须在更改这些内容后将 IR 位置“0”（无中断请求）。外围功能的中断请参照各外围功能。

中断源的变更步骤例子如图 31.1 所示。

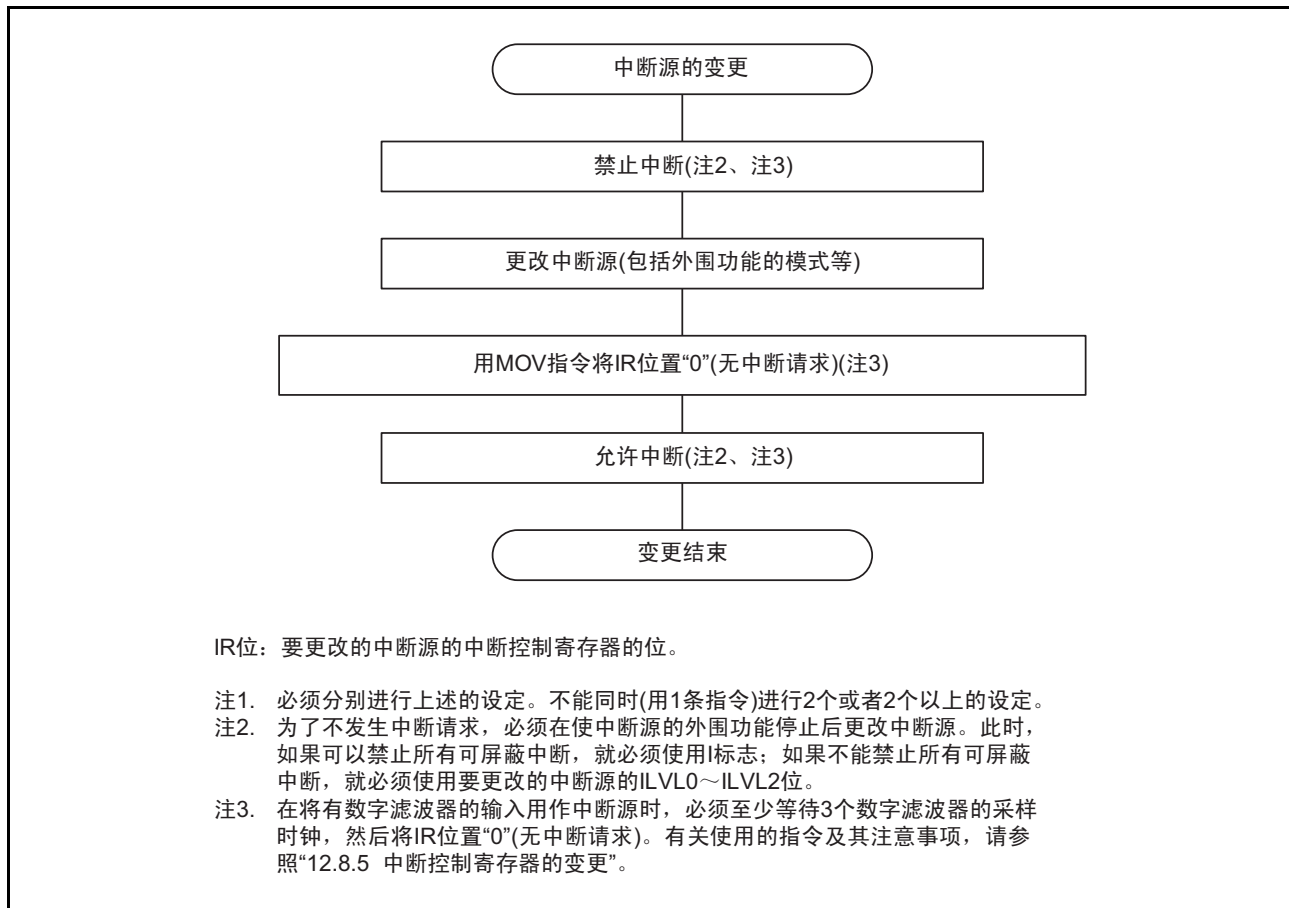


图 31.1 中断源的变更步骤例子

### 31.3.5 中断控制寄存器的变更

1. 必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器。如果有可能发生中断请求，就必须在禁止中断后更改中断控制寄存器。

2. 在禁止中断后更改中断控制寄存器时，必须注意所使用的指令。

#### 非IR位的变更

如果在指令执行过程中发生与该寄存器对应的中断请求，就可能因IR位不变为“1”（有中断请求）而忽视中断。如果引起问题，就必须使用以下的指令更改寄存器：

对象指令：AND、OR、BCLR、BSET

#### IR位的变更

在将IR位置“0”（无中断请求）时，根据所使用的指令，IR位有可能不变为“0”。必须使用MOV指令将IR位置“0”。

3. 在使用I标志禁止中断时，必须按照以下的参考程序例子来设定I标志（参考程序例子的中断控制寄存器的变更请参照上述的2）。

例1～例3是防止因受内部总线和指令队列缓冲器的影响而使I标志在更改中断控制寄存器前变为“1”（允许中断）的方法。

例1：使用NOP指令等待中断控制寄存器被更改的例子

INT\_SWITCH1:

FCLR	I	；禁止中断
AND.B	#00H, 0056H	；将TRJ0IC寄存器置“00h”。
NOP		；
NOP		；
FSET	I	；允许中断

例2：通过虚读让FSET指令等待的例子

INT\_SWITCH2:

FCLR	I	；禁止中断
AND.B	#00H, 0056H	；将TRJ0IC寄存器置“00h”。
MOV.W	MEM, R0	； <u>虚读</u>
FSET	I	；允许中断

例3：使用POPC指令更改I标志的例子

INT\_SWITCH3:

PUSHC	FLG	
FCLR	I	；禁止中断
AND.B	#00H, 0056H	；将TRJ0IC寄存器置“00h”。
POPC	FLG	；允许中断



## 31.4 使用 ID 码区域时的注意事项

### 31.4.1 ID 码区域的设定例子

ID 码区域在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。设定的例子如下所示：

- 将 ID 码区域全部设定为 “55h” 的情况

```
.org 00FFDCH
.lword dummy | (55000000h) ; UND
.lword dummy | (55000000h) ; INTO
.lword dummy ; BREAK
.lword dummy | (55000000h) ; ADDRESS MATCH
.lword dummy | (55000000h) ; SET SINGLE STEP
.lword dummy | (55000000h) ; WDT
.lword dummy | (55000000h) ; ADDRESS BREAK
.lword dummy | (55000000h) ; RESERVE
```

(程序格式因编译程序而不同，请通过编译程序的使用手册进行确认。)

## 31.5 使用选项功能选择区时的注意事项

### 31.5.1 选项功能选择区的设定例子

选项功能选择区在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。设定例子如下所示：

- 将 OFS 寄存器设定为 “FFh” 的情况

```
.org 00FFFCH
.lword reset | (0FF000000h) ; RESET
```

(程序格式因编译程序而不同，请通过编译程序的使用手册进行确认。)

- 将 OFS2 寄存器设定为 “FFh” 的情况

```
.org 00FFDBH
.byte 0FFh
```

(程序格式因编译程序而不同，请通过编译程序的使用手册进行确认。)

### 31.6 使用定时器 RB 时的注意事项

- 复位后，定时器停止计数。必须先给定时器和预分频器设定值，然后开始计数。
- 即使以16位为单位读预分频器和定时器，单片机内部也按字节顺序逐个读取。因此，在读这2个寄存器期间，定时器的值有可能被更新。
- 在可编程单触发发生模式和可编程等待单触发发生模式中，如果在将TRBiCR寄存器的TSTART位置“0”后停止计数，或者在将TRBiOCR寄存器的TOSSP位置“1”后停止单触发，定时器就在将重加载寄存器的值进行重新加载后停止计数。必须在定时器停止计数前读定时器的计数值。
- 如果在停止计数时给TSTART位写“1”，TCSTF位就会在之后的1~2个计数源周期的期间变为“0”。除了TCSTF位以外，不能在TCSTF位变为“1”之前存取定时器R<sub>Bi</sub>的相关寄存器（注1）。如果在计数过程中给TSTART位写“0”，TCSTF位就会在之后的1~2个计数源周期的期间变为“1”。在TCSTF位变为“0”时，停止计数。除了TCSTF位以外，不能在TCSTF位变为“0”之前存取定时器R<sub>Bi</sub>的相关寄存器（注1）。

注1. 定时器R<sub>Bi</sub>的相关寄存器：TRBiCR、TRBiOCR、TRBiIOC、TRBiMR、TRBiPRE、TRBiSC、TRBiPR

- 如果在计数过程中给TRBiCR寄存器的TSTOP位写“1”，定时器RB就立即停止计数。
- 如果给TRBiOCR寄存器的TOSST位或者TOSSP位写“1”，TOSSTF位就会在1~2个计数源周期后发生变化。在给TOSST位写“1”到TOSSTF位变为“1”期间，如果给TOSSP位写“1”，TOSSTF位根据内部状态有可能变为“0”或者“1”。同样，在给TOSSP位写“1”到TOSSTF位变为“0”期间，如果给TOSST位写“1”，TOSSTF位也可能变为“0”或者“1”。
- 在将定时器R<sub>Ji</sub>的下溢信号作为定时器RB的计数源时，必须将定时器R<sub>Ji</sub>设定为定时器模式、脉冲输出模式或者事件计数器模式。

#### 31.6.1 定时器模式

在计数过程中（TRBiCR寄存器（i=0~1）的TCSTF位为“1”）写TRBiPRE寄存器和TRBiPR寄存器时，必须注意以下几点：

- 如果连续写TRBiPRE寄存器，就必须将各自的写操作间隔至少空出3个计数源时钟周期。
- 如果连续写TRBiPR寄存器，就必须将各自的写操作间隔至少空出3个预分频器的下溢周期。

#### 31.6.2 可编程波形发生模式

在计数过程中（TRBiCR寄存器（i=0~1）的TCSTF位为“1”）写TRBiPRE寄存器和TRBiPR寄存器时，必须注意以下几点：

- 如果连续写TRBiPRE寄存器，就必须将各自的写操作间隔至少空出3个计数源时钟周期。
- 如果连续写TRBiPR寄存器，就必须将各自的写操作间隔至少空出3个预分频器的下溢周期。

#### 31.6.3 可编程单触发发生模式

在计数过程中（TRBiCR寄存器（i=0~1）的TCSTF位为“1”）写TRBiPRE寄存器和TRBiPR寄存器时，必须注意以下几点：

- 如果连续写TRBiPRE寄存器，就必须将各自的写操作间隔至少空出3个计数源时钟周期。
- 如果连续写TRBiPR寄存器，就必须将各自的写操作间隔至少空出3个预分频器的下溢周期。

#### 31.6.4 可编程等待单触发发生模式

在计数过程中（TRBiCR寄存器（i=0~1）的TCSTF位为“1”）写TRBiPRE寄存器和TRBiPR寄存器时，必须注意以下几点：

- 如果连续写TRBiPRE寄存器，就必须将各自的写操作间隔至少空出3个计数源时钟周期。
- 如果连续写TRBiPR寄存器，就必须将各自的写操作间隔至少空出3个预分频器的下溢周期。

## 31.7 使用定时器 RC 时的注意事项

### 31.7.1 TRC 寄存器

- 当 TRCCR1 寄存器的 CCLR 位为 “1”（在与 TRCGRA 寄存器比较匹配时清除 TRC 寄存器）时，需要注意以下事项：  
当 TRCMR 寄存器的 TSTART 位为 “1”（开始计数）时，不能在 TRC 寄存器变为 “0000h” 的同时通过程序写 TRC 寄存器。  
如果 TRC 寄存器变为 “0000h” 和写 TRC 寄存器同时发生，值就无法被写入而 TRC 寄存器变为 “0000h”。
- 如果在写 TRC 寄存器后接着读 TRC 寄存器，就可能读到写入前的值。此时，必须在写和读之间执行 JMP.B 指令。

```

程序例子          MOV.W    #XXXXh, TRC    ; 写
                   JMP.B    L1          ; JMP.B 指令
                   L1:      MOV.W    TRC, DATA    ; 读

```

### 31.7.2 TRCSR 寄存器

如果在写 TRCSR 寄存器后接着读 TRCSR 寄存器，就可能读到写入前的值。此时，必须在写和读之间执行 JMP.B 指令。

```

程序例子          MOV.B    #XXh, TRCSR    ; 写
                   JMP.B    L1          ; JMP.B 指令
                   L1:      MOV.B    TRCSR, DATA    ; 读

```

### 31.7.3 TRCCR1 寄存器

在将 TRCCR1 寄存器的 TCK2 ~ TCK0 位置 “111b”（fOCO-F）时，fOCO-F 的时钟频率必须大于 CPU 的时钟频率。

### 31.7.4 计数源的转换

- 必须在停止计数后转换计数源。  
变更步骤：
  - 将 TRCMR 寄存器的 TSTART 位置 “0”（停止计数）。
  - 更改 TRCCR1 寄存器的 TCK2 ~ TCK0 位。
- 在将计数源从 fOCO20M 变为 fOCO-F 以外的时钟并且停止 fOCO20M 时，必须在时钟的转换设定后至少等待 2 个 f1 周期，然后停止 fOCO20M。  
变更步骤：
  - 将 TRCMR 寄存器的 TSTART 位置 “0”（停止计数）。
  - 更改 TRCCR1 寄存器的 TCK2 ~ TCK0 位。
  - 至少等待 2 个 f1 周期。
  - 将 FRA0 寄存器的 FRA00 位置 “0”（停止高速内部振荡器）。
- 在将计数源从 fOCO-F 变为 fOCO20M 以外的时钟并且停止 fOCO-F 时，必须在时钟的转换设定后至少等待 1 个 fOCO-F 周期 + 1 个 fOCO20M 周期，然后停止 fOCO-F。  
变更步骤：
  - 将 TRCMR 寄存器的 TSTART 位置 “0”（停止计数）。
  - 更改 TRCCR1 寄存器的 TCK2 ~ TCK0 位。
  - 至少等待 1 个 fOCO-F 周期 + 1 个 fOCO20M 周期。
  - 将 FRA0 寄存器的 FRA00 位置 “0”（停止高速内部振荡器）。

### 31.7.5 输入捕捉功能

- 有关输入捕捉信号的脉宽，必须进行以下的设定：  
[没有数字滤波器的情况]  
至少为3个定时器RC的运行时钟周期（参照“表 18.1 定时器RC的运行时钟”）。  
[有数字滤波器的情况]  
至少为5个数字滤波器的采样时钟周期+3个定时器RC的运行时钟周期（参照“图 18.5 数字滤波器的框图”）。
- 在给TRCIO<sub>j</sub>（j=A,B,C,D）引脚输入了输入捕捉信号后，需要等待1~2个定时器RC的运行时钟周期，然后将TRC寄存器的值传送到TRCGR<sub>j</sub>寄存器（没有数字滤波器的情况）。

### 31.7.6 PWM2 模式的 TRCMR 寄存器

当 TRCCR2 寄存器的 CSEL 位为“1”（在与 TRCGRA 寄存器比较匹配时停止计数）时，不能在 TRC 寄存器与 TRCGRA 寄存器发生比较匹配时写 TRCMR 寄存器。

## 31.8 使用定时器 RH 时的注意事项

### 31.8.1 复位

定时器 RH 不会因复位的输入而对保存秒、分钟、小时、星期、日、月、年、12 时间/24 时间、上午/下午、闹钟、中断、误差校正等信息的寄存器进行复位，因此必须在接通电源后对全部寄存器进行初始设定。

### 31.8.2 计数的开始和停止

TRHCR 寄存器中有指示定时器 RH 开始或者停止计数的 RUN 位。

如果将 RUN 位置“1”（开始计数），定时器 RH 就开始计数。在 15 位计数器开始计数前，最多需要 2 个计数源周期，并且在此期间不能存取定时器 RH 的相关寄存器（注 1）。

同样，如果将 RUN 位置“0”（停止计数），定时器 RH 就停止计数。在 15 位计数器停止计数前，最多需要 2 个计数源周期，并且在此期间不能存取定时器 RH 的相关寄存器（注 1）。

注 1. 定时器 RH 的相关寄存器：MSTCR1、TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR、TRHCR、TRHCSR、TRHADJ、TRHIFR、TRHIER、TRHAMN、TRHAHR、TRHAWK、TRHPRC、TRHICR 寄存器

### 31.8.3 寄存器的设定

必须在 TRHCR 寄存器的 RUN 位为“0”（停止计数）时写以下的寄存器和位：

- 定时器 RH 的数据寄存器（注 1）
- TRHIER 寄存器
- TRHCR 寄存器的 TRHOE、HR24、PM、CCLR 位
- TRHCSR 寄存器的 CS0~CS3 位和 OS0~OS2 位

必须在设定上述的寄存器和位的最后（定时器 RH 开始计数前）设定 TRHIER 寄存器。

实时时钟模式的设定例子如图 19.5 所示。

注 1. 定时器 RH 的数据寄存器：TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR 寄存器

### 31.8.4 实时时钟模式的时间读取步骤

在实时时钟模式中，必须在 TRHSEC 寄存器的 BSY 位为“0”（不在更新数据）时读定时器 RH 的数据寄存器（注1）、TRHCR 寄存器的 HR24 和 PM 位。

在读多个寄存器时，如果在读某个寄存器后并且在读另一个寄存器前更新数据，就会读到错误的时间数据。避免上述错误的读取步骤例子如下所示：

- 使用中断的方法  
在定时器RH的中断程序内，当BSY位为“0”时，从定时器RH的数据寄存器（注1）、TRHCR寄存器的HR24位和PM位中读所需的内容。
- 程序监视方法1  
通过程序监视TRHIC寄存器的IR位，如果此位变为“1”（发生定时器RH的中断请求），就在BSY位为“0”时从定时器RH的数据寄存器（注1）、TRHCR寄存器的HR24位和PM位中读所需的内容。
- 程序监视方法2
  1. 监视BSY位。
  2. 如果BSY位变为“1”，就在此位变为“0”之前监视此位（BSY位为“1”的时间约为15.6ms）。
  3. 如果BSY位变为“0”，就从定时器RH的数据寄存器（注1）、TRHCR寄存器的HR24位和PM位中读所需的内容。
- 2次读取结果相同时的采用方法
  1. 从定时器RH的数据寄存器（注1）、TRHCR寄存器的HR24位和PM位中读所需的内容。
  2. 读和方法1.相同的寄存器，比较内容。
  3. 如果相同，就作为正确的值进行采用，否则就重复读，直到读取值和前一次的值相同为止。另外，在读多个寄存器时，尽量连续读。

注1. 定时器 RH 的数据寄存器：TRHSEC、TRHMIN、TRHHR、TRHWK、TRHDY、TRHMON、TRHYR 寄存器

### 31.9 使用定时器 RJ 时的注意事项

- 复位后，定时器停止计数。必须在给定时器设定值后开始计数。
- 必须以16位为单位读定时器。
- 如果通过程序给脉宽测量模式和脉冲周期测量模式中使用的TRJiCR寄存器的TEDGF位和TUNDF位写“0”，这些位就变为“0”。但是，即使给这些位写“1”，其值也不变。如果对TRJiCR寄存器使用读-改-写指令，即使TEDGF位和TUNDF位为“1”，也可能在指令执行过程中被置“0”。此时，必须通过MOV指令给不想置“0”的TEDGF位和TUNDF位写“1”。
- 在从其他模式更改为脉宽测量模式或者脉冲周期测量模式时，TEDGF位和TUNDF位为不定值。必须在给TEDGF位和TUNDF位写“0”后开始定时器RJi的计数。
- 根据开始计数后最初发生的定时器RJi的下溢信号，TEDGF位有可能变为“1”。
- 在使用脉冲周期测量模式时，必须紧接在计数开始之后至少空出2个定时器RJi寄存器周期的时间，然后将TEDGF位置“0”。
- 如果在停止计数时给TSTART位写“1”，TCSTF位就会在之后的0~1个计数源周期的期间变为“0”。

除TCSTF位以外，不能在TCSTF位变为“1”前存取定时器RJi的相关寄存器（注1）。

在TCSTF位变为“1”后的最初的计数源有效边沿开始计数。

如果在计数过程中给TSTART位写“0”，TCSTF位就在0~1个计数源周期的期间变为“1”。在TCSTF位变为“0”时停止计数。

除TCSTF位以外，不能在TCSTF位变为“0”前存取定时器RJi的相关寄存器（注1）。

注1. 定时器RJi的相关寄存器：TRJiCR、TRJiIOC、TRJiMR、TRJi寄存器

- 在计数过程中（TCSTF位为“1”）连续写TRJi寄存器时，必须将各自的写操作间隔至少空出3个计数源周期。

### 31.10 使用串行接口（UART0）时的注意事项

- 与时钟同步串行I/O模式和时钟异步串行I/O模式无关，必须以16位为单位读U0RB寄存器。如果读U0RB寄存器的高位字节，U0RB寄存器的PER位和FER位以及U0C1寄存器的RI位就变为“0”。如果发生接收错误，就必须在读U0RB寄存器后用读取值进行确认。

<读接收缓冲寄存器的程序例子>

```
MOV.W      00A6H, R0      ;读U0RB寄存器
```

- 在传送数据位长为9位的时钟异步串行I/O模式中，必须以8位为单位按照高位字节→低位字节的顺序写U0TB寄存器。

<写发送缓冲寄存器的程序例子>

```
MOV.B      #XXH, 00A3H   ;写U0TB寄存器的高位字节
MOV.B      #XXH, 00A2H   ;写U0TB寄存器的低位字节
```

## 31.11 使用串行接口（UART2）时的注意事项

### 31.11.1 时钟同步串行 I/O 模式

#### 31.11.1.1 发送和接收

在选择外部时钟和  $\overline{\text{RTS}}$  功能的情况下，如果进入可接收状态， $\overline{\text{RTS2}}$  引脚的输出电平就变为“L”电平，将可接收状态通知发送侧。如果开始接收， $\overline{\text{RTS2}}$  引脚的输出电平就变为“H”电平。因此，如果将  $\overline{\text{RTS2}}$  引脚连接发送侧的  $\overline{\text{CTS2}}$  引脚，发送和接收的时序就能同步。在选择内部时钟的情况下， $\overline{\text{RTS}}$  功能无效。

#### 31.11.1.2 发送

在选择外部时钟的情况下，必须在 U2C0 寄存器的 CKPOL 位为“0”（在传送时钟的下降沿输出发送数据，在上升沿输入接收数据）并且外部时钟为“H”电平的条件下，或者在 CKPOL 位为“1”（在传送时钟的上升沿输出发送数据，在下降沿输入接收数据）并且外部时钟为“L”电平的条件下，满足以下的条件：

- U2C1 寄存器的 TE 位为“1”（允许发送）。
- U2C1 寄存器的 TI 位为“0”（U2TB 寄存器有数据）。
- 在选择 CTS 功能时， $\overline{\text{CTS2}}$  引脚的输入为“L”电平。

#### 31.11.1.3 接收

时钟同步串行 I/O 通过发送器的运行产生移位时钟。因此，即使只用于接收，也必须进行发送的设定。在接收时，将虚拟数据从 TXD2 引脚输出到外部。

在选择内部时钟的情况下，如果将 U2C1 寄存器的 TE 位置“1”（允许发送）并且将虚拟数据设定到 U2TB 寄存器，就产生移位时钟；在选择外部时钟的情况下，如果将 TE 位置“1”，将虚拟数据设定到 U2TB 寄存器并且将外部时钟输入到 CLK2 引脚，就产生移位时钟。

在连续接收数据时，如果 U2C1 寄存器的 RE 位为“1”（U2RB 寄存器有数据）并且 UART2 接收寄存器已有下一个接收数据，就发生溢出错误并且 U2RB 寄存器的 OER 位变为“1”（发生溢出错误）。此时，U2RB 寄存器的值为不定值，因此在发生溢出错误时，必须通过发送侧和接收侧的程序重新发送以前的数据。在发生溢出错误时，S2RIC 寄存器的 IR 位不变。

在连续接收数据时，必须在每次接收时将虚拟数据设定到 U2TB 寄存器的低位字节。

在选择外部时钟的情况下，必须在 CKPOL 位为“0”并且外部时钟为“H”电平的条件下，或者在 CKPOL 位为“1”并且外部时钟为“L”电平的条件下，满足以下的条件：

- U2C1 寄存器的 RE 位为“1”（允许接收）。
- U2C1 寄存器的 TE 位为“1”（允许发送）。
- U2C1 寄存器的 TI 位为“0”（U2TB 寄存器有数据）。

### 31.11.2 特殊模式 1（I<sup>2</sup>C 模式）

在生成开始条件、停止条件和重新开始条件时，必须在将 U2SMR4 寄存器的 STSPSEL 位置“0”后至少等待 1/2 传送时钟周期，然后将各条件生成位（STAREQ、RSTAREQ、STPREQ）从“0”置为“1”。

## 31.12 使用同步串行通信单元（SSU）时的注意事项

在使用同步串行通信单元时，必须将 SSUICSR 寄存器的 IICSEL 位置“0”（选择 SSU 功能）。

### 31.13 使用 I<sup>2</sup>C 总线接口时的注意事项

在使用 I<sup>2</sup>C 总线接口时，必须将 SSUICSR 寄存器的 IICSEL 位置 “1”（选择 I<sup>2</sup>C 总线接口功能）。

#### 31.13.1 主控接收模式

在主控接收结束后，如果在第 9 个时钟下降时发行停止条件或者重新发行开始条件，SCL 就在第 9 个时钟后多输出 1 个时钟。

##### 31.13.1.1 对策

必须在主控接收结束后先确认 SCL 的第 9 个时钟的下降沿，然后发行停止条件或者重新发行开始条件。必须通过以下的方法确认 SCL 的第 9 个时钟的下降沿：

- 必须在确认 ICSR 寄存器的 RDRF 位（接收数据寄存器满标志）变为 “1” 后，确认 ICCR2 寄存器的 SCLO 位（SCL 监视标志）变为 “0”（SCL 引脚为 “L” 电平）。

#### 31.13.2 ICCR1 寄存器的 ICE 位和 ICCR2 寄存器的 IICRST 位

如果在 I<sup>2</sup>C 总线接口运行时给 ICE 位写 “0” 或者给 IICRST 位写 “1”，ICCR2 寄存器的 BBSY 位和 ICSR 寄存器的 STOP 位就可能为不定值。

##### 31.13.2.1 位变为不定值的条件

- 在 主控发送模式（ICCR1 寄存器的 MST 位和 TRS 位都为 “1”）中，当本模块占有 I<sup>2</sup>C 总线时。
- 在 主控接收模式（MST 位为 “1” 并且 TRS 位为 “0”）中，当本模块占有 I<sup>2</sup>C 总线时。
- 在 从属发送模式（MST 位为 “0” 并且 TRS 位为 “1”）中，当本模块在发送数据时。
- 在 从属接收模式（MST 位和 TRS 位都为 “0”）中，当本模块在发送应答时。

##### 31.13.2.2 对策

- 如果输入开始条件（在 SCL 为 “H” 电平时 SDA 下降），BBSY 位就变为 “1”。
- 如果输入停止条件（在 SCL 为 “H” 电平时 SDA 上升），BBSY 位就变为 “0”。
- 在 主控发送模式中，如果在 SCL 和 SDA 都为 “H” 电平的条件下给 BBSY 位写 “1” 并且给 SCP 位写 “0”，输出开始条件（在 SCL 为 “H” 电平时 SDA 下降），BBSY 位就变为 “1”。
- 在 主控发送模式或者主控接收模式中，如果在 SDA 为 “L” 电平并且没有其他器件（本模块除外的器件）将 SCL 置为 “L” 电平的条件下给 BBSY 位和 SCP 位写 “0”，输出停止条件（在 SCL 为 “H” 电平时 SDA 上升），BBSY 位就变为 “0”。
- 如果给 SAR 寄存器的 FS 位写 “1”，BBSY 位就变为 “0”。

##### 31.13.2.3 IICRST 位的补充说明

- 如果给 IICRST 位写 “1”，ICCR2 寄存器的 SDAO 位和 SCLO 位就变为 “1”。
- 在 主控发送模式或者主控接收模式中，如果给 IICRST 位写 “1”，ICSR 寄存器的 TDRE 位就变为 “1”。
- 在通过 IICRST 位进行的 I<sup>2</sup>C 总线控制部的复位期间，BBSY 位、SCP 位和 SDAO 位的写操作无效，因此必须在给 IICRST 位写 “0” 后写这些位。
- 即使给 IICRST 位写 “0”，BBSY 位也不变为 “0”。但是，根据 SCL 和 SDA 的状态，生成停止条件（在 SCL 为 “H” 电平时 SDA 上升），因此 BBSY 位有可能变为 “0”。  
同样，也可能影响其他的位。
- 在通过 IICRST 位进行的 I<sup>2</sup>C 总线控制部的复位期间，停止发送和接收数据。但是，开始条件、停止条件和总线竞争失败的检测功能继续运行，因此根据 SCL 引脚和 SDA 引脚的输入信号，有可能更改 ICCR1 寄存器、ICCR2 寄存器和 ICSR 寄存器的值。



## 31.14 使用 A/D 转换器时的注意事项

### 31.14.1 A/D 转换器

- 必须在停止 A/D 转换时（发生触发前）写 ADMOD 寄存器、ADINSEL 寄存器、ADCON0 寄存器（ADST 位除外）、ADCON1 寄存器和 OCVREFCR 寄存器。
- 在用于重复模式 0、重复模式 1 和重复扫描模式时，必须给正在进行 A/D 转换的 CPU 时钟选择大于等于 A/D 转换器运行时钟  $\phi_{AD}$  的频率。  
 $\phi_{AD}$  不能选择 fOCO-F。
- 必须在 VREF 引脚和 AVSS 引脚之间连接 0.1 $\mu$ F 的电容器。
- 不能在 A/D 转换过程中转移到停止模式。
- 在 A/D 转换过程中，与 CM0 寄存器的 CM02 位的状态（“1”（在等待模式中，停止外围功能时钟）、“0”（在等待模式中，不停止外围功能时钟））无关，不能转移到等待模式。
- 在 A/D 转换过程中，如果将 FMR0 寄存器的 FMSTP 位置“1”（闪存停止）并且将 FMR27 位置“1”（允许低消耗电流读模式），A/D 转换结果就为不定值，因此不能进行此设定。
- 在 fOCO-F 已经停止时，不能更改 ADMOD 寄存器的 CKS2 位。
- 在 A/D 转换过程中，如果通过程序将 ADCON0 寄存器的 ADST 位置“0”（停止 A/D 转换）来强制结束转换，A/D 转换器的转换结果就为不定值，不发生中断请求，而且没有进行 A/D 转换的 ADi 寄存器的值也可能为不定值。  
如果通过程序将 ADST 位置“0”，就不能使用所有 ADi 寄存器的值。
- 在使用 A/D 转换器时，建议进行 A/D 转换结果的平均化处理。

### 31.14.2 温度传感器

- 如果将 ADTSEN 置“1”（开始工作），温度传感器就开始工作。从设定为开始工作后需要经过最大 200 $\mu$ s，电压才会稳定。必须在等到电压稳定后再开始 A/D 转换。
- 因为在温度传感器输出电压的 A/D 转换结果中包含温度传感器输出电压的偏差和 A/D 转换器的绝对精度误差，所以对于温度传感器的性能（参照表 26.9）和温度特性（典型特性）（参照图 26.10）有可能产生误差。
- 因为从被测体到温度传感器的热传导特性因单片机的周围环境而发生变化，所以会影响温度传感器输出电压的反应时间和精度。必须根据系统进行充分的评估后再使用。
- 如果被增益放大器放大的温度传感器的输出电压超过基准电压，就无法进行正常的 A/D 转换。
- 不能从引脚输出温度传感器的输出电压。

## 31.15 使用 LCD 驱动控制电路时的注意事项

### 31.15.1 外接分压电阻的情况

R1 ~ R3 的参考值是 10k $\Omega$  ~ 200k $\Omega$ ，取决于所使用的 LCD 显示屏、段引脚个数、公共引脚个数、帧频率和使用环境。必须根据系统要求进行充分的评估，对值进行调整（请参照图 28.3）。

## 31.16 使用闪存时的注意事项

### 31.16.1 CPU 改写模式

#### 31.16.1.1 禁止使用的指令

在 EW0 模式中改写程序 ROM 区的过程中，因为以下指令要参照闪存内部的数据，所以不能使用。  
UND 指令、INTO 指令、BRK 指令

#### 31.16.1.2 中断

CPU 改写模式的中断如表 31.1 ~ 表 31.2 所示。

表 31.1 CPU 改写模式的中断 (1)

模式	擦除 / 编程的对象	状态	可屏蔽中断
EW0	数据闪存	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)	如果接受中断请求, 就进行中断处理。当 FMR22 位为 “1” (允许中断请求引起的挂起请求) 时, FMR21 位自动变为 “1” (请求挂起)。闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。 如果在 FMR22 位为 “0” (禁止中断请求引起的挂起请求) 时需要挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。 在中止自动擦除的状态下, 能对自动擦除执行块以外的块进行读和编程。 在中止自动编程的状态下, 能读自动编程执行块以外的块。 能通过将 FMR21 位置 “0” (重新开始) 重新开始自动擦除或者自动编程。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)	在自动擦除或者自动编程的过程中进行中断处理。
	程序 ROM	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)	如果接受中断请求, 就进行中断处理。当 FMR22 位为 “1” (允许中断请求引起的挂起请求) 时, FMR21 位自动变为 “1” (请求挂起)。闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。 如果在 FMR22 位为 “0” (禁止中断请求引起的挂起请求) 时需要挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。 在中止自动擦除的状态下, 能对自动擦除执行块以外的块进行读和编程。 在中止自动编程的状态下, 能读自动编程执行块以外的块。 能通过将 FMR21 位置 “0” (重新开始) 重新开始自动擦除或者自动编程。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)	在自动擦除或者自动编程的过程中进行中断处理。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)	在自动擦除或者自动编程的过程中进行中断处理。
	EW1	数据闪存	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)
正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)			优先进行自动擦除和自动编程, 而使中断请求等待。 在自动擦除或者自动编程结束后进行中断处理。
程序 ROM		正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)	在 FMR22 位为 “1” (允许中断请求引起的挂起请求) 时, 如果接受中断请求, FMR21 位就自动变为 “1” (请求挂起), 闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程, 进行中断处理。 在中止自动擦除的状态下, 能对自动擦除执行块以外的块进行读和编程。 在中止自动编程的状态下, 能读自动编程执行块以外的块。 能通过将 FMR21 位置 “0” (重新开始) 重新开始自动擦除或者自动编程。 当 FMR22 位为 “0” (禁止中断请求引起的挂起请求) 时, 优先进行自动擦除和自动编程, 而使中断请求等待。在自动擦除或者自动编程结束后进行中断处理。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)	优先进行自动擦除和自动编程, 而使中断请求等待。 在自动擦除或者自动编程结束后进行中断处理。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)	优先进行自动擦除和自动编程, 而使中断请求等待。 在自动擦除或者自动编程结束后进行中断处理。

FMR21、FMR22: FMR2 寄存器的位

表 31.2 CPU 改写模式的中断 (2)

模式	擦除 / 编程的对象	状态	<ul style="list-style-type: none"> <li>看门狗定时器</li> <li>振荡停止检测</li> <li>电压监视 2</li> <li>电压监视 1</li> </ul> <p style="text-align: right;">(注 1)</p>	<ul style="list-style-type: none"> <li>未定义指令</li> <li>INTO 指令</li> <li>BRK 指令</li> <li>单步</li> </ul> <p style="text-align: right;">(注 1)</p>
EW0	数据闪存	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)	<p>如果接受中断请求, 就立即强制停止自动擦除或者自动编程, 对闪存进行复位。在经过一定时间后, 闪存重新启动, 然后开始中断处理。在被强制停止后, 有可能无法正常读取正在自动擦除的块或者正在自动编程的地址。因此, 必须在闪存重新启动后再次进行自动擦除并且确认自动擦除的正常结束。</p> <p>因为在命令执行过程中看门狗定时器不停止计数, 所以有可能发生中断请求。必须使用挂起功能定期对看门狗定时器进行初始化。</p>	不能在自动擦除或者自动编程的过程中使用。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)		
	程序 ROM	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)		
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)		
EW1	数据闪存	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)	<p>如果接受中断请求, 就立即强制停止自动擦除或者自动编程, 对闪存进行复位。在经过一定时间后, 闪存重新启动, 然后开始中断处理。在被强制停止后, 有可能无法正常读取正在自动擦除的块或者正在自动编程的地址。因此, 必须在闪存重新启动后再次进行自动擦除并且确认自动擦除的正常结束。</p> <p>因为在命令执行过程中看门狗定时器不停止计数, 所以有可能发生中断请求。必须使用挂起功能定期对看门狗定时器进行初始化。</p>	不能在自动擦除或者自动编程的过程中使用。
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)		
	程序 ROM	正在自动擦除 / 正在自动编程 FMR20=1 (允许挂起)		
		正在自动擦除 / 正在自动编程 FMR20=0 (禁止挂起)		

FMR21、FMR22: FMR2 寄存器的位

注 1. 因为固定向量被分配在块 0, 所以不能在自动擦除块 0 的过程中使用非屏蔽中断。

### 31.16.1.3 存取方法

要将以下的位置“1”时，必须在给对象位写“0”后继续写“1”。另外，必须在写“0”后到写“1”前禁止中断。

- FMR0 寄存器的FMR01位和FMR02位
- FMR1 寄存器的FMR13位
- FMR2 寄存器的FMR20位、FMR22位和FMR27位

要将以下的位置“0”时，必须在给对象位写“1”后继续写“0”。另外，必须在写“1”后和写“0”前禁止中断。

- FMR1 寄存器的FMR14位和FMR15位

### 31.16.1.4 用户 ROM 区的改写

在使用 EW0 模式并且正在对保存改写控制程序的块进行改写时，如果电源电压降低，就无法正常地对改写控制程序进行改写，以后有可能无法改写闪存。因此，必须使用标准串行输入/输出模式改写此块。

### 31.16.1.5 编程

不能对已编程的地址进行追加写。

### 31.16.1.6 向停止模式或者等待模式的转移

不能在擦除挂起过程中转移到停止模式或者等待模式。

当 FST 寄存器的 FST7 位为“0”（忙（正在编程/擦除））时，不能转移到停止模式或者等待模式。

不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到停止模式或者等待模式。

### 31.16.1.7 闪存的编程电压和擦除电压

必须在电源电压 VCC 为 2.7 ~ 5.5V 的条件下进行程序 ROM 的编程和擦除，而不能在电源电压低于 2.7V 时进行编程和擦除。

### 31.16.1.8 块空白检查

不能在擦除挂起过程中执行块空白检查命令。

### 31.16.1.9 低消耗电流读模式

在低速时钟模式或者低速内部振荡器模式中，如果将 FMR2 寄存器的 FMR27 位置“1”（允许低消耗电流读模式），就能降低读闪存时的消耗电流。

在 CPU 时钟为以下的任何一种状态下，能使用低消耗电流读模式。

- CPU 时钟为低速内部振荡器时钟的4分频、8分频或者16分频。
- CPU 时钟为 XCIN 时钟的1分频（无分频）、2分频、4分频或者8分频。

但是，在选择 CPU 时钟频率不超过 3kHz 时，不能使用低消耗电流读模式。

在设定 CPU 时钟分频比后，必须将 FMR27 位置“1”（允许低消耗电流读模式）。有关降低功率的方法，请参照“10.8 功耗的降低”。

必须在将 FMR27 位置“0”（禁止低消耗电流读模式）后转移到等待模式或者停止模式，而不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到等待模式或者停止模式。

### 31.17 有关噪声的注意事项

#### 31.17.1 作为噪声和闩锁对策，在 VCC-VSS 引脚之间插入旁路电容

必须在 VCC 引脚和 VSS 引脚之间用最短并且较粗的布线连接旁路电容（0.1 $\mu$ F 左右）。

#### 31.17.2 端口控制寄存器的噪声误动作对策

如果在苛刻的噪声试验或者类似的试验中受到外部噪声（主要是电源方面的噪声）的干扰，IC 内部的噪声对策电路可能无法完全应付。此时，端口的相关寄存器的值有可能发生变化。

对于这种情况，建议通过程序定期对端口寄存器、方向寄存器和上拉控制寄存器进行重新设定。如果在中断处理中进行端口输出等的转换控制，就可能和重新设定的处理发生竞争，因此必须在充分探讨控制处理的基础上进行重新设定的处理。

### 31.18 有关电源电压波动的注意事项

在解除复位后，VCC 引脚输入的电源电压必须满足图 31.2 所示的容许电源纹波电压  $V_{r(VCC)}$  和电源纹波下降斜率  $dV_{r(VCC)}/dt$  中的一个或者全部条件。

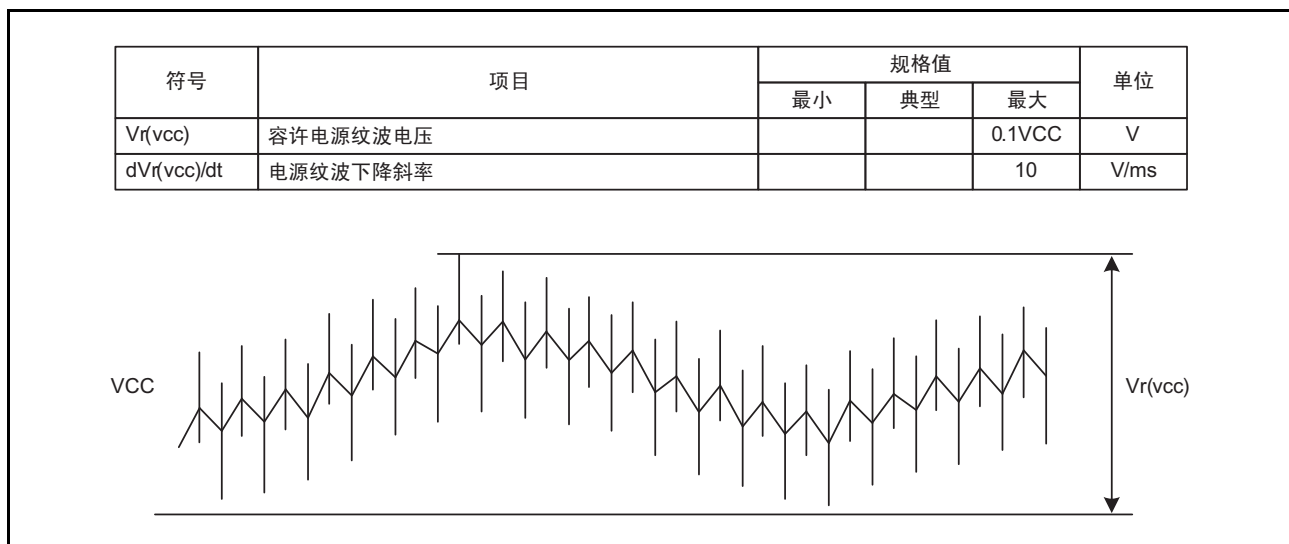


图 31.2 电源纹波的定义

## 32. On-chip 调试器的注意事项

在使用 on-chip 调试器进行 R8C/LA6A 群和 R8C/LA8A 群的程序开发和调试时，必须注意以下的限制事项：

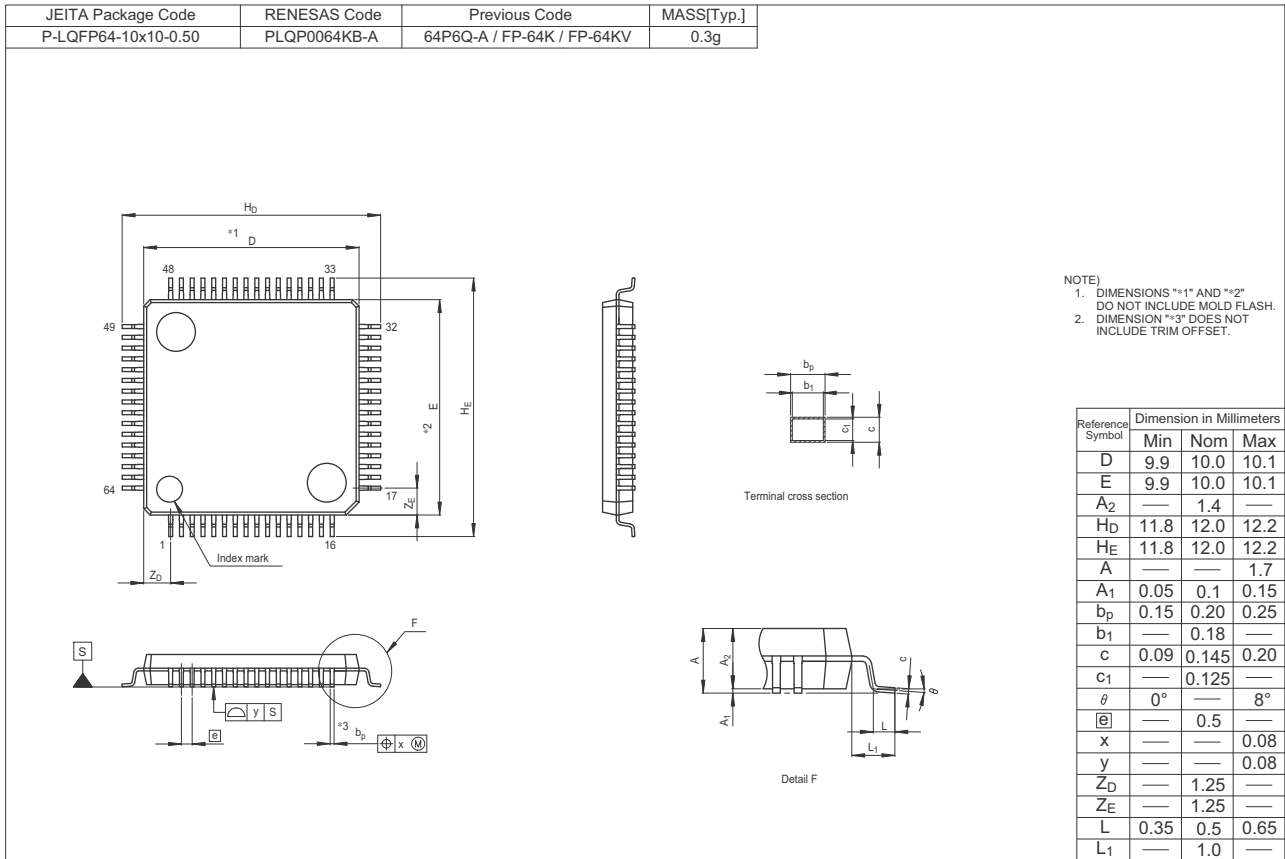
1. 因为 on-chip 调试器使用一部分用户闪存区和 RAM 区，所以用户不能使用这些区域。  
有关使用的区域，请参照各 on-chip 调试器的使用手册。
2. 不能在用户系统中设定地址匹配中断（AIER0、AIER1、RMAD0、RMAD1 寄存器和固定向量表）。
3. 不能在用户系统中使用 BRK 指令。
4. 能在电源电压 VCC=1.8~5.5V 的条件下进行调试，改写闪存时的电源电压至少为 1.8V。

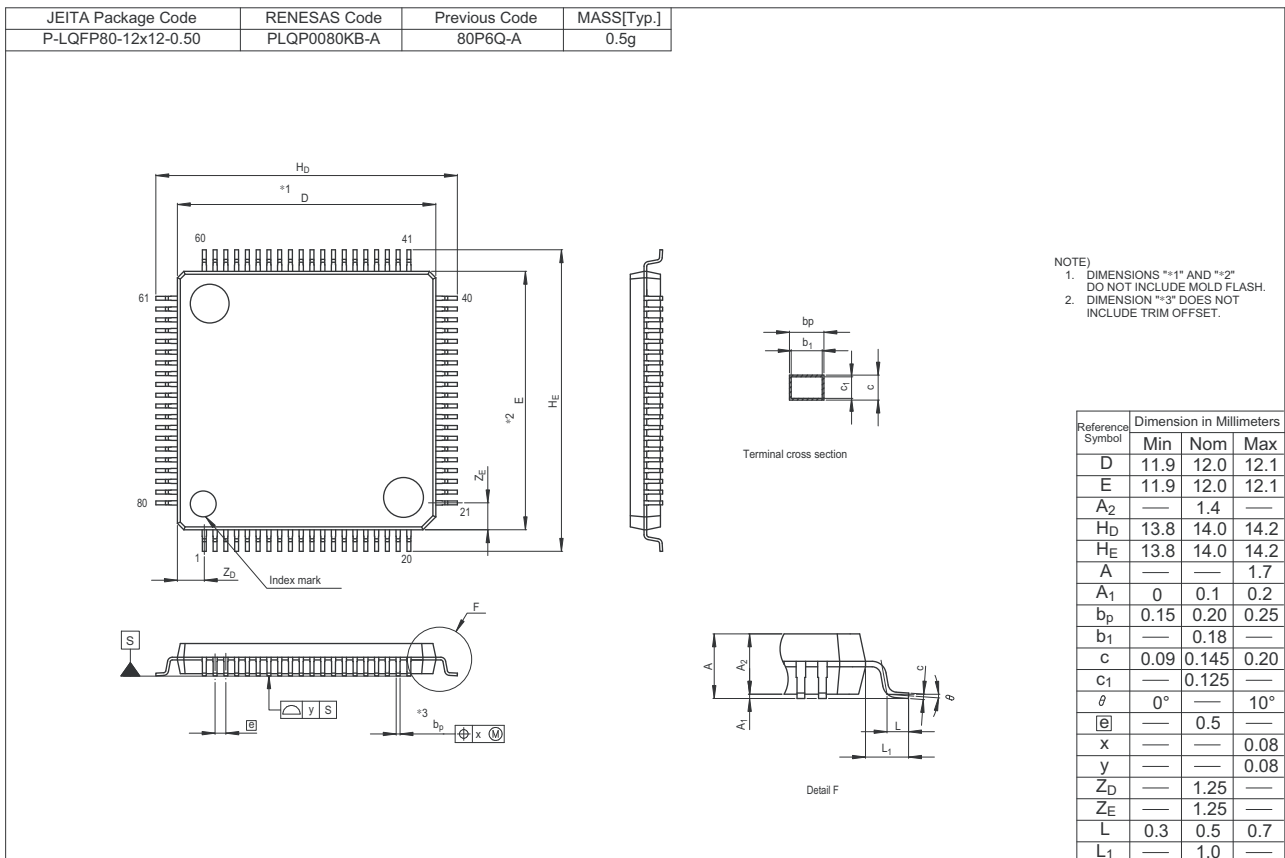
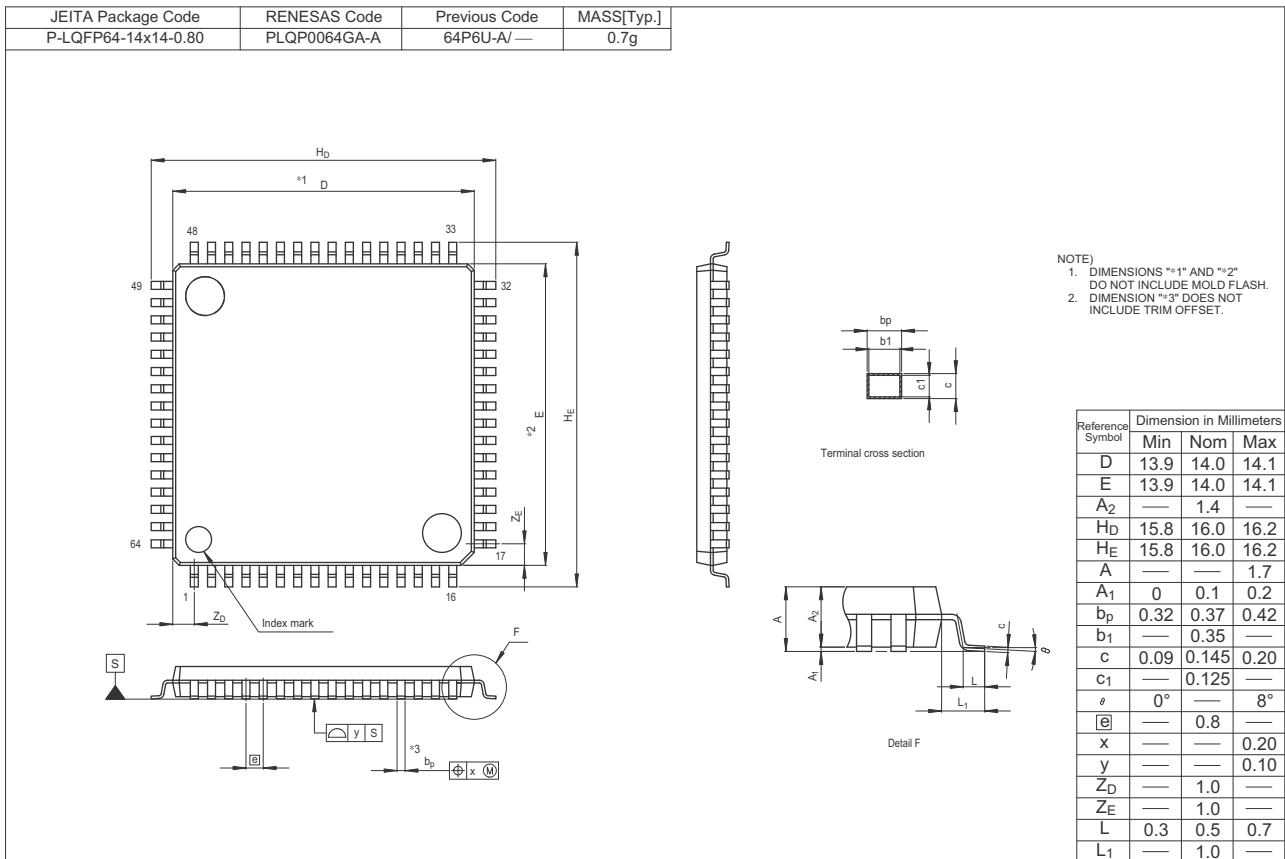
On-chip 调试器的连接和使用方法有特殊的限制事项。有关 on-chip 调试器的详细内容，请参照各 on-chip 调试器的使用手册。

# 附录

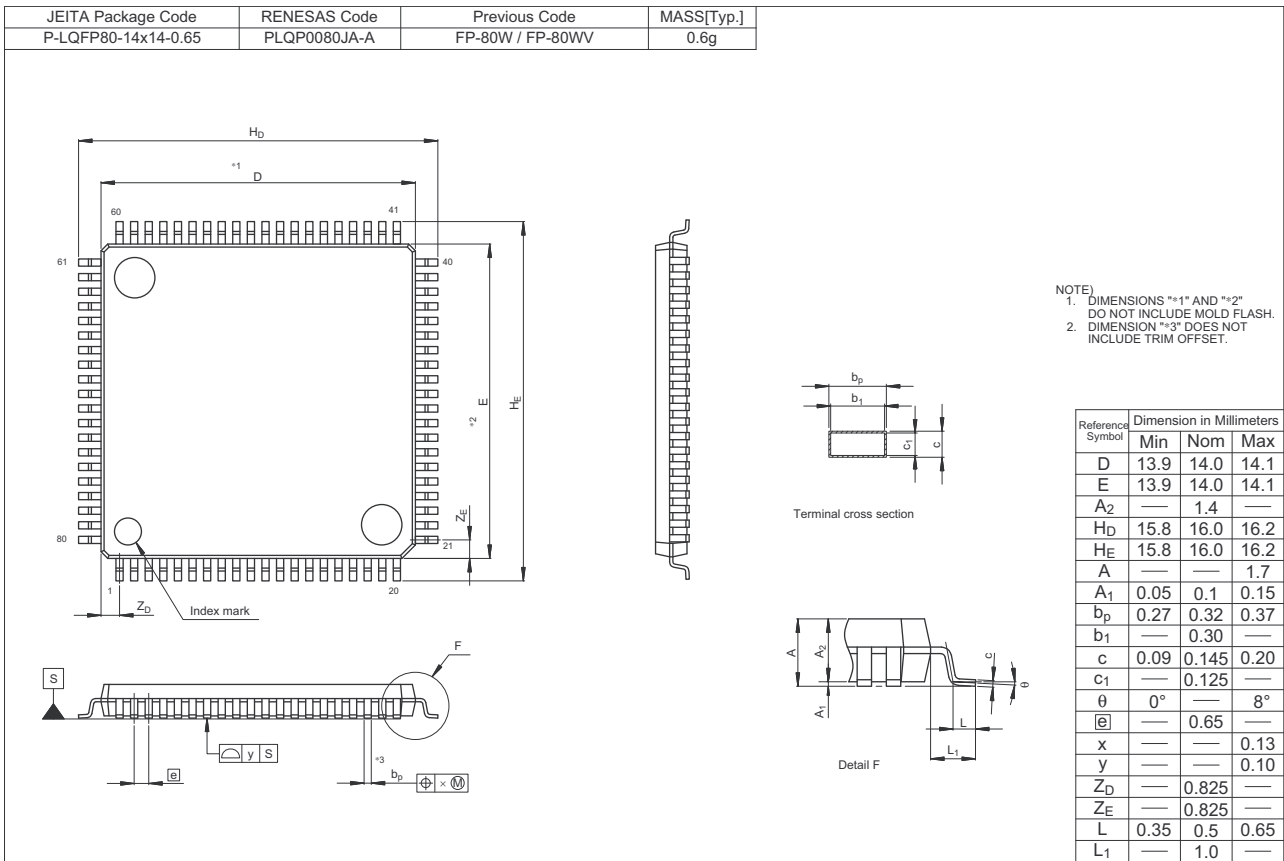
## 附录 1. 封装尺寸图

有关封装尺寸图的最新版和安装的信息，登载在瑞萨电子的主页的“封装”栏目中。



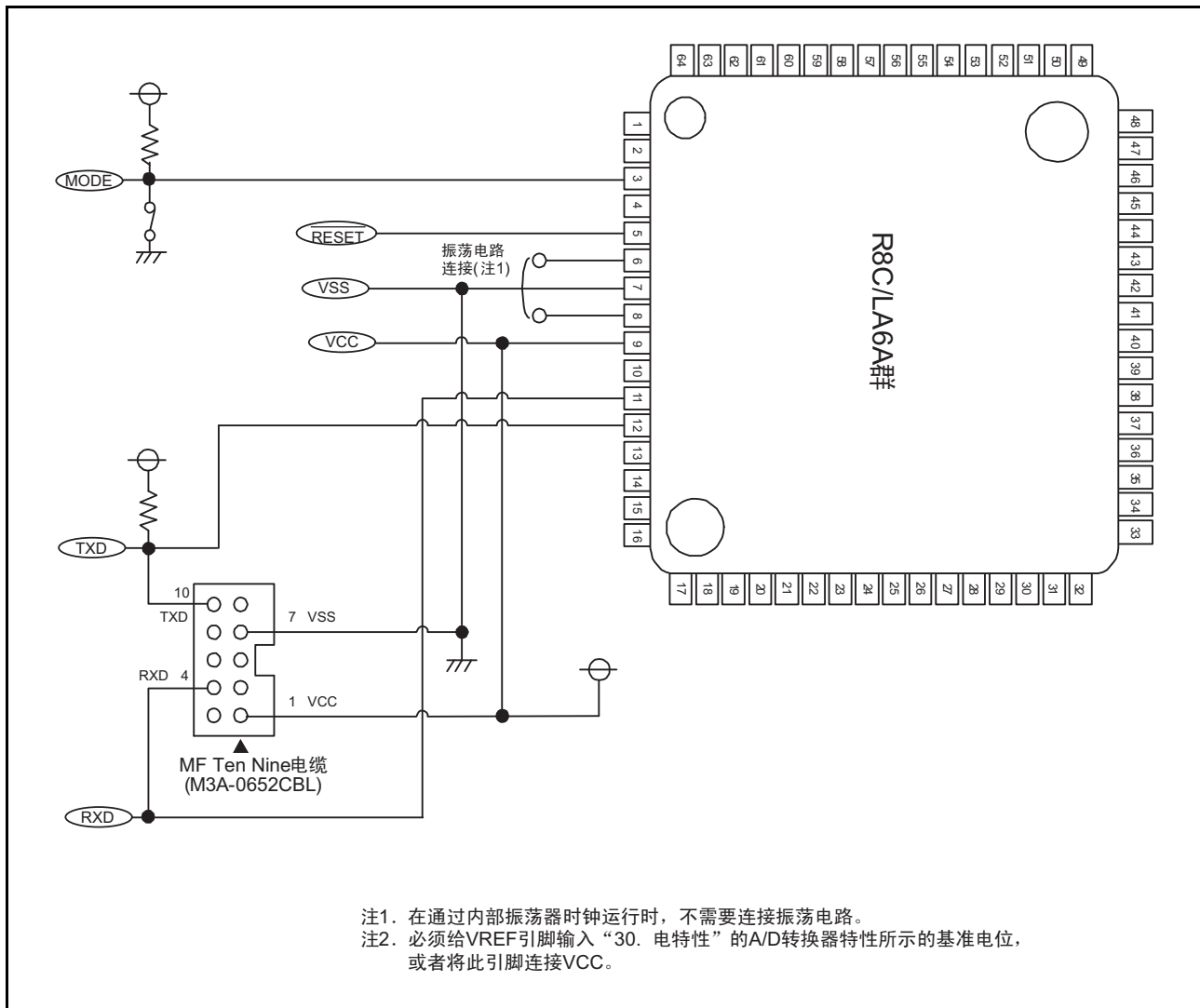




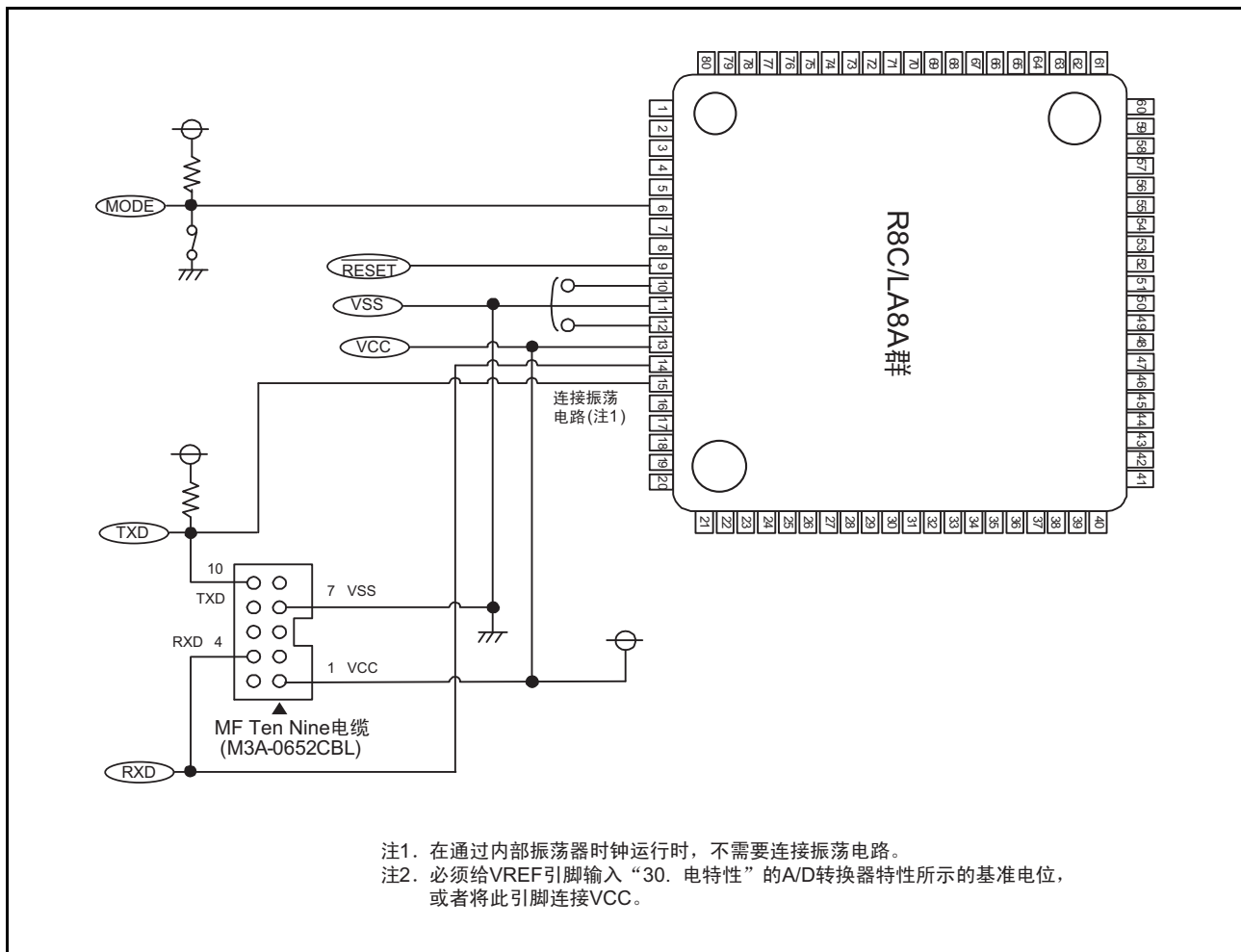


## 附录 2. 和串行编程器的连接例子

和 MF Ten Nine 电缆（M3A-0652CBL）的连接例子如附图 2.1 ~附图 2.2 所示。



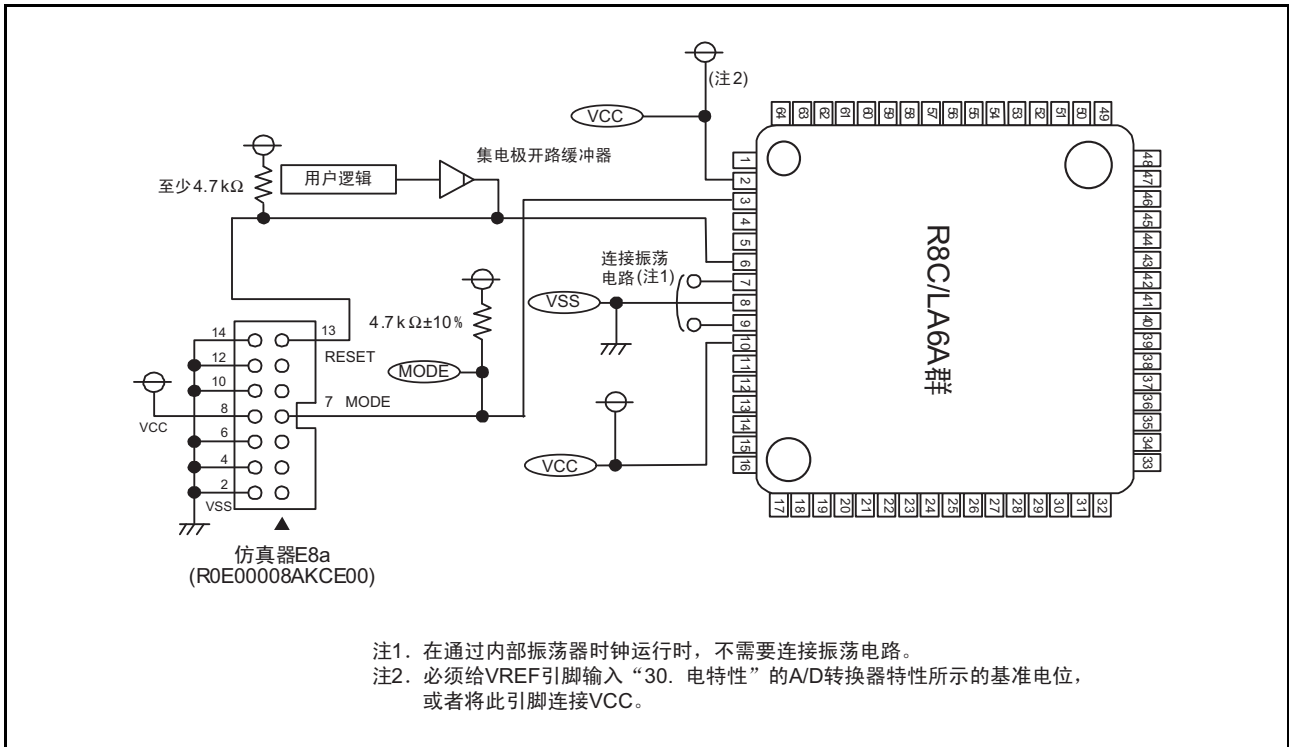
附图 2.1 和 MF Ten Nine 电缆（M3A-0652CBL）的连接例子（1）



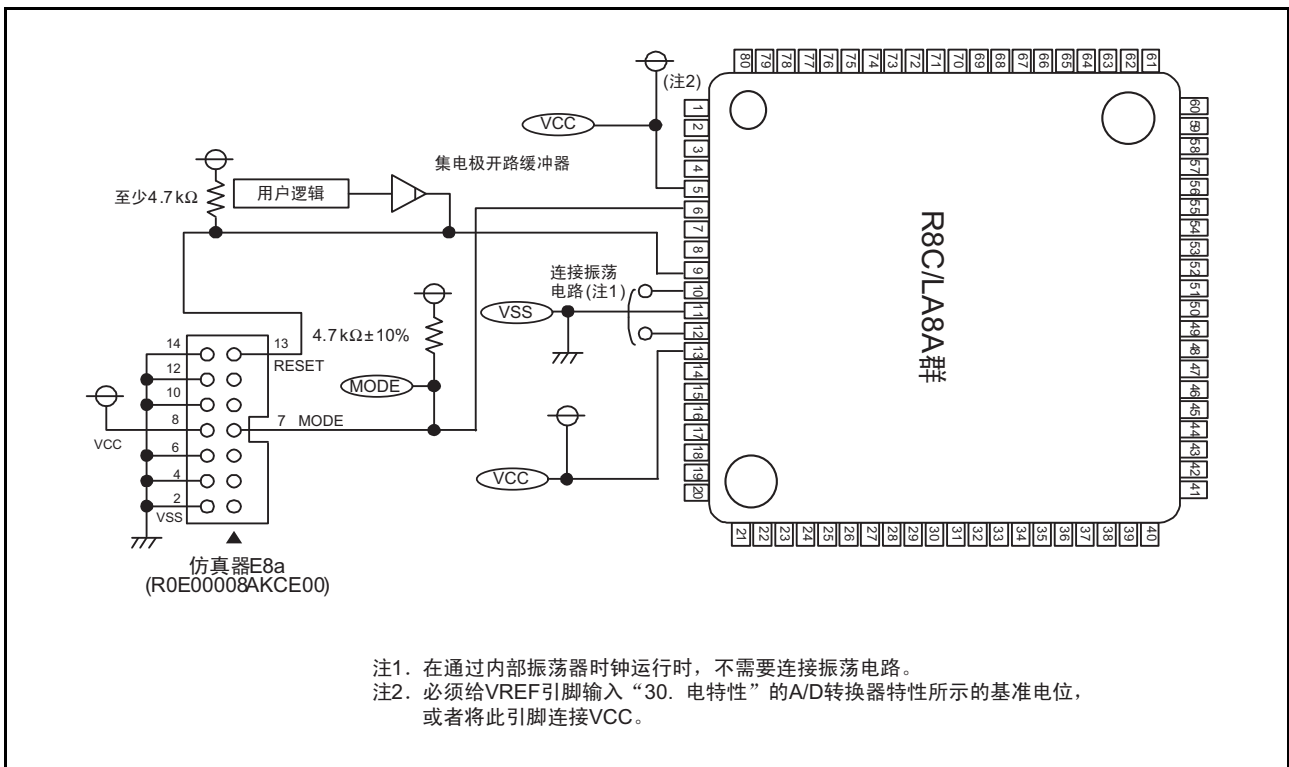
附图 2.2 和 MF Ten Nine 电缆 (M3A-0652CBL) 的连接例子 (2)

附录 3. 和仿真器 E8a 的连接例子

和仿真器 E8a (R0E00008AKCE00) 的连接例子如附图 3.1 ~ 附图 3.2 所示。



附图 3.1 和仿真器 E8a (R0E00008AKCE00) 的连接例子 (1)



附图 3.2 和仿真器 E8a (R0E00008AKCE00) 的连接例子 (2)

## 索引

## 数字

4 线式总线通信模式 .....	429
4 线式总线通信模式的初始化 .....	429

## A

A/D 断路检测辅助功能 .....	480
A/D 转换的开始条件 .....	478
A/D 转换结果 .....	480
A/D 转换器 .....	148, 467
A/D 转换时的传感器输出阻抗 .....	492
A/D 转换周期数 .....	477
A0、A1 .....	18
ACK 和 NACK .....	397
AC 特性 .....	578
ADCON0 .....	474
ADCON1 .....	475
ADCON2 .....	476
ADIC .....	160
ADINSEL .....	473
ADi (i=0 ~ 7) .....	471
ADMOD .....	472
AIERi (i=0 ~ 1) .....	180

## B

B 标志 .....	19
保护 .....	155
保留位 .....	19
比较电路 B1 中断和比较电路 B3 中断 .....	499
比较电路 Bi 的数字滤波器 (i=1,3) .....	499
比较器 B .....	494
标志寄存器 .....	18
标准串行输入 / 输出模式 .....	556
标准串行输入 / 输出模式的禁止功能 .....	185
标准运行模式 .....	136
并行输入 / 输出模式 .....	558

## C

C 标志 .....	18
CLK 极性的选择 .....	378
CM0 .....	113, 129
CM1 .....	114, 130
CM3 .....	115, 131
CMPA .....	44
CPU .....	17
CPU 改写模式 .....	529
CPU 时钟 .....	122
CPU 时钟和外围功能时钟 .....	122
CSPR .....	194
CTS/RTS 功能 .....	380, 388

产品一览表 .....	6
程序计数器 .....	18
重复模式 0 .....	483
重复模式 1 .....	484
重复扫描模式 .....	488
处理器中断优先级 .....	19
传送时钟 .....	396, 419, 448
串行接口 (UART0) .....	341
串行接口 (UART2) .....	360
串行数据的逻辑转换 .....	380, 387
从等待模式的返回 .....	139
从断电 2 模式的返回 .....	147
从属发送 .....	456
从属接收 .....	457
从停止模式的返回 .....	143
从中断程序的返回 .....	167
存储器 .....	20
存储器的分配 .....	526

## D

D 标志 .....	18
DC 特性 .....	572
单触发的选择 .....	218
单次模式 .....	482
单次扫描模式 .....	486
等待模式 .....	138
等待模式中的引脚状态 .....	138
等待模式、停止模式和断电模式 .....	148
低速内部振荡器模式 .....	137
低速内部振荡器时钟 .....	121
低速时钟模式 .....	137
低消耗电流读模式 .....	151
地址寄存器 .....	18
地址匹配中断 .....	179
电特性 .....	562
电压检测电路 .....	41, 148
电压监视 0 复位 .....	39, 52
电压监视 1 中断 .....	53
电压监视 2 中断 .....	55
电源稳定的情况 .....	37
定时器 .....	148
定时器概论 .....	200
定时器模式 .....	209, 244, 249, 328
定时器 RB .....	202
定时器 RC .....	223
定时器 RC 中断 .....	271
定时器 RC 中断、定时器 RH、同步串行通信单元中断、 I <sup>2</sup> C 总线接口中断、闪存中断 (有多个中断请求源的中 断) .....	181
定时器 RH .....	274
定时器 RJ .....	320

断电 0 模式	144
断电 0 模式的解除	145
断电 0 模式的引脚处理	144
断电 0 模式中的引脚状态	144, 518
断电 2 模式	146
断电 2 模式中的引脚状态	146
端口	148
端口的设定	82
段输出引脚的选择	517
段显示屏的驱动波形	519
对外围功能的影响	58
堆栈指针指定标志	19
多处理器的发送	401
多处理器的接收	402
多处理器通信功能	398

**E**

EW0 模式	537
EW1 模式	537

**F**

f1、f2、f4、f8、f16、f32	122
FB	18
fC-LCD	123
fC-TRH	124
fC、fC32	123
FLG	18
FMR0	533
FMR1	535
FMR2	536
FMRDYIC	161
fOCO	123
fOCO128	123
fOCO20M	123
fOCO-F	123
fOCO-S	123
fOCO-WDT	123
FR18S0	118
FR18S1	119
FRA0	117, 133
FRA2	118
FRC0	117
FRC1	119
FST	530
发生通信错误时的处理方法	353, 359, 378, 386
发送	459
发送和接收的初始化	397
封装尺寸图	604
符号标志	19
复位	31
复位源的判断功能	40

**G**

概要	1
高速内部振荡器模式	137
高速内部振荡器时钟	121
高速时钟模式	137
各模式的设定和解除方法	540
各群的不同点	1
各通信模式和引脚功能	422
功耗的降低	148
功率控制	127
功能	184
挂起	538
规格概要	3

**H**

和串行编程器的连接例子	607
和仿真器 E8a 的连接例子	609
缓冲器运行	240

**J**

I/O 端口	57
I/O 端口的功能	58
I/O 端口以外的引脚	59
I <sup>2</sup> C 总线格式	452
I <sup>2</sup> C 总线接口模式	452
I <sup>2</sup> C 总线接口	435
I 标志	19, 163
ICCR1	442
ICCR2	443
ICDRR	441
ICDRS	447
ICDRT	441
ICIER	445
ICMR	444
ICSR	446
ID 码检查功能	527, 556
ID 码区域	184
ILVL2 ~ ILVL0 位和 IPL	163
INTB	18
INTCMP	495
INTEN	171, 496
INTEN1	172
INTF	173, 497
INTF1	174
INTiIC (i=0 ~ 7)	162
INTi 输入滤波器 (i=0 ~ 7)	175
INTi 中断 (i=0 ~ 7)	169
INTSR	75, 170
INT 中断	169
IPL	19
IR 位	163
ISP	18

<b>J</b>		<b>M</b>	
寄存器的设定例子 .....	461	MSTCR0 .....	226, 343, 362, 409, 438, 469, 503
寄存器压栈 .....	165	MSTCR1 .....	203, 277, 321
寄存器组指定标志 .....	19	脉冲输出的强制截止 .....	243
计数过程中的定时器写控制 .....	210, 329	脉冲输出模式 .....	330
计数源 .....	239	脉冲周期测量模式 .....	337
计数源保护模式无效的情况 .....	198	脉宽测量模式 .....	334
计数源保护模式有效的情况 .....	199	秒调整功能 .....	303
极性选择功能 .....	353	模式的选择 .....	406
记忆性液晶显示屏的驱动波形 .....	523		
键输入中断 .....	176	<b>N</b>	
降低消耗电流的功能 .....	480	闹钟功能 .....	301
接收 .....	460	内部电源的低功耗 .....	149
接受中断请求时的 IPL 变化 .....	165	内部振荡器时钟 .....	121
接通电源的情况 .....	37		
进位标志 .....	18	<b>O</b>	
静态基址寄存器 .....	18	O 标志 .....	19
绝对最大额定值 .....	562	OCD .....	116, 132
		OCVREFCR .....	470
<b>K</b>		OFS .....	35, 51, 188, 195, 528
KIEN .....	177	OFS2 .....	36, 189, 196
KIEN1 .....	178	On-chip 调试器的注意事项 .....	603
KUPIC .....	160		
开始条件和停止条件的检测 .....	395	<b>P</b>	
开始条件和停止条件的输出 .....	395	P7DRR .....	78
看门狗定时器 .....	190	P8DRR .....	78
看门狗定时器复位 .....	39	PC .....	18
可编程波形发生模式 .....	212	PDi (i=0 ~ 9) .....	65
可编程单触发发生模式 .....	215	PINSR .....	76, 440
可编程等待单触发发生模式 .....	219	PIPUR (i=0 ~ 9) .....	77
框图 .....	8	Pi (i = 0 ~ 9) .....	66
		PM0 .....	33
<b>L</b>		PM1 .....	192
LCDIC .....	160	POMCR0 .....	135
LCD 驱动波形 .....	519	PRCR .....	155
LCD 驱动控制电路 .....	500	PWM2 模式 .....	263
LCD 驱动控制 .....	515	PWM 模式 .....	258
LCD 时钟的选择 .....	517	偏压控制 .....	517
LCD 数据显示 .....	518		
LCR0 .....	504	<b>Q</b>	
LCR2 .....	505	强制擦除功能 .....	185
LCR3 .....	506	全状态检查 .....	554
LCR4 .....	507		
LSB first 或者 MSB first 的选择 .....	354, 379, 386	<b>R</b>	
LSE0 .....	508	R0、R1、R2、R3 .....	18
LSE1 .....	509	RMADi (i=0 ~ 1) .....	180
LSE2 .....	510	ROM 码保护功能 .....	527, 558
LSE3 .....	511	RSTFR .....	34
LSE4 .....	512	RXD2 数字滤波器的选择功能 .....	388, 404
LSE5 .....	513		
冷启动 / 热启动的判断功能 .....	40		
连续接收模式 .....	354, 379		
零标志 .....	18		

软件复位	40
软件命令	542
软件中断	156

**S**

S0RIC	160
S0TIC	160
S2RIC	160
S2TIC	160
SAR	447
SB	18
S 标志	19
SCS 引脚控制和仲裁	434
SDA 输出	397
SDA 输入	397
SDA 引脚的数字延迟的选择	450
SFR	21
SSBR	411
SSCRH	413
SSCRL	414
SSER	416
SSMR	415
SSMR2	418
SSRDR	412
SSSR	417
SSTDR	412
SSTRSR	420
SSUIC/IICIC	161
SSUICSR	74, 410, 439
SS 移位寄存器	420
闪存的改写禁止功能	527
闪存的停止	150
闪存	525
上电复位功能	38
上溢标志	19
事件计数器模式	332
实时时钟模式	274
使用时的注意事项	585
时钟	148
时钟发生电路	110
时钟输出	308
时钟同步串行格式	459
时钟同步串行 I/O 模式	350, 374
时钟同步串行接口	148, 406
时钟同步串行模式	459
时钟同步通信模式	423
时钟同步通信模式的初始化	423
时钟误差校正功能	305
时钟异步串行 I/O (UART) 模式	355, 381
输出比较功能	249
输出比较模式	308
数据保护功能	541
数据的发送	424, 430
数据的接收	426, 432
数据寄存器	18

数据寄存器说明	514
输入 / 输出引脚	477
输入捕捉功能	244
数字滤波器	242

**T**

TRB0IC	160
TRB1IC	160
TRBiCR (i=0 ~ 1)	204
TRBiIOC (i=0 ~ 1)	205, 210, 213, 216, 220
TRBiMR (i=0 ~ 1)	206
TRBiOCR (i=0 ~ 1)	205
TRBiPRE (i=0 ~ 1)	206
TRBiPR (i=0 ~ 1)	207
TRBiSC (i=0 ~ 1)	207
TRBSR	68, 208, 327
TRC	232
TRCADCR	236
TRCCR1	228, 251, 259, 265
TRCCR2	233, 254, 260, 266
TRCDF	234, 267
TRCGRA	233
TRCGRB	233
TRCGRC	233
TRCGRC 寄存器和 TRCGRD 寄存器的 输出引脚的变更	256
TRCGRD	233
TRCIC	161
TRCIEP	229
TRCIOR0	231, 246, 252
TRCIOR1	232, 247, 253
TRCMR	227
TRCOER	235
TRCPSR0	69, 237
TRCPSR1	70, 238
TRCSR	230
TRHADJ	289
TRHAHR	293
TRHAMN	292
TRHAWK	294
TRHCR	285, 311
TRHCSR	288, 312
TRHDY	282
TRHHR	280
TRHIC	161
TRHICR	296
TRHIER	291, 314
TRHIFR	290, 313
TRHMIN	279, 310
TRHMON	283
TRHPRC	295, 315
TRHSEC	278, 310
TRHWK	281
TRHYR	284
TRJOIC	160



TRJ1IC	160
TRJ2IC	160
TRJiCR (i=0 ~ 2)	322
TRJiIOC (i=0 ~ 2)	323, 328, 331, 333, 335, 338
TRJiISR (i=0 ~ 2)	325
TRJiMR (i=0 ~ 2)	324
TRJi (i=0 ~ 2)	325
TRJSR	67, 326
TXD 和 RXD 输入 / 输出极性的转换功能	387
特点	1
特殊模式 1 (I <sup>2</sup> C 模式)	389
特殊中断	157
调试标志	18
停止模式	142
停止模式和断电 2 模式中的引脚状态	518
停止模式中的引脚状态	142
同步串行通信单元 (SSU)	407
推荐的工作条件	563

**U**

U0BRG	344
U0C0	346
U0C1	347
U0MR	344
U0RB	348
U0SR	71, 349
U0TB	345
U2BCNIC	160
U2BRG	363
U2C0	365
U2C1	366
U2MR	363
U2RB	367
U2SMR	371
U2SMR2	371
U2SMR3	370
U2SMR4	369
U2SMR5	368
U2SR0	72, 372
U2SR1	73, 373
U2TB	364
UART	355, 381
U 标志	19
URXDF	368
USP	18

**V**

VCA1	45
VCA2	46, 134
VCAC	45
VCC 输入电压的监视	52
VCMP1IC	160
VCMP2IC	160
VD1LS	47

Vdet0 的监视	52
Vdet1 的监视	52
Vdet2 的监视	52
VLT0	79
VLT1	80
VLT2	81
VW0C	48
VW1C	49
VW2C	50

**W**

WDTC	193
WDTR	192
WDTS	193
外围功能的特性	564
外围功能时钟	122
外围功能时钟的停止	148
外围功能时钟停止功能	138
外围功能中断	157
未使用引脚的处理	108
位速率	358, 385
位同步电路	465
温度传感器	490
温度传感器的设定步骤	491

**X**

XCIN 时钟	121
XIN 时钟	120
系统时钟	122
向等待模式的转移	138
向断电 0 模式的转移	144
向断电 2 模式的转移	146
向停止模式的转移	142
芯片内部基准电压 (OCVREF)	480
选项功能选择区	187

**Y**

引脚功能的说明	15
引脚排列图	10
硬件复位	36
用户堆栈指针	18
用途	1

**Z**

Z 标志	18
噪声消除电路	465
振荡停止检测功能	124
振荡停止检测功能的使用方法	124
帧基址寄存器	18
中断	156
中断寄存器	18

中断的分类 .....	156
中断堆栈指针 .....	18
中断和中断向量 .....	158
中断控制 .....	163
中断控制波形 .....	524
中断请求 .....	421, 451
中断响应时间 .....	165
中断响应顺序 .....	164
中断优先级 .....	167
中断优先级的判断电路 .....	167
中断允许标志 .....	19
中央处理器 (CPU) .....	17
主控发送 .....	453
主控接收 .....	454
总线控制 .....	109

修订记录	R8C/LA6A 群、 R8C/LA8A 群 用户手册 硬件篇
------	---------------------------------

Rev.	发行日	修订内容	
		页	修订处
1.00	2010.09.29	—	初版发行

---

R8C/LA6A 群、R8C/LA8A 群  
用户手册 硬件篇

Publication Date: Rev.1.00 Sep 29, 2010

Published by: Renesas Electronics Corporation

---

**SALES OFFICES**

Renesas Electronics Corporation

<http://www.renesas.com>Refer to "<http://www.renesas.com/>" for the latest and detailed information.

**Renesas Electronics America Inc.**  
2880 Scott Boulevard Santa Clara, CA 95050-2554, U.S.A.  
Tel: +1-408-588-6000, Fax: +1-408-588-6130

**Renesas Electronics Canada Limited**  
1101 Nicholson Road, Newmarket, Ontario L3Y 9C3, Canada  
Tel: +1-905-898-5441, Fax: +1-905-898-3220

**Renesas Electronics Europe Limited**  
Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K  
Tel: +44-1628-585-100, Fax: +44-1628-585-900

**Renesas Electronics Europe GmbH**  
Arcadiastrasse 10, 40472 Düsseldorf, Germany  
Tel: +49-211-6503-0, Fax: +49-211-6503-1327

**Renesas Electronics (China) Co., Ltd.**  
7th Floor, Quantum Plaza, No.27 ZhiChunLu Haidian District, Beijing 100083, P.R.China  
Tel: +86-10-8235-1155, Fax: +86-10-8235-7679

**Renesas Electronics (Shanghai) Co., Ltd.**  
Unit 204, 205, AZIA Center, No.1233 Lujiazui Ring Rd., Pudong District, Shanghai 200120, China  
Tel: +86-21-5877-1818, Fax: +86-21-6887-7858 / -7898

**Renesas Electronics Hong Kong Limited**  
Unit 1601-1613, 16/F., Tower 2, Grand Century Place, 193 Prince Edward Road West, Mongkok, Kowloon, Hong Kong  
Tel: +852-2886-9318, Fax: +852 2886-9022/9044

**Renesas Electronics Taiwan Co., Ltd.**  
7F, No. 363 Fu Shing North Road Taipei, Taiwan, R.O.C.  
Tel: +886-2-8175-9600, Fax: +886 2-8175-9670

**Renesas Electronics Singapore Pte. Ltd.**  
1 harbourFront Avenue, #06-10, keppel Bay Tower, Singapore 098632  
Tel: +65-6213-0200, Fax: +65-6278-8001

**Renesas Electronics Malaysia Sdn.Bhd.**  
Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No. 18, Jln Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia  
Tel: +60-3-7955-9390, Fax: +60-3-7955-9510

**Renesas Electronics Korea Co., Ltd.**  
11F., Samik Lavied' or Bldg., 720-2 Yeoksam-Dong, Kangnam-Ku, Seoul 135-080, Korea  
Tel: +82-2-558-3737, Fax: +82-2-558-5141

R8C/LA6A群、R8C/LA8A群



瑞萨电子株式会社

R01UH0051CJ0100