

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

1. 概要

M16C/26グループは、高性能シリコンゲートCMOSプロセスを採用しM16C/60シリーズ CPUコアを搭載したシングルチップマイクロコンピュータで、48ピンプラスチックモールドQFPに収められています。このシングルチップマイクロコンピュータは、高機能命令を持ちながら高い命令効率を持ち、1 Mバイトのアドレス空間と、命令を高速に実行する能力を備えています。また、乗算器、DMACがあるため、高速な演算処理が必要なOA、通信機器、産業機器の制御に適したマイクロコンピュータです。

1.1. 応 用

オーディオ、カメラ、事務機器、通信機器、携帯機器、他

本仕様書はできる限り正確を期すよう努力しておりますが、誤記がありましたときはご容赦ください。

また、機能向上や性能向上のために仕様を変更する場合がありますので最新バージョンをご使用ください。

1.2. 性能概要

表1.1に性能概要を示します。

表1.1. 性能概要

項 目		性 能
基本命令数		91命令
最短命令実行時間		50ns($f(\text{BCLK})=20\text{MHz}$ 、 $V_{\text{CC}}=3.0\sim 5.5\text{V}$) 100ns($f(\text{BCLK})=10\text{MHz}$ 、 $V_{\text{CC}}=2.7\sim 5.5\text{V}$)
メモリ容量	ROM	製品一覧表を参照してください
	RAM	製品一覧表を参照してください
入出力ポート	P15～P17、P6、P7、P80～P83 P85～P87、P90～P93、P10	8ビット×3、7ビット×1、4ビット×1、3ビット×1
多機能タイマ	TA0、TA1、TA2、TA3、TA4 TB0、TB1、TB2	出力系16ビット×5 入力系16ビット×3
シリアルI/O	UART0、UART1、UART2	(UART、クロック同期形シリアルI/O)×2 (UART、クロック同期形シリアルI/O、I ² C bus(注1)、IEBus(注2))×1
A/Dコンバータ		10ビット×8チャンネル
DMAC		2チャンネル(スタート条件:20要因)
ウォッチドッグタイマ		15ビット×1(プリスケアラ付)
割り込み		内部20要因、外部7要因、ソフトウェア4要因、7レベル
クロック発生回路		3回路 ・メインクロック発振回路 ・サブクロック発振回路 上記2回路には、帰還抵抗内蔵、セラミック共振子または水晶発振子外付け ・オンチップオシレータ(メインクロック発振停止検出機能用)
電源電圧		$V_{\text{CC}}=3.0\sim 5.5\text{V}$ ($f(\text{BCLK})=20\text{MHz}$) $V_{\text{CC}}=2.7\sim 5.5\text{V}$ ($f(\text{BCLK})=10\text{MHz}$)
フラッシュメモリ版	プログラム、イレーズ電圧	$V_{\text{CC}}=2.7\sim 5.5\text{V}$
	プログラム、イレーズ回数	100回(全領域) または1000回(プログラム領域)/10000回(データ領域)(注3)
消費電流		16mA($V_{\text{CC}}=3\text{V}$ 、 $f(\text{BCLK})=20\text{MHz}$) 25 μA ($f(\text{XCIN})=32\text{kHz}$ 、RAM上) 1.8 μA ($V_{\text{CC}}=3\text{V}$ 、 $f(\text{XCIN})=32\text{kHz}$ 、ウェイトモード時) 0.7 μA ($V_{\text{CC}}=3\text{V}$ 、ストップモード時)
入出力特性	入出力耐電圧	5.0V
	出力電流	5mA
動作周囲温度		-20～85 /-40～85 (注3)
素子構造		CMOS高性能シリコンゲート
パッケージ		48ピンプラスチックモールドQFP

注1. I²C busは、オランダPHILIPS社の登録商標です。

注2. IEBusは、NECエレクトロニクス株式会社の商標です。

注3. 書き換え回数および動作周囲温度は、表1.3 製品コードを参照してください。

1.3. ブロック図

図1.1にブロック図を示します。

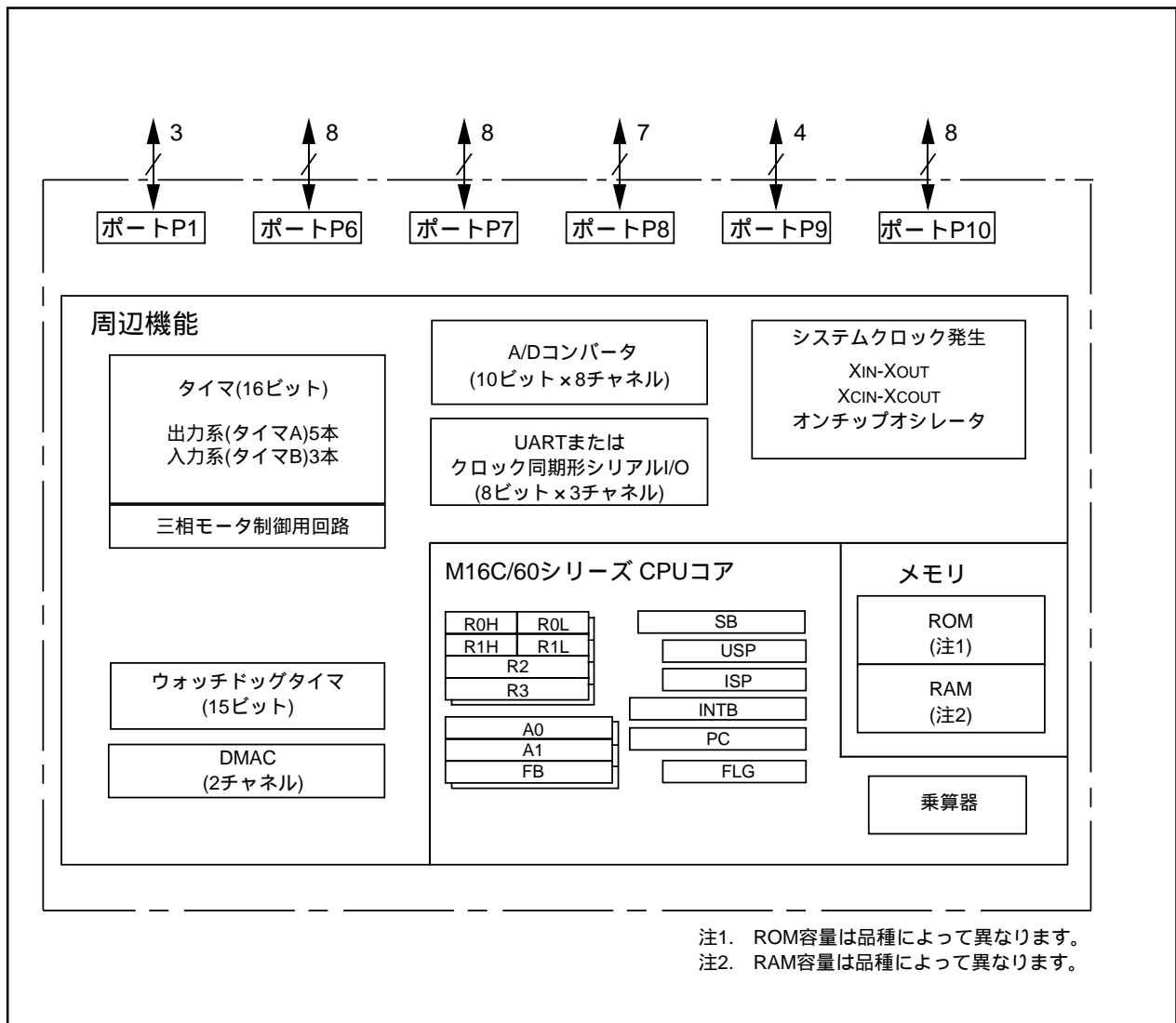


図1.1. ブロック図

1.4. 製品一覧

表1.2に製品一覧表、図1.2に形名とメモリサイズ・パッケージ、表1.3に製品コード、図1.3にマーキング図を示します。

表1.2. 製品一覧表

2003年6月現在

形名	ROM容量	RAM容量	パッケージ	備考
M30262F3GP	24K+4Kバイト	1Kバイト	48P6Q-A	フラッシュメモリ版
M30262F4GP	32K+4Kバイト	1Kバイト		
M30262F6GP	48K+4Kバイト	2Kバイト		
M30262F8GP	64K+4Kバイト	2Kバイト		

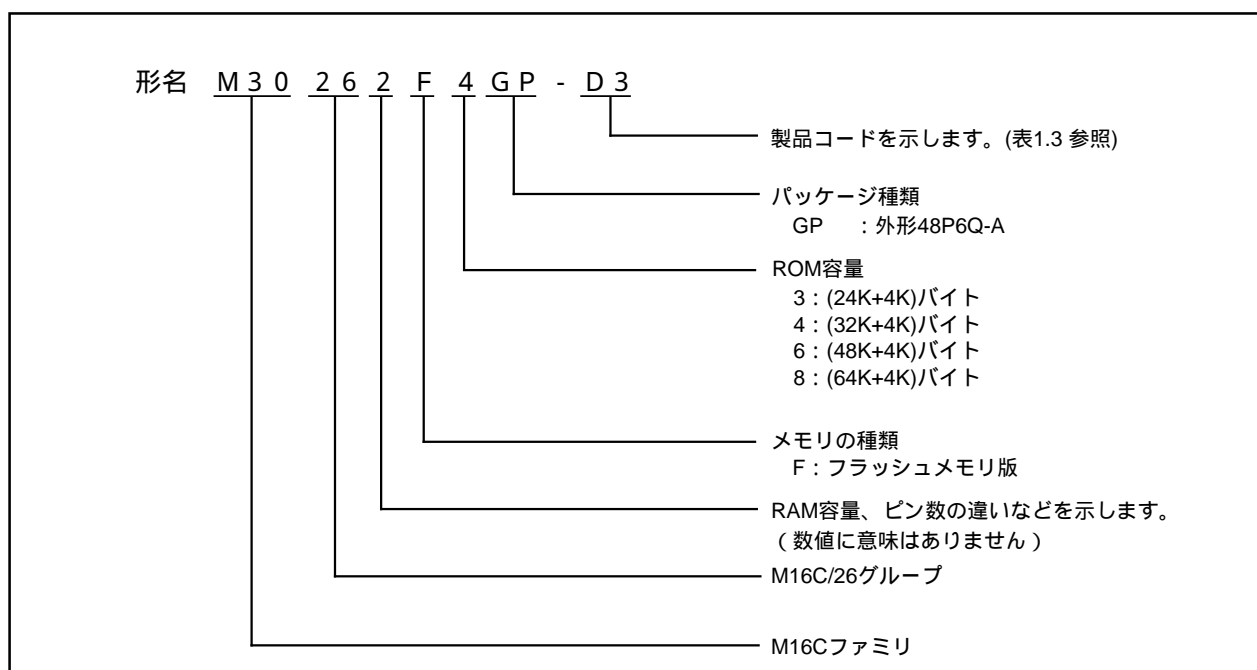


図1.2. 形名とメモリサイズ・パッケージ

表 1.3. 製品コード

製品コード	パッケージ	内部 ROM (プログラム領域)		内部 ROM (データ領域)		MCU動作周囲温度
		書き換え回数	温度範囲	書き換え回数	温度範囲	
D3	非鉛フリー	100	0 ~ 60	100	0 ~ 60	-40 ~ 85
D5					-20 ~ 85	
D7		1,000		10,000	-40 ~ 85	-40 ~ 85
D9				10,000	-20 ~ 85	-20 ~ 85
U3	鉛フリー	100	0 ~ 60	100	0 ~ 60	-40 ~ 85
U5					-20 ~ 85	
U7		1,000		10,000	-40 ~ 85	-40 ~ 85
U9				10,000	-20 ~ 85	-20 ~ 85

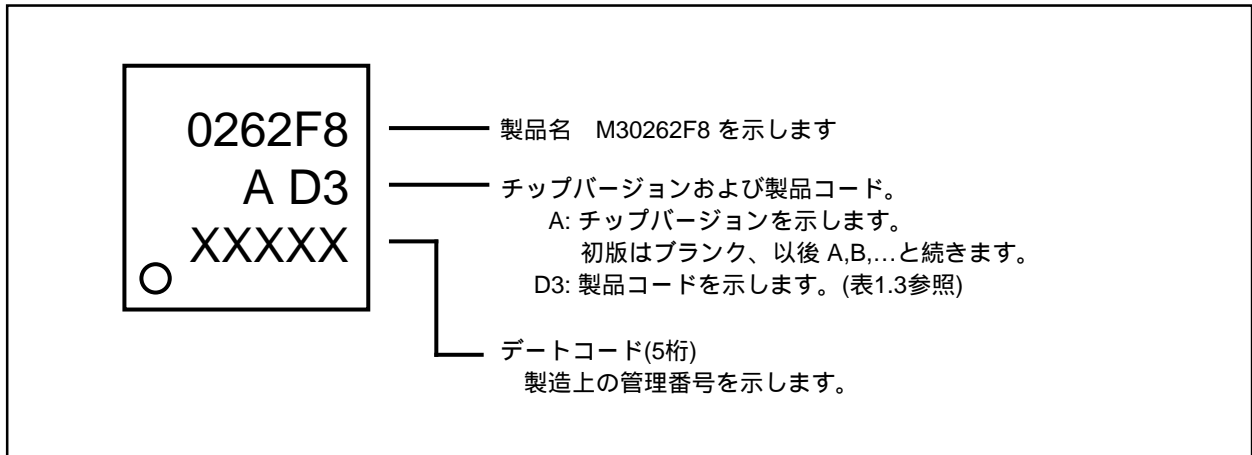


図1.3. マーキング図(上面図)

1.5. ピン接続図

図1.4にピン接続図(上面図)を示します。

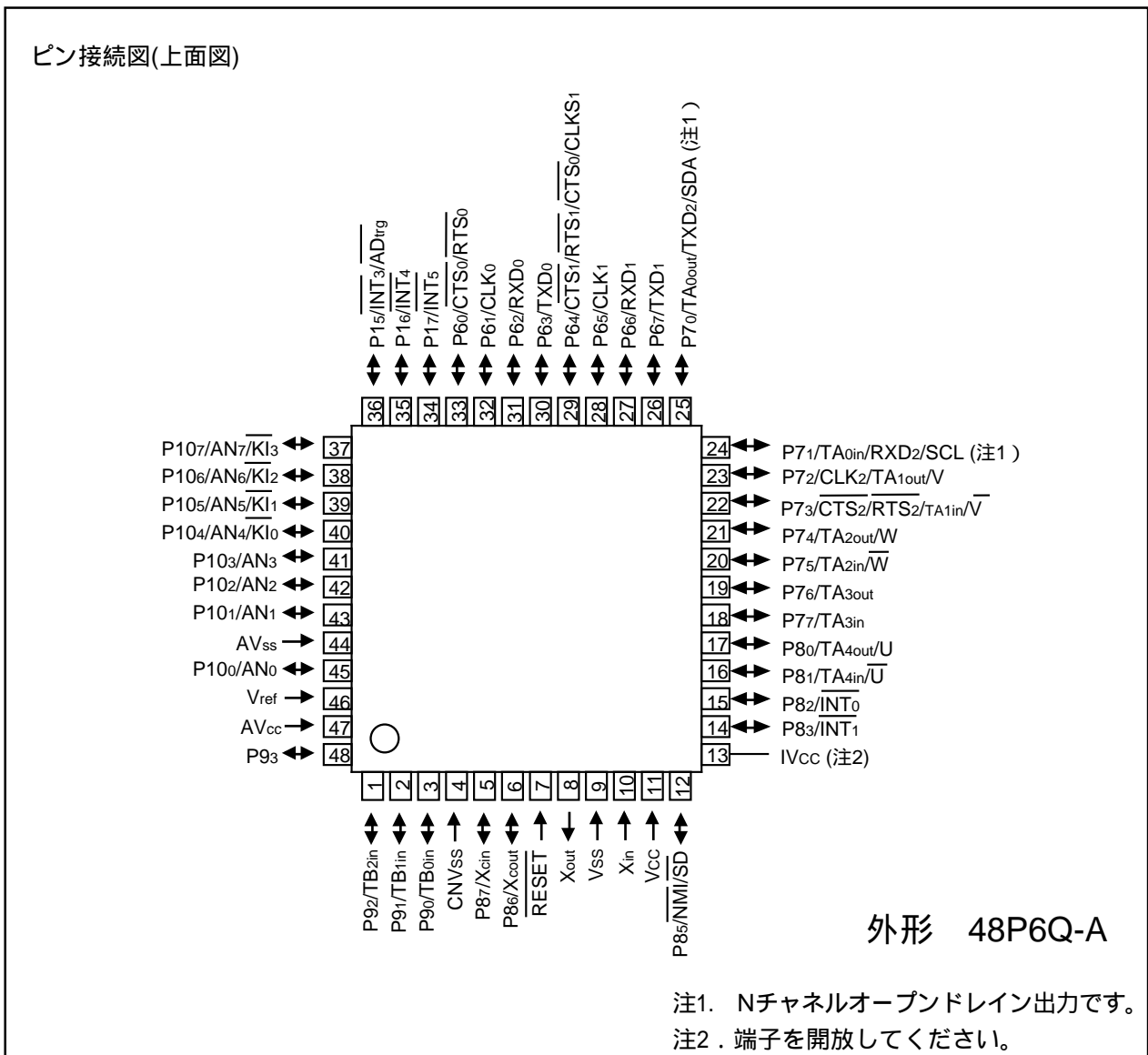


図1.4. ピン接続図(上面図)

1.6. 端子の機能説明

表1.4に本マイコンの端子の説明を示します。

表1.4. 端子の機能説明

端子名	名称	入出力	機能
Vcc、Vss	電源入力		Vcc端子には、2.7V～5.5Vを入力してください。Vss端子には、0Vを入力してください。
CNVss	CNVss	入力	Vssに接続してください。
IVcc	IVcc		端子を開放してください。
RESET	リセット入力	入力	この端子に“L”を入力すると、マイクロコンピュータはリセット状態になります。
XIN XOUT	クロック入力 クロック出力	入力 出力	メインクロック発振回路の入出力端子です。XIN端子とXOUT端子の間にはセラミック共振子、または水晶発振子を接続してください。外部で生成したクロックを入力する場合は、XIN端子からクロックを入力し、XOUT端子は開放にしてください。
AVcc	アナログ電源入力		A/Dコンバータの電源入力端子です。Vccに接続してください。
AVss	アナログ電源入力		A/Dコンバータの電源入力端子です。Vssに接続してください。
VREF	基準電圧入力	入力	A/Dコンバータの基準電圧入力端子です。
P15～P17	入出力ポートP1	入出力	CMOSの3ビット入出力ポートです。入出力を選択するための方向レジスタを持ち、1端子ごとに入力ポート、または出力ポートにできます。入力ポートは、プログラムで3ビット単位でプルアップ抵抗の有無を選択できます。P15～P17はプログラムで選択することによってINT割り込みの入力端子として、またP15はA-Dトリガ入力端子としても機能します。
P60～P67	入出力ポートP6	入出力	CMOSの8ビット入出力ポートです。入出力を選択するための方向レジスタを持ち、1端子ごとに入力ポート、または出力ポートにできます。入力ポートは、プログラムで4ビット単位でプルアップ抵抗の有無を選択できます。プログラムで選択することによって、UART0、UART1の入出力端子として機能します。
P70～P77	入出力ポートP7	入出力	P6と同等の機能を持つ8ビット入出力ポートです。(ただし、P70、P71はNチャネルオープンドレイン出力)。プログラムで選択することによって、タイマA0～A3の入出力端子として機能します。また、P70～P73はUART2の入出力端子、P72～P75は三相モータ制御用タイマの出力端子としても機能します。
P80～P83、 P85～P87	入出力ポートP8	入出力 入出力	P80～P83、P85～P87は、P6と同等の機能を持つ7ビット入出力ポートです。入力ポートは、プログラムで4ビット単位、または3ビット単位でプルアップ抵抗の有無を選択できます。プログラムで選択することによって、P80～P81はタイマA4の入出力端子または三相モータ制御用タイマの出力端子として、P82、P83はINT割り込みの入力端子として、またP85はNMI/SDの入力端子として機能します。三相出力使用時は、P85を通常ポートとして使用できません。三相出力使用時は、P85の方向レジスタを“0”にした上、通常は“H”入力固定としてください。P86、P87はプログラムで選択することによってサブクロック発振回路の入出力端子として機能します。この場合、P86(XCOUT端子)とP87(XCIN端子)の間には水晶発振子を接続してください。
P90～P93	入出力ポートP9	入出力	P6と同等の機能を持つ4ビット入出力ポートです。P90～P92はプログラムで選択することによって、タイマB0～B2の入力端子として機能します。
P100～P107	入出力ポートP10	入出力	P6と同等の機能を持つ8ビット入出力ポートです。プログラムで選択することによってA/Dコンバータの入力端子として機能します。また、P104～P107はキー入力割り込み機能の入力端子としても機能します。

2. 中央演算処理装置

図2.1にCPUのレジスタを示します。CPUには13個のレジスタがあります。これらのうち、R0、R1、R2、R3、A0、A1、FBはレジスタバンクを構成しています。レジスタバンクは2セットあります。

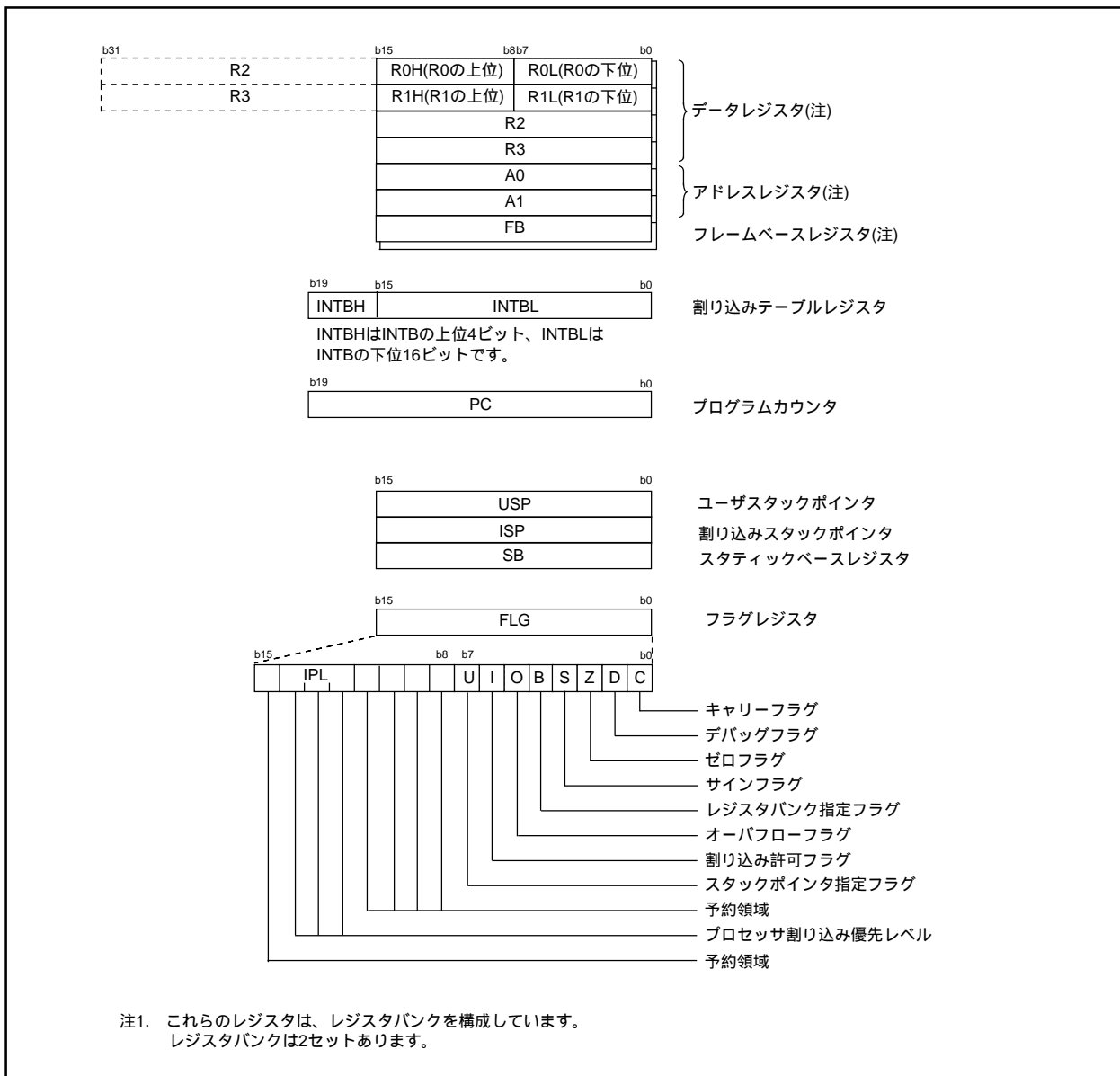


図2.1. CPUのレジスタ

2.1. データレジスタ(R0、R1、R2、R3)

R0は16ビットで構成されており、主に転送や算術、論理演算に使用します。R1～R3はR0と同様です。

R0は、上位(R0H)と下位(R0L)を別々に8ビットのデータレジスタとして使用できます。R1H、R1LはR0H、R0Lと同様です。R2とR0を組合せて32ビットのデータレジスタ(R2R0)として使用できます。R3R1はR2R0と同様です。

2.2. アドレスレジスタ(A0、A1)

A0は16ビットで構成されており、アドレスレジスタ間接アドレッシング、アドレスレジスタ相対アドレッシングに使用します。また、転送や算術、論理演算に使用します。A1はA0と同様です。

A1とA0を組合せて32ビットのアドレスレジスタ(A1A0)として使用できます。

2.3. フレームベースレジスタ(FB)

FBは16ビットで構成されており、FB相対アドレッシングに使用します。

2.4. 割り込みテーブルレジスタ(INTB)

INTBは20ビットで構成されており、可変割り込みベクタテーブルの先頭番地を示します。

2.5. プログラムカウンタ(PC)

PCは20ビットで構成されており、次に実行する命令の番地を示します。

2.6. ユーザスタックポインタ(USP)、割り込みスタックポインタ(ISP)

スタックポインタ(SP)は、USPとISPの2種類あり、共に16ビットで構成されています。

USPとISPはFLGのUフラグで切り替えられます。

2.7. スタティックベースレジスタ(SB)

SBは16ビットで構成されており、SB相対アドレッシングに使用します。

2.8. フラグレジスタ(FLG)

FLGは11ビットで構成されており、CPUの状態を示します。

2.8.1. キャリーフラグ(Cフラグ)

算術論理ユニットで発生したキャリー、ポロー、シフトアウトしたビット等を保持します。

2.8.2. デバッグフラグ(Dフラグ)

Dフラグはデバッグ専用です。“0”にしてください。

2.8.3. ゼロフラグ(Zフラグ)

演算の結果が0のとき“1”になり、それ以外のとき“0”になります。

2.8.4. サインフラグ(Sフラグ)

演算の結果が負のとき“1”になり、それ以外のとき“0”になります。

2.8.5. レジスタバンク指定フラグ(Bフラグ)

Bフラグが“0”の場合、レジスタバンク0が指定され、“1”の場合、レジスタバンク1が指定されます。

2.8.6. オーバフローフラグ(Oフラグ)

演算の結果がオーバフローしたときに“1”になります。それ以外では“0”になります。

2.8.7. 割り込み許可フラグ(Iフラグ)

マスクブル割り込みを許可するフラグです。

Iフラグが“0”の場合、マスクブル割り込みは禁止され、“1”の場合、許可されます。

割り込み要求を受け付けると、Iフラグは“0”になります。

2.8.8. スタックポインタ指定フラグ(Uフラグ)

Uフラグが“0”の場合、ISPが指定され、“1”の場合、USPが指定されます。

ハードウェア割り込み要求を受け付けたとき、またはソフトウェア割り込み番号0～31のINT命令を実行したとき、Uフラグは“0”になります。

2.8.9. プロセッサ割り込み優先レベル(IPL)

IPLは3ビットで構成されており、レベル0～7までの8段階のプロセッサ割り込み優先レベルを指定します。

要求があった割り込みの優先レベルが、IPLより大きい場合、その割り込み要求は許可されます。

2.8.10. 予約領域

書く場合、“0”を書いてください。読んだ場合、その値は不定。

3. メモリ

図3.1にメモリ配置を示します。アドレス空間は00000₁₆番地からFFFFFF₁₆番地までの1Mバイトあります。

内部ROMはFFFFFF₁₆番地から下位方向に配置されます。例えば32Kバイトの内部ROMは、F8000₁₆番地からFFFFFF₁₆番地に配置されます。

固定割り込みベクタテーブルはFFFD₁₆番地からFFFF₁₆番地に配置されます。ここに割り込みルーチンの先頭番地を格納します。詳細は「割り込み」を参照してください。

内部RAMは00400₁₆番地から上位方向に配置されます。例えば1Kバイトの内部RAMは、00400₁₆番地から007FF₁₆番地に配置されます。内部RAMはデータ格納以外に、サブルーチン呼び出しや、割り込み時のスタックとしても使用します。

SFRは、00000₁₆番地から003FF₁₆番地に配置されています。ここには、周辺機能の制御レジスタが配置されています。SFRのうち何も配置されていない領域はすべて予約領域のため、ユーザは使用できません。

スペシャルページベクタテーブルはFFE00₁₆番地からFFFD₁₆番地に配置されています。このベクタはJMP命令またはJSRS命令で使用します。詳細は「M16C/60、M16C/20シリーズソフトウェアマニュアル」を参照してください。

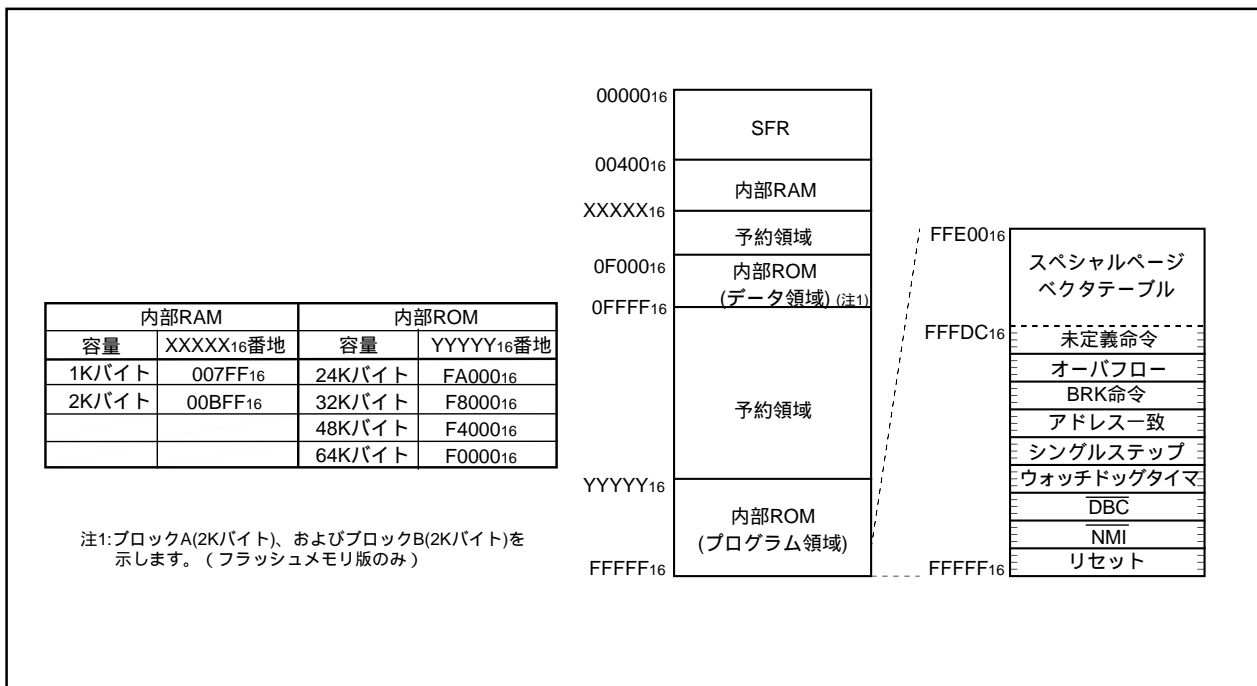


図3.1. メモリ配置

4. SFR

番地	レジスタ	シンボル	リセット後の値
0001 ₁₆			
0002 ₁₆			
0003 ₁₆			
0004 ₁₆	プロセッサモードレジスタ0 (注2)	PM0	0016
0005 ₁₆	プロセッサモードレジスタ1	PM1	000010002
0006 ₁₆	システムクロック制御レジスタ0	CM0	010010002
0007 ₁₆	システムクロック制御レジスタ1	CM1	001000002
0008 ₁₆			
0009 ₁₆	アドレス一致割り込み許可レジスタ	AIER	XXXXXX002
000A ₁₆	プロテクトレジスタ	PRCR	XX0000002
000B ₁₆			
000C ₁₆	発振停止検出レジスタ (注4)	CM2	0X0000002
000D ₁₆			
000E ₁₆	ウォッチドッグタイマスタートレジスタ	WDTS	XX16
000F ₁₆	ウォッチドッグタイマ制御レジスタ	WDC	00XXXXXX2(注3)
0010 ₁₆	アドレス一致割り込みレジスタ0	RMAD0	0016
0011 ₁₆			0016
0012 ₁₆			X016
0013 ₁₆			
0014 ₁₆	アドレス一致割り込みレジスタ1	RMAD1	0016
0015 ₁₆			0016
0016 ₁₆			X016
0017 ₁₆			
0018 ₁₆			
0019 ₁₆	電圧検出レジスタ1 (注2)	VCR1	000010002
001A ₁₆	電圧検出レジスタ2 (注2)	VCR2	0016
001B ₁₆			
001C ₁₆			
001D ₁₆			
001E ₁₆	プロセッサモードレジスタ2	PM2	XXX000002
001F ₁₆	電圧低下割り込みレジスタ	D4INT	0016
0020 ₁₆	DMA0ソ - スポインタ	SAR0	XX16
0021 ₁₆			XX16
0022 ₁₆			XX16
0023 ₁₆			
0024 ₁₆	DMA0ディスティネ - ションポインタ	DAR0	XX16
0025 ₁₆			XX16
0026 ₁₆			XX16
0027 ₁₆			
0028 ₁₆	DMA0転送カウンタ	TCR0	XX16
0029 ₁₆			XX16
002A ₁₆			
002B ₁₆			
002C ₁₆	DMA0制御レジスタ	DM0CON	00000X002
002D ₁₆			
002E ₁₆			
002F ₁₆			
0030 ₁₆	DMA1ソ - スポインタ	SAR1	XX16
0031 ₁₆			XX16
0032 ₁₆			XX16
0033 ₁₆			
0034 ₁₆	DMA1ディスティネ - ションポインタ	DAR1	XX16
0035 ₁₆			XX16
0036 ₁₆			XX16
0037 ₁₆			
0038 ₁₆	DMA1転送カウンタ	TCR1	XX16
0039 ₁₆			XX16
003A ₁₆			
003B ₁₆			
003C ₁₆	DMA1制御レジスタ	DM1CON	00000X002
003D ₁₆			
003E ₁₆			
003F ₁₆			

注1. 空欄は何も配置されていない領域です。何も配置されていない領域は予約領域です。使用しないでください。

注2. ソフトウェアリセット、ウォッチドッグタイマリセット、発振停止検出リセット時は変化しません。

注3. WDC5ビットは電源投入後“0”(コールドスタート)です。プログラムでのみ“1”にできます。

注4. CM20、CM21、CM27ビットは発振停止検出リセット時は変化しません。

X: 不定です。

番地	レジスタ	シンボル	リセット後の値
0040 ₁₆			
0041 ₁₆			
0042 ₁₆			
0043 ₁₆			
0044 ₁₆	INT3割り込み制御レジスタ	INT3IC	XX00X0002
0045 ₁₆			
0046 ₁₆			
0047 ₁₆			
0048 ₁₆	INT5割り込み制御レジスタ	INT5IC	XX00X0002
0049 ₁₆	INT4割り込み制御レジスタ	INT4IC	XX00X0002
004A ₁₆	UART2バス衝突検出割り込み制御レジスタ	BCNIC	XXXXX0002
004B ₁₆	DMA0割り込み制御レジスタ	DM0IC	XXXXX0002
004C ₁₆	DMA1割り込み制御レジスタ	DM1IC	XXXXX0002
004D ₁₆	キ - 入力割り込み制御レジスタ	KUPIC	XXXXX0002
004E ₁₆	A/D変換割り込み制御レジスタ	ADIC	XXXXX0002
004F ₁₆	UART2送信割り込み制御レジスタ	S2TIC	XXXXX0002
0050 ₁₆	UART2受信割り込み制御レジスタ	S2RIC	XXXXX0002
0051 ₁₆	UART0送信割り込み制御レジスタ	S0TIC	XXXXX0002
0052 ₁₆	UART0受信割り込み制御レジスタ	S0RIC	XXXXX0002
0053 ₁₆	UART1送信割り込み制御レジスタ	S1TIC	XXXXX0002
0054 ₁₆	UART1受信割り込み制御レジスタ	S1RIC	XXXXX0002
0055 ₁₆	タイマA0割り込み制御レジスタ	TA0IC	XXXXX0002
0056 ₁₆	タイマA1割り込み制御レジスタ	TA1IC	XXXXX0002
0057 ₁₆	タイマA2割り込み制御レジスタ	TA2IC	XXXXX0002
0058 ₁₆	タイマA3割り込み制御レジスタ	TA3IC	XXXXX0002
0059 ₁₆	タイマA4割り込み制御レジスタ	TA4IC	XXXXX0002
005A ₁₆	タイマB0割り込み制御レジスタ	TB0IC	XXXXX0002
005B ₁₆	タイマB1割り込み制御レジスタ	TB1IC	XXXXX0002
005C ₁₆	タイマB2割り込み制御レジスタ	TB2IC	XXXXX0002
005D ₁₆	INT0割り込み制御レジスタ	INT0IC	XX00X0002
005E ₁₆	INT1割り込み制御レジスタ	INT1IC	XX00X0002
005F ₁₆			
0060 ₁₆			
0061 ₁₆			
0062 ₁₆			
0063 ₁₆			
0064 ₁₆			
0065 ₁₆			
0066 ₁₆			
0067 ₁₆			
0068 ₁₆			
0069 ₁₆			
006A ₁₆			
006B ₁₆			
006C ₁₆			
006D ₁₆			
006E ₁₆			
006F ₁₆			
0070 ₁₆			
0071 ₁₆			
0072 ₁₆			
0073 ₁₆			
0074 ₁₆			
0075 ₁₆			
0076 ₁₆			
0077 ₁₆			
0078 ₁₆			
0079 ₁₆			
007A ₁₆			
007B ₁₆			
007C ₁₆			
007D ₁₆			
007E ₁₆			
007F ₁₆			

注1. 空欄は何も配置されていない領域です。何も配置されていない領域は予約領域です。使用しないでください。

X : 不定です。

番地	レジスタ	シンボル	リセット後の値
0080 ₁₆			
0081 ₁₆			
0082 ₁₆			
0083 ₁₆			
0084 ₁₆			
0085 ₁₆			
0086 ₁₆			
≈			≈
01B0 ₁₆			
01B1 ₁₆			
01B2 ₁₆			
01B3 ₁₆	フラッシュメモリ制御レジスタ4(注2)	FMR4	01000002
01B4 ₁₆			
01B5 ₁₆	フラッシュメモリ制御レジスタ1(注2)	FMR1	0100XX0X2
01B6 ₁₆			
01B7 ₁₆	フラッシュメモリ制御レジスタ0(注2)	FMR0	XX0000012
01B8 ₁₆			
01B9 ₁₆			
01BA ₁₆			
01BB ₁₆			
01BC ₁₆			
01BD ₁₆			
01BE ₁₆			
01BF ₁₆			
≈			≈
0250 ₁₆			
0251 ₁₆			
0252 ₁₆			
0253 ₁₆			
0254 ₁₆			
0255 ₁₆			
0256 ₁₆			
0257 ₁₆			
0258 ₁₆			
0259 ₁₆			
025A ₁₆			
025B ₁₆			
025C ₁₆			
025D ₁₆			
025E ₁₆	周辺クロック選択レジスタ	PCLKR	000000112
025F ₁₆			
≈			≈
0330 ₁₆			
0331 ₁₆			
0332 ₁₆			
0333 ₁₆			
0334 ₁₆			
0335 ₁₆			
0336 ₁₆			
0337 ₁₆			
0338 ₁₆			
0339 ₁₆			
033A ₁₆			
033B ₁₆			
033C ₁₆			
033D ₁₆			
033E ₁₆			
033F ₁₆			

注1. 空欄は何も配置されていない領域です。何も配置されていない領域は予約領域です。使用しないでください。

注2. このレジスタはフラッシュメモリ版にあります。

X: 不定です。

番地	レジスタ	シンボル	リセット後の値
0340 ₁₆			
0341 ₁₆			
0342 ₁₆	タイマA1-1レジスタ	TA11	XX16
0343 ₁₆			XX16
0344 ₁₆	タイマA2-1レジスタ	TA21	XX16
0345 ₁₆			XX16
0346 ₁₆	タイマA4-1レジスタ	TA41	XX16
0347 ₁₆			XX16
0348 ₁₆	三相PWM制御レジスタ0	INVC0	0016
0349 ₁₆	三相PWM制御レジスタ1	INVC1	0016
034A ₁₆	三相出力バッファレジスタ0	IDB0	0016
034B ₁₆	三相出力バッファレジスタ1	IDB1	0016
034C ₁₆	短絡防止タイマ	DTT	XX16
034D ₁₆	タイマB2割り込み発生頻度設定カウンタ	ICTB2	XX16
034E ₁₆			
034F ₁₆			
0350 ₁₆			
0351 ₁₆			
0352 ₁₆			
0353 ₁₆			
0354 ₁₆			
0355 ₁₆			
0356 ₁₆			
0357 ₁₆			
0358 ₁₆			
0359 ₁₆			
035A ₁₆			
035B ₁₆			
035C ₁₆			
035D ₁₆			
035E ₁₆			
035F ₁₆	割り込み要因選択レジスタ	IFSR	0016
0360 ₁₆			
0361 ₁₆			
0362 ₁₆			
0363 ₁₆			
0364 ₁₆			
0365 ₁₆			
0366 ₁₆			
0367 ₁₆			
0368 ₁₆			
0369 ₁₆			
036A ₁₆			
036B ₁₆			
036C ₁₆			
036D ₁₆			
036E ₁₆			
036F ₁₆			
0370 ₁₆			
0371 ₁₆			
0372 ₁₆			
0373 ₁₆			
0374 ₁₆	UART2特殊モードレジスタ4	U2SMR4	0016
0375 ₁₆	UART2特殊モードレジスタ3	U2SMR3	000X0X0X2
0376 ₁₆	UART2特殊モードレジスタ2	U2SMR2	X00000002
0377 ₁₆	UART2特殊モードレジスタ	U2SMR	X00000002
0378 ₁₆	UART2送受信モードレジスタ	U2MR	0016
0379 ₁₆	UART2転送速度レジスタ	U2BRG	XX16
037A ₁₆	UART2送信バッファレジスタ	U2TB	XXXXXXXXX2
037B ₁₆			XXXXXXXXX2
037C ₁₆	UART2送受信制御レジスタ0	U2C0	000010002
037D ₁₆	UART2送受信制御レジスタ1	U2C1	000000102
037E ₁₆	UART2受信バッファレジスタ	U2RB	XXXXXXXXX2
037F ₁₆			XXXXXXXXX2

注1. 空欄は何も配置されていない領域です。何も配置されていない領域は予約領域です。使用しないでください。

X : 不定です。

番地	レジスタ	シンボル	リセット後の値
0380 ₁₆	カウント開始フラグ	TABSR	0016
0381 ₁₆	時計用プリスケアラリセットフラグ	CPSRF	0XXXXXXXX2
0382 ₁₆	ワンショット開始フラグ	ONSF	0016
0383 ₁₆	トリガ選択レジスタ	TRGSR	0016
0384 ₁₆	アップダウンフラグ	UDF	0016
0385 ₁₆			
0386 ₁₆	タイマA0レジスタ	TA0	XX16
0387 ₁₆			XX16
0388 ₁₆	タイマA1レジスタ	TA1	XX16
0389 ₁₆			XX16
038A ₁₆	タイマA2レジスタ	TA2	XX16
038B ₁₆			XX16
038C ₁₆	タイマA3レジスタ	TA3	XX16
038D ₁₆			XX16
038E ₁₆	タイマA4レジスタ	TA4	XX16
038F ₁₆			XX16
0390 ₁₆	タイマB0レジスタ	TB0	XX16
0391 ₁₆			XX16
0392 ₁₆	タイマB1レジスタ	TB1	XX16
0393 ₁₆			XX16
0394 ₁₆	タイマB2レジスタ	TB2	XX16
0395 ₁₆			XX16
0396 ₁₆	タイマA0モ - ドレジスタ	TA0MR	0016
0397 ₁₆	タイマA1モ - ドレジスタ	TA1MR	0016
0398 ₁₆	タイマA2モ - ドレジスタ	TA2MR	0016
0399 ₁₆	タイマA3モ - ドレジスタ	TA3MR	0016
039A ₁₆	タイマA4モ - ドレジスタ	TA4MR	0016
039B ₁₆	タイマB0モ - ドレジスタ	TB0MR	00XX00002
039C ₁₆	タイマB1モ - ドレジスタ	TB1MR	00XX00002
039D ₁₆	タイマB2モ - ドレジスタ	TB2MR	00XX00002
039E ₁₆	タイマB2特殊モ - ドレジスタ	TB2SC	XXXXXX002
039F ₁₆			
03A0 ₁₆	UART0送受信モ - ドレジスタ	U0MR	0016
03A1 ₁₆	UART0転送速度レジスタ	U0BRG	XX16
03A2 ₁₆	UART0送信バッファレジスタ	U0TB	XXXXXXXXX2
03A3 ₁₆			XXXXXXXXX2
03A4 ₁₆	UART0送受信制御レジスタ0	U0C0	000010002
03A5 ₁₆	UART0送受信制御レジスタ1	U0C1	000000102
03A6 ₁₆	UART0受信バッファレジスタ	U0RB	XXXXXXXXX2
03A7 ₁₆			XXXXXXXXX2
03A8 ₁₆	UART1送受信モ - ドレジスタ	U1MR	0016
03A9 ₁₆	UART1転送速度レジスタ	U1BRG	XX16
03AA ₁₆	UART1送信バッファレジスタ	U1TB	XXXXXXXXX2
03AB ₁₆			XXXXXXXXX2
03AC ₁₆	UART1送受信制御レジスタ0	U1C0	000010002
03AD ₁₆	UART1送受信制御レジスタ1	U1C1	000000102
03AE ₁₆	UART1受信バッファレジスタ	U1RB	XXXXXXXXX2
03AF ₁₆			XXXXXXXXX2
03B0 ₁₆	UART送受信制御レジスタ2	UCON	X00000002
03B1 ₁₆			
03B2 ₁₆			
03B3 ₁₆			
03B4 ₁₆			
03B5 ₁₆			
03B6 ₁₆			
03B7 ₁₆			
03B8 ₁₆	DMA0要因選択レジスタ	DM0SL	0016
03B9 ₁₆			
03BA ₁₆	DMA1要因選択レジスタ	DM1SL	0016
03BB ₁₆			
03BC ₁₆			
03BD ₁₆			
03BE ₁₆			
03BF ₁₆			

注1. 空欄は何も配置されていない領域です。何も配置されていない領域は予約領域です。使用しないでください。

X: 不定です。

番地	レジスタ	シンボル	リセット後の値
03C0 ₁₆ 03C1 ₁₆	A/Dレジスタ0	AD0	XXXXXXXXX2 XXXXXXXXX2
03C2 ₁₆ 03C3 ₁₆	A/Dレジスタ1	AD1	XXXXXXXXX2 XXXXXXXXX2
03C4 ₁₆ 03C5 ₁₆	A/Dレジスタ2	AD2	XXXXXXXXX2 XXXXXXXXX2
03C6 ₁₆ 03C7 ₁₆	A/Dレジスタ3	AD3	XXXXXXXXX2 XXXXXXXXX2
03C8 ₁₆ 03C9 ₁₆	A/Dレジスタ4	AD4	XXXXXXXXX2 XXXXXXXXX2
03CA ₁₆ 03CB ₁₆	A/Dレジスタ5	AD5	XXXXXXXXX2 XXXXXXXXX2
03CC ₁₆ 03CD ₁₆	A/Dレジスタ6	AD6	XXXXXXXXX2 XXXXXXXXX2
03CE ₁₆ 03CF ₁₆	A/Dレジスタ7	AD7	XXXXXXXXX2 XXXXXXXXX2
03D0 ₁₆			
03D1 ₁₆			
03D2 ₁₆			
03D3 ₁₆			
03D4 ₁₆ 03D5 ₁₆	A/D制御レジスタ2	ADCON2	0016
03D6 ₁₆	A/D制御レジスタ0	ADCON0	00000XXX2
03D7 ₁₆ 03D8 ₁₆	A/D制御レジスタ1	ADCON1	0016
03D9 ₁₆			
03DA ₁₆			
03DB ₁₆			
03DC ₁₆			
03DD ₁₆			
03DE ₁₆			
03DF ₁₆			
03E0 ₁₆			
03E1 ₁₆ 03E2 ₁₆	ポートP1レジスタ	P1	XX16
03E3 ₁₆ 03E4 ₁₆	ポートP1方向レジスタ	PD1	0016
03E5 ₁₆			
03E6 ₁₆			
03E7 ₁₆			
03E8 ₁₆			
03E9 ₁₆			
03EA ₁₆			
03EB ₁₆			
03EC ₁₆ 03ED ₁₆	ポートP6レジスタ ポートP7レジスタ	P6 P7	XX16 XX16
03EE ₁₆ 03EF ₁₆	ポートP6方向レジスタ ポートP7方向レジスタ	PD6 PD7	0016 0016
03F0 ₁₆ 03F1 ₁₆	ポートP8レジスタ ポートP9レジスタ	P8 P9	XX16 XX16
03F2 ₁₆ 03F3 ₁₆	ポートP8方向レジスタ ポートP9方向レジスタ	PD8 PD9	00X000002 0016
03F4 ₁₆ 03F5 ₁₆	ポートP10レジスタ	P10	XX16
03F6 ₁₆ 03F7 ₁₆	ポートP10方向レジスタ	PD10	0016
03F8 ₁₆			
03F9 ₁₆			
03FA ₁₆ 03FB ₁₆			
03FC ₁₆ 03FD ₁₆	ブルアップ制御レジスタ0 ブルアップ制御レジスタ1	PUR0 PUR1	0016 0016
03FE ₁₆ 03FF ₁₆	ブルアップ制御レジスタ2 ポート制御レジスタ	PUR2 PCR	0016 0016

注1. 空欄は何も配置されていない領域です。何も配置されていない領域は予約領域です。使用しないでください。

X：不定です。

5. 電気的特性

5.1. 絶対最大定格

表16.1. 絶対最大定格

記号	項目	条件	定格値	単位
V _{CC}	電源電圧	V _{CC} =AV _{CC}	- 0.3 ~ 6.5	V
AV _{CC}	アナログ電源電圧	V _{CC} =AV _{CC}	- 0.3 ~ 6.5	V
V _I	入力電圧	RESET, CNV _{SS} , P15 ~ P17, P60 ~ P67, P72 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107, V _{REF} , X _{IN}	- 0.3 ~ V _{CC} +0.3	V
		P70, P71	- 0.3 ~ 6.5	V
V _O	出力電圧	P15 ~ P17, P60 ~ P67, P72 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107, X _{OUT}	- 0.3 ~ V _{CC} +0.3	V
		P70, P71	- 0.3 ~ 6.5	V
P _d	消費電力	T _{opr} =25	300	mW
T _{opr}	動作周囲温度		- 20 ~ 85 / - 40 ~ 85	
T _{stg}	保存温度		- 65 ~ 150	

5.2. 推奨動作条件

表16.2. 推奨動作条件(注1)

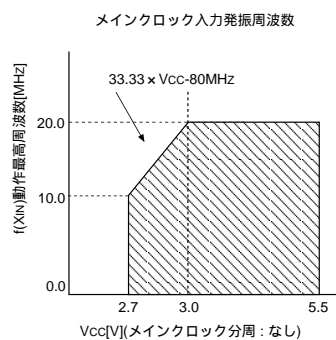
記号	項目	規格値			単位
		最小	標準	最大	
V _{CC}	電源電圧	2.7		5.5	V
AV _{CC}	アナログ電源電圧		V _{CC}		V
V _{SS}	電源電圧		0		V
AV _{SS}	アナログ電源電圧		0		V
V _{IH}	"H"入力電圧 RESET, CNV _{SS} , X _{IN} , P15 ~ P17, P60 ~ P67, P72 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107, P70, P71	0.8V _{CC}		V _{CC}	V
		0.8V _{CC}		6.5	V
V _{IL}	"L"入力電圧 RESET, CNV _{SS} , X _{IN} , P15 ~ P17, P60 ~ P67, P70 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107,	0		0.2V _{CC}	V
I _{OH} (peak)	"H"尖頭出力電流 P15 ~ P17, P60 ~ P67, P72 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107			- 10.0	mA
I _{OH} (avg)	"H"平均出力電流 P15 ~ P17, P60 ~ P67, P72 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107			- 5.0	mA
I _{OL} (peak)	"L"尖頭出力電流 P15 ~ P17, P60 ~ P67, P70 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107			10.0	mA
I _{OL} (avg)	"L"平均出力電流 P15 ~ P17, P60 ~ P67, P70 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107			5.0	mA
f (X _{IN})	メインクロック入力発振周波数 (注4)	V _{CC} =3.0 ~ 5.5V	0	20	MHz
		V _{CC} =2.7 ~ 3.0V	0	33.33 × V _{CC} - 80	MHz
f (X _{ClN})	サブクロック発振周波数		32.768	50	kHz
f (Ring)	オンチップオシレータ発振周波数		1		MHz
f (BCLK)	CPU動作周波数	0		20	MHz

注1. 指定のない場合は、V_{CC}=2.7 ~ 5.5V、T_{opr}= - 20 ~ 85 / - 40 ~ 85 です。

注2. 平均出力電流は100msの期間内での平均値です。

注3. 全ポートのI_{OL}(peak)の合計は80mA以下、全ポートのI_{OH}(peak)の合計は - 80mA以下にしてください。

注4. メインクロック入力周波数と電源電圧の関係は次のとおりです。



5.3. A/D変換特性

表16.3. A/D変換特性(注1)

記号	項目		測定条件		規格値			単位
					最小	標準	最大	
-	分解能		V _{REF} = V _{CC}				10	Bits
INL	積分 非直線性 誤差	10bit	V _{REF} = V _{CC} = 5V AN ₀ ~ AN ₇ 入力				± 3	LSB
			V _{REF} = V _{CC} = 3.3V AN ₀ ~ AN ₇ 入力				± 5	LSB
-	絶対精度	10bit	V _{REF} = V _{CC} = 5V AN ₀ ~ AN ₇ 入力				± 3	LSB
			V _{REF} = V _{CC} = 3.3V AN ₀ ~ AN ₇ 入力				± 5	LSB
		8bit	V _{REF} = V _{CC} = 3.3V				± 2	LSB
DNL	微分非直線性誤差						± 1	LSB
-	オフセット誤差						± 3	LSB
-	ゲイン誤差						± 3	LSB
R _{LADDER}	ラダー抵抗		V _{REF} = V _{CC}		10		40	k
t _{CONV}	変換時間(10bit)、サンプル&ホールド機能あり		V _{REF} = V _{CC} = 5V、AD = 10MHz		3.3			μs
t _{CONV}	変換時間(8bit)、サンプル&ホールド機能あり		V _{REF} = V _{CC} = 5V、AD = 10MHz		2.8			μs
t _{SAMP}	サンプリング時間				0.3			μs
V _{REF}	基準電圧				2.0		V _{CC}	V
V _{IA}	アナログ入力電圧				0		V _{REF}	V

注1. 指定のない場合は、V_{CC}=AV_{CC}=V_{REF}=3.3~5.5V、V_{SS}=AV_{SS}=0V、Topr= -20~85 / -40~85 です。

注2. AD動作クロックの周波数(ADの周波数)は10MHz以下にしてください。

また、V_{CC}が4.2V未満の場合はf_{AD}を分周し、ADの周波数はf_{AD}/2以下にしてください。

注3. サンプル&ホールド機能なしのときは、注2の制限に加えADの周波数は250kHz以上にしてください。

サンプル&ホールド機能ありのときは、注2の制限に加えADの周波数は1MHz以上にしてください。

5.4. フラッシュメモリの電気的特性

表16.4. フラッシュメモリの電気的特性(注1) 100回品(D3, D5, U3, U5)

記号	項目	規格値			単位
		最小	標準(注2)	最大	
-	プログラム、イレーズ回数(注3)	100(注4)			回
-	ワードプログラム時間(Vcc=5.0V、Topr=25)		75	600	μs
-	ブロックイレーズ時間 (Vcc=5.0V、Topr=25)	2Kバイト ブロック	0.2	9	s
		8Kバイト ブロック	0.4	9	s
		16Kバイト ブロック	0.7	9	s
		32Kバイト ブロック	1.2	9	s
td(SR-ES)	消去動作 イレーズサスペンド遷移時間			8	ms
-	データ保持時間(注5)	20			年

表16.5. フラッシュメモリの電気的特性(注6) 10000回品(D7, D9, U7, U9) (ブロックA、ブロックB (注7))

記号	項目	規格値			単位
		最小	標準(注2)	最大	
-	プログラム、イレーズ回数(注3、注8、注9)	10000(注4、注10)			回
-	ワードプログラム時間(Vcc=5.0V、Topr=25)		100		μs
-	ブロックイレーズ時間(Vcc=5.0V、Topr=25) (2Kバイト ブロック)		0.3		s
td(SR-ES)	消去動作 イレーズサスペンド遷移時間			8	ms

注1. 指定のない場合は、Vcc=2.7~5.5V、Topr=0~60 です。

注2. Vcc=5.0V、Topr=25 時

注3. プログラム、イレーズ回数の定義

プログラム、イレーズ回数はブロックごとのイレーズ回数です。

プログラム、イレーズ回数がn回(n=100、1,000、10,000)の場合、ブロックごとに、それぞれn回ずつイレーズすることができます。

例えば、2KバイトブロックのブロックAについて、それぞれ異なる番地に1ワード書き込みを1024回に分けて行った後に、そのブロックをイレーズした場合も、プログラム/イレーズ回数は1回と数えます。ただし、イレーズ1回に対して、同一番地に複数回の書き込みを行うことはできません(上書き禁止)。

注4. プログラム/イレーズ後の全ての電気的特性を保証する最小回数です。(保証は1~"最小"値の範囲です。)

注5. Topr=55 の条件です。

注6. 指定のない場合は、Vcc=2.7~5.5V、Topr=-40~85 (D7, U7)/-20~85 (D9, U9)です。

注7. プログラム、イレーズ回数が1000回を超えたときのブロックA、ブロックBの規格です。

1000回までのワードプログラム時間、ブロックイレーズ時間は全ブロック100回品と同じです。

注8. 多数回の書き換えを実施するシステムの場合は、実効的な書き換え回数を減少させる工夫として、書き込む番地を順にずらしていくなどして、ブランク領域ができるだけ残らないようにプログラム(書き込み)を実施した上で1回のイレーズを行ってください。例えば一組8ワードをプログラムする場合、最大128組の書き込みを実施した上で1回のイレーズをすることで実効的な書き換え回数を少なくすることができます。加えてブロックA、ブロックBのイレーズが均等になるようにすると更に実効的な書き換え回数を少なくすることができます。また、ブロック毎に何回イレーズを実施したかを情報として残し、制限回数を設けていただくことをお勧めいたします。

注9. ブロックイレーズでイレーズエラーが発生した場合は、イレーズエラーが発生しなくなるまでクリアステータスレジスタコマンド ブロックイレーズコマンドを少なくとも3回実行してください。

注10. 100回以上の書き換えを実施する場合(D7, D9, U7, U9)はブロックA、ブロックBの読み出しを1ウエイトにしてください。フラッシュメモリ制御レジスタ1のビット7(アドレス01B516番地のFMR17)を"1"(ウエイトあり)に設定するとPM17ビットに関わらずブロックA、およびブロックBアクセス時に1ウエイトが挿入されます。その他のブロックおよび内部RAMへのアクセスはFMR17ビットに関わらずPM17ビットの設定になります。

注11. 不良率につきましては、ルネサステクノロジ、ルネサス販売または特約店へお問い合わせください。

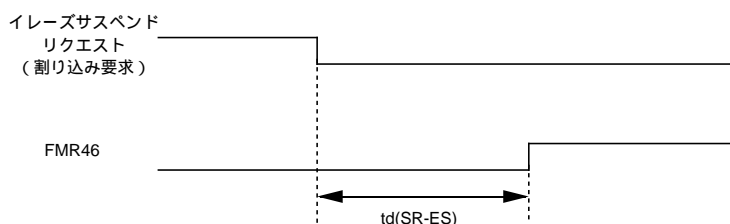


表16.6. フラッシュメモリの書き込み/消去電圧と読み出し動作電圧特性 (Topr=0~60)

フラッシュ書き込み、消去電圧	フラッシュ読み出し動作電圧
Vcc=2.7~5.5V	Vcc=2.7~5.5V

5.6. 電気的特性(V_{CC}=5V)V_{CC} = 5V

表16.9. 電気的特性(注1)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
VOH	"H"出力電圧 P15 ~ P17, P60 ~ P67, P72 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107	I _{OH} = - 5mA	V _{CC} - 2.0		V _{CC}	V
VOH	"H"出力電圧 P15 ~ P17, P60 ~ P67, P72 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107	I _{OH} = - 200 μA	V _{CC} - 0.3		V _{CC}	V
VOH	"H"出力電圧 X _{OUT}	HIGHPOWER	V _{CC} - 2.0		V _{CC}	V
		LOWPOWER	V _{CC} - 2.0		V _{CC}	V
	"H"出力電圧 X _{COUT}	HIGHPOWER		2.5		V
		LOWPOWER		1.6		V
VOL	"L"出力電圧 P15 ~ P17, P60 ~ P67, P70 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107	I _{OL} = 5mA			2.0	V
VOL	"L"出力電圧 P15 ~ P17, P60 ~ P67, P70 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107	I _{OL} = 200 μA			0.45	V
VOL	"L"出力電圧 X _{OUT}	HIGHPOWER			2.0	V
		LOWPOWER			2.0	V
	"L"出力電圧 X _{COUT}	HIGHPOWER		0		V
		LOWPOWER		0		V
V _{T+} -V _{T-}	ヒステリシス TA0IN ~ TA4IN, TB0IN ~ TB2IN, INT0, INT1, INT3, ~ INT5, NMI, ADTRG, SCL, SDA, RxD0 ~ RxD2, CTS0 ~ CTS2, CLK0 ~ CLK2, TA2OUT ~ TA4OUT, K10 ~ K13		0.2		1.0	V
V _{T+} -V _{T-}	ヒステリシス RESET		0.2		2.5	V
I _{IH}	"H"入力電流 P15 ~ P17, P60 ~ P67, P70 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107, XIN, RESET, CNVSS	V _I = 5V			5.0	μA
I _{IL}	"L"入力電流 P15 ~ P17, P60 ~ P67, P70 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107, XIN, RESET, CNVSS	V _I = 0V			- 5.0	μA
R _{PULLUP}	プルアップ 抵抗 P15 ~ P17, P60 ~ P67, P72 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107	V _I = 0V	30	50	170	k
R _{IXIN}	帰還抵抗 X _{IN}			1.5		M
R _{IXCIN}	帰還抵抗 X _{CIN}			15		M
V _{RAM}	RAM保持電圧	ストップモード時	2.0			V

注1. 指定のない場合は、V_{CC}=4.2 ~ 5.5V、V_{SS}=0V、T_{opr}= - 20 ~ 85 / - 40 ~ 85、f(BCLK)=20MHzです。

V_{CC} = 5V

表16.10. 電气的特性(2)(注1)

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
I _{CC}	電源電流 (V _{CC} =3.0 ~ 5.5V)	シングルチップモードで、 出力端子は開放、その他の 端子はV _{SS}	フラッシュメモリ	f(BCLK)=20MHz 分周なし	16	19	mA
				オンチップオシレータ発振動作時 分周なし	T.B.D		mA
			フラッシュメモリ プログラム	f(BCLK)=10MHz V _{CC} =5.0V	T.B.D		mA
			フラッシュメモリ イレーズ	f(BCLK)=10MHz V _{CC} =5.0V	T.B.D		mA
			フラッシュメモリ	f(BCLK)=32kHz 低消費電力モード時 RAM上(注3)	25		μA
				f(BCLK)=32kHz 低消費電力モード時 フラッシュメモリ上(注3)	420		μA
				オンチップオシレータ発振動作、 ウエイトモード時	T.B.D		μA
			フラッシュメモリ	f(BCLK) = 32kHz ウエイトモード時(注2) 発振能力High	7.5		μA
				f(BCLK) = 32kHz ウエイトモード時(注2) 発振能力Low	2.0		μA
				ストップモード時 T _{opr} =25	0.8	3.0	μA

注1. 指定のない場合は、V_{CC}=4.2 ~ 5.5V、V_{SS}=0V、T_{opr}= - 20 ~ 85 / - 40 ~ 85、f(BCLK)=20MHzです。

注2. fc32にてタイマ1本を動作させている状態です。

注3. 実行するプログラムが存在するメモリを示す。

5.7. タイミング必要条件(V_{CC}=5V)V_{CC} = 5V

タイミング必要条件

(指定のない場合は、V_{CC}=5V、V_{SS}=0V、T_{opr}= - 20 ~ 85 / - 40 ~ 85)表16.11. 外部クロック入力(X_{IN}入力)

記号	項目	規格値		単位
		最小	最大	
t _c	外部クロック入力サイクル時間	50		ns
t _{w(H)}	外部クロック入力 "H" パルス幅	25		ns
t _{w(L)}	外部クロック入力 "L" パルス幅	25		ns
t _r	外部クロック立ち上がり時間		15	ns
t _f	外部クロック立ち下がり時間		15	ns

V_{CC} = 5V

タイミング必要条件

(指定のない場合は、V_{CC}=5V、V_{SS}=0V、T_{opr}= - 20 ~ 85 / - 40 ~ 85)

表16.12. タイマA入力(イベントカウンタモードのカウンタ入力)

記号	項目	規格値		単位
		最小	最大	
t _c (TA)	TAiIn入力サイクル時間	100		ns
t _w (TAH)	TAiIn入力 "H" パルス幅	40		ns
t _w (TAL)	TAiIn入力 "L" パルス幅	40		ns

表16.13. タイマA入力(タイマモードのゲーティング入力)

記号	項目	規格値		単位
		最小	最大	
t _c (TA)	TAiIn入力サイクル時間	400		ns
t _w (TAH)	TAiIn入力 "H" パルス幅	200		ns
t _w (TAL)	TAiIn入力 "L" パルス幅	200		ns

表16.14. タイマA入力(ワンショットタイマモードの外部トリガ入力)

記号	項目	規格値		単位
		最小	最大	
t _c (TA)	TAiIn入力サイクル時間	200		ns
t _w (TAH)	TAiIn入力 "H" パルス幅	100		ns
t _w (TAL)	TAiIn入力 "L" パルス幅	100		ns

表16.15. タイマA入力(パルス幅変調モードの外部トリガ入力)

記号	項目	規格値		単位
		最小	最大	
t _w (TAH)	TAiIn入力 "H" パルス幅	100		ns
t _w (TAL)	TAiIn入力 "L" パルス幅	100		ns

表16.16. タイマA入力(イベントカウンタモードのアップダウン入力)

記号	項目	規格値		単位
		最小	最大	
t _c (UP)	TAiOUT入力サイクル時間	2000		ns
t _w (UPH)	TAiOUT入力 "H" パルス幅	1000		ns
t _w (UPL)	TAiOUT入力 "L" パルス幅	1000		ns
t _{su} (UP-TiN)	TAiOUT入力セットアップ時間	400		ns
t _h (TiN-UP)	TAiOUT入力ホールド時間	400		ns

表16.17. タイマA入力(イベントカウンタモードの二相パルス入力)

記号	項目	規格値		単位
		最小	最大	
t _c (TA)	TAiIn入力サイクル時間	800		ns
t _{su} (TAIn-TAOut)	TAiOUT入力セットアップ時間	200		ns
t _{su} (TAOut-TAiN)	TAiIn入力セットアップ時間	200		ns

V_{CC} = 5V

タイミング必要条件

(指定のない場合は、V_{CC}=5V、V_{SS}=0V、T_{opr}= - 20 ~ 85 / - 40 ~ 85)

表16.18. タイマB入力(イベントカウンタモードのカウンタ入力)

記号	項目	規格値		単位
		最小	最大	
t _c (TB)	TBiIN 入力サイクル時間(片エッジカウント)	100		ns
t _w (TBH)	TBiIN 入力 "H" パルス幅(片エッジカウント)	40		ns
t _w (TBL)	TBiIN 入力 "L" パルス幅(片エッジカウント)	40		ns
t _c (TB)	TBiIN 入力サイクル時間(両エッジカウント)	200		ns
t _w (TBH)	TBiIN 入力 "H" パルス幅(両エッジカウント)	80		ns
t _w (TBL)	TBiIN 入力 "L" パルス幅(両エッジカウント)	80		ns

表16.19. タイマB入力(パルス周期測定モード)

記号	項目	規格値		単位
		最小	最大	
t _c (TB)	TBiIN入力サイクル時間	400		ns
t _w (TBH)	TBiIN入力 "H" パルス幅	200		ns
t _w (TBL)	TBiIN入力 "L" パルス幅	200		ns

表16.20. タイマB入力(パルス幅測定モード)

記号	項目	規格値		単位
		最小	最大	
t _c (TB)	TBiIN入力サイクル時間	400		ns
t _w (TBH)	TBiIN入力 "H" パルス幅	200		ns
t _w (TBL)	TBiIN入力 "L" パルス幅	200		ns

表16.21. A/Dトリガ入力

記号	項目	規格値		単位
		最小	最大	
t _c (AD)	ADTRG入力サイクル時間(トリガ可能最小)	1000		ns
t _w (ADL)	ADTRG入力 "L" パルス幅	125		ns

表16.22. シリアルI/O

記号	項目	規格値		単位
		最小	最大	
t _c (CK)	CLKi入力サイクル時間	200		ns
t _w (CKH)	CLKi入力 "H" パルス幅	100		ns
t _w (CKL)	CLKi入力 "L" パルス幅	100		ns
t _d (C-Q)	TxDi出力遅延時間		80	ns
t _h (C-Q)	TxDiホールド時間	0		ns
t _{su} (D-C)	RxDi入力セットアップ時間	30		ns
t _h (C-D)	RxDi入力ホールド時間	90		ns

表16.23. 外部割り込みINTi入力

記号	項目	規格値		単位
		最小	最大	
t _w (INH)	$\overline{\text{INTi}}$ 入力 "H" パルス幅	250		ns
t _w (INL)	INTi入力 "L" パルス幅	250		ns

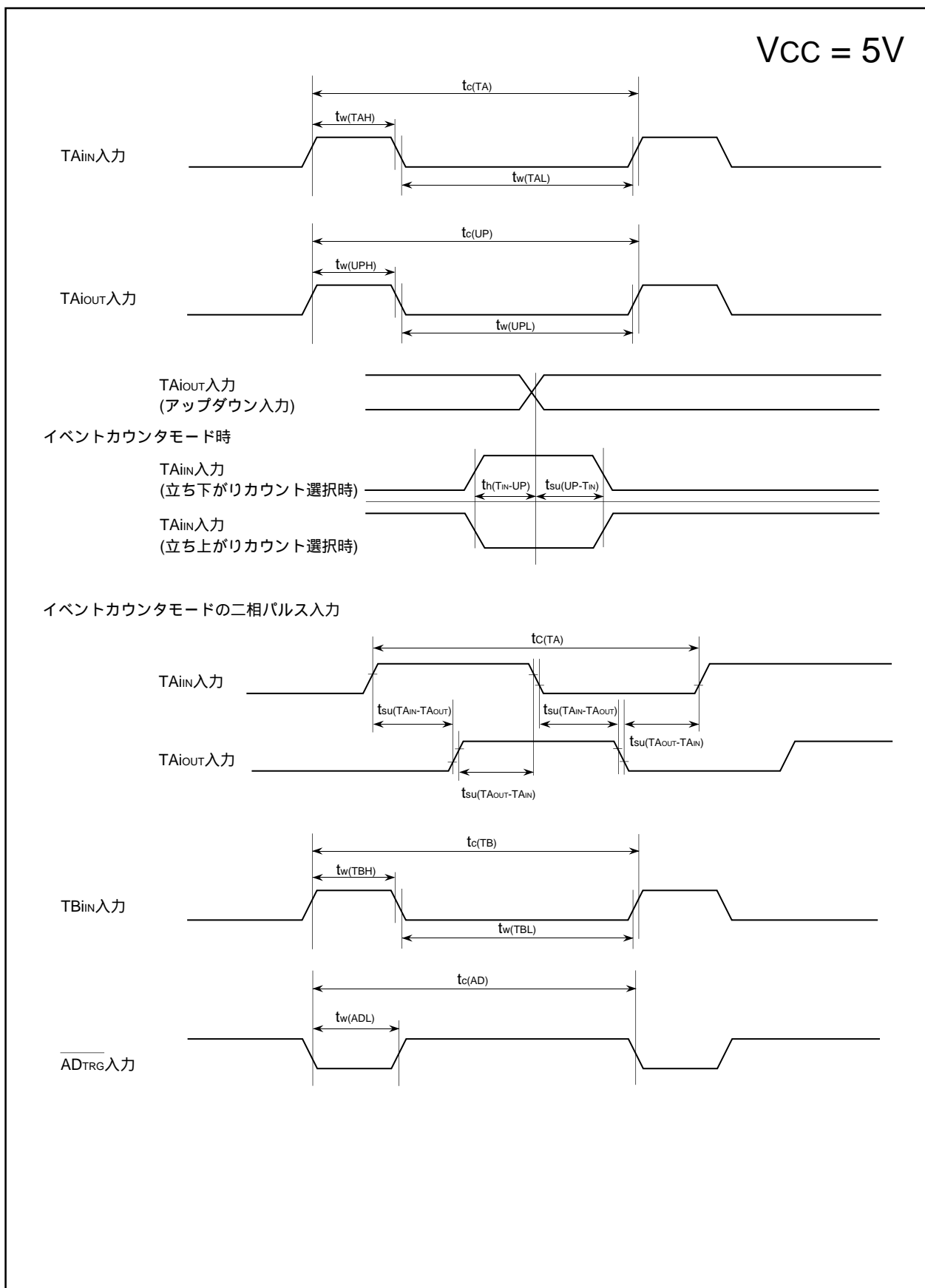


図16.1. タイミング図(1)

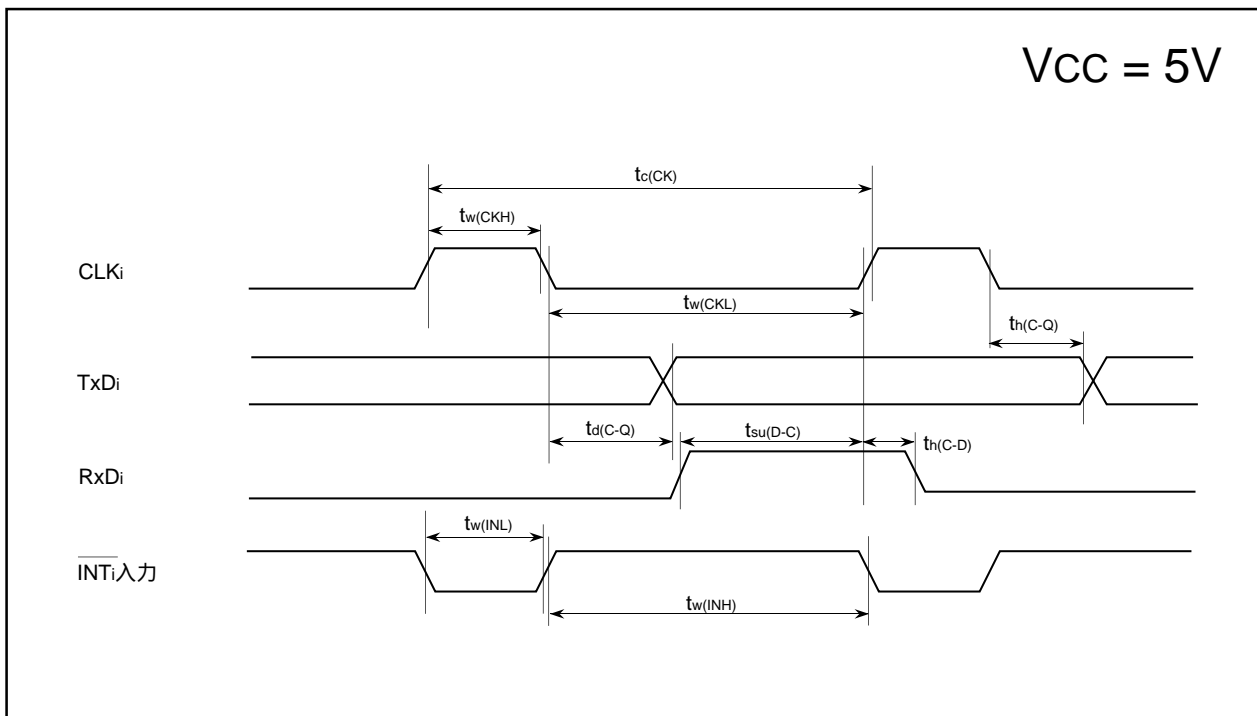


図16.2. タイミング図(2)

5.8. 電気的特性(V_{CC}=3V)V_{CC}=3V表16.24. 電気的特性(V_{CC}=3V))(注1)

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
V _{OH}	"H"出力電圧 P15 ~ P17, P60 ~ P67, P72 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107	I _{OH} = - 1mA	V _{CC} - 0.5		V _{CC}	V
V _{OH}	"H"出力電圧 X _{OUT}	HIGHPOWER	I _{OH} = - 0.1mA	V _{CC} - 0.5	V _{CC}	V
		LOWPOWER	I _{OH} = - 50 μA	V _{CC} - 0.5	V _{CC}	
	"H"出力電圧 X _{COUT}	HIGHPOWER	無負荷時		2.5	V
		LOWPOWER	無負荷時		1.6	
V _{OL}	"L"出力電圧 P15 ~ P17, P60 ~ P67, P70 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107	I _{OL} = 1mA			0.5	V
V _{OL}	"L"出力電圧 X _{OUT}	HIGHPOWER	I _{OL} = 0.1mA		0.5	V
		LOWPOWER	I _{OL} = 50 μA		0.5	
	"L"出力電圧 X _{COUT}	HIGHPOWER	無負荷時		0	V
		LOWPOWER	無負荷時		0	
V _{T+} -V _{T-}	ヒステリシス TA0IN ~ TA4IN, TB0IN ~ TB2IN, INT0, INT1, INT3 ~ INT5, NMI, ADTRG, SCL, SDA, RxD0 ~ RxD2, CTS0 ~ CTS2, CLK0 ~ CLK2, TA2OUT ~ TA4OUT, KI0 ~ KI3		0.2		0.8	V
V _{T+} -V _{T-}	ヒステリシス RESET		0.2		1.8	V
I _{IH}	"H"入力電流 P15 ~ P17, P60 ~ P67, P70 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107 X _{IN} , RESET, CNV _{SS}	V _I = 3V			4.0	μA
I _{IL}	"L"入力電流 P15 ~ P17, P60 ~ P67, P70 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107 X _{IN} , RESET, CNV _{SS}	V _I = 0V			- 4.0	μA
R _{PULLUP}	プルアップ抵抗 P15 ~ P17, P60 ~ P67, P72 ~ P77, P80 ~ P83, P85 ~ P87, P90 ~ P93, P100 ~ P107	V _I = 0V	50	100	500	k
R _{XIN}	帰還抵抗 X _{IN}			3.0		M
R _{X_{CIN}}	帰還抵抗 X _{CIN}			25		M
V _{RAM}	RAM保持電圧	ストップモード時	2.0			V

注1. 指定のない場合は、V_{CC}=2.7 ~ 3.3V、V_{SS}=0V、T_{opr}= - 20 ~ 85 / - 40 ~ 85、f(BCLK)=10MHzです。

V_{CC}=3V表16.25. 電気的特性(V_{CC}=3V)(2)(注1)

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
I _{CC}	電源電流 (V _{CC} =2.7~3.6V)	フラッシュメモリ f(BCLK)=10MHz 分周なし オンチップオシレータ発振動作時 分周なし		8	13	mA	
				T.B.D		mA	
		フラッシュメモリ プログラム V _{CC} =3.0V		T.B.D		mA	
		フラッシュメモリ イレーズ V _{CC} =3.0V		T.B.D		mA	
		フラッシュメモリ f(BCLK)=32kHz 低消費電力モード時 RAM上(注3)		25		μA	
			f(BCLK)=32kHz 低消費電力モード時 フラッシュメモリ上(注3)		420		μA
			オンチップオシレータ発振動作、 ウェイトモード時		T.B.D		μA
		フラッシュメモリ f(BCLK) = 32kHz ウェイトモード時(注2) 発振能力High			6.0		μA
f(BCLK) = 32kHz ウェイトモード時(注2) 発振能力Low			1.8		μA		
ストップモード時	T _{opr} =25		0.7	3.0	μA		

注1. 指定のない場合は、V_{CC}=2.7~3.3V、V_{SS}=0V、T_{opr}= -20~85 / -40~85、f(BCLK)=10MHzです。

注2. f_{C32}にてタイマ1本を動作させている状態です。

注3. 実行するプログラムが存在するメモリを示す。

5.9. タイミング必要条件(V_{CC}=3V)V_{CC}=3V

タイミング必要条件

(指定のない場合は、V_{CC}=3V、V_{SS}=0V、T_{opr}= - 20 ~ 85 / - 40 ~ 85)表16.26. 外部クロック入力(X_{IN}入力)

記号	項目	規格値		単位
		最小	最大	
t _c	外部クロック入力サイクル時間	100		ns
t _w (H)	外部クロック入力 "H" パルス幅	40		ns
t _w (L)	外部クロック入力 "L" パルス幅	40		ns
t _r	外部クロック立ち上がり時間		18	ns
t _f	外部クロック立ち下がり時間		18	ns

V_{CC}=3V

タイミング必要条件

(指定のない場合は、V_{CC}=3V、V_{SS}=0V、Topr= - 20 ~ 85 / - 40 ~ 85)

表16.27. タイマA入力(イベントカウンタモードのカウンタ入力)

記号	項目	規格値		単位
		最小	最大	
t _c (TA)	TAiIn入力サイクル時間	150		ns
t _w (TAH)	TAiIn入力 "H" パルス幅	60		ns
t _w (TAL)	TAiIn入力 "L" パルス幅	60		ns

表16.28. タイマA入力(タイマモードのゲーティング入力)

記号	項目	規格値		単位
		最小	最大	
t _c (TA)	TAiIn入力サイクル時間	600		ns
t _w (TAH)	TAiIn入力 "H" パルス幅	300		ns
t _w (TAL)	TAiIn入力 "L" パルス幅	300		ns

表16.29. タイマA入力(ワンショットタイマモードの外部トリガ入力)

記号	項目	規格値		単位
		最小	最大	
t _c (TA)	TAiIn入力サイクル時間	300		ns
t _w (TAH)	TAiIn入力 "H" パルス幅	150		ns
t _w (TAL)	TAiIn入力 "L" パルス幅	150		ns

表16.30. タイマA入力(パルス幅変調モードの外部トリガ入力)

記号	項目	規格値		単位
		最小	最大	
t _w (TAH)	TAiIn入力 "H" パルス幅	150		ns
t _w (TAL)	TAiIn入力 "L" パルス幅	150		ns

表16.31. タイマA入力(イベントカウンタモードのアップダウン入力)

記号	項目	規格値		単位
		最小	最大	
t _c (UP)	TAiOUT入力サイクル時間	3000		ns
t _w (UPH)	TAiOUT入力 "H" パルス幅	1500		ns
t _w (UPL)	TAiOUT入力 "L" パルス幅	1500		ns
t _{su} (UP-TiN)	TAiOUT入力セットアップ時間	600		ns
t _h (TiN-UP)	TAiOUT入力ホールド時間	600		ns

表16.32. タイマA入力(イベントカウンタモードの二相パルス入力)

記号	項目	規格値		単位
		最小	最大	
t _c (TA)	TAiIn入力サイクル時間	2		μs
t _{su} (TAIn-TAOut)	TAiOUT入力セットアップ時間	500		ns
t _{su} (TAOut-TAiN)	TAiIn入力セットアップ時間	500		ns

V_{CC}=3V

タイミング必要条件

(指定のない場合は、V_{CC}=3V、V_{SS}=0V、T_{opr}= - 20 ~ 85 / - 40 ~ 85)

表16.33. タイマB入力(イベントカウンタモードのカウンタ入力)

記号	項目	規格値		単位
		最小	最大	
t _c (TB)	TBiIN 入力サイクル時間(片エッジカウント)	150		ns
t _w (TBH)	TBiIN 入力 "H" パルス幅(片エッジカウント)	60		ns
t _w (TBL)	TBiIN 入力 "L" パルス幅(片エッジカウント)	60		ns
t _c (TB)	TBiIN 入力サイクル時間(両エッジカウント)	300		ns
t _w (TBH)	TBiIN 入力 "H" パルス幅(両エッジカウント)	160		ns
t _w (TBL)	TBiIN 入力 "L" パルス幅(両エッジカウント)	160		ns

表16.34. タイマB入力(パルス周期測定モード)

記号	項目	規格値		単位
		最小	最大	
t _c (TB)	TBiIN入力サイクル時間	600		ns
t _w (TBH)	TBiIN入力 "H" パルス幅	300		ns
t _w (TBL)	TBiIN入力 "L" パルス幅	300		ns

表16.35. タイマB入力(パルス幅測定モード)

記号	項目	規格値		単位
		最小	最大	
t _c (TB)	TBiIN入力サイクル時間	600		ns
t _w (TBH)	TBiIN入力 "H" パルス幅	300		ns
t _w (TBL)	TBiIN入力 "L" パルス幅	300		ns

表16.36. A/Dトリガ入力

記号	項目	規格値		単位
		最小	最大	
t _c (AD)	ADTRG _{AD} 入力サイクル時間(トリガ可能最小)	1500		ns
t _w (ADL)	ADTRG _{AD} 入力 "L" パルス幅	200		ns

表16.37. シリアルI/O

記号	項目	規格値		単位
		最小	最大	
t _c (CK)	CLKi入力サイクル時間	300		ns
t _w (CKH)	CLKi入力 "H" パルス幅	150		ns
t _w (CKL)	CLKi入力 "L" パルス幅	150		ns
t _d (C-Q)	TxDi出力遅延時間		160	ns
t _h (C-Q)	TxDiホールド時間	0		ns
t _{su} (D-C)	RxDi入力セットアップ時間	50		ns
t _h (C-D)	RxDi入力ホールド時間	90		ns

表16.38. 外部割り込みINTi入力

記号	項目	規格値		単位
		最小	最大	
t _w (INH)	INTi入力 "H" パルス幅	380		ns
t _w (INL)	INTi入力 "L" パルス幅	380		ns

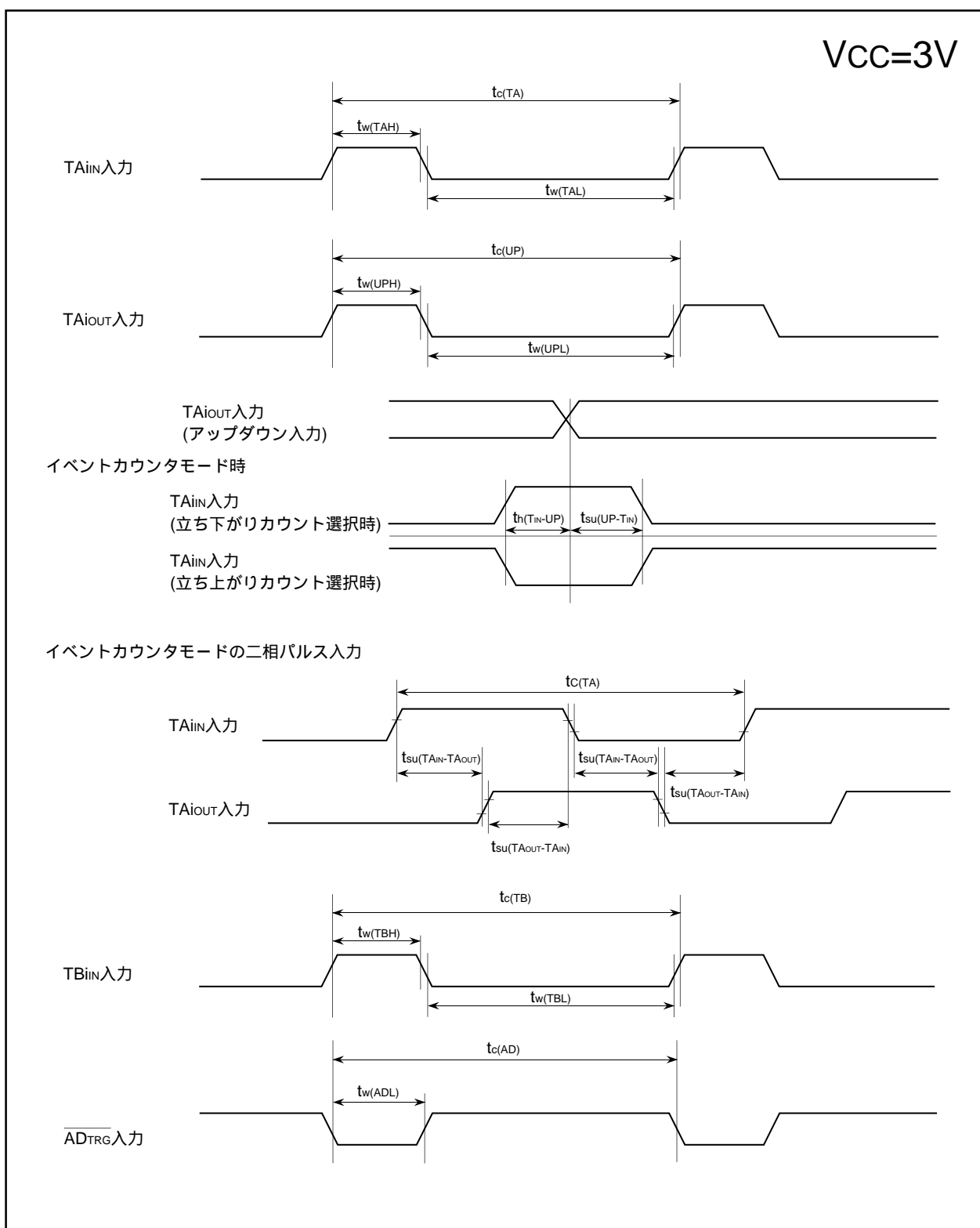


図16.3. タイミング図(1)

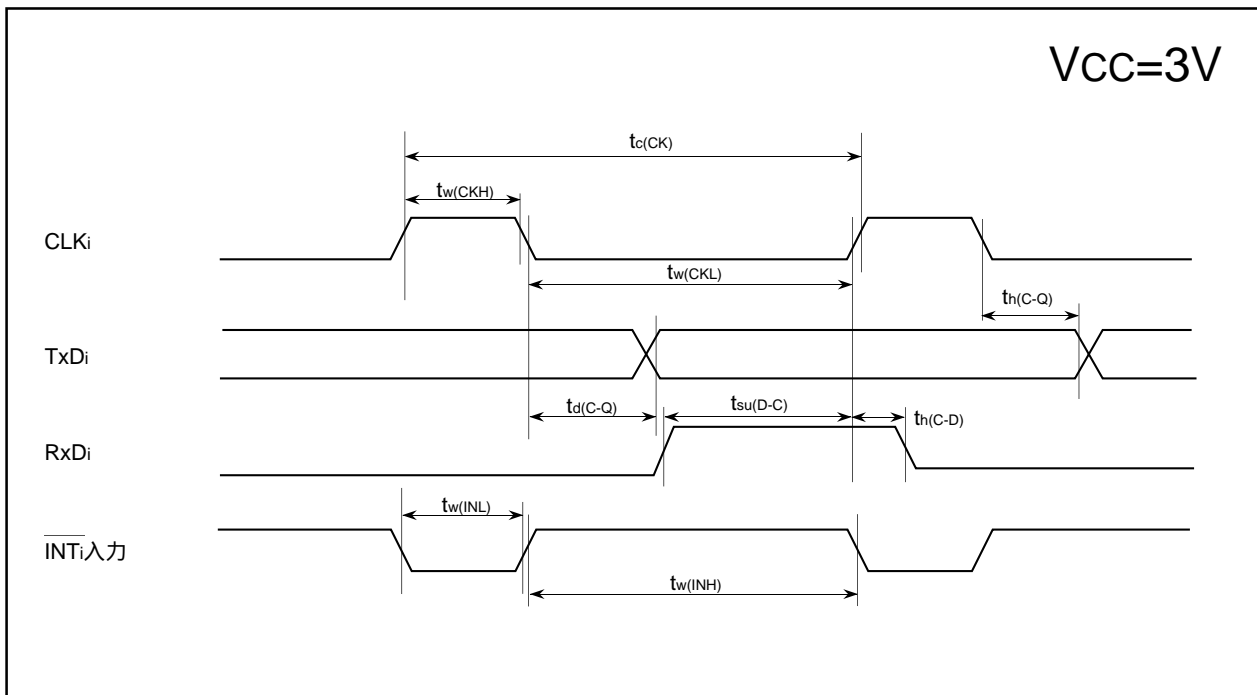


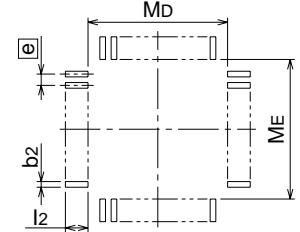
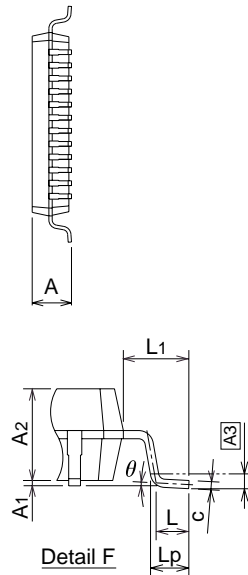
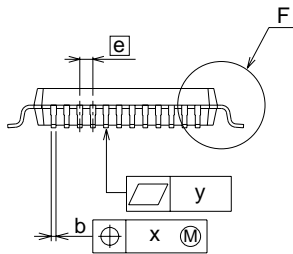
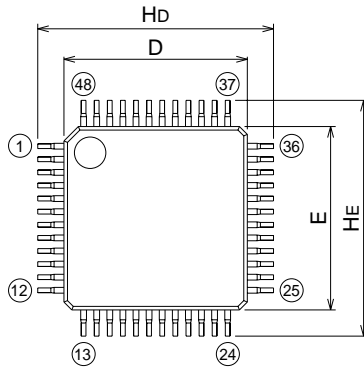
図16.4. タイミング図(2)

6. 外形寸法図

48P6Q-A Recommended

Plastic 48pin 7x7mm body LQFP

EIAJ Package Code LQFP48-P-77-0.50	JEDEC Code -	Weight(g) -	Lead Material Cu Alloy
---------------------------------------	-----------------	----------------	---------------------------



Recommended Mount Pad

Symbol	Dimension in Millimeters		
	Min	Nom	Max
A	-	-	1.7
A1	0	0.1	0.2
A2	-	1.4	-
b	0.17	0.22	0.27
c	0.105	0.125	0.175
D	6.9	7.0	7.1
E	6.9	7.0	7.1
e	-	0.5	-
Hd	8.8	9.0	9.2
HE	8.8	9.0	9.2
L	0.35	0.5	0.65
L1	-	1.0	-
Lp	0.45	0.6	0.75
A3	-	0.25	-
x	-	-	0.08
y	-	-	0.1
θ	0°	-	8°
b2	-	0.225	-
l2	1.0	-	-
MD	-	7.4	-
ME	-	7.4	-

改訂履歴

M16C/26 グループハードウェアマニュアル

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	03/09/01		初版
1.10	04/06/10	2 3 4 6 9 10 11 15 17 18 19 20 22 25 30 32	表 1.1 言語を統一。一部修正 図 1.1 言語を統一 “ 1.4. 製品一覧 ”、本文の注を削除 “ 表 1.4. 端子の機能説明 ”、“ A-D 変換器 ”を “ A/D コンバータ ” に言語を統一 図 3.1、“ 監視タイマ ”を “ ウォッチドッグタイマ ” に言語を統一 “ プロテクトレジスタ ”と “ 発振停止検出レジスタ ”のリセット後の値を修正 “ 監視タイマ ”を “ ウォッチドッグタイマ ” に言語を統一 “ A-D 変換割り込み制御レジスタ ”を “ A/D 変換割り込み制御レジスタ ” に言語を統一 “ A-D ”を “ A/D ” に言語を統一 表 16.2 言語を統一 “ A-D 変換 ”を “ A/D 変換 ” に言語を 表 16.4、表 16.5、注 5 を一部修正 表 16.7、注 4 を追加 表 16.10、言語を統一 表 16.21、言語を統一 表 16.26、言語を統一 表 16.36、言語を統一

株式会社ルネサス テクノロジ 営業企画統括部 〒100-0004 東京都千代田区大手町2-6-2 (日本ビル)

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際は、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。



営業お問合せ窓口

<http://www.renesas.com>

ルネサス販売本社	〒100-0005	千代田区丸の内1-8-2 (第2鉄鋼ビル)	(03) 3215-8600
京浜支社	〒212-0058	川崎市幸区鹿島田890-12 (新川崎三井ビル)	(044) 549-1622
西東京支社	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル2F)	(042) 524-8701
札幌営業所	〒060-0002	札幌市中央区北二条西4-1 (札幌三井ビル5F)	(011) 210-8717
東北支社	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア13F)	(022) 221-1351
いわき支店	〒970-8026	いわき市平小太郎町4-9 (揖保ジャパンいわき第二ビル3F)	(0246) 22-3222
茨城支社	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田1F)	(029) 271-9411
新潟支店	〒950-0087	新潟市東大通1-4-2 (新潟三井物産ビル3F)	(025) 241-4361
松本支社	〒390-0815	松本市深志1-2-11 (昭和ビル7F)	(0263) 33-6622
中部支社	〒460-0008	名古屋市中区栄3-13-20 (栄センタービル4F)	(052) 261-3000
浜松支店	〒430-7724	浜松市板屋町111-2 (浜松アクタタワー10F)	(053) 451-2131
西北部本部	〒541-0044	大阪市中央区伏見町4-1-1 (大阪明治生命館10F)	(06) 6233-9400
北陸支社	〒920-0031	金沢市広岡3-1-1 (金沢パークビル8F)	(076) 233-5980
鳥取営業所	〒680-0822	鳥取市今町2-251 (日本生命鳥取駅前ビル)	(0857) 21-1915
中国支社	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング8F)	(082) 244-2570
松山支店	〒790-0003	松山市三番町4-4-6 (GEエジソンビル松山2号館3F)	(089) 933-9595
九州支社	〒812-0011	福岡市博多区博多駅前2-17-1 (ヒロカネビル本館5F)	(092) 481-7695
鹿児島営業所	〒890-0053	鹿児島市中央町12-2 (明治生命西鹿児島ビル)	(099) 256-9021

技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：カスタマサービスセンター E-mail: csc@renesas.com