

ホワイトペーパー

計測システムにおける RA2A1 活用の利点

2020 年 12 月

概要

ビルディングオートメーション、ヘルスケア、産業などの分野の計測システムは、センサからのデータを収集し、機器の動作効率を高め信頼性を確保し、機器の安全動作確認といった重要な役割を担っています。本資料では、こういった計測システムに対して、柔軟に構成可能なアナログ・フロント・エンド回路を内蔵した RA2A1 がどのように実装され、実装部品の削減や設計の容易化、市場投入までの時間短縮などに、どのように貢献しているかを解説します。



圧力、重量、温度、距離、バイオセンサなどのセンサ類は、医療機器、工場システム、およびビルオートメーション等のアプリケーションで一般的に使用されています。これらのセンサは、センサ固有の物理的特性に相関する電気的アナログ信号を発生するという特性を利用して検知や計測が行えます。ほとんどのセンサは、ノイズの影響を受けやすい微弱なアナログ信号を出力します。したがって高精度でデータ収集を行うためには、微弱な信号を確実にとらえ増幅し、精度の高いデジタル信号に変換する必要があります。また、その設計には専門的な技術や知識が必要となります。一方で、設計担当者は、正確なシステム設計、コスト削減、納期厳守といった課題にも直面しており、複雑な設計の負担の軽減は、多くの設計課題を克服するための重要な選択肢の 1 つとなります。

このホワイトペーパーでは、計測システム用高精度アナログ回路内蔵マイコンが、その高い集積度と柔軟性を生かして、どのように外付け部品を削減し、設計の複雑さを軽減できるかについて説明します。RA2A1 には、高機能・高分解能のアナログ機能が内蔵されています。MCU 内部で複数のオペアンプに接続されているアナログスイッチ・ブロックをソフトウェアによって制御し、オペアンプの接続経路を自由に変更することにより、最小限の外付け部品で基本的なアナログ回路から複雑なアナログ・ブロックまで、多様なアナログ・フロント・エンド回路を構築することが可能です。

計測システムの構成

計測システムの基本構成は、図 1 に示すように、センサ、信号調整、信号処理の 3 つのブロックで構成されています。センサブロックでは、センサの物理的特性(力など)を電気信号(電圧、電流、キャパシタンスなど)に変換します。信号調整ブロックは、微弱信号の変化を後段ブロックの処理に適した電圧レベルに調整します。信号処理ブロックは、アナログ信号をデジタル信号に変換します。このデジタル信号を解析することによって、システムの特定タスクの実行や動作が可能となります。

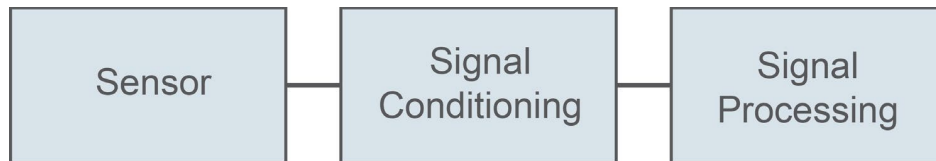


図 1. 計測システムの基本ブロック構成

信号調整ブロックは、計測システムの優劣を左右する非常に重要な部分です。センサ信号は、一般に感度が高く微弱な信号なので非常にセンシティブです。出力される微弱な信号は、ノイズの影響を受けやすく、センサ信号の調整段階で十分注意した対応が必要となります。ノイズには、MCU 内部で発生したものや外部から誘導されたり侵入してきたものがあり、センサの出力信号を歪めてしまいます。

信号調整ブロックで使用する電子部品は、その電気的特性が信号調整ブロックの品質に大きな影響を及ぼす可能性があるため、慎重に選択する必要があります。そして本ドキュメントでは、信号調整回路の簡単な説明と、信号調整回路で一般的に使用される電子部品の中で、最も重要な電気的特性の影響について記載しています。

信号処理ブロックは、一般に AD コンバータおよび線形化回路などで構成されるデータ変換器です。AD コンバータの精度と分解能の仕様は、計測システム全体の性能に大きな影響を与える可能性があるため、特に重要です。分解能は、実値と計測値との誤差として定義されています。この誤差が大きすぎると、計測システムが全体システムの不規則な動作や誤った挙動に導く可能性があります。本ドキュメントでは、信号処理で最も一般的な要素とその電気的仕様を説明します。

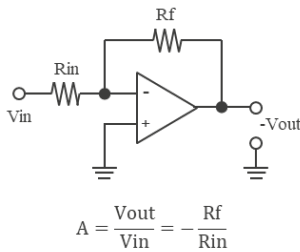
RA2A1 は、高機能なアナログ機能を内蔵しており、柔軟で使いやすいアナログ回路を構成することができるため、信号調整ブロックと信号処理ブロックを 1 チップで実現できます。

信号調整

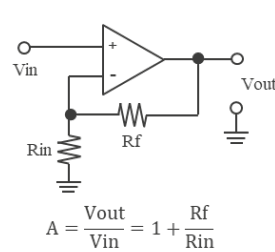
一般的にセンサが出力する信号は微弱な信号なので、デジタル処理を行う前に適切に調整する必要があります。図 2 に、増幅、フィルタリング、インピーダンス・カップリングなど最も一般的な信号調整回路を紹介します。

Amplification

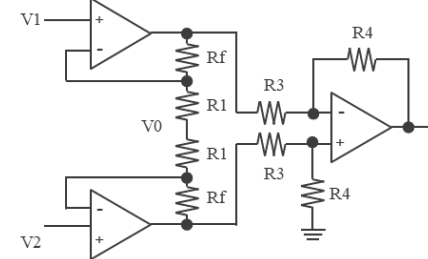
Inverting op-amp



Non-inverting op-amp

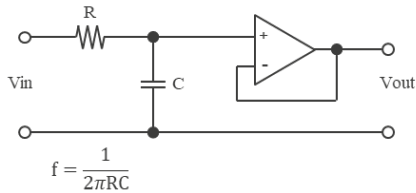


Instrumentation amplifier



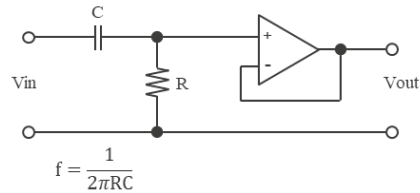
Filters

Low pass filter



Non-inverting unity amplifier

High pass filter



Impedance Coupling

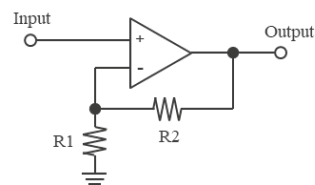


図 2. 代表的な信号調整回路の例

従来、入力オフセット、レール・トゥ・レール動作、入力ノイズ密度などの敏感な仕様をマイクロコントローラ製品に内蔵することは非常に困難だったので、信号調整回路は外部の個別部品(OP-AMPS)を使用して実装されていました。しかし、プロセス技術と設計技術の進歩により、非常に高品質で信頼性の高いこれらの回路を内蔵することができるようになりました。

RA2A1 は 3 ユニットのオペアンプを内蔵しています。さらに、各オペアンプの入出力信号はアナログスイッチ・ブロックに接続されており、そのスイッチ設定をソフトウェアで変更することができるので、ユーザは最小限の外付け部品で様々な信号調整回路を簡単に構成することが可能となります。図 3 に、各オペアンプとアナログスイッチ・ブロックの構成を示します。また、その簡単な機能概要も記載しています。

- 動作モードは高速モード(大電流消費)、中速モード(中電流消費)、低電力モード(低速応答)から選択可能。応答速度と消費電流はトレードオフの関係にある為、使用環境に適したモード設定が可能。
- 非同期汎用タイマ(AGT)のトリガで動作開始可能。
- 16ビット A/D コンバータの変換終了トリガで動作停止可能。
- 全てのオペアンプの入力信号はスイッチにより選択可能。さらに、オペアンプ AMP0 の出力信号は他のオペアンプの入力にも接続可能。
- オペアンプ AMP0~AMP2 の出力は、スイッチを介さずに AMP00 ピンから AMP20 ピンに出力可能。
- 全てのオペアンプの I/O 端子は 16 ビット A/D コンバータ(ADC16)の入力信号として使用可能。
- 8 ビット D/A コンバータ(DAC8)および 12 ビット D/A コンバータ(DAC12)からの信号出力は、各オペアンプの正の入力信号として使用可能。
- 各オペアンプの出力信号を自身の負の入力信号としてフィードバックすることで、電圧フォロア回路を構成可能。

図 4 に一般的な信号調整回路を示します。これらの回路は、RA2A1 内部のアナログスイッチ・ブロックをソフトウェアで設定することで簡単に設定することができます。

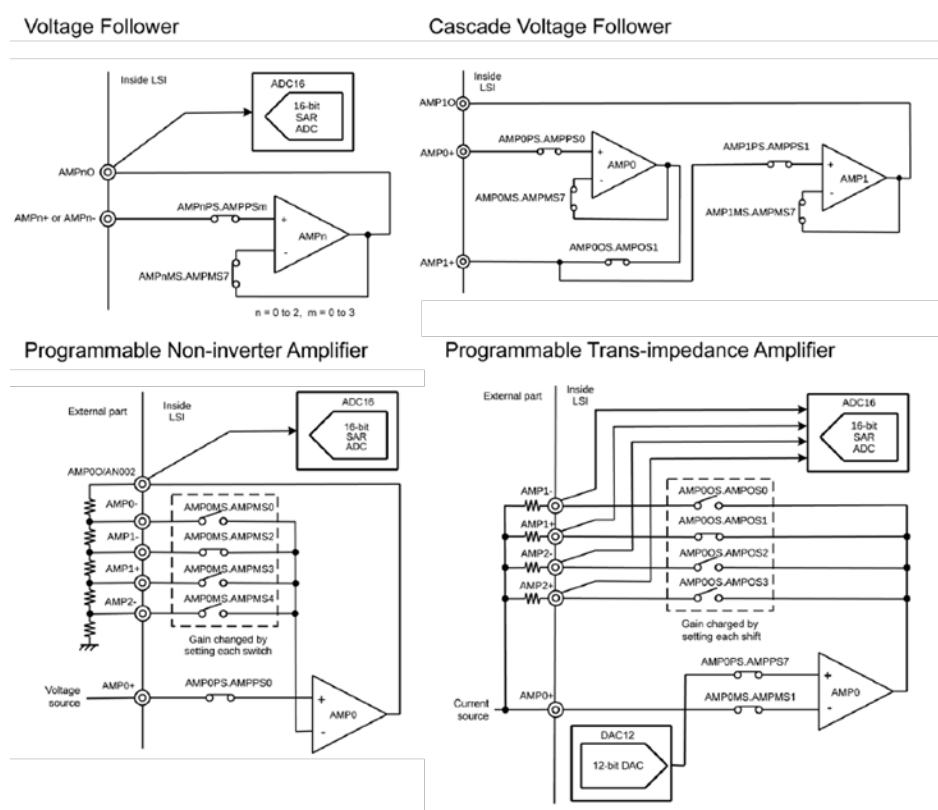


図 4. RA2A1 のオペアンプを使用した信号調整回路の実装例

計装アンプや D-A バッファアンプなどの他のアンプ構成も、アナログスイッチ・ブロックの設定を変更することで簡単に実装できます。アナログスイッチ・ブロックはソフトウェアで設定変更できるので、いくつかのアンプ構成は MCU の動作中にも実装可能であり、今までにない新しいアプリケーションへ応用することができます。RA2A1 の

オペアンプは、柔軟に構成可能なアンプ構成に加えて、ユーザ要求に合わせてオフセットを調整することができるユーザトリミング機能も備えています。

信号処理

信号処理ブロックの基本機能の 1 つがアナログ・デジタル変換器(ADC)で、その機能はアナログ信号を受け取りデジタルデータに変換して出力することです。ADC は、外界のアナログ信号と MCU で処理可能なデジタル信号との橋渡しをする回路になります。

ADC には逐次比較やデルタシグマなど様々なタイプありますが、一般的にアプリケーション要件に応じて、ADC のタイプが選択されます。いずれのタイプも主な機能は同じで、入力された電圧信号をそれに対応したビット数に変換します。図 5 を使って、逐次比較 ADC とデルタシグマ ADC の基本的な動作原理を説明します。

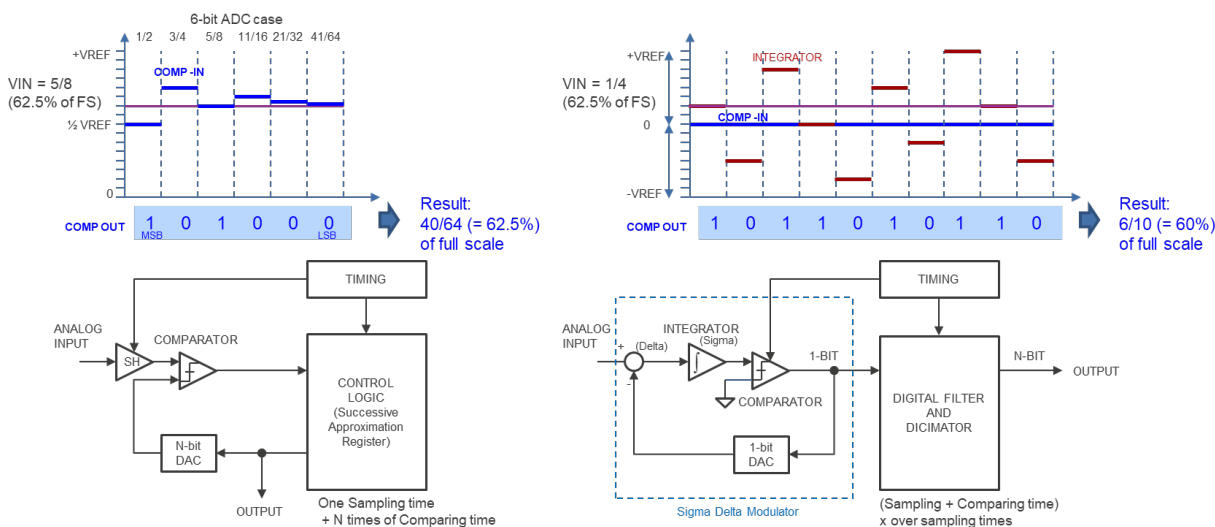


図 5. 逐次比較 ADC とデルタシグマ ADC の基本原理

逐次比較 ADC

逐次比較 ADC は、一般的な MCU に内蔵される 10 ビットまたは 12 ビット ADC に広く使用されているテクノロジーです。N ビット分解能の逐次比較 ADC には、アナログ入力信号を、アナログ基準レベルの半分から最下位ビットに達するまで DAC 出力と比較する N ビット DAC が含まれています。通常、全体の変換時間は、サンプリング時間と比較時間の加算によって計算されます。これらの時間は、通常、数マイクロ秒のオーダーであり、後述するデルタシグマ ADC に比べ変換が早いのが利点です。一方、逐次比較 ADC の分解能は DAC の分解能によって制限されるため、高分解能の逐次比較 ADC を作成することは容易ではありません。

デルタシグマ ADC

デルタシグマ ADC には、シグマに相当する積分器と、デルタに相当する DAC があります。デルタシグマ ADC は、最初にアナログ入力をキャプチャし、積分器を使用してアナログ入力電圧を保持し、次にそれを基準電圧と比較します。積分器出力の電圧が基準値よりも低い場合、コンパレータはゼロを出力し、その結果を受けて 1 ビット DAC が基準電圧の負側を出力します。これは、減算としてアナログ入力の次のステージにフィードバックされます。次に、このアナログ入力は積分器に保持されている以前の電圧レベルに加算され、再び基準値と比較され

ます。アナログ電圧レベルがリファレンス値よりも高い場合、コンパレータは 1 を出力し、1 ビット DAC はリファレンス電圧の正側を出力します。そして、再び減算としてアナログ入力の次のステージにフィードバックされます。この繰り返しにより、1 ビットのシグマデルタ変調器は 1 と 0 を出力し、1 と 0 の両方のすべてのカウントに対する 1 の比率が AD 変換結果となります。デルタシグマ ADC は、1 ビットのみ DAC を使用するので高分解能化が容易で、優れた直線性を実現します。一方で、高分解能と低ノイズの結果を得るために多くのサンプリングまたはオーバーサンプリングを必要とするため、通常、変換時間は逐次比較 ADC よりも遅くなります。

本ドキュメントでは、RA2A1 に搭載された逐次比較 ADC とデルタシグマ ADC についてその特長を説明します。

RA2A1 16 ビット逐次比較 ADC

RA2A1 は 16 ビットの逐次比較 AD コンバータ(ADC16)を備えています。図 6 に ADC16 のブロック図を、表 1 に仕様概要を示します。

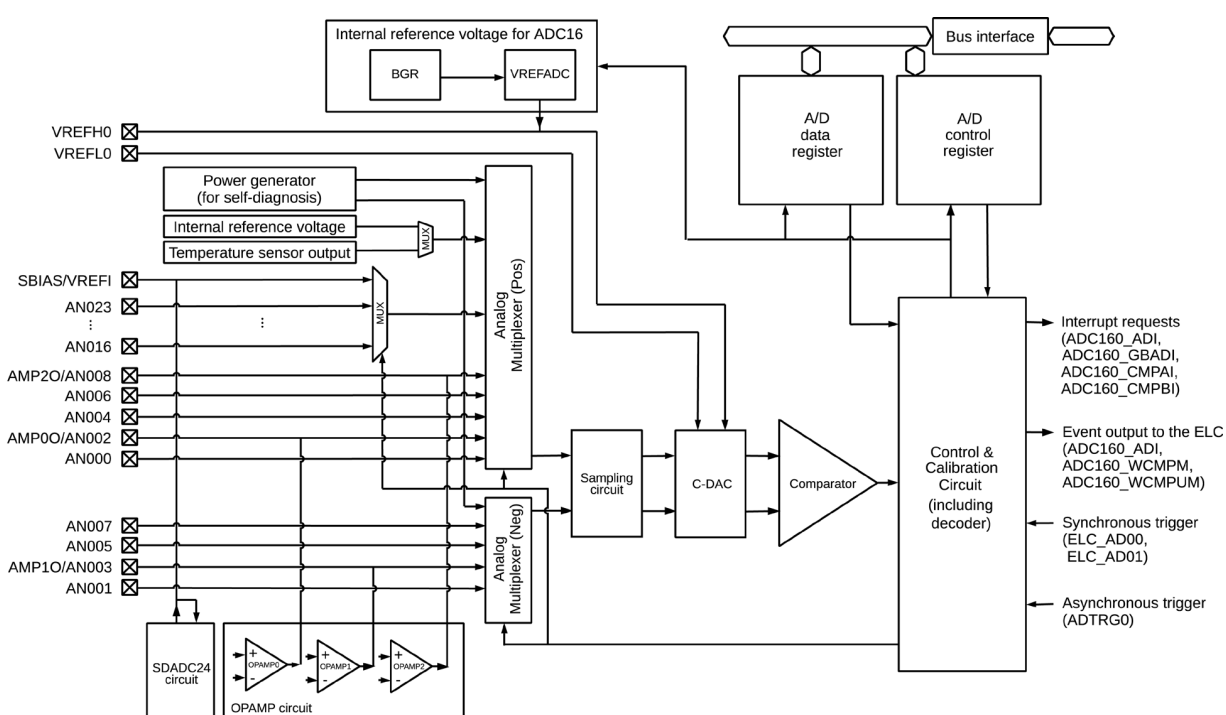


図 6. RA2A1 の 16 ビット逐次比較 ADC のブロック図

ADC16 は最大 17 チャンルのシングルエンド入力、または、最大 4 チャンルの差動入力を使用可能です。リファレンス電圧を MCU 内部でも生成可能で、1.5V、2V、2.5V を選択できます。広範囲のリファレンス電圧を MCU 内部で選択できるので、ユーザは外部にリファレンス電圧回路を組む必要がなくなります。さらに、RA2A1 内部にアナログスイッチによって相互接続可能な内蔵オペアンプも搭載しているため、柔軟な信号調整回路を MCU 内部で構成することが可能です。これにより、信号の整合性を損なう可能性のある外部配線を排除することができ、外部部品の点数削減とプリント基板の単純化が可能となります。

項目	参考値	単位	条件等は、ユーザーマニュアルを参照してください。
分解能	16	Bit	
積分非直線性誤差	± 4	LSB	
微分非直線性誤差	-1 to +2	LSB	
ENOB(有効ビット数)	13.2	Bit	
変換時間	0.82	μ 秒(チャンネル毎)	

表 1. RA2A1 の逐次比較 ADC の仕様概要

RA2A1 24 ビットデルタシグマ ADC

RA2A1 は最大 10 チャンネルのシングルエンド入力、または、最大 5 チャンネルの差動入力をサポートする 24 ビットのデルタシグマ ADC を搭載しています。内部リファレンス電圧は 0.8V~2.4V 範囲で 0.2V 刻みで選択可能で、これにより多様なアプリケーション要件に柔軟に対応することが可能です。さらに ADC のクロックソースは、MCU 周辺クロックから生成されているため、外部クロックが不要となり、システムの信頼性を高めながらコスト削減でき複雑な設計を回避できます。一般にディスクリートのデルタシグマ ADC IC では、外部に高精度基準電圧回路と外部クロックを必要とし、これらの外付け部品により回路設計が複雑になりコスト増となりますが、RA2A1 は内部リファレンス電圧やクロックソースも内蔵しているため、回路設計の簡素化とコスト削減に貢献します。

また、バッテリー駆動など供給電力に限りのある製品では低消費電力動作が求められますが、RA2A1 が内蔵するデルタシグマ ADC は、125KHz~500KHz のリファレンスクロックを使用して低電力変換モードで動作することもできます。このときのクロック供給も MCU 内の分周器を使用して実現できるので、外部から低周波クロックを入力する必要がなく、より柔軟で簡潔な回路設計を実現可能です。

図 7 に RA2A1 のデルタシグマ ADC のブロック図を、表 2 に仕様概要を示します。

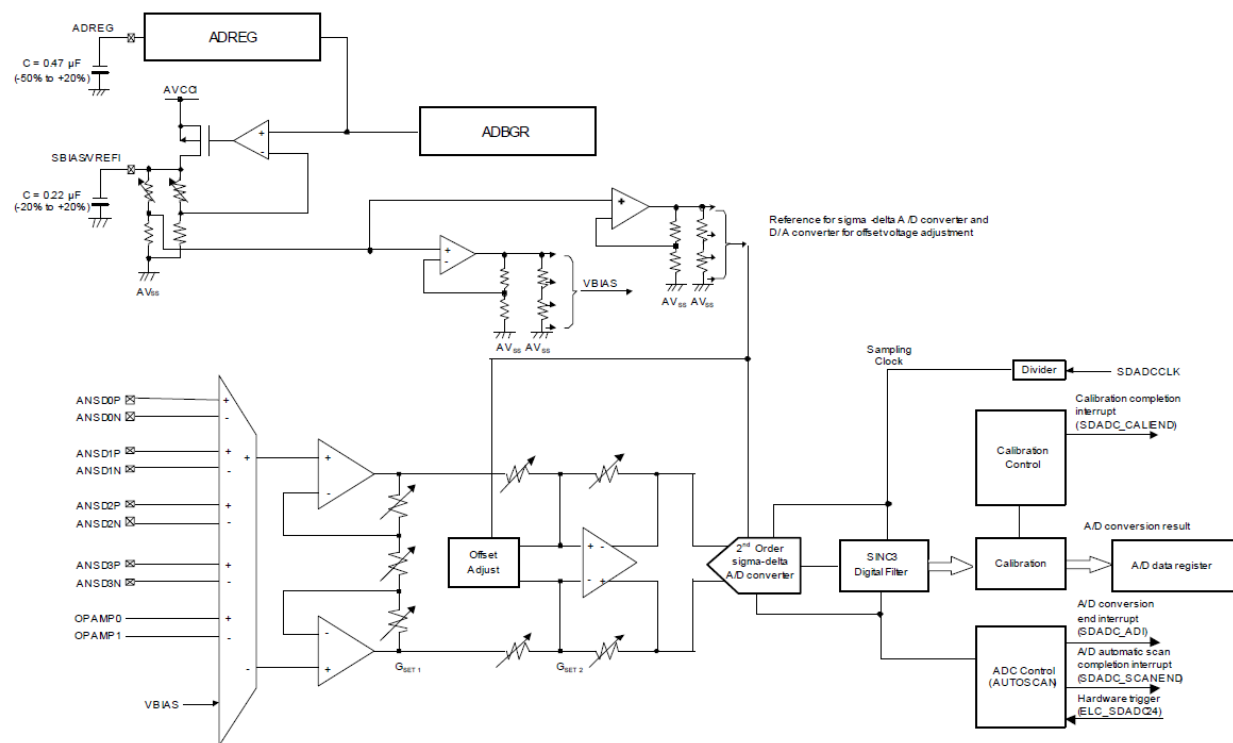


図 7. RA2A1 の 24 ビットデルタシグマ ADC のブロック図

項目	参考値	単位	条件等は、ユーザーマニュアルを参照してください。
分解能	24	Bit	
オーバーサンプリング周波数	1(通常モード)	MHz	
出力データ速度	0.48828 to 15.625	ksps	
ゲイン誤差	-0.5 to 0.5	%	
ゲインドリフト	6	ppm/°C	
オフセット誤差	-1 to 1	mV	
オフセットドリフト	2	μV/°C	

表 2. RA2A1 のデルタシグマ ADC の仕様概要

これまで説明してきたアナログ機能に加えて、RA2A1 には、USB、CAN などの豊富な通信 I/F や、強固なセキュリティ機能、高感度、高ノイズ耐性のタッチセンサといった周辺機能も搭載しています。これらの機能とアナログ機能を組み合わせることで、計測システムの IoT 化や、セキュアなファームウェアアップデートといったセキュリティ機能強化、直観的かつ高いデザイン性をもつ HMI 等を追加することができ、付加価値の高い計測システムを実現することができます。

結論

プロセス技術と設計技術の進歩により、これまで単一部品を組み合わせた外部回路でしか実現できなかったアナログ機能を MCU に内蔵することが可能となりました。RA2A1 はオペアンプ、16 ビット逐次比較 ADC、24 ビットデルタシグマ ADC など多機能・高精度のアナログモジュールを高度に集積し、MCU に内蔵しているため、外付け部品を削減して設計を簡素化することが可能で、計測システムの開発効率を向上させることができます。多機能・高精度のアナログモジュールを MCU に統合することで、ユーザ制御の下、アナログとデジタルを動的に組み合わせた全く新しいアプリケーションが実現できるようになります。

詳細情報

1. [RA2A1 製品ページ](#)
2. [RA パートナエコシステム](#)
3. [Flexible Software Package \(FSP\)](#)
4. [RA ファミリの MCU](#)

© 2020 ルネサスエレクトロニクスまたはその関連会社 (Renesas) 無断複写・転載を禁じます。全著作権所有。すべての商標および商品名は、それぞれの所有者のもので、ルネサスは、本書に記載されている情報は提供された時点では正確であると考えていますが、その品質や使用に関してリスクを負いません。すべての情報は、商品性、特定の目的への適合性、または非侵害を含むがこれらに限定されないことを含め、明示、黙示、法定、または取引、使用、または取引慣行の過程から生じるかどうかを問わず、いかなる種類の保証もなく現状のまま提供されます。ルネサスは、直接的、間接的、特別、結果的、偶発的、またはその他のいかなる損害についても、そのような損害の可能性について通知された場合でも、本書の情報の使用または信頼から生じる責任を負いません。ルネサスは、予告なしに製品の製造を中止するか、製品の設計や仕様、または本書の他の情報を変更する権利を留保します。すべてのコンテンツは、米国および国際著作権法によって保護されています。ここで特に許可されている場合を除き、本資料のいかなる部分も、ルネサスからの事前の書面による許可なしに、いかなる形式または手段によっても複製することはできません。訪問者またはユーザーは、公共または商業目的で、この資料の派生物を修正、配布、公開、送信、または作成することを許可されていません。