

**RX630、RX63N、RX631
および RX210グループ
Renesas Peripheral Driver Library
および
Peripheral Driver Generator
ご使用上のお願い
-- 16ビットタイマパルスユニット (TPUa) で
外部クロックを使用する場合の注意事項 --**

RX630、RX63N、RX631 および RX210グループ Renesas Peripheral Driver Library および Peripheral Driver Generator の使用上の注意事項を連絡します。

- 16ビットタイマパルスユニット (TPUa) で外部クロックを使用する場合の注意事項

1. 該当製品

- RX630 Group Renesas Peripheral Driver Library V.1.00以降
- RX63N, RX631 Group Renesas Peripheral Driver Library V.1.01以降
- RX210 Group Renesas Peripheral Driver Library V.2.00以降
- Peripheral Driver Generator V.2.03以降

2. 内容

TPUaのカウントクロックに外部クロックを使用する場合 (位相係数モードを使用する場合も含む)、外部クロック入力端子 (TCLKn n:A~H) が正しく設定されない場合があります。

3. 発生条件

同一ユニット内 (注) で複数のチャネルを使用し、いずれかのチャネルで外部クロックを使用する場合に発生します。
ただし、同一ユニット内で使用するチャネルが全て同一の外部クロックを

使用する場合は除きます。

注: RX630、RX63N および RX631グループでは2ユニット (各6チャンネル)、
RX210グループでは1ユニット (6チャンネル) を搭載しています。

対象モジュールは以下のとおりです。

- TPUユニット0: TPU0~TPU5
- TPUユニット1: TPU6~TPU11

4. 発生例

4.1 Renesas Peripheral Driver Libraryの場合

R_TPU_Set 関数を用いて最初に設定した外部クロック入力端子が、
後から呼び出される R_TPU_Set 関数によって無効となります。(注)

注: 端子機能制御レジスタ (PmnPFS) が0クリアされます。

例: TPU2でTCLKC,TCLKDを使用し、TPU5でTCLKA,TCLKBを使用する場合

```
-----  
R_TPU_Set(  
    2,  
    PDL_TPU_PIN_CLKC_P16 | PDL_TPU_PIN_CLKD_P17  
);  
//TCLKC,TCLKDが設定される
```

```
R_TPU_Set(  
    5,  
    PDL_TPU_PIN_CLKA_P14 | PDL_TPU_PIN_CLKB_P15  
);  
//TCLKA,TCLKBが設定され、最初に設定したTCLKC,TCLKDが無効になる  
-----
```

4.2 Peripheral Driver Generatorの場合

R_PG_TimerStart_TPU_Um_Cn 関数を用いて最初に設定したチャンネルで使用する
外部クロック入力端子が、後から呼び出される R_PG_TimerStart_TPU_Um_Cn
関数によって無効となります。(注)

注: 端子機能制御レジスタ (PmnPFS) およびポートモードレジスタ (PMR)が
0クリアされます。

例: TPU2を位相係数モードに設定 (TCLKC,TCLKDを使用) し、
TPU5を位相係数モードに設定 (TCLKA,TCLKBを使用) する場合

```
-----  
R_PG_TimerStart_TPU_U0_C2(); //TCLKC,TCLKDが設定される  
R_PG_TimerStart_TPU_U0_C5(); //TCLKA,TCLKBが設定され、最初に設定した  
TCLKC,TCLKDが無効になる  
-----
```

5. 回避策

5.1 Renesas Peripheral Driver Libraryの場合

後から呼び出される R_TPU_Set 関数では、同一ユニット内のチャンネルで使用される全ての外部クロック入力端子を設定してください。

回避例: TPU2でTCLKC,TCLKDを使用し、TPU5でTCLKA,TCLKBを使用する場合

```
-----  
R_TPU_Set(  
    2,  
    PDL_TPU_PIN_CLKC_P16 | PDL_TPU_PIN_CLKD_P17  
);  
  
R_TPU_Set(  
    5,  
    PDL_TPU_PIN_CLKA_P14 | PDL_TPU_PIN_CLKB_P15 |  
    PDL_TPU_PIN_CLKC_P16 | PDL_TPU_PIN_CLKD_P17 /* 回避策: 最初に設定  
        した外部クロック  
        入力端子を設定 */  
);  
-----
```

5.2 Peripheral Driver Generatorの場合

無効となった外部クロック入力端子を再設定するために、端子機能制御レジスタ (PmnPFS) と、ポートモードレジスタ (PMR) を直接設定してください。

回避例: TPU2を位相係数モードに設定 (TCLKC,TCLKDを使用) し、TPU5を位相係数モードに設定 (TCLKA,TCLKBを使用) する場合

```
-----  
R_PG_TimerStart_TPU_U0_C2();  
R_PG_TimerStart_TPU_U0_C5();  
  
/* 回避策 ここから */  
// PmnPFSとPMRを設定し、TCLKC,TCLKDを有効にする  
//レジスタライトプロテクション解除  
MPC.PWPR.BIT.BOWI = 0;  
MPC.PWPR.BIT.PFSWE = 1;  
  
//PmnPFSの設定  
MPC.P16PFS.BIT.PSEL = 0x4; //P16:TCLKC  
MPC.P17PFS.BIT.PSEL = 0x4; //P17:TCLKD  
  
//レジスタライトプロテクション設定  
MPC.PWPR.BYTE = BIT_7;
```

```
//PMRの設定  
PORT1.PMR.BIT.B6 = 1; //P16:周辺機能選択  
PORT1.PMR.BIT.B7 = 1; //P17:周辺機能選択  
/* 回避策 ここまで */
```

6. 恒久対策

今後のバージョンで改修する予定です。

[免責事項]

過去のニュース内容は発行当時の情報をもとにしており、現時点では変更された情報や無効な情報が含まれている場合があります。ニュース本文中のURLを予告なしに変更または中止することがありますので、あらかじめご承知ください。

© 2010-2016 Renesas Electronics Corporation. All rights reserved.