

# RENESAS TECHNICAL UPDATE

〒%)!\$\$\*%

'!&amp;&amp;'

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-H8*-5(' , A/J ' / Rev. ' ' 第1版
題名	RSPI 起動の DTC,DMAC に関する注意事項		情報分類 技術情報
適用製品	下記参照	対象ロット等	関連資料 下記参照
		全ロット	

拝啓、貴社益々ご清栄の段、お慶び申し上げます。平素より格別のご高配を賜り深謝申し上げます。  
H8SX 1720 グループ、H8SX 1720S グループのハードウェアマニュアルに記載しております、RSPI 起動の DTC, DMAC に関する注意事項がございます。本内容をご了承いただき、ご使用下さいますよう、宜しくお願い致します。

—記—

## 8. データトランスファコントローラ (DTC)

表 8.1 割り込み要因と DTC ベクタアドレスおよび対応する DTCE

より RSPI を削除します。

起動要因発生元	起動要因	ベクタ番号	DTC ベクタアドレス オフセット	DTCE*1	優先順位
TPU_11	TGI11A	188	H'6F0	DTCEF10	高 ↑ ↓ 低
	TGI11B	189	H'6F4	DTCEF9	
<del>RSPI_0</del>	<del>SPRI_0</del>	<del>197</del>	<del>H'714</del>	<del>DTCEF6</del>	
	<del>SPTI_0</del>	<del>198</del>	<del>H'718</del>	<del>DTCEF4</del>	
<del>RSPI_1</del>	<del>SPRI_1</del>	<del>200</del>	<del>H'720</del>	<del>DTCEF3</del>	
	<del>SPTI_1</del>	<del>201</del>	<del>H'724</del>	<del>DTCEF2</del>	
<del>RSPI_2</del>	<del>SPRI_2</del>	<del>202</del>	<del>H'72C</del>	<del>DTCEF1</del>	
	<del>SPTI_2</del>	<del>204</del>	<del>H'730</del>	<del>DTCEF0</del>	
<del>RSPI_3</del>	<del>SPRI_3</del>	<del>206</del>	<del>H'738</del>	<del>DTCEG15</del>	
	<del>SPTI_3</del>	<del>207</del>	<del>H'73C</del>	<del>DTCEG14</del>	

【注】 \*1 対応する割り込み要因のない DTCE ビットは、リザーブビットとなります。0 をライトしてください。  
ソフトウェアスタンバイ状態および全モジュールクロックストップモードを割り込みにより解除する場合は、対応する DTCE ビットに 0 をライトしてください。

\*2 TCH10V は、DTC を起動しません。

5. 割り込みコントローラ

表 5.2 割り込み要因とベクタアドレスオフセットおよび割り込み優先順位

について RSPI の DTC 起動要因を “○” (有効) から “-” (無効) に変更します。

【変更前】

割り込み要因 発生元	名称	ベクタ 番号	ベクタテーブル アドレス オフセット*	IPR	優先 順位	DTC 起動	DMAC 起動
			アドバンストモード				
TPU_10	TGI10A	182	H02D8	IPRN2~IPRN0	高 ↑	○	○
	TGI10B	183	H02DC			○	-
		194	H0308			-	-
		195	H030C			-	-
RSPI_0	SPEI_0	196	H0310	IPRP14~IPRP12		-	-
	SPRI_0	197	H0314		○	○	
	SPTI_0	198	H0318		○	○	
RSPI_1	SPEI_1	199	H031C	IPRP10~IPRP8		-	-
	SPRI_1	200	H0320		○	○	
	SPTI_1	201	H0324		○	○	
RSPI_2	SPEI_2	202	H0328	IPRP6~IPRP4		-	-
	SPRI_2	203	H032C		○	○	
	SPTI_2	204	H0330		○	○	
RSPI_3	SPEI_3	205	H0334	IPRP2~IPRP0		-	-
	SPRI_3	206	H0338		○	○	
	SPTI_3	207	H033C		○	○	
-	システム予約	208	H0340	-		-	-
		209	H0344			-	-

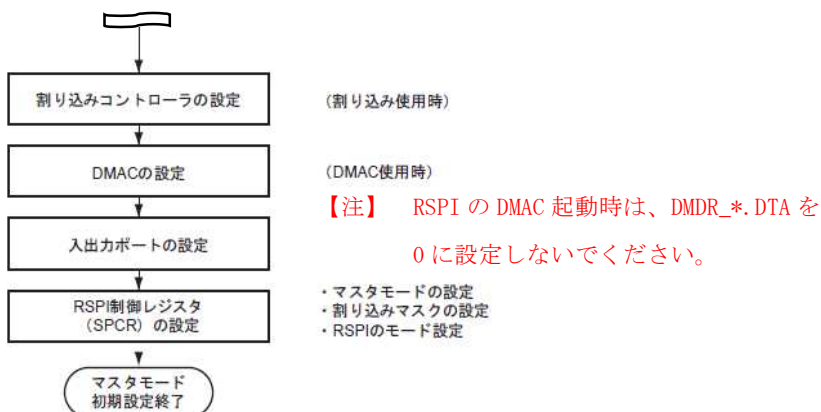
【変更後】

割り込み要因 発生元	名称	ベクタ 番号	ベクタテーブル アドレス オフセット*	IPR	優先 順位	DTC 起動	DMAC 起動
			アドバンストモード				
TPU_10	TGI10A	182	H02D8	IPRN2~IPRN0	高 ↑	○	○
	TGI10B	183	H02DC			○	-
		194	H0308			-	-
		195	H030C			-	-
RSPI_0	SPEI_0	196	H0310	IPRP14~IPRP12		-	-
	SPRI_0	197	H0314		-	○	
	SPTI_0	198	H0318		-	○	
RSPI_1	SPEI_1	199	H031C	IPRP10~IPRP8		-	-
	SPRI_1	200	H0320		-	○	
	SPTI_1	201	H0324		-	○	
RSPI_2	SPEI_2	202	H0328	IPRP6~IPRP4		-	-
	SPRI_2	203	H032C		-	○	
	SPTI_2	204	H0330		-	○	
RSPI_3	SPEI_3	205	H0334	IPRP2~IPRP0		-	-
	SPRI_3	206	H0338		-	○	
	SPTI_3	207	H033C		-	○	
-	システム予約	208	H0340	-		-	-
		209	H0344			-	-

15. ルネサスシリアルペリフェラルインタフェース (RSPI)

図 15.28 マスタモード時の初期化フロー例(図番は H8SX/1720S のものです)

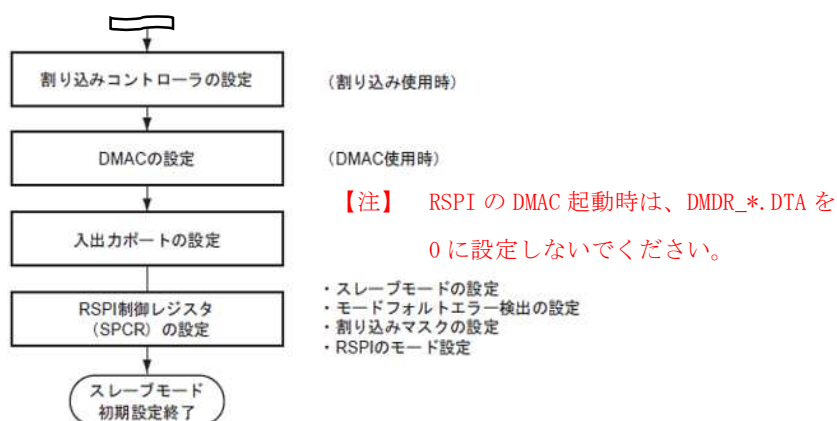
注釈を追加します。



15. ルネサスシリアルペリフェラルインタフェース (RSPI)

図 15.30 スレーブモード時の初期化フロー例 (図番は H8SX/1720S のものです)

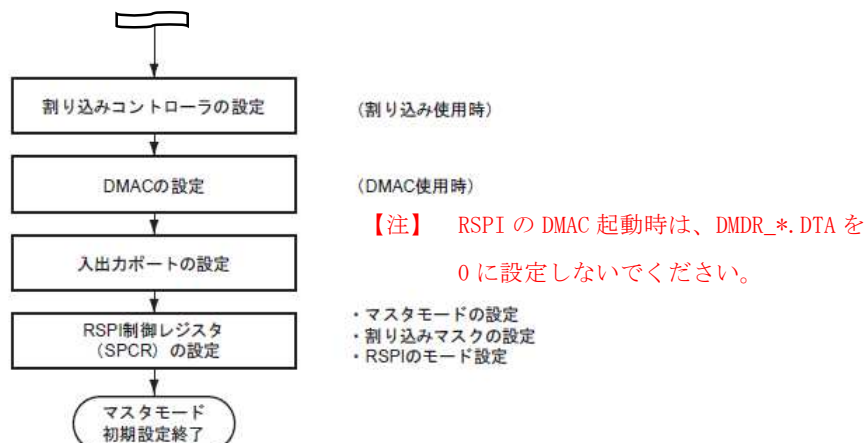
注釈を追加します。



15. ルネサスシリアルペリフェラルインタフェース (RSPI)

図 15.34 マスタモード時の初期化フロー例 (図番は H8SX/1720S のものです)

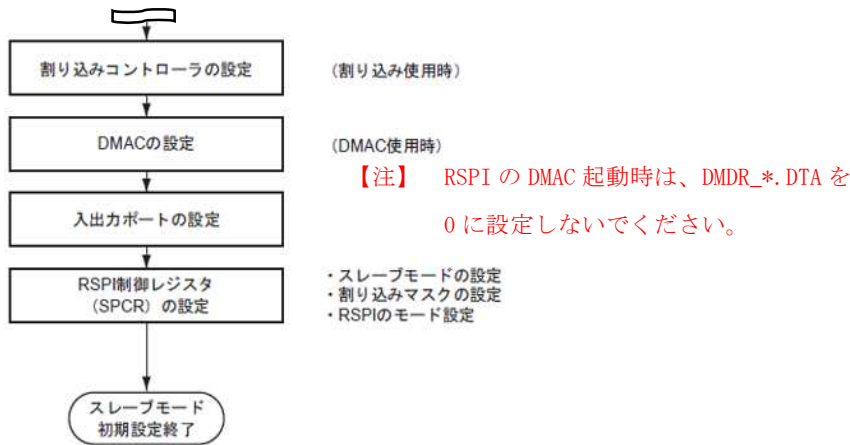
注釈を追加します。



15. ルネサスシリアルペリフェラルインタフェース (RSPI)

図 15.36 スレーブモード時の初期化フロー例 (図番は H8SX/1720S のものです)

注釈を追加します。



15. ルネサスシリアルペリフェラルインタフェース (RSPI)

15.5 使用上の注意事項

15.5.1 RSPI の DMAC 起動後の割り込み発生に関して の注意事項を下記の通り追加いたします。

15.5 使用上の注意事項

15.5.1 RSPI の DMAC 起動後の割り込み発生に関して

DMAC 起動時の起動要因の割り込みの有効、無効は、

DMAC のレジスタの DMDR\_\*.DTA ビットで制御します。

RSPI の DMAC 起動においては、DMAC 転送にて RSPI の起動要因のフラグがクリア可能であるため、

(SPDR ライトによる SPTEF フラグのクリア、SPDR リードによる SPRF フラグのクリアなど)

起動要因の割り込みを発生した後に起動要因のフラグをクリアすると、意図しない割り込みが起こる可能性があります。

そのため、RSPI の DMAC 起動では起動要因の割り込みを発生させないでください。

また、DMAC では転送終了の割り込みベクタを起動要因とは別に持つ (DMTEND\*) 為、

RSPI の起動要因のフラグを DMAC 転送でクリアした場合でも、DMTEND\*を使用すれば

上述の意図しない割り込みは発生しません。

以上を踏まえ、RSPI の DMAC 起動においては、DMDR\_\*.DTA ビット

に関して下記のように制限いたします。

RSPI の DMAC 起動時は、DMDR\_\*.DTA を 0 に設定しないでください。

DMDR\_\*.DTA = 0 : RSPI の CPU 割り込みを発生する (RSPI の DMAC 起動時は設定禁止)

= 1 : RSPI の CPU 割り込みを発生しない。

7. DMA コントローラ (DMAC)

7.2.6 DMA モードコントロールレジスタ (DMDR)

ビット 5 DTA ビットの説明に下記の注釈を追加

ビット	ビット名	初期値	R/W	説 明
5	DTA	0	R/W	データトランスファクノリッジ 内蔵モジュール割り込みによる DMA 転送時に有効となります。 DMRSR によって選択されている要因フラグのクリアを許可または禁止します。 0：内蔵モジュール割り込み要因による DMA 転送時のクリアを禁止 内蔵モジュール割り込み要因は、DMA 転送によりクリアされませんので、 CPU または DTC 転送でクリアしてください。 1：内蔵モジュール割り込み要因による DMA 転送時のクリアを許可 内蔵モジュール割り込み要因は、DMA 転送によりクリアされ、CPU または DTC に割り込みを要求しません。

【注】

RSPI の DMAC 起動時は、DMDR\_\*.DTA を 0 に設定しないでください。

詳細は、15. ルネサスシリアルペリフェラルインタフェース (RSPI)

15.5 仕様上の注意事項

「15.5.1 RSPI の DMAC 起動後の割り込み発生に関して」を参照のこと。

【適用製品及び関連資料】

シリーズ	グループ	関連資料	Rev.	管理番号
H8SX/1700	1720S	H8SX/1720S グループ ユーザーズマニュアル ハードウェア編	2.00	R01UH0370JJ0200
	1720	H8SX/1720 グループ ユーザーズマニュアル ハードウェア編	3.00	R01UH0369JJ0300

以上