

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

MSC TECHNICAL NEWS

No. M7700-48-9407

MSC TECHNICAL NEWS 「No. M7700-45-9401」の差し替え

MSC TECHNICAL NEWS「No. M7700-45-9401」に誤りがありましたので訂正致します。訂正したテクニカルニュース「7700シリーズ リセット時の動作に関する 補足説明 (REV.B)」を「No. M7700-45-9401」のニュースと差し替えてください。

〔添付〕

訂正したテクニカルニュース「No. M7700-48-9407」
「7700シリーズ リセット時の動作に関する 補足説明 (REV.B)」...2枚

MSC TECHNICAL NEWS

No. M7700-48-9407

7700シリーズ リセット時の動作に関する補足説明(REV.B)

7700シリーズのリセット時の動作に関して、ユーザズマニュアルでは情報が不足していますので以下に補足します。

(1) リセット時の各端子の初期化タイミング

Vccが供給されている時、RESET端子に“L”レベルが印加された場合、クロックの有無に関わらず、各端子は表1に示す状態になります。

RESET端子に“L”レベルが印加されてから、各端子が表1に示す状態になるまでの時間は数十nsです。

表1 RESET端子に“L”レベル印加中の各端子の状態

CNV _{ss} レベル	端子名	関連機種/端子の状態		
		7702M2/M3/M4/MD/S1/S4 7703M2/M4/S1/S4	7702E2/E4/E6/E8 7703E2/E4 7704M2/E2/E4/S1 7705M2/E2/E4/S1 7708E4 7710E4/E8/S4	7702M6/M8 7704M3/M4 7705M4 7708M4 7710M4/M8
CNV _{ss} に“H”レベル印加時	P0(A ₀ ~ A ₇) P1(A ₈ ~ A ₁₅ /D ₀ ~ D ₇)	“H”/“L”レベル出力	フローティング	フローティング
	P2(A ₁₆ ~ A ₂₃ /D ₀ ~ D ₇)	“H”/“L”レベル出力	・ P5 ₁ , P5 ₂ の2端子、 又は1端子に“H” レベル印加時 フローティング ・ P5 ₁ , P5 ₂ の2端子に “L”レベル印加時 “H”/“L”レベル 出力	
	P3 ₀ (R/W)	“H”レベル出力	フローティング	
	P3 ₁ (BHE)、(BLE)	“H”/“L”レベル出力		
	P3 ₂ (ALE)	“L”レベル出力		
	P3 ₃ (HLDA)	“H”レベル出力		
	E	“H”レベル出力	“H”レベル出力	“H”レベル出力
	P4 ₂ (₁) P4 ₀ , P4 ₁ , P4 ₃ ~ P4 ₇ , P5 ~ P8	クロック ₁ 出力 フローティング	フローティング	フローティング
CNV _{ss} に“L”レベル印加時	E	“H”レベル出力	“H”レベル出力	“H”レベル出力
	P0 ~ P8	フローティング	フローティング	フローティング

*機種は、グループ、及びROMの種類と容量で見分けてください(速度、パッケージ、電源電圧は上表の分類には関係ありません)。

(2) $\overline{\text{RESET}}$ 端子への“L”レベル印加時間

$\overline{\text{RESET}}$ 端子へは、外部クロック入力周波数 $f(X_{IN})$ に関係なく、 $2\mu\text{s}$ 以上の“L”レベルを印加してください。

なお、表1で示した各端子はクロックの有無に関わらず初期化されますが、マイコンの内部を初期化するためにはクロックの供給が必要です。

したがって、パワーオンリセットなど発振が停止している状態からリセットをかける場合は、発振が安定した後(注1)、 $\overline{\text{RESET}}$ 端子に印加するレベルを“L”から“H”にしてください。

(3) リセット後、プログラムを実行し始めるタイミング

$\overline{\text{RESET}}$ 端子に印加される電圧レベルが“L”から“H”になった後、リセット状態保持期間(内部クロックの4~5サイクル)を経て、リセット解除後の内部処理シーケンス(リセットベクトルテーブルで示された番地へのジャンプ)を行います。図1にハードウェアリセットタイミング例を示します。

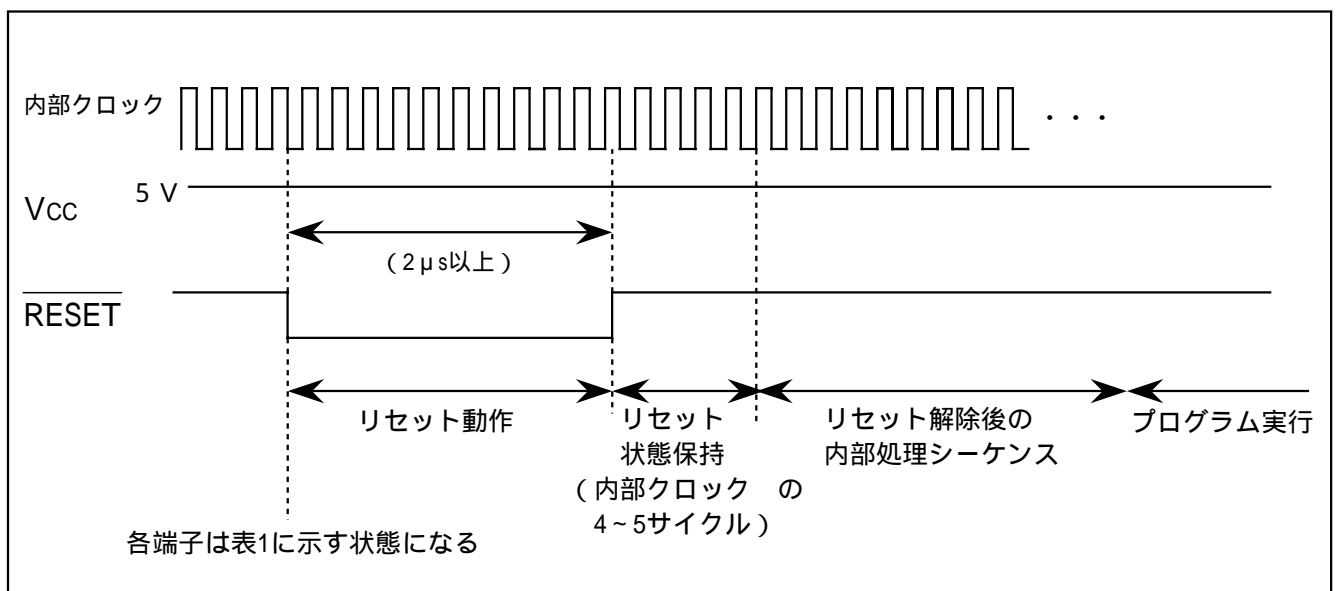


図1 ハードウェアリセットタイミング例 ($V_{CC} = 5\text{V}$ 、発振が安定しているとき)

(4) STP命令からのリセットによる復帰

STP命令を実行して発振が停止している時に、 $\overline{\text{RESET}}$ 端子に“L”レベルを印加すると、発振が再開します。発振が安定した後(注1)、 $\overline{\text{RESET}}$ 端子に印加するレベルを“L”から“H”にしてください。

注1：発振子の種類によって発振の安定時間が異なります。詳細に関しては発振子メーカーへお問い合わせください。