

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ルネサス 技術情報

〒100-0004
 東京都千代田区大手町2丁目6番2号
 (日本ビル)
 TEL (03)5201-5081 (ダイヤルイン)
 株式会社 ルネサスソリューションズ ツール技術部

製品分類	開発環境		発行番号	TN-CSX-057A	Rev.	第1版
題名	SuperH RISC engine C/C++コンパイラパッケージ Ver.7.1.04 リビジョンアップのお知らせ		情報分類	①.仕様変更 2.ドキュメント訂正追加等 3.使用上の注意事項 4.マスク変更 5.ライン変更		
適用製品	P0700CAS7-MWR P0700CAS7-SLR P0700CAS7-H7R	対象ロット等	関連資料	SuperH RISC engine C/C++コンパイラ、 アセンブラ、最適化リンケージエディタ ユーザーズマニュアル ADJ-702-444A 第2版		有効期限
		Ver.7.x 台				永年

SuperH RISC engine C/C++コンパイラパッケージ V7.104 にリビジョンアップしました。

詳しい修正内容については、添付資料の P0700CAS7-031113J をご参照ください。

WindowsR版のお持ちの御客様は、アップデートを以下の URL より入手できます。

<http://www.renesas.com/jpn/products/mpumcu/tool/index.html>

UNIX版のお持ちの御客様はリビジョンアップ依頼を販売元までご連絡下さい。

添付：P0700CAS7-031113J

SuperH RISC engine C/C++ コンパイラパッケージ Ver.7.1.04 アップデート内容

SuperH RISC engine C/C++ コンパイラパッケージ V7.1.04 アップデート内容

SuperH RISC engine C/C++コンパイラ Ver.7.1.04 にリビジョンアップいたしました。
本リビジョンにおけるアップデート内容(不具合修正)を下記に示します。
ただし、項番 1、3 は PC 版のみです。

1. High-performance Embedded Workshop

1.1 エミュレータ用プロジェクトの表示

日本語版の HEW をインストールしたときに、エミュレータ用プロジェクト(プロジェクト名：
Debugger only -****)が表示するように改善しました。

1.2 ネットワークデータベース注意事項の対策

Windows(R) ME で表示されるネットワークデータベースエラーメッセージボックスの表示を抑止しました。

1.3 プロジェクトジェネレータ生成データの修正

以下の CPU の I/O 定義ファイル(iodef.h)を修正しました。

SH7020、SH7021、SH7032、SH7034、SH7040、SH7041、SH7042、SH7043、
SH7044、SH7045、SH7052、SH7055F、SH7144(F)、SH7145(F)、SH7604、
SH7615、SH7616、SH7705、SH7706、SH7707、SH7709、SH7709A、SH7709S、
SH7727、SH7729R、SH7750、SH7751

2. コンパイラ

2.1 『SuperH RISC engine C/C++コンパイラ Ver.7 不具合内容(9)』の対策

詳しくは技術情報「TN-CSX-054A」を参照して下さい。

2.2 『SuperH RISC engine C/C++コンパイラ Ver.7 不具合内容(10)』の対策

詳しくは技術情報「TN-CSX-056A」を参照して下さい。

3. SuperH RISC engine シミュレータ・デバugg

3.1 リトルエンディアンに関する不具合の対策(SH3-DSP,SH3-DSP(Core),SH4AL-DSP)

Little エンディアン時、X/Y メモリ内容を 8 バイト長で表示するとバイト並びが不正となる。

3.2 LDRC 命令に関する不具合の対策(SH3-DSP(Core))

LDRE @(disp,PC)、LDRC の順序で命令実行した際、LDRC の EX と LDRE の WB を同一タイミングで実行すると、RE レジスタの最下位ビットが 1 にならない。

3.3 リピートに関する不具合の対策(SH3-DSP(Core))

リピート先頭+8 バイトのフェッチと同時に DSP ストールが発生した場合、4 命令以上の互換リピートが正常動作しない。

3.4 遅延スロット命令に関する不具合の対策(SH-4,SH-4 with BSC,SH-4(SH7750R))

遅延分岐命令のスロット位置に倍精度 FMUL 命令を配置すると命令単位ステップが完了しない。

以上