

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

日立マイクロコンピュータ技術情報

〒 1 0 0 - 0 0 0 4

東京都千代田区大手町 2 丁目 6 番 2 号

(日本ビル)

TEL (03)5201-5111 (ダイヤルイン)

株式会社 日立製作所 半導体グループ

題 目	SH7727ハードウェアマニュアル訂正 (端子機能)		発行番号	TN-SH7-353A	
			分類	1. 仕様変更 2. ドキュメント訂正追加等 3. 使用上の注意事項	
適 用 製 品	HD6417727	対象ロット等	関連資料	Rev.	有効期限
		全ロット		第 1 版	

SH7727ハードウェアマニュアルにおいて下記の訂正がありますので、御理解、御了承頂
きたく宜しく御願ひ致します。

1 . SH7727ハードウェアマニュアル 第 1 版 ADJ-602-234 ページ : 付録 1 ~ 5

付録 「 A . 端子機能」において、

【誤】 A.1 端子機能の全て

【正】本技術情報の2ページ目以降に示す「 A . 端子機能」に差し替え

以 上

A.端子機能

A.1 端子機能

分類	信号名 (初期状態：太字)	ピン番号 (HQFP)	I/O	パワー オン リセット	マニユアル リセット	スタン バイ	バス権開放
クロック、 発振関係	XTAL2	2	O	O	O	O	O
	EXTAL2	3	I	I	I	I	I
	XTAL	179	O	O	O	O	O
	EXTAL	180	I	I	I	I	I
	CAP1, CAP2	171, 174	—	—	—	—	—
	CKIO2	19	O(Z)	O	O(Z)	O(Z)	O(Z)
	CKIO	189	IO	IO	IO	IO	IO
システム 制御	STATUS0/PTJ[6], STATUS1/PTJ[7]	185, 186	O/IO	O	O/P	O/K	O/P
	RESETP, RESETM	220, 147	I	I	I	I	I
	CA	221	I	I	I	I	I
	Scan_testen	224	I	I	I	I	I
	MD0 to MD5	169, 5, 6, 222, 223, 15	I	I	I	I	I
	ASEMD0	150	I	I	I	I	I
割込み	NMI	7	I	I	I	I	I
	IRQ0/IRLO/PTH[0] to IRQ3/IRL3/PTH[3]	8, 9, 10, 11	I/I	V	I/I	I/Z	I/I
	IRQ4/PTH[4]	12	I/I	V	I/I	I/Z	I/I
バス機能	BREQ	16	I	I	I	I	I
	BACK	17	O	O	O	O	L
	D31/PTB[7] to D24/PTB[0], D23/PTA[7] to D16/PTA[0]	21 to 28, 30, 32 to 34, 36, 38 to 40	IO/IO	Z	K/P	Z/K	Z/P
	D15 to D0	41, 43, 45 to 52, 54, 56 to 60	IO	Z	K	Z	Z
	A0 to A25	61 to 63, 65, 67 to 74, 76, 78 to 85, 87, 89, 90, 92, 94	O	Z	O	Z(L)	Z
	BS/PTK[4]	95	O/IO	H	O/P	Z(H)/K	Z/P
	RD	96	O	H	O	Z(H)	Z

分類	信号名 (初期状態：太字)	ピン番号 (HQFP)	I/O	パワー オン リセット	マニユア ル リセット	スタン バイ	バス権開放
バス機能	WE0 /DQMLL	97	O/O	H	O/O	Z(H)/Z(H)	Z/Z
	WE1 /DQMLU/ WE	98	O/O/O	H	O/O/O	Z(H)/Z(H)/Z(H)	Z/Z/Z
	WE2 /DQMUL/ ICIORD / PTK[6], WE3 /DQMUU/ ICIOWR / PTK[7]	99, 101	O/O/O/I O	H	O/O/O/P	Z(H)/Z(H)/O/K	Z/Z/Z/P
	RDWR	103	O	H	O	Z(H)	Z
	CS0, CS2, CS3	105, 106, 107	O	H	O	Z(H)	Z
	CS4 /PTK[2]	108	O/I/O	H	O/P	Z(H)/K	Z/P
	CS5/CE1A /PTK[3]	109	O/O/I/O	H	O/O/P	Z(H)/Z(H)/K	Z/Z/P
	CS6/CE1B	110	O/O	H	O/O	Z(H)/Z(H)	Z/Z
	CE2A/PTC[4], CE2B/PTC[5]	111, 112	O/I/O	H	O/P	Z(H)/K	Z/P
	CKE /PTK[5]	128	O/I/O	H	O/P	O/K	O/P
	Reserved / CAS /PTJ[2]	131	O/O/I/O	H	O/O/P	O/Z(H)/K	O/Z(H)/P
	WAIT	146	I	Z	Z	Z	Z
	IOIS16/PTG[7]	149	I/I	V	I/I	Z/Z	I/I
	RAS3 /PTJ[0], Reserved /PTJ[1], Reserved /PTJ[3], Reserved /PTJ[4], Reserved /PTJ[5]	129, 130, 133, 135, 136	O/I/O	H	O/P	Z(H)/K	Z(H)/P
AFE/USB デジタル /ポート 関係	AFE_HC1 / USB1d_DPLS/PTK[0],	113	O/I/O	O	O/I/P	Z/Z/K	O/I/P
	AFE_RLYCNT / USB1d_DMNS/PTK[1]	114	O/I/O	O	O/I/P	O/Z/K	O/I/P
	AFE_SCLK / USB1d_TXDPLS	116	I/O	I	I/O	Z/O	I/O
	PTM[7]/PINT[7]/ AFE_FS /USB1d_RCV,	118	I/I/O	V	I/I/O	Z/I/Z/O	I/I/O
	PTM[6]/PINT[6]/ AFE_RXIN /USB1d_SPEED,	119	I/I/O	V	I/I/O	Z/I/Z/O	I/I/O
	PTM[5]/PINT[5]/ AFE_TXOUT / USB1d_TXSE0	120	I/I/O	V	I/I/O	Z/I/Z/O	I/I/O
	PTM[4]/PINT[4]/ AFE_RDET / USB1d_TXDMNS	121	I/I/O	V	I/I/O	Z/I/Z/O	I/I/O
	Reserved /USB1d_SUSPEND	122	O	O	O	O	O

分類	信号名 (初期状態：太字)	ピン番号 (HQFP)	I/O	パワー オン リセット	マニユアル リセット	スタン バイ	バス権開放	
JTAG	PTE[0]/TDO ^{*1}	143	IO/O	V/O ^{*1}	P/O	K/O	P/O	
	PTF[7]/PINT[15]/TRST ^{*1} PTF[6]/PINT[14]/TMS ^{*1} PTF[5]/PINT[13]/TDI ^{*1} PTF[4]/PINT[12]/TCK ^{*1}	160, 162, 163, 164	I/I	V/I ^{*1}	I/I	Z/I	I/I	
DMAC	DREQ0 /PTD[4]	218	I/I	V	Z/I	Z/Z	I/I	
	DRAK0 /PCC0RESET,	144	O/O	O	O/O	Z(H)/Z	O/O	
	DACK0 /PCC0DRV	145	O/O	O	O/O	Z/Z	O/O	
ポート /PCC/AUD 関係	PTE[7] /PCC0RDY/ AUDSYNC ^{*1}	104	IO/I/O	V/O ^{*1}	P/I/O	K/Z/O	P/I/O	
	PCC0WAIT/ PTH[6] /AUDCK ^{*1}	176	I/I	V/V ^{*1}	I/I	Z/Z/Z	I/I	
	PCC0BVD2/ PTG[3] /AUDATA[3] ^{*1} , PCCBVD1/ PTG[2] /AUDATA[2] ^{*1} , PCC0CD2/ PTG[1] /AUDATA[1] ^{*1} , PCC0CD1/ PTG[0] /AUDATA[0] ^{*1}	153, 154, 156, 158	I/I/O	V/O ^{*1}	I/I/O	Z/Z/O	I/I/O	
	PTG[4]	152	I	V	I	Z	I	
	PTF[3] /PINT[11]	165	I/I	V	I/I	Z/I	I/I	
	PCCREG/ PTF[2]	166	O/I	V	O/I	Z/Z	O/I	
	PTG[5] /ASEBRKAK ^{*1}	151	I/O	V/O ^{*1}	I/O	Z/O	I/O	
	PCC0VS1/ PTF[1] , PCC0VS2/ PTF[0]	167, 168	I/I	V	I/I	Z/Z	I/I	
	LCDC 関係	PTD[5] /CL1, PTD[7] /DON, PTE[6] /M_DISP, PTE[3] /FLM, PTH[7]/CL2	138, 140, 141, 142, 187	IO/O	V	P/L	K/L ^{*2}	P/O
		VEPWC , VCPWC	13, 14	O	L	L	L ^{*2}	O
LCD15/ PTM[3] /PINT[10] to LCD13/ PTM[1] /PINT[8]		181, 182, 183	O/I/I	V	L/I	K ^{*2} /Z/I	O/I/I	
LCD12/ PTM[0]		184	O/I	V	L/I	K ^{*2} /Z	O/I	
LCD11/ PTC[7] /PINT[3] to LCD8/ PTC[4] /PINT[0]		204, 205, 206, 208	O/IO/I	V	L/P/I	K ^{*2} /K/I	O/P/I	
LCD7/ PTD[3] to LCD0/ PTD[0]		210 to 217	O/IO	V	L/P	K ^{*2} /K	O/P	
LCK/UCLK/ PTD[6]		219	I/I	V	I/I	Z/Z/Z	I/I	
シリアル 関係	SIOMCLK /SCPT[3]	194	I/IO	I	Z/P	Z/K	I/P	
	SCK_SIO /SCPT[5], SIOFSYNC /SCPT[6]	196, 197	IO/IO	Z	Z/P	Z/K	IO/P	
	RxD0 /SCPT[0], RxD2 /SCPT[4], RxD_SIO /SCPT[2]	198, 201, 199	I/I	Z	Z/I	Z/Z	I/Z	
	SCPT[7] /CTS2/IROQ5	203	I/I	V	I/Z/I	Z/Z/I	I/I	
	TxD0 /SCPT[0], TxD2 /SCPT[4]	191, 195,	O/O	Z	Z/O	Z/K	O/Z	
	SCK0 /SCPT[1]	192	IO/IO	Z	Z/P	Z/K	IO/P	
	TxD_SIO /SCPT[2]	193	O/O	H	Z/O	Z/K	O/O	
	RTS2 /USB1d_TXENL	125	O/O	V	O/O	Z/O	O/O	

USB 関係	PTE[2]/USB1_pwr_en, PTE[1]/USB2_pwr_en	126, 127	IO/O	V	P/O	K/O	P/O
	USB1_ovr_crnt/ USBF_VBUS	123	I/I	Z	Z/Z	Z/Z	I/I
	USB2_ovr_crnt	124	I	Z	Z	Z	I
	USB1_P(analog), USB1_M(analog), USB2_P(analog), USB2_M(analog)	226, 227, 229, 230	IO	L	L	K	IO
ADC	ADTRG/PTH[5]	148	I/I	V	I/I	I/Z	I/I
	AN[2]/PTL[2], AN[3]/PTL[3], AN[4]/PTL[4], AN[5]/PTL[5]	233, 234, 235, 236	I/I	Z	Z/I	Z/Z	I/I
	AN[6]/PTL[6]/DA[1], AN[7]/PTL[7]/DA[0]	238, 239	I/I/O	Z	Z/I/Z	Z/Z/O	I/I/O
電源	AVcc_USB	225, 231	—	—	—	—	—
	AVss_USB	228	—	—	—	—	—
	AVss	232, 240	—	—	—	—	—
	AVcc	237	—	—	—	—	—
	Vcc-PLL1, Vcc-PLL2	170, 175	—	—	—	—	—
	Vss-PLL1, Vss-PLL2	172, 173	—	—	—	—	—
	Vcc-RTC	1	—	—	—	—	—
	Vss-RTC	4	—	—	—	—	—
	Vcc	37, 93, 139, 157, 178, 202	—	—	—	—	—
	Vss	35, 91, 137, 155, 177, 200	—	—	—	—	—
	VccQ	20, 31, 44, 55, 66, 77, 88, 102, 117, 134, 161, 190, 209	—	—	—	—	—
	VssQ	18, 29, 42, 53, 64, 75, 86, 100, 115, 132, 159, 188, 207	—	—	—	—	—

Note: *1 リセット中の ASEMD0 のレベルにより初期状態が決まります。

Note: *2 スタンバイに入る時は、マニュアル 25 . 3 . 6 の電源制御シーケンスに従い、DON レジスタを 0 にし、電源遮断を実行してからスタンバイに入るようにして下さい。

I: 入力 (入力バッファオン)

O: 出力 (出力バッファオン)

H: ハイレベル出力

L: ローレベル出力

Z: ハイインピーダンス (入力/出力バッファオフ)

P: レジスタ設定によって I か O になります

K: 入力端子はハイインピーダンス、出力端子は状態の保持

V: 入力/出力バッファオフ、ブルアップ MOS オン

(): 内部のレジスタの状態による。(各ピンのレジスタ表を参照願います。)