

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
株式会社 ルネサス テクノロジ
問合せ窓口 <http://japan.renesas.com/inquiry>
E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-SH7-A704A/J	Rev.	第1版
題名	SH7280 グループハードウェアマニュアル誤記訂正		情報分類	技術情報	
適用製品	<ul style="list-style-type: none"> ・ SH7280 グループ ・ SH7243 グループ 	対象ロット等	関連資料	<ul style="list-style-type: none"> ・ SH7280 グループハードウェアマニュアル (RJ09B0366-0100(H)) 	
		全ロット			

上記適用製品のハードウェアマニュアルにおいて、誤記がございましたので、訂正のご連絡を致します。
詳細は、以下をご参照ください。

< 誤記訂正内容 >

「第 31 章 電気的特性」の 31.3.3 バスタイミング 表 31.7 バスタイミングを以下のように追記修正します。

【変更前】

項 目	記号	B = 50MHz*		単位	参照図
		Min.	Max.		
アドレス遅延時間 1	tAD1	1	20	ns	31.11 ~ 31.35、31.38
アドレス遅延時間 2	tAD2	1/2tcyc + 1	1/2tcyc + 20	ns	31.18
アドレス遅延時間 3	tAD3	1/2tcyc + 1	1/2tcyc + 20	ns	31.36、31.37
アドレスセットアップ時間	tAS	0	-	ns	31.11 ~ 31.14、31.18
アドレスホールド時間	tAH	0	-	ns	31.11 ~ 31.14
BS 遅延時間	tBSD	-	20	ns	31.11 ~ 31.32、31.36、31.38
CS 遅延時間 1	tCSD1	1	20	ns	31.11 ~ 31.35、31.38
CS 遅延時間 2	tCSD2	1/2tcyc + 1	1/2tcyc + 20	ns	31.36、31.37
リードライト遅延時間 1	tRWD1	1	20	ns	31.11 ~ 31.35、31.38
リードライト遅延時間 2	tRWD2	1/2tcyc + 1	1/2tcyc + 20	ns	31.36、31.37
リードストロブ遅延時間	tRSD	1/2tcyc + 1	1/2tcyc + 20	ns	31.11 ~ 31.15、 31.17 ~ 31.18、31.38
リードデータセットアップ時間 1	tRDS1	1/2tcyc + 20	-	ns	31.11 ~ 31.15、 31.17、31.38
リードデータセットアップ時間 2	tRDS2	20	-	ns	31.16、31.19 ~ 31.22、 31.27 ~ 31.29
リードデータセットアップ時間 3	tRDS3	1/2tcyc + 20	-	ns	31.18
リードデータセットアップ時間 4	tRDS4	1/2tcyc + 20	-	ns	31.36
リードデータホールド時間 1	tRDH1	0	-	ns	31.11 ~ 31.15、31.17、31.38
リードデータホールド時間 2	tRDH2	5	-	ns	31.16、31.19 ~ 31.22、 31.27 ~ 31.29
リードデータホールド時間 3	tRDH3	0	-	ns	31.18
リードデータホールド時間 4	tRDH4	1/2tcyc + 5	-	ns	31.36
ライトイネーブル遅延時間 1	tWED1	1/2tcyc + 1	1/2tcyc + 20	ns	31.11 ~ 31.15、31.38
ライトイネーブル遅延時間 2	tWED2	-	20	ns	31.17
ライトデータ遅延時間 1	tWDD1	-	20	ns	31.11 ~ 31.17、31.38
ライトデータ遅延時間 2	tWDD2	-	20	ns	31.23 ~ 31.26、31.30 ~ 31.32
ライトデータ遅延時間 3	tWDD3	-	1/2tcyc + 20	ns	31.36
ライトデータホールド時間 1	tWDH1	1	-	ns	31.11 ~ 31.17、31.38
ライトデータホールド時間 2	tWDH2	1	-	ns	31.23 ~ 31.26、31.30 ~ 31.32

ライトデータホールド時間 3	tWDH3	1/2tcyc + 1	-	ns	31.36
WAIT セットアップ時間	tWTS	1/2tcyc + 20	-	ns	31.12 ~ 31.18
WAIT ホールド時間	tWTH	1/2tcyc + 10	-	ns	31.12 ~ 31.18
RAS 遅延時間 1	tRASD1	1	20	ns	31.19 ~ 31.35
RAS 遅延時間 2	tRASD2	1/2tcyc + 1	1/2tcyc + 20	ns	31.36、31.37
CAS 遅延時間 1	tCASD1	1	20	ns	31.19 ~ 31.35
CAS 遅延時間 2	tCASD2	1/2tcyc + 1	1/2tcyc + 20	ns	31.36、31.37
DQM 遅延時間 1	tDQMD1	1	20	ns	31.19 ~ 31.32
DQM 遅延時間 2	tDQMD2	1/2tcyc + 1	1/2tcyc + 20	ns	31.36、31.37
CKE 遅延時間 1	tCKED1	1	20	ns	31.34
CKE 遅延時間 2	tCKED2	1/2tcyc + 1	1/2tcyc + 20	ns	31.37
AH 遅延時間	tAHD	1/2tcyc + 1	1/2tcyc + 20	ns	31.15
マルチプレクスアドレス遅延時間	tMAD	-	20	ns	31.15
マルチプレクスアドレスホールド時間	tMAH	1	-	ns	31.15
DACK、TEND 遅延時間	tDACD	-	周辺モジュール参照	ns	31.10 ~ 31.31、31.35、31.37
FRAME 遅延時間	tFMD	1	20	ns	31.16

【変更後】

項目	記号	B = 50MHz*		単位	参照図
		Min.	Max.		
アドレス遅延時間 1	tAD1	1	18	ns	31.11 ~ 31.35、31.38
アドレス遅延時間 2	tAD2	1/2tcyc + 1	1/2tcyc + 18	ns	31.18
アドレス遅延時間 3	tAD3	1/2tcyc + 1	1/2tcyc + 18	ns	31.36、31.37
アドレスセットアップ時間	tAS	0	-	ns	31.11 ~ 31.14、31.18
アドレスホールド時間	tAH	0	-	ns	31.11 ~ 31.14
BS 遅延時間	tBSD	-	18	ns	31.11 ~ 31.32、31.36、31.38
CS 遅延時間 1	tCSD1	1	18	ns	31.11 ~ 31.35、31.38
CS 遅延時間 2	tCSD2	1/2tcyc + 1	1/2tcyc + 18	ns	31.36、31.37
CS セットアップ時間	tCSS	0	-	ns	31.11 ~ 31.15
リードライト遅延時間 1	tRWD1	1	18	ns	31.11 ~ 31.35、31.38
リードライト遅延時間 2	tRWD2	1/2tcyc + 1	1/2tcyc + 18	ns	31.36、31.37
リードストロブ遅延時間	tRSD	1/2tcyc + 1	1/2tcyc + 18	ns	31.11 ~ 31.15、31.17、31.18、31.38
リードデータセットアップ時間 1	tRDS1	1/2tcyc + 14	-	ns	31.11 ~ 31.15、31.17、31.38
リードデータセットアップ時間 2	tRDS2	14	-	ns	31.16、31.19 ~ 31.22、31.27 ~ 31.29
リードデータセットアップ時間 3	tRDS3	1/2tcyc + 14	-	ns	31.18
リードデータセットアップ時間 4	tRDS4	1/2tcyc + 14	-	ns	31.36
リードデータホールド時間 1	tRDH1	0	-	ns	31.11 ~ 31.15、31.17、31.38
リードデータホールド時間 2	tRDH2	2	-	ns	31.16、31.19 ~ 31.22、31.27 ~ 31.29
リードデータホールド時間 3	tRDH3	0	-	ns	31.18
リードデータホールド時間 4	tRDH4	1/2tcyc + 5	-	ns	31.36
ライトイネーブル遅延時間 1	tWED1	1/2tcyc + 1	1/2tcyc + 18	ns	31.11 ~ 31.15、31.38
ライトイネーブル遅延時間 2	tWED2	-	18	ns	31.17
ライトデータ遅延時間 1	tWDD1	-	18	ns	31.11 ~ 31.17、31.38
ライトデータ遅延時間 2	tWDD2	-	18	ns	31.23 ~ 31.26、31.30 ~ 31.32
ライトデータ遅延時間 3	tWDD3	-	1/2tcyc + 18	ns	31.36
ライトデータホールド時間 1	tWDH1	1	-	ns	31.11 ~ 31.17、31.38
ライトデータホールド時間 2	tWDH2	1	-	ns	31.23 ~ 31.26、31.30 ~ 31.32
ライトデータホールド時間 3	tWDH3	1/2tcyc + 1	-	ns	31.36
ライトデータホールド時間 3	tWDH4	1/2tcyc + 1	-	ns	31.11 ~ 31.15
リードデータアクセス時間	tACC	tcyc(n+1.5)-3 3	-	ns	31.11
リードストロブからのアクセス時間	tOE	tcyc (n+1)-31	-	ns	31.11
WAIT セットアップ時間	tWTS	1/2tcyc + 18	-	ns	31.12 ~ 31.18

WAIT ホールド時間	tWTH	1/2tcyc + 10	-	ns	31.12 ~ 31.18
RAS 遅延時間 1	tRASD1	1	18	ns	31.19 ~ 31.35
RAS 遅延時間 2	tRASD2	1/2tcyc + 1	1/2tcyc + 18	ns	31.36、31.37
CAS 遅延時間 1	tCASD1	1	18	ns	31.19 ~ 31.35
CAS 遅延時間 2	tCASD2	1/2tcyc + 1	1/2tcyc + 18	ns	31.36、31.37
DQM 遅延時間 1	tDQMD1	1	18	ns	31.19 ~ 31.32
DQM 遅延時間 2	tDQMD2	1/2tcyc + 1	1/2tcyc + 18	ns	31.36、31.37
CKE 遅延時間 1	tCKED1	1	18	ns	31.34
CKE 遅延時間 2	tCKED2	1/2tcyc + 1	1/2tcyc + 18	ns	31.37
AH 遅延時間	tAHD	1/2tcyc + 1	1/2tcyc + 18	ns	31.15
マルチプレクスアドレス遅延時間	tMAD	-	18	ns	31.15
マルチプレクスアドレスホールド時間	tMAH	1	-	ns	31.15
DACK、TEND 遅延時間	tDADC	-	周辺モジュール参照	ns	31.10 ~ 31.31、31.35、31.37
FRAME 遅延時間	tFMD	1	18	ns	31.16

「第 31 章 電気的特性」の 31.3.3 バスタイミングの図 31.11 を以下のように追記します。

【変更前】

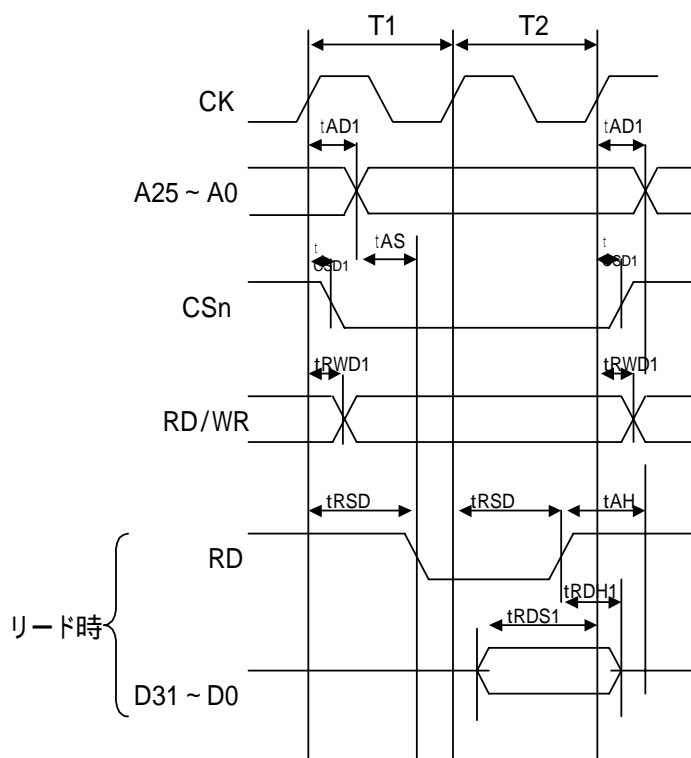


図31.11 通常空間基本バスサイクル(ノーウェイト)

【変更後】

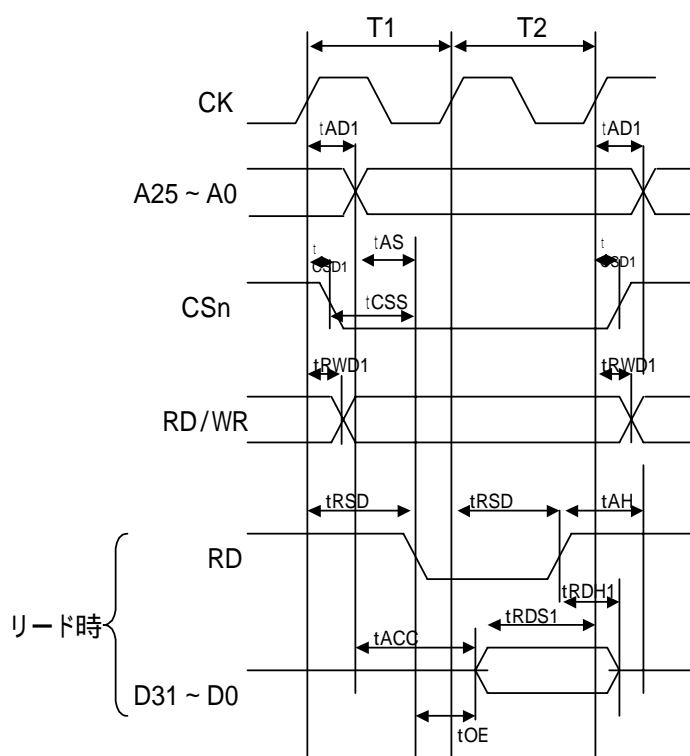


図31.11 通常空間基本バスサイクル(ノーウェイト)