

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753
 ルネサス エレクトロニクス株式会社
 問合せ窓口 <http://japan.renesas.com/contact/>
 E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A011A/J	Rev.	第1版
題名	RL78/G1A 制限事項について		情報分類	技術情報	
適用製品	RL78/G1A R5F10ExxA, R5F10ExxG (詳細の品名については別紙 1 制限事項対象製品 品名一覧を参照)	対象ロット等 全ロット	関連資料	RL78/G1A ユーザーズマニュアル ハードウェア編 Rev. 1.10 R01UH0305JJ0110 (Mar. 2013)	

上記適用製品において、データフラッシュ機能読み出し制限事項がございます。

1. 制限事項について

【対象の使用方法】

使用方法が下記の①～③の全てにあてはまる場合、下記制限の対象となります。

- ① データフラッシュと DMA を使用している。
- ② データフラッシュの読み出し時^{注1}に DMA が動作している。
- ③ 弊社が提供している EEL (EEPROM エミュレーションライブラリ)^{注1} Pack01 V1.12 以前または、FDL (データフラッシュライブラリ) Type01 V1.11 以前、FDL Type02 V1.00 以前、FDL Type04 V1.04 以前を用いてデータフラッシュを読み出している。または、ライブラリを使用せずに CPU の対象命令^{注2}の組み合わせで対象メモリ^{注3}とデータフラッシュの順で読み出している。

注1 EEL 使用時は、READ コマンド実行時以外でもデータフラッシュの読み出しをしているため、その他のコマンド実行時も対象となります。

注2 対象となる読み出し命令には演算も含まれます。詳細は別紙2 “対象命令一覧”をご参照ください。

注3 対象メモリは、RAM(汎用レジスタ領域を含む)、SFR、2nd SFR、ES、CS、PSW、SP となります。

【制限事項内容】

DMA 転送直後に、対象メモリの読み出し (対象命令1) とデータフラッシュの読み出し (対象命令2) が連続すると、対象メモリの読み出しとデータフラッシュの読み出しが競合し、対象メモリの読み出し結果が不定になる場合があります。

現象の発生例

⋮

(DMA 転送要因の発生)

(DMA 転送の実行)

MOVW HL, !adder16 ; RAM の読み出し (対象命令1)

MOV A, [DE] ; データフラッシュの読み出し (対象命令2)

⋮

上記タイミングで DMA 転送が発生した場合、HL レジスタに不定の値が書き込まれます。

2. 対策

データフラッシュ読み出しと DMA 転送が同時期に動作する可能性がある場合は、データフラッシュの読み出し方法に応じて次の対策を適用してください。

- 1) EEL (EEPROM エミュレーションライブラリ) を利用している場合、または、FDL (データフラッシュライブラリ) を使用してデータフラッシュの値を読み出している場合

現在使用しているライブラリを、以下のバージョンにアップデートしてください。

EEL (Pack01) バージョン V1.13 以降^注
 FDL (Type01) バージョン V1.12 以降^注
 FDL (Type02) バージョン V1.01 以降^注
 FDL (Type04) バージョン V1.05 以降^注

- 2) EEL (EEPROM エミュレーションライブラリ) および FDL (データフラッシュライブラリ) を使用せず、命令でデータフラッシュの値を読み出している場合

以下のいずれかの対策を実施してください。

(A) DMA の転送保留/強制終了

データフラッシュを読み出す前に、ユーザーズマニュアルの手順に沿って DMA 転送を保留してください。但し、DWAITn ビットに 1 を設定後、データフラッシュの読み出し前までに 3 クロック (f_{CLK}) 以上の間隔をあけてください。データフラッシュの読み出し後に、DWAITn ビットを 0 に設定し転送保留を解除してください。

または、データフラッシュを読み出す前に、ユーザーズマニュアルの手順に沿って DMA の転送を強制終了してください。DMA 転送の再開はデータフラッシュ読み出し後に行ってください。

(B) ライブラリを使用してデータフラッシュを読み出す

1) のアップデートされた FDL (データフラッシュライブラリ) を使用してデータフラッシュを読み出してください。

(C) NOP の挿入

データフラッシュの読み出し命令の直前に NOP 命令を挿入してください。

対策適用例：

MOVW	HL, !addr16	； RAM の読み出し
NOP		； データフラッシュのリード前に NOP 命令を挿入
MOV	A, [DE]	； データフラッシュの読み出し

但し、C 言語などの高級言語を使用している場合、1 コードに対してコンパイラが制限事項の対象となる 2 命令を生成する場合があります。この場合、NOP 命令を挿入する対策を実施することは非常に困難なため、対策 (A) または対策 (B) を実施して読み出す事を推奨します。

注. EEL (EEPROM エミュレーションライブラリ)、FDL (データフラッシュライブラリ) の対策済みバージョンは、2013 年 7 月末以降に順次公開予定です。

備考. f_{CLK} : CPU/周辺ハードウェア・クロック周波数

3. 改善計画

本件は制限事項とさせていただきます。次回ユーザーズマニュアル改版時に第25章フラッシュ・メモリ
“データ・フラッシュへのアクセス手順”に前記対策を記載致します。

4. 制限事項一覧

項目	内容	製品
		RL78/G1A 全製品 R5F10ExxA, R5F10ExxG (詳細の品名については別紙 1 制限事項対象製品 品名一覧を参照)
1	データフラッシュ機能読み出し制限事項	×

備考) 各記号はそれぞれ下記の意味を示します。

- : 制限事項対象外
- × : 制限事項対象

5. 発行文書履歴

RL78/G1A 制限事項 発行文書履歴

文書番号	発行日	記事
TN-RL*-A011A/J	2013年8月19日	初版発行 制限事項一覧の項目1 (本通知です。)

以上

【別紙1-1】

【制限事項対象製品 品名一覧】

RL78/G1A

25ピン WFLGA 3x3mm	R5F10E8AALA, R5F10E8CALA, R5F10E8DALA, R5F10E8EALA R5F10E8AGLA, R5F10E8CGLA, R5F10E8DGLA, R5F10E8EGLA
32ピン HWQFN 5x5mm	R5F10EBAANA, R5F10EBCANA, R5F10EBDANA, R5F10EBEANA R5F10EBAGNA, R5F10EBCGNA, R5F10EBDGNA, R5F10EBEGNA
48ピン LFQFP 7x7mm	R5F10EGAAFB, R5F10EGCAFB, R5F10EGDAFB, R5F10EGEAFB R5F10EGAGFB, R5F10EGCGFB, R5F10EGDGF, R5F10EGEGFB
48ピン HWQFN 7x7mm	R5F10EGAANA, R5F10EGCANA, R5F10EGDANA, R5F10EGEANA R5F10EGAGNA, R5F10EGCGNA, R5F10EGDGNA, R5F10EGEGNA
64ピン LFQFP 10x10mm	R5F10ELCAFB, R5F10ELDAFB, R5F10ELEAFB R5F10ELCGFB, R5F10ELDGF, R5F100LEGF
64ピン VFBGA 4x4mm	R5F10ELCABG, R5F10ELDABG, R5F10ELEABG R5F10ELCGBG, R5F10ELDGBG, R5F10ELEGBG

【対象命令一覧】

“対象命令1”で対象メモリを読み出し、次の“対象命令2”でデータフラッシュを読み出した場合、制限事項の対象となります。但し、別紙2-2で示される特定の命令の組み合わせでは制限事項は発生しません。

対象命令1 RAM(汎用レジスタ領域を含む)、SFR、2nd SFR、ES、CS、PSW、SPの読み出し命令

(ミラー領域、データフラッシュの読み出しは対象となりません。)

命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド							
MOV	A, saddr	ADDC	A, saddr	XOR	A, saddr	MOV	ES, saddr	MOV1	CY, saddr.bit							
	A, sfr		A, !addr16		A, !addr16		B, saddr		CY, sfr.bit							
	A, !addr16		A, [HL]		A, [HL]		B, !addr16		CY, PSW.bit							
	A, PSW		A, [HL+byte]		A, [HL+byte]		C, saddr		CY, [HL].bit							
	A, ES		A, [HL+B]		A, [HL+B]		C, !addr16		AND1	CY, saddr.bit						
	A, CS		A, [HL+C]	A, [HL+C]	X, saddr	CY, sfr.bit										
	A, [DE]		SUB	A, saddr	X, !addr16	CY, PSW.bit										
	A, [DE+byte]			A, !addr16	MOVW	OR1	CY, [HL].bit									
	A, [HL]			A, [HL]			BC, saddrp	CY, saddr.bit								
	A, [HL+byte]	A, [HL+byte]	BC, !addr16	CY, sfr.bit												
	A, [HL+B]	A, [HL+B]	DE, saddrp	CY, PSW.bit												
	A, [HL+C]	A, [HL+C]	DE, !addr16	CY, [HL].bit												
	A, word[B]	SUBC	A, saddr	ADDW	SUBW	CMP	CMPO	CMPS	XOR1	CY, saddr.bit						
	A, word[C]		A, !addr16							AX, saddrp	AX, !addr16	saddr, #byte	!addr16, #byte	!addr16	CY, saddr.bit	
	A, word[BC]		A, [HL]							AX, !addr16	AX, [HL+byte]	!addr16, #byte	!addr16	CY, sfr.bit		
	A, [SP+byte]	AND	A, [HL+byte]	CMPW	MOVW	CMP	CMPO	CMPS	POP	CY, PSW.bit						
	MOVW		AX, saddrp							A, [HL+B]	AX, saddrp	AX, SP	saddr, #byte	!addr16, #byte	X, [HL+byte]	CY, [HL].bit
			AX, sfrp							A, !addr16	AX, !addr16	SUBW	!addr16, #byte	!addr16	CMPS	CY, sfr.bit
			AX, !addr16							A, [HL]	AX, [HL+byte]		AX, !addr16	!addr16		!addr16
AX, [DE]			A, [HL+byte]							AX, [HL+byte]	AX, [HL+byte]		!addr16	!addr16		CY, [HL].bit
AX, [DE+byte]		A, [HL+B]	AX, [HL+B]	MOVW	CMP	CMPO	CMPS	XOR1	CY, [HL].bit							
AX, [HL]		A, [HL+C]	AX, [HL+C]						AX, SP	saddr, #byte	!addr16, #byte	X, [HL+byte]	CY, sfr.bit			
AX, [HL+byte]		A, [HL+B]	AX, [HL+B]						AX, !addr16	!addr16, #byte	!addr16	X, [HL+byte]	CY, PSW.bit			
AX, word[B]		A, [HL+C]	AX, [HL+C]	AX, [HL+byte]	AX, SP	!addr16, #byte	!addr16	CY, [HL].bit								
AX, word[C]		OR	A, saddr	AX, [HL+byte]	SUBW	CMP	CMPO	CMPS	XOR1	CY, [HL].bit						
AX, word[BC]			A, !addr16	A, [HL]						AX, !addr16	!addr16, #byte	!addr16	X, [HL+byte]	CY, sfr.bit		
AX, [SP+byte]			A, [HL]	A, [HL+byte]						AX, [HL+byte]	!addr16, #byte	!addr16	X, [HL+byte]	CY, PSW.bit		
ADD			A, saddr	A, !addr16	AX, [HL+byte]	SUBW	CMP	CMPO	CMPS	XOR1	CY, [HL].bit					
			A, !addr16	A, [HL+B]	AX, [HL+byte]						AX, !addr16	!addr16, #byte	!addr16	X, [HL+byte]	CY, sfr.bit	
		A, [HL]	A, [HL+C]	AX, [HL+byte]	AX, [HL+byte]						!addr16, #byte	!addr16	X, [HL+byte]	CY, PSW.bit		
		A, [HL+byte]	A, [HL+B]	AX, [HL+B]	AX, SP	!addr16, #byte	!addr16	X, [HL+byte]	CY, [HL].bit							
		A, [HL+B]	A, [HL+C]	AX, [HL+C]	AX, SP	!addr16, #byte	!addr16	X, [HL+byte]	CY, [HL].bit							

対象命令2 データフラッシュの読み出し命令

命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド							
MOV	A, !addr16	ADD	A, !addr16	AND	A, !addr16	MOV	B, !addr16							
	A, [DE]		A, [HL]		A, [HL]		C, !addr16							
	A, [DE+byte]		A, [HL+byte]		A, [HL+byte]		X, !addr16							
	A, [HL]		A, [HL+B]		A, [HL+B]		CMP	!addr16, #byte						
	A, [HL+byte]		A, [HL+C]		A, [HL+C]			!addr16						
	A, [HL+B]	A, [HL+B]	OR	CMPS	X, [HL+byte]									
	A, [HL+C]	A, [HL+C]			A, !addr16	XOR	CMP	CMPO	CMPS	XOR1	A, [HL+byte]			
	A, word[B]	A, [HL+B]			A, [HL]						A, [HL]	A, [HL+byte]	A, [HL+byte]	A, [HL+byte]
	A, word[C]	A, [HL+B]	A, [HL+byte]	A, [HL+byte]	A, [HL+B]						A, [HL+B]	A, [HL+B]	A, [HL+B]	
	A, word[BC]	A, [HL+C]	A, [HL+C]	A, [HL+C]	A, [HL+C]						A, [HL+C]	A, [HL+C]	A, [HL+C]	
	ADD	A, saddr	ADDC	A, !addr16	OR						A, !addr16	MOV	B, !addr16	
A, !addr16		A, [HL]		A, [HL]		C, !addr16								
A, [HL]		A, [HL+byte]		A, [HL+byte]		X, !addr16								
A, [HL+byte]		A, [HL+B]		A, [HL+B]		CMP	!addr16, #byte							
A, [HL+B]		A, [HL+C]		A, [HL+C]			!addr16							
A, [HL+C]		A, [HL+B]	SUB	CMPS	X, [HL+byte]									
A, word[B]		A, [HL+C]			A, !addr16	XOR	CMP	CMPO	CMPS	XOR1	A, [HL+byte]			
A, word[C]		A, [HL+B]			A, [HL]						A, [HL]	A, [HL+byte]	A, [HL+byte]	A, [HL+byte]
A, word[BC]		A, [HL+B]	A, [HL+byte]	A, [HL+byte]	A, [HL+B]						A, [HL+B]	A, [HL+B]	A, [HL+B]	
SUB		A, [HL+C]	A, [HL+C]	A, [HL+C]	A, [HL+C]						A, [HL+C]	A, [HL+C]	A, [HL+C]	A, [HL+C]
		A, word[B]	SUBC	A, !addr16	XOR						A, !addr16	MOV	B, !addr16	
	A, word[C]	A, [HL]		A, [HL]		C, !addr16								
	A, word[BC]	A, [HL+byte]		A, [HL+byte]		X, !addr16								
	SUBC	A, [HL+B]		A, [HL+B]		CMP	!addr16, #byte							
A, [HL+C]		A, [HL+C]		!addr16										
A, [HL+B]		OR	CMPS	X, [HL+byte]										
A, [HL+C]				A, !addr16	XOR	CMP	CMPO	CMPS	XOR1	A, [HL+byte]				
A, [HL+B]				A, [HL]						A, [HL]	A, [HL+byte]	A, [HL+byte]	A, [HL+byte]	A, [HL+byte]
A, [HL+C]	A, [HL+byte]	A, [HL+byte]	A, [HL+B]	A, [HL+B]						A, [HL+B]	A, [HL+B]			
A, [HL+B]	A, [HL+B]	A, [HL+B]	A, [HL+C]	A, [HL+C]						A, [HL+C]	A, [HL+C]			
A, [HL+C]	A, [HL+C]	A, [HL+C]	A, [HL+C]	A, [HL+C]						A, [HL+C]	A, [HL+C]	A, [HL+C]		

【別紙 2 - 2】

制限事項が発生しない命令の組み合わせ①

対象命令 1		対象命令 2	
命令	オペランド	命令	オペランド
MOVW	DE, saddrp	MOV	A, [DE]
	DE, !addr16		A, [DE+byte]
	DE, SP		
POP	DE		

制限事項が発生しない命令の組み合わせ②

対象命令 1		対象命令 2		対象命令 2		対象命令 2	
命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド
MOVW	HL, saddrp	MOV	A, [HL]	ADD	A, [HL]	AND	A, [HL]
	HL, !addr16		A, [HL+byte]		A, [HL+byte]		A, [HL+byte]
	HL, SP		A, [HL+B]		A, [HL+B]		A, [HL+B]
POP	HL		A, [HL+C]		A, [HL+C]		A, [HL+C]
				ADDC	A, [HL]	OR	A, [HL]
					A, [HL+byte]		A, [HL+byte]
					A, [HL+B]		A, [HL+B]
					A, [HL+C]		A, [HL+C]
				SUB	A, [HL]	XOR	A, [HL]
					A, [HL+byte]		A, [HL+byte]
					A, [HL+B]		A, [HL+B]
					A, [HL+C]		A, [HL+C]
				SUBC	A, [HL]	CMP	A, [HL]
					A, [HL+byte]		A, [HL+byte]
					A, [HL+B]		A, [HL+B]
					A, [HL+C]		A, [HL+C]

制限事項が発生しない命令の組み合わせ③

対象命令 1		対象命令 2		対象命令 2		対象命令 2	
命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド
MOV	B, saddr	MOV	A, [HL+B]	ADD	A, [HL+B]	AND	A, [HL+B]
	B, !addr16		A, word[B]	ADDC	A, [HL+B]	OR	A, [HL+B]
MOVW	BC, saddrp			SUB	A, [HL+B]	XOR	A, [HL+B]
	BC, !addr16			SUBC	A, [HL+B]	CMP	A, [HL+B]
	BC, SP						
POP	BC						

制限事項が発生しない命令の組み合わせ④

対象命令 1		対象命令 2		対象命令 2		対象命令 2	
命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド
MOV	C, saddr	MOV	A, [HL+C]	ADD	A, [HL+C]	AND	A, [HL+C]
	C, !addr16		A, word[C]	ADDC	A, [HL+C]	OR	A, [HL+C]
MOVW	BC, saddrp			SUB	A, [HL+C]	XOR	A, [HL+C]
	BC, !addr16			SUBC	A, [HL+C]	CMP	A, [HL+C]
	BC, SP						
POP	BC						

制限事項が発生しない命令の組み合わせ⑤

対象命令 1		対象命令 2	
命令	オペランド	命令	オペランド
MOV	B, saddr	MOV	A, word[BC]
	B, !addr16		
	C, saddr		
	C, !addr16		
MOVW	BC, saddrp		
	BC, !addr16		
	BC, SP		
POP	BC		